

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 488 440**

51 Int. Cl.:

H04L 27/20 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **24.04.2001 E 01928820 (8)**

97 Fecha y número de publicación de la concesión europea: **23.07.2014 EP 1287623**

54 Título: **Aparato generador de formas de onda digitales y método para el mismo**

30 Prioridad:

12.05.2000 US 569418

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

27.08.2014

73 Titular/es:

**MOTOROLA MOBILITY LLC (100.0%)
600 North US Highway 45
Libertyville, IL 60048, US**

72 Inventor/es:

**SOLAR, JOHN y
HIETALA, JOHN**

74 Agente/Representante:

UNGRÍA LÓPEZ, Javier

ES 2 488 440 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Aparato generador de formas de onda digitales y método para el mismo

5 Campo de la invención

La presente invención se refiere, en general, a la generación de formas de onda, y más especialmente, a un método y aparato para generar formas de onda digitales en un dispositivo inalámbrico de modo dual.

10 Antecedentes de la invención

En la actualidad existen una serie de diferentes normas y tecnologías para el funcionamiento de los teléfonos móviles. Con el fin de funcionar correctamente, un teléfono inalámbrico debe estar dentro de los límites de un sistema telefónico inalámbrico que soporte la misma tecnología y que sea capaz de funcionar a la misma frecuencia que el teléfono inalámbrico. Como resultado, actualmente existen teléfonos inalámbricos de modo dual que están diseñados para su uso en más de un sistema telefónico inalámbrico. Por ejemplo, se conoce un teléfono inalámbrico que funciona tanto en un modo de servicio de telefonía móvil avanzada ("AMPS") como en un modo de sistema global para comunicaciones móviles ("GSM"). El objeto de tales combinaciones de modo dual es, en general, para que el usuario pueda trasladar un teléfono inalámbrico fuera de su área de servicio local y aumentar la probabilidad de que el teléfono inalámbrico continúe teniendo el servicio inalámbrico disponible.

La figura 1 es un diagrama esquemático de un flujo de transmisión de datos en un conocido dispositivo inalámbrico de modo dual que puede funcionar o en el modo AMPS o en el modo GSM. Como se ilustra en la figura 1, un dispositivo inalámbrico de modo dual, tal como un teléfono inalámbrico, incluye un circuito 200 de control y un circuito 202 de transmisión conectados a lo largo de un bus 204. Tanto las señales de datos analógicas como las digitales, que corresponden a voz y datos, son entradas de un micrófono 206 y una interfaz 208 de un dispositivo informático, por ejemplo, de una fuente 210 de datos localizada en el circuito 200 de control. Cuando el dispositivo inalámbrico de modo dual se hace funcionar en un modo AMPS, las señales analógicas del micrófono 206 se convierten en datos digitales mediante un convertidor 214 A/D localizado en la unidad 212 de AMPS, y se suman a la entrada de datos digitales a la fuente 210 de datos por la interfaz 208 del dispositivo informático usando un sumador 216. Las señales sumadas resultantes emitidas como salidas por el sumador 216 se reciben por un registro 218 de entradas localizado dentro de un procesador 220 de señal digital del circuito 200 de control.

Por otro lado, cuando el teléfono inalámbrico se hace funcionar en el modo GSM, las señales analógicas emitidas como salida por la fuente 210 de datos después de haberse recibido desde el micrófono 206 se convierten en señales de datos digitales por un convertidor 224 A/D localizado en una unidad 222 GSM, y tanto las señales de datos digitales introducidas por la fuente 210 de datos desde la interfaz 208 del dispositivo informático como las señales de datos digitales emitidas como salida desde el convertidor 224 A/D se envían a un intercalador 226 de la unidad 222 de GSM. El intercalador 226 intercala las señales de datos digitales de acuerdo con el protocolo GSM, y emite como salida las señales de datos intercaladas en el registro 218 de entradas del procesador 220 de señal digital.

En función de si el dispositivo se está haciendo funcionar en el modo AMPS o el GSM, las señales de datos digitales se transfieren desde el registro 218 de entradas a un microprocesador 228 del procesador 220 de señal digital para empaquetarse y almacenarse temporalmente para formar los datos procesados que a continuación se emiten como salida desde el procesador 220 de señal digital a un registro 230 de salidas del circuito 200 de control. Los datos procesados se mantienen en el registro 230 de salidas hasta que se requiere una nueva parte de los datos por el circuito 202 de transmisión, momento en el que los datos procesados se transfieren desde el registro 230 de salidas del circuito 200 de control al bus 204 que conecta el circuito 200 de control al circuito 202 de transmisión. Los datos procesados se transfieren a lo largo del bus 204 a un registro 232 de entradas del circuito 202 de transmisión y se transfieren desde el registro 232 de entradas a un interpolador 234. El interpolador 234 interpola los datos procesados y emite como salida los datos interpolados resultantes a un modulador 236. El modulador 236 modula los datos interpolados, y a continuación los datos modulados resultantes se emiten como salida por el circuito 202 de transmisión a través de una antena (no mostrada).

En la técnica anterior el teléfono inalámbrico de modo dual de la figura 1, cada vez que el circuito 202 de transmisión solicita un paquete de datos desde el circuito 200 de control, el paquete de datos solicitado debe generarse por el procesador 220 de señales y transportarse a lo largo del bus 204 desde el registro 230 de salidas del circuito 200 de control al registro 232 de entradas del circuito 202 de transmisión. Como resultado, cada vez que el circuito 202 de transmisión solicita un paquete de datos del circuito 200 de control, el procesamiento actual del procesador 220 de señales debe interrumpirse para permitir que el procesador 220 de señales genere el paquete de datos. Como la tasa de estas interrupciones aumenta, tiende a formarse un cuello de botella tanto entre el procesador 220 de señales y el registro 230 de salidas del circuito 200 de control como a lo largo del bus 204 entre el circuito 200 de control y el circuito 202 de transmisión, corrompiendo la fiabilidad de la transmisión de datos. Este cuello de botella resulta del ruido que se provoca a partir de las altas tasas de reloj en el bus 204, que desensibilizan el receptor que recibe la salida desde el circuito 202 de transmisión, y del alto consumo de corriente en MIPS (millones de

instrucciones por segundo) entre el procesador 220 de señal digital y el registro 230 de salidas, lo que disminuye la duración de la batería del dispositivo.

5 Uno de los métodos disponibles para reducir la tasa de interrupción del procesador 220 de señal digital provocada por las solicitudes de datos desde el circuito 202 de transmisión es generar para el procesador 220 de señal digital un gran conjunto de datos y crear una memoria intermedia en el registro 230 de salidas de la que el circuito 202 de transmisión extrae datos en tiempo real. Como resultado, las interrupciones del procesador 220 de señal digital se reducen, produciéndose solo cuando la memoria intermedia requiere datos adicionales. Este método de memoria intermedia reduce la tasa de interrupción del procesador 220 de señal digital, lo que permite un funcionamiento más eficiente de manera que se requieren menos MIPS por el procesador 220 de señal digital, reduciendo el consumo de corriente de la batería y aumentando la duración de la batería. Sin embargo, no todos los circuitos integrados soportados incluyen la capacidad de memoria intermedia necesaria montada en el circuito 200 de control.

15 Además, la señal del interpolador 234 podría pre-distorsionarse usando componentes analógicos en el estado actual de la técnica, con el fin de reducir los efectos de la distorsión provocada por las limitaciones del ancho de banda en la unidad 236 de modulador. Para lograr la pre-distorsión analógica y para lograr la precisión y la limpieza de la señal modulada, puede necesitar añadirse amplificadores operacionales activos, conmutadores, e inductores y condensadores adicionales al circuito 202 de transmisión para obtener la precisión requerida. Estos circuitos de soporte aumentan el tamaño y el coste del circuito de transmisión de tal manera que como enfoque sería difícil y costoso usando la tecnología actual. Además, incluso si el soporte ha estado disponible en el circuito 202 de transmisión, la más alta tasa de datos involucrada en el transporte de los datos de alta velocidad desde el registro 230 de salidas a través del bus 204 al registro 232 de entradas del circuito 202 de transmisión podría provocar interferencias de radio de vuelta a través la antena, provocando que la radio se desensibilice.

25 Por consiguiente, lo que se necesita es un dispositivo telefónico inalámbrico de modo dual que minimice los cuellos de botella reduciendo una tasa de interrupción del procesador de señal, mientras que al mismo tiempo se reduce la interferencia en las bandas vecinas.

30 La patente de Estados Unidos número US 5.151.661 describe un generador de formas de onda de FM lineal para sistemas de radar. El generador de formas de onda de FM lineal incluye un registro de pendiente de frecuencia acoplado a un primer integrador de fase que a su vez está acoplado a un segundo integrador de fase, todos los cuales funcionan desconectados de un reloj de sistema. La señal de salida del segundo integrador de fase representa una fase como una función cuadrática de tiempo. Se hace referencia a una tabla de consulta de seno almacenada para generar una señal digital de salida que representa la amplitud como una función del tiempo. La señal digital de salida se convierte en una forma de onda de FM lineal analógica.

35 Un artículo titulado "An Agile ISM Band Frequency Synthesizer with Built-In GMSK Data Modulation" Norman M Filiol et al, IEEE Diario de circuitos de estado sólido, IEEE, vol. 33, número. 7, 7.1.1998, páginas 998-1008, XP011060763, describe un sintetizador de frecuencia de RF N fraccional de alta resolución que se controla mediante un modulador delta sigma digital de cuarto orden.

45 Un artículo titulado "Low Complexity GSM Modulator for Integrated Circuit Implementations" por Bodas et al, Conferencia y Exposición de la ASIC 1996, IEEE, 23.9.1996, páginas 103-106, XP010198737, describe la generación de las señales en fase y en cuadratura directamente a partir de los datos binarios de entrada, sin pasar por las etapas separadas de integración y a continuación el cálculo de los valores del seno y del coseno.

Breve descripción de los dibujos

50 La figura 1 (TÉCNICA ANTERIOR) es un diagrama esquemático del flujo de transmisión de datos en un dispositivo inalámbrico de modo dual conocido.

La figura 2 es un diagrama esquemático de un dispositivo inalámbrico de modo dual de acuerdo con la presente invención.

La figura 3 es un diagrama esquemático de un procesador de señal digital de un dispositivo inalámbrico de modo dual de acuerdo con la presente invención.

55 La figura 4 es un diagrama esquemático de un modulador en un teléfono móvil de modo dual de acuerdo con la presente invención.

La figura 5 es un diagrama esquemático de una unidad de analizador sintáctico de un dispositivo inalámbrico de modo dual de acuerdo con la presente invención.

60 La figura 6 es un diagrama esquemático de un generador de formas de onda de un dispositivo inalámbrico de modo dual de acuerdo con la presente invención.

La figura 7 es un diagrama esquemático de un generador de coeficientes de un dispositivo inalámbrico de modo dual de acuerdo con la presente invención.

La figura 8 es un diagrama esquemático de un generador de formas de onda de un dispositivo inalámbrico de modo dual de acuerdo con la presente invención.

65 La figura 9 es un diagrama de flujo de un método de generación de una forma de onda en un dispositivo inalámbrico de modo dual de acuerdo con la presente invención.

La figura 10 es un diagrama de flujo de un método de generación de una forma de onda usando parámetros generados en un dispositivo inalámbrico de modo dual de acuerdo con la presente invención.

Las figuras 11a-d son representaciones gráficas de un suavizamiento de una forma de onda mediante un generador de formas de onda de un dispositivo de teléfono móvil de modo dual de acuerdo con la presente invención.

Descripción detallada de las realizaciones preferidas

La figura 2 es un diagrama esquemático de un dispositivo inalámbrico de modo dual que puede funcionar en o un modo AMPS o un modo GSM, de acuerdo con la presente invención. Como se ilustra en la figura 2, un dispositivo inalámbrico de modo dual de acuerdo con la presente invención, tal como un dispositivo de teléfono móvil, incluye un circuito 20 de control y un circuito 22 de transmisión. El circuito 20 de control incluye una unidad 26 de AMPS para procesar señales analógicas y digitales en el modo AMPS, un convertidor 28 A/D, un procesador 30 de señal digital, un registro 32 de salida y una unidad 34 GSM para procesar señales analógicas y digitales en el modo GSM. El circuito 22 de transmisión incluye un registro 36 de entrada, una unidad 38 de analizador sintáctico, un primer generador 40 de formas de onda, un generador 42 de coeficientes, un segundo generador 44 de formas de onda, un conmutador 46 para el funcionamiento de conmutación del dispositivo entre los modos APMS y GSM, y un modulador 48. La distorsión provocada por el modulador 48 puede corregirse mediante una pre-distorsión de la señal generada por los generadores 40 y 44 de forma de onda. Los datos correspondientes al funcionamiento, o en el modo AMPS o en el modo GSM se transmiten a lo largo de un bus 50 que conecta el circuito 20 de control y el circuito 22 de transmisión.

La figura 3 es un diagrama esquemático de un procesador de señal digital de un dispositivo inalámbrico de modo dual, de acuerdo con la presente invención. Como se ilustra en la figura 3, el procesador 30 de señal digital incluye los filtros 66 y 68 de respuesta de impulso finito (FIR) y un conmutador 70. Como se ilustra en las figuras 2 y 3, se envía una representación de la tensión del dominio de tiempo al procesador 30 desde la salida de señal digital mediante el convertidor 28 A/D. En base a esta tensión del dominio de tiempo, el procesador 30 de señal digital genera parámetros relacionados con la posición, la pendiente y la realimentación que a continuación se emiten como salida mediante el procesador 30 de señal al registro 32 de salida y se transmiten a lo largo del bus 50 al registro 36 de entrada. El procesador 30 de señal digital evalúa la tensión de la señal digital y genera los parámetros correspondientes a los requisitos de funcionamiento del primer generador 40 de formas de onda. Un algoritmo en el procesador 30 de señal digital genera a continuación 12 posiciones de bits, 12 pendientes de bits y 3 parámetros de realimentación de bits que se transfieren al primer generador 40 de formas de onda.

El algoritmo del procesador de 30 de señal digital debe optimizar el rendimiento del error en el dominio de tiempo y en el dominio de frecuencia para satisfacer las especificaciones de rendimiento AMPS. Determinaciones sencillas disponibles, conocidas de la pendiente y la posición instantánea no satisfarán estos requisitos. Más bien, un diezmando de dos a uno es beneficioso con el fin de reducir los cuellos de botella que se producen a lo largo del bus 50 entre el circuito 20 de control y el circuito 22 de transmisión. Usando el conmutador 70, el primer generador 40 de formas de onda intercala los valores de pendiente y de posición, y por lo tanto, se pierde cualquier otra aparición de, o la pendiente o la posición. Para reducir estos efectos, el algoritmo del procesador 30 de señal digital debe tener en cuenta los errores futuros en la salida final provocados por los datos reducidos. Una solución cerrada para esto requiere un conocimiento sobre los valores de entrada futuros, no disponibles en los parámetros de tiempo que deben enviarse al primer generador 40 de formas de onda.

La presente invención usa un modelo de álgebra de matrices del primer generador 40 de formas de onda en el que el modelo de álgebra de matrices lineal infinito se trunca adecuadamente para crear una función de aproximación de transferencia al funcionamiento del primer generador 40 de formas de onda. De acuerdo con la presente invención, la aproximación de la matriz se resuelve usando una seudo aproximación inversa a un modelo de error cuadrático mínimo de todas las entradas y salidas posibles del primer generador 40 de formas de onda para dar una aproximación a una transformación lineal equivalente del primer generador 40 de formas de onda. Una versión truncada de la seudo inversa proporciona los coeficientes para un filtro de respuesta de impulso finito (FIR) equivalente a la solución de matriz infinita precisa necesaria para determinar los parámetros de las entrada del primer generador 40 de formas de onda. Existe un conjunto único de coeficientes del filtro FIR generados por cada uno de los ocho ajustes de realimentación posibles en la región de soporte del filtro FIR para los 3 bits elegidos del tamaño de bit de realimentación. Estos coeficientes se determinan fuera de línea y se convierten en una parte del algoritmo del procesador 30 de señal digital.

Como se ilustra en la figura 3, de acuerdo con la presente invención, a continuación el procesador 30 de señal digital filtrará la señal digital de entrada usando los filtros 66 y 68 FIR. El filtro 68 FIR genera los parámetros de pendiente, y el filtro 66 FIR genera los parámetros de posición del primer generador 40 de formas de onda. El par de filtros 66 y 68 FIR se ejecutan para cada valor de realimentación elegido. Para el consumo de corriente frente al rendimiento de distorsión, se elige un conjunto limitado de valores de realimentación para completar, con el mayor número de posibles valores elegidos, la mayor posibilidad de que se reduzca la distorsión. Sin embargo, para cada valor posible no elegido, se ahorra una cantidad correspondiente de consumo de corriente. Para todos los posibles valores de realimentación elegidos en la competencia, la distorsión se determina comparando el error como la diferencia entre

la entrada y la salida del modelo generador de formas de onda. El consumo de corriente más bajo, y por lo tanto, la carga de MIPS más baja en el procesador 30 de señal digital, es para el caso especial de cuando la realimentación es igual a cero. De esta manera, la presente invención usa filtros FIR para aproximar los coeficientes necesarios de un generador de formas de onda del dominio de tiempo.

5 En particular, cuando el dispositivo de teléfono móvil de la presente invención se hace funcionar en el modo AMPS, el parámetro de realimentación se ajusta para desconectarse de los datos de audio, o para una conexión abierta de manera que la realimentación es un valor constante. El procesador 30 de señal digital realiza la evaluación introduciendo un valor de datos actual de la señal digital a lo largo de los últimos veinte valores de datos y envía los
10 veintiún valores de los datos a través del filtro de respuesta de impulso finito diseñado a medida, el filtro 66 FIR, para generar un primer valor de coeficiente correspondiente a un valor de pendiente, que se envía al registro 32 de salida a través del conmutador 70. Cuando se recibe el siguiente dato por el procesador 30 de señal digital, se elimina el valor del dato más antiguo de los veintiún valores de datos y se inserta el siguiente valor de datos, y los nuevos veintiún valores de los datos actuales se envían a través del filtro 68 FIR para generar un segundo valor de
15 coeficiente correspondiente a la posición, que se envía al registro 32 de salida a través del conmutador 70, y el proceso continúa de nuevo, con el valor de los datos más antiguo reemplazándose por el siguiente valor de datos.

De acuerdo con la presente invención, por lo tanto, se desarrollan un conjunto de algoritmos fuera de línea, fuera del teléfono móvil, para generar los coeficientes de posición y de pendiente que se usarán por el primer generador 40 de
20 formas de onda para generar la forma de onda requerida. Una vez diseñados, los filtros 66, 68 FIR se dejan como constantes y se integran en el procesador 30 de señal digital. Mientras que los filtros FIR son unos algoritmos de procesamiento de señal digital en general conocidos, se usan normalmente para suavizar los datos o eliminar el ruido, etc., de acuerdo con la presente invención, el filtro 68 FIR, usado para generar los segundos coeficientes correspondientes a la posición, se diseña como un filtro que reduce el ruido de paso bajo que tiende a suavizar los
25 datos, y el filtro 66 FIR, usado para generar los primeros coeficientes correspondientes a la pendiente es en realidad más como un filtro derivado que mejora la aproximación cuadrática mínima de ruido a la posición y la aproximación cuadrática mínima a la pendiente.

Como se ilustra en la figura 2, cuando el dispositivo de teléfono móvil de modo dual de la presente invención se hace
30 funcionar en el modo AMPS, las señales de audio analógicas, por ejemplo, junto con las señales digitales, se transmiten desde una fuente 23 de datos a lo largo de una trayectoria 24 a la unidad 26 de AMPS. La unidad 26 de AMPS procesa las señales analógicas y emite como salida una señal procesada correspondiente al convertidor 28 A/D. El convertidor 28 A/D convierte las señales procesadas analógicas en señales digitales y emite como salida las
35 señales digitales a un registro 52 de entrada del procesador 30 de señal digital. Las señales digitales se transfieren desde el registro 52 de entrada a una unidad 54 de compresión que comprime las señales digitales para generar parámetros que se usan por el primer generador 40 de formas de onda en el circuito 22 de transmisión. Las señales digitales comprimidas desde el procesador 30 de señal digital se emiten como salida a 15 bits de un campo de 16 bits del registro 32 de salida y transmitida a lo largo del bus 50 desde el registro 32 de salida al registro 36 de
40 entrada del circuito 22 de transmisión. La señal de 16 bits se envía desde el registro 36 de entrada a la unidad 38 de analizador sintáctico del circuito 22 de transmisión.

La unidad 38 de analizador sintáctico analiza los 15 bits del campo de 16 bits e indica qué sección del primer generador 40 de formas de onda envía la palabra de 15 bits en base a un proceso de desintercalación. El primer generador 40 de formas de onda descomprime los datos digitales e interpola los datos descomprimidos resultantes
45 hasta la tasa de datos requerida por el modulador 48. El modulador 48 modula la forma de onda, y la forma de onda modulada resultante se emite como salida mediante el modulador 48 a un dispositivo de teléfono móvil remoto a través de una antena (no mostrada).

Al mismo tiempo, se transmite directamente un flujo de datos digitales generado cuando se hace funcionar al
50 dispositivo de teléfono móvil en el modo AMPS desde la unidad 26 de AMPS del circuito 20 de control al decimosexto bit del campo de 16 bits del registro 32 de salida, y a lo largo del bus 50 desde el registro 32 de salida al decimosexto bit del registro 36 de entrada del circuito 22 de transmisión. El registro 36 de entrada envía el único bit de datos digitales como parte de la palabra de 16 bits enviada a la unidad 38 de analizador sintáctico. La unidad 38 de analizador sintáctico actualiza la historia del estado de su flujo de historia del estado de datos digitales interno
55 y envía una función de la historia del estado al primer generador 40 de formas de onda. El primer generador 40 de formas de onda produce una secuencia de datos filtrados interpolados para el modulador 48, como se describirá más adelante.

La figura 4 es un diagrama esquemático de un modulador en un dispositivo inalámbrico de modo dual de acuerdo
60 con la presente invención. Como se ilustra en la figura 4, el modulador 48 es un modulador de modulación de frecuencia (FM) de amplitud constante con coherencia de fase en el que la modulación de frecuencia se realiza mediante un bucle de bloqueo de fase (PLL). El elemento de modulación en este PLL es la división por N en la trayectoria de realimentación desde un oscilador 56 controlado por tensión a un detector 58 de fase. Ya que se requieren relaciones de división no enteras para una modulación de grano fino, se usa un divisor 60 N fraccional
65 (FN), tal como se divulga, por ejemplo, en la patente de Estados Unidos número 5.093.632. Cuando la fase está bloqueada, la frecuencia de salida del PLL desde el oscilador 56 controlado por tensión es N veces la frecuencia de

referencia que alimenta el detector 58 de fase. En bloqueo de fase, el detector 58 de fase recibe una salida de señal mediante el divisor 60 de FN y usando un oscilador 62 de referencia, compara la fase de las dos señales, y emite como salida una corriente proporcional a la diferencia de fase. Un filtro 64 de paso bajo se coloca en la salida del detector 58 de fase para filtrar el ruido de alta frecuencia contenido en la corriente de salida del detector 58 de fase.

5 La banda de rechazo del filtro 64 de paso bajo atenúa el ruido de alta frecuencia y pasa la mayor parte de la señal pretendida desde el detector 58 de fase, sin embargo, la salida de la señal del detector 58 de fase se distorsiona por la banda de paso del filtro 64 de paso bajo. El generador de formas de onda puede ajustarse para pre-distorsionar la señal para anular precisamente la distorsión provocada por el filtro 64 de paso bajo. La salida del filtro 64 de paso bajo acciona el oscilador 56 controlado por tensión que funciona directamente en la frecuencia de transmisión que
10 no requiere una conversión.

La figura 5 es un diagrama esquemático de una unidad de analizador sintáctico de un dispositivo inalámbrico de modo dual de acuerdo con la presente invención. Como se ilustra en la figura 5, la unidad 38 de analizador sintáctico incluye una unidad 72 lógica, una unidad 74 de registro de la historia del estado, una unidad 76 lógica de estado, y un conmutador 78 de desintercalación.
15

La figura 6 es un diagrama esquemático de un generador de formas de onda de un dispositivo inalámbrico de modo dual de acuerdo con la presente invención. Como se ilustra en la figura 6, el primer generador 40 de formas de onda incluye unos sumadores 80 y 82 conectados en serie con un registro 84 de pendiente y un registro 86 de posición, un selector 88 de realimentación, unos sumadores 90 y 92 conectados en serie con un registro 100 de pendiente y un registro 102 de posición, y un selector 104 de realimentación. Los sumadores 80 y 82, el registro 84 de pendiente, el registro 86 de posición y el selector 88 de realimentación forman una parte 106 del generador de formas de ondas de audio y los sumadores 90 y 92, el registro 100 de pendiente, el registro 102 de posición y el selector 104 de realimentación forman una parte 108 del generador de formas de ondas de datos. Las salidas de la parte 106 del generador de formas de ondas de audio y de la parte 108 del generador de formas de ondas de datos se combinan usando un sumador 110 para formar la salida del primer generador 40 de formas de onda que consiste en las señales de audio y Manchester combinadas.
20
25

En particular, como se ilustra en las figuras 5 y 6, después de que se haya enviado a la unidad 38 de analizador sintáctico desde el registro 36 de entrada, la palabra de 16 bits se desintercala mediante la unidad 38 de analizador sintáctico usando el conmutador 78 de desintercalación. La unidad 72 lógica analiza la palabra de 16 bits en un campo de 12 bits, un campo de 3 bits, y un campo de 1 bit. El campo de 12 bits se desintercala mediante el conmutador 78 de desintercalación con el fin de enviarse o como un valor de pendiente de 12 bits o como un valor de posición de 12 bits, mientras que al mismo tiempo el campo de 3 bits se envía como un valor de realimentación, y el campo de 1 bit se envía como datos Manchester. Durante la sincronización, el conmutador 78 de desintercalación se inicializa en un ajuste de pendiente, y alterna entre un ajuste de posición y de pendiente cada vez que se recibe una palabra de 16 bits. Se entiende que aunque se describe como que se inicializa en el ajuste de pendiente, es posible que el conmutador 78 de desintercalación de la presente invención se inicialice en un ajuste de posición.
30
35

Como resultado, el conmutador 78 de desintercalación se coloca en un ajuste de pendiente, como se ilustra en la figura Unidad 4, y la unidad 72 lógica analiza la palabra inicial de 16 bits en un valor de pendiente de 12 bit, una realimentación de 3 bits y un valor de datos Manchester de 1 bit. El valor de pendiente de 12 bits se envía desde la unidad 38 de analizador sintáctico al registro 84 de pendiente del primer generador 40 de formas de onda a lo largo de la trayectoria 112 de datos del conmutador 78 de desintercalación, el valor de realimentación de 3 bits se envía a lo largo de la trayectoria 116 de datos desde la unidad 72 lógica al selector 88 de realimentación, y los datos Manchester de 1 bit se envían desde la unidad 72 lógica a la unidad 74 de registro de la historia del estado de la unidad 38 de analizador sintáctico. Cuando una palabra de 16 bits posterior se envía a la unidad 38 de analizador sintáctico desde el registro 36 de entrada, la unidad 72 lógica analiza la palabra de 16 bits en un valor de posición de 12 bits, un valor de realimentación de 3 bits y un valor de datos Manchester de 1 bit. El conmutador 78 de desintercalación se coloca de manera que el valor de posición de 12 bits se envía desde la unidad 38 de analizador sintáctico al registro 86 de posición a lo largo de la trayectoria 114 de datos desde el conmutador 78 de desintercalación, el valor de realimentación de 3 bits se envía a lo largo de la trayectoria 116 de datos desde la unidad 72 lógica al selector 88 de realimentación, y los datos Manchester de 1 bit se envían desde la unidad 72 lógica a la unidad 74 de registro de la historia del estado de la unidad 38 de analizador sintáctico. A continuación, el procedimiento se repite con el conmutador 78 de desintercalación colocado de manera que un valor de pendiente de 12 bits se envía desde la unidad 38 de analizador sintáctico al primer generador 40 de formas de onda, y así sucesivamente.
40
45
50
55

La unidad 76 lógica de estado usa los datos de la historia del estado Manchester de la unidad 74 de registro de la historia del estado para generar y enviar un único valor de realimentación al selector 104 de realimentación a lo largo de la trayectoria 118 de datos. Este valor generado determina si se usará un valor de realimentación de aproximadamente uno negativo para cerrar la trayectoria de realimentación del generador 108 de formas de onda de datos, permitiendo una oscilación para crear una trayectoria sinusoidal suave de la señal Manchester interpolada. La salida 120 de la unidad 76 lógica de estado selecciona uno de los tres valores en el registro 102 de posición del generador 108 de formas de onda de datos, y la salida 122 de la unidad 76 lógica de estado selecciona uno de los tres valores de la pendiente en el registro 100 de pendiente del generador 108 de formas de onda de datos del
60
65

generador 40 de formas de onda. Las actualizaciones desde la unidad 76 lógica de estado al generador 108 de formas de onda de datos se producen una vez cada cuarto de ciclo de la tasa Manchester de 10 kHz nominal. Después de que se envíe cada palabra de 16 bits desde el procesador 30 de señal digital, el generador 108 de forma de onda ejecuta tantos ciclos como puntos de interpolación se necesiten. Por ejemplo, en un modo AMPS típico, se necesitan veinte valores por cada palabra enviada.

De acuerdo con la presente invención, como se ilustra en la figura 6, el registro 86 y 102 de posición y el registro 84 y 100 de pendiente se configuran como acumuladores, de manera que un valor siguiente se basa en un valor actual más una nueva entrada. Por ejemplo, se obtiene un nuevo valor de posición sumando un valor de posición antiguo, es decir, un valor anterior emitido como salida por el registro 102 de posición, a un nuevo valor de pendiente emitido como salida por el registro 100 de pendiente, usando el sumador 92. De la misma manera, se obtiene un nuevo valor de pendiente sumando una pendiente antigua, es decir, un valor anterior emitido como salida por el registro 100 de pendiente a un valor de posición anterior que se escala mediante hardware seleccionado por el valor de realimentación en el circuito 104 de realimentación, sumado a continuación usando el sumador 90.

Este proceso se repite veinticinco veces para producir veinticinco valores interpolados para el modulador 48. Aunque, de acuerdo con la presente invención, se usan veinticinco repeticiones, se entiende que el número de repeticiones elegido se basa en el consumo de corriente y el ancho de banda del bucle modulador, y por lo tanto pueden ser más o menos que veinticinco, en función de los requisitos de aplicación específicos.

Una vez que se hayan producido veinticinco valores de repeticiones, se emite como salida un valor nuevo de pendiente y uno nuevo de posición desde la unidad 38 de analizador sintáctico al generador 40 de formas de onda y se usan para generar las siguientes veinticinco repeticiones, y así sucesivamente. De esta manera, la presente invención usa una curva de onda de seno para moverse de un lugar a otro, donde se obtiene una nueva posición sumando una posición anterior y la pendiente, y se obtiene una nueva pendiente sumando una pendiente antigua y el valor escalado de una posición anterior. Como resultado, teniendo una realimentación negativa, se forma un oscilador digital ideal para permitir una transición suave desde una posición de 8 kHz positiva a una posición de 8 kHz negativa usando sumas, en lugar de operaciones de multiplicación o tablas de consulta como en el dispositivo de teléfono móvil de la técnica anterior.

La figura 7 es un diagrama esquemático de un generador de coeficientes de un dispositivo inalámbrico de modo dual de acuerdo con la presente invención. Como se ilustra en la figura 2, el generador 42 de coeficientes está colocado en el circuito 22 de transmisión de manera que cuando se hace funcionar el dispositivo de teléfono móvil de la presente invención en el modo GSM, se transmiten datos digitales en secuencias de unos y ceros desde la unidad 34 GSM del circuito 20 de control al registro 32 de salida. A continuación, los datos digitales se transmiten a lo largo del bus 50 al registro 36 de entrada del circuito 22 de transmisión, y desde el registro 36 de entrada al generador 42 de coeficientes.

Como se ilustra en la figura 7, el generador 42 de coeficientes incluye una primera entrada 130 para introducir datos en una primera sección 132 de sumador, una segunda entrada 134 para introducir datos en una segunda sección 136 de sumador y una tercera entrada 138 para introducir datos en una tercera sección 140 de sumador. Cada una de las secciones 132, 136 y 140 de sumadores incluye, respectivamente, cinco sumadores 142, 144 y 146 y seis multiplicadores 148, 150 y 152.

Durante el arranque del dispositivo de teléfono móvil de modo dual de la presente invención, se cargan dieciocho parámetros en una sección 154 de registro de pendientes, una sección 156 de registro de aceleraciones y una sección 158 de registro de sobreaceleraciones. Los dieciocho parámetros se generan durante el diseño del dispositivo de teléfono móvil, teniendo en cuenta los requisitos de pre-distorsión de la función de transferencia del bucle de bloqueo del modulador 48 de fase. Como resultado, se cargan seis primeros valores $x1d [0]-x1d [5]$ derivados que corresponden a la pendiente en la sección 154 de registro de pendientes, se cargan seis segundos valores $x2d [0]-x2d [5]$ derivados que corresponden a la aceleración en la sección 156 de registro de aceleraciones, y se cargan seis terceros valores $x3d [0]-x3d [5]$ derivados que corresponden a la sobreaceleración en la sección 158 de registro de sobreaceleraciones. Solo un valor, como se describirá a continuación, se almacena en relación con una posición ya que la posición es constante y por lo tanto de un solo valor.

De acuerdo con la presente invención, cuando se hace funcionar el dispositivo de teléfono móvil de modo dual en el modo GSM, se recibe una secuencia de valores de datos digitales transferidos desde la unidad 34 GSM a lo largo del bus 50 desde el registro 32 de salida al registro 36 de entrada en las entradas 130, 134 y 138. Los valores de datos digitales se desplazan de forma secuencial dentro de seis registros TXDATA [5] - TXDATA [0] de datos de transmisión localizados en cada sección 132, 136 y 140 de sumador, empezando con el registro TXDATA [5] de datos de transmisión. Una vez que los seis valores de los datos se desplazan dentro de los seis registros TXDATA [5] - TXDATA [0] de datos de transmisión de las secciones 132, 136 y 140 de sumadores durante cualquier instante en el tiempo, se generan un valor $x1d$ de pendiente, un valor $x2d$ de aceleración y un valor $x3d$ de sobreaceleración en base a los valores insertados y los dieciocho parámetros cargados en el registro 154 de pendientes, en el registro 156 de aceleración y en el registro 158 de sobreaceleraciones. Esta generación de valores $x1d$, $x2d$ y $x3d$ se realiza por multiplicación, usando los multiplicadores 148, 150 y 152, los parámetros en la sección 154 de registro de

pendientes, la sección 156 de registro de aceleraciones y la sección 158 de registro de sobreaceleraciones por uno o uno negativo, en función del valor de los datos digitales en los registros TXDATA [5] - TXDATA [0] de datos de transmisión correspondientes.

5 Por ejemplo, una vez que se hayan insertado los seis valores de datos de forma secuencial en los registros TXDATA [5] - TXDATA [0] de datos de transmisión de las secciones 131, 136 y 140 de sumadores, el valor x1d de pendiente se genera por multiplicación, usando los multiplicadores 148, los seis primeros valores x1d [0] a x1d [5] derivados en la sección 154 de registro de pendiente por uno o uno negativo, determinado por el valor en los registros TXDATA [5] - TXDATA [0] de datos de transmisión de la sección 132 de sumador. Los primeros valores x1d [0] a x1d [5] derivados positivo y negativo que resultan, se suman a continuación usando los sumadores 142 correspondientes. De la misma manera, el valor x2d de aceleración se genera por multiplicación, usando los multiplicadores 150, los seis primeros valores x2d [0] a x2d [5] derivados en la sección 156 de registro de aceleraciones por uno o uno negativo, determinado por el valor en los registros TXDATA [5] - TXDATA [0] de datos de transmisión de la sección 136 de sumador. Los segundos valores x2d [0] a x2d [5] derivados positivo y negativo que resultan, se suman a continuación usando los sumadores 144 correspondientes. De la misma manera, el valor x3d de sobreaceleración se genera por multiplicación, usando los multiplicadores 152, los seis terceros valores x3d [0] a x3d [5] derivados en la sección 158 de registro de sobreaceleraciones por uno o uno negativo, determinados por el valor en los registros TXDATA [5] - TXDATA [0] de datos de transmisión de la sección 140 de sumador. Los terceros valores x3d [0] a x3d [5] derivados positivo y negativo que resultan, se suman a continuación usando los sumadores 146 correspondientes.

Por ejemplo, de acuerdo con la presente invención, si se recibe una secuencia de 011010 en las entradas 130, 134 y 138, se suma el primer valor x1d [0] de pendiente almacenado de la sección 154 de registro de pendiente, los segundos y terceros valores x1d [1] y x1d [2] de pendiente se restan, el cuarto valor x1d [3] de pendiente se suma, el quinto valor x1d [4] de pendiente se resta y el sexto valor x1d [5] de pendiente se suma. Una vez que se ha completado la suma, la suma total resultante de los valores x1d [0] a x1d [5] de pendiente se emite como salida del generador 42 de coeficientes como el valor x1d de pendiente. De la misma manera, se realiza la misma operación para obtener el valor x2d de aceleración y el valor x3d de sobreaceleración de manera que los valores x1d, x2d y x3d de pendiente, aceleración y sobreaceleración calculados se cargan todos al mismo tiempo desde el generador 42 de coeficientes en el segundo generador 44 de formas de onda, junto con el valor de posición, que no cambia en base a la secuencia de los valores de datos.

Una vez que los valores x1d, x2d y x3d de pendiente, aceleración y sobreaceleración generados se cargan en el segundo generador 44 de formas de onda, los valores de datos digitales de los registros TXDATA [5] - TXDATA [0] de datos de transmisión localizados en cada sección 132, 136 y 140 de sumador se desplazan de forma secuencial de manera que el último valor insertado se elimina del registro TXDATA [0] de datos de transmisión, se inserta un nuevo valor de datos digitales en el registro TXDATA [5] de datos de transmisión, y los valores restantes en los registros TXDATA [1] - TXDATA [4] de datos de transmisión se desplazan hacia arriba de manera que el valor anteriormente en el registro TXDATA [5] de datos de transmisión se desplaza dentro del TXDATA [4], el valor anteriormente en el registro TXDATA [4] de datos de transmisión se desplaza dentro del TXDATA [3], y así sucesivamente. De esta manera, una vez que se inserta un nuevo valor, cada sección 132, 136 y 140 de sumador contiene un valor más nuevo y cinco valores anteriores. A continuación, se repite el proceso de suma o sustracción de cada uno de los seis valores para generar el único valor x1d de pendiente, el valor x2d de aceleración y el valor x3d de sobreaceleración en base a la secuencia de la entrada de valores desde el circuito 20 de control al generador 42 de coeficientes.

Como resultado de la naturaleza de un bit por símbolo de la definición de modulación GSM, la presente invención utiliza una multiplicación sin multiplicadores de las constantes negativa y positiva. En el caso más general, por ejemplo, donde existen múltiples bits por símbolo, o en formas de onda CDMA u OFDM, se produciría una multiplicación no trivial. Se realiza una multiplicación por un positivo de acuerdo con la presente invención simplemente sumando, de forma similar, se realiza una multiplicación por un negativo simplemente restando. De esta manera, el dispositivo de teléfono móvil de modo dual de la presente invención usa una implementación del funcionamiento sin multiplicadores completa, sin tablas de búsqueda, para generar una forma de onda GSM.

55 La figura 8 es un diagrama esquemático de un generador de formas de onda de un dispositivo inalámbrico de modo dual de acuerdo con la presente invención. Como se ilustra en la figura 8, el segundo generador 44 de formas de onda incluye un registro 160 de posición, un registro 162 de pendiente y un registro 164 de aceleración. De acuerdo con la presente invención, se almacena inicialmente un valor fijo de 35555H, correspondiente a 67 kHz, en el registro 160 de posición. Los valores calculados de pendiente x1d y aceleración x2d del generador 42 de coeficientes se introducen en el registro 162 de pendiente y en el registro 164 de aceleración, respectivamente.

En cada instante de reloj en un puerto de reloj durante dieciséis periodos de reloj, la salida de cada uno de los registros 160, 162 y 164 se introduce dieciséis veces por un sumador de manera que se calcula un nuevo valor sumando un valor actual de cada registro al valor anterior del registro anterior. Por ejemplo, se genera un nuevo valor del registro 160 de posición sumando el valor actual de posición al valor anterior de la salida de pendiente mediante el registro 162 de pendiente usando un primer sumador 166. Se genera un nuevo valor del registro 162 de

pendiente en cada uno de los dieciséis periodos de reloj sumando un valor de pendiente actual a un valor anterior de la salida de aceleración mediante el registro 164 de aceleración usando un segundo sumador 168. De la misma manera, se genera un nuevo valor de aceleración en cada uno de los dieciséis periodos de reloj sumando un valor de aceleración actual a un valor x3d de sobreaceleración anterior usando un tercer sumador 170. Una vez generado por el generador 42 de coeficientes, el valor x3d de sobreaceleración se mantiene constante durante los dieciséis periodos de reloj y por lo tanto permanece siendo el mismo.

De esta manera, los registros se desplazan en cada muestra del reloj y los sumadores desde la fase anterior en que se añaden. Cada nuevo valor del registro 160 de posición generado en cada periodo de reloj se emite como salida mediante el segundo generador 44 de formas de onda al modulador 48. Una vez que los dieciséis periodos de reloj han finalizado, se introduce un nuevo valor de pendiente x1d, aceleración x2d y sobreaceleración x3d generados desde el generador de coeficientes mediante el generador 44 de formas de onda y el proceso se repite para los siguientes dieciséis periodos de reloj, y así sucesivamente.

La figura 9 es un diagrama de flujo de un método de generación de parámetros para un generador de formas de onda en un dispositivo inalámbrico de modo dual de acuerdo con la presente invención. Como se ilustra en la figura 9, se cargan los dieciocho parámetros dentro de la sección 154 de pendiente, de la sección 156 de registro de aceleración y de la sección de registro de sobreaceleración en la etapa 300, y se inserta un nuevo valor de datos digitales en el primer registro TXDATA [5] de datos de transmisión de cada sección de sumador en la etapa 302. Se hace una determinación en cuanto a si todos los registros TXDATA [5]-TXDATA [0] de datos de transmisión se rellenan en la etapa 304, y si todos los registros de datos de transmisión no están rellenos, los valores de datos digitales en los registros TXDATA [5]-TXDATA [0] de datos de transmisión se desplazan de forma secuencial dentro del siguiente registro de datos de transmisión en la etapa 306, de manera que el valor de datos digitales en el registro TXDATA [5] de datos de transmisión se desplaza dentro del registro TXDATA [4] de datos de transmisión, el registro TXDATA [4] de datos de transmisión se desplaza dentro del registro TXDATA [3] de datos de transmisión, y así sucesivamente. A continuación, el proceso vuelve a la etapa 302 de manera que un nuevo valor de datos digitales se inserta de nuevo dentro del primer registro TXDATA [5] de datos de transmisión de cada sección de sumador.

Si se determina en la etapa 304 que todos los registros TXDATA [5]-TXDATA [0] de datos de transmisión están rellenos, se realiza una determinación en la etapa 308 en cuanto a si un valor de datos digitales en un registro de datos de transmisión es un uno o un cero determinando si el valor es mayor que cero. Si se determina que el valor de datos digitales es mayor que cero, el parámetro correspondiente al registro de datos de transmisión se multiplica por uno, etapa 310, y si se determina que el valor de datos digitales no es mayor que cero, el parámetro correspondiente al registro de datos de transmisión se multiplica por uno negativo, etapa 312.

A continuación, se realiza una determinación en la etapa 314 en cuanto a si se ha realizado el proceso de multiplicar el parámetro correspondiente a cada uno de los registros TXDATA [5]-TXDATA [0] de datos de transmisión por uno o uno negativo, y si no se han realizado todas las multiplicaciones por uno o uno negativo, el proceso pasa al siguiente registro de datos de transmisión, etapa 316, y vuelve a la etapa 308 de manera que el siguiente registro de datos de transmisión se multiplica por uno o uno negativo, que responde al valor de datos digitales en el registro de datos de transmisión correspondiente. Si se han realizado todas las multiplicaciones por uno o uno negativo, se suman los productos resultantes correspondientes a cada una de las secciones 132, 136 y 140 de sumadores, como se ha descrito anteriormente, para formar los valores x1d, x2d y x3d de salida, etapa 318. Los valores x1d, x2d y x3d de salida se transmiten al generador de formas de onda, y a continuación se despejan, etapa 320, y el proceso vuelve a la etapa 306.

La figura 10 es un diagrama de flujo de un método para generar una forma de onda usando los parámetros generados en un dispositivo inalámbrico de modo dual de acuerdo con la presente invención. Iniciándose en el principio de cada trama, el segundo generador 44 de formas de onda inicia la generación de la forma de onda usando el método de la presente invención. Como se ilustra en la figura 10, se realiza una determinación en la etapa 322 en cuanto a si la transmisión está en el inicio de una trama, tal como un acceso múltiple por división de tiempo, o una trama TDMA, y si se determina que la transmisión está en el inicio de una trama, se carga un valor fijo en un primer registro, es decir, el registro 160 de posición, en la etapa 324. Los valores x1d, x2d y x3d de salida del generador 42 de coeficientes se introducen mediante el generador 44 de formas de onda, en la etapa 326. Para cada instante de los dieciséis periodos de reloj, un valor actual de un último registro, es decir, el registro 164 de aceleración, se suma a uno predeterminado de los valores de salida, es decir, el valor x3d de sobreaceleración, en la etapa 328. Además, se suma un valor actual de cada uno de los restantes registros, es decir, el registro 160, 162, de posición y de pendiente, a un valor anterior de un registro anterior correspondiente, en la etapa 328, de manera que se genera un nuevo valor de salida para los registros 160, 162 y 164 en cada período de reloj.

Si se determina en la etapa 322 que la transmisión no está en el inicio de una ráfaga de tramas, no es necesario cargar el valor fijo en la registro 160 de posición, y por lo tanto el proceso continúa en la etapa 326.

Cada nuevo valor de salida generado por el registro 160 de posición se emite como salida por el segundo generador 44 de formas de onda al modulador, etapa 330, y se realiza una determinación en la etapa 332 en cuanto a si ha

finalizado el período de reloj. Si el período de reloj predeterminado no ha finalizado, el proceso vuelve a la etapa 328 de manera que se generan los nuevos valores de salida de los registros 160, 162 y 164 para un siguiente periodo de reloj y se emite como salida un nuevo valor de salida generado para el registro 160 de posición al modulador 48, etapa 330. Si se determina en la etapa 332 que el reloj predeterminado ha finalizado, el proceso vuelve a la etapa 322, se transmite un valor de salida desde el generador 44 de formas de onda al modulador 48, y el proceso vuelve a la etapa 322.

Las figuras 11a-d son representaciones gráficas de un suavizamiento de una forma de onda mediante un generador de formas de onda de un dispositivo inalámbrico de modo dual de acuerdo con la presente invención. Como se ilustra en la figura 11a, el nuevo valor x3d de sobreaceleración permanece constante durante dieciséis periodos de reloj, ilustrados por una primera parte 172 de línea recta. Después de dieciséis periodos de reloj, se introduce un nuevo conjunto de valores mediante el segundo generador 44 de formas de onda desde el generador 42 de coeficientes, incluyendo un nuevo valor de sobreaceleración que entonces permanecería constante durante dieciséis valores de reloj, ilustrado por una segunda parte 174 de línea recta. Después de esos dieciséis períodos de reloj, el proceso debería repetirse de nuevo, y así sucesivamente.

Como se ilustra en la figura 11b, la aceleración empieza inicialmente en el valor x2d de aceleración calculado por el generador 42 de coeficientes y, en lugar de permanecer constante durante los dieciséis periodos de reloj, la aceleración en cada uno de los dieciséis períodos sería la suma de la aceleración anterior y la sobreaceleración. Ya que la sobreaceleración es constante, la aceleración o aumentaría o disminuiría durante los dieciséis periodos, en función de si la sobreaceleración es un valor positivo o negativo.

Como se ilustra en la figura 11c, la pendiente comienza inicialmente en el valor x2d de pendiente calculado por el generador 42 de coeficientes, y en función de si la aceleración y la sobreaceleración es un valor positivo o negativo, la pendiente aumenta o disminuye en una tasa cada vez mayor, de manera que empieza a formarse una curvatura.

Por último, como se ilustra en la figura 11d, realizando integraciones sucesivas en cada uno de los tres registros 160, 162 y 164, una vez que se ha realizado el proceso mediante el registro 160 de posición, se forma una forma de onda suave, que se mueve lentamente. Como resultado, el segundo generador 44 de formas de onda de la presente invención genera una palabra de sintonización suave de manera que se minimiza la interferencia de canal adyacente de la frecuencia y se reduce la interferencia con los teléfonos vecinos.

Aunque se ha mostrado y descrito una realización específica de la presente invención, pueden hacerse modificaciones. Por ejemplo, aunque la presente invención se describe en términos de utilización de una primera, segunda y tercera derivada, podría usarse cualquier número de valores derivados. Además, se entiende que el generador de coeficientes de la presente invención podría incluir una sección de sumadores y una sección de registro de posición correspondiente adicionales, para calcular el valor de posición. Por lo tanto, se pretende cubrir todos esos cambios y modificaciones que caen dentro del alcance de la invención tal como se define en las reivindicaciones adjuntas.

REIVINDICACIONES

1. Un dispositivo inalámbrico de modo dual, que comprende:

5 una unidad (34) GSM para transmitir secuencias de valores de datos digitales; un generador (42) de coeficientes para generar valores de parámetro de salida para una forma de onda GSM, para recibir de forma secuencial los valores de datos digitales de las secuencias de valores de datos digitales y para contener los parámetros correspondientes a un modulador (48) del dispositivo inalámbrico de modo dual, disponiéndose el generador (42) de coeficientes para generar los valores de parámetro de salida multiplicando
10 cada parámetro por uno o uno negativo, en base a los valores de datos digitales correspondientes de las secuencias de los valores de datos digitales de la unidad (34) GSM, y sumando los productos resultantes para generar los valores de parámetro de salida; y un generador (44) de formas de onda para generar la forma de onda GSM usando los valores de parámetro de salida generados.

15 2. El dispositivo inalámbrico de modo dual de la reivindicación 1, que comprende además el modulador (48) para modular la forma de onda GSM generada por el generador (44) de formas de onda, donde el generador (42) de coeficientes comprende además:

20 una pluralidad de secciones (132, 136, 140) de sumadores, teniendo cada una de las mismas una pluralidad de sumadores (142, 144, 146) y multiplicadores (148, 150, 152); una pluralidad de secciones (154, 156, 158) de registro que contiene los parámetros correspondientes al modulador (48); y una pluralidad de registros de datos de transmisión para recibir de forma secuencial los valores de datos digitales desde la unidad (34) GSM, donde el generador (42) de coeficientes está dispuesto para generar los valores de parámetro de salida para la forma de onda GSM por multiplicación, usando los multiplicadores (148, 150, 152),
25 de cada uno de los parámetros en la pluralidad de las secciones (154, 156, 158) de registro por uno o uno negativo, que responden a los valores de datos digitales en la pluralidad de los registros de datos de transmisión, y sumando los productos resultantes usando los sumadores (142, 144, 146) para formar los valores de parámetro de salida del generador de coeficientes correspondientes.

30 3. El dispositivo inalámbrico de modo dual de la reivindicación 2, donde el generador (44) de formas de onda comprende además una pluralidad de registros (160, 162, 164) para recibir los valores de parámetro de salida desde el generador (42) de coeficientes, donde el generador (44) de formas de onda está dispuesto para almacenar un valor fijo en un primer registro (160) de la pluralidad de registros, y para generar una nueva salida a partir de un valor de un último registro de la pluralidad de registros sumando un valor actual del último registro y uno de los valores de parámetro de salida del generador de coeficientes, y para generar una nueva salida de un valor de los registros restantes de la pluralidad de registros sumando un valor actual de cada uno de los registros restantes de la pluralidad de registros a un valor anterior de uno precedente correspondiente de la pluralidad de registros.

35 40 4. El dispositivo inalámbrico de modo dual de la reivindicación 2, donde el generador (42) de coeficientes está dispuesto para recibir un nuevo valor de datos digitales desde la unidad (34) GSM para introducirlo en el primero de la pluralidad de los registros de datos de transmisión, en respuesta a los valores de parámetro de salida generados que se introducen en el generador (44) de formas de onda, y el generador (42) de coeficientes está dispuesto además para desplazar de forma secuencial los valores de datos digitales en la pluralidad de los registros de datos de transmisión.

45 50 5. El dispositivo inalámbrico de modo dual de la reivindicación 1, que comprende además el modulador (48) para modular la forma de onda GSM generada por el generador (44) de formas de onda, donde el generador (42) de coeficientes comprende además:

una primera sección (132) de sumadores, que tiene unos primeros registros de datos de transmisión, para calcular un primer valor, una segunda sección (136) de sumadores, que tiene unos segundos registros de datos de transmisión, para calcular un segundo valor, y una tercera sección (140) de sumadores, que tiene unos
55 terceros registros de datos de transmisión, disponiéndose los registros de datos de transmisión para recibir de forma secuencial los valores de datos digitales de la unidad (34) GSM; una primera sección (154) de registro que contiene unos primeros valores derivados predeterminados, una segunda sección (156) de registro que contiene unos segundos valores derivados predeterminados, y una tercera sección (158) de registro que contiene unos terceros valores derivados predeterminados, donde el generador (42) de coeficientes está dispuesto para calcular: el primer valor multiplicando cada uno de los primeros valores derivados por uno o uno negativo en respuesta a los valores de datos digitales en los primeros registros de datos de transmisión; el segundo valor multiplicando cada uno de los segundos valores derivados por uno o uno negativo en respuesta a los valores de datos digitales en los segundos registros de datos de transmisión; y el tercer valor multiplicando cada uno de los terceros valores derivados por uno o uno negativo en
60 respuesta a los valores de datos digitales en los terceros registros de datos de transmisión.

- 5 6. El dispositivo inalámbrico de modo dual de la reivindicación 5, donde el generador (42) de coeficientes está dispuesto para multiplicar los primeros valores derivados, los segundos valores derivados y los terceros valores derivados por uno en respuesta a los valores de datos digitales que son iguales a cero, y por uno negativo en respuesta a los valores de datos digitales que son iguales a uno.
- 10 7. El dispositivo inalámbrico de modo dual de la reivindicación 5, donde el generador (42) de coeficientes está dispuesto para desplazar de forma secuencial los valores de datos digitales en los registros de datos de transmisión, en respuesta a los valores calculados que se introducen en el generador (44) de formas de onda, y para recibir un nuevo valor digital desde la unidad (34) GSM para introducir en un primer registro de transmisión de datos de cada uno de los primeros registros de datos de transmisión, los segundos registros de datos de transmisión, y los terceros registros de datos de transmisión.
- 15 8. El dispositivo inalámbrico de modo dual de la reivindicación 5, donde el generador (44) de formas de onda comprende además:
 un primer registro (160) para recibir un valor fijo, un segundo registro (162) para recibir el primer valor, y un tercer registro (164) para recibir el segundo valor, donde el generador (44) de formas de onda está dispuesto para calcular: un nuevo valor del primer registro (160) sumando un valor actual del primer registro a una salida de un valor anterior por el segundo registro; un nuevo valor del segundo registro sumando un valor actual del segundo registro a una salida de un valor anterior por el tercer registro; y un nuevo valor del tercer registro sumando un valor actual del tercer registro al tercer valor.
- 20 9. El dispositivo inalámbrico de modo dual de la reivindicación 3 o 8, donde el valor fijo es igual a 35555H.
- 25 10. El dispositivo inalámbrico de modo dual de la reivindicación 2 o 9, comprendiendo además el modulador (48) un oscilador (56) controlado por tensión, un detector (58) de fase y un filtro (64) de paso bajo, donde el modulador es un modulador de modulación de frecuencia de amplitud constante con coherencia de fase en el que la modulación de frecuencia se realiza usando un bucle de bloqueo de fase, y donde un elemento de modulación del bucle de bloqueo de fase es una división por un divisor N (60) en una trayectoria de realimentación desde el oscilador (56) controlado por tensión al detector (58) de fase, y el filtro (64) de paso bajo se coloca en una salida del detector (58) de fase para filtrar el ruido de alta frecuencia contenido en la corriente de salida del detector de fase.
- 30 11. El dispositivo inalámbrico de modo dual de la reivindicación 1, donde el generador (42) de coeficientes comprende:
 una primera sección (132) de sumadores, que tiene unos primeros registros de datos de transmisión correspondientes, para generar un primer valor, una segunda sección (136) de sumadores, que tiene unos segundos registros de datos de transmisión correspondientes, para generar un segundo valor, y una tercera sección (140) de sumadores correspondientes, que tiene unos terceros registros de datos de transmisión correspondientes, para calcular un tercer valor, disponiéndose los registros de datos de transmisión para recibir de forma secuencial los valores de datos digitales desde la unidad (34) GSM;
 una primera sección (154) de registro que contiene unos primeros valores derivados predeterminados, una segunda sección (156) de registro que contiene unos segundos valores derivados predeterminados, y una tercera sección (158) de registro que contiene unos terceros valores derivados predeterminados, donde el generador (42) de coeficientes está dispuesto para generar el primer valor, el segundo valor y el tercer valor multiplicando cada uno de los primeros valores derivados, los segundos valores derivados, y los terceros valores derivados, respectivamente, por uno en respuesta a los valores digitales correspondientes que son iguales a cero, y por uno negativo en respuesta a los valores digitales correspondientes que son iguales a uno y sumando los productos resultantes correspondientes a cada una de las secciones de sumadores primera, segunda y tercera; y
 el generador (44) de formas de onda que está dispuesto para generar la forma de onda GSM en base al primer valor, al segundo valor y al tercer valor generados.
- 35 12. El dispositivo inalámbrico de modo dual de la reivindicación 11, donde el generador (42) de coeficientes está dispuesto para desplazar de forma secuencial los valores de datos digitales en los registros de datos de transmisión, en respuesta a los valores calculados que se introducen en el generador (44) de formas de onda, y para recibir un nuevo valor digital desde la unidad (34) GSM para introducir en los primeros registros de datos de transmisión, los segundos registros de datos de transmisión, y los terceros registros de datos de transmisión.
- 40 13. El dispositivo inalámbrico de modo dual de la reivindicación 12, donde el generador (44) de formas de onda comprende además:
 un primer registro (160) para recibir un valor fijo, un segundo registro (162) para recibir el primer valor, y un tercer registro (164) para recibir el segundo valor, donde el generador (44) de formas de onda está dispuesto para calcular: un nuevo valor del primer registro sumando un valor actual del primer registro a una salida de un valor anterior por el segundo registro; un nuevo valor del segundo registro sumando un valor actual del segundo
- 45 50 55 60 65

registro a una salida de un valor anterior por el tercer registro; y un nuevo valor del tercer registro sumando un valor actual del tercer registro al tercer valor.

- 5 14. El dispositivo inalámbrico de modo dual de la reivindicación 13, donde el valor fijo es igual a 35555H.
- 10 15. El dispositivo inalámbrico de modo dual de la reivindicación 14, comprendiendo además el modulador un oscilador (56) controlado por tensión, un detector (58) de fase y un filtro (64) de paso bajo, donde el modulador es un modulador de modulación de frecuencia de amplitud constante con coherencia de fase en el que la modulación de frecuencia se realiza usando un bucle de bloqueo de fase, y donde un elemento de modulación del bucle de bloqueo de fase es una división por un divisor N (60) en una trayectoria de realimentación desde el oscilador (56) controlado por tensión al detector (58) de fase, y el filtro (64) de paso bajo se coloca en una salida del detector (58) de fase para filtrar el ruido de alta frecuencia contenido en la corriente de salida del detector de fase.
- 15 16. El dispositivo inalámbrico de modo dual de la reivindicación 15, donde los primeros valores derivados, los segundos valores derivados y los terceros valores derivados predeterminados tienen en cuenta los requisitos de pre-distorsión del bucle de bloqueo de fase del modulador.
- 20 17. Un método para generar una forma de onda en un dispositivo inalámbrico de modo dual, que comprende las etapas de:
- 25 insertar (302, 304, 406) los valores de datos digitales en los registros de datos de transmisión correspondientes a cada una de una pluralidad de secciones (132, 136, 140) de sumadores;
multiplicar (308, 310, 312, 314) los parámetros correspondientes a un modulador (48) en cada registro de una pluralidad de secciones (154, 156, 158) de registro por uno o uno negativo en respuesta a los valores de datos digitales insertados en los registros de datos de transmisión correspondientes;
30 sumar (318) los productos resultantes de la etapa de multiplicación correspondientes a cada una de la pluralidad de secciones (132, 136, 140) de sumadores; y
emitir como salida (320) los primeros valores de salida, correspondientes a cada uno de los productos sumados, a un generador (44) de formas de onda GSM.
- 35 18. El método de la reivindicación 17, que comprende además las etapas de:
- determinar (322) si la transmisión está en el inicio de una ráfaga de tramas;
cargar (324) un valor fijo en un primer registro (160) del generador (44) de formas de onda en respuesta a una transmisión que está en el inicio de una ráfaga de tramas;
40 introducir (326) los primeros valores de salida en los registros correspondientes del generador (44) de formas de onda;
generar (328) los nuevos valores de salida sumando un valor actual del último de los registros y el predeterminado de los primeros valores de salida, y sumar un valor actual de cada uno de los registros restantes a un valor anterior de uno precedente correspondiente de los registros;
emitir como salida (330) el nuevo valor de salida generado por el primer registro a un modulador (48) y
determinar (332) si ha finalizado un período de reloj predeterminado; y
45 volver a la etapa de determinar (322) si la transmisión está en el inicio de una ráfaga de trama en respuesta a que haya finalizado el período de reloj predeterminado, y volver a la etapa de generación en respuesta a que no haya finalizado el período de reloj predeterminado.

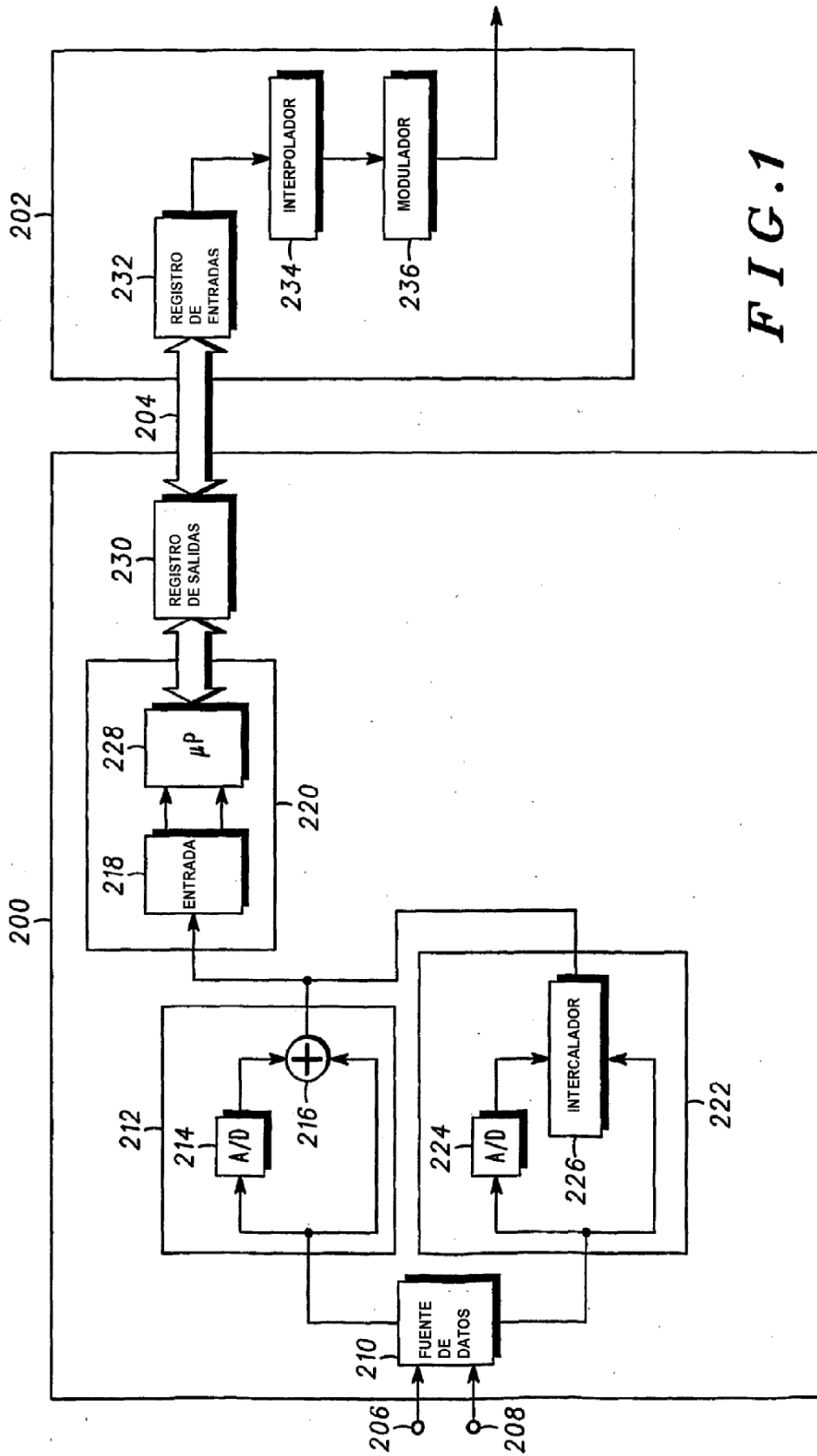


FIG. 1

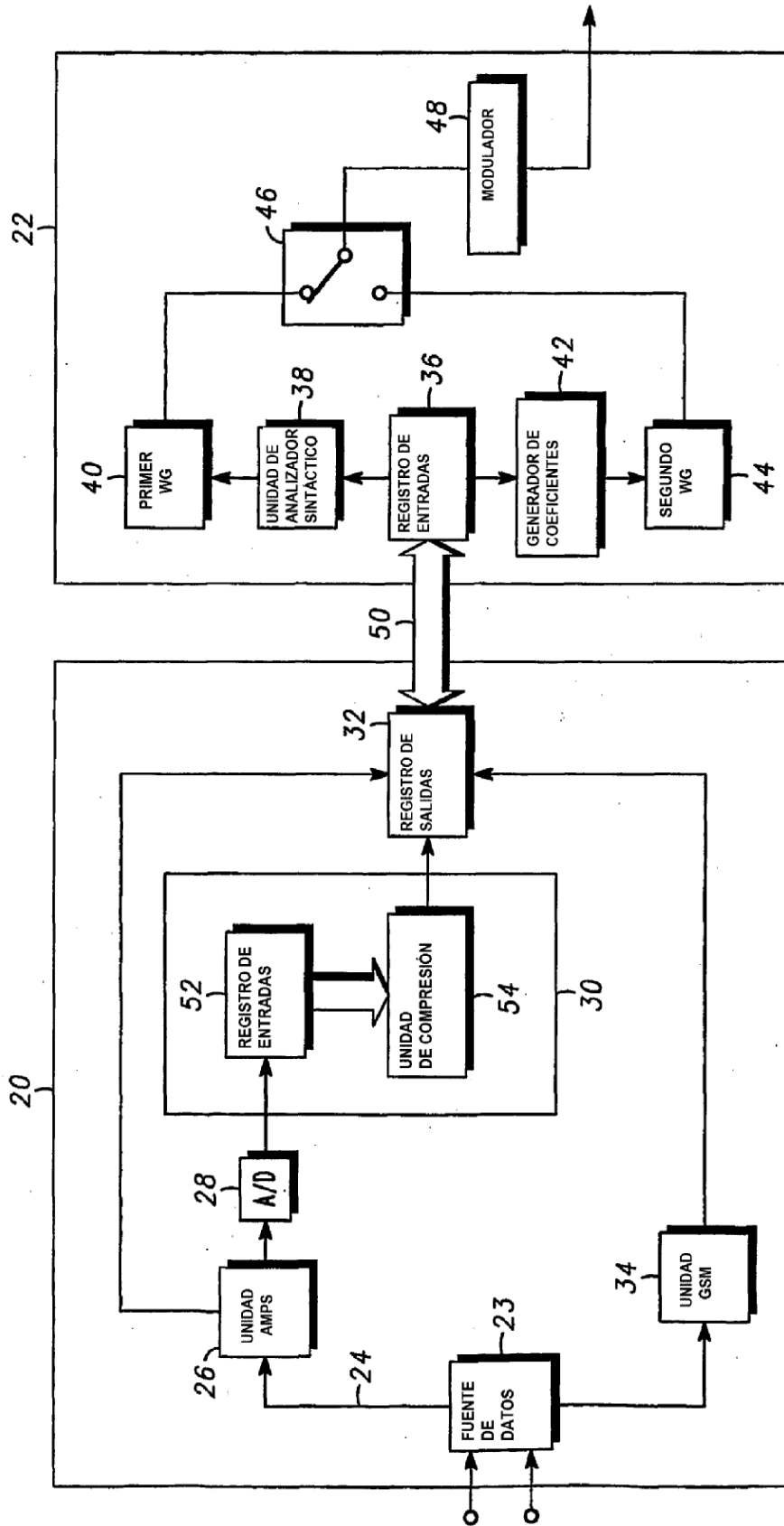
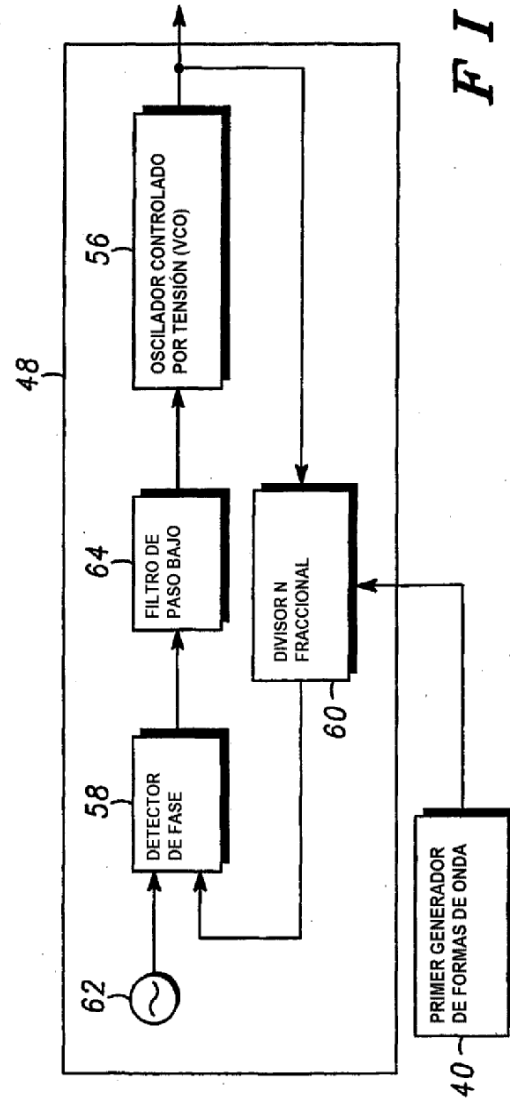
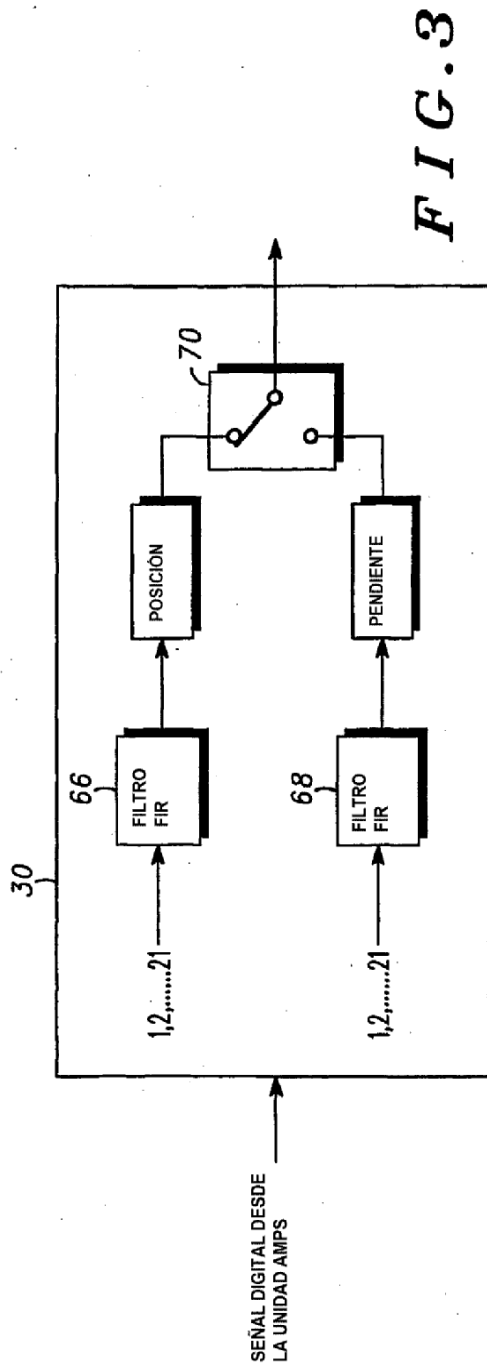


FIG. 2



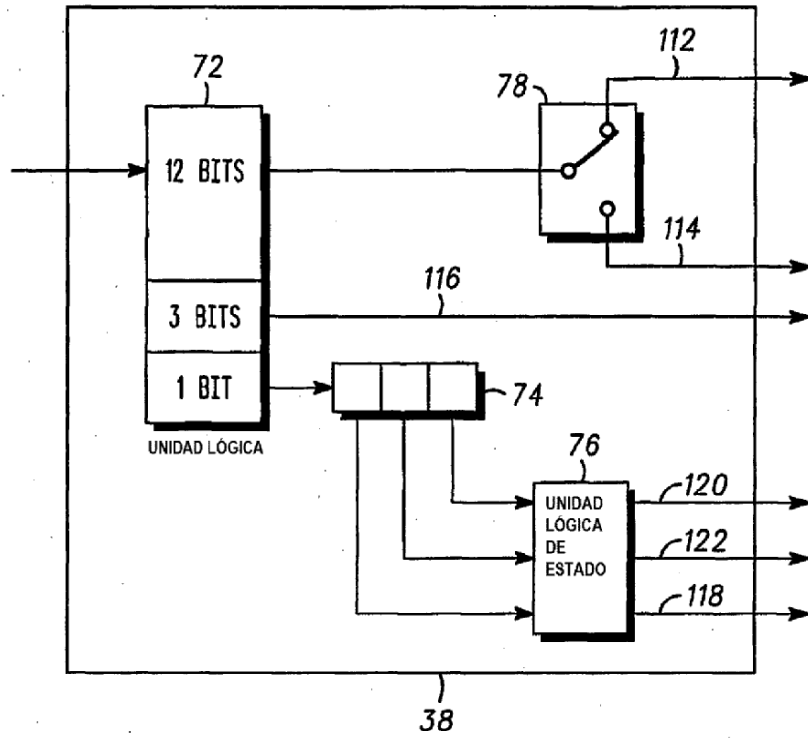


FIG. 5

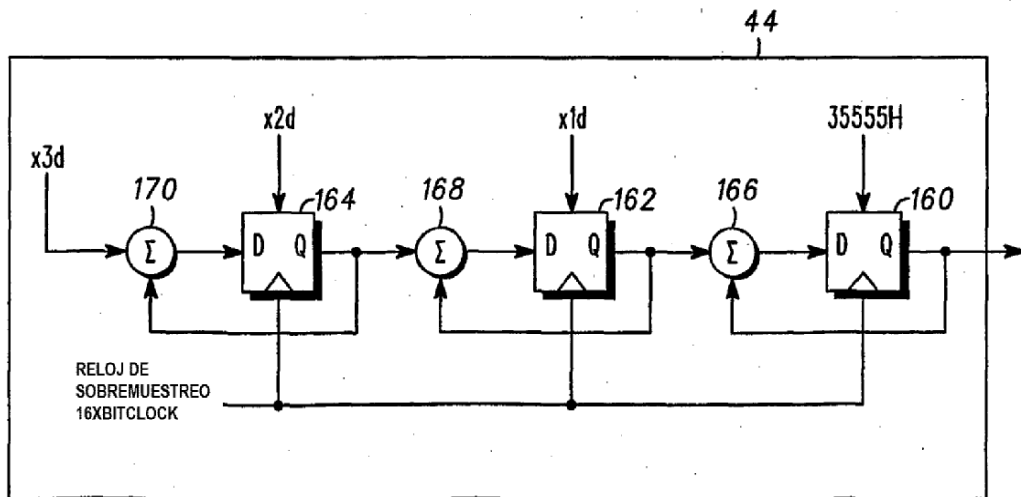


FIG. 8

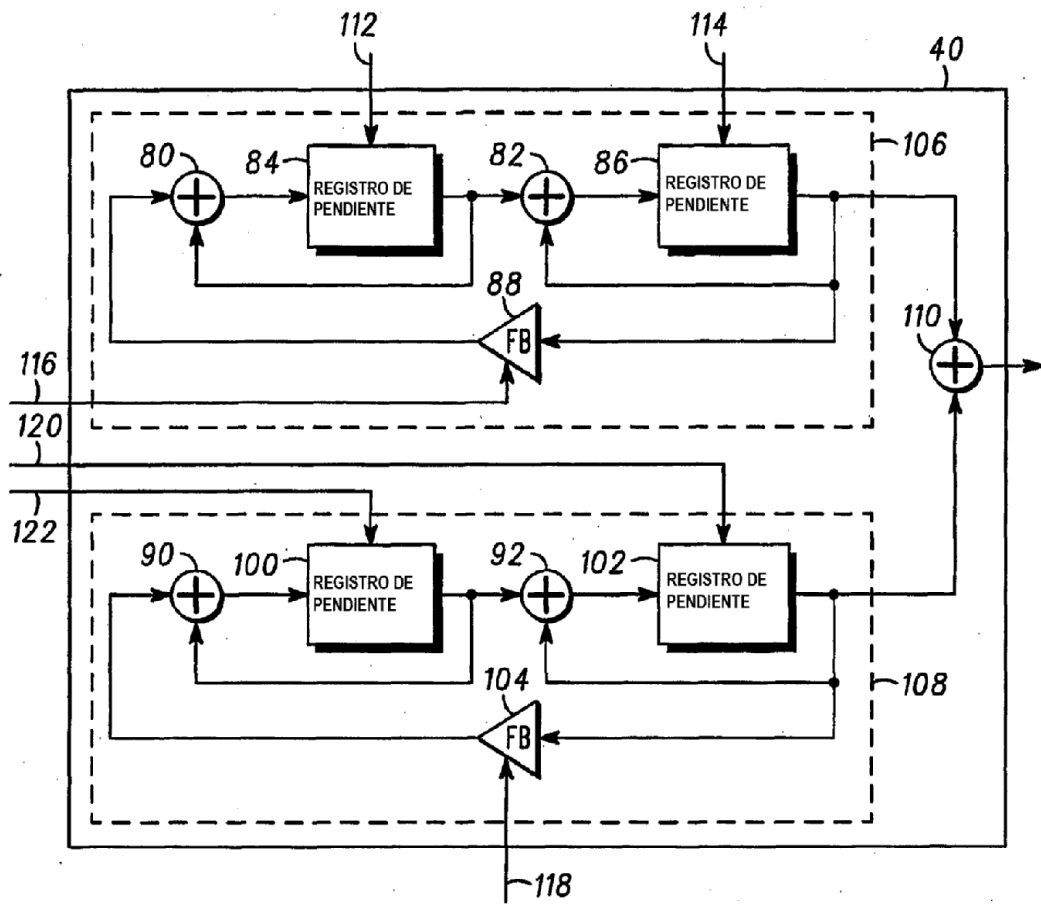


FIG. 6

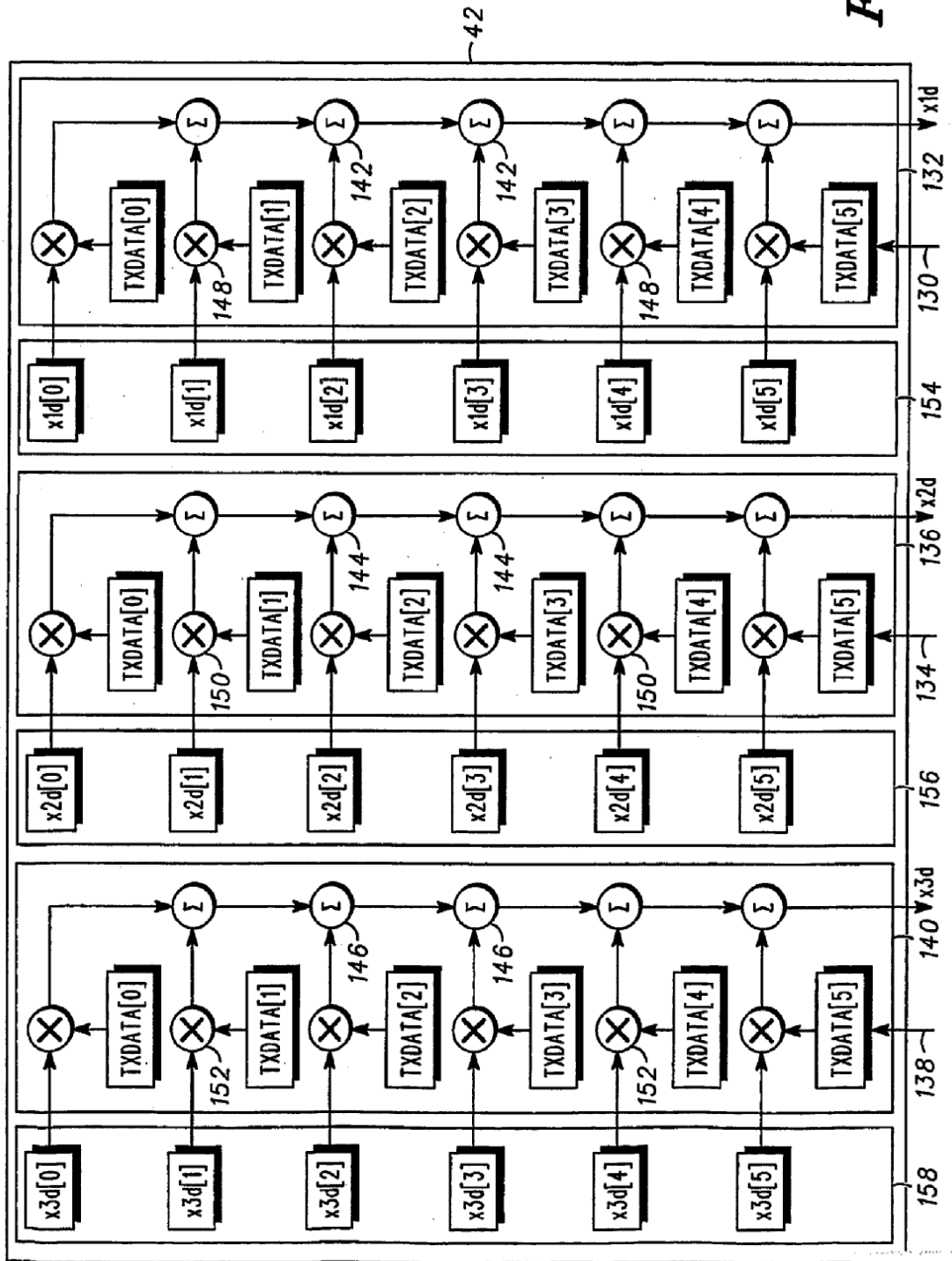


FIG. 7

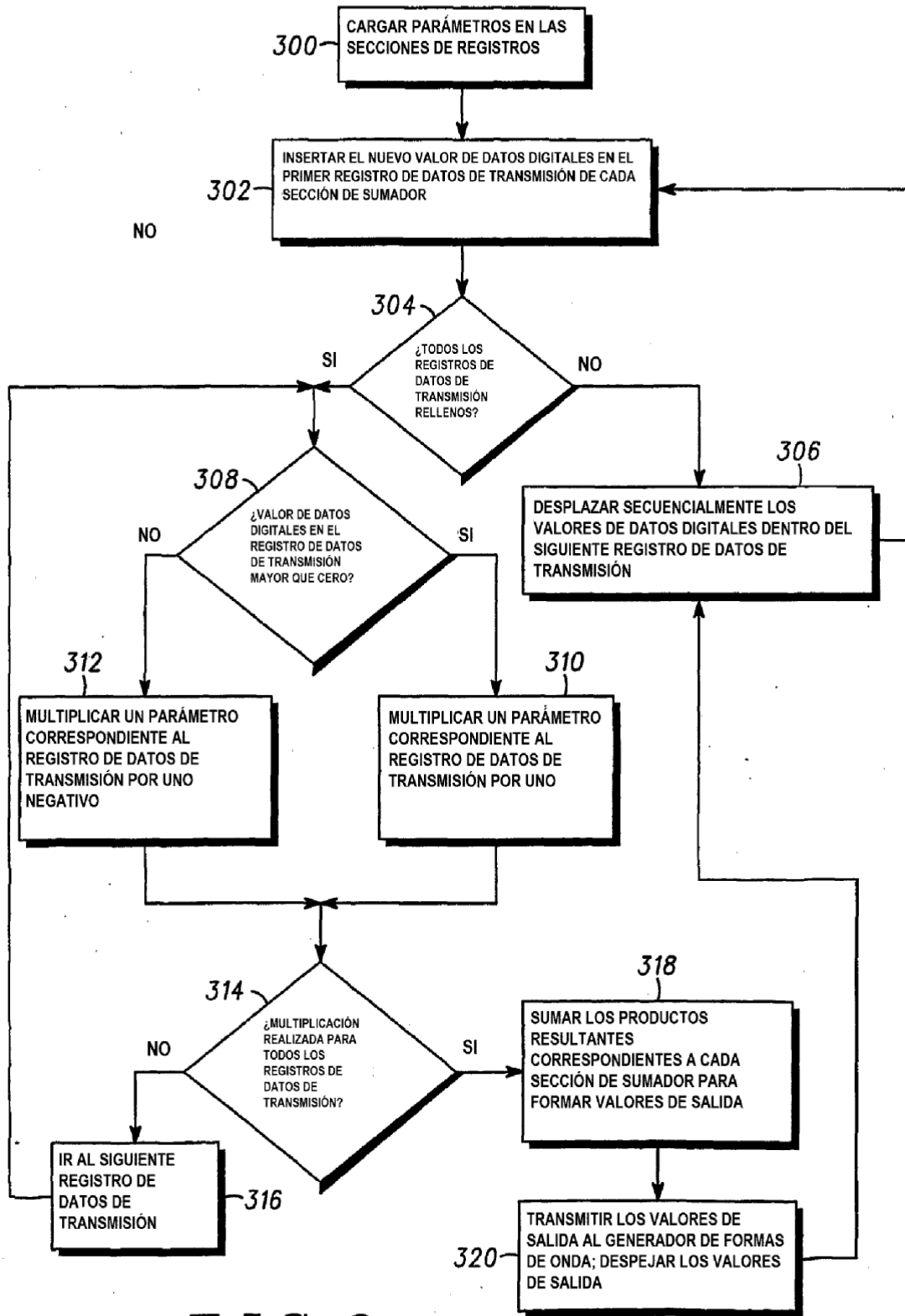


FIG. 9

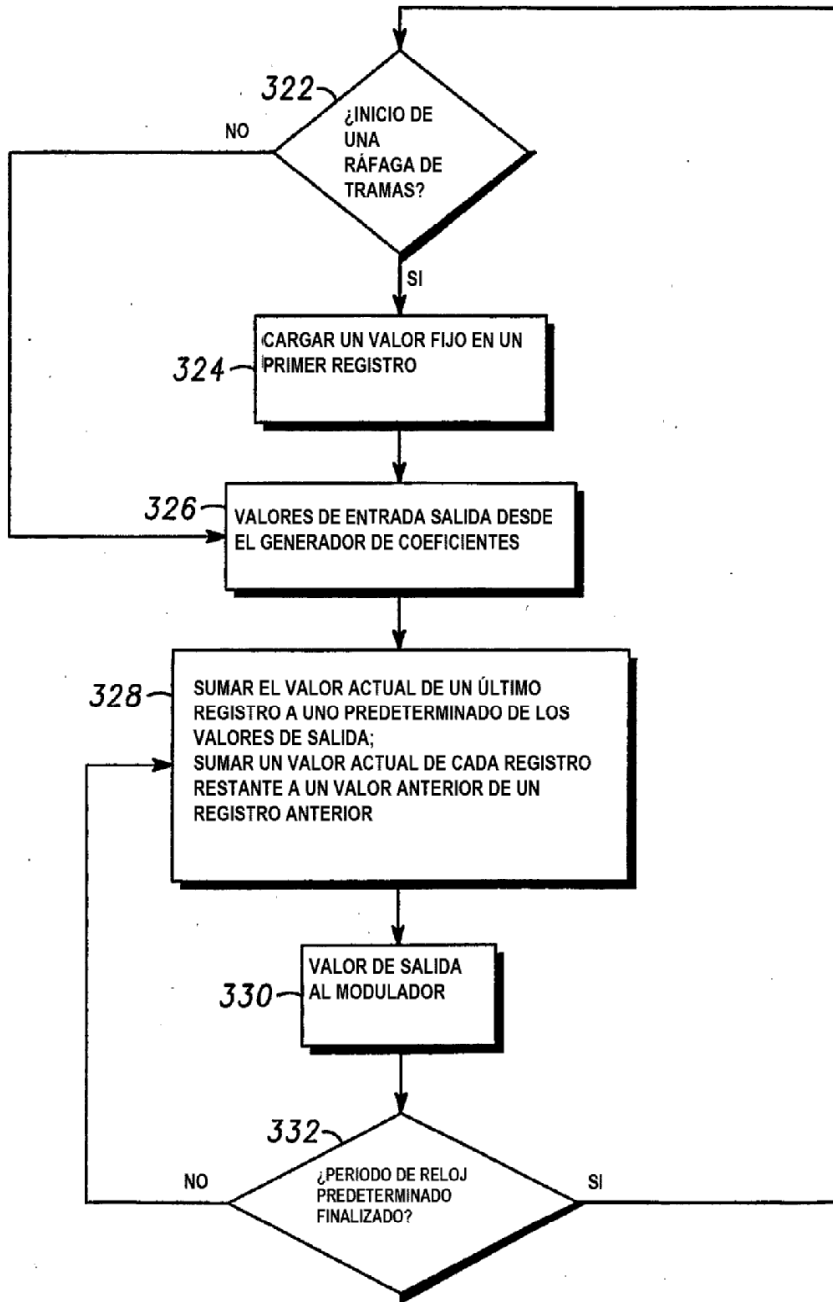


FIG.10

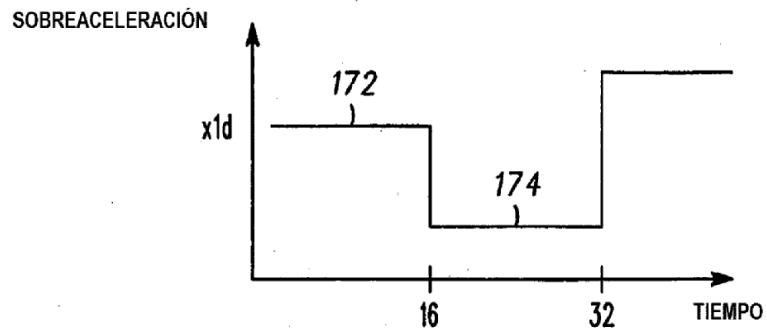


FIG.11A

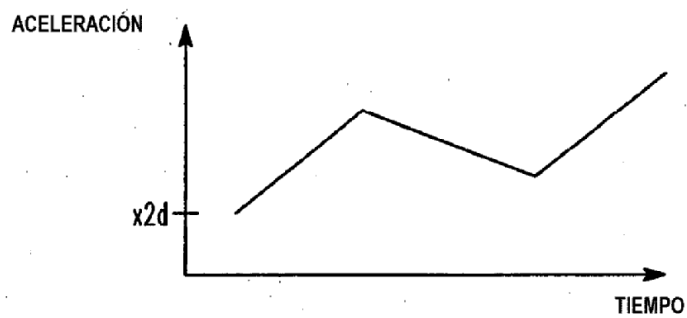


FIG.11B

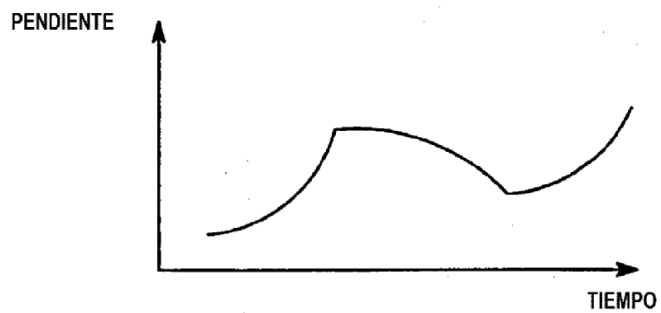


FIG.11C

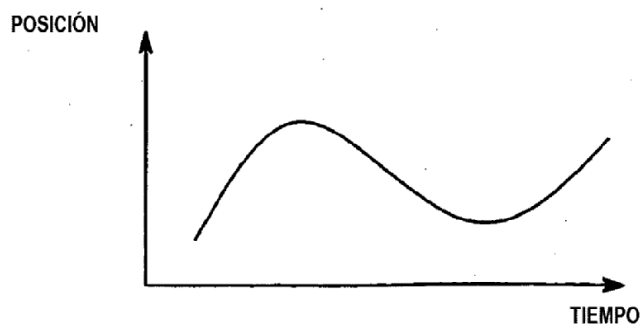


FIG.11D