(19) OFICINA ESPAÑOLA DE PATENTES Y MARCAS

ESPAÑA

(11) Número de publicación: **2 489 517**

(51) Int. Cl.:

H02M 1/12 (2006.01)
H02M 3/158 (2006.01)

(12) TRADUCCIÓN DE PATENTE EUROPEA T3

(96) Fecha de presentación y número de la solicitud europea: **11.11.2004** **E 04026837 (7)**

(97) Fecha y número de publicación de la concesión europea: **26.03.2014** **EP 1531538**

(54) Título: **Procedimiento para el control de un convertidor elevador y convertidor elevador de múltiples canales y su uso**

(30) Prioridad:

11.11.2003 DE 10352604
11.03.2004 DE 102004011801

(45) Fecha de publicación y mención en BOPI de la traducción de la patente:
02.09.2014

(73) Titular/es:

LEOPOLD KOSTAL GMBH & CO. KG (100.0%)
WIESENSTRASSE 47
58507 LÜDENSCHEID, DE

(72) Inventor/es:

BARTLING, RALF

(74) Agente/Representante:

SUGRAÑES MOLINÉ, Pedro

ES 2 489 517 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Procedimiento para el control de un convertidor elevador y convertidor elevador de múltiples canales y su uso

La presente invención se refiere a un procedimiento para el control de un convertidor elevador, a un convertidor elevador de de múltiples canales y al uso de este para la corrección del factor de potencia del consumo de potencia de una carga eléctrica procedente de la red eléctrica.

Una multitud de aparatos eléctricos como por ejemplo las fuentes de alimentación, las fuentes de alimentación conmutadas, los convertidores de frecuencia o los accionamientos conmutados eléctricamente toman de la red de corriente alterna una corriente que no es sinusoidal. De esta manera, por una parte, resulta un componente armónico de la corriente tomada de la red, pero por otra parte, se ve limitado también el consumo de potencia máximo posible del aparato debido a una parte de acción ciega relativamente elevada.

Para evitar estas desventajas se emplean llamados circuitos de corrección de factor de potencia. Se trata en principio de convertidores elevadores situados en el recorrido de corriente de una carga que se hacen funcionar a una frecuencia sensiblemente más alta que la frecuencia de red y en los que la corriente tomada de la red se regula de forma sinusoidal con la ayuda de un circuito de regulación de corriente cerrado.

Cuanto mayor es la potencia que ha de ser recibida por el aparato, tanto más grandes tienen que ser también los componentes correspondientes del convertidor elevador, pudiendo ser crítico especialmente el tamaño necesario de la inductancia de almacenamiento por ejemplo en el caso de aparatos portátiles como por ejemplo herramientas de mano eléctricas, por lo que puede ser necesario tomar compromisos.

El documento EP951133A2 da a conocer una posibilidad de evitar esta problemática dividiendo el circuito amperimétrico en dos ramas paralelas, cada una de las cuales ha de llevar sólo una parte de la corriente, por lo que los componentes pueden volverse a dimensionarse de forma correspondientemente más pequeña. El flujo de corriente por las distintas ramas es regulado por una unidad de control de tal forma que por el total de las corrientes que fluyen por las distintas ramas vuelve a resultar un desarrollo aproximadamente sinusoidal de la corriente tomada de la red.

Sin embargo, este tipo de regulación de corriente es difícil de realizar o al menos técnicamente complejo.

El artículo técnico "A Comparative Study of Soft-Switched CCM Boost Rectifiers and Interleaved Variable-Frequency DCM Boost Rectifiers" de Brian T. Irving y col. (IEEE US, tomo 1, 6 de febrero de 2000, páginas 171 a 177; ISBN: 978-0-7803-5864-5) da a conocer un convertidor elevador de múltiples canales según el preámbulo de la reivindicación 6 así como un procedimiento para el control de un convertidor elevador de este tipo según el preámbulo de la reivindicación 1, en el que un canal de corriente se hace funcionar como canal maestro que auto-mantiene su funcionamiento cíclico y un segundo canal de corriente se hace funcionar como canal esclavo. Las señales de inicio para el canal esclavo son generadas por una unidad de control central en función de una señal de salida del canal maestro. En dicha unidad de control central que aquí se denomina "interleaving circuit" se trata de un circuito analógico relativamente complejo que está previsto exclusivamente para determinar la duración de período del canal maestro y los momentos de inicio deducidos de esta. Las duraciones de conexión del canal maestro y del canal esclavo son determinadas de forma autónoma por estos, difiriendo necesariamente la duración de conexión del canal esclavo y la duración de conexión del canal maestro.

La memoria de patente estadounidense 6,462,525 describe un regulador de tensión de múltiples canales en el que para aumentar la eficiencia en el caso de una carga inferior a la máxima carga posible con el regulador de tensión, se puede desconectar al menos un canal.

En el documento EP1248352A2 se dan a conocer un procedimiento y un circuito para sincronizar reguladores de conmutación con una frecuencia no constante mediante un bucle de regulación de fase. Para aplicar señales de mando correspondientes en los conmutadores de potencia de los canales de corriente se usan módulos temporizadores one-shot en D3.

El convertidor elevador de múltiples canales según la invención con las características de la reivindicación 6, así como el procedimiento según la invención para el control de un convertidor elevador de este tipo con las características de la reivindicación 1 permiten especialmente mantener constante de manera sencilla la tensión de salida del convertidor elevador con independencia tanto de la carga como de la tensión de entrada de la red.

Otras formas de realización especialmente ventajosas del procedimiento según la invención y del convertidor elevador de múltiples canales se indican en las reivindicaciones subordinadas correspondientes y se describen con más detalle con la ayuda del ejemplo de realización representado en el dibujo.

Muestran

La figura 1 un diagrama de bloques de un control para un convertidor elevador de 4 canales según la invención;

la figura 2 un diagrama de tiempo durante la ejecución de un procedimiento según la invención; y

la figura 3 la división de un período de tensión de red en áreas con un número distinto de canales activos.

Como se puede ver en la figura 1, con unidad de control central para un convertidor elevador de 4 canales empleado como circuito de corrección de factor de potencia está previsto un microcontrolador µC, pudiendo tratarse también de un procesador digital de señales (DSP). Los cuatro canales de corriente designados por "Maestro", "Esclavo1", "Esclavo2" y "Esclavo3" en la representación tienen en principio la misma estructura y en la disposición conocida comprenden respectivamente una inductancia de almacenamiento, un conmutador de potencia y un diodo longitudinal, estando conectadas las entradas de las inductancias de almacenamiento, en un nodo de conmutación común, a una salida positiva de un rectificador de puente y estando unidas las salidas de los diodos, en un nodo de conmutación, a un condensador de aplanamiento común. Los conmutadores de potencia están dispuestos de tal forma que conmutan en cada canal respectivamente en un punto entre la inductancia de almacenamiento y el diodo después de masa (salida negativa del rectificador de puente). En esta configuración, uno de los canales de corriente se hace funcionar como llamado canal maestro que, una vez impulsado el proceso, sigue funcionando de forma autónoma, mientras que los otros tres canales de corriente son mandados como llamados canales esclavos en función del funcionamiento del canal maestro, a través del microcontrolador µC. Para aplicar señales de mando correspondientes en los conmutadores de potencia de los cuatro canales existen cuatro módulos monoestables M, S1, S2 y S3 para el canal maestro y para los tres canales esclavos que emiten respectivamente una señal alto o bajo cuando ha de conmutar o cerrar el conmutador de potencia correspondiente para el canal de corriente correspondiente. Los módulos monoestables M, S1, S2 y S3 son mandados por el microcontrolador µC que a su vez emite a través de su salida MDI (modulación de duración de impulsos) una señal de duración de impulso que determina el tiempo de conexión Ton de los conmutadores de potencia y que por un elemento R-C R/C es convertida en una tensión de control que se suministra a los módulos monoestables M, S1, S2 y S3 a través de entradas Uc correspondientes, y que por otra parte, a través de salidas I/O1, CMP1, CMP2 y CMP3 emite señales de conexión para el momento de conexión correspondiente de los distintos canales. A través de las salidas CMP se emiten señales de nivel, es decir, el cambio de alto a bajo o viceversa, que a través de un elemento diferenciador δ1, δ2 y δ3 se convierten en señales de impulso, mientras que el puerto I/01 genera directamente una señal de impulso. Las señales de impulso para los momentos de conexión correspondientes de los distintos canales se suministran a los módulos monoestables M, S1, S2 y S3 a través de su entrada de disparo Trg correspondiente. La señal de conexión para el canal maestro se emite sólo una vez para iniciar el microcontrolador µC, a través del puerto I/01. A continuación, el módulo monoestable M suministrado al canal maestro recibe su señal de conexión de parte de un elemento detector dispuesto en el canal de corriente maestro, por ejemplo, como bobinado adicional en la inductancia de almacenamiento con un comparador postconectado y que está previsto para determinar un valor cero de la corriente que fluye dentro de este. En el momento en el que la corriente en el canal de corriente maestro se vuelve cero, dicho elemento detector emite una señal de corriente cero Io en forma de una señal de impulso que se suministra al módulo monoestable M a través de su entrada de disparo Trg como nueva señal de inicio, de manera que el funcionamiento del canal maestro se mantiene solo. Este tipo de funcionamiento en el que al bajar a cero la corriente se inicia un nuevo ciclo es conocido en los circuitos de corrección de factor de potencia de un solo canal donde se denomina "modo discontinuo". La señal de corriente cero Io del elemento detector se suministra además al microcontrolador a través de una entrada CAP. De esta manera, en el microcontrolador µC existe una información sobre el momento final de un ciclo de canal maestro finalizado que marca al mismo tiempo también el momento de inicio del ciclo de canal maestro siguiente, y con dos momentos de este tipo existe también una información sobre la longitud del tiempo de ciclo o la duración de período. A partir de esta duración de período conocida, el microcontrolador µC puede precalcular ahora los momentos de inicio para los canales esclavo, siendo iniciados en el caso del total de cuatro canales, los canales esclavo con un retardo de respectivamente ¼, ½ y ¾ del total de la duración de período después del canal maestro. En caso de otro número de canales, el retardo se adaptaría en fracciones homogéneas correspondientes de la duración de período.

La secuencia de los primeros ciclos del procedimiento según la invención se puede ver en el diagrama de tiempo representado en la figura 2 que muestra las señales presentes en las diferentes entradas y salidas como función del tiempo. Con una señal de impulso a través de su salida I/O1 (primera línea), el microcontrolador µC inicia el primer ciclo maestro. Los ciclos maestro siguientes se inician por la señal de corriente de cero del elemento detector (segunda línea "señal Io"). La señal de salida del módulo monoestable M y, por tanto, el tiempo de conexión del conmutador de potencia del canal maestro están representados en la línea "Maestro". La señal Io está presente también en la entrada CAP del microcontrolador (tercera línea) que de esta manera calcula la duración de período y a partir de ello los momentos de inicio para los canales esclavos. Las señales de inicio para los canales esclavos se emiten con un desfasaje de 90º, 180º y 270º o un retardo de ¼, ½ y ¾ de la duración de período con respecto al momento de inicio del canal maestro, como señales de nivel a través de las salidas CMP1, CMP2 y CMP3. Estas señales de nivel se convierten en las señales de impulso representadas en las líneas dCMP1, dCMP2 y dCMP3

dispuestas justo debajo de las líneas CMP1, CMP2 y CMP3 correspondientes y se suministran así a las entradas Trg de los módulos monoestables S1, S2 y S3. Las señales de salida de los módulos monoestables S1, S2 y S3 y, por tanto, los tiempos de conexión de los conmutadores de potencia de los respectivos canales esclavos están representados en las líneas "Esclavo1", "Esclavo2" y "Esclavo3". La medida en que se solapan los tiempos de conexión de los distintos canales depende de la relación del respectivo tiempo de conexión Ton con respecto a la duración total de período T que dependen ambos tanto de la potencia emitida como de la tensión de entrada presente. La duración de conexión Ton es mandada por el microcontrolador µC de tal forma que la tensión de salida se mantiene constante con independencia tanto de la carga como de la tensión de entrada de la red.

Como ya se ha mencionado anteriormente, el número de canales del circuito de corrección de factor de potencia se puede elegir prácticamente a discreción y, por tanto, generalmente se regirá por la potencia máxima que se ha de proporcionar, pero también se ha de tener en cuenta que con el número de canales aumentan tanto la necesidad técnica de conmutación como la capacidad de cálculo necesaria del microcontrolador. Pero en un dispositivo provisto por ejemplo de cuatro canales de corriente existentes físicamente tal como se ha descrito anteriormente, también es posible un funcionamiento con sólo una parte de los canales existentes, es decir, sólo uno, dos o tres canales, adaptándose mutuamente respectivamente la duración de período T y el tiempo de conexión Ton y los desfasajes de los canales. Esto lo aprovecha una variante ventajosa de la invención, de tal forma que el número de canales utilizados se adapta a los requisitos dados en un momento correspondiente. La reducción del número de canales empleados puede realizarse tanto en el rango de la carga parcial, es decir, cuando durante un tiempo prolongado se utiliza sólo una menor potencia, así como en caso de plena carga en el rango de los bajos valores de tensión de red durante un período de tensión de red. En la figura 3 está representada una posibilidad de la adaptación del número de canales empleados dentro de un (medio) período de tensión de red, en el que en el rango de 0% a 25% de la tensión de red máxima se hace funcionar sólo un canal, mientras que en el rango de 25% a 50% se hacen funcionar dos canales, en el de 50% a 75% tres canales y por encima del 75% los cuatro canales. El objetivo de esta variante especialmente del procedimiento según la invención es lograr una reducción de la carga del microcontrolador µC. Es que, mientras que con una carga constante se mantiene constante el tiempo de conexión Ton de los conmutadores de potencia a través del período de tensión de red, en el caso de bajos valores de tensión de red, la duración de período disminuye cada vez más durante un período de tensión de red. Esto significa sin embargo que aumenta el número de los procesos de cálculo que deben ser dominados por el microcontrolador en los mismos períodos de tiempo, porque para cada ciclo se han de calcular de nuevo la duración de período actual y los momentos de conexión de los canales esclavos. Con la reducción del número de canales empleados aumenta la potencia requerida por canal y, por tanto, se prolonga la duración de período y, como resultado, por la prolongación de la duración de período y el menor número de canales que han de calcularse se consigue la ventaja de la reducción de la carga de cálculo del microcontrolador.

REIVINDICACIONES

1. Procedimiento para el control de un convertidor elevador, en el que el recorrido de la corriente entre un rectificador previsto para la rectificación de la tensión alterna de red y la carga está dividido entre al menos dos canales de corriente paralelos que son mandados con señales de inicio desfasados (Maestro, Esclavo 1, Esclavo 2, Esclavo 3) y en el que uno de los canales de corriente se hace funcionar como canal maestro que auto-mantiene su funcionamiento cíclico, y en el que el al menos un canal adicional se hace funcionar como canal esclavo, cuyas señales de inicio (Esclavo 1, Esclavo 2, Esclavo 3) son generadas por una unidad de control central (μC) en función de una señal de salida del canal maestro, **caracterizado por que** las duraciones de conexión (Ton) de los conmutadores de potencia del canal maestro y del al menos un canal esclavo son idénticas siendo determinadas por la unidad de control central (μC).

2. Procedimiento según la reivindicación 1, **caracterizado por que** con cada mando, la corriente en el canal maestro aumenta desde cero hasta un valor máximo y después vuelve a caer a cero, y en el momento en el que se vuelve cero la corriente que fluye dentro del mismo, se emite mediante un elemento detector asignado una señal de corriente cero (Io) que por una parte se usa como señal de inicio para un nuevo mando directo del canal maestro y, por otra parte, se suministra a la unidad de control central (μC).

3. Procedimiento según la reivindicación 2, **caracterizado por que** la unidad de control central (μC) precalcula a partir de los momentos de llegada de la señal de corriente cero (Io) la duración de período (T) y los momentos de inicio para los canales esclavos.

4. Procedimiento según una de las reivindicaciones 1 a 3, **caracterizado por que** se usan N >= 2 canales de corriente que son mandados respectivamente con señales de inicio desfasados en 360º/N entre ellas.

5. Procedimiento según una de las reivindicaciones 1 a 4, **caracterizado por que** en función del consumo de potencia actual y/o de la tensión de red actual, se elige un número de canales de corriente empleados inferior al número total de canales de corriente existentes.

6. Convertidor elevador de múltiples canales, en el que el recorrido de la corriente entre un rectificador previsto para la rectificación de la tensión alterna de red y la carga está dividido entre al menos dos canales de corriente paralelos, en cuyo flujo de corriente se puede influir mediante conmutadores de potencia que pueden ser mandados independientemente entre ellos, y en el que uno de los canales de corriente como canal maestro está provisto de un elemento detector para emitir una señal de corriente cero (Io), y en el que está prevista una unidad de control central (μC) para mandar los conmutadores, y en el que al menos un canal adicional como canal esclavo está conectado a una salida de señales (CMP1) de la unidad de control (μC), **caracterizado por que** la señal de corriente cero (Io) del canal maestro está suministrada como nueva señal de inicio por una parte a la unidad de control central (μC) y, por otra parte, al conmutador de potencia que puede ser mandado del canal maestro, y por que para el control de las duraciones de conexión (Ton) idénticas de los conmutadores de potencia, una salida (MDI) de la unidad de control central (μC) está conectada de forma indirecta a los conmutadores de potencia.

7. Convertidor elevador según la reivindicación 6, **caracterizado por que** para aplicar las señales de mando correspondientes en los conmutadores de potencia de los canales de corriente existen módulos monoestables (M, S1, S2, S3) que emiten respectivamente una señal alto o bajo cuando debe conmutar o cerrar el respectivo conmutador de potencia para el respectivo canal de corriente.

8. Convertidor elevador según la reivindicación 7, **caracterizado por que** para el control del tiempo de conexión (Ton) de los conmutadores de potencia, una salida (MDI) de la unidad de control central (μC) está conectada a través de elementos R-C (R/C) a entradas de control (Uc) de los módulos monoestables (M, S1, S2, S3), y para el control de los momentos de conexión de los conmutadores de potencia, salidas adicionales (I/O1, CMP1, CMP2, CMP3) están conectadas respectivamente a entradas de disparo (Trg)) de los módulos monoestables (M, S1, S2, S3).

9. Convertidor elevador según la reivindicación 8, **caracterizado por que** para la conversión de las señales de nivel emitidas a través de las salidas adicionales (CMP1, CMP2, CMP3) de la unidad de control central (μC), en señales de impulso para las entradas de disparo (Trg) de los módulos monoestables (S1, S2, S3) de los canales esclavos existen respectivamente elementos diferenciadores (δ1, δ2, δ3) entre dichas salidas y entradas.

10. Convertidor elevador según una de las reivindicaciones 6 a 9, **caracterizado por que** la unidad de control central (μC) está formada por un microcontrolador.

11. Uso de un convertidor elevador según una de las reivindicaciones 6 a 10 para la corrección de factor de potencia del consumo de potencia de una carga eléctrica procedente de la red eléctrica.

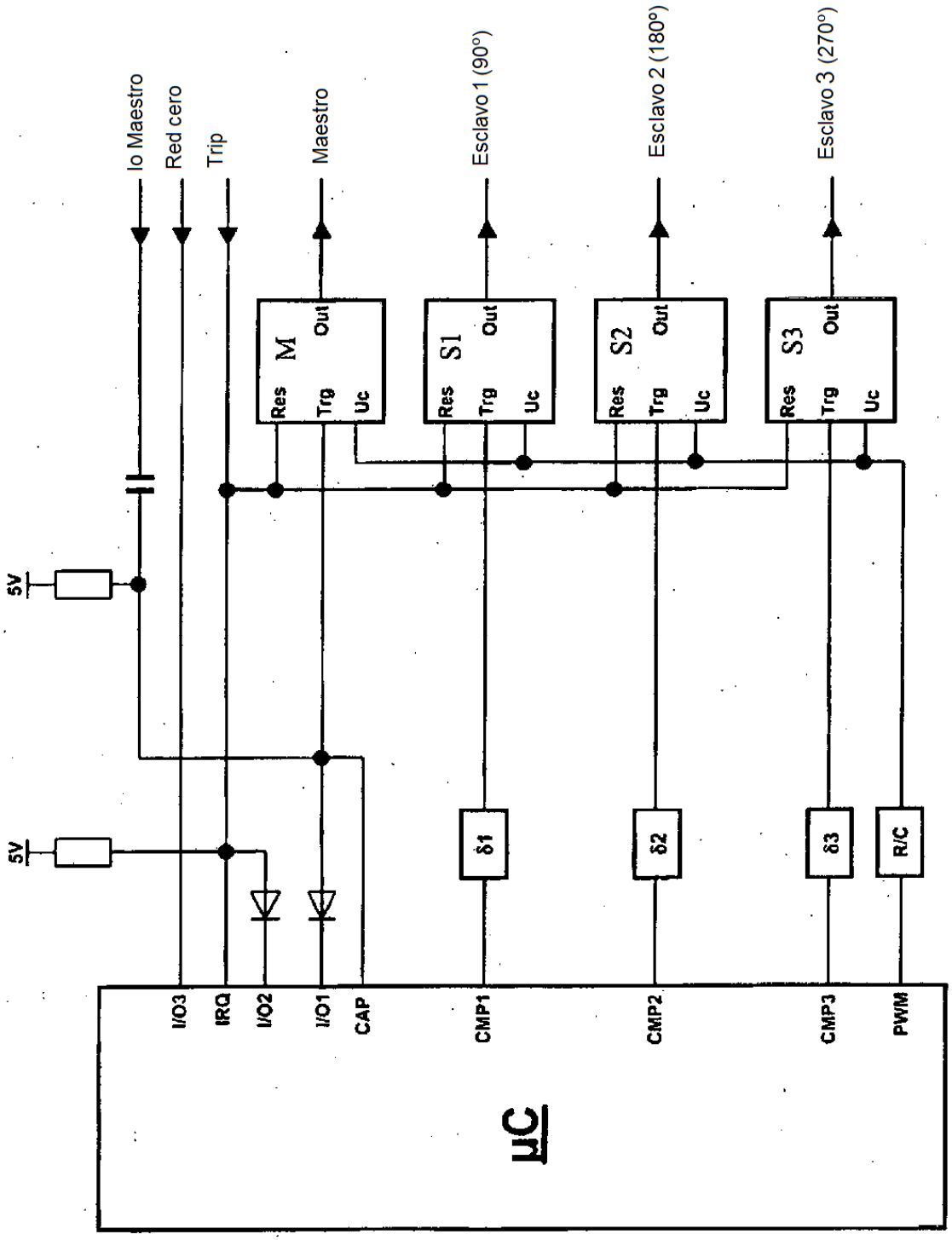
Io Maestro
Red cero
Trip
Maestro
Esclavo 1 (90°)
Esclavo 2 (180°)
Esclavo 3 (270°)
M
S1
S2
S3
Res
Trg
Uc
Out
5V
5V
δ1
δ2
δ3
R/C
I/O3
IRQ
I/O2
I/O1
CAP
CMP1
CMP2
CMP3
PWM
µC

Fig. 1

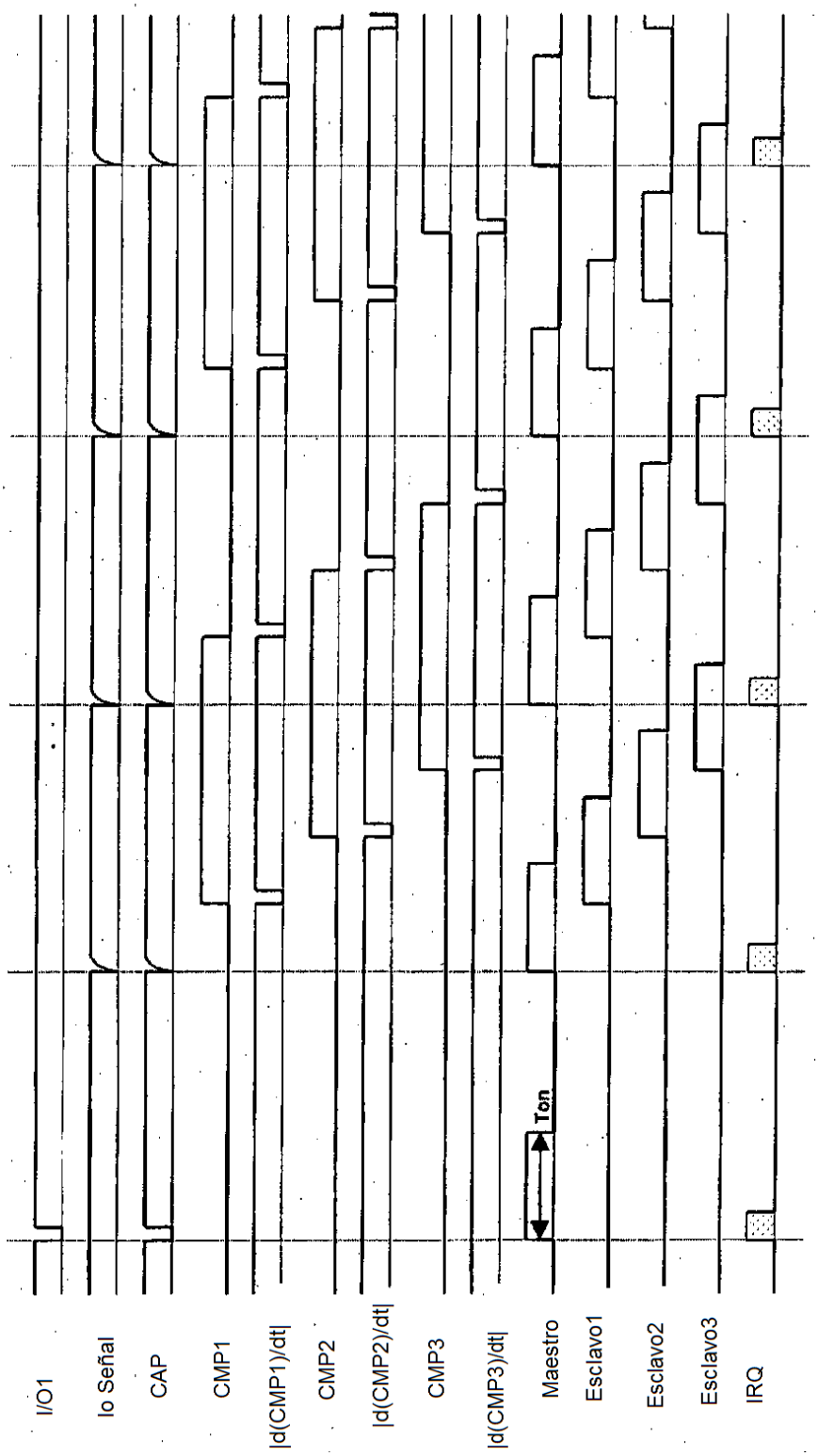
I/O1
Io Señal
CAP
CMP1
|d(CMP1)/dt|
CMP2
|d(CMP2)/dt|
CMP3
|d(CMP3)/dt|
Maestro
Ton
Esclavo1
Esclavo2
Esclavo3
IRQ

Fig. 2

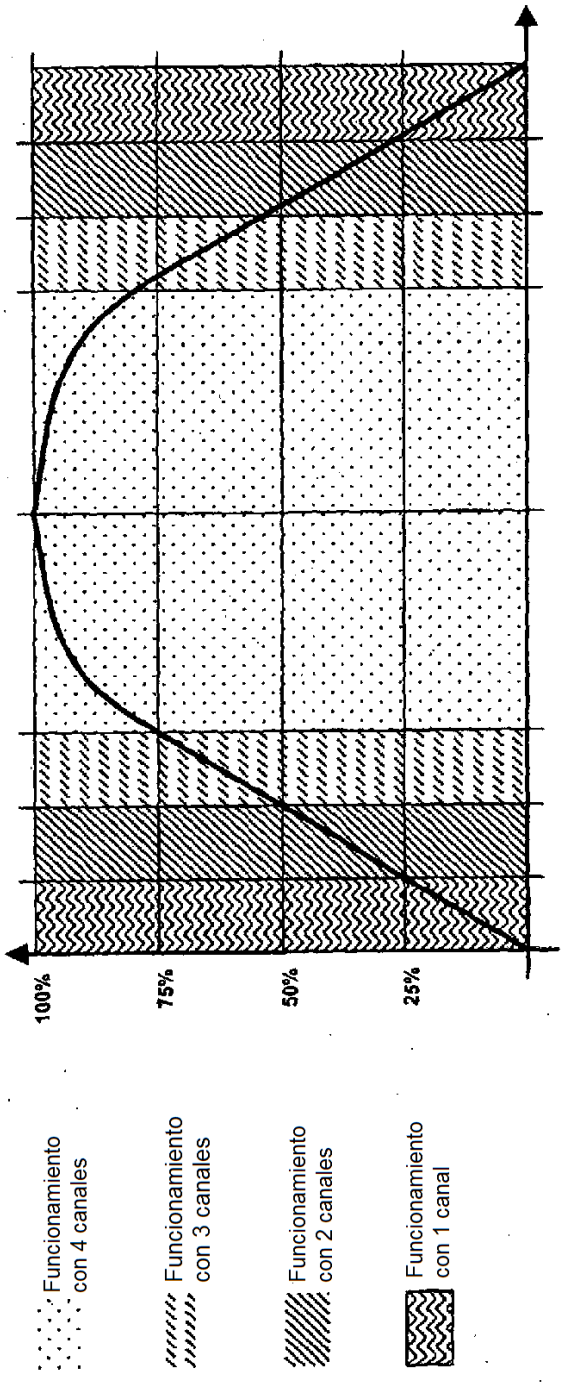
100%
75%
50%
25%
Funcionamiento con 4 canales
Funcionamiento con 3 canales
Funcionamiento con 2 canales
Funcionamiento con 1 canal

Fig. 3