

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 500 492**

51 Int. Cl.:

**H03M 13/27** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **29.11.2000 E 08159169 (5)**

97 Fecha y número de publicación de la concesión europea: **30.07.2014 EP 1968199**

54 Título: **Método y dispositivo para la puesta en práctica de una intercalación intratrama**

30 Prioridad:

**30.11.1999 FI 992561**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**30.09.2014**

73 Titular/es:

**CORE WIRELESS LICENSING S.À.R.L. (100.0%)  
16, avenue Pasteur  
2310 Luxembourg, LU**

72 Inventor/es:

**TOSKALA, ANTTI y  
AKSENTIJEVIC, MIRKO**

74 Agente/Representante:

**CURELL AGUILÁ, Mireia**

**ES 2 500 492 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

## DESCRIPCIÓN

Método y dispositivo para la puesta en práctica de una intercalación intratrama

5 La presente invención se refiere en general a la tecnología de la intercalación de símbolos de transmisión en un transceptor de radiocomunicaciones en el dominio del tiempo. La invención se refiere particularmente a la tecnología de la puesta en práctica de la intercalación intratrama en transceptores multicódigo del sistema UTRA (Acceso Terrestre Universal por Radiocomunicaciones) propuesto.

10 Las características de multiplexado y codificación de canales de la Capa 1 del modo FDD (Dúplex por División de Frecuencia) del UTRA, a fecha de prioridad de la presente solicitud de patente, están definidas en el documento "TS 25.212 V3.0.0 (1999-10), Proyecto de Asociación de 3ª Generación (3GPP); Grupo de Especificación Técnica (TSG) Red de Acceso por Radiocomunicaciones (RAN); Grupo de Trabajo 1 (WG1); Multiplexado y codificación de canales (FDD)", disponible a través del 3GPP. La figura 1 ilustra la estructura de multiplexado de canales de transporte para el enlace ascendente, según se define en dicho documento. Los bloques funcionales, cuya conexión en serie se muestra en la parte superior de la figura 1, son incorporación de CRC 101, concatenación de bloques de transporte y segmentación de bloques de código 102, codificación de canales 103, ecualización de tramas de radiocomunicaciones 104, primera intercalación 105, segmentación de tramas de radiocomunicaciones 106 y adaptación de velocidad 107. Varias entidades del tipo descrito anteriormente se pueden acoplar a las entradas de una fase de multiplexado de canales de transporte 108, cuya salida se acopla adicionalmente a la conexión en serie de la segmentación de canales físicos 109, la segunda intercalación 110 y el establecimiento de correspondencias de canales físicos 111.

25 En la dirección del enlace descendente pueden existir ciertas modificaciones sobre la disposición de bloques funcionales mostrada en la figura 1, pero al menos el extremo inferior de la disposición que está compuesto por las entidades de segmentación de canales físicos, segunda intercalación y establecimiento de correspondencias de canales físicos, sigue siendo la misma. En el contexto de la presente invención, es suficiente con analizar el funcionamiento de los bloques de la segunda intercalación y del establecimiento de correspondencias de canales físicos.

30 El objetivo de la segunda intercalación 110 es permutar los bits en el dominio del tiempo de manera que bits que originalmente estaban próximos entre sí en el flujo continuo de bits a transmitir permanezcan separados entre sí en el dominio del tiempo mientras dure su desplazamiento a través de la interfaz de radiocomunicaciones. De este modo, un breve intervalo de condiciones de interferencias muy deficientes en la interfaz de radiocomunicaciones no debería provocar ninguna ráfaga de varios bits erróneos consecutivos en el flujo continuo de bits recibido y decodificado. La segunda intercalación 110 tiene lugar al estilo intratrama, lo cual significa que la entidad de datos sujeta a intercalación es una trama de radiocomunicaciones.

40 La figura 2 ilustra el funcionamiento de la segunda fase de intercalación. Los bits que llegan en forma de un flujo continuo de entrada 201 al intercalador se registran en una matriz de bits 202 que tiene un cierto número de filas y un cierto número de columnas. Los números mostrados en el flujo continuo de entrada y la matriz de bits son simplemente los números de serie de los bits en la trama de radiocomunicaciones. En este caso, se muestra que el número de columnas es 32, variando los números de columna de 0 a 31. Las columnas se alimentan a un permutador entre columnas 203 que las reorganiza en un orden diferente. Como ejemplo, la columna 0 sigue siendo la 0, la 17ª columna se convierte en la 1ª, la 14ª columna se convierte en la 30ª y la 31ª columna sigue siendo la 31ª después del permutador entre columnas 203. Los bits se leen desde las columnas permutadas hacia la salida de la segunda fase de intercalación, columna a columna. El flujo continuo de bits 204 con el número de serie de ciertos bits se muestra como la salida de la segunda fase de intercalación.

50 El modo TDD o Dúplex por División del Tiempo, con su posibilidad de usar simultáneamente varios códigos de ensanchamiento, comporta algunas complicaciones para la disposición presentada. Si se usa un único código de ensanchamiento para transmitir el flujo continuo de bits, el flujo continuo de bits 204 se transmite usando ese código de ensanchamiento. No obstante, en una situación multicódigo, el dispositivo de transmisión tiene a su disposición por lo menos dos códigos de ensanchamiento, y realiza las transmisiones usando simultáneamente estos códigos de ensanchamiento paralelos durante un único intervalo de tiempo. La disposición de establecimiento de correspondencias de canales físicos definida en la presente memoria es tal que los códigos de ensanchamiento paralelos se rellenan, uno cada vez, con bits tomados del flujo continuo de bits 204. Esto puede conducir a la situación mostrada en la parte inferior de la figura 2 donde, durante un cierto intervalo de tiempo, por ejemplo, los bits 0 y 14, los bits 32 y 46, y así sucesivamente, de una cierta trama se transmiten simultáneamente. Actualmente, el número de códigos de ensanchamiento paralelos puede variar entre 2 y 9.

65 La disposición según la figura 2 tiene el inconveniente de que, en la situación multicódigo, se anulan muchas de las ventajas que se obtienen habitualmente a través de la segunda intercalación, ya que ciertos bits que están próximos entre sí en la trama no se separan prácticamente en absoluto en el dominio del tiempo en la interfaz de radiocomunicaciones. La naturaleza de la interferencia que se produce en sistemas UTRA es tal que puede darse el caso, por ejemplo, de que una parte de un intervalo de tiempo, o bien del mismo comienzo o bien del mismo final del

intervalo de tiempo, se borre debido a la interferencia, especialmente la interferencia entre operadores. El resultado de dicho borrado, tomando la disposición de la figura 2, es una ráfaga de errores muy próximos entre sí en una trama recibida.

5 Un objetivo de la presente invención es proporcionar un método y una disposición para garantizar que la separación en el tiempo entre bits adyacentes en una trama no se vea afectada en una disposición de transmisión multicódigo. Otro objetivo de la invención es que puedan evitarse cambios importantes en las disposiciones propuestas existentes.

10 Los objetivos de la invención se alcanzan modificando el orden con el cual se establecen correspondencias de los bits en los códigos de ensanchamiento después de la segunda fase de intercalación.

15 El documento NTT DOCOMO: "Modified Multistage InterLeaver (MIL) for Channel Interleaving", Documento técnico R1-99-662 del Grupo de Trabajo 1 3GPP TSG RAN, Meeting 5, junio de 1999 (6 de 1999), XP002318011, Cheju, Corea, da a conocer un intercalador de filas/columnas.

20 El método según la invención está destinado a intercalar un flujo continuo de datos que está compuesto por símbolos de información digital antes de su transmisión a través de una interfaz de radiocomunicaciones. Comprende las etapas que se definen en la reivindicación 1.

La invención también se aplica a una disposición de transmisor que comprende unos medios según se define en la reivindicación 2.

25 La presente invención se basa en el hallazgo de que el establecimiento de correspondencias de bits en los códigos de ensanchamiento paralelos tiene un papel clave en el mantenimiento de la separación de bits en el dominio del tiempo. Una forma ventajosa de eliminar los inconvenientes de las disposiciones existentes es modificar el orden con el cual se establecen correspondencias de los bits al menos en una parte de los códigos de ensanchamiento.

30 Con el fin de no provocar cambios importantes en la disposición propuesta existente, se observó que si, en cada flujo alterno de los flujos continuos de bits, componentes, que constituyen partes de la salida del segundo intercalador, se invierte el orden de bits, se mantiene una separación suficiente en el dominio del tiempo entre bits. Una modificación de este tipo no conlleva esencialmente ninguna complejidad añadida, ya que el orden en el cual se lee un cierto flujo continuo y finito de bits (del primer bit al último bit o del último bit al primer bit) es meramente una cuestión de seleccionar apropiadamente una cierta orden de acceso a memoria.

35 La invención requiere solamente un cambio menor en las disposiciones propuestas existentes, y sin embargo proporciona un alivio significativo para el problema del mantenimiento de una separación suficiente en el dominio del tiempo entre bits que están próximos entre sí en la trama.

40 Los rasgos nuevos que se consideran como característicos de la invención se exponen en particular en las reivindicaciones adjuntas. No obstante, la propia invención, con respecto tanto a su construcción como a su método de funcionamiento, junto con sus objetivos y ventajas adicionales, se pondrán más claramente de manifiesto a partir de la siguiente descripción de formas de realización específicas, haciendo referencia a los dibujos adjuntos.

45 La figura 1 ilustra una estructura conocida de multiplexado de canales de transporte para el enlace ascendente,

La figura 2 ilustra los resultados de la segunda intercalación y el establecimiento de correspondencias de códigos en la disposición de la figura 1,

50 La figura 3 ilustra los resultados de la segunda intercalación y el establecimiento de correspondencias de códigos según una forma de realización ventajosa de la invención,

La figura 4 es un diagrama de flujo del método según la invención y

55 La figura 5 ilustra un dispositivo de radiocomunicaciones según una forma de realización de la invención.

Las figuras 1 y 2 ya se consideraron en la descripción de la técnica anterior. Las partes equivalente de los dibujos se muestran con los mismos indicadores de referencia.

60 La parte superior de la figura 3 es similar a la de la figura 2: los bits que llegan en forma de un flujo continuo de entrada 201 a un segundo intercalador se registran en una matriz de bits 202 que tiene un cierto número de filas y un cierto número de columnas. En este caso, el número de columnas es nuevamente 32, variando los números de columna de 0 a 31. Las columnas se alimentan a un permutador entre columnas 203 que las reorganiza en un orden diferente. La presente invención no cambia el funcionamiento del permutador entre columnas, de modo que la columna 0 sigue siendo la 0, la columna 17<sup>a</sup> se convierte en la 1<sup>a</sup>, la columna 14<sup>a</sup> se convierte en la 30<sup>a</sup> y la columna

65

31ª sigue siendo la 31ª después del permutador entre columnas 203, justo como en la disposición de la técnica anterior de la Fig. 2.

5 La invención se refiere al orden en el cual se leen los bits desde las columnas permutadas hacia la salida de la segunda fase de intercalación, que es también la entrada de la fase de establecimiento de correspondencias de canales físicos. El flujo continuo de bits 204, con el número de serie de ciertos bits, se muestra como la forma de salida conocida de la segunda fase de intercalación. No obstante, cuando, a partir de la misma, se establecen correspondencias de los bits con los códigos de ensanchamiento paralelos, de los cuales existen dos en la figura 3, el orden de los bits en el flujo continuo de bits componente que va al segundo código de ensanchamiento se invierte.

10 El principio mostrado en la figura 3 se generaliza fácilmente al caso de N códigos de ensanchamiento paralelos, donde N es un entero positivo mayor que 2, al establecer que el orden de bits en cada flujo continuo de bits componente alterno se invierte antes del establecimiento de correspondencias de ese flujo continuo de bits componente en el código de ensanchamiento correspondiente.

15 La invención no limita la elección de la etapa física concreta en la cual se realiza la inversión del orden de los bits para cada flujo continuo de bits componente alterno. Las especificaciones de sistema correspondientes a sistemas de comunicaciones como el UTRA no especifican habitualmente ninguna implementación de hardware particular para llevar a cabo las operaciones normalizadas, sino que quedan a criterio de los diseñadores de los transceptores. Una forma ventajosa de llevar a cabo la inversión es integrarla en la etapa en la cual los bits se leen desde la matriz de bits 202 después de la permutación de columnas: la etapa de permutación de columnas no significa nada más que seleccionar correctamente el orden en el cual se leen bits desde las posiciones de memoria en las que están almacenados cuando se dice que los mismos están en la matriz de bits. El transceptor puede reorganizar este orden de lectura de manera que, además del orden permutado de las columnas, tenga en cuenta el hecho de que aquellas columnas que van a los flujos continuos de bits destinados a ser invertidos, se leen en un orden invertido y desde la parte inferior a la superior en la representación de la matriz.

20 La figura 4 ilustra un método según una forma de realización ventajosa de la invención, en forma de un diagrama de flujo. Las etapas mostradas en la figura 4 pertenecen funcionalmente a la segunda fase de intercalación 110 mostrada en la figura 1. La etapa 401 se corresponde con el registro de los bits de entrada en una matriz de bits, y la etapa 402 se corresponde con la permutación de las columnas. En la etapa 403, el transceptor comprueba el número de códigos de ensanchamiento que tiene a su disposición para transmitir esta trama particular. Si el número de códigos es solamente uno, se da salida a las columnas permutadas en el orden conocido de modo que se puedan establecer correctamente correspondencias de las mismas en el código de ensanchamiento en la etapa 406. No obstante, si se produce un hallazgo positivo en la etapa 403, en la etapa 404 se constituyen (al menos conceptualmente) unos flujos continuos componentes, y en la etapa 405, en cada flujo alterno de los mismos se invierte el orden de los bits.

30 La figura 5 ilustra la estructura de un terminal móvil o estación base en la que las partes, desde el incorporador de CRC 101 hasta el segmentador de canales físicos 109, pueden ser similares a las de los dispositivos conocidos que se ajustan al documento TS 25.212 mencionado en la descripción de la técnica anterior. El segundo intercalador 510 y el asignador de correspondencias de canales físicos 511, juntos, se disponen para implementar el método ilustrado en la figura 4; la implementación física del método es directa y se sitúa dentro de las capacidades de los expertos en la materia, sobre la base de las instrucciones antes ofrecidas.

45 Las formas de realización ejemplificativas proporcionadas anteriormente no deberían considerarse como limitativas de la aplicabilidad de la invención; ésta última se refleja meramente en el alcance de las reivindicaciones adjuntas. Por ejemplo, la invención no requiere que una operación de intercalación en la que va a establecerse una correspondencia de cada flujo continuo componente alterno en un código de ensanchamiento, se limite a la intercalación dentro de un único intervalo de tiempo. De manera similar, las operaciones de permutación y de inversión del orden pueden llevarse a cabo sobre grupos de bits (por ejemplo, de manera que tres bits consecutivos constituyan un grupo) en lugar de simplemente bits.

**REIVINDICACIONES**

1. Método, que comprende:
- 5 - intercalar mediante una permutación entre columnas para una matriz de permutación cuyas columnas y filas contienen bits de un flujo continuo de datos digitales antes de su transmisión a través de una interfaz de radiocomunicaciones, para producir una matriz permutada entre columnas,
  - 10 - producir por lo menos dos flujos continuos componentes para su introducción en una fase de establecimiento de correspondencias de canales físicos, a partir de bits en las columnas de la matriz permutada entre columnas,
  - 15 - invertir el orden con el que se establecen correspondencias de bits de flujos continuos componentes alternos en los códigos de ensanchamiento respectivos, y
  - llevar a cabo la fase de establecimiento de correspondencias de canales físicos estableciendo correspondencias de flujos continuos componentes con el orden no invertido de bits y con el orden invertido de bits a los canales físicos respectivos.
- 20 2. Dispositivo de radiocomunicaciones, que comprende:
- 25 - unos medios de intercalación mediante una permutación entre columnas para una matriz de permutación cuyas columnas y filas contienen bits de un flujo continuo de datos digitales antes de su transmisión a través de una interfaz de radiocomunicaciones, para producir una matriz permutada entre columnas,
  - unos medios para producir por lo menos dos flujos continuos componentes para su introducción en unos medios para establecer correspondencias de bits en canales físicos, a partir de bits en las columnas de la matriz permutada entre columnas,
  - 30 - unos medios para invertir el orden con el que se establecen correspondencias de bits de flujos continuos componentes alternos en códigos de ensanchamiento respectivos, y
  - unos medios para establecer correspondencias de flujos continuos componentes con el orden no invertido de bits y con el orden invertido de bits a los canales físicos respectivos.
- 35 3. Dispositivo de radiocomunicaciones según la reivindicación 2, caracterizado por que es un terminal móvil de un sistema de radiocomunicaciones 3GPP.
- 40 4. Dispositivo de radiocomunicaciones según la reivindicación 2, caracterizado por que es una estación base de un sistema de radiocomunicaciones 3GPP.

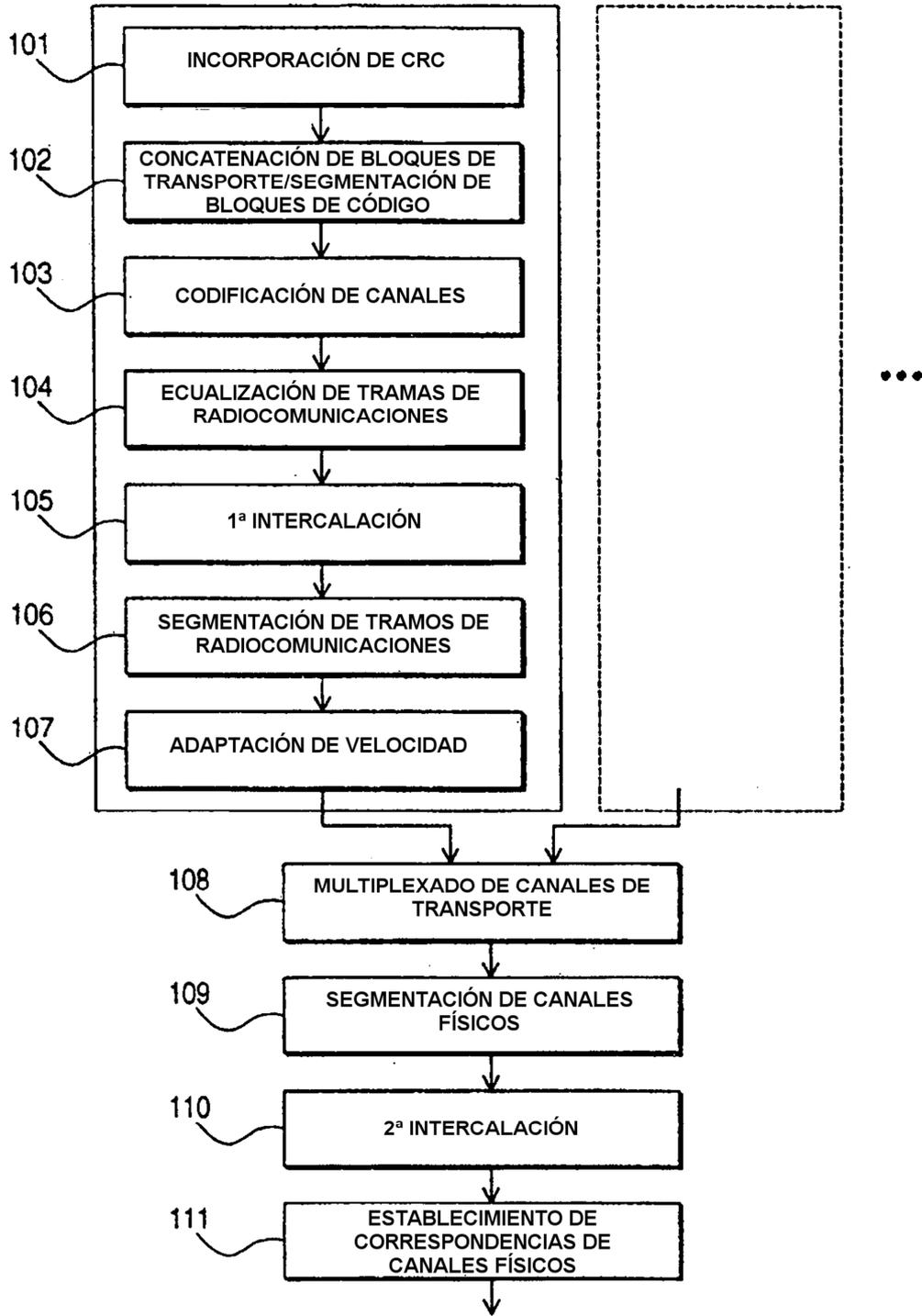


Fig. 1  
TÉCNICA ANTERIOR

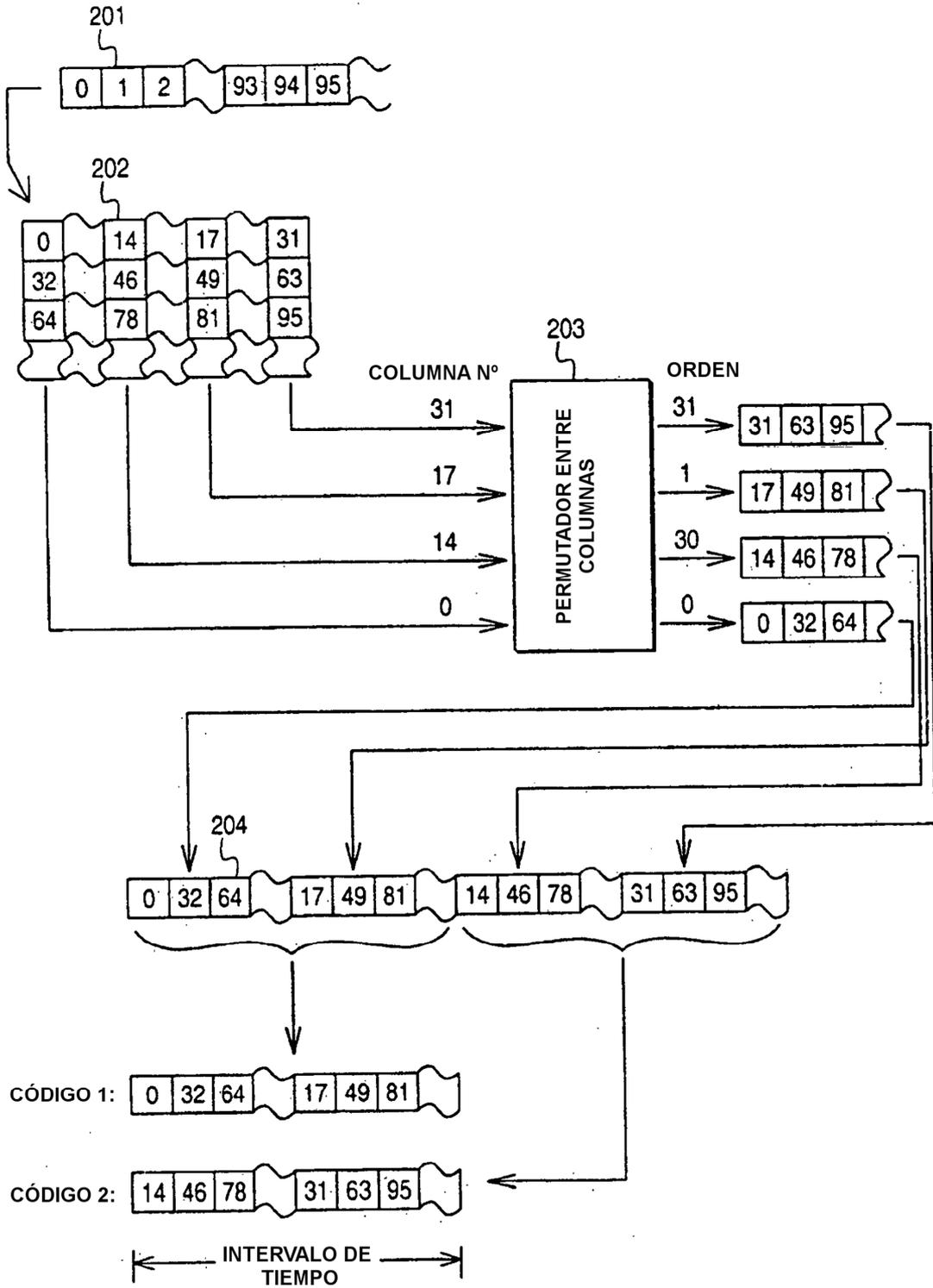


Fig. 2  
TÉCNICA ANTERIOR

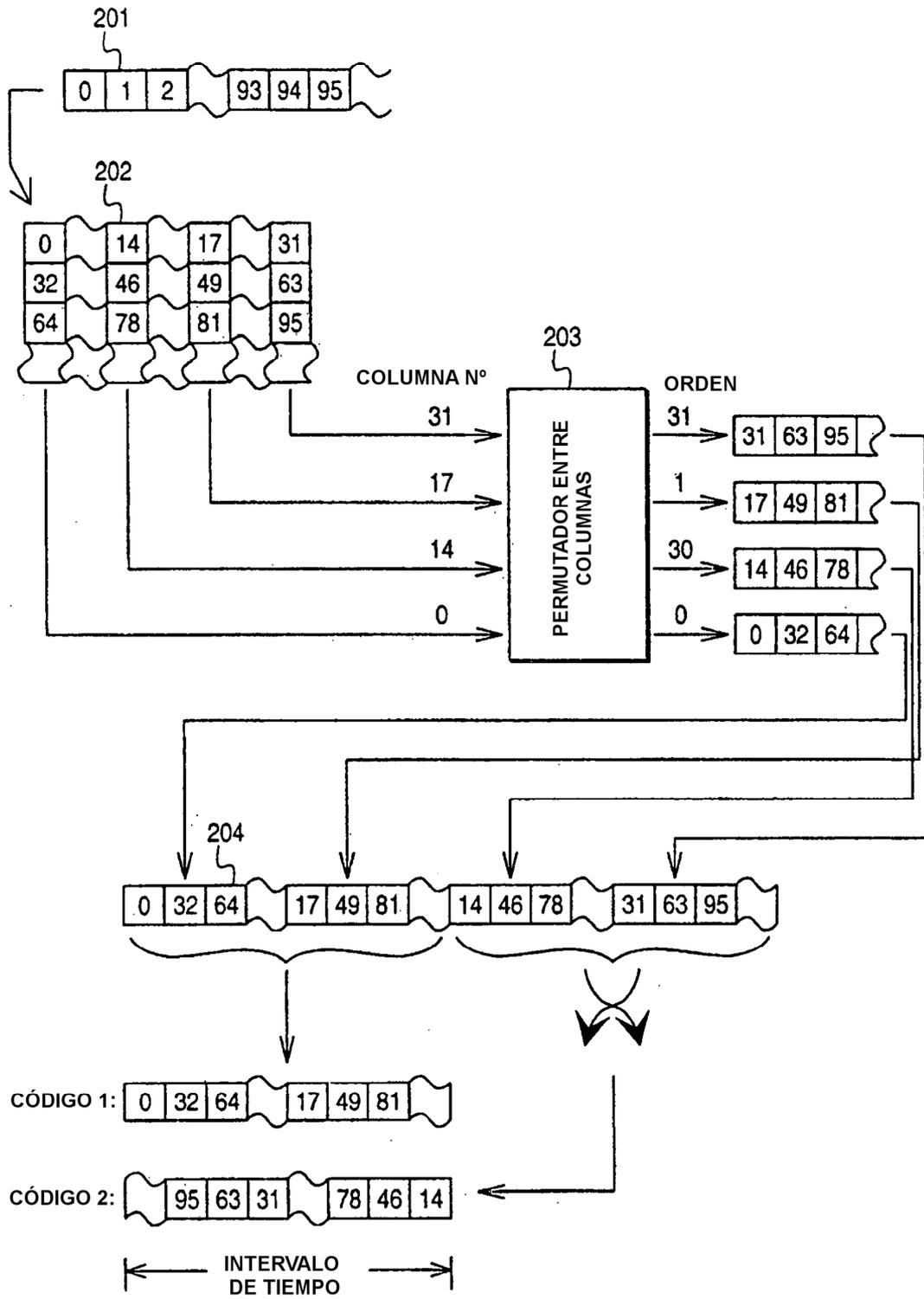


Fig. 3

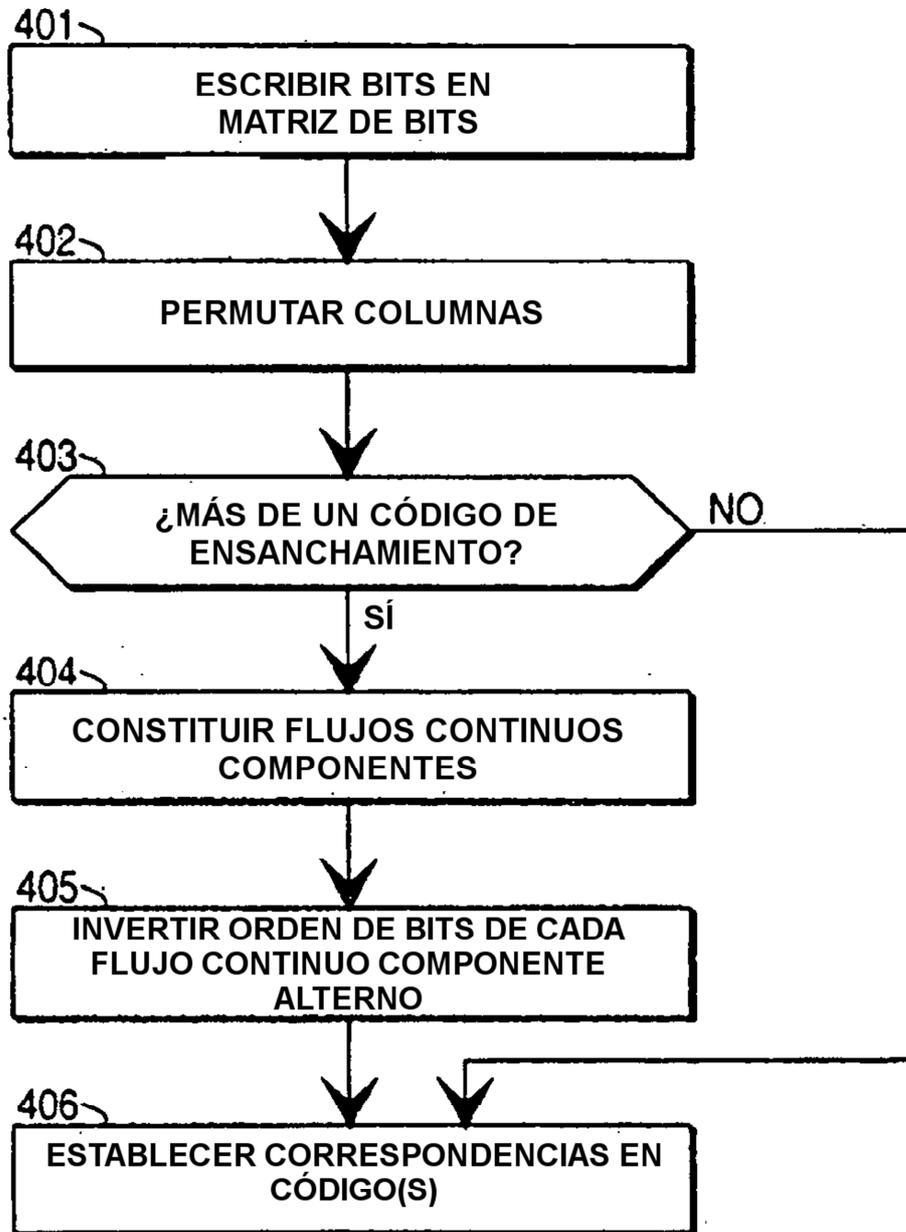


Fig. 4

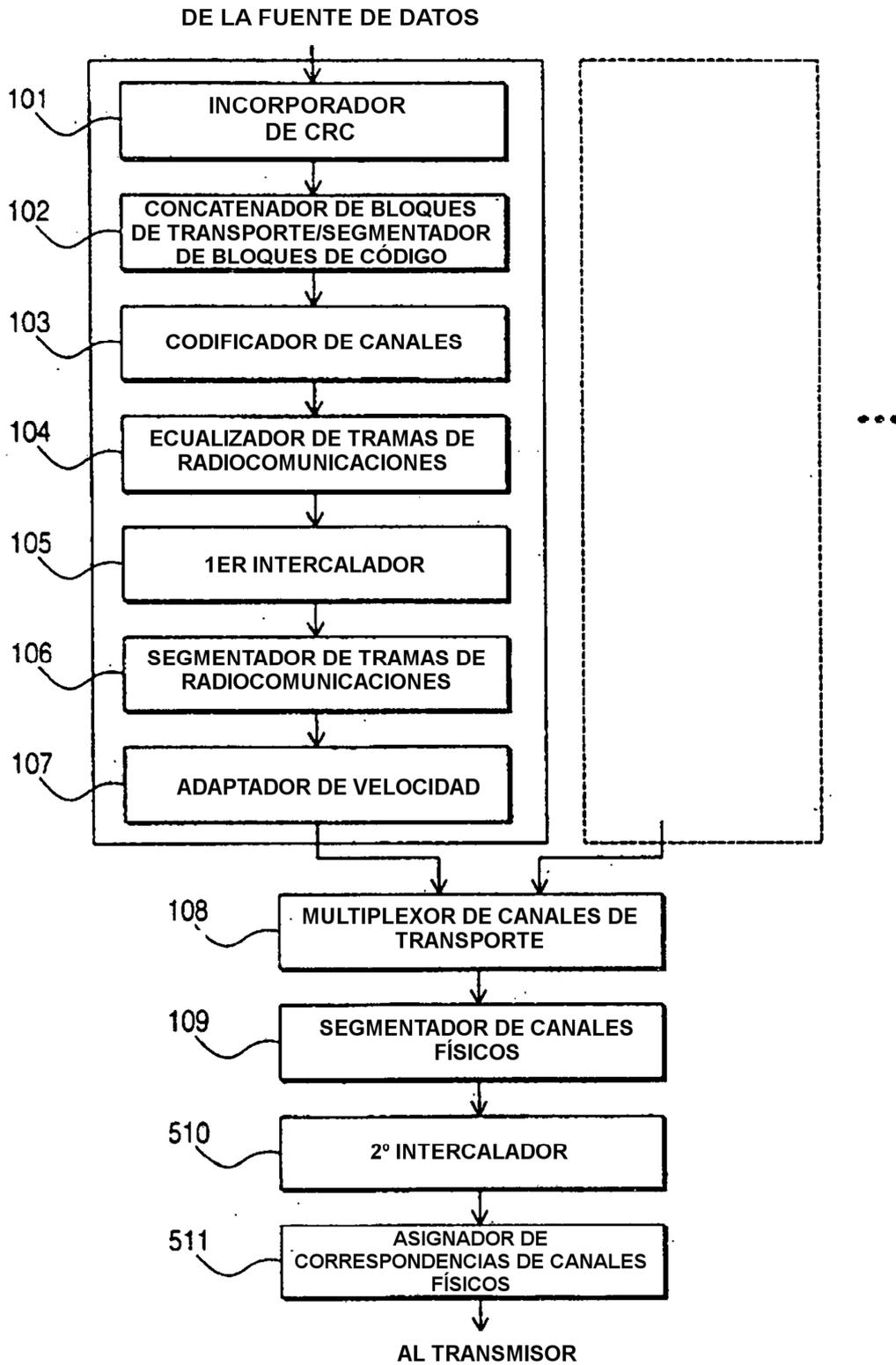


Fig. 5