

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 513 596**

51 Int. Cl.:

H04L 1/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **09.06.2011 E 11786154 (2)**

97 Fecha y número de publicación de la concesión europea: **06.08.2014 EP 2445133**

54 Título: **Método de transmisión y de recepción de información de control en enlace ascendente y un terminal y una estación base**

30 Prioridad:

15.11.2010 CN 201010556633

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

27.10.2014

73 Titular/es:

**HUAWEI TECHNOLOGIES CO., LTD. (100.0%)
Huawei Administration Building Bantian
Longgang District
Shenzhen, Guangdong 518129, CN**

72 Inventor/es:

**CHENG, YAN y
LV, YONGXIA**

74 Agente/Representante:

LEHMANN NOVO, María Isabel

ES 2 513 596 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Método de transmisión y de recepción de información de control en enlace ascendente y un terminal y una estación base.

5 Campo de la invención

La presente invención se refiere al campo de las radiocomunicaciones y en particular, a un método para transmitir y recibir Información de Control en Enlace Ascendente (UCI), un terminal y una estación base.

10 Antecedentes de la invención

Un sistema de TDD (Time Division Duplexing, Duplexación por División de Tiempo) envía y recibe información en un canal de frecuencia, pero la recepción y el envío de la información utilizan diferentes intervalos temporales de una portadora de frecuencia. La transmisión de datos de la sub-trama de enlace descendente corresponde a UCI tal como información de respuesta, que se suele realimentar por intermedio de una trama de enlace ascendente.

15 Un sistema de TDD LTE (Long Term Evolution, Evolución a Largo Plazo) incluye 7 configuraciones de sub-tramas de enlace ascendente-enlace descendente. En algunas de las configuraciones de sub-tramas de enlace ascendente-enlace descendente, el número de sub-tramas de enlace descendente es mayor que el número de sub-tramas de enlace ascendente y es posible que UCI correspondiente a la transmisión de datos de múltiples sub-tramas de enlace descendente necesiten realimentarse en la misma sub-trama de enlace ascendente, la UCI se suele codificar por intermedio de un código de RM (Reed Muller) (32, O) antes de que se transmita a la estación base.

20 Un sistema de LTE-A (Long Term Evolution Advanced, Evolución a Largo Plazo Avanzada) es un sistema de LTE más evolucionado y mejorado. En un sistema de TDD de LTE-A, se introduce la agregación de portadoras. Cuando un terminal accede a múltiples portadoras componentes simultáneamente, el terminal necesita realimentar la UCI en la misma portadora de enlace ascendente, en donde la UCI es la UCI de múltiples sub-tramas de enlace descendente desde múltiples portadoras componentes de enlace descendente. Por lo tanto, los bits ocupados por la UCI en una sub-trama de enlace ascendente aumentan en gran medida. Cuando el número de bits ocupados por UCI supera el número máximo de bits (11 bits) soportados por un código RM (32, O), es urgente establecer una solución para transmitir UCI, lo que no existía en la técnica anterior.

25 El documento de LG ELECTRONICS: "Codificación de canal para UCI en PUSCH", 3GPP DRAFT; R1-106106 da a conocer la codificación de canal para UCI en el canal PUSCH.

30 El documento de CMCC, CATT, CATR, Ericsson, ST-Ericsson, Huawei, HiSilicon, III, New Postcom, Potevio, ZTE: "Forma de reenvío en soporte de carga útil de ACK/NACK mayor que 11 bits en Rel-10 TDD", 3GPP; R1-105776 da a conocer la codificación de RM dual se soporta para la carga útil de ACK/NACK mayor que 11 bits.

35 Huawei y HiSilicon: "Sistemas de codificación de A/N para una gran carga útil utilizando DFT-OFDM", 3GPP; R1-105247 da a conocer el sistema de codificación para el formato DFT-S-OFDM en el canal PUCCH.

40 Sumario de la invención

45 Una forma de realización de la presente invención da a conocer un método para transmitir y recibir la UCI, un terminal y una estación base para transmitir la UCI para resolver el problema de que el número de bits ocupados supera el número máximo de bits soportados por el código de RM (32, O). La solución técnica de la presente invención es como sigue:

50 Un método para transmitir la UCI comprende:

calcular Q' de símbolos de modulación ocupados por UCI a transmitir;

55 dividir una secuencia de bits de información de la UCI a transmitir en dos partes;

utilizar un código de RM (32, O) para codificar cada parte de la secuencia de bits de información de la UCI a transmitir para obtener una secuencia de bits codificada en 32 bits respectivamente y la realización de una correspondencia de tasa para cada secuencia de bits codificada en 32 bits respectivamente para establecer una

60 primera secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa y para establecer una segunda secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits por intermedio de una correspondencia de tasa, en donde Q_m es el orden de modulación correspondiente a la UCI a transmitir y $\lceil \cdot \rceil$ se refiere a un redondeo al valor superior y

el mapeado de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa en un canal PUSCH y transmitir las dos partes de las secuencias de bits codificadas a una estación base.

5 en donde el establecimiento de la primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa incluye: si un valor de $\lceil Q/2 \rceil \times Q_m$ es menor que o igual a 32, seleccionar los primeros $\lceil Q/2 \rceil \times Q_m$ bits en la primera secuencia de bits codificada en 32 bits; si el valor de $\lceil Q/2 \rceil \times Q_m$ es mayor que 32, según $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, (\lceil Q/2 \rceil \times Q_m - 1)$), realizar una correspondencia de tasa para establecer la primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits en donde q_i es una salida de secuencia de bits codificada después de que la primera secuencia de bits codificada en 32 bits se establezca a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una

10 correspondencia de tasa, siendo $b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2$ ($j = 0, 1, \dots, 31$) la primera secuencia de bits codificada en 32 bits, O_n es un bit en la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits, $M_{j,n}$ es una secuencia básica de un código de RM (32, O) y O' es el número de bits de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits;

15 el establecimiento de la segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lfloor Q/2 \rfloor \times Q_m$ bits por intermedio de una correspondencia de tasa incluye: si el valor de $\lfloor Q/2 \rfloor \times Q_m$ es menor que o igual a 32, seleccionar primero los $\lfloor Q/2 \rfloor \times Q_m$ bits en la segunda secuencias de bits codificadas en 32 bit; si el valor de $\lfloor Q/2 \rfloor \times Q_m$ es mayor que 32, según $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, (\lfloor Q/2 \rfloor \times Q_m - 1)$), realizar una correspondencia de tasa para establecer la secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lfloor Q/2 \rfloor \times Q_m$ bits, en donde q_i es una salida de secuencia de bits codificada cada después de que se establezca la segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lfloor Q/2 \rfloor \times Q_m$

20 bits, por intermedio de una correspondencia de tasa, siendo $b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2$ ($j = 0, 1, \dots, 31$) la segunda secuencia de bits codificada en 32 bits, O_n es un bit en la secuencia de bit de información correspondiente a la segunda secuencia de bits codificada en 32 bits, $M_{j,n}$ es una secuencia básica de un código de RM (32, O) y O' es el número de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits.

25 En un aspecto de la idea inventiva, el mapeado de correspondencia de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa en el canal PUSCH y la transmisión de las dos partes de las secuencias de bits codificadas a la estación base incluye: la concatenación de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits, el mapeado de correspondencia de la nueva secuencia de bits en el canal PUSCH y la transmisión de la nueva secuencia de bits a la estación base o seleccionar alternativamente $4Q_m$ bits codificados en una de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa y $4Q_m$ bits codificados en la otra parte de las

30 secuencias de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits, el mapeado de la nueva secuencia de bits en el canal PUSCH y la transmisión de la nueva secuencia de bits a la estación base o la selección alternativa de Q_m bits codificados en una de las dos partes de las secuencias de bits codificadas que han sufrido una correspondencia de tasa y Q_m bits codificados en la otra parte de las secuencias de bits codificadas que han sufrido una correspondencia de tasa; después de que se seleccionen los $4Q_m$ bits

35 codificados, conmutar el orden de selección alternativa de las dos partes de las secuencias de bits codificadas que han sufrido una correspondencia de tasa, prosiguiendo la selección alternativa de los bits codificados para formar una nueva secuencia de bits, el mapeado de la nueva secuencia de bits en el canal PUSCH y la transmisión de la nueva secuencia de bits a la estación base.

40 En otro aspecto de la idea inventiva, realizar una correspondencia de tasa para cada secuencia de bits codificada en 32 bits respectivamente consiste en: realizar una correspondencia de tasa para cada secuencia de bits codificada en 32 bits respectivamente mediante repetición circular.

45 Un método para la recepción de UCI incluye:

50 la recepción de la UCI enviada por un terminal y el cálculo del número Q' de símbolos de modulación ocupados por la UCI;

55 la determinación de la secuencia de bits de información de control candidata según el número de bits de la UCI;

la división de cada secuencia de bits de información de control candidata en dos partes:

utilización de un código de RM (32, O) para codificar cada parte de cada secuencia de bits de información de control candidata para obtener una secuencia de bits codificada en 32 bits respectivamente y la realización de una correspondencia de tasa para cada secuencia de bits codificada en 32 bits para establecer una primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits mediante una correspondencia de tasa y para establecer una segunda secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $\lfloor Q/2 \rfloor \times Q_m$ bits por intermedio de una correspondencia de tasa, en donde Q_m es el orden de modulación correspondiente a la UCI y $\lceil \cdot \rceil$ se refiere al redondeo al valor superior y

la detección de la UCI utilizando las dos partes de secuencias de bits codificadas que corresponden a cada secuencia de bits de información de control candidata y han sufrido una correspondencia de tasa;

en donde el establecimiento de la primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa incluye: si un valor de $\lceil Q/2 \rceil \times Q_m$ es menor que o igual a 32, seleccionar los primeros $\lceil Q/2 \rceil \times Q_m$ bits en la primera secuencia de bits codificada en 32 bits y si el valor de $\lceil Q/2 \rceil \times Q_m$ es mayor que 32, según $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, (\lceil Q/2 \rceil \times Q_m - 1)$), realizar una correspondencia de tasa para establecer la primera secuencia de bits codificada en 32 bits o una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits en donde q_i es una salida de secuencia de bits codificada después de que la primera secuencia de bits codificada en 32 bits se establezca a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits mediante una

$$b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2$$

correspondencia de tasa, siendo $(j = 0, 1, \dots, 31)$ la primera secuencia de bits codificada cada en 32 bits, O_n es un bit en la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits, $M_{j,n}$ es una secuencia básica de un código de RM (32, O) y O' es el número de bits de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits;

el establecimiento de la segunda secuencia de bits codificada en 32 bits a una secuencia de bits en $\lfloor Q/2 \rfloor \times Q_m$ bits por intermedio de una correspondencia de tasa incluye: si un valor de $\lfloor Q/2 \rfloor \times Q_m$ es menor que o igual a 32, seleccionar los primeros $\lfloor Q/2 \rfloor \times Q_m$ bits en la secuencia 32 de bits codificada y el valor de $\lfloor Q/2 \rfloor \times Q_m$ es mayor que 32, $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, (\lfloor Q/2 \rfloor \times Q_m - 1)$), realizar una correspondencia de tasa para establecer la segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lfloor Q/2 \rfloor \times Q_m$ bits en donde q_i es una salida de secuencia de bits codificada después de que se establezca la segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lfloor Q/2 \rfloor \times Q_m$ bits, por intermedio de una

$$b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2$$

correspondencia de tasa, siendo $(j = 0, 1, \dots, 31)$ la segunda secuencia de bits codificada en 32 bits, O_n es un bit en la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits $M_{j,n}$ es una secuencia básica del código de RM (32, O) y O' es el número de bits de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits.

En un aspecto de la idea inventiva, la detección de la Información de Control en Enlace Ascendente utilizando las dos partes de secuencias de bits codificadas que corresponden a cada secuencia de bits de información de control candidata y que han sufrido una correspondencia de tasa incluye: la concatenación de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits y la utilización de la nueva secuencia de bits para detectar la Información de Control en Enlace Ascendente o seleccionar alternativamente $4Q_m$ bits codificados en una de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa y $4Q_m$ bits codificados en la otra parte de las secuencias de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits y la utilización de la nueva secuencia de bits para detectar la UCI o seleccionar alternativamente Q_m bits codificados en una de las dos partes de las secuencias de bits codificadas que han sufrido una correspondencia de tasa y Q_m bits codificados en la otra parte de secuencias de bits codificadas que han sufrido una correspondencia de tasa; después de que se seleccionen $4Q_m$ bits codificados, conmutar el orden de selección alternativa de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa, prosiguiendo la selección alternativa de los bits codificados para formar una nueva secuencia de bits y utilizando la nueva secuencia de bits para detectar la Información de Control en Enlace Ascendente.

Un terminal incluye:

5 un módulo de cálculo, configurado para calcular el número Q' de símbolos de modulación ocupados por la UCI a transmitir y para obtener el orden de modulación Q_m correspondiente a la UCI a transmitir;

un primer módulo de división, configurado para dividir una secuencia de bits de información de la UCI a transmitir en el módulo de cálculo en dos partes;

10 un primer módulo de codificación, configurado para utilizar un código de RM (32, O) para codificar cada parte de la secuencia de bits de información de la UCI a transmitir para obtener una secuencia de bits codificada en 32 bits respectivamente y para realizar una correspondencia de trama para cada secuencia de bits codificada en 32 bits para establecer una primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q'/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa y para establecer una segunda secuencia de bits codificada en 15 32 bits a una secuencia de bits codificada en $(Q - \lceil Q'/2 \rceil) \times Q_m$ bits por intermedio de una correspondencia de tasa, en donde Q_m es el orden de modulación correspondiente a la UCI a transmitir y $\lceil \cdot \rceil$ se refiere a un redondeo al valor superior y

20 un módulo de transmisión, configurado para el mapeado de las dos partes de las secuencias de bits codificadas que han sufrido una correspondencia de tasa en un canal compartido de enlace ascendente físico PUSCH y para transmitir las dos partes de las secuencias de bits codificadas a una estación base;

en donde el primer módulo de codificación incluye: una primera unidad de codificación, configurada para utilizar un código de Reed Muller (RM) (32, O) para codificar cada parte de secuencia de bits de información de la UCI a 25 transmitir, que se divide por el primer módulo de división, para obtener una secuencia de bits codificada en 32 bits, respectivamente; una primera unidad de obtención, configurada para obtener un bit O_n de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits obtenida por la primera unidad de codificación, una secuencia básica $M_{j,n}$ del código de RM (32, O) y O' siendo el número de bits de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits; una primera unidad de 30 correspondencia de tasa, configurada para: seleccionar los primeros $\lceil Q'/2 \rceil \times Q_m$ bits en la primera secuencia de bits codificada en 32 bits obtenida por la primera unidad de codificación si el valor de $\lceil Q'/2 \rceil \times Q_m$ es menor que o igual a 32, o para realizar una correspondencia de tasa para la primera secuencia de bits codificada en 32 bits para establecer la secuencia para una secuencia de bits codificada en $\lceil Q'/2 \rceil \times Q_m$ bits según $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, (\lceil Q'/2 \rceil \times Q_m - 1)$) si el valor de $\lceil Q'/2 \rceil \times Q_m$ es mayor que 32, en donde q_i es una salida de secuencia de bits 35 codificada después de que se establezca la primera secuencia de bits codificada en 32 bits para una secuencia de

bits codificada en $\lceil Q'/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa, siendo $b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2$ ($j = 0, 1, \dots, 31$) la primera secuencia de bits codificada en 32 bits y $O_n, M_{j,n}$ y O' son parámetros obtenidos por la primera 40 unidad de obtención; una segunda unidad de obtención, configurada para obtener el bit O_n de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits obtenida por la primera unidad de codificación, una secuencia básica $M_{j,n}$ del código de RM (32, O) y siendo O' el número de bits de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits y una segunda unidad de

45 correspondencia de tasa, configurada para: seleccionar los primeros $(Q - \lceil Q'/2 \rceil) \times Q_m$ bits en la segunda secuencia de bits codificada en 32 bits obtenida por la primera unidad de codificación, si el valor de $(Q - \lceil Q'/2 \rceil) \times Q_m$ es menor que o igual a 32, o realizar una correspondencia de tasas para la segunda secuencia de bits codificada en 32 bits para establecer la secuencia a una secuencia de bits codificada en $(Q - \lceil Q'/2 \rceil) \times Q_m$ bits según $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, ((Q - \lceil Q'/2 \rceil) \times Q_m - 1)$) si el valor de $(Q - \lceil Q'/2 \rceil) \times Q_m$ es mayor que 32, en donde q_i es una salida de secuencia de bits codificada después de que se establezca la segunda secuencia de bits codificada en 32 bits para la secuencia de bits cada en $(Q - \lceil Q'/2 \rceil) \times Q_m$ bits por intermedio de una correspondencia de tasa, siendo

$b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2$ ($j = 0, 1, \dots, 31$) la segunda secuencia de bits codificada en 32 bits y $O_n, M_{j,n}$ y O' son 50 parámetros obtenidos por la segunda unidad de obtención.

En un aspecto de la idea inventiva, el módulo de transmisión incluye al menos una de las unidades de transmisión siguientes: una primera unidad de transmisión, configurada para la concatenación de las dos partes de secuencias

de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits, para el mapeado de la nueva secuencia de bits en el canal PUSCH y para transmitir la nueva secuencia de bits a la estación base; una segunda unidad de transmisión, configurada para seleccionar alternativamente $4Q_m$ bits codificados en una de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa y $4Q_m$ bits codificados en la otra parte de las secuencias de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits, para el mapeado de la nueva secuencia de bits en el canal PUSCH y para transmitir la nueva secuencia de bits a la estación base y una tercera unidad de transmisión, configurada para seleccionar alternativamente Q_m bits codificados en una de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa y Q_m bits codificados en la otra de las secuencias de bits codificadas que han sufrido una correspondencia de tasa y después de que se seleccionen $4Q_m$ bits codificados, conmutar el orden de selección alternativa de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa, proseguir la selección alternativa de los bits codificados para formar una nueva secuencia de bits, para el mapeado de la nueva secuencia de bits en el canal PUSCH y para su transmisión a la estación base.

15 Una estación base comprende:

un módulo de recepción, configurado para recibir la UCI enviada por un terminal, para calcular el número Q' de símbolos de modulación ocupados por la UCI y para obtener el orden de modulación Q_m correspondiente a la UCI;

20 un módulo de determinación, configurado para determinar las secuencias de bits de información candidatas según el número de bits de la UCI recibida por el módulo de recepción;

un segundo modo de división, configurado para dividir cada secuencia de bits de información de control candidata determinada por el módulo de determinación en dos partes;

25 un segundo módulo de codificación, configurado para utilizar un código de RM (32, O) para codificar cada parte de cada secuencia de bits de información de control candidata para obtener una secuencia de bits codificada en 32 bits respectivamente y para realizar una correspondencia de tasa para cada secuencia de bits codificada en 32 bits para establecer una primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa y para establecer una segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lfloor Q/2 \rfloor \times Q_m$ bits por intermedio de una correspondencia de tasa, en donde Q_m es un orden de modulación correspondiente a la UCI y $\lceil \rceil$ se refiere a un redondeo al valor superior y

35 un módulo de detección, configurado para detectar la UCI utilizando las dos partes de las secuencias de bits codificadas que corresponden a cada secuencia de bits de información de control candidata y que han sufrido una correspondencia de tasa;

en donde el segundo módulo de codificación incluye: una segunda unidad de codificación, configurada para utilizar un código de Reed Muller (RM) (32, O) para codificar cada parte de cada secuencia de bits de información de control candidata para obtener una secuencia de bits codificada en 32 bits respectivamente; una tercera unidad de obtención, configurada para obtener un bit O_n de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits obtenida por la segunda unidad de codificación, una secuencia básica $M_{j,n}$ del código de RM (32, O) y siendo O' el número de bits de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits; una tercera unidad de correspondencia de tasa, configurada para:

45 seleccionar los primeros $\lceil Q/2 \rceil \times Q_m$ bits en la primera 32 bits secuencia de bits codificada si el valor de $\lceil Q/2 \rceil \times Q_m$ es menor que o igual a 32, o para realizar una correspondencia de tasa para la primera secuencia de bits codificada en 32 bits para establecer la secuencia a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits según $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, (\lceil Q/2 \rceil \times Q_m - 1)$) si el valor de $\lceil Q/2 \rceil \times Q_m$ es mayor que 32, en donde q_i es una salida de secuencia de bits codificada después de que se establezca la primera secuencia de bits codificada en 32 bits para una secuencia de

bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa, siendo

$$b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2$$
 $(j = 0, 1, \dots, 31)$ la primera secuencia de bits codificada en 32 bits y O_n , $M_{j,n}$ y O' son parámetros obtenidos por la tercera unidad de obtención; una cuarta unidad de obtención, configurada para obtener un bit O_n de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits obtenida por la segunda unidad de codificación, una secuencia básica $M_{j,n}$ del código de RM (32, O) y siendo O' el número de bits de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits y una cuarta unidad de correspondencia de tasa, configurada para: seleccionar los primeros $\lfloor Q/2 \rfloor \times Q_m$ bits en la segunda secuencia de bits codificada en 32 bits si el valor de $\lfloor Q/2 \rfloor \times Q_m$ es menor que o igual a 32, o para realizar una correspondencia de tasa para la segunda secuencia de bits codificada en 32 bits para establecer la secuencia a una

secuencia de bits codificada en $(Q - \lfloor Q/2 \rfloor) \times Q_m$ bits según $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, ((Q' - \lfloor Q'/2 \rfloor) \times Q_m - 1)$) si el valor de $(Q - \lfloor Q/2 \rfloor) \times Q_m$ es mayor que 32, en donde q_i es una salida de secuencia de bits codificada después de que se establezca la segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $(Q - \lfloor Q/2 \rfloor) \times Q_m$

$$b_j = \sum_{n=0}^{Q'-1} (O_n \times M_{j,n}) \bmod 2$$

bits por intermedio de una correspondencia de tasa, siendo $(j = 0, 1, \dots, 31)$ la segunda secuencia de bits codificada en 32 bits y O_n , $M_{j,n}$ y O' son parámetros obtenidos por la cuarta unidad de obtención.

En un aspecto de la idea inventiva, el módulo de detección incluye al menos una de las unidades de detección siguientes: una primera unidad de detección, configurada para concatenación de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits y para utilizar la nueva secuencia de bits para detectar la Información de Control en Enlace Ascendente; una segunda unidad de detección, configurada para seleccionar alternativamente $4Q_m$ bits codificados en una de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa y $4Q_m$ bits codificados en la otra parte de secuencias de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits y para utilizar la nueva secuencia de bits para detectar la Información de Control en Enlace Ascendente y una tercera unidad de detección, configurada para seleccionar alternativamente Q_m bits codificados en una de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa y Q_m bits codificados en la otra parte de secuencias de bits codificadas que han sufrido una correspondencia de tasa y, después de que se seleccionen $4Q_m$ bits codificados, conmutar el orden de selección alternativamente de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa, prosiguiendo la selección alternativa de los bits codificados para formar una nueva secuencia de bits y para utilizar la nueva secuencia de bits para detectar la Información de Control en Enlace Ascendente.

La solución técnica de la presente invención proporciona las ventajas operativas siguientes:

La secuencia de bits de información de la UCI está dividida en dos partes y cada parte está codificada para generar una secuencias de bits codificadas en 32 bits respectivamente; la correspondencia de trama se realiza para cada secuencia de bits codificada en 32 bits respectivamente y luego, se transmite la secuencia de bits codificada y por lo tanto, la UCI que ocupa bits más que el número máximo de bits soportados por un código de RM (32, O) se transmita adecuadamente. Además, cada parte de la secuencia de bits de información de la UCI obtiene una ganancia de codificación suficiente si $\lceil Q/2 \rceil \times Q_m$ es mayor que 24 bits, con lo que se mejora el rendimiento de transmisión de la UCI.

Breve descripción de los dibujos

La Figura 1 es un diagrama de flujo de un método para transmitir una UCI según una realización, a modo de ejemplo, de la presente invención;

La Figura 2 es un diagrama esquemático de un mapeado de recursos de UCI en cada capa de un canal PUSCH según una realización, a modo de ejemplo, de la presente invención;

La Figura 3 es un diagrama de flujo de un método para la recepción de UCI según una realización, a modo de ejemplo, de la presente invención;

La Figura 4 es un diagrama de flujo de un método para transmitir una UCI según una realización, a modo de ejemplo, de la presente invención;

La Figura 5 es un diagrama de flujo de un método para la recepción de UCI según una forma de realización, a modo de ejemplo, de la presente invención;

La Figura 6 es un diagrama de flujo de un método para transmitir una UCI según una forma de realización, a modo de ejemplo, de la presente invención;

La Figura 7 es un diagrama esquemático de un mapeado de recursos de UCI en cada capa de un canal PUSCH correspondiente al modo 1 según una forma de realización de la presente invención;

La Figura 8 es un diagrama esquemático de un mapeado de recursos de UCI en cada capa de un canal PUSCH correspondiente al modo 2 según una forma de realización de la presente invención;

La Figura 9 es un diagrama esquemático de un mapeado de recursos de UCI en cada capa de un canal PUSCH correspondiente al modo 3 según una forma de realización de la presente invención;

La Figura 10 es un diagrama de flujo de un método para la recepción de una UCI según una forma de realización de la presente invención;

5 La Figura 11 es un diagrama estructural esquemático de un terminal según una forma de realización de la presente invención;

La Figura 12 es un diagrama estructural esquemático de una estación base según una forma de realización de la presente invención;

10 La Figura 13 es un diagrama de flujo de un método para transmitir una UCI según una forma de realización, a modo de ejemplo, de la presente invención y

La Figura 14 es un diagrama de flujo de un método para recibir una UCI según una forma de realización, a modo de ejemplo, de la presente invención.

15 Descripción detallada de las formas de realización

Para hacer más evidente la solución técnica, los objetivos y las ventajas operativas de la presente invención, a continuación se describen las formas de realización de la presente invención con más detalle haciendo referencia a los dibujos adjuntos.

Según se ilustra en la Figura 1, esta forma de realización, a modo de ejemplo, da a conocer un método para transmitir una UCI. En el lado del terminal, el método incluye las etapas siguientes:

25 101: Calcular el número Q' de símbolos de modulación ocupados por la UCI a transmitir.

Si un canal PUSCH (Physical Uplink Share Channel, Canal de Utilización Compartida de Enlace Ascendente Físico) corresponde a múltiples capas, esta etapa calcula el número de símbolos de modulación ocupados por la UCI en cada capa del canal PUSCH. La UCI puede ser información de ACK (Acknowledgement, Acuse de recibo positivo)/NACK (Negative Acknowledgement, Acuse de recibo negativo), RI (Rank Indication, Indicación de rango) u otra información de control. El tipo de la UCI no está limitado según lo que antecede.

Q' se calcula mediante:

$$Q' = \min \left(\left[\frac{O \times M_{sc}^{PUSCH-initial} \times N_{ymb}^{PUSCH-initial} \times \beta_{offset}^{PUSCH}}{\sum_{r=0}^{C^{(0)}-1} K_r^{(0)} + \sum_{r=0}^{C^{(1)}-1} K_r^{(1)}} \right], 4 \times M_{sc}^{PUSCH} \right) \quad (1)$$

35 En la fórmula anterior, O es el número de bits de información original de la UCI; $M_{sc}^{PUSCH-initial}$ es el ancho de banda de transmisión del canal PUSCH del mismo bloque de transporte de datos transmitido inicialmente; M_{sc}^{PUSCH} es el ancho de banda de transmisión del canal PUSCH de la sub-trama actual; $N_{ymb}^{PUSCH-initial}$ es el número de SC-FDMA (Single-Carrier Frequency-Division Multiple Access, Acceso Múltiple por División de Frecuencia en Portadora Única)

40 ocupados por el mismo bloque de transporte transmitido inicialmente; β_{offset}^{PUSCH} es un valor de compensación de la UCI relativa al sistema MCS (Modulation and Coding Scheme, Sistema de Modulación y Codificación) de los datos y

$\beta_{offset}^{PUSCH} = \beta_{offset}^{HARQ-ACK}$ cuando la UCI es HARQ-ACK, o $\beta_{offset}^{PUSCH} = \beta_{offset}^{RI}$ cuando la UCI es RI, en donde los valores de $\beta_{offset}^{HARQ-ACK}$ y β_{offset}^{RI} se señalizan por medio de una señalización de capas altas de Control de Recursos de Radio (RRC) y se seleccionan sobre la base del modo de transmisión de 'múltiple entrada, múltiple salida'

45 (MIMO) del canal PUSCH; cuando el canal PUSCH transmite dos bloques de transporte de datos $C^{(0)}$ es el número de bloques de códigos generados mediante la segmentación de los datos correspondientes al primer bloque de transporte de datos cuando se realiza una codificación de canal y $C^{(1)}$ es el número de bloques de códigos generados mediante la segmentación de los datos correspondientes al segundo bloque de transporte de datos

50 cuando se realiza una codificación de canal; $K_r^{(0)}$ es una suma del número de bits de información del bloque r (esto es, el bloque numerado r) del primer bloque de transporte de datos y el número de bits de Control de Redundancia Cíclica (CRC) y $K_r^{(1)}$ es una suma del número de bits de información del bloque r del segundo bloque de transporte de datos y el número de unidades de CRC y \min se refiere a la adopción del valor mínimo y $\lceil \cdot \rceil$ se refiere al redondeo al valor superior.

Conviene señalar que si el canal PUSCH corresponde a solamente un bloque de transporte de datos (esto es, solamente existe una palabra de código), el valor de Q' puede calcularse aplicando la fórmula (2). La fórmula (2) es un resultado de simplificar la fórmula (1) y los significados de los símbolos en la fórmula (2) son los mismos que los contenidos en la fórmula (1):

$$Q' = \min \left(\frac{O \times M_{sc}^{PUSCH-initial} \times N_{symb}^{PUSCH-initial} \times \beta_{offset}^{PUSCH}}{\sum_{r=0}^{C-1} K_r}, 4 \times M_{sc}^{PUSCH} \right) \quad (2)$$

En la fórmula anterior, C es el número de bloques de códigos generados dividiendo los datos correspondiente el bloque de transporte de datos en el momento de la codificación de canal y K_r es la suma del número de bits de información del bloque r del bloque de transporte de datos y el número de bits de CRC.

102: Dividir la secuencia de bits de información de la UCI a transmitir en dos partes.

Conviene señalar en esta forma de realización que la secuencia de bits de información de la UCI se refiere a la secuencia de bits de información original de la UCI. A modo de ejemplo, si la UCI a transmitir es ACK/NACK constituida por 12 bits, la secuencia de bits de información, en esta realización a modo de ejemplo, es una de las 4096 secuencias de bits de información correspondientes, a modo de ejemplo, 12 ceros.

Esta realización, a modo de ejemplo, no restringe el método de dividir la secuencia de bits de información de la UCI en dos partes. En una forma de realización preferida, el método de división es: si el número de bits de la UCI es un número par, la secuencia de bits de información se divide en dos partes iguales; si el número de bits de la UCI es un número impar, la secuencia de bits de información se divide en dos partes, con una parte siendo mayor que la otra parte en un bit.

103: Utilizar un código RM (32, O) para codificar cada parte de secuencia de bits de información de la UCI para obtener una secuencia de bits codificada en 32 bits respectivamente y eliminar los otros bits al final para obtener una secuencia de bits codificada de 24 bits.

104: Seleccionar alternativamente Q_m bits codificados en una de las secuencias de bits codificadas en 24 bits y Q_m bits codificados en la otra secuencias de bits codificadas en 24 bits para formar una secuencia de bits codificada en 48 bits y realizar una correspondencia de tasa para la secuencia de bits codificada en 48 bits para establecer la secuencia a una secuencia de bits codificada en $Q \times Q_m$ bits.

El parámetro Q_m anterior es el orden de modulación correspondiente a la UCI a transmitirse.

105: Efectuar el mapeado de la secuencia de bits codificada que ha sufrido una correspondencia de tasa en un canal PUSCH y transmitir la secuencia de bits codificada a una estación base.

La Figura 2 es un diagrama esquemático de un mapeado de recursos de UCI en cada capa del canal PUSCH.

En el método de transmisión dado a conocer en esta realización, a modo de ejemplo, la secuencia de bits de información de la UCI se divide en dos partes y cada parte se codifica utilizando un código de RM (32, O) para obtener una secuencia de bits codificada en 32 bits respectivamente y se eliminan los 8 bits al final para obtener una secuencia de bits codificada en 24 bits; una secuencia de bits codificada en 48 bits se genera seleccionando alternativamente Q_m bits codificados en una de las secuencias de bits codificadas en 24 bits y Q_m bits codificados en la otra secuencia de bits codificada en 24 bits y la correspondencia de tasa se realiza para la secuencia de bits codificada en 48 bits para establecer la secuencia a una secuencia de bits codificada en secuencia de bits codificada a una secuencia de bits codificada en $Q \times Q_m$ bits antes de la transmisión. De esta forma, la UCI se transmite adecuadamente aún cuando el número de bits ocupados por la UCI supere el número máximo de bits soportados por el código de RM (32, O).

Según se ilustra en la Figura 3, esta realización, a modo de ejemplo, da a conocer un método para la recepción de la UCI. En el lado de la estación base, el método incluye las etapas siguientes:

201: Recibir la UCI enviada por un terminal.

Esta etapa incluye las dos etapas siguientes:

201a: Calcular el número Q' de símbolos de modulación ocupados por la UCI enviada por el terminal.

Esta etapa es la misma que la etapa 101.

201b: Separar la UCI transmitida junto con los datos en función de Q' .

5 En esta etapa, la estación base separa la UCI transmitida junto con los datos y más concretamente, separa los símbolos de modulación correspondientes a la UCI transmitida junto con los datos, en función del número de símbolos de modulación ocupados por la UCI en la etapa 201a y la localización de recursos ilustrada en la Figura 2 o además, según la etapa de la desintercalación de canales.

10 202: Determinar las múltiples secuencias de bits de información de control candidatas según el número de bits de la UCI y codificar cada secuencia de bits de información de control candidata. Más concretamente, encontrar todas las secuencias de bits que incluyen bits con el número equivalente al número de bits de la UCI a detectarse y utilizar la secuencia de bits como secuencia de bits de información de control candidatas. A modo de ejemplo, cuando el número de bits de la UCI cabeza de impresión transmitida junto con los datos es 12 existen 2^{12} secuencias de bits de información de control candidatas.

La estación base codifica cada secuencia de bits de información de control candidata respectivamente y la codificación incluye las etapas siguientes:

20 202a: Dividir cada secuencia de bits de información de control candidata en dos partes.

202b: Utilizar un código de RM (32, O) para codificar cada parte de la secuencia de bits de información de control candidato para obtener una secuencia de bits codificada en 32 bits respectivamente y eliminar los 8 bits al final para obtener una secuencia de bits codificada en 24 bits.

25 202c: Seleccionar alternativamente Q_m bits codificados en una de las secuencias de bits codificadas en 24 bits y Q_m bits codificados en la otra secuencia de bits codificada en 24 bits para formar una secuencia de bits codificada en 48 bits y realizar la correspondencia para la secuencia de bits codificada en 48 bits para establecer la tasa de la secuencia para $Q \times Q_m$ bits.

30 203: Detectar la UCI según la secuencia de bits codificada que ha sufrido una correspondencia de tasa.

Los criterios de detección, en esta etapa, se proporcionan en numerosos tipos tales como probabilidad máxima y no están limitados a los aquí descritos.

35 El método de recepción dado a conocer en esta forma de realización corresponde al método de transmisión dado a conocer en esta realización, a modo de ejemplo. Mediante este método de recepción, el lado del terminal puede transmitir la UCI según el método de transmisión dado a conocer en esta realización a modo de ejemplo y por lo tanto, la UCI puede transmitirse adecuadamente aún cuando el número de bits ocupados por la UCI sea superior al número máximo de bits soportados por el código de RM (32, O).

40 Según se ilustra en la Figura 4, esta forma de realización, a modo de ejemplo, da a conocer un método para transmitir la UCI. El método incluye:

45 301: Calcular el número Q' de símbolos de modulación ocupados por la UCI a transmitir.

302: Dividir la secuencia de bits de información de control de la UCI a transmitir en dos partes.

50 303: Utilizar un código de RM (32, O) para codificar cada parte de la secuencia de bits de información de control de la UCI a transmitir para obtener una secuencia de bits codificada en 32 bits respectivamente y para realizar una correspondencia de tasa para cada secuencia de bits codificada en 32 bits para establecer la primera secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa y para establecer la segunda secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits por intermedio de una correspondencia de tasa, en donde Q_m es un orden de modulación correspondiente a la UCI a transmitir y $\lceil \rceil$ se refiere al redondeo al valor superior.

304: Efectuar el mapeado de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa en un canal PUSCH y transmitir las dos partes de las secuencias de bits codificadas a una estación base.

60 Según se ilustra en la Figura 5, esta forma de realización da a conocer un método para recibir una UCI. El método incluye:

401: Recibir la UCI enviada por el terminal y calcular el número Q' de símbolos de modulación ocupados por la UCI.

402: Determinar las secuencias de bits de información de control candidatas según el número de bits de la UCI.

403: Dividir cada secuencia de bits de información de control candidata en dos partes.

5 404: Utilizar un código de RM (32, O) para codificar cada parte de cada secuencia de bits de información de control
 candidata para obtener una secuencia de bits codificada en 32 bits respectivamente y para realizar una
 correspondencia de tasa para cada secuencia de bits codificada en 32 bits para establecer la primera secuencia de
 bits codificada en 32 bits para una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una
 correspondencia de tasa y para establecer la segunda secuencia de bits codificada en 32 bits para una secuencia de
 10 bits codificada en $Q - \lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa, en donde Q_m es un orden de
 modulación correspondiente a la UCI y $\lceil \cdot \rceil$ se refiere al redondeo al valor superior.

405: Detectar la UCI utilizando las dos partes de secuencias de bits codificadas que corresponden a cada secuencia
 de bits de información de control candidata y que han sufrido una correspondencia de tasa.

15 Mediante el método de transmisión dado a conocer en esta realización, a modo de ejemplo, la secuencia de bits de
 información de control de la UCI se divide en dos partes y cada parte se codifica para generar una secuencia de bits
 codificada en 32 bits respectivamente; la correspondencia de tasa se realiza para cada secuencia de bits codificada
 en 32 bits respectivamente y luego, se transmite la secuencia de bits codificada y por lo tanto, la UCI que ocupa bits
 20 más que el número máximo de bits soportados por un código de RM (32, O) se transmite adecuadamente. En
 comparación con la solución técnica en la primera forma de realización, a modo de ejemplo, anterior, esta
 realización, a modo de ejemplo, obtiene cada parte de secuencia de bits de información de control de la UCI con una
 ganancia de codificación suficiente aún cuando $\lceil Q/2 \rceil \times Q_m$ es mayor que 24 bits, con lo que se mejora el rendimiento
 de transmisión de la UCI.

25 El método de recepción dado a conocer en esta realización, a modo de ejemplo, corresponde al método de
 transmisión dado a conocer en esta misma forma de realización a modo de ejemplo. Mediante este método de
 recepción, el lado del terminal puede transmitir la UCI en función del método de transmisión dado a conocer en esta
 30 realización, a modo de ejemplo, y por lo tanto, la UCI puede transmitirse adecuadamente aún cuando el número de
 bits ocupados por la UCI supere el número máximo de bits soportados por un código de RM (32, O). En
 comparación con la solución técnica en la primera forma de realización, a modo de ejemplo, anterior, esta
 realización, a modo de ejemplo, hace que cada parte de la secuencia de bits de información de control de la UCI
 obtenga una ganancia de codificación suficiente aún cuando el valor de $\lceil Q/2 \rceil \times Q_m$ es mayor que 24 bits, con lo que
 se mejora el rendimiento de transmisión de la UCI.

35 Según se ilustra en la Figura 6, esta forma de realización, a modo de ejemplo, da a conocer un método para
 transmitir la UCI. En el lado del terminal, el método incluye las etapas siguientes:

40 501: Calcular el número Q' de símbolos de modulación ocupados por la UCI a transmitir.

Esta etapa es la misma que la etapa 101 y por ello, se describe aquí de forma abreviada.

45 Si el canal PUSCH corresponde a múltiples capas, esta etapa calcula el número de símbolos de modulación
 ocupados por la UCI en cada capa del canal PUSCH. La UCI puede ser una información de ACK (Acknowledgment,
 Acuse de recibo positivo)/NACK (Negative Acknowledgement, Acuse de recibo negativo), RI (Rank Indication,
 Indicación de rango) u otra información de control. El tipo de la UCI no está limitado al de esta descripción.

Q' se calcula mediante:

$$Q' = \min \left(\left[\frac{O \times M_{sc}^{PUSCH-initial} \times N_{ymb}^{PUSCH-initial} \times \beta_{offset}^{PUSCH}}{\sum_{r=0}^{C^{(0)}-1} K_r^{(0)} + \sum_{r=0}^{C^{(1)}-1} K_r^{(1)}} \right], 4 \times M_{sc}^{PUSCH} \right) \quad (1)$$

50 En la fórmula anterior, O es el número de bits de la información original de la UCI; $M_{sc}^{PUSCH-initial}$ es el ancho de
 banda de transmisión del canal PUSCH del mismo bloque de transporte de datos transmitido inicialmente; M_{sc}^{PUSCH}
 es el ancho de banda de transmisión del canal PUSCH de la sub-trama actual; $N_{ymb}^{PUSCH-initial}$ es el número de
 símbolos de SC-FDMA (Single-Carrier Frequency-Division Multiple Access, Acceso Múltiple por División de

Frecuencia de Portadora Única) ocupados por el mismo bloque de transporte transmitido inicialmente; β_{offset}^{PUSCH} es una compensación de la UCI relativa al sistema MCS (Modulation and Coding Scheme, Sistema de Modulación y Codificación) de los datos y $\beta_{offset}^{PUSCH} = \beta_{offset}^{HARQ-ACK}$ cuando la UCI es HARQ-ACK, o $\beta_{offset}^{PUSCH} = \beta_{offset}^{RI}$ cuando la UCI es RI, en donde los valores de $\beta_{offset}^{HARQ-ACK}$ y β_{offset}^{RI} se señalizan mediante una señalización RRC de capas altas y se seleccionan sobre la base del modo de transmisión de MIMO del canal PUSCH; cuando el canal PUSCH transmite dos bloques de transporte de datos, $C^{(0)}$ es el número de bloques de códigos generados mediante la segmentación de los datos correspondientes al primer bloque de transporte de datos cuando se realiza la codificación de canal y $C^{(1)}$ es el número de bloques de códigos generados mediante la segmentación de los datos correspondientes al segundo bloque de transporte de datos cuando se realiza la codificación de canal; $K_r^{(0)}$ es una suma del número de bits de información de bloque r (a saber, el bloque numerado r) del primer bloque de transporte de datos y el número de bits de CRC y $K_r^{(1)}$ es una suma del número de bits de información del bloque r del segundo bloque de transporte de datos y el número de bits de CRC y min. se refiere a la adopción del valor mínimo y $\lceil \cdot \rceil$ se refiere al redondeo al valor superior.

Conviene señalar que si el canal PUSCH corresponde a solamente un bloque de transporte de datos (esto es, solamente existe una palabra de código), el valor de Q' puede calcularse mediante la fórmula (2). La fórmula (2) es un resultado de simplificar la fórmula (1) y los significados de los símbolos en la fórmula (2) son los mismos que los contenidos en la fórmula (1).

$$Q' = \min \left(\left[\frac{O \times M_{sc}^{PUSCH-initial} \times N_{symb}^{PUSCH-initial} \times \beta_{offset}^{PUSCH}}{\sum_{r=0}^{C-1} K_r}, 4 \times M_{sc}^{PUSCH} \right] \right) \quad (2)$$

En la fórmula anterior, C es el número de bloques de códigos generados mediante la segmentación de los datos correspondientes al bloque de transporte de datos cuando se realiza la codificación de canal y K_r es la suma del número de bits de información de bloque r del bloque de transporte de datos y el número de bits de CRC.

502: Dividir la secuencia de bits de información de control de la UCI a transmitir en dos partes.

Conviene señalar que, en esta forma de realización, la secuencia de bits de información de control de la UCI se refiere a la secuencia de bits de información de control original de la UCI. A modo de ejemplo, si la UCI a transmitir es ACK/NACK constituida por 12 bits, la secuencia de bits de información de control, en esta forma de realización, es una de las 4096 secuencias de bits de información de control correspondientes, a modo de ejemplo, 12 ceros.

Esta forma de realización no restringe el método de división de la secuencia de bits de información de control de la UCI en dos partes. En una forma de realización preferida, el método de división es: si el número de bits de la UCI es un número par, la secuencia de bits de información de control se divide en dos partes iguales; si el número de bits de la UCI es un número impar, la secuencia de bits de información de control se divide en dos partes, con una parte siendo mayor que la otra parte en un solo bit.

503: Utilizar un código de RM (32, O) para codificar cada parte de la secuencia de bits de información de control de la UCI para obtener una secuencia de bits codificada en 32 bits respectivamente y para realizar una correspondencia de tasa para cada secuencia de bits codificada en 32 bits para establecer la primera secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa y para establecer la segunda secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits por intermedio de una correspondencia de tasa.

Una de las dos secuencias de bits codificadas en 32 bits es la primera secuencia de bits codificada en 32 bits y la otra es la segunda secuencia de bits codificada en 32 bits. Más concretamente, desde la correspondencia de tasa, la primera secuencia de bits codificada en 32 bits se establece a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits y la segunda secuencia de bits codificada en 32 bits se establece para una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bit secuencia de bits codificada; o bien, la primera secuencia de bits codificada en 32 bits se establece para una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits y la segunda secuencia de bits codificada en 32 bits se establece para una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits. Si el valor de Q' es un número par, puesto que se

verifica $\lceil Q/2 \rceil \times Q_m = (Q - \lceil Q/2 \rceil) \times Q_m = (Q/2) \times Q_m$, el proceso anterior es equivalente a: realizar una correspondencia de tasa de modo que el número de bits codificados de cada secuencia de bits codificada en 32 bits sea $(Q/2) \times Q_m$ bits.

5 Q_m es el orden de modulación correspondiente a la UCI a transmitir. Dicho de otro modo, Q_m es el orden de modulación correspondiente al bloque de transporte de datos multiplexado con la UCI. Si el bloque de transporte de datos corresponde a múltiples capas, Q_m es también conocido como el orden de modulación correspondiente a los datos en la capa en la que está mapeada la UCI. El terminal se suele señalar por Q_m mediante la estación base de antemano y por lo tanto, el terminal y la estación base conocen el valor de Q_m de antemano.

10 Más concretamente, la etapa de establecer la primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $(Q/2) \times Q_m$ bits por intermedio de una correspondencia de tasa incluye:

Si el valor de $\lceil Q/2 \rceil \times Q_m$ es menor que o igual a 32 bits, seleccionar los primeros $\lceil Q/2 \rceil \times Q_m$ bits en la primera secuencia de bits codificada en 32 bits; si el valor de $\lceil Q/2 \rceil \times Q_m$ es mayor que 32 bits, según $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, (\lceil Q/2 \rceil \times Q_m - 1)$), realizar una correspondencia de tasa para establecer la primera secuencia de bits codificada a 32 bits para una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits, en donde q_i es la salida de secuencia de bits codificada después de que se establezca la primera secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa,

20
$$b_j = \sum_{n=0}^{O'} (O_n \times M_{j,n}) \bmod 2$$
 ($j = 0, 1, \dots, 31$) es la primera secuencia de bits codificada en 32 bits, O_n es el bit en la secuencia de bits de información de control correspondiente a la primera secuencia de bits codificada en 32 bits, $M_{j,n}$ es una secuencia básica (ilustrada en la tabla 1) de un código de RM (32, O) y O' es el número de bits de la secuencia de bits de información de control correspondiente a la primera secuencia de bits codificada en 32 bits. En este caso, considerando que O' es el número de bits de la secuencia de bits de información de control correspondiente a la primera secuencia de bits codificada en 32 bits y O_n es el bit en la secuencia de bits de información de control correspondiente a la primera secuencia de bits codificada en 32 bits, cuando n comienza desde 0, ningún bit O_n existe en la secuencia de bits de información de control correspondiente a la primera secuencia de bits codificada en 32 bits. Dicho de otro modo, no existe ningún bit O_n . Por lo tanto la fórmula

25
$$b_j = \sum_{n=0}^{O'} (O_n \times M_{j,n}) \bmod 2$$
 es equivalente a la fórmula
$$b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2$$
.

30 Más concretamente, para establecer la segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits por intermedio de una correspondencia de tasa incluye:

Si el valor de $(Q - \lceil Q/2 \rceil) \times Q_m$ es menor que o igual a 32 bits, seleccionar los primeros $(Q - \lceil Q/2 \rceil) \times Q_m$ bits en la segunda secuencia de bits codificada en 32 bits;

Si el valor de $(Q - \lceil Q/2 \rceil) \times Q_m$ es mayor que 32 bits, según $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, ((Q - \lceil Q/2 \rceil) \times Q_m - 1)$), realizar la correspondencia de tasa para establecer la segunda secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits, en donde q_i es la salida de secuencia de bits codificada después de que se establezca la segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$

40 bits por intermedio de una correspondencia de tasa, siendo
$$b_j = \sum_{n=0}^{O'} (O_n \times M_{j,n}) \bmod 2$$
 ($j = 0, 1, \dots, 31$) la segunda secuencia de bits codificada en 32 bits, O_n es el bit en la secuencia de bits de información de control correspondiente a la segunda secuencia de bits codificada en 32 bits, $M_{j,n}$ es una secuencia básica de un código de RM (32, O) y O' es el número de bits de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits. En este caso, considerando que O' es el número de bits de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits y O_n es el bit en la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits, cuando n comienza desde 0, no existe ningún bits como O_n , en la secuencia de bits de información de control correspondiente a la segunda

secuencia de bits codificada en 32 bits. Dicho de otro modo, no existe ningún bit O_o . Por lo tanto, la fórmula

$$b_j = \sum_{n=0}^{O'} (O_n \times M_{j,n}) \bmod 2 \quad \text{es equivalente a la fórmula} \quad b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2$$

Tabla 1

5

	$M_{j,0}$	$M_{j,1}$	$M_{j,2}$	$M_{j,3}$	$M_{j,4}$	$M_{j,5}$	$M_{j,6}$	$M_{j,7}$	$M_{j,8}$	$M_{j,9}$	$M_{j,10}$
0	1	1	0	0	0	0	0	0	0	0	1
1	1	1	1	0	0	0	0	0	0	1	1
2	1	0	0	1	0	0	1	0	1	1	1
3	1	0	1	1	0	0	0	0	1	0	1
4	1	1	1	1	0	0	0	1	0	0	1
5	1	1	0	0	1	0	1	1	1	0	1
6	1	0	1	0	1	0	1	0	1	1	1
7	1	0	0	1	1	0	0	1	1	0	1
8	1	1	0	1	1	0	0	1	0	1	1
9	1	0	1	1	1	0	1	0	0	1	1
10	1	0	1	0	0	1	1	1	0	1	1
11	1	1	1	0	0	1	1	0	1	0	1
12	1	0	0	1	0	1	0	1	1	1	1
13	1	1	0	1	0	1	0	1	0	1	1
14	1	0	0	0	1	1	0	1	0	0	1
15	1	1	0	0	1	1	1	1	0	1	1
16	1	1	1	0	1	1	1	0	0	1	0
17	1	0	0	1	1	1	0	0	1	0	0
18	1	1	0	1	1	1	1	1	0	0	0
19	1	0	0	0	0	1	1	0	0	0	0
20	1	0	1	0	0	0	1	0	0	0	1
21	1	1	0	1	0	0	0	0	0	1	1
22	1	0	0	0	1	0	0	1	1	0	1
23	1	1	1	0	1	0	0	0	1	1	1
24	1	1	1	1	1	0	1	1	1	1	0
25	1	1	0	0	0	1	1	1	0	0	1
26	1	0	1	1	0	1	0	0	1	1	0
27	1	1	1	1	0	1	0	1	1	1	0
28	1	0	1	0	1	1	1	0	1	0	0
29	1	0	1	1	1	1	1	1	1	0	0
30	1	1	1	1	1	1	1	1	1	1	1
31	1	0	0	0	0	0	0	0	0	0	0

Conviene señalar que el método de correspondencia de tasa mayor que 32 bits puede denominarse un método de correspondencia de tasa de repetición circular o todos los métodos de correspondencia de tasa bajo cada modo, incluyendo el método de correspondencia de tasa menor o igual a 32 bits y el método de correspondencia de tasa mayor que 32 bits, se denominan colectivamente “el método de correspondencia de tasa de repetición circular”.

10

En esta etapa, cada parte de la secuencia de bits de información de control de la UCI se codifica para generar una secuencia de bits codificada en 32 bits respectivamente y la correspondencia de tasa se realiza mediante una repetición circular para cada secuencia de bits codificada en 32 bits y por lo tanto, en comparación con la forma de realización 1 anterior, esta forma de realización hace que cada parte de la secuencia de bits de información de la

15

UCI obtenga una ganancia de codificación suficiente cuando $\lceil Q/2 \rceil \times Q_m$ es mayor que 24 bits y con ello se mejora el rendimiento de transmisión de la UCI.

5 504: Aplicar uno de los siguientes modos para procesar las dos partes de la secuencia de bits codificada, que se obtienen en la etapa 503 y que han sufrido una correspondencia de tasa:

Modo 1: Efectuar la concatenación de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits;

10 Modo 2: Sobre la base de las dos partes de las secuencias de bits codificadas que han sufrido una correspondencia de tasa, generar una nueva secuencia de bits seleccionando alternativamente $4Q_m$ bits codificados en una parte y $4Q_m$ bits codificados en la otra parte. Dicho de otro modo, seleccionar $4Q_m$ bits codificados en la primera secuencia de bits codificada en 32 bits que ha sufrido una correspondencia de tasa y luego, seleccionar $4Q_m$ bits codificados en la segunda secuencia de bits codificada en 32 bits que ha sufrido una correspondencia de tasa y proseguir con la selección alternativa de los bits codificados en la primera parte de los bits codificados en la segunda parte hasta que las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa lleguen a su terminación y

20 Modo 3: Seleccionar alternativamente Q_m bits codificados en una de las dos partes de las secuencias de bits codificadas que han sufrido una correspondencia de tasa y Q_m bits codificados en la otra parte de las secuencias de bits codificadas; después de que se seleccionen $4Q_m$ bits codificados, conmutar el orden de selección alternativa de las dos partes de las secuencias de bits codificadas que han sufrido una correspondencia de tasa y proseguir con la selección alternativa de los bits codificados para formar una nueva secuencia de bits. Dicho de otro modo sobre la base de las dos secuencias de bits codificadas en 32 bits que han sufrido una correspondencia de tasa, seleccionar Q_m bits codificados en la primera secuencia de bits codificada en 32 bits y luego, seleccionar Q_m bits codificados en la segunda secuencia de bits codificada en 32 bits y proseguir con la selección alternativa de los bits codificados; después de que se seleccionen $4Q_m$ bits codificados, conmutar el orden de selección, esto es, seleccionar Q_m bits codificados en la segunda secuencia de bits codificada en 32 bits y luego seleccionar, Q_m bits codificados en la primera secuencia de bits codificada en 32 bits y proseguir con la selección alternativa de los bits codificados; repetir el proceso anterior hasta que las dos partes de las secuencias de bits codificadas, que han sufrido una correspondencia de tasa, lleguen a su terminación.

Esta etapa es opcional. Es decir, la etapa 504 puede realizarse, o no.

35 505: Efectuar el mapeado de las dos partes de las secuencias de bits codificadas de la UCI que ha sufrido una correspondencia de tasa en un canal PUSCH y transmitir las dos partes de las secuencias de bits codificadas a una estación base.

40 Si la etapa 504 no se realiza en esta forma de realización, las dos partes de secuencias de bits codificadas que se obtienen en la etapa 503 y que han sufrido una correspondencia de tasa puede ser objeto de mapeado en el canal PUSCH y transmitirse a la estación base.

45 Si la etapa 504 se realiza en esta forma de realización, las dos partes de secuencias de bits codificadas, que se obtienen en la etapa 503 y que han sufrido una correspondencia de tasa, se procesan en la etapa 504 para generar una nueva secuencia de bits y la nueva secuencia de bits es objeto de mapeado en el canal PUSCH y se transmite a la estación base. Más concretamente, si se aplica el modo 1 en la etapa 504, la nueva secuencia de bits es objeto de mapeado en el canal PUSCH y se transmite a continuación y el mapeado de recursos de la UCI, en cada capa del canal PUSCH se ilustra en la Figura 7; si se aplica el modo 2 en la etapa 504, la nueva secuencia de bits es objeto de mapeado en el canal PUSCH y se transmite y el mapeado de recursos de UCI en cada capa del canal PUSCH se ilustra en la Figura 8; si se aplica el modo 3 en la etapa 504, la nueva secuencia de bits es objeto de mapeado en el canal PUSCH y se transmite a continuación y el mapeado de recursos de UCI en cada capa del canal PUSCH se ilustra en la Figura 9.

55 En el mapeado de recursos de la solución técnica de la primera forma de realización, a modo de ejemplo, ilustrada en la Figura 2, la secuencia de bits correspondiente a cada parte de la UCI en la solución técnica de la primera realización, a modo de ejemplo, es objeto de mapeado en solamente dos de los 4 símbolos de SC-FDMA. Por el contrario, en esta forma de realización, después de que se aplique el modo 1, el modo 2 o el modo 3 en esta forma de realización, la secuencia de bits correspondiente a cada parte de la UCI puede ser objeto de mapeado para 4 símbolos de SC-FDMA. Es decir, la secuencia de bit correspondiente a cada parte de la UCI se distribuye discretamente en los recursos de tiempo-frecuencia, con lo que se consigue suficiente ganancia de diversidad de tiempo y de ganancia de diversidad de frecuencia y se mejora el rendimiento de transmisión de la UCI.

60 La etapa de mapeado de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa en el canal PUSCH y la transmisión de las secuencias de bits codificadas a la estación base incluye, además: realizar una intercalación de canales, cifrado, modulación, transformación de Fourier Discreta (DFT) y mapeado de

65

recursos para las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa, datos y otra información de UCI tal como CQI, que se transmiten luego a la estación base. El método de mapeado específico no está limitado en esta forma de realización y puede ser un método de la técnica anterior.

5 La estación base recibe la UCI transmitida junto con los datos. Según se ilustra en la Figura 10, esta forma de realización da a conocer un método para la recepción de UCI. El método incluye las etapas siguientes:

601: Recepción de la UCI enviada por un terminal.

10 Esta etapa incluye las dos etapas siguientes:

601a: Calcular el número Q' de símbolos de modulación ocupados por la UCI enviada por el terminal.

15 Si el canal PUSCH corresponde a múltiples capas, esta etapa calcula el número de símbolos de modulación ocupados por la UCI en cada capa del canal PUSCH.

Esta etapa es la misma que la etapa 501.

20 601b: Separar la UCI transmitida junto con los datos en función de Q' .

En esta etapa, la estación base separa la UCI transmitida junto con los datos y más concretamente, separa los símbolos de modulación correspondientes a la UCI transmitida junto con los datos, en función del número de símbolos de modulación ocupados por la UCI en la etapa 601a o además, según la etapa de desintercalación de canal.

25 Si la etapa 504 se realiza en esta forma de realización, la estación base en esta etapa puede, según el modo correspondiente en la etapa 504, separar los símbolos de modulación correspondientes a cada parte de la secuencia de bits codificada que ha sufrido una correspondencia de tasa en la etapa 503. Si se aplica el modo 1 en la etapa 504 para combinar las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa en la etapa 503, esta etapa puede separar los símbolos de modulación correspondientes a cada parte de UCI respectivamente en función de la localización de recursos que se ilustra en la Figura 7; si se aplica el modo 2 en la etapa 504 para combinar las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa en la etapa 503, esta etapa puede separar los símbolos de modulación correspondientes a cada parte de UCI respectivamente en función de la localización de recursos que se ilustra en la Figura 8; si se aplica el modo 3 en la etapa 504 para combinar las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa en la etapa 503, esta etapa puede separar los símbolos de modulación correspondientes a cada parte de la UCI respectivamente en función de la localización de recursos ilustrada en la Figura 9.

40 602: Determinar las secuencias de bits de información de control candidatas en función del número bits de la UCI a detectarse y codificar cada secuencia de bits de información de control candidata.

Más concretamente, encontrar todas las secuencias de bits que incluyen bits con el número equivalente al número de bits de la UCI a detectarse y utilizar las secuencias de bits como secuencias de bits de información de control candidatas. A modo de ejemplo, cuando el número de bits de la UCI transmitidos junto con los datos es 12, existen 45 2^{12} secuencias de bits de información de control candidatas.

La estación base codifica cada secuencia de bits de información de control candidata respectivamente y la codificación incluye las etapas siguientes:

50 602a: Dividir cada secuencia de bits de información de control candidata en dos partes.

Esta etapa es la misma que la etapa 502.

60 602b: Utilizar un código de RM (32, O) para codificar cada parte de la secuencia de bits de información de control candidata para obtener una secuencia de bits codificada en 32 bits respectivamente y para realizar una correspondencia de tasa para cada secuencia de bits codificada en 32 bits para establecer la primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa y para establecer la segunda secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits por intermedio de una correspondencia de tasa, en donde Q_m es un orden de modulación correspondiente a la UCI y $\lceil \cdot \rceil$ se refiere al redondeo al valor superior.

Esta etapa es la misma que la etapa 503.

602c: En la misma manera que en la etapa 504, se combinan las dos partes de secuencias de bits codificadas que

se obtienen en la etapa 602b y que han sufrido una correspondencia de tasa.

Esta etapa es opcional. Si la etapa 504 se realiza en el Equipo de Usuario (UE), la etapa 602c necesita realizarse en esta forma de realización; si la etapa 504 no se realiza en el UE, la etapa 602c no necesita realizarse en esta forma de realización.

603: Detectar la UCI utilizando las dos partes de las secuencias de bits codificadas que corresponden a cada secuencia de bits de información de control candidata y que han sufrido una correspondencia de tasa, con miras a determinar si la secuencia de bits de información de control candidata es la secuencia de bits de UCI transmitida por el equipo UE.

Si la etapa 602c no se efectúa en esta forma de realización, esta etapa detecta la UCI a detectarse según las dos partes de secuencias de bits codificadas que se obtienen en la etapa 602 y que han sufrido una correspondencia de tasa; si la etapa 602c se efectúa en esta forma de realización, esta etapa detecta la UCI a detectar según la nueva secuencia de bits que se obtiene en la etapa 602.

Los criterios de detección en esta etapa se establecen en numerosos tipos. Tomando a modo de ejemplo la detección de la probabilidad máxima, la estación base codifica cada secuencia de bits de información de control candidata según la etapa 602, modula la secuencia de bits de información de control candidata codificada, conjuga-multiplica el resultado modulado por los símbolos de modulación correspondientes a la UCI separada en la etapa 601, añade los productos para obtener una suma y toma la parte real de la suma como un valor de probabilidad; o bien, la estación base conjuga-multiplica el símbolo piloto local por el símbolo piloto recibido, suma los productos correspondientes a múltiples símbolos piloto para obtener una primera suma, añade los productos correspondientes a la información de control candidata para obtener una segunda suma, añade la primera suma a la segunda suma para obtener una nueva suma y toma la parte real de la nueva suma como un valor de probabilidad; la estación base utiliza la secuencia de bits de información de control candidata correspondiente al mayor valor de probabilidad como la secuencia de bits de UCI transmitida por el equipo UE.

Por intermedio del método de transmisión dado a conocer en esta forma de realización, la secuencia de bits de información de la UCI se divide en dos partes, y cada parte se codifica para generar una secuencia de bits codificada en 32 bits respectivamente; la correspondencia de tasa se realiza para cada secuencia de bits codificada en 32 bits respectivamente y luego, se transmite la secuencia de bits codificada y por lo tanto, la UCI que ocupa bits en un número superior al número máximo de bits soportados por el código de RM (32, 0) se transmite de forma adecuada. En comparación con la solución técnica en la primera forma de realización, a modo de ejemplo, anterior, esta forma de realización hace que cada parte de la secuencia de bits de información de la UCI obtenga una ganancia de codificación suficiente aún cuando el valor de $(Q'/2) \times Q_m$ sea mayor que 24 bits, con lo que se mejora el rendimiento de transmisión de la UCI.

El método de recepción dado a conocer en esta forma de realización corresponde al método de transmisión dado a conocer en esta misma forma de realización. Mediante este método de recepción, el lado del terminal puede transmitir la UCI en conformidad con el método de transmisión dado a conocer en esta forma de realización y por lo tanto, la UCI puede transmitirse adecuadamente aún cuando el número de bits ocupados por la UCI supere el número máximo de bits soportados por un código de RM (32, 0). En comparación con la solución técnica en la forma de realización 1 anterior, esta forma de realización hace que cada parte de la secuencia de bits de información de la UCI obtenga una ganancia de codificación suficiente aún cuando el valor de $(Q'/2) \times Q_m$ es mayor que 24 bits, con lo que se mejora el rendimiento de transmisión de la UCI.

Según se ilustra en la Figura 11, un terminal proporcionado en esta forma de realización incluye:

un módulo de cálculo 701, configurado para calcular el número de Q' de símbolos de modulación ocupados por la UCI a transmitir y para obtener un orden de modulación Q_m correspondiente a la UCI a transmitir;

un primer módulo de división 702, configurado para dividir una secuencia de bits de información de la UCI a transmitir en el módulo de cálculo 701 en dos partes,

un primer módulo de codificación 703, configurado para utilizar un código de RM (32, 0) para codificar cada parte de la secuencia de bits de información de la UCI a transmitir, que se divide por el primer módulo de división 702, para obtener una secuencia de bits codificada en 32 bits respectivamente y para realizar una correspondencia de tasa para cada secuencia de bits codificada en 32 bits para establecer una primera secuencia de bits codificada en 32

bits para una secuencia de bits codificada en $\lceil Q'/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa y para establecer una segunda secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $(Q - \lceil Q'/2 \rceil) \times Q_m$ bits por intermedio de una correspondencia de tasa, en donde Q_m es el orden de modulación correspondiente a la UCI a transmitir y $\lceil \rceil$ se refiere a un redondeo al valor superior y

un módulo de transmisión 704, configurado para efectuar el mapeado de las dos partes de secuencias de bits codificadas que se obtienen por el primer módulo de codificación 703 y que han sufrido una correspondencia de tasa en un canal PUSCH y para transmitir las dos partes de las secuencias de bits codificadas a una estación base.

- 5 El módulo de transmisión 704 incluye al menos una de las unidades de transmisión siguientes:
- una primera unidad de transmisión, configurada para la concatenación de las dos partes de secuencias de bits codificadas que se obtienen por el primer módulo de codificación 703 y que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits, efectuar el mapeado de la nueva secuencia de bits en el canal PUSCH y transmitir la nueva secuencia de bits a la estación base;
- 10 una segunda unidad de transmisión, configurada para seleccionar alternativa $4Q_m$ bits codificados en una de las dos partes de secuencias de bits codificadas que se obtienen por el primer módulo de codificación 703 y que han sufrido una correspondencia de tasa y $4Q_m$ bits codificados en la otra parte de las secuencias de bits codificadas para formar una nueva secuencia de bits, para efectuar el mapeado de la nueva secuencia de bits en el canal PUSCH y para transmitir la nueva secuencia de bits a la estación base y
- 15 una tercera unidad de transmisión, configurada para seleccionar alternativamente Q_m bits codificados en una de las dos partes de secuencias de bits codificadas que se obtienen por el primer módulo de codificación 703 y que han sufrido una correspondencia de tasa y Q_m bits codificados en la otra parte de las secuencias de bits codificadas y, después de que se seleccionen $4Q_m$ bits codificados, conmutar el orden de selección alternativa de las dos partes de las secuencias de bits codificadas que se obtienen por el primer módulo de codificación 703 y que han sufrido una correspondencia de tasa, proseguir seleccionando alternativamente los bits codificados para formar una nueva secuencia de bits, efectuar el mapeado de la nueva secuencia de bits en el canal PUSCH y transmitir la nueva secuencia de bits a la estación base.
- 20
- 25

El primer módulo de codificación 703 incluye:

- 30 una primera unidad de codificación, configurada para utilizar un código de RM (32, O) para codificar cada parte de la secuencia de bits de información de la UCI a transmitir que se dividen por el primer módulo de división 702 para obtener una secuencia de bits codificada en 32 bits, respectivamente;
- 35 una primera unidad de obtención, configurada para obtener el bit O_n de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits obtenida por la primera unidad de codificación, una secuencia básica $M_{j,n}$ del código de RM (32, O) y siendo O' el número de bits de la secuencia de bits codificada correspondiente a la primera secuencia de bits codificada en 32 bits;
- 40 una primera unidad de correspondencia de tasa, configurada para: seleccionar los primeros $\lceil Q/2 \rceil \times Q_m$ bits en la primera secuencia de bits codificada en 32 bits obtenida por la primera unidad de codificación si el valor de $\lceil Q/2 \rceil \times Q_m$ es menor que o igual a 32 bits, o para realizar una correspondencia de tasa para la primera secuencia de bits codificada en 32 bits para establecer la secuencia de $\lceil Q/2 \rceil \times Q_m$ bits según $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, (\lceil Q/2 \rceil \times Q_m - 1)$) si el valor de $\lceil Q/2 \rceil \times Q_m$ es mayor que 32 bits, en donde q_i es una salida de secuencia de bits codificada después de que se establezca la primera secuencia de bits codificada en 32 bits para una secuencia de bits codificada en
- 45 $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa, siendo $b_j = \sum_{n=0}^{O'} (O_n \times M_{j,n}) \bmod 2$ ($j = 0, 1, \dots, 31$) la primera secuencia de bits codificada en 32 bits y O_n , $M_{j,n}$ y O' son parámetros obtenidos por la primera unidad de obtención; en este caso, considerando que O' es el número de bits de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits y O_n es el bit en la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits, cuando el valor de n comienza desde 0, no existe ningún bit como O_0 en la secuencia de bits de información correspondiente a la primera secuencia de bits codificada cada en 32 bits, esto es, no existe ningún bit O_0 y por lo tanto, la fórmula
- 50

$$b_j = \sum_{n=0}^{O'} (O_n \times M_{j,n}) \bmod 2 \quad \text{es equivalente a la fórmula} \quad b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2;$$

- 55 una segunda unidad de obtención, configurada para obtener el bit O_n de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits obtenida por la primera unidad de codificación, una secuencia básica $M_{j,n}$ del código de RM (32, O) y siendo O' el número de bits de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits y

una segunda unidad de correspondencia de tasa, configurada para: seleccionar los primeros $(Q - \lceil Q/2 \rceil) \times Q_m$ bits en la segunda secuencia de bits codificada en 32 bits obtenida por la primera unidad de codificación si el valor de $(Q - \lceil Q/2 \rceil) \times Q_m$ es menor que o igual a 32 bits, o realizar una correspondencia de tasa para la segunda secuencia de bits codificada en 32 bits para establecer la secuencia a una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits según $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, ((Q' - \lceil Q'/2 \rceil) \times Q_m - 1)$) si el valor de $(Q - \lceil Q/2 \rceil) \times Q_m$ es mayor que 32 bits, en donde q_i es una salida de secuencia de bits codificada después de que se establezca la segunda secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits por intermedio de una correspondencia de

tasa, siendo
$$b_j = \sum_{n=0}^{O'} (O_n \times M_{j,n}) \bmod 2 \quad (j = 0, 1, \dots, 31)$$
 la segunda secuencia de bits codificada en 32 bits y O_n , $M_{j,n}$ y O' son parámetros obtenidos por la segunda unidad de obtención; en este caso, considerando que Q' es el número de bits de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits y O_n es el bit en la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits, cuando el valor n comienza desde 0, no existe ningún bit como de bits O_0 , en la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits, esto es, no existe ningún bit O_0 y

por lo tanto, la fórmula
$$b_j = \sum_{n=0}^{O'} (O_n \times M_{j,n}) \bmod 2$$
 es equivalente a la fórmula
$$b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2.$$

El terminal dado a conocer en esta forma de realización está basado en el mismo concepto de los terminales dados a conocer en la segunda forma de realización a modo de ejemplo de los métodos anteriores. Para el proceso de puesta en práctica detallado del terminal, véase la segunda forma de realización a modo de ejemplo y las formas de realización anteriormente descritas de los métodos antes citados.

En esta forma de realización, la secuencia de bits de información de la UCI se divide en dos partes y cada parte se codifica para generar una secuencia de bits codificada en 32 bits respectivamente; la correspondencia de tasa se realiza para cada secuencia de bits codificada en 32 bits respectivamente y luego, la secuencia de bits codificada se transmite y por lo tanto, la UCI que ocupa bits en un número superior al número máximo de bits soportado por el código de RM (32, O) se transmite de forma adecuada. Además, cada parte de la secuencia de bits de información de la UCI obtiene una ganancia de codificación suficiente aún cuando el valor de $\lceil Q/2 \rceil \times Q_m$ sea mayor que 24 bits, con lo que se mejora el rendimiento de transmisión de la UCI.

Según se ilustra en la Figura 12, una estación base, dada a conocer en esta forma de realización, a modo de ejemplo, incluye:

un módulo de recepción 801, configurado para recibir la UCI enviada por un terminal, para calcular el número Q' de símbolos de modulación ocupados por la UCI y para obtener el orden de modulación Q_m correspondiente a la UCI;

un módulo de determinación 802, configurado para determinar la secuencia de bits de información de control candidata en función del número de bits de la UCI recibida por el módulo de recepción 801;

un segundo módulo de división 803, configurado para dividir cada secuencia de bits de información de control candidata determinada por el módulo de determinación 802 en dos partes;

un segundo módulo de codificación 804, configurado para utilizar un código de RM (32, O) para codificar cada parte de cada secuencia de bits de información de control candidata dividida por el segundo módulo de división 803 para obtener una secuencia de bits codificada en 32 bits respectivamente y para realizar una correspondencia de tasa para cada secuencia de bits codificada en 32 bits para establecer una primera secuencia de bits codificada en 32

bits para una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa y para establecer una segunda secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits por intermedio de una correspondencia de tasa, en donde Q_m es un orden de modulación correspondiente a la UCI y $\lceil \rceil$ se refiere a un redondeo al valor superior y

un módulo de detección 805, configurado para detectar la UCI utilizando las dos partes de las secuencias de bits codificadas que se obtienen por el segundo módulo de codificación 804, para estar en correspondencia con cada secuencia de bits de información de control candidata y sufrido una correspondencia de tasa.

El módulo de detección 805 incluye al menos una de las unidades de detección siguientes:

una primera unidad de detección, configurada para la concatenación de las dos partes de secuencias de bits codificadas que se obtienen por el segundo módulo de codificación 804 y que han sufrido una correspondencia de

tasa para formar una nueva secuencia de bits y para utilizar la nueva secuencia de bits para detectar la UCI;

una segunda unidad de detección, configurada para seleccionar alternativamente $4Q_m$ bits codificados en una de las dos partes de secuencias de bits codificadas que se obtienen por el segundo módulo de codificación 804 y que han sufrido una correspondencia de tasa y $4Q_m$ bits codificados en la otra parte de secuencias de bits codificadas para formar una nueva secuencia de bits y para utilizar la nueva secuencia de bits para detectar la UCI y

una tercera unidad de detección, configurada para seleccionar alternativamente Q_m bits codificados en una de las dos partes de secuencias de bits codificadas que se obtiene por el segundo módulo de codificación 804 y que han sufrido una correspondencia de tasa y Q_m bits codificados en la otra parte de la secuencia de bits codificada y, después de que se seleccionen $4Q_m$ bits codificados, conmutar el orden de selección alternativa de las dos partes de las secuencias de bits codificadas que han sufrido una correspondencia de tasa, prosiguiendo la selección alternativa de los bits codificados para formar una nueva secuencia de bits y para utilizar la nueva secuencia de bits para detectar la UCI.

El segundo módulo de codificación 804 incluye:

una segunda unidad de codificación, configurada para utilizar un código de RM (32, O) para codificar cada parte de cada secuencia de bits de información de control candidata dividida por el segundo módulo de división 803 para obtener una secuencia de bits codificada en 32 bits, respectivamente;

una tercera unidad de obtención, configurada para obtener el bit O_n de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits obtenida por la segunda unidad de codificación, una secuencia básica y $M_{j,n}$ del código de RM (32, O) y O' siendo el número de bits de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits;

una tercera unidad de correspondencia de tasa, configurada para: seleccionar los primeros $\lceil Q/2 \rceil \times Q_m$ bits en la primera 32 bits secuencia de bits codificada si el valor de $\lceil Q/2 \rceil \times Q_m$ es menor que o igual a 32 bits, o para realizar una correspondencia de tasa para la primera secuencia de bits codificada en 32 bits para establecer la secuencia de $\lceil Q/2 \rceil \times Q_m$ bits según $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, (\lceil Q/2 \rceil \times Q_m - 1)$) si el valor de $\lceil Q/2 \rceil \times Q_m$ es mayor que 32 bits, en donde q_i es una salida de secuencia de bits codificada después de que se establezca la primera secuencia de bits codificada en 32 bits para una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia

de tasa, $b_j = \sum_{n=0}^{O'} (O_n \times M_{j,n}) \bmod 2$ ($j = 0, 1, \dots, 31$) la primera secuencia de bits codificada en 32 bits y O_n , $M_{j,n}$ y O' son parámetros obtenidos por la tercera unidad de obtención; en este caso, considerando que O' es el número de bits de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits y O_n es el bit en la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits, cuando n comienza desde 0, no existe ningún O_n similar en la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits, esto es, no existe ningún bit O_n y por lo tanto la fórmula

$$b_j = \sum_{n=0}^{O'} (O_n \times M_{j,n}) \bmod 2 \quad \text{es equivalente a la fórmula} \quad b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2;$$

una cuarta unidad de obtención, configurada para obtener el bit O_n de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits obtenida por la segunda unidad de codificación, una secuencia básica $M_{j,n}$ del código de RM (32, O) y O' siendo el número de bits de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits y

una cuarta unidad de correspondencia de tasa, configurada para seleccionar los primeros $(Q - \lceil Q/2 \rceil) \times Q_m$ bits en la segunda secuencia de bits codificada en 32 bits si el valor de $(Q - \lceil Q/2 \rceil) \times Q_m$ es menor que o igual a 32 bits, o para realizar una correspondencia de tasa para la segunda secuencia de bits codificada en 32 bits para establecer la secuencia a una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits según $q_i = b_{(i \bmod 32)}$ ($i = 0, 1, \dots, ((Q - \lceil Q/2 \rceil) \times Q_m - 1)$) si el valor de $(Q - \lceil Q/2 \rceil) \times Q_m$ es mayor que 32 bits, en donde q_i es una salida de secuencia de bits codificada después de que se establezca la segunda secuencia de bits codificada en 32 bits para una secuencia de bits codificada en

$(Q - \lceil Q/2 \rceil) \times Q_m$ bits por intermedio de una correspondencia de tasa, siendo $b_j = \sum_{n=0}^{O'} (O_n \times M_{j,n}) \bmod 2$ ($j = 0, 1, \dots, 31$) la segunda secuencia de bits codificada en 32 bits y O_n , $M_{j,n}$ y O' son parámetros obtenidos por la cuarta unidad de obtención; en este caso, considerando que O' es el número de bits de la secuencia de bits de información

correspondiente a la segunda secuencia de bits codificada en 32 bits y O_n es el bit en la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits, cuando n comienza desde 0, no existe ningún O_o , similar en la secuencia de bits de información a la segunda secuencia de bits codificada en 32 bits,

esto es, no existe ningún bit O_o y por lo tanto, la fórmula $b_j = \sum_{n=0}^{Q'} (O_n \times M_{j,n}) \bmod 2$ es equivalente a la fórmula

$$b_j = \sum_{n=0}^{Q'-1} (O_n \times M_{j,n}) \bmod 2.$$

La estación base dada a conocer en esta forma de realización, a modo de ejemplo, está basada en el mismo concepto de las estaciones base dadas a conocer en el método según la segunda forma de realización a modo de ejemplo y la forma de realización anterior. Para el proceso de puesta en práctica detallada de la estación base, véase la segunda forma de realización, a modo de ejemplo y la forma de realización del método en la forma de realización anterior.

La forma de realización, a modo de ejemplo, da a conocer una estación base correspondiente al método de transmisión del terminal. La estación base permite al lado del terminal transmitir la UCI en conformidad con el método de transmisión dado a conocer en esta forma de realización, a modo de ejemplo, y por lo tanto, la UCI puede transmitirse adecuadamente aún cuando el número de bits ocupados por la UCI supere el número máximo de bits soportados por el código de RM (32, O). Además, cada parte de la secuencia de bits de información de la UCI obtiene una ganancia de codificación suficiente aún cuando el valor de $(Q'/2) \times Q_m$ sea mayor que 24 bits, con lo que se mejora el rendimiento de transmisión de la UCI.

Según se ilustra en la Figura 13, esta forma de realización, a modo de ejemplo, da a conocer un método para transmitir la UCI. En el lado del terminal, el método incluye las etapas siguientes:

901: Calcular el número Q' de símbolos de modulación ocupados por la UCI a transmitir.

Esta etapa es la misma que la etapa 501.

902: Dividir la secuencia de bits de información de la UCI a transmitir en dos partes.

Esta etapa es la misma que la etapa 502.

903: Utilizar un código de RM (32, O) para codificar cada parte de secuencia de bits de información de la UCI para obtener una secuencia de bits codificada en 32 bits respectivamente.

Más concretamente, la fórmula de cálculo de b_j en la forma de realización 3 puede aplicarse en esta etapa. Para conocer más detalle, véase la tercera forma de realización.

904: Aplicar uno de los modos siguientes para procesar las dos secuencias de bits codificadas en 32 bits obtenida en la etapa 903:

Modo 1: Efectuar la concatenación de las dos secuencias de bits codificadas en 32 bits para formar una nueva secuencia de bits;

Modo 2: Seleccionar alternativamente Q_m bits codificados en una de las secuencias de bits codificadas en 32 bits y Q_m bits codificados en la otra secuencia de bits codificada en 32 bits para formar una nueva secuencia de bits en 64 bits;

Modo 3: Seleccionar alternativamente $4Q_m$ bits codificados en una de las secuencias de bits codificadas en 32 bits y $4Q_m$ bits codificados en la otra secuencia de bits codificada en 32 bits para formar una nueva secuencia de bits y

Modo 4: Seleccionar alternativamente Q_m bits codificados en una de las dos secuencias de bits codificadas en 32 bits y Q_m bits codificados en la otra secuencia de bits codificada en 32 bits; después de que se seleccionen $4Q_m$ bits codificados, conmutar el orden de selección alternativa de las dos secuencias de bits codificada en 32 bits y proseguir la selección alternativa de los bits codificados para formar una nueva secuencia de bits.

905: Realizar la conmutación de tasa para la nueva secuencia de bits obtenida en la etapa 904 para establecer la nueva secuencia de bits a una secuencia de bits codificada en $Q' \times Q_m$ bits.

El valor de Q_m anterior es el orden de modulación correspondiente a la UCI a transmitir.

La etapa puede realizarse en la forma siguiente:

Seleccionar los primeros $Q \times Q_m$ bits en 64 bits codificados si el valor de $Q \times Q_m$ es menor que o igual a 64 bits, o realizar una correspondencia de repetición circular para los bits codificados en 64 bits para establecer la secuencia para $Q \times Q_m$ bits si el valor de $Q \times Q_m$ es mayor que 64 bits. Más concretamente, la correspondencia de tasa puede realizarse según la fórmula (3). A modo de ejemplo, si el valor de $Q \times Q_m$ es 96, añadir los 32 primeros bits en los 64 bits para a los 64 bits para formar 96 bits. La fórmula es:

$$q'_i = b'_{(i \bmod 64)}, i = 0, 1, \dots, Q' \cdot Q_m - 1 \quad (3)$$

En la fórmula anterior, q'_i es una salida de secuencia de bits codificada después de la correspondencia de tasa, $j = i \bmod 64$, y b'_j es la secuencia de bits codificada en 64 bits obtenida en la etapa 904.

906: Efectuar el mapeado de la secuencia de bits codificada que ha sufrido una correspondencia de tasa en la etapa 905 en un canal PUSCH y transmitir la secuencia de bits codificada a una estación base.

En el método de transmisión dado a conocer en esta forma de realización, a modo de ejemplo, la secuencia de bit de información de la UCI se divide en dos partes y cada parte se codifica utilizando un código de RM (32, O) para obtener una secuencia de bits codificada en 32 bits respectivamente y uno de los modos especificados en la etapa 904 se aplica para seleccionar alternativamente bits codificados en una de las secuencias de bits codificadas en 32 bits y los bits codificados en la otra secuencia de bits codificada en 32 bits para obtener una secuencia de bits codificada en 64 bits; y la correspondencia de tasa se realiza para la secuencia de bits codificada en 64 bits para establecer la secuencia a una secuencia de bits codificada en $Q \times Q_m$ bits y luego, se transmite la secuencia. De este modo, la UCI se transmite de forma adecuada aún cuando el número de bits ocupados por la UCI supere el número máximo de bits soportados por el código de RM (32, O).

Según se ilustra en la Figura 14, esta forma de realización, a modo de ejemplo, da a conocer un método para la recepción de UCI. En el lado de la estación base, el método incluye las etapas siguientes:

1001: Recibir la UCI enviada por un terminal.

Esta etapa incluye las dos etapas siguientes:

1001a: Calcular el número Q' de los símbolos de modulación ocupados por la UCI enviada por el terminal.

Esta etapa es la misma que la etapa 901.

1001b: Separar la UCI transmitida junto con los datos en función de Q' .

En esta etapa, la estación base separa la UCI transmitida junto con los datos y más concretamente, separa los bolso de modulación correspondientes a la UCI transmitida junto con los datos, en función del número de símbolos de modulación ocupados por la UCI en la etapa 1001a o además, según la etapa de la desintercalación de canal.

1002: Determinar múltiples secuencias de bits de información de control candidatas en función del número de bits de la UCI y codificar cada secuencia de bits de información de control candidata.

Más concretamente, encontrar todas las secuencias de bits que incluyen bits con el número equivalente al número de bits de la UCI a detectar y utilizar las secuencias de bits como secuencias de bits de información de control candidatas. A modo de ejemplo, cuando el número de bits de la UCI transmitida junto con los datos es 12, existen 2^{12} secuencias de bits de información de control candidatas.

La estación base codifica cada secuencia de bits de información de control candidata respectivamente y la codificación incluye las etapas siguientes:

1002a: Dividir cada secuencia de bits de información de control candidata en dos partes.

1002b: Utilizar un código de RM (32, O) para codificar cada parte de la secuencia de bits de información de control candidata para obtener una secuencia de bits codificada en 32 bits respectivamente.

1002c: Aplicar uno de los modos siguientes para procesar las dos secuencias de bits codificadas en 32 bits obtenidas en la etapa 1002b:

Modo 1: Efectuar la concatenación de las dos secuencias de bits codificadas en 32 bits para formar una nueva secuencia de bits;

5 Modo 2: Seleccionar alternativamente Q_m bits codificados en una de las secuencias de bits codificadas en 32 bits y Q_m bits codificados en la otra secuencia de bits codificada en 32 bits para formar una nueva secuencia de 64 bits codificados;

10 Modo 3: Seleccionar alternativamente $4Q_m$ bits codificados en una de las secuencias de bits codificadas en 32 bits y $4Q_m$ bits codificados en la otra secuencia de bits codificada en 32 bits para formar una nueva secuencia de bits y

15 Modo 4: Seleccionar alternativamente Q_m bits codificados en una de las dos secuencias de bits codificadas en 32 bits y Q_m bits codificados en la otra secuencia de bits codificada en 32 bits; después de que se seleccionen $4Q_m$ bits catos, conmutar el orden de selección alternativa de las dos secuencias de bits codificadas en 32 bits y proseguir con la selección alternativa de los bits codificados para formar una nueva secuencia de bits.

20 1002d: Realizar la correspondencia para la secuencia de bits obtenida en la etapa 1002c para establecer la secuencia a una secuencia de bits codificada en $Q \times Q_m$ bits.

Esta etapa es la misma que la etapa 905.

25 1003: Detectar la UCI en función de la secuencia de bits codificada que ha sufrido una correspondencia de tasa.

Los criterios de detección en esta etapa se proporcionan en numerosos tipos tales como de probabilidad máxima y no están limitados a esta descripción.

30 El método de recepción dado a conocer en esta realización, a modo de ejemplo, corresponde al método de transmisión dado a conocer en esta misma realización a modo de ejemplo. Mediante este método de recepción, el lado del terminal puede transmitir la UCI en conformidad con el método de transmisión dado a conocer en esta realización, a modo de ejemplo, y por lo tanto la UCI puede transmitirse adecuadamente aún cuando el número de bits ocupados por la UCI supere el número máximo de bits soportados por el código de RM (32, 0).

35 La totalidad o parte del contenido de la solución técnica dada a conocer en la presente descripción puede ponerse en práctica mediante una programación informática y el programa informático se memoriza en un medio de almacenamiento legible por ordenador tal como un disco duro, un disco flexible o un disco óptico de ordenador.

REIVINDICACIONES

1. Un método para transmitir Información de Control en Enlace Ascendente, que comprende:

5 calcular (501) el número Q' de símbolos de modulación ocupados por la Información de Control en Enlace Ascendente, UCI, a transmitir;

dividir (502) una secuencia de bits de información de la UCI a transmitir en dos partes;

10 utilizar (503) un código de Reed Muller RM (32, O) para codificar cada parte de la secuencia de bits de información de la UCI a transmitir para obtener una secuencia de bits codificada entre 32 bits, respectivamente;

realizar (503) una correspondencia de tasas para cada secuencia de bits codificada en 32 bits respectivamente para establecer una primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q'/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa y para establecer una segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lfloor Q'/2 \rfloor \times Q_m$ bits por intermedio de una correspondencia de tasa, en donde Q_m es un orden de modulación correspondiente a la UCI a transmitir y $\lceil \cdot \rceil$ se refiere a un redondeo al valor superior; y

20 efectuar un mapeado (504) de las dos partes de la secuencia de bits codificadas que han sufrido una correspondencia de tasa en un Canal Compartido de Enlace Ascendente Físico, PUSCH y transmitir las dos partes de la secuencia de bits codificadas a una estación base;

estando dicho método caracterizado por cuanto que:

25 el establecimiento de la primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q'/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa comprende:

30 si el valor de $\lceil Q'/2 \rceil \times Q_m$ es menor que o igual a 32, seleccionar los primeros $\lceil Q'/2 \rceil \times Q_m$ bits en la primera secuencia de bits codificada en 32 bits;

si el valor de $\lceil Q'/2 \rceil \times Q_m$ es mayor que 32, según $q_i = b_{(i \bmod 32)}$, $i = 0, 1, \dots, (\lceil Q'/2 \rceil \times Q_m - 1)$, realizar la correspondencia de tasa para establecer la primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q'/2 \rceil \times Q_m$ bits en donde q_i es una salida de secuencia de bits codificada después de que la primera secuencia de bits codificada en 32 bits se establezca a una secuencia de bits codificada en $\lceil Q'/2 \rceil \times Q_m$ mediante una

35 correspondencia de tasa, siendo $b_j = \sum_{n=0}^{Q'-1} (O_n \times M_{j,n}) \bmod 2$, $j = 0, 1, \dots, 31$, la primera secuencia de bits codificada en 32 bits, O_n es un bits en la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits, $M_{j,n}$ es una secuencia básica de código de RM (32, O) y O' es el número de bits de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits y

40 el establecimiento de la segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lfloor Q'/2 \rfloor \times Q_m$ bits por intermedio de la correspondencia de tasa comprende:

45 si el valor de $\lfloor Q'/2 \rfloor \times Q_m$ es menor que o igual a 32, seleccionar los primeros $\lfloor Q'/2 \rfloor \times Q_m$ bits en la segunda secuencia de bits codificada en 32 bits;

si el valor de $\lfloor Q'/2 \rfloor \times Q_m$ es mayor que 32, según $q_i = b_{(i \bmod 32)}$, $i = 0, 1, \dots, (\lfloor Q'/2 \rfloor \times Q_m - 1)$, realizar la correspondencia de tasa para establecer la segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lfloor Q'/2 \rfloor \times Q_m$ bits en donde q_i es una salida de secuencia de bits codificada después de que la segunda secuencia de bits codificada en 32 bits se establezca a una secuencia de bits codificada en $\lfloor Q'/2 \rfloor \times Q_m$

50 bits por intermedio de la correspondencia de tasa, siendo $b_j = \sum_{n=0}^{Q'-1} (O_n \times M_{j,n}) \bmod 2$, $j = 0, 1, \dots, 31$, la segunda secuencia de bits codificada en 32 bits, O_n es un bit en la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada entre 32 bits, $M_{j,n}$ es una secuencia básica de código de RM (32, O) y O' es el

número de bits de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits.

2. El método según la reivindicación 1, caracterizado por cuanto que

5 el mapeado de correspondencia de las dos partes de secuencias de bits codificadas que han sufrido la correspondencia de tasa en el canal PUSCH y la transmisión de las dos partes de la secuencia de bits codificada a la estación base comprenden:

10 la concatenación de las dos partes de secuencia de bits codificada que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits, el mapeado de la nueva secuencia de bits en el canal PUSCH y la transmisión de la nueva secuencia de bits a la estación base o

15 seleccionar alternativamente $4Q_m$ bits codificados en una de las dos partes de la secuencia de bits codificada que han sufrido una correspondencia de tasa y $4Q_m$ bits codificados en la otra parte de secuencia de bits codificada que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits, el mapeado de la nueva secuencia de bits a través del canal PUSCH y la transmisión de la nueva secuencia de bits a la estación base o

20 seleccionar alternativamente Q_m bits codificados en una de las dos partes de las secuencias de bits codificadas que han sufrido una correspondencia de tasa y Q_m bits codificados en la otra parte de las secuencias de bits codificadas que han sufrido una correspondencia de tasa; después de que se hayan seleccionado los $4Q_m$ bits codificados, conmutar el orden de selección alternativa de las dos partes de las secuencias de bits codificadas que han sufrido una correspondencia de tasa, proseguir seleccionando los bits codificados alternativamente para formar una nueva secuencia de bits, efectuar el mapeado de la nueva secuencia de bits en el canal PUSCH y transmitir la nueva secuencia de bits a la estación base.

3. El método según cualquiera de las reivindicaciones 1 a 2 caracterizado por cuanto que:

30 realizar una correspondencia de tasa para cada secuencia de bits codificada en 32 bits, respectivamente, comprende la etapa siguiente:

realizar una correspondencia de tasa para cada secuencia de bits codificada en 32 bits, respectivamente, mediante una repetición circular.

35 4. Un método para la recepción de una Información de Control en Enlace Ascendente, que comprende:

recibir (601) la Información de Control en Enlace Ascendente enviada por un terminal y calcular el número Q' de símbolos de modulación ocupados por la Información de Control en Enlace Ascendente;

40 determinar (602) las secuencias de bits de información de control candidatas según el número de bits de la Información de Control en Enlace Ascendente;

dividir (403) cada secuencia de bits de información de control candidata en dos partes;

45 utilizar un código de Reed Muller RM (32, O) para codificar cada parte de cada secuencia de bits de información de control candidata para obtener una secuencia de bits codificada en 32 bits, respectivamente,

50 realizar la correspondencia de tasa para cada secuencia de bits codificada en 32 bits para establecer una primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de la correspondencia de tasa y establecer una segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits por intermedio de la correspondencia de tasa, en donde Q_m es un orden de modulación correspondiente a la Información de Control en Enlace Ascendente y $\lceil \rceil$ se refiere al redondeo al valor superior y

55 detectar (603) la Información de Control en Enlace Ascendente utilizando las dos partes de secuencias de bits codificadas que corresponden a cada secuencia de bits de información de control candidata y que han sufrido la correspondencia de tasa, estando dicho método caracterizado por:

60 el establecimiento de la primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de la correspondencia de tasa comprende:

si el valor de $\lceil Q/2 \rceil \times Q_m$ es menor que o igual a 32, seleccionar los primeros $\lceil Q/2 \rceil \times Q_m$ bits en la primera secuencia

de bits codificada en 32 bits y

si el valor de $\lceil Q/2 \rceil \times Q_m$ es mayor que 32, según $q_i = b_{(i \bmod 32)}$, $i = 0, 1, \dots, (\lceil Q/2 \rceil \times Q_m - 1)$, realizar la correspondencia de tasa para establecer la primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits en donde q_i es una salida de secuencia de bits codificada después de que la primera secuencia de bits codificada en 32 bits se establezca para una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de la

correspondencia de tasa, siendo $b_j = \sum_{n=0}^{Q'-1} (O_n \times M_{j,n}) \bmod 2$, $j = 0, 1, \dots, 31$, la primera secuencia de bits codificada en 32 bits, O_n es un bit en la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits, $M_{j,n}$ es una secuencia básica de código de RM (32, O) y O' es el número de bits de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits y

el establecimiento de la segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits por intermedio de la correspondencia de tasa comprende:

si el valor de $(Q - \lceil Q/2 \rceil) \times Q_m$ es menor que o igual a 32, seleccionar los primeros $(Q - \lceil Q/2 \rceil) \times Q_m$ bits en la segunda secuencia de bits codificada en 32 bits y

si el valor de $(Q - \lceil Q/2 \rceil) \times Q_m$ es mayor que 32, según $q_i = b_{(i \bmod 32)}$, $i = 0, 1, \dots, ((Q - \lceil Q/2 \rceil) \times Q_m - 1)$, realizar la correspondencia de tasa para establecer la segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits en donde q_i es una salida de secuencia de bits codificada después de que la segunda secuencia de bits codificada en 32 bits se establezca a una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$

bits por intermedio de la correspondencia de tasa, siendo $b_j = \sum_{n=0}^{Q'-1} (O_n \times M_{j,n}) \bmod 2$, $j = 0, 1, \dots, 31$, la segunda secuencia de bits codificada en 32 bits, O_n es un bit en la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits, $M_{j,n}$ es una secuencia básica de código de RM (32, O) y O' es el número de bits de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits.

5. El método según la reivindicación 4, caracterizado por cuanto que:

la detección de la Información de Control en Enlace Ascendente utilizando las dos partes de las secuencias de bits codificadas que corresponden a cada secuencia de bits de información de control candidata y que han sufrido una correspondencia de tasa comprende las etapas siguientes:

la concatenación de las dos partes de las secuencias de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits y utilizar la nueva secuencia de bits para detectar la Información de Control en Enlace Ascendente o

seleccionar alternativamente $4Q_m$ bits codificados en una de las dos partes de la secuencia de bits codificada que han sufrido una correspondencia de tasa y $4Q_m$ bits codificados en la otra parte de secuencias de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits y utilizar la nueva secuencia de bits para detectar la UCI o

seleccionar alternativamente Q_m bits codificados en una de las dos partes de las secuencias de bits codificadas que han sufrido una correspondencia de tasa y Q_m bits codificados en la otra parte de secuencias de bits codificadas que han sufrido una correspondencia de tasa; después de que se han seleccionado $4Q_m$ bits codificados, conmutar el orden de selección alternativa de las dos partes de las secuencias de bits codificadas que han sufrido una correspondencia de tasa, proseguir seleccionando los bits codificados alternativamente para formar una nueva secuencia de bits y utilizar la nueva secuencia de bits para detectar la Información de Control en Enlace Ascendente.

6. Un terminal que comprende:

un módulo de cálculo (701), configurado para calcular el número Q' de símbolos de modulación ocupados por la Información de Control en Enlace Ascendente, UCI a transmitir, y para obtener un orden de modulación Q_m correspondiente a la UCI a transmitir;

un primer módulo de división (702), configurado para dividir una secuencia de bits de información de la UCI a

transmitir en el módulo de cálculo en dos partes;

un primer módulo de codificación (703), configurado para utilizar un código de Reed Muller (RM) (32, O) para codificar cada parte de la secuencia de bits de información de la UCI a transmitir para obtener una secuencia de bits codificada en 32 bits respectivamente y realizar la correspondencia de tasa para cada secuencia de bits codificada en 32 bits para establecer una primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de la correspondencia de tasa y para establecer una segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lfloor Q/2 \rfloor \times Q_m$ bits por intermedio de la correspondencia de tasa, en donde Q_m es el orden de modulación correspondiente a la UCI a transmitir y $\lceil \cdot \rceil$ se refiere al redondeo al valor superior y

un módulo de transmisión (704), configurado para el mapeado de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa en un canal compartido de enlace ascendente físico, PUSCH, y para transmitir las dos partes de las secuencias de bits codificadas a una estación base;

en donde el primer módulo de codificación (703) comprende:

una primera unidad de codificación, configurada para utilizar un código de Reed Muller (RM) (32, O) para codificar cada parte de secuencia de bits de información de la UCI a transmitir, que está dividida por el primer módulo de división, para obtener una secuencia de bits codificada en 32 bits, respectivamente;

una primera unidad de obtención, configurada para obtener un bit O_n de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits obtenida por la primera unidad de codificación, una secuencia básica $M_{j,n}$ del código de RM (32, O) y O' siendo el número de bits de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits, estando dicho terminal caracterizado por cuanto que

una primera unidad de correspondencia de tasa, configurada para: seleccionar los primeros $\lceil Q/2 \rceil \times Q_m$ bits en la primera secuencia de bits codificada en 32 bits obtenida por la primera unidad de codificación si el valor de $\lceil Q/2 \rceil \times Q_m$ es menor que o igual a 32, o para realizar la correspondencia de tasa para la primera secuencia de bits codificada en 32 bits para establecer la secuencia para una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits según $q_i = b_{(i \bmod 32)}$, $i = 0, 1, \dots, (\lceil Q/2 \rceil \times Q_m - 1)$, si el valor de $\lceil Q/2 \rceil \times Q_m$ es mayor que 32, en donde q_i es una salida de secuencia de bits codificada después de que la primera secuencia de bits codificada en 32 bits se establezca a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa, siendo $b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2$, $j = 0, 1, \dots, 31$, la primera secuencia de bits codificada en 32 bits y O_n , $M_{j,n}$ y O' son parámetros obtenidos por la primera unidad de obtención;

una segunda unidad de obtención, configurada para obtener el bit O_n de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits obtenida por la primera unidad de codificación, una secuencia básica $M_{j,n}$ del código de RM (32, O) y siendo O' el número de bits de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits y

una segunda unidad de correspondencia de tasa, configurada para: seleccionar los primeros $\lfloor Q/2 \rfloor \times Q_m$ bits en la segunda secuencia de bits codificada en 32 bits obtenida por la primera unidad de codificación si el valor de $\lfloor Q/2 \rfloor \times Q_m$ es menor que o igual a 32, o realizar la correspondencia de tasa para la segunda secuencia de bits codificada en 32 bits para establecer la secuencia a una secuencia de bits codificada en $\lfloor Q/2 \rfloor \times Q_m$ bits según $q_i = b_{(i \bmod 32)}$, $i = 0, 1, \dots, (\lfloor Q/2 \rfloor \times Q_m - 1)$, si el valor de $\lfloor Q/2 \rfloor \times Q_m$ es mayor que 32, en donde q_i es una salida de secuencia de bits codificada después de que la segunda secuencia de bits codificada en 32 bits se establezca a una secuencia de bits codificada en $\lfloor Q/2 \rfloor \times Q_m$ bits por intermedio de la correspondencia de tasa, siendo $b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2$, $j = 0, 1, \dots, 31$, la segunda secuencia de bits codificada en 32 bits y O_n , $M_{j,n}$ y O' son parámetros obtenidos por la segunda unidad de obtención.

7. El terminal según la reivindicación 6, caracterizado por cuanto que

el módulo de transmisión (704) comprende al menos una de las unidades de transmisión siguientes:

5 una primera unidad de transmisión, configurada para la concatenación de las dos partes de secuencias de bits codificadas que han sufrido la correspondencia de tasa para formar una nueva secuencia de bits, para el mapeado de la nueva secuencia de bits en el canal PUSCH y para transmitir la nueva secuencia de bits a la estación base;

10 una segunda unidad de transmisión, configurada para seleccionar alternativamente $4Q_m$ bits codificados en una de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa y $4Q_m$ bits codificados en la otra parte de secuencias de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits, para el mapeado de la nueva secuencia de bits en el canal PUSCH y para transmitir la nueva secuencia de bits a la estación base y

15 una tercera unidad de transmisión, configurada para seleccionar alternativamente Q_m bits codificados en una de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa y Q_m bits codificados en la otra parte de secuencias de bits codificadas que han sufrido una correspondencia de tasa y después de que se seleccionen los $4Q_m$ bits codificados, conmutar el orden de selección alternativa de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa, prosiguiendo la selección alternativa de los bits codificados para formar una nueva secuencia de bits, para el mapeado de la nueva secuencia de bits en el canal PUSCH y para su transmisión a la estación base.

8. Una estación base, que comprende:

25 un módulo de recepción (801), configurado para recibir Información de Control en Enlace Ascendente enviada por un terminal, para calcular el número Q' de símbolos de modulación ocupados por la Información de Control en Enlace Ascendente y para obtener el orden de modulación Q_m correspondiente a la Información de Control en Enlace Ascendente;

30 un módulo de determinación (802), configurado para determinar secuencias de bits de información de control candidatas según el número de bits de la Información de Control en Enlace Ascendente recibida por el módulo de recepción;

35 un segundo módulo de división (803), configurado para dividir cada secuencia de bits de información de control candidata determinada por el módulo de determinación en dos partes,

40 un segundo módulo de codificación (804), configurado para utilizar un código de Reed Muller (RM) (32, O) para codificar cada parte de cada secuencia de bit de información de control candidata para obtener una secuencia de bits codificada en 32 bits respectivamente y para realizar una correspondencia de tasa para cada secuencia de bits codificada en 32 bits para establecer una primera secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits por intermedio de una correspondencia de tasa y para establecer una segunda secuencia de bits codificada en 32 bits a una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits por intermedio de una correspondencia de tasa, en donde Q_m es el orden de modulación correspondiente a la Información de Control en Enlace Ascendente y $\lceil \cdot \rceil$ se refiere al redondeo al valor superior y

45 un módulo de detección (805), configurado para detectar la Información de Control en Enlace Ascendente utilizando las dos partes de secuencias de bits codificadas que corresponden a cada secuencia de bits de información de control candidata y que han sufrido una correspondencia de tasa;

en donde el segundo módulo de codificación (804) comprende:

50 una segunda unidad de codificación, configurada para utilizar un código de Reed Muller (RM) (32, O) para codificar cada parte de cada secuencia de bits de información de control candidata para obtener una secuencia de bits codificada en 32 bits respectivamente;

55 una tercera unidad de obtención, configurada para obtener un bit O_n de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits obtenida por la segunda unidad de codificación, una secuencia básica $M_{j,n}$ del código de RM (32, O) y O' siendo el número de bits de la secuencia de bits de información correspondiente a la primera secuencia de bits codificada en 32 bits;

60 estando dicha estación base caracterizada por cuanto que

una tercera unidad de correspondencia de tasa, configurada para: seleccionar los primeros $\lceil Q/2 \rceil \times Q_m$ bits en la

primera secuencia de bits codificada en 32 bit si el valor de $\lceil Q/2 \rceil \times Q_m$ es menor que o igual a 32, o para realizar una correspondencia de tasa para la primera secuencia de bits codificada en 32 bits para establecer la secuencia a una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits según $q_i = b_{(i \bmod 32)}$, $i = 0, 1, \dots, (\lceil Q/2 \rceil \times Q_m - 1)$, si el valor de $\lceil Q/2 \rceil \times Q_m$ es mayor que 32, en donde q_i es una salida de secuencia de bits codificada después de que la primera

5 secuencia de bits codificada en 32 bits se establezca para una secuencia de bits codificada en $\lceil Q/2 \rceil \times Q_m$ bits

mediante una correspondencia de tasa, siendo $b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2$, $j = 0, 1, \dots, 31$, la primera secuencia de bits codificada en 32 bits y O_n , $M_{j,n}$ y O' son parámetros obtenidos por la tercera unidad de obtención;

10 una cuarta unidad de obtención, configurada para obtener un bit O_n de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits obtenida por la segunda unidad de codificación, una secuencia básica $M_{j,n}$ del código de RM (32, O) y O' siendo el número de bits de la secuencia de bits de información correspondiente a la segunda secuencia de bits codificada en 32 bits y

15 una cuarta unidad de correspondencia de tasa, configurada para: seleccionar los primeros $(Q - \lceil Q/2 \rceil) \times Q_m$ bits en la segunda secuencia de bits codificada en 32 bits si el valor de $(Q - \lceil Q/2 \rceil) \times Q_m$ es menor que o igual a 32, o para realizar una correspondencia de tasa para la segunda secuencia de bits codificada en 32 bits para establecer la secuencia a una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits según $q_i = b_{(i \bmod 32)}$, $i = 0, 1, \dots, ((Q - \lceil Q/2 \rceil) \times Q_m - 1)$, si el valor de $(Q - \lceil Q/2 \rceil) \times Q_m$ es mayor que 32, en donde q_i es una salida de secuencia de bits codificada después de que la segunda secuencia de bits codificada en 32 bits se establezca

20 para una secuencia de bits codificada en $(Q - \lceil Q/2 \rceil) \times Q_m$ bits por intermedio de una correspondencia de tasa, siendo

$b_j = \sum_{n=0}^{O'-1} (O_n \times M_{j,n}) \bmod 2$, $j = 0, 1, \dots, 31$, la segunda secuencia de bits codificada en 32 bits y O_n , $M_{j,n}$ y O' son parámetros obtenidos por la cuarta unidad de obtención.

25 9. La estación base según la reivindicación 8, caracterizada por cuanto que

el módulo de detección (805) comprende al menos una de las unidades de detección siguientes:

30 una primera unidad de detección, configurada para la concatenación de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits y para utilizar la nueva secuencia de bits para detectar la Información de Control en Enlace Ascendente;

35 una segunda unidad de detección, configurada para seleccionar alternativamente $4Q_m$ bits codificados en una de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa y $4Q_m$ bits codificados en la otra parte de secuencias de bits codificadas que han sufrido una correspondencia de tasa para formar una nueva secuencia de bits y para utilizar la nueva secuencia de bits para detectar la Información de Control en Enlace Ascendente y

40 una tercera unidad de detección, configurada para seleccionar alternativamente Q_m bits codificados en una de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa y Q_m bits codificados en la otra parte de secuencias de bits codificadas que han sufrido una correspondencia de tasa y, después de que se seleccionen $4Q_m$ bits codificados, conmutar el orden de selección alternativa de las dos partes de secuencias de bits codificadas que han sufrido una correspondencia de tasa, para proseguir la selección alternativa de los bits codificados para formar una nueva secuencia de bits y para utilizar la nueva secuencia de bits para detectar la Información de Control en Enlace Ascendente.

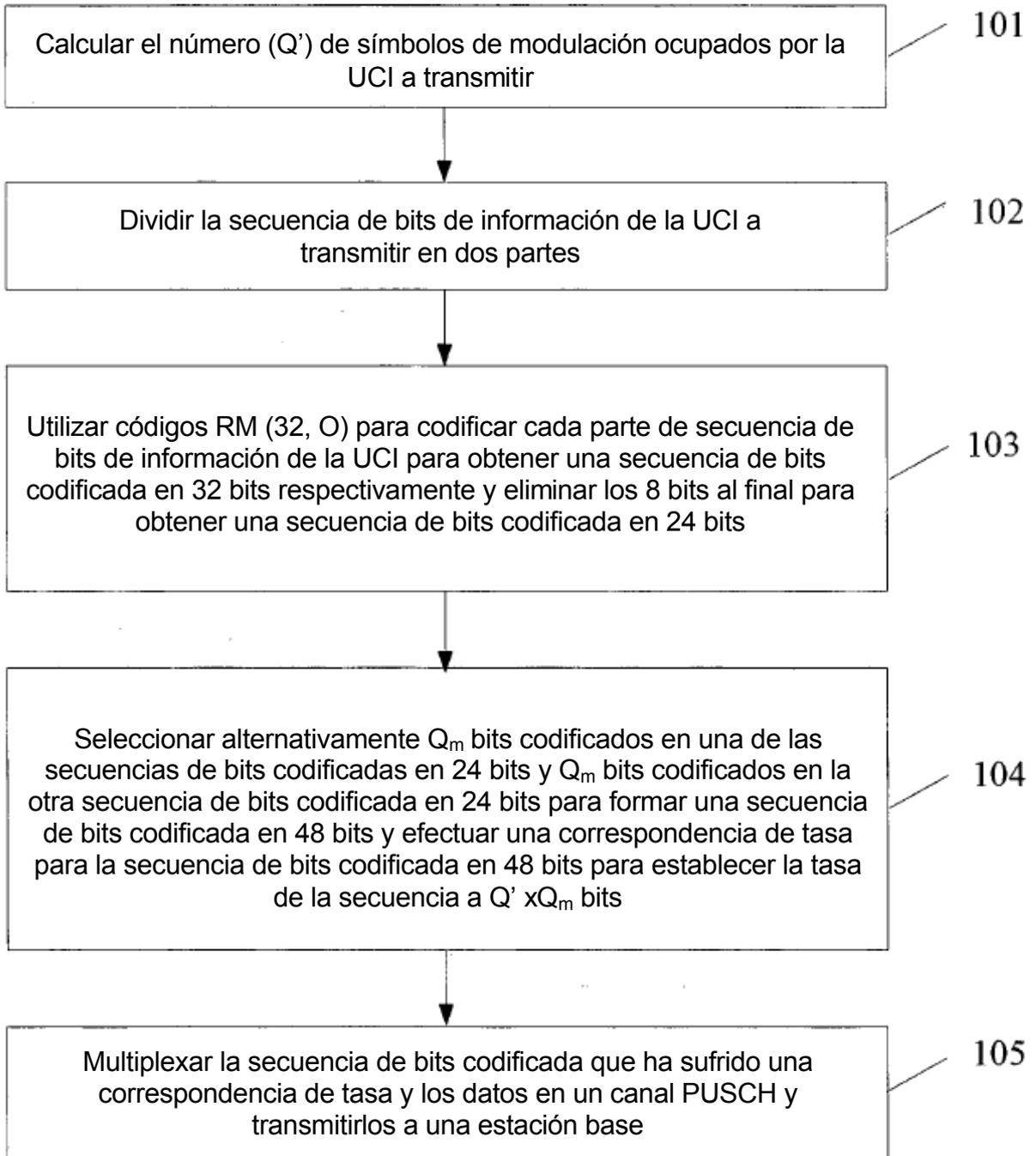


FIG. 1

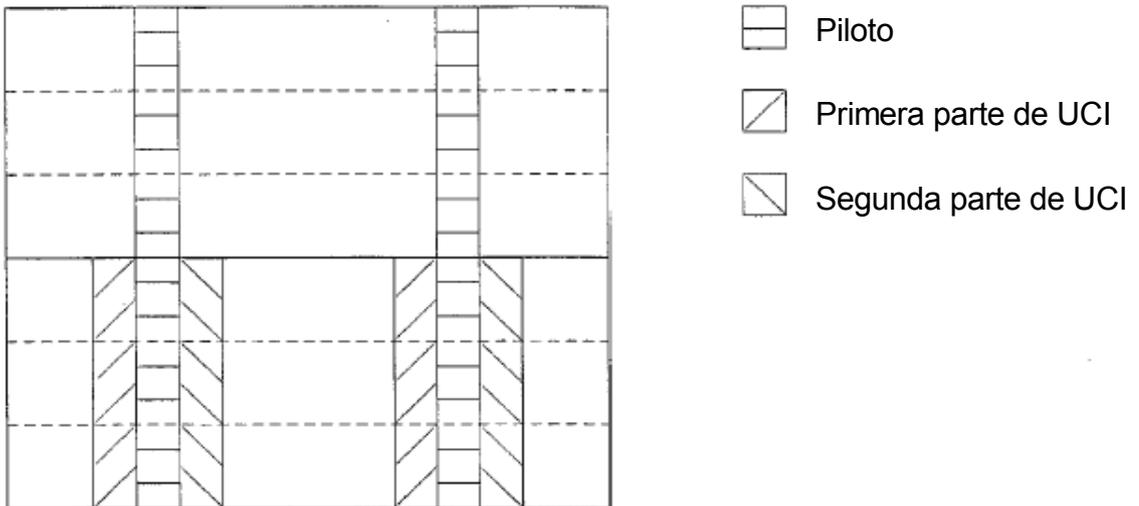


FIG. 2

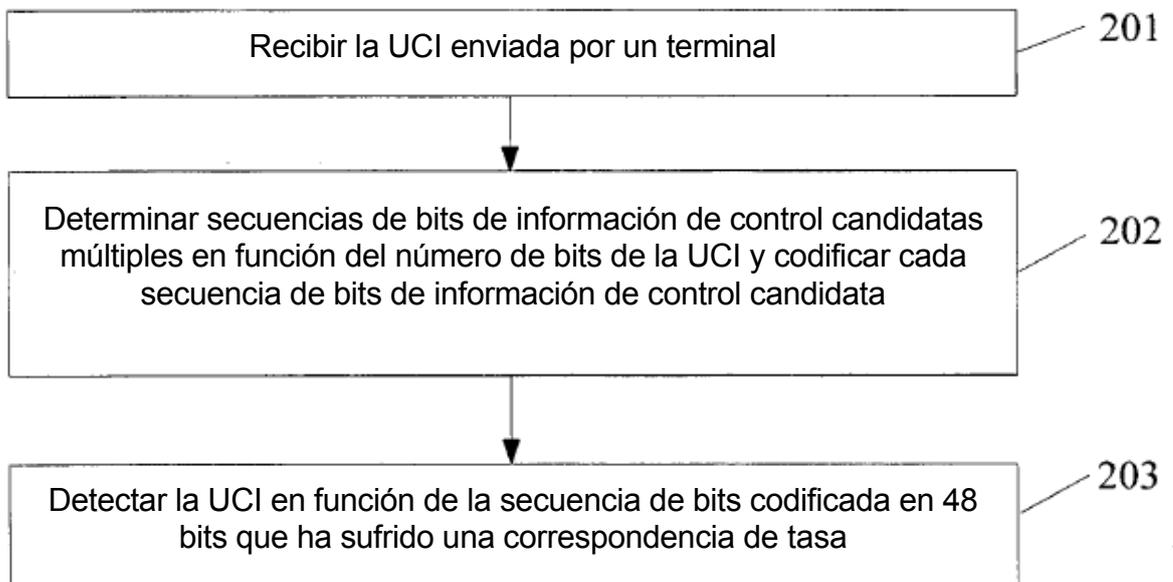


FIG. 3

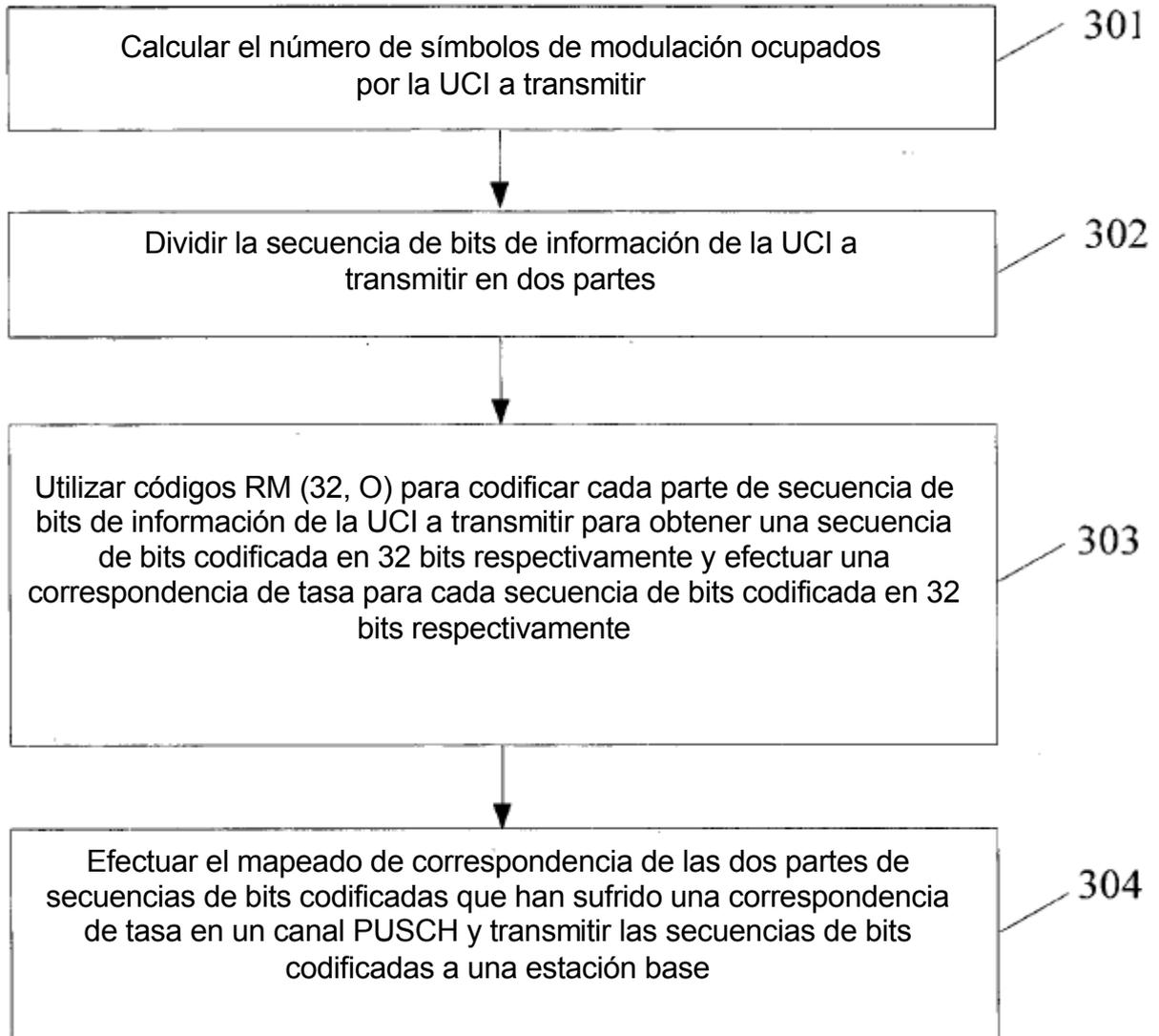


FIG. 4

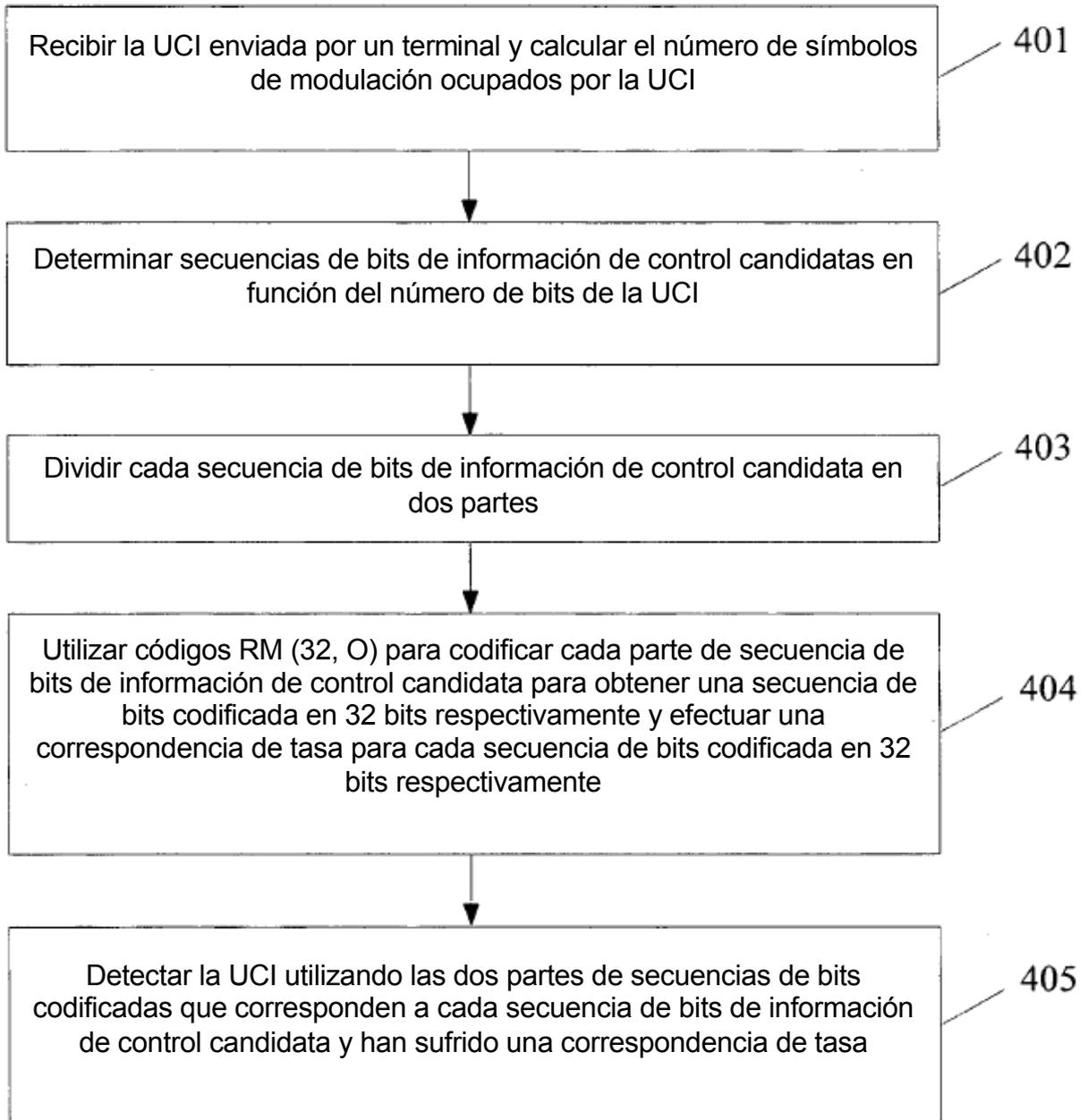


FIG. 5

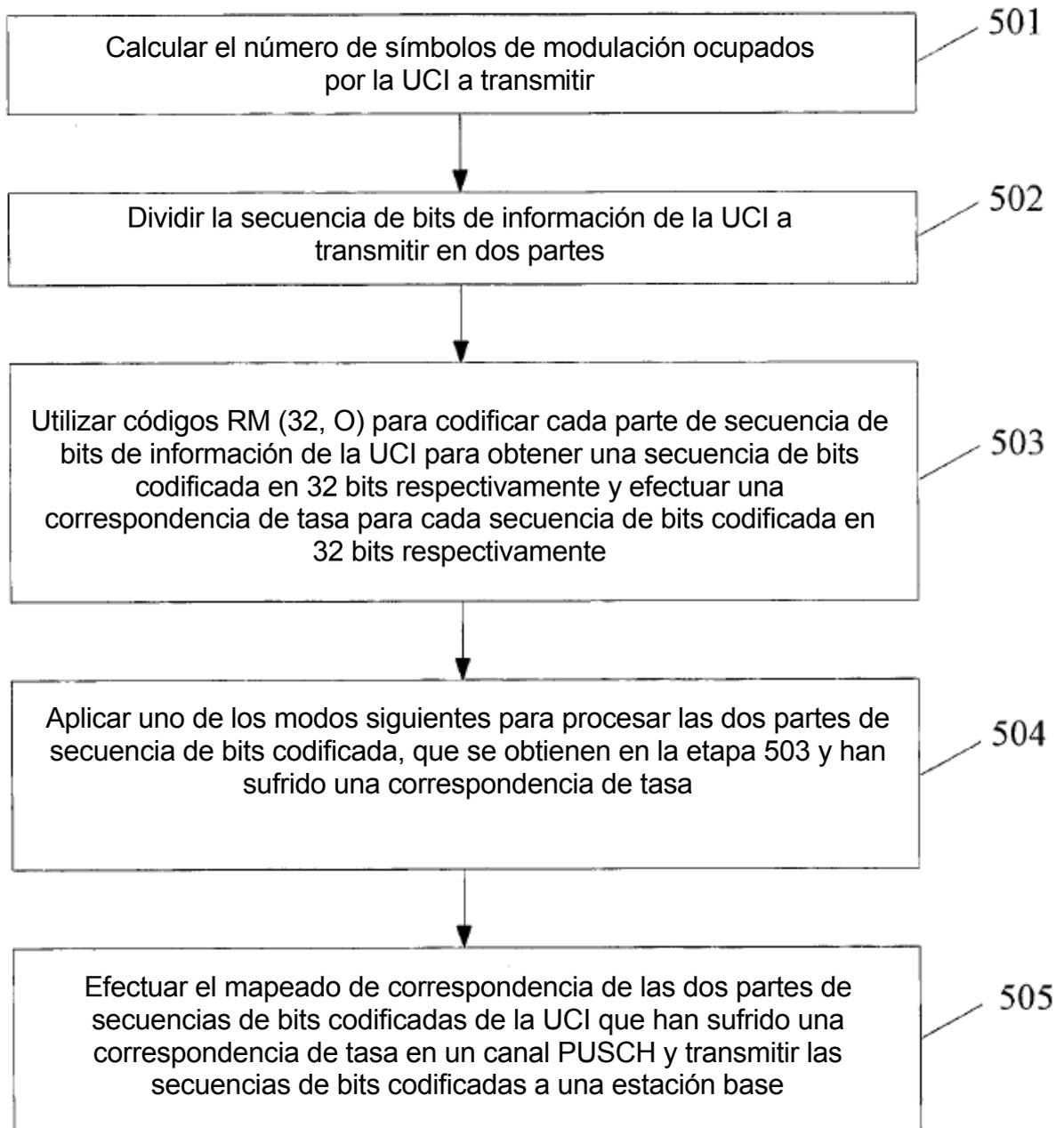
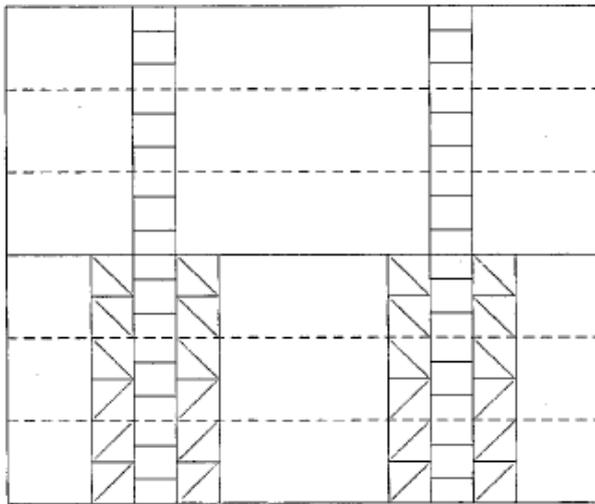
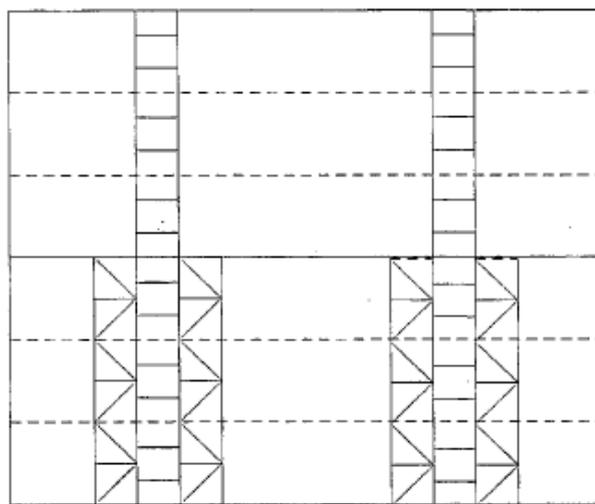


FIG. 6



-  Piloto
-  Primera parte de UCI
-  Segunda parte de UCI

FIG. 7



-  Piloto
-  Primera parte de UCI
-  Segunda parte de UCI

FIG. 8

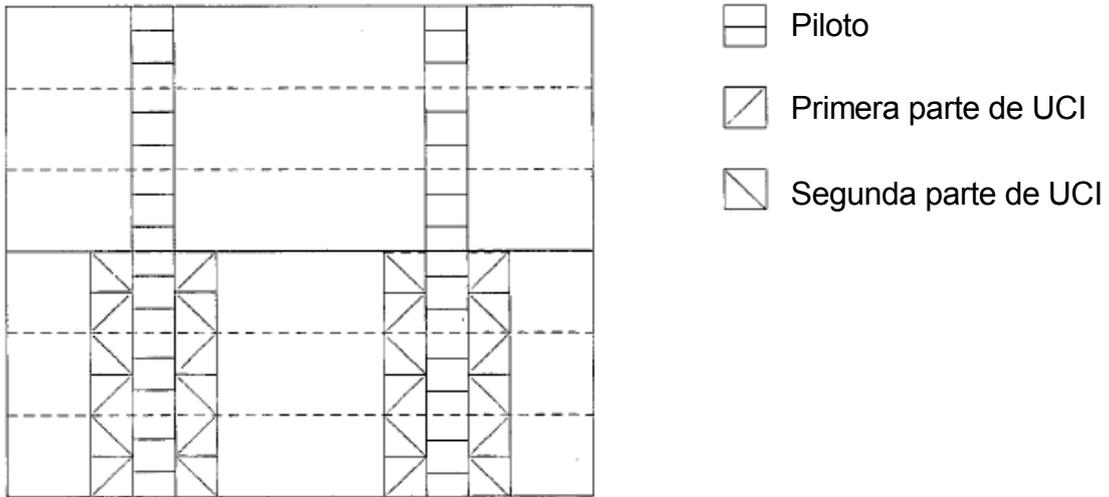


FIG. 9

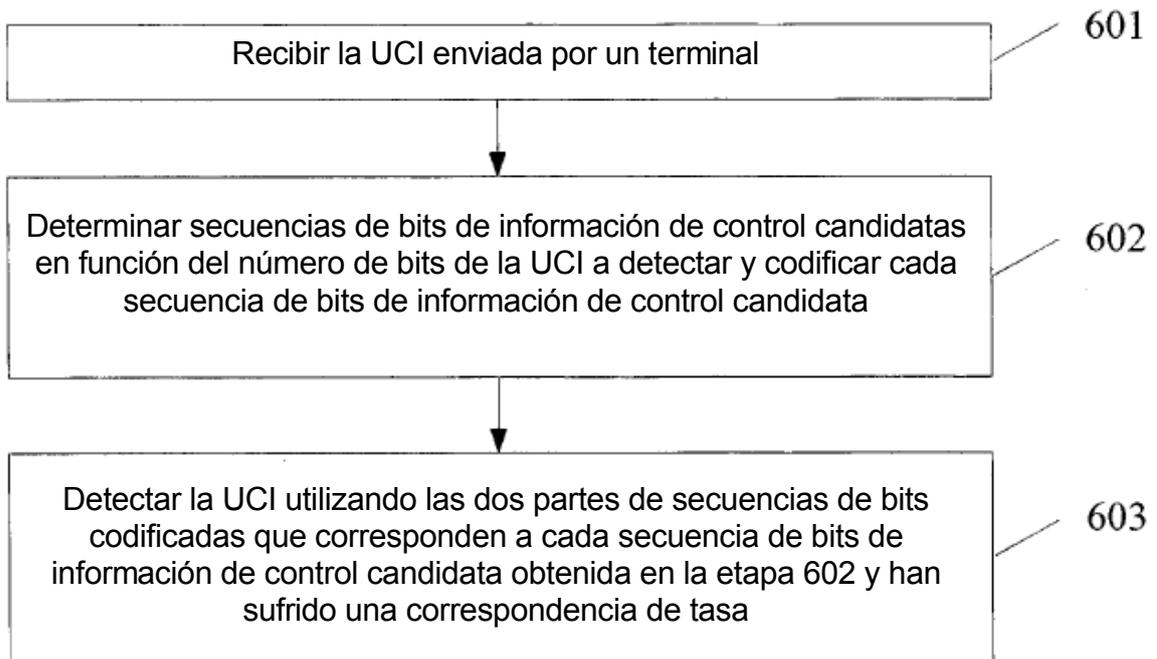


FIG. 10

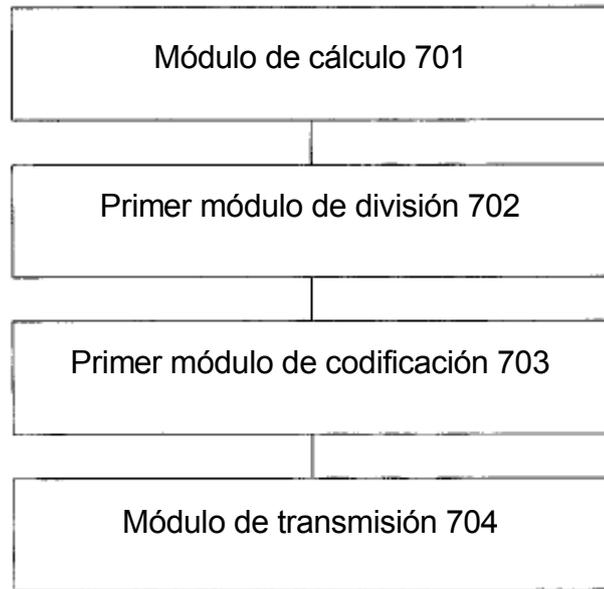


FIG. 11

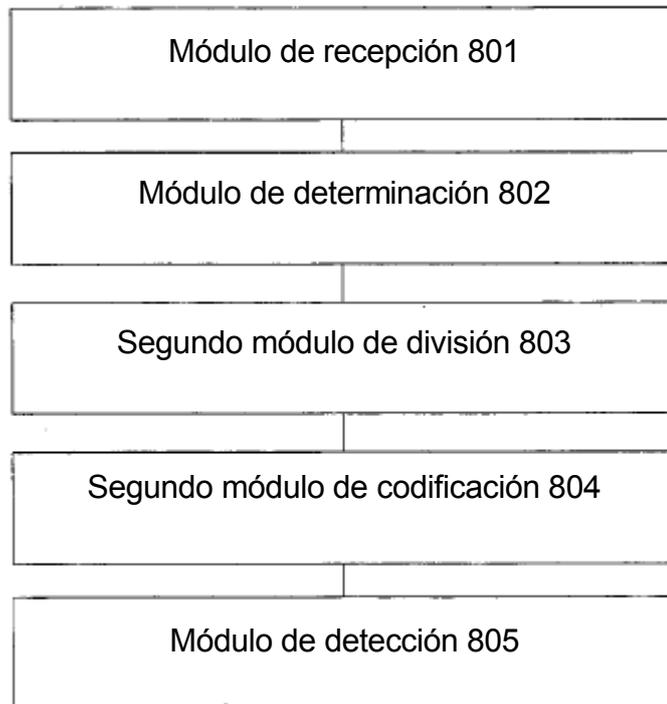


FIG. 12

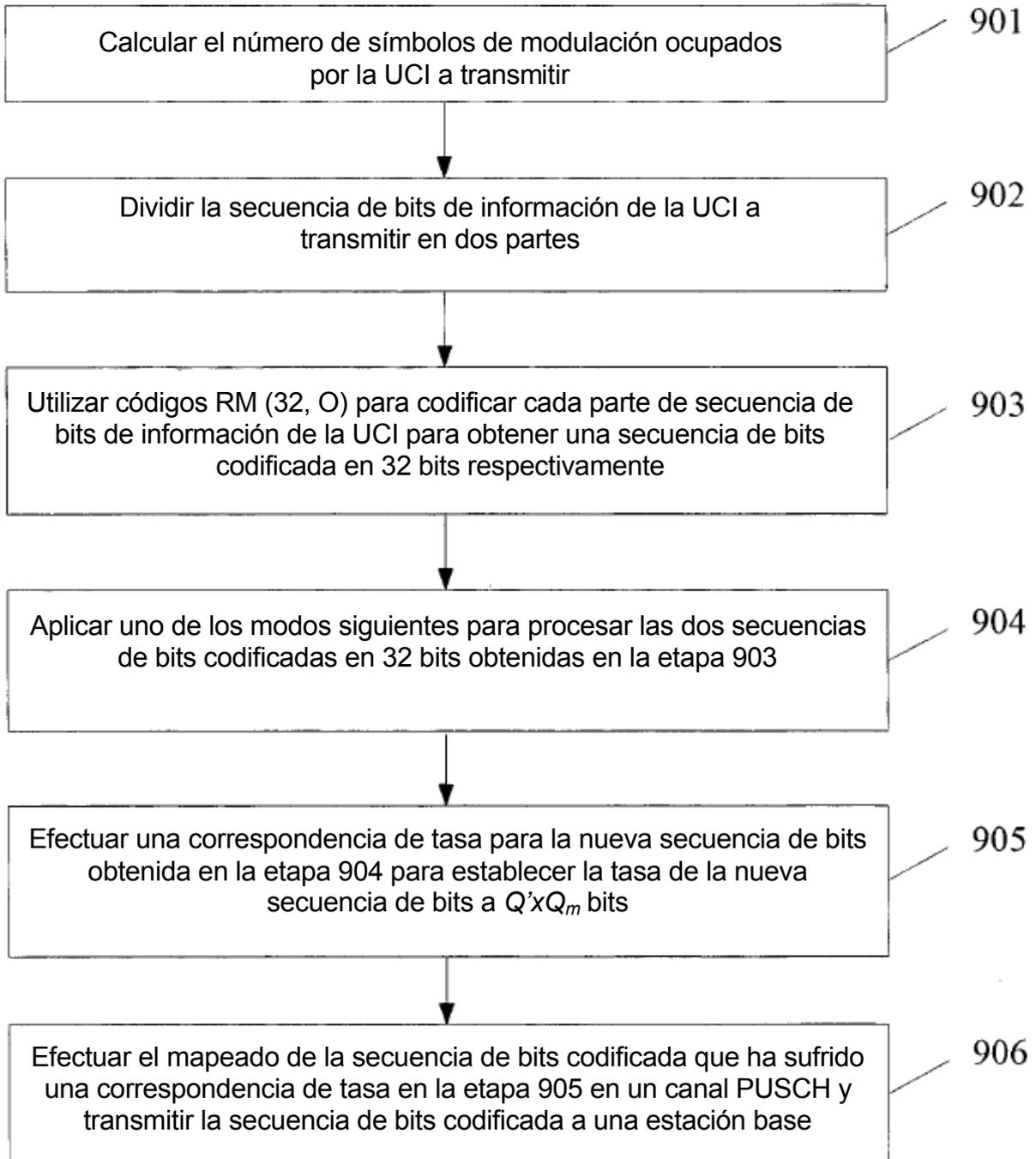


FIG. 13

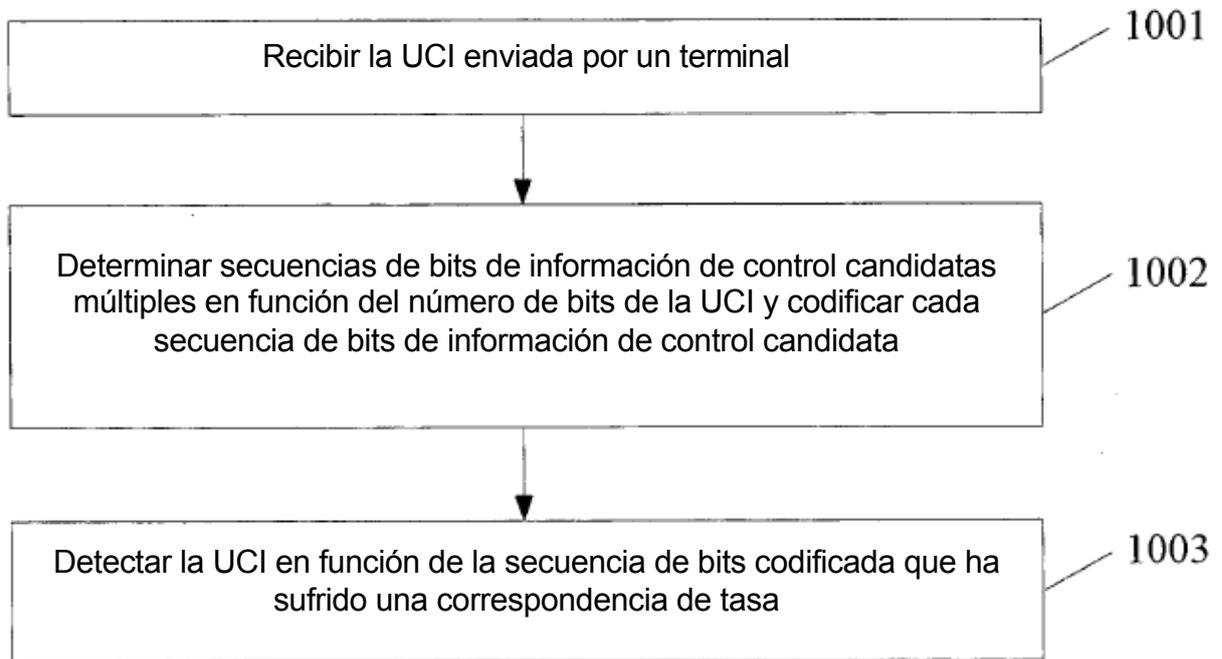


FIG. 14