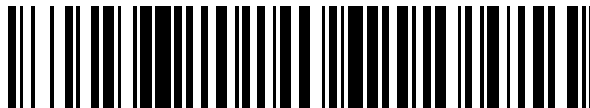


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 519 566**

51 Int. Cl.:

H03F 3/04 (2006.01)

H03F 1/30 (2006.01)

H03F 3/189 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **30.07.2010 E 10740813 (0)**

97 Fecha y número de publicación de la concesión europea: **27.08.2014 EP 2460268**

54 Título: **Monitor de corriente de polarización y mecanismo de control para amplificadores**

30 Prioridad:

30.07.2009 US 230089 P

11.02.2010 US 704432

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

07.11.2014

73 Titular/es:

QUALCOMM INCORPORATED (100.0%)
Attn: International IP Administration 5775
Morehouse Drive
San Diego, CA 92121, US

72 Inventor/es:

MARRA, THOMAS D.;
HADJICHRISTOS, ARISTOTELE y
PLETCHER, NATHAN M.

74 Agente/Representante:

CARPINTERO LÓPEZ, Mario

ES 2 519 566 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Monitor de corriente de polarización y mecanismo de control para amplificadores

I. Reivindicación de Prioridad con arreglo al Tit. 35 Sección 119 del Código de EE.UU.

5 La presente Solicitud de Patente reivindica la Prioridad de la Solicitud Provisional estadounidense con el No. de Serie 61/230,089, con el título "MONITOR DE CORRIENTE DE POLARIZACIÓN PARA AMPLIFICADORES DE POTENCIA Y MECANISMO DE CONTROL" ["POWER AMPLIFIER BIAS CURRENT MONITOR AND CONTROL MECHANISM"], depositada el 30 de julio de 2009, transferida al cesionario de la presente.

Antecedentes

I. Campo

10 La presente divulgación se refiere, en general, al campo de la electrónica y, más concretamente, a circuitos de polarización para amplificadores.

II. Antecedentes

15 Los amplificadores son generalmente utilizados en diversos dispositivos electrónicos para proporcionar una amplificación de la señal. Diferentes tipos de amplificadores se encuentran disponibles para diferentes usos. Por ejemplo, un dispositivo de comunicación inalámbrica, por ejemplo un teléfono celular, puede incluir un transmisor y un receptor para UNA comunicación bidireccional. El transmisor puede incluir un amplificador excitador (DA) y un amplificador de potencia (PA), el receptor puede incluir un amplificador de ruido bajo (LNA), y el transmisor y el receptor pueden incluir amplificadores de ganancia variable (VGAs).

20 Un amplificador puede ser diseñado para operar con una corriente de polarización de blanco, la cual puede ser seleccionada en base al rendimiento deseado del amplificador. La corriente de polarización de blanco puede ser obtenida mediante la aplicación de una tensión de polarización apropiada al amplificador. La tensión de polarización puede ser fijada y puede entonces provocar una corriente de polarización que puede variar con la duración del amplificador, la temperatura y otros fenómenos. La corriente de polarización puede así desviarse de la corriente de polarización de blanco, y la desviación puede incidir negativamente en el rendimiento del amplificador. Por ejemplo, una corriente de polarización más alta o más baja puede provocar que la potencia de salida del amplificador se desplace, lo que podría no ser deseable.

Sumario

30 De acuerdo con la presente invención se proporciona un procedimiento y un aparato para un monitor de corriente de polarización y un mecanismo de control para amplificadores según se define en las reivindicaciones independientes. Formas de realización preferentes se describen en las reivindicaciones dependientes.

Breve descripción de los dibujos

La FIG. 1 muestra un diagrama de bloques de un dispositivo de comunicación inalámbrica.

La FIG. 2 muestra un diseño ejemplar de un ajuste de polarización para un amplificador de potencia utilizando un espejo de corriente.

35 La FIG. 3 muestra un diseño ejemplar de un ajuste de polarización en base a una tensión en los bornes de un inductor de un amplificador de potencia.

La FIG. 4 muestra un diseño ejemplar de un ajuste de polarización en base a una tensión de puerta a fuente de un transistor de un amplificador de potencia.

40 La FIG. 5 muestra un diseño ejemplar de un ajuste de polarización con un bucle de circuito cerrado de retroalimentación.

La FIG. 6 muestra un diseño ejemplar de ajuste de la polarización con un circuito cerrado de realimentación.

Las FIGS. 7 y 8 muestran dos diseños ejemplares de un ajuste de polarización que utiliza un suministro de potencia en modo conmutado para aislar una tensión de suministro.

45 La FIG. 9 muestra una familia de curvas para una corriente de drenaje con respecto a una tensión de drenaje a fuente.

La FIG. 10 muestra un diseño ejemplar de un proceso para ajustar una corriente de polarización.

Descripción detallada

La descripción detallada expuesta en las líneas que siguen está concebida como una descripción de diseños ejemplares de la presente divulgación y no pretende representar los únicos diseños en los cuales la divulgación pueda llevarse a la práctica. El término "ejemplar" se utiliza en la presente memoria para significar "que sirve como ejemplo, caso o ilustración". Cualquier diseño descrito en la presente memoria como "ejemplar" no debe necesariamente interpretarse como preferente o ventajoso respecto de otros diseños. La descripción detallada incluye detalles específicos con la finalidad de proporcionar una comprensión cabal de los diseños ejemplares de la presente divulgación. Debe resultar evidente para los expertos en la materia que los diseños ejemplares descritos en la presente memoria pueden ser llevados a la práctica sin estos detalles específicos. En algunos casos, estructuras y dispositivos sobradamente conocidas se muestran en forma de diagramas de bloques con el fin de evitar oscurecer la novedad de los diseños ejemplares presentados en esta memoria.

Técnicas de verificación y control de la corriente de polarización de amplificadores se describen en la presente memoria. Las técnicas pueden ser utilizadas respecto de diversos dispositivos electrónicos, por ejemplo dispositivos de comunicación inalámbrica, teléfonos celulares, asistentes personales digitales (PDAs), dispositivos de mano, módems inalámbricos ordenadores portátiles, teléfonos inalámbricos, dispositivos Bluetooth, dispositivos electrónicos de usuario, etc. En aras de la claridad, en las líneas que siguen se describe el uso de las técnicas de un dispositivo de comunicación inalámbrica.

La **FIG. 1** muestra un diagrama de bloques de un diseño ejemplar de un dispositivo 100 de comunicación inalámbrica. En este diseño ejemplar, el dispositivo 100 inalámbrico incluye un procesador 110 de datos y un transceptor 120. El transceptor 120 incluye un transmisor 130 y un receptor 150 que soportan una comunicación inalámbrica bidireccional. En general, el dispositivo 100 inalámbrico puede incluir un número indeterminado de transmisores y un número indeterminado de receptores para un número indeterminado de sistemas de comunicación y un número indeterminado de bandas de frecuencia.

En la trayectoria de transmisión, el procesador 110 de datos procesa los datos dispuestos para ser transmitidos y proporciona una señal de salida analógica a un transmisor 130. Dentro del transmisor 130, la señal de salida analógica es amplificada por un amplificador (Amp) 132, filtrada por un filtro 134 pasabajo para eliminar imágenes provocadas por la conversión digital - analógica, amplificada por un VGA 136, y elevada desde la banda de base a la radiofrecuencia (RF) por un mezclador 138. La señal elevada es filtrada por un filtrador 140, a su vez ampliada por un amplificador excitador (DA) 142 y un amplificador de potencia (PA) 144, encaminado a través de unos conmutadores / duplexores 146, y transmitida por medio de una antena 148.

En la trayectoria de recepción, la antena 148 recibe las señales procedentes de las estaciones de base y / o de otras estaciones del transmisor y proporciona una señal recibida, la cual es encaminada a través de los conmutadores / duplexores 146 y suministrada al receptor 150. Dentro del receptor 150, la señal recibida es amplificada por un LNA 152, filtrada por un filtro 160 paso banda y amplificada por un amplificador 162 para obtener una señal de entrada analógica, la cual es suministrada al procesador 110 de datos.

La FIG. 1 muestra un transmisor 130 y un receptor 150 que implementan una arquitectura de complejidad directa, cuya frecuencia convierte una señal entre RF y banda base en una etapa. El transmisor 130 y / o el receptor 150 pueden también implementar una arquitectura superheterodina, frecuencia que convierte una señal entre RF y banda base en múltiples etapas. Un generador 170 de oscilador local (LO) genera y proporciona unas señales LO de transmisión y recepción a los mezcladores 138 y 156, respectivamente. Un lazo de sincronización de fase (PLL) 172 recibe las informaciones de control procedentes del procesador 110 de datos y proporciona unas señales de control al generador 170 LO para generar las señales LO de transmisión y recepción en las frecuencias adecuadas.

La FIG. 1 muestra un diseño de transceptor ejemplar. En general, el acondicionamiento de las señales del transmisor 130 y del receptor 150 puede llevarse a cabo en una o más etapas del amplificador, filtro, mezclador, etc. Estos circuitos pueden estar dispuestos de modo diferente respecto de la configuración mostrada en la FIG. 1. Así mismo, otros circuitos no mostrados en la FIG. 1 pueden también ser utilizados para acondicionar las señales del transmisor y el receptor. Algunos circuitos de la FIG. 1 pueden también ser omitidos. Toda o una porción del transceptor 120 puede ser implementada sobre una o más circuitos analógicos integrados, ICs, de RF (RFICs), ICs de señal mixta, etc. Por ejemplo, el amplificador 132 a través del amplificador 144 de potencia del transmisor 130 puede ser implementado en un RFIC. El amplificador 142 de excitación y el amplificador 144 de potencia pueden también ser implantados en otro IC exterior respecto del RFIC.

El procesador 110 de datos puede llevar a cabo diversas funciones para el dispositivo 100 inalámbrico, por ejemplo, el procesamiento para los datos transmitidos y recibidos. Una memoria 112 puede almacenar unos códigos y datos de programa con destino al procesador 110 de datos. El procesador 110 de datos puede ser implementado en uno o más circuitos integrados específicos de la aplicación (ASICs) y / u otros ICs.

Las técnicas de vigilancia y control de la corriente de polarización descritas en la presente memoria pueden ser utilizada en distintos tipos de amplificadores, por ejemplo los amplificadores mostrados en la FIG. 1. En aras de la claridad, buena parte de la descripción que sigue ampara la monitorización y control de la corriente de polarización

de un amplificador de potencia, por ejemplo, el amplificador 144 de potencia de la FIG. 1. Las técnicas pueden medir la corriente de polarización del amplificador de potencia y pueden ajustar la corriente de polarización para compensar los cambios de polarización debidos al envejecimiento, y variaciones en el proceso de los ICs, a la tensión de suministro de energía, a la temperatura, y / u otros fenómenos.

5 La FIG. 2 muestra un diagrama esquemático de un diseño ejemplar de un ajuste de polarización que utiliza un espejo de corriente. En el diseño ejemplar mostrado en la FIG. 2, un amplificador 210 de potencia es implantado con un transistor 212 de semiconductor - metal - óxido de canal n (NMOS) acoplado a un inductor 214. El transistor 212 de NMOS que presenta una puerta que recibe una señal de RF de entrada (RFin) su fuente acoplada a una puesta a tierra del circuito, y su drenaje que proporciona una señal RF de salida (RFout). El inductor 214 presenta un extremo acoplado a un suministro de energía superior, Vdd, y el otro extremo acoplado al drenaje del transistor 212 de NMOS. Un resistor 216 presenta un extremo acoplado a la puerta del transistor 212 NMOS y recibiendo el otro extremo una extensión de polarización, Vbias, procedente de un circuito 220 de polarización.

15 El transistor 212 NMOS proporciona un amplificador de señal con destino a la señal RFin. El inductor 214 actúa como carga pasiva para el transistor 212 NMOS. El inductor 214 actúa también como bobina de protección contra hiperfrecuencias que reduce el ruido de acoplamiento desde el suministro Vdd hasta la señal RFout. El inductor 214 puede también ser parte de un circuito de adaptación de salida para el amplificador 210 de potencia. El resistor 216 actúa como una bobina de protección contra hiperfrecuencias que puede distribuir la tensión Vbias hacia el transistor 212 NMOS proporcionando al tiempo una trayectoria de alta impedancia hacia la señal RFin.

20 Dentro del circuito 220 de polarización, un transistor 222 NMOS presenta su fuente acoplada a una puesta a tierra del circuito y su puerta acoplada al resistor 216. Una fuente 230 de corriente presenta un extremo acoplado al drenaje del transistor 222 NMOS y el otro extremo acoplado al Vdd. La fuente 230 de corriente puede ser una fuente de corriente de fuente programable que pueda proporcionar una corriente variable, Ics. Un transistor 224 NMOS presenta su fuente acoplada a la puerta del transistor 222 NMOS, su puerta acoplada al drenaje del transistor 222 NMOS y su drenaje acoplado al Vdd. Un resistor 226 está acoplado entre la puerta del transistor 222 NMOS y una puesta a tierra del circuito.

25 El amplificador 210 de potencia presenta una corriente de polarización de Ibias, la cual fluye a través del inductor 214 y del transistor 212 NMOS. La corriente Ibias puede ser seleccionada para proporcionar el rendimiento deseado para el amplificador 210 de potencia. La corriente Ibias depende de la tensión Vbias suministrada a la puerta del transistor 212 NMOS. La corriente Ibias deseada / de blanco puede ser obtenida regulando la tensión Vbias en un valor apropiado. Sin embargo, pueden ser necesarias tensiones Vbias diferentes para obtener la corriente Ibias de blanco debido a diversos factores, por ejemplo el envejecimiento del transistor 212 NMOS, la temperatura, la tensión del suministro de potencia y las variaciones del proceso del IC, etc.

30 El circuito 220 de polarización y el amplificador 210 de potencia están acoplados como un espejo de corriente. La misma tensión Vbias es aplicada a las puertas de ambos transistores 212 y 222 NMOS. La corriente Ibias a través del transistor 212 NMOS está así relacionada con la corriente Ics a través del transistor 222 NMOS y puede ser expresada como:

$$I_{bias} = K * I_{cs}, \quad E_c (1)$$

35 en la que K es la relación del tamaño del transistor 212 NMOS con el tamaño del transistor 222 NMOS. K puede ser mayor que uno para que una sola fracción de la corriente Ibias sea utilizada en el circuito 220 de polarización, lo que puede entonces reducir el consumo de energía.

40 El diseño ejemplar mostrado en la FIG. 2 se basa en la adaptación entre el transistor 212 NMOS en el amplificador 210 de potencia y el transistor 222 NMOS en el circuito 220 de polarización para obtener la relación entre Ibias e Ics mostrada en la ecuación (1). Para obtener la corriente Ibias de blanco, una correspondiente corriente Ics de blanco puede ser computada como $I_{cs} = I_{bias} / K$. La fuente 230 de corriente puede entonces ser ajustada para obtener la corriente Ics de blanco.

45 Aunque no se muestra en la FIG. 2, la corriente Ics puede ser también medida, y la fuente 230 de corriente puede ser controlada para obtener la corriente Ics de blanco. Esto puede asegurar que la corriente Ibias de blanco sea suministrada al amplificador 210 de potencia. Dado que la corriente Ibias es una versión a escala de la corriente Ics, la corriente Ibias puede ser eficazmente medida por medio del espejo de corriente. Esto evitaría la necesidad de añadir un resistor en serie con el inductor 214 para medir la corriente Ibias, lo que, a su vez, evitaría una caída de tensión entre el Vdd y el transistor 212 NMOS.

50 En un diseño ejemplar, el ajuste de polarización puede llevarse a cabo en base a una tabla de consulta de la tensión Vbias con respecto a la corriente Ics medida. La tabla de consulta puede ser determinada caracterizando el amplificador 210 de potencia por medio de una simulación informática, mediciones empíricas, etc. La corriente Ics medida puede ser suministrada a la tabla de consulta, la cual puede entonces suministrar la tensión Vbias con destino al transistor 212 NMOS. En otro diseño ejemplar, el ajuste de polarización puede llevarse a cabo de manera iterativa. Para cada iteración, la corriente Ics medida puede ser comparada con la corriente Ics de blanco. Si la

corriente Ics medida no esté dentro de un intervalo aceptable de la corriente Ics de blanco, entonces la tensión Vbias puede ser ajustada de forma que la corriente Ics medida se desplace más próxima a la corriente Ics de blanco. El ajuste de polarización puede terminar cuando la corriente Ics medida está dentro de un intervalo aceptable de la corriente Ics de blanco.

5 La **FIG. 3** muestra un diagrama esquemático de un diseño ejemplar de un ajuste de polarización mediante la medición de una tensión en los bornes del inductor 214. En el diseño ejemplar mostrado en la FIG. 3, el circuito 240 de ajuste de polarización incluye un amplificador operativo (op-amp) 252, un convertidor analógico digital (ADC) 258, un procesador 260 y un circuito 270 de polarización. El op-amp 252 presenta sus dos entradas acopladas a los dos extremos del inductor 214 y su salida acoplada al ADC 258. El procesador 260 recibe la salida digital desde el ADC 10 258 y controla el circuito 270 de polarización para generar una tensión de polarización deseada, Vbias, la cual es suministrada al resistor 216. El procesador 260 puede ser implementado por el procesador 110 en la FIG. 1. El circuito 270 de polarización puede ser implementado con el circuito 220 de polarización de la FIG. 2, y la fuente 230 de corriente puede ser controlable por el procesador 260. El circuito 270 de polarización puede también ser implementado con un convertidor digital - analógico (DAC) que puede recibir un valor digital del procesador 260 y 15 generar una tensión de cc correspondiente.

El op-amp 252 detecta / mide una tensión en los bornes del inductor 214. Un inductor ideal es puramente reactivo y no presenta ninguna caída de tensión en los bornes del inductor. Sin embargo, un inductor práctico presenta una cierta resistencia y una tensión se desarrolla en los bornes de esta resistencia parásita y puede ser expresada como:

$$\mathbf{V_{ind} = R_{ind} * I_{bias}, \quad E_c (2)}$$

20 en la que Rind es la resistencia del inductor 214 y Vind es la tensión en los bornes del inductor 214.

El op-amp 252 suministra una tensión Vind medida al ADC 258, el cual cuantifica la tensión Vind medida y suministra una tensión Vind digitalizada al procesador 260. El procesador 260 computeriza la corriente Ibias a través del inductor 214 en base a la tensión Vind digitalizada procedente del ADC 258 y la resistencia Rind conocida, o 25 $I_{bias} = V_{ind} / R_{ind}$. El procesador 260 compara la corriente Ibias computerizada / medida con la corriente Ibias de blanco y controla el circuito 270 de polarización para generar la tensión Vbias de forma que la corriente Ibias medida se corresponda con la corriente Ibias de blanco. Por ejemplo, si la corriente Ibias medida es inferior a la corriente Ibias de blanco, entonces el procesador 260 puede controlar el circuito 270 de polarización para incrementar la tensión Vbias, lo cual puede, a continuación, provocar el incremento de la corriente Ibias. Lo contrario resultaría cierto si la corriente Ibias medida fuera mayor que la corriente Ibias de blanco.

30 Como se muestra en la ecuación (2) la corriente Ibias puede ser determinada en base a la tensión Vind medida y a la resistencia Rind conocida. La resistencia Rind puede ser determinada de diversas formas. En un diseño ejemplar, la resistencia Rind puede ser determinada mediante calibración, por ejemplo, durante la fabricación o en el campo cuando el amplificador 210 de potencia no esté operativo. En el caso de la calibración, una corriente Ibias conocida puede ser aplicada mediante el inductor 214, y la tensión Vind en los bornes del inductor 214 puede ser medida. La 35 resistencia Rind puede entonces ser determinada en base a la corriente Ibias conocida y a la tensión Vind medida, o $R_{ind} = V_{ind} / I_{bias}$.

En otro diseño ejemplar, la resistencia Rind sobre un chip IC concreto puede ser determinada en base a las condiciones del proceso IC observadas por el chip IC. Por ejemplo, la resistencia Rind puede estar caracterizada por 40 muchos chips IC y en el curso de diferentes condiciones del proceso IC por medio de una simulación informática, mediciones empíricas, etc. Una tabla de consulta de Rind respecto de las condiciones del proceso IC se puede obtener a partir de la caracterización. Cada chip IC puede incluir un monitor del proceso IC que puede determinar las condiciones del proceso IC observadas por ese chip IC. Las condiciones del proceso IC observadas por el chip IC pueden ser suministradas a la tabla de consulta, la cual puede suministrar la resistencia Rind correspondiente a las condiciones del proceso IC observadas.

45 La resistencia del inductor 212 se puede también determinar de otras maneras. La resistencia se puede determinar una vez y almacenarse para su posterior uso para calcular la corriente Ibias.

A FIG. 3 muestra el uso del inductor 214 para medir la corriente de polarización del amplificador 210 de potencia. La FIG. 3 explota la resistencia inherente del inductor 214 para medir la tensión en los bornes del inductor. No se añade ningún resistor externo en serie entre el drenaje del transistor 212 NMOS y Vdd como sucede, por ejemplo, en el 50 caso de los documentos GB 2301248 y US 2003/0137355. Esto es deseable dado que el resistor externo disiparía la potencia y tendría otros efectos deletéreos.

La **FIG. 4** muestra un diagrama esquemático de un diseño ejemplar de un ajuste de polarización mediante la medición de una tensión de puerta a fuente, Vgs, de un transistor NMOS dentro de un amplificador 410 de potencia. En el diseño ejemplar mostrado en la FIG. 4, el amplificador 410 de potencia es implementado con dos transistores 55 412 y 414 NMOS apilados de forma conjunta y acoplados a un inductor 416. El transistor 412 NMOS incorpora su puerta recibiendo una señal RFin y su fuente acoplada a un circuito de puesta a tierra. El transistor 414 NMOS incorpora su fuente acoplada al drenaje del transistor 412 NMOS y su drenaje que proporciona una señal RFin. El

inductor 416 presenta un extremo aplicado al Vdd y el otro extremo acoplado al drenaje del transistor 414 NMOS. El transistor 412 NMOS proporciona una amplificación de la señal con destino al amplificador 410 de potencia. El transistor 414 NMOS proporciona un almacenamiento en memoria intermedia con destino al amplificador 410 de potencia. La oscilación de la tensión de la señal RFout puede ser amplia y puede dividirse entre los transistores 412 y 414 NMOS. Cada transistor NMOS observaría entonces una oscilación de la tensión menor (por ejemplo la mitad de la oscilación de la tensión) lo que puede entonces mejorar la fiabilidad de los transistores NMOS. El inductor 416 puede actuar como carga pasiva y como bobina de protección de hiperfrecuencias y también puede ser parte de un circuito de adaptación de salida con respecto al amplificador 410 de resistencia.

Un resistor 422 presenta un extremo acoplado a la puerta del transistor 412 NMOS y recibiendo el otro extremo una primera tensión de polarización, Vbias1, procedente de un circuito 470 de polarización. Un resistor 424 presenta un extremo acoplado a la puerta del transistor 414 NMOS, recibiendo el otro extremo una segunda tensión de polarización, Vbias2, procedente del circuito 470 de polarización.

En el diseño ejemplar mostrado en la FIG. 4, el circuito 440 de ajuste de polarización incluye un op-amp 452, un ADC 458, un procesador 460, una tabla 462 de consulta y un circuito 470 de polarización. El procesador 460 puede ser implementado por el procesador 110 de la FIG. 1. El circuito 470 de polarización puede ser implementado con el circuito 220 de pulverización de la FIG. 2, una fuente 230 de corriente puede ser controlable por el procesador 460. El op-amp 452 presenta un extremo acoplado a la fuente del transistor 414 NMOS y la otra entrada acoplada a la puerta del transistor 414 NMOS. El op-amp 452 detecta / mide la tensión Vgs del transistor 414 NMOS y suministra una tensión Vgs medida al ADC 458. El ADC 458 cuantifica la tensión Vgs medida y suministra una tensión Vgs digitalizada al procesador 460. El procesador 460 estima la corriente Ibias a través del transistor 414 NMOS en base a la tensión Vgs digitaliza y controla el circuito 470 de polarización para generar la tensión Vbias1 y / o Vbias2 de forma que la corriente Ibias medida se corresponda con la corriente Ibias de blanco. Por ejemplo, si la corriente Ibias medida es inferior a la corriente Ibias de blanco, entonces el procesador 460 puede controlar el circuito 470 de polarización para incrementar la tensión Vbias1 y / o Vbias 2, lo que entonces puede provocar que la corriente Ibias aumente. Lo contrario sería cierto si la corriente Ibias medida fuera mayor que la corriente Ibias de blanco.

La FIG. 9 muestra una familia de curvas con destino a la corriente de drenaje, Id, con respecto a la tensión de drenaje a fuente, Vds, de un transistor NMOS. Una curva de Id con respecto al Vds puede ser trazada para una tensión Vgs concreta. Esta curva mostraría el incremento de la corriente Id con la tensión Vds hasta que se alcanzara una inflexión en la curva. Después de la inflexión, la corriente Id se aplatina hasta un valor final (idealmente) y no aumenta cuando la tensión Vds se incrementa. La FIG. 9 muestra tres curvas para diferentes tensiones Vgs, Vgs1, Vgs2 y Vgs3. Como se muestra en la FIG. 9, las curvas para tensiones Vgs progresivamente más altas presentan unos valores finales progresivamente mayores de la corriente Id.

Con referencia de nuevo a la FIG. 4, el transistor 414 NMOS del amplificador 410 de potencia puede ser operado en una zona de saturación por encima de la inflexión. Por tanto, la tensión Vgs del transistor 414 NMOS puede ser puesta en correlación con una correspondiente corriente Id. La tabla 462 de consulta puede almacenar la Id con respecto a la Vs para el transistor 414 NMOS, lo cual puede ser determinado en base a la caracterización del transistor NMOS por medio de mediciones, simulación informática, etc. La tensión Vgs del transistor 414 NMOS puede ser medida. La tensión Vgs medida puede ser suministrada a la tabla 462 de consulta, la cual puede suministrar la correspondiente corriente Id. El procesador 460 puede recibir la corriente Id con destino a la tensión Vgs medida y puede dirigir el circuito 470 de polarización para ajustar la tensión Vbias1 y / o Vbias2 para obtener la corriente Id de blanco.

La FIG. 4 muestra un diseño ejemplar en el que dos transistores 412 y 414 NMOS están apilados conjuntamente. En general, puede apilarse conjuntamente un número indeterminado de transistores NMOS. El número de transistores NMOS de apilamiento puede depender de la oscilación máxima de la tensión de la señal RFout, de la tensión de ruptura de cada transistor NMOS, etc. La tensión Vgs de los uno o más transistores NMOS de la pila puede ser medida y utilizada para ajustar una o más tensiones de polarización para obtener la corriente Ibias de blanco con destino al amplificador de potencia.

La FIG. 5 muestra un diagrama esquemático de un diseño ejemplar de un ajuste de polarización mediante la medición de las tensiones Vgs de los transistores NMOS dispuestos dentro del amplificador 410 de potencia y un circuito 430 de réplica. El circuito 430 de réplica incluye dos transistores 432 y 434 NMOS acoplados en una configuración apilada. El transistor 432 NMOS presenta su puerta acoplada a la puerta del transistor 412 NMOS y su fuente acoplada a una puesta a tierra del circuito. El transistor 434 NMOS presenta su fuente acoplada al drenaje del transistor NMOS, su puerta acoplada a la puerta del transistor 414 NMOS y su drenaje acoplado al Vdd.

En el diseño ejemplar mostrado en la FIG. 5, un circuito 442 de ajuste de polarización incluye los op-amps 452 y 454, un multiplexor (MUX) 456, el ADC 458, el procesador 460, la tabla 462 de consulta y un circuito 470 de polarización. El op-amp 452 presenta una entrada acoplada a la fuente del transistor 414 NMOS y la otra entrada acoplada a la puerta del transistor 414 NMOS. El op-amp 452 detecta / mide la tensión Vgs del transistor 414 NMOS y suministra esta tensión Vgs medida a una primera entrada del multiplexor 456. De modo similar, el op-amp 454 presenta una entrada acoplada a la fuente del transistor 434 NMOS y la otra entrada acoplada a la puerta del transistor 434 NMOS. El op-amp 454 detecta / mide la tensión Vgs del transistor 434 NMOS y suministra esta

tensión V_{gs} medida a una segunda entrada del multiplexor 456. El multiplexor 456 suministra la tensión V_{gs} medida a partir del op-amp 452 o la tensión V_{gs} medida desde el op-amp 454 al ADC 458. El ADC 458 cuantifica la tensión V_{gs} medida a partir del multiplexor 456 y proporciona una tensión V_{gs} digitalizada al procesador 460. El procesador 460 recibe las tensiones V_{gs} digitalizadas con destino a los transistores 414 y 434 NMOS y controla el circuito 470 de polarización para generar la tensión V_{bias1} y / o V_{bias2} de forma que se obtenga la corriente I_{bias} de blanco con destino al amplificador 410 de potencia, según lo descrito más adelante.

Un circuito 430 de réplica es una réplica de los transistores 412 y 414 NMOS del amplificador 410 de potencia. Sin embargo, los transistores 432 y 434 NMOS del circuito 430 de réplica pueden presentar tamaños menores que los transistores 412 y 414 NMOS del amplificador 410 de potencia con el fin de reducir el consumo de energía. Así mismo, los transistores 412 y 414 NMOS del circuito 430 de réplica no están expuestos a una oscilación de tensión considerable y a la corriente de polarización elevada observada por los transistores 412 y 414 MMOS del amplificador 410 de potencia. Por tanto, los transistores 432 y 434 NMOS experimentan menos envejecimiento que los transistores 412 y 414 NMOS. Esta distinción puede ser utilizada para regular la corriente I_{bias} de blanco con destino al amplificador 410 de potencia.

La corriente I_{bias} de blanco con destino al amplificador 410 de potencia se puede obtener como sigue. Inicialmente, la tensión V_{gs} del transistor 434 NMOS del circuito 430 de réplica puede ser medida con las tensiones V_{bias1} y V_{bias2} nominales aplicadas en las puertas, respectivamente, de los transistores 432 y 434 NMOS. Las tensiones V_{bias1} y V_{bias2} deben suministrar la corriente I_d de blanco a través de los transistores 432 y 434 NMOS y pueden ser determinadas mediante caracterización previa del circuito 430 de réplica. La tensión V_{gs} del transistor 414 NMOS del amplificador 412 de potencia puede entonces ser medida con las tensiones V_{bias1} y V_{bias2} aplicadas en las puertas de los transistores 412 y 414 NMOS, respectivamente. La tensión V_{gs} medida del transistor 414 NMOS puede ser comparada con la tensión V_{gs} del transistor 434 NMOS. La tensión V_{bias1} y / o V_{bias2} puede entonces ser ajustada para que la tensión V_{gs} medida del transistor 414 NMOS se corresponda con la tensión V_{gs} medida del transistor 434 NMOS. Haciendo coincidir la tensión V_{gs} del transistor 414 NMOS con la tensión V_{gs} del transistor 434 NMOS, la corriente I_d de blanco a través del transistor 414 NMOS (y, por tanto, la corriente I_{bias} de blanco con destino al amplificador 410 de potencia) puede ser obtenida.

Aunque no se muestra en la FIG. 5, la corriente I_d a través del transistor 434 NMOS puede ser medida, y la tensión V_{bias1} y / o V_{bias2} puede ser modificada de manera que se obtenga la corriente I_d de blanco. Las tensiones V_{bias1} y V_{bias2} que pueden suministrar la corriente I_d de blanco a través de los transistores 434 NMOS puede ser ahorrada como tensiones nominales V_{bias1} y V_{bias2} .

La FIG. 6 muestra un diagrama esquemático de un diseño ejemplar de ajuste de la polarización que utiliza un circuito cerrado de realimentación. El amplificador 410 de potencia y el circuito 430 de réplica están acoplados según lo descrito con anterioridad respecto de las FIGS. 4 y 5, respectivamente. En el diseño ejemplar mostrado en la FIG. 6, un circuito 444 de ajuste de polarización incluye un filtro 462 pasobajo, un op-amp 464, un procesador 460 y un circuito 470 de polarización. El filtro 462 pasobajo y el op-amp 464 forman un circuito de realimentación. El filtro 462 pasobajo presenta su entrada acoplada al drenaje del transistor 412 NMOS del amplificador 410 de potencia, lleva a cabo el filtrado para retirar los componentes de RF en su señal de entrada y suministra una tensión detectada, V_{sense} . La tensión V_{sense} es indicativa de la tensión de corriente continua (cc) en el drenaje del transistor 412 NMOS. El op-amp 464 presenta su entrada de no inversión acoplada a la salida del filtro 464 pasobajo y su entrada de inversión acoplada al drenaje del transistor 432 NMOS. La salida del op-amp 464 está acoplada a un extremo del resistor 462, y el otro extremo del resistor 422 está acoplado a la puerta del transistor 412 NMOS. El op-amp 464 proporciona una tensión V_{bias1} con destino a la puerta del transistor 412 NMOS. El circuito 470 de polarización proporciona una tensión V_{bias2} a un extremo del resistor 424, y el otro extremo del resistor 424 está acoplado a las puertas de ambos transistores 414 y 434 NMOS. El circuito 470 de polarización proporciona también una tensión V_{bias3} a un extremo de un resistor 426, y el otro extremo del resistor 426 está acoplado a la puerta del transistor 432 del circuito 430 de réplica.

Un circuito cerrado 480 de realimentación está formado por el filtro 462 pasobajo, el op-amp 464, el resistor 422 y el transistor 412 NMOS. La réplica 430 genera una tensión de blanco, V_{ref} , con destino al circuito cerrado de realimentación. El circuito 470 de polarización genera las tensiones nominales V_{bias2} y V_{bias3} con destino a los transistores 434 y 432 NMOS, respectivamente, de forma que la corriente I_d de blanco fluya a través de estos transistores NMOS. La tensión en el drenaje del transistor 432 NMOS es utilizada como tensión V_{ref} con destino al circuito cerrado de realimentación. El op-amp 464 compara la tensión V_{sense} con la tensión V_{ref} y genera la tensión V_{bias1} de forma que la tensión V_{sense} se corresponda con la tensión V_{ref} . Por ejemplo, si la tensión V_{sense} es mayor que la tensión V_{ref} , entonces el op-amp 464 proporciona una tensión V_{bias1} más alta, lo cual a su vez activa el transistor 412 NMOS más intensamente y reduce la tensión en el drenaje del transistor 412 NMOS. La situación inversa se produce si la tensión V_{sense} es menor que la tensión V_{ref} .

En el diseño ejemplar mostrado en la FIG.6, el circuito cerrado de realimentación ajusta la tensión V_{bias1} con destino al transistor 412 NMOS, de forma que la tensión de cc del drenaje del transistor 412 NMOS se corresponda con la tensión cc en el drenaje del transistor 432 NMOS. Dado que la misma tensión V_{bias2} es aplicada a las puertas de los transistores 414 y 434 NMOS, el circuito cerrado de realimentación esencialmente hace coincidir la tensión V_{gs} del transistor 414 NMOS con la tensión V_{gs} del transistor 434 NMOS. Ello provocaría que se obtuviera

una corriente I_d de blanco con destino al transistor 414 NMOS y, por tanto, que se obtuviera la corriente I_{bias} con destino al amplificador 410 de potencia.

5 La tensión nominal V_{bias1} y / o V_{bias2} que puede suministrar la corriente I_d de blanco se puede determinar mediante la caracterización previa del circuito 430 de réplica. Como alternativa, la corriente I_d a través del transistor 434 NMS puede ser medida, y la tensión V_{bias1} y / o V_{bias2} puede ser modificada para que se obtenga la corriente I_d de blanco.

10 El circuito cerrado de alimentación de la FIG. 6 puede operar continuamente, incluso cuando el amplificador 410 de potencia esté operativo. El circuito cerrado de realimentación puede ser operado para regular la tensión V_{bias1} , la cual puede ser medida con ADC. El circuito cerrado de realimentación puede entonces ser desconectado, y la tensión V_{bias1} medida puede ser generada (por ejemplo, por el circuito 470 de polarización) y aplicada al resistor 422.

15 La FIG. 7 muestra un diagrama esquemático de un diseño ejemplar de un ajuste de polarización utilizando un suministro de energía en modo conmutado (SMPS) 720 para aislar una tensión de suministro respecto de un amplificador 710 de potencia. El amplificador 710 de potencia incluye un transistor 712 NMOS, un inductor 714 y un resistor 716, los cuales están acoplados de forma similar a la del transistor 212 NMOS, el inductor 214 y el resistor 216 del amplificador 210 de potencia de la FIG. 2, con una excepción. El inductor 714 está acoplado a una tensión de suministro V_{smmps} suministrada por el SMPS 720, en lugar del V_{dd} .

20 Dentro del SMPS 720 un transistor 722 semiconductor - metal - óxido de canal P (PMOS) presenta su fuente acoplada a un suministro de batería. El V_{bat} , presenta su drenaje acoplado a un nodo X y su puerta acoplada a una unidad 726 de control de SMPS. Un transistor 724 NMOS presenta su fuente acoplada a un circuito de puesta a tierra del circuito, su drenaje acoplado al nodo y su puerta acoplada a la unidad 726 de control de SMPS. La unidad 726 de control SMPS recibe una salida procedente de un procesador 760 así como la tensión en el nodo Y (no mostrada en la FIG. 7 con fines simplificados) y genera una primera tensión de control con destino al transistor 722 PMOS y una segunda tensión de control con destino al transistor 724 NMOS. Un inductor 732 está acoplado entre el
25 nodo X y el nodo Y. Un condensador 734 está acoplado entre el nodo Y y una puesta a tierra del circuito. El inductor 714 del amplificador 710 de potencia está acoplado al nodo Y, lo que suministra la tensión v_{smmps} .

30 Un circuito 740 de ajuste de la polarización genera una tensión V_{bias} con destino al transistor 712 NMOS del amplificador 710 de potencia de forma que se suministre la corriente I_{bias} de blanco al amplificador 710 de potencia. Dentro del circuito 740, un transistor 752 NMOS presenta su drenaje acoplado al V_{dd} , su puerta acoplada a un circuito 762 de control y su fuente acoplada a un extremo de un resistor 754. El otro extremo del resistor 754 está acoplado al nodo X. Un op-amp 756 presenta sus dos entradas acopladas a los dos extremos del resistor 754 y su salida acoplada a un ADC 758. El procesador 760 recibe la salida digital procedente del ADC 758, dirige el circuito 762 de control para generar la corriente I_{bias} deseada y controla un circuito 770 de polarización para generar la
35 tensión V_{bias} deseada con destino al transistor 712 NMOS. El procesador 760 puede ser implementado por el procesador 110 de la FIG. 1. El circuito 770 de polarización puede ser implementado con el circuito 220 de polarización de la FIG. 2.

40 En un modo operativo normal, el transistor 752 NMOS es desactivado, y el SMPS 720 es activado y genera la tensión v_{smmps} con destino al amplificador 710 de potencia en base a la tensión V_{bat} . La unidad 726 de control del SMPS puede operar como generador de un modulador de impulsos en duración (PWM) y puede alternativamente activar y desactivar el transistor 722 PMOS. Durante un estado activado, el transistor 722 PMOS es activado, y el transistor 724 NMOS es desactivado. La tensión V_{bat} es acoplada por medio del transistor 722 PMOS al inductor 732, el cual almacena la energía procedente de la tensión V_{bat} . La tensión V_{bat} suministra corriente al condensador 734 y al amplificador 710 de potencia durante el estado activado. Durante un estado desactivado, el transistor 722 PMOS es desactivado, y el transistor 724 NMOS es activado. La tensión V_{bat} es desconectada del inductor 732 por
45 el transistor 722 PMOS. El inductor 732 está acoplado al circuito de puesta a tierra por el transistor 724 NMOS y suministra su energía almacenada al condensador 734 y al amplificador 710 de potencia. El condensador 734 mantiene la tensión V_{SMPS} aproximadamente constante y suministra también su carga al amplificador 710 de potencia durante el estado desactivado. El inductor 732 y el condensador 734 forman también un filtro paso bajo que suprime las ondulaciones de la tensión V_{smmps} debidas a la conmutación de los transistores 722 y 724 MOS.

50 En un modo de ajuste de polarización, el SMPS 720 es desactivado mediante la desactivación de ambos transistores 722 y 724 MOS. El transistor 752 NMOS es activado y hace pasar una corriente I_{bias} a través del resistor 754 hasta el amplificador 710 de potencia. El op-amp 756 detecta / mide la tensión, V_{res} , en los bornes del resistor 754. El ADC 758 cuantifica la tensión medida V_{res} y suministra una tensión V_{res} digitalizada al procesador 760. El procesador 760 computeriza la corriente I_{bias} a través del resistor 754 en base a la tensión V_{res} digitalizada procedente del ADC 758 y a la resistencia conocida R_{res} , del resistor 754 o $I_{bias} = V_{res} / R_{res}$. El procesador 760 compara la corriente I_{bias} computerizada / medida con la corriente I_{bias} de blanco y controla el circuito 770 de polarización para generar la tensión V_{bias} , de forma que la corriente I_{bias} medida se corresponda con la corriente
55 I_{bias} de blanco. Por ejemplo, si la corriente I_{bias} medida es inferior a la corriente I_{bias} de blanco, entonces el procesador 760 puede controlar el circuito 770 de polarización para incrementar la tensión V_{bias} , lo cual podría entonces provocar el incremento de la corriente I_{bias} . Lo contrario podría producirse si la corriente I_{bias} medida
60

fuera mayor que la corriente I_{bias} de blanco. El procesador 760 puede dirigir el circuito 762 de control para desactivar el transistor 752 NMOS en el modo operativo normal o para activar el transistor 752 NMOS en el modo de ajuste de la polarización. El procesador 760 puede también dirigir el circuito 762 de control para generar una señal de control con destino al transistor 752 NMOS de forma que la tensión V_{smmps} en el modo de ajuste de la polarización sea similar a la tensión V_{mps} en el modo de operación normal.

El SMPS 720 se utiliza normalmente para regular una tensión de la batería o una tensión externa con una tensión de suministro menor con destino al amplificador 710 de potencia, lo cual puede entonces reducir el consumo de energía y mejorar la eficiencia de la potencia añadida (PAE). El diseño ejemplar mostrado en la FIG. 7 explota el SMPS 720 para aislar la tensión V_{bat} , del nodo X, lo que se consigue desactivando ambos transistores 722 y 724 MOS. Con el nodo X aislado de la tensión V_{bat} , una corriente externa puede ser aplicada al amplificador 710 de potencia por medio del transistor 752 NMOS y del resistor 754. Esta corriente externa puede ser medida y utilizada para generar la tensión V_{bias} adecuada con destino al transistor 712 NMOS para obtener la corriente I_{bias} de blanco con destino al amplificador 710 de potencia. Durante el modo de operación normal, el transistor 752 NMOS es desactivado y no afecta a la operación del amplificador 710 de potencia.

La FIG. 8 muestra un diagrama esquemático de otro diseño ejemplar del ajuste de polarización que utiliza el SMPS 720. El amplificador 710 de potencia y el SMPS 720 están acoplados como se ha descrito con respecto a la FIG. 7. Un circuito 742 de ajuste de la polarización genera una tensión V_{bias} con destino al transistor 712 NMOS del amplificador 710 de potencia de forma que la corriente I_{bias} de blanco sea suministrada al amplificador de potencia. Dentro del circuito 742, el transistor 752 NMOS, el circuito 762 de control y el procesador 760 están acoplados según se ha descrito con respecto a la FIG. 7. El resistor 754 de la FIG. 7 es sustituido por una fuente 764 de corriente que puede suministrar una corriente conocida de I_{bias} al amplificador 710 de potencia. El transistor 752 NMOS y la fuente 764 de corriente pueden también ser sustituidos por un transistor de fuente de corriente PMOS (o por una fuente de corriente ajustable ideal) controlada por el circuito 762 de control. Un conmutador 772 presenta un terminal acoplado a la puerta del transistor 712 NMOS y el otro terminal acoplado al drenaje del transistor 712 NMOS. Un conmutador 774 presenta un terminal acoplado a la puerta del transistor 712 NMOS y el otro terminal acoplado a la puerta de un transistor 782 NMOS. Los conmutadores 772 y 774 reciben una señal de control V_{ctrl} . Un conmutador 776 está acoplado entre la salida del circuito 770 de polarización y el resistor 716 y recibe una señal de control V_{ctrl} . El transistor 782 NMOS presenta su fuente acoplada al circuito de puesta a tierra del circuito y su drenaje acoplado a una entrada de un op-amp 786. Un transistor 784 PMOS presenta su drenaje y su puerta acoplados al drenaje del transistor 782 NMOS y su fuente acoplada al V_{dd} . El transistor 784 PMOS puede también ser sustituido por un resistor que presente un valor conocido, el op-amp 786 presenta su otra entrada acoplada al V_{dd} y su salida acoplada al ADC 758. El procesador 760 recibe la señal digital procedente del ADC 758, dirige el circuito 762 de control para suministrar la corriente I_{bias} deseada y controla el circuito 770 de polarización para generar la tensión V_{bias} deseada con destino al transistor 712 NMOS.

En el modo de operación normal el transistor 752 NMOS es desactivado, los conmutadores 772 y 774 son abiertos, el conmutador 776 es cerrado y el SMPS 720 es activado para generar la tensión V_{smmps} con destino al amplificador 710 de potencia. En el modo de ajuste de la polarización, el SMPS 720 es desactivado mediante la desactivación de ambos transistores 722 y 724 MOS. El transistor 752 NMOS es activado y hace pasar la corriente conocida de I_{bias} al amplificador 710 de potencia. Los conmutadores 772 y 774 son cerrados y los transistores 712 y 782 NMOS operan como un espejo de corriente. Dado que la misma tensión de cc es aplicada a las puertas de los transistores 712 y 782 NMOS, la corriente I_{cm} a través del transistor 782 NMOS es relacionada con la corriente I_{bias} a través del transistor 712 NMOS o $I_{cm} = I_{bias} / K$, donde K es la relación del tamaño del transistor 712 NMOS con el tamaño del transistor 782 NMOS. La corriente I_{bias} de blanco puede ser convertida en una corriente I_{cm} de blanco correspondiente.

El op-amp 786 detecta / mide la tensión V_{gs} del transistor 784 PMOS estando cerrados los conmutadores 772 y 774, estando el conmutador 776 abierto y estando desconectada la tensión V_{bias} . El ADC 758 cuantifica la tensión V_{gs} medida y suministra una tensión V_{gs} digitalizada al procesador 760. El procesador 760 computeriza la corriente I_{cm} a través del transistor 782 NMOS en base a la tensión V_{gs} digitalizada procedente del ADC 758 y a la resistencia de drenaje a fuente conocida, R_{ds} , del transistor 784 PMOS o $I_{cm} = V_{gs} / R_{ds}$. La R_{ds} puede ser determinada mediante la caracterización del transistor 784 PMOS. El procesador 760 compara la corriente I_{cm} computerizada / medida con la corriente I_m de blanco y determina la tensión V_{bias} de forma que la corriente I_{cm} medida coincida con la corriente I_{cm} de blanco. Por ejemplo si la corriente I_{cm} medida es inferior a la corriente I_{cm} de blanco, entonces el procesador 760 puede incrementar la tensión V_{bias} , lo que a su vez provocaría que tanto la corriente I_{bias} como la corriente I_{cm} se incrementaran. Lo contrario se produciría si la corriente I_{cm} medida fuera mayor que la corriente I_{cm} de blanco. El circuito 770 de polarización genera la tensión V_{bias} , según lo indicado por el procesador 760 y aplica la tensión V_{bias} por medio del conmutador 776, estando abiertos los conmutadores 772 y 774. La medición de la corriente I_{cm} y la aplicación de la tensión V_{bias} puede llevarse a cabo de manera secuencial o iterativa. Por ejemplo, la corriente I_{cm} puede ser medida estando la tensión V_{bias} desconectada mediante la apertura del conmutador 776, a continuación la tensión V_{bias} puede ser aplicada estando los conmutadores 772 y 774 cerrados. El conmutador 776 desconecta el circuito 770 de polarización cuando los conmutadores 772 y 774 están cerrados y la corriente I_{cm} está siendo medida. Los conmutadores 772 y 774 están abiertos mientras la tensión V_{bias} está conectada.

Las FIGS. 2 a 8 muestran diversos diseños ejemplares de circuitos de ajuste de la polarización que pueden directa o indirectamente medir una corriente de polarización por medio de un amplificador de potencia y regular una tensión de polarización para obtener una corriente de polarización de blanco. Otros diseños de los circuitos de ajuste de la polarización pueden ser implementados en base a la descripción contenida en la presente memoria. Los circuitos de ajuste de la polarización pueden ser utilizados en amplificadores de potencia (según lo descrito con anterioridad) así como en otros tipos de amplificadores.

Las técnicas descritas en la presente memoria permiten la medición y el ajuste de la corriente de polarización de un amplificador. Mediante el ajuste dinámico de la corriente de polarización por medio de la realimentación procedente del amplificador, los efectos del envejecimiento pueden ser compensados. Ello puede proporcionar diversas ventajas, por ejemplo, un rendimiento invariable del amplificador, un rendimiento de la producción mejorado, la mitigación de los problemas de fiabilidad, etc. Así mismo, los desplazamientos de la polarización debidos a otros procesos de IC, la temperatura, la tensión del suministro de energía, etc., pueden también ser compensados. Las técnicas pueden permitir la utilización de unos sistemas técnicos del proceso de IC de bajo coste (por ejemplo un aislador sobre el silicio (SOI) o silicio a granel (Si)) que puedan presentar problemas de fiabilidad relacionados con el envejecimiento.

En general, la corriente de polarización de un amplificador puede ser ajustada una o más veces, cuando sea apropiado. En un diseño ejemplar, la corriente de polarización puede ser ajustada al principio de una llamada, por ejemplo, antes de que la transmisión de RF haya comenzado. Por ejemplo, la tensión de polarización puede ser ajustada para restaurar la corriente de polarización de un amplificador de potencia a un valor de blanco, el cual puede ser seleccionado para obtener el rendimiento deseado. La técnicas descritas en la presente memoria pueden ser utilizadas para compensar los desplazamientos de polarización debidos a diversos factores, como el envejecimiento, la variación del proceso de IC, la tensión del suministro de energía, la temperatura, etc.

En un diseño ejemplar, un aparato (por ejemplo, un circuito integrado, un dispositivo inalmbrico, etc.) puede comprender un amplificador y un circuito de polarización, por ejemplo, como se muestra en la FIG. 2. El amplificador puede comprender un primer transistor (por ejemplo el transistor 212 NMOS). El circuito de polarización puede comprender un segundo transistor (por ejemplo el transistor 222 NMOS) acoplado al primer transistor del amplificador. Los primero y segundo transistores pueden formar un espejo de corriente. El circuito de polarización puede generar una tensión de polarización con respecto a los primero y segundo transistores para obtener una corriente de polarización de blanco con destino al primer transistor. El circuito de polarización puede además comprender una fuente de corriente (por ejemplo, la fuente de corriente 230) acoplada al segundo transistor. El circuito de polarización puede generar la tensión de polarización para obtener una corriente de blanco a partir de la fuente de corriente, la cual puede ser determinada en base a la corriente de polarización de blanco con destino al primer transistor. El amplificador puede ser un amplificador de potencia o un amplificador de otro tipo.

En otro diseño ejemplar un aparato puede comprender un amplificador, un circuito de detección y un circuito de polarización, por ejemplo, como se muestra en la FIG. 3. El amplificador puede comprender un transistor (por ejemplo, el transistor 212 NMOS) acoplado a un inductor (por ejemplo, el inductor 214). El circuito de detección (por ejemplo el op-amp 252) puede estar acoplado al inductor y puede medir una tensión en los bornes del inductor. El circuito de polarización puede estar acoplado al transistor y puede generar una tensión de polarización con destino al transistor en base a la tensión medida en los bornes del inductor para obtener una corriente de polarización de blanco con destino transistor.

El aparato puede además comprender un ADC y un procesador. El ADC puede digitalizar la tensión medida y suministrar una tensión digitalizada. El procesador puede generar un control con destino al circuito de polarización en base a la tensión digitalizada. El procesador puede determinar una corriente de polarización medida con destino al transistor en base a la tensión digitalizada y un valor del resistor con destino al inductor. El procesador puede generar el control con destino al circuito de polarización en base a la corriente de polarización medida y a la corriente de polarización de blanco. El valor del resistor con destino al inductor puede ser determinado mediante la aplicación de una corriente conocida a través del inductor y la medición de la tensión en los bornes del inductor, por ejemplo, durante la calibración en la fábrica o en el campo antes de una llamada. El valor del resistor con destino al inductor puede también ser determinado en base a las condiciones IC observadas por el amplificador, las cuales pueden ser determinadas con un monitor de IC.

En otro diseño ejemplar adicional, un aparato puede comprender un amplificador, un circuito de detección y un circuito de polarización, por ejemplo, como se muestra en las FIGS. 4 o 5. El amplificador puede comprender unos primero y segundo transistores acoplados en una pila. El primer transistor (por ejemplo el transistor 412 NMOS) puede ser un transistor de más debajo de la pila y puede estar acoplada a una puesta a tierra del circuito. El segundo transistor (por ejemplo el transistor 414 NMOS) puede ser un transistor de la parte superior de la pila. El circuito de detección (por ejemplo un op-amp 452) puede estar acoplado al segundo transistor y puede medir una tensión V_{gs} del segundo transistor. El circuito de polarización puede estar acoplado a al menos un transistor entre los primero y segundo transistores. El circuito de polarización puede generar al menos una tensión de polarización para el al menos un transistor en base a la tensión V_{gs} medida del segundo transistor para obtener un corriente de polarización de blanco con destino a los primero y segundo transistores.

- El aparato puede además comprender un ADC y un procesador, por ejemplo, como se muestra en la FIG. 4. El ADC puede digitalizar la tensión V_{gs} medida y suministrar una tensión digitalizada. El procesador puede generar un control con destino al circuito de polarización en base a la tensión digitalizada. En un diseño ejemplar, el procesador puede determinar una tensión V_{gs} de blanco correspondiente a la corriente de polarización de blanco y puede generar el control con destino al circuito de polarización en base a la tensión V_{gs} medida y a la tensión V_{gs} de blanco. En otro diseño ejemplar, una tabla de consulta puede almacenar una corriente de polarización con respecto a la tensión V_{gs} con destino al segundo transistor. El procesador puede obtener una corriente de polarización medida con destino a la tensión V_{gs} medida a partir de la tabla de consulta y puede generar el control con destino al circuito de polarización en base a la corriente de polarización medida y a la corriente de polarización de blanco.
- El aparato puede además comprender un circuito de réplica y un segundo circuito de detección, como se muestra, por ejemplo en la FIG. 5. El circuito de réplica puede comprender unos tercer y cuarto transistores (por ejemplo, los transistores 432 y 434 NMOS), acoplados en una pila y réplicas los primero y segundo transistores del amplificador. Los primero y tercer transistores pueden recibir una primera tensión de polarización (V_{bias1}) y los segundo y cuarto transistores pueden recibir una segunda tensión de polarización (V_{bias2}). El segundo circuito de detección (por ejemplo, el op-amp 454) puede estar acoplado al cuarto transistor del circuito de réplica y puede medir una tensión V_{gs} del cuarto transistor. El circuito de polarización puede generar la al menos una tensión de polarización al al menos un transistor del amplificador en base a las tensiones V_{gs} medidas de los segundo y cuarto transistores. El ADC puede digitalizar la tensión V_{gs} medida del segundo transistor y suministrar una tensión digitalizada. El ADC puede también digitalizar la tensión V_{gs} medida del cuarto transistor y suministrar una cuarta tensión digitalizada. El procesador puede generar un control con destino al circuito de polarización en base a las primera y segunda tensiones digitalizadas. El procesador puede obtener la segunda tensión digitalizada con destino a la tensión V_{gs} medida del cuarto transistor, presentado las primera y segunda tensiones de polarización unos valores nominales. El procesador puede generar el control del circuito de polarización para hacer que la tensión V_{gs} medida se corresponda con la tensión V_{gs} medida del cuarto transistor.
- En otro diseño ejemplar, un aparato puede comprender un amplificador, un circuito de réplica y un circuito de realimentación como, por ejemplo, se muestra en la FIG. 6. El amplificador puede comprender al menos un transistor. El circuito de réplica puede comprender al menos un transistor que replique el al menos un transistor del amplificador. El circuito de realimentación puede estar acoplado al amplificador y al circuito de réplica. El circuito de realimentación puede detectar una primera tensión del amplificador, detectar una segunda tensión del circuito de réplica y generar una tensión de polarización con destino al amplificador en base a las primera y segunda tensiones. El circuito de realimentación puede comprender un filtro y un circuito de detección, por ejemplo, el filtro 462, y el op-amp 464 de la FIG. 6. El filtro puede recibir y filtrar la primera tensión y suministrar una tercera tensión. El circuito de detección puede recibir las segunda y tercera tensiones y generar la tensión de polarización con destino a la puerta del primer transistor.
- El amplificador puede comprender unos primero y segundo transistores aplicados a una pila, y el circuito de réplica puede comprender unos tercero y cuarto transistores acoplados en una pila como, por ejemplo, se muestra en la FIG. 6. La primera tensión puede ser una tensión de drenaje del primer transistor, la segunda tensión puede ser una tensión de drenaje del tercer transistor y la tensión de polarización puede ser aplicada a la puerta del tercer transistor. Los segundos y cuarto transistores pueden recibir una segunda tensión de polarización (V_{bias2}) y el tercer transistor puede recibir una tercera tensión de polarización (V_{bias3}). Las segunda y tercera tensiones de polarización pueden suministrar una corriente de polarización de blanco con destino a los tercer y cuarto sensores del circuito de réplica.
- En otro diseño ejemplar adicional, un aparato puede comprender un amplificador, un SMPS y un circuito de polarización como, por ejemplo, se muestra en las FIGS. 7 u 8. El amplificador puede amplificar una señal de entrada y suministrar una señal de salida. El SMPS puede estar acoplado al amplificador y puede recibir una primera tensión de suministro y suministrar una segunda tensión de suministro al amplificador. El circuito de polarización puede estar acoplado al amplificador y puede generar una tensión de polarización con destino al amplificado para obtener una corriente de polarización de blanco con destino al amplificador. El circuito de polarización puede recibir un control determinado en base a una corriente de polarización medida con destino al amplificador, con el SMPS inhabilitado, y puede generar la tensión de polarización con destino al amplificador en base al control.
- El aparato puede además comprender un resistor y un circuito de detección como, por ejemplo, se muestra en la FIG. 7. El resistor puede estar acoplado al amplificador (por ejemplo, por medio del SMPS) y suministrar una corriente de polarización con destino al amplificador cuando el SMPS sea inhabilitado. El circuito de polarización puede recibir un control determinado en base a la tensión medida en los bornes del resistor y puede generar la tensión de polarización con destino al amplificador en base al control. El aparato puede además comprender un ADC y un procesador. El ADC puede digitalizar la tensión medida en los bornes del resistor y suministrar una tensión digitalizada. El procesador puede generar el control con destino al circuito de polarización en base a la tensión digitalizada. El procesador puede determinar una corriente de polarización medida con destino al amplificador en base a la tensión digitalizada y a un valor conocido del resistor. El procesador puede entonces generar el control con destino al circuito de polarización en base a la corriente de polarización medida y a la corriente de polarización de blanco. El amplificador puede comprender un primer transistor (por ejemplo el transistor 712 NMOS de la FIG. 8). El aparato puede además comprender un segundo transistor y un circuito de detección. El segundo transistor (por

ejemplo el transistor 782 NMOS) puede estar acoplado al primer transistor del amplificador por medio de al menos un conmutador. Los primero y segundo transistores pueden formar un espejo de corriente cuando el al menos un conmutador esté cerrado. El circuito de detección (por ejemplo, el transistor 784 PMOS y el op-amp 786) puede estar acoplado al segundo transistor y puede medir una corriente a través del segundo transistor. El ADC puede digitalizar una tensión a partir del circuito de detección, la cual puede ser indicativa de la corriente medida a través del segundo transistor. El procesador puede generar un control con destino al circuito de polarización en base a la tensión digitalizada. Por ejemplo, el procesador puede determinar la corriente de polarización medida con destino al amplificador en base a la tensión digitalizada y puede generar el control con destino al circuito de polarización en base a la corriente de polarización medida y en base a la corriente de polarización de blanco.

La **FIG. 10** muestra un diseño ejemplar de un proceso 1000 para ajustar una corriente de polarización. Una medición de una tensión en los bornes de un inductor acoplado a al menos un transistor de un amplificador (como, por ejemplo, se muestra en la FIG. 2), o una tensión Vgs del al menos un transistor del amplificador (como, por ejemplo, se muestra en las FIGS. 4 o 5), o una tensión de un circuito de réplica que replique el amplificador (como, por ejemplo, se muestra en la FIG. 6), o se puede obtener una corriente aplicada al amplificador con un SMPS inhabilitado (como, por ejemplo, se muestra en las FIGS. 7 u 8) (bloque 1012). Al menos una tensión de polarización con destino al al menos un transistor del amplificador puede ser generada en base a la medición para obtener una corriente de polarización de blanco con destino al amplificador (bloque 1014).

En un diseño ejemplar del bloque 1014 mostrado en la FIG. 2, una corriente de polarización medida con destino al amplificador puede ser determinada en base a la corriente a través del espejo de corriente formado con uno del al menos un transistor del amplificador. La al menos una tensión de polarización puede ser generada en base a la corriente de polarización medida y a la corriente de polarización de blanco con destino al amplificador.

En otro diseño ejemplar del bloque 1014 mostrado en la FIG. 3, la tensión en los bornes del inductor puede ser digitalizada para obtener una tensión digitalizada. Una corriente de polarización medida con destino al amplificador puede ser determinada en base a la tensión digitalizada y a un valor del resistor destinado al inductor. La al menos una tensión de polarización puede ser generada en base a la corriente de polarización medida y a la corriente de polarización de blanco con destino al amplificador.

En otro diseño ejemplar adicional del bloque 1014 mostrado en la FIG. 4, una corriente de polarización medida con destino al amplificador puede ser determinada en base a la tensión Vgs de uno de al menos un transistor del amplificador. La al menos una tensión de polarización puede ser generada en base a la corriente de polarización medida y a la corriente de polarización de blanco con destino al amplificador. Como alternativa, la al menos una tensión de polarización puede ser generada en base a la tensión Vgs de uno del al menos un transistor del amplificador y de una tensión Vgs de blanco.

En otro diseño ejemplar adicional del bloque 1014 mostrado en la FIG. 5, se puede obtener una segunda medición de una tensión Vgs del al menos un transistor del circuito de réplica. La al menos una tensión de polarización con destino al al menos un transistor del amplificador puede ser generada en base además a la segunda medición para obtener la corriente de polarización de blanco con destino al amplificador.

En otro diseño ejemplar adicional del bloque 1014 mostrado en la FIG. 6, puede ser detectada una tensión del amplificador. Una tensión de polarización con destino al amplificador puede ser generada en base a la tensión del circuito de réplica y a la tensión del amplificador utilizando un circuito cerrado de realimentación.

En un diseño ejemplar del bloque 1012 mostrado en la FIG. 7, una tensión en los bornes de un resistor acoplado al amplificador puede ser medida con el SMPS inhabilitado. La corriente aplicada al amplificador puede ser determinada en base a la tensión medida.

En otro diseño ejemplar del bloque 1012 mostrado en la FIG. 8, puede ser medida una tensión a través de un espejo de corriente formado con uno del al menos un transistor del amplificador. La corriente aplicada al amplificador puede ser determinada en base a la corriente medida a través del espejo de corriente.

Los amplificadores y circuitos descritos en la presente memoria pueden ser implementados en un IC, un IC analógico, un RFIC, una señal mezclada IC, un ASIC, una placa de circuito impreso (PCB), un dispositivo electrónico, etc. Los amplificadores y circuitos pueden también ser fabricados con diversas técnicas del proceso de IC, por ejemplo de semiconductor - metal - óxido complementario (CMOS), NMOS, PMOS, un transistor de unión bipolar (BJT), un CMOS bipolar (BiCMOS), germanio de silicio (SiGe), arseniuro de galio (GaAs), etc.

Un aparato que pone en práctica los amplificadores y circuitos descritos en la presente memoria puede ser un dispositivo autónomo o puede ser parte de un dispositivo más amplio. Un dispositivo puede ser (i) un IC autónomo, (ii) un conjunto de uno o más ICs que puede incluir unos ICs de memoria para almacenar datos y / o instrucciones, (iii) un RFIC por ejemplo un receptor de RF (RFR) o un transmisor / receptor de RF (RTR), (iv) una ASIC por ejemplo un módem de estación móvil (SMS), (v) un módulo que pueda estar embebido dentro de otros dispositivos, (vi) un receptor, un teléfono celular, un dispositivo inalámbrico, un aparato telefónico de mano, una unidad móvil, (vii), etc.

5 En uno o más diseños ejemplares, las funciones descritas pueden ser implementadas en hardware, software, firmware o cualquier combinación de estos. Si se implementan en software las funciones pueden ser almacenadas en o transmitidas en una o más instrucciones o un código dispuesto en un medio legible por ordenador. Los medios legibles por ordenador incluyen tanto medios informáticos como medios de comunicación que incluyan cualquier

10 medio que facilite la transferencia de un programa informático de un lugar a otro. Los medios de almacenamiento pueden ser cualquier medio disponible al que se pueda acceder por medio de un ordenador. A modo de ejemplo, y no de limitación, dichos medios legibles por ordenador pueden comprender RAM, ROM, EEPROM, CD-ROM u otro almacenamiento por disco (*disk*) óptico, almacenamiento de disco (*disk*) magnético u otros dispositivos de almacenamiento magnéticos u otro medio cualquiera que pueda ser utilizado para acarrear o almacenar el código

15 de programa deseado bajo la forma de instrucciones o estructuras de datos y a los que se pueda acceder por un ordenador. Así mismo, cualquier conexión es adecuadamente designada como medio legible por ordenador. Por ejemplo, si el software es transmitido desde un sitio web, servidor u otra fuente a distancia utilizando un cable coaxial, cable por fibra óptica, un par torsionado, línea de abonado digital (DSL), técnicas inalámbricas como por ejemplo infrarroja, radio y microondas, entonces el cable de fibra óptica, el par torsionado, la DSL, o las técnicas inalámbricas como infrarroja, radio y microondas se definen en la definición de medio. *Disk* y *disc* según se utilizan en la presente memoria, incluyen el disco compacto (CD), el disco láser, el disco óptico, el disco versátil digital (DVD), el disco flexible y el disco blue-ray en los que *disks* generalmente reproducen datos de forma magnética, mientras que los *discs* reproducen datos de forma óptica con láseres. Combinaciones de los referidos deben también ser incluidas dentro del alcance de los medios legibles por ordenador.

20 La descripción precedente de la divulgación se ha ofrecido para hacer posible que cualquier persona experta en la materia fabrique o utilice la divulgación. Diversas modificaciones pueden evidenciarse sin dificultad para los expertos en la materia, los principios genéricos definidos en la presente memoria pueden ser aplicados a otras variantes sin apartarse del alcance de la divulgación. De esta manera, la divulgación no pretende quedar limitada a los ejemplos y diseños descritos en la presente memoria, sino que debe concedérsele el más amplio alcance coherente con los

25 principios de las características novedosas divulgadas en la presente memoria.

REIVINDICACIONES

1.- Un aparato de ajuste de la polarización, que comprende:

un medio para obtener una medición de una tensión desarrollada en los bordes de una resistencia parásita de un inductor (214) acoplado a al menos un transistor (212) de un amplificador (210); y

5 un medio para generar al menos una tensión de polarización de entrada para el al menos un transistor (212) del amplificador (210) en base a la medición para obtener una corriente de polarización de blanco con destino al amplificador (210).

2.- El aparato de la reivindicación 1, en el que el medio para obtener la medición comprende un circuito de detección acoplado al inductor (214); y

10 el medio de generación de al menos una tensión de polarización de entrada comprende un circuito (270) de polarización acoplado al transistor (212) para generar una tensión de polarización de entrada con destino al transistor (212) en base a la tensión medida en los bornes del inductor (214).

3.- El aparato de la reivindicación 2, que comprende además:

15 un convertidor (258) analógico- digital, ADC, para digitalizar la tensión medida y suministrar una tensión digitalizada; y

un procesador (260) para recibir la tensión digitalizada y generar un control con destino al circuito (270) de polarización en base a la tensión digitalizada.

20 4.- El aparato de la reivindicación 3, en el que el procesador determina una corriente de polarización medida con destino al transistor (214) en base a la tensión digitalizada y un valor de resistor con destino al inductor (214) y genera el control con destino al circuito de polarización en base a la corriente de polarización medida y a la corriente de polarización de blanco.

5.- El aparato de la reivindicación 4, el valor del resistor con destino al inductor se determina mediante la aplicación de una corriente conocida a través del inductor y la medición de la tensión en los bornes del inductor (214).

25 6.- El aparato de la reivindicación 4, el valor de resistor con destino al inductor (214) se determina en base a las condiciones de un circuito integrado, IC, observadas por el amplificador (210).

7.- Un procedimiento de ajuste de una corriente de polarización, que comprende:

la obtención de una medición de una tensión desarrollada en los bornes de una resistencia parásita de un inductor (214) acoplado a al menos un transistor (212) de un amplificador (210); y

30 la generación de al menos una tensión de polarización de entrada con destino a al menos un transistor (212) del amplificador (210) en base a la medición para obtener una corriente de polarización de blanco con destino al amplificador (210).

8.- El procedimiento de la reivindicación 7, en el que la generación de la al menos una tensión de polarización de entrada comprende:

la digitalización de la tensión en los bornes del inductor para obtener una tensión digitalizada;

35 la determinación de una corriente de polarización medida con destino al amplificador (210) en base a la tensión digitalizada y al valor de la resistencia parásita del inductor (214), y

la generación de la al menos una tensión de polarización de entrada en base a la corriente de polarización medida y la corriente de polarización de blanco con destino al amplificador (210).

40

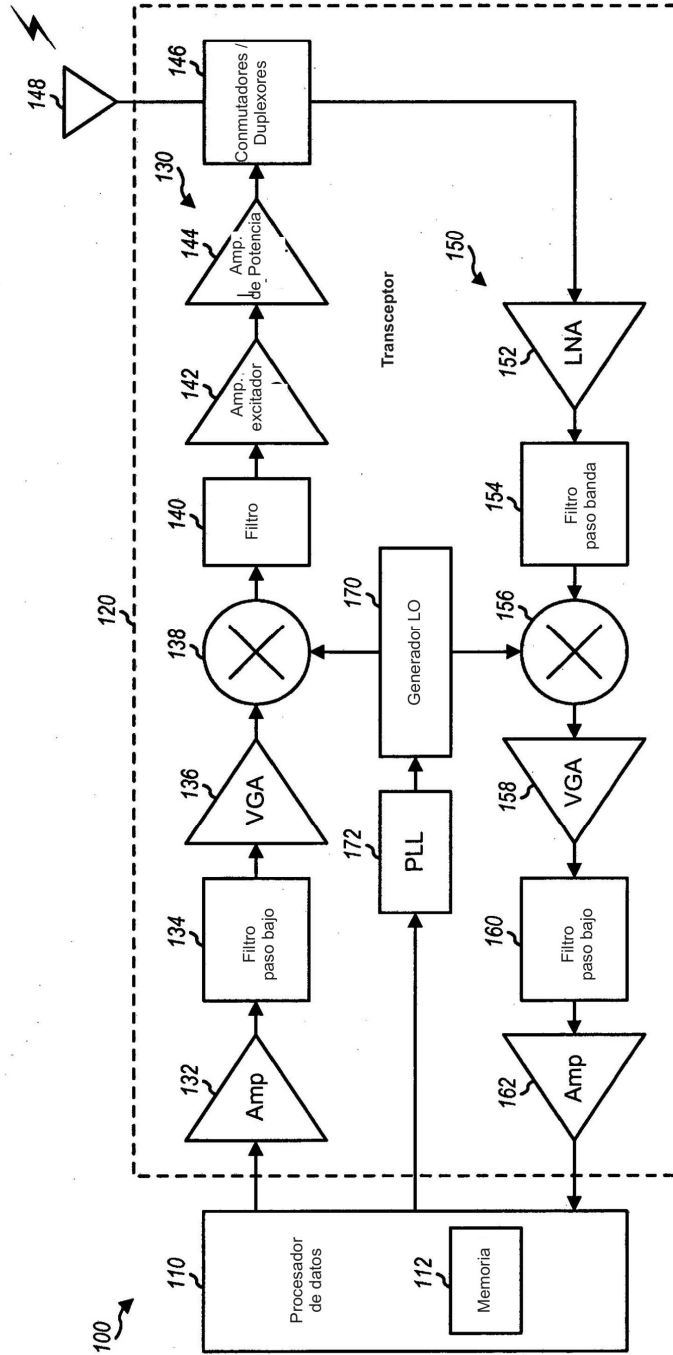


FIG. 1

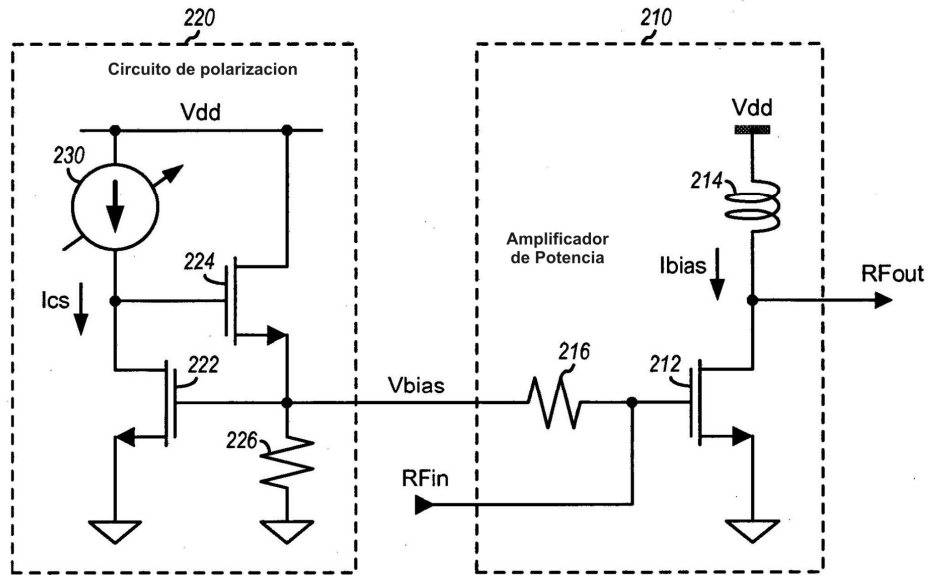


FIG. 2

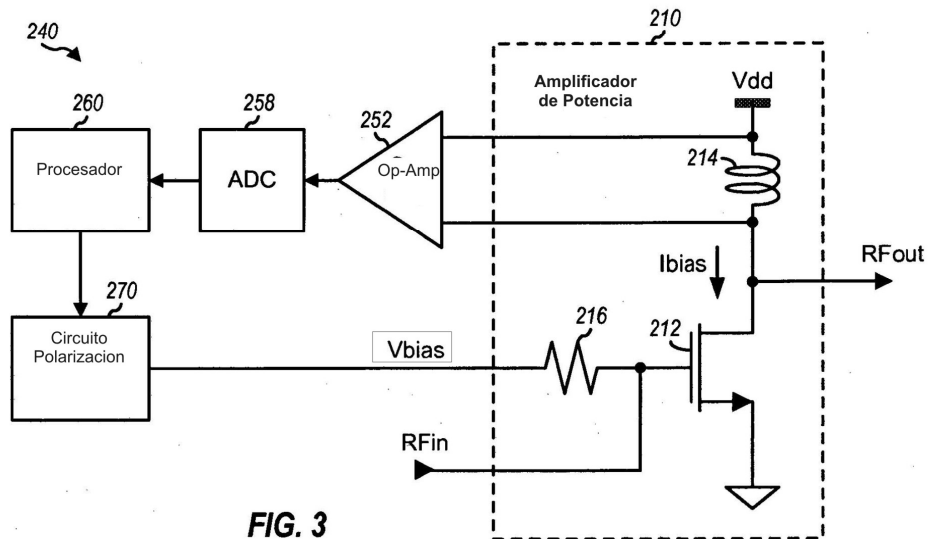


FIG. 3

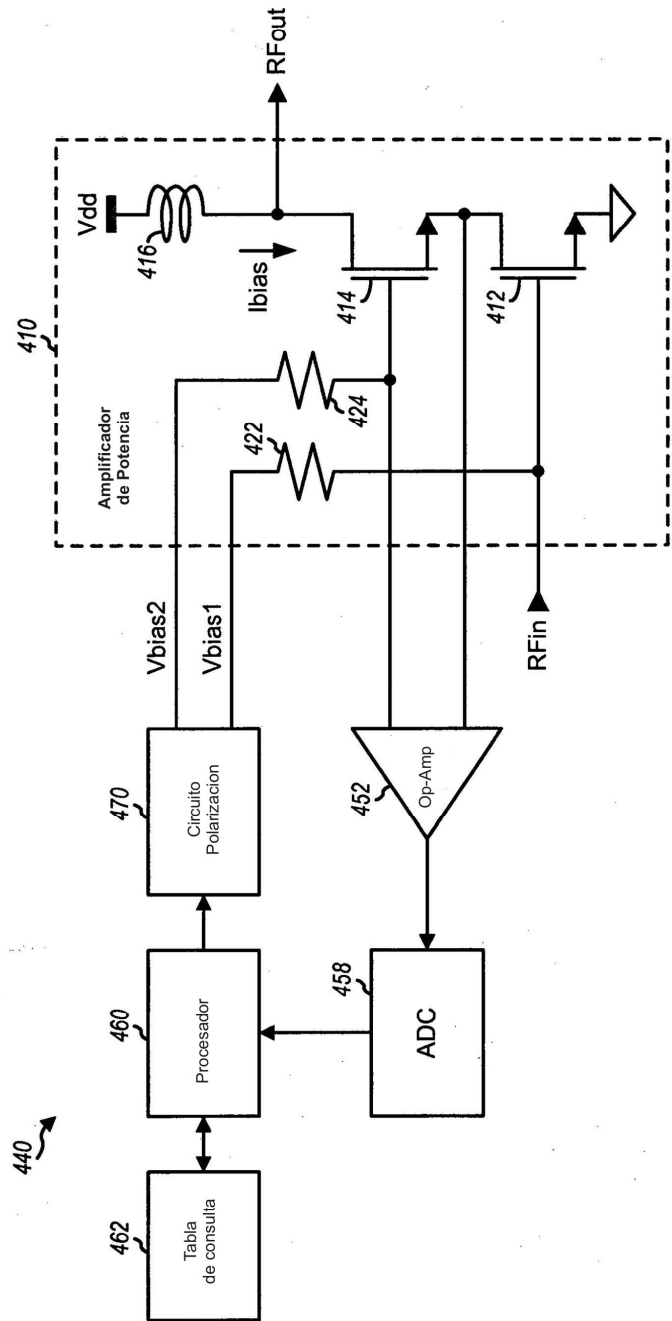


FIG. 4

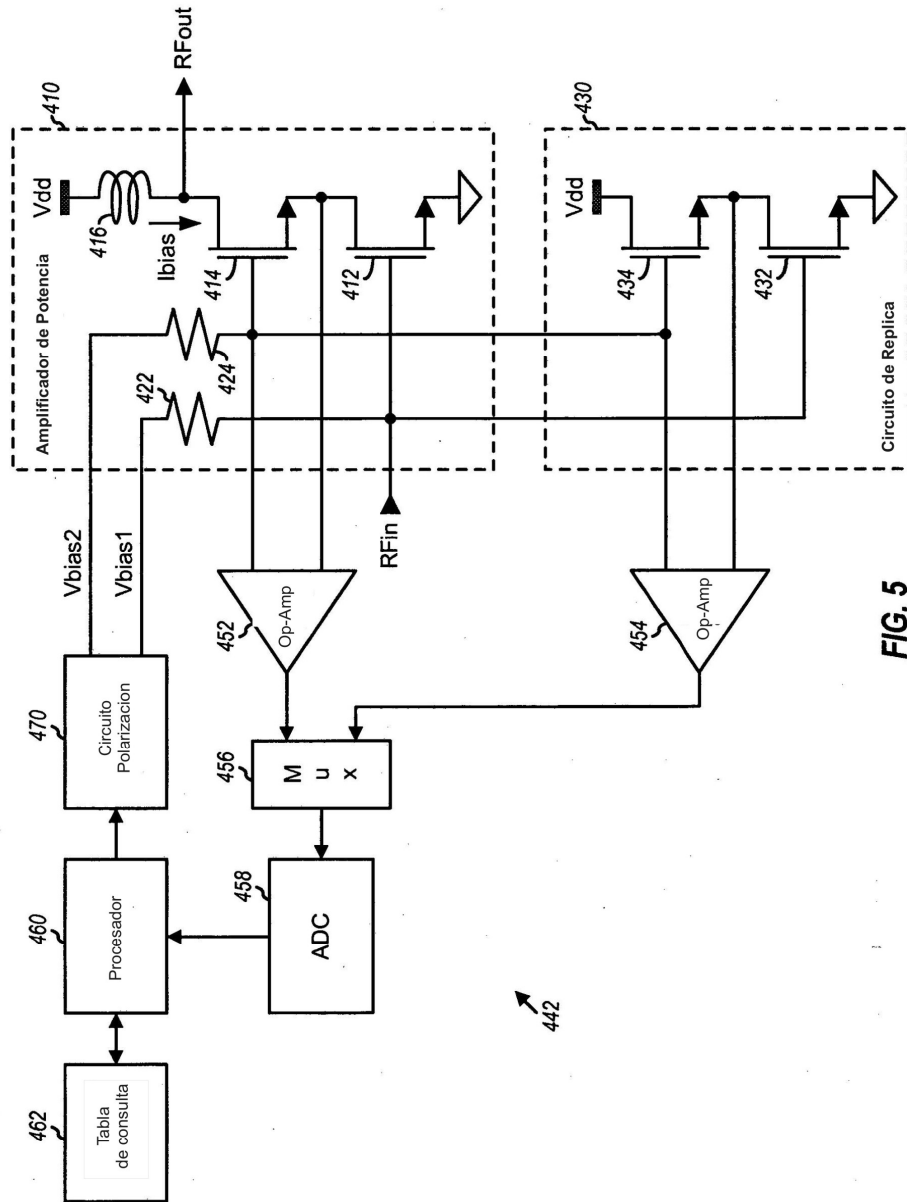


FIG. 5

442

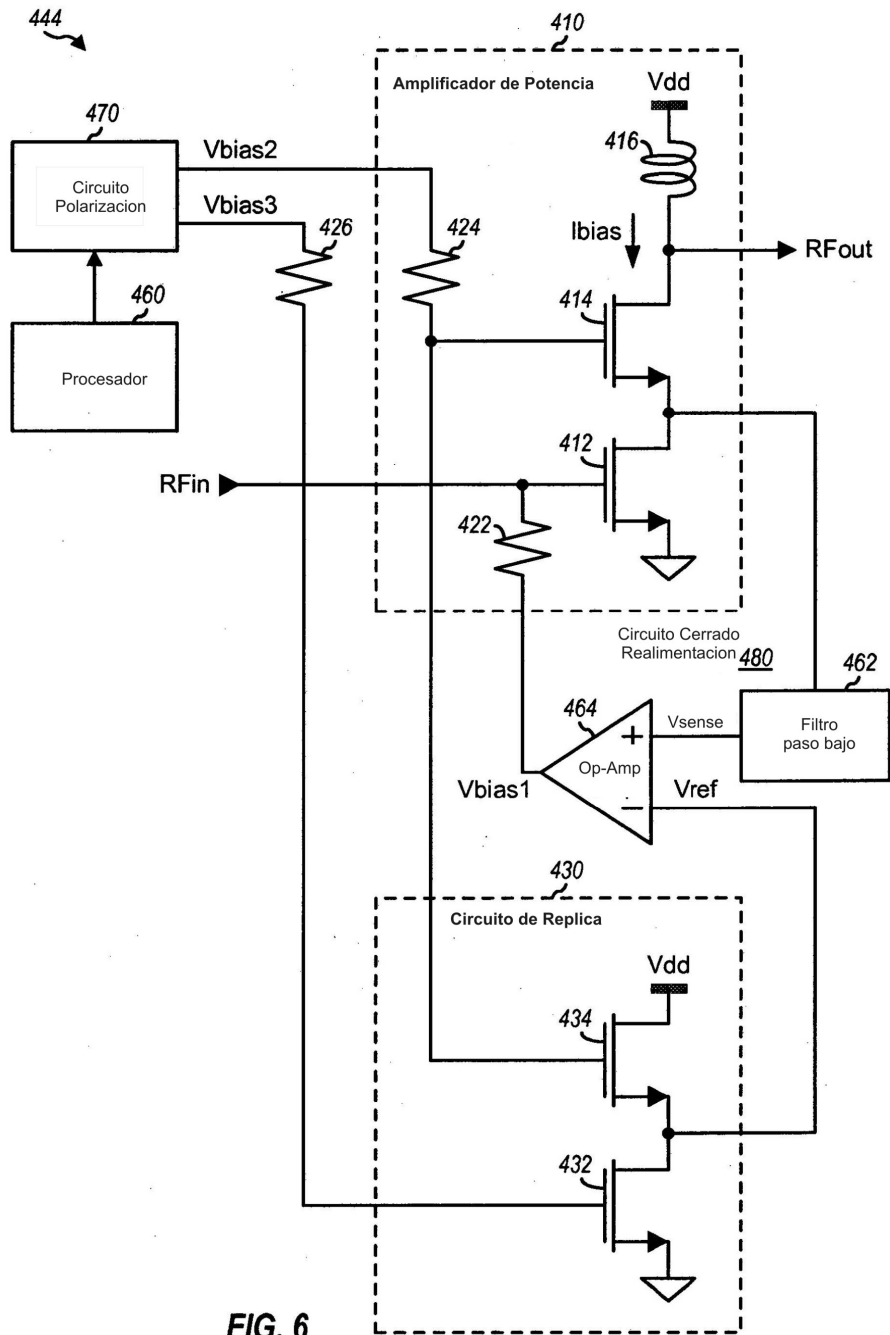


FIG. 6

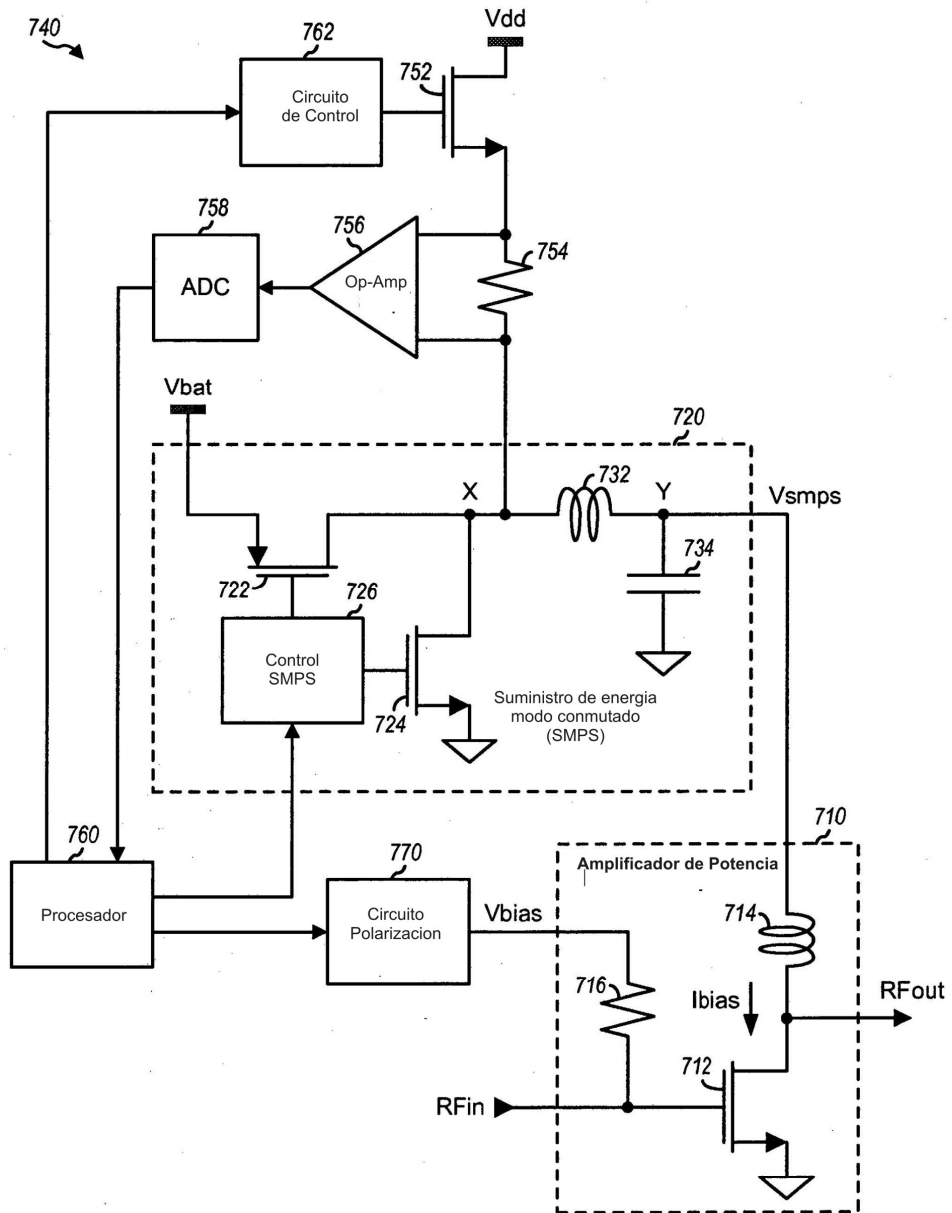


FIG. 7

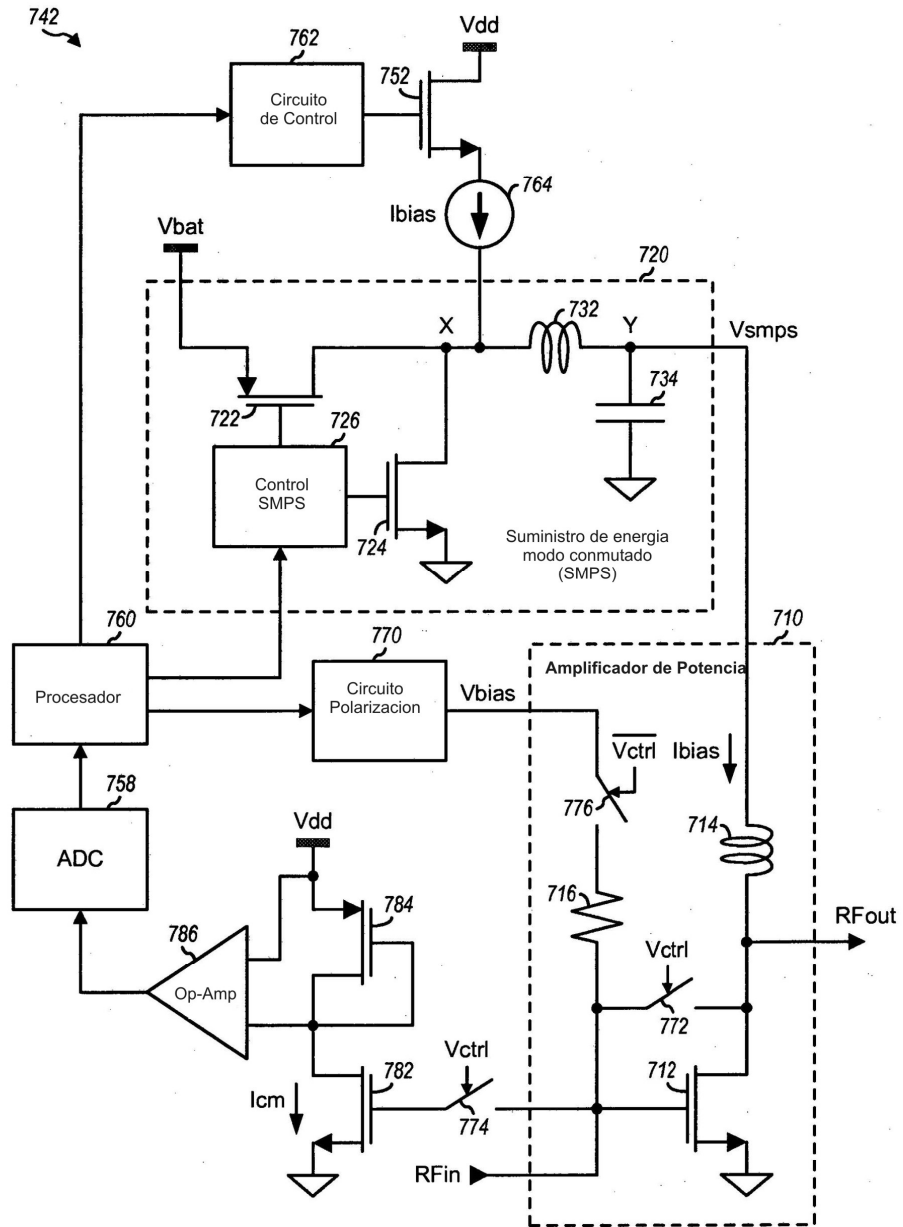


FIG. 8

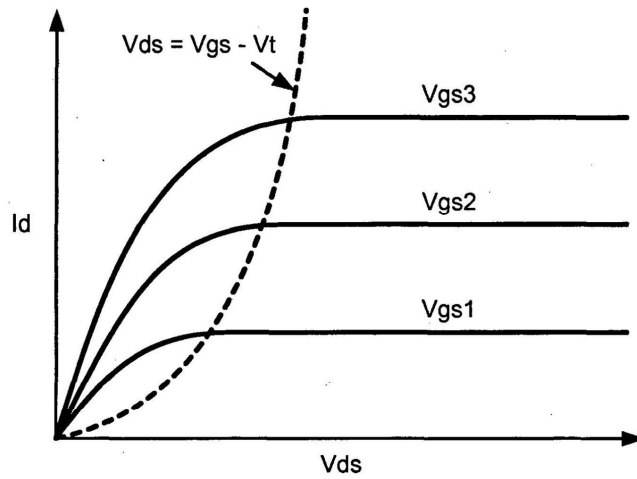


FIG. 9

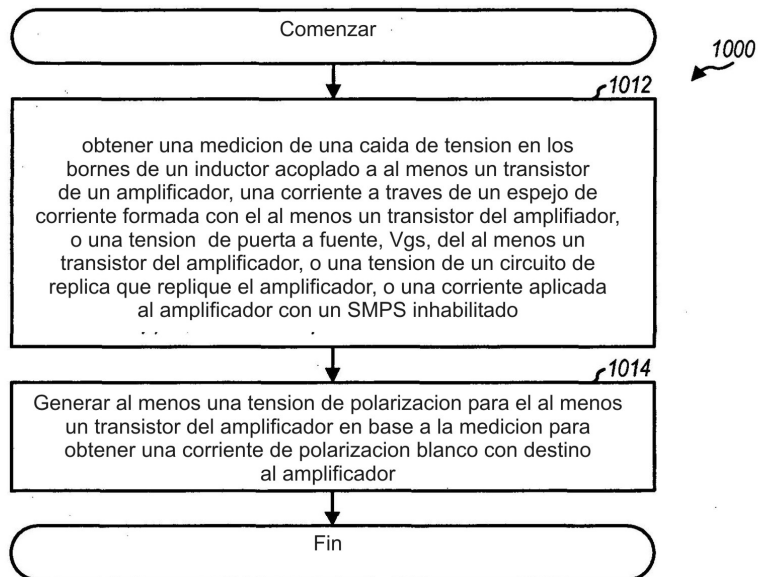


FIG. 10