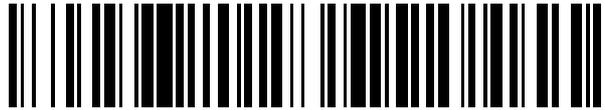


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 521 670**

51 Int. Cl.:

H04N 7/173 (2011.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **14.11.2008 E 08855355 (7)**

97 Fecha y número de publicación de la concesión europea: **15.10.2014 EP 2216992**

54 Título: **Aparato y método de transmisión, aparato y método de recepción, sistema de comunicación y programas asociados**

30 Prioridad:

28.11.2007 JP 2007308087

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

13.11.2014

73 Titular/es:

**SONY CORPORATION (100.0%)
1-7-1 Konan Minato-ku
Tokyo 108-0075, JP**

72 Inventor/es:

MATSUBAYASHI, KEI

74 Agente/Representante:

LEHMANN NOVO, María Isabel

ES 2 521 670 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Aparato y método de transmisión, aparato y método de recepción, sistema de comunicación y programas asociados

5 Campo técnico

La presente invención se refiere a un aparato de transmisión que transmite al menos datos de vídeo digitales sin comprimir (banda base), un aparato de recepción que recibe los datos de vídeo transmitidos, un sistema de comunicación que incluye dichos aparatos, un método de transmisión y un método de recepción como métodos asociados así como programas asociados.

10

Antecedentes de la técnica relacionada

Desde hace tiempo, en las difusiones de televisión digitales, a modo de ejemplo, existe una técnica multivisión para visualizar una pluralidad de pantallas de contenidos de vídeo en una sola pantalla existente en un monitor de presentación visual conectado a un receptor que recibe señales de vídeo (véase, a modo de ejemplo, el documento de patente 1).

15

En esta técnica, un aparato de transmisión, en el lado de transmisión, que transmite señales de vídeo, transmite señales de vídeo de tamaño reducido para servicio que corresponden a una pluralidad de canales. El receptor hace que se visualice una presentación multipantalla (13) en donde las señales de vídeo para el servicio están dispuestas en dirección longitudinal y lateral. Un usuario utiliza un controlador distante, o dispositivo similar, para seleccionar una de entre la pluralidad de señales de vídeo mediante un enfoque visual mientras mira la multipantalla (13). En consecuencia, el usuario puede ver un programa de la señal de vídeo seleccionada.

20

25

Por otro lado, en los últimos años, una interfaz HDMI (Interfaz Multimedia de Alta Definición) (de marca registrada (en adelante referida como R)) se hizo popular como una interfaz de comunicaciones para transmitir datos de vídeo sin comprimir (banda base) y datos de audio asociados con la señal de vídeo a alta velocidad (a modo de ejemplo, una interfaz HDMI(R) es capaz de transmitir datos de vídeo de alta calidad de imagen desde un dispositivo grabador DVD (Disco Versátil Digital), un decodificador y otras fuentes de AV (Audiovisual) a un receptor de televisión, un proyector y otros dispositivos de presentación visual.

30

La interfaz HDMI(R) incluye un canal TMDS (Señalización Diferencial Minimizada en Transición) que transmite, de forma unidireccional, datos de vídeo y datos de audio, desde una fuente de HDMI a un colector de HDMI de alta velocidad. En la interfaz HDMI, una línea de CEC (Línea de Control de Electrónica de Consumo) y similar, para comunicación bidireccional entre la fuente de HDMI(R) y el colector de HDMI(R) se define en las especificaciones de HDMI.

35

Documento de patente 1: Solicitud de patente japonesa abierta al público nº 2002-281406 (párrafo [0032], Figuras 5(A) a (C)).

40

La solución de patente europea EP 2 209 313, de la técnica anterior en conformidad con A.54 (3) EPC, describe una técnica para enviar una versión no comprimida de un programa a un receptor de televisión utilizando los canales TMDS normales en un cable de HDMI así como para transmitir una versión comprimida del mismo programa a través de dos pares de canales de transmisión diferenciales también proporcionados en el cable de HDMI (p.e., SDA, SCL y HPD y líneas reservadas). El receptor de televisión puede mostrar la señal de vídeo no comprimida y puede reenviar la señal de vídeo comprimida a un dispositivo de registro sin necesidad de una primera decodificación y memorizarla en el receptor de televisión. De este modo, un usuario televisivo puede ver y grabar un programa de interés aún cuando su receptor de televisión no tenga, por sí mismo, capacidades de grabación.

45

50

El documento US2006/291569 describe el envío de elementos plurales de contenidos de vídeo a través de una interfaz tal como un cable de HDMI. Los elementos plurales de contenidos de vídeo son objeto de multiplexación por división de tiempo y se transmiten utilizando los mismos canales en la interfaz (cable HDMI). En particular, un segundo elemento de vídeo se inserta en el intervalo en blanco de un primer elemento de vídeo y los datos multiplexados se transmiten utilizando los canales de TMDS en el cable de HDMI.

55

Sumario de la invención

Problema a resolver por la invención

60

A propósito, suponiendo, a modo de ejemplo, que existe un sistema que incluye un aparato de reproducción capaz de suministrar una pluralidad de elementos de datos de vídeo incluidos en una pluralidad de contenidos (contenidos de vídeo, etc.) y un monitor de presentación visual conectado al aparato de reproducción a través de, a modo de ejemplo, una interfaz HDMI(R) para realizar la presentación multipantalla anteriormente descrita en este sistema, el aparato de reproducción y el monitor de presentación visual necesitan conectarse mediante una pluralidad de cables de HDMI(R). Esto es así porque, cuando se transmiten digitalmente datos de vídeo por una interfaz estándar

65

HDMI(R) o similar, solamente una señal de vídeo se puede transmitir por un solo cable. En este caso, se coloca una carga sobre un usuario que utiliza el sistema.

5 Considerando las circunstancias anteriormente descritas, es un objetivo de la presente invención dar a conocer un aparato de transmisión, un aparato de recepción, un sistema de comunicaciones, un método de transmisión, un método y recepción y sus programas asociados que son capaces de transmitir, de forma eficiente, al menos una pluralidad de elementos de datos de vídeo incluidos en los datos de una pluralidad de contenidos al mismo tiempo.

10 Medios para resolver el problema objetivo

10 Para alcanzar el objetivo anterior, según la presente invención, se da a conocer un aparato de transmisión que incluye: una unidad de procesamiento de transmisión de HDMI adaptada para transmitir primeros y segundos datos de vídeo a un aparato externo al mismo tiempo a través de un cable de HDMI (Interfaz Multimedia de Alta Definición) siendo dichos primeros datos de vídeo un primer contenido de vídeo sin comprimir y siendo los segundos datos de vídeo un segundo contenido de vídeo comprimido, siendo dicho segundo contenido de vídeo diferente de dicho primer contenido de vídeo; una unidad de comunicaciones adaptada para comunicarse con el aparato externo a través del cable de HDMI y para notificar al aparato externo sobre un estado de conexión entre el aparato de transmisión y el aparato externo sobre la base de una potencial polarización de corriente continua DC de una línea en el cable de HDMI y un medio de control para controlar una transmisión de los primeros datos de vídeo y de los segundos datos de vídeo por la unidad de procesamiento de transmisión de HDMI; caracterizado por cuanto que: la unidad de comunicaciones está adaptada para realizar una comunicación en red LAN con el aparato externo utilizando un canal de transmisión diferencial constituido por la línea de HPD (Hot-Plut Detect) y la línea reservada del cable de HDMI y el medio de control está adaptado para controlar la unidad de procesamiento de transmisión de HDMI para proporcionar, a la salida, dichos primeros datos de vídeo a la línea de TMDS del cable de HDMI para la transmisión utilizando señales diferenciales en las líneas de TMDS y para proporcionar dichos segundos datos de vídeo a dicho canal de transmisión diferencial del cable de HDMI.

20 Más concretamente, en la presente invención, los primeros y segundos datos de vídeo correspondientes a diferentes contenidos de vídeo se transmiten a través de dos canales diferentes (primero y segundo canales). En consecuencia, la pluralidad de elementos de datos de vídeo puede transmitirse eficientemente al mismo tiempo.

25 Con miras a conseguir el objetivo de la presente invención, la expresión "al mismo tiempo" solamente necesita significar, "al mismo tiempo" en una medida en que los primeros y segundos datos de vídeo (incluyendo imágenes parciales de dichos elementos de datos) pueden mostrarse en una sola pantalla en un caso en donde los primeros y segundos datos de vídeo se visualizan por un aparato de recepción que los recibe.

30 El control de transmisión, por el medio de control, solamente necesita realizarse mediante un procesamiento multitarea o multihilo. Como alternativa, una de las transmisiones de los primeros y segundos datos de vídeo puede ser el procesamiento principal mientras que la otra es un procesamiento de interrupción.

35 El control de transmisión por el medio de control incluye el control del, a modo de ejemplo, número de elementos de datos de vídeo a transmitir (número de contenidos), una temporización de transmisión, un volumen de datos a transmitir y otros elementos relacionados con una transmisión.

40 El segundo canal está estructurado para ser capaz de realizar una comunicación unidireccional o una comunicación bidireccional. Cuando el segundo canal realiza una comunicación bidireccional, un sistema de comunicación de semi-dúplex o un sistema de comunicación semi-dúplex pueden utilizarse como un sistema de comunicaciones. En este caso, un protocolo de comunicaciones suele ser el de Ethernet (marca registrada) pero pueden utilizarse otros protocolos en su lugar.

45 El primer canal y/o el segundo canal pueden incluir una pluralidad de terminales a conectarse a una pluralidad de líneas.

50 La interfaz es HDMI (Interfaz Multimedia de Alta Definición).

55 A modo de ejemplo, el medio de control transmite los primeros datos de vídeo utilizando un canal de TMDS (Señalización Diferencial Minimizada en Transición) de la HDMI como el primer canal. Una transmisión eficiente se hace posible transmitiendo, de este modo, los primeros datos de vídeo como datos de banda base que tienen un gran volumen utilizando el canal de TMDS.

60 En este caso, el medio de control transmite los segundos datos de vídeo utilizando al menos una línea reservada y una línea HPD (Hot-Plug Detect) de la HDMI como el segundo canal.

65 Cuando se utilizan todas las líneas reservadas, la línea HPD, la línea SCL y la línea SDA, necesita adoptarse, a modo de ejemplo, un sistema de comunicaciones semi-dúplex que utiliza un par trenzado solamente.

Cuando dos líneas de entre las cuatro líneas se utilizan, necesita constituirse un par trenzado solamente por dichas dos líneas. En este caso, el sistema de comunicaciones semi-dúplex se adopta como el sistema de comunicaciones.

5 Como alternativa es también posible utilizar, cuando se emplean dos líneas de entre las cuatro líneas, una de ellas para una transmisión y la otra para una recepción, a modo de ejemplo. En este caso, se adopta el sistema de comunicaciones de dúplex completo.

10 El protocolo de comunicaciones de la segunda unidad de canal suele ser el de Ethernet (marca registrada), pero se pueden utilizar otros protocolos en su lugar.

Como alternativa, es también posible transmitir los segundos datos de vídeo utilizando tres líneas de entre las cuatro líneas. En este caso, se utilizan dos líneas para una transmisión (o una recepción) como un par trenzado y una línea para una recepción (o una transmisión) se utiliza como un hilo de transmisión único.

15 El medio de control hace que se transmitan los primeros datos de audio de una banda base incluidos en el contenido de los primeros datos de vídeo a través del primer canal y hace que los segundos datos de audio, que están incluidos en el contenido de los segundos datos de vídeo y codificados por un codificador-decodificador, códec, predeterminado para transmitirse a través del segundo canal. Con esta estructura, una pluralidad de elementos de datos de audio incluidos en la pluralidad de contenidos se transmite al mismo tiempo. En consecuencia, el aparato de recepción que ha recibido la pluralidad de elementos de datos de audio, a modo de ejemplo, puede proporcionar, a la salida, la pluralidad de señal de audio a una pluralidad de altavoces al mismo tiempo. Como alternativa, el aparato de recepción puede superponer partes de, o la totalidad de, la pluralidad de elementos de datos de audio recibidos y proporcionarlos a un altavoz único.

25 El medio de control hace que los segundos datos de vídeo se proporcionen, de forma plural, para transmitirse a través del segundo canal. Con esta estructura, el aparato de transmisión puede transmitir al menos un elemento de los primeros datos de vídeo y la pluralidad de elementos de los segundos datos de vídeo al mismo tiempo.

30 El medio de control hace que se transmita una señal de control, relacionada con la transmisión de los segundos datos de vídeo, a través del segundo canal. En este caso, el medio de control puede hacer que se transmita la señal de control relacionada con la transmisión de los primeros de datos de vídeo a través de un tercer canal diferente del primer canal. Puesto que los primeros datos de vídeo son datos de banda base, un volumen de datos a comunicarse entre el aparato de transmisión y el aparato de recepción, a través del primer canal, es de gran magnitud. Por lo tanto, transmitiendo la señal de control a través del segundo canal, no se impone dicha restricción de volumen.

35 La presente invención es de especial utilidad cuando un usuario hace funcionar el aparato de transmisión a través del aparato de recepción en un caso en donde la comunicación se mantiene entre el aparato de transmisión y el aparato de recepción a través de la segunda unidad de canal es una comunicación bidireccional. En este caso, puesto que la señal de control se transmite desde el aparato de recepción al aparato de transmisión, a través del segundo canal, se mejora la facilidad de uso.

Como alternativa, los medios de control pueden hacer que se transmita una señal de control relacionada con la transmisión de los primeros datos de vídeo a través del segundo canal.

45 En conformidad con la presente invención, se da a conocer un aparato de recepción que incluye: una unidad de procesamiento de recepción de HDMI adaptada para recibir, al mismo tiempo, primeros y segundos datos de vídeo procedentes de un aparato externo a través de un cable de HDMI (Interfaz Multimedia de Alta Definición), siendo dichos primeros datos de vídeo un primer contenido de vídeo sin comprimir y siendo dichos segundos datos de vídeo comprimidos como el segundo contenido de vídeo, siendo dicho segundo contenido de vídeo diferente de dicho primer contenido de vídeo; una unidad de comunicaciones adaptada para comunicarse con el aparato externo a través del cable de HDMI y para recibir una notificación sobre un estado de conexión entre el aparato de recepción y el aparato externo desde el aparato externo sobre la base de un potencial de polarización de corriente continua DC de una línea en el cable de HDMI y un medio de control para controlar una recepción de los primeros datos de vídeo y de los segundos datos de vídeo por la unidad de procesamiento de recepción de HDMI; caracterizado por cuanto que: la unidad de comunicaciones está adaptada para realizar la comunicación de red LAN con el aparato externo utilizando un canal de transmisión diferencial constituido por la línea de HPD (Hot-Plug Detect) y la línea reservada del cable HDMI y el medio de control está adaptado para controlar la unidad de procesamiento de recepción de HDMI para proporcionar dichos primeros datos de vídeo desde la línea de TMDS del cable de HDMI y para introducir dichos segundos datos de vídeo desde dicho canal de transmisión diferencial del cable de HDMI.

60 El medio de control hace que la unidad de procesamiento de recepción de HDMI introduzca los primeros datos de audio incluidos en el contenido de los primeros datos de vídeo procedentes de las líneas de TMDS del cable de HDMI y para introducir los segundos datos de audio incluidos en el contenido de los segundos datos de vídeo desde el canal de transmisión diferencial antes citado. Con esta estructura, una pluralidad de elementos de datos de audio, incluidos en la pluralidad de contenidos, se transmiten al mismo tiempo. En consecuencia, el aparato de recepción puede proporcionar la pluralidad de señales de audio a una pluralidad de altavoces al mismo tiempo. Como

alternativa, el aparato de recepción puede superponer partes o la totalidad de la pluralidad de elementos de datos de audio recibidos y proporcionarlos a un altavoz único.

5 El aparato de recepción incluye, además: un decodificador para decodificar los segundos datos de vídeo recibidos y un medio de combinación para generar datos de pantallas combinados efectuando la combinación de los primeros datos de vídeo recibidos y los segundos datos de vídeo decodificados en una sola pantalla. Con esta estructura, una pluralidad de señales de vídeo pueden visualizarse en una sola pantalla.

10 Según la presente invención, se da a conocer un sistema de comunicaciones que incluye: un aparato de transmisión y un aparato de recepción según se especificó con anterioridad.

Según la presente invención, se da a conocer un método de transmisión del aparato de transmisión antes citado.

15 Según la presente invención, se da a conocer un método de recepción del aparato de recepción antes citado.

La presente invención es también aplicable a programas para realizar el método de transmisión y el método de recepción.

20 Efectos de la invención

Según se describió anteriormente, en conformidad con la presente invención, al menos una pluralidad de elementos de datos de vídeo, incluidos en una pluralidad de contenidos, pueden transmitirse eficientemente al mismo tiempo.

25 Formas de realización preferidas de la invención

A continuación, se describirán formas de realización de la presente invención haciendo referencia a los dibujos.

30 La Figura 1 es un diagrama que ilustra una estructura de un sistema de transmisión de imagen general como una realización de referencia, a modo de ejemplo, de esta forma de realización. A continuación, el término "imagen" se refiere tanto a una imagen fija como a una imagen móvil mientras que se refiere principalmente a cada trama de una imagen móvil. El término de "vídeo" se refiere a una imagen móvil. Sin embargo, al describir las formas de realización de la presente invención, dichos dos términos no están claramente diferenciados y tienen prácticamente el mismo significado.

35 En la Figura 1, un receptor de televisión digital 11, un amplificador AV 12 y un aparato de reproducción 14 se instalan en una sala de estar en un lado izquierdo de una residencia del usuario en la figura. El receptor de televisión digital 11 y el amplificador AV 12 y el amplificador AV 12 y el aparato de reproducción 14 están conectados mediante un cable de HDMI 13 y un cable de HDMI 15, respectivamente.

40 Además, un concentrador 16 está instalado en la sala de estar y el receptor de televisión digital 11 y el aparato de reproducción 14 están conectados al concentrador 16 por un cable de red LAN (Red de Área Local) 17 y un cable de red LAN 18, respectivamente. Además, en la Figura, un receptor de televisión digital 19 está instalado en un dormitorio en un lado derecho de la sala de estar y el receptor de televisión digital 19 está conectado al concentrador 16 a través de un cable de red LAN 20.

45 En un caso en donde se reproduce un contenido grabado en el aparato de reproducción 14 y se visualiza una imagen en el receptor de televisión digital 11, a modo de ejemplo, el aparato de reproducción 14 decodifica datos de elementos de imagen y datos de audio para reproducir el contenido y suministra los datos de elementos de imagen sin comprimir resultantes y datos de audio al receptor de televisión digital 11 a través del cable de HDMI 15, del amplificador AV 12 y del cable de HDMI 13. A continuación, el receptor de televisión digital 11 muestra una imagen o proporciona una señal de audio basada en los datos de elementos de imagen y los datos de audio suministrados desde el aparato de reproducción 14.

50 Además, en un caso en donde un contenido suministrado en el aparato de reproducción 14 es objeto de reproducción y una imagen se visualiza en el receptor de televisión digital 11 y en el receptor de televisión digital 19 al mismo tiempo, el aparato de reproducción 14 suministra datos de elementos de imagen comprimidos y datos de audio para reproducir el contenido el receptor de televisión digital 11 a través del cable de red LAN 18, el concentrador 16 y el cable de red LAN 17 y también los suministra al receptor de televisión digital 19 a través del cable de red LAN 18, del concentrador 16 y del cable de red LAN 20,

60 A continuación, el receptor de televisión digital 11 y el receptor de televisión digital 19 decodifican los datos de elementos de imagen y los datos de audio suministrados desde el aparato de reproducción 14 y visualiza una imagen o proporciona una señal de audio basada en los datos de elementos de imagen sin comprimir resultantes y datos de audio.

65 Además, en un caso en donde el receptor de televisión digital 11 haya recibido datos de elementos de imagen y

datos de audio para reproducir un programa difundido por televisión, cuando los datos de audio recibidos son, a modo de ejemplo, datos de audio que circundan el canal 5.1 y el receptor de televisión digital 11 por lo tanto, no puede decodificar los datos de audio recibidos, con lo que el receptor de televisión digital 11 convierte los datos de audio en una señal óptica y la transmite al amplificador AV 12.

5 El amplificador AV 12 recibe la señal óptica transmitida desde el receptor de televisión digital 11 y realiza su conversión fotoeléctrica y decodifica los datos de audio resultantes. A continuación, el amplificador AV 12 amplifica los datos de audio sin comprimir decodificados según sea necesario y reproduce la señal de audio procedente de un altavoz próximo conectado al amplificador AV 12. En consecuencia, decodificando los datos de elementos de imagen recibidos, visualizando una imagen basada en los datos de elementos de imagen decodificados y proporcionando una señal de audio por el amplificador AV 12, sobre la base de los datos de audio suministrados al amplificador AV 12, el receptor de televisión digital 11 reproduce un programa circundante del canal 5.1.

15 La Figura 2 es un diagrama que ilustra una estructura de un sistema de transmisión de elementos de imagen según una forma de realización a la que se aplica la presente invención.

El sistema de transmisión de elementos de imagen está constituido por un receptor de televisión digital 31, un amplificador 32, un aparato de reproducción 33 y un receptor de televisión digital 34. El receptor de televisión digital 31 y el amplificador 32 y el aparato de reproducción 33 están, respectivamente, conectados por un cable de HDMI(R) 35 y un cable de HDMI(R) 36 como cables de comunicaciones en conformidad con una interfaz HDMI(R). Además, el receptor de televisión digital 31 y el receptor de televisión digital 34 están conectados mediante un cable de red LAN 37 para una red LAN, tal como Ethernet (marca registrada).

25 En la realización, a modo de ejemplo, ilustrada en la Figura 2, el receptor de televisión digital 31, el amplificador 32 y el aparato de reproducción 33 están instalados en una sala de estar en un lado izquierdo de una residencia de usuario en la Figura y el receptor de televisión digital 34 está instalado en un dormitorio en un lado derecho de la sala de estar.

30 El aparato de reproducción 33 está constituido, a modo de ejemplo, por un reproductor de DVD o un dispositivo grabador de disco duro y decodifica datos de elementos de imagen datos de audio para reproducir un contenido y suministra los datos de elementos de imagen resultantes y los datos de audio al amplificador 32 por intermedio del cable de HDMI(R) 36.

35 El amplificador 32 está constituido, a modo de ejemplo, por un amplificador AV y cuando se le suministran los datos de elementos de imagen y los datos de audio desde el aparato de reproducción 33, amplifica los datos de audio suministrados cuando sea necesario. Además, el amplificador 32 suministra los datos de audio amplificados cuando sea necesario y los datos de elementos de imagen que se han suministrado desde el aparato de reproducción 33 el receptor de televisión digital 31 a través del cable de HDMI(R) 35. El receptor de televisión digital 31 visualiza una imagen o proporciona una señal de audio sobre la base de los datos de elementos de imagen y los datos de audio suministrados desde el amplificador 32 y reproduce un contenido.

45 Además, el receptor de televisión digital 31 y el amplificador 32 son capaces de realizar una comunicación bidireccional tal como una comunicación de IP a alta velocidad utilizando el cable de HDMI(R) 35 y el amplificador 32 y el aparato de reproducción 33 son también capaces de realizar una comunicación bidireccional tal como una comunicación de IP a alta velocidad utilizando el cable de HDMI(R) 36.

50 Más concretamente, realizando la comunicación de IP con el amplificador 32, el aparato de reproducción 33 puede transmitir datos de elementos de imagen comprimidos y datos de audio al amplificador 32 a través del cable de HDMI(R) 36 como datos conformes con un protocolo IP y el amplificador 32 puede recibir los datos de elementos de imagen comprimidos y los datos de audio transmitidos desde el aparato de reproducción 33.

55 Además, realizando la comunicación IP con el receptor de televisión digital 31, el amplificador 32 puede transmitir datos de elementos de imagen comprimidos y datos de audio al receptor de televisión digital 31 a través del cable de HDMI(R) 35 como datos conformes con el protocolo IP y el receptor de televisión digital 31 puede recibir los datos de elementos de imagen comprimidos y los datos de audio transmitidos desde el amplificador 32.

60 Por lo tanto, el receptor de televisión digital 31 puede transmitir los datos de elementos de imagen recibidos y los datos de audio al receptor de televisión digital 34 a través del cable de red LAN 37. Además, el receptor de televisión digital 31 decodifica los datos de elementos de imagen recibidos y los datos de audio y, sobre la base de los datos de elementos de imagen sin comprimir resultantes y de los datos de audio, visualiza una imagen o proporciona una señal de audio y reproduce un contenido.

65 El receptor de televisión digital 34 recibe y decodifica los datos de elementos de imagen y los datos de audio transmitidos desde el receptor de televisión digital 31 a través del cable de red LAN 37 y, sobre la base de los datos de elementos de imagen sin comprimir y los datos de audio obtenidos por la decodificación, visualiza una imagen o una señal de audio y de extensión modo reproduce un contenido. En consecuencia, en el receptor de televisión

digital 31 en el receptor de televisión digital 34, el mismo contenido o diferentes contenidos se pueden reproducir al mismo tiempo.

Además, en un caso en donde el receptor de televisión digital 31 ha recibido datos de elementos de imagen y datos de audio para reproducir un programa como un contenido de difusión televisiva, cuando los datos de audio recibidos son, a modo de ejemplo, datos de audio que circundan al canal 5.1 y por lo tanto, receptor de televisión digital 31 no puede decodificar los datos de audio recibidos, el receptor de televisión digital 31 transmite, realizando una comunicación IP con el amplificador 32, los datos de audio recibidos al amplificador 32 a través el cable de HDMI(R) 35.

El amplificador 32 recibe y decodifica los datos de audio transmitidos desde el receptor de televisión digital 31 y amplifica los datos de audio decodificados cuando sea necesario. A continuación, la señal de audio circundante del canal 5.1 se reproduce desde un altavoz (no ilustrado) conectado al amplificador 32.

El receptor de televisión digital 31 decodifica los datos de elementos de imagen recibidos así como transmite los datos de audio al amplificador 32 a través del cable de interfaz HDMI(R) 35 y reproduce un programa visualizando una imagen basada en los datos de elementos de imagen obtenidos por la decodificación.

Según se describió con anterioridad, puesto que los aparatos electrónicos tales como el receptor de televisión digital 31, el amplificador 32 y el aparato de reproducción 33 conectados por el cable de HDMI(R) 35 y el cable de HDMI(R) 36 pueden realizar una comunicación IP de alta velocidad utilizando cables de HDMI(R) en el sistema de transmisión de imágenes ilustrado en la Figura 2, siendo innecesario un cable de red LAN correspondiente al cable de red 17 de la Figura 1.

Además, conectando el receptor de televisión digital 31 y el receptor de televisión digital 34 por el cable de red LAN 37, los datos recibidos por el receptor de televisión digital 31 desde el aparato de reproducción 33 a través del cable de HDMI(R) 36, el amplificador 32 y el cable de HDMI(R) 35 pueden transmitirse, de forma adicional, al receptor de televisión digital 34 a través del cable de red LAN 37. Por lo tanto, un cable de red LAN y un aparato electrónico correspondiente al cable de red LAN 18 y concentrador 16 de la Figura 1 son innecesarios.

Según se ilustra en la Figura 1, en el sistema de transmisión de elementos de imagen convencional, diferentes tipos de cables han sido necesarios dependiendo de los datos a transmitir y recibir y un sistema de comunicación y los cableados que conectan los aparatos electrónicos han sido complejos. Por otro lado, en el sistema de transmisión de imágenes ilustrado en la Figura 2, puesto que la comunicación bidireccional, tal como la comunicación IP, puede realizarse entre los aparatos electrónicos conectados por los cables de HDMI(R) a alta velocidad, es posible simplificar las conexiones entre los aparatos electrónicos. Dicho de otro modo, los cableados que conectan los aparatos electrónicos que han sido complejos en el pasado pueden hacerse ahora más simples.

A continuación, la Figura 3 ilustra una representación estructural, a modo de ejemplo, de una fuente de HDMI(R) y un colector HDMI(R) incorporados en respectivos aparatos electrónicos mutuamente conectados por un cable de HDMI(R), a modo de ejemplo, una fuente de HDMI(R) proporcionada en el amplificador 32 de la Figura 2 y un colector de HDMI(R) proporcionado en el receptor de televisión digital 31.

Una fuente de HDMI(R) 71 y un colector de HDMI(R) 72 están conectados mediante un cable de HDMI(R) único 35 y la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 son capaces de realizar una comunicación IP bidireccional de alta velocidad utilizando el cable de HDMI(R) 35 mientras se mantiene la compatibilidad con la interfaz HDMI(R) existente.

La fuente de HDMI(R) 71 transmite, de forma unidireccional, al colector de HDMI(R) 72, utilizando una pluralidad de canales, una señal diferencial correspondiente a datos de elementos de imagen de una imagen no comprimida de una pantalla en una zona de vídeo activa como una sección obtenida eliminando una sección de retroceso horizontal (área de supresión horizontal) y una sección de retroceso vertical (área de supresión vertical) a partir de una sección que alcanza desde una señal de sincronización vertical a la siguiente señal de sincronización vertical y transmite, de forma unidireccional, al colector de HDMI(R) 72, utilizando la pluralidad de canales, señales diferenciales correspondientes a por lo menos datos de audio asociados con la imagen, datos de control, otros datos auxiliares y datos similares en la sección de retroceso horizontal o la sección de retroceso vertical.

Más concretamente, la fuente de HDMI(R) 71 incluye un transmisor 81. El transmisor 81 convierte los datos de elementos de imagen de la imagen no comprimida en las correspondientes señales diferenciales y las transmite, en serie, de forma unidireccional, al colector de HDMI(R) 72 conectado a través del cable de HDMI(R) 35 utilizando tres canales de TMDS nº 0, nº 1 y nº 2 como la pluralidad de canales.

Los canales de TMDS nº 0, nº 1 y nº 2 proporcionados en el transmisor 81 funcionan como una primera unidad de canal. Además, los canales de TMDS nº 0, nº 1 y nº 2 proporcionados en un receptor 82 funcionan como una tercera unidad de canal.

Además, el transmisor 81 convierte los datos de audio asociados con la imagen no comprimida, datos de control necesarios, otros datos auxiliares y datos similares en las correspondientes señales diferenciales y los transmite, en serie, de forma unidireccional, al colector de HDMI(R) 72 al que se conecta mediante el cable de HDMI(R) 35 utilizando los tres canales de TMDS nº 0, nº 1 y nº 2.

Además, el transmisor 81 transmite señales de reloj de elementos de imagen sincronizadas con los datos de elementos de imagen transmitidos por los tres canales TMDS nº 0, nº 1 y nº 2 al colector de HDMI(R) 72 que le está conectado a través del cable de HDMI(R) 35 utilizando un canal de reloj de TMDS. En este caso, en un canal de TMDS único nº i ($i = 0, 1, 2$), 10 bits de datos de elementos de imagen se transmiten durante 1 periodo de reloj de los relojes de elementos de imagen.

El colector de HDMI(R) 72 recibe la señal diferencial correspondiente a los datos de elementos de imagen transmitidos, de forma unidireccional, desde la fuente de HDMI(R) 71 utilizando la pluralidad de canales en la sección de área activa y recibe las señales diferenciales correspondientes a los datos de audio y los datos de control, transmitidos, de forma unidireccional, desde la fuente HDMI(R) 71 utilizando la pluralidad de canales en la sección de retroceso horizontal o la sección de retroceso vertical.

Más concretamente, el colector de HDMI(R) 72 incluye el receptor 82. El receptor 82 recibe, utilizando los canales de TMDS nº 0, nº 1 y nº 2, la señal diferencial correspondiente a los datos de elementos de imagen y las señales diferenciales correspondientes a los datos de audio y los datos de control, que se transmiten, de forma unidireccional, desde la fuente de HDMI(R) 71 que le está conectada a través del cable de HDMI(R) 35, en sincronismo con las señales de reloj de elementos de imagen transmitidas, de forma similar, desde la fuente de HDMI(R) 71 utilizando el canal de reloj de TMDS.

Como un canal de transmisión de un sistema de HDMI(R) constituido por la fuente de HDMI(R) 71 y el colector de detección de retorno HDMI(R) 72, existen también canales de transmisión denominados DDC (Canal de Datos de Visualización) 83 y la línea CEC 84 además de los tres canales TMDS nº 0 a 2 como canales de transmisión para transmitir, en serie y en una sola dirección, los datos de elementos de imagen y los datos de audio en sincronización con las señales de reloj de elementos de imagen procedentes de la fuente de HDMI(R) 71 al colector de detección de retorno HDMI(R) 72 y el canal de reloj de TMDS como un canal de transmisión para transmitir las señales de reloj de elementos de imagen.

El DDC 83 está constituido por dos líneas de señales (no ilustradas) incluidas en el cable de HDMI(R) 35 y utilizadas para la fuente de HDMI(R) 71 para la lectura de datos E-EDID (Datos de Identificación de Visualización Extendida Ampliada) desde el colector de HDMI(R) 72 que le está conectado a través del cable de HDMI(R) 35.

Más concretamente, además del receptor 82, el colector de HDMI(R) 72 incluye una memoria EDIDROM (EDID ROM (memoria de lectura solamente)) 85 que memoriza los datos E-EDID como información sobre sus propios ajustes operativos y rendimiento. La fuente de HDMI(R) 71 efectúa la lectura, desde el colector de HDMI(R) 72 que le está conectado a través del cable de HDMI(R) 35, los datos E-EDID memorizados en la memoria EDIDROM 85 del colector de HDMI(R) 72 a través de DDC 83 y reconoce, sobre la base de E-EDID, los ajustes operativos y el rendimiento del colector de HDMI(R) 72, es decir, un formato de imagen (perfil) que (incluyendo el aparato electrónico) el colector de HDMI(R) 72 soporta los tonos cromáticos de RGB (rojo, verde, azul), YCbCr4:4:4 y YCbCr4:2:2.

Conviene señalar que aunque no se ilustra, de forma similar al colector de HDMI(R) 72, la fuente de HDMI(R) 71 puede memorizar los datos E-EDID y transmitir dichos datos E-EDID al colector de HDMI(R) 72 cuando sea necesario.

La línea de CEC 84 está constituida por una línea de señal única (no ilustrada) incluida en el cable de detección de retorno HDMI(R) 35 y utilizada para realizar una comunicación bidireccional de datos de control entre la fuente de HDMI(R) 71 y el colector de HDMI(R) 72.

Además, la fuente de detección de retorno HDMI(R) 71 y el colector de HDMI(R) 72 pueden realizar una comunicación IP bidireccional transmitiendo, a modo de ejemplo, una trama conforme a la norma IEEE (Institute of Electrical and Electronics Engineers) 802.3 al colector de HDMI(R) 72 y la fuente de HDMI(R) 71 a través de DDC 83 por la línea CEC 84.

Además, el cable de HDMI(R) 35 incluye una línea de señal 86 conectada a un terminal denominado (Hot-Plug Detect) y la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 pueden utilizar la línea de señal 86 para detectar una conexión de un nuevo aparato electrónico, es decir, el colector de HDMI(R) 72 o la fuente de HDMI(R) 71.

A continuación, las Figuras 4 y 5 muestran, cada una, una asignación de terminales de un conector (no ilustrado) proporcionado en la fuente de HDMI(R) 71 o el colector de HDMI(R) 72 conectados al cable de HDMI(R) 35.

Conviene señalar que en las Figuras 4 y 5, un número de terminales para especificar un terminal de conector se

describe en una columna a la izquierda (columna PIN) y un nombre de una señal asignado a un terminal especificado por el número de terminal descrito en la columna de la izquierda se describe en una columna de la derecha en la misma fila (columna de asignación de canal).

5 La Figura 4 ilustra una asignación de terminales de un conector denominado de tipo A de la HDMI(R).

10 Dos líneas de señales como líneas de señales diferenciales a través de las cuales se transmiten señales diferenciales de datos TMDS # I+ y datos de TMDS # i- de un canal de TMDS # i que están conectados respectivamente a un terminal al que se asignan datos de TMDS #i+ (terminales con números 1, 4 y 7) y un terminal al que se asignan datos TMDS #i- (terminales con números 3, 6 y 9).

15 Además, la línea de CEC 84 a través de la que se transmite una señal CEC como dato de control, está conectada a un terminal con un número de terminal 13 y terminal con un número de terminal 14 es un terminal reservado. Si la comunicación IP bidireccional puede realizarse utilizando este terminal reservado, se puede mantener la compatibilidad con la HDMI(R) existente. A este respecto, para permitir que las señales diferenciales sean transmitidas utilizando la línea CEC 84 y una línea de señal conectada al terminal con el número de terminal 14, la línea de señal conectada al terminal con el número de terminal 14 y la línea CEC 84 está conectadas como un par trenzado diferencial y blindado y conexión a tierra para una línea de puesta a tierra de la línea CEC 84 y la DDC 83 que está conectada a un terminal con un número de terminal 17.

20 Además, una línea de señal a través de la cual se transmite una señal SDA (Datos en Serie) tal como E-EDID está conectada a un terminal con un número de terminal 16. Una línea de señal a través de la cual se transmite una señal SCL (Reloj en serie) como una señal de reloj utilizada en una sincronización en un momento de transmitir y recibir la señal SDA que se transmite y está conectada a un terminal con un número de terminal 15. La DDC 83 de la Figura 3 está constituida por la línea de señal a través de la cual se trasmite la señal SDA y la línea de señal a través de la cual se transmite la señal SCL.

25 Además, como la línea CEC 84 y la línea de señal conectada al terminal con el número de terminal 14, la línea de señal a través de la cual se transmite la señal SDA y la línea de señal a través de la cual se transmite la señal SCL están conectadas como un par trenzado diferencial y blindado con el fin de permitir la transmisión de las señales diferenciales y puestas a tierra a la línea de puesta a tierra conectada al terminal con el número de terminal 17.

30 Además, la línea de señal 86 a través de la cual se transmite una señal para detectar una conexión de un nuevo aparato electrónico está conectada a un terminal con un número de terminal 19.

35 La Figura 5 ilustra una asignación de terminales de un conector denominado de tipo C o tipo-mini de la HDMI(R).

40 Dos líneas de señales como líneas de señales diferenciales a través de las cuales se transmiten señales diferenciales de datos TMDS #i+ y datos TMDS #i- de un canal de TMDS #i están conectadas, respectivamente, a un terminal al que se asignan datos TMDS #i+ (terminales con números 2, 5 y 8) y un terminal al que se asigna datos TMDS #i- (terminales con números 3, 6 y 9).

45 Además, la línea CEC 84 a través de la cual se transmite la señal CEC está conectada al terminal con el número de terminal 14 y el terminal con el número terminal 17 es un terminal reservado. Como en el caso del tipo A, la línea de señal conectada al terminal con el número de terminal 17 y la línea CEC 84 están conectadas como un par trenzado diferencial y blindado y conectado a tierra a una línea de puesta a tierra de la línea CEC 84 y la DDC 83 que está conectada al terminal con el número de terminal 13.

50 Además, la línea de señal a través de la cual se transmite una señal SDA está conectada al terminal con el número de terminal 16 y la línea de señal a través de la cual se transmite una señal SCL está conecta al terminal con el número de señal 15. Como en el caso del tipo A, la línea de señal a través la cual se transmite una señal SDA y la línea de señal a través de la cual se transmite una señal SCL están conectadas como par trenzado diferencial y permitir la transmisión de las señales diferenciales y conectado a tierra a la línea de puesta a tierra conectada al terminal con el número de terminal 13. Además, la línea de señal 86 a través de la cual se transmite una señal para detectar una conexión de un nuevo aparato electrónico está conectada al terminal con el número de terminal 19.

55 A continuación, la Figura 6 es un diagrama que ilustra una estructura de la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 que realizan la comunicación IP mediante un sistema de comunicación del tipo semi-dúplex que utiliza la línea CEC 84 y la línea de señal conectada al terminal reservado del conector de la HDMI(R). Conviene señalar que la Figura 6 ilustra una representación estructural, a modo de ejemplo, de partes relacionadas con la comunicación de tipo semi-dúplex en la fuente de HDMI(R) 71 y el colector de HDMI(R) 72. Además, en la Figura 6, las partes correspondientes a las representadas en la Figura 3 se indican por las mismas referencias numéricas y sus descripciones serán omitidas como apropiadas.

60 La fuente de HDMI(R) 71 está constituida por el transmisor 81, una unidad de control de conmutación 121 y una unidad de control de temporización 122. Además, el transmisor 81 está provisto de una unidad de conversión 131,

una unidad de decodificación 132 y un conmutador 133.

Suministrados a la unidad de conversión 131 son los datos de transmisión Tx como datos transmitidos desde la fuente de HDMI(R) 71 al colector de HDMI(R) 72 a través de la comunicación IP bidireccional mantenida entre la fuente de HDMI(R) 71 y el colector de HDMI(R) 72. Los datos de transmisión Tx son, a modo de ejemplo, datos de elementos de imagen comprimidos y datos de audio.

La unidad de conversión 131 está constituida, a modo de ejemplo, por un amplificador diferencial y convierte los datos de Tx suministrados en una señal diferencial constituida por dos señales parciales. Además, la unidad de conversión 131 transmite al receptor 82 la señal diferencial obtenida mediante la conversión a través de la línea CEC 84 y una línea de señal 141 conectada un terminal reservado de un conector (no ilustrado) que se proporciona en el transmisor 81. Dicho de otro modo, la unidad de conversión 131 suministra una de las señales parciales que constituyen la señal diferencial obtenida por la conversión al conmutador 133 a través de la línea CEC 84 y más concretamente, una línea de señal que se proporciona en el transmisor 81 y que está conectada a la línea CEC 84 del cable de HDMI(R) 35 y suministra la otra de las señales parciales que constituyen la señal diferencial, al receptor 82 a través de la línea de señal 141 y más concretamente, una línea de señal que está provista en el transmisor 81 y conectada a la línea de señal 141 del cable de HDMI(R) 35 y la línea de señal 141.

La unidad de decodificación 132 está constituida, a modo de ejemplo, por un amplificador diferencial y sus terminales de entrada estas conectados a la línea CEC 84 y a la línea de señal 141. Bajo el control de la unidad de control de sincronización 122, la unidad de decodificación 132 recibe la señal diferencial transmitida desde el receptor 82 a través de la línea CEC 84 y la línea de señalización 141, es decir, la señal diferencial constituida por la señal parcial en la línea CEC 84 y la señal parcial en la línea de señal 141, la decodifica en datos de recurso Rx como los datos originales y los proporciona a la salida. En este caso, los datos de recepción Rx son datos transmitidos desde el colector de HDMI(R) 72 a la fuente de HDMI(R) 71 a través de una comunicación IP bidireccional mantenida entre la fuente de HDMI(R) 71 y el colector de HDMI(R) 72, tal como una orden que demanda una transmisión de datos de elementos de imagen y de datos de audio.

Una señal CEC procedente de la fuente de HDMI(R) 71 o la señal parcial que constituye la señal diferencial correspondiente a los datos de transmisión Tx desde la unidad de conversión 131 se suministra al conmutador 133 en una temporización de transmisión de datos y una señal CEC desde el receptor 82 o la señal parcial que constituye la señal diferencial correspondiente a los datos de recepción Rx desde el receptor 82 se suministra en una temporización de recepción de datos. Bajo el control de la unidad de control de conmutación 121, el conmutador 133 selecciona y proporciona la señal CEC desde la fuente de HDMI(R) 71 o la señal CEC desde el receptor 82 o la señal parcial que constituye la señal diferencial correspondiente a los datos de transmisión Tx o la señal parcial que constituye la señal diferencial que corresponde a los datos de recepción Rx.

Dicho de otro modo, en la temporización en la que la fuente de HDMI(R) 71 transmite datos al colector de HDMI(R) 72 el conmutador 133 selecciona la señal CEC suministrada desde la fuente de HDMI(R) 71 o la señal parcial suministrada desde la unidad de conversión 131 y transmite la señal CEC seleccionada o la señal parcial al receptor 82 a través de la línea CEC 84.

Además, en la temporización en la que la fuente de HDMI(R) 71 recibe los datos transmitidos desde el colector de HDMI(R) 72, el conmutador 133 recibe la señal CEC transmitida desde el receptor 82 a través de la línea CEC 84 o la señal parcial de la señal diferencial correspondiente a los datos de recepción Rx y suministra la señal CEC recibida o la señal parcial a la fuente de HDMI(R) o la unidad de decodificación 132.

La unidad de control de conmutación 121 controla el conmutador 133 y conmuta el conmutador 133 de modo que una de las señales suministradas al conmutador 133 sea seleccionada. La unidad de control de temporización 122 controla una temporización en la que la unidad de decodificación 132 recibe la señal diferencial.

El colector de HDMI(R) 72 está constituido por el receptor 82, una unidad de control de temporización 123 y una unidad de control de conmutación 124. Además, el receptor 82 está provisto de una unidad de conversión 134, un conmutador 135 y una unidad de decodificación 136.

La unidad de conversión 134 está constituida, a modo de ejemplo, por un amplificador diferencial y se alimenta con datos de recepción Rx. Bajo el control de la unidad de control de temporización 123, la unidad de conversión 134 convierte los datos de recepción Rx suministrados en una señal diferencial constituida por dos señales parciales y transmite al transmisor 81 la señal diferencial obtenida por la conversión a través de la línea CEC 84 y la línea de señal 141. Dicho de otro modo, la unidad de conversión 134 suministra una de las señales parciales que constituyen la señal diferencial obtenida por la conversión al conmutador 135 a través de la línea CEC 84, más concretamente, una línea de señal que se proporciona en el receptor 82 y que está conectada a la línea CEC 84 del cable de HDMI(R) 35 y suministra la otra de las señales parciales que constituyen la señal diferencial al transmisor 81 a través de la línea de señal 141, más concretamente, una línea de señal que se proporciona al receptor 82 y que está conectada a la línea de señal 141 del cable de HDMI(R) 35 y la línea de señal 141.

- La señal CEC procedente del transmisor 81 o la señal parcial que constituye la señal diferencial correspondiente a los datos de transmisión Tx desde el transmisor 81 se suministra al conmutador 135 en una temporización de recepción de datos y la señal parcial que constituye la señal diferencial correspondiente a los datos de recepción Rx a partir de la unidad de conversión 134 o la señal CEC procedente del colector de HDMI(R) 72 se suministra en una temporización de transmisión de datos. Bajo el control de la unidad de control de conmutación 124, el conmutador 135 selecciona y proporciona la señal CEC desde el transmisor 81 o la señal CEC desde el colector de HDMI(R) 72 o la señal parcial que constituye la señal diferencial correspondiente a los datos de transmisión Tx o la señal parcial que constituye la señal diferencial correspondiente a los datos de recepción Rx.
- Dicho de otro modo, en la temporización en la que el colector de HDMI(R) 72 transmite datos a la fuente de HDMI(R) 71, el conmutador 135 seleccionada la señal CEC suministrada desde el colector de HDMI(R) 72 o la señal parcial suministrada desde la unidad de conversión 134 y transmite la señal CEC seleccionada o la señal parcial al transmisor 81 a través de la línea CEC 84.
- Además, en la temporización en la que el colector de HDMI(R) 72 recibe los datos transmitidos desde la fuente de HDMI(R) 71, el conmutador 135 recibe la señal CEC transmitida desde el transmisor 81 a través de la línea CEC 84 o la señal parcial de la señal diferencial correspondiente a los datos de transmisión Tx y suministra la señal CEC recibida o la señal parcial al colector de HDMI(R) 72 o la unidad de decodificación 136.
- La unidad de decodificación 136 está constituida, a modo de ejemplo, de un amplificador diferencial y sus terminales de entrada están conectados a la línea CEC 84 y a la línea de señal 141. La unidad de decodificación 136 recibe la señal diferencial transmitida desde el transmisor 81 a través de la línea CEC 84 y la línea de señal 141, es decir la señal diferencial constituida por la señal parcial en la línea CEC 84 y la señal diferencial en la línea de señal 141 se decodifica en datos de Tx como los datos originales y los proporciona a la salida.
- La unidad de control de conmutación 124 controla el conmutador 135 y conmuta el conmutador 135 de modo que se seleccione una de las señales suministradas al conmutador 135. La unidad de control de temporización 123 controla una temporización en la que la unidad de conversión 134 transmite la señal diferencial.
- Además, en un caso en donde la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 realizan la comunicación IP mediante un sistema de comunicaciones de dúplex completo utilizando la línea CEC 84, la línea de señal 141 conectada al terminal reservado, la línea de señal a través de la cual se transmite la señal SDA y la línea de señal a través de la cual se transmite la señal SCL, la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 están estructurados según se ilustra en la Figura 7 a modo de ejemplo. Conviene señalar que en la Figura 7 las partes correspondientes a las representadas en la Figura 6 se indican por las mismas referencias numéricas y por ello, se omitirá sus descripciones cuando sea adecuado.
- La fuente de HDMI(R) 71 está constituida por el transmisor 81, la unidad de control de conmutación 121 y una unidad de control de conmutación 124. Además, el transmisor 81 está provisto de la unidad de conversión 131, el conmutador 133, un conmutador 181, un conmutador 182 y una unidad de decodificación 183.
- Una señal SDA, desde la fuente de HDMI(R) 71, se suministra al servidor 181 en una temporización de transmisión de datos y una señal SDA desde el receptor 82 o la señal parcial que constituye la señal diferencial correspondiente a los datos de recepción Rx desde el receptor 82 se suministra en una temporización de recepción de datos. Bajo el control de la unidad de control de conmutación 971, el conmutador 181 selecciona y proporciona la señal SDA procedente de la fuente de HDMI(R) 71, la señal SDA procedente del receptor 82 o la señal parcial que constituye la señal diferencial correspondiente a los datos de recepción Rx.
- Dicho de otro modo, en la temporización en la que la fuente de HDMI(R) 71 recibe datos transmitidos desde el colector de HDMI(R) 72, el conmutador 181 recibe la señal SDA transmitida desde el receptor 82 a través de una línea SDA 191 como la línea de señal a través de la cual se transmite una señal SDA o la señal parcial de la señal diferencial correspondiente a los datos de recepción Rx y suministra la señal SDA recibida o la señal parcial a la fuente de HDMI(R) 71 o a la unidad de decodificación 183.
- Además, en la temporización en la que la fuente de HDMI(R) 71 transmite los datos al colector de HDMI(R) 72, el conmutador 181 transmite la señal de SDA suministrada desde la fuente de HDMI(R) 71 al receptor 82 a través de la línea SDA 191 o no transmite nada al receptor 82.
- La señal SCL procedente de la fuente de HDMI(R) 71 se suministra al conmutador 182 en una temporización de transmisión de datos y la señal parcial que constituye la señal diferencial correspondiente a los datos de recepción Rx procedente del receptor 82 se suministra en una temporización de recepción de datos. Bajo el control de la unidad de control de conmutación 971, el conmutador 182 selecciona y proporciona la señal SCL o la señal parcial que constituye la señal diferencial correspondiente a los datos de recepción Rx.
- Dicho de otro modo, en la temporización en la que la fuente de HDMI(R) 71 recibe los datos transmitidos desde el colector de HDMI(R) 72, el conmutador 182 recibe la señal parcial de la señal diferencial correspondiente a los datos

de recepción Rx, que se han transmitido desde el receptor 82 a través de una línea SCL 192 como la línea de señal a través de la cual se transmite una señal SCL y suministra la señal parcial recibida a la unidad de decodificación 183 o no se recibe nada.

5 Además, en la temporización en la que la fuente de HDMI(R) 71 transmite los datos al colector de HDMI(R) 72, el conmutador 182 transmite la señal SCL suministrada desde la fuente de HDMI(R) 71 al receptor 82 a través de la línea SCL 192 o no transmite nada.

10 La unidad de decodificación 183 está constituida, a modo de ejemplo, por un amplificador diferencial y sus terminales de entrada que están conectados a la línea SDA 191 y la línea SCL 192. La unidad de decodificación 183 recibe la señal diferencial transmitida desde el receptor 82 a través de la línea SDA 191 y la línea SCL 192, es decir, la señal diferencial constituida por la señal parcial en la línea SDA 191 y la señal parcial en la línea SCL 192, procede a su decodificación de los datos Rx como los datos originales y los proporciona a la salida.

15 La unidad de control de conmutación 971 controla el conmutador 181 y el conmutador 182 y conmuta el conmutador 181 y el conmutador 182 de modo que una de las señales suministradas se seleccione para cada uno de entre los conmutadores 181 y 182.

20 El colector de HDMI(R) 72 está constituido por el receptor 82, la unidad de control de conmutación 124 y una unidad de control de conmutación 972. Además, el receptor 82 está provisto del conmutador 135, la unidad de decodificación 136, una unidad de conversión 184, un conmutador 185 y un conmutador 186.

25 La unidad de conversión 184 está constituida, a modo de ejemplo, por un amplificador diferencial y se suministra con datos de recepción Rx. La unidad de conversión 184 convierte los datos Rx suministrados en una señal diferencial constituida por dos señales parciales y transmite al transmisor 81 la señal diferencial obtenida por la conversión mediante la línea SDA 191 y la línea SCL 192. Dicho de otro modo, la unidad de conversión 184 transmite una de las señales parciales que constituyen la señal diferencial obtenida por la conversión al transmisor 81 a través del conmutador 185 y transmite la otra de las señales parciales que constituyen la señal diferencial al transmisor 81 por intermedio del conmutador 186.

30 La señal parcial que constituye la señal diferencial correspondiente a los datos de recepción Rx desde la unidad de conversión 184 o la señal SDA desde el colector de HDMI(R) 72 se suministra al conmutador 185 en una temporización de transmisión de datos y la señal SDA procedente del transmisor 81 se suministra en una temporización de recepción de datos. Bajo el control de la unidad de control de conmutación 972, el conmutador 185 selecciona y proporciona la señal SDA procedente del colector de HDMI(R) 72, la señal SDA procedente del transmisor 81 o la señal parcial que constituye la señal diferencial correspondiente a los datos de recepción Rx.

35 Dicho de otro modo, en la temporización en la que el colector de HDMI(R) 72 recibe datos transmitidos desde la fuente de HDMI(R) 71, el conmutador 185 recibe la señal SDA transmitida desde el transmisor 81 a través de la línea SDA 191 y suministra la señal SDA recibida al colector de HDMI(R) 72 o no recibe nada.

40 Además, en la temporización en la que el colector de HDMI(R) 72 transmite los datos a la fuente de HDMI(R) 71, el conmutador 185 transmite la señal SDA suministrada desde el colector de HDMI(R) 72 o la señal parcial suministrada desde la unidad de conversión 184 al transmisor 81 a través de la línea SDA 191.

45 La señal parcial que constituye la señal diferencial correspondiente a los datos de recepción Rx desde la unidad de conversión 184 se suministra al conmutador 186 en una temporización de transmisión de datos y la señal SCL desde el transmisor 81 se suministra en una temporización de recepción de datos. Bajo el control de la unidad de control de conmutación 972, el conmutador 186 selecciona y proporciona la señal parcial que constituye la señal diferencial correspondiente a los datos de Rx o la señal SCL.

50 Dicho de otro módulo, en la temporización en la que el colector de HDMI(R) 72 recibe datos transmitidos desde la fuente de HDMI(R) 71, el conmutador 186 recibe la señal SCL transmitida desde el transmisor 81 a través de la línea SCL 192 y suministra la señal SCL recibida al colector de HDMI(R) 72 o no recibe nada en absoluto.

55 Además, en la temporización en la que el colector de HDMI(R) 72 transmite los datos a la fuente de HDMI(R) 71, el conmutador 186 transmite la señal parcial suministrada desde la unidad de conversión 184 al transmisor 81 a través de la línea SCL 192 o no transmite nada.

60 La unidad de control de conmutación 972 controla el conmutador 185 y el conmutador 186 y conmuta el conmutador 185 y el conmutador 186, de modo que una de las señales suministradas se seleccione para cada uno de entre el conmutador 185 y el conmutador 186.

65 A tal propósito, la elección entre la comunicación en semi-dúplex y la comunicación en dúplex completo es posible para la comunicación IP realizada entre la fuente de HDMI(R) 71 o el colector de HDMI(R) 72 depende de las estructuras de la fuente de HDMI(R) 71 y del colector de HDMI(R) 72. A este respecto, la fuente de HDMI(R) 71

hace la referencia de los datos E-EDID recibidos desde el colector de HDMI(R) 72 para determinar cuál de entre la comunicación en semi-dúplex y la comunicación en dúplex completo ha de realizarse o si efectuar la comunicación bidireccional mediante un intercambio de señales CEC.

- 5 Los datos E-EDID recibidos por la fuente de HDMI(R) 71 están constituidos por una señal de reloj básica y una señal de reloj de expansión, según se ilustra en la Figura 8, a modo de ejemplo.

En una cabecera del bloque básico de E-EDID, los datos se expresan como “Estructura básica de E-EDID 1.3” según se define por una norma E-EDID 1.3 que está dispuesta, seguida por la información de temporización expresada como “Temporización preferida” para mantener la compatibilidad con EDID convencional e información de temporización expresada como “2ª temporización” diferente de la “temporización preferida” para mantener la compatibilidad con los EDID convencionales.

15 Además, en el bloque básico, posterior a la “2ª temporización”, la información expresada como “Nombre del monitor” que indica un nombre de un aparato de presentación visual y la información expresada como “Límites de escala del monitor” que indica el número de elementos de imagen que pueden visualizarse cuando se dispone secuencialmente relaciones de aspecto que son 4:3 y 16:9.

20 Por otro lado, posterior a la información expresada como “Asignación de altavoz” con respecto a los altavoces en ambos lados, que está dispuesta en una cabecera del bloque de expansión, existen secuencialmente dispuestos datos expresados como “CORTO DE VÍDEO” que describe información que indica un tamaño de elemento de imagen visualizable, una tasa de tramas y una de la información de entrelazado y progresiva en una relación de aspecto y similar, los datos expresados como “CORTO DE AUDIO” que describen información sobre un sistema de codificación-decodificación de audio reproducible, la frecuencia de muestreo, la banda de corte, el conteo de bits de codificador-decodificador y similares, y la información expresada como “Asignación de altavoz” con respecto a los altavoces en ambos lados.

30 Además, en el bloque de expansión, posterior a la “Asignación de altavoz”, los datos expresados como “Específicos del proveedor” definidos, de forma única, para cada fabricante, la información de temporización expresada como “3ª temporización” para mantener la compatibilidad con el EDID convencional y la información de temporización expresada como “4ª temporización” para mantener la compatibilidad con los EDID convencionales están dispuestas.

35 Además, los datos expresados como “Específicos del proveedor” tienen una estructura de datos ilustrada en la Figura 9. Más concretamente, los datos expresados como “Específicos del proveedor” se proporcionan con 0 a n bloques cada uno de un bloque de 1 byte.

40 En el bloque 0-ésimo dispuesto en una cabecera de los datos expresados como “Específicos del proveedor”, una cabecera expresada como “Código de etiqueta específica del proveedor (= 3)” que indica un área de datos de los datos “Específicos del proveedor” y la información expresada como “Longitud (=N)” que indica una longitud de los datos “Específicos del proveedor” que están dispuestos.

45 Además, en los primeros a terceros bloques, la información expresada como “Identificador de registro de IEEE de 24 bit (0x000C03) con el bit menos significativo LSB en primer lugar” indica un número “0x000C03” suministrado para la HDMI(R) que está dispuesta. Además, en el cuarto bloque y en el quinto bloque, la información de 24 bits expresada como “A”, “B”, “C” y “D” que indican las direcciones físicas de los aparatos de colector.

50 En el sexto bloque, un indicador expresado como “Soporta AI” que indica una función soportada por el aparato de colector, la información respectivamente expresada como “DC-48 bits”, “DC- 36 bit” y “DC-30 bit” que designan los conteos de bits por elemento de imagen está dispuesto un indicador expresado como “DC-Y444” que indica si el aparato de colector soporta una transmisión de una imagen YCbCr4:4:4 y un indicador expresado como “DVI-Dual” que indica si el aparato de colector soporta la DVI dual (Interfaz Visual Digital) están dispuestos.

55 Además, en el séptimo bloque, la información expresada como “Max-TMDS-Relej” que indica una frecuencia máxima de un reloj de pixel de TMDS está dispuesto. Además, en el octavo bloque, un indicador expresado como de “Latencia” que indica la presencia/ausencia de información de retardo de una señal de vídeo y de audio, un indicador de dúplex completo expresado como “Dúplex completo” que indica si la comunicación en dúplex completo es posible y un indicador expresado como “Semi-dúplex” que indica si la comunicación en semi-dúplex es posible están dispuestos.

60 En este caso, el indicador de dúplex completo establecido (p.e., establecido a “1”) indica que el colector de HDMI(R) 72 tiene una función de realizar la comunicación en dúplex completo, es decir, tiene la estructura ilustrada en la Figura 7 y el indicador de dúplex completo restablecido (p.e., puesto a “0”) indica que el colector de HDMI(R) 72 no tiene la función de realizar una comunicación en dúplex completo.

65 De forma similar, el indicador de semi-dúplex (p.e., puesto a “1”), indica que el colector de HDMI(R) 72 tiene una función de realizar una comunicación en semi-dúplex objeto de reposición esto es, tiene la estructura que se

muestra en la Figura 6, y el indicador de dúplex completo restablecido (p.e., establecido a "0") indica que el colector de HDMI(R) 72 no tiene la función de realizar la comunicación en semi-dúplex.

Además, en el noveno bloque de los datos expresado como "Específico del proveedor", están dispuestos datos de tiempo de retardo de una señal de vídeo progresiva, que se expresa como "Latencia de vídeo". En el décimo bloque, los datos de retardo de una señal de audio asociada con el vídeo progresivo, que se expresa como "Latencia de audio". Además, en el undécimo bloque, los datos de retardos de una señal de vídeo de entrelazado, que se expresa como "Latencia de vídeo entrelazada" está dispuesta a este respecto. En duodécimo bloque, se dispone de datos de retardo de una señal de audio asociada con el vídeo de entrelazado que se expresa como "latencia de audio entrelazada".

Sobre la base del indicador de dúplex completo y del indicador de semi-dúplex contenidos en los datos E-EDID recibidos desde el colector de HDMI(R) 72, la fuente de HDMI(R) 71 determina cuál de entre la comunicación en semi-dúplex y la comunicación en dúplex completo ha de realizarse o si realizar, o no, una comunicación bidireccional mediante un intercambio de señales CEC y realiza la comunicación bidireccional con el colector de HDMI(R) 72 sobre la base de un resultado de la determinación.

A modo de ejemplo, cuando la fuente de HDMI(R) 71 tiene la estructura ilustrada en la Figura 6, aunque la fuente de HDMI(R) 71 pueda realizar una comunicación en semi-dúplex con el colector de HDMI(R) 72 ilustrado en la Figura 6, no puede realizar la comunicación en semi-dúplex con el colector de HDMI(R) 72 ilustrado en la Figura 7.

A este respecto, al activarse el aparato electrónico en el que se proporciona la fuente de HDMI(R) 71 inicia un procesamiento de la comunicación y efectúa una comunicación bidireccional correspondiente la función del colector de HDMI(R) 72 conectado a la fuente de HDMI(R) 71.

En adelante, haciendo referencia al diagrama de flujo de la Figura 10, se describirá el procesamiento de comunicaciones realizado por la fuente de HDMI(R) 71 que se ilustra en la Figura 6.

En la etapa S11, la fuente de HDMI(R) 71 determina si un nuevo aparato electrónico ha sido conectado, o no, a la fuente de HDMI(R) 71. A modo de ejemplo, la fuente de HDMI(R) 71 determina si un nuevo aparato electrónico en el que se proporciona el colector de HDMI(R) 72 ha sido conectado en función de una magnitud de una tensión aplicada a un terminal denominado Hot-Plug Detect al que está conectada la línea de señal 86.

Cuando se determina en la etapa S11 que no está conectado un nuevo aparato electrónico, no se realiza la comunicación y por lo tanto, finaliza el procesamiento de la comunicación.

Por otro lado, cuando se determina, en la etapa S11, que ha sido conectado un nuevo aparato electrónico, en la etapa S12, la unidad de control de conmutación 121 controla el conmutador 133 y conmuta el conmutador 133 de modo que una señal CEC procedente de la fuente de HDMI(R) 71 se seleccione en un momento de transmisión de datos y una señal CEC desde el receptor 82 se seleccione en un momento de recepción de datos.

En la etapa S13, la fuente de HDMI(R) 71 recibe los E-EDID transmitidos desde el colector de HDMI(R) 72 a través de DDC 83. Dicho de otro modo, el colector de HDMI(R) 72 efectúa la lectura de los E-EDID procedentes de la memoria EDIDROM 85 a la detección de una conexión de la fuente de HDMI(R) 71 y transmite los E-EDID leídos a la fuente de HDMI(R) 71 a través de DDC 83. De este modo, la fuente de HDMI(R) 71 recibe los E-EDID transmitidos desde el colector de HDMI(R) 72.

En la etapa S14, la fuente de HDMI(R) 71 determina si es posible una comunicación en semi-dúplex con el colector de HDMI(R) 72. Dicho de otro modo, la fuente de HDMI(R) 71 efectúa la referencia de los datos E-EDID recibidos desde el colector de HDMI(R) 72 para determinar si el indicador de semi-dúplex "Semi-dúplex" de la Figura 9 se establece y cuando se haya establecido el indicador de semi-dúplex, a modo de ejemplo, determina que la comunicación IP bidireccional utilizando un sistema de comunicación de semi-dúplex, es decir, una comunicación en semi-dúplex es posible.

Cuando se determina, en la etapa S14, que es posible la comunicación en semi-dúplex, en la etapa S15, la fuente de HDMI(R) 71 transmite, como información de canal que indica un canal utilizado para la comunicación bidireccional, una señal que notifique que la comunicación IP por un sistema de comunicación en semi-dúplex que utiliza la línea CEC 84 y la línea de señal 141 ha de realizarse para el receptor 82 a través del conmutador 133 y la línea CEC 84.

Dicho de otro modo, cuando se establece el indicador de semi-dúplex, la fuente de HDMI(R) 71 puede relacionarse con el colector de HDMI(R) 72 que tiene la estructura ilustrada en la Figura 6 y la comunicación en semi-dúplex que utiliza la línea CEC 84 y la línea de señal 141 es posible. Por lo tanto, la información de Canal se transmite al colector de HDMI(R) 72 para notificar que ha de realizarse la comunicación en semi-dúplex.

En la etapa S16, la unidad de control de conmutación 121 controla el conmutador 133 y conmuta el conmutador 133

de modo que una señal diferencial correspondiente a datos Tx, desde la unidad de conversión 131 se seleccione en un momento de transmisión de datos y una señal diferencial correspondiente a datos Rx desde el receptor 82 se seleccione en un momento de recepción de datos.

5 En la etapa S17, las unidades respectivas de la fuente de HDMI(R) 71 realizan una comunicación IP bidireccional con el colector de HDMI(R) 72 utilizando un sistema de comunicación semi-dúplex y se finaliza, de este modo, el procesamiento de la comunicación. Más concretamente, en el momento de la transmisión de datos, la unidad de conversión 131 convierte los datos Tx suministrados desde la fuente de HDMI(R) 71 en una señal diferencial, suministra una de las señales parciales que constituye la señal diferencial obtenida por la conversión al conmutador 133 y transmite la otra de las señales parcial al receptor 82 a través de la línea de señal 141. El conmutador 133 transmite la señal parcial suministrada desde la unidad de conversión 131 al receptor 82 a través de la línea CEC 84. En consecuencia, la señal diferencial correspondiente a los datos Tx se transmite desde la fuente de HDMI(R) 71 al colector de HDMI(R) 72.

15 Además, en el momento de la recepción de datos, la unidad de decodificación 132 recibe la señal diferencial correspondiente a los datos Rx transmitidos desde el receptor 82. Más concretamente, el conmutador 133 recibe la señal parcial de la señal diferencial correspondiente a los datos Rx, que se ha transmitido desde el receptor 82 a través de la línea CEC 84 y suministra la señal diferencial recibida a la unidad de decodificación 132. La unidad de decodificación 132 decodifica la señal diferencial constituida por la señal diferencial suministrada desde el conmutador 133 y la señal diferencial suministrada desde el receptor 82 a través de la línea de señal 141 en datos Rx como los datos originales bajo control de la unidad de control de temporización 122 y la proporciona a la fuente de HDMI(R) 71.

25 En consecuencia, la fuente de HDMI(R) 71 transmite y recibe varios tipos de datos tales como datos de control, datos de elementos de imagen y datos de audio a/desde el colector de HDMI(R) 72.

Además, cuando se determina en la etapa S14, que la comunicación de semi-dúplex no es posible, en la etapa S18, las respectivas unidades de la fuente de HDMI(R) 71 transmiten y reciben señales CEC para realizar una comunicación bidireccional con el colector de HDMI(R) 72 y se finaliza, de este modo, el procesamiento de la comunicación.

Más concretamente, transmitiendo una señal CEC al receptor 82 a través del conmutador 133 y la línea CEC 84 en el momento de transmitir datos y recibir una señal CEC transmitida desde el 82 por intermedio del conmutador 133 y la línea CEC 84 en el momento de la recepción de datos, la fuente de HDMI(R) 71 transmite y recibe datos de control a/desde el colector de HDMI(R) 72.

De este modo, la fuente de HDMI(R) 71 efectúa la referencia del indicador de semi-dúplex y efectúa la comunicación semi-dúplex con el colector de HDMI(R) 72 que puede realizar la comunicación semi-dúplex utilizando la línea CEC 84 y la línea de señal 141.

De este modo, efectuando la conmutación por el conmutador 133 para seleccionar los datos a transmitir y los datos a recibir y realizando una comunicación semi-dúplex, es decir, una comunicación IP que utiliza un sistema de comunicación semi-dúplex con el colector de HDMI(R) 72 utilizando la línea CEC 84 y la línea de señal 141, se puede realizar una comunicación bidireccional a alta velocidad al mismo tiempo que se mantiene la compatibilidad con la HDMI(R) convencional.

Además, de forma similar a la fuente de HDMI(R) 71, el colector de HDMI(R) 72 inicia el procesamiento de la comunicación al activar el aparato electrónico en el que se proporciona el colector de HDMI(R) 72 y realiza una comunicación bidireccional con la fuente de HDMI(R) 71.

En adelante, al referirse al diagrama de flujo de la Figura 11, se describirá el procesamiento de comunicación realizado por el colector de HDMI(R) 72 según se ilustra en la Figura 6.

En la etapa S41, el colector de HDMI(R) 72 determina si un nuevo aparato electrónico se ha conectado al colector de HDMI(R) 72. A modo de ejemplo, el colector de HDMI(R) 72 determina si un nuevo aparato electrónico en donde está provista la fuente de HDMI(R) 71, se ha conectado sobre la base de una magnitud de una tensión aplicada a un terminal denominado Hot-Plug Detect al que está conectada la línea de señal 86.

Cuando se determina, en la etapa S41, que no está conectado un nuevo aparato electrónico, no se realiza la comunicación y finaliza, por lo tanto, el procesamiento de comunicación.

Por otro lado, cuando se determina, en la etapa S41, que se ha conectado un nuevo aparato electrónico, en la etapa S42, la unidad de control de conmutación 124 controla el conmutador 135 y conmuta el conmutador 135 de modo que una señal CEC procedente del colector de HDMI(R) 72 se seleccione en un momento de transmisión de datos y una señal CEC procedente del transmisor 81 se seleccione en un momento de recepción de datos.

En la etapa S43, el colector de HDMI(R) 72 efectúa la lectura de los datos E-EDID desde la memoria EDIDROM 85 y transmite los datos E-EDID leídos a la fuente de HDMI(R) 71 a través de DDC 83.

5 En la etapa S44, el colector de HDMI(R) 72 determina si se ha recibido la información de canal transmitida desde la fuente de HDMI(R) 71.

Más concretamente, la información de canal que indica un canal para la comunicación bidireccional se transmite desde la fuente de HDMI(R) 71 según las funciones de la fuente de HDMI(R) 71 y del colector de HDMI(R) 72. Cuando la fuente de HDMI(R) 71 tienen la estructura ilustrada en la Figura 6, a modo de ejemplo, puesto que la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 pueden realizar una comunicación semi-dúplex utilizando la línea CEC 84 y la línea de señal 141, la información de canal que notifica que la comunicación IP que utiliza la línea CEC 84 y la línea de señal 141 que ha de realizarse se transmite desde la fuente de HDMI(R) 71 al colector de HDMI(R) 72. El colector de HDMI(R) 72 recibe la información de canal transmitida desde la fuente de HDMI(R) 71 por intermedio del conmutador 135 y la línea CEC 84 y determina que se ha recibido la información de canal.

15 Por el contrario, cuando la fuente de HDMI(R) 71 no tiene la función de realizar la comunicación semi-dúplex, la información de canal no se transmite desde la fuente de HDMI(R) 71 al colector de HDMI(R) 72. De este modo, el colector de HDMI(R) 72 determina que no se recibe la información de canal.

20 Cuando se determina, en la etapa S44, que se ha recibido información de canal, el proceso avanza a la etapa S45 en donde la unidad de control de conmutación 124 controla el conmutador 135 y conmuta el conmutador 135 de modo que se seleccione una señal diferencial correspondiente a datos Rx desde la unidad de conversión 134 en un momento de transmisión de datos y se seleccione una señal diferencial correspondiente a datos Tx desde el transmisor 81 en un momento de recepción de datos.

25 En la etapa S46, las respectivas unidades del colector de HDMI(R) 72 realizan la comunicación IP bidireccional con la fuente de HDMI(R) 71 utilizando un sistema de comunicación semi-dúplex y se finaliza, de este modo, el procesamiento de comunicación. Más concretamente, en el momento de transmisión de datos, la unidad de conversión 134 convierte los datos Rx suministrados desde el colector de HDMI(R) 72 en una señal diferencial bajo el control de la unidad de control de temporización 123, suministra una de las señales parciales que constituyen la señal diferencial obtenida por la conversión al conmutador 135 y transmite la otra de las señales parciales al transmisor 81 a través de la línea de señal 141. El conmutador 135 transmite la señal parcial suministrada desde la unidad de conversión 134 al transmisor 81 a través de la línea CEC 84. En consecuencia, la señal diferencial correspondiente a los datos Rx se transmite desde el colector de HDMI(R) 72 a la fuente de HDMI(R) 71.

35 Además, en el momento de la recepción de datos, la unidad de decodificación 136 recibe la señal diferencial correspondiente a los datos Tx transmitidos desde el transmisor 81. Más concretamente, el conmutador 135 recibe la señal parcial de la señal diferencial correspondiente a los datos Tx, que se han transmitido desde el transmisor 81 a través de la línea CEC 84 y suministra la señal parcial recibida a la unidad de decodificación 136. La unidad de decodificación 136 decodifica la señal diferencial constituida por la señal parcial suministrada desde el transportador 135 y la señal parcial suministrada desde el transmisor 81 a través de la línea de señal 141 en datos Tx como los datos originales y la proporciona, a la salida, al colector de HDMI(R) 72.

45 En consecuencia, el colector de HDMI(R) 72 transmite y recibe varios tipos de datos tales como datos de control, datos de elementos de imagen y datos de audio a/desde la fuente de HDMI(R) 71.

Además, cuando se determina, en la etapa S44, que no se recibe la información de canal, en la etapa S47, las respectivas unidades del colector de HDMI(R) 72 transmiten y reciben señales CEC para realizar una comunicación bidireccional con la fuente de HDMI(R) 71 y se finaliza, de este modo, el procesamiento de comunicación.

50 Más concretamente, transmitiendo una señal CEC al transmisor 81 por intermedio del conmutador 135 y la línea CEC 84 en el momento de transmitir datos y recibir una señal CEC transmitida desde el transmisor 81 por intermedio del conmutador 135 y la línea CEC 84 en el momento de recepción de datos, el colector de HDMI(R) 72 transmite y recibe datos de control a/desde la fuente de HDMI(R) 71.

55 De este modo, a la recepción de la información de canal, el colector de HDMI(R) 72 utiliza la línea CEC 84 y la línea de señal 141 para realizar la comunicación semi-dúplex con el colector de HDMI(R) 72.

60 De este modo, conmutando el conmutador 135 para seleccionar los datos a transmitir y los datos a recibir y realizando una comunicación semi-dúplex con la fuente de HDMI(R) 71 utilizando la línea CEC 84 y la línea de señal 141, el colector de HDMI(R) 72 puede realizar una comunicación bidireccional a alta velocidad al mismo tiempo que se mantiene la compatibilidad con la HDMI(R) convencional.

65 Además, cuando la fuente de HDMI(R) 71 tiene la estructura ilustrada en la Figura 7, la fuente de HDMI(R) 71 determina, en el procesamiento de comunicación, si el colector de HDMI(R) 72 tiene una función de realizar una comunicación de dúplex completo sobre la base del indicador de dúplex completo contenido en los datos E-EDID y

realiza una comunicación bidireccional correspondiente a un resultado de la determinación.

En adelante, haciendo referencia al diagrama de flujo de la Figura 12, se describirá el proceso de comunicación realizado por la fuente de HDMI(R) 71 según se ilustra en la Figura 7.

5 En la etapa S71, la fuente de HDMI(R) 71 determina si un nuevo aparato electrónico se ha conectado, o no, a la fuente de HDMI(R) 71. Cuando se determina, en la etapa S71, que no está conectado un nuevo aparato electrónico, no se realiza la comunicación y finaliza, por lo tanto, el procesamiento de comunicación.

10 Por el contrario, cuando se determina, en la etapa S71, que se ha conectado un nuevo aparato electrónico, en la etapa S72, la unidad de control de conmutación 971 controla el conmutador 181 y el conmutador 182 y efectúa la activación del conmutador 181 y del conmutador 182 para hacer que el conmutador 181 seleccione la señal SDA procedente de la fuente de HDMI(R) 71 y hace que el conmutador 182 seleccione la señal SCL desde la fuente de HDMI(R) 71 en el momento de la transmisión de datos y hace que el conmutador 181 seleccione la señal SDA procedente del receptor 82 en el momento de la recepción de datos.

15 En la etapa S73, la unidad de control de conmutación 121 controla el conmutador 133 y activa el conmutador 133 de modo que la señal CEC procedente de la fuente de HDMI(R) 71 se seleccione en el momento de transmisión de datos y la señal CEC procedente del receptor 82 se selecciona en el momento de recepción de datos.

20 En la etapa S74, la fuente de HDMI(R) 71 recibe los datos E-EDID transmitidos desde el colector de HDMI(R) 72 a través de la línea SDA 191 de DDC 83. Más concretamente, el colector de HDMI(R) 72 efectúa la lectura de los datos E-EDID desde la memoria EDIDROM 85 a la detección de una conexión de la fuente de HDMI(R) 71 y transmite los datos E-EDID leídos a la fuente de HDMI(R) 71 a través de la línea SDA 191 de la DDC 83. De este modo, la fuente de HDMI(R) 71 recibe los datos E-EDID transmitidos desde el colector de HDMI(R) 72.

25 En la etapa S75, la fuente de HDMI(R) 71 determina si es posible una comunicación en dúplex completo con el colector de HDMI(R) 72. Más concretamente, la fuente de HDMI(R) 71 se refiere a los datos E-EDID recibidos desde el colector de HDMI(R) 72 para determinar si se establece, o no, el indicador de dúplex completo "Full Dúplex" ilustrado en la Figura 9 y cuando se establece el indicador de dúplex completo, determina que es posible una comunicación IP bidireccional utilizando un sistema de comunicación de dúplex completo, es decir, una comunicación de dúplex completo.

30 Cuando se determina, en la etapa S75, que es posible la comunicación de dúplex completo, en la etapa S76, la unidad de control de conmutación 971 controla el conmutador 181 y el conmutador 182 y activa el conmutador 181 y el conmutador 182 de modo que la señal diferencial correspondiente a los datos Rx desde el receptor 82 se seleccione en el momento de recepción de datos.

35 Dicho de otro modo, la unidad de control de conmutación 971 conmuta el conmutador 181 y el conmutador 182 de modo que, de entre las señales parciales que constituye la señal diferencial correspondiente a los datos Rx transmitidos desde el receptor 82, la señal parcial transmitida a través de la línea SDA 191 se seleccione por el conmutador 181 y la señal parcial transmitida a través de la línea SCL 192 se seleccione por el conmutador 182 en el momento de recepción de datos.

40 Puesto que la línea SDA 191 y la línea SCL 192, que constituyen DDC 83, no se utilizan después de que se transmitan los datos de E-EDID desde el colector de HDMI(R) 72 a la fuente de HDMI(R) 71, es decir, la señal SDA y la señal SCL no se transmiten ni reciben a través de la línea SDA 191 y la línea SCL 192, el conmutador 181 y el conmutador 182 se conmutan con el fin de utilizar la línea SDA 191 y la línea SCL 192 como canales de transmisión de datos Rx en la comunicación de dúplex completo.

45 En la etapa S77, la fuente de HDMI(R) 71 transmite, como información de canal que indica un canal para la comunicación bidireccional, una señal que notifica que la comunicación IP mediante un sistema de comunicación de dúplex completo, que utiliza la línea CEC 84 y la línea de señal 141 y la línea SDA 191 y la línea SCL 192 ha de realizarse para el receptor 82 por intermedio del conmutador 133 y la línea CEC 84.

50 Dicho de otro modo, cuando se establece el indicador de dúplex completo, la fuente de HDMI(R) 71 puede captar que el colector de HDMI(R) 72 tiene la estructura ilustrada en la Figura 7 y la comunicación en dúplex completo que utiliza la línea CEC 84 y la línea de señal 141 y la línea SDA 191 y la línea SCL 192 es posible. Por lo tanto, la información de canal se transmite al colector de HDMI(R) 72 para notificar que ha de realizarse la comunicación en dúplex completo.

55 En la etapa S78, la unidad de control de conmutación 121 controla el conmutador 133 y conmuta el conmutador 133 de modo que se seleccione una señal diferencial correspondiente a datos Tx desde la unidad de conversión 131 en un momento de transmisión de datos. Dicho de otro modo, la unidad de control de conmutación 121 conmuta el conmutador 133 de modo que se seleccione una señal parcial de la señal diferencial correspondiente a los datos Tx, que se han suministrado desde la unidad de conversión 131 al conmutador 133.

60

5 En la etapa S79, las unidades respectivas de la fuente de HDMI(R) 71 realizan la comunicación IP bidireccional con el colector de HDMI(R) 72 utilizando un sistema de comunicación de dúplex completo y se finaliza, de este modo, el procesamiento de comunicación. Más concretamente, en el momento de la transmisión de datos, la unidad de conversión 131 convierte los datos Tx suministrados desde la fuente de HDMI(R) 71 en una señal diferencial, suministra una de las señales parciales que constituye la señal diferencial obtenida por la conversión al conmutador 133 y transmite la otra de las señales parcial al receptor 82 por intermedio de la línea de señal 141. El conmutador 133 transmite la señal parcial suministrada desde la unidad de conversión 131 al receptor 82 por intermedio de la línea CEC 84. En consecuencia, la señal diferencial correspondiente a los datos Tx se transmite desde la fuente de HDMI(R) 71 al colector de HDMI(R) 72.

15 Además, en el momento de la recepción de datos, la unidad de decodificación 183 recibe la señal diferencial correspondiente a los datos Rx, que se han transmitido desde el receptor 82. Más concretamente, el conmutador 181 recibe la señal parcial de la señal diferencial correspondiente a los datos Rx, que se han transmitido desde el receptor 82 a través de la línea SDA 191 y suministra la señal parcial recibida a la unidad de decodificación 183. Además, el conmutador 182 recibe la otra de las señales parciales de la señal diferencial correspondiente a los datos Rx, que se han transmitido desde el receptor 82 a través de la línea SCL 192 y suministra la señal parcial recibida a la unidad de decodificación 183. La unidad de decodificación 183 decodifica la señal diferencial constituida por las señales parciales suministradas desde el conmutador 181 y desde el conmutador 182 en datos Rx como los datos originales y la proporciona, a la salida, a la fuente de HDMI(R) 71.

20 En consecuencia, la fuente de HDMI(R) 71 transmite y recibe varios tipos de datos tales como datos de control, datos de elementos de imagen y datos de audio a/desde el colector de HDMI(R) 72.

25 Además, cuando se determina, en la etapa S75, que no es posible la comunicación en dúplex completo, en la etapa S80, las respectivas unidades de la fuente de HDMI(R) 71 transmiten y reciben señales CEC para realizar una comunicación bidireccional con el colector de HDMI(R) 72 y se finaliza, de este modo, el procesamiento de comunicación.

30 Más concretamente, transmitiendo una señal CEC al receptor 82 a través del conmutador 133 y la línea CEC 84 en el momento de la transmisión de datos y de recepción de una señal CEC transmitida desde el receptor 82 por intermedio del receptor 133 y la línea CEC 84 en el momento de recepción de datos, la fuente de HDMI(R) 71 transmite y recibe datos de control a/desde el colector de HDMI(R) 72.

35 De este modo, la fuente de HDMI(R) 71 efectúa la referencia del indicador de dúplex completo y realiza la comunicación de dúplex completo con el colector de HDMI(R) 72 que puede realizar la comunicación de dúplex completo utilizando la línea CEC 84 y la línea de señal 141 y la línea SDA 191 y la línea SCL 192.

40 De este modo, conmutando el conmutador 133, el conmutador 181 y el conmutador 182 para seleccionar los datos a transmitir y los datos a recibir y realizando la comunicación de dúplex completo con el colector de HDMI(R) 72 utilizando la línea CEC 84 y la línea de señal 141 y la línea SDA 191 y la línea SCL 192, se puede realizar una comunicación bidireccional a alta velocidad al mismo tiempo que se mantiene la compatibilidad con la HDMI(R) convencional.

45 Además, también cuando el colector de HDMI(R) 72 tiene la estructura ilustrada en la Figura 7, el colector de HDMI(R) 72 realiza el procesamiento de comunicación como en el caso del colector de HDMI(R) 72 ilustrado en la Figura 6 y realiza una comunicación bidireccional con la fuente de HDMI(R) 71.

50 En adelante, haciendo referencia al diagrama de flujo de la Figura 13, se describirá el procesamiento de comunicación realizado por el colector de HDMI(R) 72 ilustrado en la Figura 7.

55 En la etapa S111, el colector de HDMI(R) 72 determina si se ha conectado un nuevo aparato electrónico al colector de HDMI(R) 72. Cuando se determina, en la etapa S111 que no está conectado un nuevo aparato electrónico, no se realiza la comunicación y finaliza, por lo tanto, el procesamiento de comunicación.

60 Por otro lado, cuando se determina, en la etapa S111 que se ha conectado un nuevo aparato electrónico, en la etapa S112, la unidad de control de conmutación 972 controla el conmutador 185 y el conmutador 186 y conmuta el conmutador 185 y el conmutador 186 de modo que se seleccione una señal SDA desde el colector de HDMI(R) 72 mediante el conmutador 185 en un momento de transmisión de datos y una señal SDA desde el transmisor 81 se selecciona por el conmutador 185 y una señal SCL desde el transmisor 81 se selecciona por el conmutador 186 en un momento de recepción de datos.

65 En la etapa S113, la unidad de control de conmutación 124 controla el conmutador 135 y conmuta el conmutador 135 de modo que se seleccione una señal CEC desde el colector de HDMI(R) 72 en el momento de transmisión de datos y se seleccione una señal CEC desde el transmisor 81 en el momento de recepción de datos.

En la etapa S114, el colector de HDMI(R) 72 efectúa la lectura de datos E-EDID desde la memoria EDIDROM 85 y transmite los datos E-EDID leídos a la fue por intermedio del conmutador 185 y la línea SDA 191 del DDC 83.

5 En la etapa S115, el colector de HDMI(R) 72 determina si se ha recibido información de canal transmitida desde la fuente de HDMI(R) 71.

10 Más concretamente, información de canal que indica un canal utilizado para la comunicación bidireccional se transmite desde la fuente de HDMI(R) 71 según las funciones de la fuente de HDMI(R) 71 y del colector de HDMI(R) 72. Cuando la fuente de HDMI(R) 71 tiene la estructura ilustrada en la Figura 7, a modo de ejemplo, puesto que la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 pueden realizar una comunicación de dúplex completo, la información de canal que notifica que la comunicación IP con un sistema de comunicación de dúplex completo que utiliza la línea CEC 84 y la línea de señal 141 y la línea SDA 191 y la línea SCL 192 que ha de realizarse, se transmite desde la fuente de HDMI(R) 71 al colector de HDMI(R) 72. De este modo, el colector de HDMI(R) 72 recibe la información de canal transmitida desde la fuente de HDMI(R) 71 por intermedio del conmutador 135 y de la línea CEC 84 y determina que se ha recibido la información de canal.

15 Por otro lado, cuando la fuente de HDMI(R) 71 no tiene la función de realizar una comunicación de dúplex completo, no se transmite información de canal desde la fuente de HDMI(R) 71 al colector de HDMI(R) 72. De este modo, el colector de HDMI(R) 72 determina que no se recibe información de canal.

20 Cuando se determina, en la etapa S115, que se ha recibido la información de canal, el proceso avanza a la etapa S116 en donde la unidad de control de conmutación 972 controla el conmutador 185 y el conmutador 186 y activa el conmutador 185 y el conmutador 186 de modo que se seleccione una señal diferencial correspondiente a datos Rx desde la unidad de conversión 184 en el momento de transmisión de datos.

25 En la etapa S117, la unidad de control de conmutación 124 controla el conmutador 135 y conmuta el conmutador 135 de modo que se seleccione una señal diferencial correspondiente a datos Tx desde el transmisor 81 en el momento de recepción de datos.

30 En la etapa S118, las respectivas unidades de colector de HDMI(R) 72 realizan una comunicación IP bidireccional con la fuente de HDMI(R) 71 utilizando un sistema de comunicación de dúplex completo y se finaliza, de este modo, el procesamiento de comunicación. Más concretamente, en el momento de la transmisión de datos, la unidad de conversión 184 convierte los datos Rx suministrados desde el colector de HDMI(R) 72 en una señal diferencial, suministra una de las señales parciales que constituye la señal diferencial obtenida por la conversión al conmutador 185 y suministra la otra de las señales parciales al conmutador 186. El conmutador 185 y el conmutador 186 transmiten las señales parciales suministradas desde la unidad de conversión 184 al transmisor 81 a través de la línea SDA 191 y la línea SCL 192. En consecuencia, la señal diferencial correspondiente a los datos Rx se transmite desde el colector de HDMI(R) 72 a la fuente de HDMI(R) 71.

35 Además, en el momento de recepción de datos, la unidad de decodificación 136 recibe la señal diferencial correspondiente a los datos Tx transmitidos desde el transmisor 81. Más concretamente, el conmutador 135 recibe una señal parcial de la señal diferencial correspondiente a los datos Tx, que se han transmitido desde el transmisor 81 a través de la línea CEC 84 y suministra la señal parcial recibida a la unidad de decodificación 136. La unidad de decodificación 136 decodifica la señal diferencial constituida por la señal parcial suministrada desde el conmutador 40 135 y la señal parcial suministrada desde el transmisor 81 a través de la línea de señal 141 como datos Tx como los datos originales y la proporciona colector de HDMI(R) 72.

45 En consecuencia, el colector de HDMI(R) 72 transmite y recibe varios tipos de datos tales como datos de control, datos de elementos de imagen y datos de audio a/desde la fuente de HDMI(R) 71.

50 Además, cuando se determina, en la etapa S115, que no se recibe la información de canal, en la etapa S119, las respectivas unidades del colector de HDMI(R) 72 transmiten y reciben señales CEC para realizar una comunicación bidireccional con la fuente de HDMI(R) 71 y se finaliza, de este modo, el procesamiento de comunicación.

55 Según se describió anteriormente, a la recepción de la información de canal, el colector de HDMI(R) 72 realiza una comunicación en dúplex completo con el colector de HDMI(R) 72 utilizando la línea CEC 84 y la línea de señal 141 y la línea SDA 191 y la línea SCL 192.

60 De este modo, conmutando el conmutador 135, el conmutador 185 y el conmutador 186 para seleccionar los datos a transmitir y los datos a recibir y realizando la comunicación de dúplex completo con la fuente de HDMI(R) 71 utilizando la línea CEC 84 y la línea de señal 141 y la línea SDA 191 y la línea SCL 192, el colector de HDMI(R) 72 puede realizar una comunicación bidireccional a alta velocidad al mismo tiempo que mantiene la compatibilidad con la HDMI(R) convencional.

65 Conviene señalar que en la realización, a modo de ejemplo, de la Figura 7, la fuente de HDMI(R) 71 tiene una estructura en la que la unidad de conversión 131 está conectada a la línea CEC 84 y la línea de señal 141 y la

unidad de decodificación 183 está conectada a la línea SDA 191 y la línea SCL 192. Sin embargo, una estructura en la que está conectada la unidad de decodificación 183 a la línea CEC 84 y la línea de señal 141 y la unidad de conversión 131 está conectada a la línea SDA 191 y la línea SCL 192 es también posible.

5 En tal caso, el conmutador 181 y el conmutador 182 están conectados a la unidad de decodificación 183 así como a la línea CEC 84 y a la línea de señal 141 y el conmutador 133 está conectado a la unidad de conversión 131 así como a la línea SDA 191.

10 Además, el colector de HDMI(R) 72 ilustrado en la Figura 7, puede tener también una estructura en la que la unidad de conversión 184 esté conectada a la línea CEC 84 y la línea de señal 141 y la unidad de decodificación 136 está conectada a la línea SDA 191 y la línea SCL 192. En tal caso, el conmutador 185 y el conmutador 186 están conectados a la unidad de conversión 184 así como la línea CEC 84 y la línea de señal 141 y el conmutador 135 está conectado a la unidad de decodificación 136 así como a la línea SDA 191.

15 Además, es también posible para la línea CEC 84 y la línea de señal 141 su sustitución con la línea SDA 191 y la línea SCL 192 en la Figura 6. Dicho de otro modo, la unidad de conversión 131 y la unidad de decodificación 132 de la fuente de HDMI(R) 71 y la unidad de conversión 134 y la unidad de decodificación 136 del colector de HDMI(R) 72 pueden conectarse a la línea SDA 191 y la línea SCL 192 de modo que la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 realicen una comunicación IP utilizando un sistema de comunicación semi-dúplex. Además, en este caso, un terminal reservado de un conector al que se conecta la línea de señal 141 puede utilizarse para detectar una conexión de un aparato electrónico.

20 Además, la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 pueden tener, cada uno, la función de realizar una comunicación semi-dúplex y la función de realizar una comunicación de dúplex completo. En tal caso, la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 pueden realizar una comunicación IP utilizando un sistema de comunicación semi-dúplex o un sistema de dúplex completo según una función de un aparato electrónico que está conectado.

30 En un caso en donde cada una de la fuente de HDMI(R) 71 y del colector de HDMI(R) 72 tienen ambos la función de realizar una comunicación semi-dúplex y la función de realizar una comunicación de dúplex completo, la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 están estructurados según se ilustra en la Figura 14, a modo de ejemplo. Conviene señalar que en la Figura 14, las partes correspondientes a las representadas en las Figuras 6 y 7 se indican con las mismas referencias numéricas y sus descripciones se omitirán cuando sea adecuado.

35 La fuente de HDMI(R) 71, ilustrada en la Figura 14 está constituida por el transmisor 81, la unidad de control de conmutación 121, la unidad de control de temporización 122 y la unidad de control de conmutación 971. El transmisor 81 está provisto de la unidad de conversión 131, la unidad de decodificación 132, el conmutador 133, el conmutador 181, el conmutador 182 y la unidad de decodificación 183. Dicho de otro modo, la fuente de HDMI(R) 71 de la Figura 14 tiene una estructura en la que la unidad de control de temporización 122 y la unidad de decodificación 132 de la Figura 6 se añaden a la fuente de HDMI(R) 71 según se ilustra en la Figura 7.

40 Además, el colector de HDMI(R) 72 ilustrado en la Figura 14 está constituido por el receptor 82, la unidad de control de temporización 123, la unidad de control de conmutación 124 y la unidad de control de conmutación 972. El receptor 82 está provisto de la unidad de conversión 134, el conmutador 135, la unidad de decodificación 136, la unidad de conversión 184, el conmutador 185 y el conmutador 186. Dicho de otro modo, el colector de HDMI(R) 72 de la Figura 14 tiene una estructura en la que la unidad de control de temporización 123 la unidad de conversión 134, según se ilustra en la Figura 6, se añaden al colector de HDMI(R) 72 ilustrado en la Figura 7.

50 A continuación, se describirá el procesamiento de comunicación realizado por la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 ilustrados en la Figura 14.

55 En primer lugar, haciendo referencia al diagrama de flujo de la Figura 15, el procesamiento de comunicación realizado por la fuente de HDMI(R) 71 ilustrada en la Figura 14 será objeto de descripción. Conviene señalar que habida cuenta que los procesos de las etapas S151 a S154 son los mismos que los procesos de las etapas S71 a S74 de la Figura 12, se omitirán sus descripciones.

60 En la etapa S155, la fuente de HDMI(R) 71 determina si es posible la comunicación de dúplex completo con el colector de HDMI(R) 72. Dicho de otro modo, la fuente de HDMI(R) 71 efectúa la referencia de los datos E-EDID recibidos desde el colector de HDMI(R) 72 para determinar si se establece, o no, el indicador de dúplex completo "Full Dúplex" según se ilustra en la Figura 9.

65 Cuando se determina en la etapa S155, que es posible la comunicación de dúplex completo, es decir, el colector de HDMI(R) 72 ilustrado en la Figura 14 o 7 está conectado a la fuente de HDMI(R) 71, en la etapa S156, la unidad de control de conmutación 971 controla el conmutador 181 y el conmutador 182 y conmuta el conmutador 181 y el conmutador 182 de modo que se seleccione una señal diferencial correspondiente a datos Rx desde el receptor 82 en un momento de recepción de datos.

Por otro lado, cuando se determina en la etapa S155, que no es posible la comunicación de dúplex completo, en la etapa S157, la fuente de HDMI(R) 71 determina si es posible la comunicación semi-dúplex. Más concretamente, la fuente de HDMI(R) 71 hace referencia de los datos E-EDID recibidos para determinar si se establece, o no, el indicador de semi-dúplex "Half Dúplex" de la Figura 9. Dicho de otro modo, la fuente de HDMI(R) 71 determina si el colector de HDMI(R) 72 ilustrado en la Figura 6 está conectado a la fuente de HDMI(R) 71.

Cuando se determina, en la etapa S157, que es posible la comunicación semi-dúplex o cuando el conmutador 181 y el conmutador 182 están conmutados en la etapa S156, en la etapa S158, la fuente de HDMI(R) 71 transmite información de canal al receptor 82 por intermedio del conmutador 133 y de la línea CEC 84.

En este caso, puesto que el colector de HDMI(R) 72 tiene la función de realizar la comunicación de dúplex completo cuando se determina, en la etapa S155, que es posible la comunicación semi-dúplex, la fuente de HDMI(R) 71 transmite al receptor 82 a través del conmutador 133 y la línea CEC 84, como la información de canal, una señal que notifique que ha de realizarse una comunicación IP que utilice la línea CEC 84 y la línea de señal 141 y la línea SDA 191 y la línea SCL 192.

Además, puesto que el colector de HDMI(R) 72 tiene la función de realizar una comunicación semi-dúplex aunque no teniendo la función de realizar la comunicación de dúplex completo cuando se determina, en la etapa S157, que es posible la comunicación semi-dúplex, la fuente de HDMI(R) 71 transmite al receptor 82 por intermedio del conmutador 133 y la línea CEC 84, como la información de convencional, una señal que notifique que ha de realizarse la comunicación IP utilizando la línea CEC 84 y la línea de señal 141.

En la etapa S159, la unidad de control de conmutación 121 controla el conmutador 133 y conmuta el conmutador 133 de modo que se seleccione una señal diferencial correspondiente a datos Tx desde la unidad de conversión 131 en un momento de transmisión de datos y una señal diferencial correspondiente a datos Rx transmitidos desde el receptor 82 se selecciona en un momento de recepción de datos. Conviene señalar que cuando la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 realizan una comunicación de dúplex completo, en el momento en que se reciben datos en la fuente de HDMI(R) 71, una señal diferencial correspondiente a datos Rx no se transmite desde el receptor 82 a través de la línea CEC 84 y la línea de señal 141. Por lo tanto, la unidad de decodificación 132 no se suministra con una señal diferencial correspondiente a datos Rx.

En la etapa S160, las respectivas unidades de la fuente de HDMI(R) 71 realizan una comunicación IP bidireccional con el colector de HDMI(R) 72 y se finaliza, de este modo, el procesamiento de la comunicación.

Más concretamente, cuando la fuente de HDMI(R) 71 realiza una comunicación de dúplex completo con el colector de HDMI(R) 72 y cuando se realiza una comunicación semi-dúplex, en un momento de transmisión de datos, la unidad de conversión 131 convierte los datos Tx suministrados desde la fuente de HDMI(R) 71 en una señal diferencial, transmite una de las señales parciales que constituye la señal diferencial obtenida por la conversión al receptor 82 por intermedio del conmutador 133 y la línea CEC 84 y transmite la otra de las señales parciales al receptor 82 por intermedio de la línea de señal 141.

Además, cuando la fuente de HDMI(R) 71 realiza una comunicación de dúplex completo con el colector de HDMI(R) 72, en el momento de recepción de datos, la unidad de decodificación 132 recibe la señal diferencial correspondiente a los datos Rx, que se han transmitido desde el receptor 82, decodifica la señal diferencial recibida en datos Rx como los datos originales y la proporciona a la fuente de HDMI(R) 71.

Por otro lado, cuando la fuente de HDMI(R) 71 realiza una comunicación semi-dúplex con el colector de HDMI(R) 72, en el momento de recepción de datos, la unidad de decodificación 132 recibe la señal diferencial correspondiente a los datos Rx, que se han transmitido desde el receptor 82, bajo el control de la unidad de control de temporización 122, decodifica la señal diferencial transmitida en datos Rx como los datos originales y la proporciona a la fuente de HDMI(R) 71.

En consecuencia, la fuente de HDMI(R) 71 transmite y recibe varios tipos de datos tales como datos de control, datos de elementos de imagen y datos de audio a/desde el colector de HDMI(R) 72.

Además, cuando se determina, en la etapa S157, que la comunicación semi-dúplex no es posible, en la etapa S161, las respectivas unidades de la fuente de HDMI(R) 71 transmite y recibe señales CEC a través de la línea CEC 84 para realizar una comunicación bidireccional con el colector de HDMI(R) 72 y finaliza, de este modo, el procesamiento de comunicación.

Según se describió anteriormente, la fuente de HDMI(R) 71 hace referencia del indicador de dúplex completo y el indicador de semi-dúplex y realiza la comunicación de dúplex completo o la comunicación de semi-dúplex según la función del colector de HDMI(R) 72 como una contraparte de la comunicación.

De este modo, conmutando el conmutador 133, el conmutador 181 y el conmutador 182 para seleccionar los datos a

transmitir y los datos a recibir y realizando una comunicación de dúplex completo o una comunicación de semi-dúplex según la función del colector de HDMI(R) 72 como la contraparte de la comunicación, se puede realizar una comunicación bidireccional a alta velocidad seleccionando un método de comunicación óptimo al mismo tiempo que se mantiene la compatibilidad con la HDMI(R) convencional.

5 A continuación, haciendo referencia al diagrama de flujo de la Figura 16, se describirá el procesamiento de comunicación realizado por el colector de HDMI(R) 72 ilustrado en la Figura 14. Conviene señalar que habida cuenta que los procesos de las etapas S191 a S194 son los mismos que los procesos de las etapas S111 a S114 de la Figura 13, se omitirán sus descripciones.

10 En la etapa S195, el colector de HDMI(R) 72 recibe información de canal transmitida desde la fuente de HDMI(R) 71 por intermedio del conmutador 135 y de la línea CEC 84. Conviene señalar que cuando la fuente de HDMI(R) 71 conectada al colector de HDMI(R) 72 no tiene la función de realizar una comunicación de dúplex completo ni la función de realizar una comunicación de semi-dúplex, la información de canal no se transmite desde la fuente de HDMI(R) 71 al colector de HDMI(R) 72. De este modo, el colector de HDMI(R) 72 no recibe información de canal.

15 En la etapa S196, el colector de HDMI(R) 72 determina si realizar, o no, una comunicación semi-dúplex basada en la información de canal recibida. Cuando se ha recibido información de canal que notifique que ha de realizarse una comunicación IP que utilice la línea CEC 84 y la línea de señal 141 y la línea SDA 191 y la línea SCL 192, a modo de ejemplo, el colector de HDMI(R) 72 determina que ha de realizarse una comunicación de dúplex completo.

20 Cuando se determina, en la etapa S196, que ha de realizarse una comunicación de dúplex completo, en la etapa S197, la unidad de control de conmutación 972 controla el conmutador 185 y el conmutador 186 y conmuta el conmutador 185 y el conmutador 186 de modo que se seleccione una señal diferencial correspondiente a datos Rx desde la unidad de conversión 184 en un momento de transmisión de datos.

25 Además, cuando se determina, en la etapa S196, que no ha de realizarse una comunicación de dúplex completo, en la etapa S198, el colector de HDMI(R) 72 determina si realizar, o no, una comunicación de semi-dúplex basada en la información de canal recibida. Cuando se ha recibido información de canal que notifique que ha de realizarse una comunicación IP utilizando la línea CEC 84 y la línea de señal 141, el colector de HDMI(R) 72 determina que ha de realizarse la comunicación de semi-dúplex.

30 Cuando se determina, en la etapa S198 que ha de realizarse una comunicación semi-dúplex o cuando el conmutador 185 y el conmutador 186 se conmutan en la etapa S197, en la etapa S199, la unidad de control de conmutación 124 controla el conmutador 135 y conmuta el conmutador 135 de modo que se seleccione una señal diferencial correspondiente a datos Rx desde la unidad de conversión 134 en un momento de transmisión de datos y se seleccione una señal diferencial correspondiente a datos Tx desde el transmisor 81 en un momento de recepción de datos.

35 Conviene señalar que cuando la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 realizan una comunicación de dúplex completo, en el momento en que se transmiten datos en el colector de HDMI(R) 72, una señal diferencial correspondiente a datos Rx no se transmite desde la unidad de conversión 134 al transmisor 81. De este modo, el conmutador 135 no se suministra con la señal diferencial correspondiente a datos Rx.

40 En la etapa S200, las respectivas unidades del colector de HDMI(R) 72 realizan una comunicación IP bidireccional con la fuente de HDMI(R) 71 y se finaliza, de este modo, el procesamiento de comunicación.

45 Más concretamente, cuando el colector de HDMI(R) 72 realiza una comunicación de dúplex completo con la fuente de HDMI(R) 71, en el momento de la transmisión de datos, la unidad de conversión 184 convierte los datos Rx suministrados desde el colector de HDMI(R) 72 en una señal diferencial, transmite una de las señales parciales que constituyen la señal diferencial obtenida con la conversión al transmisor 81 por intermedio del conmutador 185 y la línea SDA 191 y transmite la otra de las señales parciales al transmisor 81 por intermedio del conmutador 186 y la línea SCL 192.

50 Además, cuando el colector de HDMI(R) 72 realiza una comunicación semi-dúplex con la fuente de HDMI(R) 71, en el momento de transmisión de datos, la unidad de conversión 134 convierte los datos Rx suministrados desde el colector de HDMI(R) 72 en una señal diferencial, transmite una de las señales parciales que constituyen la señal diferencial obtenida por la conversión al transmisor 81 por intermedio del conmutador 135 y la línea CEC 84 y transmite la otra de las señales parciales al transmisor 81 a través de la línea de señal 141.

55 Además, cuando el colector de HDMI(R) 72 realiza una comunicación de dúplex completo con la fuente de HDMI(R) 71 y cuando se realiza una comunicación semi-dúplex, en el momento de recepción de datos, la unidad de decodificación 136 recibe una señal diferencial correspondiente a los datos Tx, que se han transmitido desde el transmisor 81, decodifica la señal diferencial recibida en datos Tx como los datos originales y la proporciona al colector de HDMI(R) 72.

65

Además, cuando se determina, en la etapa S198, que no ha de realizarse una comunicación semi-dúplex, es decir, cuando no se recibe información de canal, en la etapa S201, las respectivas unidades del colector de HDMI(R) 72 transmiten y reciben señales CEC para realizar una comunicación bidireccional con la fuente de HDMI(R) 71 y se finaliza, de este modo, el procesamiento de la comunicación.

5 Según se describió con anterioridad, el colector de HDMI(R) 72 realiza una comunicación de dúplex completo o una comunicación semi-dúplex en función de la información de canal recibida es decir, la función de la fuente de HDMI(R) 71 como una contraparte de la comunicación.

10 De este modo, conmutando el 135, el conmutador 185 y el conmutador 186 para seleccionar los datos a transmitir y los datos a recibir y realizando una comunicación de dúplex completo o una comunicación de semi-dúplex según la función de la fuente de HDMI(R) 71 como la contraparte de la comunicación, se puede realizar una comunicación bidireccional a alta velocidad seleccionando un método de comunicación óptimo al mismo tiempo que se mantiene la compatibilidad con la HDMI(R) convencional.

15 Además, conectando la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 por el cable de HDMI(R) 35 incluyendo la línea CEC 84 y la línea de señal 141 que están mutuamente conectadas como un par trenzado diferencial, blindado y conectado a tierra a través de una línea de puesta a tierra y la línea SDA 191 y la línea SCL 192 que están mutuamente conectadas como un par trenzado diferencial, blindado y conectado a tierra, puede realizarse una comunicación IP bidireccional a alta velocidad que utiliza un sistema de comunicación semi-dúplex o un sistema de comunicación de dúplex completo al mismo tiempo que se mantiene la compatibilidad con el cable de HDMI(R) convencional.

20 Según se describió con anterioridad, seleccionando los datos a transmitir de entre uno o una pluralidad de elementos de datos a transmitir y transmitiendo los datos seleccionados a una contraparte de comunicación a través de una línea de señal predeterminada y seleccionando los datos a recibir de entre uno o una pluralidad de elementos de datos a recibir que se transmiten desde la contraparte de comunicación y recibiendo los datos seleccionados, se puede realizar una comunicación IP bidireccional a alta velocidad entre la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 a través del cable HDMI(R) 35 al mismo tiempo que se mantiene la compatibilidad con una HDMI(R) es decir, mientras se permite que datos de elementos de imagen de una imagen no comprimida se transmitan de forma unidireccional, a alta velocidad, desde la fuente de HDMI(R) 71 al colector de HDMI(R) 72.

25 En consecuencia, en un caso en donde un aparato origen como un aparato electrónico que incorpora la fuente de HDMI(R) 71, tal como el aparato de reproducción 33 ilustrado en la Figura 2, tiene una función como un servidor de una DLNA (Digital Living Network Alliance) o similar y un aparato colector como un aparato electrónico que incorpora el colector de HDMI(R) 72, tal como el receptor de televisión digital 31 ilustrado en la Figura 2, tiene una interfaz de comunicación para una red LAN tal como Ethernet (marca registrada), es posible transmitir, a través de la comunicación IP bidireccional por intermedio de un aparato electrónico tal como el amplificador 32 directamente conectado o a través de un cable de HDMI(R), un contenido desde el aparato origen al aparato colector a través del cable de HDMI(R) y transmitir también un contenido desde el aparato origen, desde el aparato colector a otro aparato (p.e., receptor de televisión digital 34 ilustrado en la Figura 2) conectado a la interfaz de comunicación de red LAN del aparato colector.

40 Además, mediante la comunicación IP bidireccional entre la fuente de HDMI(R) 71 y el colector de HDMI(R) 72, se pueden intercambiar órdenes de control y respuestas a alta velocidad entre el aparato origen que incorpora la fuente de HDMI(R) 71 y el aparato colector que incorpora el colector de HDMI(R) 72, que están conectados por el cable de HDMI(R) 35 y de este modo, se hace posible el control entre aparatos de respuesta rápida.

45 Las series de procesos anteriormente descritos pueden realizarse mediante hardware o software especializado. Cuando la serie de procesos se realizan por software, un programa informático que constituye ese software se instala, a modo de ejemplo, en un microordenador que controla la fuente de HDMI(R) 71 y el colector de HDMI(R) 72.

50 A este respecto, la Figura 17 ilustra una realización estructural, a modo de ejemplo, de una forma de realización de un ordenador en el que está instalado un programa informático para ejecutar las series de procesos anteriormente descritos.

55 El programa puede registrarse por anticipado en una memoria EEPROM (Memoria de solamente lectura programable y eléctricamente borrable) 305 o una memoria ROM 303 como un medio de registro incorporado de un ordenador.

60 Como alternativa, el programa puede memorizarse (registrarse) temporal o permanentemente en un soporte de registro extraíble tal como un disco flexible, un CD-ROM (disco compacto-memoria de solamente lectura), un disco MO (Magneto-óptico), un DVD (Disco versátil digital), un disco magnético y una memoria de semiconductores. Dicho soporte de registro extraíble puede proporcionarse como un así denominado software de paquetes.

65

Conviene señalar que además de instalarse en un ordenador desde el soporte de registro extraíble según se describió con anterioridad, el programa puede transferirse, de forma inalámbrica, a un ordenador desde un sitio de descarga a través de un satélite para la difusión por satélite digital o transferirse al ordenador mediante cableado a través de una red tal como una red LAN y la red Internet, de modo que el ordenador pueda recibir el programa así transferido mediante una interfaz de entrada/salida 306 e instalarlo en la memoria EEPROM incorporada 305.

El ordenador incluye una CPU (Unidad Central de Procesamiento) incorporada 302. La interfaz de entrada/salida 306 está conectada a la unidad CPU 302 a través de un bus 301 y la unidad CPU 302 carga el programa informático memorizado en la memoria ROM (memoria de solamente lectura) 303 o la memoria EEPROM 305 en una RAM (memoria de acceso aleatorio) 304 y procede a su ejecución. En consecuencia, la unidad CPU 302 realiza el procesamiento según los diagramas de flujo anteriormente descritos o el procesamiento realizado por las estructuras en los diagramas de bloques anteriormente descritos.

En este caso, en la especificación, las etapas de procesos que describen un programa para hacer que un ordenador ejecute varios tipos de procesamiento no necesitan necesariamente procesarse en series temporales a lo largo de una secuencia descrita en el diagrama de flujo y se incluyen también procesos que se ejecutan en paralelo o de forma individual (p.e., procesos paralelos o procesos por objeto).

Además, el programa puede procesarse por un ordenador único o puede procesarse, de forma dispersa, por una pluralidad de ordenadores.

En esta forma de realización, se realiza una comunicación IP bidireccional entre la fuente de HDMI(R) 71 y el colector de HDMI(R) 72 controlando una temporización de selección de datos y una temporización de recepción y una temporización de transmisión de una señal diferencial cuando sea necesario. Sin embargo, una comunicación bidireccional puede realizarse, en cambio, por un protocolo distinto del protocolo IP.

Conviene señalar que la forma de realización de la presente invención no está limitada a la forma de realización anterior y se pueden realizar varias modificaciones sin desviarse por ello del alcance de protección de la presente invención.

Según la forma de realización anterior, se puede realizar una comunicación bidireccional. En particular, es posible realizar una comunicación bidireccional a alta velocidad mientras se mantiene la compatibilidad en una interfaz de comunicación capaz de transmitir, de forma unidireccional, datos de elementos de imagen de una imagen no comprimida y datos de audio asociados con la imagen a alta velocidad, a modo de ejemplo.

Ocasionalmente, aunque algunas partes se solapan con la técnica que ha sido ya descrita con anterioridad, numerosos aparatos de audio/vídeo se ponen en práctica con una función de comunicación de red LAN para los fines de visión de programas bidireccional, control a distancia de alto nivel, una recepción de una guía de programa electrónico y funciones similares.

Como medios para formar una red entre los aparatos de audio/vídeo, existen opciones que incluyen la instalación de un cable especializado tal como una comunicación inalámbrica, CAT5 y comunicación de líneas de lámparas.

Sin embargo, un cable especializado hace compleja una conexión entre aparatos y una conexión inalámbrica o de línea de lámparas es inconveniente por cuanto que un circuito de comunicación complejo y un transceptor correspondiente son de alto coste.

A este respecto, en la forma de realización anterior, se da a conocer una técnica de adición de una función de comunicación de red LAN sin añadir un nuevo electrodo de control a la HDMI. Puesto que la HDMI es una interfaz para realizar transmisiones de datos de vídeo y de audio, una sustitución y autenticación de información de aparatos conectados y la comunicación de datos de control de aparatos utilizando un cable, se puede realizar ventajosamente una comunicación de red LAN con una adición de la función de red LAN, sin utilizar un cable especializado o una comunicación inalámbrica, lo que resulta extremadamente beneficioso.

A tal propósito, en la técnica dada a conocer en la forma de realización anterior, el canal de transmisión diferencial utilizando en la comunicación de red LAN se utiliza para la sustitución y autenticación de información de aparatos conectados y la comunicación de datos de control de aparatos.

En la HDMI, las características eléctricas de los aparatos conectados están severamente restringidas en términos de una capacitancia parásita y una impedancia con respecto a DDC que realiza una sustitución y autenticación de información de aparatos conectados y la CEC que realiza la comunicación de datos de control de aparatos.

Más concretamente, una capacitancia parásita de terminal DDC de un aparato se requiere que sea de un valor de 50 pF o menor. El terminal de conexión ha de ponerse a tierra para la masa GND en una impedancia de 200 Ω o menos en un momento de salida de nivel BAJO y conectarse mediante un circuito *pull-up* a una fuente de alimentación a aproximadamente 2 k Ω en un estado de nivel ALTO.

Por el contrario, los terminales de transmisión/recepción han de terminarse en una impedancia de al menos 100 Ω en una gama de alta frecuencia con el fin de estabilizar la comunicación en la comunicación de red LAN para transmitir una señal a alta velocidad.

5 La Figura 19 ilustra un estado en donde un transmisor 404 y un transmisor 405 para la comunicación de red LAN, que están constantemente conectados a líneas DDC de un aparato origen de HDMI existente 401 y un aparato de colector 402, están acoplados por corriente alterna.

10 Con el fin de satisfacer las restricciones de capacitancias parásitas de DDC, se requiere que un circuito transmisor/receptor de red LAN añadido a las líneas DDC para tener un acoplamiento de corriente alterna AC a través de una capacitancia suficientemente pequeña. Puesto que una señal de red LAN es ampliamente atenuada y distorsionada, existe un temor de que el circuito de transmisor/receptor para su compensación pueda hacerse complejo y de alto coste.

15 Una transición entre los niveles ALTO y BAJO durante la comunicación DDC puede obstaculizar la comunicación de red LAN. Dicho de otro modo, existe un temor de que la red LAN no funcione durante un periodo de comunicación de DDC.

20 A este respecto, en adelante, como una forma de realización más preferida, se proporcionarán descripciones relativas a un sistema de comunicación que tenga características que, en una interfaz que realiza transmisiones de datos de video y de audio, una sustitución y autenticación de información de aparatos conectados, la comunicación de datos de control de aparatos y la comunicación de red LAN utilizando básicamente un cable, haga posible la comunicación de red LAN realizada mediante una comunicación bidireccional por intermedio de un par de canales de transmisión diferencial y un estado de conexión de la interfaz se notifica sobre la base de un potencial de polarización de corriente continua DC de al menos uno de los canales de transmisión.

25 La técnica descrita a continuación no necesita tener una unidad de selección necesariamente como en la forma de realización anterior.

30 La Figura 18 es un diagrama de circuito que ilustra una primera realización estructural, a modo de ejemplo, del sistema de comunicación en el que un estado de conexión de la interfaz se notifica sobre la base de un potencial de polarización de corriente continua DC de al menos uno de los canales de transmisión.

35 La Figura 19 es un diagrama estructural que ilustra, a modo de ejemplo, el sistema en un caso en donde se utiliza Ethernet (marca registrada).

40 Según se ilustra en la Figura 18, un sistema de comunicación 400 está constituido por una HDMI de expansión de función de red LAN (en adelante, abreviada como EH), un aparato origen 401, un aparato de colector de EH 402, un cable de EH 403 para conectar el aparato de fuente de EH y el aparato de colector de EH, un transmisor de Ethernet (marca registrada) 404 y un receptor de Ethernet (marca registrada) 405.

45 El aparato origen de EH 401 incluye un circuito transmisor de señal de red LAN 411, una resistencia de terminación 412, condensadores de acoplamiento de corriente alterna 413 y 414, un circuito receptor de señal de red LAN 415, un circuito de sustracción 416, una resistencia pull-up 421, una resistencia 422 y un condensador 423 que forman un filtro de paso bajo, un comparador 424, una resistencia denominada *pull-down* 431, una resistencia 432 y un condensador 433 que forman un filtro de paso bajo y un comparador 434.

50 El aparato de colector de EH 402 incluye un circuito transmisor de señal de red LAN 441, una resistencia de terminación 442, condensadores de acoplamiento de corriente alterna 443 y 444, un circuito receptor de señal de red LAN 445, un circuito de sustracción 446, una resistencia pull-down 451, una resistencia 452 y un condensador 453 que forman un filtro de paso bajo un comparador 454, una bobina de inductancia 461 y resistencias 462 y 463 conectadas en serie entre un potencial de fuente de alimentación y un potencial de referencia.

55 En el cable de EH 403 están provistos canales de transmisión diferenciales constituidos por una línea reservada 501 y una línea HPD 502 y un terminal del lado origen 511 de la línea reservada 501, un terminal del lado origen 512 de la línea HPD 502, un terminal del lado de colector 521 de la línea reservada 501 y un terminal del lado de colector 522 de la línea HPD se forman a este respecto. La línea reservada 501 y la línea HPD 502 están conectadas como un par trenzado diferencial.

60 En este caso, el terminal del lado origen 511 de la línea reservada 501 y el terminal del lado origen 512 de la línea HPD 502 funcionan como una segunda unidad de canal. Además, el terminal del lado de colector 521 de la línea reservada 501 y el terminal del lado de colector 522 de la línea HPD funcionan como una cuarta unidad de canal.

65 En el sistema de comunicación 400 que tiene la estructura según se describió con anterioridad, los terminales 511 y 512 están conectados a la resistencia de terminación 412, el circuito transmisor de señal de red LAN 411 y el circuito

receptor de señal de LAN 415 a través de los condensadores de acoplamiento de corriente alterna 413 y 414 en el aparato origen 401.

5 El circuito de sustracción 416 recibe una señal suma SG417 de una tensión de señal de transmisión generada por una salida de corriente desde el circuito transmisor de señal de red LAN 411 cuando la resistencia de terminación 412 y los canales de transmisión 501 y 502 con una carga y una tensión de señal de recepción como una señal transmitida desde el aparato de colector de EH 402.

10 En el circuito de sustracción 416, una señal SG413 obtenida mediante sustracción de una señal de transmisión SG411 desde la señal suma SG412 es una señal neta transmitida desde el colector de colector.

El aparato de colector de E 402 tiene una red circuital similar y mediante dichos circuitos, el aparato origen 4011 y el aparato de colector 402 realiza una comunicación bidireccional de red LAN.

15 Además de la comunicación de red LAN anteriormente descrita, la línea HPD 502 notifica al aparato origen 401 que el cable 403 ha sido conectado al aparato de colector 402 mediante un nivel de polarización de corriente continua DC.

20 Las resistencias 462 y 463 y la bobina de inductancia 461 del aparato de colector 402 polarizan la línea HPD 502 a aproximadamente 4 V a través del terminal 522 cuando el cable 403 está conectado al aparato de colector 402.

25 El aparato origen 401 extrae una polarización de corriente continua DC de la línea HPD 502 mediante el filtro de paso bajo constituido por la resistencia 432 y el condensador 433 y el comparador 434 la compara con un potencia de referencia Vref2 (p.e., 1.4 V).

Si el cable 403 no está conectado al aparato origen 402, un potencial del terminal 512 es más bajo que el potencial de referencia Vref2 en la resistencia pull-down 431 y es más alto si está efectuada la conexión.

30 Por lo tanto, si una señal de salida SG415 del comparador 434 es de nivel ALTO, ello indica que el cable 403 está conectado al aparato de colector 402.

Por el contrario, si la señal de salida SG415 del comparador 434 es de nivel BAJO, ello indica que el cable 403 no está conectado al aparato de colector 402.

35 En la primera realización estructural, a modo de ejemplo, se proporciona, además, una función de reconocimiento mutuo, desde un potencial de polarización de corriente continua DC de la línea reservada 501, que es de un aparato de cumplimiento con EH y un aparato HDMI no de cumplimiento con EH, estando los aparatos conectados en ambos extremos del cable 403.

40 El aparato origen de EH 401 extrae (+ 5 V) la línea reservada 501 mediante la resistencia 421 y el aparato de colector de EH 402 en sentido descendente por la resistencia 451.

Estas resistencias 421 y 451 no existen en el aparato no cumplidor de EH.

45 El comparador 424 del aparato origen de EH 401 compara un potencial de corriente continua DC de la línea reservada 501 que ha pasado a través del filtro de paso bajo constituido por la resistencia 422 y el condensador 423 con una tensión de referencia Vref1.

50 Si el aparato de colector 402 soporta EH y tiene una resistencia *pull-down*, el potencia de la línea reservada 501 se hace de 2.5 V y si no soporta EH y se abre, el potencial llega a ser de 5 V. Por lo tanto, el potencial de referencia Vref1 se establece a 3.75 V, siendo posible realizar una distinción entre un aparato de colector cumplidor y un aparato de colector no cumplidor.

55 El comparador 454 del aparato de colector 402 compara un potencial de corriente continua DC de la línea reservada 501 que ha pasado a través del filtro de paso bajo constituido por la resistencia 452 y el condensador 453 con una tensión de referencia Vref3.

60 Si el aparato origen 402 soporta EH y tiene una función de polarización *pull-up*, el potencial se hace de 2.5 V y si no se soporta EH, el potencial se hace de 0 V. Por lo tanto, si potencial de referencia se establece en 1,25 V, es posible realizar una distinción entre un aparato cumplidor de EH y un aparato no cumplidor de EH.

65 Según se describió con anterioridad, según la primera realización estructural, a modo de ejemplo, en la interfaz que realiza las transmisiones de datos de vídeo y de audio, una sustitución y autenticación de información de aparatos conectados, la comunicación de datos de control de aparatos y la comunicación de red LAN utilizando un solo cable 403, se realiza la comunicación de red LAN mediante una comunicación bidireccional a través de un par de canales de transmisión diferenciales y un estado de conexión de la interfaz se notifica por un potencial de polarización de

corriente continua DC de al menos uno de los canales de transmisión. Por lo tanto, se hace posible realizar una separación especial en la que la línea SCL y la línea SDA no se utilizan físicamente en la comunicación de red LAN.

5 En consecuencia, debido a la división, un circuito de comunicación de red LAN puede formarse haciendo caso omiso de una especificación eléctrica definida para DDC, con el resultado de que se puede obtener, a bajo coste, una comunicación de red LAN estable y fiable.

10 Conviene señalar que también es posible proporcionar la resistencia pull-up 421 ilustrada en la Figura 18 en el cable de EH 403 en lugar del aparato origen de EH 401. En tal caso, los terminales de la resistencia pull-up 421 están respectivamente conectados a la línea reservada 501 y una línea (línea de señal) conectada a una fuente de alimentación (potencial de fuente de alimentación) de entre las líneas proporcionadas en el cable de EH 403.

15 Además, también es posible proporcionar la resistencia pull-down 451 y la resistencia 463, ilustrada en la Figura 18, en el cable de EH 403 en lugar del aparato de colector de EH 402. En tal caso, los terminales de la resistencia pull-down 451 están respectivamente conectados a la línea reservada 501 y una línea conectada a masa (potencial de referencia) (línea de puesta a tierra) de entre las líneas proporcionadas en el cable de EH 403. Además, terminales de la resistencia 463 están respectivamente conectados a la línea HPD 502 y la línea conectada a tierra (potencial de referencia) (línea de masa) de entre las proporcionadas en el cable de EH 403.

20 La Figura 20 es un diagrama circuital que ilustra una segunda realización estructural, a modo de ejemplo, del sistema de comunicación en donde un estado de conexión de la interfaz se notifica mediante un potencial de polarización de corriente continua DC de al menos uno de los canales de transmisión.

25 Fundamentalmente similar a la primera realización estructural, a modo de ejemplo, un sistema de comunicación 600 está caracterizado por tener una estructura en donde, en una interfaz que realiza transmisiones de datos de vídeo y de audio, una sustitución y autenticación de información de aparatos conectados, la comunicación de datos de control de aparatos y una comunicación de red LAN utilizando un solo cable, se realiza la comunicación de red LAN mediante una comunicación unidireccional a través de dos pares de canales de transmisión diferenciales y un estado de conexión de la interfaz se notifica por un potencial de polarización de corriente continua DC de al menos uno de los canales de transmisión y por cuanto al menos dos canales de transmisión se utilizan con división temporal con la comunicación de red LAN para la comunicación para la sustitución y autenticación de información de aparatos conectados.

35 Según se ilustra en la Figura 20, el sistema de comunicación 600 está constituido por una HDMI de expansión de función de red LAN (en lo sucesivo, abreviada como EH), un aparato origen correspondiente 601, un aparato de colector de EH 602 y un cable de EH 603 para conectar el aparato origen de EH y el aparato de colector de EH.

40 El aparato origen de EH 601 incluye un circuito transmisor de señal de red LAN 611, resistencias de terminación 612 y 613, condensadores de acoplamiento de corriente alterna 614 a 617, un circuito receptor de señal de red LAN 618, un inversor 620, una resistencia 621, una resistencia 622 y un condensador 623 que forman un filtro de paso bajo y un comparador 624, una resistencia pull-down 631, una resistencia 632 y un condensador 633 que forman un filtro de paso, un comparador 634, una puerta lógica NOR 640, conmutadores analógicos 641 a 644, un inversor 635, conmutadores analógicos 646 y 647, transceptores DDC 651 y 652 y resistencias pull-up 653 y 654.

45 El aparato de colector de EH 602 incluye un circuito transmisor de señal de red LAN 661, resistencias de terminación 662 y 663, condensadores de acoplamiento de corriente alterna 664 a 667, un circuito receptor de señal de red LAN 668, una resistencia pull-down 671, una resistencia 672 y un condensador 673 que forman un filtro de paso bajo, un comparador 674, una bobina de inductancia 681, resistencias 682 y 683 conectadas en serie entre un potencial de fuente de alimentación y un potencial de referencia, conmutadores analógicos 691 a 694, un inversor 695, conmutadores analógicos 696 y 697, transceptores DDC 701 y 702 y una resistencia pull-up 703.

55 En el cable de EH 603 están provistos canales de transmisión diferenciales constituidos por una línea reservada 801 y una línea SCL 803 y canales de transmisión diferenciales constituidos por una línea SDA 804 y una línea HPD 802 y terminales de lado origen 811 a 814 y terminales del lado de colector 821 a 824 se forman a este respecto.

La línea reservada 801 y la línea SCL 803 y la línea SDA 804 y la línea HPD 802 están conectadas como pares trenzados diferenciales. Los terminales 811 a 814 conectados funcionan como la segunda unidad de canal.

60 En el sistema de comunicación 600 estructurado según se describió con anterioridad, los terminales 811 y 813 están conectados al circuito transmisor 611 para transmitir una señal de transmisión de red LAN SG611 al colector de colector y la resistencia de terminación 612 a través de los administradores de acoplamiento de corriente alterna 614 y 615 y los conmutadores analógicos 641 y 642, en el aparato origen 601.

65 Los terminales 814 y 812 están conectados al circuito receptor 618 para la recepción de una señal de red LAN desde el aparato colector de colector 602 y la resistencia de terminación 613 a través de los condensadores de acoplamiento de corriente alterna 616 y 617 y los conmutadores analógicos 643 y 644.

ES 2 521 670 T3

- 5 En el aparato colector de colector 602, los terminales 821 a 824 están conectados a los circuitos del transmisor y del receptor 668 y 661 y las resistencias de terminación 662 y 663 por intermedio de los condensadores de acoplamiento de corriente alterna 664, 665, 666 y 667 y los conmutadores analógicos 691 a 694.
- Los conmutadores analógicos 641 a 644 y 691 a 694 se ponen en la posición de activación cuando se realiza la comunicación de red LAN y se abre cuando se realiza la comunicación DDC.
- 10 El aparato origen 601 conecta los terminales 813 y 814 a los transceptores DDC 651 y 652 y las resistencias pull-up 653 y 654 a través de otros conmutadores analógicos 646 y 647.
- El aparato colector de colector 602 conecta los terminales 823 y 824 a los transceptores DDC 701 y 702 y la resistencia pull-up 703 a través de los conmutadores analógicos 696 y 697.
- 15 Los conmutadores analógicos 646, 647, 696 y 697 se ponen en la posición de activación cuando se realiza la comunicación DDC y se abren cuando se realiza la comunicación DLAN.
- Un mecanismo de reconocimiento de un aparato cumplidor de EH sobre la base de un potencial de línea reservada 801 es básicamente el mismo que el de la primera realización estructural a modo de ejemplo, con la excepción de que la resistencia 62 del aparato origen 601 se excita operativamente por el inversor 620.
- 20 Cuando una entrada al inversor 620 es de nivel ALTO, la resistencia 621 se convierte en una resistencia pull-down, con lo que se proporciona un estado de 0 V que es el mismo que un caso en donde un aparato no cumplidor de EH se conecta según se observa desde el aparato colector de colector 602.
- 25 En consecuencia, una señal SG623 que indica un resultado de identificación de cumplimiento de EH del aparato colector de colector 602 se hace de nivel BAJO, los conmutadores analógicos 691 a 694 se abren controlados por la señal SG623 y los conmutadores analógicos 696 y 697 controlados por una señal obtenida invirtiendo la señal SG623 por el inversor 695 se ponen en el estado de activación.
- 30 En consecuencia, el aparato de colector 602 introduce un estado en donde la línea SCL 803 y la línea SDA 804 están desconectadas receptor de red LAN y conectadas al receptor de DDC.
- Por el contrario, en el aparato origen 601, una entrada al inversor 620 es también una entrada a la puerta lógica NOR 640 y su salida SG614 se establece a nivel BAJO.
- 35 Los conmutadores analógicos 641 a 644 controlados por la señal de salida SG614 de la puerta NOR 640 se abren y los conmutadores analógicos 646 y 647 controlados por una señal obtenida invirtiendo la señal SG614 por el inversor 645 están en condición de activación.
- 40 En consecuencia, el aparato origen 601 entra también en un estado operativo en donde la línea SCL 803 y la línea SDA 804 están desconectadas del receptor de red DDC y conectadas al receptor de red LAN.
- 45 Por el contrario, cuando una entrada al inversor 620 es de nivel BAJO, el aparato origen 601 y el aparato de colector 602 entran en un estado operativo en donde la línea SCL 803 y la línea SDA 804 están desconectadas del transceptor de DDC y conectadas al transceptor de red LAN.
- Los circuitos 631 a 634 y 681 a 683 para confirmar la conexión basada en un potencial de polarización de corriente continua DC de la línea HPD 802 tienen las mismas funciones que las de la primera realización estructural, a modo de ejemplo.
- 50 Dicho de otro modo, además de la comunicación de red LAN anteriormente descrita, la línea HPD 802 notifica al aparato origen 601 que el cable 803 ha sido conectado al aparato de colector 602 mediante un nivel de polarización de corriente continua DC.
- 55 Las resistencias 682 y 683 y la bobina de inductancia 681 del aparato de colector 602 por intermedio de la línea HPD 802 a aproximadamente 4 V a través del terminal 822 cuando el cable 603 se conecta al aparato de colector 602.
- 60 El aparato origen 601 extrae una polarización de corriente continua DC de la línea HPD 802 mediante el filtro de paso bajo constituido por la resistencia 632 y el condensador 633 y el comparador 634 la compara con el potencial de referencia Vref2 (p.e., 1.4 V).
- 65 Si el cable 603 no está conectado al aparato origen 602, un potencial del terminal 812 es más bajo que el potencial de referencia Vref2 en la resistencia pull-down 631 y es más alto si estuviere conectado.

Por lo tanto, si una señal de salida SG613 del comparador 634 es de nivel ALTO, ello indica que el cable 803 está conectado al aparato de colector 602.

5 Por el contrario, si la señal de salida SG613 del comparador 634 es de nivel BAJO, ello indica que el cable 603 no está conectado al aparato de colector 602.

10 Según se describió con anterioridad, según la segunda realización estructural, a modo de ejemplo, en la interfaz que realiza las transmisiones de datos de vídeo y de audio, una sustitución y autenticación de información de aparatos conectados, la comunicación de datos de control de aparatos y la comunicación de red LAN utilizando un solo cable, la comunicación de red LAN se realiza mediante una comunicación unidireccional a través de dos pares de canales de transmisión diferenciales y un estado de conexión de la interfaz se notifica por un potencial de polarización de corriente continua DC de al menos uno de los canales de transmisión y además, al menos dos canales de transmisión se utilizan por división de tiempo con la comunicación de red LAN, para la comunicación para la sustitución y autenticación de información de aparatos conectados. Por lo tanto, es posible realizar una división de tiempo para obtener un intervalo temporal en el que la línea SCL y la línea SDA se conecten a un circuito de comunicación de red LAN y un intervalo temporal en el que se conecten a un circuito DDC mediante un conmutador y formen un circuito de comunicación de red LAN haciendo caso omiso de la especificación eléctrica definida por DDC por esta división, con el resultado de que se puede obtener, a bajo coste, una comunicación de red LAN estable y fiable.

20 Conviene señalar que también es posible proporcionar la resistencia 621 ilustrada en la Figura 20 en el cable de EH 603 en lugar del aparato origen de EH 601. En tal caso, terminales de la resistencia 621 están respectivamente conectados a la línea reservada 801 y una línea (línea de señal) conectada a una fuente de alimentación (potencial de fuente de alimentación) de entre las líneas proporcionadas en el cable de EH 603.

25 Además, es también posible proporcionar la resistencia pull-down 671 y la resistencia 683 ilustradas en la Figura 20 en el cable de EH 603 en lugar del aparato de colector de EH 602. En tal caso, los terminales de la resistencia pull-down 671 están respectivamente conectados a las líneas reservada 801 y una línea conectada a tierra (potencial de referencia) (línea de puesta a tierra) de entre las líneas proporcionadas en el cable de EH 603. Además, terminales de la resistencia 683 están respectivamente conectados a la línea HPD 802 y la línea conectada a tierra (potencia de referencia) (línea de puesta a tierra) de entre las líneas proporcionadas en el cable de EH 603.

35 Según se describió anteriormente, en la forma de realización asociada con las Figuras 2 a 17, de entre los 19 terminales de HDMI, SDA y SCL se utilizan como un primer par diferencial y CEC y reservado se utilizan como un segundo par para realizar, de este modo, una comunicación de dúplex completo en el que la comunicación unidireccional se realiza por cada par.

40 Sin embargo, para SDA y SCL, H es pull-up de 1.5 k Ω y L es pull-down de una impedancia baja. También para CEC, H es pull-up de 27 k Ω y L es pull-down de una impedancia baja.

Reteniendo estas funciones con el fin de tener compatibilidad con la HDMI existente puede dar lugar a un temor de que se haga difícil compartir una función de la red para realizar una comunicación LAN de datos de alta velocidad que se requiere para tener extremos de canales de transmisión adaptados y terminados.

45 A este respecto, en la primera realización estructural, a modo de ejemplo, se realiza una comunicación de dúplex completo mediante una comunicación bidireccional de un solo par utilizando los terminales Reservado y HPD como un par diferencial al mismo tiempo que se evita el uso de las líneas SDA, SCL y CEC.

50 Puesto que HPD es una señal de indicador basada en un nivel de corriente continua DC, la inyección de una señal de red LAN mediante acoplamiento de corriente alterna AC y la transmisión de información de inserción basada en un nivel de corriente continua DC son compatibles. Recientemente añadida a de terminal Reservado se tiene una función de reconocimiento mutuo de un terminal que tiene una función de red LAN mediante un nivel de corriente continua DC utilizando un método similar al de HPD.

55 En la segunda realización estructural, a modo de ejemplo, HPD y SDA y SCL y Reservado constituyen dos pares de pares diferenciales para realizar una comunicación de dúplex completo de dos pares en donde una comunicación unidireccional se realiza por cada par.

60 Las temporizaciones de la comunicación de DDC en forma de ráfaga que utiliza SDA y SCL en la HDMI se controlan con el transmisor siendo una unidad maestra en todo momento.

65 En esta realización, a modo de ejemplo, se operan conmutadores analógicos de modo que, cuando un transmisor realiza una comunicación DDC, las líneas SDA y SCL están conectadas al receptor DDC y cuando no se realiza la comunicación DDC, las líneas están conectadas al receptor de red LAN.

Estas señales de operación de conmutación se transmiten también a un receptor a un nivel de corriente continua DC

de la línea reservada y un conmutador SW se realiza en el lado del receptor.

Adoptando la estructura anteriormente descrita, como un primer efecto, la comunicación de líneas SCL, SDA y CEC no resultan influidas por los ruidos en la comunicación de red LAN y se puede asegurar constantemente una comunicación DDC y CEC estables.

Lo que antecede se consigue separando físicamente la red LAN de aquellas líneas en la primera realización estructural, a modo de ejemplo, y efectuando un corte de la señal de red LAN desde las líneas mediante los conmutadores mediante la comunicación DDC en la segunda realización estructural a modo de ejemplo.

Como un segundo efecto, se hace posible realizar una comunicación estable que tenga un amplio margen porque la comunicación de red LAN se realiza mediante líneas que tienen terminaciones ideales.

Esto es así porque, en la primera realización estructural, a modo de ejemplo, habida cuenta que una señal de red LAN se superpone sobre las líneas como la línea reservada y HPD que transmite una señal solamente a un nivel de corriente continua DC, una impedancia de terminación puede mantenerse en un valor ideal en una banda de frecuencias suficientemente amplia necesaria para la comunicación de red LAN y en la segunda realización estructural, a modo de ejemplo, los circuitos de terminación para la red LAN no están permitidos para la comunicación DDC estando conectados por los conmutadores solamente mediante la comunicación de red LAN.

Las Figuras 21A a 21E son diagramas que ilustran las formas de onda de comunicación bidireccional en el sistema de comunicación de las realizaciones estructurales, a modo de ejemplo.

La Figura 21A ilustra una forma de onda de señal transmitida desde un aparato de colector de EH, la Figura 21B ilustra una forma de onda de señal recibida por el aparato de colector de EH, la Figura 21C ilustra una forma de onda de señal que pasa a través de un cable, la Figura 21D ilustra una señal recibida por un aparato origen de EH y la Figura 21E ilustra una forma de onda de señal transmitida desde el aparato origen de EH.

La Figura 22 es un diagrama que ilustra una estructura de un sistema de visión de un programa de vídeo según una forma de realización de la presente invención.

Este sistema de visión del programa de vídeo incluye un aparato de presentación visual 10 y un aparato de registro/reproducción 30 capaz de transmitir datos de vídeo al aparato de presentación visual 10, a modo de ejemplo. El aparato de presentación visual 10 suele ser un receptor de televisión y está conectado al aparato de registro/reproducción 30 mediante una línea de transmisión 1 de una norma de HDMI(R).

La Figura 23 es un diagrama que ilustra una realización estructural, a modo de ejemplo, del aparato de presentación visual 10. El aparato de presentación visual 10 estructurado como un receptor de televisión incluye un terminal de HDMI 91 para conectar con un cable de HDMI 1 (Figura 22). El terminal de HDMI 91 es un terminal para el que los datos de vídeo y similares es una entrada y realiza al menos un procesamiento de la entrada de datos de vídeo procedentes de una unidad de procesamiento de recepción de HDMI 92. Una entrada del aparato con los datos de vídeo por la interfaz HDMI puede a veces denominarse aparato colector de colector. El procesamiento de entrada en la unidad de procesamiento de recepción de HDMI 92 se ejecuta bajo el control de una unidad de control de recepción de HDMI 93. Datos parciales de los datos de control o similares pueden transmitirse desde la unidad de procesamiento de recepción de HDMI 92 al cable 1 conectado al terminal HDMI 91 bajo el control de la unidad de control de recepción de HDMI 93.

Una transmisión que utiliza el terminal de HDMI 91 se controla por una unidad de control 97 que controla una operación global del aparato de presentación visual 10. Una unidad de procesamiento de presentación de vídeo 98 procesa los datos de vídeo recibidos por el terminal de HDMI 91 o los datos de vídeo recibidos por un sintonizador 27 para su presentación visual y los muestra en un panel de presentación visual 99. Varios medios de presentación de vídeo tales como un panel de pantallas de cristal líquido son aplicaciones como el panel de presentación visual.

En esta forma de realización, el sintonizador 27 puede ser de un tipo que sea capaz de recibir contenidos de una pluralidad de canales. Dicho de otro modo, el sintonizador 27 puede estar constituido por una pluralidad de sintonizadores.

Un contenido se refiere a datos que incluyen al menos datos de vídeo. En adelante, un contenido que incluya al menos datos de vídeo puede referirse como un contenido de vídeo. Aunque el contenido suele ser un contenido de programa de difusión, no está limitado a este respecto e incluye datos de audio, datos de texto, datos asociados con los elementos de datos y similares en adición a los datos de vídeo.

El aparato de presentación visual 10 incluye también una unidad de procesamiento de audio 94. La unidad de procesamiento de audio 94 somete los datos de audio recibidos por el terminal HDMI 91 o los datos de audio recibidos por el sintonizador 27 a un procesamiento de audio para obtener una señal de audio convertida a analógica. La señal de audio obtenida por la conversión se somete a un procesamiento de salida tal como una

amplificación en una unidad de procesamiento de salida 21 y la salida desde los altavoces 22L y 22R conectados a la unidad de procesamiento de salida 21.

5 Una lista de contenidos de vídeo que se pueden recibir a través del terminal HDMI 91 del aparato de presentación visual 10 se memoriza en una unidad de memorización de listas de contenidos de HDMI 25 bajo el control de la unidad de control 97. En una etapa de intercambio de datos de control con un aparato conectado al terminal de HDMI 91, la unidad de control 97 adquiere la lista de contenidos desde ese aparato como una contraparte y memoriza los datos recibidos por la unidad de procesamiento de recepción 92 en la unidad de memorización de listas de contenidos de HDMI 25. Además, un estado de una transmisión de datos mediante el terminal de HDMI 91 se memoriza en una unidad de memorización de estado de HDMI 26. El estado operativo memorizado en la unidad de memorización de estados de HDMI 26 suelen ser datos necesarios para especificar, cuando se está recibiendo un contenido de vídeo, el contenido que se está recibiendo y los datos de una sección recibida (reproducida) del contenido de vídeo.

15 El aparato de presentación visual 10 no está limitado a un receptor de televisión y en cambio, puede ser un aparato de presentación visual que no incluye el sintonizador 27 a modo de ejemplo.

En lugar del aparato de registro/reproducción 30, puede utilizarse un aparato que no incluya un sintonizador 44 en tanto que sea un aparato que fuere capaz de memorizar contenidos.

20 Una unidad de memorización de posiciones de reproducción de contenidos 28 memoriza una posición de reproducción de un contenido de vídeo recibido y reproducido (examinado) mediante el terminal de HDMI 91 del aparato de presentación visual 10. La unidad de control 97 discrimina la posición de reproducción memorizada en la unidad de memorización 28.

25 La Figura 24 es un diagrama que ilustra una realización estructural, a modo de ejemplo, del aparato de registro/reproducción 30. El aparato de registro/reproducción 30 estructurado como un dispositivo grabador de vídeo que recibe y registra un contenido de vídeo (programa de vídeo) y reproduce el contenido de vídeo suministrado incluye un terminal de HDMI 101 para la conexión con el cable de HDMI 1 (Figura 22). El terminal de HDMI 101 es un terminal que proporciona datos de vídeo y similares y una unidad de procesamiento de transmisión de HDMI 102 realiza el procesamiento de salida de datos de vídeo y/o datos de audio. Un aparato que proporciona datos de vídeo por la HDMI puede, a veces, referirse como un aparato origen. El procesamiento de entrada por la unidad de procesamiento de transmisión de HDMI 102 se ejecuta bajo el control de una unidad de control de transmisión de HDMI 103. Los datos parciales de datos de control o similares se transmiten a un aparato de contraparte (aparato de entrada) conectado por el cable bajo control de la unidad de control de transmisión de HDMI 103. Datos tales como datos de control transmitidos desde el aparato de contraparte se discrimina por la unidad de control de transmisión de HDMI 103.

30 Una transmisión que utiliza el terminal de HDMI 101 se controla por una unidad de control 104 que controla una operación global del aparato de registro/reproducción 30. El aparato de registro/reproducción 30 incluye una unidad de memorización de contenido 42 que memoriza contenidos de vídeo (programas de vídeo de programas de difusión, películas cinematográficas, etc.). La unidad de memorización de contenidos 42 suele estar constituida por un disco duro de gran capacidad, pero dispositivos tales como memoria de estado sólido y un soporte de registro óptico pueden utilizarse en su lugar. El procesamiento de memorización (registro) de contenidos de vídeo en la unidad de memorización de contenidos 42 y la reproducción de los contenidos memorizados se ejecuta por una unidad de registro/reproducción de contenidos 43. El contenido de vídeo sometido al procesamiento de reproducción por la unidad de registro/reproducción de contenidos 43 es objeto de salida desde el terminal de HDMI 101.

45 Una lista de contenidos memorizados en la unidad de memorización de contenidos 42 se memoriza en una unidad de memorización de listas de contenidos 41. Medios de registro tales como un disco duro, un disco óptico, un disco magneto-óptico y una memoria de estado sólido solamente necesitan utilizarse como la unidad de memorización de listas de contenidos 41.

50 La lista de contenidos almacenada en la unidad de memorización de contenidos 42 es una lista que memoriza, cuando un contenido de vídeo es un programa de difusión, un título de programa, fecha y hora de difusión, una longitud (tiempo de registro), emisiones, un contenido de programas y elementos similares que utilizan una guía EPG (Electric Program Guide) relacionada con el programa de difusión. Cuando un contenido de vídeo es un contenido de vídeo tomado por un aparato de cámara de vídeo, la lista de contenidos es una lista que memoriza una fecha y hora de toma de imágenes, un título, una longitud y datos similares.

55 Además, en este caso, a modo de ejemplo, un vídeo índice se prepara en la lista de contenidos de vídeo y el vídeo índice se transmite al lado del aparato de presentación visual 10. El vídeo de índice suele ser una imagen que incluye una imagen obtenida reduciendo, contrayendo o reduciendo el espesor (en adelante, referido como tamaño reducido, etc.) de datos de vídeo de un contenido de vídeo. Una realización, a modo de ejemplo, de las imágenes de tamaño reducido incluye una así denominada imagen diminuta. A modo de ejemplo, se describirá a continuación un procesamiento de transmisión de un vídeo de índice.

5 A continuación, se describirá una realización, a modo de ejemplo, de una estructura de datos de cada canal transmitido entre el terminal de HDMI 101 del aparato de registro/reproducción 30 y el terminal HDMI 91 del aparato de presentación visual 10 a través del cable de HDMI 1. Según se ilustra en la Figura 25, en la norma HDMI, tres canales de Canal 0, Canal 1 y Canal 2 se proporcionan como canales para transmitir datos de vídeo y un canal de reloj para transmitir relojes de elementos de imágenes también se proporciona a este respecto. Además, una línea de transmisión de fuente de alimentación, una línea de DDC (Display Data Channel) y una línea de CEC (Consumer Electronic Control) se proporcionan también para esta operación. Una demanda de lista de contenidos, una instrucción de posición de reproducción y reenvíos con respecto a dichas instrucciones que han describirse más adelante se realizan utilizando el canal CEC como un canal de transmisión de datos de control, a modo de ejemplo.

15 En el lado de la transmisión (aparato de registro/reproducción 30), unidades de combinación de datos 32A, 32B y 32C se proporcionan en el interior de la unidad de procesamiento de transmisión 102 para los respectivos canales que transmiten datos de vídeo y también en el lado de recepción (aparato de presentación visual 10), unidades de separación de datos 12A, 12B y 12C se proporcionan en el interior de la unidad de procesamiento de recepción 92 para los respectivos canales que transmiten datos de vídeo.

20 Se describirá una estructura de cada canal. A través del Canal 0 se transmiten datos de elementos de imagen de datos B (datos de color azul), datos de sincronización vertical, datos de sincronización horizontal y datos auxiliares. A través del Canal 1, se transmiten datos de elementos de imagen de datos G (datos de color verde), dos tipos de datos de control (CTL0 y CTL1) y datos auxiliares. A través del Canal 2, se transmiten datos de elementos de imagen de datos R (datos de color rojo), dos tipos de datos de control (CTL2 y CTL3) y datos auxiliares.

25 La Figura 26 es un diagrama que ilustra una estructura lineal y una estructura de elementos de imagen de una trama que se transmite por la estructura de transmisión de esta forma de realización. Datos de vídeo a transmitirse (datos de vídeo principales) son datos descomprimidos a los que se añade un área de supresión vertical y un área de supresión horizontal. En la realización, a modo de ejemplo, ilustrada en la Figura 26, los datos de elementos de imagen de 480 líneas x 720 pixels se muestra, a modo de ejemplo, de un área de vídeo a visualizar (área indicada como área de vídeo activa) y el número de líneas y el número de elementos de imagen, pixels, que incluye las áreas de supresión son 525 líneas y 858 pixels, respectivamente. Las áreas de doble rayado en las áreas de supresión son cada una un periodo denominado isla de datos en donde pueden añadirse datos auxiliares.

35 A continuación, se describirá una estructura y procesamiento para transmitir datos de vídeo desde el aparato de registro/reproducción 30 al aparato de presentación visual 10 utilizando el cable de HDMI 1. En este caso, una realización, a modo de ejemplo, en la que se transmite una pluralidad de elementos de datos de vídeo desde el aparato de registro/reproducción 30 al aparato de presentación visual 10 a través de un solo cable de HDMI 1 se describirá a continuación. En las descripciones siguientes, el procesamiento de transmisión de una pluralidad de elementos de datos de vídeo se describirá principalmente. Además, las descripciones en las Figuras 27 a 30 son prácticamente para ayudar a entender una cuarta forma de realización (a describirse más adelante) como una forma de realización típica de la presente invención.

45 Una estructura de bloques para realizar el procesamiento de transmisión de datos de vídeo por el aparato de registro/reproducción 30 se describirá mientras se hace referencia a la Figura 27. La estructura ilustrada en la Figura 27 se ejecuta bajo el control de la unidad de control 104 ilustrada en la Figura 24.

50 A modo de ejemplo, el aparato de registro/reproducción 30 recibe una señal de difusión por una unidad de sintonizador 44 en avance mediante un terminal de entrada de antena 44a y la memoriza en un aparato de memorización de gran capacidad 42 como una realización típica, a modo de ejemplo, de la unidad de memorización de contenidos 42.

55 Una unidad de conversión del método de tamaño/compresión 45 reduce un tamaño de datos de vídeo recibidos por la unidad de sintonizador 44 o convierte un método de compresión (codificación) de los datos de vídeo en un método de compresión predeterminado. A modo de ejemplo, cuando se memoriza por un método de compresión (códec) diferente del que tiene una señal de difusión, tal como MPEG (Moving Picture Experts Group), la unidad de conversión del método de tamaño/compresión 45 convierte ese método de compresión. Cuando el método de compresión no se convierte por la unidad de conversión del método de tamaño/compresión 45, los datos de vídeo comprimidos por el método de compresión de una señal de difusión solamente necesita memorizarse cuando está en el aparato de memorización de gran capacidad 42. A diferencia de MPEG, cualquier códec tal como WMV (Windows (marca registrada) Vídeo Media) y DivX pueden utilizarse a este respecto.

60 Los datos de vídeo comprimidos memorizados en el aparato de memorización de gran capacidad 42 se convierten en datos de vídeo sin comprimir por las unidades de decodificación 111a, 111b, ... 111n individualmente para cada dato de vídeo.

65 La unidad de conversión de tamaños 112a, 112b,...112n convierten, cada una de ellas, los datos que han sido convertidos en datos de vídeo sin comprimir en un tamaño necesario para una transmisión y su suministro a una

unidad de conmutación 32a en el interior de la unidad de procesamiento de transmisión de HDMI 102 (Figura 24).en condiciones normales, las unidades de conversión de tamaños 112a a 112n reducen un tamaño de datos o similar.

5 La unidad de conmutación 32a selecciona una de entre una pluralidad de elementos de datos de vídeo. Además, la unidad de conmutación 32a selecciona un elemento de imagen, pixel, discriminado por una unidad de discriminación de pixel 32d y lo transmite a una unidad de interfaz (IF) 32b.

10 Una unidad de generación de señales de reloj 32c suministra señales de reloj a la unidad de interfaz (IF) 32b y la unidad de discriminación de pixels 32d. En este caso la unidad de generación de señales de reloj 32c genera al menos señales de reloj de pixels.

15 La unidad de frecuencia intermedia IF 32b es una función en que la unidad de procesamiento de transmisión de HDMI 102 tiene y transmite datos de vídeo transmitidos desde la unidad de conmutación 32a al terminal de HDMI 101 en conformidad con las señales de reloj suministradas.

20 La unidad de discriminación de pixel 32d discrimina qué pixel debe seleccionarse por la unidad de conmutación 32b de entre todos los elementos de datos de pixel de una trama en un elemento de datos de vídeo seleccionado por la unidad de conmutación 32a. En consecuencia, la unidad de conmutación 32a transmite datos de elementos de imagen, uno a uno, para cada canal en el orden de la pluralidad de elementos de datos de vídeo en lugar de la transmisión sucesiva de datos de elementos de imagen de una trama en un elemento de datos de vídeo.

25 A modo de ejemplo, según se ilustra en la Figura 33, cuando tres elementos de datos de vídeo de la trama J, trama K y trama L se transmiten, la unidad de discriminación de elementos de imagen 32d hace que el pixel 0 se transmita sucesivamente en el orden de las tramas J, K y L y de forma similar, procesa el pixel 1 a continuación. Posteriormente, la unidad de discriminación de elementos de imagen 32d procesa similarmente el pixel 2 y repite dichas operaciones en lo sucesivo. Por lo tanto, la unidad de generación de señales de reloj 32c suministra las señales de reloj de elementos de imagen generadas a la unidad de frecuencia intermedia IF 32b y la unidad de discriminación de elementos de imagen 32d. En consecuencia, una temporización de transmisión de datos desde la
30 unidad de frecuencia intermedia IF 32b y una temporización de conmutación son objeto de sincronización.

35 El lado de recepción (lado del aparato de presentación visual 10) contrae y alinea la trama J, la trama K y la trama L que han sido recibidas al mismo tiempo en una pantalla para su presentación visual a modo de ejemplo. Asimismo, a modo de ejemplo, en un caso de imágenes diminutas de imágenes en movimiento, cuando se visualiza una lista de contenidos en el aparato de presentación visual 10, la unidad de control 97 alinea las imágenes en movimiento para visualizarlas y solicita a un usuario que seleccione un contenido a reproducir a partir de las imágenes en movimiento visualizadas.

40 La Figura 28 es un diagrama que ilustra una estructura de bloques para realizar el procesamiento para el aparato de presentación visual 10 para recibir datos de vídeo transmitidos desde el aparato de registro/reproducción 30 al cable de HDMI 1 según se ilustra en la Figura 27. La estructura ilustrada en la Figura 28 se ejecuta bajo control de la unidad de control 97 ilustrada en la Figura 23.

45 El aparato de presentación visual 10 recibe datos de vídeo por una unidad de interfaz 12a en sincronización con las señales de reloj de elementos de imagen, pixels, recibidas por una unidad de reloj 12c y las suministra a una unidad de conmutación 12b. Una unidad de discriminación de elementos de imagen 12d discrimina a qué datos de vídeo pertenecen los datos de elementos de imagen recibidos y a qué posición de coordenadas (x, y) corresponde la trama. La unidad de conmutación 12b clasifica en categorías la probabilidad de elementos de datos de vídeo en una unidad de pixels y los suministra a las memorias de imágenes 121a, 121b,121n que memorizan individualmente los datos de vídeo, sobre la base de la discriminación de la unidad de discriminación de elementos de imagen 12d.
50 Una unidad de combinación de imágenes 222 combina los datos de vídeo memorizados en la memoria de imágenes 121a, 121b, ... 121n y una señal vídeo obtenida a partir de una unidad de generación de imágenes adicionales 223 que genera una imagen adicional tal como un texto cuando sea necesario. En consecuencia, se generan datos de imágenes combinadas de una sola pantalla. La imagen combinada se visualiza en el panel de presentación visual 99. Dicho de otro modo, el aparato de presentación visual 10 es capaz de visualizar una pluralidad de vídeos de
55 tamaño reducido en una sola pantalla.

A continuación, se describirá una operación realizada por la estructura ilustrada en la Figura 27 con referencia al diagrama de flujo de la Figura 29.

60 La unidad de control 104 convierte una pluralidad de elementos de datos de vídeo a transmitirse en un tamaño adecuado (etapa S11). La unidad de control 104 transmite una señal de sincronización para sincronizar con el aparato de presentación visual 10 como el lado de recepción con respecto a una transmisión y recepción (etapa S12). La unidad de control 104 confirma si es actualmente un área de supresión (etapa S13), transmite, cuando es un área de supresión datos de control o similares que se transmiten en el área de supresión (etapa S14) y repite los
65 procesos desde la etapa S12.

- 5 Cuando no es un área de supresión en la etapa S13, la unidad de control 104 transmite datos de vídeo. A continuación, la unidad de control 104 inicializa las coordenadas (x, y) de un pixel a una trama y un número de trama (etapas S15 y S16) y transmite datos de elementos de imagen de las coordenadas (x0, y0) en la trama designada por la unidad de discriminación de elementos de imagen 32d (etapa S17). El número de trama suele ser un número secuencial asignado a cada trama. A continuación, la unidad de control 104 cambia la trama de los datos de vídeo a transmitirse (con su número de trama) por la unidad de conmutación 32b (etapa S18). Los datos de elementos de imagen que tienen coordenadas (x0, y0) que son las mismas que las coordenadas del pixel transmitido en la etapa S17 (x0, y0) en la trama cambiada se transmite en este momento.
- 10 La unidad de control 104 confirma si los datos de elementos de imagen de una trama de cada elemento de datos de vídeo que tienen las mismas coordenadas (x0, y0) ha sido transmitido (etapa S19). Cuando existen datos de elementos de imagen de las coordenadas (x0, y0) en una trama no todavía transmitida, la unidad de control 104 retorna a la etapa S17 y transmite datos de elementos de imagen de una trama de los datos de vídeo, que tienen las mismas coordenadas (x0, y0). Cuando datos de elementos de imagen de una trama de cada elemento de datos de vídeo, que tienen las coordenadas (x0, y0) se transmiten, la unidad de control 104 desplaza las coordenadas, una a una, en la dirección horizontal (etapa S20). Dicho de otro modo, las coordenadas (x0, y0) son seguidas por coordenadas (x1, y0), seguidas por las coordenadas (x2, y0) y así sucesivamente, con el resultado de que las coordenadas de los datos de elementos de imagen a transmitirse se desplazan en la dirección horizontal.
- 15 La unidad de control 104 confirma si las coordenadas (x, y) de los datos de elementos de imagen a transmitirse han alcanzado un extremo de la línea en la dirección horizontal (etapa S21), y cuando no han alcanzado dicho extremo, se vuelve a la etapa S16 para seleccionar una trama a transmitirse y se repiten los mismos procesos.
- 20 Además, cuando se transmiten datos de elementos de imagen de una sola línea en desplazamiento horizontal al extremo de la línea, la unidad de control 104 desplaza las coordenadas en la dirección vertical (etapa S22). La unidad de control 104 confirma si una transmisión de datos de elementos de imagen ha sido concluida, o no, para todas las líneas (etapa S23) y cuando no están concluidas, repite los procesos desde la etapa S12.
- 25 A continuación, se describirá una operación realizada por la estructura ilustrada en la Figura 28 con referencia al diagrama de flujo de la Figura 30. La unidad de control 97 realiza una sincronización después de la espera de una señal de sincronización (reloj de pixels) (etapa S31) y confirma si es actualmente un área de supresión (etapa S32). Cuando es actualmente un área de supresión, la unidad de control 97 recibe una señal del área de supresión a través del terminal de HDMI 91 y de la unidad de frecuencia intermedia IF 12a (etapa S33).
- 30 Cuando no es un área de supresión, la unidad de control 97 inicializa las coordenadas (x, y) de un pixel en una trama y un número de trama (etapas S34 y S35). A continuación, la unidad de control 97 recibe datos de elementos de imagen que tienen coordenadas (x0, y0) designadas por la unidad de discriminación de elementos de imagen 12d en la trama correspondiente al número de trama de los datos de vídeo seleccionados por la unidad de conmutación 12b (etapa S36). La unidad de control 97 memoriza los datos de elementos de imagen recibidos en una memoria de imágenes (p.e., 121a) de entre las memorias de imágenes 121a, 121b,... 121n.
- 35 La unidad de control 97 cambia la trama de los datos de vídeo (o su número de trama) por la unidad de conmutación 12b (etapa S37). Los datos de elementos de imagen que tienen coordenadas (x0, y0) que son las mismas que las coordenadas del elemento de imagen que sido recibido con anterioridad (x0, y0) en la trama cambiada se recibe en este momento. Los datos de elementos de imagen recibidos se memorizan en la siguiente memoria de imágenes 121b.
- 40 La unidad de control 97 confirma si los datos de elementos de imagen de una trama de cada elemento de datos de vídeo, que tienen las mismas coordenadas (x0, y0) han sido recibidos (etapa S38). Cuando existen datos de elementos de imagen de las coordenadas (x0, y0) en una trama todavía no recibida, la unidad de control 97 vuelve a la etapa S36 y transmite datos de elementos de imagen de las mismas coordenadas (x0, y0) en una trama de los datos de vídeo.
- 45 Cuando los datos de elementos de imagen de una trama de cada elemento de datos de vídeo que tienen las coordenadas (x0, y0) se recibe, la unidad de control 97 desplaza las coordenadas, una a una, en la dirección horizontal (etapa S39). Dicho de otro modo, las coordenadas (x0, y0) se siguen por las coordenadas (x1, y0), seguidas por las coordenadas (x2, y0) y así sucesivamente, con el resultado de que las coordenadas de los datos de elementos de imagen a recibirse se desplazan en la dirección horizontal.
- 50 La unidad de control 97 confirma si las coordenadas (x, y) de los datos de elementos de imagen a recibirse han alcanzado un extremo de la línea en la dirección horizontal (etapa S40) y cuando no han alcanzado el extremo, vuelve a la etapa S36 para seleccionar una trama a recibirse y se repiten los mismos procesos.
- 55 Además cuando los datos de elementos de imagen de una sola línea se transmiten en desplazamiento horizontal al extremo de la línea, la unidad de control 97 desplaza las coordenadas en la dirección vertical (etapa S41). La unidad de control 97 confirma si una recepción de datos de elementos de imagen ha sido concluida para todas las líneas
- 60
- 65

(etapa S42) y cuando no se han concluido, repite los procesos desde la etapa S31.

Conviene señalar que en el caso de transmitir una pluralidad de elementos de datos de vídeo en una unidad de pixel como en esta forma de realización, un aparato de transmisión de vídeo (aparato de registro/reproducción 30) notifica a un aparato de recepción de vídeo (aparato de presentación visual 10) que los datos a transmitirse tienen una estructura de datos según se describió anteriormente utilizando un canal de transmisión de datos de control (p.e., convencional DDC ilustrado en la Figura 25) en el cable de HDMI 1. Más concretamente, el hecho de que los datos a transmitirse sean datos constituidos por una cabecera de paquete de InfoFrame de AVI (información de vídeo auxiliar) (véase Figura 31) y un paquete que sigue a la cabecera del paquete (véase Figura 32), que es uno de los paquetes transmitidos como datos de control, se notifica a modo de ejemplo. Según se ilustra en la Figura 32, se transmiten datos detallados sobre una localización de cada dato de vídeo y los datos se discriminan y separan con precisión en el lado de recepción.

En este caso, la Figura 45 es un diagrama que ilustra una realización general convencional, a modo de ejemplo, de un caso en donde los datos de colores primarios (datos R, datos G y datos B) se transmiten por una interfaz de un estándar de HDMI. Los datos B, datos G y los datos R de datos de vídeo se transmiten individualmente utilizando tres canales de Canal 0, Canal 1 y Canal 2. En la Figura 45, a modo de ejemplo, se ilustran periodos durante los cuales se transmiten datos de 5 pixels de pixel 0, pixel 1, pixel 2, pixel 3 y pixel 4 y datos de un pixel de cada canal constituido por 8 bits.

Más concretamente, con respecto a los datos B (datos de color azul), se utiliza el Canal 0 para transmitir datos B0 de 8 bits durante el periodo del pixel 0, seguido por datos B1 de 8 bits, datos B2, datos B3 y datos B4 que se transmiten secuencialmente en sincronización con las señales de reloj de pixels (no ilustradas). Con respecto a los datos G (datos de color verde), se utiliza el Canal 1 para transmitir datos G0 de 8 bits durante el periodo de pixel 0, seguido por datos G1 de 8 bits, datos G1, datos G2, datos G3 y datos G4 que se transmiten secuencialmente en sincronización con las señales de reloj de pixels. Con respecto a los datos R (datos de color rojo), se utiliza el Canal 2 para transmitir datos R0 de 8 bits durante el periodo de pixels 0, seguido por datos R1 de 8 bits, datos R2, datos R3 y datos R4 que se transmiten secuencialmente en sincronización con las señales de reloj de pixels. La fase 0, fase 1,... ilustradas en la Figura 45 indican cada una de ellas un ciclo de las señales de reloj de pixels.

La Figura 46 es un diagrama que ilustra una realización general convencional, a modo de ejemplo, de un caso en donde una señal de vídeo componente se transmite por la interfaz del estándar de HDMI. La Figura 46 ilustra, a modo de ejemplo, un caso de datos de YCbCr en donde un sistema de muestreo es 4:2:2. En este caso, de entre los datos de 8 bits transmitidos por la señal de reloj de pixel en el Canal 0, se asignan 4 bits a datos Y (datos de luminancia) y 4 bits se asignan a datos C (datos de cromática). Además, 8 bits del canal 1 se asignan a datos Y, y 8 bits del canal 2 se asignan a datos C. Con dicha estructura, se hace posible una transmisión de datos Y de 12 bits y datos C de 12 bits (datos Cb de 6 bits y datos Cr de 6 bits) por señal de reloj de pixel.

La Figura 47 es un diagrama que ilustra un caso convencional, a modo de ejemplo, en donde una señal de vídeo componente de datos YCbCr en donde un sistema de muestreo es 4:4:4 se transmite por una interfaz de un estándar de HDMI. En este caso, el canal 0 se asigna a los datos Cb de 8 bits por señal de reloj de pixel. Además, el canal 1 se asigna a datos Y de 8 bits por señal de reloj de pixel y el canal 2 se asigna a datos Cr de 8 bits por señal de reloj de pixel. Con dicha estructura, se hace posible una transmisión de datos Y de 8 bits y datos C de 16 bits por señal de reloj de pixel.

Las Figuras 33 a 35 son diagramas que ilustran una transmisión, a modo de ejemplo, del cable de HDMI 1 de esta forma de realización. La Figura 33 es un caso, a modo de ejemplo, en donde tres elementos de datos de vídeo de trama J, trama K y trama L se transmite según se describió con anterioridad. La Figura 33 ilustra, a modo de ejemplo, la transmisión de datos de colores primarios (datos R, datos G y datos B) y los datos B, datos G y datos R se transmiten individualmente utilizando tres canales de Canal 0, canal 1 y canal 2. Datos de 1 pixel de cada canal están constituidos por 8 bits y los datos de 8 bits (total de datos de 24 bits en tres canales) se transmiten en ciclos de señales de reloj de 1 pixel.

En este caso, el periodo de pixel 0 continúa durante un periodo de 3 señales de reloj de pixels, los datos de 24 bits de la trama J se transmiten en el primer ciclo del periodo de señales de reloj de 3 pixels, los datos de 24 bits de la trama K se transmiten en el siguiente ciclo y los datos de 24 bits de la trama L se transmiten en el último ciclo. A continuación, los periodos de señales de reloj de pixels se establecen singularmente en un ciclo de tres señales de reloj cada uno para una transmisión.

Conviene señalar que cuando el número de pixels en un caso en donde solamente se transmiten los datos de pixels de una sola trama, según se ilustra en la Figura 45, es el mismo que el número de pixels de una trama que está constituida por tres elementos de datos de vídeo según se ilustra en la Figura 33. Las señales de reloj de pixel del aparato de registro/reproducción 30 solamente necesitan establecerse para una frecuencia de aproximadamente tres veces. Cuando las señales de reloj de pixel son las mismas, el número transmisible de pixels de una trama se hace 1/3.

Las Figuras 34 y 35 son diagramas que ilustran, cada una, un caso, a modo de ejemplo, en donde una señal de vídeo componente se transmite por el cable de HDMI 1 de esta forma de realización.

Las Figuras 34 y 35 son, cada una de ellas, a modo de ejemplo, de un caso en donde dos elementos de datos de vídeo de trama a y trama b se transmiten. Según se ilustra en las Figuras 34 y 35, que corresponden respectivamente al procesamiento de transmisión ilustrado en las Figuras 46 y 47, dos elementos de datos de vídeo de trama a y trama b se transmiten para cada pixels en el orden de trama a y trama b, con el resultado de que los dos elementos de datos de vídeo se transmiten al mismo tiempo. También, en este caso, cuando los números de pixel de los datos de vídeo son los mismos, las señales de reloj de pixel solamente necesitan establecerse a una más alta frecuencia.

Conviene señalar que en este caso, a modo de ejemplo, los datos de pixel de cada pixel se transmiten para todas las tramas. Por lo tanto, también es posible uniformizar el número de pixel, es decir, un tamaño de pantalla de todas las tramas. Sin embargo, los tamaños de pantallas pueden diferir para una pluralidad de elementos de datos de vídeo que se transmiten al mismo tiempo. En este caso, el número de pixel solamente necesita determinarse según una pantalla más grande e incluso cuando los datos de una pantalla de tamaño grande permanecen, no constituye ningún problema. Desde que se completa una transmisión de datos de una pantalla de pequeño tamaño antes de una transmisión de una pantalla de gran tamaño, solamente es necesario inhibir una transmisión de datos durante un periodo de transmisión de un pixel de pequeño tamaño.

Según se describió con anterioridad, según esta forma de realización, una pluralidad de vídeos puede transmitirse por un solo cable al mismo tiempo. Por lo tanto, una pluralidad de cables no necesita proporcionarse, con el resultado de que se hace simple una estructura de conexión de aparatos.

Además, en esta forma de realización, la visualización de una imagen de índices tal como una pantalla diminuta que utiliza una imagen en movimiento se hace posible y un usuario puede seleccionar fácilmente una pluralidad de contenidos de un aparato origen mediante un aparato de colector.

Además, cuando el aparato de colector no soporta el procesamiento según esta forma de realización, solamente un elemento de datos de vídeo seleccionados por un usuario o seleccionado por un aparato de colector necesita visualizar de entre una pluralidad de elementos de datos de vídeo transmitidos. Este procesamiento es el mismo que el procesamiento de doblaje de pixels de realización de una transmisión doble para cada dato de pixel. Más concretamente, en el caso de un aparato de colector del estándar HDMI, el procesamiento de esta forma de realización puede realizarse con facilidad y no se perturban las señales de vídeo. Además, puesto que la estructura de procesamiento de esta forma de realización tiene un grado de libertad en un establecimiento del número de solapamientos de pixels, se puede transmitir una pluralidad de contenidos sin consumo de recursos innecesario.

A continuación, se describirá una segunda forma de realización de la presente invención con referencia a las Figuras 36 a 40. Una estructura de sistema de transmisión básica de esta forma de realización es la misma que la tiene la primera forma de realización descrita con referencia a las Figuras 22 a 26 y una estructura básica para conexión del aparato del registro/reproducción 30 y el aparato presentación visual 10 por el cable de HDMI 1 es la misma. Las propiedades específicas del procesamiento de transmisión de una pluralidad de elementos de datos de vídeo al mismo tiempo, en esta forma de realización, se describe principalmente y las descripciones en bloques que son las mismas que las ilustras en las Figuras 27 y 28 serán simplificadas u omitidas. Además, las descripciones de las Figuras 36 a 40 son prácticamente para ayudar a entender una cuarta forma de realización (a describirse más adelante) como una forma de realización típica de la presente invención.

La Figura 36 es un diagrama que ilustra una estructura de bloques para realizar un procesamiento de transmisión de datos de vídeo en el aparato de registro/reproducción 30. La estructura ilustrada en la Figura 36 se ejecuta bajo el control de la unidad de control 104 ilustrada en la Figura 24.

Haciendo referencia a la Figura 40, se describirá una estructura de datos de una sola trama. La Figura 40 es un diagrama que ilustra una estructura de transmisión de esta forma de realización, es decir, un diagrama que muestra una estructura de transmisión de una trama en un estándar de HDMI.

Esta forma de realización describe, a modo de ejemplo, en qué 9 tipos de datos de vídeo de las tramas J, K, L, M, O, P, Q y R se transmiten por un cable de HDMI 1. Nueve áreas de transmisión de áreas J a R se establecen de modo que un área de vídeo activa, en la que están dispuestos originalmente datos de elementos de imagen de datos de vídeo de una trama, se divide en 9. Las áreas J a R son áreas respectivamente correspondientes a la trama J a R y áreas en donde las imágenes obtenidas por adquisición de la trama J a R se transmiten. En la Figura 40, a modo de ejemplo, el área de vídeo activa completa está constituida por 480 líneas x 720 pixels y un área divisional está constituida por 160 líneas x 240 pixels.

Haciendo referencia de nuevo a la Figura 36, para dividir las áreas de transmisión según se describió con anterioridad, la unidad de generación de señales de reloj 32c suministra también señales de reloj de pixels que se suministran a la unidad de interfaz 32b que transmite datos de vídeo a una unidad de discriminación de área en

trama 32e. La unidad de discriminación de área en trama 32e discrimina cuáles de las áreas en una trama están en la temporización de transmisión actual, es decir, qué datos de vídeo de la trama J a R deben transmitirse. La unidad de control 104 controla una conmutación de la unidad de conmutación 32a basada en la discriminación y la unidad de conmutación 32a selecciona los datos de vídeo a transmitirse.

5 La Figura 37 es un diagrama que ilustra una estructura de bloques para realizar el procesamiento para el aparato de presentación visual 10 para recibir datos de vídeo transmitidos para el cable de HDMI 1 según se describió con anterioridad. La estructura ilustrada en la Figura 37 se ejecuta bajo el control de la unidad de control 97 ilustrada en la Figura 23.

10 El aparato de presentación visual 10 recibe datos por la unidad de interfaz 12a en sincronización con las señales de reloj de píxeles recibidas por la unidad de reloj 12c y los suministra a la unidad de conmutación 12b. Una unidad de discriminación de área en trama 12j discrimina a cuáles de las áreas divisionales de la trama J a R pertenecen los datos recibidos. La unidad de conmutación 12b suministra los datos a las memorias de imágenes 121a, 121b, ... 121n que memorizan individualmente una pluralidad de elementos de datos de vídeo sobre la base de la discriminación de la unidad de discriminación de áreas en trama 12j. La unidad de combinación de imágenes 222 combina los datos de vídeo memorizadas en las memorias de imágenes 121a, 121b, ... 121n y una señal de vídeo obtenida a partir de la unidad de generación de imágenes adicionales 223 que genera una imagen adicional tal como texto cuando sea necesario. En consecuencia, la imagen combinada se visualiza en el panel de presentación visual 99. Dicho de otro modo, el aparato de presentación visual 10 es capaz de visualizar una pluralidad de vídeos de tamaño reducido en una sola pantalla.

25 A continuación, se describirá una operación realizada por la estructura ilustrada en la Figura 36 con referencia al diagrama de flujo de la Figura 38. En este caso, se describirán principalmente los procesos diferentes de los ilustrados en el diagrama de flujo de la Figura 29 y las descripciones de los mismos procesos serán simplificadas u omitidas.

30 Después de la etapa S56, la unidad de control 104 transmite datos de píxel de coordenadas dentro de un área (p.e., área J) correspondientes a una trama designada por la unidad de discriminación de área en trama 32e (p.e., trama J) (etapa S57). La unidad de control 104 desplaza horizontalmente las coordenadas de los datos de píxel a transmitirse en la trama (etapa S58). La unidad de control 104 confirma, mediante la unidad de discriminación de áreas en trama 32e, si las coordenadas se han desplazado, o no, a un límite del área (p.e., área J) correspondiente a los datos de vídeo que se transmiten actualmente (p.e., trama J) (etapa S59).

35 Si las coordenadas de los datos de píxel a transmitirse no han alcanzado el límite, la unidad de control 104 repite los procesos desde la etapa S57. Si las coordenadas han alcanzado el límite, la unidad de control 104 confirma si se ha completado una transmisión de datos de píxel de una sola línea (etapa S60). Cuando no se ha completado en la etapa S60, la unidad de control 104 cambia la trama a transmitirse a otra trama (etapa S61) y repite los procesos desde la etapa S57.

40 Cuando se ha completado la transmisión de una línea, la unidad de control 104 desplaza las coordenadas en la dirección vertical (etapa S62) y confirma si están, o no, en el límite del área (etapa S63). Si las coordenadas no están en el límite, los procesos se repiten desde la etapa S52. Si las coordenadas están en el límite del área, la unidad de control 104 confirma si los datos de píxel de todas las líneas han sido transmitidos o no (etapa S64).
45 Cuando no está completado en la etapa S64, la unidad de control 104 cambia la trama a transmitirse a otra trama (etapa S65) (p.e., cambia de la trama L a la trama M) y repite los procesos desde la etapa S52.

50 A continuación, se describirá una operación realizada por la estructura ilustrada en la Figura 37 con referencia al diagrama de flujo de la Figura 39. En este caso, se describirán principalmente procesos diferentes de los ilustrados en el diagrama de flujo de la Figura 30 y las descripciones de los mismos procesos serán simplificadas u omitidas.

55 Después de la etapa S165, la unidad de control 97 recibe datos de píxel de coordenadas dentro de un área (p.e., área J) correspondiente a una trama designada por la unidad de discriminación de área en trama 12j (p.e., trama J) (etapa S166). La unidad de control 97 memoriza los datos de píxeles recibidos en una de las memorias de imágenes 121a, 121b, ... 121n (p.e., 121a).

60 La unidad de control 97 desplaza horizontalmente las coordenadas en las áreas correspondientes a la trama a recibirse (etapa S167). La unidad de control 97 confirma, mediante la unidad de discriminación de áreas en trama 12j, si las coordenadas se han desplazado, o no, a un límite del área (etapa S168). Si las coordenadas no han alcanzado el límite del área, la unidad de control 97 repite los procesos desde la etapa S166. Por el contrario, si las coordenadas han alcanzado el límite del área, la unidad de control 97 confirma si se ha completado una recepción de datos de elementos de imagen de una sola línea (etapa S169).

65 Cuando no se ha completado en la etapa S169, la unidad de control 97 cambia la trama a recibirse (etapa S170) y repite los procesos desde la etapa S166. Cuando está completada la recepción de datos de píxel de una línea, la unidad de control 97 desplaza las coordenadas en la dirección vertical (etapa S171) y confirma que están en el límite

del área (etapa S172).

Las coordenadas no están en límite de área en la etapa S172, la unidad de control 97 repite los procesos desde la etapa S161. Si las coordenadas están en el límite del área en la etapa S172, la unidad de control 97 confirma si los datos de pixel de todas las líneas se han recibido o no (etapa S173). Cuando no se han completado en la etapa S173, la unidad de control 97 cambia la trama a transmitirse por otra trama (etapa S174) (p.e., cambia la trama L a la trama M) y repite los procesos desde la etapa S161.

Conviene señalar que la forma de seccionar la trama completa ilustra en la Figura 40 es simplemente a modo de ejemplo. También es posible realizar una división de modo que los tamaños de las áreas se hagan iguales según se ilustra en la Figura 40 o difieran los tamaños de las áreas. En este caso, el aparato de registro/reproducción 30 es capaz de transmitir señales de vídeo de diferentes tamaños.

Además, un área no asignada con datos de vídeo puede estar presente en una trama después de que se asignen varias áreas a esa trama. En este caso, aunque se disminuya la eficiencia de transmisión, se mejora un grado de libertad en el establecimiento del tamaño de pantallas.

Además, las tramas obtenidas reduciendo el tamaño de una pluralidad de tramas consecutivas en un elemento de datos de vídeo pueden asignarse a una pluralidad de áreas en una sola trama como en la Figura 40. En este caso, el usuario es capaz de realizar un truco operativo tal como un avance rápido y rebobinado dentro de un margen de datos de la pluralidad de tramas consecutivas.

Según se describió con anterioridad, dividiendo el área de datos de una trama en una pluralidad de áreas y transmitiendo una pluralidad de elementos de datos de vídeo en unidades de área, se puede transmitir una pluralidad de señales de vídeo con un solo cable como en el caso de la primera forma de realización.

También en el caso de esta forma de realización, el aparato de presentación visual 10 como el aparato de colector puede visualizar imágenes en movimiento diminutas y similares de modo que una pluralidad de contenidos que tenga el aparato origen se pueda seleccionar con facilidad.

Además, incluso cuando el aparato de colector no soporta el procesamiento de recepción de esta forma de realización, la estructura de tramas de la norma de HDMI se mantiene según se ilustra en la Figura 40. Por lo tanto, el aparato de presentación visual 10 como el aparato de colector puede visualizar una pantalla en la que se alineen una pluralidad de señales de vídeo y no se perturban los vídeos visualizados. La Figura 40 es simplemente a modo de ejemplo y subdividiendo las áreas de pantallas se puede transmitir una gran cantidad de señales de vídeo.

A continuación, se describirá una tercera forma de realización de la presente invención con referencia a las Figuras 41 a 44. Una estructura de sistema de transmisión básica de esta forma de realización es la misma que la que se describió en la primera forma de realización con referencia a las Figuras 22 a 26 y una estructura básica para conectar el aparato de registro/reproducción 30 y el aparato de presentación visual 10 por el cable de HDMI 1 es la misma. Además, las descripciones en las Figuras 41 a 44 son prácticamente para ayudar a entender la cuarta forma de realización (a describirse más adelante) como una forma de realización típica de la presente invención.

Las propiedades específicas del procesamiento de transmitir una pluralidad de elementos de datos de vídeo al mismo tiempo, en esta forma de realización, es diferente de la que se describió en las primera y segunda formas de realización. En esta forma de realización, los datos de vídeo principales (datos de vídeo sin comprimir) se transmiten en una sección de vídeo (área de vídeo activa en la Figura 26) definida por la norma de HDMI. Otros elementos de datos de vídeo se transmiten en secciones de las denominadas 'islas' de datos dentro del área de supresión como datos de vídeo comprimidos (codificados) por un códec predeterminado. En la descripción siguiente, se describirá principalmente puntos diferentes.

La Figura 41 es un diagrama que ilustra una estructura de bloques para realizar un procesamiento de transmisión de datos de vídeo en el aparato de registro/reproducción 30. La estructura ilustrada en la Figura 41 se ejecuta bajo el control de la unidad de control 104 representada en la Figura 24.

De entre una pluralidad de elementos de datos de vídeo comprimidos, memorizados en el aparato de memorización de gran capacidad 42, los datos de vídeo transmitidos como datos de vídeo sin comprimir se decodifican por una unidad de decodificación 113 y son objeto de salida desde la unidad de interfaz 32b mediante una unidad de superposición 32f.

Una unidad de discriminación de área de supresión 32h discrimina el área de supresión en los datos de vídeo sin comprimir sobre la base de las señales de reloj suministradas desde la unidad de generación de señales de reloj 32c y se suministra a la unidad de superposición 32f. En consecuencia, la unidad de discriminación de área de supresión 32h superpone una señal de los datos de vídeo desde la unidad de conmutación 32a en el área de supresión.

Conviene señalar que, en esta forma de realización, las unidades de conversión de tamaño 112a a 112n que se

ilustran en las Figuras 27 y 36, se proporcionan. Las unidades de conversión de tamaño 112a a 112n han sido proporcionadas en las Figuras 27 y 36 puesto que las unidades de decodificación 111a a 111n han sido proporcionadas en una etapa que les antecede. Sin embargo, incluso sin las unidades de conversión de tamaño 112a a 112n en la estructura ilustrada en la Figura 41, los datos de vídeo comprimidos se reducen en su tamaño por anticipado por la unidad de conversión de métodos de tamaño/compresión 45 y se memorizan en el aparato de memorización de gran capacidad 42. Por lo tanto, no existe ningún problema con respecto a la visualización de vídeos de índices.

Una unidad de asignación de área de supresión 32g asigna datos de vídeo comprimidos a las áreas de supresión confirmadas por la unidad de discriminación de área de supresión 32h sobre la base de los números de tramas suministrados desde la unidad de control 104. En este caso, se suelen asignar una pluralidad de elementos de datos de vídeo comprimidos. Sin embargo, una trama de un elemento de datos de vídeo comprimidos puede asignarse al área de supresión en una sola trama. Además, la unidad de asignación de área de supresión 32g asigna el número de trama de los datos de vídeo comprimidos, datos relacionados con los datos de vídeo y similares al área de supresión.

La unidad de conmutación 32a selecciona datos de vídeo comprimidos de entre una pluralidad de elementos de datos de vídeo comprimidos memorizados en el aparato de memorización de gran capacidad 42 sobre la base de una instrucción desde la unidad de asignación de áreas de supresión 32g y los proporciona a la unidad de superposición 32f.

La Figura 42 es un diagrama que ilustra una estructura de bloques para realizar el procesamiento para el aparato de presentación visual 10 para recibir datos de vídeo transmitidos al cable de HDMI 1 según se describió con anterioridad. La estructura ilustrada en la Figura 42 se ejecuta bajo el control de la unidad de control 97 ilustrada en la Figura 23.

El aparato de presentación visual 10 recibe datos mediante la unidad de interfaz 12a en sincronización con las señales de reloj de píxeles recibidas por la unidad de reloj 12c y los suministra a una unidad de separación 12e. Una señal de sincronización de los datos recibidos se suministra a una unidad de discriminación de área de supresión 12h. En consecuencia, la unidad de discriminación de área de supresión 12h discrimina si es actualmente un periodo de área de supresión.

Sobre la base de la discriminación de la unidad de discriminación de área de supresión 12h, la unidad de separación 12e suministra datos de vídeo sin comprimir a una memoria de imágenes 126 de entre las señales vídeo superpuestas suministradas desde la unidad de frecuencia intermedia IF 12a. La unidad de separación 12e suministra también, sobre la base de la discriminación de la unidad de discriminación de área de supresión 12h, datos de vídeo comprimidos a la unidad de conmutación 12b de entre las señales vídeo superpuestas suministradas desde la unidad de frecuencia intermedia IF 12a.

Una unidad de asignación de área de supresión 12g discrimina, a modo de ejemplo, un número de trama asignado en el área de supresión confirmada por la unidad de discriminación de área de supresión 12h. Sobre la base de la discriminación del número de trama, la unidad de conmutación 12b clasifica en categorías una pluralidad de elementos de datos de vídeo comprimidos suministrados desde la unidad de separación 12e. Los datos de vídeo clasificados en categorías se introducen en las unidades de decodificación (decodificadores) 124a, 124b, ... 124n y se decodifican para datos de vídeo sin comprimir. Los datos de vídeo sin comprimir decodificados se introducen en la memoria de imágenes 125a, 125b, ..., 125n.

La unidad de combinación de imágenes (medios de combinación) 222 combina los datos de vídeo memorizados en la memoria de imágenes 125a, 125b, ..., 125n y las señales de vídeo obtenidas desde la unidad de generación de imágenes adicionales 223 que genera una imagen adicional tal como un texto cuando sea necesario. La imagen combinada se visualiza en el panel de presentación visual 99. Dicho de otro modo, el aparato de presentación visual 10 puede visualizar una pluralidad de vídeos de tamaño reducido en una sola pantalla.

A continuación, se describirá una operación realizada por la estructura ilustrada en la Figura 41 haciendo referencia al diagrama de flujo de la Figura 43. En este caso, los procesos que sean diferentes de los ilustrados en el diagrama de flujo de la Figura 29 se describirán principalmente y las descripciones de los mismos procesos serán simplificadas u omitidas.

La unidad de control 104 transmite una señal de sincronización para sincronizar con el aparato de presentación visual 10 como el lado de recepción con respecto a una transmisión y recepción (etapa S91). La unidad de control 104 inicializa un número de trama a transmitirse a un área de supresión (etapa S92) y confirma si es actualmente un área de supresión (etapa S93). Si es actualmente un área de supresión, la unidad de control 104 ejecuta procesos de las etapas S101 a S106 y si no es así, ejecuta procesos de las etapas S94 a S100.

En primer lugar, se describirá un procesamiento realizado en un caso en donde actualmente no es área de supresión. La unidad de control 104 confirma si existen datos de vídeo sin comprimir a transmitirse en un periodo de

una señal de vídeo que no es un área de supresión (si se realiza, o no, una asignación) (etapa S94). Cuando no existen datos de vídeo sin comprimir, la unidad de control 104 repite los procesos desde la etapa S93 y cuando existen, inicializa coordenadas en la trama a transmitirse (etapa S95).

5 La unidad de control 104 transmite datos de pixels de cada coordenada (etapa S96). La unidad de control 104 desplaza las coordenadas en la dirección horizontal (etapa S97), confirma si se ha completado una transmisión de datos de piel de una línea (etapa S98) y cuando no está completada repite los procesos desde la etapa S96. Cuando se completa la transmisión de datos de pixels de una línea, la unidad de control 104 desplaza las coordenadas en la dirección vertical (etapa S99). La unidad de control 104 confirma si se ha completado una transmisión de datos de pixels de todas las líneas (etapa S100) y repite los procesos desde la etapa S91 hasta que se completan.

15 Por el contrario, cuando es actualmente un área de supresión en la etapa S93, la unidad de control 104 transmite un volumen predeterminado de datos de vídeo comprimidos (p.e., datos de vídeo 0) que corresponden al número de trama (p.e., número 0) designado por la unidad de asignación de área de supresión 12g (etapa S101).

El volumen predeterminado de datos son datos de pixels correspondientes a un número predeterminado de pixels dentro de una trama de los datos de vídeo 0, los datos correspondientes a un número predeterminado de líneas dentro de una trama de los datos de vídeo 0 o similares.

20 La unidad de control 104 confirma si se ha completado una transmisión de una trama de los datos de vídeo 0 (etapa S102) y cuando no se ha completado, confirma si se finaliza el área de supresión (etapa S103). Cuando no está todavía finalizada el área de supresión, la unidad de control 104 repite los procesos desde la etapa S101 y continua la transmisión de los datos y cuando se finaliza el área de supresión, vuelve a la etapa S91.

25 Cuando está completada la transmisión de una trama de los datos de vídeo 0, la unidad de control 104 confirma si se ha completado una transmisión de todas las tramas de los datos de vídeo 0 (etapa S104). Cuando se ha completado la transmisión de todas las tramas, la unidad de control 104 transmite otras señales a transmitirse al área de supresión (etapa S105) y vuelve a la etapa S91. Cuando no está completada la transmisión de todas las tramas, la unidad de control 104 cambia el número de trama (lo cambia a número 1) (etapa S106) y transmite un volumen predeterminado de datos de la trama 1 (correspondiente al número de trama 1) de los datos de vídeo comprimidos 0 (etapa S101).

35 A continuación, se describirá una operación realizada por la estructura ilustrada en la Figura 42 con referencia al diagrama de flujo de la Figura 44.

La unidad de control 97 realiza una sincronización después de la espera de una señal de sincronización (etapa S211) e inicializa un número de trama recibido desde un área de supresión (etapa S212). La unidad de control 97 confirma si es actualmente, o no, un área de supresión por la unidad de discriminación de área de supresión (etapa S213). Cuando es un área de supresión, la unidad de control 97 ejecuta los procesos de las etapas S221 a S226 y cuando no lo es, ejecuta los procesos de las etapas S214 a S220.

45 Cuando no es el área de supresión en la etapa S213, la unidad de control 97 confirma si se introducen datos de vídeo sin comprimir desde la unidad de frecuencia intermedia IF 12a (etapa S214). Cuando no se introducen datos de vídeo sin comprimir, la unidad de control 97 repite los procesos desde la etapa S211. Cuando se introducen datos de vídeo sin comprimir, la unidad de control 97 inicializa las coordenadas de un pixel de una trama de los datos de vídeo sin comprimir y un número de trama (etapa S215). A continuación, la unidad de control 97 recibe datos de pixel de los datos de vídeo recibidos (etapa S216), desplaza las coordenadas en la dirección horizontal (etapa S217) y confirma si se ha completado, o no, el registro de datos de pixel de una línea (etapa S218).

50 Cuando no está completada la recepción de una línea, la unidad de control 97 repite los procesos desde la etapa S216 y cuando están completados, desplaza las coordenadas en la dirección vertical (etapa S219) y confirma si se ha completado una recepción de datos de pixels de todas las líneas (etapa S220). Cuando no está completada la recepción de todas las líneas, se repiten los procesos desde la etapa S211.

55 Por el contrario, cuando es actualmente un área de supresión en la etapa S213, la unidad de control 97 recibe un número de trama (p.e., número 0) de una trama de datos de vídeo comprimidos (p.e., datos de vídeo 0) recibidos en el área de supresión y datos de pixels de esa sola trama (etapa S221). La unidad de control 97 confirma si se ha completado una recepción de datos de una trama de los datos de vídeo comprimidos 0 (etapa S222). Cuando no se ha completado la recepción de datos de una trama, la unidad de control 97 confirma si está finalizada el área de supresión (etapa S223) y cuando no está finalizada, vuelve a la etapa S221 para recibir datos de pixel adicionales. Cuando se finaliza el área de supresión, la unidad de control 97 repite los procesos desde la etapa S211.

65 Cuando se completa la recepción de datos de pixels de una trama, la unidad de control 97 confirma si se ha completado una recepción de todas las tomas de los datos de vídeo 0 (etapa S224). Cuando se ha completado la recepción, la unidad de control 97 recibe otras señales a transmitirse al área de supresión (etapa S225) y repite los procesos desde la etapa S211. Cuando no está completada la recepción de todas las tramas de los datos de vídeo

0, la unidad de control 97 cambia el número de trama a un número de trama designado por la unidad de asignación de área de supresión 12g (lo cambia al número 1) (etapa S226) y repite los procesos desde la etapa S221.

5 En la Figura 43, los datos de vídeo comprimidos transmitidos en el área de supresión pueden tener diferentes tasas de tramas. En este caso, se pueden transmitir vídeos de varios tamaños. El número de elementos de datos de vídeo comprimidos transmitidos en las áreas de supresión pueden ser uno o varios.

10 Los datos de vídeo comprimidos correspondientes a una pluralidad de tramas en lugar de una sola trama pueden transmitirse mientras que se están transmitiendo datos de vídeo sin comprimir correspondientes a una trama. La cantidad de datos a transmitirse puede cambiarse para cada dato de vídeo. En este caso, el número de tramas de presentación visual de un vídeo específico puede cambiarse y el usuario puede realizar un truco operativo, tal como un bobinado adelante rápido y un rebobinado dentro de un margen del número de tramas.

15 Puesto que una pluralidad de elementos de datos de vídeo se transmiten y se reciben utilizando las áreas de supresión según se describió con anterioridad, se puede transmitir una pluralidad de vídeos con un solo cable con la primera y segunda forma de realización, con el resultado de que no necesita proporcionarse una pluralidad de cables.

20 En esta forma de realización, se hace posible la visualización de imágenes diminutas y el usuario puede seleccionar fácilmente una pluralidad de contenidos en el aparato fuente mediante el aparato de colector. Además, puesto que una detección de datos de vídeo de 'islas' de datos en las áreas de supresión solamente necesita inhibirse cuando el aparato de colector es un aparato no soportado, las señales de vídeo no se perturban incluso cuando se conectan. Además, puesto que se transmiten también datos de vídeo sin comprimir, es posible realizar una conmutación a una velocidad extremadamente alta con respecto a una señal de vídeo más grande definida en el canal de transmisión.

25 Conviene señalar que las formas de realización descritas anteriormente son simplemente a modo de ejemplo, en donde se transmiten datos de vídeo sin comprimir de forma unidireccional en el canal de transmisión de la norma HDMI. Sin embargo, las formas de realización son también aplicables a un caso en donde el lado de transmisión y el lado de recepción están similarmente conectados por otras líneas de transmisión para transmitir datos de vídeo sin comprimir en sincronización con señales de reloj de pixels.

30 A continuación, se describirá la cuarta forma de realización de una forma de realización típica de la presente invención con referencia a las Figuras 48 a 52.

35 En las descripciones siguientes, los puntos distintos de los indicados en la primera, segunda o tercera forma de realización se describirán principalmente.

40 La Figura 48 es un diagrama que ilustra una estructura de bloques para realizar el procesamiento de transmisión de datos de vídeo en el aparato de registro/reproducción 30. La estructura ilustrada en la Figura 48 se ejecuta bajo el control de la unidad de control 104 ilustrada en la Figura 3. Las descripciones de la estructura ilustrada en la Figura 48 se describirán principalmente en puntos que sean diferentes de los representados en la Figura 41.

45 De entre una pluralidad de elementos de datos de vídeo comprimidos memorizados en el aparato de memorización de gran capacidad 42, los datos de vídeo transmitidos, como datos de vídeo sin comprimir, se decodifican por la unidad de decodificación 113 y se proporcionan desde la unidad de frecuencia intermedia IF 32b.

50 Una unidad de control de datos de transmisión 32i se comunica con una unidad de control de datos de recepción 12i a describirse más adelante, según se ilustra en la Figura 49. En condiciones normales, la unidad de control de datos de transmisión 32i transmite a la unidad de control de datos de recepción 12i datos que incluyen información sobre si transmitir, o no, cualquiera de una pluralidad de elementos de datos de vídeo comprimidos memorizados en el aparato de memorización de gran capacidad 42, la información sobre un volumen de datos de vídeo a transmitirse y datos similares. Los datos de dichos elementos de información se suministran también a la unidad de frecuencia intermedia IF 32b.

55 Una señal de control que incluye los datos de dichos elementos de información, procedentes de la unidad de control de datos de transmisión 32i (señal de control relacionada con la transmisión) se suele transmitir a la unidad de control de datos de recepción 12i a través de los terminales 336 y 338. Sin embargo, la señal de control puede transmitirse por una línea diferente tal como una línea CEC.

60 La unidad de control de datos de transmisión 32i o la unidad de control de datos de transmisión 32i y la unidad de control 104 funciona/funcionan como un medio de control.

65 La unidad de conmutación 32a, selecciona uno de entre una pluralidad de elementos de datos de vídeo suministrados desde el aparato de memorización de gran capacidad 42 en función de los datos de vídeo designados por la unidad de control de datos de transmisión 32i (o su número de identificación) y los suministra a la unidad de frecuencia intermedia IF 32b.

- 5 La unidad de frecuencia intermedia IF 32b transmite datos de vídeo decodificados por la unidad de decodificación 113 desde un terminal 335. Además, los datos de vídeo comprimidos suministrados desde la unidad de conmutación 32a se transmiten a través del terminal 336. El terminal 335 está incluido en la primera unidad de canal anteriormente descrita. A modo de ejemplo, cuando la unidad de frecuencia intermedia IF 32b es una HDMI, el terminal 335 es un terminal para un canal de TMDS. El terminal 336 está incluido en la segunda unidad de canal. A modo de ejemplo, cuando la unidad de frecuencia intermedia IF 32b es una HDMI, el terminal 336 es al menos uno de los terminales conectados a una línea reservada, una línea HPD, una línea SCL y una línea SDA.
- 10 La Figura 49 es un diagrama que ilustra una estructura de bloques para realizar el procesamiento para el aparato de presentación visual 10 para recibir datos de vídeo transmitidos al cable de HDMI 1 según se describió con anterioridad. La estructura ilustrada en la Figura 49 se ejecuta bajo el control de la unidad de control 97 según se ilustra en la Figura 2.
- 15 Datos de vídeo sin comprimir transmitidos desde el aparato de registro/recepción 30 a través del terminal 335 se introducen en la unidad de frecuencia intermedia IF 32b a través de un terminal 337. Además, los datos de vídeo comprimidos transmitidos desde el aparato de registro/reproducción 30 a través del terminal 336 se introducen en la unidad de frecuencia intermedia IF 32b a través del terminal 338.
- 20 La unidad de control de datos de recepción 12i se comunica con la unidad de control de datos de transmisión 32i según se describió con anterioridad. En condiciones normales, la unidad de control de datos de recepción 12i recibe datos que incluyen la información sobre si transmitir, o no, cualquiera de una pluralidad de elementos de datos de vídeo comprimidos transmitidos desde la unidad de control de datos de transmisión 32i, información sobre un volumen de datos de vídeo a transmitir y datos similares. La unidad de control de datos de recepción 12i transmite
25 datos de respuesta con respecto a la recepción a la unidad de control de datos de transmisión 32i. Dichos elementos de información se suministran también a la unidad de frecuencia intermedia IF 12a.
- 30 Una señal de control que incluye los datos de dichos elementos de información sale desde la unidad de control de datos de recepción 12i (señal de control relacionada con la recepción) que se suele transmitir a la unidad de control de datos de transmisión 32i a través de los terminales 338 y 336. Sin embargo, la señal de control puede transmitirse por una línea diferente tal como una línea CEC.
- 35 La unidad de control de datos de recepción 12i o la unidad de control de datos de recepción 12i y la unidad de control 97 funciona/funcionan como un medio de control.
- 40 La unidad de conmutación 12b selecciona una unidad de decodificación de entre las unidades de decodificación 124a, 124b,...124n en función de los datos de vídeo designados por la unidad de control de datos de recepción 12i (o su número de identificación) y suministra datos de vídeo suministrados desde la unidad de frecuencia intermedia IF 12a a la unidad de decodificación seleccionada.
- 45 La entrada de datos de vídeo sin comprimir a la unidad de frecuencia intermedia IF 12a a través del terminal 337 es objeto de entrada para la memoria de imágenes 126.
- A continuación, se describirá una operación realizada por la estructura ilustrada en la Figura 48 con referencia al
50 diagrama de flujo de la Figura 50.
- 55 La unidad de control de datos de transmisión 32i inicia dos tareas de procesamiento (etapa S131). Las dos tareas de procesamiento son un procesamiento de transmisión de datos de vídeo sin comprimir en las etapas S231 a S233 y el procesamiento de transmisión de datos de vídeo comprimidos en las etapas S241 a S244.
- 60 La unidad de control de datos de transmisión 32i confirma si existe una orden de transmisión de datos de vídeo sin comprimir desde la unidad de control 104 (o si existen datos de vídeo sin comprimir en la memoria intermedia (no ilustrada) o elementos similares) (etapa S231). Cuando existe una orden de transmisión, la unidad de control de datos de transmisión 32i transmite datos de vídeo sin comprimir desde la unidad de frecuencia intermedia IF 32b y el terminal 335 (etapa S232) y cuando no existe ninguna orden de transmisión, repite los procesos desde la etapa S232. La unidad de control de datos de transmisión 32i confirma si existe un procesamiento de transmisión de datos de vídeo comprimidos por la otra tarea (etapa S233) y si no existe, finalizan las dos tareas.
- 65 En la otra tarea, la unidad de control de datos de transmisión 32i confirma los datos de vídeo comprimidos transmisibles, una cantidad de sus datos e información similar comunicando con la unidad de control de datos de recepción 12i (etapa S241). Cuando existen datos de vídeo a transmitirse como resultado de la comunicación con la unidad de control de datos de recepción 12i (Sí en la etapa S242), la unidad de control de datos de transmisión 32i transmite esos datos de vídeo (etapa S243). Cuando no existe ningún dato de vídeo a transmitir, (NO en la etapa S242), la unidad de control de datos de transmisión 32i repite los procesos desde la etapa S241.
- La unidad de control de datos de transmisión 32i confirma si existe un procesamiento de transmisión de datos de

vídeo sin comprimir por la otra tarea (etapa S244) y si no existe, finaliza las dos tareas.

Según se describió con anterioridad, puesto que los primeros y segundos datos de vídeo transmitidos por dos líneas diferentes (líneas que conectan los terminales 335 y 337 y líneas que conectan los terminales 336 y 338), una pluralidad de elementos de datos de vídeo pueden transmitirse eficientemente al mismo tiempo.

A continuación se describirá una operación realizada por la estructura ilustrada en la Figura 49 con referencia al diagrama de flujo de la Figura 51.

La unidad de control 97 inicia dos tareas de procesamiento (etapa S151). Los dos tareas de procesamiento son procesamientos de transmisión de datos de vídeo sin comprimir en las etapas S251 a S253 y el procesamiento de transmisión de datos de vídeo comprimidos en las etapas S261 a S264.

La unidad de control de datos de recepción 12i confirma si existe una orden de recepción de datos de vídeo sin comprimir en la unidad de control 97 (o si existen datos de vídeo sin comprimir en la memoria intermedia (no ilustrada) o similar) (etapa S251). Cuando existe una orden de transmisión, la unidad de control de datos de recepción 12i recibe datos de vídeo sin comprimir desde la unidad de frecuencia intermedia IF 32b y el terminal 335 (etapa S252) y cuando no existe ninguna orden de transmisión, repite los procesos desde la etapa S252. La unidad de control de datos de recepción 12i confirma si existe un procesamiento de recepción de datos de vídeo comprimidos por la otra tarea (etapa S253) y si no existe, finaliza las dos tareas.

En la otra tarea, la unidad de control de datos de recepción 12i confirma los datos de vídeo comprimidos susceptibles de recepción, su cantidad de datos e información similar comunicando con la unidad de control de datos de transmisión 32i (etapa S261). Cuando existen datos de vídeo a recibirse como resultado de la comunicación con la unidad de control de datos de transmisión 32i (SÍ en la etapa S262), la unidad de control de datos de recepción 12i recibe esos datos de vídeo (etapa S263). Cuando no existen datos de vídeo a recibirse (NO en la etapa S262), la unidad de control de datos de recepción 12i repite los procesos desde la etapa S261.

La unidad de control de datos de recepción 12i confirma si existe un procesamiento de transmisión de datos de vídeo sin comprimir por la otra tarea (etapa S264) y si no existe, finaliza las dos tareas.

Según se describió con anterioridad, puesto que los primeros y segundos datos de vídeo se transmiten por dos líneas diferentes (líneas que conectan los terminales 335 y 337 y líneas que conectan los terminales 336 y 338), se puede transmitir eficientemente, al mismo tiempo, una pluralidad de elementos de datos de vídeo.

Además, puesto que se transmiten datos a alta velocidad utilizando la línea que conecta los terminales 336 y 338, no existen muchas restricciones sobre el número de elementos de datos de vídeo comprimidos a transmitirse o su cantidad de datos. Por lo tanto, el aparato de registro/reproducción 30, como el aparato origen, no necesita redimensionar una cantidad de datos de una imagen diminuta necesaria en el aparato de presentación visual 10. Dicho de otro modo, es posible también que el aparato de registro/reproducción 30 transmita una gran cantidad de datos de vídeo al aparato de presentación visual 10 tal como está y hacer que el aparato de presentación visual 10 redimensione los datos de vídeo.

La unidad de control de datos de transmisión 32i suele transmitir datos de audio incluidos en un contenido de datos de vídeo sin comprimir (primeros datos de audio) a través de la línea que conecta los terminales 335 y 337.

Además, la unidad de control de datos de transmisión 32i solamente necesita transmitir datos de audio incluidos en un contenido de datos de vídeo comprimidos (segundos datos de audio) a través de la línea que conecta los terminales 336 y 338. En consecuencia, una pluralidad de elementos de datos de audio incluidos en una pluralidad de contenidos se transmite al mismo tiempo. En consecuencia, el aparato de colector que ha recibido la pluralidad de elementos de datos de audio puede proporcionar dicha pluralidad de datos de audio a la pluralidad de altavoces, a modo de ejemplo. Como alternativa, el aparato de colector puede superponer partes de la pluralidad de elementos de datos de audio recibidos y proporcionarlos a un solo altavoz.

A modo de ejemplo, suponiendo que, cuando un contenido de vídeo se reproduce por el aparato de presentación visual 10 como el aparato de colector, el usuario ha realizado una conmutación a otro contenido de vídeo mientras examina una GUI (Interfaz de Usuario Gráfica) como el vídeo de índice visualizado en el aparato de presentación visual 10, el aparato de presentación visual 10 reduce gradualmente una salida de volumen de modo que los datos de audio incluidos en el contenido desde antes de que se desvanezca la conmutación. El aparato de presentación visual 10 es capaz de hacer que los datos de audio contenidos en el contenido conmutado se desvanezcan de modo que la salida de volumen se haga gradualmente mayor a lo largo del desvanecimiento.

Como alternativa, la unidad de control de datos de transmisión 32i puede transmitir datos de audio sin comprimir incluidos en un contenido de datos de vídeo sin comprimir a través de la línea que conecta los terminales 336 y 338.

En esta forma de realización, una señal de control intercambiada entre la unidad de control de datos de transmisión

32i y los terminales 335 y 337 se comunica de forma bidireccional por la línea que conecta los terminales 336 y 338. Por lo tanto, una restricción de volumen resulta difícil en la señal de control. De este modo, la unidad de control de datos de transmisión 32i puede determinar una cantidad de datos detallada en conformidad con una cantidad de datos de una interfaz UI tal como una imagen diminuta en la pantalla del aparato de presentación visual 10 o una cantidad de datos suministrada a las unidades de decodificación 124a a 124n (p.e., en conformidad con el rendimiento del aparato de presentación visual 10). En consecuencia, existe la cuestión de que una memoria intermedia no necesite proporcionarse adicionalmente en el aparato de presentación visual 10 o una demanda de cambio de UI desde el usuario pueda reflejarse inmediatamente en el aparato de presentación visual 10.

En esta forma de realización, se han transmitido una pluralidad de elementos de datos de vídeo comprimidos a través de la línea que conecta los terminales 336 y 338. Sin embargo, una pluralidad de elementos de datos de vídeo comprimidos no necesita siempre transmitirse y se puede transmitir, en cambio un solo elemento de datos de vídeo comprimidos (un contenido). Dicho de otro modo, en este caso, los datos de vídeo sin comprimir transmitidos a través de la línea que conecta los terminales 335 y 337 y un elemento de datos de vídeo comprimidos se transmiten al mismo tiempo.

En esta forma de realización, la unidad de control 104 puede transmitir una señal de control relacionada con una transmisión de datos de vídeo sin comprimir a través de una línea que conecta los terminales 336 y 338.

Según se describió con anterioridad, la primera a cuarta forma de realización tienen las ventajas únicas siguientes.

Puesto que una pluralidad de elementos de datos de vídeo se transmiten al mismo tiempo, es ventajosa también cuando existe una pluralidad de aparatos de presentación visual 10. Dicho de otro modo, es efectivo en una pluralidad de múltiples pantallas.

Como alternativa, se hace también posible para un aparato de presentación visual 10 visualizar una señal de vídeo en 3D transmitiendo una pluralidad de elementos de datos de vídeo al mismo tiempo. Puesto que se transmite una señal de vídeo de alta definición con un solo cable, es también posible para el usuario ver las señales de vídeo individuales en tamaños normales cuando el aparato de presentación visual 10 incluye una unidad de presentación visual de grandes dimensiones que tengan una resolución que exceda una resolución normal y una pluralidad de imágenes diminutas se visualizan en la unidad de presentación visual.

Además, como una interfaz GUI disponible para el aparato de presentación visual 10 existe una matriz de interconexión, en donde están dispuestas una pluralidad de diferentes imágenes diminutas en una forma cruzada. Como alternativa, es también posible una disposición matricial simple. Además, al menos una de las imágenes diminutas puede ser una imagen en movimiento.

Como alternativa, es también posible establecer uno entre una pluralidad de elementos de datos de vídeo como una señal de vídeo a verse por el usuario en tiempo real y establecer otro uno o más elementos de datos de vídeo como un vídeo de grabación. El aparato de colector solamente necesita estar provisto de un dispositivo de memorización capaz de grabar datos de registro, tales como un disco duro, una memoria de estado sólido y un disco óptico. En condiciones normales, los datos de vídeo para una visión en tiempo real es datos de vídeo sin comprimir y otros son datos de vídeo comprimidos. Sin embargo, lo contrario también es posible.

La técnica que utiliza la línea que conecta los terminales 336 y 338 para transmitir y recibir datos de vídeo comprimidos puede aplicarse a la segunda o tercera forma de realización. En la segunda forma de realización, además de los datos de vídeo sin comprimir de áreas segmentadas, un elemento adicional o una pluralidad de elementos diferentes de datos de vídeo comprimidos pueden transmitirse utilizando la línea que conecta los terminales 336 y 338. En la tercera forma de realización, además de una pluralidad de elementos de datos de vídeo comprimidos asignados a las áreas de supresión, puede transmitirse un elemento adicional o una pluralidad de elementos diferentes de datos de vídeo comprimidos utilizando la línea que conecta los terminales 336 y 338.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

La Figura 1 es un diagrama que ilustra una estructura de un sistema de transmisión de imágenes en general.

La Figura 2 es un diagrama que ilustra una estructura de un sistema de transmisión de imágenes según una forma de realización a la que se aplica la presente invención.

La Figura 3 es un diagrama que ilustra una representación estructural, a modo de ejemplo, de una fuente de HDMI(R) y un colector de HDMI(R).

La Figura 4 es un diagrama que ilustra una asignación de terminales del conector de tipo A de una HDMI(R).

La Figura 5 es un diagrama que ilustra una asignación de terminales del conector de tipo C de una HDMI(R).

- La Figura 6 es un diagrama que ilustra una representación estructural más específica, a modo de ejemplo, de la fuente de de HDMI(R) y del colector de HDMI(R).
- 5 La Figura 7 es un diagrama que ilustra otra representación estructural más específica, a modo de ejemplo, de la fuente de HDMI(R) y del colector de HDMI(R).
- La Figura 8 es un diagrama que ilustra una estructura de datos de E-EDID.
- 10 La Figura 9 es un diagrama que ilustra una estructura de datos específica del proveedor.
- La Figura 10 es un diagrama de flujo para explicar el procesamiento de comunicación por la fuente de de HDMI(R).
- La Figura 11 es un diagrama de flujo para explicar el procesamiento de comunicación por el colector de HDMI(R).
- 15 La Figura 12 es un diagrama de flujo para explicar el procesamiento de comunicación por la fuente de de HDMI(R).
- La Figura 13 es un diagrama de flujo para explicar el procesamiento de comunicación por el colector de HDMI(R).
- 20 La Figura 14 es un diagrama que ilustra otra representación estructural más específica, a modo de ejemplo, de la fuente de HDMI(R) y del colector de HDMI(R).
- La Figura 15 es un diagrama de flujo para explicar el procesamiento de comunicación por la fuente de HDMI(R).
- 25 La Figura 16 es un diagrama de flujo para explicar el procesamiento de comunicación por el colector de HDMI(R).
- La Figura 17 es un diagrama de bloques que ilustra una representación estructural, a modo de ejemplo, de un ordenador según una forma de realización a la que se aplica la presente invención.
- 30 La Figura 18 es un diagrama circuital que ilustra una primera representación estructural, a modo de ejemplo, de un sistema de comunicación en el que un estado de conexión de una interfaz se notifica sobre la base de un potencial de corriente continua DC de al menos uno de entre los canales de transmisión.
- La Figura 19 es un diagrama que ilustra una representación estructural, a modo de ejemplo, del sistema cuando se utiliza Ethernet (marca registrada).
- 35 La Figura 20 es un diagrama circuital que ilustra una segunda representación estructural, a modo de ejemplo, del sistema de comunicación en donde el estado de conexión de la interfaz se notifica sobre la base de un potencial de polarización de corriente continua DC de al menos uno de los canales de transmisión.
- 40 La Figura 21 es una representación en diagrama que ilustra una forma de onda de comunicación bidireccional en el sistema de comunicación de la realización estructural, a modo de ejemplo.
- La Figura 22 es un diagrama de bloques que ilustra una representación estructural, a modo de ejemplo, de un sistema según una primera forma de realización de la presente invención.
- 45 La Figura 23 es un diagrama de bloques que ilustra una representación estructural, a modo de ejemplo, de un aparato de presentación visual según la primera forma de realización de la presente invención.
- La Figura 24 es un diagrama de bloques que ilustra una representación estructural, a modo de ejemplo, de un aparato de registro/reproducción según la primera forma de realización de la presente invención.
- 50 La Figura 25 es un diagrama explicatorio que ilustra una representación estructural, a modo de ejemplo, de un canal de transmisión en un cable según la primera forma de realización de la presente invención.
- 55 La Figura 26 es un diagrama explicatorio que ilustra una representación estructural, a modo de ejemplo, de datos de una trama en un momento de una transmisión por el cable según la primera forma de realización de la presente invención.
- La Figura 27 es un diagrama de bloques que ilustra una representación estructural, a modo de ejemplo, en un lado de transmisión de vídeo según la primera forma de realización de la presente invención.
- 60 La Figura 28 es un diagrama de bloques que ilustra una representación, estructural, a modo de ejemplo, de un lado de recepción de vídeo según la primera forma de realización de la presente invención.
- 65 La Figura 29 es un diagrama de flujo que ilustra un procesamiento, a modo de ejemplo, en el lado de transmisión de vídeo, según la primera forma de realización de la presente invención.

La Figura 30 es un diagrama de flujo que ilustra un procesamiento, a modo de ejemplo, en el lado de recepción de vídeo, según la primera forma de realización de la presente invención.

5 La Figura 31 es un diagrama explicatorio que ilustra una representación estructural, a modo de ejemplo, de un paquete según la primera forma de realización de la presente invención.

La Figura 32 es un diagrama explicatorio que ilustra una representación estructural, a modo de ejemplo, de un paquete según la primera forma de realización de la presente invención.

10 La Figura 33 es un diagrama explicatorio que ilustra una transmisión, a modo de ejemplo, (ejemplo 1) según la primera forma de realización de la presente invención.

15 La Figura 34 es un diagrama explicatorio que ilustra una transmisión, a modo de ejemplo, (ejemplo 2) según la primera forma de realización de la presente invención.

La Figura 35 es un diagrama explicatorio que ilustra una transmisión, a modo de ejemplo, (ejemplo 3) según la primera forma de realización de la presente invención.

20 La Figura 36 es un diagrama de bloques que ilustra una representación estructural, a modo de ejemplo, en un lado de transmisión de vídeo según una segunda forma de realización de la presente invención.

La Figura 37 es un diagrama de bloques que ilustra una representación estructural, a modo de ejemplo, en un lado de recepción de vídeo según una segunda forma de realización de la presente invención.

25 La Figura 38 es un diagrama de flujo que ilustra un procesamiento, a modo de ejemplo, del lado de transmisión de vídeo según la segunda forma de realización de la presente invención.

30 La Figura 39 es un diagrama de flujo que ilustra un procesamiento, a modo de ejemplo, del lado de recepción de vídeo según la segunda forma de realización de la presente invención.

La Figura 40 es un diagrama explicatorio que ilustra una representación estructural, a modo de ejemplo, de una transmisión de una trama según la segunda forma de realización de la presente invención.

35 La Figura 41 es un diagrama de bloques que ilustra una representación estructural, a modo de ejemplo, en un lado de transmisión de vídeo, según una tercera forma de realización de la presente invención.

La Figura 42 es un diagrama de bloques que ilustra una representación estructural, a modo de ejemplo, en un lado de recepción de vídeo, según una tercer forma de realización de la presente invención.

40 La Figura 43 es un diagrama de flujo que ilustra un procesamiento, a modo de ejemplo, en el lado de transmisión de vídeo según la tercera forma de realización de la presente invención.

45 La Figura 44 es un diagrama de flujo que ilustra un procesamiento, a modo de ejemplo, en el lado de recepción de vídeo según la tercera forma de realización de la presente invención.

La Figura 45 es un diagrama explicatorio que ilustra una transmisión de datos de vídeo, a modo de ejemplo, basada en una norma de HDMI.

50 La Figura 46 es un diagrama explicatorio que ilustra una transmisión de datos de vídeo, a modo de ejemplo, basada en una norma de HDMI.

La Figura 47 es un diagrama explicatorio que ilustra una transmisión de datos de vídeo, a modo de ejemplo, basada en una norma de HDMI.

55 La Figura 48 es un diagrama de bloques que ilustra una representación estructural, a modo de ejemplo, en un lado de transmisión de vídeo según una cuarta forma de realización de la presente invención.

60 La Figura 49 es un diagrama de flujo que ilustra una representación estructural, a modo de ejemplo, en un lado de recepción de vídeo según una cuarta forma de realización de la presente invención.

La Figura 50 es un diagrama de flujo que ilustra un procesamiento, a modo de ejemplo, en el lado de transmisión de vídeo según la cuarta forma de realización de la presente invención.

65 La Figura 51 es un diagrama de flujo que ilustra un procesamiento, a modo de ejemplo, en el lado de recepción de vídeo según la cuarta forma de realización de la presente invención.

DESCRIPCIÓN DE REFERENCIAS NUMÉRICAS

5	35 cable HDMI(R)
	71 fuente de HDMI(R)
	72 colector de HDMI(R)
10	81 transmisor
	82 receptor
	83 DDC
15	84 línea CEC
	85 memoria EDIDROM
20	121 unidad de control de conmutación
	124 unidad de control de conmutación
	131 unidad de conversión
25	132 unidad de decodificación
	133 conmutador
30	134 unidad de conversión
	135 conmutador
	136 unidad de decodificación
35	141 línea de señal
	171 unidad de control de conmutación
40	172 unidad de control de conmutación
	181 conmutador
	182 conmutador
45	183 unidad de decodificación
	184 unidad de conversión
50	185 conmutador
	186 conmutador
	191 línea SDA
55	192 línea SCL
	222 unidad de combinación de imágenes
60	335-338 terminal
	400 sistema de comunicación
	401 aparato origen de HDMI(EH) de expansión de la función de red LAN
65	411 circuito transmisor de señal de red LAN

	412 resistencia de terminación
5	413, 414 condensador de acoplamiento de corriente alterna AC
	415 circuito receptor de señal de red LAN
	416 circuito de sustracción
10	421 resistencia pull-up
	422 resistencia
	423 condensador
15	424 comparador
	431 resistencia pull-down
20	432 resistencia
	433 condensador
	434 comparador
25	402 aparato de colector de EH
	441 circuito transmisor de señal de red LAN
30	442 resistencia de terminación
	443, 444 condensador de acoplamiento de corriente alterna AC
	445 circuito receptor de señal de red LAN
35	446 circuito de sustracción
	451 resistencia pull-down
40	452 resistencia
	453 condensador
	454 comparador
45	461 bobina de inductancia
	462, 463 resistencia
50	403 cable de EH
	501 línea reservada
	502 línea HPD
55	511, 512 terminal de lado origen
	521, 522 terminal del lado de colector
60	600 sistema de comunicación
	601 aparato origen de HDMI(EH) de expansión de la función de red LAN
	611 circuito transmisor de señal de red LAN
65	612, 613 resistencia de terminación

	614, 617 condensador de acoplamiento de corriente alterna AC
5	618 circuito de recepción de señal de red LAN
	620 inversor
	621 resistencia
10	622 resistencia
	623 condensador
15	624 comparador
	631 resistencia pull-down
	632 resistencia
20	633 condensador
	634 comparador
25	640 puerta NOR
	641-644 conmutador analógico
	645 inversor
30	646, 647 conmutador analógico
	651, 652 transceptor DDC
35	653, 654 resistencia pull-up
	602 aparato de colector de EH
	661 circuito transmisor de señal de red LAN
40	662, 663 resistencia de terminación
	664-667 condensador de acoplamiento de corriente alterna AC
45	668 circuito de recepción de señal de red LAN
	671 resistencia pull-down
	672 resistencia
50	673 condensador
	674 comparador
55	681 bobina de inductancia
	682, 683 resistencia
	691-694 conmutador analógico
60	695 inversor
	696, 697 conmutador analógico
65	701, 702 transceptor DDC
	703 resistencia pull-up

ES 2 521 670 T3

	603 cable de EH
5	801 línea reservada
	802 línea HPD
	803 línea SCL
10	804 línea SDA
	811-814 terminal de lado origen
15	821-824 terminal de lado de colector

REIVINDICACIONES

1. Un aparato de transmisión (30) que comprende:

5 una unidad de procesamiento de transmisión de HDMI (102; 32b) adaptada para transmitir primeros y segundos datos de vídeo a un aparato externo al mismo tiempo a través de un cable de HDMI (Interfaz Multimedia de Alta Definición) (35), siendo dichos primeros datos de vídeo un primer contenido de vídeo sin comprimir y

10 siendo dichos segundos datos de vídeo un segundo contenido de vídeo comprimido, siendo dicho segundo contenido de vídeo diferente de dicho primer contenido de vídeo;

15 una unidad de comunicación (411, 415) adaptada para comunicarse con el aparato externo a través del cable de HDMI (35) y para notificar al aparato externo un estado de conexión entre el aparato de transmisión (71) y el aparato externo sobre la base de un potencial de polarización de corriente continua DC de una línea (502) en el cable de HDMI (35) y

un medio de control (32i) para controlar una transmisión de los primeros datos de vídeo y de los segundos datos de vídeo por la unidad de procesamiento de transmisión de HDMI (102; 32b);

20 caracterizado por cuanto que:

la unidad de comunicación (411, 415) está adaptada para realizar una comunicación de red LAN con el aparato externo utilizando un canal de transmisión diferencial (501, 502) constituido por la línea HPD (Hot-Plug Detect) (502) y la línea reservada (501) del cable de HDMI (35) y

25 el medio de control (32i) está adaptado para controlar la unidad de procesamiento de transmisión de HDMI (102; 32b) para proporcionar, a la salida, dichos primeros datos de vídeo a las líneas de TMDS (TMDS 0-2) del cable de HDMI (35) para la transmisión utilizando señales diferenciales en las líneas de TMDS (TMDS 0-2) y para proporcionar dichos segundos datos de vídeo a dicho canal de transmisión diferencial (501, 502) del cable de HDMI (35).

30 **2.** El aparato de transmisión según la reivindicación 1, en donde el medio de control (32i) está adaptado para hacer que los primeros datos de audio de una banda base incluidos en el contenido de los primeros datos de vídeo sean objeto de salida por la unidad de procesamiento de transmisión de HDMI (102; 32b) a las líneas de TMDS (TMDS 0-2) del cable de HDMI (35) y para hacer que los segundos datos de audio que están incluidos en el contenido de los segundos datos de vídeo y codificados por un codificador-decodificador, códec, predeterminado para ser objeto de salida por la unidad de procesamiento de transmisión de HDMI (102; 32b) a dicho canal de transmisión diferencial (501, 502) del cable de HDMI (35).

40 **3.** El aparato de transmisión según la reivindicación 1,

en donde el medio de control (32i) está adaptado para hacer que segundos datos de vídeo plurales se transmitan por la unidad de procesamiento de transmisión de HDMI (102; 32b) al mismo tiempo que la transmisión de los primeros datos de vídeo, siendo dichos segundos datos de vídeo plurales elementos diferentes respectivos del contenido de vídeo, comprimidos.

45 **4.** El aparato de transmisión según la reivindicación 1,

en donde el medio de control (32i) está adaptado para hacer que una señal de control controle la transmisión de los segundos datos de vídeo para ser objeto de salida por la unidad de procesamiento de transmisión de HDMI (102; 32b) a dicho canal de transmisión diferencial (501, 502) del cable de HDMI (35).

5. El aparato de transmisión según la reivindicación 1,

55 en donde el medio de control (32i) está adaptado para hacer que una señal de control para controlar la transmisión de los primeros datos de vídeo sea objeto de salida por la unidad de procesamiento de transmisión de HDMI (102; 32b) a dicho canal de transmisión diferencial (501, 502) del cable de HDMI (35).

60 **6.** El aparato de transmisión según la reivindicación 1, en donde la unidad de procesamiento de transmisión de HDMI (102; 32b) está adaptada para transmitir los primeros datos de vídeo que comprenden elementos multiplexados plurales del contenido de vídeo en el área de vídeo activa de la señal diferencial.

65 **7.** El aparato de transmisión según la reivindicación 1, en donde la unidad de procesamiento de transmisión de HDMI (102; 32b) está adaptada para transmitir los primeros datos de vídeo en el área de vídeo activa y el contenido de vídeo comprimido en un área de supresión de la señal diferencial, respectivamente.

8. Un aparato de recepción (10) que comprende:

5 una unidad de procesamiento de recepción de HDMI (92; 12a) adaptada para recibir, al mismo tiempo, los primeros y segundos datos de vídeo procedentes de un aparato externo a través de un cable de HDMI (interfaz multimedia de alta definición) (35), siendo dichos primeros datos de vídeo el primer contenido de vídeo sin comprimir y

siendo dichos segundos datos de vídeo un segundo contenido de vídeo comprimido, con dicho segundo contenido de vídeo diferente de dicho primer contenido de vídeo;

10 una unidad de comunicación (441, 445) adaptada para comunicarse con el aparato externo a través del cable de HDMI (35) y para recibir una notificación en un estado de conexión entre el aparato de recepción (10) y el aparato externo desde el aparato externo basado en un potencial de polarización de corriente continua DC de una línea (502) en el cable de HDMI (35) y

15 un medio de control (12i) para controlar una recepción de los primeros datos de vídeo y los segundos datos de vídeo por la unidad de procesamiento de recepción de HDMI (92);

caracterizado por cuanto que:

20 la unidad de comunicación (441, 445) está adaptada para realizar una comunicación de red LAN con el aparato externo utilizando un canal de transmisión diferencial (501, 502) constituido por la línea HPD (Hot-Plug Detect) (502) y la línea reservada (501) del cable de HDMI (35) y

25 el medio de control (12i) está adaptado para controlar la unidad de procesamiento de recepción de HDMI (92; 12a) para introducir dichos primeros datos de vídeo desde las líneas de TMDS (TMDS 0-2) del cable de HDMI (35) y para introducir dichos segundos datos de vídeo desde dicho canal de transmisión diferencial (501, 502) del cable de HDMI (35).

30 **9.** El aparato de recepción según la reivindicación 8,

en donde el medio de control está adaptado para controlar la unidad de procesamiento de recepción de HDMI (92; 12a) para introducir los primeros datos de audio incluidos en el contenido de los primeros datos de vídeo desde las líneas de TMDS (TMDS 0-2) del cable de HDMI (35) y para introducir segundos datos de audio incluidos en el contenido de los segundos datos de vídeo desde dicho canal de transmisión diferencial (501, 502).

35 **10.** El aparato de recepción según la reivindicación 8 que comprende, además:

un decodificador (124) para decodificar los segundos datos de vídeo recibidos y

40 un medio de combinación (222) para generar datos de pantalla combinados combinando los primeros datos de vídeo recibidos y los segundos datos de vídeo decodificados para su presentación visual en una sola pantalla.

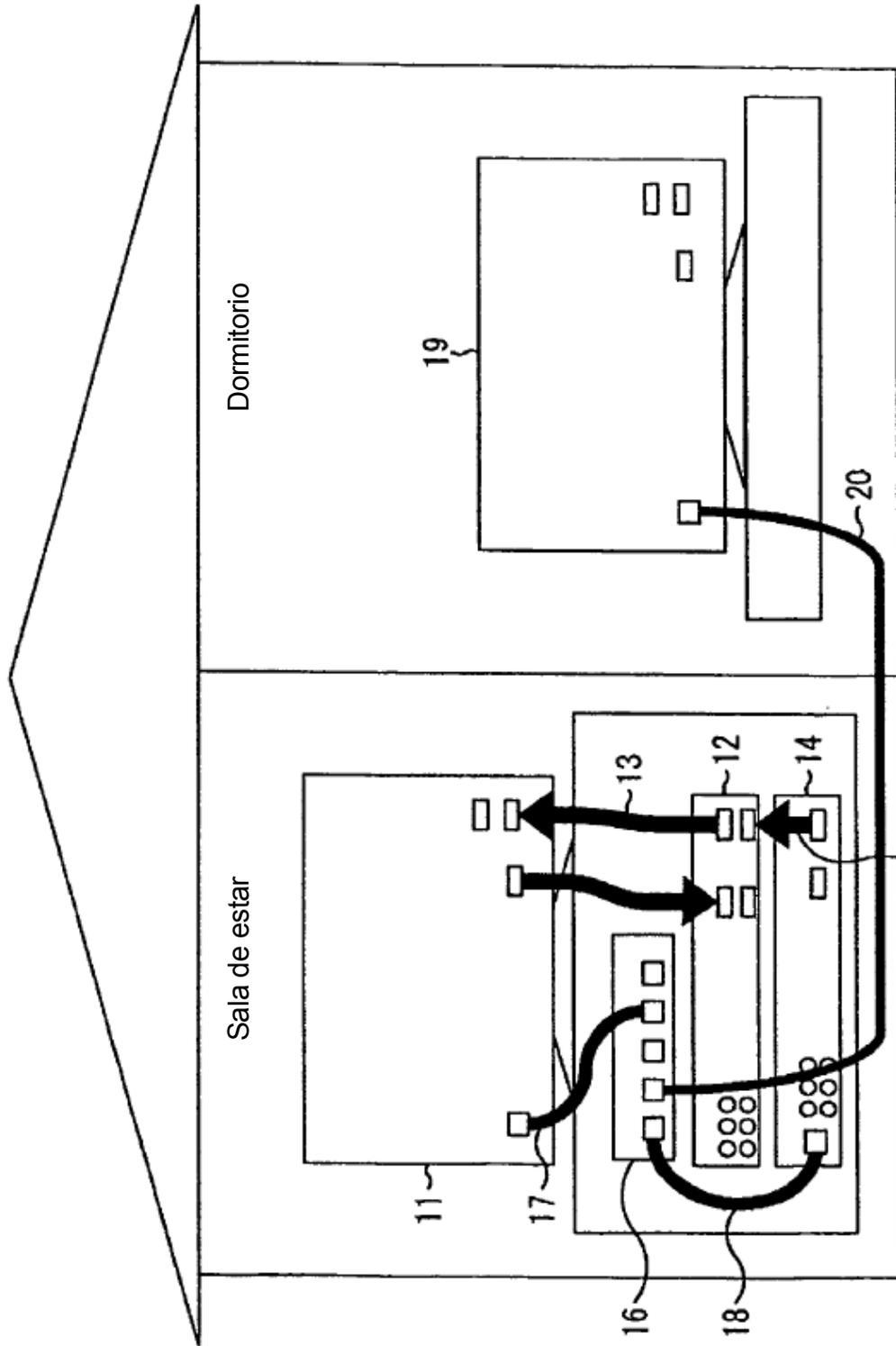


FIG.1

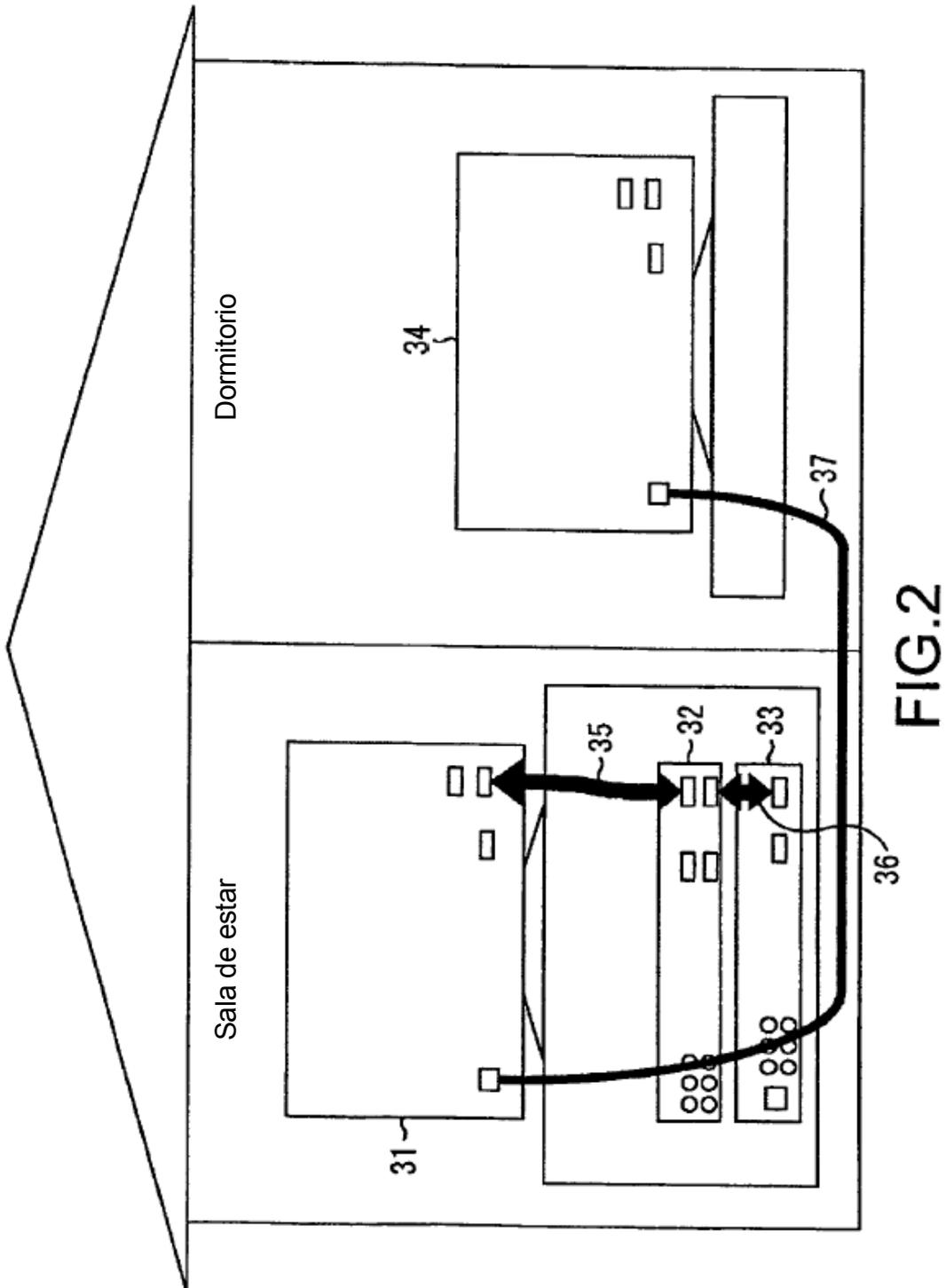


FIG.2

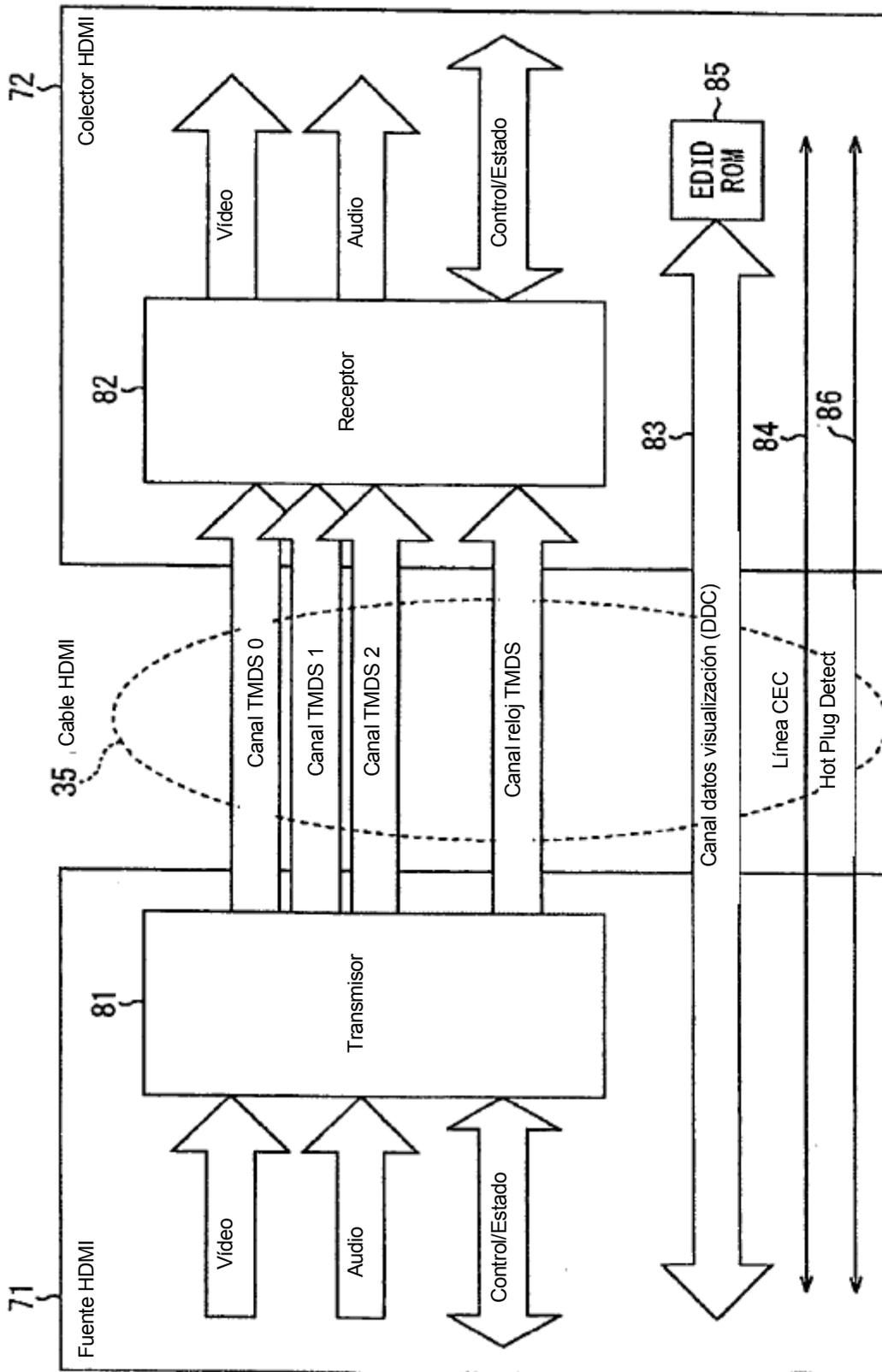


FIG.3

Terminal	Asignación de señales
1	TMDS Data2+
3	TMDS Data2-
5	TMDS Data1 Blindaje
7	TMDS Data0+
9	TMDS Data0-
11	TMDS Reloj Blindaje
13	CEC
15	SCL
17	DDC/CEC/Masa
19	Hot Plug Detect

Terminal	Asignación de señales
2	TMDS Data2 Blindaje
4	TMDS Data1+
6	TMDS Data1-
8	TMDS Data0 Blindaje
10	TMDS Clock+
12	TMDS Clock-
14	Reservado (N.C. en dispositivo)
16	SDA
18	Alimentación +5V

Asignación de terminales HDMI (en caso de tipo A)

FIG.4

Terminal	Asignación de señales
1	TMDS Data2 Blindaje
3	TMDS Data2-
5	TMDS Data1+
7	TMDS Data0 Blindaje
9	TMDS Data0-
11	TMDS Clock+
13	DDC/CEC/Masa
15	SCL
17	Reservado
19	Hot Plug Detect

Terminal	Asignación de señales
2	TMDS Data2+
4	TMDS Data1 Blindaje
6	TMDS Data1-
8	TMDS Data0+
10	TMDS Reloj Blindaje
12	TMDS Clock-
14	CEC
16	SDA
18	Alimentación +5V

Asignación de terminales HDMI (en caso de tipo C)

FIG.5

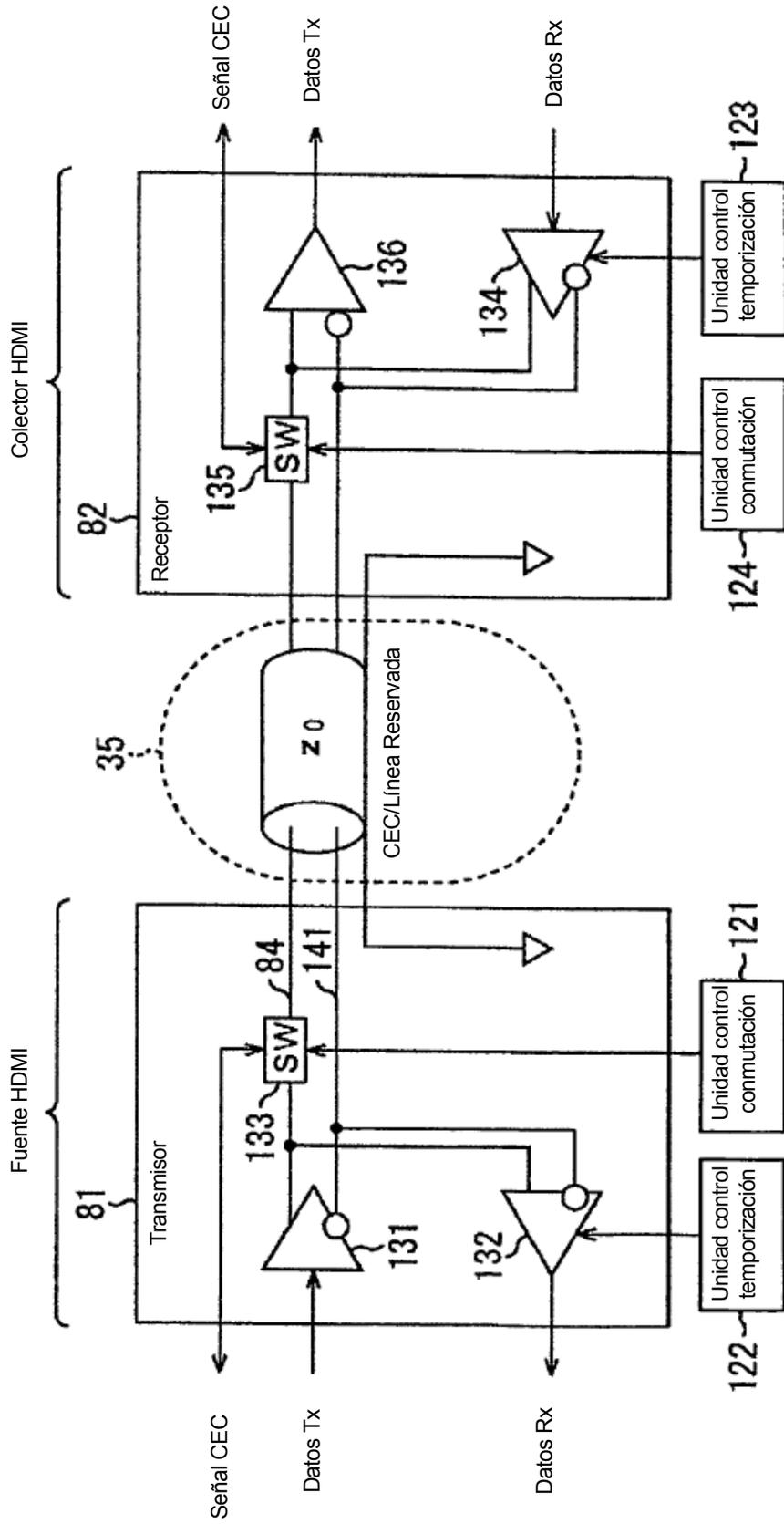


FIG.6

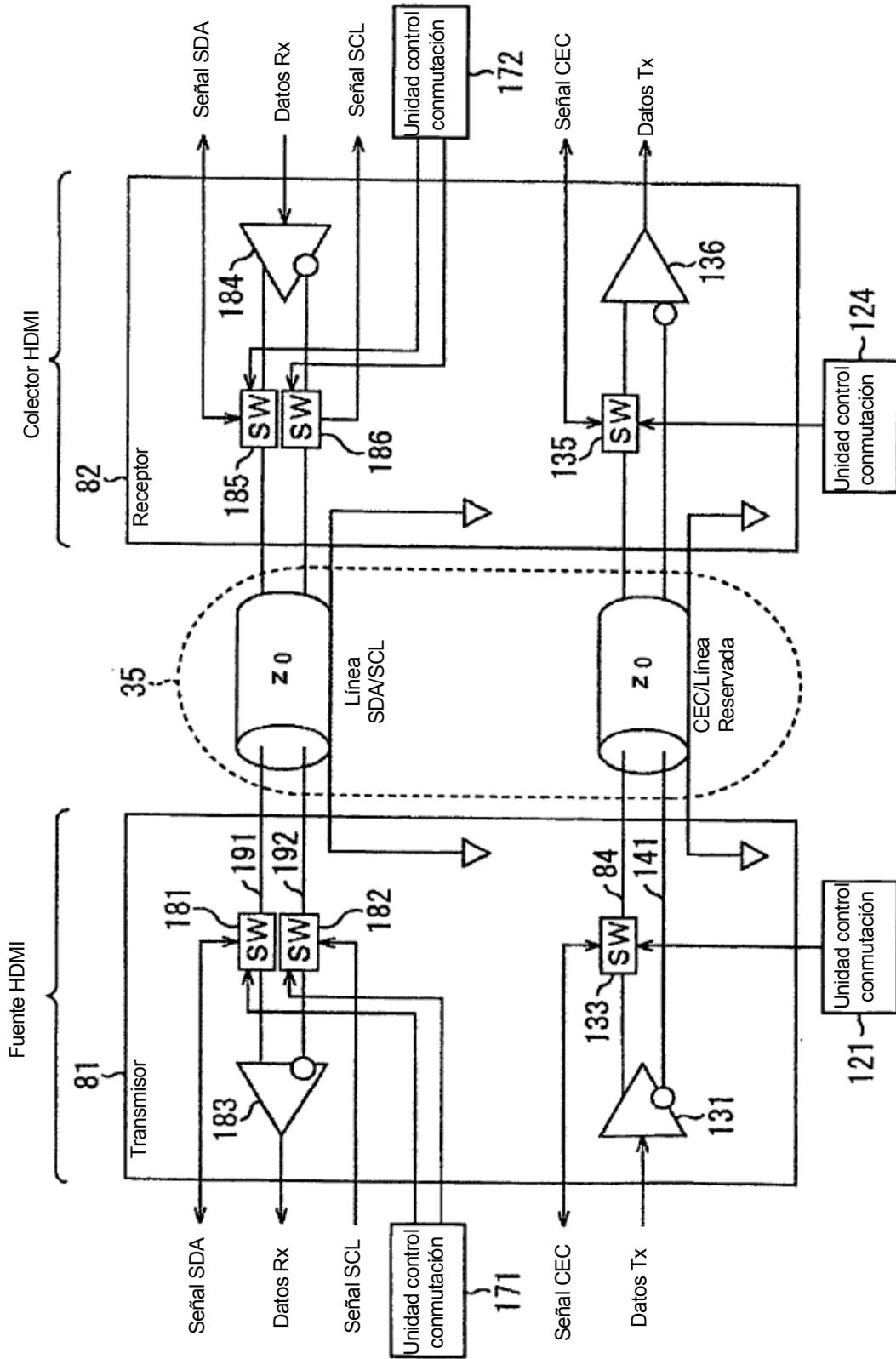
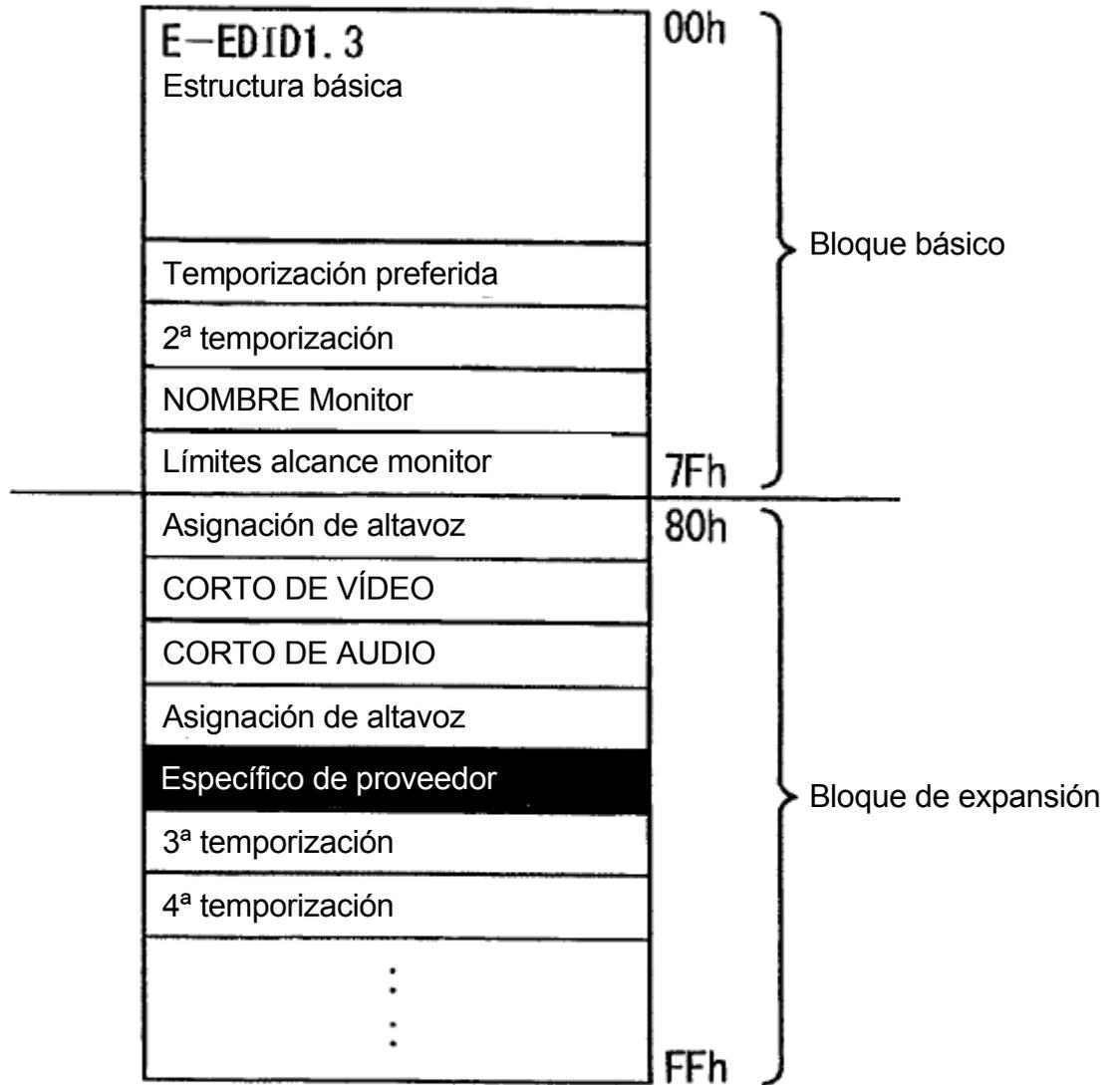


FIG.7



Estructura de datos E-EDID

FIG.8

Byte nº	7	6	5	4	3	2	1	0
0	Código etiqueta específica de proveedor (=3) Longitud (=N)							
1...3	Identificador de registro IEEE 24 bits (0x000003) bit LSB primero							
4	A			B				
5	C			D				
6	Soportes - AI	DC_48bit	DC_36bit	DC_30bit	DC_Y444	Reservado	(0)	DVI-Dual
7	Max_TMDS_Clock							
8	Latencia	Dúplex completo - Semidúplex			Reservado			(0)
9	Latencia de vídeo							
10	Latencia de audio							
11	Latencia de vídeo entrelazada							
12	Latencia de audio entrelazada							
13...N	Reservado (0)							

Estructura de bloque de datos específica de proveedor E-EDID

FIG.9

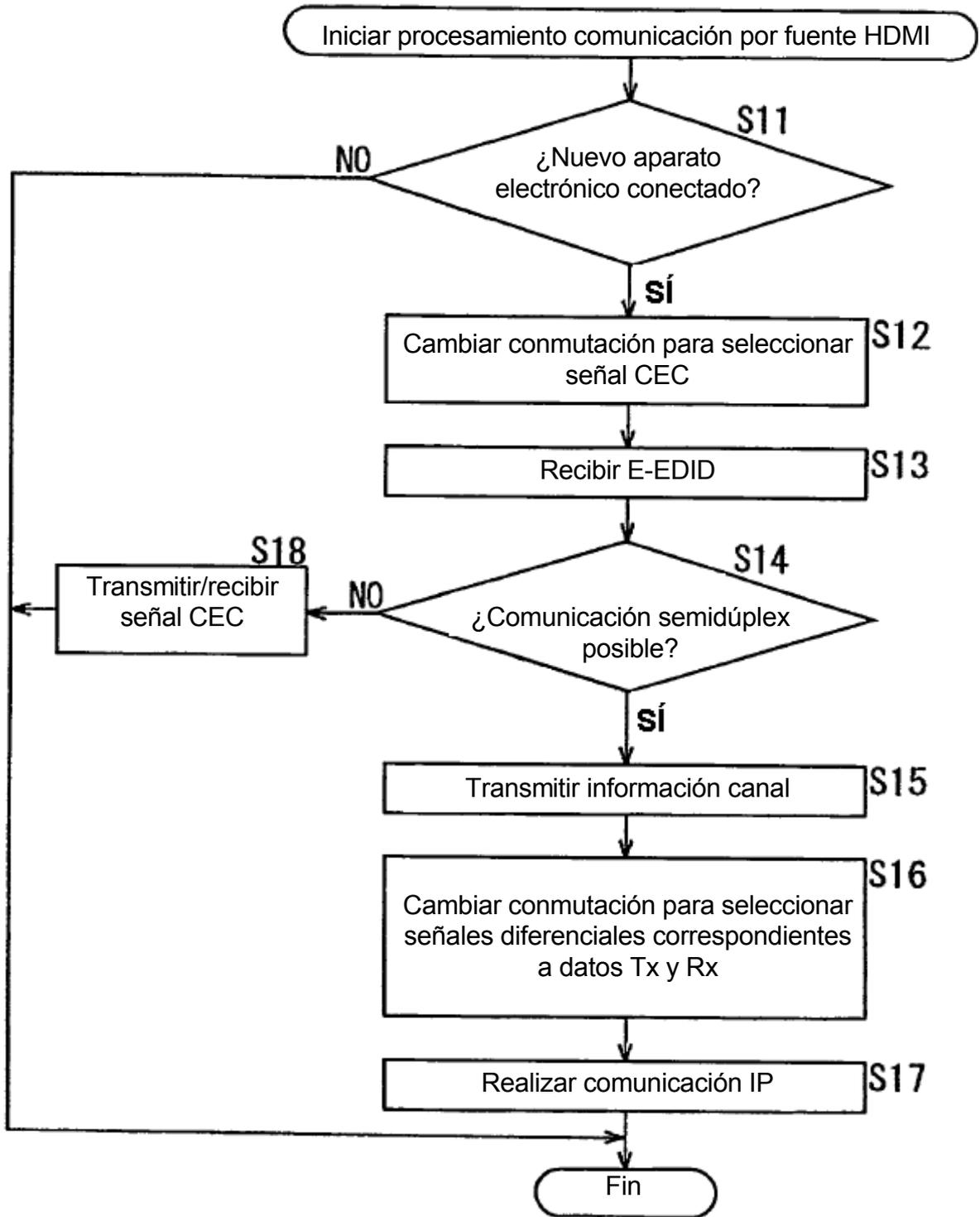


FIG.10

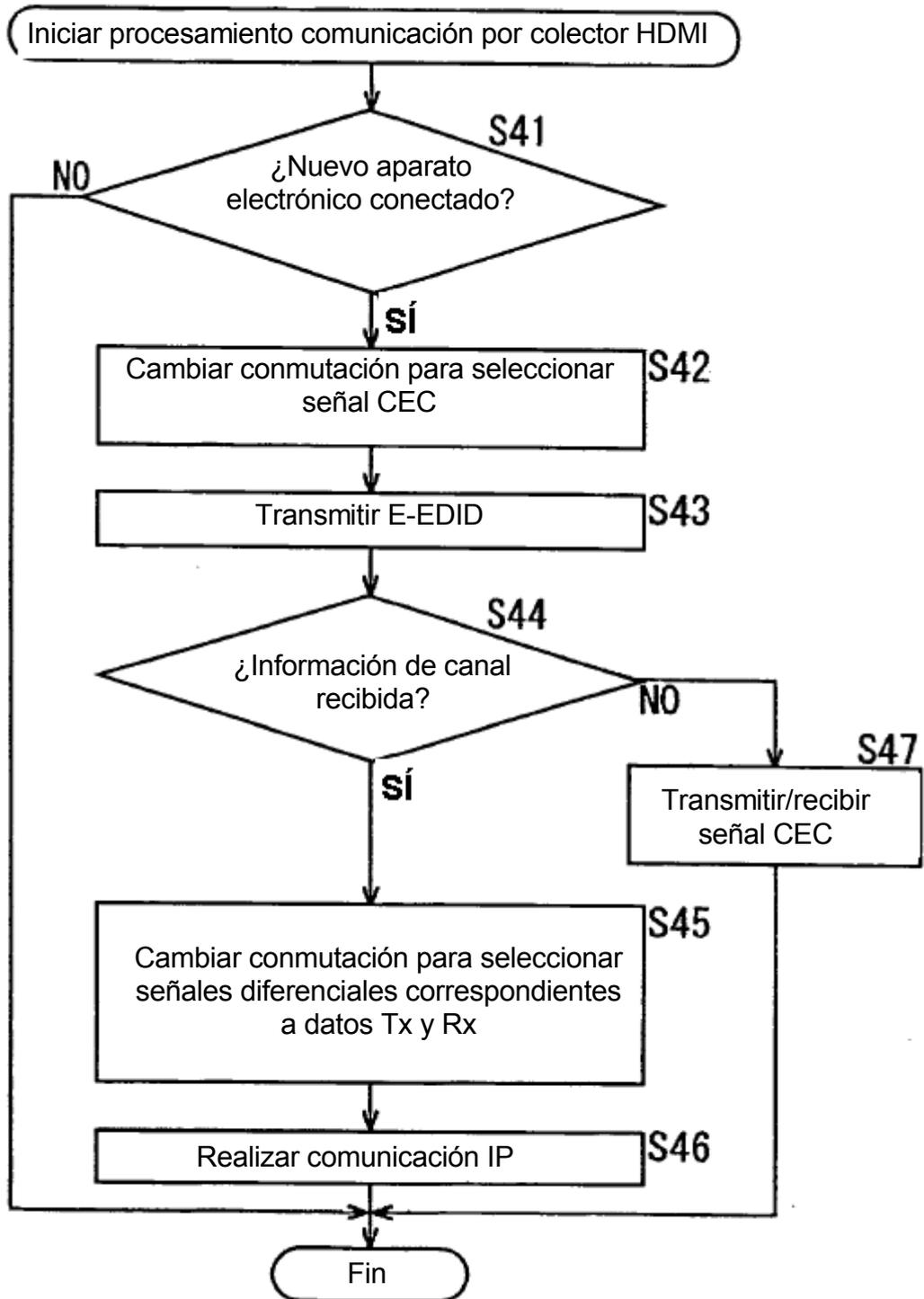


FIG.11

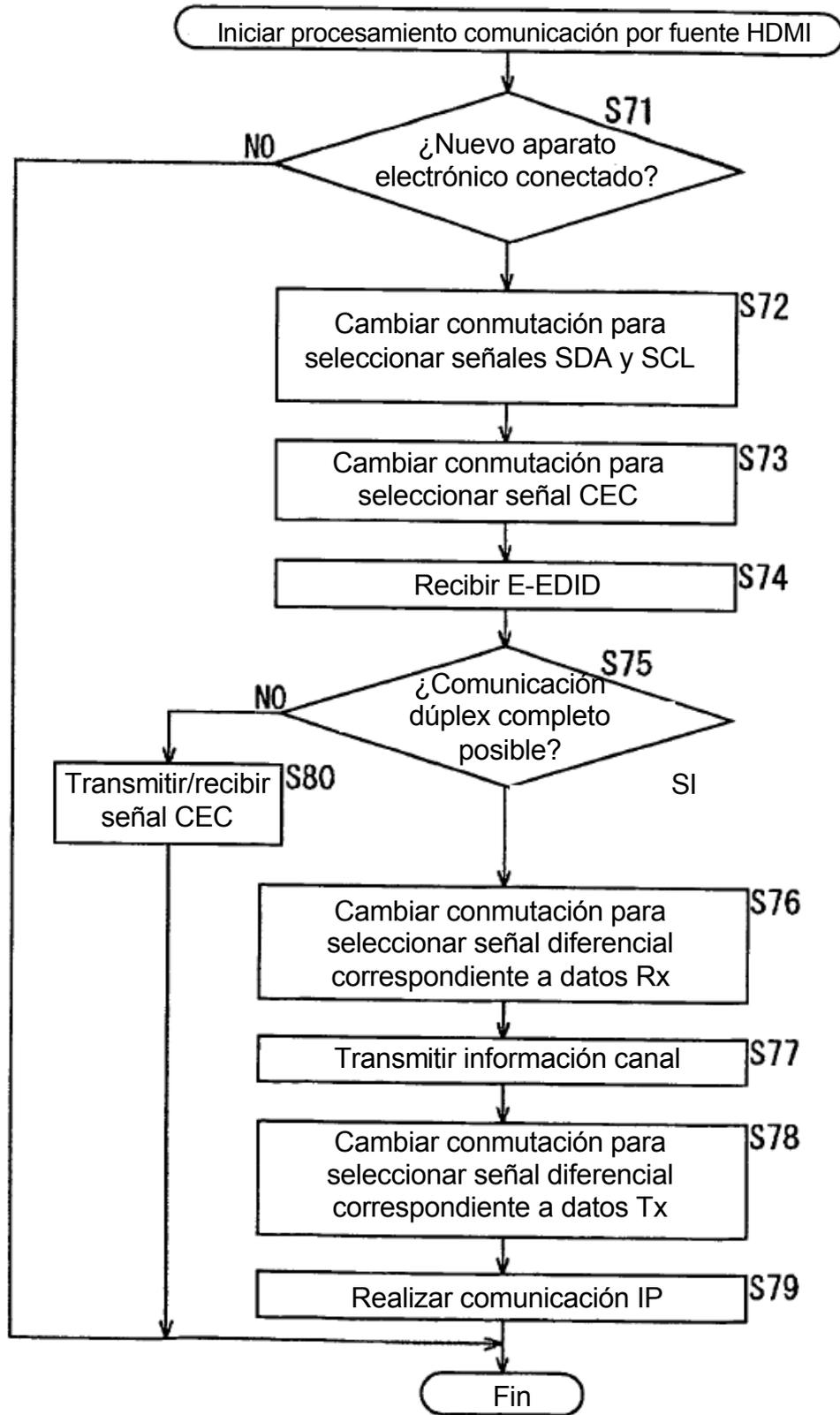


FIG.12

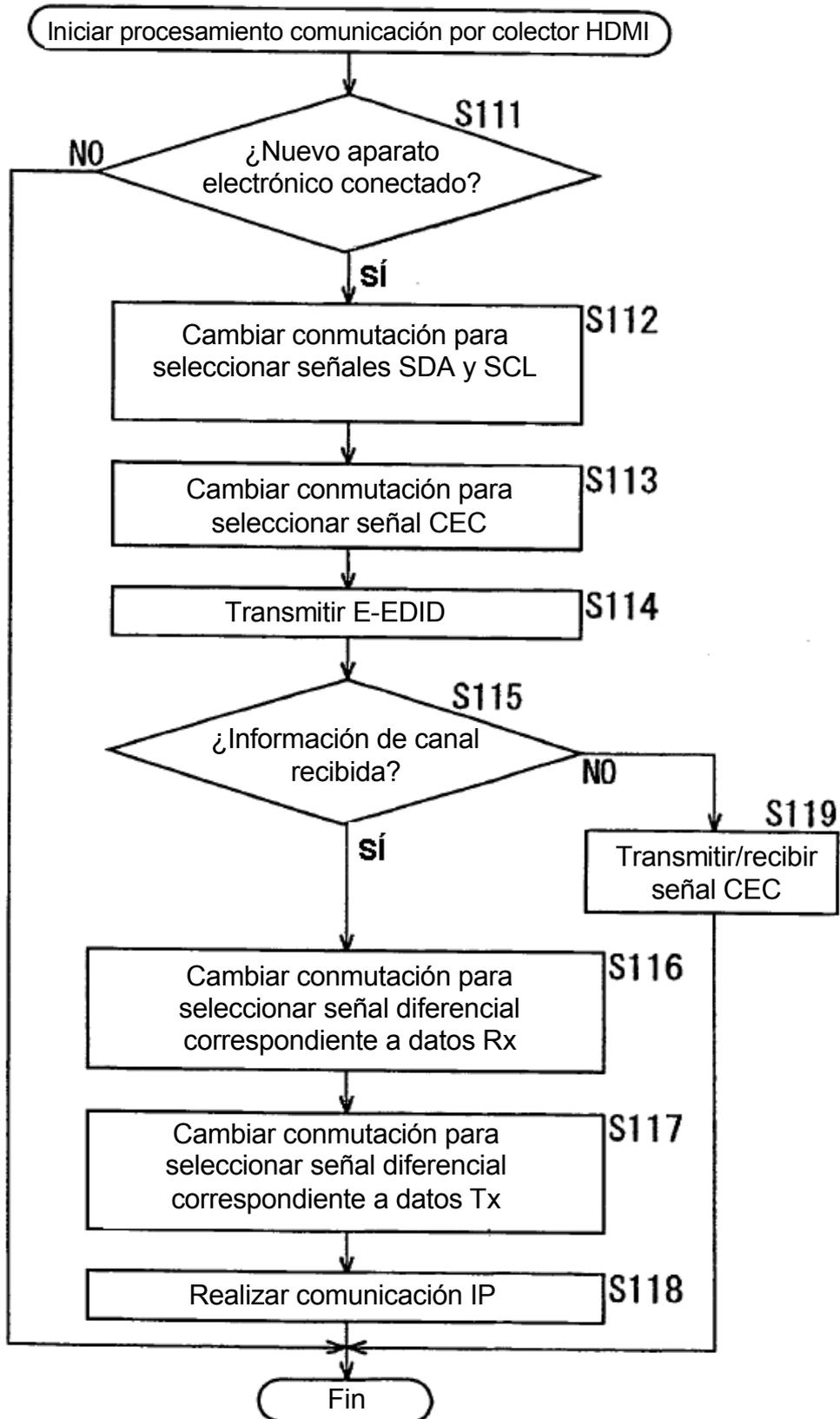


FIG.13

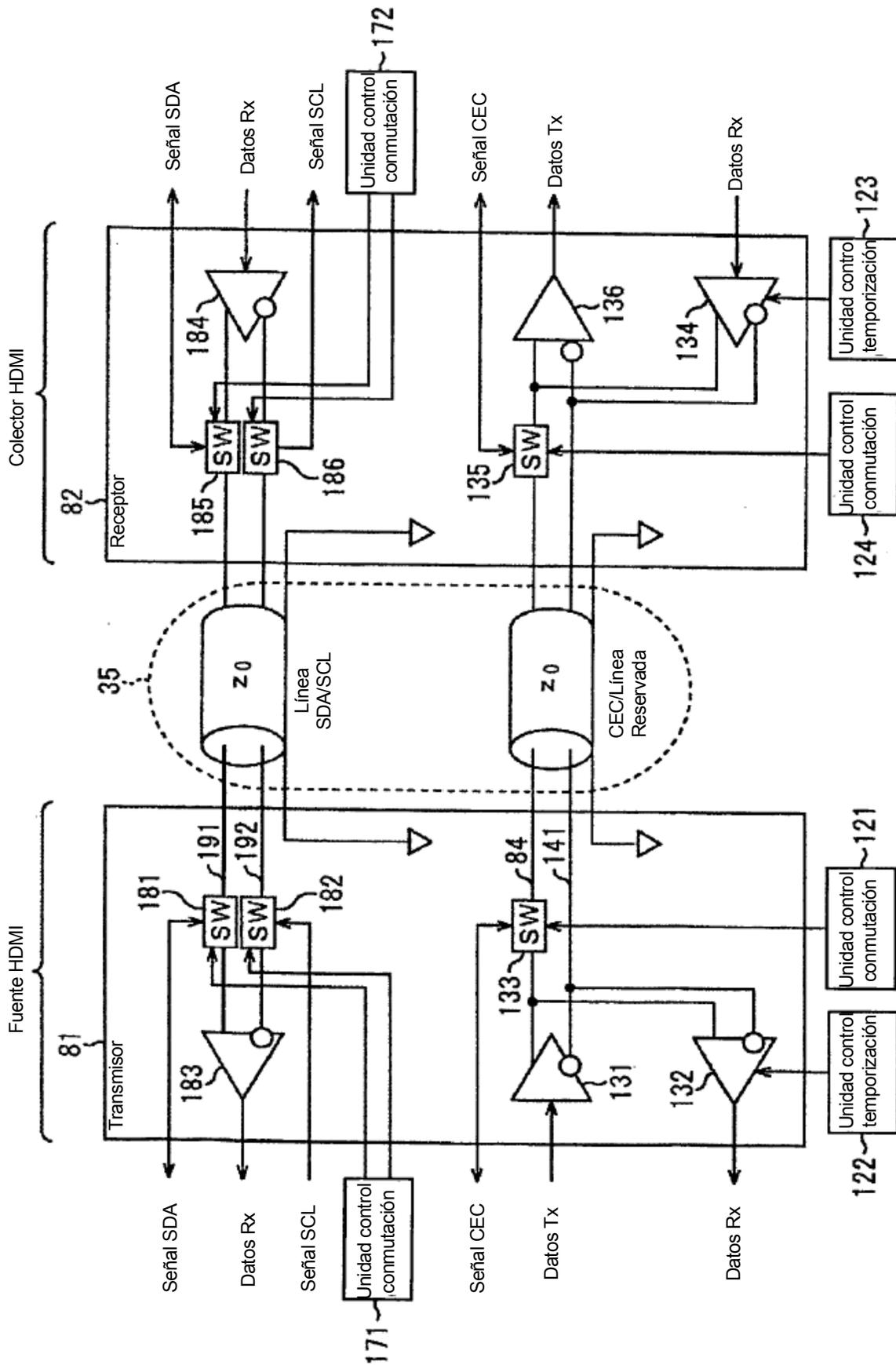


FIG.14

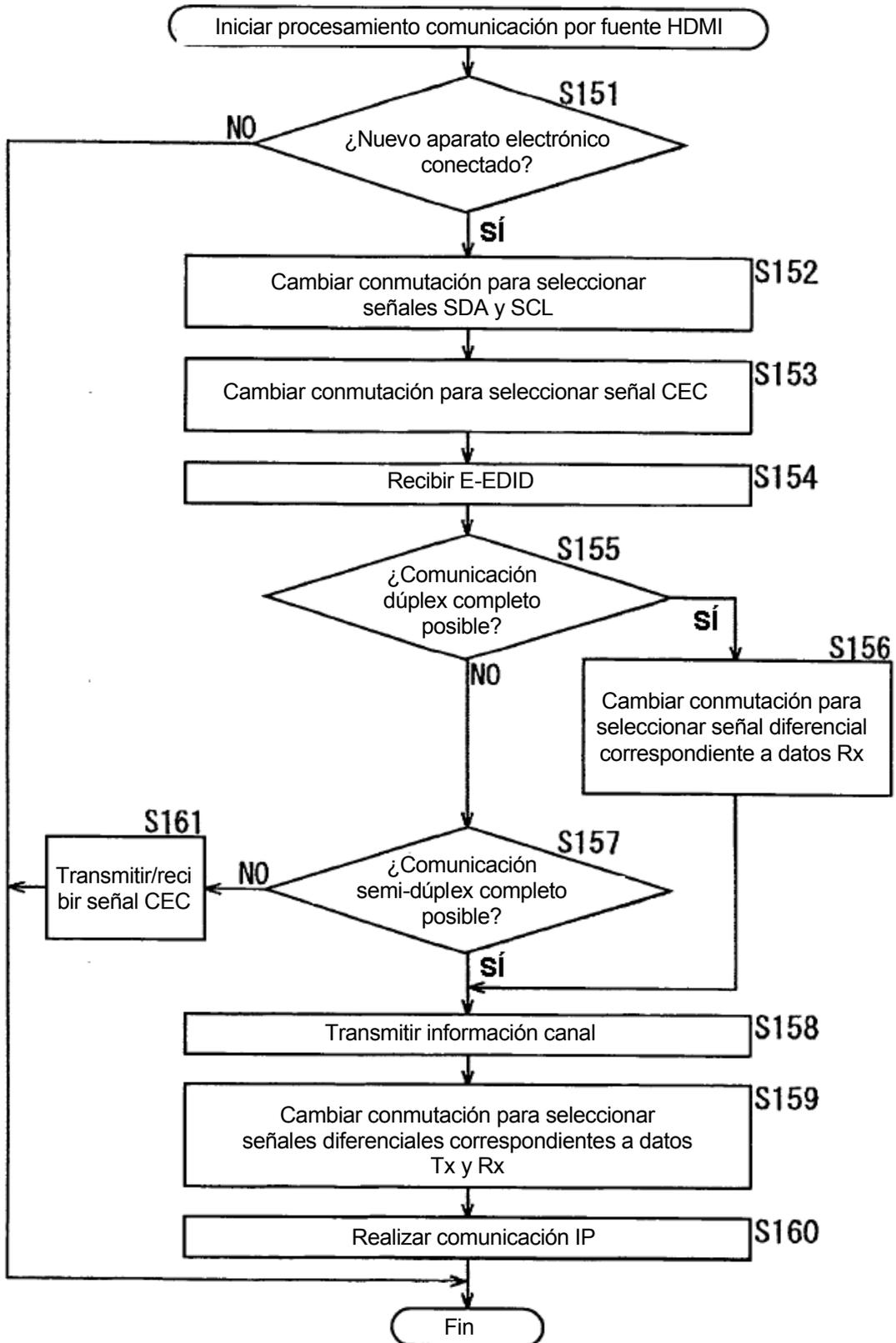


FIG.15

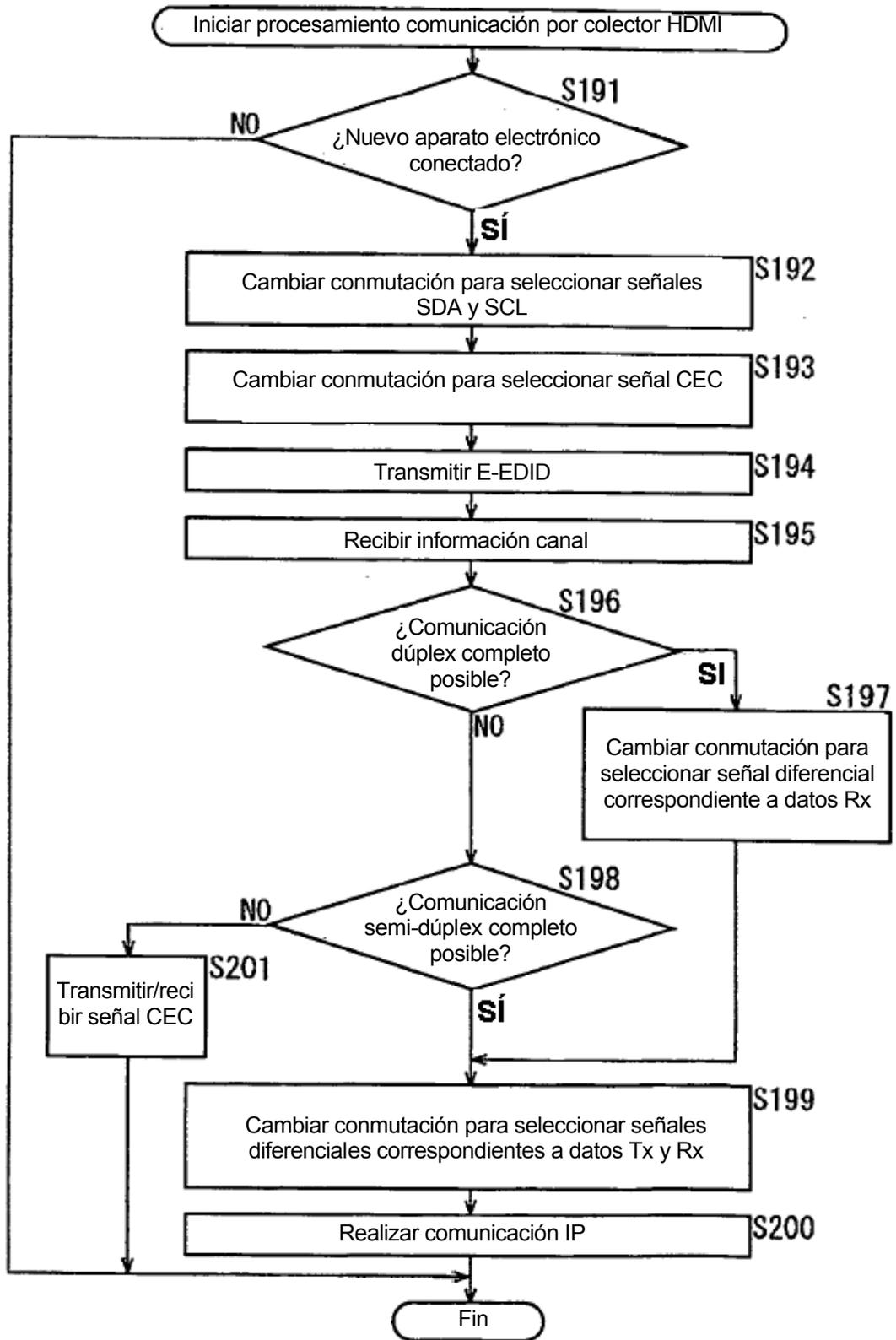


FIG.16

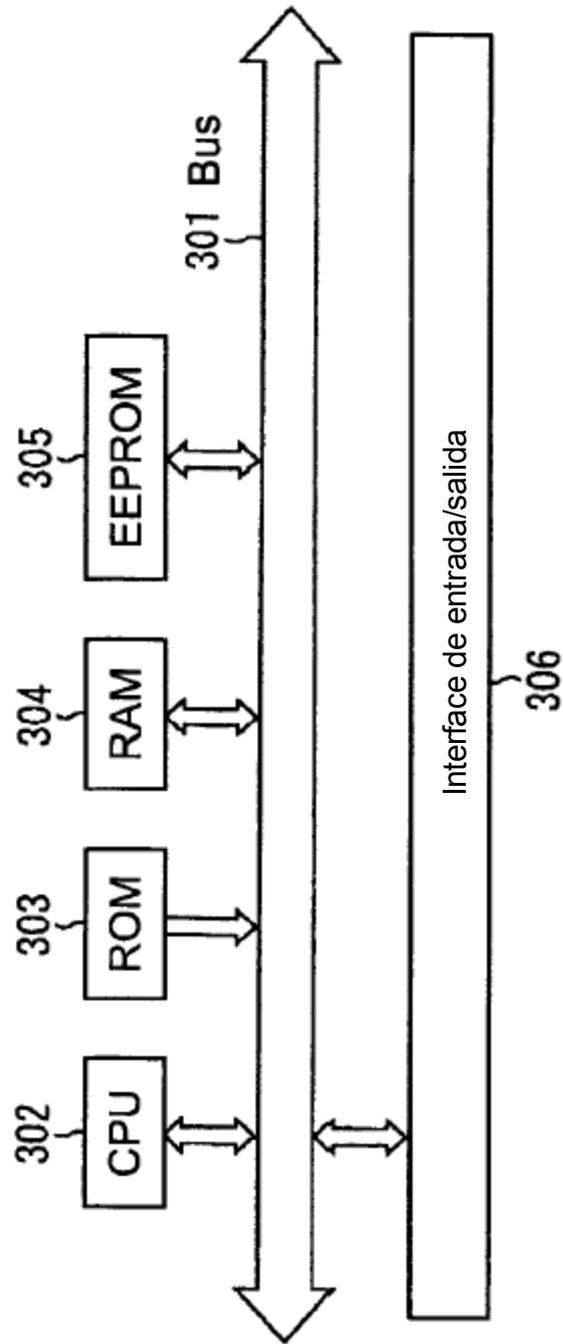


FIG.17

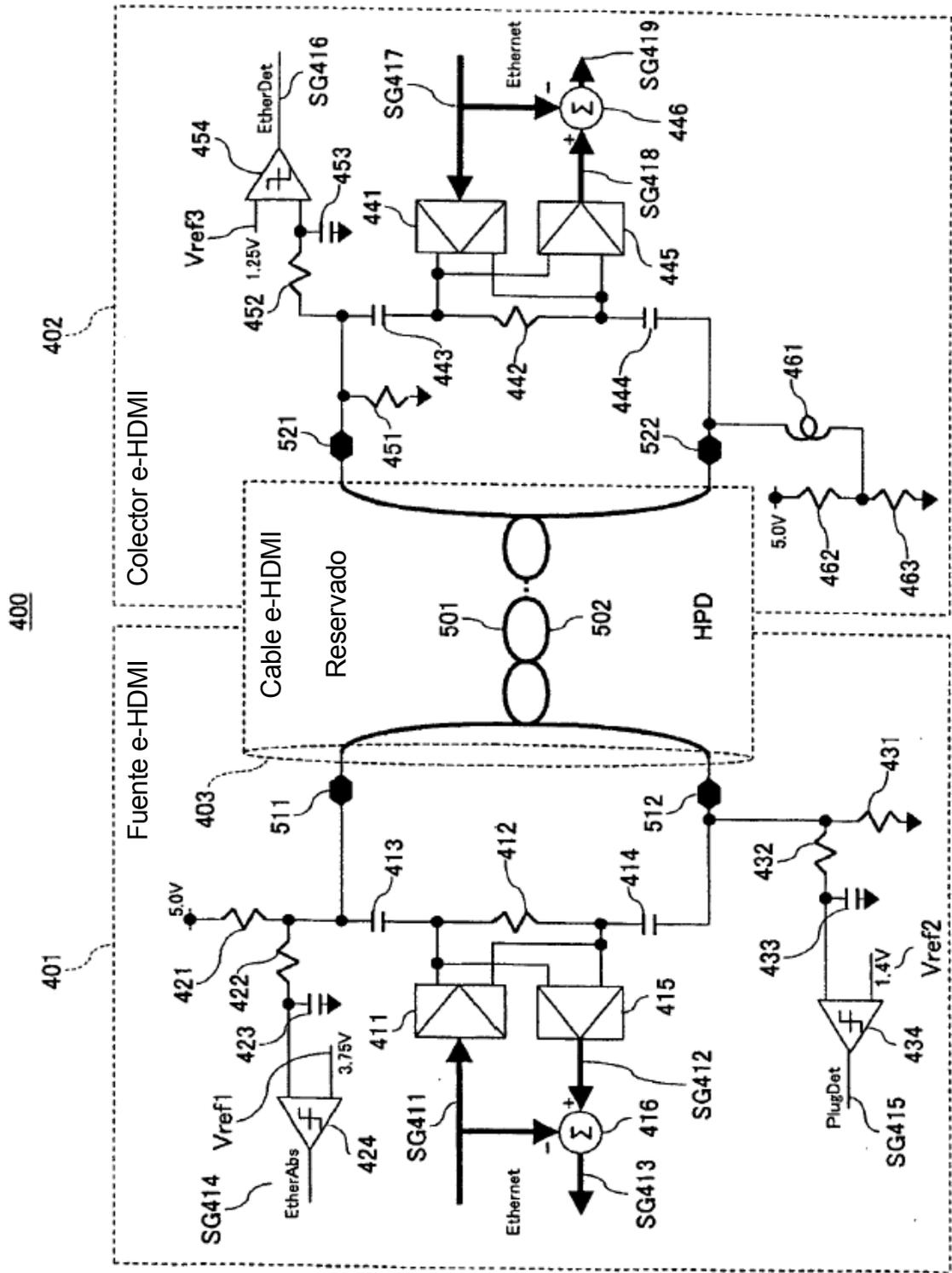


FIG.18

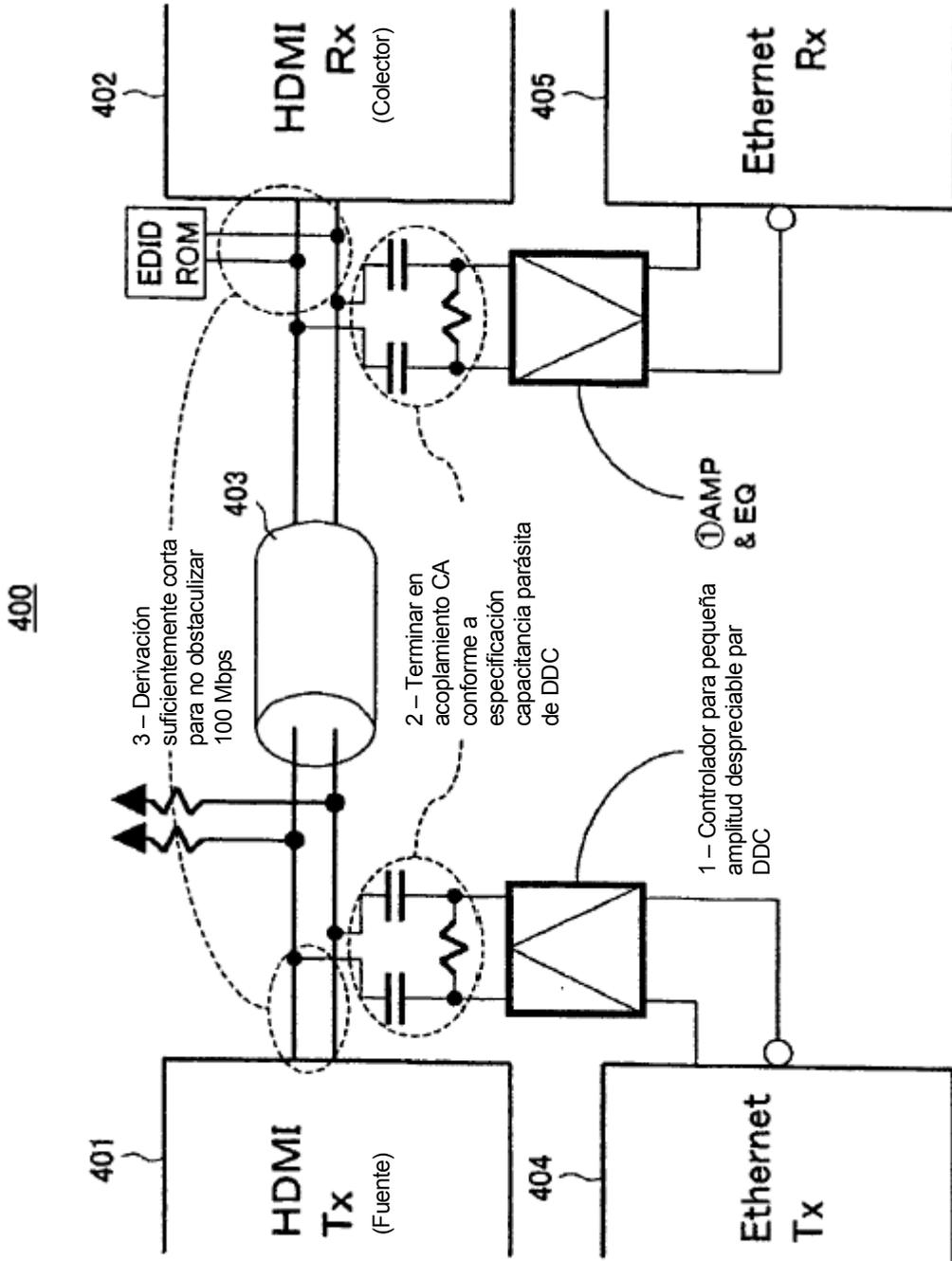


FIG.19

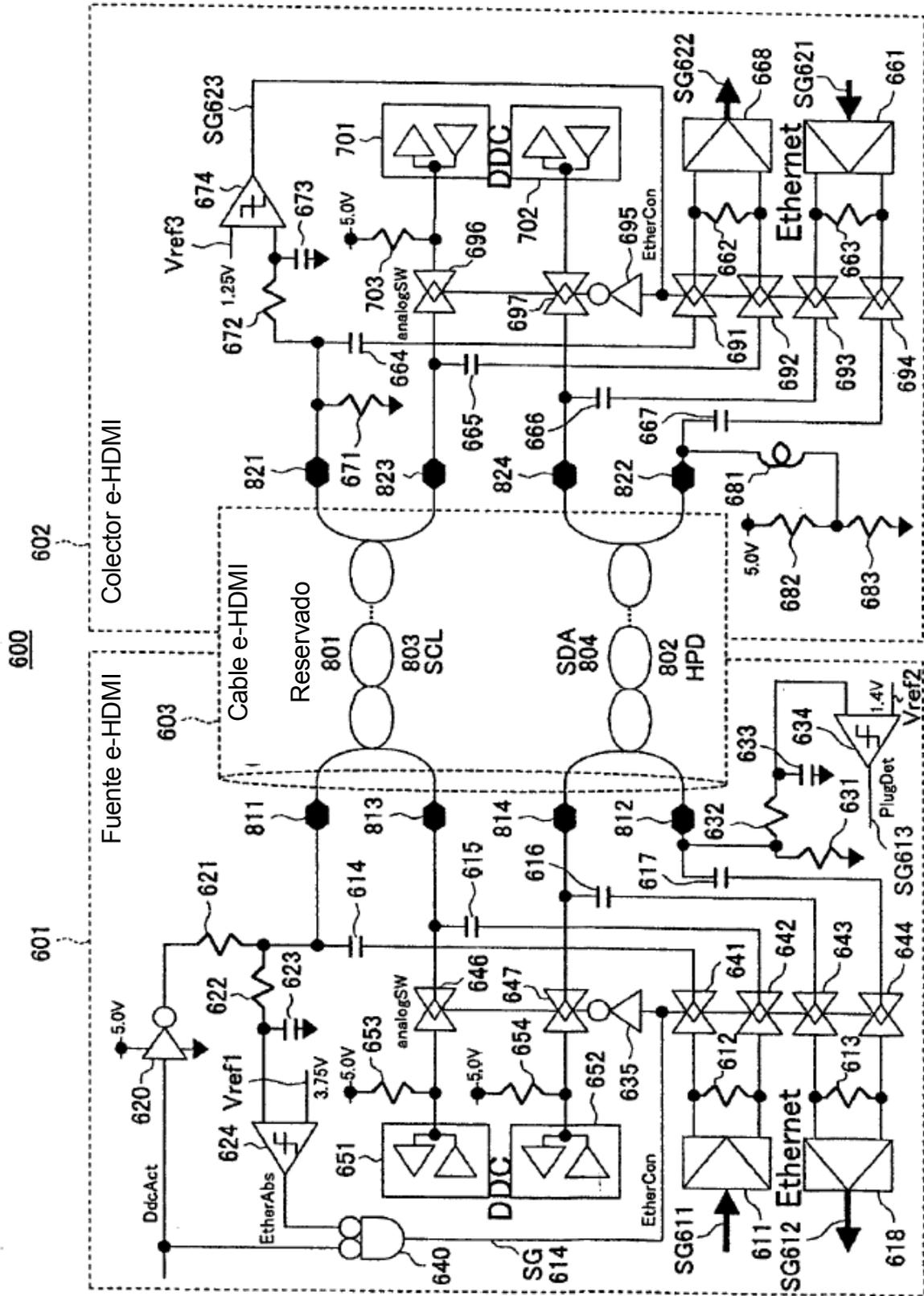


FIG.20

$Z_0 = 90$

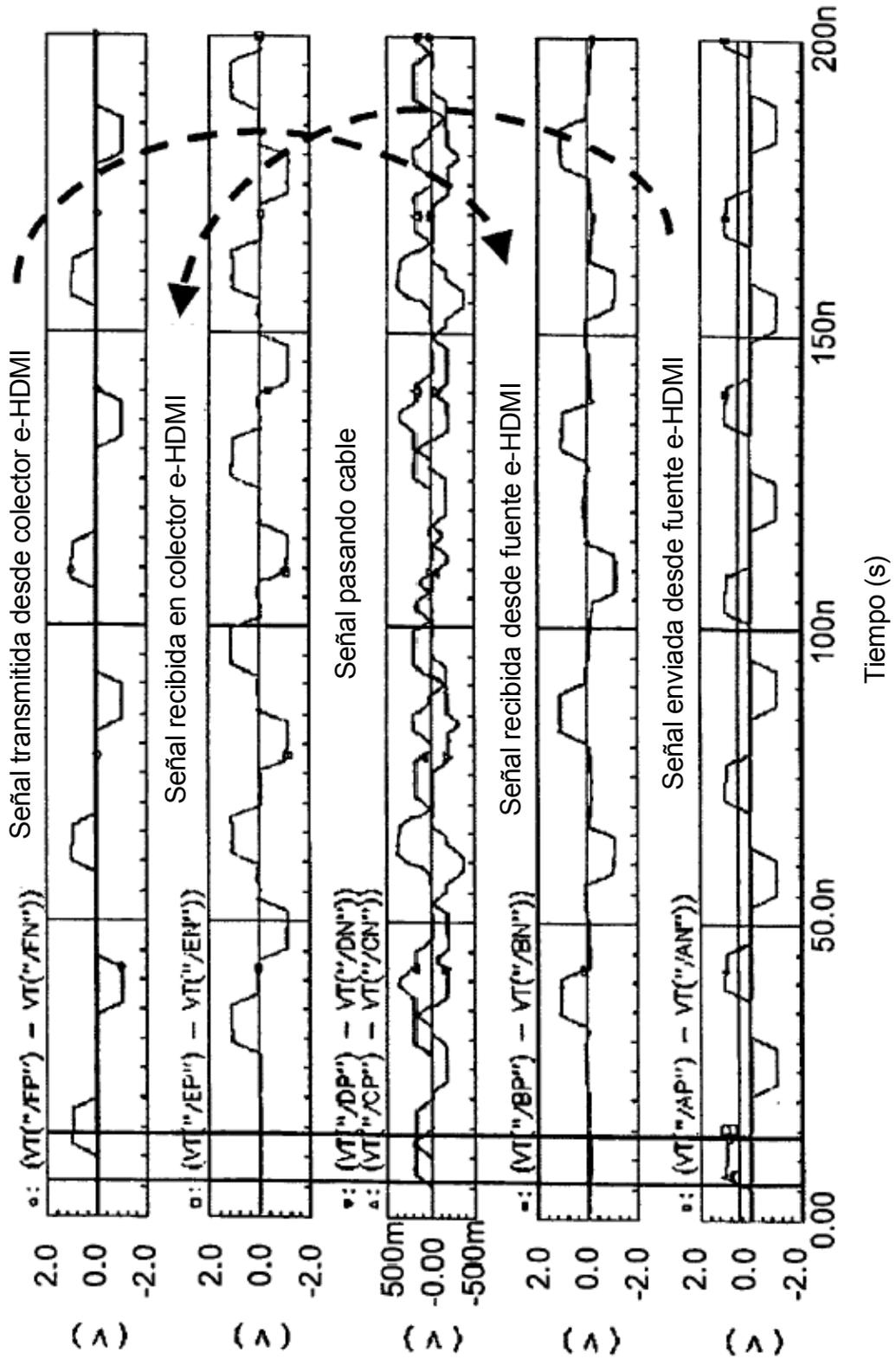


FIG.21

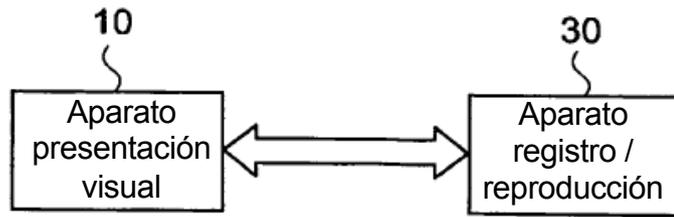


FIG.22

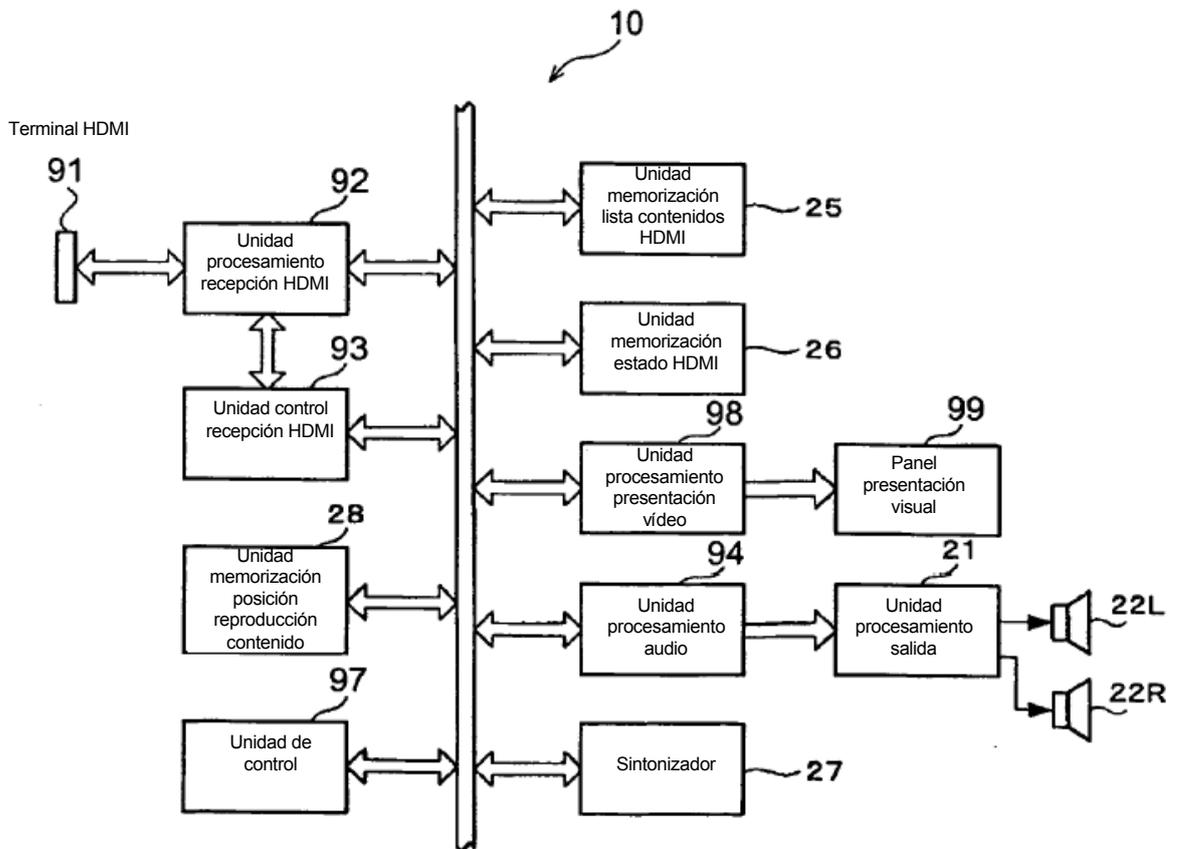


FIG.23

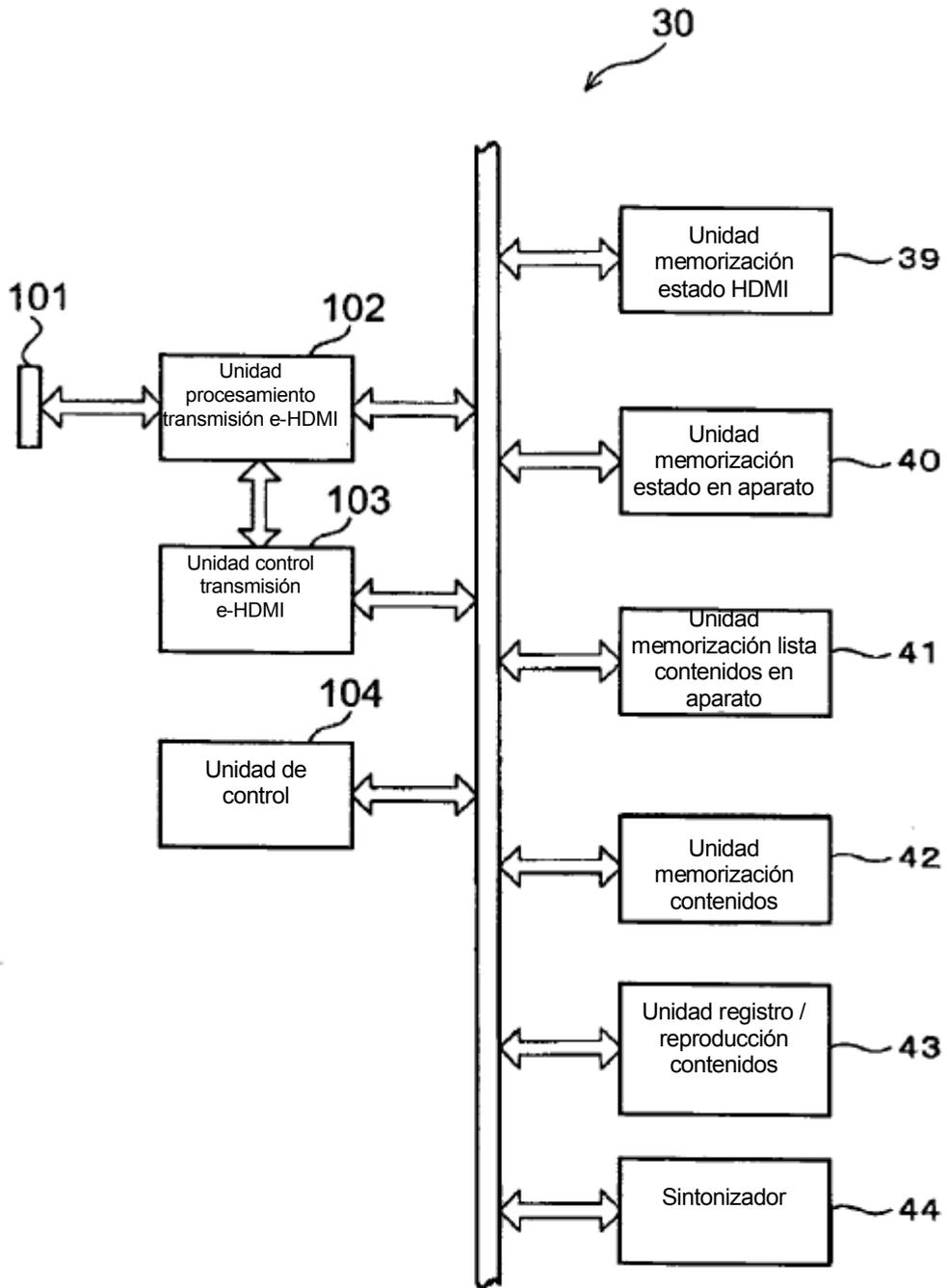


FIG.24

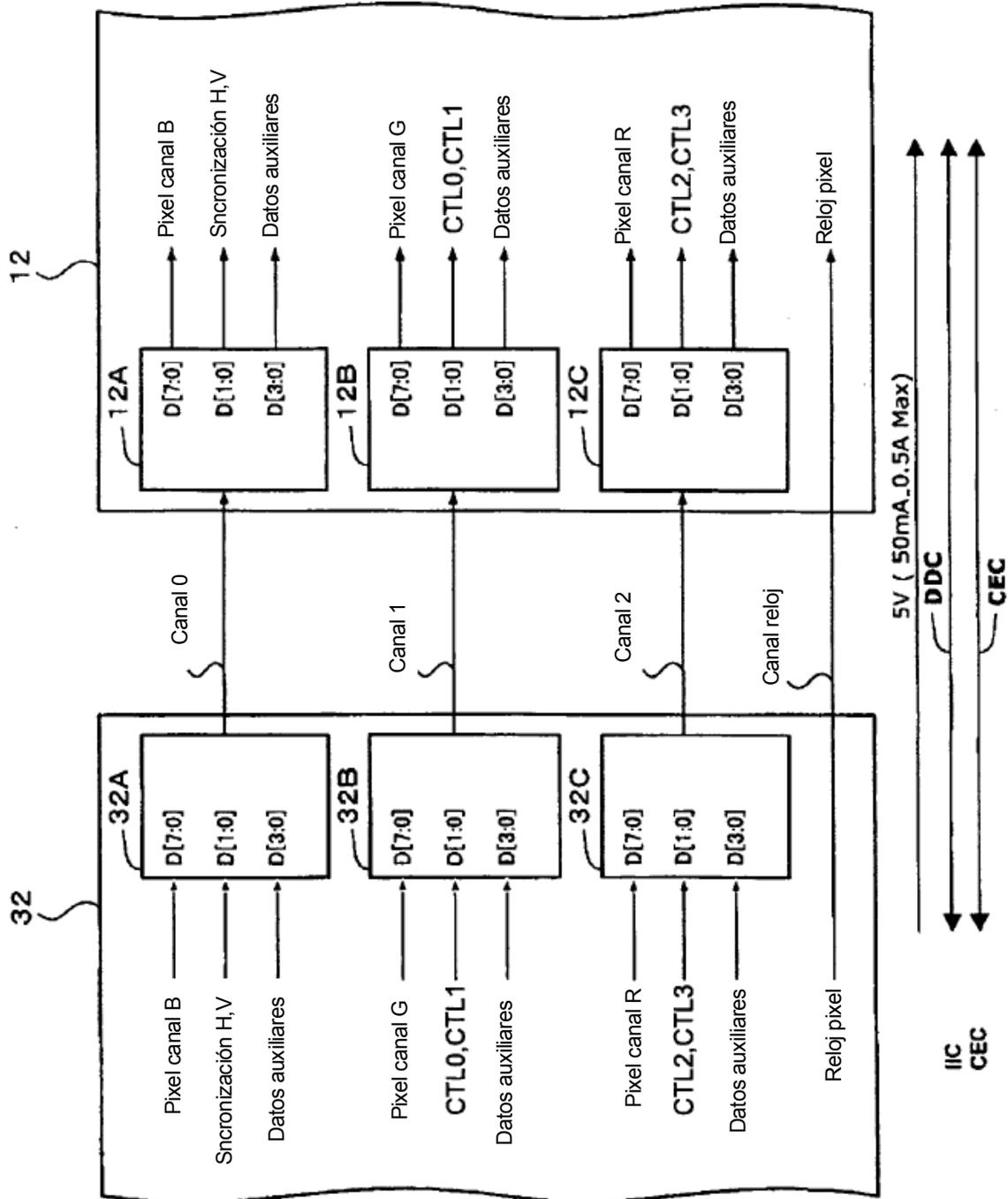


FIG.25

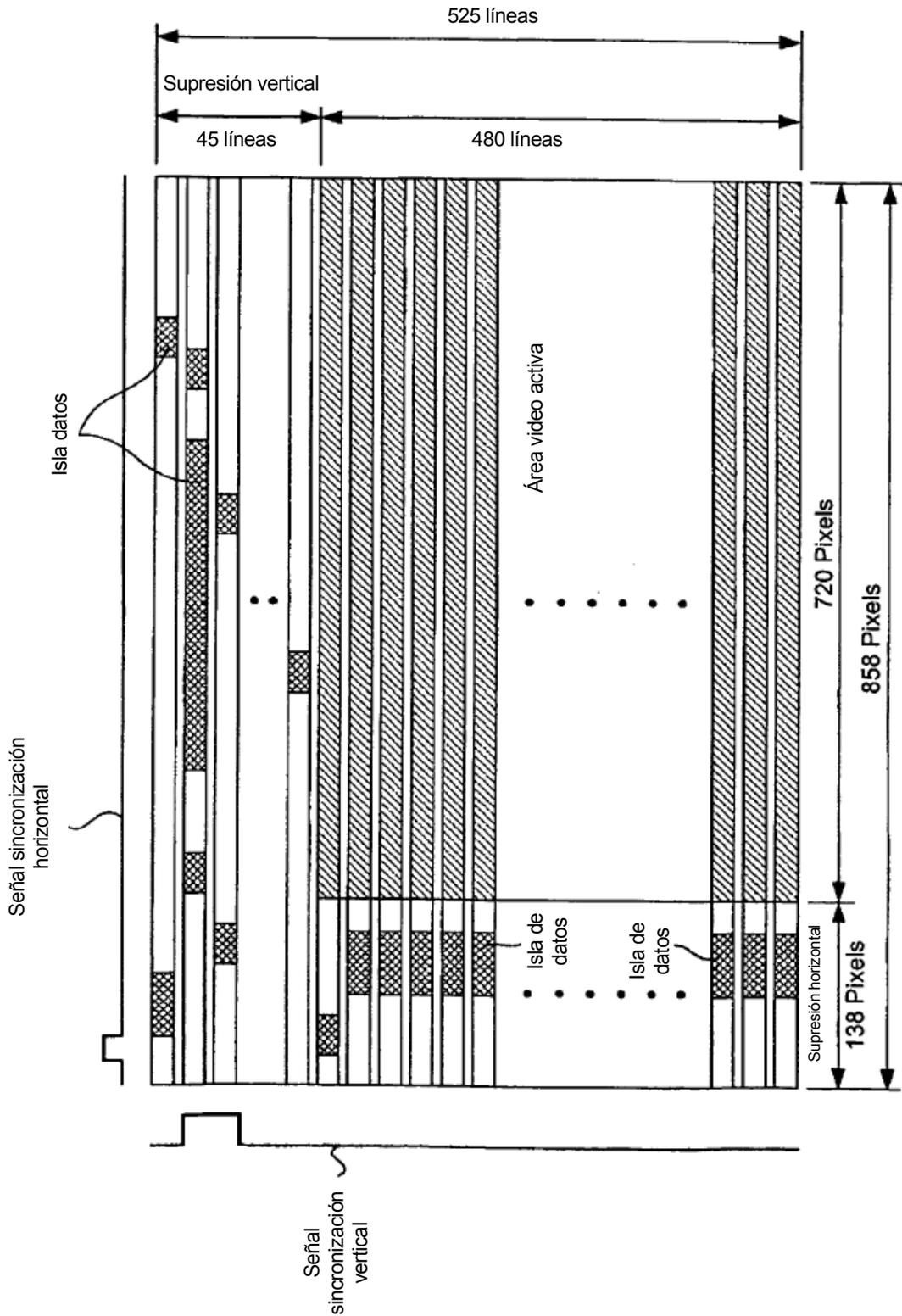


FIG.26

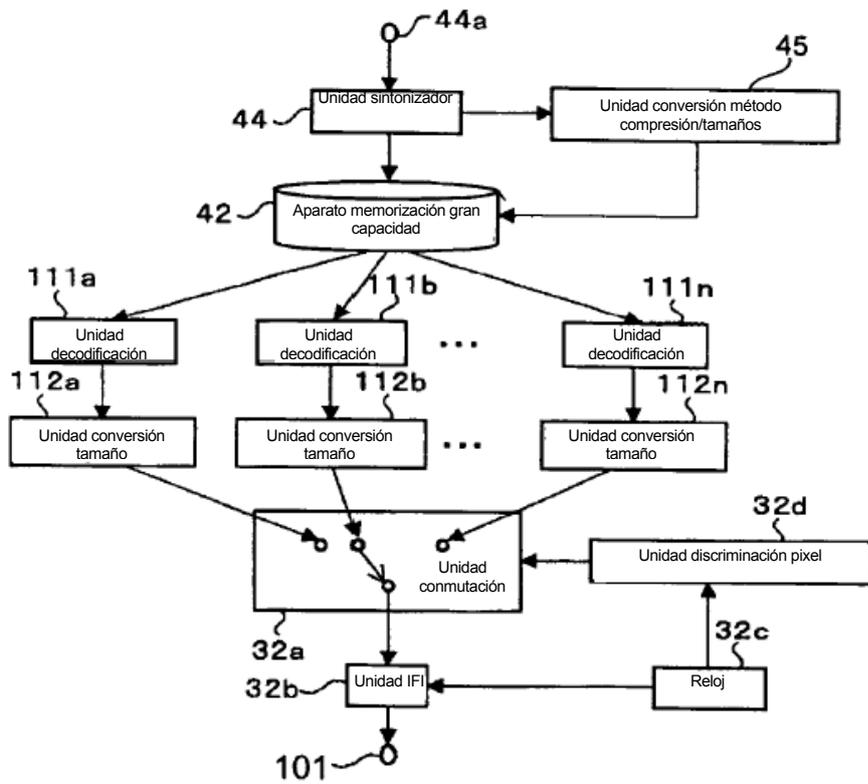


FIG.27

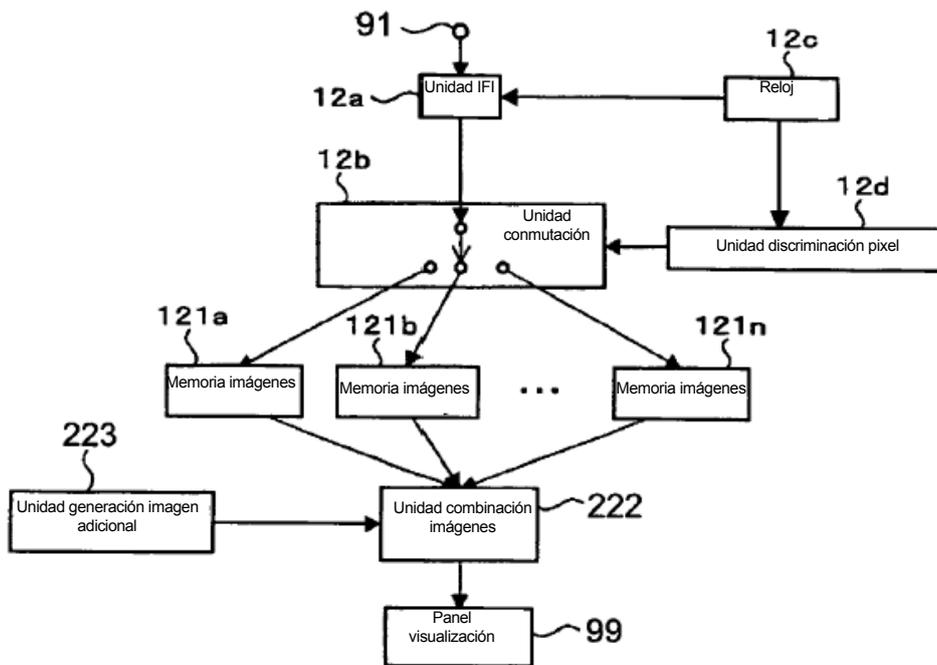


FIG.28

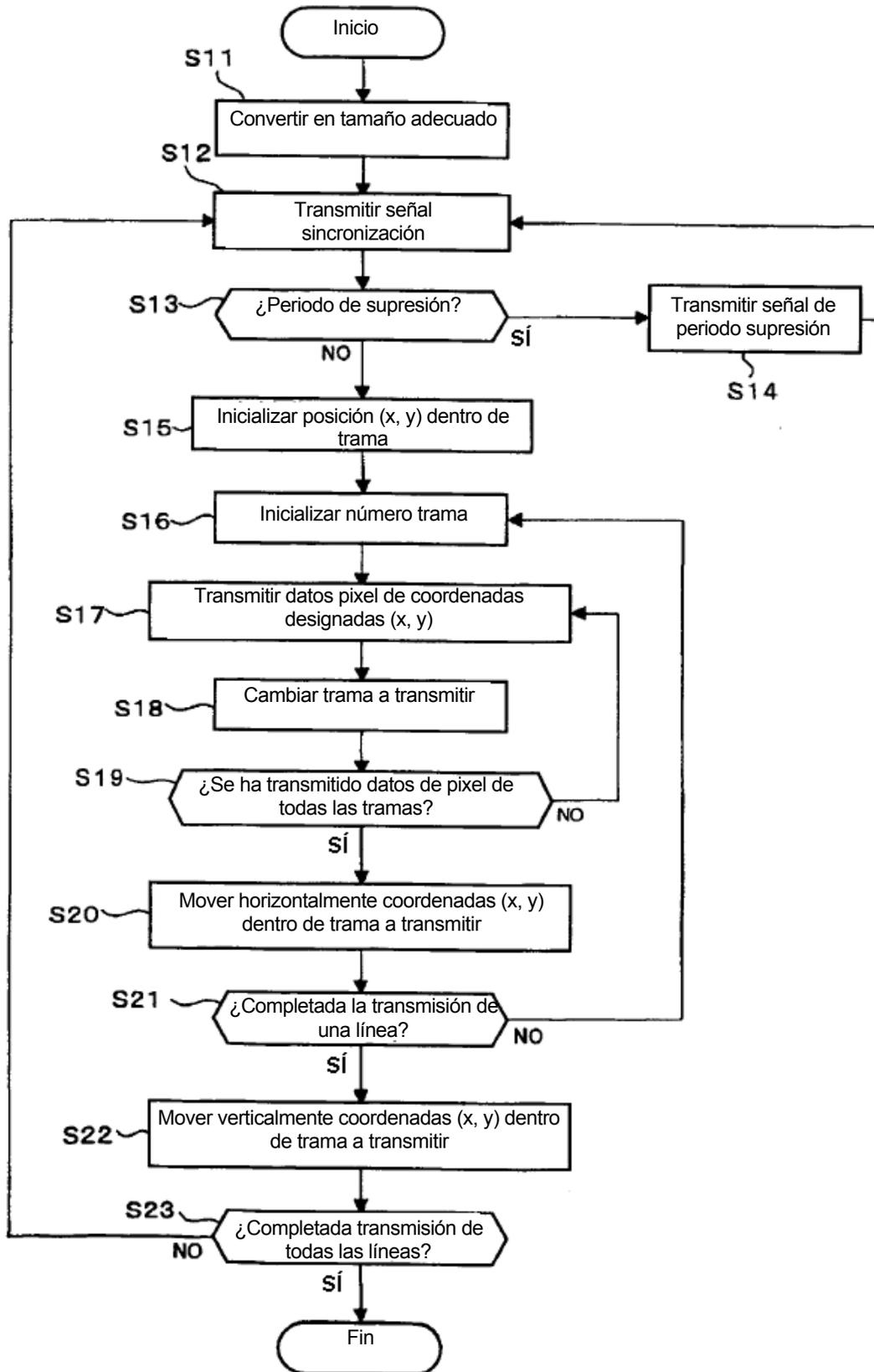


FIG.29

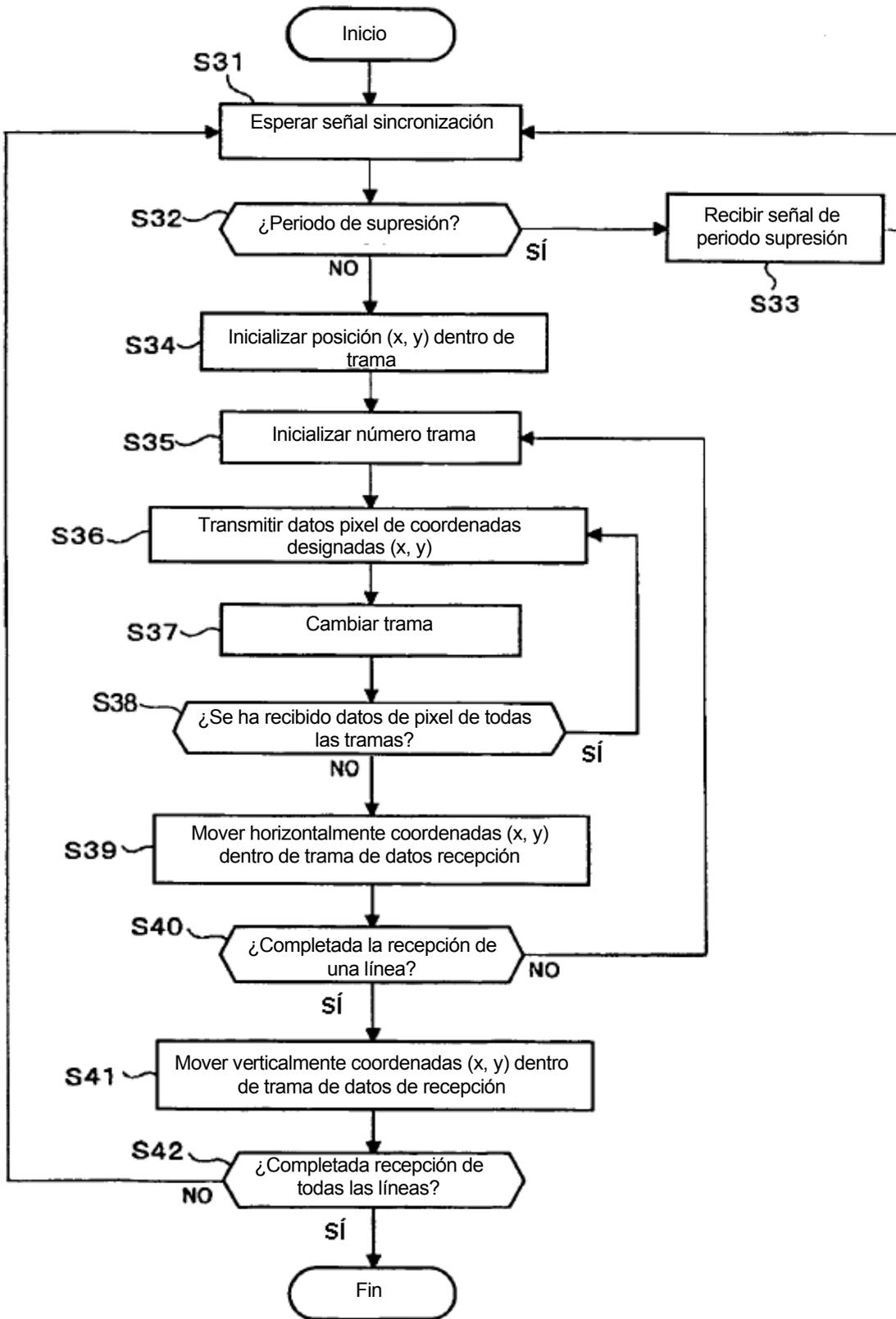


FIG.30

Byte/bit #	7	6	5	4	3	2	1	0
HB0	Tipo de paquete = 0 × AA							
HB1	Versión = 0 × BB							
HB2	0	0	0	Longitud datos = 13 (0 × 0D)				

FIG.31

Paquete/Byte #	7	6	5	4	3	2	1	0
PB0	Suma de control							
PB1		Y1	Y0	A0	B1	B0	S1	S0
PB2	C1	C0	M1	M0	R3	R2	R1	R0
PB3	Indefinido						SC1	SC0
PB4		VIC6	VIC5	VIC4	VIC3	VIC2	VIC1	VIC0
PB5	Indefinido				PR3	PR2	PR1	PR0
PB6	Número de líneas en extremo superior (parte inferior 8 bits)							
PB7	Número de líneas en extremo superior (parte superior 8 bits)							
PB8	Número de líneas en extremo inferior (parte inferior 8 bits)							
PB9	Número de líneas en extremo inferior (parte superior 8 bits)							
PB10	Número de líneas en extremo izquierdo (parte inferior 8 bits)							
PB11	Número de líneas en extremo izquierdo (parte superior 8 bits)							
PB12	Número de líneas en extremo derecho (parte inferior 8 bits)							
PB13	Número de líneas en extremo derecho (parte superior 8 bits)							
PB14–PB27	Indefinido							

FIG.32

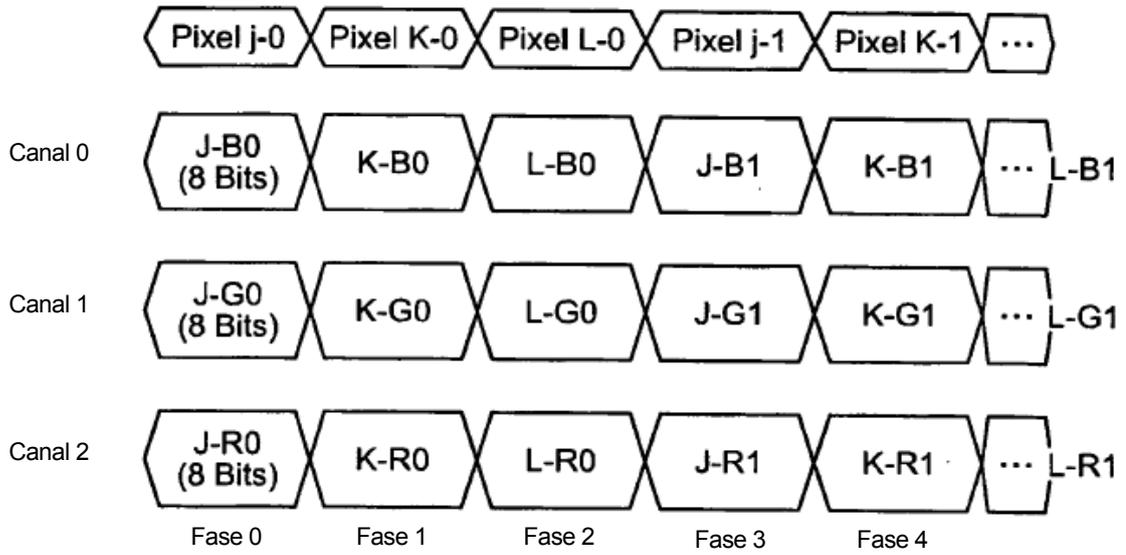


FIG.33

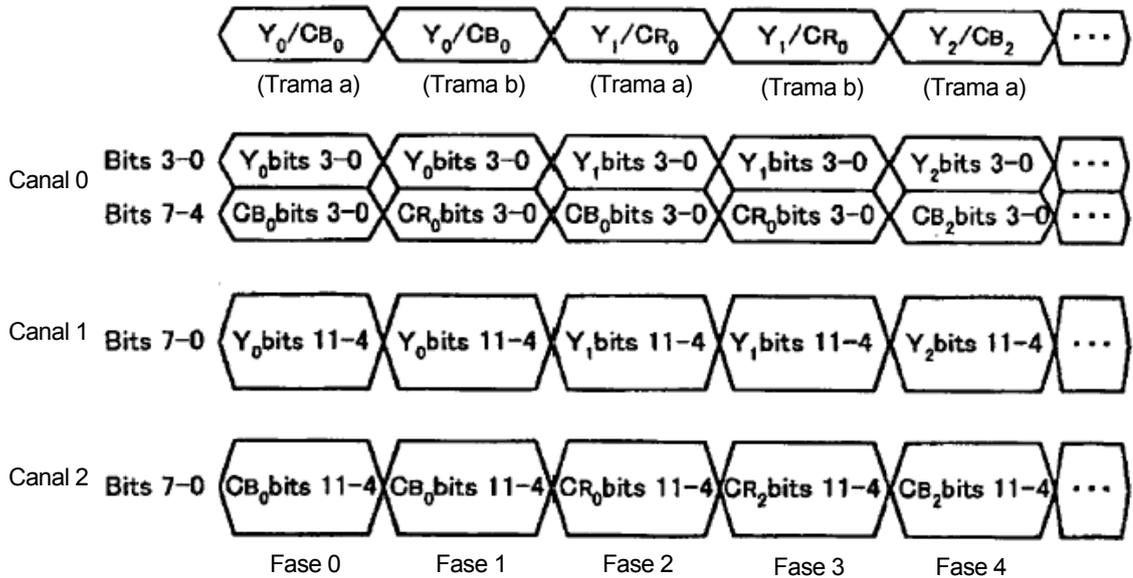


FIG.34

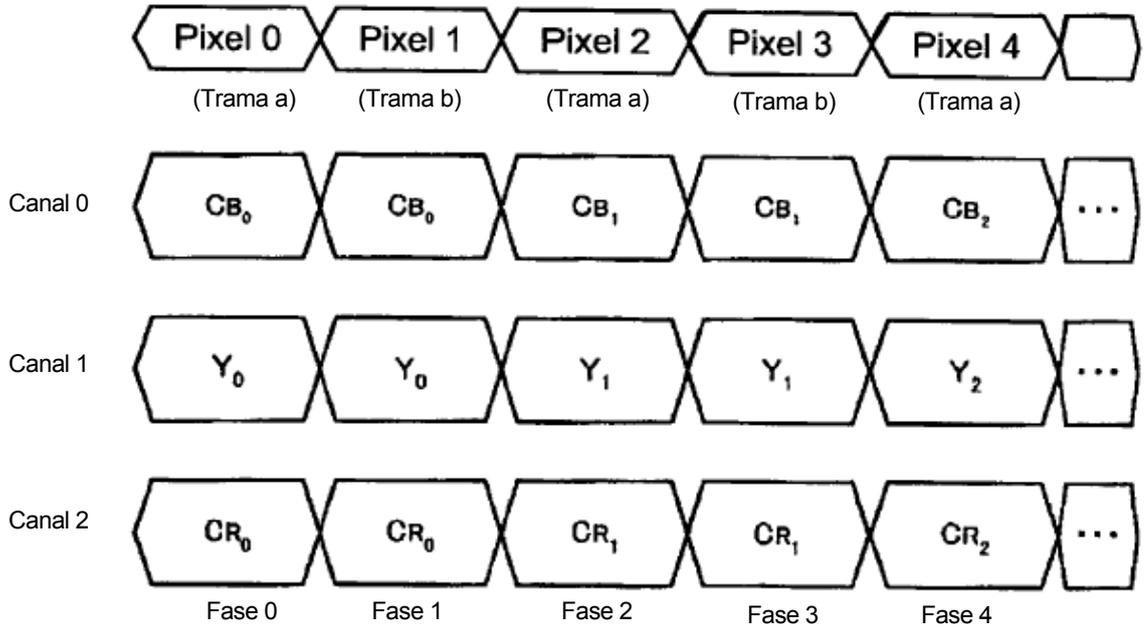


FIG.35

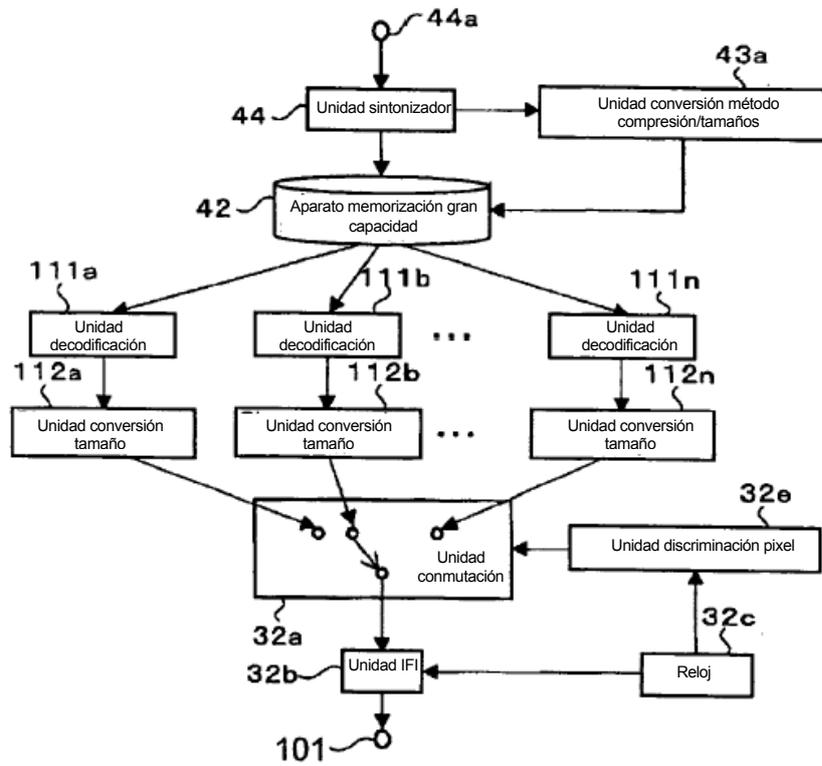


FIG.36

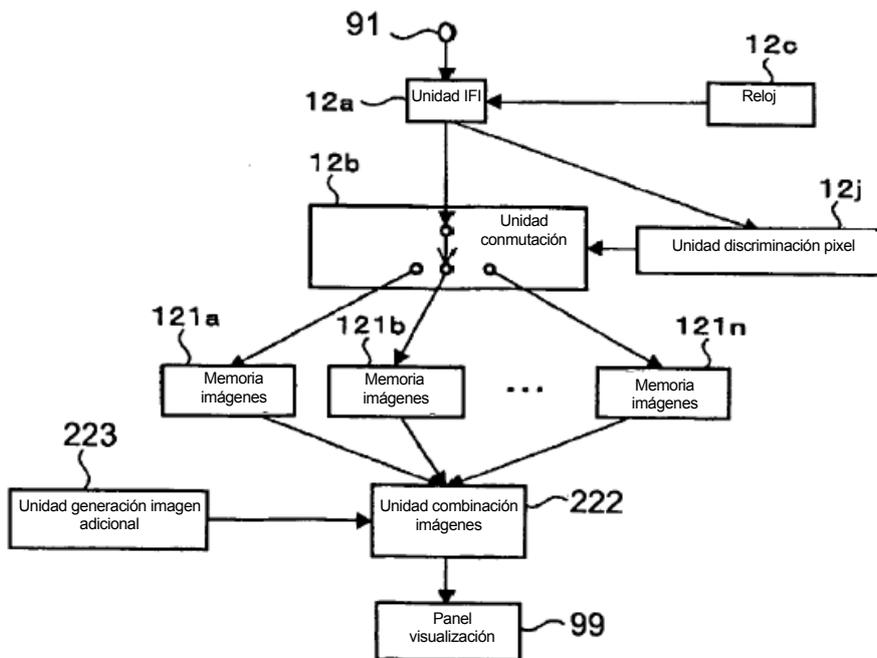


FIG.37

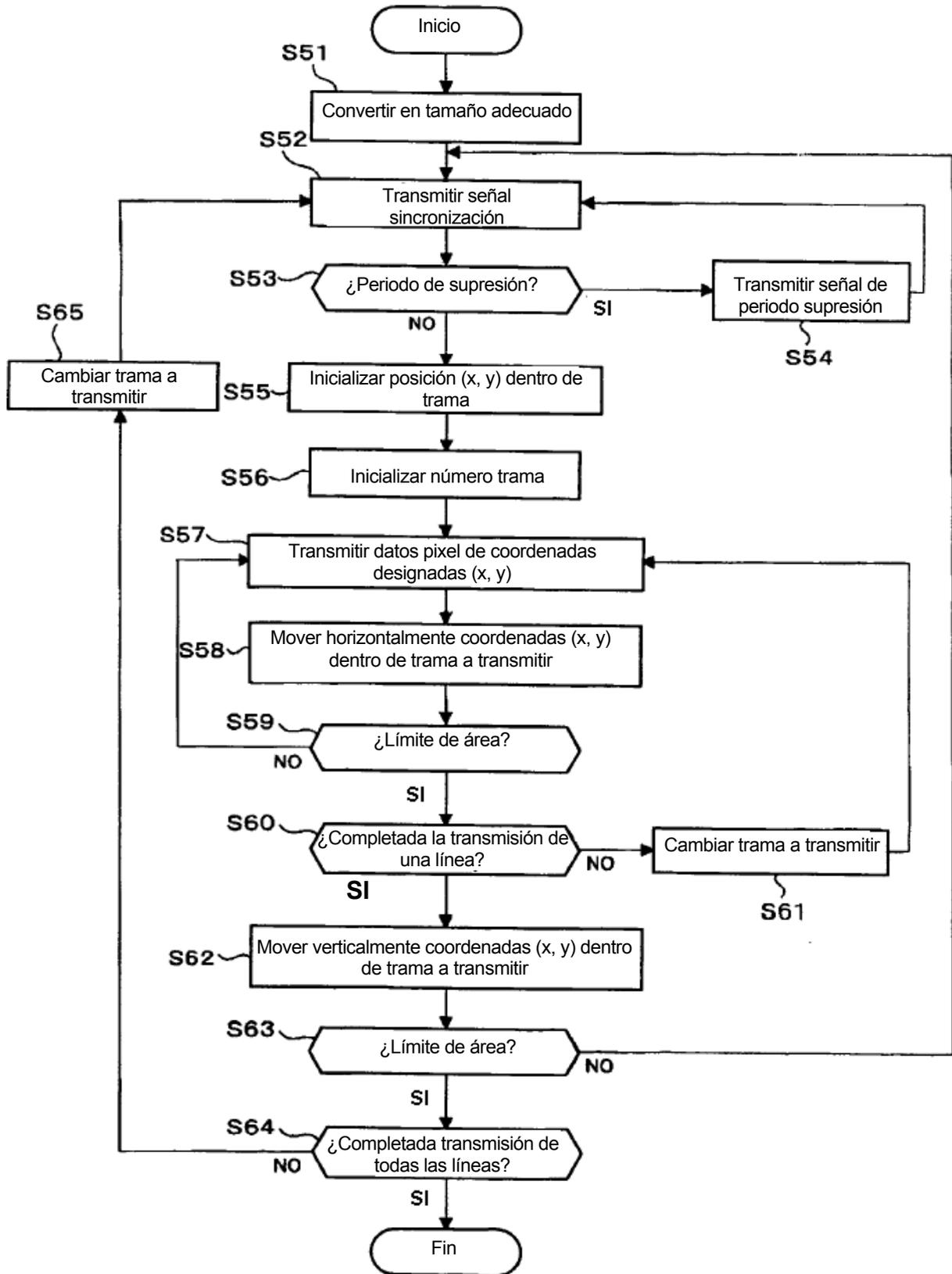


FIG.38

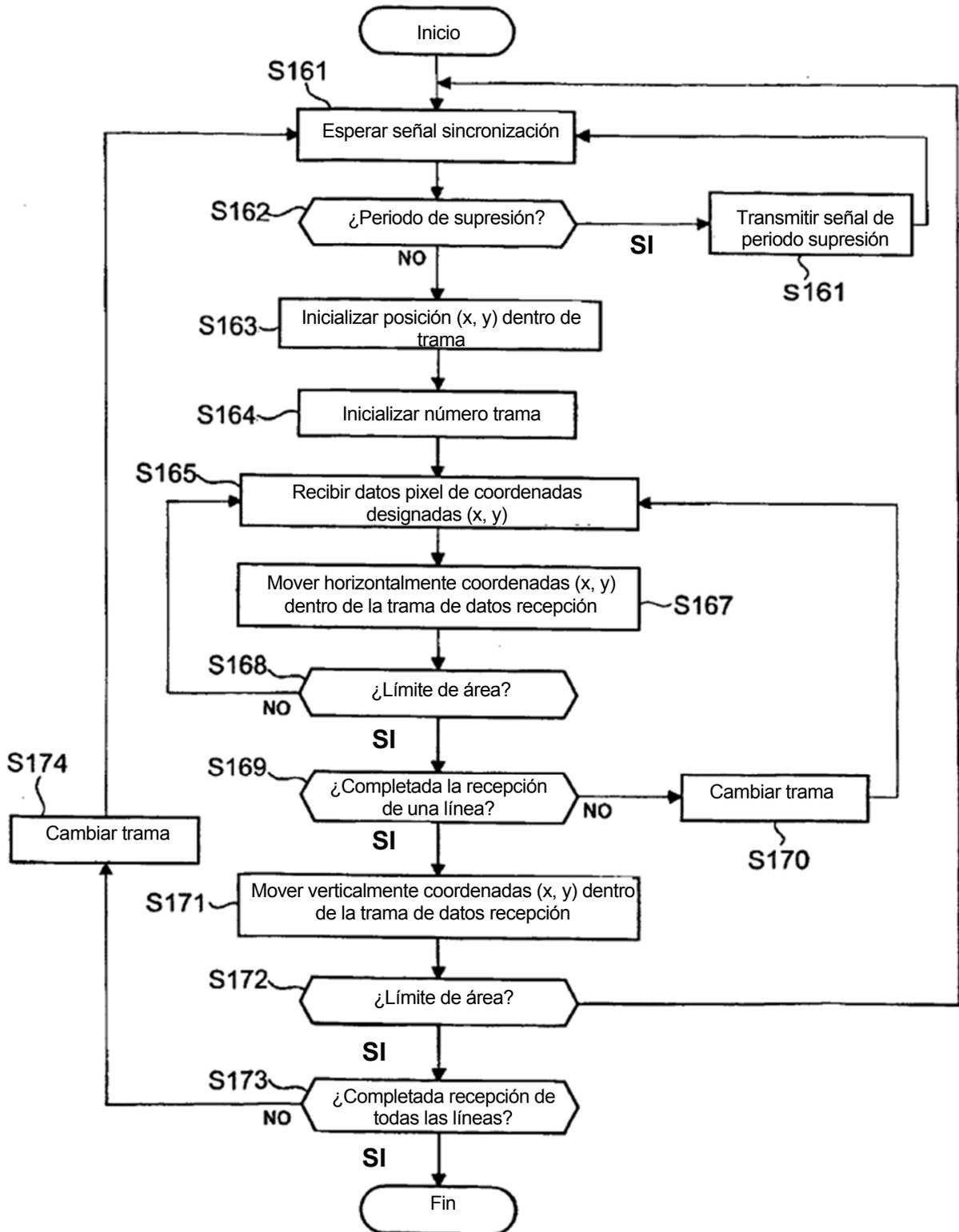


FIG.39

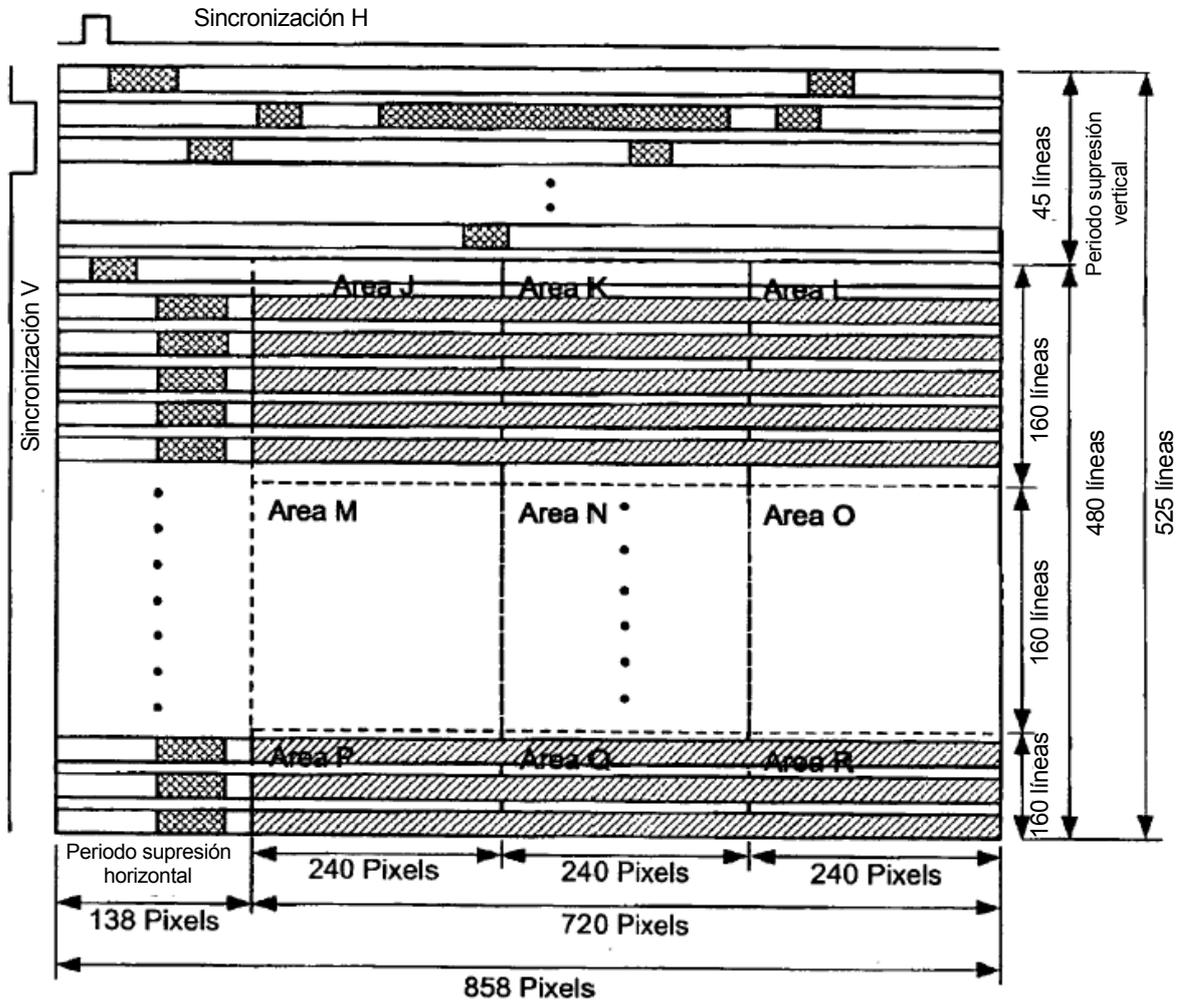


FIG.40

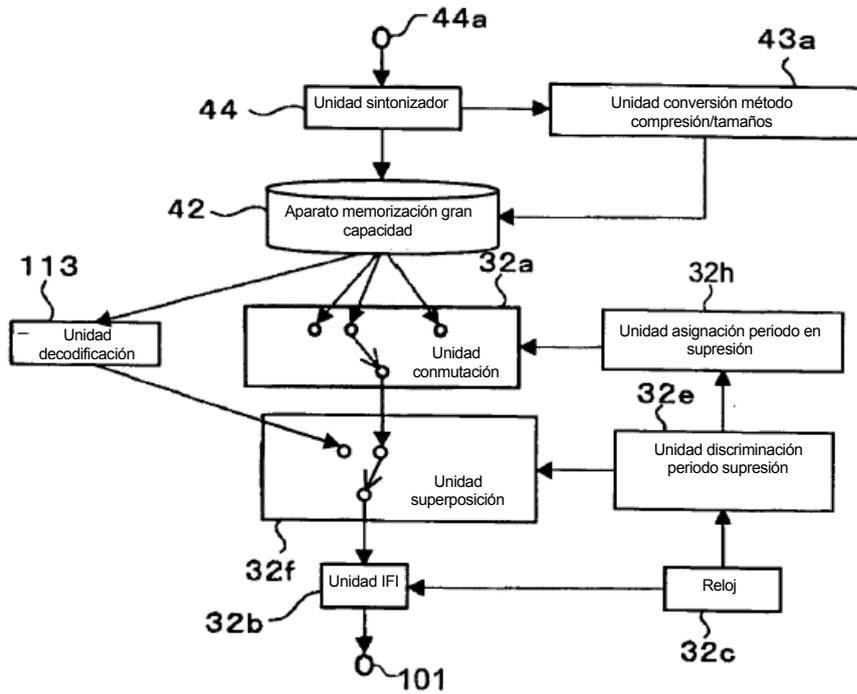


FIG.41

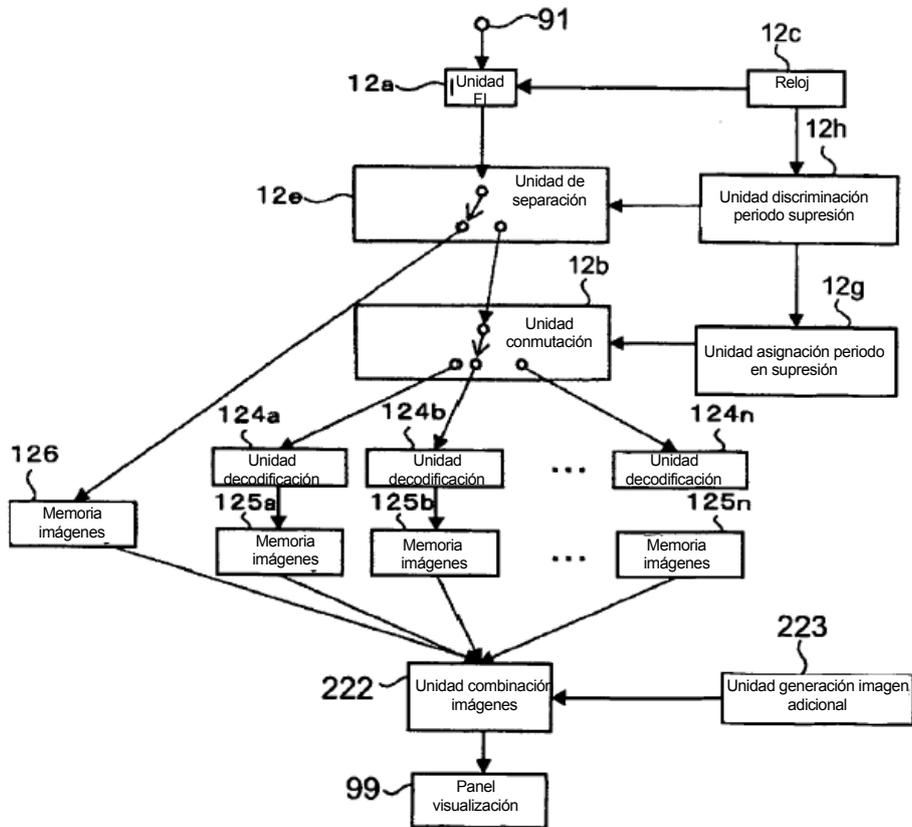


FIG.42

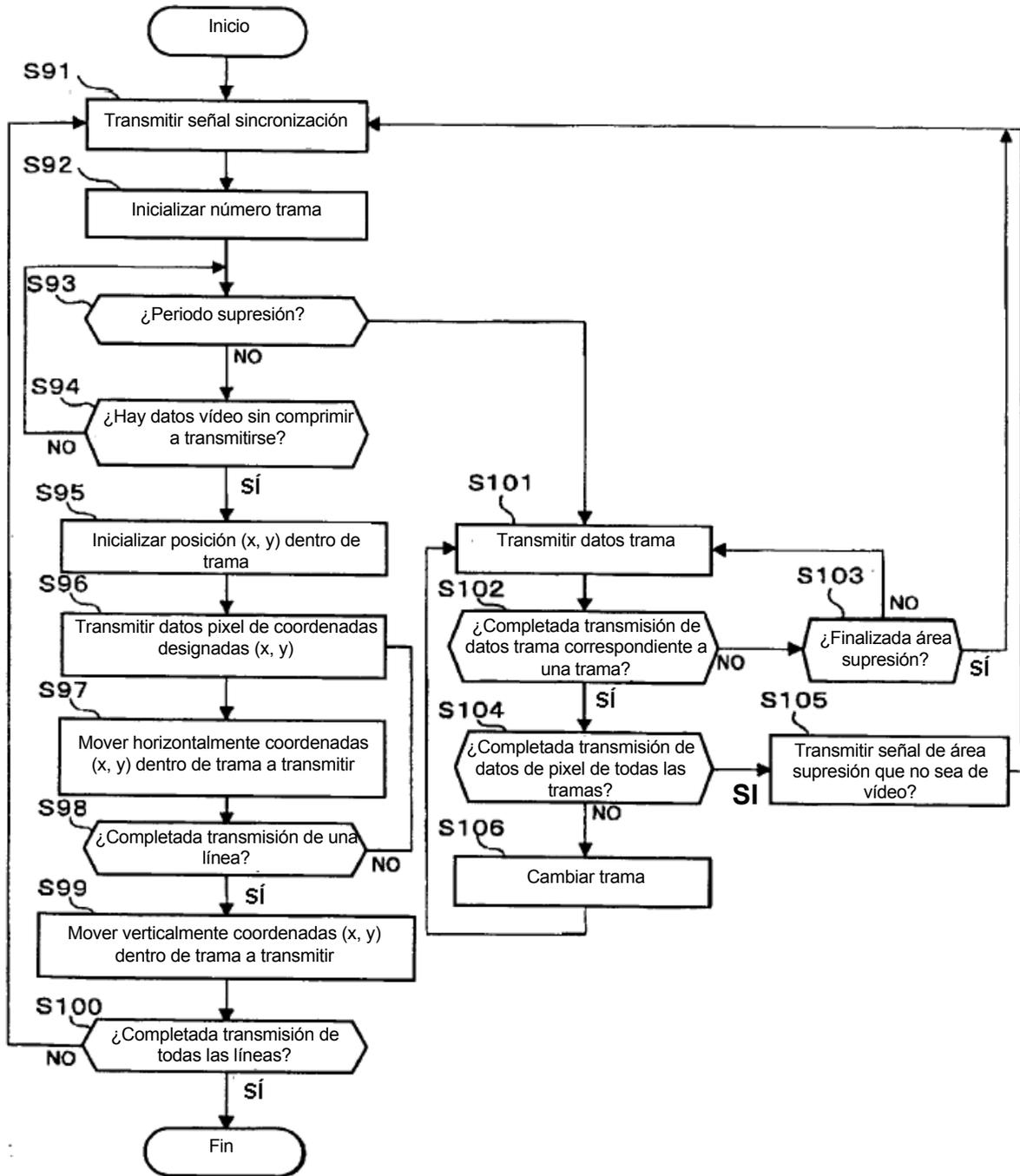


FIG.43

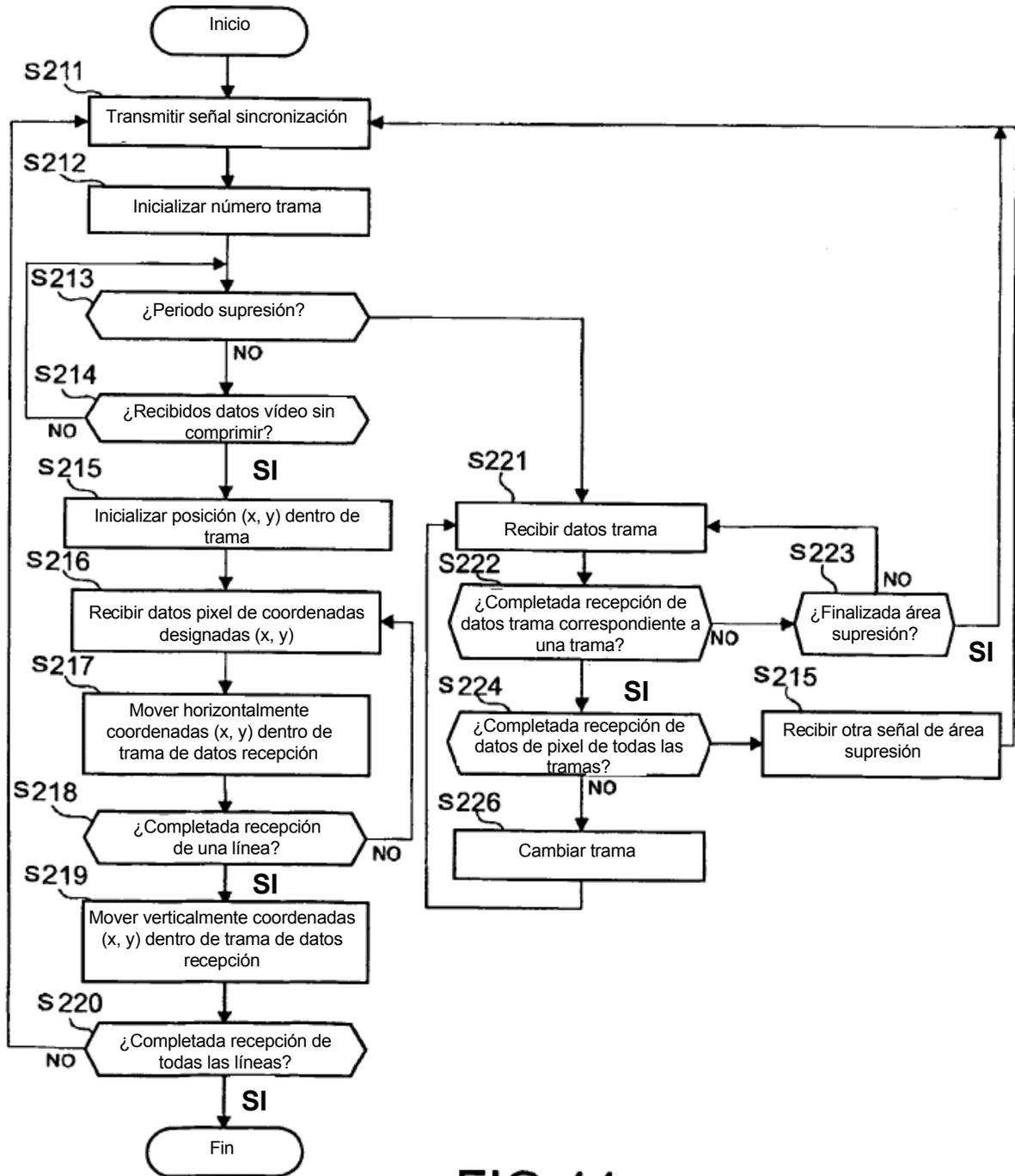


FIG.44

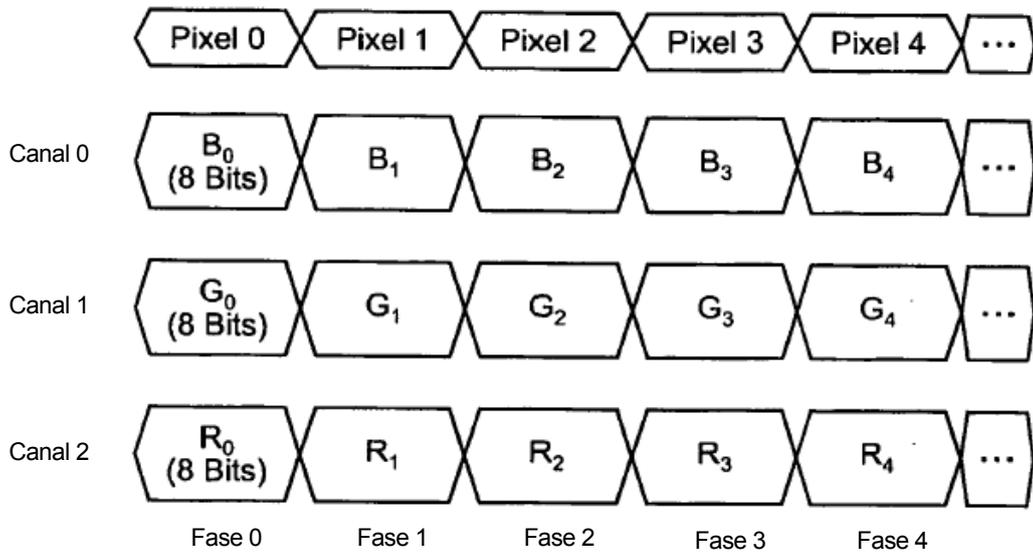


FIG.45

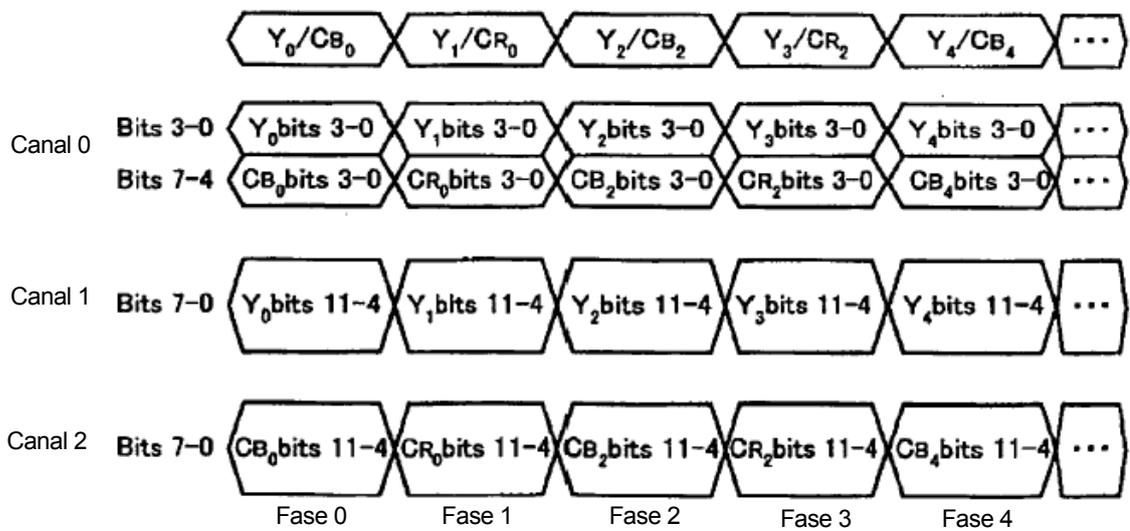


FIG.46

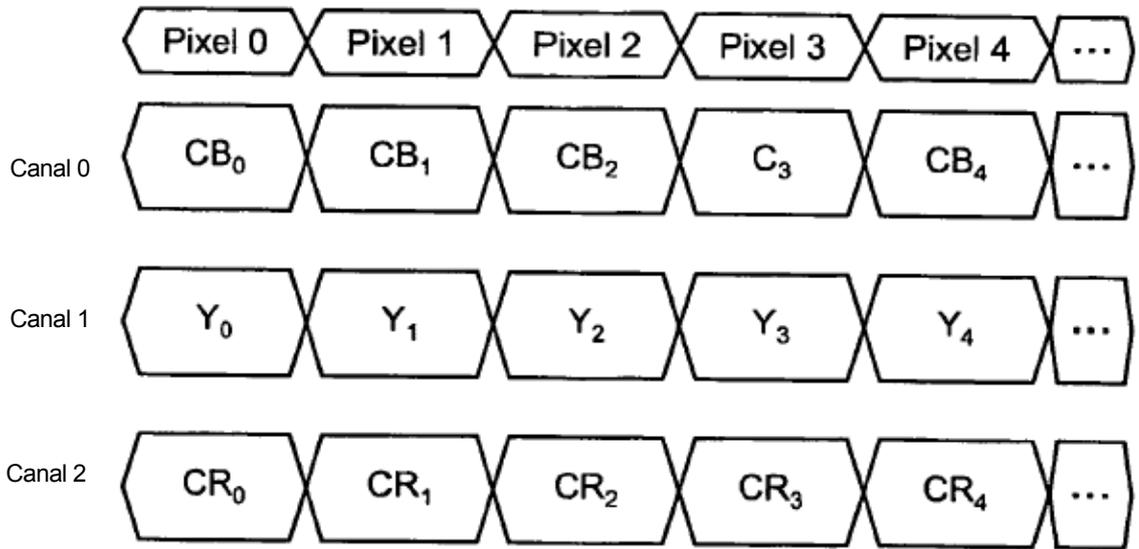


FIG.47

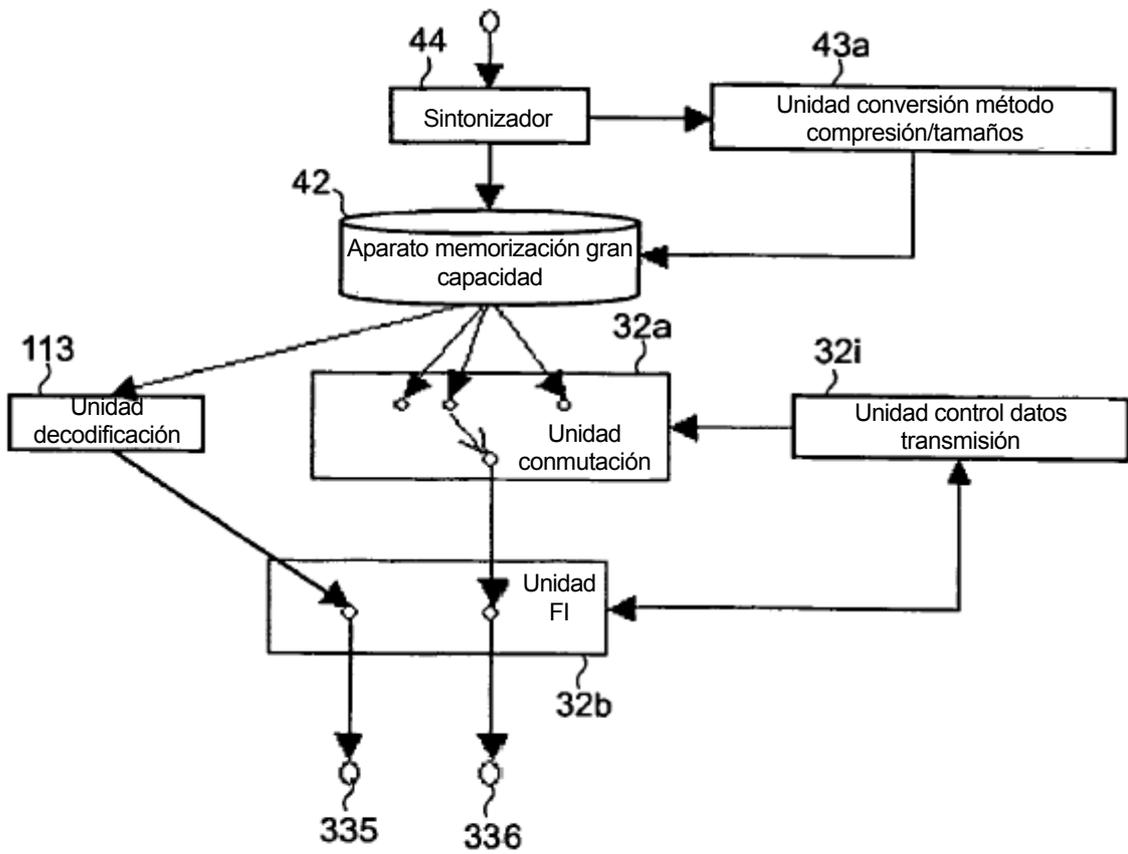


FIG.48

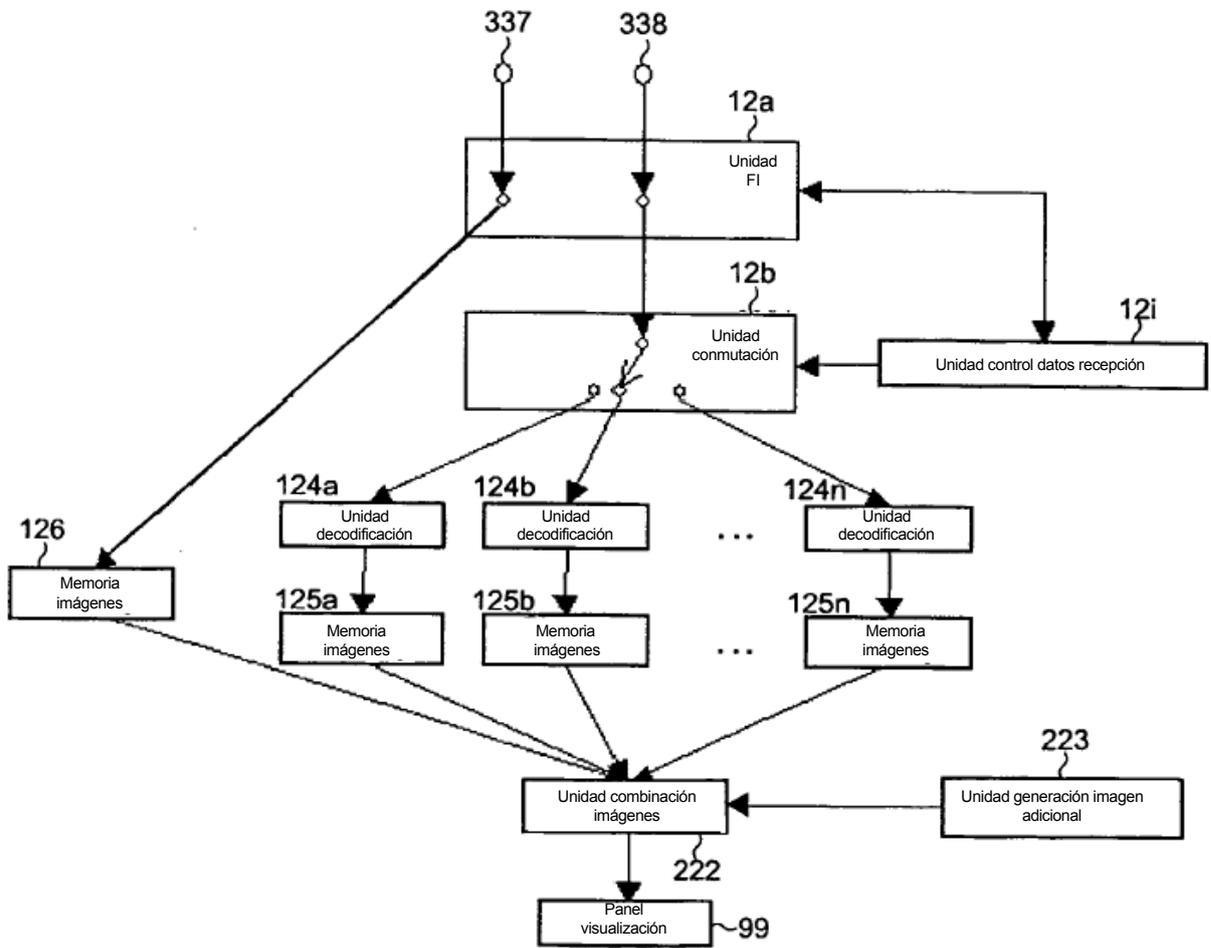


FIG.49

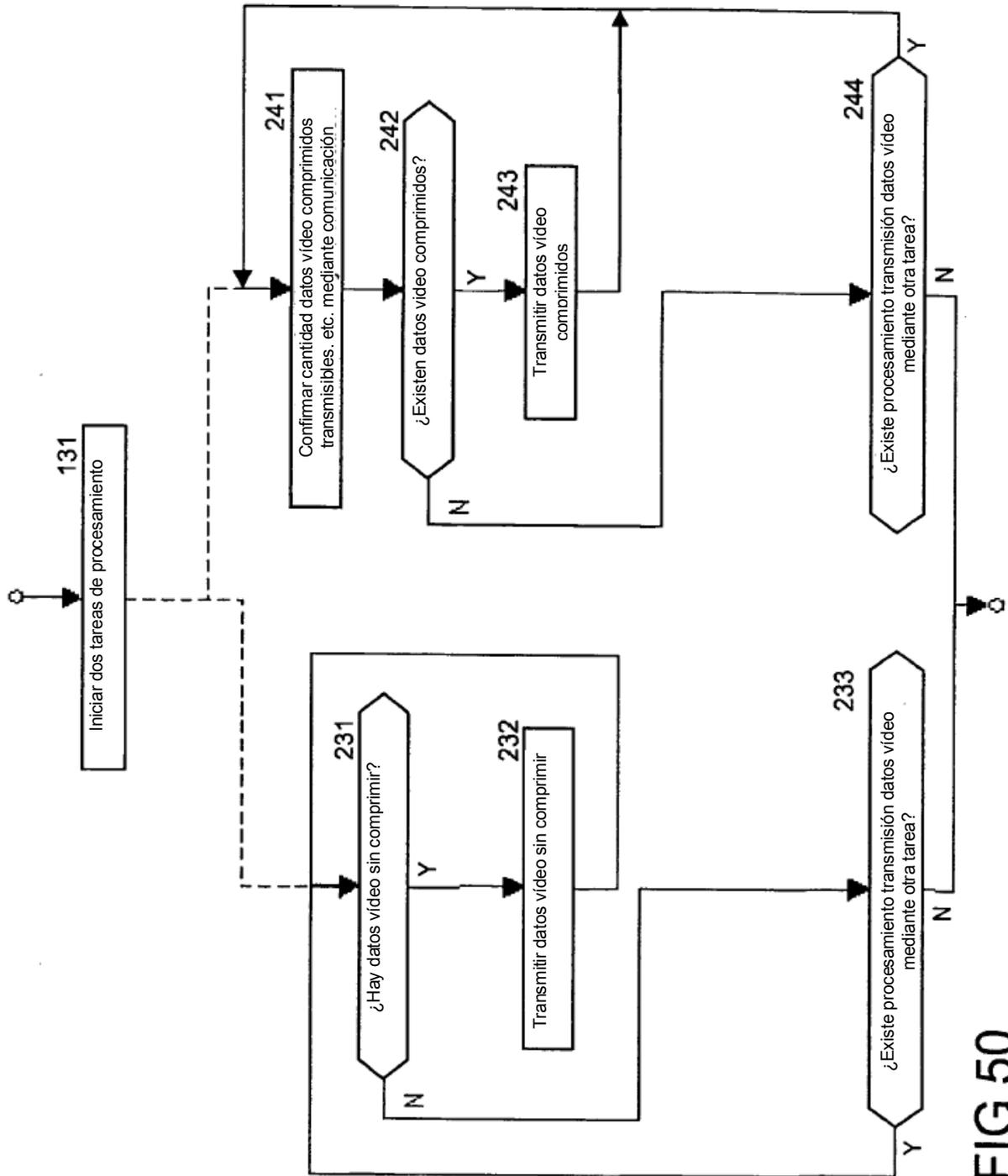


FIG.50

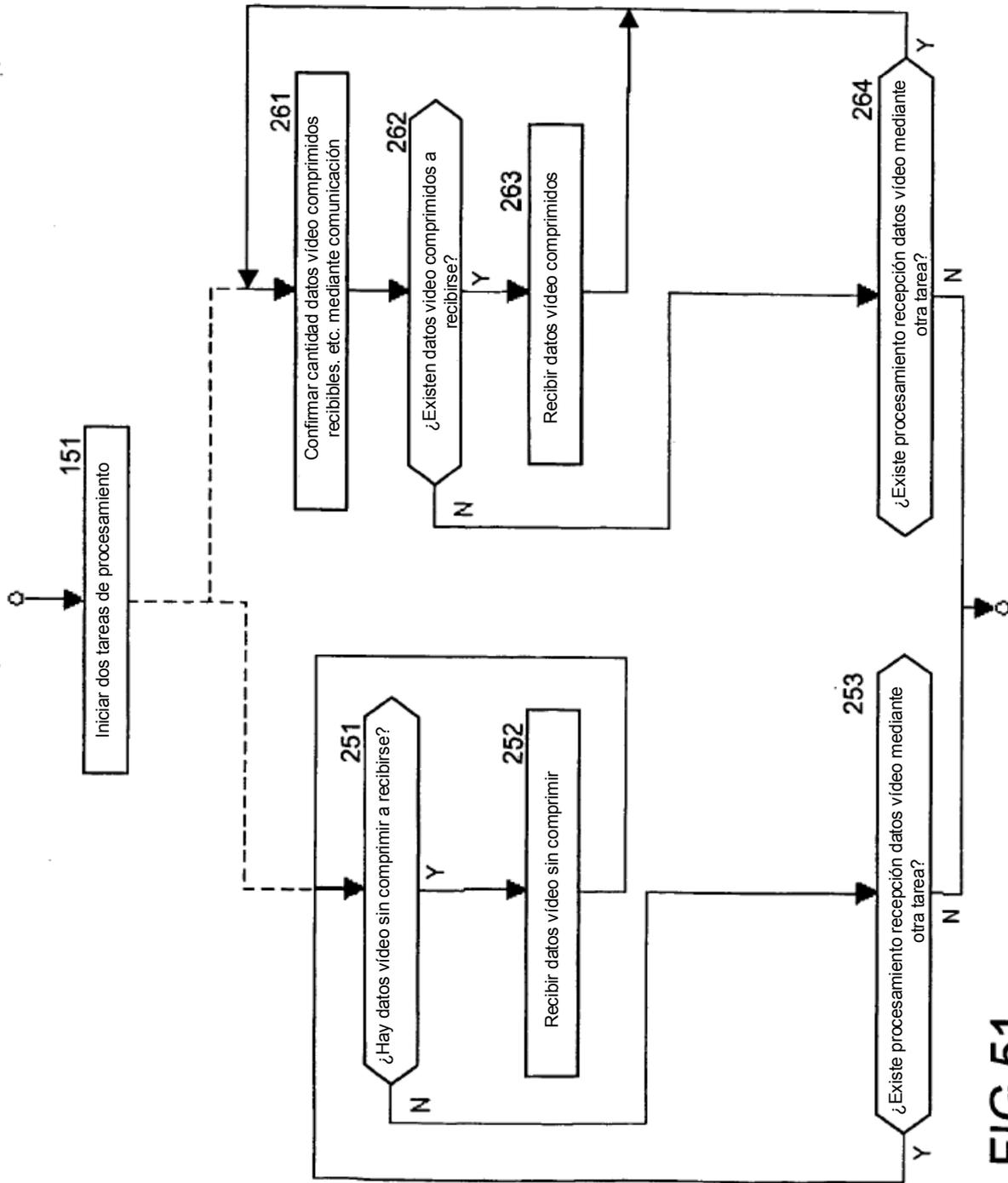


FIG.51