

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 521 692**

51 Int. Cl.:

H04N 21/23 (2011.01)

H04N 21/43 (2011.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **29.12.2010 E 10197237 (0)**

97 Fecha y número de publicación de la concesión europea: **08.10.2014 EP 2346221**

54 Título: **Aparato y método de recepción, programa y sistema de recepción**

30 Prioridad:

06.01.2010 JP 2010000918

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

13.11.2014

73 Titular/es:

**SONY CORPORATION (100.0%)
1-7-1 Konan, Minato-ku
Tokyo 108-0075, JP**

72 Inventor/es:

**YOKOKAWA, TAKASHI y
OKADA, SATOSHI**

74 Agente/Representante:

LEHMANN NOVO, María Isabel

ES 2 521 692 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Aparato y método de recepción, programa y sistema de recepción

5 Antecedentes de la invención

1 Campo de la invención

10 La presente invención se refiere a un aparato y método de recepción, un programa y un sistema de recepción y en particular, a un aparato y método de recepción, un programa y un sistema de recepción mediante el que se puede restablecer una sincronización.

2 Descripción de la técnica relacionada

15 En los últimos años, como un sistema para transmitir una señal digital, se utiliza un sistema de modulación denominado sistema de multiplexación por división ortogonal de frecuencia (OFDM). En el sistema OFDM, un gran número de subportadoras ortogonales se preparan en una banda de transmisión y se aplican datos a la amplitud y la fase de cada subportadora para modular digitalmente los datos mediante PSK (Modulación por Desplazamiento de Fase) o QAM (Modulación de Amplitud en Cuadratura).

20 El sistema OFDM se suele aplicar a la difusión digital terrestre que está influida, en gran medida, por una perturbación de trayectorias múltiples. Como un estándar para la difusión digital terrestre que adopta el sistema OFDM, están disponibles normas tales como, a modo de ejemplo, DVB-T (Difusión de Vídeo Digital-Terrestre) y la ISDB-T (Difusión Digital de Servicios Integrados-Terrestre).

25 A este propósito, la norma DVB (Difusión de Vídeo Digital)-T.2 como una norma para la difusión digital terrestre de la siguiente generación, se está estableciendo por el ETSI (Instituto Europeo de Normas para Telecomunicaciones) (haciendo referencia a "Codificación de canales de estructura de tramas y modulación para un sistema de difusión terrestre digital de la segunda generación (VBG-T2)" DVB documento A122 de junio 2008.

30 El documento DVB A122 de junio de 2008, "Codificación de canales de estructura de tramas y modulación para un sistema de difusión de televisión terrestre digital de la segunda generación (DVB-T2)" recuperable a partir de Internet en <http://www.dvb.org/technology/dvbt2/a122.tm3980r5.DVB-T2.pdf> describe un aparato de recepción para recibir una señal OFDM obtenida modulando una secuencia de paquetes comunes configurada a partir de un paquete común para una pluralidad de flujos y una secuencia de paquetes de datos configurada a partir de una pluralidad de paquetes individualmente únicos para los flujos plurales y también una memoria intermedia para acumular paquetes de la secuencia de paquetes comunes de la secuencia de paquetes de datos que se obtiene demodulando la señal OFDM recibida. Sin embargo, la enseñanza de este documento no explica cómo se pone en práctica esta memoria intermedia con el fin de garantizar la sincronización de las dos secuencias de paquetes en el momento de la recombinação.

Sumario de la invención

45 La norma DVB-T.2 utiliza un sistema denominado M-PLP (Múltiple PLP (Canal de Capa Física). En el sistema M-PLP, se transmiten datos utilizando una secuencia de paquetes denominada PLP Común formada a partir de un paquete común extraído de una pluralidad de flujos de transporte (en adelante, referido como TSs) y una secuencia de paquetes denominada PLP Datos formada a partir de los TSs desde donde se extraen dichos paquetes comunes. Dicho de otro modo, puede considerarse que el PLP Común está configurado a partir de paquetes comunes para una pluralidad de TSs, mientras que PLP Datos está configurada a partir de paquetes que son únicos para los TSs individuales. El lado de recepción restablece un TS a partir de PLP Común y de PLP Datos.

50 Con el fin de restablecer el TS, es necesario para el lado de recepción establecer una sincronización entre un PLP Común y PLP Datos. Sin embargo si una señal errónea causada por un entorno de canal de recepción o similar, se recibe después de la sincronización entre un PLP Común y un PLP Datos se establece y se introduce un estado estable, entonces se pierde a veces la sincronización entre un PLP Común y PLP Datos. En este caso, se requiere realizar el restablecimiento de la sincronización entre un PLP Común y PLP Datos con rapidez.

55 En consecuencia, es deseable proporcionar un aparato y método de recepción, un programa y un sistema de recepción mediante los cuales se pueda restablecer la sincronización con rapidez después de que se pierda la sincronización entre diferentes secuencias de paquetes tales como un PLP Común y PLP Datos.

60 Según una forma de realización de la presente invención, se da a conocer un aparato de recepción que incluye medios de recepción para recibir una señal OFDM (multiplexada por división ortogonal de frecuencias) obtenida mediante la modulación de una secuencia de paquetes comunes, CPS, configurada a partir de un paquete común para una pluralidad de flujos y una secuencia de paquetes de datos, DPS, configurada a partir de una pluralidad de paquetes individualmente únicos para los flujos plurales, una memoria intermedia para acumular paquetes de las

secuencias DPS y CPS obtenidas mediante demodulación de la señal OFDM recibida, medios de retención para retener información de corrección para corregir el defecto de sincronización entre la secuencia CPS y DPS que se obtiene a partir de paquetes particulares de la CPS y de la DPS a la lectura de los paquetes acumulados en dicha memoria intermedia y medios de corrección para corregir el defecto de sincronización del paquete que resulta afectado por el defecto de sincronización de los paquetes sobre la base de la información de corrección retenida en dicho medio de retención, en donde la información de corrección incluye direcciones de dicha memoria intermedia cuando los paquetes de la CPS y de la DPS, que están en sincronización entre sí, son objeto de escritura en dicha memoria intermedia y una información de diferencia que indica una diferencia entre las temporizaciones leídas de los paquetes de las secuencias de paquetes y a la lectura de los paquetes acumulados en dicha memoria intermedia si, cuando transcurre la duración de la información de diferencia después de que una de las direcciones leídas de paquetes acumulados de la secuencia CPS o DPS, alcance una de las direcciones correspondientes para paquetes de la CPS o de la DPS que se retiene en dicho medio de retención, la otra dirección leída de paquetes acumulados de la otra secuencia de paquetes de dicha memoria intermedia no coincide con la otra dirección correspondiente para paquetes de dicha otra secuencia de paquetes retenida en dicho medio de retención, entonces dicha otra dirección leída de dicha memoria intermedia se sustituye con dicha otra dirección correspondiente retenida en dicho medio de retención para corregir dicha otra dirección leída de dicha memoria intermedia con respecto al paquete que resulta afectado por el defecto de sincronización.

La secuencia de paquetes comunes y la secuencia de paquetes de datos pueden ser PLP comunes y PLP Datos, respectivamente, que se obtienen a partir de una pluralidad de flujos en conformidad con el sistema M-PLP (múltiples PLP (Physical Layer Pipe)) de la norma DVB-T (Difusión de Vídeo Digital-Terrestre).2.

En una forma de realización preferida, las direcciones incluidas en la información de corrección son direcciones cuando el PLP Común y el PLP Datos que están en sincronización entre sí, dependiendo de TTO (tiempo para salida) que se añade en cada uno de los paquetes particulares e indica una temporización de lectura del paquete son objeto de escritura en la memoria intermedia y la información de diferencia es un valor de diferencia de las TTOs añadidos a los paquetes particulares del PLP Común y del PLP Datos que están en sincronización entre sí, dependiendo de las TTOs.

El valor de diferencia puede ser un número de paquetes correspondientes a la diferencia entre las TTOs.

Además, según la forma de realización de la presente invención, se da a conocer un método de recepción para un aparato de recepción que incluye una memoria intermedia, que comprende las etapas de recibir una señal OFDM obtenida mediante modulación de una secuencia de paquetes comunes, CPS, configurada a partir de un paquete común para una pluralidad de flujos y una secuencia de paquetes de datos, DPS, configurada a partir de una pluralidad de paquetes individualmente únicos para los flujos plurales, controlando, cuando son objeto de lectura paquetes de la CPS y de la DPS que se obtienen mediante la demodulación de la señal OFDM recibida y que se acumulan en la memoria intermedia, la retención de información de corrección para corregir el defecto de sincronización entre las secuencias CPS y DPS que se obtienen a partir de paquetes particulares de la CPS y de la DPS y corregir el defecto de sincronización del paquete que resulta afectado por el defecto de sincronización de los paquetes sobre la base de la información de corrección retenida, en donde la información de corrección incluye direcciones de dicha memoria intermedia cuando los paquetes de la secuencia CPS y DPS, que están en sincronización entre sí, son objeto de escritura en dicha memoria intermedia y una información de diferencia que indica una diferencia entre las temporizaciones de lectura de los paquetes de las secuencias de paquetes y, a la lectura de los paquetes acumulados en dicha memoria intermedia si, cuando transcurre la duración de la información de diferencia después de que una de las direcciones leídas de paquetes acumulados de las secuencias CPS o DPS alcanza una de las direcciones correspondientes para paquetes de la CPS o la DPS retenidos en dicho medio de retención, la otra dirección leída de paquetes acumulados de la otra secuencia de paquetes de dicha memoria intermedia no coincide con la otra dirección correspondiente para paquetes de dicha otra secuencia de paquetes retenida en dicho medio de retención, entonces, dicha otra dirección leída de dicha memoria intermedia se sustituye con dicha otra dirección correspondiente retenida en dicho medio de retención para corregir dicha otra dirección leída de dicha memoria intermedia con respecto al paquete que resulta afectado por el defecto de sincronización.

Además, según la forma de realización de la presente invención, se da a conocer un programa para ejecutarse por un aparato que incluye una memoria intermedia, que comprende las etapas de recepción de una señal OFDM obtenida modulando una secuencia de paquetes comunes, CPS, configurada a partir de un paquete común para una pluralidad de flujos y una secuencia de paquetes de datos, DPS, configurada a partir de una pluralidad de paquetes individualmente únicos para los flujos plurales, controlando, cuando los paquetes de la CPS y de la DPS que se obtienen por demodulación de la señal OFDM recibida y acumulada en la memoria intermedia son objeto de lectura, la retención de la información de corrección para corregir el defecto de sincronización entre la CPS y la DPS que se obtienen a partir de paquetes particulares de la CPS y de la DPS y la corrección de defectos de sincronización del paquete que resulta afectado por el defecto de sincronización de los paquetes sobre la base de la información de corrección retenida, en donde la información de corrección incluye direcciones de dicha memoria intermedia cuando los paquetes de la CPS y de la DPS, que están en sincronización entre sí, son objeto de escritura en dicha memoria intermedia y una información de diferencia que indica una diferencia entre las temporizaciones de lectura de los paquetes de las secuencias de paquetes y, a la lectura de los paquetes acumulados en dicha memoria intermedia,

si, cuando transcurre la duración de la información de diferencia después de que una de las direcciones leídas de paquetes acumulados de la CPS o de la DPS alcance una de las direcciones correspondientes para paquetes de la CPS o de la DPS que se retienen en dicho medio de retención, la otra dirección leída de paquetes acumulados de la otra secuencia de paquetes de dicha memoria intermedia no coincide con la otra dirección correspondiente para paquetes de dicha otra secuencia de paquetes retenida en dicho medio de retención, entonces dicha otra dirección leída de dicha memoria intermedia se sustituye con dicha otra dirección correspondiente retenida en dicho medio de retención para corregir dicha otra dirección leída de dicha memoria intermedia con respecto al paquete que resulta afectado por el defecto de sincronización.

En el aparato de recepción, el método de recepción y el programa, una señal OFDM obtenida modulando una secuencia de paquetes comunes configurada a partir de un paquete común para una pluralidad de flujos y una secuencia de paquetes de datos configurada a partir de una pluralidad de paquetes individualmente únicos para los flujos plurales. Entonces, cuando los paquetes de la secuencia de paquetes y de la secuencia de paquetes de datos que se obtienen demodulando la señal OFDM recibida y acumulada en la memoria intermedia son objeto de lectura, se retiene la información de corrección para corregir el defecto de sincronización entre la secuencia de paquetes comunes y la secuencia de paquetes de datos que se obtiene a partir de paquetes particulares de la secuencia de paquete comunes y de la secuencia de paquetes de datos. Entonces, el defecto de sincronización del paquete que resulta afectado por dicho defecto de sincronización de los paquetes se corrige sobre la base de la información de corrección retenida.

Según otra forma de realización de la presente invención, se da a conocer un sistema de recepción que incluye medios de adquisición para adquirir, a través de una línea de transmisión, una señal OFDM obtenida modulando una secuencia de paquetes comunes, CPS, configurada a partir de un paquete común para una pluralidad de flujos y una secuencia de paquetes de datos, DPS, configurada a partir de una pluralidad de paquetes individualmente únicos para los flujos plurales y una sesión de procesamiento de decodificación de línea de transmisión adaptada para realizar un proceso de decodificación de línea de transmisión que incluye al menos un proceso de decodificación de los flujos de paquetes para la señal adquirida a través de la línea de transmisión, la sección de procesamiento de decodificación de la línea de transmisión que incluye una memoria intermedia para acumular paquetes de la secuencia CPS y de la secuencia DPS que se obtienen mediante la demodulación de la señal OFDM adquirida a través de la línea de transmisión, medios de retención para retener información de corrección para corregir el defecto de sincronización entre las secuencias CPS y DPS que se obtiene a partir de paquetes particulares de las secuencias CPS y DPS a la lectura de los paquetes acumulados en la memoria intermedia y medios de corrección para corregir el defecto de sincronización del paquete que resulta afectado por dicho defecto de sincronización de los paquetes sobre la base de la información de corrección retenida en el medio de retención, en donde la información de corrección incluye direcciones de dicha memoria intermedia cuando los paquetes de la secuencia CPS y DPS, que están en sincronización entre sí, son objeto de escritura en dicha memoria intermedia y una información de diferencia que indica una diferencia entre las temporizaciones de lectura de los paquetes de las secuencias de paquetes y, a la lectura de los paquetes acumulados en dicha memoria intermedia, si, cuando transcurre la duración de la información de diferencia, una de las direcciones leídas de paquetes acumulados de la secuencia CPS o de la secuencia DPS alcanza una de las direcciones correspondientes para paquetes de la secuencia CPS o de la DPS que se retiene en dicho medio de retención, la otra dirección leída de paquetes acumulados de la otra secuencia de paquetes de dicha memoria intermedia no coincide con la otra dirección correspondiente para paquetes de dicha otra secuencia de paquetes retenida en dicho medio de retención, entonces dicha otra dirección leída de dicha memoria intermedia se sustituye con dicha otra dirección correspondiente retenida en dicho medio de retención para corregir dicha otra dirección leída de dicha memoria intermedia con respecto al paquete que resulta afectado por el defecto de sincronización.

En los sistemas de recepción, cuando los paquetes, acumulados en la memoria intermedia, de una secuencia de paquetes comunes configurada a partir de un paquete común para una pluralidad de flujos que se obtienen modulando una señal OFDM y una secuencia de paquetes de datos configurada a partir de una pluralidad de paquetes individualmente únicos para los flujos plurales son objeto de lectura, la información de corrección para corregir el defecto de sincronización entre la secuencia de paquetes comunes y la secuencia de paquetes de datos que se obtiene a partir de paquetes particulares de la secuencia de paquetes comunes y de la secuencia de paquetes de datos es objeto de retención. A continuación, se corrige el defecto de sincronización del paquete que resulta afectado por el defecto de sincronización de los paquetes sobre la base de la información de corrección retenida.

El aparato de recepción puede ser un aparato independiente o un bloque interno que compone un solo aparato.

El programa puede proporcionarse por su transmisión a través de un medio de transmisión o en la forma de un medio de registro en el que se registra.

En resumen, según la presente invención, se puede realizar con rapidez el restablecimiento de la sincronización.

Los objetivos anteriores y otros objetivos, características y ventajas de la presente invención se harán evidentes a partir de la siguiente descripción y de las reivindicaciones adjuntas, tomadas en conjunción con los dibujos adjuntos

en donde las partes o elementos similares se indican por símbolos de referencia similares.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

- 5 La Figura 1 es un diagrama de bloques que ilustra una configuración general de un transmisor y de un receptor en donde el método de M-PLP se utiliza en la norma de DVB-T.2;
- La Figura 2 es un diagrama de bloques que ilustra una configuración de un aparato de recepción al que se aplica la presente invención;
- 10 La Figura 3 es un diagrama de bloques que ilustra, a modo de ejemplo, una configuración de una I/F de salida ilustrada en la Figura 2;
- La Figura 4 es una vista esquemática que ilustra una configuración de paquetes en el lado de transmisión;
- 15 La Figura 5 es una vista similar pero que ilustra una configuración de un PLP Común y un PLP Datos en el lado de transmisión;
- La Figura 6 es una vista similar pero que ilustra una configuración de un PLP Común y de un PLP Datos en un modo de supresión de paquetes nulo en el lado de transmisión;
- 20 La Figura 7 es una vista similar pero que ilustra una configuración de un PLP Común y un PLP Datos en el lado de recepción;
- La Figura 8 es una vista esquemática que ilustra un método de reconstrucción de una TS en el lado de recepción;
- La Figura 9 es una vista esquemática que ilustra detalles del método de reconstrucción de una TS en el lado de recepción;
- 30 Las Figuras 10A y 10B son vistas esquemáticas que ilustran un método de cálculo de una tasa de TS;
- La Figura 11 es una vista esquemática que ilustra temporizaciones de escritura y lectura de una memoria intermedia;
- La Figura 12 es una vista esquemática que ilustra la retención de información de TTO;
- 35 La Figura 13 es una vista esquemática que ilustra la corrección de una dirección utilizando la información de TTO;
- La Figura 14 es un diagrama de flujo que ilustra un proceso de resincronización;
- 40 Las Figuras 15, 16 y 17 son diagramas de bloques que ilustran sistemas de recepción diferentes a los que se aplica la presente invención y
- La Figura 18 es un diagrama de bloques que ilustra, a modo de ejemplo, una configuración de hardware de un ordenador.
- 45 Descripción detallada de las formas de realización preferidas
- A continuación, se describen formas de realización preferidas de la presente invención con referencia a los dibujos adjuntos.
- 50 Descripción de la configuración general
- La Figura 1 ilustra una descripción de una configuración de un transmisor (Tx) y de un receptor (Rx) en el caso en donde el sistema M-PLP se utiliza en la norma DVB-T.2.
- 55 Haciendo referencia a la Figura 1, el lado del transmisor funciona de la manera siguiente. En particular, cuando una pluralidad de TSs tal como TSs TS1 a TSN en la Figura 1, se aplican a la entrada a una tasa de bits fija, se extraen paquetes comunes de los paquetes que configuran las TSs para obtener una secuencia de paquetes (TSPSC (CPLP) en la Figura 1) que se denomina PLP Común. Además, las TSs desde donde se extraen los paquetes comunes, que se denominan PLP Datos tal como secuencias de paquetes TSPS1 (PLP1) a TSPSN (PLPN).
- 60 En particular, en el lado del transmisor, N PLP Datos y una PLP Común se obtienen a partir de N TSs. En consecuencia, una relación de codificación en la corrección de errores y un sistema de modulación tal como el sistema OFDM pueden aplicarse, de forma adaptativa, a cada PLP. Conviene señalar que, en el caso en donde el término PLP se utiliza exclusivamente en la descripción de la presente forma de realización, incluye a PLP Común y un PLP Datos. Además, en el caso en donde el término PLP Común y el término PLP Datos se utilizan, incluyen la
- 65

importancia de los paquetes individuales que configuran el PLP Común y el PLP Datos.

A modo de ejemplo, en el caso de un paquete de TS (flujo de transporte) de MPEG, parte de una pluralidad de PLPs Datos incluyen la misma información como información de control tal como una SDT (Tabla de Descripción de Servicio) o una EIT (Tabla de Información de Eventos) o similares. Recortando y transmitiendo dicha información común como un PLP Común, se puede evitar un descenso de la eficiencia de transmisión.

Por otro lado, el lado del receptor demodula una pluralidad de PLPs Datos (TSPS1 (PLP1) a TSPSN (PLPN) en la Figura 1) y PLP Común (TSPSC (CPLP) en la Figura 1) que se reciben utilizando un sistema de demodulación tal como el sistema OFDM. A continuación, el lado del receptor extrae solamente un PLP deseado (TSPS2 (PLP2) en la Figura 1) y realiza un proceso de corrección de errores para PLP. De este modo, se puede reconstruir una TS deseada.

A modo de ejemplo, si el PLP Datos TSPS2 (PLP2) se selecciona entre los PLPs Datos TSPS1 (PLP1) a TSPSN (PLPN) según se ilustra en la Figura 1, entonces la TS TS2 se reconstruye utilizando PLP Datos TSPS2 (PLP2) y el PLP Común TSPSC (CPLP). Por lo tanto, si una PLP Datos y una PLP Común se extraen, entonces se puede reconstruir la TS y en consecuencia, se tiene la ventaja de que se mejora la eficiencia operativa del receptor.

A continuación, la TS reconstruida por el lado del receptor se proporciona a un decodificador en la etapa sucesiva. El decodificador aplica, a modo de ejemplo, la decodificación de MPEG para decodificar los datos codificados incluidos en la TS y proporciona datos de una imagen o sonido que se obtiene como resultado de la decodificación de MPEG.

Según se describió anteriormente, si el sistema M-PLP se utiliza en DVB-T.2, entonces en el lado Tx del transmisor, N PLPs Datos y una PLP Común se obtienen a partir de las N TSs y se transmiten. En el lado Rx del receptor, se reconstruye una TS deseada o se reproduce a partir de una PLP Datos deseada y el PLP Común.

Configuración del aparato de recepción a modo de ejemplo

La Figura 2 ilustra una configuración de un aparato de recepción al que se aplica la presente invención.

Conviene señalar que, en la Figura 2, el aparato de recepción 1 corresponde al receptor Rx ilustrado en la Figura 1 y un aparato de transmisión 2 corresponde al transmisor Tx ilustrado en la Figura 1.

El aparato de recepción 1 de la Figura 2 recibe una señal de difusión digital transmitida desde el aparato de transmisión 2. Esta señal es una señal OFDM que se obtiene aplicando procesos tales como la corrección de errores y la modulación OFDM a PLPs desde TSs utilizando el sistema M-PLP adoptado como normas para la difusión digital terrestre de la siguiente generación en DVB-T.2 que se está estableciendo actualmente.

En particular, el aparato de transmisión 2, a modo de ejemplo, en una estación de difusión transmite una señal OFDM de difusión digital a través de una línea de transmisión. El aparato de recepción 1 recibe la señal OFDM transmitida desde el aparato de transmisión 2, realiza un proceso de decodificación de línea de transmisión que incluye un proceso de decodificación y un proceso de corrección de errores y proporciona datos decodificados obtenidos por el proceso de decodificación de línea de transmisión a la etapa sucesiva.

Haciendo referencia a la Figura 2, el aparato de recepción 1 incluye una antena 11, una sección de adquisición 12, una sección de procesamiento de decodificación de línea de transmisión 13, un decodificador 14 y una sección de salida 15.

La antena 11 recibe la señal OFDM transmitida desde el aparato de transmisión 2 a través de la línea de transmisión y suministra la señal OFDM recibida a la sección de adquisición 12.

La sección de adquisición 12 está configurada, a modo de ejemplo, a partir de un sintonizador, un decodificador (STB) o dispositivo similar y realiza la conversión de frecuencia para convertir la señal OFDM en la forma de una señal de RF recibida por la antena 11 en una señal de IF (Frecuencia Intermedia). La sección de adquisición 12 suministra la señal de IF a la sección de procesamiento de decodificación de línea de transmisión 13.

La sección de procesamiento de decodificación de línea de transmisión 13 realiza los procesos necesarios tales como la demodulación y corrección de errores para la señal OFDM desde la sección de adquisición 12, reconstruye una TS a partir de PLPs que se obtienen por los procesos y suministra la TS al codificador 14.

La sección de procesamiento de decodificación de línea de transmisión 13 incluye un bloque de demodulación 21, un bloque de corrección de errores 22 y una interfaz de salida (I/F) 23.

El bloque de demodulación 21 realiza un proceso de demodulación para la señal OFDM a partir de la sección de adquisición 12 y proporciona los PLPs Datos deseadas y un PLP Común que se obtienen como una señal decodificada mediante el proceso de demodulación para el bloque de corrección de errores 22.

El bloque de corrección de errores 22 realiza un proceso de corrección de errores predeterminado para las PLPs de la señal de demodulación que se obtiene a partir del bloque de demodulación 21 y proporciona las PLPs obtenidas por el proceso de corrección de errores a la I/F de salida 23.

5 Conviene señalar que, mediante el aparato de transmisión 2, a modo de ejemplo, datos de una imagen y sonido como un programa de difusión se codifican por codificación de MPEG (Grupo de Expertos de Imágenes en Movimiento) y los PLPs obtenidos a partir de una TS configurada desde paquetes de TS en donde se incluyen datos codificados de MPEG que se transmiten como una señal OFDM.

10 Además, mediante el aparato de transmisión 2, se codifican PLPs en códigos tales como, a modo de ejemplo, códigos de RS (Reed Solomon) de códigos de LDPC (Control de Paridad de Baja Densidad) como una contramedida contra los errores que puedan aparecer en la línea de transmisión. En consecuencia, el bloque de corrección de errores 22 realiza un proceso de decodificación de los códigos como un proceso de codificación de corrección de errores.

15 La I/F de salida 23 reconstruye una TS a partir de las PLPs suministradas desde el bloque de corrección de errores 22 y realiza un proceso de salida de la TS reconstruida a una tasa fija predeterminada (en adelante referida como una tasa TS) al exterior. Conviene señalar que detalles de la configuración de la I/F de salida 23 se describen a continuación haciendo referencia a la Figura 3.

20 El decodificador 14 realiza la decodificación de MPEG de los datos codificados incluidos en la TS suministrada desde la I/F de salida 23 y suministra datos de una imagen y sonido que se obtienen por la decodificación de MPEG a la sección de salida 15.

25 La sección de salida 15 está configurada, a modo de ejemplo, a partir de una unidad de presentación visual y de un altavoz y visualiza una imagen y proporciona sonido sobre la base de los datos de una imagen y sonido que se les suministran desde el decodificador 14.

El aparato de recepción 1 está configurado de tal manera según se describió con anterioridad.

30 Configuración de la I/F de salida a modo de ejemplo detallado

La Figura 3 ilustra una configuración, a modo de ejemplo, de la I/F de salida 23 ilustrada en la Figura 2.

35 Haciendo referencia a la Figura 3, la I/F de salida 23 incluye una parte de detección de sincronización de TTO 30, una memoria intermedia 31, una parte de control de escritura 32, una parte de cálculo de tasa de lectura 33, una parte de control de lectura 34, una parte de producción de paquetes Nulos 35, un selector 36, otro selector 37 y una parte de combinación de PLP 38.

40 Los canales de conexión PLPs suministrados desde el bloque de corrección de errores 22, es decir, un PLP Común y PLPs Datos se suministran a la parte de detección de sincronización de TTO 30, una memoria intermedia 31 y una parte de cálculo de tasa de lectura 33.

45 A cada una de la información de las PLP Común y de las PLPs Datos, es decir, valores de señalización, los denominados DNP (Paquete Nulo Suprimido) e ISSY (Sincronizador de Flujo de Entrada) se añade en una unidad de un paquete de TS.

50 ISSY incluye información de ISCR (Referencia de Tiempo de Flujo de Entrada), BUFS (Tamaño de Memoria Intermedia), TTO (Tiempo para Salida) y así sucesivamente. ISCR es información indicativa de una marca temporal añadida en el lado del aparato de transmisión 2 a la transmisión de cada paquete de TS. BUFS es información representativa de una magnitud de memoria intermedia requerida de PLP. Si esta información es requerida, entonces el aparato de recepción 1 puede establecer una zona de memoria intermedia. TTO es información representativa de un periodo de tiempo hasta que un paquete de TS es objeto de salida desde la parte superior del símbolo de P1 colocado en una trama TS en la que se realiza el procesamiento para el paquete de TS.

55 Asimismo, DNP es información que se añade cuando la I/F de salida 23 funciona en un modo denominado como modo de supresión de paquetes Nulos en adelante descrito y paquetes nulos sucesivos se transmiten con una señal de un byte que se forma a partir del número de paquetes nulos sucesivos. A modo de ejemplo, en el caso en donde DNP = 3, una secuencia de paquetes original puede reconstruirse mientras se determina que tres paquetes nulos aparecen sucesivamente en el aparato de recepción 1.

60 La parte de detección de sincronización de TTO 30 detecta, de entre las partes TTOs añadidas a los paquetes de TS de las PLPs que se suministran desde el bloque de corrección de errores 22, las partes TTOs con las que el PLP Común y las PLPs Datos están sincronizadas entre sí.

65 A modo de un método de establecimiento de sincronización utilizando la TTO, se realiza especificando una

combinación de tramas T2 sincronizadas entre sí. Esto es así porque, a modo de ejemplo, una TTO añadida a un paquete de TS está colocada básicamente solamente en la parte superior de una trama T2, si tramas T2 están en sincronización entre sí, entonces puede considerarse que las TTOs añadidas a paquetes TS en las tramas T2 están en sincronización entre sí.

5
 10
 15
 20
 25
 30
 35
 40
 45
 50

Conviene señalar que la especificación del método se realiza brevemente en la manera siguiente. En particular, una trama T2 tiene una señal de preámbulo denominada P1 y la señal de preámbulo incluye información requerida para procesos tales como demodulación de una señal OFDM. La trama T2 incluye, además, otra señal de preámbulo denominada P2 además de la señal de preámbulo P1 y la señal de preámbulo P2 incluye la especificación de información tal como información de salto de P_I e I, además de la información necesaria para un proceso de demodulación de la trama T2.

En este caso, la información P_I es información representativa del número de tramas T2 por una trama de intercalación y la información de salto I es información representativa de la distancia a través de la cual las PLPs pertinentes se insertan en las tramas T2. La parte de detección de sincronización de TTO 30 utiliza, a modo de ejemplo, la información de especificación descrita con anterioridad y los índices de tramas F_i (Índice de trama) que se asignan a las tramas T2 de las PLPs para especificar una combinación de tramas T2 sincronizadas.

Un resultado de la detección de la sincronización de TTO se suministra a la parte de control de escritura 32 y a la parte de control de lectura 34. La información respecto a las PLPs adquiridas por la parte de detección de sincronización de TTO 30 se suministra a la parte de control de escritura 32.

La memoria intermedia 31 acumula sucesivamente las PLPs suministradas desde el bloque de corrección de errores 22 bajo el control de escritura de la parte de control de escritura 32. Además, la memoria intermedia 31 suministra las PLPs Comunes de entre las PLPs acumuladas en ella al selector 36 y suministra las PLPs Datos al selector 37 bajo el control de lectura de la parte de control de lectura 34.

La parte de control de escritura 32 realiza un control de direcciones de escritura para la memoria intermedia 31 sobre la base de la información respecto a las PLPs suministradas desde la parte de detección de sincronización de TTO 30 para acumular las PLPs en la memoria intermedia 31.

Además, la parte de control de escritura 32 adquiere direcciones de escritura (en adelante referidas como direcciones TTO) cuando paquetes de TS, que incluyen TTOs que están en sincronización entre sí entre el PLP Común y los PLPs Datos se escriben en la memoria intermedia 31 sobre la base del resultado de detección de la sincronización de TTO que se suministra desde la parte de detección de sincronización de TTO 30 y diferencias (en adelante referidas como diferencias H_{TTO_{diff}}) de las TTOs de las PLPs y suministra las direcciones adquiridas y las diferencias H_{TTO_{diff}} a la parte de control de lectura 34. En la descripción siguiente, las direcciones de TTO y las diferencias H_{TTO_{diff}} se suelen referir como información de TTO. La información de TTO se utiliza como información de corrección requerida para corregir el defecto de sincronización entre el PLP Común y un PLP Datos cuando dicho defecto de sincronización ocurre a la lectura de los paquetes de TS acumulados en la memoria intermedia 31.

La parte de cálculo de tasa de lectura 33 calcula una tasa de paquetes P_{ts} que es un periodo de tiempo por un paquete y una tasa de TS R_{TS} basada en las PLPs suministradas desde el bloque de corrección de errores 22 y suministra la tasa de paquetes calculada P_{ts} y la tasa de TS R_{TS} a la parte de control de lectura 34. Detalles del proceso de cálculo de la tasa de paquetes P_{ts} y la tasa de TS R_{TS} realizada por la parte de cálculo de tasa de lectura 33 se describen a continuación con referencia a la Figura 10.

La parte de control de lectura 34 realiza el control de direcciones de la memoria intermedia 31 de modo que una TS reconstruida a partir de las PLPs leídas desde la memoria intermedia 31 pueden ser objeto de salida en conformidad con la tasa TS suministrada desde la parte de cálculo de tasa de lectura 33.

En particular, la parte de control de lectura 34 efectúa la lectura de las TTOs añadidas a los paquetes de TS que configuran las tramas T2 que están en un estado síncrono entre sí en función del resultado de detección de la sincronización de TTO que se le suministra desde la parte de detección de sincronización de TTO 30 y determina las diferencias TTO_{diff} entre las TTOs. Puesto que estas diferencias TTO_{diff} corresponden a la magnitud de desplazamiento entre las temporizaciones de lectura de los paquetes de PS del PLP Común y de los PLP Datos, si la parte de control de lectura 34 desplaza la temporización de lectura del paquete de TS en respuesta a la diferencia TTO_{diff}, entonces los paquetes de TS del PLP Común y de los PLPs Datos, que están en sincronización entre sí, son objeto de lectura y se suministra a la parte de combinación de PLP 38. Conviene señalar que la diferencia TTO_{diff} puede determinarse por la parte de control de escritura 32 y suministrarse a la parte de control de lectura 34 a la escritura de los paquetes de TS.

Además, en este momento, puesto que una DNP se añade a veces a los paquetes de TS, la parte de control de lectura 34 controla los selectores 36 y 37 de modo que un número de paquetes Nulos correspondientes al valor de la DNP pueda suministrarse a la parte de combinación de PLP 38.

La parte de producción de paquetes nulos 35 proporciona y suministra paquetes nulos a los selectores 36 y 37 bajo el control de la parte de control de lectura 34.

5 La parte de control de lectura 34 realiza un proceso de restablecimiento cuando se pierde la sincronización entre una PLP Común y una PLP Datos, con la sincronización entre las PLPs. Con el fin de realizar el proceso de resincronización, un dispositivo de retención de información de TTO 51 y un corrector de direcciones 52 se proporcionan en la parte de control de lectura 34.

10 El dispositivo de retención de información de TTO 51 retiene las direcciones TTO y las diferencias H_TTO_{diff} que se le suministran desde la parte de control de escritura 32, es decir, retiene la información de TTO.

15 El corrector de direcciones 52 corrige las direcciones leídas de la memoria intermedia 31 con respecto a un paquete de TS que resulta afectado por el defecto de sincronización sobre la base de la información de TTO retenida en el dispositivo de retención de información de TTO 51.

20 El método de corrección, en esta instancia operativa, es tal como sigue. En particular, a la lectura de los paquetes de TS acumulados en la memoria intermedia 31, se decide si, o no, cuando las diferencias H_TTO_{diff} transcurren después de que una dirección leída alcance una dirección TTO, la otra dirección leída coincide con la otra dirección de TTO. Cuando la otra dirección leída no coincide con la otra dirección de TTO, el corrector de direcciones 52 decide que se produce un defecto de sincronización y corrige la otra dirección leída para la otra dirección de TTO.

Los detalles del proceso de control de lectura de paquetes de TS que se realiza por la parte de control de lectura 34 se describen a continuación haciendo referencia a las Figuras 12 y 13.

25 El selector 36 selecciona uno de entre un paquete de TS de un PLP Común desde la memoria intermedia 31 y un paquete nulo desde la parte de producción de paquetes nulos 35 en respuesta a una señal de selección desde la parte de control de lectura 34. En esta instancia operativa, si se añade una DNP al paquete de TS del PLP Común, entonces paquetes nulos correspondientes al valor de DNP se suministran a la parte de combinación de PLP 38. De forma similar, el selector 37 selecciona uno de entre un paquete de TS de un PLP Datos y un paquete nulo y suministra el paquete seleccionado a la parte de combinación de PLP 38.

35 Para la parte de combinación de PLP 38, un PLP Común que se suministra desde el selector 36 y un PLP Datos que se suministra desde el selector 37 se aplica a la entrada en sincronización entre sí. La parte de combinación de PLP 38 combina las PLPs para reconstruir una TS y suministra la TS en la tasa de TS al decodificador 14.

La I/F de salida 23 está configurada de tal manera según se describió con anterioridad.

Procesamiento del aparato de transmisión

40 A continuación, detalles de los procesos de transmisión y de recepción realizados entre el aparato de recepción 1 y el aparato de transmisión 2 se describen haciendo referencia a las Figuras 4 a 13. En este caso, el procesamiento realizado por el aparato de transmisión 2 se describe primero haciendo referencia a las Figuras 4 a 6 y luego, se realiza el procesamiento por el aparato de recepción 1 que se describe haciendo referencia a las Figuras 7 a 13.

45 Conviene señalar que, en la descripción de los procesos de transmisión y de recepción, que se proporcionan a continuación, se supone para una descripción simplificada que cuatro TSs TS1 a TS4 se aplican a la entrada del aparato de transmisión 2 y PLPs que se obtienen a partir de las TSs se someten a procesos tales como corrección de errores y modulación OFDM y luego, se transmiten al aparato de recepción 1.

50 Haciendo referencia a la Figura 4, cinco rectángulos de cada una de las TSs TS1 a TS4, representan individualmente paquetes. En las formas de realización presentes, los paquetes que configuran cada TS se clasifican en tres paquetes diferentes incluyendo un paquete de TS, un paquete nulo y un paquete común.

55 El paquete de TS contiene datos para contrastar varios servicios, que son, en la Figura 4, servicios 1 a 4, tales como, a modo de ejemplo, datos de codificación de MPEG. Por otro lado, el paquete nulo contiene datos para ajuste que se transmiten para poder mantener la información de cantidad, que ha de proporcionarse desde el lado de transmisión, que se fija cuando el lado de transmisión no tiene ningún dato a transmitir. A modo de ejemplo, el paquete nulo prescrito en MPEG es un paquete de TS que tiene 0x47, 0x1F, 0xFF y 0x1F como cuatro bytes en su parte superior y todos los '1' se adoptan para los bits de la carga útil.

60 El paquete común contiene datos que son comunes a una pluralidad de TSs. A modo de ejemplo, en el caso de MPEG, la información de control tal como SDT y EIT anteriormente descritas corresponde al paquete común.

65 En particular, en la Figura 4, a modo de ejemplo, el tercer paquete desde la izquierda en la Figura de entre los cinco paquetes que configuran cada una de las TSs TS1 a TS4 es un paquete común. Puesto que los paquetes comunes contienen la misma información, se extraen como un PLP Común según se ilustra en la Figura 5.

En particular, si las TSs TS1 a TS4 de la Figura 4 contienen un paquete común, en tal caso, el paquete común se extrae como el PLP Común se ilustra en la Figura 5 y los paquetes comunes extraídos se sustituyen por paquetes nulos. A continuación cada una de las TSs a partir de las que se extrae el paquete común realiza una secuencia denominada PLP Datos, es decir, una de las secuencias PLP1 datos a PLP4 datos.

5 En el caso en donde el aparato de transmisión 2 está funcionando en un modo denominado modo de supresión de paquetes nulos, un paquete nulo se transmite en la forma de una señal (señalización) de 1 byte que se denomina DNP.

10 A modo de ejemplo, en la secuencia de PLP1 datos ilustrada en la Figura 5, los segundo y tercero paquetes desde la izquierda en la Figura son paquetes nulos y en el caso en donde dos paquetes nulos aparecen sucesivamente, se sustituyen por una señal de 1 byte que tiene el valor de 2 según se ilustra en la Figura 6. De dicho de otro modo, el valor de DNP corresponde al número de paquetes nulos que aparecen de forma sucesiva. A modo de ejemplo, en la secuencia de PLP3 datos ilustrada en la Figura 5, puesto que cada uno de los tercero y quinto paquetes desde la izquierda en la Figura 5 es un paquete nulo por sí mismo, cada uno de los se sustituye por una señal de un byte que tiene el valor de 1 según se ilustra en la Figura 6.

15 Si cada paquete nulo se sustituye por el DNP de 1 byte, entonces las secuencias PLP1 datos a PLP4 datos y el PLP Común ilustradas en la Figura 5 pasan a tener dicho estado según se ilustra en la Figura 6. En consecuencia, el aparato de transmisión 2 produce las secuencias PLP1 datos al PLP4 Datos y al PLP Común.

20 De esta manera, el aparato de transmisión 2 produce cuatro PLPs Datos y una PLP Común a partir de cuatro TSs y realiza procesos predeterminados tales como corrección de errores y modulación OFDM para las señales generadas. A continuación, la señal OFDM obtenida por los procesos predeterminados se transmite al aparato de recepción 1 a través de una línea de transmisión predeterminada.

Procesamiento del aparato de recepción

30 A continuación, se describe el procesamiento del aparato de recepción 1 con referencia a las Figuras 7 a 13.

Conviene señalar que se supone que una señal OFDM recibida por el aparato de recepción 1 se ha sometido a procesos tales como corrección de errores y una modulación OFDM con respecto a las secuencias PLP1 datos a PLP4 datos y la secuencia PLP Común de la Figura 6 en conformidad con los procesos del aparato de transmisión 2.

35 El aparato de recepción 1 recibe una señal OFDM que se le transmite desde el aparato de transmisión 2 a través de la línea de transmisión predeterminada y el bloque de demodulación 21 realiza un procesamiento predeterminado tal como una demodulación OFDM para la señal OFDM para adquirir secuencias de PLP1 datos a PLP4 datos y una secuencia PLP Común que se ilustra en la Figura 7 correspondientes a las secuencias de PLP1 datos a PLP4 datos y el PLP Común ilustradas en la Figura 6, respectivamente. A continuación, a modo de ejemplo, si se selecciona el servicio 2 por una operación de usuario, en tal caso, la secuencia PLP2 datos de entre las secuencias PLP1 datos a PLP4 datos es objeto de extracción. La secuencia PLP2 datos y el PLP Común extraídas se someten a procesos predeterminados tales como corrección de errores por el bloque de corrección de errores 22 y se aplican a la entrada de la I/F de salida 23.

40 En particular, solamente la secuencia PLP2 datos y el PLP Común que corresponde a la secuencia PLP2 datos, que están individualmente rodeadas por tramas de espesor considerable en la Figura 7, se aplican a la entrada de la I/F de salida 23. A continuación, la I/F de salida 23 procesa la secuencia PLP2 datos y el PLP Común aplicadas a la entrada de modo que se sustituya un paquete nulo incluido en la secuencia PLP2 datos por el paquete común incluido en el PLP Común correspondiente. En consecuencia, la TS TS2 original similar a la TS TS2 ilustrada en la Figura 4 se reconstruye según se ilustra en la Figura 8.

45 La Figura 9 ilustra detalles de una PLP Datos deseada, en particular la secuencia PLP2 datos y una PLP Común aplicadas a la entrada de la I/F de salida 23 una TS proporcionada desde la I/F de salida 23.

50 Haciendo referencia a la Figura 9, el PLP Datos y el PLP Común aplicados a la entrada de la I/F de salida 23 tienen un DNP e información denominada ISSY (información tal como la ISCR, BUFS, TTO, etc.) que se añaden en una unidad de un paquete de TS según se describió con anterioridad.

60 La I/F de salida 23 utiliza información tal como la obtenida como acaba de mencionarse a partir de las PLPs para detectar una combinación de dos paquetes sincronizados entre sí desde dentro del PLP Datos y el PLP Común y ajusta las temporizaciones del PLP Datos y el PLP Común para sincronizarlas entre sí.

65 En particular, la parte de cálculo de tasa de lectura 33 en la I/F de salida 23 utiliza la DNP añadida al PLP Datos para reconstruir la secuencia de paquete original a partir del PLP Datos y efectúa la lectura de la ISCR añadida al paquete de TS. En consecuencia, la parte de cálculo de tasa de lectura 33 puede determinar la tasa a la que ha de

proporcionarse la TS, es decir, la tasa de TS, a partir de la expresión siguiente (1):

$$\text{Rate} = \frac{N_bits \times (N_packets + \sum DNP)}{(ISCR_b - ISCR_a) \times T} \quad \dots (1)$$

5 en donde N_bits es el número de bits por un paquete y, a modo de ejemplo, 1504 (bits/paquete) se sustituye en N_bits. Por otro lado, T es la unidad de un periodo elemental y, a modo de ejemplo, en el caso de la banda de 8 MHz, un valor tal como 7/64 µs se sustituye en T.

10 las Figuras 10A y 10B ilustran un cálculo, a modo de ejemplo, de una tasa de TS ejecutado por la parte de cálculo de tasa de lectura 33. Conviene señalar que, en las Figuras 10A y 10B, el tiempo avanza desde la izquierda a la derecha según se indica por una marca de flecha en la parte inferior de la Figura 10B.

15 Según se observa en la Figura 10A, los paquetes de TS y las DNP e ISCRs que se añaden al paquete de TS individual se aplican a la entrada de una PLP Datos a la parte de cálculo de tasa de lectura 33. En el caso de la realización, a modo de ejemplo, actual, la DNP añadida al primer paquete de TS desde la derecha en la Figura 10A indica 3 y la ISCR indica 3000 [T]. de forma similar, la DNP del segundo paquete de TS indica 0 y la ISCR indica 1000 [T] y la DNP del tercer paquete de TS indica 2 y la ISCR indica 500 [T].

20 Si las DNP mencionadas se utilizan para colocar paquetes nuevos en el estado original, entonces el PLP Datos de la Figura 10A se convierte en un flujo tal como se ilustra en la Figura 10B. Haciendo referencia a la Figura 10B, en flujo ilustrado, tres paquetes nulos indicados por NP en la Figura 10B se colocan a continuación del primer paquete TS y se sigue por los segundos y terceros paquetes de TS, que, a su vez, están seguidos por dos paquetes nulos.

25 En este caso, si la tasa de paquetes que es un periodo de tiempo por un paquete se representa por P_{ts}, entonces la tasa de paquetes P_{ts} se determina aplicando la expresión siguiente (2):

$$\text{PacketRate} = \frac{ISCR_b - ISCR_a}{N_packets + \sum DNP} \quad \dots (2)$$

30 En consecuencia, en el caso de la realización actual, a modo de ejemplo, P_{ts} = (ISCR_b - ISCR_a)/(N_{paquetes} + ΣDNP) = (3000 [T] - 500 [T])/5 [paquetes] = 500 [T/paquete].

Entonces, si la tasa de TS se representa por R_{TS}, entonces la tasa de TS R_{TS} se determina a partir de la expresión (1) anteriormente proporcionada y la tasas de paquete P_{ts} anteriormente descrita en la manera siguiente:

35 $R_{TS} = N_bits/P_{ts} \times T = 1504 \text{ [bits/paquete]}/500 \text{ [T/paquete]} \times 7/64 \text{ [\mu s]} = 27.5 \text{ [Mbps]}.$

La tasa de paquetes P_{ts} (= 500 [T/paquete]) y la tasa de TS R_{TS} (= 27.5 [Mpps]) se calcula en esta manera se suministra a la parte de control de lectura 34.

40 A continuación, se describen detalles de operación de la parte de control de escritura 32 y de la parte de control de lectura 34 en y desde la memoria intermedia 31 haciendo referencia a la Figura 11.

La Figura 11 ilustra temporizaciones de escritura y lectura desde la memoria intermedia 31.

45 En la Figura 11, a modo de ejemplo, se ilustra esquemáticamente una manera en la que las PLPs se acumulan sucesivamente en la memoria intermedia 31. En esta vista esquemática, una manera en la que las PLPs Comunes se acumulan sucesivamente desde arriba abajo en la Figura 11 se ilustra en una zona en el lado superior de la Figura 11, mientras que una manera en las que las PLPs Datos se acumulan sucesivamente desde abajo a arriba en la Figura 11 se ilustra en una zona en el lado inferior de la Figura 11.

50 En particular, en la Figura 11, a modo de ejemplo, las PLPs Comunes se aplican a la entrada de I/F de salida 23 que se memorizan sucesivamente en la memoria intermedia 31 bajo el control de la parte de control de escritura 32 de modo que los cinco paquetes comunes (paquetes TS) ilustrados en la Figura 11 se memorizan en una zona predeterminada en el lado superior de la Figura 11 junto con las ISSYs y las DNP que se le añadieron. Con respecto a la ISSYs y las DNP añadidas a los paquetes comunes, en la ilustración, a modo de ejemplo de la Figura 11, T_{TO} = 92000 [T] y DNP = 1 se colocan en el primer paquete común mientras que BUFS y DNP = 2 se colocan en el segundo paquete común. Además, en el tercero a quinto paquetes comunes, DNP = 3, 0, 1 se colocan junto con

al ISCR, respectivamente.

Por otro lado, las PLPs Datos introducidas se memorizan sucesivamente en la memoria intermedia 31 bajo el control de la parte de control de escritura 32 de modo que cinco paquetes de TS ilustrados en la Figura 11 se memoricen en una zona predeterminada en el lado inferior en la Figura 11 junto con las ISSYs y las DNP's añadidas con anterioridad. Con respecto a las ISSYs y las DNP's añadidas a los paquetes de TS, $TTO = 90000 [T]$ y $DNP = 0$ se colocan en el primer paquete de TS mientras que $BUFS$ y $DNP = 2$ se colocan en el segundo paquete común. Por otro lado, en el tercero a quinto paquetes de TS $DNP = 1,0, 1$ se colocan junto con las ISCRs. Conviene señalar que, aunque ningún valor particular se describe para $BUFS$ e $ISCR$ en la Figura 11, a modo de ejemplo, se asignan valores realmente predeterminados a las ISSYs de forma similar a las TTOs.

Las PLPs Comunes y las PLPs Datos se memorizan de tal manera según se describió anteriormente en la memoria intermedia 31. A continuación, las PLPs Comunes y las PLPs Datos memorizadas en la memoria intermedia 31 son objeto de lectura bajo el control de la parte de control de lectura 34. En el caso de la Figura 11, a modo de ejemplo, el paquete de TS en la parte superior de los PLPs Datos es objeto de lectura más adelante mediante $90000 [T]$ en la parte superior del símbolo de P1 que utiliza el valor de la TTO y el paquete común en la parte superior de las PLPs Comunes es objeto de lectura más adelante por $92000 [T]$ en la parte superior del símbolo de P1, es decir, después de transcurrir $2000 [T]$ después de que sea objeto de lectura el paquete de TS en la parte superior de PLPs Datos.

En particular, mientras la parte de control de lectura 34 efectúa la lectura de las PLPs Comunes y de las PLPs Datos desde la memoria intermedia 31, ajusta las temporizaciones de salida de las PLPs Comunes y las PLPs Datos utilizando la diferencia TTO_{diff} . A continuación, si la parte de control de lectura 34 detecta una combinación de una PLP Común y una PLP Datos cuyas temporizaciones de lectura están sincronizadas entre sí desde las PLPs leídas, el tal caso, sustituye un paquete nulo colocado en el PLP Datos con el paquete común del PLP Común para reconstruir la TS original.

La sincronización que utiliza una TTO (TTO_{diff}) que indica una temporización de lectura de un paquete, es decir, la sincronización de TTO, se realiza para reconstruir una TS de una manera tal como se describió con anterioridad. Sin embargo, si se recibe una señal errónea debido a un entorno de canal de recepción o causa similar, entonces se pierde la sincronización entre PLPs Comunes y PLPs Datos, lo que da lugar a la necesidad del restablecimiento de la sincronización según se describió con anterioridad. De este modo, medios para la eliminación del defecto de sincronización para restablecer la sincronización, en particular el dispositivo de retención de información de TTO 51 y el corrector de direcciones 52 ilustrado en la Figura 3, se describen haciendo referencia a las Figuras 12 y 13.

La Figura 12 ilustra la retención de información de TTO a la escritura de paquetes de TS.

En particular, la Figura 12 ilustra esquemáticamente una manera en la que las PLPs se acumulan sucesivamente en la memoria intermedia 31. En la Figura 12, a modo de ejemplo, los paquetes de TS ..., $TS_{38}, TS_{39}, TS_{40}, TS_{41}, TS_{42}, \dots$ de PLPs Comunes se memorizan juntos con ISSYs y DNP's que se añadieron en una zona predeterminada de la memoria intermedia 31 según se observa en una zona en el lado superior de la Figura 12. De forma similar, los paquetes de TS ..., $TS_{38}, TS_{39}, TS_{40}, TS_{41}, TS_{42}, \dots$ de PLPs Datos se memorizan en otra zona predeterminada de la memoria intermedia 31 según se observa en una zona en el lado inferior de la Figura 12.

Además, a la memorización de los paquetes de TS, las direcciones de TTO y las diferencias H_TTO_{diff} anteriormente descritas se retienen en el dispositivo de retención de información de TTO 51.

En la Figura 12, a modo de ejemplo, $24000 [ad]$ que es la dirección de escritura del paquete de TS TS_{40} a la que se añade TTO desde entre los paquetes de TS de las PLPs Comunes acumuladas en la memoria 31 y $10000 [ad]$ que es una dirección de escritura del paquete de TS TS_{40} al que se añade la TTO de entre los paquetes de TS de las PLPs Datos se retienen como direcciones de TTO. Además, como la diferencia entre la TTOs añadidas a los paquetes de TS de las PLPs, se determina el valor de $H_TTO_{diff} = 93000 [T] - 91500 [T] = 1500 [T]$.

En este caso, puede considerarse que la diferencia H_TTO_{diff} representa en qué número de paquetes el PLP Común y el PLP Datos, en la que se añade TTO se desplazan entre sí a su debido tiempo. A modo de ejemplo, en donde la tasa de paquetes P_{ts} que es un periodo de tiempo por un paquete es $500 [T/\text{paquete}]$, $H_TTO_{diff} = 1500 [T] / 500 [T/\text{paquete}] = 3 [\text{paquetes}]$. Dicho de otro modo, está programado que el paquete de TS ($24000 [ad]$) del PLP Común sea objeto de lectura más adelante por tres paquetes que el paquete de TS ($10000 [ad]$) del PLP Datos.

De esta manera, como la información de TTO, $H_TTO_{diff} = 3 [\text{paquetes}]$ se retiene en el dispositivo de retención de información de TTO 51 junto con la dirección de TTO del PLP Común = $24000 [ad]$ y la dirección de TTO del PLP Datos = $10000 [ad]$.

La Figura 13 ilustra la corrección de una dirección que utiliza información de TTO a la lectura de un paquete de TS. Conviene señalar que, en la Figura 13, la dirección de tiempo es una dirección desde la izquierda hacia la derecha.

Haciendo referencia a la Figura 13, después de que se inicie la lectura de los paquetes de TS de las PLPs Datos

acumulados en la memoria intermedia 31, cuando la dirección leída llega a 10000 [ad], es decir, cuando la dirección leída se hace igual a la del paquete de TS TS₄₀ se hace coincidente con la dirección TTO del PLP Datos = 10000 [ad]. En esta instancia operativa, cuando la dirección leída avanza en tres paquetes ($H_TTO_{diff} = 3$ [paquetes]) desde la dirección de TTO del PLP Datos = 10000 [ad], la dirección leída en la que la dirección de TTO del PLP Común = 24000 [ad] es decir, el paquete de TS TS₄₀ del PLP Común se memoriza, será objeto de lectura.

Sin embargo, si se pierde la sincronización de TTO según se ilustra en la Figura 13, en tal caso, aún cuando la dirección leída del PLP Datos avance en tres paquetes desde la dirección TTO = 10000 [ad], la dirección leída del PLP Común no se hace igual a la dirección TTO = 24000 [ad]. En el caso de la Figura 13, a modo de ejemplo, la dirección TTO del PLP Común = 24000 [ad], es decir, la dirección de la TS TS₄₀ es objeto de lectura antes que la programada en 91000 [T].

En esta instancia operativa, el corrector de direcciones 52 corrige la dirección de modo que la TS TS₄₀ sea leída de forma obligatoria de tal manera que la dirección de TTO (24000 [ad]) de una dirección común sea leída en lugar de la TS TS₄₁ del PLP Común leída más adelante por tres paquetes después de que la dirección TTO (10000 [ad]) del PLP Datos sea objeto de lectura, es decir, de tal manera que se realice un rebobinado.

En consecuencia, la dirección de TTO común (24000 [ad]) es objeto de nueva lectura más adelante en tres paquetes después de que sea objeto de lectura la dirección TTO de datos (10000 [ad]). Entonces, después de que el paquete de TS leído con la dirección sustituida, se puede establecer de nuevo la sincronización de TTO.

En el caso en donde, a la escritura de paquetes de TS, se retenga la información de TTO obtenida a partir de TTOs añadidas al paquete de TS y a la lectura de los paquetes de TS, cuando se pierde la sincronización de TTO, la información de TTO retenida se utiliza para corregir la dirección leída, con lo que se restablece la sincronización.

En particular, aunque una TTO añadida a un paquete de TS se coloque básicamente solamente en la parte superior de una trama T2 y la tasa a la que la TTO se incluye como una ISSY no sea alta, cuando la dirección leída se corrige para restablecer el sincronismo, si se utiliza la TTO, entonces aún cuando la dirección leída avance en una gran cantidad de los retardos de direcciones leídas en una gran medida, solamente sustituyendo la dirección leída, la dirección leída se corrige inmediatamente a una dirección leída correcta que no esté en un estado de defecto de sincronización. En consecuencia, el restablecimiento de la sincronización puede realizarse con rapidez.

Proceso de resincronización

A continuación, se describe un proceso de resincronización ejecutado por la parte de control de escritura 32 y la parte de control de lectura 34 con referencia a un diagrama de flujo de la Figura 14.

Conviene señalar que, aunque en la descripción dada con referencia a la Figura 14, los términos “una PLP” y “la otra PLP” y los términos “una dirección de TTO” y “la otra dirección de TTO” se utilizan a tal respecto, el uso de estos términos está previsto que sea cualquiera de una PLP Común y un PLP Datos que puedan aplicarse individualmente como “una dirección de PLP” y “la otra dirección de PLP” y cualquiera de las direcciones de PLP y TTO podrán aplicarse individualmente como “una dirección de TTO” y “la otra dirección de TTO”.

En particular, si una PLP Común es “una PLP”, entonces una PLP Datos es “la otra PLP”. En esta instancia operativa, “una dirección de TTO” es la dirección de TTO de una PLP Común que es la una PLP y “la otra dirección de TTO” es la dirección de TTO del PLP Datos que es la otra PLP. Por el contrario, si una PLP Datos es “una PLP”, entonces una PLP Común es “la otra PLP”. En esta instancia operativa, “una dirección de TTO” es la dirección de TTO del PLP Datos que es la una PLP y “la otra dirección de TTO” es la dirección de TTO del PLP Común que es la otra PLP.

En la memoria intermedia 31, las PLPs suministradas desde el bloque de corrección de errores 22 bajo el control de escritura de la parte de control de escritura 32 son objeto de acumulación. En la etapa S11, la parte de control de escritura 32 adquiere direcciones TTO y una diferencia H_TTO_{diff} de una combinación de una PLP Común y una PLP Datos que están en sincronización de TTO entre sí a la escritura de un paquete de TS en la memoria intermedia 31.

En la etapa S12, el dispositivo de retención de información de TTO 51 retiene las direcciones de TTO y la diferencia H_TTO_{diff} , es decir, información de TTO, adquirida por la parte de control de escritura 32.

En la etapa S13, el corrector de direcciones 52 discrimina si la dirección leída es, o no, de la una PLP que alcanza la una dirección de TTO retenida en el dispositivo de retención de información de TTO 51.

Se decide, en la etapa S13, que las dos direcciones coinciden entre sí y por lo tanto, la dirección leída de la una PLP alcanza la una dirección de TTO, entonces el corrector de servidores 52 inicia el conteo del número de paquetes leídos en la etapa S14.

El corrector de direcciones 52 repite la lectura de un paquete de TS para el conteo ascendente sucesivo del número

de paquetes leídos en la etapa S14 hasta que el número de paquetes leídos alcance la diferencia H_TTO_{diff} retenida en el dispositivo de retención de información de TTO 51 y se realice una discriminación "Sí" en la etapa S15.

5 Entonces, cuando el número de paquetes leídos coincide con la diferencia H_TTO_{diff} y la discriminación "Sí" se realiza en la etapa S15, el corrector de direcciones 52 compara la dirección leída de la otra PLP y la otra dirección de TTO retenida en el dispositivo de retención de información de TTO 51 entre sí en la etapa S16 y luego, discrimina si las dos direcciones coinciden o no, entre sí en la etapa S17.

10 Si se discrimina, en la etapa S17, que la dirección leída de la otra PLP y la otra dirección de TTO no coinciden entre sí, entonces el corrector de direcciones 52 sustituye la dirección leída de la otra PLP con la otra dirección de TTO para corregir la dirección leída en la etapa S18. A continuación, la parte de control de lectura 34 efectúa la lectura del paquete de TS de la otra PLP acumulada en la memoria intermedia 31 en conformidad con la dirección leída sustituida con la dirección de TTO en la etapa S19.

15 Por otro lado, si se discrimina, en la etapa S17, que la dirección leída de la otra PLP y la otra dirección de TTO coinciden entre sí, entonces, puesto que la temporización en la que la TTO del PLP no se desplaza y se mantiene la sincronización de TTO, el procesamiento salta la etapa S18 y avanza directamente a la etapa S19. En esta instancia operativa, en la etapa S19, la parte de control de lectura 34 efectúa la lectura del paquete de TS de la otra PLP acumulada en la memoria intermedia 31 en conformidad con la dirección leída no sustituida con la dirección de TTO.

20 Entonces, después de la lectura del paquete de TS en conformidad con la dirección leída se realiza en la etapa S19, si la introducción de datos no se concluye todavía y la discriminación en la etapa S20 es "No", entonces el proceso vuelve a la etapa S11 para repetir los procesos anteriormente descritos.

25 Por el contrario, si se discrimina en la etapa S20 que la introducción de datos a la memoria intermedia 31 está finalizada, entonces se finaliza el proceso de resincronización de la Figura 14.

30 Según se describió con anterioridad, en la parte de control de lectura 34, la información de TTO de direcciones de TTO y las diferencias H_TTO_{diff} se retienen por el dispositivo de retención de información de TTO 51 y el corrector de direcciones 52 realiza, si la dirección leída de la otra PLP y la dirección de TTO no coincide entre sí, después de transcurrir el periodo de la diferencia H_TTO_{diff} después de la dirección leída de una PLP y la dirección de TTO coinciden entre sí, la corrección de sustituir la dirección leída de la otra PLP con la dirección de TTO. En consecuencia, aún cuando la temporización de lectura de un paquete de TS se desplace entre una PLP Común y una PLP Datos, sus temporizaciones pueden volverse a las temporizaciones correctas para restablecer la sincronización con rapidez.

35 Configuración del sistema de recepción a modo de ejemplo

40 A continuación, se describe una configuración del sistema de recepción con referencia a las Figuras 15 a 17.

La Figura 15 ilustra una configuración, a modo de ejemplo, de un primer modo de un sistema de recepción al que se aplica la presente invención.

45 Haciendo referencia a la Figura 15, el sistema de recepción incluye una sección de adquisición 201, una sección de procesamiento de decodificación de línea de transmisión 202 y una sección de procesamiento de decodificación de fuente de información 203.

50 La sección de adquisición 201 adquiere una señal OFDM del sistema M-PLP de la norma DVB-T2 a través de una línea de transmisión tal como, a modo de ejemplo, difusión digital terrestre, difusión por satélite, red de CATV (televisión por cable), la red Internet o alguna otra red no ilustrada. La sección de adquisición 201 suministra la señal OFDM adquirida a la sección de procesamiento de decodificación de línea de transmisión 202.

55 Si la señal OFDM es difundida, a modo de ejemplo, desde una estación de difusión a través de una onda terrestre, una onda de satélite, una red de televisión CATV o similar, entonces, la sección de adquisición 201 es configurada a partir de un sintonizador, un STB o dispositivo similar para la sección de adquisición 12 ilustrada en la Figura 2. Por el contrario, si se transmite la señal OFDM, a modo de ejemplo, desde un servidor de web mediante multidifusión como en el caso de IPTV (Televisión de protocolo Internet), la sección de adquisición 201 se configura a partir de una I/F de red, tal como, a modo de ejemplo, una tarjeta NIC (Tarjeta de Interfaz de Red).

60 Si la señal OFDM es difundida, a modo de ejemplo, desde una estación de difusión a través de una onda terrestre, una onda de satélite, una red de televisión CATV o similar, entonces, a modo de ejemplo, una pluralidad de señales OFDM transmitidas desde una pluralidad de aparatos de transmisión a través de una pluralidad de líneas de transmisión se reciben por la sección de adquisición 201. En consecuencia, las señales OFDM plurales se reciben como una señal OFDM única combinada.

65 La sección de procesamiento de decodificación de línea de transmisión 202 realiza un proceso de decodificación de

línea de transmisión que incluye al menos un proceso de decodificación de PLP desde una señal OFDM adquirida por la sección de adquisición 201 a través de una línea de transmisión. A continuación, la sección de procesamiento de decodificación de línea de transmisión 202 suministra una señal obtenida por el proceso de decodificación de línea de transmisión a la sección de procesamiento de decodificación de fuente de información 203.

5 En particular, puesto que una señal OFDM por el sistema de M-PLP se define por una pluralidad de PLPs Datos configuradas a partir de paquetes que permanecen cuando un paquete común para la totalidad de una pluralidad de TSs se extrae desde cada una de las TSs y una PLP Común configurada a partir del paquete común, la sección de procesamiento de decodificación de línea de transmisión 202 realiza, a modo de ejemplo, un proceso de decodificación de PLPs (secuencia de paquetes) para la señal OFDM y proporciona una señal resultante.

10 Además, la señal OFDM adquirida por la sección de adquisición 201 a través de una línea de transmisión está en un estado distorsionado por una influencia de una característica de línea de transmisión y la sección de procesamiento de decodificación de línea de transmisión 202 realiza un proceso de decodificación que incluye, a modo de ejemplo, la estimación de la línea de transmisión, la estimación de canal, la estimación de fase y así sucesivamente para dicha señal OFDM.

15 Además, el proceso de decodificación de línea de transmisión incluye un proceso de corrección de errores causados por la línea de transmisión y así sucesivamente. A modo de ejemplo, un código de codificación de corrección de errores, LDPC, una codificación de Reed Solomon, etc., están disponibles.

20 La sección de procesamiento de decodificación de fuente de información 203 realiza un proceso de decodificación de fuente de información que incluye al menos un proceso de descomprimir información comprimida en información original para la señal para la que se ha realizado el proceso de decodificación de línea de transmisión.

25 En particular, la señal OFDM adquirida por la sección de adquisición 201 a través de una línea de transmisión está, a veces, en un estado en el que la codificación de compresión para comprimir la información con el fin de reducir la cantidad de datos de imágenes, sonido, etc., se aplica como información. En esta instancia operativa, la sección de procesamiento de decodificación de fuente de información 203 realiza un proceso de decodificación de fuente de información tal como un proceso de descomprimir la información comprimida en información original y así sucesivamente, para la señal para la que se ha realizado el proceso de decodificación de línea de transmisión.

30 Conviene señalar que, si la señal OFDM adquirida por la sección de adquisición 201 a través de la línea de transmisión no está en una forma codificada de compresión, en tal caso, la sección de procesamiento de decodificación de fuente de información 203 no realiza el proceso de descomprimir la información comprimida en información original.

35 En este caso, el proceso de descompresión puede ser, a modo de ejemplo, una decodificación de MPEG. Además, el proceso de decodificación de línea de transmisión incluye, a veces, el descifrado y así sucesivamente, en adición al proceso de descompresión.

40 En el sistema de recepción configurado en la manera anteriormente descrita, la sección de adquisición 201 adquiere, a través de la línea de transmisión, una señal OFDM en conformidad con el sistema M-PLP obtenido aplicando una codificación de compresión tal como codificación de MPEG y aplicando, además, la codificación de corrección de errores para los datos, a modo de ejemplo, de una imagen y sonido. La sección de adquisición 201 suministra la señal OFDM adquirida a la sección de procesamiento de decodificación de línea de transmisión 202. Conviene señalar que, en este momento, la señal OFDM se adquiere en un estado distorsionado por una influencia de una característica de línea de transmisión.

45 La sección de procesamiento de decodificación de línea de transmisión 202 realiza un proceso similar al de la sección de procesamiento de decodificación de línea de transmisión 13 ilustrado en la Figura 2 como un proceso de decodificación de línea de transmisión para la señal OFDM desde la sección de adquisición 201. La sección de procesamiento de decodificación de línea de transmisión 202 suministra una señal obtenida como resultado del proceso de decodificación de línea de transmisión a la sección de procesamiento de decodificación de fuente de información 203.

50 La sección de procesamiento de decodificación de la fuente de información 203 realiza un proceso similar al del decodificador 14 ilustrado en la Figura 2 como un proceso de decodificación de fuente de información para la señal procedente de la sección de procesamiento de decodificación de línea de transmisión 202. La sección de procesamiento de decodificación de fuente de información 203 proporciona una imagen o sonido que se obtiene como resultado del proceso de decodificación de fuente de información.

55 Dicho sistema de recepción de la Figura 15, según se describió anteriormente, puede aplicarse, a modo de ejemplo, a un sintonizador de televisión o dispositivo similar que recibe difusión de televisión como difusión digital.

60 Conviene señalar que la sección de adquisición 201, la sección de procesamiento de decodificación de línea de

transmisión 202 y la sección de procesamiento de decodificación de fuente de información 203 pueden configurarse cada una de las como un aparato independiente único o un aparato de hardware o un IC (circuito integrado) o un módulo de software.

5 Además, la sección de adquisición 201, la sección de procesamiento de decodificación de línea de transmisión 202 y la sección de procesamiento de decodificación de fuente de información 203 pueden configurarse en diferentes maneras. A modo de ejemplo, un conjunto de la sección de adquisición 201 y la sección de procesamiento de decodificación de línea de transmisión 202, un conjunto de la sección de procesamiento de decodificación de línea de transmisión 202 y la sección de procesamiento de decodificación de fuente de información 203 o un conjunto de la sección de adquisición 201, la sección de procesamiento de decodificación de línea de transmisión 202 y la sección de procesamiento de decodificación de fuente de información 203 pueden configurarse como un aparato independiente único.

15 La Figura 16 ilustra, a modo de ejemplo, una configuración de un segundo modo de sistema de recepción al que se aplica la presente invención.

El sistema de recepción ilustrado en la Figura 16 incluye componentes comunes a los del sistema de recepción descrito con anterioridad con referencia a la Figura 15 y se omite la descripción solapante de los componentes comunes para evitar la redundancia.

20 Haciendo referencia a la Figura 16, el sistema de recepción ilustrado es común al sistema de recepción anteriormente descrito con referencia a la Figura 15 por cuanto que incluye una sección de adquisición 201, una sección de procesamiento de decodificación de línea de transmisión 202 y una sección de procesamiento de decodificación de fuente de información 203 pero es diferente del sistema de recepción de la Figura 15 por cuanto que incluye, además, una sección de salida 211.

25 La sección de salida 211 puede ser, a modo de ejemplo, un aparato de presentación visual para visualizar una imagen y/o un altavoz para generar el sonido y proporciona una imagen, sonido o similar como una señal obtenida desde la sección de procesamiento de decodificación de fuente de información 203. Dicho de otro modo, la sección de salida 211 visualiza una imagen y/o genera un sonido.

30 Dicho sistema de recepción de la Figura 16, según se describió anteriormente, puede aplicarse, a modo de ejemplo, a un aparato de televisión para recibir la difusión de televisión como difusión digital, un receptor de radio para recibir la difusión de radio y así sucesivamente.

35 Conviene señalar que, si la señal OFDM adquirida por la sección de adquisición 201 no está en un estado codificado de compresión, en tal caso, una señal procedente de la sección de procesamiento de decodificación de línea de transmisión 202 se suministra a la sección de salida 211.

40 La Figura 17 ilustra, a modo de ejemplo, una configuración de un tercer modo del sistema de recepción al que se aplica la presente invención.

45 El sistema de recepción ilustrado en la Figura 17 incluye componentes comunes a los del sistema de recepción anteriormente descrito con referencia a la Figura 15 y se omite aquí la descripción solapante de los componentes comunes para evitar la redundancia.

50 Haciendo referencia a la Figura 17, el sistema de recepción ilustrado es similar al de la Figura 15 por cuanto que incluye una sección de adquisición 201 y una sección de procesamiento de decodificación de línea de transmisión 202.

Conviene señalar, sin embargo, que el sistema de recepción de la Figura 17 es diferente representado en la Figura 15 por cuanto que no incluye la sección de procesamiento de decodificación de fuente de información 203 pero incluye una sección de registro 221.

55 La sección de registro 221 registra una señal procedente de la sección de procesamiento de decodificación de línea de transmisión 202, a modo de ejemplo, un paquete TS de una TS de MPEG en un soporte de registro (memorización) tal como un disco óptico, un disco duro (disco magnético) de una memoria instantánea.

60 El sistema de recepción de la Figura 17, que tiene la configuración tal como se describió anteriormente puede aplicarse a un dispositivo de grabación para grabar una difusión de televisión o similar.

65 Conviene señalar que el sistema de recepción de la Figura 17 puede incluir, además, la sección de procesamiento de decodificación de fuente de información 203 tal como una señal después de que se aplique un proceso de decodificación de fuente de información por la sección de procesamiento de decodificación de fuente de información 203, es decir, una imagen o sonido que se obtiene por decodificación, puede registrarse en la sección de registro 221.

Ordenador para el que se describe la invención

A este propósito, aunque la serie de procesos anteriormente descritos pueden ejecutarse por hardware, se pueden ejecutar también por software. En donde la serie de procesos se ejecuta por software, un programa informático que construye el software se instala en un ordenador. El ordenador, en esta instancia operativa, incluye un ordenador incorporado en hardware para uso exclusivo, un ordenador personal para uso universal que puede ejecutar varias funciones instalados varios programas y así sucesivamente.

La Figura 18 ilustra, a modo de ejemplo, una configuración de hardware de un ordenador que ejecuta la serie de procesos anteriormente descritos en conformidad con un programa.

Haciendo referencia a la Figura 18, en el ordenador ilustrado, una unidad central de procesamiento (CPU) 401, una memoria de solamente lectura (ROM) 402 y una memoria de acceso aleatorio (RAM) 403 están conectadas entre sí por un bus 404.

Además, una interfaz de entrada/salida 405 está conectada al bus 404. Una sección de entrada 406, una sección de salida 407, una sección de memorización 408 y una sección de comunicación 409 y una unidad de memorización 410 están conectadas a la interfaz de entrada/salida 405.

La sección de entrada 406 incluye un teclado, un ratón, un micrófono, etc. La sección de salida 407 incluye una unidad de presentación visual, un altavoz, etc. La sección de memorización 408 incluye un disco duro, una memoria no volátil o similar. La sección de comunicaciones 409 incluye una interfaz de red o similar. La unidad de memorización 410 incluye un soporte extraíble 411 tal como un disco magnético, un disco óptico, un disco magneto-óptico o una memoria de semiconductores.

En el ordenador configurado de tal manera como se describió anteriormente, la CPU 401 carga un programa memorizado, a modo de ejemplo, en la sección de memorización 408 en la memoria RAM 403 a través de la interfaz de entrada/salida 405 y el bus 404 y ejecuta el programa para realizar la serie de procesos anteriormente descritos.

El programa a ejecutarse por el ordenador, en particular por la CPU 401, puede registrarse y proporcionarse como un soporte extraíble 411, a modo de ejemplo, como un soporte de paquete o similar. Además, el programa puede proporcionarse mediante un soporte de transmisión cableado o inalámbrico tal como una red de área local, la red Internet o una difusión digital.

En el ordenador, el programa puede instalarse en la sección de memorización 408 a través de la interfaz de entrada/salida 405 cargando el soporte extraíble 411 en la unidad de memorización 410. Además, el programa puede recibirse por la sección de comunicaciones 409 a través de un soporte de transmisión cableado o inalámbrico e instalarse en la sección de memorización 408. O bien, el programa puede instalarse por anticipado en la memoria ROM 402 o la sección de memorización 408.

Conviene señalar que, en la presente especificación, las etapas que describen el programa grabado en o sobre un soporte de registro pueden ser, pero no necesita serlo necesariamente, procesado en una serie temporal en el orden que se describe e incluye procesos que se ejecutan en paralelo o individualmente sin procesarse en una serie temporal.

Además, en la presente especificación, el término "sistema" se utiliza para representar un aparato completo constituido por una pluralidad de dispositivos o aparatos.

Aunque las formas de realización preferidas de la presente invención han sido descritas utilizando términos concretos, dicha descripción es para fines ilustrativos solamente y ha de entenderse que se pueden realizar cambios y variaciones sin desviarse por ello del alcance de protección de las reivindicaciones siguientes.

REIVINDICACIONES

1. Un aparato de recepción, que comprende:

5 medios de recepción para recibir una señal multiplexada por división ortogonal de la frecuencia, denominada OFDM, obtenida por modulación de una secuencia de paquetes comunes, denominada CPS, configurada a partir de un paquete común en una pluralidad de flujos y una secuencia de paquetes de datos, denominada DPS, configurada a partir de una pluralidad de paquetes individualmente únicos a la pluralidad de flujos;

10 una memoria intermedia (31) destinada a acumular paquetes de la secuencia CPS y de la secuencia DPS obtenidos por demodulación de la señal OFDM recibida y

caracterizado por cuanto que:

15 un medio de memorización (51) destinado a memorizar información de corrección para corregir un defecto de sincronización entre las secuencias CPS y DPS obtenidas a partir de paquetes particulares de la CPS y de la DPS en el momento de la lectura de los paquetes acumulados en dicha memoria intermedia y

20 un medio de corrección (52), destinado a corregir el defecto de sincronización del paquete afectado por el defecto de sincronización de los paquetes sobre la base de la información de corrección retenida en dicho medio de retención,

25 en donde la información de corrección incorpora direcciones de dicha memoria intermedia cuando los paquetes de la secuencia CPS y de la secuencia DPS, que están en sincronización entre sí, son objeto de escritura en dicha memoria intermedia y una información de diferencia que indica una diferencia entre temporizaciones de lectura de los paquetes de las secuencias de paquetes y

30 en el momento de la lectura de los paquetes acumulados en dicha memoria intermedia, si, a la terminación de la duración de la información de diferencia después de que una de las direcciones leídas de paquetes acumulados de la CPS o bien, de la DPS, alcancen una de las direcciones correspondientes para paquetes de la CPS o bien, de la DPS que se retienen en dicho medio de retención, la otra dirección leída de paquetes acumulados de la otra secuencia de paquetes de dicha memoria intermedia no coincide con la otra dirección correspondiente para paquetes de dicha otra secuencia de paquetes retenida en dicho medio de retención, mientras que dicha otra dirección leída de dicha memoria intermedia se sustituye por esta otra dirección correspondiente retenida en dicho medio de retención para corregir dicha otra dirección leída de dicha memoria intermedia con respecto al paquete afectado por el defecto de sincronización.

35 **2.** El aparato de recepción según la reivindicación 1, en donde la secuencia CPS y la secuencia de paquetes de datos son PLPs Comunes y PLPs de datos, respectivamente, obtenidas a partir de una pluralidad de flujos en conformidad con el sistema de conductos de la capa física, denominados PLP, múltiples, M-PLP, de la norma de difusión video digital terrestre 2, denominada DVB-T.

40 **3.** El aparato de recepción según la reivindicación 1 o 2, en donde las direcciones incluidas en la información de corrección son direcciones en el momento de la escritura, en dicha memoria intermedia, de PLP Común y del PLP de datos que están en sincronización en función de retardo de salida, denominado TTO, que se añade a cada uno de los paquetes particulares e indica una temporización de lectura del paquete y

la información de diferencia representa un valor de diferencia de las TTOs añadidas a los paquetes particulares del PLP Común y del PLP de datos que están en sincronización entre sí en función de las TTO.

50 **4.** El aparato de recepción según la reivindicación 3, en donde el valor de diferencia representa un número de paquetes correspondiente a la diferencia entre las TTOs.

5. Un método de recepción para un aparato de recepción que incluye una memoria intermedia, comprendiendo dicho método las etapas que consisten en:

55 recibir una señal OFDM obtenida mediante modulación de una secuencia de paquetes comunes, denominada CPS, configurada a partir de un paquete común para una pluralidad de flujos y de una secuencia de paquetes de datos denominada DPS, configurada a partir de una pluralidad de paquetes individualmente únicos a la pluralidad de flujos;

60 controlar, en el momento de la lectura de paquetes de la CPS y de la DPS obtenidos por demodulación de la señal OFDM recibida y acumulados en la memoria intermedia, la retención de información de corrección destinada a corregir un defecto de sincronización entre la CPS y la DPS obtenidas a partir de paquetes particulares de la CPS y de la DPS y

65 caracterizado por cuanto que las etapas consisten en:

corregir el defecto de sincronización del paquete afectado por el defecto de sincronización de los paquetes sobre la base de la información de corrección retenida,

5 en donde la información de corrección incorpora direcciones de dicha memoria intermedia cuando los paquetes de la CPS y de la DPS que están en sincronización entre sí, son objeto de escritura en dicha memoria intermedia y una información de diferencia que indica una diferencia entre temporizaciones de lectura de los paquetes de la secuencia de paquetes y

10 en el momento de la lectura de los paquetes acumulados en dicha memoria intermedia, si a la terminación de la duración de la información de diferencia después de que una de las direcciones leídas de paquetes acumulados de la CPS o bien, de la DPS, alcancen una de las direcciones correspondientes para paquetes de la CPS o bien, de la DPS que se retiene en dicho medio de retención, la otra dirección leída de paquetes acumulados de la otra secuencia de paquetes de dicha memoria intermedia no coincide con la otra dirección correspondiente para paquetes de dicha otra secuencia de paquetes retenida en dicho medio de retención, mientras que dicha otra dirección leída de dicha memoria intermedia se sustituye por dicha otra dirección correspondiente retenida en dicho medio de retención para corregir dicha otra dirección leída de dicha memoria intermedia con respecto al paquete afectado por el defecto de sincronización.

20 **6.** Un programa destinado a ejecutarse por un aparato que incluye una memoria intermedia, comprendiendo el programa las etapas que consisten en:

25 recibir una señal OFDM obtenida por modulación de una secuencia de paquetes comunes, denominada CPS, configurada a partir de un paquete común para una pluralidad de flujos y de una secuencia de paquetes de datos, denominada DPS, configurada a partir de una pluralidad de paquetes individualmente únicos a la pluralidad de flujos;

30 controlar, en el momento de la lectura de paquetes de la CPS y de la DPS obtenidos por demodulación de la señal OFDM recibida y acumulados en la memoria intermedia, estando la retención de información de corrección destinada a corregir un defecto de sincronización entre la CPS y la DPS que se obtiene a partir de paquetes particulares de la CPS y de la DPS y

35 caracterizado por cuanto que las etapas consisten en:

40 corregir el defecto de sincronización del paquete afectado por el defecto de sincronización de los paquetes sobre la base de la información de corrección retenida,

45 en donde la información de corrección incorpora direcciones de dicha memoria intermedia cuando los paquetes de la CPS y de la DPS, que están en sincronización entre sí, son objeto de escritura en dicha memoria intermedia y una información de diferencia que indica una diferencia entre temporizaciones de lectura de los paquetes de la secuencia de paquetes y

50 en el momento de la lectura de los paquetes acumulados en dicha memoria intermedia, si, a la terminación de la duración de la información de diferencia después de que una de las direcciones leídas de paquetes acumulados de la CPS o bien, de la DPS, alcance una de las direcciones correspondientes para paquetes de la CPS o bien, de la DPS retenida en dicho medio de retención, la otra dirección leída de paquetes acumulados de la otra secuencia de paquetes de dicha memoria intermedia no coincide con la otra dirección correspondiente para paquetes de dicha otra secuencia de paquetes retenida en dicho medio de retención, mientras que dicha otra dirección leída de dicha memoria intermedia se sustituye por dicha otra dirección correspondiente retenida en dicho medio de retención para corregir dicha otra dirección leída de dicha memoria intermedia con respecto al paquete afectado por el defecto de sincronización.

55 **7.** Un sistema de recepción, que comprende:

60 un medio de adquisición (12) destinado a adquirir, a través de una línea de transmisión, una señal OFDM obtenida por modulación de una secuencia de paquetes comunes, denominada CPS, configurada a partir de un paquete común para una pluralidad de flujos y de una secuencia de paquetes de datos, denominada DPS, configurada a partir de una pluralidad de paquetes individualmente únicos para la pluralidad de flujos y

65 una sección de procesamiento en decodificación de línea de transmisión (13) adaptada para ejecutar un proceso de decodificación de línea de transmisión que incluye al menos un proceso de decodificación de los flujos de paquetes para la señal adquirida mediante la polarización de la línea de transmisión;

comprendiendo dicha sección de procesamiento en decodificación de línea de transmisión:

una memoria intermedia (31) destinada a acumular paquetes de la CPS y de la DPS obtenidos por demodulación de la señal OFDM adquirida mediante la polarización de la línea de transmisión,

un medio de retención (51) destinado a retener informaciones de corrección destinadas a corregir un defecto de sincronización entre la CPS y la DPS que se obtienen a partir de los paquetes particulares de la CPS y de la DPS en el momento de la lectura de los paquetes acumulados en dicha memoria intermedia y

5 un medio de corrección (52), destinado a corregir el defecto de sincronización del paquete afectado por el defecto de sincronización de los paquetes sobre la base de la información de corrección retenida en dicho medio de retención,

10 en donde la información de corrección incorpora direcciones de dicha memoria intermedia cuando los paquetes de la CPS y de la DPS, que están en sincronización entre sí, son objeto de escritura en dicha memoria intermedia y una información de diferencia que indica una diferencia entre temporizaciones de lectura de los paquetes de la secuencia de paquetes y

15 en el momento de la lectura de los paquetes acumulados en dicha memoria intermedia, si, a la terminación de la duración de la información de diferencia después de que una de las direcciones leídas de paquetes acumulados de la CPS o bien, de la DPS, alcancen una de las direcciones correspondientes para paquetes de la CPS o bien, de la DPS, retenidos en dicho medio de retención, la otra dirección leída de paquetes acumulados de la otra secuencia de paquetes de dicha memoria intermedia no coincide con la otra dirección correspondiente para paquetes de dicha otra secuencia de paquetes retenida en dicho medio de retención, mientras que dicha otra dirección leída de dicha memoria intermedia se sustituye por dicha otra dirección correspondiente retenida en dicho medio de retención para
20 corregir dicha otra dirección leída de dicha memoria intermedia con respecto al paquete afectado por el defecto de sincronización.

FIG. 1

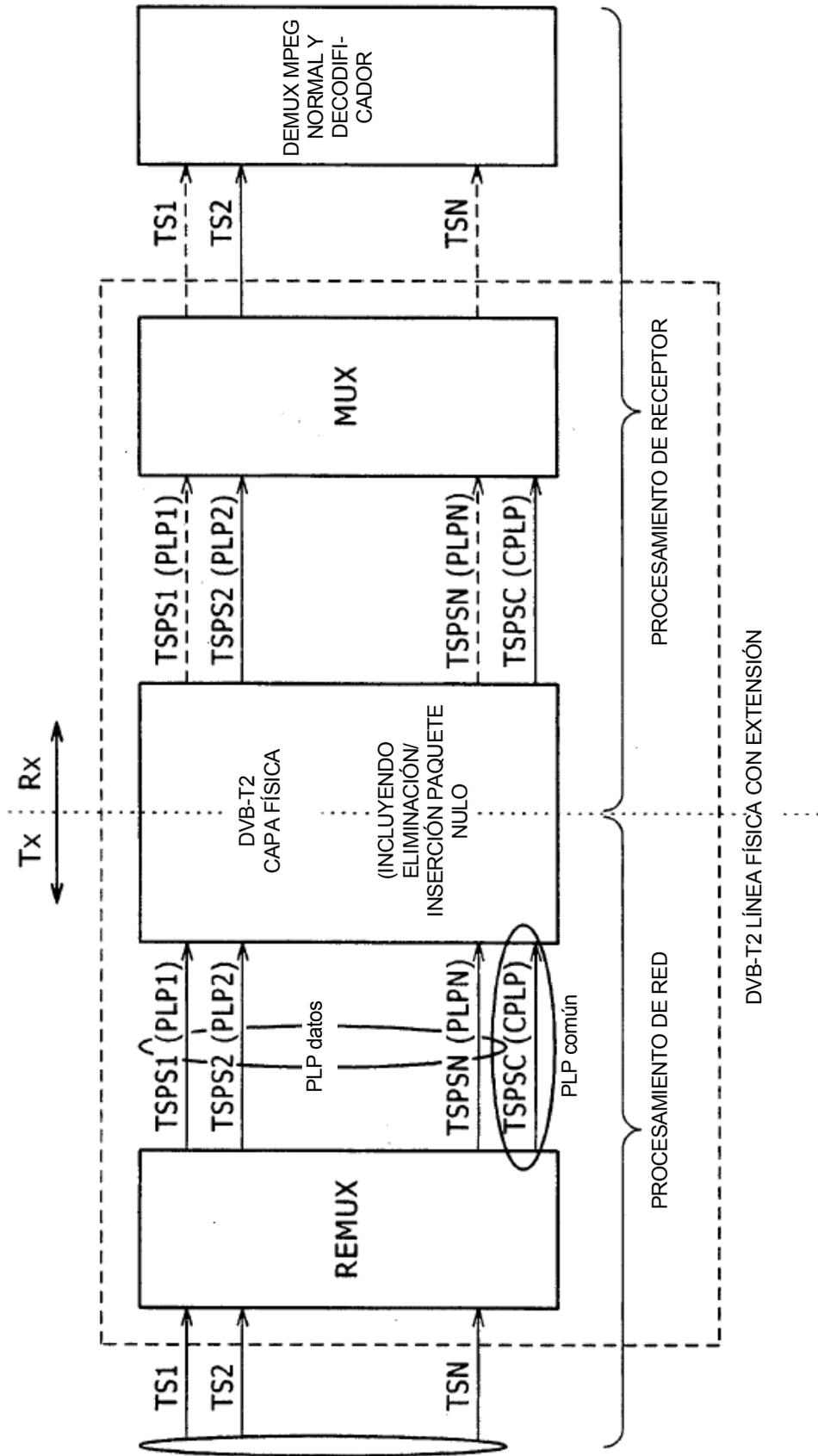


FIG. 2

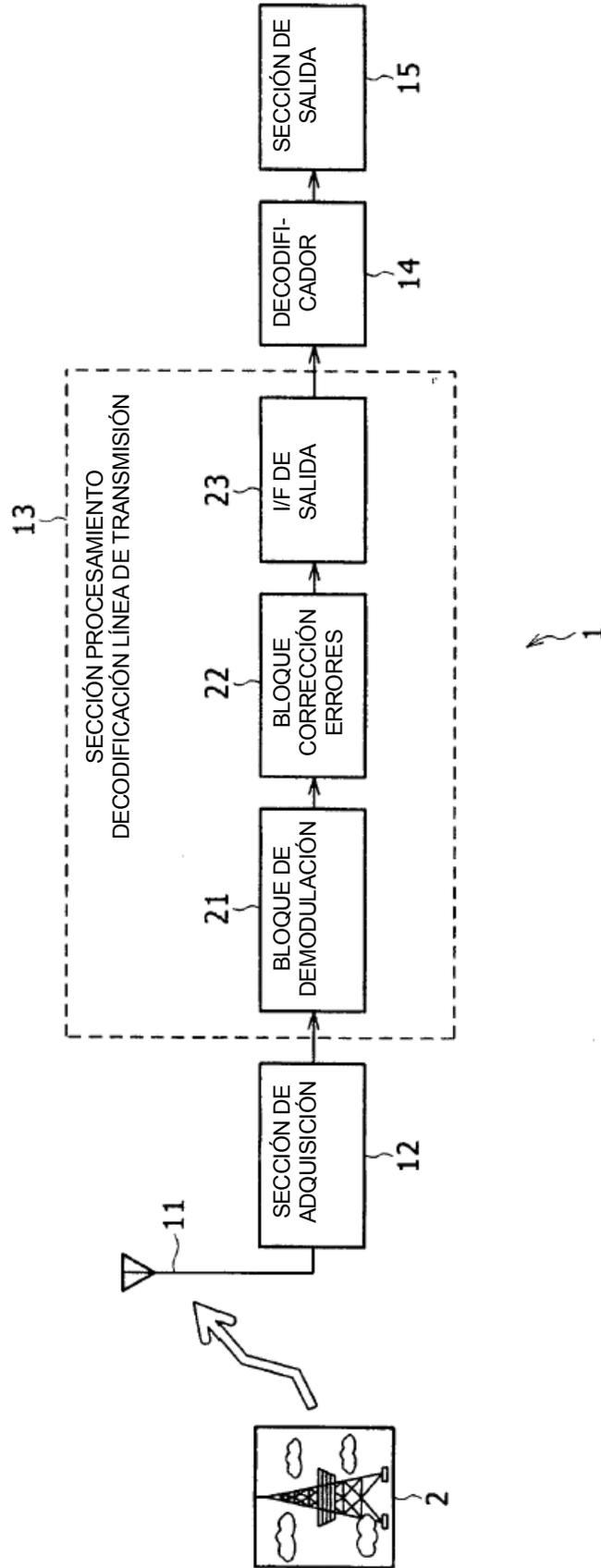


FIG. 3

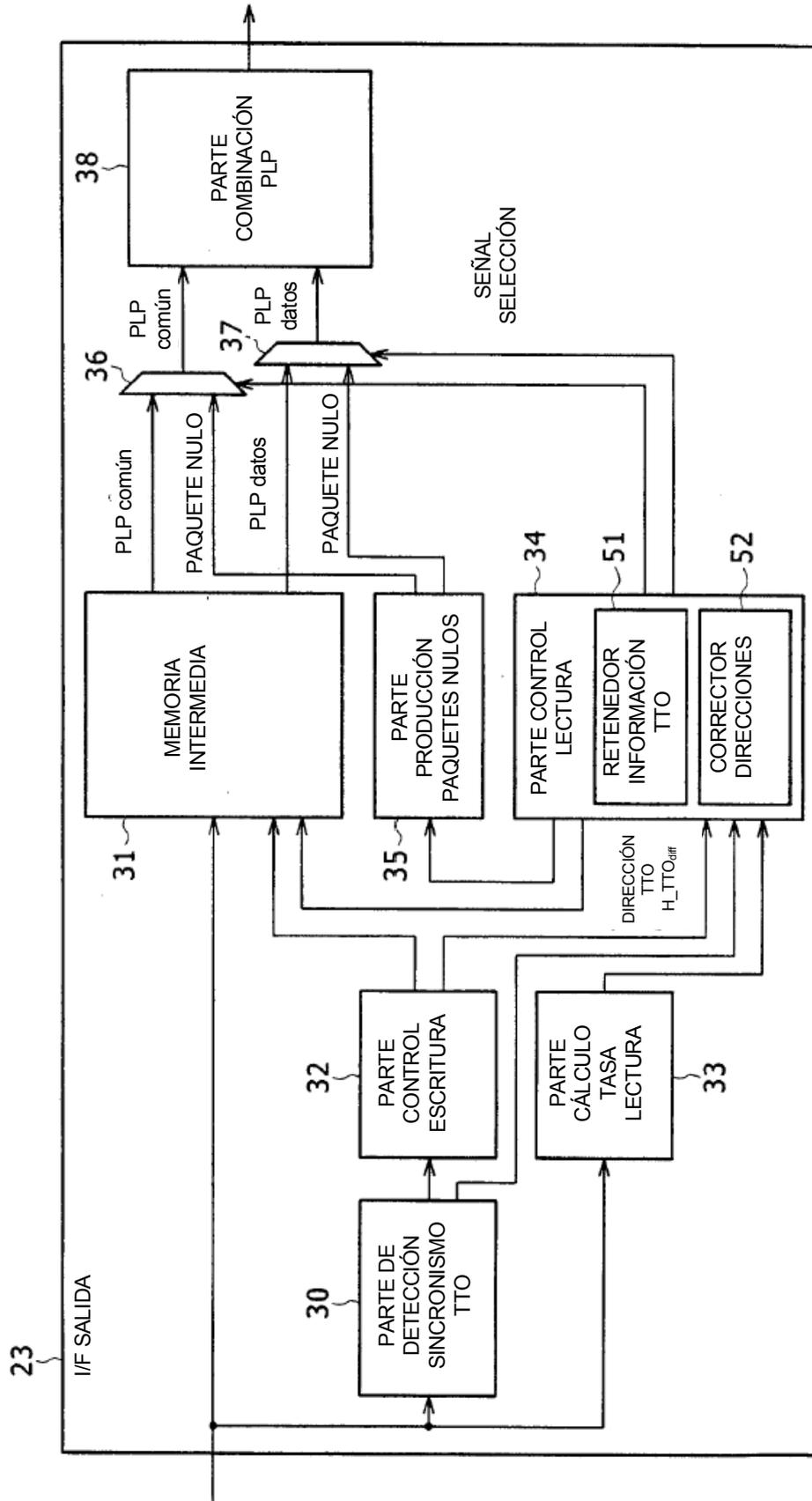


FIG. 4

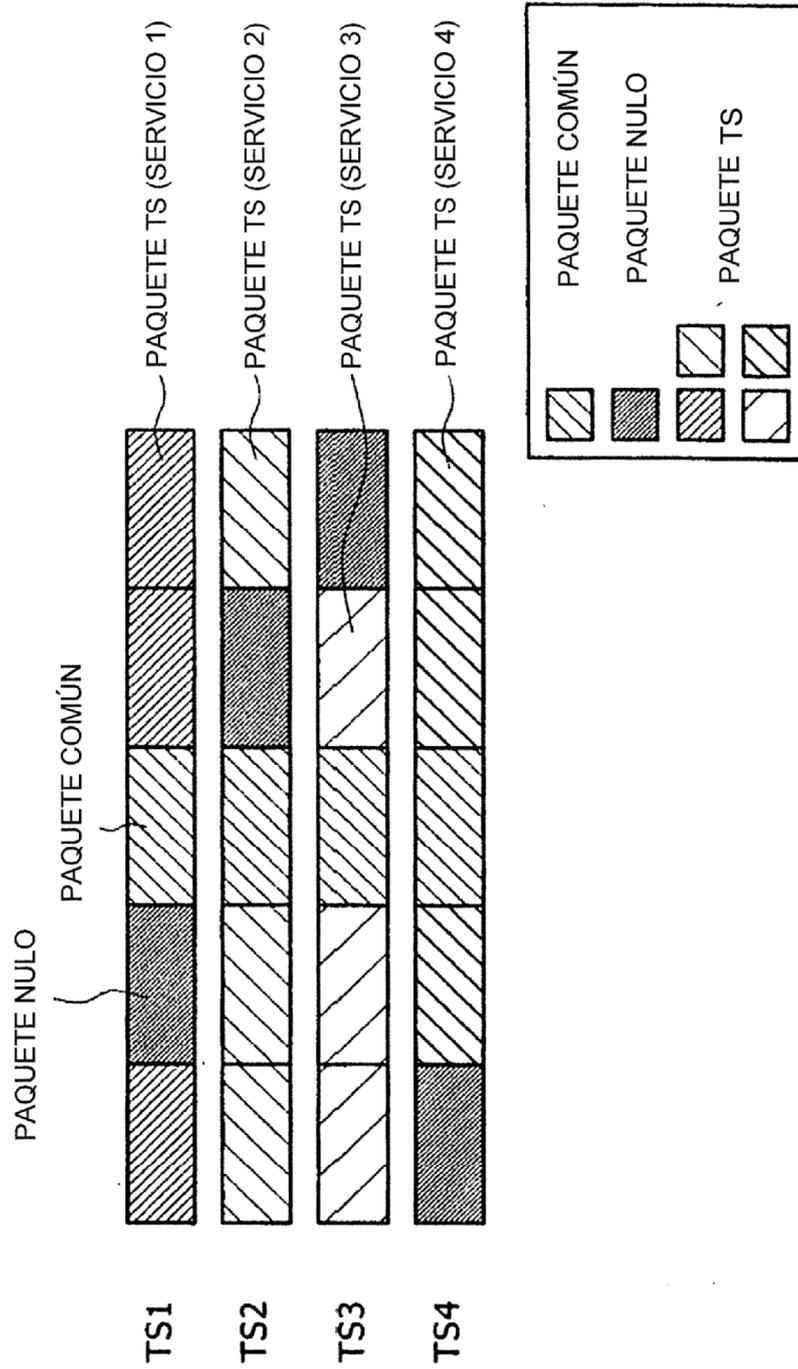


FIG. 5

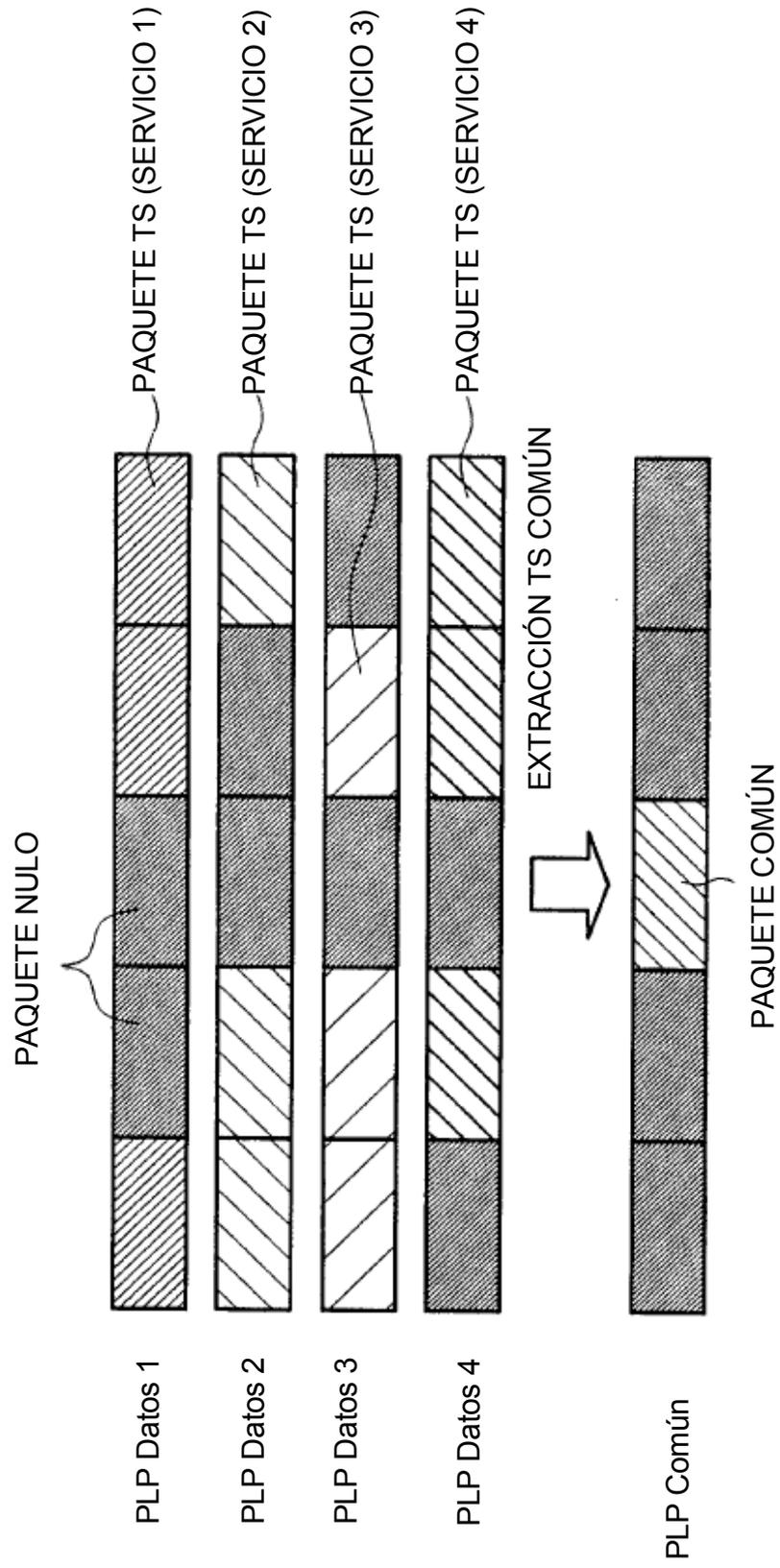


FIG. 6

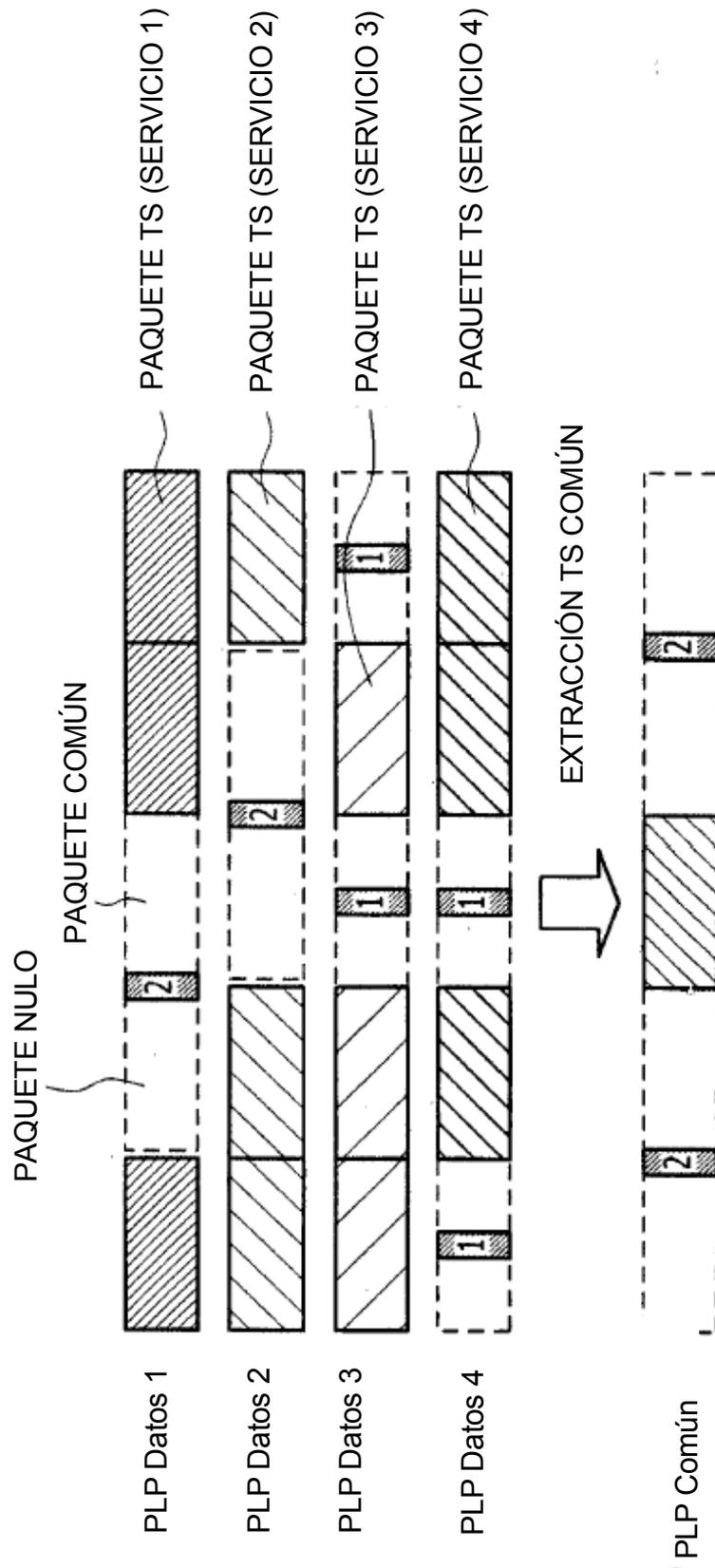


FIG. 7

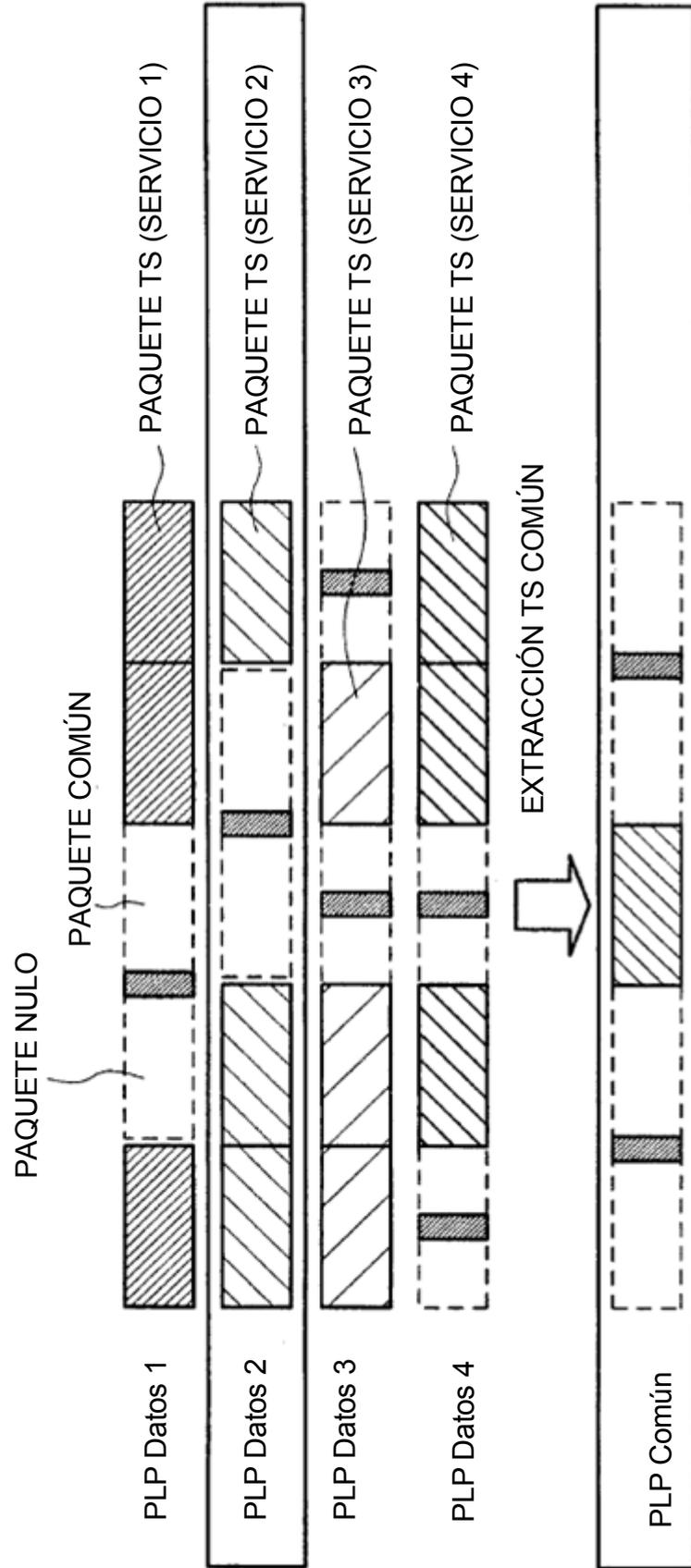


FIG. 8

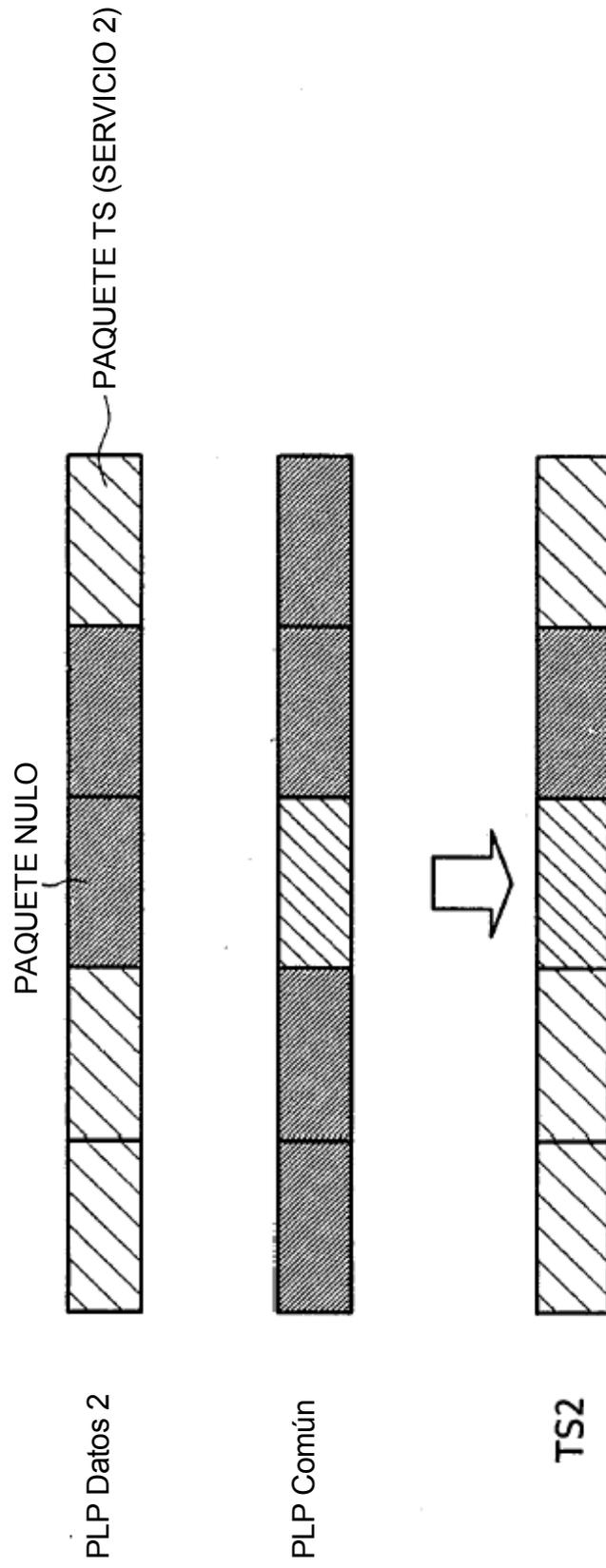


FIG. 9

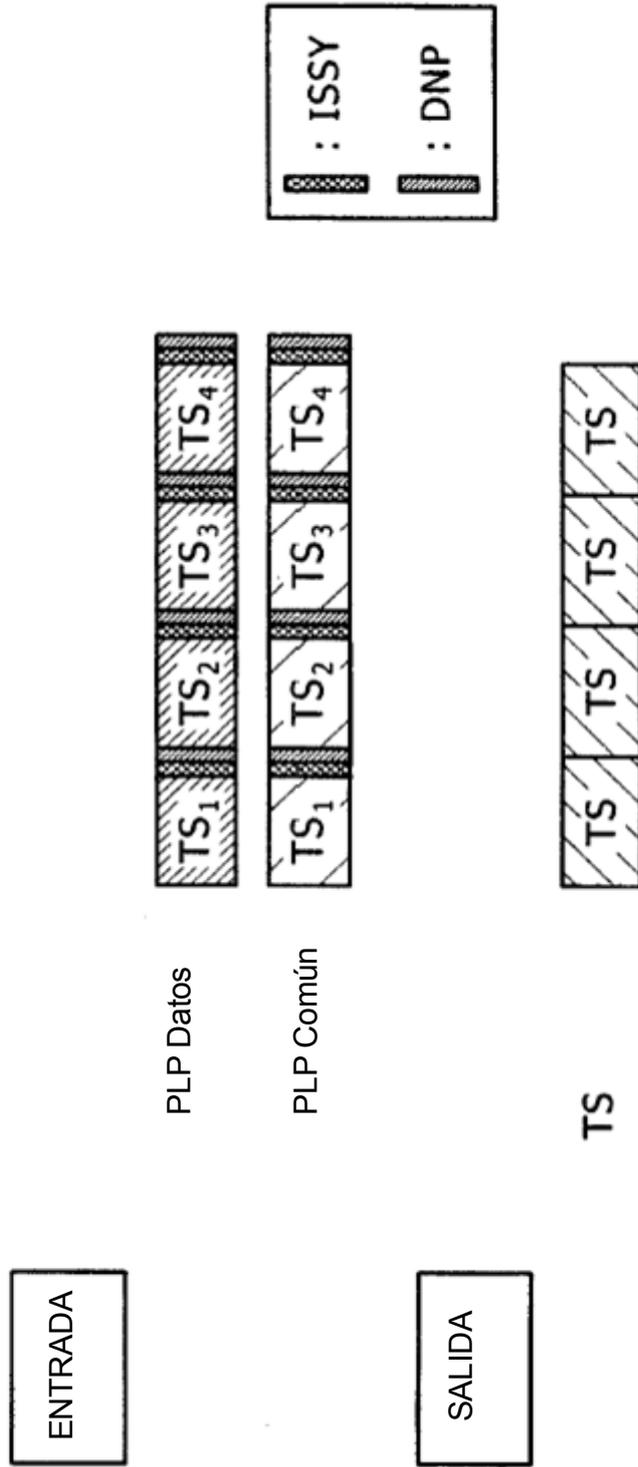


FIG. 11

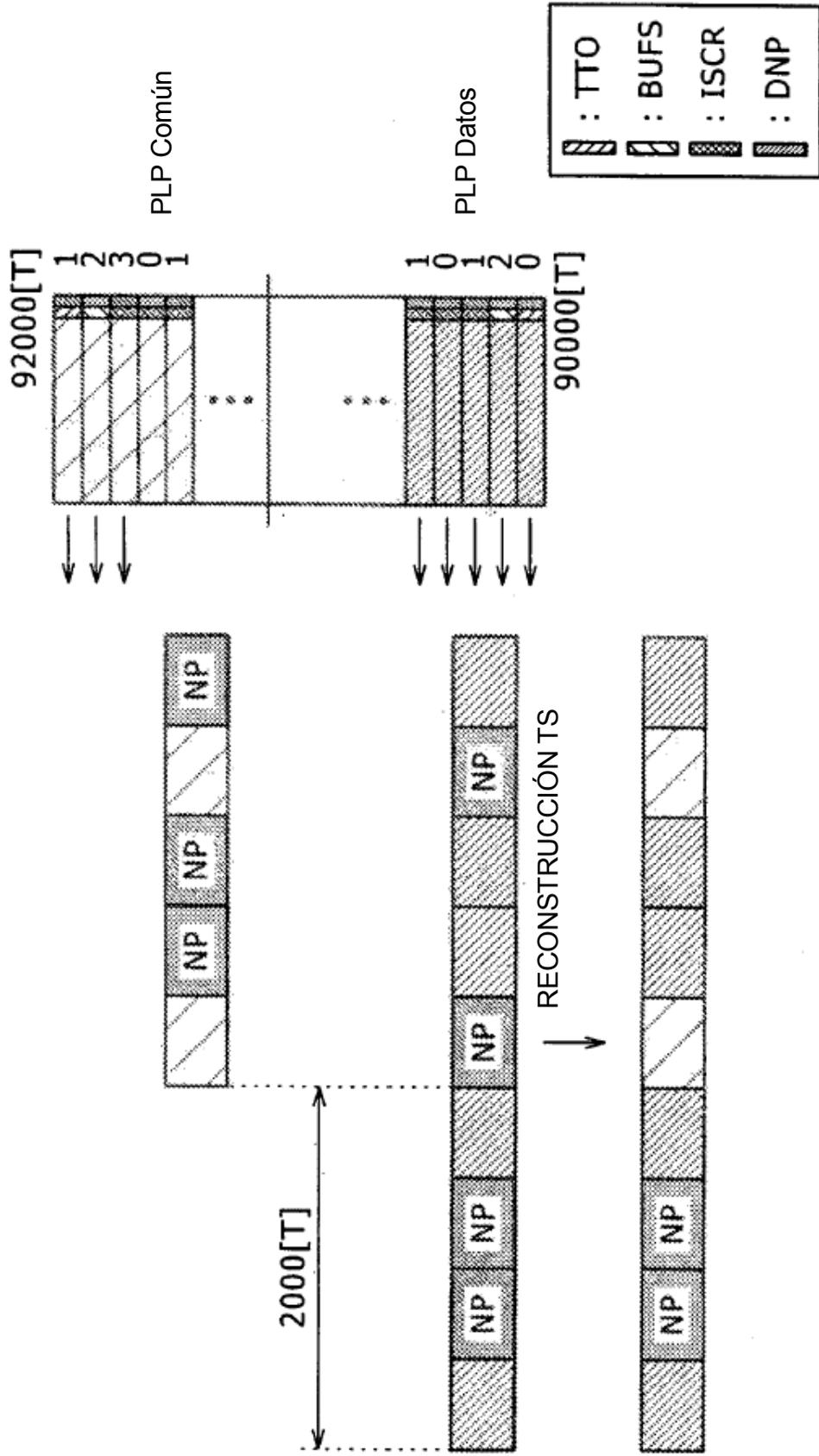


FIG.12

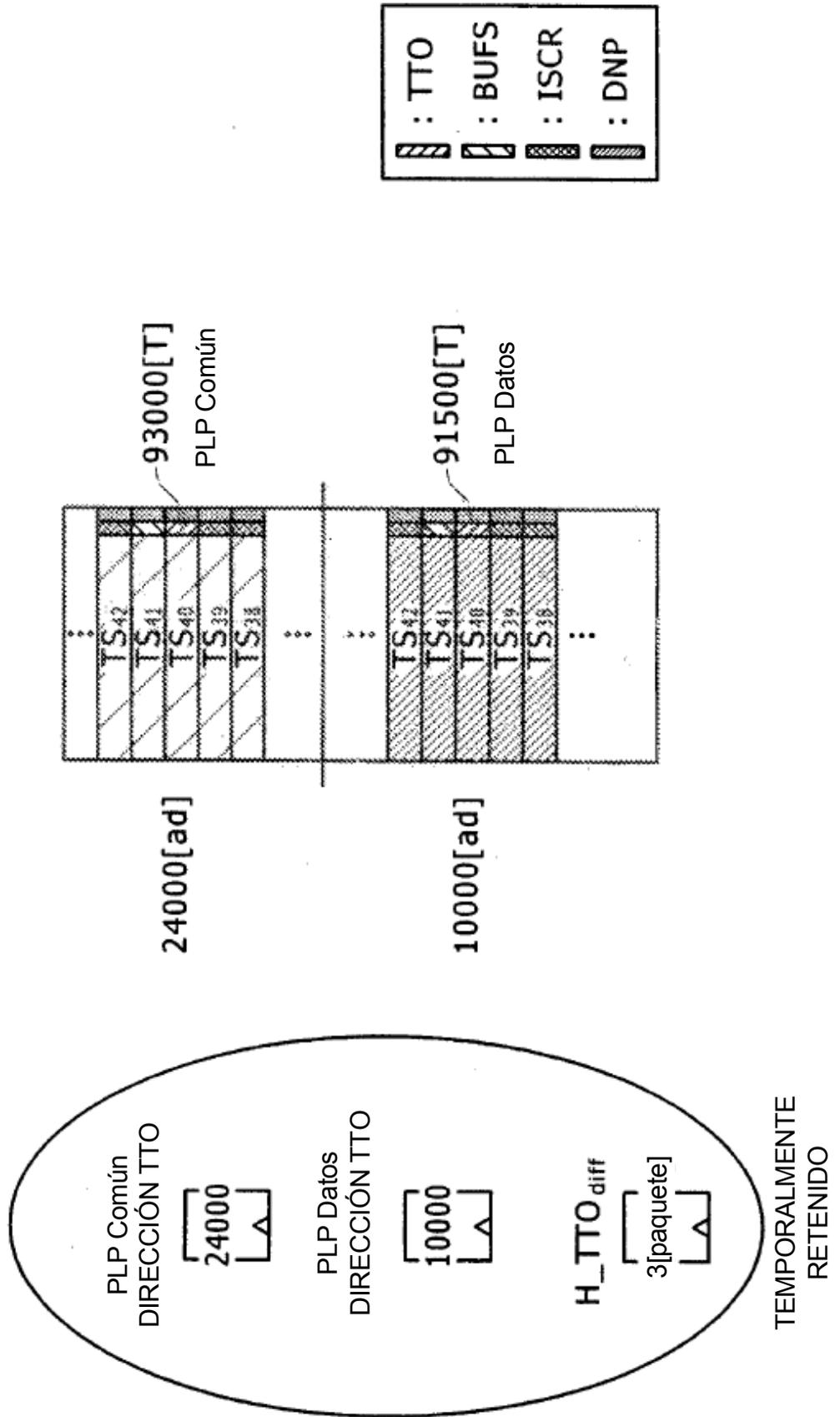


FIG. 13

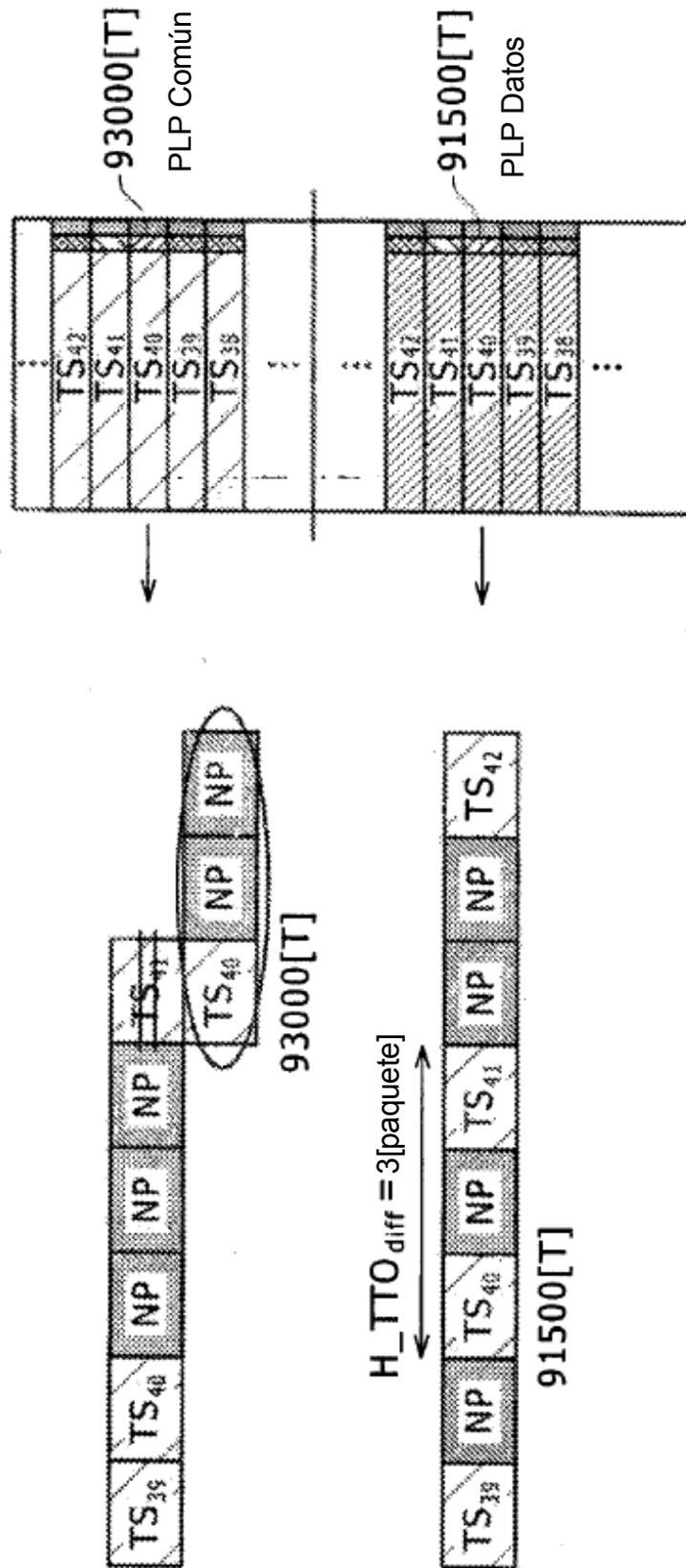


FIG. 14

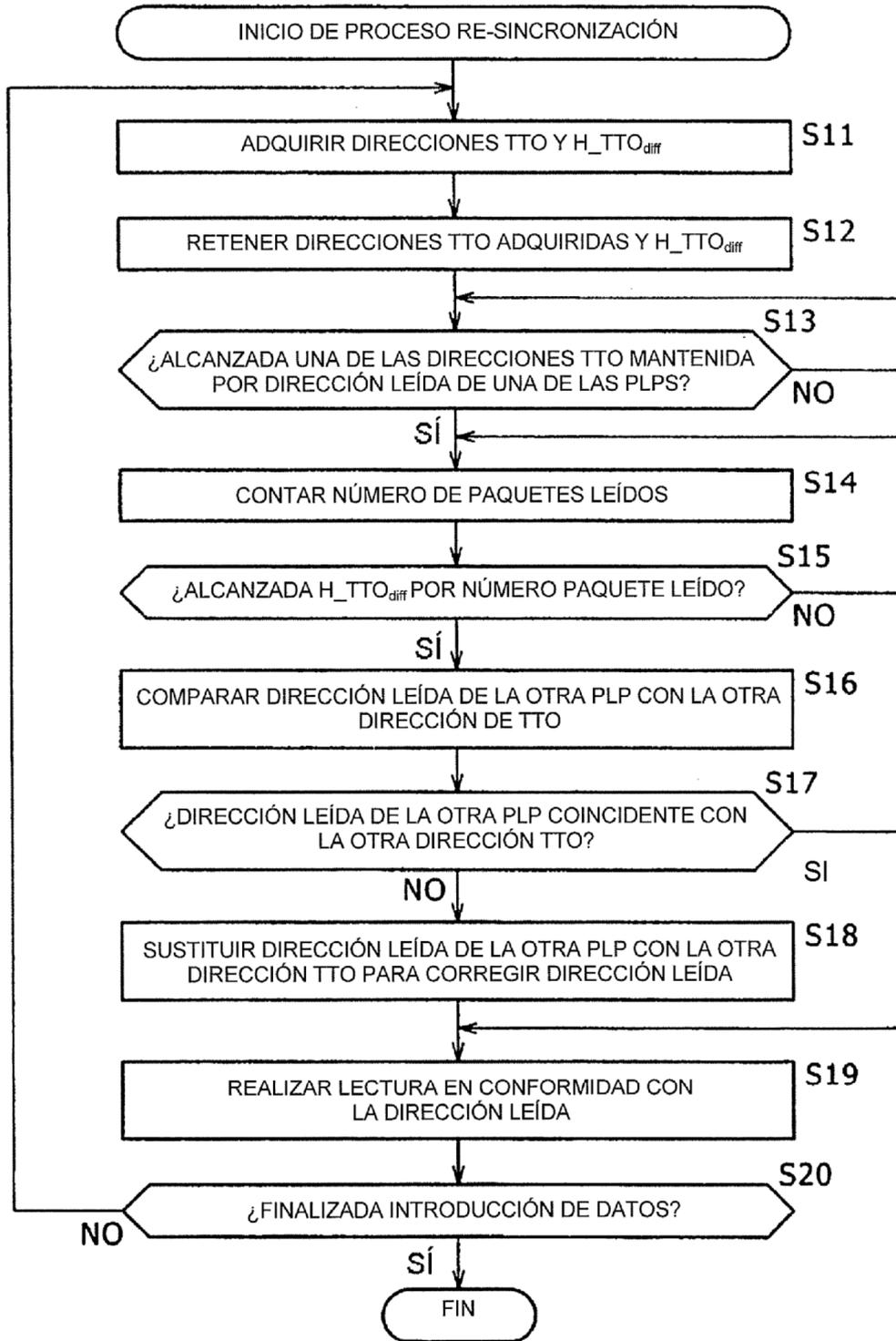


FIG. 15

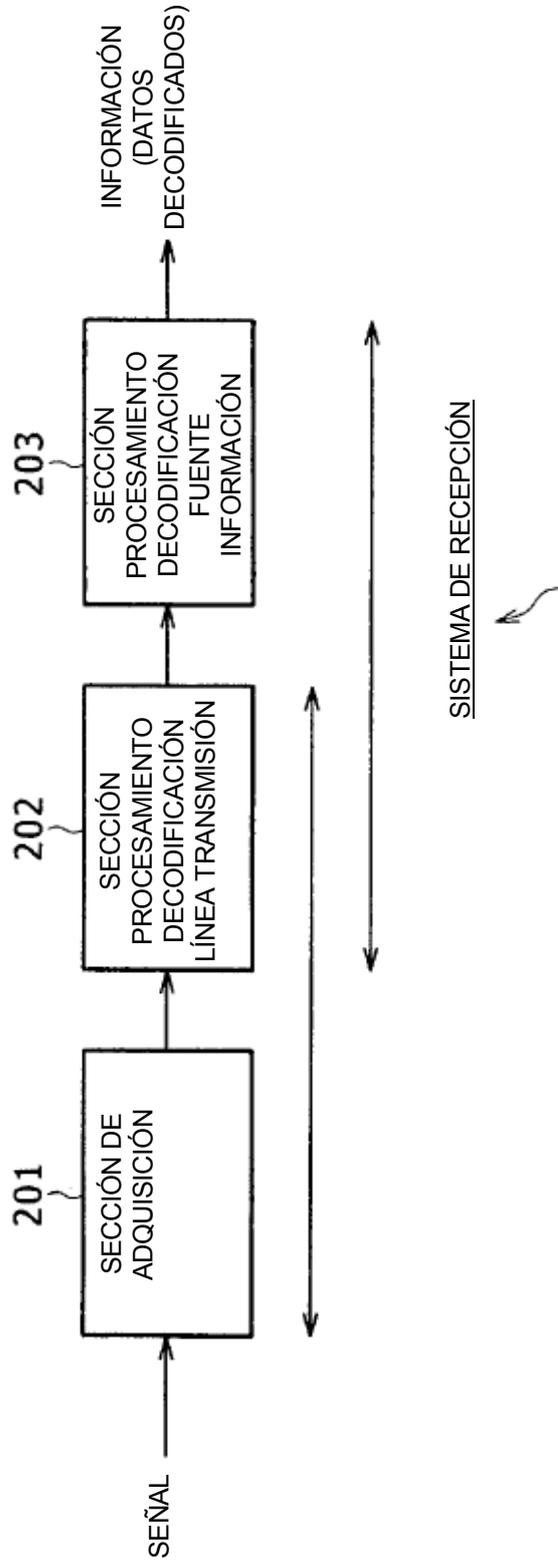


FIG. 16

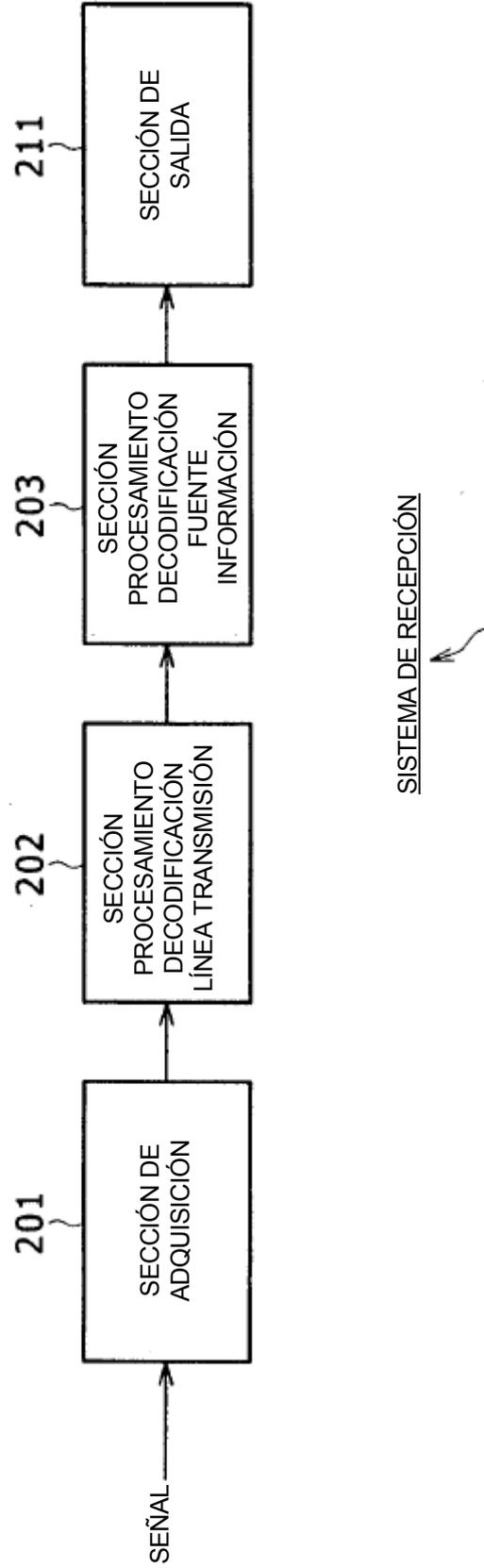


FIG. 17

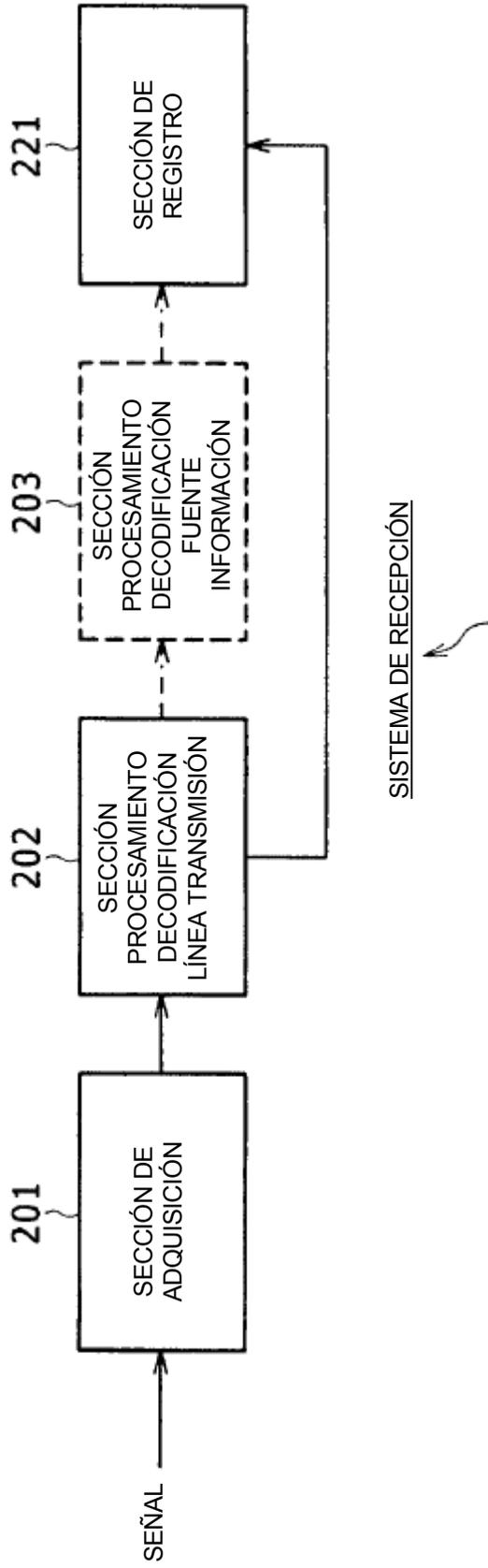


FIG. 18

