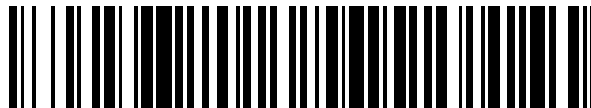


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 531 200**

51 Int. Cl.:

G06K 19/07 (2006.01)

H04B 5/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **21.09.2011 E 11771252 (1)**

97 Fecha y número de publicación de la concesión europea: **26.11.2014 EP 2625653**

54 Título: **Procedimiento y dispositivo de modulación de carga activa con amortiguación de auto oscilación**

30 Prioridad:

21.09.2010 FR 1003754

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

11.03.2015

73 Titular/es:

**INSIDE SECURE (100.0%)
Rue de la Carrière de Bachasson, CS 70025,
Arteparc Bachasson, Bât. A
13590 Meyreuil , FR**

72 Inventor/es:

**BERNARD, FRÉDÉRIC;
CORDIER, NICOLAS;
PERNISEK FLORIAN y
CHARRAT, BRUNO**

74 Agente/Representante:

LINAGE GONZÁLEZ, Rafael

ES 2 531 200 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Procedimiento y dispositivo de modulación de carga activa con amortiguación de auto oscilación

5 La presente invención se refiere a un procedimiento de emisión de datos mediante acoplamiento inductivo, de acuerdo con la reivindicación 1.

La presente invención también se refiere a un dispositivo de emisión y de recepción de datos diseñado para implementar este procedimiento, de acuerdo con la reivindicación 5.

10 La presente invención se refiere de manera general a las técnicas de comunicación mediante acoplamiento inductivo también llamadas "comunicaciones de campo cercano" o "NFC" (Near Field Communications). Una comunicación mediante acoplamiento inductivo hace, por lo general, que intervenga un dispositivo denominado pasivo y un dispositivo denominado activo. Los dos dispositivos están equipados con una bobina de antena. El dispositivo activo emite un campo magnético oscilante, por ejemplo a 13,56 MHz, y envía unos datos al dispositivo pasivo modulando el campo magnético. Este campo magnético se designa de aquí en adelante "campo magnético externo". El dispositivo pasivo envía unos datos al dispositivo activo mediante modulación de carga.

20 La modulación de carga puede ser pasiva o activa. La modulación de carga pasiva consiste en modificar la impedancia de la bobina de antena del dispositivo pasivo al ritmo de la una señal de modulación de carga portadora de datos. Esta modulación de impedancia repercute en la impedancia de la bobina de antena del dispositivo activo, mediante acoplamiento inductivo. El dispositivo activo puede, por lo tanto, extraer de su señal de antena la señal de modulación de carga utilizada por el dispositivo pasivo, y deducir de esta los datos que el dispositivo pasivo le envía.

25 La modulación de carga activa consiste en emitir, al ritmo de la señal de modulación portadora de datos, unas ráfagas de campo magnético alternativo. Las ráfagas de campo magnético las percibe el dispositivo activo como una modulación de carga pasiva. Esta técnica la ha propuesto la solicitante en la patente EP 1 327 222 (US 7 098 770B2), véanse las figuras 4A a 4E, página 8, tabla 4, párrafo 074.

30 La modulación de carga activa ofrece, con respecto a la modulación de carga pasiva, una distancia de comunicación superior y/o una mejor transmisión de los datos en un entorno difícil, por ejemplo un entorno perturbado por masas metálicas generadoras de corrientes de Foucault. La modulación de carga activa precisa como contrapartida unos medios de excitación de la bobina de antena y, por lo tanto, una fuente de corriente, pero consume mucha menos corriente que una emisión permanente de campo magnético.

35 Un dispositivo con modulación de carga activa no puede, por lo tanto, ser puramente pasivo en términos de alimentación eléctrica (un dispositivo puramente pasivo está alimentado eléctricamente por el campo magnético emitido por el dispositivo activo), pero sin embargo se considera como "pasivo" porque no emite el campo magnético externo necesario para la comunicación.

40 Para la obtención de una distancia máxima de comunicación, la modulación de carga activa también precisa que el campo magnético de modulación de carga esté en fase con el campo magnético externo emitido por el dispositivo activo. Rotaciones de fase entre el campo magnético de modulación de carga activa y el campo magnético externo podrían provocar fluctuaciones no deseables en la distancia de comunicación.

45 La patente US 5 453 748 describe un transpondedor RF que comprende un oscilador síncrono que proporciona una señal bloqueada en la señal del lector. La patente EP 1 801 741 describe un dispositivo NFC con modulación de carga activa que utiliza un bucle de enganche de fase para controlar la fase del campo magnético de modulación de carga (véase la figura 1, 9 de este documento). El bucle de enganche de fase comprende un VCO (oscilador controlado por tensión), un comparador de fase y un filtro de paso bajo que suministra una tensión de control al VCO. El comparador de fase recibe, como frecuencia de referencia, una primera señal periódica que se extrae de la señal de antena inducida por el campo magnético externo. El bucle de enganche de fase proporciona una segunda señal periódica cuya fase está bloqueada en la de la primera señal periódica. En el modo de emisión de datos, se aplican unas ráfagas de la segunda señal periódica al circuito de antena para generar las ráfagas de campo magnético.

50 Cuando el dispositivo pasa al modo de emisión de datos, la primera señal periódica ya no se aplica en el comparador de fase y un circuito de muestreo HLD ("Sample Hold") mantiene la tensión de control aplicada en el VCO. De este modo, el bucle de enganche de fase pasa de un modo de funcionamiento síncrono a un modo de oscilación libre y se mantiene en este modo de funcionamiento hasta el final de la emisión de datos.

55 Si se desea que las ráfagas de campo magnético estén en fase con el campo magnético externo, el bucle de enganche de fase debe presentar un deslizamiento de fase muy débil mientras dure el modo de emisión de datos, que es al menos igual a la duración de emisión de una trama de datos. En la práctica, el desplazamiento de fase máximo tolerado en este periodo es, por lo general, del orden de 1/4 del periodo del campo magnético oscilante a 13,56 MHz.

A título de ejemplo, una trama ISO 14443-A presenta una duración del orden de 25,6 ms. Al ser la frecuencia de la señal periódica de 13,56 MHz, el deslizamiento de fase del bucle de enganche de fase en modo de oscilación libre no debe, de preferencia, ser superior a 18 ns, esto es 1/4 del periodo del campo magnético oscilante a 13,56 MHz.

5 Ahora bien, obtener una estabilidad superior a 18 ns para una duración de 25,6 ms significa que el bucle de enganche de fase debe ofrecer una precisión extrema del orden de 0,7 ppm ($(18 \cdot 10^{-9} / 25,6 \cdot 10^{-3}) \cdot 10^6$). Esta precisión necesita unos circuitos de muy alta calidad y caros de fabricar.

10 Por lo tanto, sería preferible prever un medio que permita proporcionar unas ráfagas de campo magnético que presentan un pequeño desplazamiento de fase con respecto al campo magnético externo, sin recurrir a unos circuitos extremadamente precisos y caros de fabricar.

15 Para ello, la presente invención propone utilizar un oscilador síncrono y resincronizar el oscilador en el campo magnético externo antes de cada aplicación en el circuito de antena de una ráfaga de una señal periódica suministrada por el oscilador.

Más particularmente, unas formas de realización de la invención se refieren a un procedimiento de emisión de datos mediante acoplamiento inductivo, que comprenden las etapas que consisten en aplicar un campo magnético externo alternativo en un circuito de antena inductivo sintonizado en una frecuencia portadora del campo magnético externo; extraer una señal de antena del circuito de antena; extraer de la señal de antena una primera señal periódica; producir una segunda señal periódica por medio de un oscilador síncrono que presenta un modo de oscilación síncrona bloqueada en fase en la primera señal periódica y un modo de oscilación libre; poner al oscilador en el modo de oscilación libre; y aplicar en el circuito de antena una ráfaga de la segunda señal periódica. El procedimiento comprende, después de haber aplicado en el circuito de antena una ráfaga de la segunda señal periódica, una etapa de atenuación que consiste en modificar la impedancia del circuito de antena para reducir la amplitud de la señal de antena; una etapa de restablecimiento que consiste en dejar de modificar la impedancia del circuito de antena, para restablecer la amplitud de la señal de antena; y una etapa de resincronización que consiste en poner al oscilador en el modo de oscilación síncrona antes de aplicar una nueva ráfaga de la segunda señal periódica en el circuito de antena.

20 De acuerdo con una forma de realización, el procedimiento comprende las etapas que consisten en: proporcionar una señal de modulación portadora de datos, aplicar una ráfaga de la segunda señal periódica en el circuito de antena cuando la señal de modulación presenta un primer valor lógico, y bloquear la aplicación de la primera señal periódica en una entrada de sincronización del oscilador durante los periodos de atenuación, de restablecimiento y de sincronización.

35 De acuerdo con una forma de realización, el procedimiento comprende una etapa que consiste en bloquear la aplicación de la primera señal periódica en la entrada de sincronización del oscilador por medio de una señal de enmascaramiento.

40 De acuerdo con una forma de realización, el procedimiento comprende una etapa que consiste en el desplazamiento de fase de la segunda señal periódica con respecto a la señal de antena.

45 Unas formas de realización de la invención también se refieren a un dispositivo de emisión y de recepción de datos mediante acoplamiento inductivo que comprende: un circuito de antena inductivo en el que aparece una señal de antena en presencia de un campo magnético externo alternativo; unos medios para extraer de la señal de antena una primera señal periódica; un oscilador síncrono que presenta una entrada de sincronización que recibe la primera señal periódica, que proporciona una segunda señal periódica, presentando el oscilador un modo de oscilación síncrona bloqueado en fase en la primera señal periódica y un modo de oscilación libre; y un circuito de modulación de carga activa, configurado para aplicar en el circuito de antena las ráfagas de la segunda señal periódica y generar un campo magnético de modulación de carga activa. El dispositivo también comprende unos medios para modificar la impedancia del circuito de antena y está configurado para poner al oscilador en el modo de oscilación libre; aplicar en el circuito de antena una ráfaga de la segunda señal periódica; modificar la impedancia del circuito de antena para reducir la amplitud de la señal de antena; dejar de modificar la impedancia del circuito de antena, para restablecer la amplitud de la señal de antena; y poner al oscilador en el modo de oscilación síncrona antes de aplicar una nueva ráfaga de la segunda señal periódica en el circuito de antena.

50 De acuerdo con una forma de realización, el dispositivo está configurado para proporcionar una señal de modulación portadora de datos; aplicar una ráfaga de la segunda señal periódica en el circuito de antena cuando la señal de modulación presenta un primer valor lógico; y bloquear la aplicación de la primera señal periódica en una entrada de sincronización del oscilador durante los periodos de atenuación, de restablecimiento y de sincronización.

60 De acuerdo con una forma de realización, el dispositivo está configurado para bloquear la aplicación de la primera señal periódica en la entrada de sincronización del oscilador por medio de una señal de enmascaramiento.

65

De acuerdo con una forma de realización, los medios para modificar la impedancia del circuito de antena comprenden un interruptor cuyo cierre modifica la impedancia del circuito de antena.

5 De acuerdo con una forma de realización, los medios para modificar la impedancia del circuito de antena comprenden un temporizador para determinar un intervalo durante la que se modifica la impedancia del circuito de antena.

10 De acuerdo con una forma de realización, el oscilador síncrono es de tipo oscilador astable que presenta una frecuencia propia de auto oscilación determinada por unos componentes del oscilador.

15 De acuerdo con una forma de realización, el oscilador síncrono es de tipo digital y está configurado para, en el modo de oscilación síncrona, copiar en la salida el periodo de la señal periódica aplicada en la entrada de sincronización, y, en el modo de oscilación libre, reconstituir en la salida la frecuencia recibida en la entrada de sincronización durante el modo de oscilación síncrona.

20 De acuerdo con una forma de realización, el oscilador síncrono comprende un bucle de enganche de fase que comprende: un comparador de fase que suministra una señal de fase; un filtro de paso bajo activo que recibe la señal de fase y que suministra una tensión de control; un oscilador controlado por tensión que recibe la tensión de control y que suministra la segunda señal periódica; y unos medios para, durante el paso al modo de oscilación libre, bloquear el comparador de fase y mantener en la entrada del oscilador controlado por tensión el valor de la tensión de control.

25 De acuerdo con una forma de realización, el dispositivo comprende unos medios para el desplazamiento de fase de la segunda señal periódica con respecto a la señal de antena.

Las formas de realización de la invención también se refieren a un dispositivo que comprende un dispositivo de emisión y de recepción de datos de acuerdo con la invención, y al menos un procesador host que suministra al dispositivo los datos que hay que emitir.

30 En una forma de realización, el dispositivo está montado dentro o sobre un soporte portátil.

Unas formas de realización de la invención también se refieren a una tarjeta inteligente que comprende al menos un procesador y un dispositivo de emisión y de recepción de datos de acuerdo con la invención.

35 Se describirán a continuación unas formas de realización de un procedimiento y de un dispositivo de acuerdo con la invención a título no limitativo en relación con las figuras adjuntas, en las que:

- la figura 1 representa un dispositivo NFC de emisión/recepción de datos de acuerdo con la invención que comprende un oscilador síncrono;
- 40 – las figuras 2A a 2E muestran las señales que intervienen en el funcionamiento del dispositivo de la figura 1 durante la emisión de datos mediante la modulación de carga activa;
- las figuras 3A a 3D muestran otras señales que intervienen en el funcionamiento del dispositivo de la figura 1 durante la emisión de datos mediante la modulación de carga activa;
- 45 – la figura 4 muestra un error de fase entre una primera señal periódica y una segunda señal periódica utilizadas por el dispositivo de la figura 1;
- la figura 5A muestra la forma de una señal de antena del dispositivo de la figura 1 durante la recepción y la emisión de datos;
- las figuras 5B a 5E muestran unas señales asociadas a la señal de antena;
- 50 – la figura 6 es una vista ampliada de una parte de la figura 5A;
- la figura 7 representa un primer ejemplo de realización de un oscilador síncrono;
- la figura 8 representa un segundo ejemplo de realización de un oscilador síncrono;
- la figura 9 representa una variante de realización de una parte del dispositivo de la figura 1;
- la figura 10 representa otra variante de realización del dispositivo de la figura 1;
- 55 – la figura 11 muestra un ejemplo de dispositivo portátil que comprende un dispositivo de emisión/recepción de datos de acuerdo con la invención; y
- las figuras 12A, 12B son unas vistas desde arriba y desde abajo de otro ejemplo de dispositivo portátil que comprende un dispositivo de emisión/recepción de datos de acuerdo con la invención.

60 La figura 1 representa un dispositivo ND1 de emisión/recepción de datos de acuerdo con la invención, que funciona mediante acoplamiento inductivo. El dispositivo ND1 comprende:

- un circuito de interfaz de comunicación por contacto ICT;
- un circuito de antena ACT sintonizado en una frecuencia portadora, que comprende una bobina de antena AC1 y que puede constar de varios otros componentes como condensadores y/o auto-inductancias;
- 65 – un circuito de demodulación DMCT acoplado a un circuito de decodificación DCCT, para recibir datos DTr a través del circuito de antena;

- un circuito de codificación CCT acoplado a un circuito de modulación MCT, para emitir datos DTx a través del circuito de antena;
- un circuito DCT de amortiguación (“damping circuit”);
- un circuito de reloj CKCT; y
- un oscilador síncrono SO.

5 El circuito de interfaz de comunicación por contacto ICT permite conectar el dispositivo ND1 con al menos un procesador host HP1. El procesador host HP1 proporciona los datos DTx y recibe los datos DTr. Los datos DTx/DTr son, por lo general, datos de aplicación de una aplicación NFC (transacción, pago, intercambios de información, etc.). En una variante, el dispositivo ND1 puede ser autónomo y comprender un procesador interno configurado para gestionar aplicaciones sin contacto. El procesador interno genera por tanto él mismo los datos DTx y procesa los datos DTr.

15 El circuito de reloj CKCT y el circuito demodulador DMCT reciben una señal de antena AS presente en el circuito de antena ACT. La señal de antena AS se extrae, por ejemplo, del circuito de antena mediante un amplificador A1 cuya ganancia se controla mediante un circuito de control de ganancia automático AGC. La señal de antena AS aparece en presencia de un campo magnético externo alternativo FLD1 emitido por un dispositivo externo EDV de tipo lector NFC, equipado con una bobina de antena AC2 y que funciona en el modo activo (emisión permanente del campo magnético). El campo FLD1 oscila a una frecuencia portadora, por ejemplo de 13,56 MHz (normas ISO 14443, ISO 13693, Sony Felica®), y el circuito de antena ACT se sintoniza en esta frecuencia portadora.

20 El circuito de reloj CKCT proporciona una señal de reloj externa CKe, o “primera señal periódica”, cuya frecuencia es por lo general idéntica a la frecuencia portadora, esto es 13,56 MHz en el marco de las normas ya mencionadas. En una forma de realización, el circuito CKCT también proporciona una señal DET que presenta un valor determinado, por ejemplo 1, cuando se detecta el campo FLD2. La señal DET forma una señal de detección de portadora que puede ser útil en algunas formas de realización del dispositivo ND1.

25 El oscilador síncrono SO recibe la señal de reloj externa CKe y proporciona una señal de reloj interna CKs, o “segunda señal periódica”. El oscilador SO presenta un modo de oscilación síncrona en el que la fase de la señal CKs está bloqueada en la de la señal CKe, y un modo de oscilación libre en el que la señal CKs ya no está bloqueada en fase en la señal CKe.

30 Para el envío de datos DTr al dispositivo ND1, el dispositivo externo EDV aplica al campo magnético FLD1 una modulación, por ejemplo una modulación de amplitud, por medio de una señal de modulación portadora de datos MS(DTr). La señal MS(DTr) repercute en la señal de antena AS y se extrae de esta mediante el circuito de demodulación DMCT, tras la supresión de la portadora. El circuito DMCT suministra la señal de modulación MS(DTr) al circuito DCCT, que decodifica y suministra los datos DTr al circuito de interfaz de comunicación ICT o al procesador interno del dispositivo ND1 si este está equipado con dicho procesador.

35 Los datos DTx que hay que enviar al dispositivo externo EDV se suministran al circuito de codificación CCT. Este suministra entonces al circuito de demodulación MCT una señal de modulación portadora de datos MS(DTx). Esta señal de modulación MS(DTx) se puede modular con una sub-portadora derivada de la frecuencia portadora, por ejemplo una sub-portadora de 848 kHz (ISO 14443) o de 424 kHz (ISO 15693) o estar únicamente codificada en banda base sin sub-portadora (Sony Felica®). Para generar la sub-portadora, el circuito MCT recibe la señal de reloj interna CKs suministrada por el oscilador síncrono.

40 El circuito de modulación MCT es aquí un circuito de modulación de carga activa que implementa el procedimiento que describe la solicitante en la patente EP 1 327 222 (US 7 098 770B2). El circuito MCT suministra al circuito de antena ACT una señal de modulación de carga activa S_{lm} que comprende unas ráfagas (trenes de onda) de la señal de reloj interna CKs, entrecortadas por periodos de no modulación en los que la señal S_{lm} presenta un valor por defecto, por ejemplo 0. El circuito modulador MCT comprende aquí una puerta lógica G2 de tipo Y que recibe las señales CKs y MS(DTx) y que proporciona la señal S_{ml}, y un amplificador A2 que une la salida de la puerta G2 y el punto de aplicación de la señal S_{ml} al circuito de antena ACT.

45 La señal S_{lm} es aquí igual a 0 cuando la señal MS(DTx) es igual a 0, y copia la señal CKs cuando la señal MS(DTx) es igual a 1. De este modo, cuando la señal MS(DTx) es igual a 1, el circuito de antena ACT recibe una ráfaga de la señal CKs y la bobina de antena AC1 emite una ráfaga que corresponde a un campo magnético FLD2. Las ráfagas de campo magnético FLD2 las detecta el dispositivo externo EDV como una modulación de carga pasiva. De este modo, este último puede extraer de su propia señal de antena la señal MS(DTx), para deducir de esta los datos DTx enviados por el dispositivo ND1.

50 El oscilador síncrono SO comprende un circuito oscilador OSC1 que comprende una entrada de sincronización unida a la salida de un circuito de enmascaramiento G1, aquí una puerta Y. La puerta G1 recibe en sus entradas la señal de reloj externa CKe y una señal de enmascaramiento MSK. La señal MSK la proporciona un generador de máscara MG a partir de la señal de modulación MS(DTx). La señal MSK presenta un valor de enmascaramiento, aquí 0, y un valor transparente, aquí 1. El circuito oscilador OSC1 se sincroniza en la señal de reloj externa CKe

cuando esta no está oculta ($MSK = 1$) en su entrada de sincronización y funciona en modo de oscilación libre cuando la señal CKe está oculta ($MSK = 0$). La señal de enmascaramiento presenta el valor de enmascaramiento durante la emisión de una ráfaga de campo magnético FLD2, y se mantiene en este valor durante un intervalo de tiempo adicional según la emisión de la ráfaga.

5 El circuito DCT de amortiguación está diseñado para modificar la impedancia del circuito de antena de tal modo que atenúe la señal de antena AS después de la emisión de una ráfaga de campo magnético FLD2. En efecto, si el factor de calidad Q del circuito de antena es alto, puede suceder que el circuito de antena continúe resonando por efecto de auto oscilación. Este fenómeno de auto oscilación genera una señal de antena de amplitud superior a la que genera el campo magnético externo alternativo FLD1. Dicha señal de auto oscilación puede alterar una etapa de resincronización del oscilador que se describirá más adelante ya que no está en fase en el campo magnético externo FLD1.

15 En la forma de realización representada en la figura 1, el circuito DCT de amortiguación comprende un temporizador, realizado aquí en forma de contador CP1, y un interruptor CSW controlado por el contador CP1. El contador CPT recibe en la entrada la señal de modulación MS(DTx) y la señal de reloj interna CKs y suministra una señal de amortiguación DS al interruptor CSW. Un borne del interruptor CSW está conectado directa o indirectamente (por ejemplo por medio de una resistencia) a un punto del circuito de antena ACT, por ejemplo un borne de la bobina de antena AC1 o cualquier otro punto de amortiguación de la señal de antena. El otro borne del interruptor CSW está conectado a masa. El interruptor CSW se cierra (p. ej. se vuelve conductor) cuando la señal DS pasa a un valor activo, aquí 1. El circuito de antena ACT pasa entonces a un modo de funcionamiento "amortiguado" en el que su impedancia se modifica de tal modo que la señal de antena AS decrece muy rápidamente.

25 El contador CPT se activa con el paso a 0 de la señal MS(DTx). El contador pone entonces la señal DS a 1 y empieza a contar. Cuando el contador ha contado un número NC de ciclos de la señal CKs de reloj, vuelve a poner a 0 la señal DS. De este modo el recuento de los NC ciclos de la señal CKs de reloj define la duración de una fase Pd de amortiguación de la señal de antena, con una duración Td. Cuando ha transcurrido la fase de amortiguación Pd, el contador CPT pone de nuevo a 0 la señal de amortiguación DS y el interruptor CSW vuelve al estado abierto.

30 Las figuras 2A a 2E ilustran el funcionamiento del circuito ND1. La figura 2A representa la señal CKs, la figura 2B la señal MS(DTx), la figura 2C la señal MSK, la figura 2D la señal de amortiguación DS, y la figura 2E la señal SIm, compuesta por ráfagas de la señal CKs. En aras de la simplificación del dibujo, no se ha representado a escala la frecuencia de la señal CKs. En la figura 2B, se diferencian unos periodos P1 de emisión del campo magnético (ráfagas de campo magnético) en los que la señal MS(DTx) está en 1, con una duración T1, separadas por unos periodos P2 de no-emisión del campo magnético con una duración T2, en los que la señal MS(DTx) está en 0. En la práctica, la señal de modulación MS(DTx) puede presentar cualquier otra forma en función de los datos que hay que emitir DTx, de la codificación que se aplica a los datos DTx, y de la manera como se genera (en particular con o sin sub-portadora).

40 Las ráfagas de la señal CKs, con una duración T1, se aplican en el circuito de antena cuando la señal de modulación MS(DTx) vale 1 (se podría prever una convención inversa). La señal MSK se pone a 0 cuando la señal MS(DTx) es igual a 1, y se mantiene en 0 durante periodos de enmascaramiento Pm con una duración Tm superior a T1, pero inferior a T1+T2. Durante los periodos de enmascaramiento Pm, el oscilador OSC1 no recibe la señal de reloj externa CKe y funciona en modo de oscilación libre.

45 Todavía en referencia a las figuras 2A a 2E, cada periodo de no emisión P2 comprende:

- la fase de amortiguación Pd, con una duración Td ("damping period");
- una fase de restablecimiento Pr, con una duración Tr; y
- 50 - una fase de resincronización Psyn, con una duración Tsyn, durante la que el circuito oscilador está en el modo de oscilación síncrona.

La figura 2D muestra la fase de amortiguación Pd ($DS = 1$, interruptor CSW cerrado). La señal DS pasa a 1 inmediatamente después de que la señal MS(DTx) vuelve a pasar a 0, es decir cuando el periodo de no emisión P2 comienza, y vuelve a pasar a 0 antes de que la señal MSK vuelva a pasar a 1, es decir antes de que comience la fase de resincronización Psyn, definiendo este intervalo de tiempo la duración Tr de la fase de restablecimiento. De este modo, la fase de restablecimiento Pr sigue a la fase de amortiguación Pd y permite que la amplitud de la señal de antena AS se restablezca en el circuito de antena ACT. Este restablecimiento es "limpio" ya que la fase de amortiguación Pd ha eliminado el fenómeno de auto oscilación que puede aparecer al acabar el periodo P1.

60 En resumen, el periodo de oscilación libre Pm incluye el periodo de emisión P1, la fase de amortiguación Pd y la fase de restablecimiento Pr, esto es $Tm = T1+Td+Tr$. La duración Tr de la fase de restablecimiento es igual a $T2-Td-Tsyn$ y la duración Tsyn de la fase de resincronización Psyn es igual a $T1+T2-Tm$.

65 Las figuras 3A a 3D muestran de manera más precisa el mecanismo de resincronización de la señal CKs con respecto a la señal CKe, entre dos periodos P1 de emisión del campo magnético FLD2. La figura 3A representa la

señal MSK y es idéntico a la figura 2C. La figura 3B representa la señal CKe y la figura 3D representa la señal CKs. La figura 3C representa una señal de oscilación interna CKi del circuito oscilador OSC1. Las señales CKi y CKs son idénticas en frecuencia y solo se diferencian por su amplitud, llevándose aquí la de la señal CKs al nivel lógico 1 o 0.

5 La figura 3B muestra que la señal de reloj externa CKe presenta una fase que puede fluctuar durante los periodos de oscilación libre. En efecto, durante estos periodos, la señal de reloj interna CKs se inyecta en el circuito de antena y se superpone a la señal inducida por el campo magnético externo FLD1. Aunque la señal CKs se sincronice con una bastante buena precisión con la señal de reloj externa CKe, el desplazamiento de fase entre la señal inducida y la señal inyectada puede ser suficiente para provocar una fluctuación de fase que vuelva a la señal de antena AS no
10 apta para proporcionar una señal de reloj externa CKe fiable. Las figuras 3C y 3D muestran, por el contrario, que la fase de la señal de reloj interna CKs sigue siendo sustancialmente estable durante los periodos de oscilación libre Pm por medio de las fases de resincronización Psyn.

15 La figura 4 representa el desplazamiento de fase máximo D_{tmax} (expresado en desfase temporal) entre la señal CKs y la señal CKe, en el momento en el que la señal CKs se va a resincronizar en la señal CKe, esto es cuando la señal MSK va a volver a pasar a 1. El valor de D_{tmax} depende de la precisión del circuito oscilador OSC1 que se selecciona en función de la aplicación considerada. Se puede considerar, por ejemplo, un desplazamiento de fase máximo de 1/4 del periodo de la señal CKe.

20 Por medio de las fases de resincronización Psyn que intervienen antes de cada emisión de una ráfaga de campo magnético FLD2, no es necesario que el circuito oscilador OSC1 presente una precisión extrema que garantice un desplazamiento de fase máximo de 1/4 de periodo para toda la duración de una trama de datos DTx. La precisión necesaria se lleva a la escala de un bit de datos DTx y, de manera más precisa, a la escala de la duración de una ráfaga de campo magnético, que puede representar únicamente una fracción de bit DTx según la codificación
25 utilizada (un dato binario se puede codificar eventualmente en varias ráfagas de campo magnético).

Las figuras 5A a 5E ilustran de forma esquemática una secuencia de recepción de datos DTr (parte izquierda de las figuras), así como una secuencia de emisión de datos DTx (parte derecha de las figuras).

30 La figura 5A muestra la forma de la señal de antena AS. La figura 5B representa la señal de modulación MS(DTr) extraída de la señal de antena AS por el circuito DMCT. La figura 5C representa la señal de modulación de carga activa S_{ml} que comprende unas ráfagas de la señal CKs. La figura 5D representa la señal de modulación MS(DTx) y la figura 5E representa la señal CKs. La señal AS es aquí una señal alterna de doble alternancia que es la imagen del campo magnético FLD1 en modo recepción. No obstante, unas formas de realización del circuito de antena ACT
35 pueden comprender un diodo rectificador de la señal de antena. En este caso, esta es una señal de semialternancia.

40 Durante la recepción de datos DTr, el dispositivo externo EDV (véase la figura 1) modula la amplitud del campo magnético FLD1 con una profundidad de modulación que depende del protocolo de comunicación seleccionado, y la señal de antena AS presenta una modulación de amplitud similar. Se distinguen unos periodos de no modulación NM en los que la amplitud de la señal de antena es máxima y unos periodos de modulación AM en los que la amplitud de la señal de antena es mínima. Los máximos y mínimos de tensión de la señal AC dependen en la práctica de la distancia entre el dispositivo externo EDV y el dispositivo ND1.

45 Durante la emisión de datos DTx, la señal de antena AS también presenta unos periodos de no modulación que corresponden a los periodos P2 de no emisión del campo magnético FLD2, en los que su amplitud es idéntica a la observada durante los periodos de no modulación durante la recepción de datos. La amplitud de la señal de antena únicamente depende por tanto del campo magnético FLD1 emitido por el dispositivo externo EDV y de la distancia entre los dos dispositivos. La señal AS también presenta unos periodos de sobrevoltaje que corresponden a los periodos P2 de emisión del campo magnético FLD2. En efecto, la señal CKs se inyecta entonces en el circuito de
50 antena y se superpone a la señal inducida por el campo magnético externo FLD1. La señal de antena consta por tanto de una componente inducida y de una componente inyectada.

55 La figura 6 es una vista ampliada horizontalmente de la parte derecha de la figura 5A y muestra la disminución de la amplitud de la señal de antena AS durante la fase de amortiguación Pd y el aumento de su amplitud durante la fase de restablecimiento Pr (la amplitud de la señal de antena como está representada es arbitraria). Según el factor de amortiguación previsto al diseñar el circuito de amortiguación, la amplitud de la señal de antena se vuelve débil o nula durante el periodo Pd, a continuación se restablece en su valor normal durante la fase de restablecimiento Pr. El valor "normal" de la señal de antena es el que induce el campo magnético externo FLD1. Como se ha indicado más arriba, la fase de amortiguación permite neutralizar un eventual fenómeno de auto oscilación después del periodo de emisión P1, que podría generar una señal de antena parásita con un valor superior al valor de esta señal causada por la presencia del campo magnético externo FLD1. Si no se suprimiera esta señal de auto oscilación, el oscilador síncrono SO podría resincronizarse en la señal de auto oscilación en lugar de resincronizarse en el campo magnético externo FLD1.
60

65 Se pueden prever diferentes tipos de circuitos osciladores para realizar el oscilador síncrono SO. A título de ejemplo, la figura 7 muestra un circuito oscilador OSC11 que comprende un núcleo de oscilador de tipo multivibrador astable

- (llamado también oscilador astable). Este núcleo de oscilador comprende dos auto-inductancias L1, L2, un condensador C1, dos transistores T1, T2 de tipo MOS y una fuente de corriente CG1. La inductancia L1 está conectada entre un nodo de alimentación que recibe una tensión Vcc y un nodo N1. La inductancia L2 está conectada entre el nodo de alimentación en tensión Vcc y un nodo N2. El condensador C1 está conectado entre los nodos N1, N2. El transistor T1 tiene su fuente S conectada al nodo N1, su drenaje D conectado a la masa por medio de la fuente de corriente CG1, y su compuerta G conectada al nodo N2. El transistor T2 tiene su fuente S conectada al nodo N2, su drenaje D conectado a masa por medio de la fuente de corriente CG1 y su compuerta G conectada al nodo N1.
- Por otra parte, la entrada de sincronización del circuito oscilador OSC11 está formada por la base B de un transistor bipolar T3 cuyo emisor E está conectado a masa y cuyo colector C está conectado al nodo N1. La salida del circuito oscilador está formada por una puerta inversora I1 que proporciona la señal CKs, cuya entrada está conectada al nodo N1, en el que está presente la señal de oscilación interna CKi.
- Cuando se aplica la señal CKe a la base B del transistor T3 ($MSK = 1$), la fase de la señal CKi en el nodo N1 la impone la señal CKe. El núcleo del circuito oscilador no funciona por tanto como un oscilador astable sino como un oscilador monoestable.
- Cuando la señal MSK es igual a 0, el transistor T3 ya no es conductor y el núcleo del circuito oscilador funciona en modo oscilador astable y oscila libremente en una frecuencia de auto oscilación. Esta frecuencia se regula lo más próxima posible a la frecuencia de la señal CKe (13,56 MHz en el marco de las normas anteriormente mencionadas) mediante una elección adecuada de las inductancias L1, L2 y del condensador C1.
- En una variante de realización, el circuito oscilador OSC1 puede ser de tipo digital y estar configurado para, en el modo de oscilación síncrona, analizar y memorizar la frecuencia de la señal CKe recibida en la entrada de sincronización, y copiar la señal CKe en su salida. Cuando pasa al modo de oscilación libre, el circuito oscilador reconstruye la señal CKs a partir de este valor memorizado.
- Como otro ejemplo de realización, la figura 8 muestra un circuito oscilador OSC12 que comprende un bucle de enganche de fase ("Phase Locked Loop"). El circuito OSC12 comprende una puerta G10 de tipo O Exclusiva, un filtro de paso bajo activo FT1, un VCO (oscilador controlado por tensión), un circuito seguidor SCT y una puerta G11 de tipo Y. El VCO proporciona la señal de oscilación interna CKi. Esta se aplica al circuito SCT cuya salida proporciona la señal de reloj interna CKs. La señal de oscilación interna CKi también se reenvía a una entrada de la puerta G10 por medio de la puerta G11, que recibe en otra entrada la señal MSK. Otra entrada de la puerta G10 forma la entrada de sincronización del circuito OSC12 y está conectada a la salida de la puerta G1, que proporciona la señal de reloj externa CKe cuando la señal MSK es igual a 1. La puerta G10 forma un comparador de fase y su salida se envía a una entrada de control del VCO por medio del filtro de paso bajo activo FT1.
- Cuando la señal MSK es igual a 1, la puerta G11 es conductora, la puerta G10 recibe a la vez la señal CKi y la señal CKe y proporciona una señal de diferencia de fase. Esta señal diferencial forma, después del filtrado de paso bajo, una tensión de consigna del VCO. De este modo, la señal CKi está bloqueada en fase en la señal CKe. Cuando la señal MSK pasa a 0, las salidas de las puertas G1 y G11 pasan a 0. La salida de la puerta G10 se fuerza a 0. Unos medios permiten mantener en la entrada del VCO la tensión de consigna que recibía antes del paso a 0 de la señal MSK. Estos medios comprenden, por ejemplo, una fuente de tensión dispuesta en el filtro de paso bajo activo FT1, como una bomba de cargas. De este modo, el VCO continúa proporcionando la señal CKi y mantiene la fase de la señal CKi próxima a la de la señal CKe.
- Para el experto en la materia resultará evidente que el dispositivo de emisión /recepción de datos ND1 de acuerdo con la invención es susceptible de diferentes formas de realización. En concreto, el circuito de modulación MCT puede comprender, además de los medios de modulación de carga activa que se acaban de describir, unos medios de modulación de carga pasiva convencionales, como un interruptor de modulación de carga conectado al circuito de antena ACT.
- Del mismo modo, el circuito DCT de amortiguación es susceptible de diferentes formas de realización. Por ejemplo, en lugar de conectar un punto del circuito de antena a masa, el circuito DCT se puede diseñar para conectar dos puntos del circuito de antena que por lo general no están conectados, e incluso para cortocircuitar completamente el circuito de antena con el fin de neutralizar totalmente la señal de antena. De forma general, la modificación de la impedancia del circuito de antena se puede realizar con una carga real (cortocircuito, resistencia conmutada puesta en paralelo con elementos del circuito de antena) o una carga imaginaria (p. ej. induciendo un desplazamiento de fase de 90°), por ejemplo una capacidad o un inductor que modifica la frecuencia de resonancia del circuito de antena, o una combinación de los dos. El objetivo buscado es descargar rápidamente la bobina de antena para recuperar una señal de antena que genere únicamente el campo magnético externo y exento de una componente de auto oscilación.
- El número NC puede ser fijo o programable, por ejemplo por medio de un registro del contador CPT que permite la escritura. El circuito de amortiguación también puede ser programable y ofrecer varios factores de amortiguación

que se pueden seleccionar durante su puesta en funcionamiento.

En una variante de realización, la señal MSK se aplica al circuito de control de ganancia AGC y este se configura para forzar a 0 la salida del amplificador A2. En este caso, puede no ser necesario impedir la aplicación de la señal CKe en la entrada de sincronización del circuito oscilador OSC1, al pasar este automáticamente al modo de oscilación libre cuando la señal CKe pasa a 0.

El dispositivo ND1 también puede comprender unos medios de extracción de una tensión de alimentación Vcc a partir de la señal de antena, como un circuito rectificador seguido de un condensador de alisamiento, para permitir que el dispositivo ND1 funcione en modo puramente pasivo en ausencia de una fuente local de alimentación.

En una forma de realización representada en la figura 9, el dispositivo ND1 también comprende un oscilador OSC2 que no está sincronizado con la señal de reloj externa CKe, por ejemplo un oscilador de cuarzo. El oscilador OSC2 proporciona una señal CK2 de reloj que permite que el dispositivo DV1 funcione en modo lector NFC para dialogar con un circuito integrado sin contacto pasivo o con un dispositivo similar configurado en modo pasivo. En este caso, el circuito oscilador OSC1 síncrono puede continuar utilizándose para proporcionar la señal de reloj interna CKs. La selección de la señal CKe o CK2 de reloj aplicada en la entrada de sincronización del circuito OSC1 se puede hacer por medio de la señal DET descrita más arriba, dando prioridad al modo pasivo.

Todavía en referencia a la figura 9, se añaden dos puertas G3 y G4 y la puerta G1 se modifica para presentar tres entradas. La puerta G3 es una puerta Y que presenta tres entradas una de las cuales es una entrada inversora. La puerta G4 es una puerta de tipo O con dos entradas. La puerta G3 recibe en sus dos entradas no inversoras la señal CK2 y la señal MSK, y recibe la señal DET en su entrada inversora. La puerta G1 recibe en sus entradas las señales CK2, DET y CKe. Las salidas de las puertas G1 y G3 se aplican a la puerta G4 cuya salida está conectada a la entrada de sincronización del circuito oscilador OSC1. Cuando la señal DET es igual 1 (presencia de un campo magnético externo FLD1), la salida de la puerta G3 se fuerza a 0 y el dispositivo funciona en modo pasivo de la manera descrita más arriba. Cuando la señal DET es igual a 0, la salida de la puerta G1 se fuerza a 0 y la señal MSK se fuerza a 1 por el circuito MG. La señal CK2 de reloj se aplica en la entrada del circuito oscilador OS-C1, para la emisión permanente del campo magnético FLD1. La estructura de la puerta G2, que recibe las señales CKs y MS(DTx) y que proporciona la señal Sml, se puede modificar con el fin de que esta garantice una modulación de la señal CKs con una profundidad de modulación regulable inferior al 100 %, en concreto si el dispositivo debe ser conforme a las normas ISO 14443A y 1443B.

En el ejemplo de realización representado en la figura 10, el dispositivo ND1 consta, además, de un desplazador de fase DPH. Este desplazador de fase está, por ejemplo, dispuesto en la salida del amplificador A1. El desplazador de fase DPH aplica a la señal de antena AS un desplazamiento de fase Dp y suministra al circuito de reloj CKCT y al circuito DMCT demodulador una señal de antena desplazada en fase AS'. El desplazamiento de fase Dp puede ser fijo y determinarse en el diseño del desplazador de fase DPH. Como alternativa, el desplazamiento de fase Dp se puede determinar de forma dinámica mediante un control PHC aplicado al desplazador de fase, que precisa el valor del desplazamiento de fase Dp, por ejemplo entre 0 y 360°.

El desplazador de fase DPH permite que el dispositivo ND1 emita unas ráfagas de campo magnético FLD2 que presentan el desplazamiento de fase Dp con respecto al campo magnético externo FLD1. Esto permite, por ejemplo, en determinadas aplicaciones en las que la distancia de comunicación no debe superar un determinado umbral (por ejemplo, por motivos de seguridad), reducir la distancia de comunicación por debajo de este umbral.

Esta forma de realización muestra que el control de la fase de la señal CKs por medio del oscilador síncrono SO no solo permite tener como objetivo un desplazamiento de fase nulo entre el campo magnético FLD2 y el campo magnético FLD1. El control de la fase de la señal CKs por medio del oscilador síncrono SO también puede permitir controlar una desincronización voluntaria del campo magnético FLD2 con respecto al campo magnético FLD1, manteniendo al mismo tiempo el desplazamiento de fase Dp en un valor lo más constante posible entre los dos campos magnéticos.

El dispositivo de emisión/recepción de datos ND1 de acuerdo con la invención también es susceptible de diversas aplicaciones. En un ejemplo de aplicación representado en la figura 11, el dispositivo ND1 está integrado en un dispositivo portátil HD1 y está conectado a uno o varios procesadores host, aquí dos procesadores host HP1, HP2 que utilizan el dispositivo ND1 como interfaz de comunicación sin contacto (interfaz NFC). El dispositivo portátil HD1 es, por ejemplo, un teléfono móvil, un reproductor digital de audio, una agenda personal digital (PDA). El procesador HP1 puede ser el procesador principal del dispositivo, o un procesador seguro como un procesador de tarjeta SIM. El procesador HP2 puede ser por ejemplo el procesador en banda base de un teléfono móvil, garantizando también las comunicaciones por canal GSM.

En otro ejemplo de aplicación representado en las figuras 12A, 12B, el dispositivo ND1 está conectado a un procesador host HP1 y el conjunto está integrado en un soporte plástico CD para formar una tarjeta inteligente HD2. La bobina de antena AC1 es, por ejemplo, una bobina coplanar que presenta una o varias espiras. En su cara posterior (figura 12B), la tarjeta HD2 está equipada con un grupo CP de contactos. La tarjeta HD2 puede, por

ES 2 531 200 T3

ejemplo, formar una tarjeta SIM NFC. El grupo de contactos puede comprender en este caso unos contactos C1 a C8 de acuerdo con la norma ISO 7816. La tarjeta HD2 también puede formar una tarjeta de tipo SD que tiene por objeto insertarse en un dispositivo cualquiera (teléfono portátil, ordenador personal...) como interfaz de comunicación NFC.

REIVINDICACIONES

1. Procedimiento de emisión de datos mediante acoplamiento inductivo, que comprende las etapas que consisten en:

- 5 - aplicar un campo magnético externo alternativo (FLD1) en un circuito de antena inductivo (ACT, AC1) sintonizado en una frecuencia portadora del campo magnético externo;
- extraer una señal de antena (AS) del circuito de antena;
- 10 - extraer de la señal de antena (AS) una primera señal periódica (CKe);
- producir una segunda señal periódica (CKs) por medio de un oscilador síncrono (SO, OSC1) que presenta un modo de oscilación síncrona bloqueado en fase en la primera señal periódica (CKe) y un modo de oscilación libre;
- poner al oscilador en el modo de oscilación libre; y
- 15 - aplicar en el circuito de antena una ráfaga de la segunda señal periódica (CKs),

caracterizado por que comprende, después de haber aplicado en el circuito de antena una ráfaga de la segunda señal periódica:

- 20 - una etapa de atenuación (Pd) que consiste en modificar (DCT) la impedancia del circuito de antena para reducir la amplitud de la señal de antena (AS);
- una etapa de restablecimiento (Pr) que consiste en dejar de modificar la impedancia del circuito de antena, para restablecer la amplitud de la señal de antena; y
- una etapa de resincronización (PSyn) que consiste en poner al oscilador en el modo de oscilación síncrona (PSyn) antes de aplicar una nueva ráfaga de la segunda señal periódica (CKs) en el circuito de antena.

2. Procedimiento de acuerdo con la reivindicación 1, que comprende las etapas que consisten en:

- 30 - proporcionar una señal de modulación portadora de datos (MS(DTx));
- aplicar una ráfaga de la segunda señal periódica (CKs) en el circuito de antena cuando la señal de modulación (MS(DTx)) presenta un primer valor lógico;
- bloquear la aplicación de la primera señal periódica (CKe) en una entrada de sincronización del oscilador (SO, OSC1) durante los periodos de atenuación, de restablecimiento y de sincronización.

3. Procedimiento de acuerdo con la reivindicación 2, que comprende una etapa que consiste en bloquear la aplicación de la primera señal periódica en la entrada de sincronización del oscilador por medio de una señal (MSK) de enmascaramiento.

4. Procedimiento de acuerdo con una de las reivindicaciones 1 a 3, que comprende una etapa que consiste en el desplazamiento de fase de la segunda señal periódica (CKs) con respecto a la señal de antena (AS).

5. Dispositivo (ND1) de emisión y de recepción de datos mediante acoplamiento inductivo que comprende:

- 45 - un circuito de antena inductivo (ACT) en el que aparece una señal de antena (AS) en presencia de un campo magnético externo alternativo;
- unos medios (CKCT) para extraer de la señal de antena (AS) una primera señal periódica (CKe);
- un oscilador síncrono (SO, OSC1) que presenta una entrada de sincronización que recibe la primera señal periódica (CKe), que proporciona una segunda señal periódica (CKs), presentando el oscilador un modo de oscilación síncrona bloqueado en fase en la primera señal periódica y un modo de oscilación libre; y
- 50 - un circuito de modulación de carga activa (MCT), configurado para aplicar en el circuito de antena unas ráfagas de la segunda señal periódica (CKs) y generar un campo magnético (FLD2) de modulación de carga activa,

dispositivo **caracterizado por que** comprende unos medios (DCT, CPT, CSW) para modificar la impedancia del circuito de antena y está configurado para:

- 55 - poner al oscilador en el modo de oscilación libre;
- aplicar en el circuito de antena una ráfaga de la segunda señal periódica (CKs);
- modificar (DCT) la impedancia del circuito de antena para reducir la amplitud de la señal de antena (AS);
- dejar de modificar la impedancia del circuito de antena, para restablecer la amplitud de la señal de antena; y
- 60 - poner al oscilador en el modo de oscilación síncrona (PSyn) antes de aplicar una nueva ráfaga de la segunda señal periódica (CKs) en el circuito de antena.

6. Dispositivo de acuerdo con la reivindicación 5, configurado para:

- 65 - proporcionar una señal de modulación portadora de datos (MS(DTx));
- aplicar una ráfaga de la segunda señal periódica (CKs) en el circuito de antena cuando la señal de

modulación (MS(DTx)) presenta un primer valor lógico;

- bloquear la aplicación de la primera señal periódica (CKe) en una entrada de sincronización del oscilador (SO, OSC1), durante los periodos de atenuación, de restablecimiento y de sincronización.

- 5 7. Dispositivo de acuerdo con la reivindicación 6, configurado para bloquear la aplicación de la primera señal periódica en la entrada de sincronización del oscilador por medio de una señal (MSK) de enmascaramiento.
8. Dispositivo de acuerdo con una de las reivindicaciones 5 a 7, en el que los medios (DCT) para modificar la impedancia del circuito de antena comprenden un interruptor (CSW) cuyo cierre modifica la impedancia del circuito de antena.
- 10 9. Dispositivo de acuerdo con una de las reivindicaciones 5 a 8, en el que los medios (DCT) para modificar la impedancia del circuito de antena comprenden un temporizador (CPT) para determinar un intervalo (Td) durante el cual se modifica la impedancia del circuito de antena.
- 15 10. Dispositivo de acuerdo con una de las reivindicaciones 5 a 9, en el que el oscilador síncrono (SO, OSC1, OSC11) es de tipo oscilador astable que presenta una frecuencia propia de auto oscilación determinada por los componentes (L1, L2, C1) del oscilador.
- 20 11. Dispositivo de acuerdo con una de las reivindicaciones 5 a 9, en el que el oscilador síncrono (SO, OSC1) es de tipo digital y está configurado para, en el modo de oscilación síncrona, copiar en la salida el periodo de la señal periódica (CKe) aplicada en la entrada de sincronización, y, en el modo de oscilación libre, reconstituir en la salida la frecuencia recibida en la entrada de sincronización durante el modo de oscilación síncrona.
- 25 12. Dispositivo de acuerdo con una de las reivindicaciones 6 a 9, en el que el oscilador síncrono (SO, OSC1, OSC12) comprende un bucle de enganche de fase que comprende:
- un comparador de fase (G10) que proporciona una señal de fase;
 - un filtro de paso bajo activo (FT1) que recibe la señal de fase y que proporciona una tensión de control;
 - un oscilador controlado por tensión (VCO) que recibe la tensión de control y que proporciona la segunda señal periódica (CKi, CKs); y
 - unos medios (FT1) para, durante el paso al modo de oscilación libre, bloquear el comparador de fase (G10) y mantener en la entrada del oscilador controlado por tensión (VCO) el valor de la tensión de control.
- 30 13. Dispositivo de acuerdo con una de las reivindicaciones 5 a 12, que comprende unos medios (DPH) para el desplazamiento de fase de la segunda señal periódica (CKs) con respecto a la señal de antena (AS).
- 35 14. Dispositivo (HD1, HD2) que comprende:
- un dispositivo de emisión y de recepción de datos (ND1) de acuerdo con una de las reivindicaciones 5 a 13; y
 - al menos un procesador host (HP1, HP2) que suministra al dispositivo los datos que hay que emitir (DTx).
- 40 15. Dispositivo de acuerdo con la reivindicación 14, montado dentro o sobre un soporte portátil (CD).
- 45 16. Tarjeta inteligente (HD2), que comprende al menos un procesador (HP1, HP2) y un dispositivo de emisión y de recepción de datos (ND1) de acuerdo con una de las reivindicaciones 5 a 13.

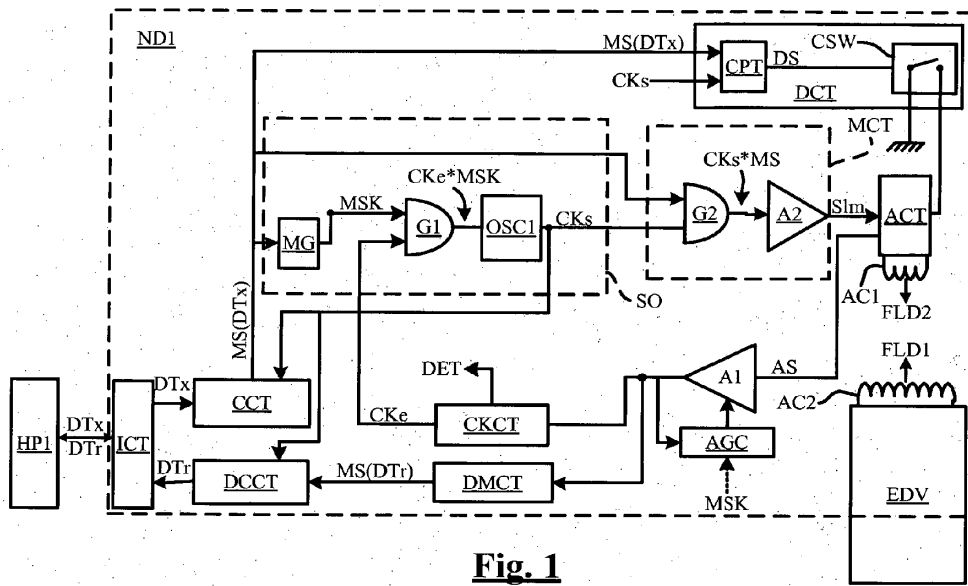
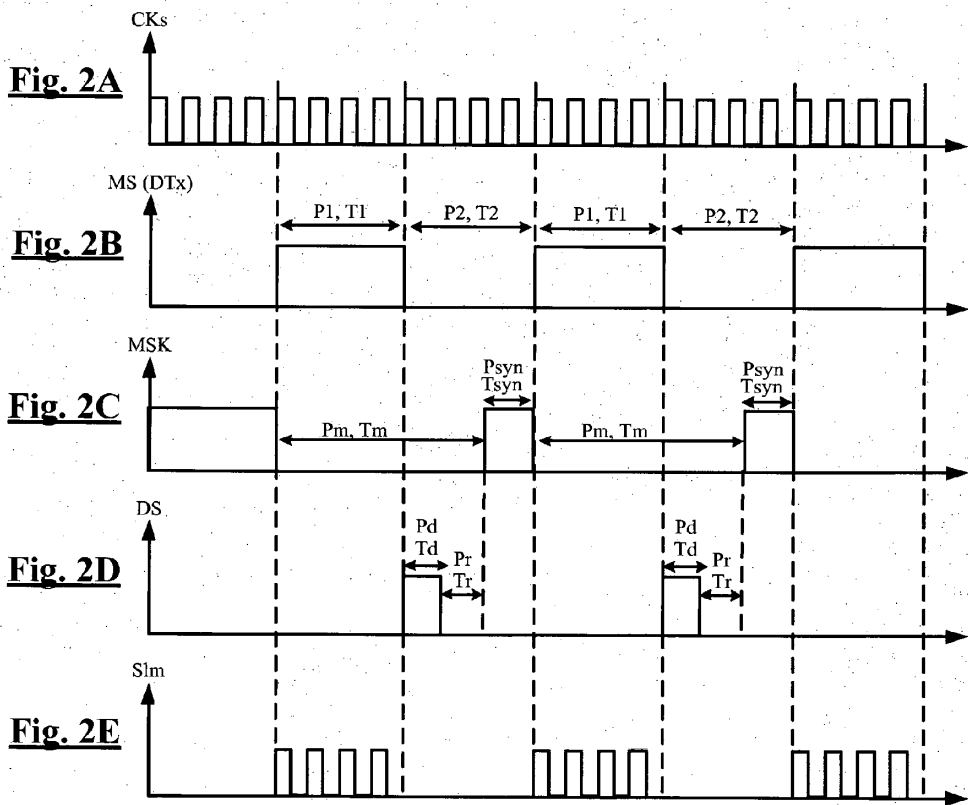
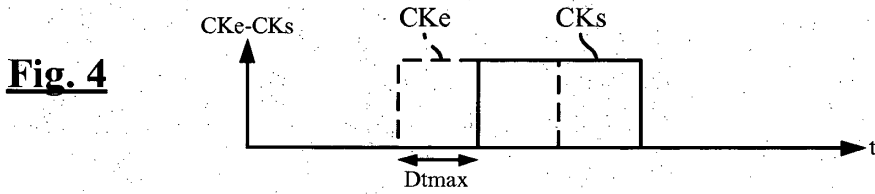
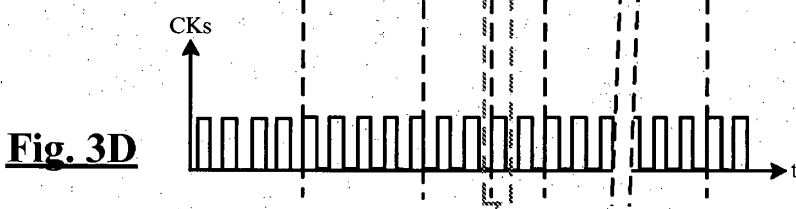
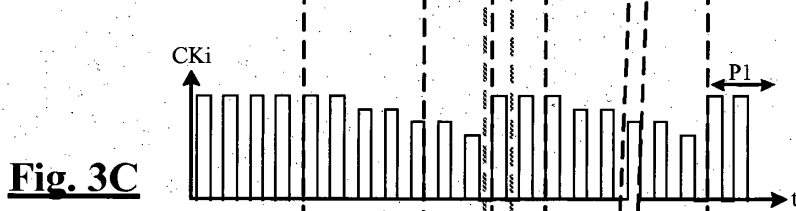
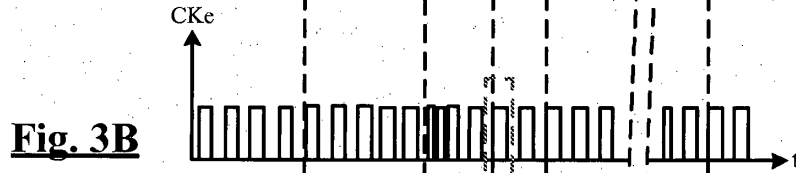
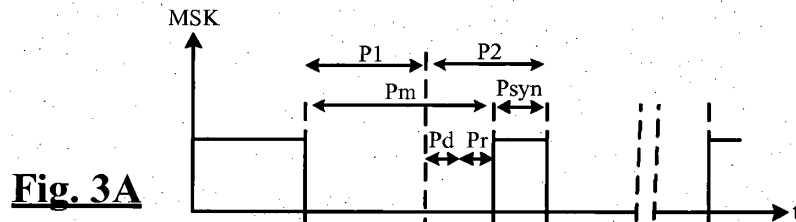


Fig. 1





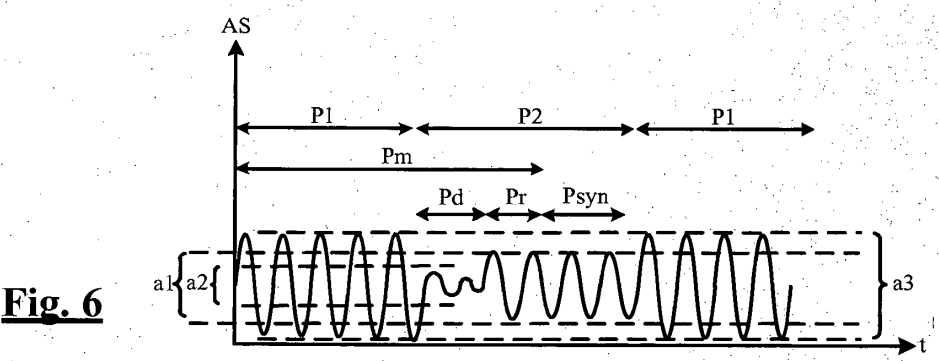
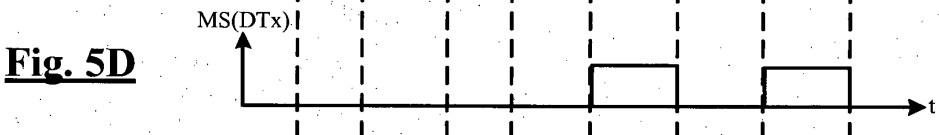
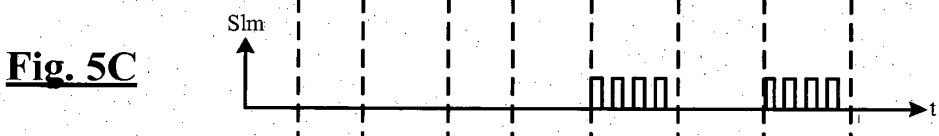
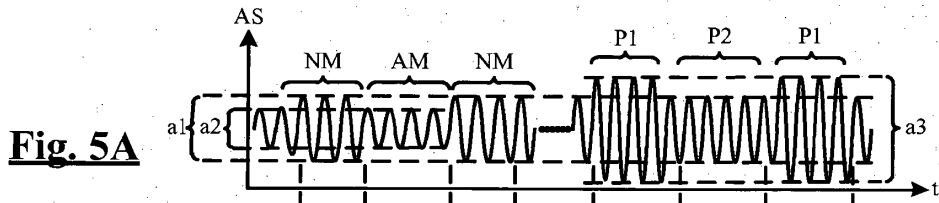


Fig. 7

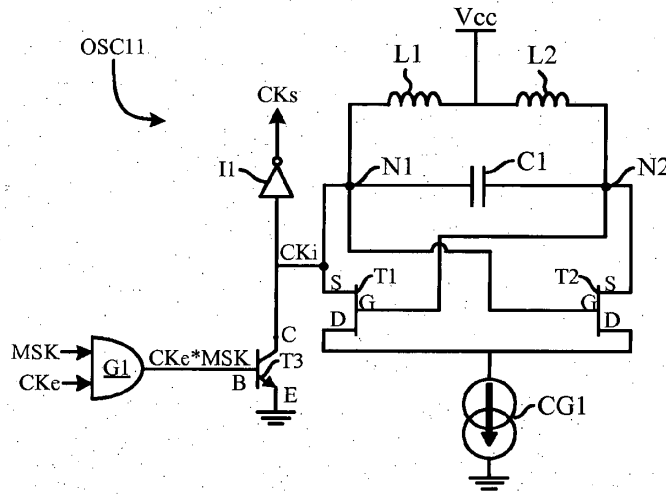


Fig. 8

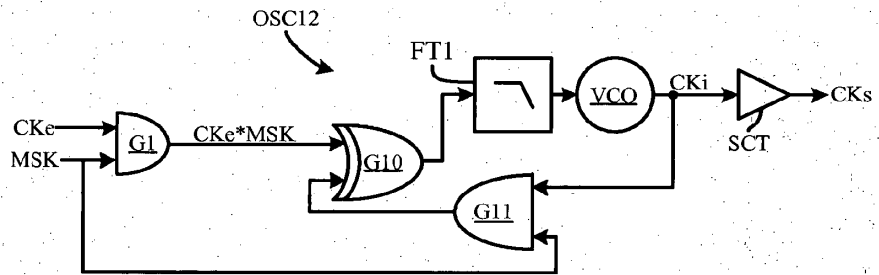
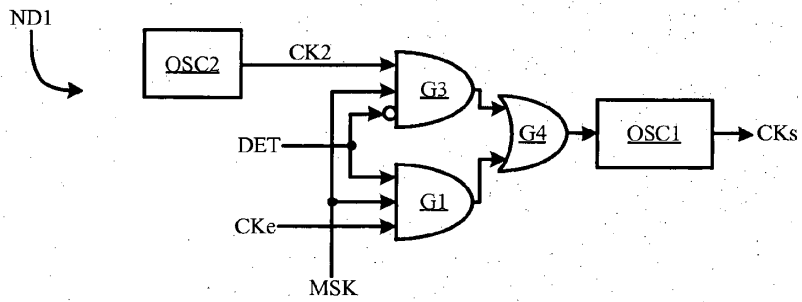


Fig. 9



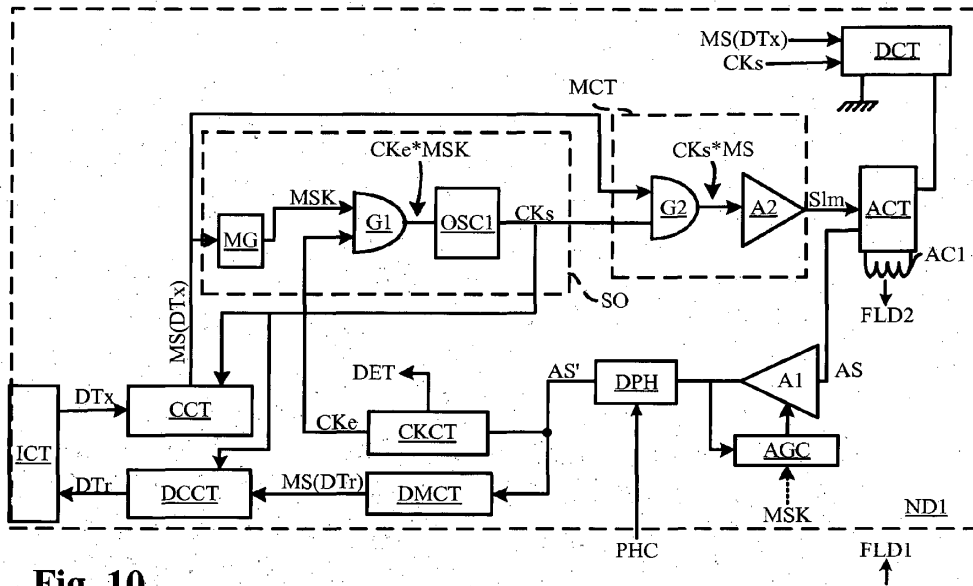


Fig. 10

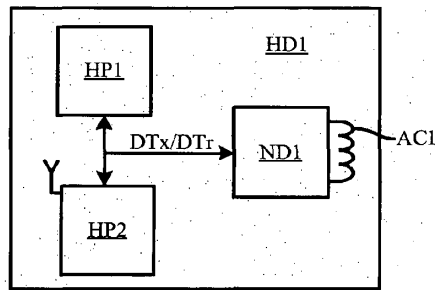


Fig. 11

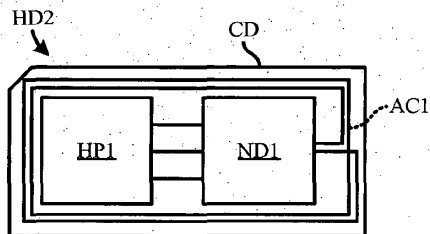


Fig. 12A

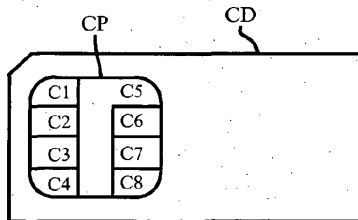


Fig. 12B