

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 531 249**

51 Int. Cl.:

**H04L 5/14** (2006.01)

**H04L 25/49** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **08.06.2009 E 09761691 (6)**

97 Fecha y número de publicación de la concesión europea: **24.09.2014 EP 2286538**

54 Título: **Método de transmisión de datos a alta velocidad y dispositivos correspondientes**

30 Prioridad:

**11.06.2008 EP 08290541**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**12.03.2015**

73 Titular/es:

**GEMALTO SA (100.0%)  
6, rue de la Verrerie  
92190 Meudon, FR**

72 Inventor/es:

**RHELIMI, ALAIN**

74 Agente/Representante:

**ISERN CUYAS, María Luisa**

**ES 2 531 249 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

## DESCRIPCIÓN

## Método de transmisión de datos a alta velocidad y dispositivos correspondientes

- 5 La presente invención se refiere a un método de transmisión de datos a alta velocidad y los correspondientes dispositivos de transmisión/recepción. Más específicamente, la invención describe una solución técnica para transmisiones digitales entre dos dispositivos de manera bidireccional y simultánea (dúplex integral) utilizando solo un hilo activo. La invención hace posible lograr altas velocidades de transmisión (varias decenas de Mbits/seg.) con una distancia entre dispositivos de hasta 1 m con una confortable inmunidad al ruido.
- 10 La tecnología descrita según la invención se puede utilizar en combinación con la recomendación TS 102.613 del ETSI (Instituto Europeo de Estandarización de las Telecomunicaciones) en relación con el SWP (Protocolo de Hilo Único) y puede como ejemplo ser activado sólo después de que una tarjeta SIM y un controlador NFC descubran su capacidad para operar en este modo más eficiente proporcionado por la invención. Aunque que la invención se puede utilizar en tarjetas SIM SWP, también puede usarse ventajosamente en todos los entornos que requieran la implementación de una transmisión digital entre dos dispositivos de manera bidireccional y simultánea (dúplex integral) utilizando un único hilo activo, como por ejemplo en los casos en que el número de contactos disponibles para los componentes es limitado.
- 15 Existen muchas técnicas de modulación para compartir un medio de transmisión entre dos dispositivos de transmisión/recepción, siendo las principales:
- 20 Multiplexación tiempo-división. Los dos dispositivos de transmisión/recepción transmiten en alterna y envían sus respectivos datos en diferentes momentos. La granularidad de los datos enviados puede variar desde el tamaño de un bit al tamaño de un byte o incluso un cuadro. Ethernet, USB, CAN, VAN, LIN o redes GSM utilizan este principio.
- 25 Multiplexación frecuencia-división. Cada dispositivo transmisor/receptor ocupa una frecuencia de banda diferente. La tecnología de los módems tales como los utilizados para las redes ADSL utiliza este principio.
- 30 División de Dominio. Cada dispositivo transmisor/receptor modula diferentes cantidades físicas. El estándar 102.613 (SWP) aplica este método, donde uno de los dispositivos de transmisión/recepción modula el voltaje de una señal mientras que el otro dispositivo modula la tensión de una señal.
- 35 - Compartición por adición. El medio transporta la suma de información transmitida por los dispositivos de transmisión/recepción. Los dispositivos de transmisión/recepción deducen la información recibida restando sus datos transmitidos de los datos transmitidos por el medio. Esta función es realizada por un duplexor y se utiliza comúnmente en sistemas telefónicos convencionales.
- 40 Todas estas tecnologías pueden utilizar un único hilo de comunicación activo (con un extremo terminado) o trabajar en un par diferencial para aumentar su inmunidad al ruido en entornos difíciles (por ejemplo, taller de producción, automóviles, etc.).
- 45 La transmisión de datos semi-dúplex a través de un medio de comunicación con excesiva granularidad puede generar latencias altas que pueden afectar el rendimiento. El ancho de banda efectivo se ve directamente afectado por la latencia de transmisión. Para cancelar este efecto secundario, el uso de una tecnología de dúplex integral en combinación con un protocolo apropiado, como los basados en ventanas deslizantes, siendo deseado el más representativo de los cuales, el HDLC (ISO 13239).
- 50 El tema abordado por la presente invención es el siguiente:
- La solución debe tener las características de una comunicación dúplex integral con granularidad de intercambio de un para conseguir una latencia mínima,
  - 55 - La solución debe ser simétrica y equilibrada, es decir que ninguno de los dispositivos de transmisión/recepción tenga más privilegios que el otro (ni amo ni esclavo),
  - La solución debe hacer posible proporcionar un modo de ahorro de energía cuando no haya transmisión de datos entre los dos dispositivos de transmisión/recepción,
  - 60 - La solución debe proporcionar un procedimiento que permita a uno o a los dos dispositivos de transmisión/recepción salir en un tiempo mínimo del modo de ahorro de energía, y
  - 65 - La solución debe permitir una distancia operativa de al menos un metro y una velocidad binaria de hasta 100 Mbits/seg. en un ambiente ruidoso.

5 El documento D1 (WO 2006/043130 A (AXALTO SA [FR]; RHELIMI ALAIN [FR]; LEYDIER ROBERT [FR] 27 Abril 2006 (2006-04-27)) describe un método y dispositivo para utilizar un modo dúplex integral para la transmisión de una señal de datos de un primer dispositivo transmisor/receptor a un segundo dispositivo transmisor/receptor denominado el dispositivo remoto, incluyendo una etapa de codificación lógica durante la cual al menos dos momentos de transmisión distintos se asocian con dos statuis respectivos de la señal de datos a transmitir. Éste utiliza una comunicación amo-esclavo.

10 Las tecnologías existentes descritas arriba cumplen parcialmente los criterios establecidos arriba y la tecnología más próxima es la del SWP estandarizado por el ETSI con la excepción de la velocidad de transmisión y el rendimiento de la distancia operativa. La tecnología SWP puede alcanzar 1,6 Mbits/seg. sobre una distancia de unos veinte centímetros.

15 La invención tiene como objetivo solucionar todas estas limitaciones técnicas. Para este fin, un método de transmisión que utiliza el modo dúplex integral de una señal de datos desde un primer dispositivo de transmisión/recepción a un segundo dispositivo de transmisión/recepción, denominado dispositivo remoto, que comprende una etapa de codificación lógica durante la cual al menos dos tiempos de transmisión distintos se asocian con dos estados respectivos de la señal de datos a transmitir, se caracteriza porque comprende la generación por el primer dispositivo de una señal que incluye, para la transmisión del estado de la señal, más o menos exclusivamente una meseta a un primer nivel de voltaje durante el tiempo definido por el tiempo de transmisión asociado con el estado de transmisión y un valor descendente, a la exclusión de cualquier valor ascendente, la transmisión de un estado de la señal de datos del segundo dispositivo al primero comprendiendo más o menos exclusivamente una meseta a un segundo nivel de voltaje y un valor ascendente, con exclusión de cualquier valor descendente. El estado de la señal puede ser un estado binario "1" o "0" o una secuencia de bits, por ejemplo "101".

25 La invención utiliza este "nuevo tipo de multiplexado" para obtener un protocolo dúplex integral con granularidad de un bit. Esto le da a la invención todas las características contenidas en el problema a resolver.

30 El método utilizado por la invención para alternar la transmisión de datos entre los dos dispositivos de transmisión/recepción podría ser traducido como "niveles lógicos de multiplexado".

Otras características y ventajas de la presente invención aparecerán más claramente con la lectura de la siguiente descripción en conjunción con los correspondientes dibujos que la acompañan, en los que:

- 35 - La Figura 1 ilustra esquemáticamente dos dispositivos de transmisión/recepción de acuerdo con la invención;
- La Figura 2 es una ilustración de la multiplexación según la invención de los niveles entre los dos dispositivos de transmisión/recepción.
- 40 - La Figura 3 detalla los tiempos que unen la conducción de las señales por los dos dispositivos de transmisión/recepción;
- La Figura 4 ilustra una codificación lógica PWM basada en la anchura de pulso,
- 45 - La Figura 5 muestra dos señales equivalentes para los dispositivos de transmisión/recepción en donde una de las señales se ve afectada por el ruido,
- La Figura 6 muestra los efectos del ruido en la transmisión de una señal desde uno de los dispositivos de transmisión/recepción al otro;
- 50 - La Figura 7 es una ilustración temporal de la línea conmutando desde un estado activo a otro de suspensión y viceversa,
- La Figura 8 muestra un formato de mensaje del tipo propuesto por el estándar ETSI TS 102.613,
- 55 - La Figura 9 ilustra un circuito incluido en cada dispositivo de transmisión/recepción para la evaluación de la base de tiempo (reloj) desde el dispositivo remoto de transmisión/recepción;
- La Figura 10 es una ilustración esquemática del circuito de condensador programable,
- 60 - La Figura 11 muestra las representaciones de tiempo de señales de acuerdo con dos programas (T1 y T2) del condensador programable,
- La Figura 12 muestra la decodificación de las señales recibidas por un dispositivo de transmisión/recepción gracias a un elemento desencadenante monoestable programado a  $1.5T$ ; y
- 65 - La Figura 13 ilustra la forma de onda al final de la línea de transmisión próxima al dispositivo de transmisión/

recepción, que controla el nivel bajo.

#### DESCRIPCIÓN DETALLADA DE LA INVENCION

5 Haciendo referencia a la figura 1, las señales de datos son transmitidas en semi-dúplex entre dos dispositivos de transmisión/recepción 1 y 2 según la invención. La señal a transmitir es un flujo binario de bits o estados. La transmisión utiliza dos niveles de voltaje correspondientes con un alto voltaje de X voltios (por ejemplo, 5 voltios) y un bajo voltaje de Y voltios (por ejemplo, 0 voltios).

10 Según la invención, se aplica preliminarmente una codificación lógica, cuya codificación utiliza por ejemplo la técnica PWM (Modulación de Onda de Pulso). El resultado de ese proceso de codificación preliminar que utiliza modulación de onda de pulso es que al menos dos tiempos de transmisión diferentes (T, 2T) están asociados con dos estados respectivos ("0", "1") de la señal de datos.

15 Todavía según la invención, en el sistema compuesto por los dos dispositivos de transmisión/recepción 1 y 2 y la codificación binaria descrita anteriormente, el nivel lógico 1 es asignado a uno de los dispositivos transmisores/receptores, por ejemplo 1 y el nivel lógico 0 es asignado al otro dispositivo de transmisión/recepción, 2 en este caso.

20 Así, de acuerdo con la invención y tal como se muestra en la Figura 2, el dispositivo de transmisión/recepción 1 transmite su señal 10, 11 en forma de una meseta de nivel 1, un valor descendente de la señal y posiblemente (como resultado del retraso "desencadenante") una parte muy pequeña del nivel "0", y conmuta su salida a alta impedancia en caso de no transmisión. El dispositivo de transmisión/recepción 2 transmite su señal 20, 21 en forma de una meseta de nivel "0", valor ascendente de la señal y posiblemente una parte muy pequeña del nivel "1" y entonces conmuta su salida a alta impedancia. La señal representada en la tercera línea de la Figura 2 es el resultado  $\Sigma$  de la suma de las dos señales transmitidas por los dos dispositivos 1 y 2, mostrados respectivamente en la primera y segunda líneas de esa figura.

30 Como se muestra en la Figura 1, un dispositivo de transmisión/recepción de acuerdo con la invención incluye esquemáticamente circuito de codificación lógica en cascada 100 para la asociación de al menos dos tiempos distintos de transmisión con al menos dos estados respectivos de una señal de datos a transmitir, un circuito 101 para detectar el valor descendente (o valor ascendente) generado por un dispositivo remoto de transmisión/recepción, un circuito 102, cuya entrada está conectada a la salida del circuito 100, para generar, en respuesta a la detección del valor descendente (o valor ascendente) generado por un dispositivo remoto de transmisión/recepción, para un estado de la señal de datos a transmitir, más o menos exclusivamente una meseta en un primer nivel (o segundo nivel) de voltaje para más o menos el tiempo definido por el tiempo de transmisión (T, 2T) asociado con el estado ("0", "1") para transmitir y un valor ascendente (o un valor descendente).

40 La figura 3 muestra los detalles de las señales de 10 y 11 producidas por el dispositivo 1, entre las cuales el dispositivo conmuta a un estado de alta impedancia, y la señal 20 producida por el dispositivo 2. La línea de transmisión es impulsada continuamente por al menos uno de los dos dispositivos 1 y 2 con baja impedancia, lo que proporciona efectiva inmunidad al ruido, y una distancia operativa, siempre que impedancia de salida de los transmisores sea igual a la impedancia de la línea de transmisión. La amplitud de las señales transmitidas entre los dispositivos es definida por un acuerdo específico para el sistema. Este acuerdo es indispensable para proporcionar interoperabilidad y lograr márgenes de inmunidad al ruido que sean adecuados para un entorno determinado.

45 Como se muestra en la Figura 4, la codificación PWM se basa en el ancho de pulso: el valor lógico 0 tiene convencionalmente un tiempo T y el valor lógico 1 tiene un tiempo 2T. Se pueden utilizar otros acuerdos (por ejemplo, T y 3T) si esa elección lleva a simplificar la recuperación del reloj de transmisión necesario para la decodificación de la información recibida por cada dispositivo transmisor/.

50 Según el modo de implementación, se pueden usar códigos adicionales para transmitir una señal específica a un dispositivo de transmisión/recepción. Para ilustrar este ejemplo, un acuerdo que produce dichas señales puede ser:

55 T: valor lógico 0

2T: valor lógico 1

4T: reinicialización de la interfaz entre los dos dispositivos 1 y 2.

60 En esta realización, la transmisión de dos bits genera una señal periódica, la duración de la cual se localiza entre 2T y 4T, que es velocidad binaria media dependiendo de la distribución del valor lógico 0 y 1, situado entre  $1/2T$  y  $1/T$ .

65 Cada dispositivo de transmisión/recepción 1 y 2 transmite su señal después de que sea detectado el valor descendente (o valor ascendente) del dispositivo de transmisión/recepción opuesto. Cada dispositivo transmisor/receptor puede enmascarar la señal recibida por él durante un tiempo  $\alpha.T$ , donde  $\alpha$  es menor que 1 menos un margen de error relacionado con la precisión de la anchura de los pulsos generados por el transmisor.

La Figura 5 muestra dos señales recibidas en recepción, de manera similar por el dispositivo remoto de transmisión/recepción cuando una de las señales se ve afectada por el ruido (representación de la señal de la línea inferior). La máscara aplicada a la señal recibida por un dispositivo transmisor/receptor permite ocultar cualquier ruido por  $0.5T$  ( $\alpha = 0,5$ ).

Como se muestra en la Figura 6, una señal ruidosa es interpretada por un dispositivo de transmisión/recepción (en su función de recepción) que toma el control de la línea. Los dos dispositivos de transmisión/recepción 1 y 2 impulsan la línea simultáneamente en fase de oposición. Los dos dispositivos de transmisión/recepción 1 y 2 están en contención. El estado de la línea es indefinido y puede durar hasta  $(2-\alpha)T$ . La circuitería de los dispositivos de transmisión/recepción 1 y 2 deberán ser capaces de resistir una contienda sin daños. Una línea de contención puede generar un error en los dos sentidos de transmisión. Cuando los dos dispositivos de transmisión/recepción 1 y 2 no tiene datos que transmitir, es importante suspender la actividad eléctrica en la línea a fin de ahorrar de energía. Del mismo modo, si uno de los dispositivos de transmisión/recepción 1 o 2 desea reactivar la línea de transmisión, se debe proporcionar un proceso de reactivación asíncrona. La solución propone una gestión de línea con dos estados:

- Línea activa: la transmisión bidireccional es posible, los dos dispositivos de transmisión/recepción 1 y 2 intercambian bits organizados en paquetes.
- Línea suspendida: sin actividad eléctrica, los dos dispositivos de transmisión/recepción 1 y 2 se pueden cambiar a un modo de ahorro de energía. Por razones prácticas, la línea está en el nivel eléctrico 0 (0 Voltios) cuando permanece suspendida.

La Figura 7 muestra el procedimiento para cambiar la línea de estado activo a suspendido y viceversa.

Los dos dispositivos de transmisión/recepción 1 y 2 están de acuerdo para un instante cuando el dispositivo de transmisión/recepción 2 nivel de impulso "0" cambia la línea a un estado suspendido. Para ello, el dispositivo de transmisión/recepción 2 no tira de la línea hasta el nivel 1. Con el fin de dar al dispositivo de transmisión/recepción 1 la oportunidad de cambiar la línea a un modo activo, el dispositivo de transmisión/recepción 2 mantiene la línea en el nivel bajo débil 0. El nivel débil "0" se puede lograr mediante la conexión de la línea al nivel fuerte 0 través de una resistencia o una fuente de alimentación o un sistema llamado "guardián bus".

Cada uno de los dispositivos de transmisión/recepción 1 y 2 pueden reactivar la línea de la siguiente manera:

- El dispositivo de transmisión/recepción 2 tiene que tirar de la línea hasta el nivel "1" y luego cambiar a alta impedancia.
- El dispositivo de transmisión/recepción 1 tiene que tirar de la línea hasta el "1" y luego completar su ciclo según el proceso descrito anteriormente.

Los dos dispositivos de transmisión/recepción 1 y 2 necesariamente tienen diferentes bases de tiempo, esto es así porque es necesaria una fase de aprendizaje para que dichos dispositivos de transmisión/recepción 1 y 2 puedan evaluar las respectivas bases de tiempo para decodificar los valores lógicos recibidos.

Como se muestra en la Figura 8, para calibrar cada dispositivo transmisor/receptor en su función de recepción, se transmite un preámbulo PREÁMBULO antes de cada marco (SOF, DATOS, CRC, EOF) emitido por el otro dispositivo de transmisión/recepción. El patrón de preámbulo PREÁMBULO está compuesto de una serie de valores lógicos 1 y 0 lo que facilita la calibración del dispositivo remoto de transmisión/recepción en su función de recepción. Preferiblemente, la transmisión es bit-orientada, y también es necesario definir un indicador marco-de-inicio (SOF) y un indicador marco-de-finalización (EOF). Entre los indicadores SOF y EOF, los datos transmitidos DATOS son codificados, por ejemplo mediante la técnica denominada "relleno de bits". La recomendación ETSI TS 102.613 describe en detalle la estructura de dicho marco. El patrón del preámbulo no genera una violación de relleno de bits.

En referencia a la figura 9, el elemento desencadenante monoestable ilustrado en esa figura es activado en el valor ascendente (amo) o descendente (esclavo) de la señal transmitida. El principio del monoestable es la carga a corriente constante de un capacitor programable digitalmente 32. Dicha carga se inicia cuando la señal "LIMPIA" se encuentra en el nivel 0 (el transistor Q4 no está conduciendo). Un desencadenante Schmitt 31 activa a un determinado nivel de voltaje en los terminales del condensador programable. Cuanto más sea la capacidad programada, mayor es el retraso del pulso de salida del monoestable.

El principio del condensador programable se basa en la variación de la capacitancia parásita de la puerta de un transistor MOSFET en función de su estado (conduciendo o bloqueado). Dicha capacidad es proporcional a la superficie de la puerta y por tanto del producto  $W \cdot L$ . La Figura 10 ilustra, a modo de ejemplo, un condensador programable 32 con cinco niveles que es utilizado para programar una capacidad equivalente entre C y  $32C$ .

La precisión de los retrasos generados por el monoestable (Figura 9) no tiene que ser alta (<20%) ya que el error relacionado con la decodificación de la señal de bits recibida no es acumulativa y cada bit es auto-sincronizado. La

5 sincronización sólo es posible si la velocidad de comunicación de los dispositivos 1 y 2 está dentro de un rango de tolerancia que es suficientemente amplio para integrar la flexibilidad del sistema y la tolerancia de los componentes que lo componen.

La tolerancia se define en relación con la velocidad media de comunicación, es decir  $1/1.5T$ , donde  $T$  es la codificación del valor lógico 0 (véase la Figura 4).

10 La velocidad media de comunicación y su tolerancia es el objeto de un acuerdo (por ejemplo, un estándar) relacionado con el sistema.

La Figura 12 ilustra la señal de salida del monoestable de la Figura 9 como una función de dos formas de programación ( $T1$  y  $T2$ ) del condensador programable.

15 Durante la transmisión del preámbulo de sincronización PREÁMBULO, el dispositivo de transmisión/recepción 1 o 2 que recibe la señal debe evaluar el periodo  $T$  correspondiente con la transmisión de un análogo 0. Por tanto, es aconsejable enviar lógicos "0" durante dicho preámbulo de sincronización.

20 El principio de la sincronización se basa en una aproximación dicotómica sucesiva. La sincronización se divide en dos etapas  $2N$ , donde  $N$  es el número de etapas del condensador programable 32 (mostrada en una realización en la Figura 10), expresada en  $N$  bits entre 1 y  $2^N-1$ , no estando sincronizado el dispositivo de transmisión/recepción. Intrínsecamente, la programación del condensador programable representa un retraso  $D(Z)$ , donde  $Z$  está situado entre 1 y  $2^N-1$ .

25 El retraso es programado con el valor  $2^N-1$ .

Para los bits  $l$  de  $N$  a 0, los siguientes pasos son implementados:

- 30 - esperar hasta el final del bit recibido. Almacenar en el bit ( $l$ ) de  $Z$  el valor de salida del monostable, y
- esperar hasta el final del bit recibido. Almacenar en el bit ( $l$ ) de  $Z$  el valor de salida del monoestable. Almacenar 1 en el bit ( $l-1$ ), y así sucesivamente.

35 Después de cada dos bits, se evalúa un bit de retraso para ser programado.

De acuerdo con una alternativa, la solución basada en un monoestable análogo puede ser reemplazada por su equivalente digital. La restricción de una solución digital es una frecuencia de muestreo muy alta, lo que puede ser incompatible con los requisitos de bajo consumo de energía.

40 La sincronización es determinista. El número de bits de sincronización requeridos es dos veces el número de bits para programar el retardo generado por el monoestable. Sin embargo, este número de bits puede reducirse si el monoestable proporciona dos señales correspondientes a la superación de un nivel programado  $X$  y  $X/2$ .

45 El valor  $Z$  es leído después de la sincronización e incrementado en un 50% con el fin de permitir la decodificación.

Los dos dispositivos de transmisión/recepción 1 y 2 emiten en una línea que no está necesariamente adaptada (sin terminación  $Z=\infty$ ), por lo que la señal emitida es totalmente reflexionada.

50 La Figura 13 ilustra la forma de la onda al final de la línea de transmisión próxima al dispositivo de transmisión/recepción, que controla el nivel bajo.

55 En distancias de transmisión cortas, la reflexión no resulta un problema, pero si el tiempo de propagación es comparable al tiempo para transmitir un bit (velocidad de bit), entonces la línea tiene que ser adaptada.

La solución es perfectamente compatible con una transmisión diferencial (por ejemplo, LVDS) y toma ventaja de los beneficios de una mejor inmunidad al ruido.

60 En una realización particular, más de dos dispositivos de transmisión/recepción están conectados a la misma línea de transmisión.

Una solución simple sin bus de contención consiste primeramente en conectar un transmisor del tipo A con varios transmisores del tipo B o conectar inversamente un transmisor del tipo B con varios transmisores del tipo A, y posteriormente operar un protocolo de resolución libre de colisión (el cual está por tanto libre de contención).

65 La operación de un protocolo de resolución libre de colisión puede incluir los siguientes pasos:

1. Dos de los dispositivos de transmisión/recepción escuchan la línea y mantienen su salida a alta impedancia.

5

2. Otro dispositivo de transmisión/recepción, llamado dispositivo de emisión, emite un marco que contiene el identificador del transmisor tipo B autorizado para intercambiar un marco con él.

10

3. Uno de los dos dispositivos de transmisión/recepción que escuchan la línea que ha descodificado su identificador escuchando al bus intercambia un marco con el transmisor 1. El dispositivo emisor de transmisión/recepción intercambia un marco con el dispositivo asignado de esta manera. Una gestión inteligente se puede ajustar de forma ventajosa para distribuir el acceso al bus por los dispositivos de transmisión/recepción en función de sus actividades y por lo tanto de sus necesidades. Si los dos dispositivos de transmisión/recepción de escucha no pueden iniciar el intercambio de un tipo determinado, se vuelve a iniciar el paso 1.

15

4. Regreso al paso 1.

De esta manera, los beneficios de la solución descrita anteriormente son claras:

20

La solución es completamente simétrica y los dos dispositivos de transmisión/recepción sólo tendrán que seleccionar qué nivel tienen que accionar,

25

Se opera en un cable de activo, pero también se puede operar en un par diferencial (LVDS, RS485). Esta característica puede resolver los requisitos relacionados con el número máximo de contactos (conector).

30

Es inmune al ruido por operar en baja impedancia y proporcionar un filtro que limita el impacto de ruido, y puede alcanzar altas velocidades binarias al ocupar un espectro limitado (en el ejemplo de la patente, menos de dos veces la frecuencia de datos a transmitir).

35

40

45

50

55

60

65

## REIVINDICACIONES

- 5 1. Un método que utiliza un modo semi-dúplex para la transmisión de una señal de datos desde un primer dispositivo de transmisión/recepción (1) a un segundo dispositivo de transmisión/recepción (2), llamado dispositivo remoto, que incluye una de etapa de codificación lógica durante en la cual al menos dos tiempos distintos de transmisión (T, 2T) están asociados con dos estados respectivos ("0", "1") de la señal de datos a transmitir, **caracterizado porque** incluye la generación por el primer dispositivo de una señal (10, 11) que comprende, para la transmisión de una señal de estado, más o menos exclusivamente una meseta a un primer nivel de voltaje durante el tiempo definido como el tiempo de transmisión (T, 2T) asociado con el estado ("0", "1") a transmitir y un valor descendente, con la exclusión de cualquier valor ascendente, comprendiendo la transmisión de un estado de la señal de datos desde el segundo dispositivo (2) al primer dispositivo (1) la generación de una señal (20, 21) por el segundo dispositivo que comprende más o menos exclusivamente una meseta a un segundo nivel de voltaje y un valor ascendente, con la exclusión de cualquier valor descendente.
- 10
- 15
2. Un dispositivo de transmisión/recepción, **caracterizado porque** incluye:
- 20 - un circuito lógico de codificación (100) para vincular al menos dos tiempos distintos de transmisión (T, 2T) con al menos dos estados respectivos de una señal de datos a transmitir,
- un circuito (101) que detecta el valor descendente generado por un dispositivo transmisor/receptor remoto,
- 25 - un circuito (102) para generar, en respuesta a la detección del valor descendente generado por un dispositivo de transmisión/recepción remoto, para un estado de la señal de datos, más o menos exclusivamente una meseta en un primer nivel de voltaje para más o menos el tiempo definido como el tiempo de transmisión (T, 2T) asociado con el estado ("0", "1") para transmitir y un valor ascendente, con exclusión de cualquier valor descendente.
- 30
3. Un dispositivo de transmisión/recepción que utiliza un modo semi-dúplex, **caracterizado porque** incluye:
- 35 - un circuito lógico de codificación (100) para vincular al menos dos tiempos distintos de transmisión (T, 2T) con al menos dos estados respectivos de la señal de datos S a transmitir,
- un circuito (101) para la detección de un valor ascendente generado por un dispositivo transmisor/receptor remoto,
- 40 - un circuito (102) para generar, en respuesta a la detección del citado valor ascendente generado por un dispositivo de transmisión/recepción remoto, para un estado de la señal de datos a transmitir, más o menos exclusivamente una meseta en un segundo nivel de voltaje para más o menos el tiempo definido por el tiempo de transmisión (T, 2T) asociado con el estado ("0", "1") para transmitir y un valor descendente, con exclusión de cualquier valor ascendente.
- 45
- 50
- 55
- 60
- 65

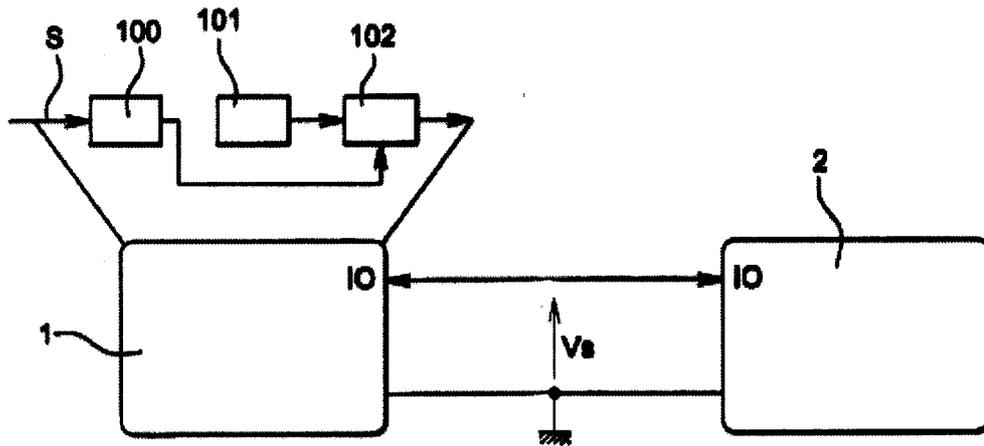


Fig. 1

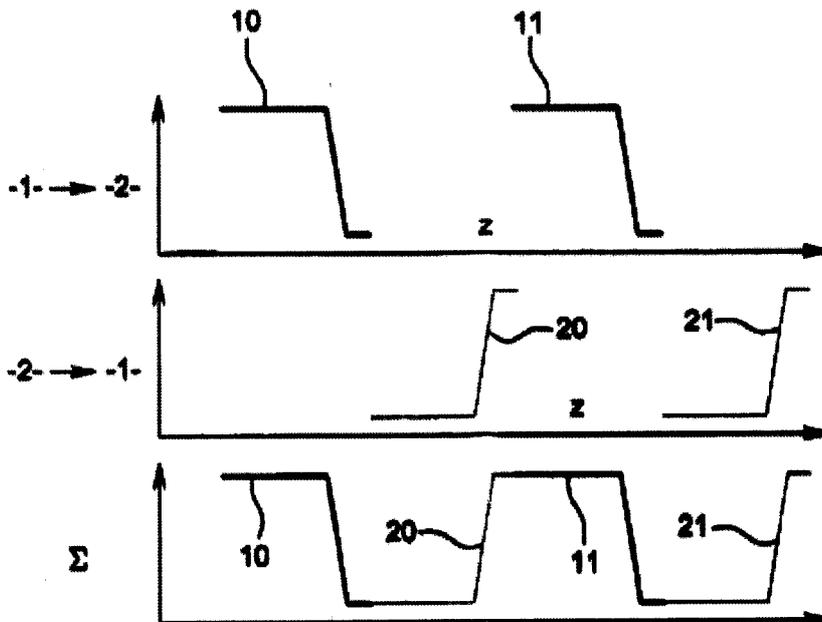
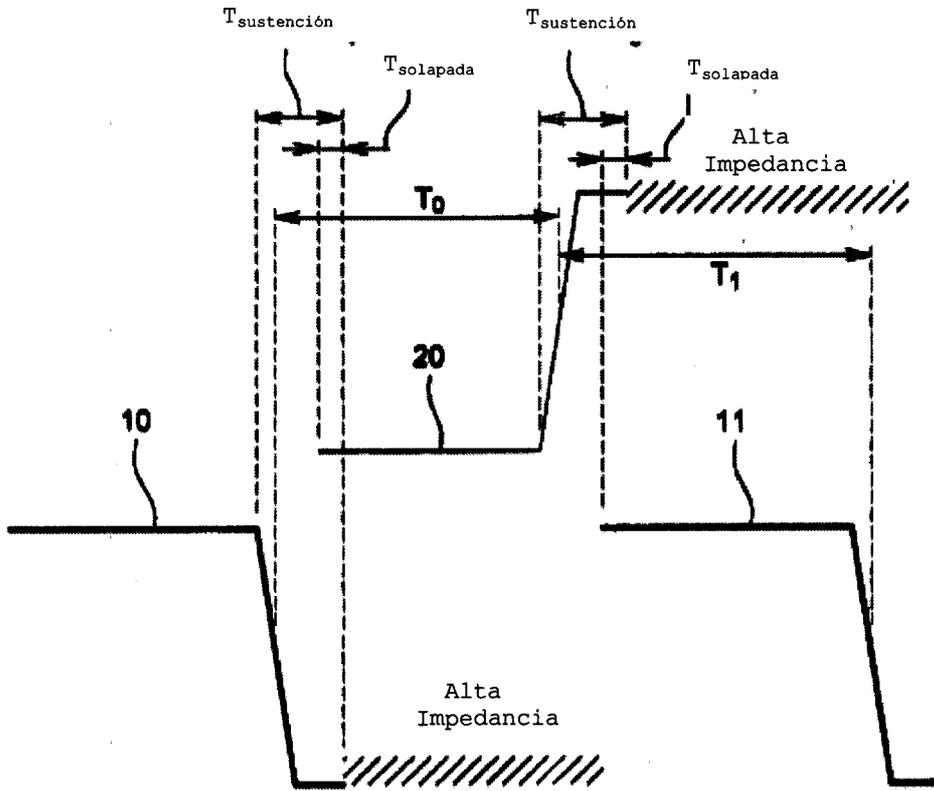
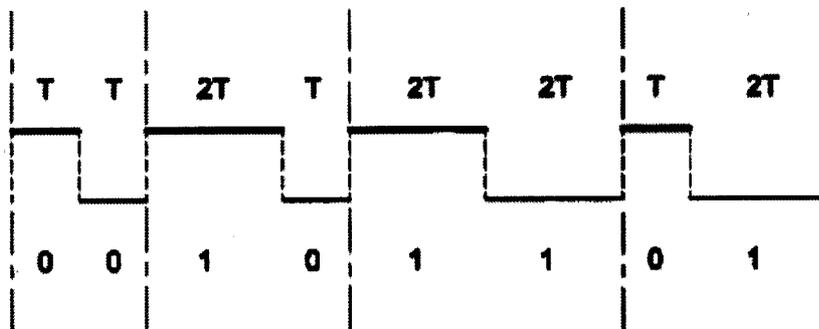


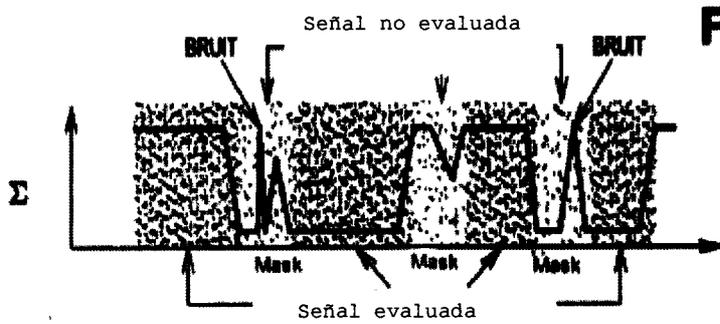
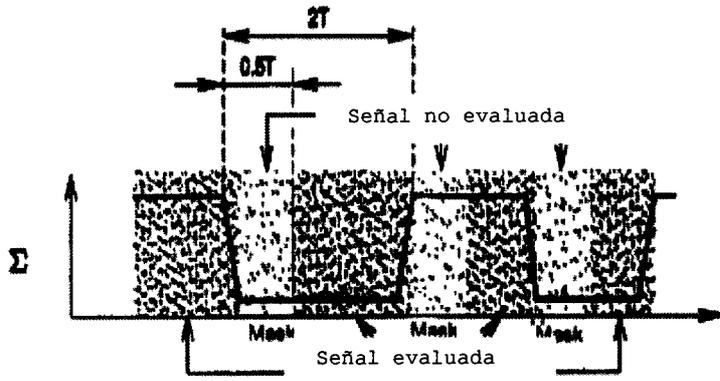
Fig. 2



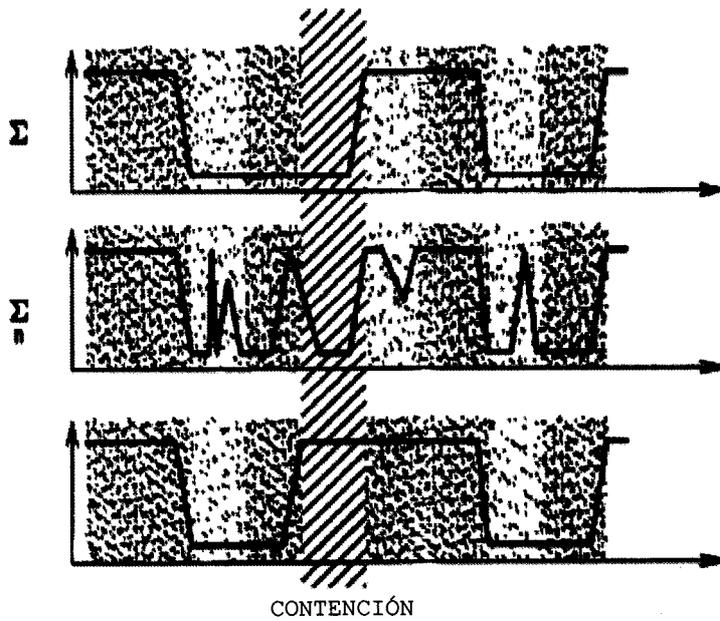
**Fig. 3**



**Fig. 4**



**Fig. 5**



**Fig. 6**

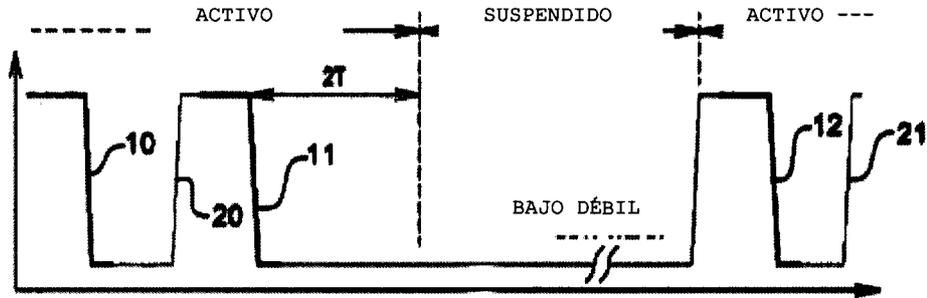


Fig. 7

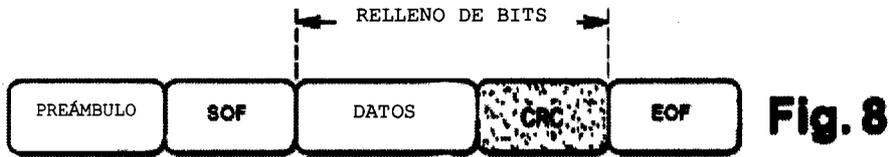


Fig. 8

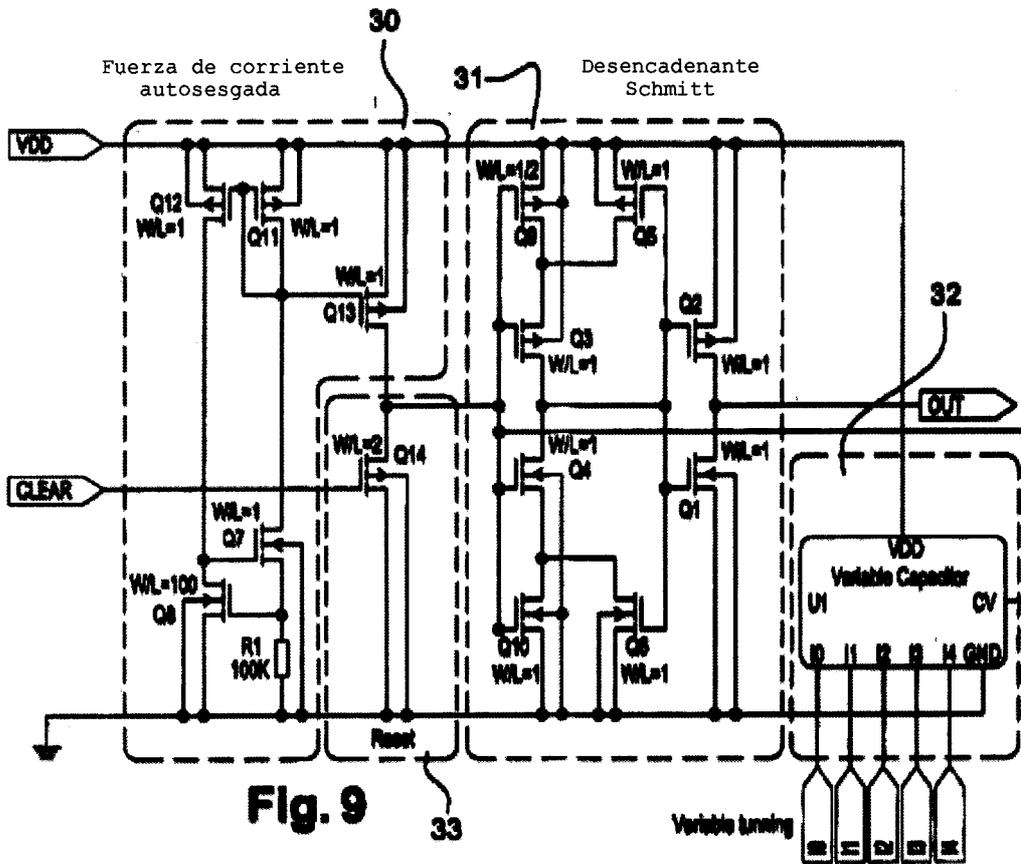
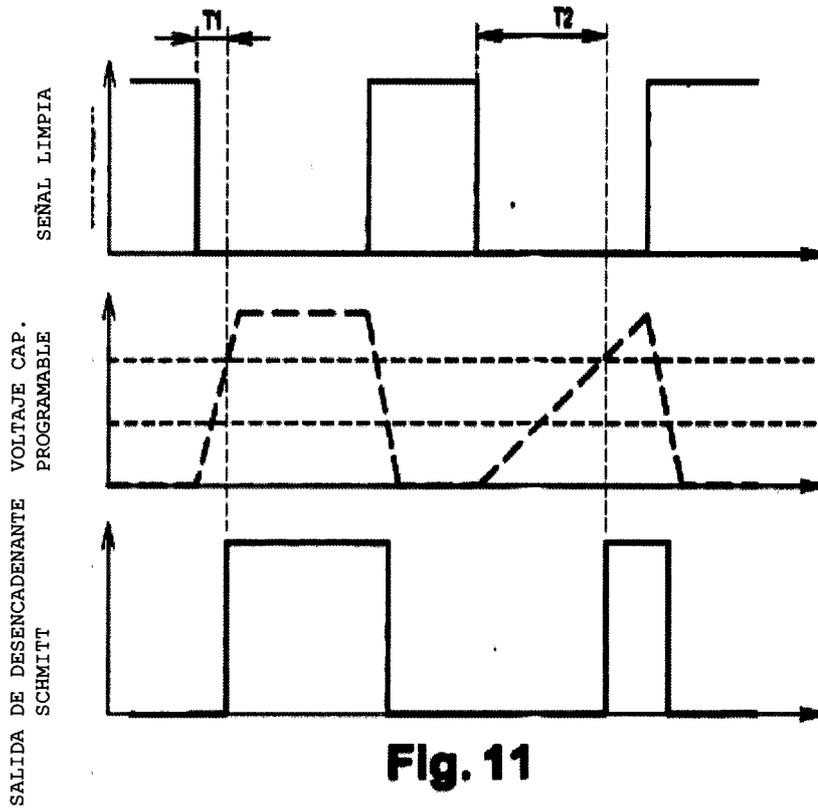
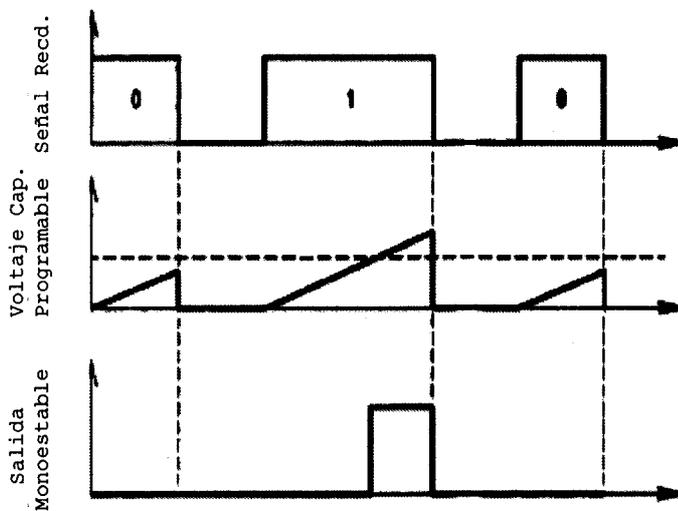


Fig. 9

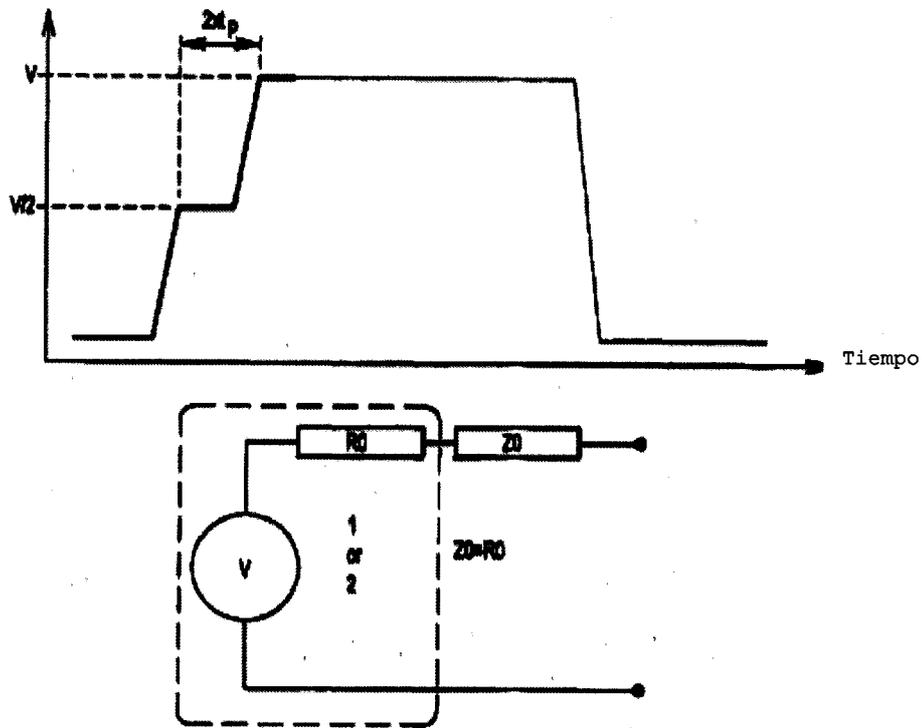




**Fig. 11**



**Fig. 12**



**Fig. 13**