

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 534 667**

51 Int. Cl.:

H02M 1/32 (2007.01)

G01R 31/42 (2006.01)

G01K 7/01 (2006.01)

G01R 31/26 (2014.01)

G01R 31/28 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **21.11.2011 E 11794061 (9)**

97 Fecha y número de publicación de la concesión europea: **28.01.2015 EP 2773930**

54 Título: **Circuito de control electrónico que comprende transistores de potencia y procedimiento para supervisar la vida útil de los transistores de potencia**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
27.04.2015

73 Titular/es:

**EBM-PAPST MULFINGEN GMBH & CO. KG
(100.0%)
Bachmühle 2
74673 Mulfingen, DE**

72 Inventor/es:

**LIPP, HELMUT;
HAAS, GÜNTER y
BÜRKERT, MARTIN**

74 Agente/Representante:

ISERN JARA, Jorge

ES 2 534 667 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Circuito de control electrónico que comprende transistores de potencia y procedimiento para supervisar la vida útil de los transistores de potencia

5 Según el preámbulo de la reivindicación 1, la presente invención se refiere a un circuito de control electrónico para un dispositivo eléctrico, en particular diseñado como un sistema electrónico de conmutación de un motor conmutado electrónicamente (EC), que tiene una pluralidad de transistores de potencia, los cuales están controlados en un modo de funcionamiento para controlar el dispositivo.

10 Adicionalmente, la invención también se refiere a un procedimiento novedoso para supervisar los transistores de potencia en dicho tipo de circuito de control electrónico con respecto a la vida útil de los mismos.

15 Los circuitos de control electrónico son conocidos en muchos diseños. En el caso de la configuración preferida, como el dispositivo electrónico de conmutación de un motor conmutado electrónicamente, esto es sin escobillas, un motor eléctrico conmutado electrónicamente, cuatro o seis transistores de potencia están conectados a un amplificador de potencia en puente por regla general, el amplificador de potencia estando suministrado a partir de un circuito intermedio de tensión de corriente continua. Los transistores de potencia individuales están controlados por un conjunto de control de tal modo que los devanados del motor están controlados de una manera que depende de la posición giratoria de un rotor de tal modo que se crea un campo magnético giratorio para girar el rotor. A este respecto el amplificador de potencia prácticamente actúa como un inversor, también siendo posible que para el ajuste de la velocidad tenga lugar una sincronización de modulación por ancho de pulso (PWM).

20 Los circuitos de control también son conocidos globalmente como inversores o convertidores de frecuencia para otras utilidades.

25 El documento DE 10351843A1 revela un circuito de control electrónico para un dispositivo eléctrico con una pluralidad de transistores de potencia, los cuales están controlados en un modo de funcionamiento para controlar el dispositivo. A partir del documento DE 102010000875A1 es conocido un procedimiento para la medición de la temperatura de la unión para dispositivos de semiconductor de potencia en un convertidor de potencia. Adicionalmente, el documento EP 0795756A1 revela un procedimiento para la estimación de la vida útil de un dispositivo de semiconductor de potencia.

30 Los transistores de potencia tanto pueden estar instalados como componentes discretos en un soporte, por ejemplo una tarjeta de circuito, como integrados en el interior de un módulo sobre un sustrato común. Además, pueden estar instalados en un disipador térmico y estar diseñados como transistores bipolares de puerta aislada (IGBT) o de efecto de campo metal-óxido-semiconductor (MOSFET), por ejemplo.

35 Teóricamente, los elementos de semiconductor no están sujetos a limitación alguna de vida útil. En la práctica, sin embargo, ocurren los procesos de envejecimiento y los fallos totales de los transistores de potencia, esto es los componentes del semiconductor tienen una vida útil finita en el uso práctico a partir de la experiencia.

40 El objeto de la presente invención es por lo tanto proporcionar un medio mediante el cual el proceso de envejecimiento de los transistores de potencia pueda ser supervisado y se pueda determinar e indicar un final inminente de la vida útil.

45 Según la invención, esto se consigue en el caso de un circuito de control según la reivindicación independiente 1 por medio de un transistor de referencia adicional, similar, el cual no está cargado en el modo de funcionamiento de los transistores de potencia y está instalado o formado junto con los transistores de potencia en un soporte o sustrato común así como utilizando medios para suministrar al transistor de referencia y por lo menos a uno de los transistores de potencia en un modo de prueba cada uno una corriente de prueba y medir la tensión de saturación para cada uno así como evaluar la diferencia de tensión de saturación que resulta a partir de las tensiones de saturación medidas del transistor de referencia y el transistor de potencia respectivo teniendo en cuenta la temperatura del soporte/sustrato que prevalece durante la medición como un criterio para el proceso de envejecimiento y una vida útil restante anticipada de los transistores de potencia, con referencia a valores empíricos, mientras están provistos medios adicionales para grabar y evaluar una velocidad de cambio de las diferencias de tensión de saturación grabadas en los respectivos modos de prueba consecutivos como un criterio adicional para el avance del proceso de envejecimiento. En el proceso se tiene en cuenta la velocidad de cambio por unidad de tiempo o por cambio de carga.

50 Un procedimiento novedoso para supervisar los transistores de potencia en dicho tipo de circuito de control electrónico con respecto a la vida útil restante esperada por lo tanto es el sujeto de la reivindicación independiente 9, según la cual en un modo de prueba del circuito de control se mide la tensión de saturación de por lo menos uno de los transistores de potencia del mismo y se compara con la tensión de saturación, igualmente medida bajo las mismas condiciones ambientales, de un transistor de referencia adicional, similar, el cual no está cargado en el modo de funcionamiento del circuito de control y el cual está provisto junto con los transistores de potencia sobre un

soporte o sustrato común, siendo evaluada una diferencia de tensión de saturación resultante, teniendo en cuenta la temperatura del soporte (por ejemplo disipador) o del sustrato durante la medición como un criterio para el avance del proceso de envejecimiento y para la vida útil restante esperada de los transistores de potencia con referencia a valores empíricos previamente calculados y almacenados basados en la experiencia. Preferiblemente, una velocidad de cambio de la diferencia de tensión de saturación grabada en los modos de prueba respectivos llevados a cabo consecutivamente también se graba y se evalúa como un criterio para la vida útil restante mientras adicionalmente también se graba y se evalúa una velocidad de cambio de las diferencias de tensión de saturación grabadas en los respectivos modos de prueba llevados a cabo consecutivamente como un criterio para la vida útil restante.

Formas de realización y desarrollos ventajosos adicionales de la invención se incluyen en las respectivas reivindicaciones subordinadas 2 a 8 y 10 a 15 así como en la siguiente descripción.

La invención se basa en el conocimiento de que especialmente la inclusión de una pastilla de semiconductor en un alojamiento y las conexiones eléctricas de la pastilla a las conexiones de los componentes exteriores reales son factores sustanciales que afectan a la vida útil. Dos factores principales en el proceso son por una parte la denominada unión sobre la superficie superior de la pastilla así como por otra parte las conexiones soldadas de la pastilla sobre una "capa base" eléctricamente conductora, la cual puede ser un bastidor de plomo o cerámica laminada con cobre, por ejemplo. Estas conexiones soldadas están sometidas a tensión por diferentes dilataciones térmicas de la pastilla, la soldadura y la capa base respectiva con cada ciclo de carga. Cuanto más rápido sube la temperatura de la pastilla durante un ciclo de carga, mayor es la carga de tensión mecánica en la zona de las juntas soldadas y más fuerte es el efecto de la vida útil de estas conexiones. Las cargas de tensión repetidas conducen a la exfoliación de la pastilla de semiconductor desde la capa base, esta exfoliación avanzando a partir de los bordes de la pastilla hacia el centro de la parte inferior de la pastilla. Como resultado de la exfoliación creciente, la resistencia térmica de las conexiones soldadas en particular aumenta. Por lo tanto, la temperatura absoluta de la pastilla continúa aumentando a una disipación de potencia uniforme con un número creciente de ciclos de carga. Si esta temperatura excede de una temperatura de la pastilla permisible máxima de 150 hasta 175 °C por regla general, esto conduce a una destrucción de la pastilla de semiconductor. Adicionalmente, se observó que la tensión de saturación, esto es la tensión del colector - emisor en un estado completamente cargado del transistor, depende directamente de la corriente y la temperatura. Cuanto más alta es la temperatura de la pastilla, más alta es también la tensión de saturación.

Según la invención, por lo tanto, en cada fase de prueba específicamente provista para el propósito, fuera del funcionamiento real del circuito de control, la tensión de saturación se mide y se compara con un valor inicial a fin de grabar de ese modo un cambio que ocurra durante el funcionamiento y la vida útil, la cual se utiliza como un criterio para el proceso de envejecimiento descrito antes en este documento y específicamente con referencia a valores empíricos, los cuales han sido calculados previamente empíricamente y almacenados en un conjunto de control. De forma ventajosa, la tensión de saturación de la corriente respectiva del transistor de referencia medida bajo las mismas condiciones del ambiente se utiliza como el valor inicial en este caso. La comparación de los valores medidos relativos al componente de referencia de forma ventajosa ahorra la necesidad de una grabación altamente precisa de la temperatura de los componentes individuales puesto que la tensión de saturación es por supuesto dependiente de la temperatura. De forma ventajosa, por lo tanto, un grabado "aproximado" de la temperatura es adecuado; es suficiente simplemente establecer el intervalo de temperaturas en el cual se encuentra la temperatura del soporte, por ejemplo un disipador existente, o el sustrato común durante la medición respectiva. Los valores empíricos almacenados en el conjunto de control son asignados a intervalos específicos de la temperatura, porque las tensiones de saturación y las diferencias grabadas por supuesto dependen de la temperatura. Por lo tanto, las diferencias aparecen de forma diferente a bajas temperaturas que a temperaturas más altas (dependiendo de los coeficientes de temperatura del componente utilizado con relación a su tensión de saturación). Los valores de la vida útil empíricos son entonces tomados a partir de las tablas almacenadas para el intervalo de temperatura respectivo con referencia a la diferencia de tensión de saturación calculada respectiva y preferiblemente también la velocidad de cambio por unidad de tiempo o por ciclo de carga respectivo y teniendo en cuenta para la evaluación y la indicación de la vida útil restante esperada.

Además, según la invención se supone que el cambio en la tensión de saturación en los transistores de potencia del circuito de control a lo largo de la vida útil avanza más o menos uniformemente, pero el transistor de referencia permanece casi a sus valores iniciales debido a la carga funcional significativamente reducida o no existente y por lo tanto puede ser considerado que está en una nueva condición durante la vida útil del circuito de control.

Por lo tanto es suficiente en principio únicamente tener en cuenta uno de la pluralidad de transistores de potencia que existen en la medición y la evaluación según la invención. Preferiblemente, sin embargo, todos o por lo menos más de un transistor de potencia es incluido en la prueba, el transistor de potencia con la diferencia de tensión de saturación mayor o la velocidad de cambio más alta siendo considerada como decisiva para el avance del proceso de envejecimiento y para la vida útil restante esperada de los transistores de potencia y por tanto el circuito de control entero, ya que por supuesto si únicamente falla un transistor de potencia, falla el circuito de control entero.

Las tensiones de saturación medidas son alimentadas a un micro control, por ejemplo, para la evaluación. La diferencia medida de ese modo entre las tensiones de saturación medidas y sus velocidades de cambio proporciona

información sobre el avance del proceso de envejecimiento de las conexiones soldadas entre la pastilla y la capa base, esto es sobre la exfoliación. Los valores empíricos identifican entonces el final directamente inminente de la vida útil o la vida útil restante esperada.

5 Las condiciones para la invención son:

- Los transistores de potencia y el transistor de referencia deben estar integrados como un módulo en un sustrato común o como componentes individuales en una tarjeta de circuito común.

10 - Los transistores de potencia y el transistor de referencia deben estar sometidos constantemente a las mismas condiciones del ambiente, por ejemplo temperatura, vibración y cargas de choque.

15 El modo de prueba según la invención puede ser llevado a cabo, por ejemplo, antes de cada arranque del modo de funcionamiento real del circuito de control o en intervalos previamente determinados regulares o incluso irregulares, interrumpiendo el modo de funcionamiento. El modo de prueba es disparado y se lleva a cabo cada vez a través de un conjunto de control. Además, la temperatura de la instalación entera se graba a fin de incluirla en la evaluación, esto es la temperatura del componente, sustrato o disipador respectivo se incluye de forma combinada en el proceso de evaluación.

20 La invención se describe con más detalle más adelante en este documento utilizando el ejemplo de un circuito de control para un motor conmutado electrónicamente y con referencia a los dibujos en los cuales:

25 La figura 1 muestra un diagrama de circuito del circuito de control con el transistor de referencia adicional según la invención,

Las figuras 2 y 3 muestran dos variantes diferentes de diagramas de circuito similares a la figura 1 con las mediciones de las tensiones de saturación realizadas consecutivamente, y

30 Las figuras 4 y 5 muestran dos variantes diferentes de los diagramas de circuito con medición simultánea de las tensiones de saturación.

A las mismas piezas se les ha asignado siempre los mismos números de referencia en las diversas figuras de los dibujos.

35 Con respecto a la siguiente descripción se hace énfasis expresamente en que la invención no está limitada a las formas de realización y en el proceso no a todas o a más de una característica de las combinaciones de características descritas, sino que cada sub-característica individual de cada forma de realización también puede tener un significado inventivo por sí misma separada de todas las otras sub-características descritas conjuntamente con la misma y también en combinación con cualquiera de las características de otra forma de realización así como
40 independientemente de las combinaciones de las características y referencias de las reivindicaciones

45 En las formas de realización representadas, un circuito de control electrónico 1 está diseñado como un sistema electrónico de conmutación 2 de un motor conmutado electrónicamente M, siendo posible que el motor M sea de tres fases con tres devanados del estator o del motor U, V, W. En principio, también es posible un diseño de una fase. Otros componentes del motor M, tales como su rotor, no están representados en las figuras.

50 En el caso del diseño de tres fases los devanados U, V, W, como se representa a título de ejemplo, pueden estar cableados en una conexión en delta, pero por supuesto alternativamente también en una conexión en estrella. Para controlarlo, están provistos en este caso seis transistores de potencia T1 a T6 en un amplificador de potencia en puente, dos transistores de potencia estando colocados en serie en cada una de las tres ramas del puente paralelas y los devanados U, V, W estando conectados cada uno a las ramas del puente entre los transistores de potencia. Como se indica únicamente de una forma muy simplificada por la flecha 4 en la figura 1, los transistores de potencia T1 a T6 están controlados para la conmutación mediante un conjunto de control electrónico 6 a fin de crear un campo magnético giratorio para el motor. Además también puede tener lugar una sincronización de modulación por
55 ancho de pulso para ajustar o controlar el motor. Este control de conmutación generalmente es conocido y no requiere en este caso ninguna explicación adicional.

60 Los devanados U, V, W normalmente están suministrados a partir de un circuito intermedio ZK de tensión de corriente continua a través del amplificador de potencia, siendo posible para el circuito intermedio que sea provista una tensión U_{ZK} a partir de una tensión de suministro de una o tres fases U_N a través de un rectificador 8. El amplificador de potencia con los transistores de potencia T1 a T6 por lo tanto actúa como un inversor controlado.

65 Por motivos de completar la explicación, se debe mencionar que para un diseño de motor de una fase es adecuado un circuito de puente con cuatro transistores de potencia en dos ramas del puente.

Según la invención, el circuito de control 1, además de los transistores de potencia T1 a T6, tiene un transistor de potencia adicional similar que actúa como un transistor de referencia T_{test} . Este transistor de referencia T_{test} no tiene función en un modo de funcionamiento normal del circuito de control 1 de modo que no está cargado y por lo tanto tampoco está sometido a ninguna tensión relacionada con el envejecimiento. Sin embargo, el transistor de referencia T_{test} está instalado junto con los transistores de potencia T1 a T6 en el soporte común, por ejemplo un sustrato, una tarjeta de circuito o un disipador, esto es puede estar integrado en un módulo de potencia en la misma cerámica o como un componente individual en el mismo soporte. Por lo tanto está expuesto a las mismas condiciones del ambiente, tales como, en particular, la temperatura y las influencias mecánicas, que los transistores de potencia T1 a T6.

Adicionalmente, el conjunto de control 6 está dispuesto de tal forma que en un modo de prueba del circuito de control 1, antes del modo de funcionamiento real o de interrupción de dicho modo de funcionamiento, controla el transistor de referencia T_{test} y por lo menos uno de los transistores T1 a T6 y suministra a cada uno de ellos con una corriente de prueba, a fin de medir la tensión de saturación respectiva y específicamente la tensión del emisor colector U_{CE} en un estado completamente cargado. Comparando los valores medidos, se calcula una diferencia de tensión de saturación, la cual, con referencia a los valores empíricos determinados de forma empírica anteriormente almacenados en el conjunto de control 6, se evalúa como un criterio para un proceso de envejecimiento y una vida útil restante esperada de los transistores de potencia T1 a T6. La velocidad de cambio por unidad de tiempo o por ciclo de carga a la cual cambian las diferencias de tensión de saturación respectivas también se determina por medio de más de una fase de prueba consecutiva y la respectiva velocidad de cambio también se incluye en la evaluación como un criterio adicional importante para el proceso de envejecimiento.

En el caso de las formas de realización según las figuras 2 a 5, la tensión de saturación respectiva se mide en más de un transistor de potencia y específicamente en particular en por lo menos un transistor de potencia de cada rama del puente. Preferiblemente, la medición se lleva a cabo en los transistores del denominado lado bajo T4, T5, T6 debido a la capacidad de medición más simple. Por lo tanto, las tensiones de saturación $U_{\text{CET}4}$, $U_{\text{CET}5}$, $U_{\text{CET}6}$, se miden y se comparan con la tensión de saturación $U_{\text{CET test}}$ del transistor de referencia T_{test} . Si se incluye más de uno o incluso todos los transistores de potencia existentes en la medición y la evaluación, entonces el transistor de potencia en donde se detecte la diferencia de tensión de saturación mayor o la velocidad de cambio más alta es definitivo para el avance del proceso de envejecimiento ya que por supuesto cuando únicamente uno, "el peor", transistor de potencia falle, el circuito de control entero falla.

En la forma de realización según la figura 2, el transistor respectivo está conectado a una fuente de corriente constante 10 de modo que puede ser suministrado con la corriente de prueba. En esta forma de realización según la figura 2 las mediciones se llevan a cabo consecutivamente a través de un conmutador 12.

En la forma de realización según la figura 3, los transistores respectivos están conectados a un circuito intermedio ZK de tensión de corriente continua a través de una resistencia R de modo que pueden ser suministrados con la corriente de prueba, las mediciones siendo llevadas a cabo consecutivamente según la figura 3 a través del conmutador 12, como en la figura 2.

En la otra variante según la figura 4, todos los transistores que van a ser medidos son suministrados simultáneamente con la corriente de prueba respectiva a través de un conmutador múltiple 14, estando prevista para cada transistor una fuente de corriente constante similar separada 10.

Finalmente, en la forma de realización según la figura 5 también está prevista una medición simultánea a través del conmutador múltiple 14, la corriente de prueba para cada transistor siendo suministrada desde el circuito intermedio ZK a través de una resistencia idéntica R.

La forma de realización según las figuras 4 y 5 se refiere a una medición múltiple en paralelo con la determinación simultánea de las tensiones de saturación y las diferencias de tensión individuales.

El conjunto de control 6 tiene medios de almacenaje (no representados) para la entrada tabular de ciertos valores empíricos de las diferencias de tensión de saturación y preferiblemente de sus velocidades de cambio por unidad de tiempo o por ciclo de carga, asignándolas a la temperatura del sustrato/disipador durante la medición y a ciertas etapas de un proceso de envejecimiento de los transistores de potencia T1 a T6. Por lo tanto, se puede realizar una proyección con respecto a la etapa del proceso de envejecimiento y por lo tanto también con respecto a la vida útil restante esperada con referencia a las diferencias de tensión de saturación respectivas determinadas en el modo o en cada modo de prueba o la velocidad de cambio determinada durante más de un modo de prueba y teniendo en cuenta la temperatura respectiva.

El circuito de control según la invención tiene medios oportunos para visualizar la vida de servicio restante o crear una señal de alarma óptica o acústica para un fallo inminente de por lo menos uno de los transistores de potencia T1 a T6.

Son posibles variaciones y modificaciones dentro del ámbito de las reivindicaciones adjuntas.

REIVINDICACIONES

1. Circuito de control electrónico (1) para un dispositivo eléctrico, en particular diseñado como un sistema electrónico de comunicación (2) de un motor conmutado electrónicamente (M), que tiene una pluralidad de transistores de potencia (T1 - T6), los cuales están controlados en un modo de funcionamiento para controlar el dispositivo, caracterizado por un transistor de referencia similar, adicional (T_{test}) el cual no está cargado en el modo de funcionamiento de los transistores de potencia (T1 - T6) y está instalado o formado junto con los transistores de potencia (T1 - T6) en un soporte o sustrato común y por medio de la aplicación al transistor de referencia (T_{test}) y a por lo menos uno de los transistores de potencia (T1 - T6) respectivamente una corriente de prueba en un modo de prueba y para la medición de la tensión de saturación asociada respectiva ($U_{CE\ sat}$) y para la evaluación de una diferencia de tensión de saturación que resulta a partir de las tensiones de saturación medidas ($U_{CE\ sat}$) del transistor de referencia (T_{test}) y el respectivo transistor de potencia (T1 - T6) teniendo en cuenta la temperatura que prevalece del soporte/sustrato durante la medición como un criterio para un proceso de envejecimiento y una vida útil restante esperada de los transistores de potencia (T1 - T6), en el que están provistos medios adicionales para la evaluación de una velocidad de cambio de las diferencias de tensión de saturación grabadas en cada uno de los modos de prueba consecutivos respectivos.
2. Circuito de control según la reivindicación 1 caracterizado por un conjunto de control electrónico (6) para disparar y realizar el modo de prueba respectivo.
3. Circuito de control según cualquiera de las reivindicaciones 1 a 2 caracterizado por que el transistor de potencia respectivo (T1 - T6) y el transistor de referencia (T_{test}) pueden estar conectados a una fuente de corriente constante (10) a fin de ser suministrados con la corriente de prueba o a un circuito intermedio (ZK) de tensión de corriente continua a través de una resistencia (R).
4. Circuito de control según cualquiera de las reivindicaciones 1 a 3 caracterizado por que los transistores (T1 - T6, T_{test}) pueden estar suministrados individualmente y consecutivamente con la corriente de prueba a través de un conmutador (12).
5. Circuito de control según cualquiera de las reivindicaciones 1 a 3 caracterizado por que los transistores (T1 - T6, T_{test}) pueden estar suministrados simultáneamente con la corriente de prueba respectiva a través de un conmutador múltiple (14).
6. Circuito de control según cualquiera de las reivindicaciones 1 a 5 caracterizado por medios de almacenaje para almacenar ciertos valores empíricos de la diferencia de tensión de saturación y preferiblemente su velocidad de cambio asignándolos a ciertas etapas de un proceso de envejecimiento de los transistores de potencia (T1 - T6) y teniendo en cuenta la temperatura del soporte/sustrato.
7. Circuito de control según cualquiera de las reivindicaciones 1 a 6 caracterizado por medios para visualizar la vida útil restante y/o generar una señal de alarma para un fallo inmediato de por lo menos uno de los transistores de potencia (T1 - T6).
8. Circuito de control según cualquiera de las reivindicaciones 1 a 7 caracterizado por que cuatro o seis transistores de potencia (T1 - T6) están instalados en serie en pares en respectivas ramas de un puente, las cuales son paralelas unas a otras, de un circuito de puente, la tensión de saturación siendo medida en el/cada modo de prueba en por lo menos uno de los dos transistores de potencia (T4 - T6) de cada rama del puente, en particular únicamente en los transistores del denominado lado bajo de cada rama del puente e incluidos en la evaluación.
9. Procedimiento para la supervisión de transistores de potencia (T1 - T6) en un circuito de control electrónico (1) para un dispositivo eléctrico, en particular un sistema electrónico de comunicación (2) de un motor conmutado electrónicamente (M), con respecto a la vida útil restante esperada, en el que la tensión de saturación (U_{CE}) de por lo menos uno de los transistores de potencia (T1 - T6) se mide en un modo de prueba del circuito de control (1) y se compara con la tensión de saturación ($U_{CE\ sat}$) de un transistor de referencia similar, adicional (T_{test}), el cual no está cargado en el modo de funcionamiento del circuito de control (1) y está instalado o formado junto con los transistores de potencia (T1 - T6) en un soporte o sustrato común, igualmente medido bajo las mismas condiciones, en el que se evalúa una diferencia de tensión de saturación resultante, teniendo en cuenta la temperatura que prevalece del soporte/sustrato durante la medición como un criterio para el avance del proceso de envejecimiento y para la vida útil restante esperada de los transistores de potencia (T1 - T6), en el que una velocidad de cambio de las diferencias de tensión de saturación también se graba en los modos de prueba respectivos, los cuales son llevados a cabo consecutivamente, y se evalúa como un criterio para la vida útil restante.
10. Procedimiento según la reivindicación 9 en el que las diferencias de tensión de saturación determinadas respectivamente y preferiblemente sus velocidades de cambio se comparan a valores empíricos almacenados que caracterizan un proceso de envejecimiento, teniendo en cuenta la temperatura del soporte/sustrato.

- 5 11. Procedimiento según cualquiera de las reivindicaciones 9 a 10 en el que se genera una señal para la visualización de la vida útil restante y/o un final inmediato de la vida útil de los transistores de potencia (T1 - T6) con referencia a la evaluación de la tensión de saturación respectiva cuando se alcanza un cierto valor de la diferencia de tensión de saturación y/o su velocidad de cambio.
- 10 12. Procedimiento según cualquiera de las reivindicaciones 9 a 11 en el que el modo de prueba de un conjunto de control (6) es disparado y se lleva a cabo antes de cada funcionamiento del circuito de control (1) y/o a ciertos intervalos durante el funcionamiento mediante la conmutación desde el modo de funcionamiento y en el que la conmutación al modo de funcionamiento tiene lugar a continuación de cada/el modo de prueba.
- 15 13. Procedimiento según cualquiera de las reivindicaciones 9 a 12 en el que las tensiones de saturación (U_{CE}) de cada uno de una pluralidad de transistores de potencia (T4, T5, T6) del circuito de control (1) se miden en el modo de prueba, en el que el transistor de potencia con la diferencia de tensión de saturación más grande y/o la velocidad de cambio más alta se contempla como definitivo para el avance del proceso de envejecimiento y la vida útil restante esperada de los transistores de potencia (T1 - T6).
- 20 14. Procedimiento según cualquiera de las reivindicaciones 9 a 13 en el que las mediciones de las tensiones de saturación (U_{CE}) de los transistores de potencia (T1 - T6) y del transistor de referencia (T_{test}) se llevan a cabo consecutivamente o simultáneamente.
15. Procedimiento según cualquiera de las reivindicaciones 9 a 14 en el que el transistor de potencia respectivo (T4 - T6) y el transistor de referencia (T_{test}) son suministrados de forma similar con una corriente de prueba desde una fuente de corriente constante (10) o desde un circuito intermedio (ZK) de tensión de corriente continua a través de una resistencia (R).



