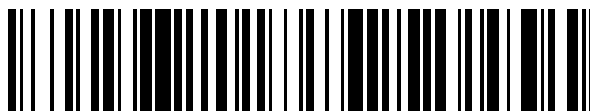


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 539 364**

51 Int. Cl.:

H03F 3/217 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **06.10.2012 E 12006937 (2)**

97 Fecha y número de publicación de la concesión europea: **25.03.2015 EP 2582044**

54 Título: **Medición de la corriente de salida de un circuito amplificador**

30 Prioridad:

11.10.2011 DE 102011115503

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

30.06.2015

73 Titular/es:

**AIRBUS DS GMBH (100.0%)
Robert-Koch-Strasse 1
82024 Taufkirchen, DE**

72 Inventor/es:

RAPP, UDO

74 Agente/Representante:

LEHMANN NOVO, María Isabel

ES 2 539 364 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Medición de la corriente de salida de un circuito amplificador

La invención se refiere a un circuito amplificador de acuerdo con la reivindicación 1.

5 Para la alimentación de corriente de un accionamiento eléctrico se emplean amplificadores de clase-D sincronizados. Tales amplificadores son activados, en general, por medio de modulación de la amplitud del impulso (PWM) y proporcionan la mayoría de las veces a través de un filtro-LC una corriente de salida eléctrica para la alimentación de un accionamiento eléctrico. Las ventajas de los amplificadores de clase-D sincronizados consisten sobre todo en su alto rendimiento y las pérdidas reducidas de calor.

10 La medición de la corriente de salida, por ejemplo, para la regulación o control de un accionamiento eléctrico se puede realizar a través de una resistencia de derivación o un transformador con regulador analógico siguiente. Tales conceptos de circuito poseen, sin embargo, una flexibilidad reducida, puesto que deben estar adaptados a determinadas zonas de medición. Por ejemplo, debe seleccionarse una resistencia de derivación de acuerdo con la zona de la corriente a medir. Además, estos conceptos de circuito conducen a un gasto elevado de circuito y de compensación.

15 En lugar de un regulador analógico se puede emplear también un convertidor analógico-digital, que puede medir, por ejemplo a través de un multiplexor los canales de la corriente de varios amplificadores. No obstante, un concepto de este tipo condiciona de la misma manera un gasto de circuito alto, que es desfavorable en determinados campos de aplicación como por ejemplo en la navegación espacial, puesto que aquí solamente está disponible una selección reducida de componentes cualificados.

20 Un cometido de la presente invención consiste ahora en indicar un circuito amplificador, que posibilita una medición de su corriente de salida con un gasto de circuito lo más reducido posible.

Este cometido se soluciona por medio de un circuito amplificador con las características de la reivindicación 1. Otras configuraciones de la invención son objeto de las reivindicaciones dependientes.

25 Una idea en la que se basa la invención consiste en medir los flancos de conmutación que aparecen durante la conexión de elementos de conmutación de una fase final de un circuito amplificador, en particular de un amplificador de clase-D y con la ayuda de estas mediciones calcular la corriente de salida del circuito amplificador. Para reducir al mínimo las influencias de las tolerancias de los elementos de conmutación, que pueden ser implementados por medio de transistores, se puede conectar en paralelo al menos a uno de los elementos de conmutación un elemento capacitivo, en particular un condensador. Puesto que el flanco de conmutación de un elemento de conmutación real como de un transistor modifica su pendiente en función de la corriente de fase final o bien corriente de salida, se puede deducir a través de la medición del flanco de conmutación la corriente de salida. Un flanco de conmutación se puede determinar especialmente a través de una medición de un tiempo de retado de un flanco de la tensión ascendente o descendente. Para la implementación del circuito amplificador de acuerdo con la invención no se necesitan componentes críticos en determinados campos de aplicación como en la navegación espacial, como convertidores analógico-digitales y multiplexores.

30

35

Una forma de realización de la invención se refiere ahora a un circuito amplificador con un primero y un segundo elemento de conmutación, que están conectados en serie entre un primero y un segundo potencial de la tensión y se pueden activar de forma sincronizada en el modo de amplificador, estado conectado un elemento capacitivo en paralelo a al menos uno de los dos elementos de conmutación, con un circuito de medición para la medición de los flancos de conmutación que aparecen durante la conexión de los elementos de conmutación, y con un circuito de medición de la corriente para la determinación de la corriente de salida con la ayuda de los flancos de conmutación medidos.

40

El al menos un elemento capacitivo conectado en paralelo puede estar implementado a través de un condensador separado, que está dimensionado de tal forma que los flancos de conmutación que aparecen durante la conexión de los elementos de conmutación caen o bien se elevan casi linealmente con un gradiente medible. En particular, el al menos un elemento capacitivo está seleccionado de tal forma que se reducen las influencias de las tolerancias de los elementos de conmutación hasta el punto de que su influencia sobre la medición es insignificamente pequeña.

45

El circuito de medición puede presentar un convertidor de tiempo a digital para la medición de un periodo de tiempo de una modificación de la tensión, que aparece durante la conexión de al menos uno de los dos elementos de conmutación en el punto medio del circuito en serie de los dos elementos de conmutación. Un convertidor de tiempo a digital posibilita mediciones del intervalo de tiempo de alta exactitud, con lo que también flancos de la tensión que caen relativamente empinados pueden conducir a mediciones de tiempo útiles para los fines de la presente invención.

50

El circuito de medición puede estar configurado para generar una señal de inicio en el caso de que se exceda o no

se alcance una primera tensión umbral a través de la tensión en el punto medio del circuito en serie de los dos elementos de conmutación para un proceso de medición a través del convertidor de tiempo a digital y una señal de parada en el caso de que se exceda o no se alcance una segunda tensión umbral a través de la tensión en el punto medio del circuito en serie de los dos elementos de conmutación para el proceso de medición a través del convertidor de tiempo a digital. De esta manera se puede medir el flanco de conmutación de la tensión en el punto medio del circuito en serie de los dos elementos de conmutación sobre una zona determinada de la tensión, de manera que se pueden eliminar en gran medida posibles errores de medición, por ejemplo, en virtud de una tensión de alimentación oscilante del circuito amplificador. Por ejemplo, en el caso de una tensión de alimentación de +25 voltios a -25 voltios a través de la primera y la segunda tensión umbral se puede definir una zona de medición entre + 5 voltios y -5 voltios, de manera que las oscilaciones de la tensión de alimentación no tienen tampoco ninguna influencia medible sobre las mediciones.

Es posible que la primera y la segunda tensión umbral sean seleccionadas casi idénticas, de manera que sólo existe un umbral para la generación de la señal de inicio y de la señal de parada para el proceso de medición a través del convertidor de tiempo a digital, lo que puede conducir, en efecto, a una exactitud algo reducida, pero en cambio se puede implementar más fácil desde el punto de vista de la técnica de circuitos. En particular, las dos tensiones umbrales idénticas se pueden seleccionar de tal forma que se encuentran aproximadamente en el centro de la zona de la tensión de alimentación del circuito amplificador.

El circuito de medición puede presentar uno o varios comparadores para la detección de si se excede o no se alcanza la primera y/o la segunda tensión umbral a través de la tensión en el punto medio del circuito en serie de los dos elementos de conmutación y para la generación de la señal de inicio y/o señal de parada para el convertidor de tiempo a digital. Los comparadores poseen la ventaja de que disponen de especificaciones correspondientes también para los campos de aplicación críticos del circuito amplificador como la navegación espacial. Para cada tensión umbral puede estar previsto un comparador propio. En el caso de que la primera y la segunda tensión umbral sean seleccionadas idénticas, es suficiente un único comparador, lo que conduce a un gasto técnico de circuito más reducido durante la implementación del circuito amplificador.

El convertidor de tiempo a digital puede estar implementado por un módulo programable, en particular en FPGA (Field Programmable Gate Array) (Campo de matriz de puertas programables), un ASIC (Application Specific Integrated Circuit) (Circuito integrado específico de la aplicación) o un módulo convertidor de tiempo a digital especial.

El circuito de cálculo de la corriente puede estar configurado para calcular la corriente de salida con flancos de conmutación medidos, en particular el periodo de tiempo medido de la modificación de la tensión, que aparece en el caso de conexión de al menos uno de los dos elementos de conmutación, en el punto medio del circuito en serie de los dos elementos de conmutación, y de la magnitud conocida del al menos un elemento capacitivo. Por ejemplo, el circuito de medición de la corriente puede calcular con la magnitud conocida del al menos un elemento capacitivo la constante de tiempo, con la zona de la tensión definida por las tensiones umbrales y con el periodo de tiempo medio la corriente de carga/descarga del al menos un elemento capacitivo, que corresponde a la corriente de salida del circuito amplificador.

Además, el circuito de cálculo de la corriente puede estar configurado de tal forma que calcula una corriente de salida positiva o bien una corriente de salida negativa con la ayuda del periodo de tiempo medido durante un flanco de conmutación positivo y del periodo de tiempo medido durante un flanco de conmutación negativo.

El circuito de cálculo de la corriente puede estar configurado también para calcular la diferencia entre el periodo de tiempo medido durante un flanco de conmutación positivo y el periodo de tiempo medido durante un flanco de conmutación negativo y para realizar una calibración de los flancos de conmutación medidos con la ayuda de la diferencia calculada. Esto permite especialmente una calibración precisa y conduce a una curva casi lineal t a I sobre una zona amplia.

El circuito de cálculo de la corriente puede estar configurado, además, para tener en cuenta valores de calibración durante el cálculo de la corriente de salida con la ayuda de los flancos de conmutación medidos, los cuales han sido calculados durante mediciones de calibración en condiciones de funcionamiento conocidas del circuito amplificador, en particular durante un funcionamiento sincronizados del amplificador con una relación de exploración predeterminada, como por ejemplo 50:50 para la generación de una corriente de salida conocida.

El primero y el segundo potencial de la tensión pueden ser aproximadamente iguales en cuanto al importe y pueden presentar polaridades diferentes. En este caso, durante un proceso de conmutación aparece un punto de anulación, que puede ser calculado de una manera fiable por un comparador tanto en el caso de un flanco ascendente como también en el caso de un flanco descendente y se puede utilizar para la medición.

El primer elemento de conmutación puede ser un p-Kanal-MOSFET (Metal Oxide Semiconductor Field Effect Transistor) (Transistor de efecto de campo de semiconductor de óxido metálico) y el segundo elemento de

conmutación es un n-Kanal-MOSFET.

El circuito amplificador de acuerdo con la invención puede ser parte de un circuito amplificador de clase-D y el primero y el segundo elemento de conmutación pueden ser activador con una señal modulada en la amplitud del impulso.

5 Además, el al menos un elemento capacitivo puede presentar un miembro de amortiguación para la limitación de la corriente, en el que el miembro de amortiguación presenta especialmente un circuito paralelo de un diodo y una resistencia y está conectado entre una conexión del elemento capacitivo y una conexión de uno de los dos elementos de conmutación. El miembro de amortiguación puede evitar daños del al menos un elemento capacitivo a través de corrientes altas, que pueden aparecer, lo que provoca un cortocircuito del elemento capacitivo.

10 Otras ventajas y posibilidades de aplicación de la presente invención se deducen a partir de la descripción siguiente en conexión con los ejemplos de realización representados en los dibujos.

En la descripción, en las reivindicaciones, en el resumen y en los dibujos se utilizan los conceptos y los signos de referencia asociados utilizados en la lista indicada a continuación de los signos de referencia.

En los dibujos:

15 La figura 1 muestra un diagrama de un ejemplo de realización de un circuito amplificador de acuerdo con la invención.

La figura 2 muestra una curva ejemplar de la tensión de entrada en el filtro-LC del circuito amplificador mostrado en la figura 1.

20 Las figuras 3a-c muestran las vías de la corriente durante diferentes fases de sincronización y de conmutación del circuito amplificador mostrado en la figura 1.

La figura 4 muestra un diagrama de bloques de un primer ejemplo de realización del circuito de medición y del circuito de cálculo de la corriente según la invención.

La figura 5 muestra un diagrama de bloques de un segundo ejemplo de realización del circuito de medición y del circuito de cálculo de la corriente según la invención; y

25 La figura 6 muestra un diagrama con tiempos medidos del comparador en diferentes corrientes.

En la descripción siguiente, los elementos iguales, funcionalmente iguales y funcionalmente coherentes pueden estar provistos con los mismos signos de referencia. Los valores absolutos se indican a continuación sólo a modo de ejemplo y no deben entenderse con efecto de limitación de la invención.

30 En la figura 1 se muestra un circuito amplificador 10 de clase-D para la activación de un accionamiento eléctrico, por ejemplo un motor eléctrico. El circuito amplificador 10 comprende un p-Kanal-MOSFET (PMOS) 12 como un primer elemento de conmutación y un n-Kanal-MOSFET (NMOS) 14 como segundo elemento de conmutación. Los dos MOSFETs 12 y 14 están conectados en serie entre un primer potencial positivo 16, por ejemplo +25 voltios, y un segundo potencial negativo 18, por ejemplo -25 voltios. En paralelo con los canales de los dos MOSFETs 12 y 14 está conectado, respectivamente, un primero o un segundo condensador 20 ó 22 como elemento capacitivo para la
35 reducción al mínimo de influencias de tolerancia del MOSFETs sobre la conmutación de la tensión en el punto medio del circuito en serie de los dos MOSFETs 12 y 14.

40 Un filtro de paso bajo-LC 24 con una bobina 360 μ y un condensador 10 μ está conectado en el lado de entrada con el punto medio del circuito en serie de los dos MOSFETs 12 y 14. El filtro 24 provoca que la corriente de salida del circuito amplificador 10 en la salida del amplificador 32 sea en gran medida constante en el modo sincronizado, en particular durante una fase de conmutación. El filtro de paso bajo-LC 24 no es, en principio, necesario de acuerdo con la técnica de circuitos para la implementación de la presente invención. En lugar del filtro de paso bajo-LC 24 puede estar prevista también una inductividad individual como una bobina o una carga inductiva como un motor eléctrico.

45 La tensión de entrada 25 en el filtro de paso bajo-LC 24, que corresponde a la tensión en el punto medio del circuito en serie de los dos MOSFETs 12 y 14, es alimentada a un circuito de medición 26, detrás del cual está conectado un circuito de cálculo de la corriente 28 para el cálculo y emisión del valor de medición de la corriente de salida 30 del circuito amplificador 10.

50 Los dos MOSFETs 12 y 14 son accionados de forma sincronizada con una señal-PWM. Durante el tiempo muerto durante la conmutación de los dos MOSFETs 12 y 14 se recargan los condensadores 20 y 22 conectados en paralelo con los MOSFETs a través de la corriente de salida en gran medida constante en virtud del filtro de paso bajo-LC 24. Esto conduce a un flanco de la tensión descendente o bien ascendente casi lineal de la tensión de

- 5 entrada 25 del filtro de paso bajo 24, como se representa en la figura 2 con la ayuda de la curva ejemplar de la tensión de entrada 25 en el filtro de paso bajo-LC 24 para diferentes fases de conmutación del circuito amplificador 10. En el diagrama de la figura 2, el p-Kanal-MOSFET 12 está designado con M2 y el n-Kanal-MOSFET 14 está designado con M1. La tensión de entrada 25 que se extiende idealmente se representa con flancos empinados indefinidos y se extiende entre el potencial positivo y el potencial negativo de aproximadamente +25 voltios y -25 voltios. El flanco descendente linealmente provocado a través de los condensadores 20 y 22 de la tensión de entrada 25 durante la conmutación de los MOSFETs 12 y 14 se muestra como flanco inclinado. El gradiente de este flanco inclinado es directamente proporcional a la corriente de salida del circuito amplificador 10.
- Los procesos de conmutación y las vías de la corriente que aparecen en este caso se muestran en las figuras 3a-3c.
- 10 En la figura 3a se representa una fase de conmutación, en la que el canal del p-Kanal-MOSFET PMOS está abierto y el canal del n-Kanal-MOSFET NMOS está bloqueado. Como tensión de salida se encuentra, por lo tanto, el potencial positivo +25V (voltios) en la entrada del filtro de paso bajo-LC, y el flujo de corriente ilustrado a través de las flechas de puntos en negrilla pasa desde el potencial positivo +25V a través de la bobina L3 del filtro de paso bajo-LC hacia la salida del amplificador "out".
- 15 En la figura 3b, los canales de ambos MOSFETs PMOS y NMOS están bloqueados, como se indica a través de los conmutadores abiertos. En este caso, los MOSFETs PMOS y NMOS actúan como los diodos indicados y la carga almacenada en los condensadores conectados en paralelo a los MOSFETs fluye como corriente (indicado a través de las flechas de puntos en negrilla) sobre la bobina L3 del filtro de paso bajo-LC hacia la salida del amplificador a un motor eléctrico conectado allí.
- 20 En la figura 3c se representa, por último, una fase de conmutación, en la que el canal del n-Kanal-MOSFET NMOS está abierto y el canal del p-Kanal-MOSFET PMOS está bloqueado. Como tensión de entrada está presente, por lo tanto, el potencial negativo -25 V (voltios) en la entrada del filtro de paso bajo-LC, y el flujo de la corriente ilustrada a través de las flechas de puntos en negrilla pasa desde el potencial negativo -25V a través de la bobina L3 del filtro de paso bajo-LC hacia la salida del amplificador "out" en el motor eléctrico conectado allí.
- 25 A continuación se explica ahora con referencia a los ejemplos de realización mostrados en las figuras 4 y 5 del circuito de medición y del circuito de cálculo de la corriente de acuerdo con la invención, cómo se pueden medir los flancos de conmutación que aparecen durante la conmutación de los elementos de conmutación y cómo se puede calcular a partir de ello la corriente de salida.
- 30 En el ejemplo de realización mostrado en la figura 4, el circuito de medición 26 presenta un único comparador 44, que compara la tensión de entrada 25 del filtro de paso bajo-LC 24 con una tensión umbral 38, que está seleccionada de tal forma que se encuentra aproximadamente en el centro entre el primer potencial positivo y el segundo potencial negativo 16 o bien 18, es decir, aproximadamente en 0 voltios. El comparador 44 detecta de acuerdo con ello un punto de anulación de la tensión de entrada 25. La señal digital 36 generada por el comparador 44 modifica su estado durante un punto de anulación, por ejemplo cuando la tensión de entrada 25 cae (flanco de conmutación descendente o bien negativo) y no alcanza la tensión umbral 38 o cuando la tensión de entrada 25 se eleva (flanco de conmutación ascendente o bien positivo) y excede la tensión umbral 38.
- 35 La señal de salida digital 36 del comparador 44 es alimentada junto con las señales de conmutación A y B de los MOSFETs 12 y 14 a un convertidor de tiempo a digital 34 para la medición de intervalos de tiempo cortos. El convertidor de tiempo a digital 34 comienza una medición de un intervalo de tiempo corto, cuando el estado de conmutación de una de las señales de conmutación A o B se modifica y ambas señales de conmutación A y B presentan un estado tal que ambos MOSFETs 12 y 14 están bloqueados (ver la figura 3b) y detiene esta medición, cuando el estado de conmutación de la señal digital 36 cambia. El valor, medido por el convertidor de tiempo a digital 34, del intervalo de tiempo definido a través de las modificaciones del estado de la señal es emitido como valor de medición del intervalo de tiempo digital al circuito de cálculo de la corriente 28, que calcula a partir de ello la corriente de salida.
- 40
- 45 El modo de funcionamiento exacto del circuito de medición 26 mostrado en la figura 4 y del circuito de cálculo de la corriente 28 se explica ahora con la ayuda de la curva ejemplar mostrada en la figura 2 de la tensión de entrada 25.
- En primer lugar, el circuito amplificador se encuentra en el estado mostrado en la figura 3a, en el que el NMOS 14 está desconectado. En una fase de conmutación se desconecta también el PMOS 12 (figura 3b), es decir, que la señal de conmutación A modifica su estado en el instante t_A , con lo que el convertidor de tiempo a digital 34 comienza la medición de un intervalo de tiempo corto. Como se muestra en la figura 2, ahora la tensión de entrada 25 cae desde +25 voltios a -25 voltios, de manera que a través de los condensadores 20 y 22 conectados en paralelamente a los MOSFETs se provoca un retraso de la caída de la tensión, como se indica a través de la línea descendente inclinada en la figura 2.
- 50
- 55 El comparador 44 compara la tensión de entrada descendente 25 con la tensión umbral de por ejemplo 0 voltios y modifica el estado de la señal de salida 36, por ejemplo, de 0 a 1 binario en el instante t_{K1} , tan pronto como no se

alcanza el valor umbral 38 a través de la tensión de entrada 25, con lo que termina la medición a través del convertidor de tiempo a digital 34 y se emite el valor de medición digital del intervalo de tiempo $T1 = tA-tK1$ al circuito de cálculo de la corriente 28.

5 Un modo de funcionamiento similar presenta el circuito de medición 26, cuando el circuito amplificador cambia desde el estado mostrado en la figura 3c, en el que el PMOS 12 está desconectado, hasta el estado mostrado en la figura 3b, por lo tanto el NMOS 14 está desconectado, es decir, que la señal de conmutación B modifica su estado en el instante tB . De esta manera se dispara el convertidor de tiempo a digital 34, para comenzar con la medición de un intervalo de tiempo corto. La tensión de entrada 25 se eleva ahora desde -25 voltios hasta +25 voltios, de modo que a través de los condensadores conectados en paralelo a los MOSFETs 20 y 22 se provoca de nuevo un retardo de la subida de la tensión. El comparador 44 compara la tensión de entrada ascendente 25 con la tensión umbral de 0 voltios y modifica el estado de la señal de salida 36, por ejemplo, de 1 a 0 binario en el instante $tK2$, tan pronto como el valor umbral 38 es excedido por la tensión de entrada 25, con lo que se termina la medición a través del convertidor de tiempo a digital 34 y el valor de medición digital del intervalo de tiempo $T2 = tB-tK2$ se emite al circuito de cálculo de la corriente 28.

15 La dependencia de los tiempos de medición del comparador (tiempos, en los que se modifica la señal de salida 36 del comparador 44, puesto que la tensión de entrada 25 excede o no alcanza la tensión umbral) de las corrientes a calcular se representa a modo de ejemplo en el diagrama mostrado en la figura 6. Sobre las abscisas se registran intensidades de corriente eléctrica, sobre la ordenada se registra el tiempo del comparador $TK(I)$ dependiente de la corriente y medido. La curva de medición designada con $TK(+)$ muestra los tiempos del comparador con el flanco de conmutación ascendente y la curva de medición designada con $TK(-)$ muestra los tiempos del comparador con el flanco de conmutación descendente. Con el flanco de conmutación ascendente, la dependencia del tiempo del comparador de la corriente en el caso de corrientes negativas es casi lineal. En cambio, en el caso del flanco de conmutación descendente, la dependencia del tiempo del comparador de la corriente en el caso de corrientes positivas es casi lineal. Por lo tanto, sobre toda la zona de la corriente a través de una diferencia de los tiempos medidos del comparador con flanco de conmutación ascendente y descendente se puede conseguir una dependencia casi lineal, como muestra la curva designada con "diferencia" en el diagrama. Los valores de desviación de las curvas de medición designadas con $TK(+)$ y $TK(-)$ resultaron a partir del tiempo de retardo inevitable entre la modificación del estado de una señal de conmutación de uno de los MOSFETs 12 y 14 y la desconexión real de los MOSFETs 12 y 14, respectivamente. A través de la formación de la diferencia se puede compensar esta desviación, aunque no totalmente.

El circuito de cálculo de la corriente 28 calcula ahora con la ayuda del valor de medición digital del intervalo de tiempo $T1$ y $T2$, respectivamente, de los valores conocidos de los dos condensadores 20 y 22 con la ayuda de las relaciones físicas conocidas durante la carga y descarga de condensadores la corriente de salida del circuito amplificador 10. Por ejemplo, el circuito de cálculo de la corriente 28 puede calcular en el caso de un flanco de conmutación descendente de la tensión de entrada 25 ($U_{Entrada}$) y de una tensión de alimentación V_{cc} la corriente I_0 en el condensador de acuerdo con la siguiente ecuación:

$$U_{Entrada} = V_{cc} - I_0/C \cdot t,$$

en la que C indica la capacidad del primer condensador 20. Para el parámetro t se puede emplear un intervalo de tiempo T_0 adecuado. A partir de la ecuación anterior resulta que T_0 es proporcional a $1/I_0$. La función recíproca $1/x$ se puede aproximar, sin embargo, a través de una función lineal, de manera que se puede establecer una relación lineal entre el intervalo de tiempo medido T_0 y la corriente I_0 , que se puede utilizar por el circuito de cálculo de la corriente 28 para la determinación de la corriente en el caso de capacidad conocida del primero y del segundo condensador 20 y 22, respectivamente y en el caso de tensión de alimentación V_{cc} y tensión de entrada $U_{Entrada}$ conocidas.

45 En el cálculo de la corriente de salida, el circuito de cálculo de la corriente 28 puede tener en cuenta, además, valores de calibración 44, que han sido calculados a través de mediciones de calibración. Estas mediciones de calibración se pueden realizar en condiciones conocidas, por ejemplo en el caso de una relación de exploración exactamente predeterminada, con un funcionamiento del amplificador sincronizado, por ejemplo una relación de exploración 50:50 para la generación de una corriente de salida conocida y exactamente definida. Las mediciones de calibración y los valores de calibración calculados de esta manera sirven sobre todo para reducir al mínimo las influencias de errores, por ejemplo, a través de tolerancias de los componentes, efectos de la temperatura o influencias externas como por ejemplo a través de la tensión de alimentación del circuito amplificador.

En el ejemplo de realización mostrado en la figura 5, el circuito de medición 26 presenta en lugar de un comparador individual un primer comparador 44 y un segundo comparador 46, que comparan la tensión de entrada 25 del filtro de paso bajo-LC 24 con una primera tensión umbral 38 o bien con una segunda tensión umbral 42. La primera tensión umbral 38 puede ser, por ejemplo, +5 voltios y la segunda tensión umbral 42 puede ser -5 voltios. De manera alternativa, también la primera tensión umbral 38 puede ser 0 voltios, de modo que se detecta un punto de anulación de la tensión de entrada 25, y la segunda tensión umbral 42 puede ser o bien +25 voltios (medición del flanco

ascendente) o -25 voltios (medición del flanco descendente).

5 El primer comparador 44 genera una señal de inicio digital 36 para una medición de tiempo, el segundo comparador 46 genera una señal de parada digital 40. Ambas señales 36 y 40 son alimentadas a un convertidor de tiempo a digital 34 para la medición de intervalos de tiempo cortos. El convertidor de tiempo a digital 34 inicia una medición de un intervalo de tiempo corto, cuando se modifica el estado de conmutación de la señal de inicio digital 36 y detiene esta medición cuando se modifica el estado de conmutación de la señal de parada digital 40. El valor medido por el convertidor de tiempo a digital 34 del intervalo de tiempo definido a través de las modificaciones del estado de la señal se emite como valor de medición digital del intervalo de tiempo al circuito de cálculo de la corriente 28, que calcula a partir de ello la corriente de partida.

10 El modo de funcionamiento exacto del circuito de medición 26 mostrado en la figura 5 y del circuito de cálculo de la corriente 28 se muestra ahora con la ayuda de la curva ejemplar mostrada en la figura 2 de la tensión de entrada 25.

15 En primer lugar, el circuito amplificador se encuentra en el estado mostrado en la figura 3a, en el que el NMOS 14 está desconectado. En una fase de conmutación se desconecta el PMOS 12 (figura 3b). De esta manera, como se muestra en la figura 2, la tensión de entrada 25 cae desde +25 voltios hasta -25 voltios, de manera que a través de los condensadores 20 y 22 conectados en paralelo a los MOSFETs, se provoca un retraso de la caída de la tensión, como se indica a través de la línea descendente inclinada en la figura 2.

20 El primer comparador 44 compara la tensión de entrada descendente 25 con la primera tensión umbral de por ejemplo +5 voltios (o 0 voltios) y modifica el estado de la señal de inicio 36 por ejemplo de 0 a 1 binario, tan pronto como el primer valor umbral 38 no es alcanzado a través de la tensión de entrada 25. La modificación del estado de la señal de inicio 36 provoca que el convertidor de tiempo a digital 34 comience con la medición de un intervalo de tiempo corto. Cuando la tensión de entrada 25 más descendente no alcanza tampoco el segundo valor umbral 42 de por ejemplo -5 voltios (o -25 voltios), el segundo comparador 46 modifica el estado de la señal de parada 40 por ejemplo de 0 a 1 binario, con lo que la medición termina a través del convertidor de tiempo a digital 34 y el valor de medición digital del intervalo de tiempo se emite al circuito de cálculo de la corriente 28.

25 El circuito de cálculo de la corriente 28 calcula ahora con la ayuda del valor de medición digital del intervalo de tiempo, de los valores conocidos de los dos condensadores 20 y 22 con la ayuda de las relaciones físicas conocidas durante la carga y descarga de condensadores la corriente de salida del circuito amplificador 10. Durante el cálculo de la corriente de salida, el circuito de cálculo de la corriente 28 puede tener en cuenta, además, valores de calibración 44, que han sido calculados a través de mediciones de calibración. Estas mediciones de la calibración se pueden realizar en condiciones conocidas, por ejemplo en el caso de una relación de exploración exactamente predeterminada en un funcionamiento sincronizado del amplificador, por ejemplo con una relación de exploración de 50:50 para la generación de una corriente de salida conocida y exactamente definida. Las mediciones de calibración y los valores de calibración calculados de esta manera sirven sobre todo para reducir al mínimo las influencias de errores, por ejemplo, a través de tolerancias de los componentes, efectos de la temperatura o influencias externas como por ejemplo a través de la tensión de alimentación del circuito amplificador.

40 La presente invención posibilita reducir el gasto de componentes y de circuito durante la medición de la corriente de salida de un circuito amplificador accionado de forma sincronizada, lo que puede ser ventajoso sobre todo en determinados campos de aplicación como la navegación espacial, puesto que no se necesitan componentes, que son críticos con respecto a muchos campos de aplicación por diferentes motivos, como por ejemplo convertidores analógico a digital o multiplexores. El gasto de componentes necesario para la medición se reduce a través de la invención a pocos elementos capacitivos y a un circuito sencillo de cálculo de la corriente en particular con pocos comparadores.

Lista de signos de referencia

- 45 10 Circuito amplificador de clase-D
- 12 p-Kanal-MOSFET
- 14 n-Kanal-MOSFET
- 16 Potencial positivo
- 18 Potencial negativo
- 50 20 Primer condensador
- 22 Segundo condensador
- 24 Filtro de paso bajo-LC
- 25 Tensión de entrada del filtro de paso bajo-LC 24
- 26 Circuito de medición
- 55 28 Circuito de cálculo de la corriente
- 30 Valor de medición de la corriente de salida
- 32 Salida del amplificador

	34	Convertidor de tiempo a digital
	36	Señal de inicio
	38	Primera tensión umbral
	40	Señal de parada
5	42	Segunda tensión umbral
	44	Valores de calibración
	A	Señal de conmutación del p-Kanal-MOSFET 12
	B	Señal de conmutación del n-Kanal-MOSFET 14

10

REIVINDICACIONES

- 1.- Circuito amplificador (10) con
- 5 - un primero y un segundo elemento de conmutación (12, 14), que están conectados en serie entre un primero y un segundo potencial de la tensión (16, 18) y se pueden activar de forma sincronizada en el modo de amplificador, estado conectado un elemento capacitivo (20, 22) en paralelo a al menos uno de los dos elementos de conmutación,
 - con un circuito de medición (26) para la medición de los flancos de conmutación que aparecen durante la conexión de los elementos de conmutación, y
 - 10 - con un circuito de medición de la corriente (28) para la determinación de la corriente de salida (30) con la ayuda de los flancos de conmutación medidos.
- 2.- Circuito amplificador de acuerdo con la reivindicación 1, caracterizado porque el circuito de medición presenta un convertidor de tiempo a digital (34) para la medición de un periodo de tiempo de una modificación de la tensión (25), que aparece durante la conexión de al menos uno de los dos elementos de conmutación en el punto medio del circuito en serie de los dos elementos de conmutación.
- 15
- 3.- Circuito amplificador de acuerdo con la reivindicación 2, caracterizado porque el circuito de medición está configurado para generar una señal de inicio (36) en el caso de que se exceda o no se alcance una primera tensión umbral (38) a través de la tensión (25) en el punto medio del circuito en serie de los dos elementos de conmutación para un proceso de medición a través del convertidor de tiempo a digital y una señal de parada (40) en el caso de
- 20 que se exceda o no se alcance una segunda tensión umbral (42) a través de la tensión (25) en el punto medio del circuito en serie de los dos elementos de conmutación para el proceso de medición a través del convertidor de tiempo a digital.
- 4.- Circuito amplificador de acuerdo con la reivindicación 3, caracterizado porque la primera y la segunda tensión umbral son seleccionadas casi idénticas, y en particular las dos tensiones umbrales casi idénticas están seleccionadas de tal forma que se encuentran aproximadamente en el centro de la zona de la tensión de alimentación del circuito amplificador.
- 25
- 5.- Circuito amplificador de acuerdo con la reivindicación 3 ó 4, caracterizado porque circuito de medición presenta uno o varios comparadores (44, 46) para la detección de si se excede o no se alcanza la primera y/o la segunda tensión umbral a través de la tensión (25) en el punto medio del circuito en serie de los dos elementos de conmutación y para la generación de la señal de inicio y/o señal de parada para el convertidor de tiempo a digital.
- 30
- 6.- Circuito amplificador de acuerdo con la reivindicación 2, 3 ó 4, caracterizado porque el convertidor de tiempo a digital está implementado por un módulo programable, en particular en FPGA, un ASIC o un módulo convertidor de tiempo a digital especial.
- 7.- Circuito amplificador de acuerdo con una de las reivindicaciones anteriores, caracterizado porque el circuito de cálculo de la corriente está configurado para calcular la corriente de salida con flancos de conmutación medidos, en particular el periodo de tiempo medido de la modificación de la tensión (25), que aparece en el caso de conexión de al menos uno de los dos elementos de conmutación, en el punto medio del circuito en serie de los dos elementos de conmutación, y de la magnitud conocida del al menos un elemento capacitivo.
- 35
- 8.- Circuito amplificador de acuerdo con la reivindicación 7, caracterizado porque el circuito de cálculo de la corriente está configurado para calcular una corriente de salida positiva o bien una corriente de salida negativa con la ayuda del periodo de tiempo medido durante un flanco de conmutación positivo y del periodo de tiempo medido durante un flanco de conmutación negativo.
- 40
- 9.- Circuito amplificador de acuerdo con la reivindicación 8, caracterizado porque el circuito de cálculo de la corriente puede estar configurado para calcular la diferencia entre el periodo de tiempo medido durante un flanco de conmutación positivo y el periodo de tiempo medido durante un flanco de conmutación negativo y para realizar una calibración de los flancos de conmutación medidos con la ayuda de la diferencia calculada.
- 45
- 10.- Circuito amplificador de acuerdo con una de las reivindicaciones anteriores, caracterizado porque el circuito de cálculo de la corriente está configurado para tener en cuenta valores de calibración (44) durante el cálculo de la corriente de salida con la ayuda de los flancos de conmutación medidos, los cuales han sido calculados durante mediciones de calibración en condiciones de funcionamiento conocidas del circuito amplificador, en particular durante un funcionamiento sincronizados del amplificador con una relación de exploración predeterminada, como por ejemplo 50:50 para la generación de una corriente de salida conocida.
- 50
- 11.- Circuito amplificador de acuerdo con una de las reivindicaciones anteriores, caracterizado porque el primero y el

segundo potencial de la tensión pueden ser aproximadamente iguales en cuanto al importe y pueden presentar polaridades diferentes.

12.- Circuito amplificador de acuerdo con una de las reivindicaciones anteriores, caracterizado porque el primer elemento de conmutación es un p-Kanal-MOSFET y el segundo elemento de conmutación es un n-Kanal-MOSFET.

5 13.- Circuito amplificador de acuerdo con una de las reivindicaciones anteriores, caracterizado porque es parte de un circuito amplificador de clase-D y el primero y el segundo elementos de conmutación pueden ser activados con una señal modulada en la amplitud del impulso.

10 14.- Circuito amplificador de acuerdo con una de las reivindicaciones anteriores, caracterizado porque el al menos un elemento capacitivo (20, 22) presentada un miembro de amortiguación para la limitación de la corriente, en el que el miembro de amortiguación presenta especialmente un circuito paralelo de un diodo y una resistencia y está conectado entre una conexión del elemento capacitivo y una conexión de uno de los dos elementos de conmutación.

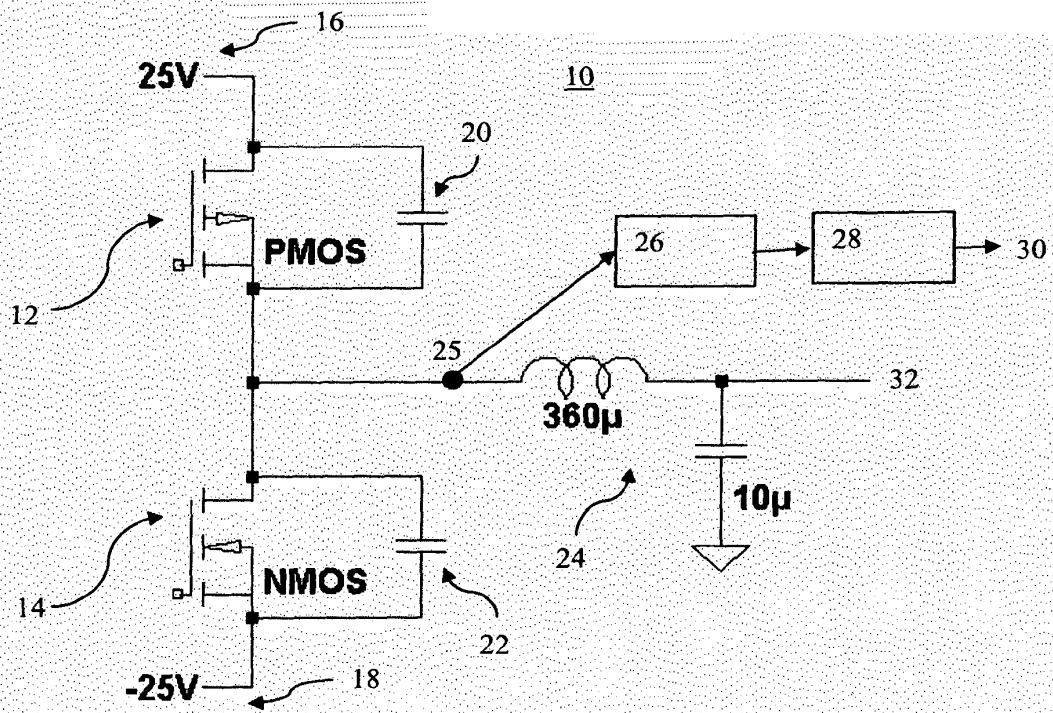


Fig. 1

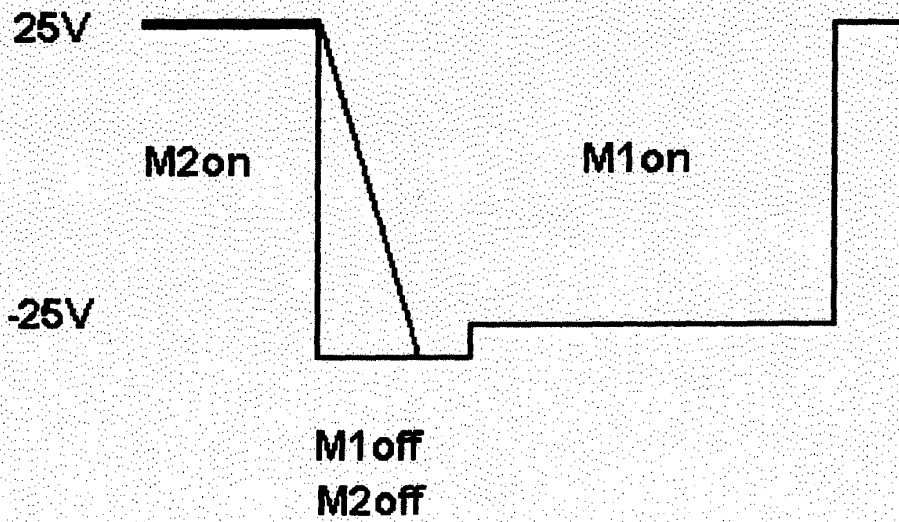


Fig. 2

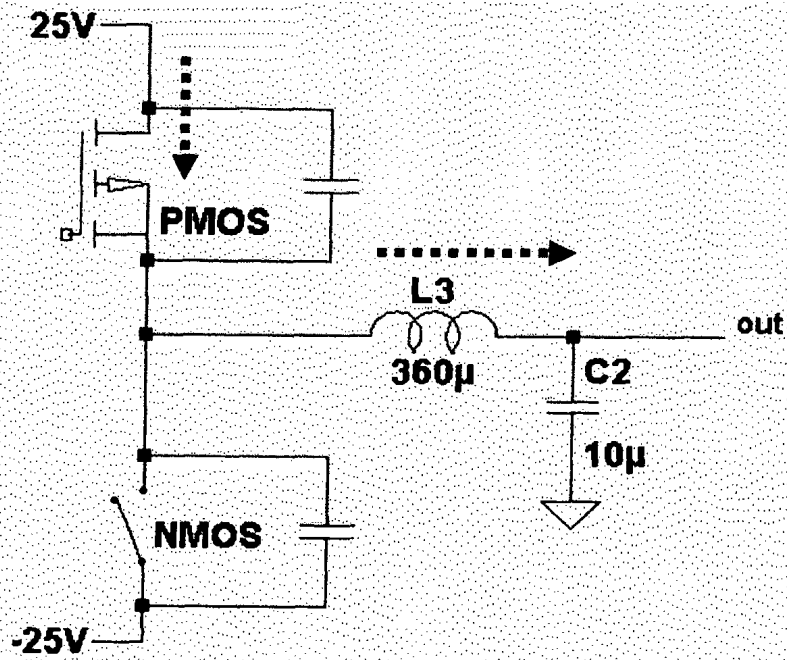


Fig. 3a

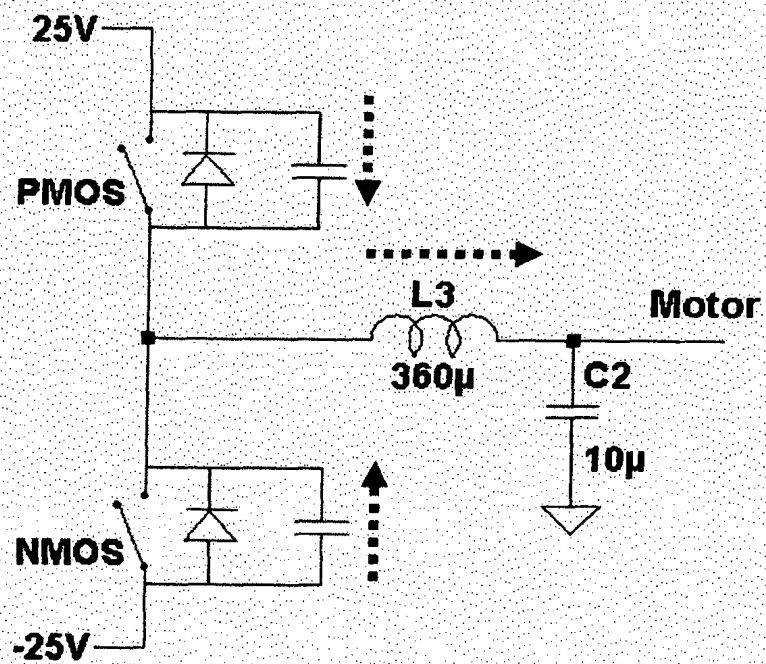


Fig: 3b

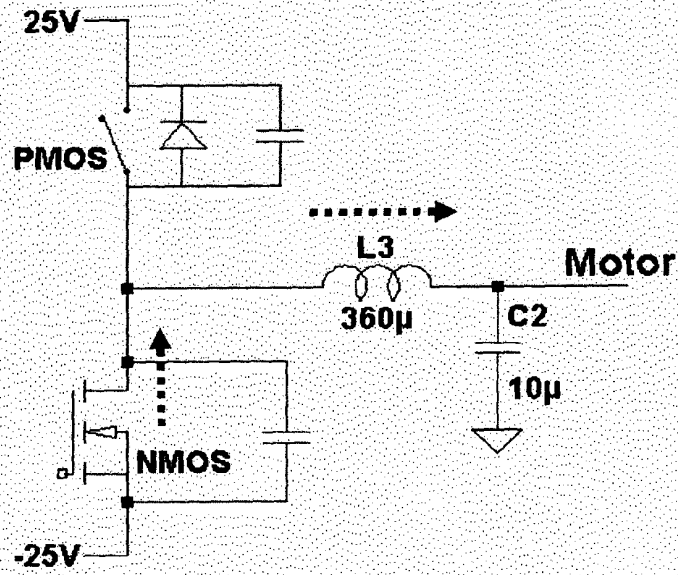


Fig. 3c

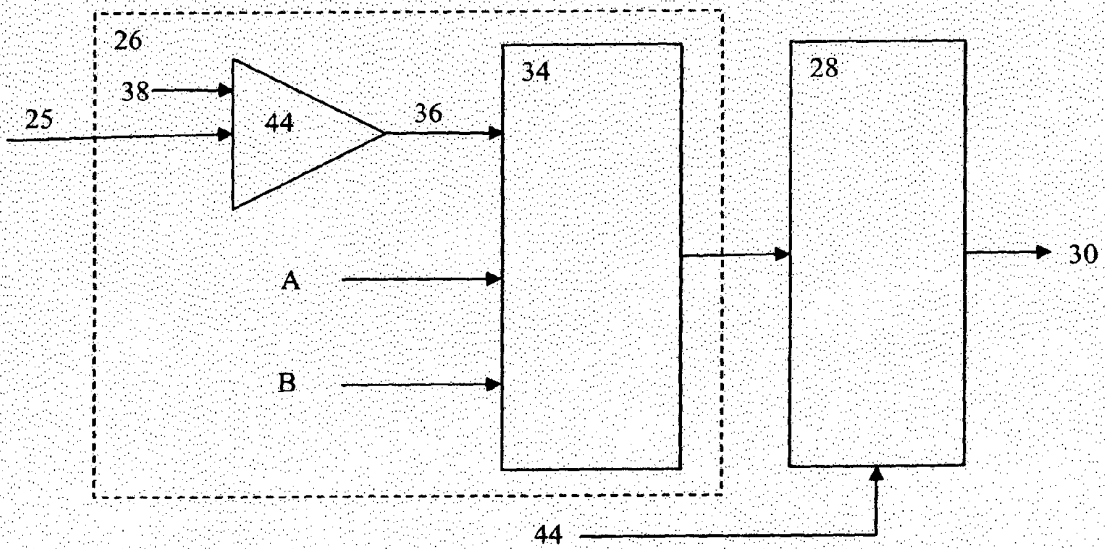


Fig. 4

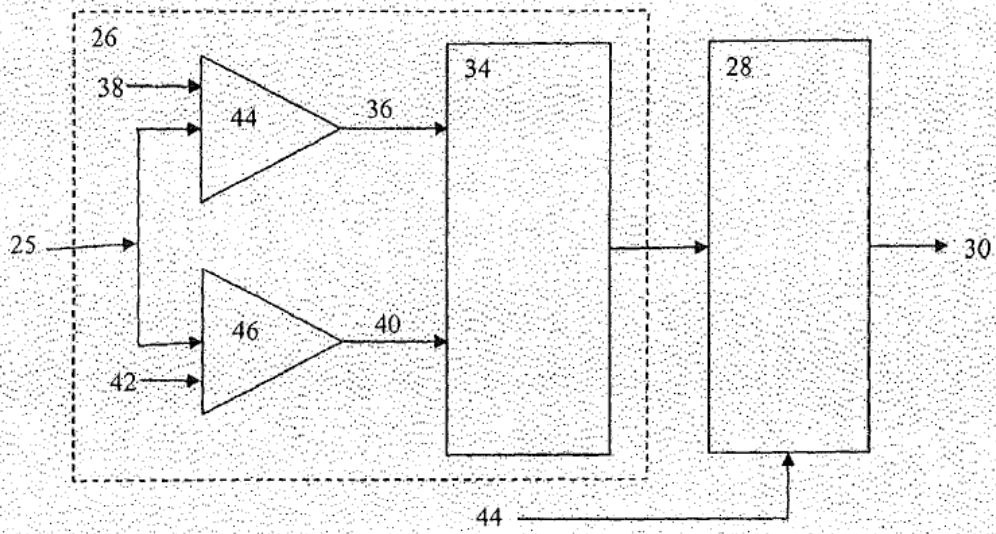


Fig. 5

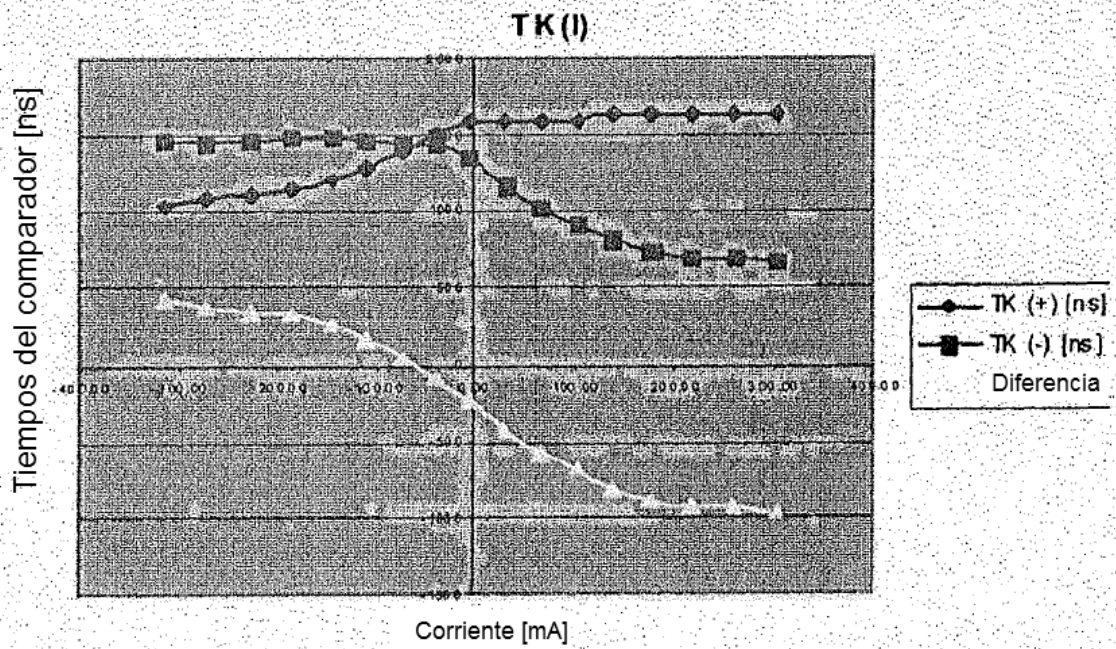


Fig. 6