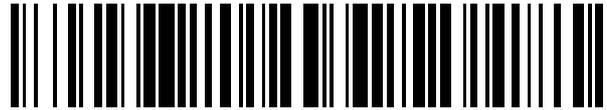


19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 542 974**

51 Int. Cl.:

**H03F 1/32** (2006.01)

**H03F 3/189** (2006.01)

**H03F 3/24** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **23.12.2010 E 10856254 (7)**

97 Fecha y número de publicación de la concesión europea: **29.04.2015 EP 2625785**

54 Título: **Disposición de procesamiento de señal y método de procesamiento de señal**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:  
**13.08.2015**

73 Titular/es:

**HUAWEI TECHNOLOGIES CO., LTD. (100.0%)**  
**Huawei Administration Building, Bantian,**  
**Longgang District**  
**Shenzhen, Guangdong 518129, CN**

72 Inventor/es:

**MAZZUCCO, CHRISTIAN;**  
**MATTIVI, MAURIZIO;**  
**BIANCHI, SERGIO y**  
**LENOCI, FRANCESCO**

74 Agente/Representante:

**LEHMANN NOVO, María Isabel**

**ES 2 542 974 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

**DESCRIPCIÓN**

Disposición de procesamiento de señal y método de procesamiento de señal.

**Campo técnico**

La invención se refiere al campo de los predistorsionadores adaptativos para amplificadores de radiofrecuencia.

**5 Antecedentes de la invención**

Los radiotransmisores por lo general utilizan amplificadores de potencia que en su mayoría están afectados por efectos no lineales que causan recrecimiento espectral y mermas en la calidad de las señales transmitidas. Como contramedida frente a tales mermas, las señales a ser amplificadas son predistorsionadas, en particular predistorsionadas digitalmente, para compensar los efectos no lineales. La predistorsión es realizada sobre la base de una característica no lineal que depende de los efectos no lineales del amplificador.

Para estimar la característica no lineal del predistorsionador pueden ser desarrolladas las llamadas técnicas de bucle abierto y de bucle cerrado.

En cuanto a los métodos de bucle abierto, de antemano es determinada una característica no lineal para el predistorsionador y aplicada de forma fija durante el funcionamiento. En cuanto a los métodos de bucle cerrado, la característica no lineal es variada adaptativamente con el fin de realizar un seguimiento de la variación de los parámetros no lineales debida a la temperatura, el envejecimiento y los cambios de frecuencia del amplificador. Sin embargo, en los métodos conocidos, la señal de salida del amplificador, que es generalmente una señal de radiofrecuencia modulada, es proporcionada a una cadena de conversión descendente comparable a la de un receptor de radiofrecuencia. Por ejemplo, tienen que ser generadas varias señales de oscilador local para la conversión descendente, y la señal convertida descendentemente puede tener que ser demodulada para obtener las componentes I y Q en banda base.

El documento US 4,291, 277 describe un amplificador con un predistorsionador, en el que una señal de salida del amplificador es convertida descendentemente por la mezcla con una señal de oscilador local y demodulada en un demodulador en cuadratura. La señal demodulada es utilizada para actualizar los parámetros del predistorsionador. Sin embargo, el esfuerzo para proporcionar tal cadena de conversión descendente para un transmisor puede ser considerable según algunas implementaciones.

El documento EP 2117115 A1 describe un sistema de transmisión en el que un transmisor comprende un predistorsionador digital. Los parámetros del predistorsionador son actualizados en un receptor que proporciona estos parámetros al predistorsionador a través de un enlace de retorno. Puesto que el receptor proporciona los parámetros del predistorsionador, pueden ser reducidas la eficiencia y la flexibilidad del predistorsionador.

El documento US 6147555 muestra aún un predistorsionador digital.

**Sumario de la invención**

Es el objeto de la invención proporcionar una idea para procesar eficientemente una señal de entrada para predistorsión.

Este objeto se consigue mediante las características de las reivindicaciones independientes. Otras realizaciones son evidentes a partir de las reivindicaciones dependientes.

La invención se basa en el descubrimiento de que la señal de entrada de un amplificador y la señal de salida del amplificador pueden proporcionar información acerca de los parámetros no lineales del amplificador. Mediante el procesamiento de estas señales de entrada y salida puede ser obtenida información de banda base que puede ser usada para adaptar una característica de predistorsión no lineal utilizada para predistorsionar una señal aguas arriba al amplificador. Por tanto, los efectos no lineales del amplificador pueden ser compensados por la predistorsión mientras se realiza un seguimiento adaptativo de los cambios de los parámetros no lineales del amplificador. La adaptación de la característica de predistorsión no necesita una cadena de conversión descendente cara y compleja, reduciéndose así los costes globales de un amplificador no lineal compensado.

De acuerdo con un primer aspecto, la invención se refiere a una disposición de procesamiento de señal para procesar una señal de entrada. La disposición de procesamiento de señal comprende un amplificador configurado para amplificar una señal procesada para obtener una señal amplificada. Además, la disposición de procesamiento de señal comprende un conversor descendente configurado para multiplicar una versión de la señal procesada por una versión de la señal amplificada, estando una de las versiones de señal desplazada en fase, para obtener una primera señal convertida descendentemente, y configurado para multiplicar la señal procesada por la señal amplificada para obtener una segunda señal convertida descendentemente. La disposición de procesamiento de señal comprende además un predistorsionador adaptativo configurado para predistorsionar la señal de entrada de acuerdo con una característica de predistorsión para obtener la señal procesada, estando configurado el

predistorsionador además para adaptar la característica de predistorsión en base a la primera señal convertida descendientemente y la segunda señal convertida descendientemente. Por ejemplo, la versión de la señal que está desplazada en fase está desplazada en fase  $90^\circ$ . Por lo tanto, de acuerdo con alguna implementación, las dos multiplicaciones realizadas por el conversor descendente pueden corresponder a una multiplicación compleja, en particular, una multiplicación compleja conjugada de la señal procesada por la señal amplificada. Según alguna implementación, la primera y la segunda señal convertidas descendientemente pueden corresponder a las componentes complejas del resultado complejo de dicha multiplicación.

Según una primera forma de implementación del primer aspecto, la invención se refiere a una disposición de procesamiento de señal, en la que el predistorsionador comprende un filtro de paso bajo para filtrar la primera señal convertida descendientemente y la segunda señal convertida descendientemente. Por ejemplo, las porciones de radiofrecuencia de la primera y la segunda señales convertidas descendientemente son filtradas de tal manera que, básicamente, solo una porción de corriente continua de las señales respectivas permanece en las versiones filtradas de la primera y la segunda señales convertidas descendientemente. Por ejemplo, las componentes de corriente continua corresponden o están relacionadas con las componentes en banda base de las señales procesadas y/o la señal amplificada.

De acuerdo con una segunda forma de implementación del primer aspecto, la invención se refiere a una disposición de procesamiento de señal, en la que el predistorsionador comprende un conversor analógico-digital para convertir de analógico a digital la primera señal convertida descendientemente y la segunda señal convertida descendientemente. Por ejemplo, el conversor analógico-digital es operado con una tasa de conversión que corresponde a una tasa de señal de la señal de entrada que va a ser predistorsionada. Según alguna implementación, la tasa de conversión del conversor analógico-digital puede ser menor, en particular significativamente menor, que una frecuencia de la señal procesada o la señal amplificada, respectivamente.

Según una tercera forma de implementación del primer aspecto, la invención se refiere a una disposición de procesamiento de señal, en la que el predistorsionador está configurado para adaptar la característica de predistorsión en base a un algoritmo de error cuadrático medio o un algoritmo de mínimos cuadrados. Por ejemplo, el algoritmo está previsto para minimizar un error, en particular un error cuadrático medio, con respecto a una compensación de los efectos no lineales del amplificador.

Por ejemplo, el algoritmo depende de una señal de error, estando configurado el predistorsionador para derivar una primera componente de la señal de error usando la primera señal convertida descendientemente y para derivar una segunda componente de la señal de error usando la segunda señal convertida descendientemente. Por ejemplo, la señal de error es una señal de error compleja y las componentes complejas de la señal de error compleja son derivadas, respectivamente, de la primera y la segunda señal convertidas descendientemente.

De acuerdo con una cuarta forma de implementación del primer aspecto, la invención se refiere a una disposición de procesamiento de señal, en la que el predistorsionador está configurado para predistorsionar la señal de entrada en base a una función polinómica que forma la característica de predistorsión. Por ejemplo, la función polinómica es una aproximación de Volterra completa o una aproximación Volterra truncada de una función de predistorsión no lineal, en la que los coeficientes de Volterra determinan la característica no lineal. Además, la función polinómica puede ser cualquier otra representación no lineal de una función de predistorsión no lineal que comprenda términos polinomiales y coeficientes polinomiales respectivos que determinen la característica no lineal.

De acuerdo con una quinta forma de implementación del primer aspecto, la invención se refiere a una disposición de procesamiento de señal, en la que el predistorsionador está configurado para predistorsionar la señal de entrada en base a una tabla de consulta que tiene entradas que forman la característica de predistorsión. Por ejemplo, para cada valor de la señal de entrada, la tabla de consulta del predistorsionador proporciona un valor predistorsionado respectivo para obtener la señal procesada. La tabla de consulta puede tener entradas para señales de entrada complejas, de manera que para un valor de entrada complejo es suministrado un valor de salida predistorsionado complejo.

De acuerdo con una sexta forma de implementación del primer aspecto, la invención se refiere a una disposición de procesamiento de señal, en la que el conversor descendente comprende un primer multiplicador para obtener una primera señal convertida descendientemente y un segundo multiplicador para obtener la segunda señal convertida descendientemente. Por ejemplo, el primer y/o el segundo multiplicador comprenden una célula Gilbert. Según alguna implementación, el primer y el segundo multiplicador están adaptados para realizar una multiplicación de señales de radiofrecuencia.

De acuerdo con una séptima forma de implementación del primer aspecto, la invención se refiere a una disposición de procesamiento de señal, en la que la señal de entrada es una señal digital y en la que la disposición de procesamiento de señal comprende un conversor digital-analógico que está dispuesto aguas abajo del predistorsionador. Por ejemplo, la señal de entrada digital predistorsionada es convertida en una señal analógica por el conversor digital-analógico. La señal de entrada y la señal de entrada predistorsionada pueden ser señales complejas, de manera que el conversor digital-analógico está adaptado para realizar una conversión de las componentes complejas de la señal compleja predistorsionada.

De acuerdo con una octava forma de implementación, la invención se refiere a una disposición de procesamiento de señal, que comprende además un mezclador en cuadratura que está dispuesto aguas abajo del predistorsionador. Por ejemplo, la señal de entrada y la señal de entrada predistorsionada son señales complejas que son proporcionadas al mezclador en cuadratura para la obtención de una señal modulada en cuadratura. Si la señal de entrada predistorsionada es una señal digital, el mezclador en cuadratura puede estar dispuesto aguas arriba o aguas abajo de un conversor digital-analógico antes del amplificador.

Según una novena forma de implementación del primer aspecto, la invención se refiere a una disposición de procesamiento de señal que comprende además un conversor ascendente para una conversión ascendente de frecuencia, estando dispuesto el conversor ascendente entre el predistorsionador y el amplificador. Por ejemplo, la señal de entrada predistorsionada o una versión modulada en cuadratura de la señal de entrada predistorsionada es convertida ascendentemente a un rango de radiofrecuencia mediante el conversor ascendente. Por ejemplo, el conversor ascendente comprende una o más etapas de mezcla con una o más frecuencias respectivas de oscilador local.

De acuerdo con una décima forma de implementación del primer aspecto, la invención se refiere a una disposición de procesamiento de señal, en la que el amplificador comprende un primer acoplador y un segundo acoplador. El primer acoplador está configurado para proporcionar la señal procesada al conversor descendente, y el segundo acoplador está configurado para proporcionar la señal amplificada al conversor descendente. Por ejemplo, el primer y/o el segundo acoplador comprenden un acoplador direccional. El primer y el segundo acoplador pueden lanzar una fracción de la señal procesada y la señal amplificada, respectivamente, al conversor descendente.

De acuerdo con un segundo aspecto, la invención se refiere a una disposición de radiotransmisor con una trayectoria de transmisión, comprendiendo la trayectoria de transmisión una disposición de procesamiento de señal de acuerdo con una de las formas de implementación descritas anteriormente.

De acuerdo con un tercer aspecto, la invención se refiere a un método de procesamiento de señal para procesar una señal de entrada. El método comprende la predistorsión de la señal de entrada de acuerdo con una característica de predistorsión para obtener una señal procesada. La señal procesada se amplificada para obtener una señal amplificada. Una versión de la señal procesada es multiplicada por una versión de la señal amplificada para obtener una primera señal convertida descendentemente, de modo que una de las versiones de la señal está desplazada en fase. La señal procesada es multiplicada por la señal amplificada para obtener una segunda señal convertida descendentemente. La característica de predistorsión es adaptada en base a la primera señal convertida descendentemente y la segunda señal convertida descendentemente.

Varias formas de implementación del tercer aspecto de la invención surgen de las formas de implementación del primer aspecto de la invención descrito anteriormente.

### Breve descripción de los dibujos

Otras realizaciones de la invención serán descritas con referencia a las siguientes figuras, en las que:

Fig. 1, muestra una disposición de procesamiento de señal según una forma de implementación;

Fig. 2, muestra una disposición de procesamiento de señal según una forma de implementación;

Fig. 3, muestra un conversor descendente según una forma de implementación; y

Fig. 4, muestra un diagrama de bloques de un método de procesamiento de señal según una forma de implementación.

### Descripción detallada de la invención.

La Fig. 1 muestra una realización de una disposición de procesamiento de señal. La disposición de procesamiento de señal comprende un bloque de predistorsión 110 con una entrada 111, una salida 112 y un terminal de ajuste 113. La entrada 111 del bloque de predistorsión 110 está acoplada a una entrada de señal 120. La salida 112 está acoplada a un amplificador 130, en particular a una entrada de amplificador 131. Una salida de amplificador 132 está acoplada a una salida de señal 140. La disposición de procesamiento de señal comprende además un conversor descendente 150 que comprende un primer terminal de entrada 151 acoplado a la entrada de amplificador 131 y un segundo terminal de entrada 152 acoplado a la salida de amplificador 132. Las salidas 153, 154 respectivas del conversor descendente 150 están acopladas a las entradas 161, 162 de un bloque de actualización 160. Una salida 163 del bloque de actualización 160 está acoplada al terminal de ajuste 113 del bloque de predistorsionador 110.

El bloque de predistorsionador 110 y el bloque de actualización 160 son bloques funcionales de un predistorsionador adaptativo. Por ejemplo, el predistorsionador adaptativo está realizado por medio de un procesador de señal. Los bloques funcionales 110, 160 pueden ser realizados en software o como partes de un circuito programable.

Según alguna implementación, el bloque de predistorsionador 110 es un predistorsionador digital para predistorsionar una señal de entrada  $x$  recibida de la entrada de señal 120. La señal de entrada predistorsionada es procesada a una señal procesada  $y'$  que es una señal de entrada para el amplificador 130. Una señal amplificada  $y''$  es obtenida por medio del amplificador 130 que amplifica la señal procesada  $y'$ .

- 5 El bloque de predistorsionador 110 realiza un procesamiento no lineal de la señal de entrada  $x$  para compensar los efectos no lineales introducidos por el amplificador 130 en la señal amplificada  $y''$ . Para este fin, el bloque de predistorsionador 110 comprende una característica de predistorsión que puede comprender porciones no lineales.

10 El convertor descendente 150 obtiene una primera señal convertida descendentemente  $z1'$  y una segunda señal convertida descendentemente  $z2'$  basadas en la señal procesada  $y'$  y la señal amplificada  $y''$ . El convertor descendente está especialmente configurado para multiplicar una versión de la señal procesada  $y'$  por una versión de la señal amplificada  $y''$  para obtener la primera señal convertida descendentemente  $z1'$ , en el que una de las versiones de la señal está desplazada en fase, en particular está desplazada en fase  $90^\circ$ . El convertor descendente está configurado además para multiplicar la señal procesada  $y'$  por la señal amplificada  $y''$  para obtener la segunda señal convertida descendentemente  $z2'$ .

- 15 El bloque de actualización 160 procesa además la primera y la segunda señal convertida descendentemente  $z1'$ ,  $z2'$  para adaptar la característica de predistorsión del bloque de predistorsión 110. Por ejemplo, el predistorsionador está configurado para adaptar la característica de predistorsión en base a un algoritmo de error medio cuadrático o un algoritmo de mínimos cuadrados.

20 La Fig. 2 muestra otra realización de una disposición de procesamiento de señal que se basa en la disposición mostrada en la Fig. 1. Los bloques, elementos o señales idénticos o similares son denotados con los mismos signos de referencia. Una descripción repetitiva de tales bloques, elementos o señales puede ser omitida en lo siguiente.

25 La disposición de procesamiento de señal de la Fig. 2 comprende además un convertor digital-analógico 210 cuya entrada 211 está acoplada a la salida 112 del bloque de predistorsionador 110 para recibir una versión predistorsionada  $w$  de la señal de entrada  $x$ . Una salida 212 del convertor digital-analógico 210 está acoplada a la entrada de amplificador 131 por medio de un bloque de conversión ascendente 220. En particular, una entrada 221 del bloque de conversión ascendente está acoplada a la salida 212 del convertor digital-analógico 210, y una salida 221 del bloque de conversión ascendente 220 está acoplada a la entrada del amplificador 131. El bloque de conversión ascendente, por ejemplo, comprende un mezclador en cuadratura para generar una señal modulada en cuadratura. El bloque de convertor ascendente 220 puede comprender además un convertor ascendente para la conversión ascendente de frecuencia de su señal de entrada. Para este fin, el bloque de convertor ascendente 220 comprende, por ejemplo, uno o más mezcladores para la mezcla con señales de oscilador local respectivas.

30 El convertor descendente 150, en su lado de entrada, está acoplado a la entrada de amplificador 131 y a la salida de amplificador 132 por medio de un primer y un segundo acoplador 230, 235. Por ejemplo, el primer y/o el segundo acoplador 230, 235 son acopladores direccionales. El convertor descendente 150 comprende un primer multiplicador 251, un desplazador de fase 252 y un segundo multiplicador 253. El primer multiplicador 251 está configurado para multiplicar una versión de la señal procesada  $y'$  por una versión desplazada en fase de la señal amplificada  $y''$  para obtener la primera señal convertida descendentemente  $z1'$ . El desplazador de fase 252 es un desplazador de fase de  $90^\circ$ . El segundo multiplicador 253 está configurado para multiplicar la versión de la señal procesada  $y'$  por una versión de la señal amplificada  $y''$  para obtener la segunda señal convertida descendentemente  $z2'$ . En otra implementación, el desplazador de fase 252 podría estar dispuesto de tal manera que la señal procesada  $y'$  esté desplazada de fase. En este caso, el primer multiplicador 251 realiza una multiplicación de una versión desplazada en fase de la señal procesada  $y'$  con una versión de la señal amplificada  $y''$  para obtener la primera señal convertida descendentemente  $z1'$ .

35 El bloque de actualización 160 que está acoplado al convertor descendente 150 comprende un primer y un segundo filtro de paso bajo 260, 265 para el filtrado respectivo de la primera y la segunda señal convertida descendentemente  $z1'$ ,  $z2'$ . Las señales convertidas descendentemente filtradas  $z1$ ,  $z2$  son proporcionadas a un convertor analógico-digital 270, cuya salida está acoplada a un actualizador 280. Por ejemplo, el actualizador 280 realiza un algoritmo de actualización o algoritmo de adaptación para adaptar la característica de predistorsión del bloque de predistorsionador 110.

- 50 El algoritmo realizado por el actualizador 280 puede estar basado en la minimización de una señal de error. En lo que sigue se describe cómo la señal procesada  $y'$  y la señal amplificada  $y''$  pueden ser procesadas para obtener una implementación de tal algoritmo de adaptación.

55 En lo siguiente se considera la representación equivalente en banda base de las señales  $x$ ,  $y'$  e  $y''$ , todas las cuales son señales complejas. El amplificador 130 puede ser modelizado, por ejemplo, utilizando una representación en serie de Volterra troncada, como función polinómica compleja llamada  $p$ , de modo que  $y'' = p(y')$ . Bajo este supuesto, la función de predistorsión del bloque de predistorsionador 110 también puede ser modelada e implementada como una función polinómica compleja llamada  $q$ , de manera que  $y' = q(x)$ . La composición de las dos funciones es:

$$f(x, \underline{c}) = p(q(x)) = c_1x + c_2x^2 + c_3x^3 + \dots + c_jx^j,$$

donde  $\underline{c} = [c_1, c_2, c_3, \dots, c_j]$  es el vector de los coeficientes de la función polinómica f. Un método de "mínimos cuadrados" trata de minimizar la señal de error  $e = y'' - x$  por la minimización de la suma de los errores cuadráticos residuales:

5 
$$S = \sum_i r_i^2, \text{ donde}$$

$$r_i = y_i'' - f(x_i, \underline{c})_i,$$

y donde la letra del subíndice i indica un valor muestreado en el tiempo de la señal e. El mínimo de S se encuentra igualando a cero el gradiente con respecto al vector c:

10 
$$\frac{\partial S}{\partial c_j} = 2 \sum_i r_i \frac{\partial r_i}{\partial c_j} \Rightarrow -2 \sum_i r_i \frac{\partial f(x_i, \underline{c})}{\partial c_j} = 0$$

El gradiente es:

$$\nabla S = -2 \left( y_i'' - c_1x_i - c_2x_i^2 - c_3x_i^3 - \dots \right) \begin{pmatrix} x_i \\ x_i^2 \\ x_i^3 \\ \vdots \end{pmatrix} y$$

$$\left( y_i'' - c_1x_i - c_2x_i^2 - c_3x_i^3 - \dots \right) = e$$

15 Un algoritmo de gradiente estocástico basado en errores de mínimos cuadrados, por ejemplo la media de mínimos cuadrados (LMS) es:

$$c_n = c_{n-1} - \mu \cdot \nabla S \Rightarrow \underline{c}_n = \underline{c}_{n-1} - \mu \cdot e \begin{pmatrix} x_i \\ x_i^2 \\ x_i^3 \\ \vdots \end{pmatrix},$$

donde  $\mu$  es un valor pequeño adecuado que es el tamaño de paso usado para controlar la velocidad de convergencia.

20 La señal digital x es alimentada al bloque de predistorsionador 110 para precompensar los efectos no lineales del amplificador 130. Después de la conversión de digital a analógico, por ejemplo por el bloque 210, la señal es convertida ascendentemente a una señal de radiofrecuencia (RF) y' por una o más etapas de conversión ascendente, por ejemplo el bloque 220, que pueden utilizar mezcladores con osciladores locales. La señal y' es la señal de radiofrecuencia en la entrada del amplificador 130 e y'' es la señal de salida, concretamente, la señal amplificada y''.

25 Se espera que la distorsión no lineal sea debida principalmente al amplificador 130 que puede ser un amplificador de potencia de microondas, de modo puede suponerse que la señal y' es todavía aproximadamente lineal.

30 El conversor descendente 150 realiza una multiplicación analítica de y' e y'' como se describe en las siguientes ecuaciones. Sin embargo, el conversor descendente no convierte las señales y' e y'' de una manera que pueda ser utilizada directamente para evaluar dicha señal de error e. En la implementación descrita, las señales z1 y z2 representan la parte real e imaginaria del producto complejo conj(y')y'' o conj(y'')y', respectivamente. Debido a la propiedad conmutativa de la multiplicación compleja, las dos señales y' e y'' en la entrada del conversor descendente 150 pueden ser intercambiadas sin perder generalidad.

Sea  $y' = I' + jQ'$ ;  $y'' = I'' + jQ''$ . La I y Q son la representación en fase y en cuadratura de una señal QAM modulada en cuadratura. El producto complejo conj(y')y'' es:

35 
$$\text{conj}(y') \cdot y'' = (I' I'' + Q' Q'') + j(I' Q'' - Q' I'') \quad (\text{ec.1})$$

La señal modulada de paso de banda  $y'$  puede escribirse como:

$$y'(t) = I'(t) \cos(\omega_0 t) - Q'(t) \text{sen}(\omega_0 t),$$

donde  $\omega_0 = 2\pi f_0$  y  $f_0$  es la frecuencia portadora. Definiendo:

$$A'(t) = \sqrt{I'(t)^2 + Q'(t)^2}$$

5

$$y \quad \varphi'(t) = \arctan\left(\frac{I'(t)}{Q'(t)}\right)$$

la señal  $y'$  también puede ser escrita como

$$y'(t) = A'(t) \cos(\omega_0 t + \varphi'(t))$$

La señal de salida  $y''$  puede ser escrita, al igual que anteriormente, como:

10

$$y''(t) = I''(t) \cos(\omega_0 t) - Q''(t) \text{sen}(\omega_0 t)$$

donde  $I''(t)$  y  $Q''(t)$  sufren los efectos no lineales debido al amplificador 130.

Según algunas formas de implementación, el multiplicador 251 realiza la siguiente operación:

$$z1' = y''(t) \cdot y'(t + \pi/2) =$$

15

$$\begin{aligned} & [I''(t) \cos(\omega_0 t) - Q''(t) \text{sen}(\omega_0 t)] [-I'(t) \text{sen}(\omega_0 t) - Q'(t) \cos(\omega_0 t)] = \\ & -I' I'' \text{sen}(\omega_0 t) \cos(\omega_0 t) + I' Q' \text{sen}^2(\omega_0 t) - Q' I'' \cos^2(\omega_0 t) + Q' Q'' \cos(\omega_0 t) \text{sen}(\omega_0 t) = \\ & -I' I'' \text{sen}(2\omega_0 t) + I' Q'' \left(\frac{1 - \cos(2\omega_0 t)}{2}\right) - Q' I'' \left(\frac{1 + \cos(2\omega_0 t)}{2}\right) + Q' Q'' \text{sen}(2\omega_0 t) \end{aligned}$$

Después del filtrado con el filtro de paso bajo 260, la señal  $z1$  resulta

$$z1 \approx \frac{1}{2} (I' Q'' - Q' I'')$$

20 Esto es equivalente a la parte imaginaria de la (ec. 1), excepto el factor de escalado  $\frac{1}{2}$ . Según algunas formas de implementación, el multiplicador 253 realiza la siguiente operación:

$$z2' \approx y''(t) \cdot y'(t) =$$

$$[I''(t) \cos(\omega_0 t) - Q''(t) \text{sen}(\omega_0 t)] [I'(t) \cos(\omega_0 t) - Q'(t) \text{sen}(\omega_0 t)] =$$

$$I' I'' \cos^2(\omega_0 t) - I' Q'' \cos(\omega_0 t) \text{sen}(\omega_0 t) - Q' I'' \cos(\omega_0 t) \text{sen}(\omega_0 t) + Q' Q'' \text{sen}^2(\omega_0 t) =$$

$$= I' I'' \left(\frac{1 + \cos(2\omega_0 t)}{2}\right) - I' Q'' \text{sen}(2\omega_0 t) - Q' I'' \text{sen}(2\omega_0 t) + Q' Q'' \left(\frac{1 - \cos(2\omega_0 t)}{2}\right)$$

25 Después del filtrado con el filtro de paso bajo 265, la señal  $z2$  resulta:

$$z2 \approx \frac{1}{2} (I' I'' + Q' Q'')$$

Eso es equivalente a la parte real de la (ec. 1), excepto en el factor de escalado  $\frac{1}{2}$ .

Según algunas formas de implementación, los filtros de paso bajo 260, 265 antes del conversor analógico-digital 270 eliminan las componentes de frecuencia más alta en  $2\omega_0 t$ .

A partir de las dos componentes  $z_1, z_2$  del producto complejo  $\text{conj}(y')y''$ , digitalizado por el conversor analógico-digital 270, el posterior procesamiento es realizado para obtener una estimación digital  $e'$  del error  $e = x - y''$ .

Al introducir la señal  $w$  a la salida 112 del bloque de predistorsionador 110,  $w$  es una representación equivalente digitalizada de la señal en el dominio de RF  $y'$ . Suponiendo que  $y' = Kw$ , donde  $K$  es una matriz constante que depende de la cadena de conversión ascendente, una forma posible de estimar el error  $e$  se realiza con el siguiente procesamiento de las señales complejas:

$$e' = \frac{\text{conj}(w) \cdot x - \text{conj}(y') \cdot y''}{\text{conj}(w)} = \frac{\text{conj}(w) \cdot x - \text{conj}(kw) \cdot y''}{\text{conj}(w)} = x - Ky''$$

Puesto que la constante  $K$  es independiente del algoritmo de minimización, minimizar  $e'$  es equivalente a la minimización de  $e$ . Así, el proceso de actualización de la característica de predistorsión es realizado por la minimización del error estimado  $e'$ .

Como consecuencia, el proceso de conversión descendente realizado en el conversor descendente 150 puede reemplazar una cadena de conversión descendente convencional con mezcladores reductores de frecuencia, osciladores locales y otros elementos convencionales.

Otro posible método para explotar las señales  $z_1, z_2$  es estimar directamente la magnitud de error  $|H|$  y el error de fase  $\Phi_H$  del amplificador 130:

$$|H| = |\text{conj}(y') \cdot y''|$$

$$\Phi_H = \tan^{-1}(\text{Im}[H]/\text{Re}[H])$$

Las medidas repetitivas de estas cantidades pueden ser utilizadas para estimar la función de transferencia compleja  $H$  del amplificador 130 y compensarla en el bloque de predistorsionador 110 usando la función  $H^{-1}$ .

La Fig. 3 muestra una posible implementación del conversor descendente 150. El conversor descendente 150 está acoplado a la entrada de amplificador 131 por medio del primer acoplador 230 y a la salida de amplificador 132 por medio del acoplador 235, de modo que el amplificador 130 está representado por resistores equivalentes 310, 315 en esta figura. El conversor descendente 150 comprende un divisor de potencia 320 para proporcionar la señal procesada  $y'$ , tanto al primer multiplicador 251 como al segundo multiplicador 253. El divisor de potencia 320 está acoplado a los multiplicadores 251, 253 por respectivos balunes 325, 330. El desplazador de fase 255 está acoplado al acoplador 235 y a un terminal de tierra por medio de un resistor 335 en su lado de entrada. Una salida desplazada del desplazador de fase 252, que puede ser un circuito híbrido, está acoplada al primer multiplicador 251 por medio de un balun adicional 340. Una versión no desplazada de la señal amplificada  $y''$  es proporcionada desde el desplazador de fase 252 al segundo multiplicador 253 por medio de un balun 345. Los multiplicadores 251, 253 pueden comprender una célula Gilbert. Las salidas de los multiplicadores 251, 253 están acopladas a las salidas 153, 154 del conversor descendente 150.

La Fig. 4 muestra un ejemplo de implementación de un método de procesamiento de señal que puede ser empleado en una de las disposiciones descritas anteriormente.

En una etapa 410 es procesada una señal de entrada. Por ejemplo, la señal de entrada, que puede ser una señal digital compleja, es predistorsionada de acuerdo con una característica de predistorsión para obtener una señal procesada. La predistorsión puede ser realizada por medio de una función polinómica que forma la característica de predistorsión. Además, es posible que la predistorsión se base en una tabla de consulta que tiene entradas que forman una característica de predistorsión.

La señal predistorsionada puede ser modulada en cuadratura y/o convertida descendientemente en una señal de radiofrecuencia en etapas de procesamiento adicionales para obtener la señal procesada. En la etapa 420, la señal procesada es amplificada. Por ejemplo, la amplificación es realizada por un amplificador, por ejemplo un amplificador de potencia de microondas. Tal amplificador puede tener una función de transferencia, que puede distorsionar la señal amplificada, en particular, con efectos no lineales. Sin embargo, la predistorsión realizada en la etapa 410 está configurada para compensar tales efectos, en particular los efectos no lineales, del amplificador.

En la etapa 430, una primera señal convertida descendientemente es obtenida como función de la señal procesada y la señal amplificada. En particular, una versión de la señal procesada es multiplicada por una versión de la señal amplificada para obtener la primera señal convertida descendientemente, de modo que una de las versiones de la señal es desplazada en fase, en particular es desplazada en fase  $90^\circ$ .

En la etapa 440, es obtenida una segunda señal convertida descendientemente. Para este fin, la señal procesada es multiplicada por la señal amplificada para obtener la segunda señal convertida descendientemente.

En la etapa 450, la característica de predistorsión es adaptada en base a la primera señal convertida descendientemente y una segunda señal convertida descendientemente. En cuanto a los diversos métodos de cómo

procesar la primera y la segunda señal convertidas descendientemente para realizar una adaptación de la característica de predistorsión, se hace referencia a las explicaciones realizadas en relación con las figuras 1 y 2.

## REIVINDICACIONES

1. Disposición de procesamiento de señal para procesar una señal de entrada (x), comprendiendo la disposición de procesamiento de señal:
  - 5 - un amplificador (130) configurado para amplificar una señal procesada (y') para obtener una señal amplificada (y'');
  - un convertor descendente (150) configurado para multiplicar una versión de la señal procesada (y') por una versión de la señal amplificada (y''), estando una de las versiones de la señal desplazada en fase, para obtener una primera señal convertida descendentemente (z1, z1'), y multiplicar la señal procesada (y') por la señal amplificada (y'') para obtener una segunda señal convertida descendentemente (z2, z2'); y
  - 10 - un predistorsionador adaptativo (110, 160) configurado para predistorsionar la señal de entrada (x) de acuerdo con una característica de predistorsión para obtener la señal procesada (y'), estando el predistorsionador (110, 160) configurado además para adaptar la característica de predistorsión en base a la primera señal convertida descendentemente (z1, z1') y la segunda señal convertida descendentemente (z2, z2').
2. Disposición de procesamiento de señal según la reivindicación anterior, en la que el predistorsionador (110, 160) comprende un filtro de paso bajo (260, 265) para filtrar la primera señal convertida descendentemente (z1') y la segunda señal convertida descendentemente (z2').
3. Disposición de procesamiento de señal según las reivindicaciones anteriores, en la que el predistorsionador (110, 160) comprende un convertor analógico- digital (270) para convertir de analógica a digital la primera señal convertida descendentemente (z1, z1') y la segunda señal convertida descendentemente (z2, z2').
4. Disposición de procesamiento de señal según las reivindicaciones anteriores, en la que el predistorsionador (110, 160) está configurado para adaptar la característica de predistorsión en base en un algoritmo de error cuadrático medio o un algoritmo de mínimos cuadrados.
5. Disposición de procesamiento de señal según la reivindicación 4, en la que el algoritmo depende de una señal de error, y en la que el predistorsionador (110, 160) está configurado para derivar una primera componente de la señal de error usando la primera señal convertida descendentemente (z1, z1'), y para derivar una segunda componente de la señal de error usando la segunda señal convertida descendentemente (z2, z2').
6. Disposición de procesamiento de señal según las reivindicaciones anteriores, en la que el predistorsionador (110, 160) está configurado para predistorsionar la señal de entrada (x) en base a una función polinómica que forma la característica de predistorsión o en base a una tabla de consulta que tiene entradas que forman la característica de predistorsión.
7. Disposición de procesamiento de señal según las reivindicaciones anteriores, en la que el convertor descendente (150) comprende un primer multiplicador (251), en particular una célula Gilbert, para obtener la primera señal convertida descendentemente (z1, z1'), y un segundo multiplicador (253), en particular una célula Gilbert, para obtener la segunda señal convertida descendentemente (z2, z2').
8. Disposición de procesamiento de señal según las reivindicaciones anteriores, en la que la señal de entrada (x) es una señal digital, y en la que la disposición de procesamiento de señal comprende un convertor digital-analógico (210) que está dispuesto aguas abajo del predistorsionador (110).
9. Disposición de procesamiento de señal según las reivindicaciones anteriores, que comprende además un mezclador en cuadratura (220) que está dispuesto aguas abajo del predistorsionador (110).
10. Disposición de procesamiento de señal según las reivindicaciones anteriores, que comprende además un convertor ascendente (220) para la conversión ascendente de la frecuencia, estando dispuesto el convertor ascendente (220) entre el predistorsionador (110) y el amplificador (130).
11. Disposición de procesamiento de señal según las reivindicaciones precedentes, en la que la versión de la señal desplazada en fase está desplazada en fase 90°.
12. Disposición de procesamiento de señal según las reivindicaciones anteriores, en la que el amplificador (130) comprende un primer acoplador (230) y un segundo acoplador (235), estando configurado el primer acoplador (230) para proporcionar la señal procesada (y') al convertor descendente (150), estando configurado el segundo acoplador (235) para proporcionar la señal amplificada (y'') al convertor descendente (150).
13. Disposición de emisora de radio con una trayectoria de transmisión, comprendiendo la trayectoria de transmisión una disposición de procesamiento de señal según una de las reivindicaciones precedentes.
- 50 14. Método de procesamiento de señal para procesar una señal de entrada, comprendiendo el método:
  - la predistorsión de la señal de entrada (x) de acuerdo con una característica de predistorsión para obtener una señal procesada (y');

- la amplificación de la señal procesada ( $y'$ ) para obtener una señal amplificada ( $y''$ );
  - la multiplicación de una versión de la señal procesada ( $y'$ ) por una versión de la señal amplificada ( $y''$ ), estando una de las versiones de la señal desplazada en fase, para obtener una primera señal convertida descendentemente ( $z_1$ ,  $z_1'$ );
- 5
- la multiplicación de la señal procesada ( $y'$ ) por la señal amplificada ( $y''$ ) para obtener una segunda señal convertida descendentemente ( $z_2$ ,  $z_2'$ ); y
  - la adaptación de la característica de predistorsión en base a la primera señal convertida descendentemente ( $z_1$ ,  $z_1'$ ) y la segunda señal convertida descendentemente ( $z_2$ ,  $z_2'$ ).

Fig. 1

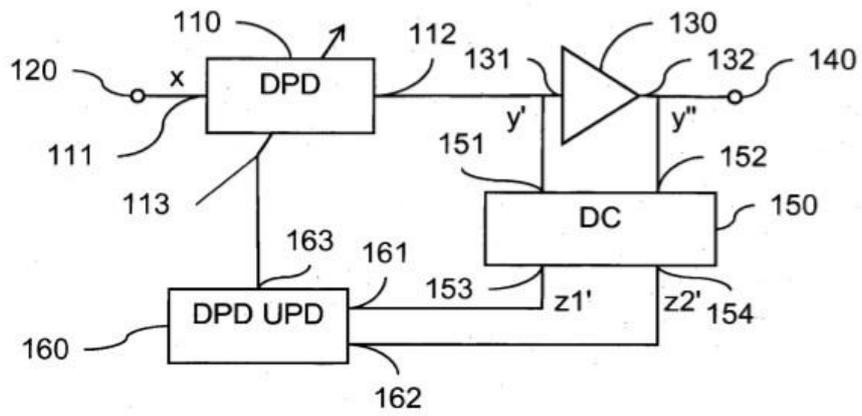
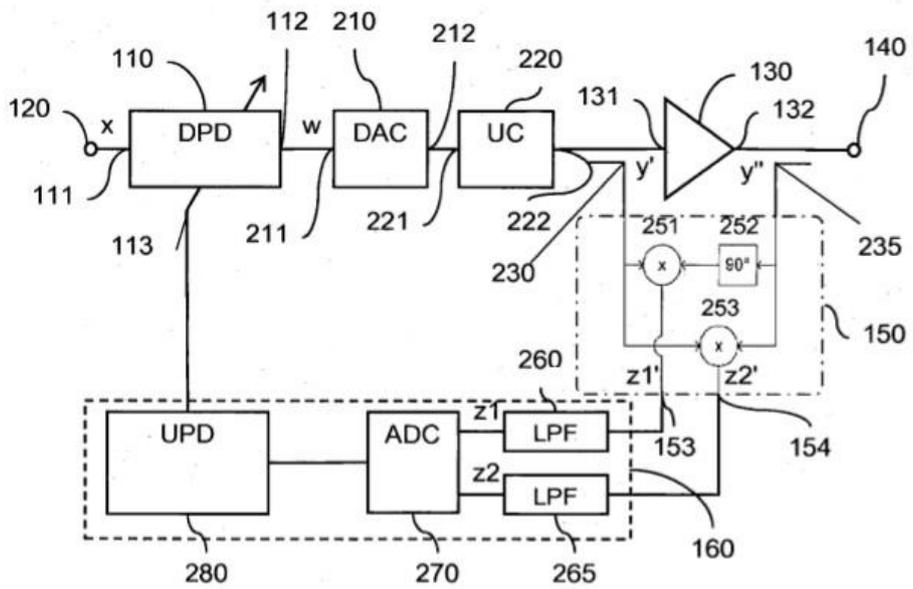


Fig. 2



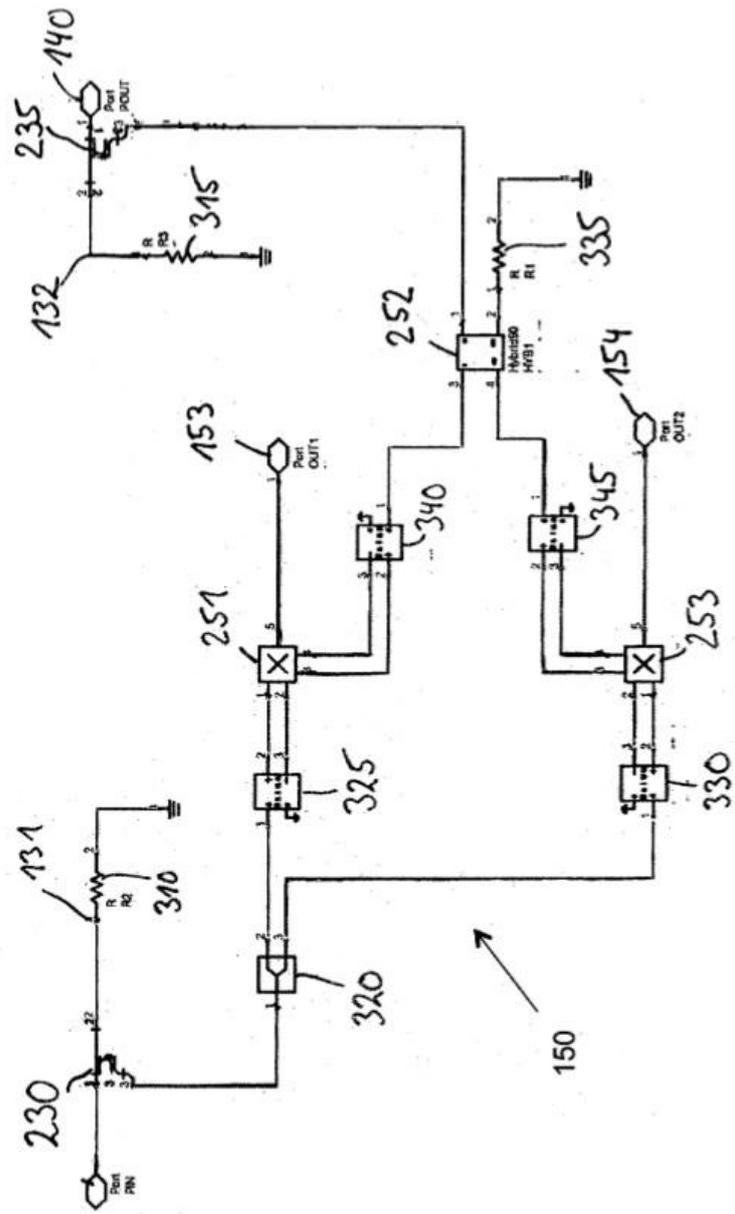


Fig. 3

Fig. 4

