

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 550 104**

51 Int. Cl.:

H04W 88/08 (2009.01)

H04J 3/06 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **12.10.2005 E 05795927 (2)**

97 Fecha y número de publicación de la concesión europea: **17.06.2015 EP 1810534**

54 Título: **Comunicación entre un nodo de control de equipo de radio y múltiples nodos de equipo de radio remotos**

30 Prioridad:

12.10.2004 US 617084 P

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

04.11.2015

73 Titular/es:

**TELEFONAKTIEBOLAGET L- M ERICSSON
(PUBL) (20.0%)**

164 83 Stockholm, SE;

HUAWEI TECHNOLOGIES CO., LTD. (20.0%);

NEC CORPORATION (20.0%);

NORTEL NETWORKS SA (20.0%) y

**NOKIA SOLUTIONS AND NETWORKS GMBH &
CO. KG (20.0%)**

72 Inventor/es:

AARFLOT, TORBJÖRN;

ÖSTERLING, JACOB;

ÖSTMAN, THOMAS;

SPLETT, ARMIN;

KRÖNER, HANS;

MERZ, PETER;

KORTE, WERNER;

HASSLER, BERND;

LAGRANGE, PATRICK;

GEORGEAUX, ERIC;

SATO, TOSHIFUMI;

NAWATA, HIZURU;

YAGAWA, KENICHIRO;

GANGHUA, YANG;

HAIQING, LAN y

ZHIBIN, LIN

74 Agente/Representante:

DE ELZABURU MÁRQUEZ, Alberto

ES 2 550 104 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Comunicación entre un nodo de control de equipo de radio y múltiples nodos de equipo de radio remotos

5 CAMPO TÉCNICO

La presente invención está dirigida a estaciones de base de radio distribuidas donde una estación de base incluye una unidad de procesamiento de banda de base principal acoplada a una o más unidades de radio remotas donde se produce procesamiento de RF, y en particular, a la interfaz de radio entre la unidad de procesamiento de banda de base principal y la una o más unidades de radio remotas.

10

ANTECEDENTES Y SUMARIO

En un sistema de radio celular típico, las unidades de equipo de usuario (UEs) inalámbricas comunican a través de una red de acceso de radio (RAN) con una o más redes centrales. Las unidades de equipo de usuario (UEs) pueden ser estaciones móviles tal como teléfonos móviles (teléfonos "celulares") y ordenadores portátiles con terminación de llamadas móviles, y por tanto pueden ser, por ejemplo, portables, de bolsillo, de mano, ordenador incluido, o dispositivos móviles montados en el coche que comunican voz y/o datos con la red de acceso de radio. Alternativamente, las unidades inalámbricas de equipo de usuario pueden ser dispositivos inalámbricos 93

15

fijos, por ejemplo, dispositivos/terminales celulares fijos que sean parte de un bucle local inalámbrico o similar.

20

La red de acceso de radio (RAN) cubre un área geográfica que se divide en áreas de célula, estando cada área de célula atendida por una estación de base de radio. Una célula es un área geográfica donde se proporciona cobertura de radio por medio del equipo de radio en un sitio de estación de base. Cada célula está identificada con una identidad única, que se emite en la célula. Las estaciones de base de radio comunican a través de la interfaz de aire con las unidades de equipo de usuario (UEs) dentro del alcance de las estaciones de base. En la red de acceso de radio, varias estaciones de radio están típicamente conectadas (por ejemplo, mediante línea fija o enlace de microondas) a un nodo de control conocido como controlador de estación de base (BSC) o a un controlador de red de radio (RNC). El documento EP 0993207 A2 divulga un BSC serie acoplado a múltiples estaciones de base conectadas en serie. El nodo de control supervisa y coordina diversas actividades de la pluralidad de estaciones de base de radio conectadas. El nodo de control está conectado típicamente a una o más redes centrales.

25

30

Una estación de base de radio convencional en un sistema de comunicaciones celulares está generalmente situada en una sola posición, y la distancia entre la circuitería (circuitos) de banda de base y la circuitería (circuitos) de radio es relativamente corta, por ejemplo, del orden de un metro. Una estación de base de radio distribuida incluye el control de equipo de radio (REC) y el equipo de radio (RE). El documento WO 95/05722 incluye un ejemplo de estación de base de radio distribuida. Ambas partes pueden estar físicamente separadas (es decir, el RE puede estar cerca de la antena, mientras que el REC está situado en un sitio convenientemente accesible), o ambos pueden estar co-localizados como en un diseño de estación de base de radio convencional. El control de equipo de radio (REC) realiza procesamiento de señal de banda de base, y cada equipo de radio (RE) convierte entre frecuencias de banda de base y de radio, y transmite y recibe señales a través de una o más antenas. Cada RE atiende un área geográfica, sector o célula determinada. Enlaces ópticos y/o eléctricos dedicados, separados, conectan el control de equipo de radio (REC) a cada uno de la pluralidad de equipos de radio remotos (RE). Sin embargo, el término enlace según se utiliza en lo que sigue se refiere a un enlace lógico y no se limita a ningún medio físico particular. Cada enlace porta información digital de enlace descendente desde el REC hasta el RE, e información digital de enlace ascendente desde el RE hasta el REC.

35

40

45

El documento CPRI Specification v1.0 (30-09-2003) divulga la Interfaz de Radio Pública Común. Esta interfaz es una interfaz interna respecto a las estaciones de base de radio entre Equipos de Radio y Controladores de Equipo de Radio.

50

El documento US2004/0110534 A1 (10.06.2004) divulga la arquitectura de una estación de base distribuida en la que unidades de radio están conectadas en serie con una unidad central.

55

Sería deseable disponer de una interfaz común estandarizada entre un REC y uno o más REs. Tal interfaz estandarizada permite una diferenciación de producto flexible y eficiente para estaciones de base de radio y evolución de tecnología independiente para el RE y el REC. Un estándar de este tipo podría definir preferentemente elementos necesarios para transporte, conectividad y control incluyendo datos de usuario, mecanismos de transporte de plano de control y gestión (C&M), y sincronización. La estandarización podría ser particularmente beneficiosa para capas dependientes de hardware, por ejemplo, capas físicas, para asegurar la evolución tecnológica a ambos lados de la interfaz con una sola necesidad limitada para adaptación de hardware. Un resultado ventajoso consiste en que la diferenciación de producto en términos de funcionalidad, gestión y características, no está limitada.

60

Otras características que sería deseable que estuvieran soportadas por una interfaz de ese tipo incluyen:

65

- Utilización de ancho de banda muy alto, soportando el ancho de banda tantas portadoras de antena como sea posible.
 - Retardo muy bajo (retardo de cable no incluido).
 - Alto rendimiento con respecto a la distribución de tiempo y frecuencia.
- 5
- Ancho de banda de señalización de control y gestión flexibles.
 - Inicio de enchufar y usar.
 - Tasa de bits de línea flexible.
 - Interfaz física flexible.
- 10
- Estas y otras características se logran mediante una interfaz, un aparato y un método para comunicación entre un nodo de control de equipo de radio (REC) y nodos de equipo de radio (RE) en una estación de base de radio distribuida que transcepta información a través de la interfaz de radio usando múltiples portadoras de antena. El nodo REC está separado de, y acoplado a, un primer nodo de RE mediante un primer enlace de transmisión, y el primer nodo de RE está separado de, y acoplado a, un segundo nodo de RE por medio de un segundo enlace de
- 15
- transmisión. Tanto la información de control como la información de usuario son generadas para su transmisión a través del primer enlace de transmisión desde uno de entre el nodo de REC y el nodo de RE hasta el otro, y a través del segundo enlace de transmisión entre el primer nodo de RE y el segundo nodo de RE. La información de usuario incluye múltiples flujos de datos. Cada flujo de datos corresponde a datos asociados a una antena por cada portadora de radio. Las informaciones de control y de usuario son formateadas en múltiples tramas multiplexadas por división de tiempo (TDM). Cada trama TDM básica incluye una ranura de tiempo de control para la información de control y múltiples ranuras de tiempo de datos para la información de usuario. Cada ranura de tiempo de datos corresponde a un flujo de datos de una de las portadoras de antena. Las tramas son transmitidas a continuación a
- 20
- través del enlace de transmisión hasta el otro nodo. En un ejemplo de implementación en un entorno de acceso múltiple por división de código (CDMA) de banda ancha, el período de tiempo de la trama corresponde a un período de tiempo de chip de CDMA.
- 25
- Cada portadora de antena tiene una ranura de tiempo correspondiente en la trama de modo que las muestras de datos para cada portadora de antena están insertadas en la ranura de tiempo correspondiente de la portadora de antena. La posición de la ranura de tiempo correspondiente en la trama puede ser fija o puede ser variable. La información de control incluye múltiples flujos de control diferentes, y una parte de ellos están incluidos en la ranura de tiempo de control. Los diferentes flujos de control pueden incluir, por ejemplo, cuatro flujos de control: información de interfaz de radio y sincronización de temporización, información de control y gestión (C&M), información de control de capa 1 (L1), e información de extensión. La información de control y gestión incluye información de control y gestión rápida y lenta, y la señalización de L1 indica la tasa de bits de ambas.
- 30
- 35
- Las ranuras de tiempo de control pueden estar dispuestas en 64 subcanales. Cada uno de dichos subcanales corresponde a cada 64^a ranura de tiempo de control. Los 64 subcanales pueden ser asignados a continuación al transporte de los cuatro flujos de control. Se pueden combinar múltiples tramas básicas en una hipertrama, y se pueden combinar múltiples hipertramas en una trama de radio. Uno o más bordes de la hipertrama se utilizan para mapear cada ranura de tiempo de control respecto a un subcanal respectivo asignado. Cada una de las cuatro palabras de control dentro de una hipertrama porta un subflujo de un flujo de control.
- 40
- La información de control incluye un símbolo conocido para su uso en la obtención de sincronización entre el REC y el RE. La sincronización incluye detectar el símbolo conocido para recuperar uno o más bordes de hipertrama. La señal conocida se suministra periódicamente, y la sincronización se obtiene sin que se requiera enviar ninguna señal de realimentación en respuesta a la detección de la señal conocida. En un ejemplo de implementación no limitativo, la señal conocida es un símbolo K28.5.
- 45
- La comunicación de inicio entre el REC y el RE incluye negociaciones de una o más características respecto al enlace de transmisión. Las negociaciones empiezan al enviar el REC transmisiones a través de la interfaz, usando cada transmisión una de varias tasas de bits de línea diferentes. El RE intenta detectar la tasa de bits de línea de cada una de dichas transmisiones. Si el RE detecta una de las transmisiones de REC, entonces el RE responde al REC usando la misma tasa de bits de línea. De forma similar, uno o ambos de entre el REC y el RE transmiten una tasa de bits soportada, más alta, por uno o más flujos de control y gestión. El nodo con la tasa de bits de control y gestión más alta adopta la tasa más alta soportada por el otro nodo. Alternativamente, el REC propone una tasa de bits de C&M más baja. Una negociación de ida y vuelta similar se produce con respecto a la versión soportada más alta del protocolo de comunicaciones de interfaz de REC-RE.
- 50
- 55
- Otra característica incluye calibrar o compensar un retardo de tiempo de transmisión asociado al enlace de transmisión/interfaz interna. Más específicamente, el RE obtiene una diferencia de tiempo de RE entre el instante en que se recibe una estructura de trama desde el REC y el instante en que se transmite la estructura de trama al REC. De forma similar, el REC determina una diferencia de tiempo de REC entre el instante en que se recibe una estructura de trama desde el RE y el instante en que se transmite la estructura de trama al RE. Se determina un retardo de ida y vuelta restando la diferencia de tiempo de RE y la diferencia de tiempo de REC.
- 60
- 65

- Estas características pueden ser implementadas para una conexión “de salto” simple entre un REC y un RE. Pero también pueden ser implementadas para una conexión “multisalto” compuesta de un REC acoplado a múltiples RECs. Para facilitar ambas configuraciones de salto simple y multisalto, se definen los términos de puerto maestro y puerto esclavo, y se utilizan de modo que se define la interfaz entre un puerto maestro y un puerto esclavo en lugar de entre un REC y un RE. Como resultado, cada enlace conecta dos puertos de nodo que tienen funciones y roles asimétricos: un maestro y un esclavo. Los puertos del REC son puertos maestros. Un RE tiene al menos un puerto esclavo y opcionalmente uno o más puertos maestros dependiendo de si está acoplado a otro RE.
- Las configuraciones multisalto presentan retos adicionales en comparación con configuraciones de salto simple, en particular en el área de sincronización. El manejo de una determinada información de ancho del sistema, es también importante. ¿Debería la determinada información ser pasada al siguiente nodo de RE o no debería la información ser pasada al siguiente nodo de RE?. Se han descrito múltiples características ventajosas para facilitar configuraciones de estación de base multisalto.
- Una estación de base de radio configurada multisalto intercambia datos entre un nodo de control de equipo de radio (REC) y un primer y un segundo nodos de equipo de radio (RE) para transceptar información a través de una interfaz de radio usando múltiples portadoras de antena. El nodo de REC está separado del, y acoplado al, primer nodo de RE mediante un primer enlace de transmisión. El primer nodo de RE está separado del, y acoplado al, segundo nodo de RE por medio de un segundo enlace de transmisión. Se proporciona la información de control y la información de usuario para su transmisión a través de un primer enlace de transmisión desde el nodo de REC hasta el primer nodo de RE, y esa información prevista para el segundo RE se reenvía a través del segundo enlace de transmisión desde el primer nodo de RE hasta el segundo nodo de RE.
- La información de control incluye señalización de capa 1 (L1), y la señalización L1 incluye un indicador de defecto de punto de acceso de servicio (SDI) que indica si las capas más altas son operativas para datos, sincronización o control y gestión (C&M). En configuración multisalto, cuando el primer RE #1 recibe el SDI a través del primer enlace de transmisión, el RE #1 ignora los datos recibidos a través del primer enlace de transmisión y reenvía el SDI a través del segundo enlace de transmisión al segundo RE #2. Alternativamente, cuando el primer RE #1 recibe el SDI a través del primer enlace de transmisión, el primer nodo de RE puede transmitir datos recibidos sobre un primer enlace de transmisión redundante a través del segundo enlace de transmisión hasta RE #2. También, si la información de control enviada por el REC incluye un indicador de reseteo, el primer RE #1 inicia una operación de reseteo para el primer RE #1 y también envía el indicador de reseteo al segundo RE #2.
- La calibración del retardo de tiempo para la configuración multisalto es más complicada que para el salto simple. En general, se determina un primer retardo de tiempo de transmisión asociado al primer enlace de transmisión y un segundo retardo de tiempo de transmisión asociado al segundo enlace de transmisión. El primer y el segundo retardos de transmisión se usan para determinar en un retardo de bucle asociado al nodo de REC, el primer RE #1 y el segundo RE #2.
- Un ejemplo de esquema de compensación de retardo de tiempo más detallado para multisalto incluye que cada RE proporcione al REC una desviación de tiempo entre el puerto esclavo de entrada y el puerto esclavo de salida del RE. El REC transmite una primera señal de sincronización de trama al primer RE en un primer instante. El primer RE dota al REC con un retardo de enlace descendente asociado a la recepción de una primera señal de sincronización de trama por su puerto esclavo de entrada, y transmite la primera señal de sincronización de trama por su puerto maestro de salida. El primer RE proporciona al REC un retardo de enlace ascendente asociado a la recepción de una segunda señal de sincronización de trama por su puerto maestro de entrada y transmite una tercera señal de sincronización de trama por su puerto esclavo de salida. El REC recibe la tercera señal de sincronización de trama en un segundo instante y determina una diferencia de tiempo entre el primer y el segundo instante. Por último, el REC determina un primer retardo de tiempo de transmisión asociado al primer enlace de transmisión y un segundo retardo de tiempo de transmisión asociado al segundo enlace de transmisión en base a la diferencia de tiempo, al retardo de enlace descendente, al retardo de enlace ascendente, y a cada desviación de tiempo.

Estas y otras características y ventajas se describen mejor en relación con las figuras y la descripción detallada.

- La presente invención está implementada en las reivindicaciones 1-27.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

- La Figura 1 ilustra un sistema UMTS que incluye varios nodos B o estaciones de base de radio;
 Las Figuras 2A- 2F ilustran algunos ejemplos no limitativos de topologías de REC/RE;
 La Figura 3 ilustra una CPRI entre el REC/RE y varios flujos o planos de información;
 La Figura 4 es similar a la Figura 3 e incluye puntos de acceso de servicios;
 La Figura 5 muestra una ilustración de varios términos definidos;
 La Figura 6 ilustra una CPRI entre un REC/RE#1 y entre RE#1/RE#2 y varios flujos o planos de información;
 La Figura 7 muestra una visión general de un protocolo de la CPRI;
 Las Figuras 8A y 8B son diagramas de bloques de función que muestran determinados elementos funcionales

en REC y REs en red;

La Figura 9 muestra una estructura de trama básica para un ejemplo particular de período de chip de CDMA y tasa de bits de línea de CPRI;

La Figura 10 muestra una estructura de trama básica para un ejemplo particular de período de chip de CDMA y tasa de bits de línea de CPRI más alta;

La Figura 11 muestra una estructura de trama básica para un ejemplo particular de período de chip de CDMA y tasa de bits de línea de CPRI aún más alta;

La Figura 12 muestra configuraciones de multiplexión empaquetadas y flexibles para la estructura de trama;

Las Figuras 13A y 13B muestran la relación entre la trama básica, la hipertrama, y la trama de radio de UMTS en un ejemplo de realización, no limitativo;

La Figura 14 muestra conceptualmente cómo el enmarcador/desenmarcador en los nodos de REC y de RE multiplexan tanto la información de usuario como la información de control en la estructura de trama;

La Figura 15 ilustra un ejemplo de estructura de subcanal de información de control usada en un ejemplo de realización, no limitativo;

La Figura 16 ilustra palabras de control y subcanales dentro de una hipertrama en un ejemplo de realización, no limitativo;

La Figura 17 es un diagrama de estado que ilustra ejemplos de procedimientos de inicio entre un REC y un RE;

La Figura 18 es un diagrama para identificar varios retardos de tiempo y desviaciones entre el REC y el RE;

La Figura 19 muestra la información de entrada y de salida en cada puerto mostrado en la Figura 16, en el tiempo;

La Figura 20 es un diagrama para identificar varios retardos y desviaciones de tiempo entre el REC y dos REs en cascada, y

La Figura 21 muestra la información de entrada y de salida en cada puerto mostrado en la Figura 20, en el tiempo.

DESCRIPCIÓN DETALLADA

La descripción que sigue define detalles específicos, tal como realizaciones, procedimientos, técnicas, etc., particulares, a los efectos de explicación y no de limitación. Pero un experto en la materia podrá apreciar que se pueden emplear otras realizaciones aparte de esos detalles específicos. Por ejemplo, aunque la descripción que sigue se facilita usando ejemplos no limitativos, la presente invención puede ser empleada en cualquier tipo de sistemas de comunicaciones de radio donde se usen estaciones de base. En algunos casos, se omiten descripciones detalladas de métodos, interfaces, circuitos y señalización bien conocidos, con el fin de no oscurecer la descripción con detalles innecesarios. Además, se han mostrado bloques individuales en algunas de las Figuras. Los expertos en la materia podrán apreciar que las funciones de esos bloques pueden ser implementadas usando circuitos de hardware individuales, usando programas de software y datos, junto con un procesador digital programado adecuadamente o con un ordenador de propósito general, usando circuitería (circuitos) integrada específica de la aplicación (ASIC), y/o usando uno o más procesadores de señal digital (DSPs).

Debido a determinadas limitaciones de manejo de datos de los sistemas de comunicaciones celulares de segunda generación, tal como los GSM, los sistemas de tercera generación fueron desarrollados para proporcionar servicios de alta tasa de bits que permitan, por ejemplo, que sean transmitidas y recibidas imágenes y video de alta calidad, y que proporcionen acceso a la web mundial con altas tasas de datos. Estos sistemas de comunicación móvil de tercera generación se conocen como sistemas de telecomunicación móvil universal (UMTS). El acceso múltiple por división de código de banda ancha (WCDMA) es la técnica de acceso principal de tercera generación usada para comunicaciones a través de la interfaz de radio/aire. Los sistemas de UMTS incluyen elementos de red lógicos que tiene, cada uno de ellos, una funcionalidad definida. La Figura 1 muestra un ejemplo de sistema UMTS. Los elementos de red están agrupados en la red de acceso de radio (RAN), mencionada a veces como RAN Terrestre de UMTS (UTRAN), que maneja todas las funcionalidades relacionadas con la radio, y la red central (CN) que es responsable de conmutar y enrutar las llamadas y la conexiones de datos a redes externas tal como PSTN, ISDN, PLMN, e Internet. La UTRAN cubre un área geográfica que está dividida en áreas de célula, estando cada área de célula atendida por una estación de base de radio. Una célula es un área geográfica donde se proporciona cobertura de radio por medio del equipo de radio. El equipo de usuario (UE) interactúa con el usuario y con la interfaz de radio/aire.

La descripción que sigue está enfocada al nodo B que convierte el flujo de datos entre la interfaz Iub y la interfaz Uu de radio/aire. La interfaz interna del interior de la estación de base de radio que enlaza el REC con uno o más REs se menciona en la presente descripción como interfaz de radio pública común (CPRI) según se muestra en la Figura 3. Incluso aunque se haya previsto una interfaz pública, la interfaz de CPRI podría ser usada como interfaz privada. La descripción que sigue está basada en la nomenclatura UMTS, pero no se limita solamente a sistemas UMTS sino que, por el contrario, puede ser usada en cualquier estación de base de radio distribuida.

La Figura 2A muestra un enlace de CPRI punto-a-punto entre un REC y un RE. La Figura 2B ilustra múltiples enlaces de CPRI punto-a-punto entre un REC y un RE, y la Figura 2C ilustra múltiples enlaces de CPRI punto-a-punto entre un REC y varios REs (mencionados a veces como topología de "estrella"). La Figura 2D muestra una

topología de red en cadena o cascada con un RE de “constitución de red” interviniente que acopla el REC y el RE extremo. La Figura 2E muestra una topología de red en árbol, y la Figura 2F muestra una topología de red en anillo. Se podrían usar otras topologías, como por ejemplo una combinación de topología de árbol y de anillo.

5 El nodo de control de equipo de radio (REC) proporciona acceso al Controlador de Red de Radio a través de la interfaz lub en una red de acceso de radio UMTS, mientras que cada nodo de equipo de radio (RE) sirve como interfaz de aire al equipo de usuario (en la red UMTS la interfaz de aire se denomina interfaz Uu). El REC realiza las funciones de radio del dominio de banda de base digital, mientras que cada RE realiza las funciones de frecuencia de radio (RF) analógica. La división funcional permite que se pueda definir una interfaz de CPRI genérica en base a datos complejos de En-fase y Cuadratura (IQ). Continuando con el ejemplo no limitativo de UMTS, el REC se ocupa de los transportes de lub, el control y gestión de la estación de base de radio, y el procesamiento de banda de base digital. Cada RE proporciona las funciones de frecuencia analógica y de radio tales como filtrado, modulación, conversión de frecuencia y amplificación. Una visión general de la separación funcional entre el REC y cada RE para el estándar FDD de UMTS, ha sido mostrada en la Tabla 1.

15

Tabla 1

Funciones de REC		Funciones de RE	
Enlace descendente	Enlace ascendente	Enlace descendente	Enlace ascendente
Control & gestión de estación de base de radio		Filtrado de Canal RRC	
Transporte de lub		Filtrado de Canal RRC	
Protocolos de Trama de lub		Conversión D/A	Conversión A/D
Codificación de Canal	Descodificación de Canal	Conversión Ascendente	Conversión Descendente
Intercalación	Desintercalación	Control ON/OFF para cada portadora	Control Automático de Ganancia
Propagación	Des-propagación	Multiplexión de portadora	Desmultiplexión de portadora
Aleatorización	Desaleatorización	Amplificación y limitación de potencia	Amplificación de Bajo Ruido
Adición de canales físicos	Distribución de señal a unidades de procesamiento de señal	Supervisión de antena	
Transmitir Control de Potencia de cada canal físico	Transmitir detección de Información de Control de Potencia & Realimentación	Filtrado de RF	Filtrado de RF
Generación de trama y de señal de ranura (incluyendo estabilización de reloj)			
Mediciones		Mediciones	

20 Adicionalmente a los datos de plano de usuario (datos IQ), las señales de control y gestión (C&M), así como también las señales de control de sincronización, son intercambiadas entre el REC y cada RE. Todas las corrientes o “planos” de información, incluyendo ambas de control y datos de usuario, son multiplexadas sobre una línea de comunicación serie digital usando protocolos de capa 1 y de capa 2. Véase la Figura 3. Los diferentes flujos de información tienen acceso a la capa 2 a través de puntos de acceso de servicio (SAPs) apropiados, según se muestra en la Figura 4.

25

30 Los protocolos para la capa física (capa 1) y la capa de enlace de datos (capa 2), están definidos por la CPRI. La capa 1 define características eléctricas, características ópticas, multiplexión por división de tiempo de diferentes flujos de datos, y señalización de bajo nivel. La capa 2 define control de acceso de medios, control de flujo, y protección de datos del flujo de información de control y gestión. Existen múltiples planos o flujos de protocolo. Un plano de control incluye información de control usada para procesamiento de llamada. Un plano de sincronización transfiere información de sincronización y de temporización entre el REC y cada RE. Un plano de gestión incluye información de gestión para la operación, administración y mantenimiento de la interfaz de CPRI y cada RE. El plano de usuario incluye datos de usuario que deben ser transferidos desde la estación de red de radio hasta el equipo de usuario, y viceversa.

35

40 Los datos de usuario son transferidos en forma de datos complejos, mencionados en la presente memoria como datos de IQ, donde “I” corresponde a la componente real o En-fase de la señal compleja, y “Q” corresponde a la componente imaginaria o componente de Cuadratura de la señal compleja. Se pueden enviar varios flujos de datos de IQ por medio de un enlace CPRI físico, y cada flujo de datos de IQ refleja los datos de una antena para una portadora, la cual se menciona como portadora de antena (AxC). Una AxC está asociada a la cantidad de datos de

40

usuario digitales para la recepción, o bien para la transmisión de una portadora, por ejemplo, una portadora de UTRA-FDD en un elemento de antena independiente. Dicho de otra manera, la AxC consiste en los datos que van a ser transmitidos a una frecuencia específica en una antena específica. Puesto que se utiliza el método de CDMA en la presente descripción, cada AxC contiene la información para múltiples UEs superpuestos uno sobre otro. En el ejemplo de realización, el “contenedor” AxC o ranura de tiempo contiene los datos de usuario (por ejemplo, muestras de IQ) de una AxC para una duración de chip de UMTS.

Los puntos de acceso de servicio (SAPs) de capa 2 han sido definidos para los planos de información o los flujos de datos, y se usan como puntos de referencia para mediciones de rendimiento. Estos puntos de acceso de servicio mostrados en la Figura 4 han sido indicados como SAP_{CM} , SAP_S y SAP_{IQ} . La configuración de salto simple de la Figura 4 muestra un enlace simple entre el REC y el RE. La dirección de enlace descendente va desde el REC hasta el RE, y la dirección de enlace ascendente va desde el RE hasta el REC. El REC incluye un puerto maestro, y el RE incluye un puerto esclavo.

Una topología de conexión en red incluye al menos un nodo de RE interviniente. La Figura 5 muestra ejemplos de varios términos definidos, útiles en la descripción de las características o aspectos de una topología de conexión en red, donde la topología de conexión en red más simple incluye un REC acoplado a al menos dos REs con al menos uno de los REs conectado entre el REC y el otro RE. La Figura 5 muestra dicha topología de conexión en red simple, siendo RE#1 el RE de conexión en red. Para facilitar la descripción de topologías de conexión en red, se han introducido los términos puerto esclavo y puerto maestro. El puerto de envío es un puerto maestro, y el puerto de recepción es un puerto esclavo. Los puertos del REC son siempre puertos maestros. Un RE tiene al menos un puerto esclavo y opcionalmente tiene otros puertos que pueden ser esclavos o maestros. La Figura 5 ilustra varios ejemplos de puertos maestros y esclavos.

El término “enlace” se utiliza para indicar la interfaz bidireccional entre dos puertos conectados directamente, ya sea entre REC y RE, o ya sea entre dos REs, usando una línea de transmisión por dirección. Un enlace de trabajo consiste en un puerto maestro, un cable bidireccional, y un puerto esclavo. Bajo condiciones normales, un enlace tiene un puerto maestro y un puerto esclavo. Para un enlace, la dirección de enlace descendente va desde un puerto maestro a uno esclavo, y la dirección de enlace ascendente va generalmente desde un puerto esclavo a uno maestro. Un enlace activo, según se ha mostrado en la Figura 5, soporta “conexiones lógicas” (definidas en lo que sigue), para sincronización, datos de C&M y datos de IQ. Un enlace pasivo no soporta ningún canal de C&M, es decir, porta solamente datos de IQ e información de sincronización, y puede ser usado a efectos de expansión de capacidad o de redundancia.

Un “salto” es la acumulación de todos los enlaces que conectan directamente dos nodos. Se define un salto ya sea entre REC y RE, o ya sea entre dos REs. Una “conexión multisalto” se compone de un conjunto de saltos conectados de manera continua empezando desde el REC y terminando en un RE particular, incluyendo cables y REs de constitución de redes entre ellos. Se ha ilustrado un ejemplo en la Figura 5.

La Figura 5 muestra también que un REC puede tener múltiples puertos maestros, y que un RE puede tener múltiples puertos esclavos y/o maestros. El RE incluye una tabla de direcciones gestionada por su capa de aplicación que decide a qué puerto maestro debe enrutar la información recibida en un puerto esclavo para enviar esa información hasta el siguiente nodo. Se pueden usar múltiples puertos para soportar enlaces redundantes que pueden ser usados si se detecta un enlace primario como defectuoso.

Una “conexión lógica” define la interconexión entre un SAP particular (por ejemplo, SAP_{CM}) perteneciente a un puerto del REC y un SAP par correspondiente (por ejemplo, SAP_{CM}) perteneciente a un puerto de un RE particular, y se basa en una conexión de salto simple o multisalto entre el REC y ese RE particular. Las conexiones lógicas para datos de C&M (CM), datos de plano de usuario (IQ) y sincronización (S), pueden distinguirse según se ha representado. Las conexiones lógicas pueden ser enrutadas en base a tablas de enrutamiento de direcciones.

La Figura 6 es similar a la Figura 4 y muestra la arquitectura de sistema para una topología de constitución de red de “cadena” simple. Existe una interfaz de radio pública común entre el REC y el primer RE#1 etiquetada como 14a y una interfaz de radio pública común entre el REC y el segundo RE#2 etiquetada como 14b. El nodo de RE interviniente tiene un conjunto de SAPs para la información transeptada a través de su interfaz Uu de radio y otro conjunto de SAPs para manejar comunicados con el segundo RE#2.

Las tasas a través de los enlaces de transmisión entre REC y RE#1 y entre RE#1 y RE#2 pueden variar dependiendo de la aplicación. Por ejemplo, una tasa de transmisión a través del primer enlace de transmisión es aproximadamente en su caso del orden de 614,3 Mbits/s, 1228,8 Mbits/s, o 2457,6 Mbits/s. Una tasa de transmisión a través del primer enlace de transmisión entre REC y RE#1 puede ser la misma que, o diferente de, la tasa a través del segundo enlace de transmisión entre RE#1 y RE#2. Como ejemplo no limitativo, una tasa de transmisión a través del primer enlace de transmisión puede ser aproximadamente el doble de la tasa de transmisión a través del segundo enlace de transmisión.

Cada portadora de antena tiene una ranura de tiempo correspondiente en la trama de modo que se insertan muestras de datos para cada portadora de antena en una ranura de tiempo correspondiente de esa portadora de antena, y en donde la posición de la ranura de tiempo correspondiente en la trama puede ser cambiada desde una posición en el puerto esclavo del primer RE#1 hasta otra posición en el puerto maestro del primer RE#1.

La Figura 7 ilustra una visión general del protocolo de CPRI para la capa física 34 (capa 1) y la capa de enlace de datos 36 (capa 2). La capa 1 define, por ejemplo, características eléctricas, características ópticas, multiplexión por división de tiempo de los diferentes flujos de datos, y señalización de bajo nivel. La capa 2 define el control de acceso de medios, el control de flujo y la protección de datos del flujo de información de control y gestión. El plano de control incluye el flujo de datos de control usado para el control del plano de usuario. El RE no “conoce” nada acerca de las diferentes llamadas establecidas o liberadas. El plano de control establece típicamente la frecuencia y la potencia de salida por AxC y lee mediciones por AxC. El plano de gestión porta información de gestión para la operación, administración y mantenimiento del enlace de CPRI y del equipo de radio. Los datos de control y gestión se intercambian entre las entidades de control y gestión en el controlador de equipo de radio 12 y cada equipo de radio 14, y se proporcionan a capas de protocolo más alto. El plano de control y gestión se mapea en un flujo de control simple a través del enlace de CPRI.

El plano de usuario incluye datos que van a ser transferidos desde la estación de base de radio hasta el equipo de usuario, y viceversa. Como en el método anterior, los datos de IQ de plano de usuario se han representado mediante el bloque 40 en la Figura 7. Varios flujos de datos de IQ pueden ser enviados por medio de un enlace de CPRI físico, y de nuevo, cada flujo de datos de IQ corresponde a los datos para una portadora de antena (AxC).

El plano de sincronización transfiere información de sincronización y temporización entre el controlador de equipo de radio 12 y cada equipo de radio 14. Los datos de sincronización se utilizan a efectos de codificación (por ejemplo, codificación 8B/10B) realizada en los SERDES (Serializador/Deserializador) 76 y 86 que se muestra en la Figura 8. Los datos de sincronización son necesarios para alinear el deserializador en el extremo de recepción respecto al serializador en el extremo de transmisión. Los datos de sincronización se usan también para detectar chip, hipertrama y contornos de trama de radio, y la numeración de trama asociada según se describe en lo que sigue. La señalización en-banda, representada mediante el bloque 42 en la Figura 7, incluye información que está relacionada con el enlace físico REC/RE para el inicio del sistema, mantenimiento de enlace de capa 1, e información crítica en el tiempo que tiene una relación de tiempo directa con respecto a los datos de usuario de capa 1. El bloque 44 representa un flujo de información reservado para información específica del vendedor.

Los datos de IQ de diferentes portadoras de antena están multiplexados mediante un esquema de multiplexión por división de tiempo (TDM) sobre enlaces de transmisión. Los datos de Control y Gestión (C&M) son enviados ya sea como señalización en banda (para datos de señalización críticos en el tiempo) o ya sea mediante protocolos de capa 3 que residen en la parte superior de protocolos de capa 2 apropiados. Dos protocolos de capa 2 diferentes – Control de Enlace de Alto Nivel de Datos (HDLC) 46 y Ethernet 48 están soportados por la CPRI. Los datos de control y gestión y la información de sincronización están multiplexados en el tiempo con los datos de IQ.

Las Figuras 8A y 8B ilustran los nodos REC y RE con mayor detalle en configuración multisalto. La Figura 8A muestra una configuración de cadena simple. El nodo de REC 12 está gestionado por un controlador 70, por ejemplo una CPU. Una unidad 72 de enmarcador/desenmarcador está acoplada al controlador 70. Cada flujo de datos correspondiente a los datos para una antena de una portadora, es decir, una portadora de antena (AxC), se suministra al enmarcador 72 que multiplexa todos los flujos de datos/AxCs, información de control y gestión, información de sincronización e información de capa uno (L1) en una estructura de trama particular, la cual se describe con mayor detalle en lo que sigue. La estructura de trama se proporciona a continuación a una unidad de serializador/deserializador (SERDES) 76, y el SERDES 76 genera una corriente serie en un puerto maestro de salida correspondiente al RE 14a de constitución de red. De manera similar, la información procedente de cada RE 14a 14b se recibe por el puerto maestro, se deserializa mediante SERDES 76 (es decir, dispuesta en forma paralela), y se proporciona al desenmarcador 72. El desenmarcador 72 extrae y distribuye al SAP apropiado, el flujo de datos, la gestión del controlador y la información de temporización y mantenimiento de capa 1. Una unidad 74 de temporización local proporciona referencias de frecuencia y de tiempo para el REC 12. El controlador 70 también realiza preferentemente determinaciones de retardo de temporización descritas más adelante.

Cada RE 14a y 14b tiene una estructura similar y está gestionado por un controlador 80a y 80b, respectivamente, por ejemplo una CPU. Los REs 14a y 14b incluyen enmarcadores/desenmarcadores de CPRI 82a y 82b, respectivamente. Los enmarcadores/desenmarcadores están acoplados a partes de radio 85a y 85b respectivas que tienen, o están asociadas a, una pluralidad de elementos de antena, donde cada elemento de antena recibe un flujo de datos correspondiente. El enmarcador/desenmarcador 82a extrae datos de control y gestión y los datos de mantenimiento de capa 1 recibidos desde el REC 12 por medio del serializador/deserializador 86a para el RE 14a de constitución de red y los proporciona al controlador 80 a través de un enlace de control no representado. El enmarcador/desenmarcador 82a extrae datos de usuario de portadora de antena destinados al RE de constitución de red, y los reenvía a sus partes de radio 85a.

En la dirección de enlace ascendente, el enmarcador/desenmarcador 82a combina también datos de gestión de control, datos de capa 1, datos de temporización proporcionados por la unidad de temporización local 84a, e información de flujo de datos en una estructura de trama. La información de flujo de datos de enlace ascendente recibida desde las partes de radio 85a se multiplexa en la estructura de trama básica. Las tramas de enlace ascendente son transmitidas a continuación al REC 12 en forma de serie por medio del serializador/deserializador 86a a través del primer enlace de transmisión.

El enmarcador/desenmarcador 82a transmite por su puerto maestro a través de SERDES 88a la información destinada al siguiente RE 14b. El RE 14b recibe esa información por su puerto esclavo a través de su SERDES 86b y pasa esa información por su unidad de temporización local 84b y hasta su enmarcador/desenmarcador 82b para llevar a cabo operaciones similares que el RE 14a en red realiza para la información recibida destinada a su propio RE. Puesto que el RE 14b no tiene ningún RE conectado a su puerto maestro, no se usa el SERDES 88b. En la dirección de enlace ascendente, el RE 84b envía información de usuario y de control que incluye datos de portadora de antena desde sus partes de radio 85b e información de C&M desde el controlador 80b hasta el enmarcador/desenmarcador 82b. El enmarcador/desenmarcador 82b multiplexa y enmarca esa información y reenvía esas tramas a través del SERDES 86b al RE 14a en red a través del segundo enlace de comunicación. El RE 14a en red recibe esas tramas desde el RE 14b extremo en el puerto maestro para su procesamiento por el SERDES 88a. El enmarcador/desenmarcador 82a procesa la información formateada en paralelo procedente del SERDES 88a y la incluye con sus propias tramas de enlace ascendente para su entrega al REC 12 a través del SERDES 86a y del primer enlace de transmisión.

La Figura 8b muestra otro ejemplo de configuración multisalto. En este caso, la configuración de árbol incluye dos REs "extremos" acoplados al RE 84a de constitución de red. La estructura y la operación del RE 14c extremo es similar a la del RE 14b extremo. El RE 84a de constitución de red opera también de una forma similar salvo en que debe enviar información a ambos REs extremos en el enlace descendente y combinar la información de enlace ascendente procedente de ambos REs extremos con su propia información de enlace ascendente para su transmisión al REC 12.

El REC 12 transmite de forma regular una "marca de tiempo", generada por la unidad de temporización local 74 del REC, a través de los enlaces de CPRI que pueden ser fácilmente detectados y reconocidos por cada RE 14. La marca de tiempo en el puerto de interfaz de salida o de entrada se usa para relacionar el tiempo con un instante único de portadora en la interfaz. En el ejemplo de implementación, la marca de tiempo es K28.5, un símbolo de 10 bits que se envía cada diez milisegundos por medio del REC 12. Cuando se recibe la marca de tiempo en cada RE, la unidad de temporización local 84 del RE se pone a un valor predeterminado, por ejemplo cero. De esta manera, cada unidad de temporización local 84 del RE local se sincroniza "esclavizándola" a la marca de temporización generada por la unidad de temporización local 74 del REC. En las topologías en red, un RE interviniente reenvía la marca de temporización al siguiente RE, el cual realiza la misma operación de sincronización, y así sucesivamente hasta que el último nodo de RE se sincronice con la marca de temporización del REC.

La información de TDMA se lleva sobre la interfaz de CPRI en tramas. En el ejemplo de implementación no limitativo, la longitud de una trama básica ilustrada en la Figura 9 es 1 período de chip de WCDMA $\rightarrow T_{\text{chip}} = 1/3,84 \text{ MHz} = 260,416667 \text{ ns}$. Una trama básica consiste en 16 palabras con índice $W = 0, \dots, 15$. La palabra con índice $W=0$ se usa como palabra de control (CW). Las restantes palabras ($W=1, \dots, 15$), 15/16 de la trama básica están dedicadas a los datos de plano de usuario IQ mostrados en la Figura como bloque de datos de IQ. La longitud de palabra T depende de la tasa total de datos, la cual se conoce como tasa de bits de línea de CPRI. Se encuentran disponibles tres tasas de datos alternativas, cada una de ellas con longitudes de palabra diferentes: 614,4 Mbits/s (longitud de palabra T=8); 1228,8 Mbits/s (longitud de palabra T=16), mostradas en la Figura 8; y, 2457,6 Mbits/s (longitud de palabra T=32) mostrada en la Figura 11.

Cada palabra corresponde a un byte de 8 bits. Cada bit dentro de una palabra en la Figura 9 puede ser direccionado con el índice B, donde $B=0$ es el bit menos significativo y $B=T-1$ es el bit más significativo. Cada bit dentro de una palabra en las Figuras 10 y 11 puede ser direccionado con el índice Y, donde $B=0$ es el bit menos significativo de $Y=0$, $B=7$ es el bit más significativo de $Y=0$, $B=8$ es el bit menos significativo de $Y=1$, etc. La secuencia de transmisión de los bits ha sido indicada en el lado derecho de las Figuras 9 a 11 donde cada bolita representa un bit. Tras la codificación de 8B/10B, los diez grupos de código ("ABCDEI FGHJ") son transmitidos como una corriente de datos serie con el bit "A" en primer lugar. En codificación de 8B/10B, se añade un bit de codificación a los tres bits más significativos, y se añade otro bit de codificación a los cinco bits menos significativos.

Un contenedor de AxC porta un bloque de datos de IQ en la trama básica. Éste contiene N muestras de IQ procedentes de la misma AxC, donde N es la relación de sobremuestreo. La(s) muestra(s) de IQ se envía(n) en un contenedor de AxC en conformidad ya sea con una "posición empaquetada" o ya sea con una "posición flexible" en la trama básica. Ambas se han ilustrado en la Figura 12. En la posición empaquetada, cada contenedor de AxC en la trama básica se envía consecutivamente sin bits reservados entremedias y por orden descendente de número de AxC. Para la posición flexible, una aplicación de nivel más alto decide en qué dirección se posicionará en el bloque de datos de IQ el primer bit de datos del contenedor de AxC. Los bits no usados por un contenedor de AxC pueden

ser tratados como bits reservados "r".

La Figura 13 ilustra una estructura de hipertrama que está incrustada jerárquicamente entre la trama básica y la trama de radio de UMTS. "W" representa el número de palabra en la trama básica, e "Y" representa el número de byte dentro de cada palabra. De nuevo, en este ejemplo de implementación, la trama básica corresponde a un período de chip simple en UMTS. Una hipertrama incluye 256 tramas básicas, siendo el número de hipertrama designado por la variable X. En el ejemplo de implementación, 256 tramas básicas corresponden a 66,67 microsegundos. 150 hipertramas están empaquetadas en una sola trama de radio de UMTS, y en el ejemplo de implementación, la trama de UMTS es de 10 milisegundos. Cada número de hipertrama está representado por la variable "Z". La estructura de hipertrama se utiliza para multiplexar los diferentes flujos de control (y subflujos de la misma) sobre la ranura de tiempo de control. El flujo de control especificado más pequeño (en términos de tasa de bits) es de una ranura de tiempo de control por hipertrama. Un ejemplo de un flujo de control más pequeño es el marcador de temporización del flujo de alineamiento de sincronización (por ejemplo, un símbolo K28,5). La elección de 256 tramas básicas como una hipertrama proporciona una granularidad fina en la asignación de ancho de banda a diferentes flujos de control y también simplifica la implementación.

Las informaciones de control de datos se multiplexan conjuntamente en la trama básica. La Figura 14 ilustra cómo múltiples portadoras de antena AxC 1...AxN, de las que cada una tiene múltiples muestras U_1, U_2, \dots , etc., de datos de usuario (IQ), son multiplexadas con una serie de palabras de control (CW) a un primer nivel de multiplexión 1. A su vez, cada palabra de control corresponde a varias informaciones de control que han sido multiplexadas sobre la corriente de palabra de control a un segundo nivel de multiplexión 2. La información de control incluye información de temporización, señalización de capa 1 (L1), C&M, e información de extensión. Esto corresponde a la multiplexión lógica de los diferentes flujos de control mostrados en la Figura 7. Más aún, la diferente información de temporización y la diferente señalización de capa 1 pueden ser multiplexadas a un tercer nivel 3. Esto corresponde a una multiplexión lógica de la diversa información dentro del SYNC y de la señalización 42 en banda de L1 mostrada en la Figura 7. La multiplexión de diferentes aplicaciones sobre el plano de C&M no ha sido mostrada en la Figura 14.

Para definir claramente los multiplexores de la Figura 14, las palabras de control (CW) se organizan preferentemente en subcanales. El multiplexor de nivel 2 opera sobre los subcanales, y cada una de las cuatro entradas asigna uno o más subcanales. En el ejemplo de implementación, se han definido 64 subcanales. Cada subcanal incluye cada 64ª palabra de control (CW). La primera CW es una hipertrama que pertenece al canal 0. Cada subcanal tiene 4 CWs dentro de una hipertrama (CW0-CW3). El subcanal 0 tiene una CW en los números de trama básica 0, 64, 128 y 192 dentro de la hipertrama. El subcanal 63 tiene una CW en los números de trama básica 63, 127, 191 y 255 dentro de la hipertrama.

Esta organización de CW de una hipertrama ha sido mostrada en la Figura 15. El índice para los subcanales está comprendido en la gama de 0 a 63. Los índices (Xs) de una palabra de control dentro de un subcanal tiene cuatro valores posibles: 0, 1, 2 y 3. El índice de la palabra de control dentro una hipertrama viene dado por la siguiente ecuación: $X = Ns + 64 * Xs$, donde N es el número de palabra en la hipertrama. El multiplexor de nivel 3 de la Figura 14 trabaja en el nivel de CW que multiplexa hasta cuatro subflujos sobre un subcanal. Los subflujos pueden ser asignados por incrementos de una CW por hipertrama. También, el multiplexor de nivel 3 se alinea con el inicio de hipertrama para simplificar la desmultiplexión en el extremo de recepción.

La organización de las palabras de control en subcanales ha sido ilustrada en las Figuras 15 y 16. En la Figura 15, queda claro que la marca de tiempo de sincronización, mencionada en la Figura 13 como un byte sync, corresponde a la primera palabra de control/subcanal CW0 a $Xs = 0$ y $Ns = 0$. Según se ha descrito con anterioridad, la sincronización y la temporización entre el REC y el RE se logran mediante la detección en el RE de la marca de tiempo de sync contenida en esta palabra de control. La marca de tiempo al comienzo de cada hipertrama puede ser un símbolo único aunque conocido (se describe un ejemplo más adelante). El subcanal 1 incluye el enlace de C&M lento, donde el enlace de C&M lento está basado en HDLC y tiene un ancho de banda de 0,24, 0,48 ó 0,96 Mbps a una tasa de bits de línea de 1228,8. El enlace de C&M lento incluye tramas de HDLC portadoras de mensajes de capa L2+ de protocolo. El subcanal 2 incluye información de protocolo en-banda de capa 1 que incluye la versión de interfaz, la tasa de bits de enlace de C&M lento (en caso de que esté presente) control de L1 (por ejemplo, reseteo de RE, uso de SAP, etc.), el estado de L1 (presencia y calidad de señal, carencia de punto final, etc.). La última palabra de control del subcanal 2 incluye un puntero "p" que apunta a la dirección/índice de inicio de enlace de C&M rápido, que en este ejemplo, es un número de subcanal, de algún modo comprendido en la gama de entre 18 y 61. El enlace de C&M lento incluye tramas de Ethernet portadoras de mensajes de L2+. El C&M rápido que usa Ethernet tiene un ancho de banda de $0,96 \text{ mbps} * N$ a una tasa de bits de línea de 1,228, donde N es el número de subcanales asignados. Los subcanales 3-15 están reservados a trama u otros usos, y los subcanales 16 hasta el subcanal de puntero para el C&M rápido incluyen información específica del vendedor. Los subcanales específicos del vendedor permiten que los añadidos al protocolo consigan diferenciación de producto. Adicionalmente al byte de sync, el subcanal 0 porta también el número de hipertrama (HFN en CW1) y el Número de Trama del nodo B (BFN en CW2 y CW3). El BFN identifica una trama de radio en la señal de radio enviada a través de la interfaz de aire.

La Figura 16 ilustra palabras de control y subcanales dentro de una hipertrama. El BFN cambia cada 150 hipertramas/una trama de radio. Para sincronizar rápidamente la estructura de trama de BFN de radio, el número de hipertrama (HFN) es transferido a través de la interfaz Uu de radio. El RE puede determinar la estructura de trama de la interfaz de radio (por ejemplo, Uu) tras la recepción de una hipertrama. El BFN actual se transfiere en su totalidad, y la desviación dentro de la trama de radio al principio de la trama recibida es $[HFN \text{ (recibida)}/150]$ de una trama de radio.

La señalización de L1 transfiere un bit Indicador de Defecto (SDI) de Punto de Acceso de Servicio (SAP o similar). El bit de SDI (cuando no ha sido establecido) indica que se encuentran disponibles y operativas capas de protocolo más altas (L3 y superiores hasta la capa de aplicación) en la conexión lógica de C&M, conexión lógica de sincronización, y conexión lógica de datos de IQ. Si el enmarcador de TDM de transmisión en el REC o bien en el RE detecta que falta al menos una conexión lógica (un escenario de carencia), se establece el bit de SDI. Tras la detección de un bit de SDI establecido, el nodo de recepción detiene la interpretación del C&M, la sincronización y las conexiones lógicas de IQ, y entra en un "estado seguro".

La señalización rápida de un enlace defectuoso es importante debido a que una conexión lógica de IQ o una conexión lógica de sincronización defectuosas pueden provocar la transmisión de señales de radio que no cumplan con los requisitos reglamentarios. Una conexión lógica de C&M defectuosa puede dificultar además la configuración, lo que a su vez puede también romper tales requisitos reglamentarios. Por supuesto, se pueden enviar otros indicadores para realizar una o más de esas funciones.

La mayor parte de la señalización de L1, tal como la pérdida de señal (LOS) pérdida de trama (LOF), indicación de alarma remota (RAI), etc., se realiza sobre la base de una por salto e indica el fallo de la interfaz. Estas señales de L1 son leídas en cada RE mediante su aplicación y son señaladas al REC mediante la capa de aplicación. Pero las señales de SDI de capa 1 son una excepción puesto que la interfaz está aún funcionando pero los datos transferidos son inválidos temporalmente. Para un RE interviniente con un solo puerto esclavo de CPRI, el bit de SDI es reenviado al puerto esclavo de un RE siguiente. La recepción del SDI informa al siguiente RE de que, aunque la interfaz esté aún funcionando, los datos que se están transfiriendo son inválidos y deben ser desechados. Un bit de SDI recibido en un puerto maestro de CPRI se lee mediante la aplicación en el RE y se señala para el REC por medio de la capa de aplicación. El RE no debe usar un enlace defectuoso por lo que se establece el SDI para cualquiera de los puntos de acceso de servicio de CPRI: IQ, sync, o C&M. Con preferencia, el RE debe impedir cualquier transmisión a través de la interfaz de radio desde este enlace defectuoso.

Para los fallos del enlace, se pueden disponer enlaces redundantes. La redundancia puede existir en un nivel de salto simple usando más de un enlace. La redundancia puede existir también a un nivel de red. Un RE puede estar conectado al REC a través de más de una conexión lógica, teniendo cada conexión lógica su propia trayectoria de red. Si existen puertos redundantes mediante los que puedan ser enlazados un RE y el REC, entonces el RE puede interpretar un SDI establecido de tal modo que la información sobre ese enlace no sea ya utilizable más tiempo. Si existe información redundante, será enrutada en su lugar. Pero si no existe ninguna información redundante, el bit de SDI se reenvía al siguiente RE o al REC.

Otra señal de L1 que no se manipula sobre una base de por cada salto, es una señal de reseteo. La función de reseteo es importante pero debe ser también robusta en el sentido de que se deben evitar disparos de reseteo falsos. La notificación de reseteo se envía desde un puerto maestro hasta un puerto esclavo. Se envía un reconocimiento de reseteo desde un puerto esclavo hasta un puerto maestro. Cuando el maestro quiere resetear a un esclavo, envía la señal de reseteo para al menos un número predeterminado de hipertramas (por ejemplo 10), para minimizar los falsos reseteos. Con la recepción de una notificación de reseteo válida, el esclavo envía el reconocimiento de reseteo para al menos un número predeterminado de hipertramas por el mismo enlace, por ejemplo 5. Cuando un RE recibe una notificación de reseteo válida por uno cualquiera de sus puertos esclavos, el RE se resetea a sí mismo y también reenvía la notificación de reseteo por todos sus puertos maestros mediante al menos el número predeterminado de hipertramas, por ejemplo 10. De esta manera, se asegura un reseteo robusto de cada RE de la red.

La estructura de TDM requiere que ambos, el nodo de transmisión REC/RE y el nodo de recepción RE/REC, conozcan correctamente cuándo se inicia una hipertrama. Como resultado, el nodo de recepción debe estar capacitado para detectar la primera trama básica de una hipertrama, el primer octeto o byte de la primera trama básica, y el primer bit del primer byte. Los tres niveles de sincronización se logran enviando un único símbolo conocido como la primera palabra en una hipertrama. Un ejemplo es un símbolo K28.5 que es un código 8B/10B que tiene un total de 10 bits. Dos de esos bits son bits redundantes, usados para detección y/o corrección de error. Por supuesto, se podrían usar otros símbolos conocidos. Una cuarta parte del subcanal de control 0, en especial la primera palabra de control X_0 , puede ser usada para transferir el símbolo K28.5 para reducir la complejidad. Usando el símbolo K28.5, el RE consigue recuperación de reloj y de datos. Transmitiendo inicialmente el símbolo K28.5, el REC define bordes de palabra en la hipertrama. Si el nodo de recepción pierde recuperación de datos durante su operación, se transfieren símbolos K28.5 adicionales. Como resultado, la interfaz de CPRI es auto-sincronizadora a todos los niveles sin necesidad de realimentación desde el RE del estado de recuperación de reloj y de datos.

Tampoco se necesita ninguna acción especial para recuperar la sincronización distinta de la operación normal de la interfaz.

5 La puesta en funcionamiento de la interfaz de CPRI requiere información mínima de puesta en funcionamiento en los nodos de REC y de RE, es decir, el inicio es conecta-y-usa. Esto es particularmente deseable cuando las estaciones de base de radio están desplegadas en grandes cantidades. El procedimiento de inicio debe llevar a cabo el alineamiento de bit de sincronización de L1 y el alineamiento de hipertrama. Durante el inicio, el REC y el RE (o un RE y otro RE) negocian 3 características de interfaz: la tasa de bits de línea de la interfaz, la revisión de protocolo, y las características de enlace de C&M. Puesto que no existe tasa de bits de línea o características de enlace de C&M que sean obligatorias, el REC y los REs deben, durante el procedimiento de inicio, probar diferentes configuraciones hasta que se detecte un emparejamiento común. El emparejamiento común no tiene que ser óptimo. Por el contrario, el primer emparejamiento común permite que se use un intercambio de capacidades de una configuración apropiada en las siguientes comunicaciones.

15 La Figura 17 ilustra el diagrama de estado de inicio que muestra varios estados de inicio y transiciones. Aunque se ha descrito en el contexto de un inicio entre el REC y un RE, se pueden aplicar los mismos procedimientos para un inicio entre REs. Durante el estado de espera, no hay ninguna transmisión ni recepción a través de la CPRI. Un operador puede designar una configuración de inicio adecuada que incluya tasa de bits de línea, características de enlace de C&M, etc. El REC y el RE pueden tener también conocimiento sobre una configuración exitosa previa. En estado B, denominado "sincronización de L1 y negociación de tasa", ambos REC y RE alcanzan sincronización de capa 1 (L1), y se determina la tasa de bits de línea de la interfaz. El REC empieza a transmitir a través de la CPRI a la tasa de bits más alta disponible cuando entra en primer lugar el estado de sincronización de L1 y también intenta recibir a través de la CPRI desde el RE a la misma tasa de bits de línea. Si el REC no logra la sincronización (es decir, el REC no recibe (1) símbolos K28.5 a una tasa de repetición apropiada -1 por hipertrama- junto con (2) un HFN creciente), selecciona otra tasa de bits de línea después de un intervalo de tiempo T1, donde el intervalo de tiempo T1 puede ser, por ejemplo, de 0,9-1,1 segundos. A continuación de cada intervalo T1, se selecciona una nueva tasa de bits de línea para recepción y transmisión, suponiendo que alguna se encuentre disponible. Las tasas de bits de línea pueden ser seleccionadas a partir del conjunto disponible según un modo de operación por turnos, es decir, la primera más alta, la segunda más alta,, la más baja, y reiniciando desde la tasa de bits de línea más alta.

20 El RE intenta recibir a través de la CPRI a la tasa de bits de línea disponible más alta cuando entra primero el estado de sincronización de L1. Si el RE no alcanza la sincronización (es decir, el REC no recibe símbolos K28.5 a la tasa de repetición apropiada -1 por hipertrama- junto con un HFN creciente), selecciona otra tasa de bits de línea después de un intervalo T1', donde T1' puede estar comprendido, por ejemplo, entre 3,9-4,1 segundos.

25 A continuación de cada intervalo T1', se selecciona una nueva tasa de bits de línea de recepción para recepción suponiendo que se encuentre alguna disponible. De nuevo, las tasas de bits de línea pueden ser seleccionadas a partir del conjunto disponible según un modo por turnos. Cuando el RE alcanza la sincronización, empieza a transmitir a través de la interfaz de CPRI hasta el REC a la misma tasa de bits de línea que recibió con éxito. En ese punto, la capa 1 se sincroniza con ambas estructuras de hipertrama de enlace ascendente y de enlace descendente alineadas.

30 Tras la terminación con éxito de la sincronización de L1 y la negociación de tasa de bits de línea, el siguiente estado de inicio es la configuración de protocolo. Durante este estado, se determina una versión de protocolo común de la CPRI. Si uno o ambos de los REC y RE pueden usar múltiples revisiones de la interfaz de CPRI, se debe encontrar una revisión común antes de intentar extraer el enlace de C&M transportado. En otro caso, no se puede interpretar la señalización de capa 1 (y por tanto, la información acerca de los posibles enlaces de C&M). El REC y el RE negocian como sigue: cada nodo propone la revisión de protocolo más alta que el mismo soporta. El nodo con la revisión más alta propuesta retrocede hasta la misma revisión que el otro nodo (en caso de que sea posible) o propone otra revisión, más baja que la del otro nodo (en caso de que sea posible). Si un nodo propone una revisión inferior a la revisión más baja soportada por el otro nodo, no se encuentra disponible ningún protocolo común, y falla el inicio. Si ambos nodos proponen la misma revisión, el inicio avanza usando esa revisión de protocolo propuesta.

35 40 45 50 55 60 65 Tras la sincronización de capa 1 y el acuerdo sobre la versión de protocolo, el inicio se desplaza hasta la configuración del plano de C&M (L2+) para determinar una tasa de bits de enlace de C&M común. Las negociaciones avanzan en paralelo para el enlace de C&M rápido y el enlace de C&M lento. Para ambos enlaces, cada nodo propone la tasa de bits más rápida posible que el mismo soporta, es decir, la tasa de bits más rápida soportada para C&M rápido y la tasa de bits más rápida soportada para C&M lento. La unidad con la tasa de bits más alta propuesta retrocede a la tasa de bits propuesta por el otro nodo (en caso de que sea posible) o propone otra tasa de bits más baja que la propuesta por el otro nodo (si ello es posible). Por supuesto, si no encuentra ninguna de las tasas de bits rápida y lenta de C&M común, el inicio falla. Si no se establece ningún enlace de C&M rápido o lento, la interfaz de CPRI es un "enlace pasivo", el cual puede ser usado en paralelo con otra interfaz que tenga un enlace de C&M, por ejemplo cuando la interfaz portadora de C&M no tiene espacio suficiente para que todas las AxCs sean transferidas. El estado de enlace pasivo ha sido mostrado en la Figura 17.

Si se acuerdan velocidades de enlace de C&M rápida y lenta, el inicio avanza hasta un estado de negociación específica del vendedor. Durante este estado, las aplicaciones de nivel más alto en el REC y el RE negocian el uso de CPRI. Este intercambio de información específica acerca de las capacidades y de las limitaciones de capacidad da como resultado una configuración preferida de la CPRI en base a requisitos específicos de un vendedor. En este punto, el inicio se completa y comienza la operación normal.

El problema de la calibración/compensación para retardos asociados a la interfaz de CPRI está relacionado con la sincronización. La CPRI proporciona un mecanismo para calibrar el retardo entre el REC y el RE y el retardo de ida y vuelta sobre configuraciones multisalto. Puntos de referencia específicos para calibración de retardo y relaciones de temporización entre señales de entrada y salida en el RE, se definen según se muestra en la Figura 18. Las definiciones y los requisitos se describen a continuación para un enlace entre el REC y un RE, pero también se aplican para enlaces entre dos REs si el puerto maestro del REC se sustituye por un puerto maestro de un RE.

Los puntos de referencia R1-R4 para calibración de retardo de cable son los puntos de entrada y de salida del equipo según se muestran en las Figuras 18 y 20. Los puntos de referencia R1-R4 corresponden al punto de salida (R1) y al punto de entrada (R4) del REC, y al punto de entrada (R2) y al punto de salida (R3) de un RE que termina en una conexión lógica particular entre SAP_{IQ}. La antena ha sido mostrada como "Ra" a efectos de referencia. Los puntos de referencia RB1-4 en el ejemplo de RE de constitución de red mostrado en la Figura 20, corresponden al punto de entrada (RB2) y al punto de salida (RB3) del puerto esclavo y al punto de salida (RB1) y al punto de entrada (RB4) del puerto maestro.

Se ha representado un bucle con líneas discontinuas en las Figuras 18 y 20, correspondiente a un bucle de REC-a-RE-extremo. Esto resulta útil para determinar el retardo asociado al bucle de REC-a-RE-extremo por dos razones: (1) para determinar un retardo de enlace descendente desde el REC hasta cada RE, el cual es necesario para sincronizar las comunicaciones de interfaz de radio/aire para cada RE, y (2) determinar el retardo de enlace ascendente de los datos de IQ desde cada RE hasta el REC.

Cada RE utiliza el sync de trama entrante (FS) correspondiente al símbolo K28.5 de la hipertrama con HFN = 0 en su puerto esclavo como su fuente de sincronización (es decir, los puertos esclavos RB2 y R2, respectivamente, en los ejemplos mostrados en la Figura 18 y en la Figura 20) y como referencia de temporización del RE. El caso de salto simple se va a explicar usando las Figuras 18 y 19, y el caso de multisalto se va a explicar usando las Figuras 20 y 21.

La Figura 19 muestra la relación entre temporización de trama de enlace descendente y de enlace ascendente. T12 es el retardo de la señal de enlace descendente desde el punto de salida del REC (R1) hasta el punto de entrada del RE (R2). T34 es el retardo de la señal de enlace ascendente desde el punto de salida del RE (R3) hasta la entrada del REC (R4). Toffset es la desviación de trama entre la señal de entrada del RE en R2 y la de salida del RE en R3. El RE determina Toffset. Toffset es conocido por adelantado, o bien se mide usando la FS#1 transmitida desde R1 por el REC. Toffset es el tiempo entre la recepción de la FS#1 en R2 y la transmisión de la FS#1 en R3 de nuevo hacia R4. Esta desviación fija (Toffset) es un valor arbitrario que es mayor o igual que 0 y menor que $256 \cdot T_c$, que en este ejemplo de UMTS es de 66 μ s. T14 es la diferencia de temporización de trama (el retardo de bucle de REC-RE) entre la transmisión de FS#1 desde R1 y la recepción de FS#1 en R4, medida por el REC. Los retardos T12 y T34 se supone que son iguales, de modo que $T12 = (T14 - \text{Toffset})/2$. Teniendo T12 que proporciona el retardo de enlace descendente desde el REC hasta cada RE, lo que se hace necesario para sincronizar las comunicaciones de interfaz de radio/aire para cada RE. Teniendo T34 que proporciona el retardo de enlace ascendente de los datos de IQ desde el RE simple hasta el REC.

Haciendo ahora referencia a la Figura 20 para la configuración multisalto, cada RE determina de nuevo su valor de Toffset como en el caso de salto simple, y lo envía al REC. Esta desviación fija (Toffset) es un valor arbitrario que es mayor o igual que 0 y menor que $256 \cdot T_c$. Diferentes REs pueden usar diferentes valores para Toffset.

Suponiendo que los retardos de interfaz de CPRI en la dirección de enlace ascendente y en la dirección de enlace descendente sean iguales, el retardo de interfaz puede ser determinado por cada nodo midiendo la diferencia, Toffset, entre la estructura de hipertrama transmitida y recibida. El RE informa de la diferencia Toffset al REC como Toffset RE. El retardo de ida y vuelta puede ser calculado como sigue: retardo de ida y vuelta = Toffset REC – Toffset RE. El retardo en un sentido es aproximadamente la mitad del retardo de ida y vuelta. Para simplificar la medición del retardo de cables largos (por ejemplo, retardo > una hipertrama/2), el RE genera su número de hipertrama transmitida en base al número de hipertrama recibida. El Toffset RE tiene por tanto una longitud de entre 0 y 1 hipertramas.

La Figura 21 muestra la relación entre temporización de trama de enlace descendente y de enlace ascendente para el ejemplo de configuración multisalto mostrado en la Figura 20. Las definiciones de retardo de extremo a extremo (T12, T34 y T14) y la desviación de temporización de trama (Toffset) para una conexión multisalto, son las mismas que las de una conexión de salto simple. Cada RE de constitución de red y el RE extremo proporcionan al REC una

desviación de tiempo ($T_{offset}^{(1)}$ y $T_{offset}^{(2)}$). Cada RE de constitución de red, que posee ambos puertos esclavo y maestro, determina también e informa del retardo $T_{Bdelay DL}^{(1)}$ entre el puerto esclavo y el maestro en enlace descendente (por ejemplo RB2-RB1 en la Figura 20). Este retardo $T_{Bdelay DL}^{(1)}$ se determina hallando la diferencia de tiempo desde que se recibe el sync #1 de trama (FS #1) por el puerto esclavo RB2 hasta que se transmite por el puerto maestro RB1. En esencia, el retardo $T_{Bdelay DL}^{(1)}$ es el retardo de reenvío de enlace descendente para el RE de constitución de red.

El RE de constitución de red informa también al REC del retardo de reenvío $T_{Bdelay UL}^{(1)}$ entre el puerto maestro y el esclavo en el enlace ascendente (por ejemplo, RB4-RB3 en la Figura 20). Pero este retardo de reenvío de enlace ascendente $T_{Bdelay UL}^{(1)}$ se determina de una manera diferente a la del retardo de reenvío de enlace descendente $T_{Bdelay DL}^{(1)}$ debido a que, mientras el retardo de reenvío de enlace descendente $T_{Bdelay DL}^{(1)}$ es constante, el retardo de reenvío de enlace ascendente $T_{Bdelay UL}^{(1)}$ no lo es. Esto se debe a que el sync de trama FS#1 en el enlace descendente está definido de manera exacta y simplemente es reenviado por los REs de constitución de red. Pero ese no es el caso con el enlace ascendente debido a que la estructura de trama de enlace ascendente está definida más vagamente y se define por salto. Según se ha mostrado en la Figura 20, el salto entre el RE extremo y la red utiliza un sync de trama #2, y el salto entre el RE de constitución de red y el REC utiliza un sync de trama #3. La diferencia entre cada sync de trama de enlace ascendente está comprendida en cualquier caso entre 0-66 μ s en este ejemplo no limitativo. En otras palabras, FS #2 se envía dentro de los 66 μ s del RE extremo que recibe FS #1, y FS #3 se envía dentro de los 66 μ s del RE de constitución de red que recibe FS #2.

La reasignación de las muestras de datos desde RB4 a RB3 se expresa como "N", lo que corresponde al número de trama básica sobre RB4 que mantiene la muestra de datos a partir de la trama básica #0 en RB3. Esto incluye la relación entre FSs entrante y saliente y también el retardo de procesamiento interno del RE de constitución de red. Ese retardo ha sido indicado como un número total de tramas básicas. El retardo de FS real a través del RE de constitución de red desde RB4 hasta RB3, se determina por tanto como sigue:

$$ULdelay^{(1)} = (TBdelay UL^{(1)} - T_c * N^{(1)})$$

El retardo del bucle REC-RE se determina después por medio de las dos ecuaciones siguientes:

$$(1) \quad T_{14} = T_{12}^{(1)} + T_{offset}^{(1)} + T_{34}^{(1)} \text{ (para el primer RE)}$$

$$(2) \quad T_{14} = T_{12}^{(1)} + T_{Bdelay DL}^{(1)} + T_{12}^{(2)} + T_{offset}^{(2)} + T_{34}^{(2)} + ULdelay^{(1)} + T_{34}^{(1)}$$

donde la ecuación (1) es el retardo de bucle de REC-RE de constitución de red, y la ecuación (2) es el retardo de bucle de REC-RE extremo. Suponiendo que $T_{12}^{(1)} = T_{34}^{(1)}$ y que $T_{12}^{(2)} = T_{34}^{(2)}$ (cables de igual longitud con dos fibras usuales por cable), entonces:

$$(3) \quad T_{14} = 2 * T_{12}^{(1)} + T_{offset}$$

$$(4) \quad T_{14} = 2 * T_{12}^{(1)} + 2 * T_{12}^{(2)} + T_{Bdelay DL}^{(1)} + T_{Bdelay UL}^{(1)} - T_c * N^{(1)} + T_{offset}^{(2)}$$

Las ecuaciones (3) y (4) son dos ecuaciones con dos incógnitas ($T_{12}^{(1)}$ y $T_{12}^{(2)}$), las cuales pueden ser por tanto resueltas de modo que se puedan determinar los retardos de los cables entre REs. Con esta información, se puede determinar el retardo de enlace descendente desde el REC hasta cada RE para su uso en la sincronización de la interfaz de aire de cada RE. De forma similar, esta información puede ser usada para determinar el retardo de enlace ascendente que los datos de IQ experimentarán desde cada RE hasta el REC.

La invención puede ser puesta en práctica según una amplia diversidad de implementaciones y realizaciones, y no se limita a los ejemplos de CPRI descritos en lo que antecede. Otros detalles de estos ejemplos particulares de implementación de CPRI se proporcionan en la especificación de CPRI v.2.0 descrita en la solicitud de patente estadounidense provisional con número de solicitud de patente provisional US 60/617.084, cuyo contenido se incorpora en la presente memoria por referencia.

Aunque la descripción incluye varios ejemplos de realización, debe entenderse que las reivindicaciones no se limitan a los mismos. Por el contrario, las reivindicaciones están destinadas a cubrir otras diversas realizaciones, implementaciones, modificaciones y disposiciones equivalentes. Ninguna parte de la descripción que antecede debe ser leída en el sentido de que implique que algún elemento, etapa, rango o función particular, sea esencial de tal modo que tenga que ser incluido en el ámbito de las reivindicaciones. El alcance del objeto patentado viene definido únicamente por las reivindicaciones. La extensión de la protección legal se define mediante los términos mencionados en las reivindicaciones admitidas y sus equivalentes. No se pretende que ninguna de las reivindicaciones invoque el párrafo 6 de 35 USC §112 a menos que se usen los términos "medios para".

REIVINDICACIONES

- 1.- Un método para su uso en una estación de base de radio distribuida (10), que comprende un primer y un segundo nodos (14a, 14b) de equipo de radio RE y un nodo (12) de control de equipo de radio REC asociado, para intercambiar datos entre dicho nodo (12) de control de equipo de radio REC y dichos primer y segundo nodos (14a, 14b) de equipo de radio RE para transcepar información a través de una interfaz de radio usando múltiples portadoras de antena, estando el nodo (12) de REC separado del, y acoplado al, primer nodo (14a) de RE a través de un primer enlace de transmisión (enlace de CPRI), y estando el primer nodo (14a) de RE separado del, y acoplado al, segundo nodo (14b) de RE a través de un segundo enlace de transmisión (enlace de CPRI), en donde el primer enlace de transmisión conecta un puerto maestro del nodo (12) de REC con un puerto esclavo del primer nodo (14a) de RE y el segundo enlace de transmisión conecta un puerto maestro del primer nodo (14a) de RE con un puerto esclavo del segundo nodo (14b) de RE, que comprende las etapas de:
- generar información de control e información de usuario para su transmisión a través del primer enlace de transmisión desde el nodo de REC hasta el primer nodo de RE y a través del segundo enlace de transmisión desde el primer nodo de RE hasta el segundo nodo de RE, incluyendo la información de usuario múltiples flujos de datos, correspondiendo cada flujo de datos a datos asociados a una antena para una portadora de radio;
 - formatear la información de control y la información de usuario en múltiples tramas multiplexadas por división de tiempo (TDM), donde cada trama TDM incluye una ranura de tiempo de control para la información de control y múltiples ranuras de tiempo de datos para la información de usuario, y cada ranura de tiempo de datos corresponde a un flujo de datos de una de las portadoras de antena;
 - transmitir tramas a través del primer enlace de transmisión entre el nodo de REC y el primer nodo de RE;
 - transmitir tramas a través del segundo enlace de transmisión entre el primer y el segundo nodos de RE;
 - determinar un primer retardo de tiempo de transmisión asociado al primer enlace de transmisión;
 - determinar un segundo retardo de tiempo de transmisión asociado al segundo enlace de transmisión;
 - usar el primer y el segundo retardos de transmisión en una determinación de retardo de bucle asociado al nodo de REC, al primer nodo de RE y al segundo nodo de RE, y
 - determinar una diferencia de temporización de trama correspondiente a un retardo de bucle de REC-RE extremo, entre el instante en que se transmite una señal de sincronización de trama de enlace descendente desde un puerto maestro del nodo de REC y el instante en que se recibe una señal de sincronización de trama de enlace ascendente de nuevo en un puerto maestro del nodo de REC, incluyendo al menos el retardo de bucle de REC-RE extremo;
 - en donde el método comprende además:
 - proporcionar con cada nodo de RE al nodo de REC una desviación de tiempo entre el puerto esclavo de entrada y el puerto esclavo de salida del nodo de RE;
 - transmitir con el nodo de REC una primera señal de sincronización de trama hasta el primer nodo de RE en un primer instante;
 - proporcionar mediante el primer nodo de RE al nodo de REC un retardo de enlace descendente asociado a la recepción de una primera señal de sincronización de trama en su puerto esclavo de entrada y transmitir la primera señal de sincronización de trama por su puerto maestro de salida;
 - proporcionar con el primer nodo de RE al nodo de REC un retardo de enlace ascendente asociado a la recepción de una segunda señal de sincronización de trama por su puerto maestro de entrada y transmitir una tercera señal de sincronización de trama por su puerto esclavo de salida;
 - recibir con el nodo de REC la tercera señal de sincronización de trama en un segundo instante;
 - determinar una diferencia de tiempo entre el primer y el segundo instantes, y
 - determinar el primer retardo de tiempo de transmisión asociado al primer enlace de transmisión y el segundo retardo de tiempo de transmisión asociado al segundo enlace de transmisión en base a la diferencia de tiempo, al retardo de enlace descendente, al retardo de enlace ascendente, y a cada desviación de tiempo.
- 2.- El método de la reivindicación 1, que comprende además:
- transcepción a través de la interfaz de radio usando acceso múltiple por división de código (CDMA);
 - en donde un período de tiempo de la trama corresponde a un período de tiempo de chip de CDMA, y
 - en donde una tasa de transmisión a través del primer enlace de transmisión es aproximadamente en cualquier caso del orden de 614,3 Mbits/s, 1228,8 Mbits/s, o 2457,6 Mbits/s.
- 3.- El método de la reivindicación 1, en donde una tasa de transmisión a través del primer enlace de transmisión es aproximadamente el doble de la tasa de transmisión a través del segundo enlace de transmisión.
- 4.- El método de la reivindicación 1, en donde cada portadora de antena tiene una ranura de tiempo correspondiente en la trama de modo que se insertan muestras de datos para cada portadora de antena en esa ranura de tiempo correspondiente de la portadora de antena, y en donde la posición en la trama de la ranura de tiempo correspondiente puede ser cambiada desde una posición en un puerto esclavo del primer nodo de RE hasta otra posición en un puerto maestro del primer nodo de RE.

- 5 5.- El método de la reivindicación 1, en donde la información de control incluye señalización de capa 1 (L1), incluyendo la señalización L1 un indicador de defecto de punto de acceso de servicio (SDI) que indica si hay capas más altas operativas para datos, sincronización, o control y gestión (C&M).
- 6.- El método de la reivindicación 5, en donde el primer nodo de RE recibe el SDI a través del primer enlace de transmisión, el primer nodo de RE ignora los datos recibidos a través del primer enlace de transmisión, y reenvía el SDI a través del segundo enlace de transmisión hasta el segundo nodo de RE.
- 10 7.- El método de la reivindicación 5, en donde con la recepción del SDI en el primer nodo de RE a través del primer enlace de transmisión, el primer nodo de RE transmite datos recibidos por un primer enlace de transmisión redundante a través del segundo enlace de transmisión.
- 15 8.- El método de la reivindicación 1, en donde, si la información de control enviada por el nodo de REC incluye un indicador de reseteo, el primer nodo de RE inicia una operación de reseteo para el primer nodo de RE y envía también el indicador de reseteo al segundo nodo de RE.
- 20 9.- El método de la reivindicación 1, en donde uno de los nodos incluye múltiples puertos maestros o múltiples puertos esclavos, y en donde la tasa de transmisión a través de algunos de los puertos es diferente.
- 10.- Una estación de base de radio distribuida (10), que comprende:
- un nodo (12) de controlador de equipo de radio REC;
 - un primer nodo (14a) de equipo de radio RE que incluye uno o más elementos de antena;
 - un segundo nodo (14a) de equipo de radio RE que incluye uno o más elementos de antena;
 - un primer enlace de comunicaciones (enlace de CPRI) que permite la comunicación entre el nodo de REC y el primer nodo de RE;
 - un segundo enlace de comunicaciones (enlace de CPRI) que permite la comunicación entre el primer nodo de RE y el segundo nodo de RE;
 - una interfaz de comunicaciones (CPRI) que define un protocolo de comunicaciones para el primer y el segundo enlaces de comunicaciones;
 - en donde el primer enlace conecta un puerto maestro del nodo (12) de REC con un puerto esclavo del primer nodo (14a) de RE, y el segundo enlace conecta un puerto maestro del primer nodo (14a) de RE con un puerto esclavo del segundo nodo (14b) de RE;
 - en donde el nodo de REC incluye:
 - un controlador (70) de REC para proporcionar información de control e información de usuario para su transmisión a través del primer enlace de comunicaciones hasta el primer nodo de RE, incluyendo la información de usuario múltiples flujos de datos, correspondiendo cada flujo de datos los datos asociados a una antena para una portadora;
 - un enmarcador (72) de REC para formatear la información de control y la información de usuario en múltiples tramas, donde cada trama incluye una ranura de tiempo de control para la información de control y múltiples ranuras de tiempo de datos para la información de usuario, y cada ranura de tiempo de datos corresponde a un flujo de datos de una de múltiples portadoras de antena, y
 - un transmisor (76) de REC para transmitir tramas a través del primer enlace de comunicaciones hasta el primer nodo de RE;
- en donde el primer nodo de RE está configurado para recibir la información de control y la información de usuario desde el nodo de REC para el segundo nodo de RE a través del primer enlace de comunicaciones, incluyendo la información de usuario múltiples flujos de datos, correspondiendo cada flujo de datos a datos asociados a una antena para una portadora, incluyendo el primer nodo de RE:
- circuitería (circuitos) de radio (85a);
 - un primer enmarcador (82a) de RE para formatear información de control e información de usuario en múltiples tramas, donde cada trama incluye una ranura de tiempo de control para la información de control y múltiples ranuras de tiempo de datos para la información de usuario, y cada ranura de tiempo de datos corresponde a un flujo de datos de una de múltiples portadoras de antena, estando el primer enmarcador de RE configurado para enrutar la primera información de control y de usuario del RE hasta, y desde, la circuitería (circuitos) de radio, y para enviar la segunda información de control y de usuario del RE hasta, y desde, el segundo nodo de RE, y
 - un primer transmisor (86a) de RE para transmitir tramas a través del primer enlace de comunicaciones,
- en donde la estación de base de radio distribuida comprende además:
- 65 medios (80a) para determinar un primer retardo de tiempo de transmisión asociado al primer enlace de

transmisión;
 medios (80b) para determina un segundo retardo de tiempo de transmisión asociado al segundo enlace de transmisión;
 medios (70) para usar el primer y el segundo retardos de transmisión en una determinación de retardo de bucle asociado al nodo de REC, al primer nodo de RE, y al segundo nodo de RE, y circuitería (circuitos) electrónica (70) configurada para determinar una diferencia de temporización de trama correspondiente a un retardo de bucle de REC-RE extremo, entre el instante en que se transmite una señal de sincronización de trama de enlace descendente desde un puerto maestro del nodo de REC y el instante en que se recibe una señal de sincronización de trama de enlace ascendente de nuevo en un puerto maestro del nodo de REC, que incluye al menos el retardo de bucle de REC-RE extremo;
 en donde cada nodo de RE está configurado para proporcionar al nodo de REC una desviación de tiempo entre el puerto esclavo de entrada y el puerto esclavo de salida del nodo de RE;
 el nodo de REC está configurado para transmitir una primera señal de sincronización de trama hasta el primer nodo de RE en un primer instante;
 el primer nodo de RE está configurado para proporcionar al REC un retardo de enlace descendente asociado a la recepción de una primera señal de sincronización de trama por el puerto esclavo de entrada del primer nodo de RE y transmitir la primera señal de sincronización de trama por el puerto maestro de salida del primer nodo de RE;
 el primer nodo de RE está configurado para proporcionar al nodo de REC un retardo de enlace ascendente asociado a la recepción de una segunda señal de sincronización de trama por el puerto maestro de entrada del primer nodo de RE y transmitir una tercera señal de sincronización de trama por el puerto esclavo de salida del primer nodo de RE;
 el nodo de REC está configurado para recibir desde el primer nodo de RE la tercera señal de sincronización de trama en un segundo instante, determinar una diferencia de tiempo entre el primer y el segundo instantes, y determinar el primer retardo de tiempo de transmisión asociado al primer enlace de transmisión y el segundo retardo de tiempo de transmisión asociado al segundo enlace de transmisión en base a la diferencia de tiempo, al retardo de enlace descendente, al retardo de enlace ascendente, y a cada desviación de tiempo.

11.- La estación de base de radio de la reivindicación 10, en donde cada portadora de antena tiene una ranura de tiempo correspondiente en la trama de modo que se insertan muestras de datos para cada portadora de antena en la ranura de tiempo correspondiente de esa portadora de antena, y en donde la posición de la ranura de tiempo correspondiente en la trama puede ser cambiada desde una posición en un puerto esclavo del primer nodo de RE que recibe información de enlace descendente hasta otra posición en un puerto maestro del primer nodo de RE que recibe información de enlace ascendente.

12.- La estación de base de radio de la reivindicación 10, en donde la información de control incluye señalización de capa 1 (L1), incluyendo la señalización L1 un indicador de defecto de punto de acceso de servicio SDI que indica si hay capas más altas operativas para datos, sincronización o control y gestión C&M.

13.- La estación de base de radio de la reivindicación 12, en donde el primer nodo de RE está configurado para recibir el SDI a través del primer enlace de transmisión, y en respuesta a la recepción del SDI a través del primer enlace de transmisión, el primer nodo de RE está configurado para ignorar los datos recibidos a través del primer enlace de transmisión y reenviar el SDI a través del segundo enlace de transmisión hasta el segundo nodo de RE.

14.- La estación de base de radio de la reivindicación 12, en donde el primer nodo de RE está configurado para recibir el SDI a través del primer enlace de transmisión, y en respuesta a la recepción del SDI a través del primer enlace de transmisión, el primer nodo de RE está configurado para transmitir datos recibidos por un primer enlace de transmisión redundante a través del segundo enlace de transmisión.

15.- La estación de base de radio de la reivindicación 12, en donde, si la información de control enviada por el nodo de REC incluye un indicador de reseteo, el primer nodo de RE está configurado para iniciar una operación de reseteo para el primer nodo de RE y enviar el indicador de reseteo hasta el segundo nodo de RE.

16.- Un controlador de equipo de radio REC (12) para su uso en una estación de base de radio distribuida (10) que incluye una primera y una segunda unidades (14a, 14b) de equipo de radio (RE), de las que cada una tiene uno o más elementos de antena, estando el REC separado del, y acoplado al, primer RE por medio de un primer enlace de transmisión (enlace de CPRI) y estando el primer RE separado del, y acoplado al, segundo RE por medio de un segundo enlace de transmisión (enlace de CPRI), en donde el primer enlace de transmisión conecta un puerto maestro del REC (12) a un puerto esclavo del primer RE (14a), y el segundo enlace de transmisión conecta un puerto maestro del primer RE (14a) a un puerto esclavo del segundo RE (14b), comprendiendo el REC:

un controlador (70) para proporcionar información de control e información de usuario para su transmisión a través del primer y del segundo enlaces de comunicaciones hasta el primer y el segundo REs,

respectivamente, incluyendo la información de usuario múltiples flujos de datos, correspondiendo cada flujo de datos a datos asociados a una antena para una portadora;
 un enmarcador (72) para formatear la información de control y la información de usuario en múltiples tramas multiplexadas por división de tiempo (TDM), donde cada trama de TDM incluye una ranura de tiempo de control para la información de control y múltiples ranuras de tiempo de datos para la información de usuario, y cada ranura de tiempo de datos corresponde a un flujo de datos de una de múltiples portadoras de antena, y un transmisor (76) para transmitir tramas a través del primer enlace de comunicaciones destinadas al primer RE y al segundo RE, en donde las tramas destinadas al segundo RE son transmitidas al primer RE para su transmisión por medio del primer RE al segundo RE a través del segundo enlace de comunicaciones, en donde el controlador está configurado para:

determinar un primer retardo de tiempo de transmisión asociado al primer enlace de transmisión;
 determinar un segundo retardo de tiempo de transmisión asociado al segundo enlace de transmisión;
 usar el primer y el segundo retardos de transmisión en una determinación de retardo de bucle asociada al REC, al primer RE y al segundo RE, y
 determinar una diferencia de temporización de trama correspondiente a un retardo de bucle de REC-RE extremo entre el instante en que se transmite una señal de sincronización de trama de enlace descendente desde un puerto maestro del REC y el instante en que se recibe una señal de sincronización de trama de enlace ascendente de nuevo en un puerto maestro del REC, que incluye al menos el retardo de bucle de REC-RE extremo, en donde el REC está configurado para:

transmitir una primera señal de sincronización de trama hasta el primer RE en un primer instante cuando cada RE proporciona al REC una desviación de tiempo entre el puerto esclavo de entrada y el puerto esclavo de salida del RE;
 recibir un retardo de enlace descendente desde el primer RE asociado a la recepción de una primera señal de sincronización de trama en el primer puerto esclavo de entrada del RE y transmitir la primera señal de sincronización de trama por el primer puerto maestro de salida del RE;
 recibir un retardo de enlace ascendente desde el primer RE asociado a la recepción de una segunda señal de sincronización de trama por el puerto maestro de entrada del primer RE y transmitir una tercera señal de sincronización de trama por el puerto esclavo de salida del primer RE;
 recibir la tercera señal de sincronización de trama en un segundo instante desde el primer RE;
 determinar una diferencia entre el primer y el segundo instantes, y
 determinar el primer retardo de tiempo de transmisión asociado al primer enlace de transmisión y el segundo retardo de tiempo de transmisión asociado al segundo enlace de transmisión en base a la diferencia de tiempo, al retardo de enlace descendente, al retardo de enlace ascendente, y a cada desviación de tiempo.

17.- El REC de la reivindicación 16, en donde una tasa de transmisión a través del primer enlace de transmisión es aproximadamente del orden de 614,3 Mbits/s, 1228,8 Mbits/s, o 2457,6 Mbits/s.

18.- El REC de la reivindicación 16, en donde cada portadora de antena tiene una ranura de tiempo correspondiente en la primera trama de modo que se insertan muestras de datos para cada portadora de antena en la ranura de tiempo correspondiente de esa portadora de antena, y en donde la posición de la ranura de tiempo correspondiente en la trama puede ser cambiada desde una posición en un puerto esclavo del primer RE que recibe información de enlace descendente hasta otra posición de un puerto maestro del primer RE que recibe información de enlace ascendente.

19.- El REC de la reivindicación 16, en donde la información de control incluye señalización de capa 1 (L1), incluyendo la señalización L1 un indicador de defecto de punto de acceso de servicio (SDI) que indica si hay capas más altas operativas para datos, sincronización o control y gestión (C&M).

20.- Un equipo de radio RE (14a) para su uso en una estación de base de radio distribuida (10) que incluye otro RE (14b) y un controlador de equipo de radio REC (12) acoplado al RE por medio de un primer enlace de comunicaciones (enlace de CPRI) y acoplado al otro RE por medio de un segundo enlace de comunicaciones (enlace de CPRI), en donde el primer enlace conecta un puerto maestro del REC (12) a un puerto esclavo del RE (14a) y el segundo enlace conecta un puerto maestro del RE (14a) a un puerto esclavo del otro RE (14b), comprendiendo el RE:

circuitería (circuitos) (85a) de transcepción de radio acoplada a uno o más elementos de antena para recibir información de control e información de usuario para su transmisión a través del primer enlace de comunicaciones hasta el REC, incluyendo la información de usuario múltiples flujos de datos, correspondiendo cada flujo de datos a datos asociados a un elemento de antena para una portadora;

primera circuitería (circuitos) (88a) de interfaz para recibir tramas que incluyen información de control e información de usuario para el REC desde el otro RE a través del segundo enlace de comunicaciones, incluyendo la información de usuario múltiples flujos de datos, correspondiendo cada flujo de datos a datos asociados a un elemento de antena para una portadora, e incluyendo cada trama una ranura de tiempo de control para la información de control y múltiples ranuras de tiempo de datos para la información de usuario, y cada ranura de tiempo de datos corresponde a un flujo de datos de una de múltiples portadoras de antena; circuitería (circuitos) (80a) de procesamiento para formatear la información de control y la información de usuario procedente de la circuitería (circuitos) de transcepción de radio en múltiples tramas, y segunda circuitería (circuitos) (86a) de interfaz configurada para transmitir tramas a través del primer enlace de comunicaciones hasta el REC, en donde las tramas incluyen información de control y de usuario recibida desde la circuitería (circuitos) de transcepción de radio y desde el otro RE, en donde la circuitería (circuitos) de procesamiento está configurada para:

proporcionar información para determinar un primer retardo de tiempo de transmisión asociado al primer enlace de transmisión, y proporcionar información para determinar un segundo retardo de tiempo de transmisión asociado al segundo enlace de transmisión, en donde se calcula un retardo de bucle asociado al REC, al primer RE y al segundo RE, en base al primer y al segundo retardos de transmisión, y la circuitería (circuitos) de procesamiento está configurada para proporcionar información para la determinación de una diferencia de temporización de trama que corresponde a un retardo de bucle de REC-RE extremo, entre el instante en que se transmite una señal de sincronización de trama de enlace descendente desde un puerto maestro del REC y el instante en que se recibe una señal de sincronización de trama de enlace ascendente de nuevo en un puerto maestro del REC, que incluye al menos el retardo de bucle de REC-RE extremo, en donde el RE está configurado para proporcionar al REC una desviación de tiempo entre el puerto esclavo de entrada y el puerto esclavo de salida del RE, y en respuesta a la recepción de una primera señal de sincronización de trama transmitida hasta el RE en un primer instante, el RE está configurado para proporcionar al REC un retardo de enlace descendente asociado a la recepción de una primera señal de sincronización de trama en el puerto esclavo de entrada del RE y transmitir la primera señal de sincronización de trama por el puerto maestro de salida del RE, y un retardo de enlace ascendente asociado a la recepción de una segunda señal de sincronización de trama por el puerto maestro de entrada del RE y transmitir una tercera señal de sincronización de trama por el puerto esclavo de salida del RE.

21.- El RE de la reivindicación 20, en donde la segunda circuitería (circuitos) de interfaz está configurada para recibir tramas desde el REC, y en donde la circuitería (circuitos) de procesamiento está configurada para enrutar algunas de las tramas recibidas hasta la circuitería (circuitos) de transcepción de radio para su transmisión a través de la interfaz de radio y para enrutar otras de las tramas recibidas hasta la primera circuitería (circuitos) de interfaz para su transmisión al otro RE a través del segundo enlace de comunicaciones.

22.- El RE de la reivindicación 21, en donde la circuitería (circuitos) de procesamiento incluye un enmarcador/desenmarcador (82a) y la primera y la segunda circuitería (circuitos)s de interfaz incluyen, cada una de ellas, un serializador/deserializador.

23.- El RE de la reivindicación 20, en donde cada portadora de antena tiene una ranura de tiempo correspondiente en la trama de modo que se insertan muestras de datos para cada portadora de antena en la ranura de tiempo correspondiente de esa portadora de antena, y en donde la posición de la ranura de tiempo correspondiente en la trama puede ser cambiada desde una posición en un puerto esclavo del RE hasta otra posición en un puerto maestro del RE.

24.- El RE de la reivindicación 20, en donde la información de control incluye señalización de capa 1 (L1), incluyendo la señalización L1 un indicador de defecto de punto de acceso de servicio SDI que indica si hay capas más altas operativas para datos, sincronización, o control y gestión C&M.

25.- El RE de la reivindicación 24, en donde, cuando el RE recibe el SDI a través del primer enlace de transmisión, el primer RE está configurado para ignorar los datos recibidos a través del primer enlace de transmisión y reenviar el SDI a la primera circuitería (circuitos) de interfaz para su transmisión a través del segundo enlace de transmisión hasta el otro RE.

26.- El RE de la reivindicación 24, en donde, cuando el RE recibe el SDI a través del primer enlace de transmisión, el RE está configurado para transmitir los datos recibidos por un primer enlace de transmisión redundante a través de uno o de ambos de entre la interfaz de radio o el segundo enlace de transmisión.

27.- El RE de la reivindicación 20, en donde, si la información de control enviada por el REC incluye un indicador de reseteo, el RE está configurado para iniciar una operación de reseteo para el RE y enviar el indicador de reseteo al otro RE.

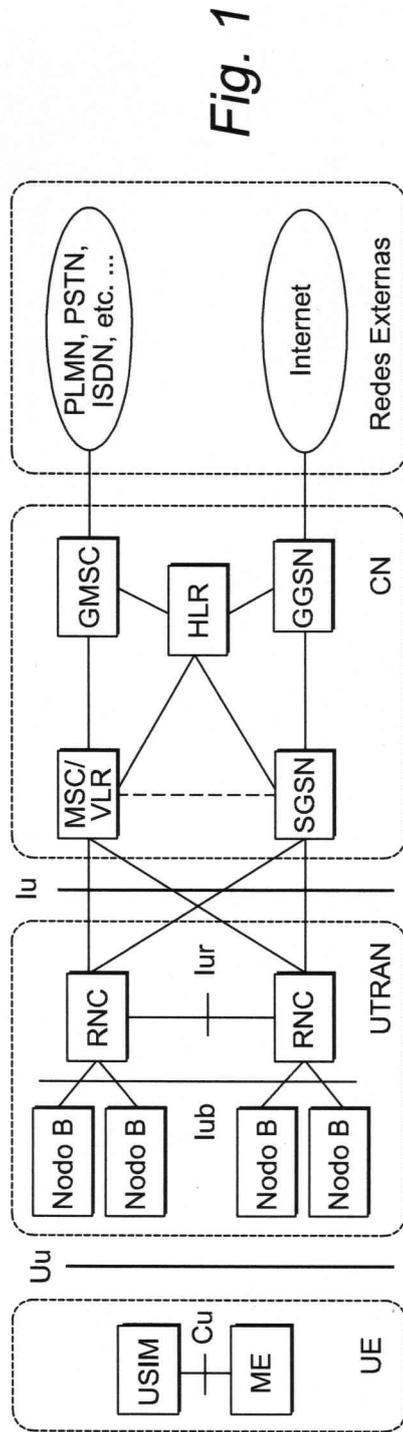


Fig. 1

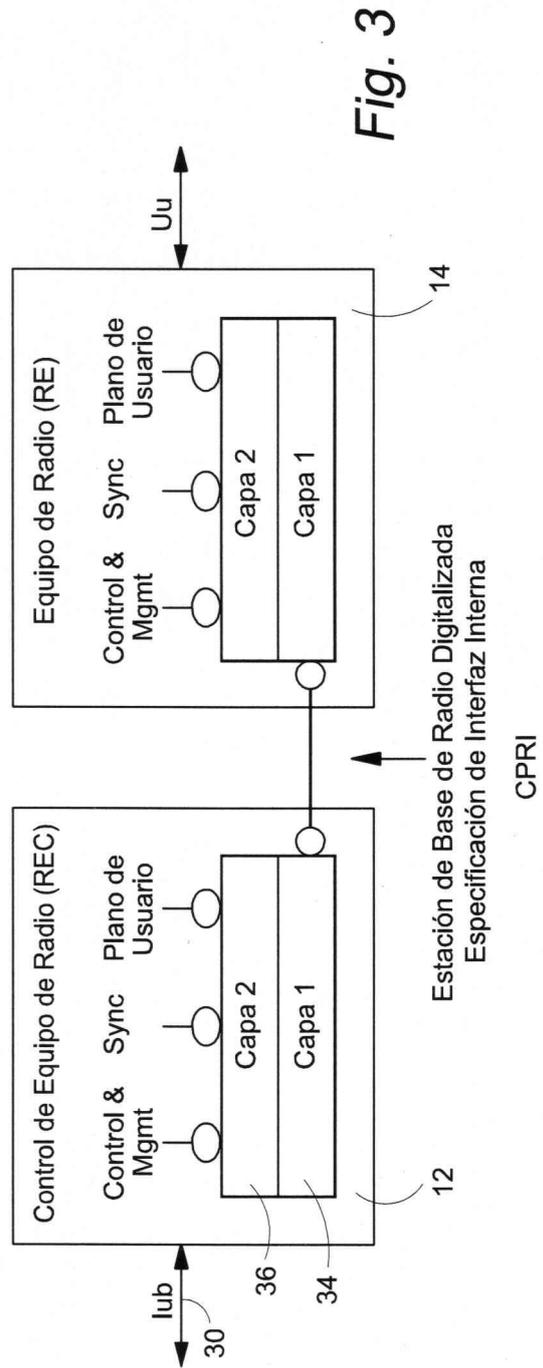


Fig. 3

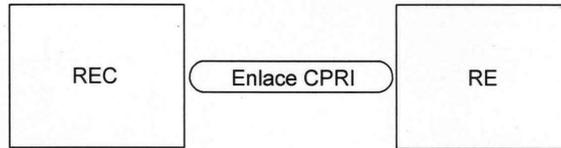


Fig. 2A

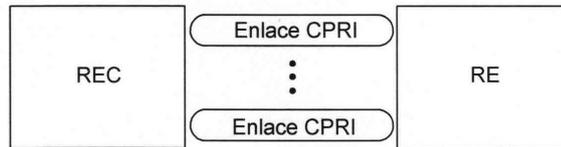


Fig. 2B

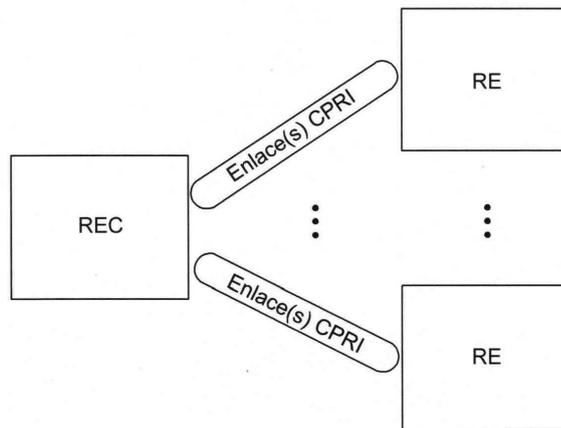


Fig. 2C

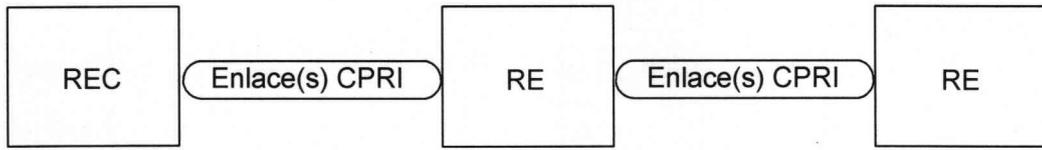


Fig. 2D

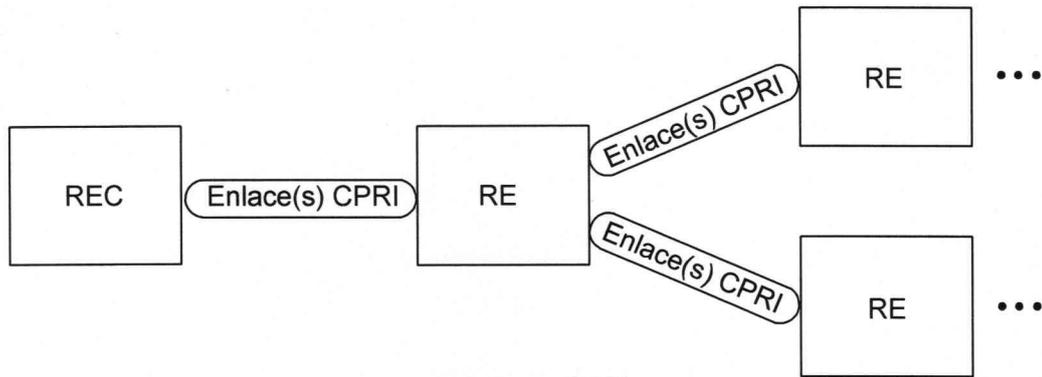


Fig. 2E

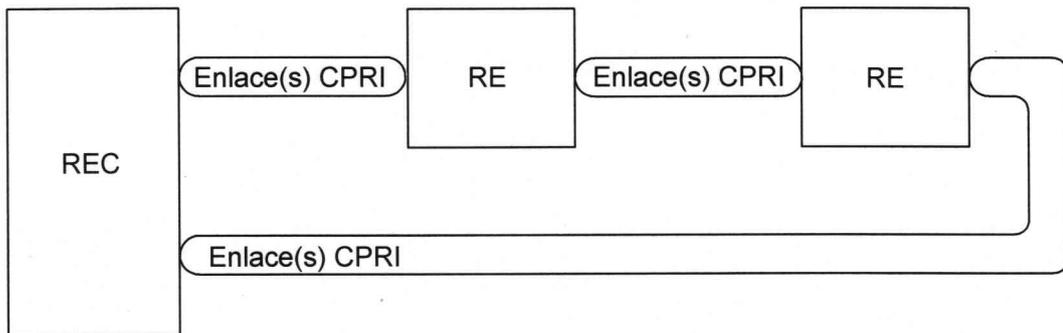


Fig. 2F

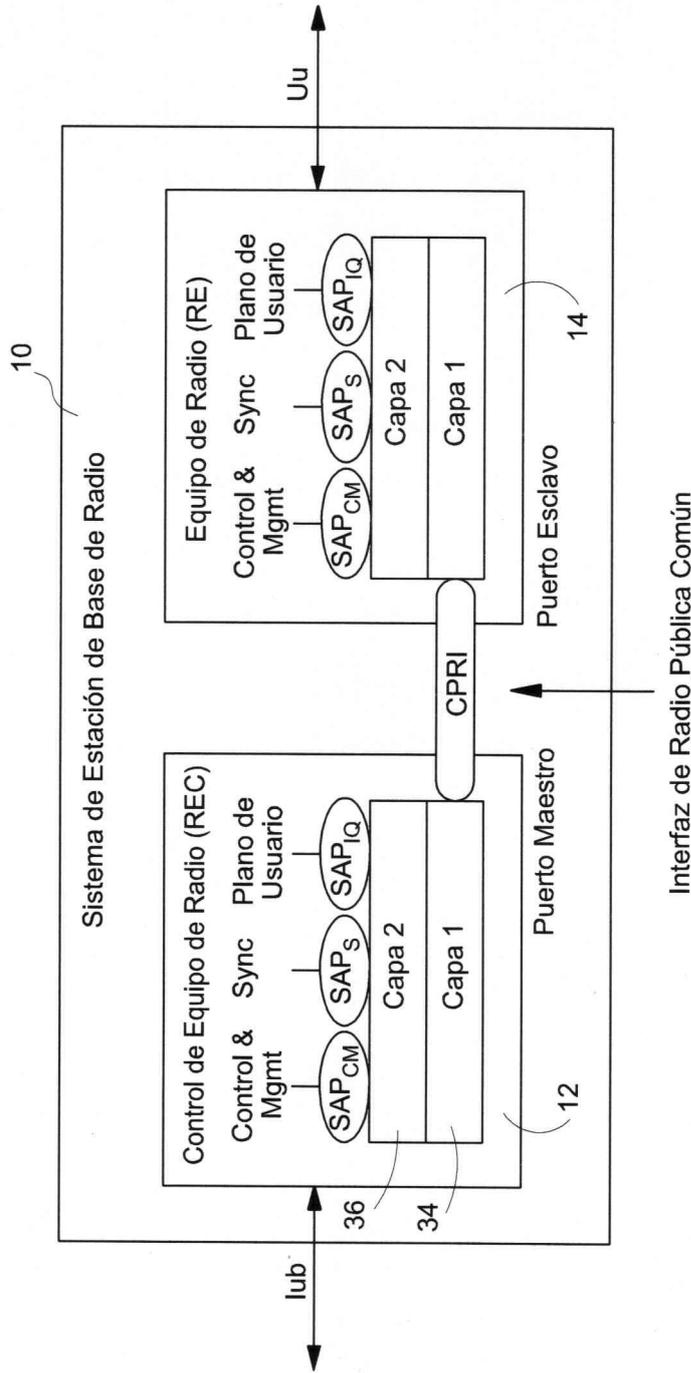


Fig. 4

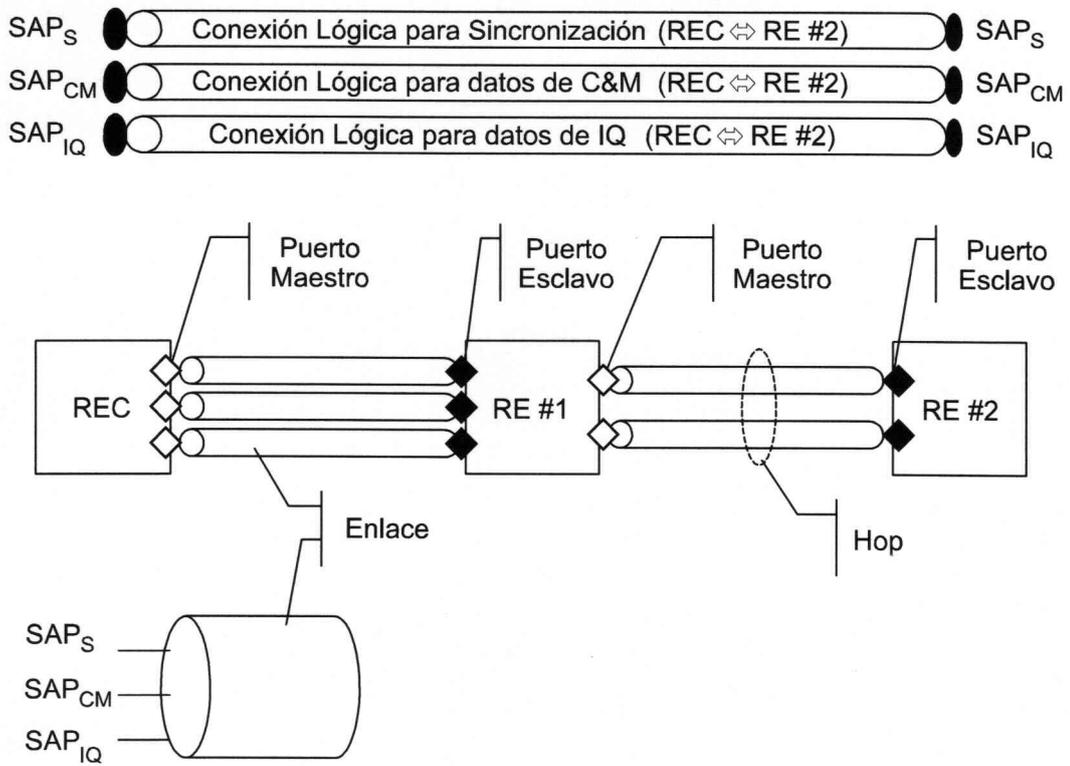


Fig. 5

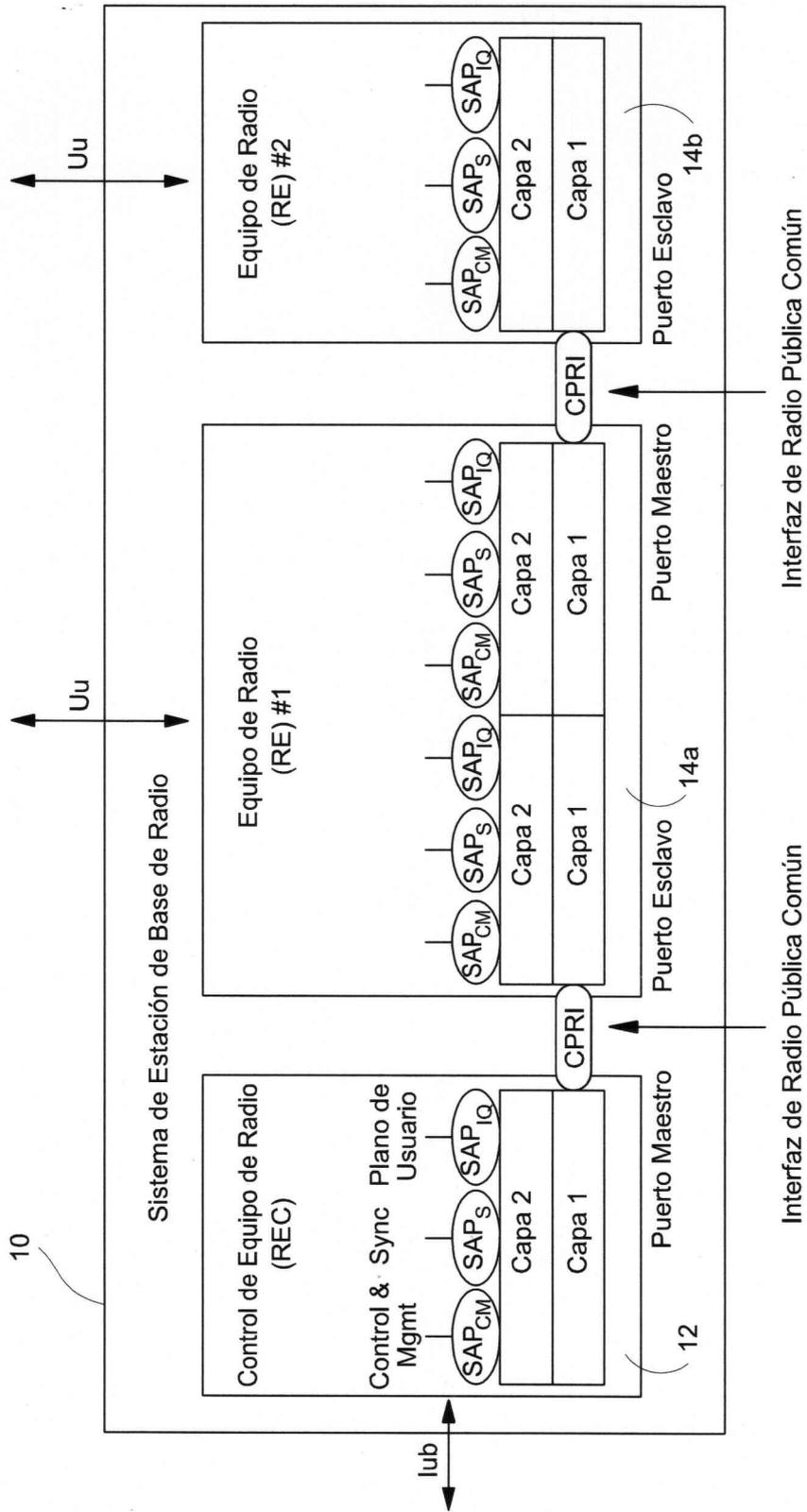


Fig. 6

	Plano de Usuario		Plano de Control & Gestión		SYNC
Capa 2 <u>36</u>	Datos de I/Q <u>40</u>	Específico del Vendedor <u>44</u>	Ethernet <u>46</u>	HDLC <u>48</u>	Señalización en Banda L1 <u>42</u>
Capa 1 <u>34</u>	Multiplexión por División de Tiempo				
	Transmisión Eléctrica		Transmisión Óptica		

Fig. 7

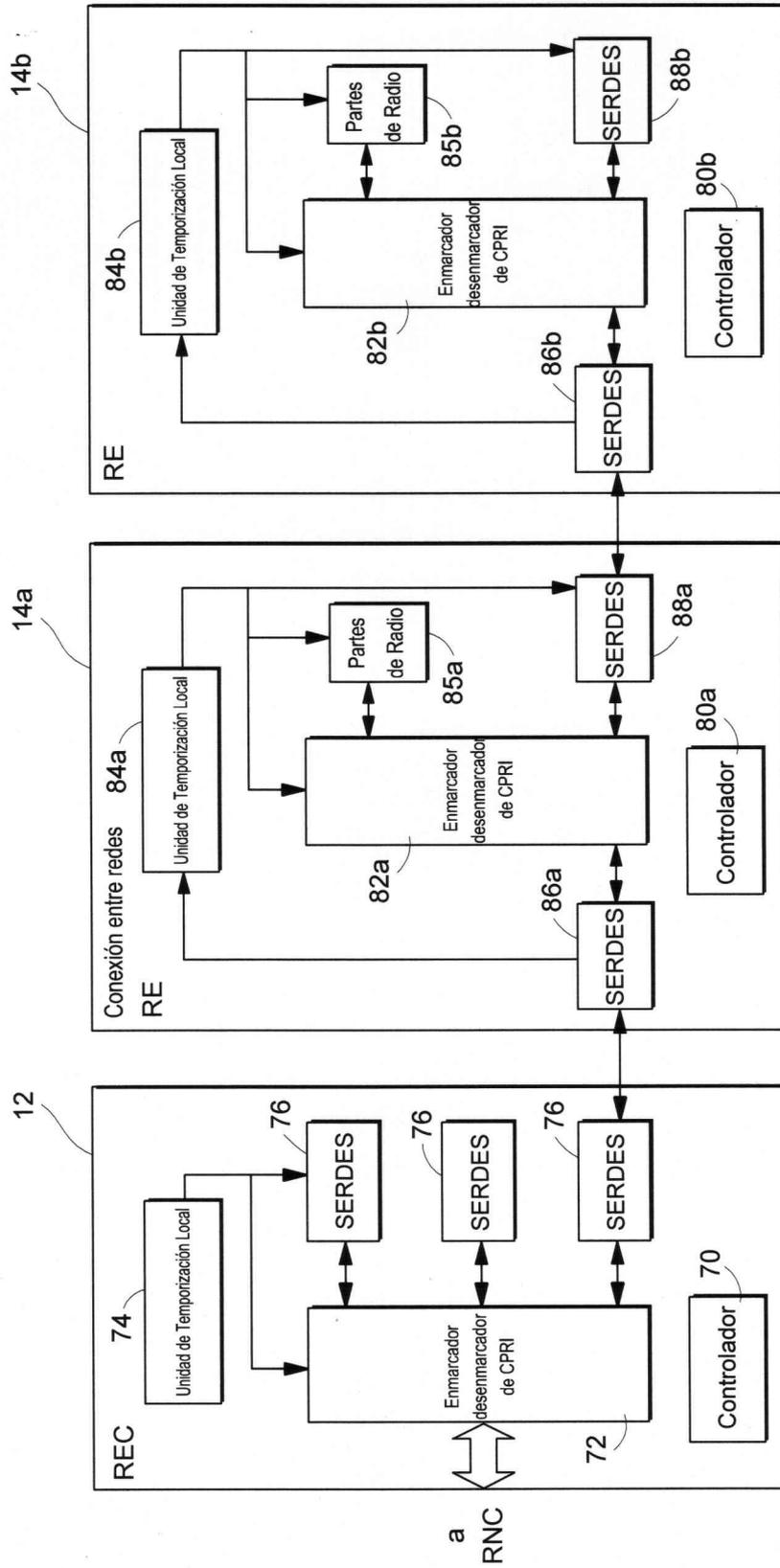


Fig. 8A

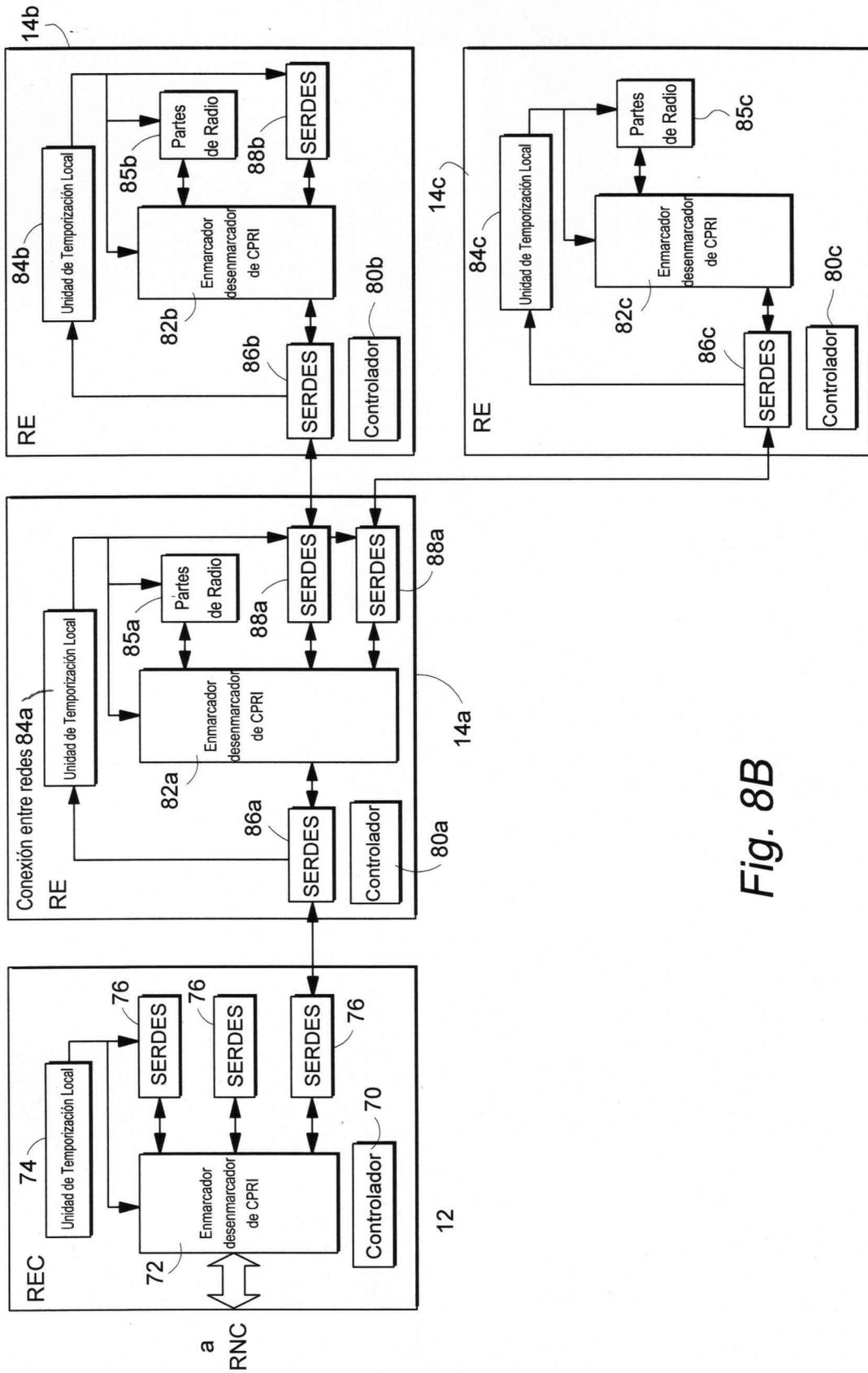
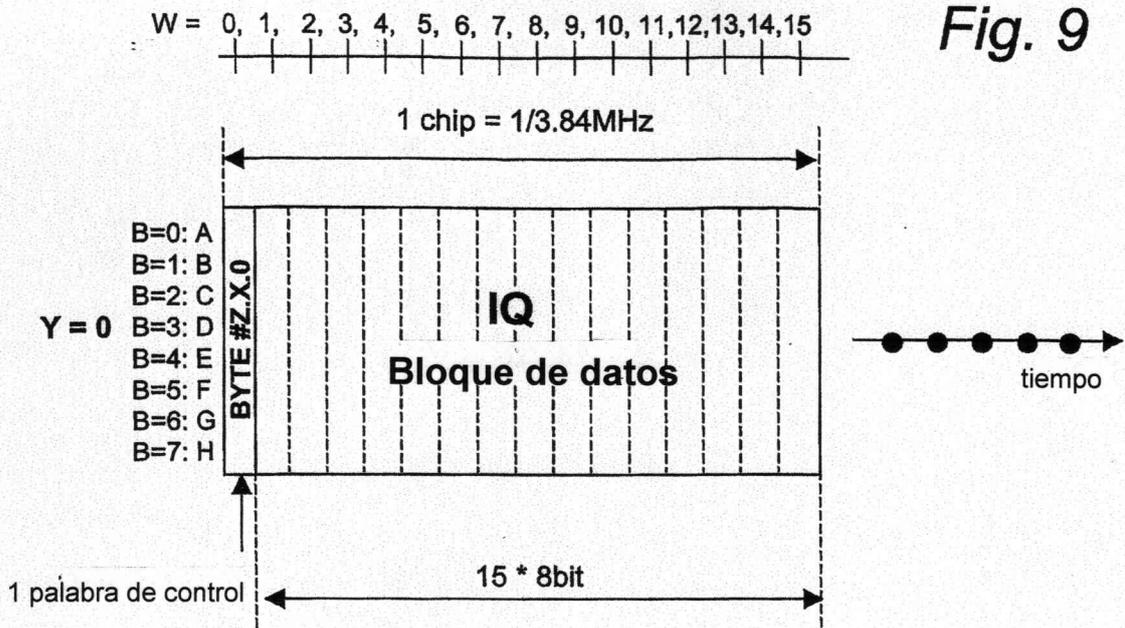
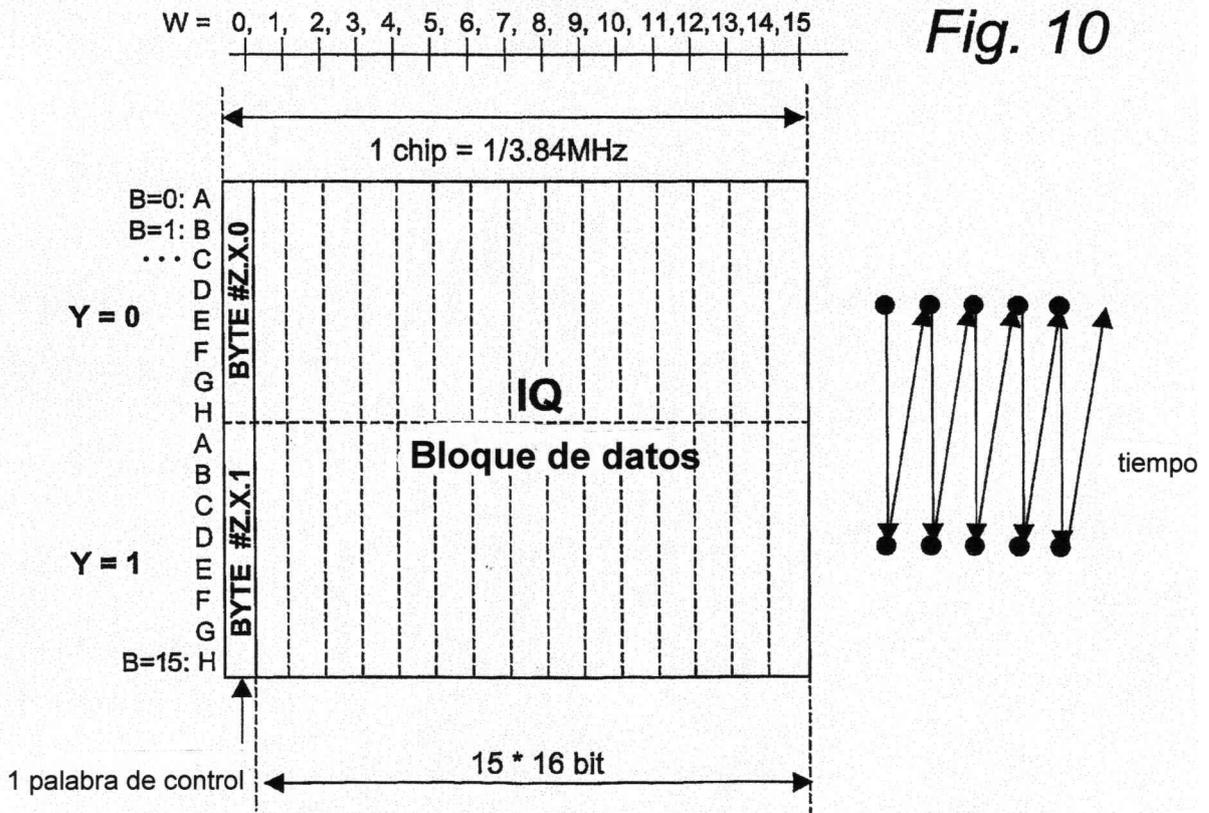


Fig. 8B



Estructura de trama básica para tasa de bits de línea de CPRI de 614,4 Mbits/s



Estructura de trama básica para tasa de bits de línea de CPRI de 1228,8 Mbits/s

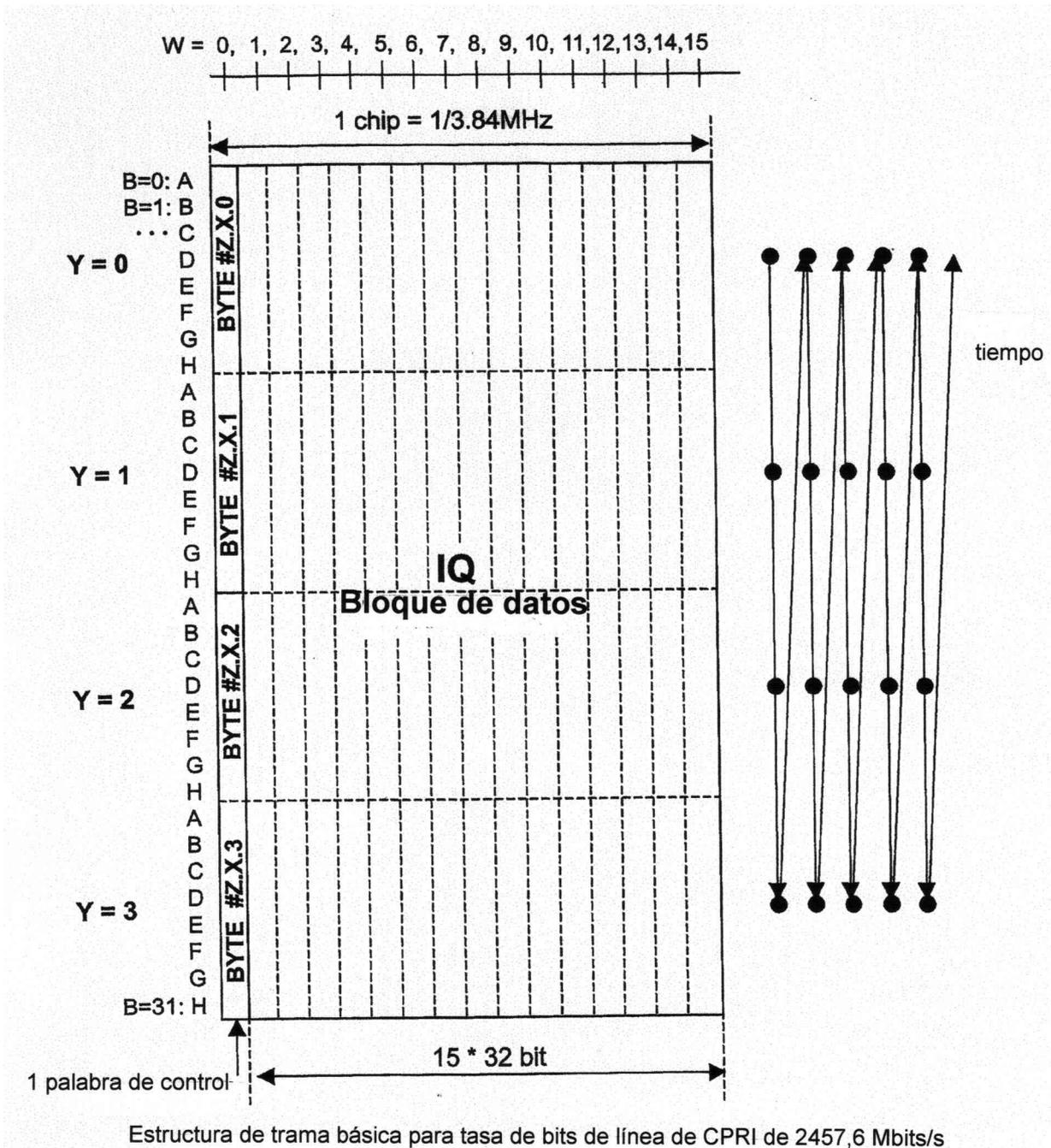


Fig. 11

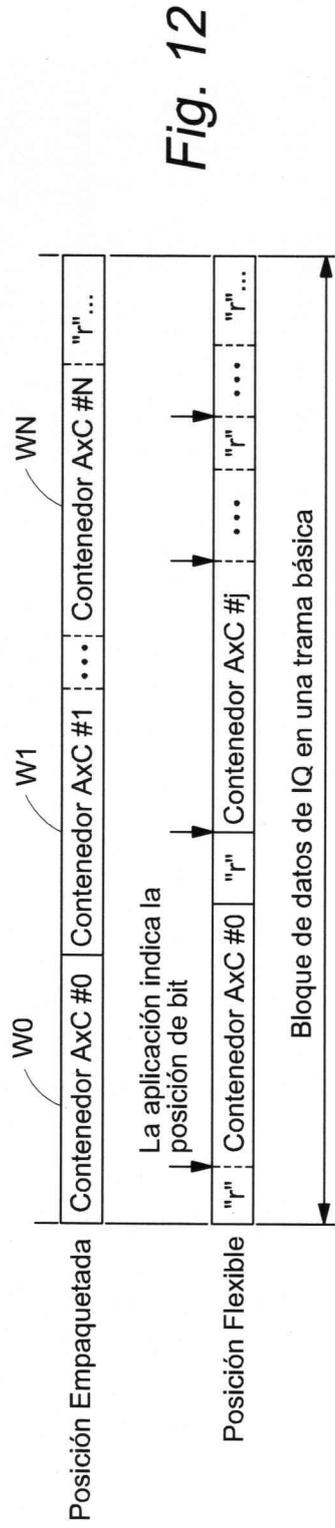


Fig. 12

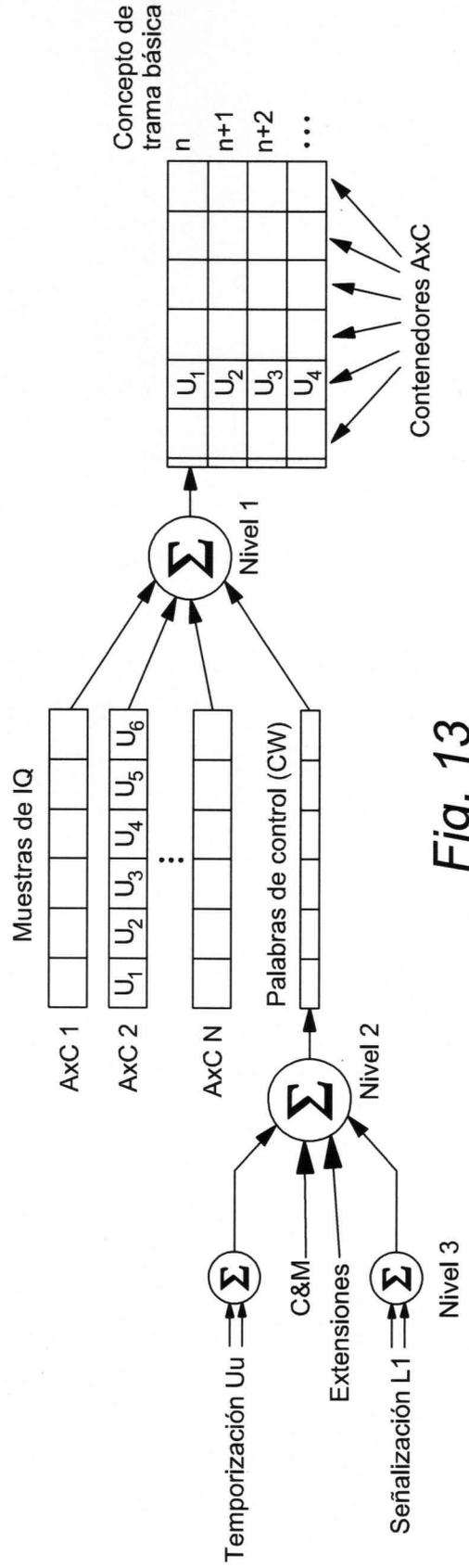


Fig. 13

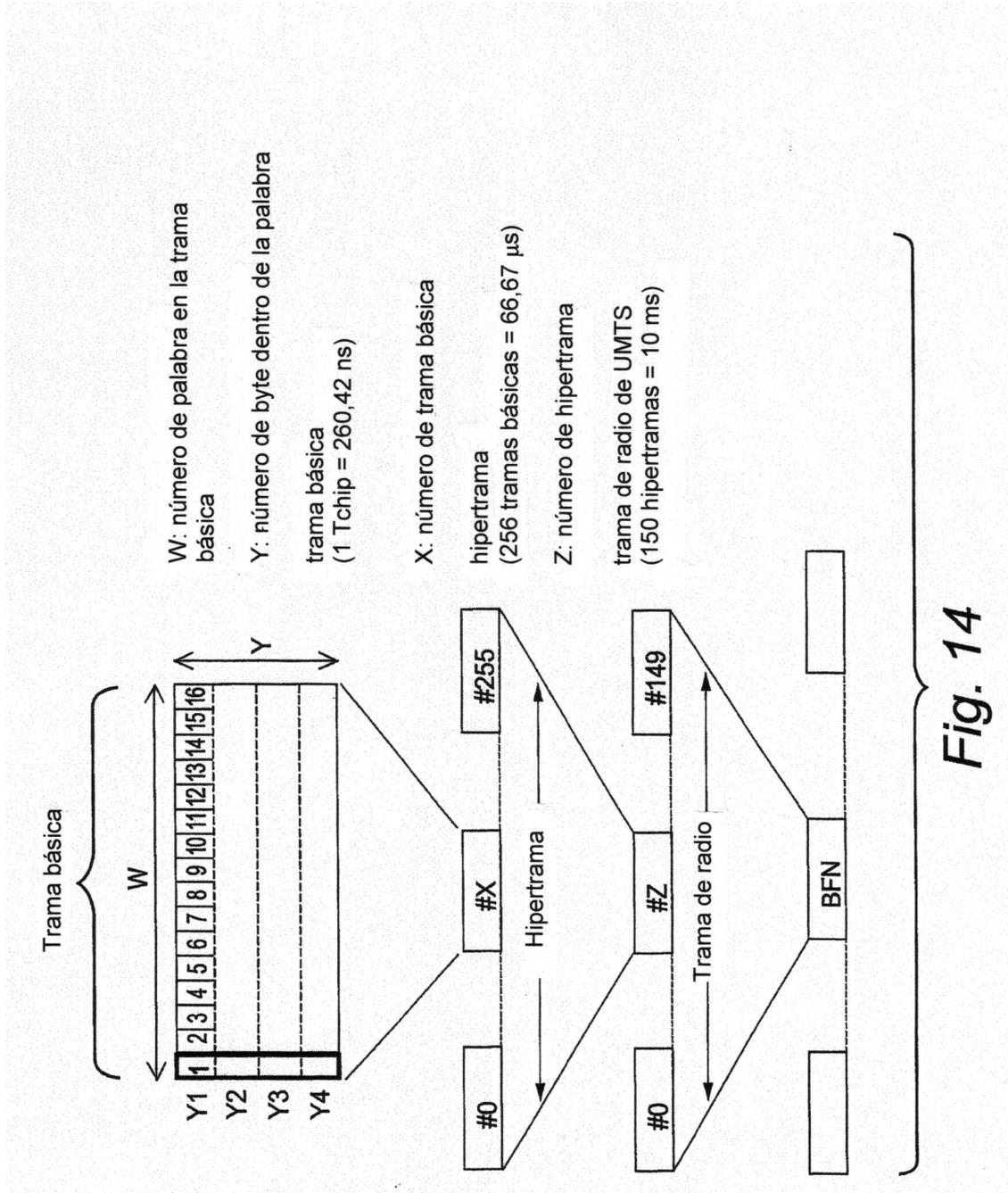


Fig. 14

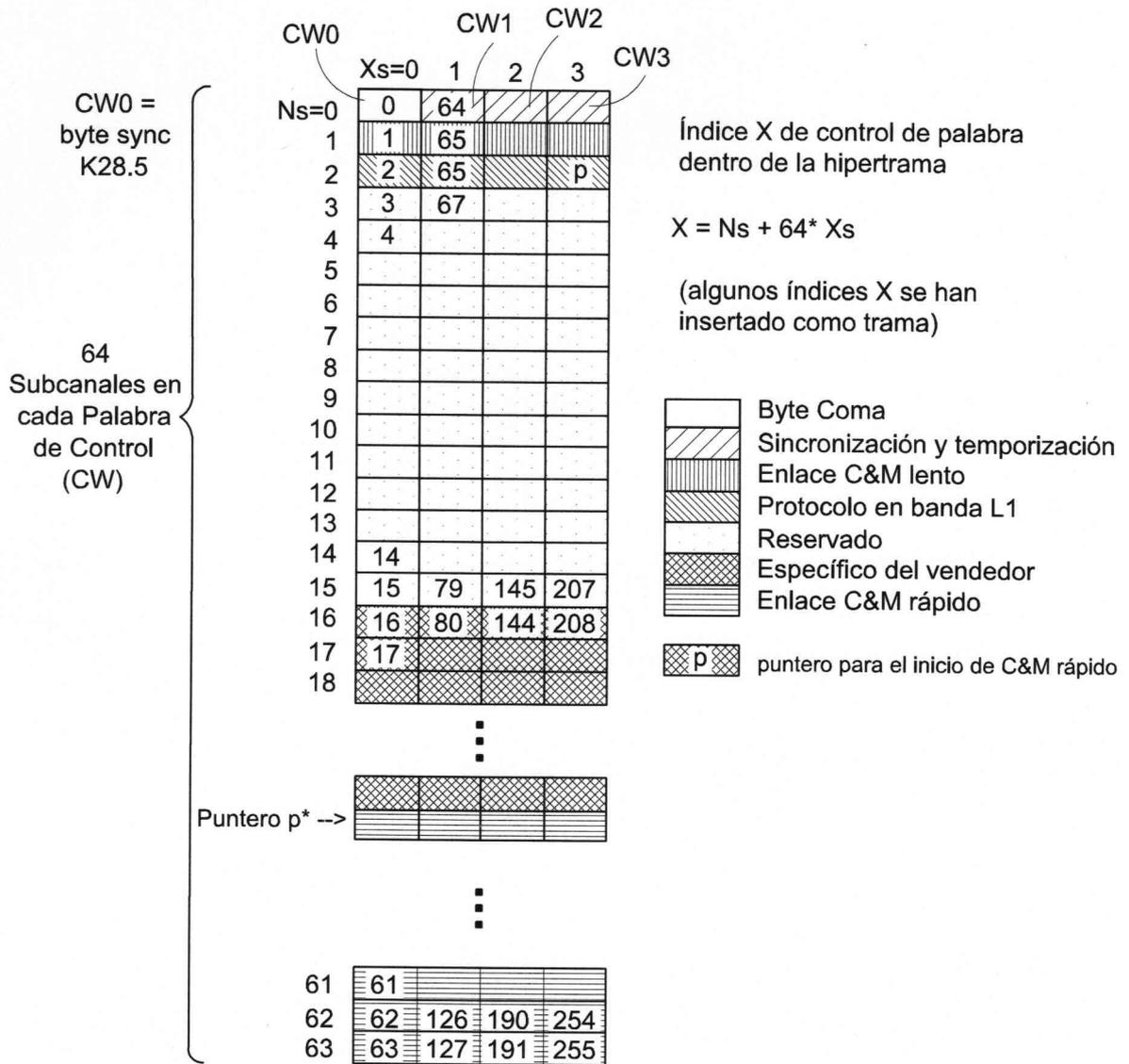


Ilustración de subcanales dentro de una hipertrama

Fig. 15

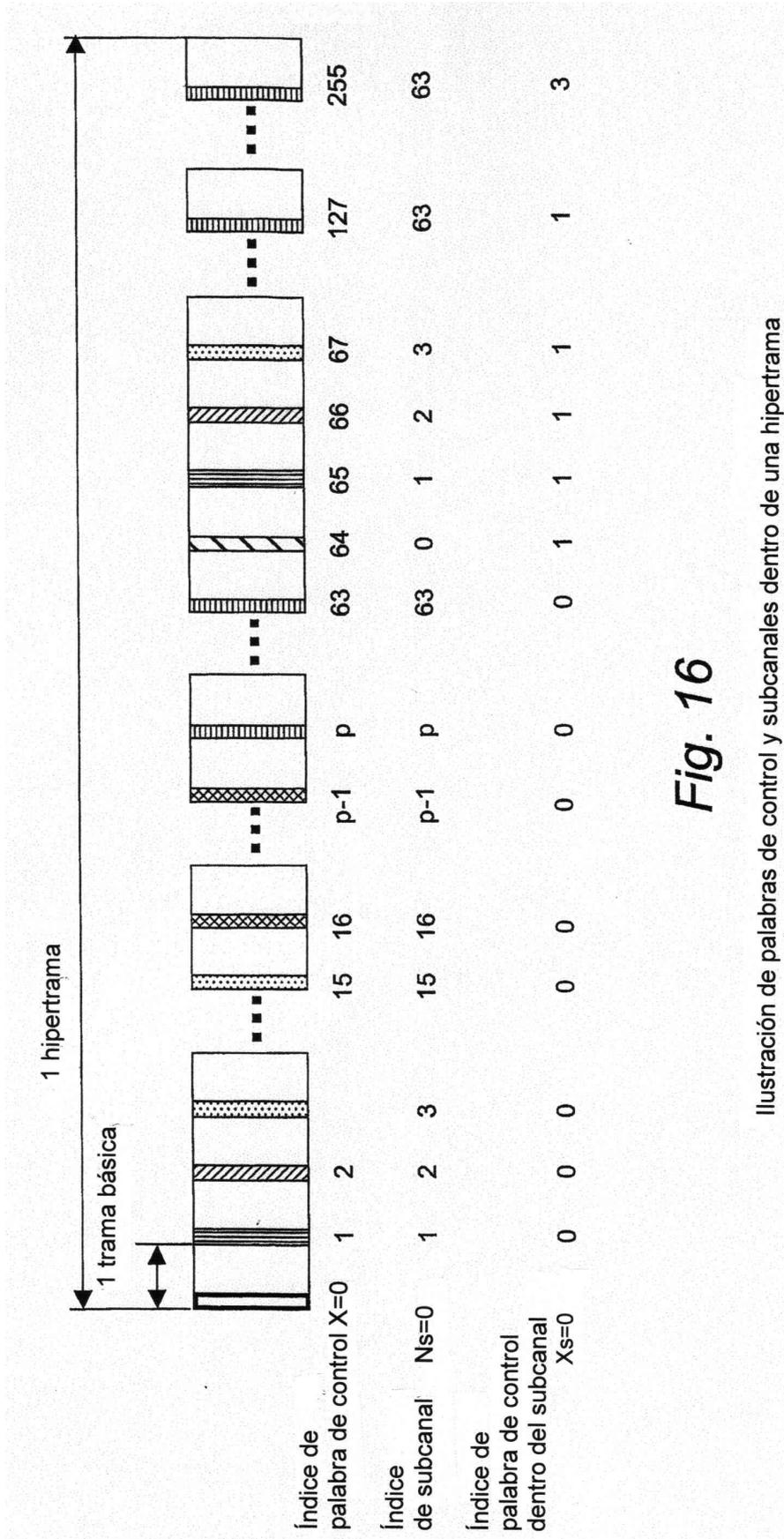


Fig. 16

Ilustración de palabras de control y subcanales dentro de una hipertrama

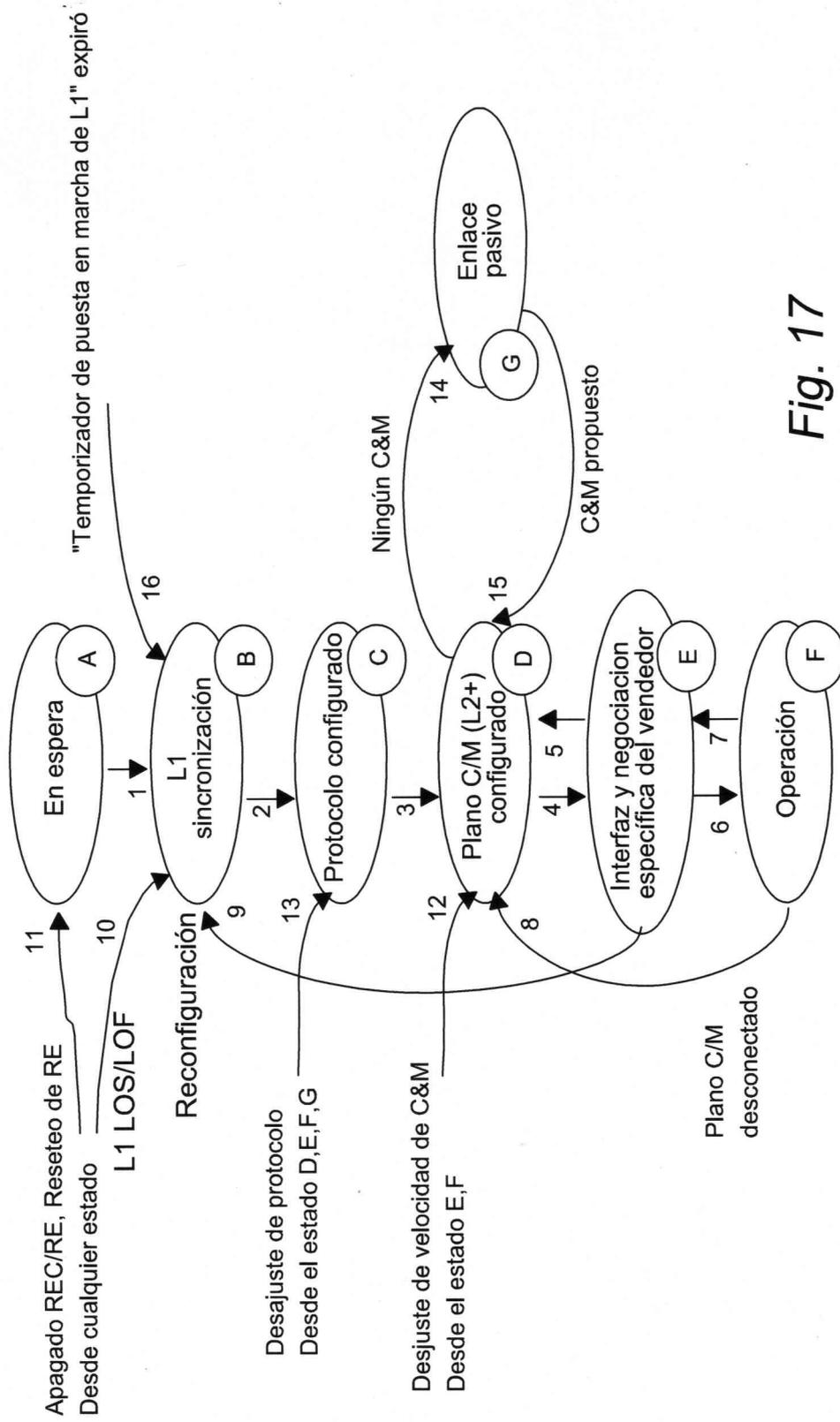
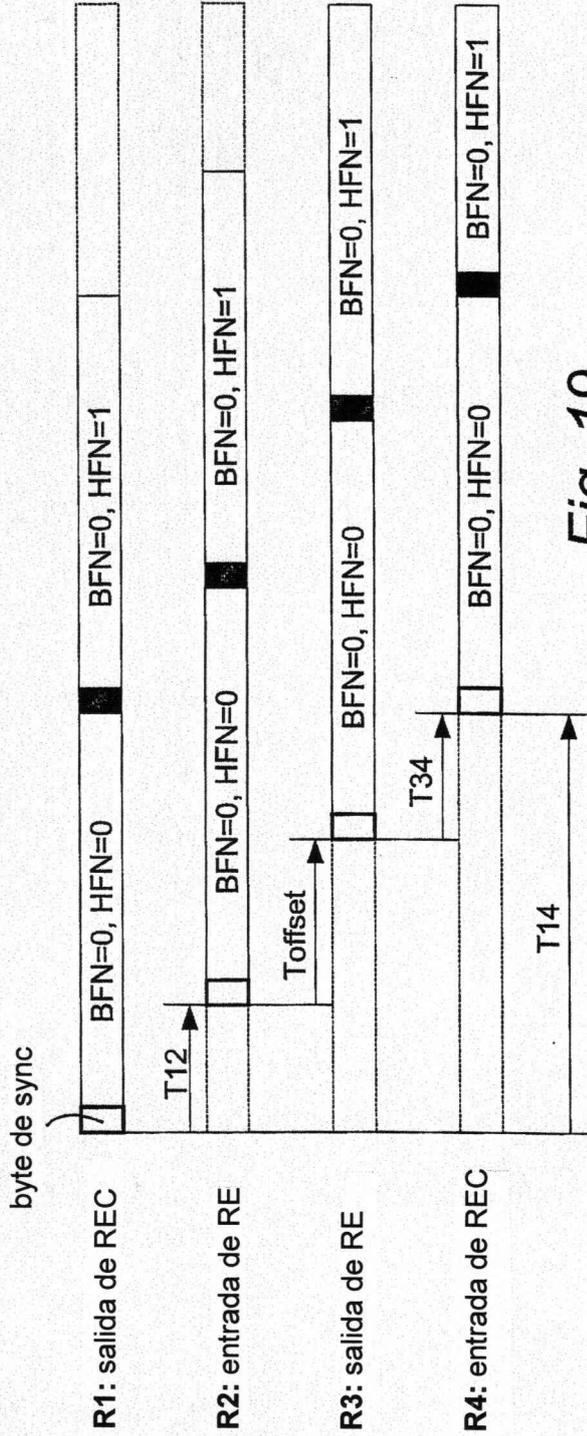
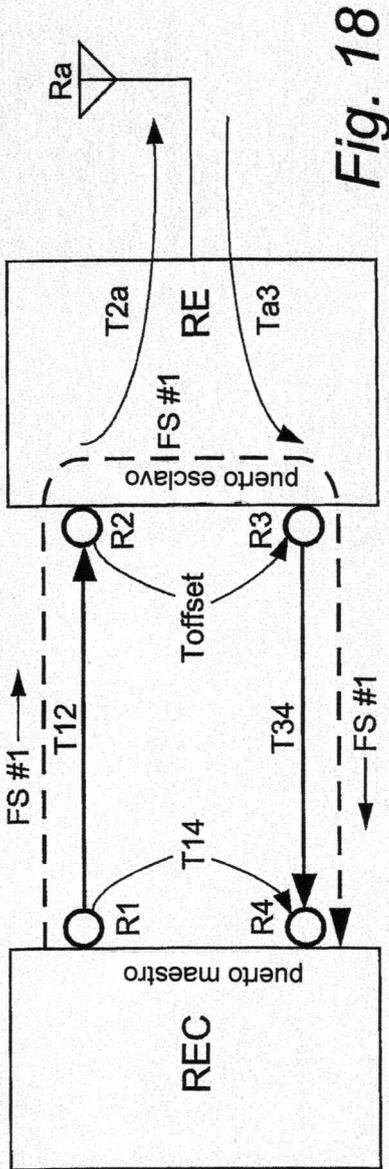


Fig. 17



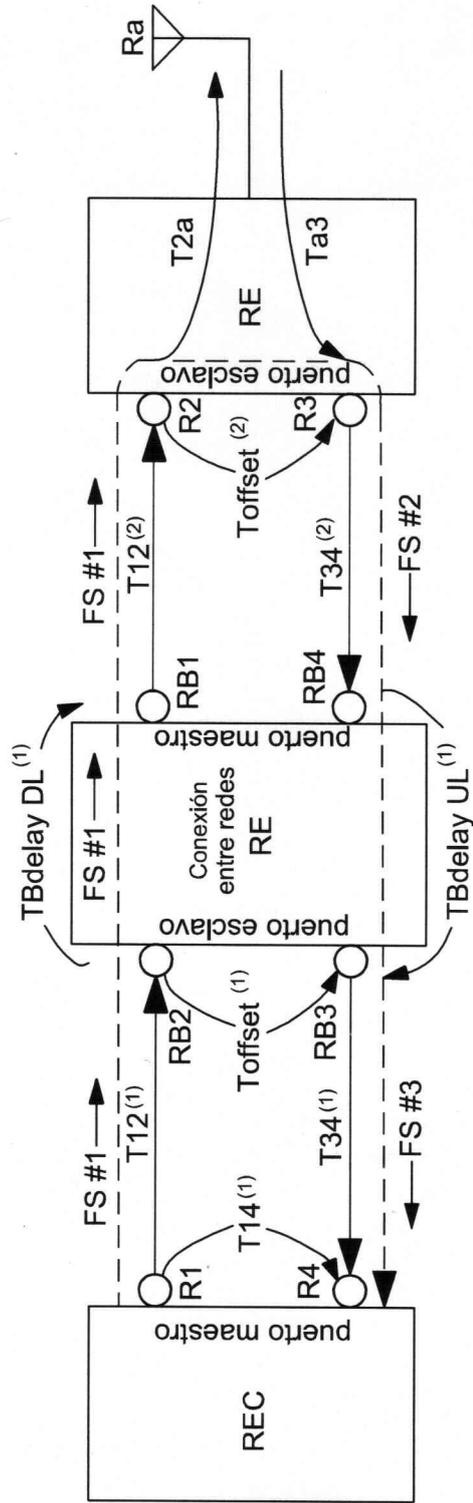


Fig. 20

