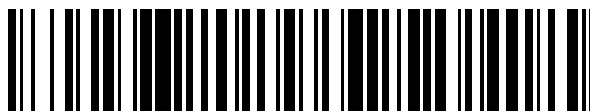


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 550 344**

51 Int. Cl.:

B66B 13/22 (2006.01)

B66B 5/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **24.07.2012 E 12740940 (7)**

97 Fecha y número de publicación de la concesión europea: **15.07.2015 EP 2741993**

54 Título: **Procedimiento de prueba de una instalación de ascensor y dispositivo de vigilancia para la realización del procedimiento de prueba**

30 Prioridad:

11.08.2011 EP 11177268

19.12.2011 EP 11194235

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

06.11.2015

73 Titular/es:

INVENTIO AG (100.0%)

Seestrasse 55

6052 Hergiswil, CH

72 Inventor/es:

SONNENMOSER, ASTRID;

MICHEL, DAVID y

HESS, MARTIN

74 Agente/Representante:

AZNÁREZ URBIETA, Pablo

ES 2 550 344 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Procedimiento de prueba de una instalación de ascensor y dispositivo de vigilancia para la realización del procedimiento de prueba

5 La invención se refiere a un procedimiento de prueba de una instalación de ascensor y a un dispositivo de vigilancia para la realización del procedimiento de prueba según el objeto de las reivindicaciones independientes.

10 Las instalaciones de ascensor usuales presentan circuitos de seguridad que consisten en elementos de seguridad conectados en serie. Estos elementos de seguridad vigilan, por ejemplo, el estado de las puertas de caja o de cabina. Un elemento de seguridad de este tipo puede consistir en un contacto. Un contacto abierto indica, por ejemplo, que una puerta está abierta y que se ha producido un estado de la misma potencialmente inadmisibles. Si en caso de un contacto abierto se identifica un estado abierto de las puertas inadmisibles, el circuito de seguridad se interrumpe. A causa de ello, un accionamiento o unos frenos que actúan sobre el desplazamiento de una cabina de ascensor detienen la cabina de ascensor.

15 El documento de patente WO 2009/010410 A1 da a conocer un dispositivo de vigilancia para una instalación de ascensor, que dispone de una unidad de control y al menos un nodo de bus y un bus. El bus posibilita una comunicación ente el nodo de bus y la unidad de control. El nodo de bus vigila mediante un elemento de seguridad el estado de las puertas de caja, por ejemplo. El nodo de bus dispone de un primer microprocesador y un segundo microprocesador. El primer microprocesador está diseñado de tal modo que lee señales de referencia de la unidad de control, las transforma en una señal analógica y aplica la misma al elemento de seguridad. El segundo microprocesador a su vez mide la señal analógica después del elemento de seguridad y la transforma en una señal digital. El segundo microprocesador proporciona esta información digital a la unidad de control. Esta información es enviada por el nodo de bus en forma de señales digitales a la unidad de control, o la unidad de control la solicita mediante una consulta. Cuando el conmutador de seguridad está abierto y a causa de ello el segundo microprocesador no mide ninguna señal analógica, éste envía espontáneamente una información de estado negativo a la unidad de control.

20 Para poder garantizar un funcionamiento seguro de la instalación de ascensor es necesario comprobar de forma recurrente el funcionamiento perfecto de los dos microprocesadores, en particular del segundo microprocesador al producirse un estado negativo, es decir, cuando un elemento de seguridad está abierto. En el documento WO 2009/010410 A1 se propone para ello una prueba de señal de referencia. En esta prueba, la unidad de control envía diferentes señales de referencia digitales al primer microprocesador. Sobre la base de las señales digitales proporcionadas o enviadas por el segundo microprocesador, la unidad de control puede averiguar si los dos microprocesadores transforman correctamente las señales de referencia variables. Una señal de referencia con valor cero o un valor de error constituye un caso especial en el que se provoca una respuesta espontánea del segundo microprocesador. La unidad de control envía una señal de referencia digital con valor de error al primer microprocesador, que éste transforma en una señal de referencia analógica con valor de error y aplica la misma al elemento de seguridad. De este modo se simula un elemento de seguridad abierto. La unidad de control espera que el segundo microprocesador responda espontáneamente a la señal de referencia analógica con valor de error registrada y envíe una señal digital a dicha unidad de control. Si se cumple este comportamiento previsto por la unidad de control y las demás señales de referencia se transforman correctamente, la unidad de control puede partir del supuesto de que tanto el primer microprocesador como el segundo funcionan perfectamente.

25 Una desventaja de estos nodos de bus comprobables consiste en que su fabricación todavía es relativamente costosa. En la producción en serie de estos nodos de bus, incluso un pequeño ahorro de gastos ya tiene un gran efecto en el precio.

30 Por consiguiente, el objetivo de la presente invención consiste en proporcionar un procedimiento de prueba de una instalación de ascensor y un dispositivo de vigilancia para la realización de dicho procedimiento de prueba, que posibiliten una producción favorable del dispositivo de vigilancia, en particular del nodo de bus.

35 Este objetivo se resuelve mediante un procedimiento de prueba y un dispositivo de vigilancia según las reivindicaciones independientes.

40 Un primer aspecto se refiere a un dispositivo de vigilancia de una instalación de ascensor con una unidad de control y al menos un nodo de bus. El nodo de bus presenta un primer microprocesador y un segundo microprocesador. La unidad de control y el nodo de bus se comunican a través de un bus. El dispositivo de vigilancia se caracteriza porque el primer microprocesador y el segundo microprocesador están conectados sin interrupción a través de una línea de señales.

45 En este contexto, por una línea de señales sin interrupción se ha de entender una línea de señales que incluye un conductor continuo que, como en este caso, conecta directamente entre sí por ejemplo dos microprocesadores. En particular, una línea de señales formada por varios elementos parciales unidos que están en contacto entre sí no se

considera aquí como un conductor continuo o una línea de señales sin interrupción. Por consiguiente, una línea de señales sin interrupción no incluye ningún elemento parcial, tales como conmutadores, elementos de seguridad o similares, aunque éstos estén en contacto con la línea de señales o con partes de ésta.

5 En un segundo aspecto, el dispositivo de vigilancia forma parte de un procedimiento de prueba. El procedimiento incluye los siguientes pasos: la unidad de control transmite una señal de referencia al primer microprocesador, el primer microprocesador transmite la señal al segundo microprocesador a través de la línea de señales, y el segundo microprocesador proporciona la señal a la unidad de control. Finalmente, la unidad de control verifica si la señal proporcionada corresponde a una señal esperada por dicha unidad de control.

10 La ventaja de este dispositivo de vigilancia consiste en que, en el procedimiento de prueba, la señal de referencia enviada por la unidad de control y transformada después en el primer microprocesador es enviada por el primer microprocesador al segundo microprocesador a través de una línea de señales. Esta línea de señales conecta el primer microprocesador y el segundo microprocesador sin interrupción, de modo que la línea de señales conecta directamente el primer microprocesador y el segundo microprocesador. Resulta especialmente ventajosa la disposición interna en el nodo de bus de la línea de señales. Dado que esta línea de señales no incluye ningún elemento adicional, tal como un elemento de seguridad o un conmutador, y puede ser muy corta, su resistencia es muy baja. Por lo tanto se pueden enviar señales del primer al segundo microprocesador con un consumo de energía muy bajo. En consecuencia es posible utilizar un amplificador de señal de baja capacidad en comparación con el nodo de bus descrito en la introducción. Por consiguiente, la producción del nodo de bus puede ser especialmente económica.

25 En una primera configuración del procedimiento de prueba, la unidad de control envía una señal de referencia con un primer valor a un nodo de bus. Como respuesta, el nodo de bus proporciona una señal con un segundo valor. Después, la unidad de control verifica si el segundo valor proporcionado es asignable al primer valor enviado. El segundo valor es asignable al primer valor cuando el segundo valor proporcionado corresponde a un segundo valor esperado por la unidad de control como respuesta al primer valor. Si el segundo valor proporcionado es asignable, la prueba se considera superada. Si el segundo valor proporcionado no es asignable al primer valor, la prueba se considera como no superada.

30 Además, el primer microprocesador del nodo de bus lee la señal de referencia con el primer valor enviada por la unidad de control y transforma esta señal de referencia en una señal interna del nodo de bus, que es transmitida por el primer microprocesador al segundo microprocesador a través de la línea de señales. El segundo microprocesador lee esta señal, la transforma en una señal de respuesta con un segundo valor y proporciona la señal de respuesta a la unidad de control.

40 En una primera forma de realización preferente, la señal de referencia representa un primer valor de corriente digital. El primer microprocesador lee este valor de corriente y lo transforma en una señal de corriente analógica con una intensidad de corriente que corresponde a la del primer valor de corriente digital de la señal de referencia. El primer microprocesador aplica la señal de corriente analógica a la línea de señales. El segundo microprocesador mide la intensidad de corriente de la señal de corriente analógica y transforma la intensidad de corriente medida en una señal digital con un segundo valor de corriente, que corresponde al valor de corriente medido. El segundo microprocesador proporciona esta señal digital a la unidad de control como señal de respuesta. La unidad de control verifica si el segundo valor de corriente es asignable al primer valor de corriente enviado o si corresponde al mismo.

45 En lugar del valor de corriente también se puede utilizar como referencia un valor de tensión, un valor de frecuencia, un valor de duración de conexión, o un valor de código. Correspondientemente, el primer microprocesador aplicará a la línea de señales una señal analógica que incluya uno de estos valores.

50 Alternativamente, el primer microprocesador aplica a la línea de señales una señal digital que posee un valor de código que preferentemente corresponde a un valor de código de la señal de referencia. El segundo microprocesador lee este valor de código y lo proporciona correspondientemente a la unidad de control. En este caso no tiene lugar la transformación de la señal digital en una señal analógica y de vuelta en una señal digital en el primer microprocesador y el segundo, respectivamente. En esta alternativa, el valor de código puede representar cualquier número o una secuencia de números.

55 Preferentemente, en este procedimiento de prueba se realizan al menos dos consultas con dos valores de referencia diferentes. Si el valor de la señal de respuesta proporcionada es asignable dos veces con dos valores diferentes de las señales de referencia, la prueba se considera superada.

60 Preferentemente, la unidad de control realiza el procedimiento de prueba del nodo de bus a intervalos de tiempo recurrentes. El intervalo de tiempo se rige por la fiabilidad del primer microprocesador y el segundo microprocesador utilizados y oscila entre 1 y 100 s.

En caso de una verificación negativa de la señal digital proporcionada o si la prueba se considera como no superada, la unidad de control toma medidas para poner la instalación de ascensor en un estado de servicio seguro.

5 En otra configuración del procedimiento de prueba, la unidad de control envía a un nodo de bus una señal de referencia que incluye un valor de error. En esta prueba se simula una señal proporcionada por un elemento de seguridad al segundo microprocesador, representando esta señal un estado inseguro de la instalación de ascensor. En este contexto, la unidad de control espera que el nodo de bus probado transmita espontáneamente una señal de respuesta a la unidad de control. Un valor cero de corriente, un valor cero de tensión, un valor cero de frecuencia o un valor cero de duración de conexión corresponden a un valor de error de este tipo. Mediante uno de estos valores 10 cero se simula por ejemplo un elemento de seguridad abierto que está configurado como conmutador de seguridad. Del mismo modo, un valor de código también puede representar un estado inseguro de la instalación de ascensor o un valor de error.

15 En este contexto, la unidad de control envía una señal de referencia con un valor de error al primer microprocesador. Éste lee el valor y aplica a la línea de señales interna del nodo de bus una señal que posee un valor de error. El segundo microprocesador lee esta señal con el valor de error y transmite espontáneamente una señal de respuesta a la unidad de control. También en este caso, la señal transmitida por el primer microprocesador a través de la línea de señales consiste en una señal analógica o digital.

20 La invención se ilustra y se describe más detalladamente a continuación por medio de varios ejemplos de realización representados en los dibujos adjuntos, en los que:

La Figura 1 muestra una vista esquemática de una primera realización del dispositivo de vigilancia; y la Figura 2 muestra una vista esquemática de una segunda realización del dispositivo de vigilancia.

25 Tal como se ha descrito en la introducción, el presente dispositivo de vigilancia 10 y el presente procedimiento de prueba son especialmente adecuados para ser utilizados en instalaciones de ascensor.

30 La Figura 1 muestra una primera forma de realización del dispositivo de vigilancia 10. El dispositivo de vigilancia 10 dispone de una unidad de control 11 y al menos un nodo de bus 13. La comunicación entre la unidad de control 11 y el nodo de bus 13 tiene lugar a través de un bus 12. Por lo tanto, a través del bus se pueden transmitir datos entre el nodo de bus 13 y la unidad de control 11 en ambas direcciones. El propio nodo de bus 13 incluye un primer microprocesador 14 y un segundo microprocesador 15. El primer microprocesador 14 y el segundo microprocesador 15 están diseñados respectivamente de tal modo que el primero recibe señales de referencia de la unidad de control 11 y el último proporciona a la unidad de control 11 informaciones de estado como señales de respuesta. El nodo de bus 13 está conectado además con un elemento de seguridad 16 a través de una línea de señales externa del nodo de bus 17.1, 17.2. Una primera parte 17.1 de la línea de señales externa del nodo de bus conecta el primer microprocesador 14 con el elemento de seguridad 16, y una segunda parte 17.2 de la línea de señales externa del nodo de bus conecta el elemento de seguridad 16 con el segundo microprocesador 15. Por último, el primer microprocesador 14 y el segundo microprocesador 15 están conectados entre sí sin interrupción a través de una línea de señales interna del nodo de bus 18.

45 La unidad de control 11, el bus 12 y el o los nodos de bus 13 constituyen un sistema de bus. Dentro de este sistema de bus, cada nodo de bus 13 dispone de una dirección propia unívoca. A través de esta dirección tiene lugar el formateo de mensajes entre el control 11 y un nodo de bus 13.

50 La unidad de control 11 transmite señales de referencia digitales al primer microprocesador 14 a través del bus 12. En este contexto, la unidad de control direcciona un nodo de bus 13 determinado y transmite la señal de referencia al primer microprocesador 14. El primer microprocesador 14 recibe esta señal de referencia y genera una señal analógica correspondiente a la señal de referencia, que es aplicada a la línea de señales externa del nodo de bus 17.1, 17.2. La señal analógica puede consistir en una determinada tensión, intensidad de corriente, frecuencia o valor de duración de conexión.

55 El elemento de seguridad 16 muestra el estado de un elemento relevante para la seguridad. Por lo tanto, el elemento de seguridad 16 se puede utilizar por ejemplo como contacto de puerta, contacto de pestillo, contacto de amortiguador, contacto de compuerta, combinador de mando o conmutador de parada de emergencia. El elemento de seguridad 16 como conmutador de seguridad está diseñado, por ejemplo, de tal modo que un elemento de seguridad 16 cerrado representa un estado seguro y un elemento de seguridad 16 abierto representa un estado potencialmente peligroso de una instalación de ascensor.

60 En caso de un elemento de seguridad 16 cerrado, el segundo microprocesador 15 mide la señal analógica entrante detrás del elemento de seguridad 16 a través de la línea de señales externa del nodo de bus 17.2. Después de la medición, el segundo microprocesador 15 transforma la señal analógica medida en una señal digital. Finalmente, el segundo microprocesador 15 proporciona la señal digital a la unidad de control 11.

65

5 El elemento de seguridad 16 vigila por ejemplo el estado de una puerta de cabina o de una puerta de caja. Si una de estas puertas está abierta, el elemento de seguridad 16 también está abierto, mostrando con ello un estado potencialmente peligroso de la instalación de ascensor. En este contexto, la línea de señales externa del nodo de bus 17.1, 17.2 se interrumpe. Tal como se ha descrito más arriba, el segundo microprocesador 15 mide la señal analógica entrante detrás del elemento de seguridad 16. Si un elemento de seguridad 16 está abierto, el segundo microprocesador 15 ya no puede medir esta señal analógica. En este caso, el segundo microprocesador 15 mide una señal analógica con un valor de error con el valor cero. Por consiguiente, dependiendo del tipo de señal analógica hay una corriente de error con un valor de corriente de 0 mA, una tensión de error con un valor de tensión de 0 mV, una frecuencia de error con un valor de frecuencia de 0 Hz o un valor de duración de conmutación de error con un valor de duración de conexión del 0%. Si el segundo microprocesador 15 mide un valor de error, sobre la base del valor de error medido el segundo microprocesador 15 envía espontáneamente una señal digital a la unidad de control 11 a través del bus 12.

15 Gracias a la dirección unívoca del nodo de bus 13, la unidad de control 11 puede localizar el error con exactitud. En tal caso, la unidad de control 11 tomará medidas para eliminar el error o para pasar el ascensor a un modo de servicio seguro. Estos modos de servicio incluyen, entre otros, la disponibilidad parcial del ascensor en un área de desplazamiento segura de la cabina de ascensor, la evacuación de pasajeros encerrados, una parada de emergencia o, por último, el aviso de alarma a personal de mantenimiento y servicio para que libere a pasajeros encerrados y/o para que elimine un error no subsanable por la unidad de control.

20 El funcionamiento seguro de un nodo de bus 13 depende principalmente de la capacidad funcional del primer microprocesador 14 y del segundo microprocesador 15. En particular se ha de asegurar que dichos microprocesadores 14, 15 pueden realizar las siguientes operaciones sin errores: transformación de la señal de referencia en una señal analógica en el primer microprocesador 14, medición de la señal analógica en el segundo microprocesador 15, preparación de la señal de respuesta por el segundo microprocesador 15, y el comportamiento espontáneo del segundo microprocesador 15 en caso de medición de una señal analógica con un valor de error.

25 En una primera prueba se comprueba el comportamiento funcional de un nodo de bus 13 en la transformación de una señal de referencia en el servicio normal. En este contexto, la unidad de control 11 envía una señal de referencia con un valor de corriente, tensión, frecuencia o duración de conexión en forma digital a un nodo de bus seleccionado 13, mediante la indicación de la dirección del nodo de bus 13. Esta señal de referencia se renueva a determinados intervalos de tiempo, enviando la unidad de control 11 al nodo de bus 13 una señal de referencia con un nuevo valor de corriente, tensión, frecuencia o duración de conexión. Preferentemente, el nuevo valor es diferente al valor anterior. Dentro de este intervalo de tiempo, el primer microprocesador 14 genera una señal analógica correspondiente conforme a la señal de referencia. El primer microprocesador 14 aplica esta señal analógica a la línea de señales interna del nodo de bus 18. El segundo microprocesador 15 mide esta señal analógica y proporciona el valor medido como señal de respuesta digital. Con el ritmo del intervalo de tiempo, la unidad de control 11 direcciona el segundo microprocesador 15 del nodo de bus 13 y obtiene a través de una función de lectura los datos del valor de corriente, tensión, frecuencia o duración de conexión proporcionado como señal de respuesta digital.

30 En principio, los intervalos de tiempo entre estos ciclos de referencia-consulta se pueden ajustar libremente y dependen principalmente de la fiabilidad de los componentes de nodo de bus. Preferentemente, estos intervalos de tiempo duran varios segundos. En caso de una alta fiabilidad también se pueden ajustar intervalos de tiempo de 100 segundos o más.

35 La unidad de control 11 realiza por orden este procedimiento de prueba con todos los nodos de bus 13 y comprueba la resonancia de éstos. Es decir, la unidad de control 11 verifica o asigna las señales de referencia digitales y las señales de respuesta digitales proporcionadas por los segundos microprocesadores 15 correspondientes. Si las señales de referencia se pueden asignar a las señales de respuesta digitales proporcionadas, la unidad de control 11 reconocerá que el primer microprocesador 14 y el segundo microprocesador 15 funcionan correctamente en la transformación de una señal de referencia en el servicio normal.

40 En una segunda prueba se simula un elemento de seguridad 16 abierto. La unidad de control 11 simula el elemento de seguridad 16 abierto proporcionando a un nodo de bus 13 determinado una señal de referencia con un valor de error de 0 mA, 0 mV, 0 Hz o un 0%. El primer microprocesador 14 transforma esta señal de referencia digital con valor de error en una señal analógica con valor de error. En un siguiente paso, el primer microprocesador 14 aplica la señal analógica a la línea de señales interna del nodo de bus 18. El segundo microprocesador 15 mide esta señal analógica, y en caso de un funcionamiento sin errores, se comunica espontáneamente con la unidad de control 11. En caso de una salida positiva, esta prueba garantiza que cada apertura de un elemento de seguridad 16 conduce a una transmisión espontánea de una señal de respuesta digital del nodo de bus 13 a la unidad de control 11.

45 Esta segunda prueba se realiza de forma recurrente en el tiempo para cada nodo de bus 13. El tiempo de prueba depende en gran medida de la velocidad de la transmisión de datos a través del bus 12 y por regla general oscila entre 50 y 100 ms. La frecuencia de la prueba de referencia cero se rige principalmente por la fiabilidad del segundo

microprocesador 15 utilizado. Cuanto más fiable es el segundo microprocesador 15, menos frecuentemente se ha de realizar esta prueba para poder garantizar un funcionamiento seguro del ascensor.

5 Por regla general, la prueba de referencia con valor de error se realiza al menos una vez al día. No obstante, esta prueba también se puede repetir a intervalos de minutos u horas.

10 La Figura 2 muestra una segunda forma de realización del dispositivo de vigilancia 10. Este dispositivo de vigilancia 10 incluye además una unidad de control 11, al menos un nodo de bus 13 y un bus 12 que conecta la unidad de control 11 con un nodo de bus 13. De forma correspondiente a la primera forma de realización de la Figura 1, el nodo de bus 13 dispone de un primer microprocesador 14 y un segundo microprocesador 15 que están conectados entre sí sin interrupción a través de una línea de señales interna del nodo de bus 18.

15 A diferencia del primer ejemplo, un elemento de seguridad sin contacto 16.1, 16.2 está conectado con el segundo microprocesador 15 a través de una línea de señales externa del nodo de bus 17. El elemento de seguridad sin contacto 16.1, 16.2 incluye aquí, por ejemplo, una etiqueta RFID 16.2 y una unidad de lectura RFID 16.1. Tanto la etiqueta RFID 16.2 como la unidad de lectura RFID 16.1 disponen de una bobina de inducción. La bobina de inducción de la unidad de lectura RFID se alimenta con energía eléctrica y, al acercarse a una distancia determinada de la etiqueta RFID, excita la bobina de inducción de ésta. La etiqueta RFID 16.2 transmite un valor de código digital a través de las dos bobinas de inducción a la unidad de lectura RFID 16.1. La unidad de lectura RFID 16.1 lee este valor de código digital y lo transforma en una señal analógica con el mismo valor de código. Correspondientemente, la unidad de lectura RFID 16.1 aplica la señal analógica a la línea de señales externa del nodo de bus 17. El segundo microprocesador 15 mide esta señal analógica, la transforma en una señal de respuesta digital con el valor de código y la proporciona a la unidad de control 11.

25 El elemento de seguridad sin contacto 16.1, 16.2 vigila por ejemplo el estado de una puerta de cabina o de caja. Mientras esta puerta esté cerrada, la distancia entre la etiqueta RFID 16.2 y la unidad de lectura RFID 16.1 será suficientemente pequeña para posibilitar una transmisión del valor de código digital. Correspondientemente, el segundo microprocesador 15 proporcionará a la unidad de control 11 una señal digital con el valor de código leído de la etiqueta RFID 16.2. En cambio, en caso de una puerta abierta, lo que representa un estado potencialmente inseguro de la instalación de ascensor, la transmisión del valor de código a la unidad de lectura RFID 16.1 se interrumpirá. Por consiguiente, la unidad de lectura RFID 16.1 no lee ningún valor de código o lee un valor de error. Correspondientemente, el segundo microprocesador 15 también mide una señal digital con valor de error. En esta situación, el segundo microprocesador 15 transmitirá espontáneamente una señal digital a la unidad de control 11.

35 En esta segunda forma de realización del dispositivo de vigilancia 10 también se comprueba la capacidad funcional fiable de un nodo de bus 13 mediante dos pruebas.

40 En una primera prueba, la unidad de control 11 envía una señal de referencia digital con un primer valor de código al primer microprocesador 14. El primer microprocesador 14 transforma la señal de referencia en una señal analógica con el valor de código y la aplica a la línea de señales interna del nodo de bus 18. El segundo microprocesador 15 mide esta señal analógica y la transforma en una señal de respuesta digital con el valor de código medido. Por último, el segundo microprocesador 15 proporciona la señal de respuesta digital a la unidad de control 11. La unidad de control 11 verifica si el valor de código de la señal de respuesta corresponde al valor de código de la señal de referencia. Si el valor de código de la señal de respuesta se puede asignar al valor de código de la señal de referencia, la prueba se considera superada. Preferentemente, el valor de código de la señal de referencia es diferente al valor de código de la etiqueta RFID 16.2.

50 Una segunda prueba se refiere a la simulación de un valor de error y a la reacción espontánea correspondiente del segundo microprocesador 15. La unidad de control 11 envía una señal de referencia digital con un valor de error al primer microprocesador 14. El primer microprocesador 14 transforma esta señal de referencia en una señal analógica con el valor de error y aplica esta señal analógica a la línea de señales interna del nodo de bus 18. El segundo microprocesador 15 mide la señal analógica con el valor de error y transmite espontáneamente una señal de respuesta digital a la unidad de control 11. La segunda prueba termina de forma positiva cuando la unidad de control 11 verifica la reacción espontánea esperada del segundo microprocesador 15.

55 Los intervalos de tiempo en los que la unidad de control 11 transmite señales de referencia a un nodo de bus 13 con fines de prueba se pueden ajustar de modo correspondiente a la primera forma de realización del dispositivo de vigilancia 10.

60 La unidad de control 11 también realiza los dos procedimientos de prueba de la segunda forma de realización del dispositivo de vigilancia 10 para cada nodo de bus 13.

65 En una alternativa especialmente preferente, en las dos formas de realización del dispositivo de vigilancia 10 se aplica a la línea de señales interna del nodo de bus 18 una señal digital que corresponde a los diferentes valores de la señal de referencia.

REIVINDICACIONES

- 5 1. Procedimiento de prueba de una instalación de ascensor con una unidad de control (11) y al menos un nodo de bus (13) que presenta un primer microprocesador (14) y un segundo microprocesador (15), estando comunicada la unidad de control (11) y el nodo de bus (13) a través de un bus (12) y estando conectados el primer microprocesador (14) y el segundo microprocesador (15) sin interrupción a través de una línea de señales (18); caracterizado porque incluye los siguientes pasos: la unidad de control (11) transmite una señal de referencia al primer microprocesador (14); el primer microprocesador (14) transmite la señal al segundo microprocesador (15) a través de la línea de señales (18); el segundo microprocesador (15) proporciona la señal a la unidad de control (11); y la unidad de control (11) verifica si la señal proporcionada corresponde a una señal esperada por la unidad de control (11).
- 10 2. Procedimiento de prueba según la reivindicación 1, en el que la unidad de control (11) consulta a intervalos de tiempo la señal proporcionada por el segundo microprocesador (15).
- 15 3. Procedimiento de prueba según la reivindicación 1, en el que el intervalo de tiempo se ajusta preferentemente entre 1 y 100 segundos.
- 20 4. Procedimiento de prueba según una de las reivindicaciones anteriores, en el que, sobre la base de una verificación negativa de la señal proporcionada, la unidad de control (11) toma medidas para poner la instalación de ascensor en un estado de servicio seguro.
- 25 5. Procedimiento de prueba según una de las reivindicaciones anteriores, **caracterizado porque** la señal de referencia representa un valor de tensión, un valor de corriente, un valor de frecuencia, un valor de duración de conexión o un valor de código.
- 30 6. Procedimiento de prueba según una de las reivindicaciones anteriores, **caracterizado porque** la señal transmitida por el primer microprocesador (14) al segundo microprocesador (15) se transmite a través de una línea de señales directa (18), en particular una línea de señales interna del nodo de bus (18).
- 35 7. Procedimiento de prueba según una de las reivindicaciones anteriores, **caracterizado porque** la unidad de control (11) envía al primer microprocesador (14) al menos dos señales de referencia con un valor diferente, y la unidad de control (11) verifica si la señal proporcionada en cada caso por el segundo microprocesador (15) corresponde a una señal esperada por la unidad de control (11).
- 40 8. Procedimiento de prueba según una de las reivindicaciones 1 a 6, **caracterizado porque** la unidad de control (11) envía al primer microprocesador (14) una señal de referencia con un valor de error, y la unidad de control (11) verifica si el segundo microprocesador (15) transmite espontáneamente una señal a la unidad de control (11).
- 45 9. Dispositivo de vigilancia (10) diseñado para realizar el procedimiento se prueba según una de las reivindicaciones 1 a 8, con una unidad de control (11) y al menos un nodo de bus (13) que presenta un primer microprocesador (14) y un segundo microprocesador (15), estando comunicada la unidad de control (11) y el nodo de bus (13) a través de un bus (12) y estando conectados el primer microprocesador (14) y el segundo microprocesador (15) sin interrupción a través de una línea de señales (18).
- 50 10. Dispositivo de vigilancia (10) según la reivindicación 9, en el que la línea de señales (18) conecta directamente el primer microprocesador (14) y el segundo microprocesador (15).
11. Dispositivo de vigilancia (10) según una de las reivindicaciones 9 o 10, en el que la línea de señales (18) está dispuesta en el interior del nodo de bus.

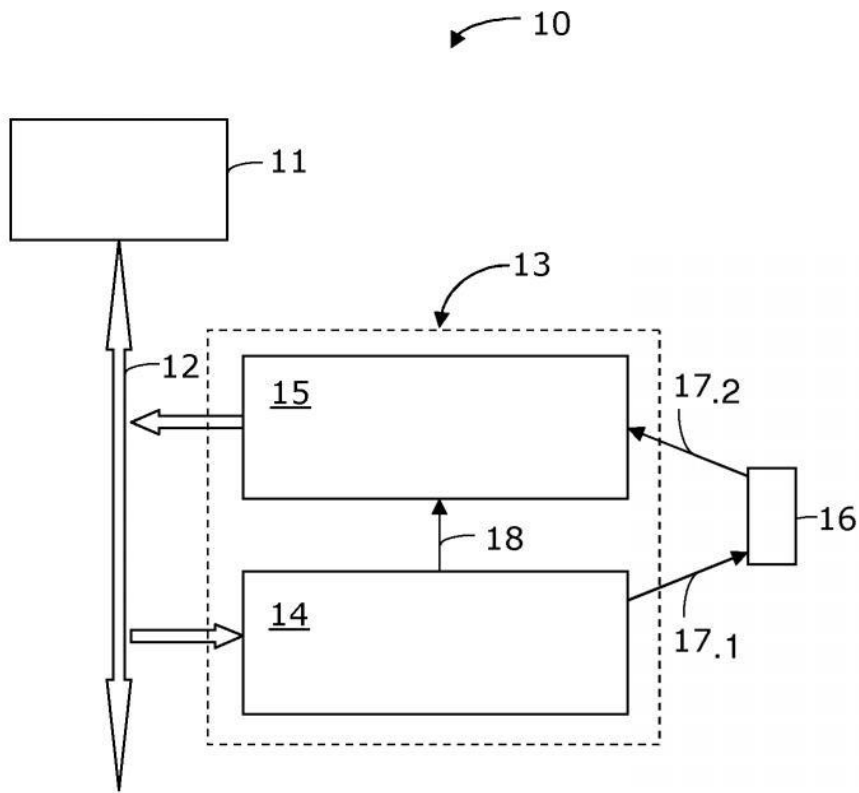


Fig. 1

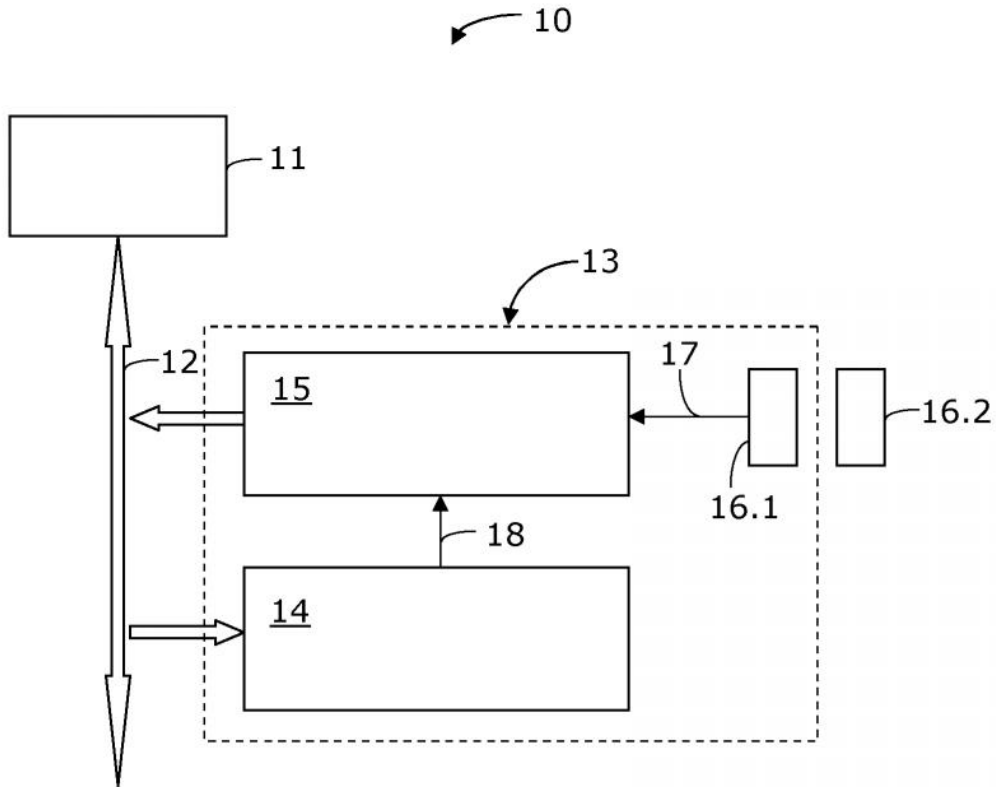


Fig. 2