

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 555 461**

51 Int. Cl.:

H04L 1/06 (2006.01)

H04L 1/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **23.07.2012** **E 12743784 (6)**

97 Fecha y número de publicación de la concesión europea: **21.10.2015** **EP 2719106**

54 Título: **Método de entrelazado y método de desentrelazado**

30 Prioridad:

25.07.2011 EP 11006087

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

04.01.2016

73 Titular/es:

PANASONIC CORPORATION (100.0%)
1006 Oaza Kadoma
Kadoma-shi, Osaka 571-8501, JP

72 Inventor/es:

PETROV, MIHAIL

74 Agente/Representante:

VALLEJO LÓPEZ, Juan Pedro

ES 2 555 461 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Método de entrelazado y método de desentrelazado

5 Campo de la técnica

La presente invención se refiere al campo de las comunicaciones digitales y, más en concreto, a un método de entrelazado, una unidad de entrelazado, un transmisor que está provisto de la unidad de entrelazado, un método de desentrelazado que se corresponde con el método de entrelazado, una unidad de desentrelazado que se
10 corresponde con la unidad de entrelazado, y un receptor que está provisto de la unidad de desentrelazado, que se usan en sistemas de codificación con entrelazado de bits y de modulación (BICM, *bit-interleaved coding and modulation*) con códigos de verificación de paridad de baja densidad cuasicíclica (QC-LDPC, *quasi-cyclic low-density parity check*), modulación de amplitud en cuadratura (QAM, *quadrature amplitude modulation*) y multiplexión espacial para múltiples antenas de transmisión.

15 Antecedentes de la técnica

En los últimos años, se han propuesto sistemas de comunicación que incluyen un transmisor que está provisto de un codificador de codificación con entrelazado de bits y de modulación (BICM) (por ejemplo, la literatura no de patente
20 1).

Un codificador de BICM realiza las siguientes etapas, por ejemplo:

- 25 1) codificar boques de datos mediante el uso de códigos de verificación de paridad de baja densidad cuasicíclica (QC-LDPC), por ejemplo;
- 2) aplicar un entrelazado de bits a los bits de palabra de código que son obtenidos por la codificación, que incluye un entrelazado de paridad y un entrelazado de fila - columna;
- 3) desmultiplexar las palabras de código a las que se ha aplicado un entrelazado de bits para obtener palabras de constelación. La desmultiplexión incluye un procesamiento equivalente a una permutación de columnas de
30 una matriz de unidad de entrelazado que se usa en el entrelazado de fila - columna cuando se adoptan como el esquema de modulación, por ejemplo, 16QAM, 64QAM o 256QAM; y
- 4) poner en correspondencia las palabras de constelación con constelaciones.

35 Lista de citas

Literatura no de patente

Literatura no de patente 1: ETSI EN 302 755 V1.2.1 (normas de DVB-T2)

40 El documento "MINGXI WANG: "WiMAX physical layer: Specifications overview and performance evaluation", CONSUMER COMMUNICATIONS AND NETWORKING CONFERENCE (CCNC), 2011 IEEE, IEEE, 9 de enero de 2011 (09 - 01 - 2011), páginas 10 - 12, XP031865851, DOI: 10.1109/CCNC.2011.5766338" divulga un método de entrelazado de acuerdo con el preámbulo de la reivindicación 1 y una unidad de entrelazado de acuerdo con el
45 preámbulo de la reivindicación 5.

Sumario de la invención

Problema técnico

50 El rendimiento de recepción de un sistema de comunicación se puede mejorar mediante la puesta en correspondencia de forma apropiada de bits de palabra de código, que están basados en códigos de QC-LDPC, con palabras de constelación.

De forma similar, en un sistema de comunicación que incluye un transmisor que está provisto de un codificador de BICM que usa una multiplexión espacial, el rendimiento de recepción del sistema de comunicación se puede mejorar mediante la puesta en correspondencia de forma apropiada de bits de palabra de código, que están basados en
55 códigos de QC-LDPC, con palabras de constelación de un bloque de multiplexión espacial.

La presente invención tiene por objetivo proporcionar un método de entrelazado, una unidad de entrelazado, un transmisor que está provisto de la unidad de entrelazado, un método de desentrelazado que se corresponde con el
60 método de entrelazado, una unidad de desentrelazado que se corresponde con la unidad de entrelazado, y un receptor que está provisto de la unidad de desentrelazado, que se usan para aplicar una permutación de bits a unos bits de palabra de código que están basados en códigos de QC-LDPC y poner en correspondencia de forma apropiada los bits de palabra de código con palabras de constelación de por lo menos un bloque de multiplexión
65 espacial y, de ese modo, mejorar el rendimiento de recepción de un sistema de comunicación.

Solución al problema

Con el fin de resolver los problemas anteriores, la presente invención proporciona un método de entrelazado tal como se reivindica en la reivindicación 1 y una unidad de entrelazado tal como se reivindica en la reivindicación 5. En las reivindicaciones dependientes se exponen realizaciones preferidas.

Efectos ventajosos de la invención

Con el método de entrelazado que se ha descrito en lo que antecede, es posible poner en correspondencia de forma apropiada bits de palabra de código que están basados en códigos de QC-LDPC con palabras de constelación y, de ese modo, mejorar el rendimiento de recepción de un sistema de comunicación.

Breve descripción de los dibujos

- 15 [Figura 1] La figura 1 es un diagrama de bloques de un transmisor que realiza una codificación con entrelazado de bits y modulación con una multiplexión espacial a través de múltiples antenas.
- [Figura 2] La figura 2 es un diagrama de bloques de un codificador de codificación con entrelazado de bits y de modulación para una multiplexión espacial.
- 20 [Figura 3] La figura 3 muestra una matriz de verificación de paridad de un código de QC-LDPC a modo de ejemplo con un factor cíclico $Q = 8$.
- [Figura 4] La figura 4 es una ilustración esquemática de los diferentes niveles de robustez en un símbolo de 8-PAM con codificación Gray.
- [Figura 5A] La figura 5A es un diagrama de bloques de una unidad de puesta en correspondencia de QAM para una constelación de 4-QAM (QPSK).
- 25 [Figura 5B] La figura 5B es un diagrama de bloques de una unidad de puesta en correspondencia de QAM para una constelación de 16-QAM.
- [Figura 5C] La figura 5C es un diagrama de bloques de una unidad de puesta en correspondencia de QAM para una constelación de 64-QAM.
- 30 [Figura 6A] La figura 6A es una representación esquemática de un sistema de multiplexión espacial con 2 antenas y un número de bits por bloque de SM igual a 4 de acuerdo con una realización de la presente invención.
- [Figura 6B] La figura 6B es una representación esquemática de un sistema de multiplexión espacial con 2 antenas y un número de bits por bloque de SM igual a 6 de acuerdo con una realización de la presente invención.
- 35 [Figura 6C] La figura 6C es una representación esquemática de un sistema de multiplexión espacial con 2 antenas y un número de bits por bloque de SM igual a 8 de acuerdo con una realización de la presente invención.
- [Figura 6D] La figura 6D es una representación esquemática de un sistema de multiplexión espacial con 2 antenas y un número de bits por bloque de SM igual a 10 de acuerdo con una realización de la presente invención.
- 40 [Figura 7] La figura 7 es un diagrama de bloques de un transmisor que está incluido en un sistema de comunicación de acuerdo con una realización de la presente invención.
- [Figura 8] La figura 8 es un diagrama de bloques del codificador de BICM que se muestra en la figura 7.
- 45 [Figura 9] La figura 9 es un diagrama de bloques que muestra una estructura a modo de ejemplo de la unidad de entrelazado de bits que se muestra en la figura 8.
- [Figura 10] La figura 10 es un diagrama de bloques que muestra otra estructura a modo de ejemplo de la unidad de entrelazado de bits que se muestra en la figura 8.
- 50 [Figura 11A] La figura 11A muestra un ejemplo de una función de permutación de bits que es realizada por una unidad de permutación de secciones que se muestra en la figura 9 cuando $B = 4$, de acuerdo con una realización de la presente invención.
- [Figura 11B] La figura 11B muestra un ejemplo de una función de permutación de bits que es realizada por una unidad de permutación de secciones que se muestra en la figura 9 cuando $B = 6$, de acuerdo con una realización de la presente invención.
- 55 [Figura 11C] La figura 11C muestra un ejemplo de una función de permutación de bits que es realizada por una unidad de permutación de secciones que se muestra en la figura 9 cuando $B = 8$, de acuerdo con una realización de la presente invención.
- [Figura 11D] La figura 11D muestra un ejemplo de una función de permutación de bits que es realizada por una unidad de permutación de secciones que se muestra en la figura 9 cuando $B = 10$, de acuerdo con una realización de la presente invención.
- 60 [Figura 12A] La figura 12A muestra una operación a modo de ejemplo para una permutación de bits que es realizada por una unidad de permutación de secciones que se muestra en la figura 11A.
- [Figura 12B] La figura 12B muestra una operación a modo de ejemplo para una permutación de bits que es realizada por una unidad de permutación de secciones que se muestra en la figura 11B.
- 65 [Figura 12C] La figura 12C muestra una operación a modo de ejemplo para una permutación de bits que es realizada por una unidad de permutación de secciones que se muestra en la figura 11C.
- [Figura 12D] La figura 12D muestra una operación a modo de ejemplo para una permutación de bits que es

realizada por una unidad de permutación de secciones que se muestra en la figura 11D.

[Figura 13A] La figura 13A muestra una estructura a modo de ejemplo del codificador de codificación con entrelazado de bits y de modulación que se muestra en la figura 8 cuando B = 4.

5 [Figura 13B] La figura 13B muestra una estructura a modo de ejemplo del codificador de codificación con entrelazado de bits y de modulación que se muestra en la figura 8 cuando B = 6.

[Figura 13C] La figura 13C muestra una estructura a modo de ejemplo del codificador de codificación con entrelazado de bits y de modulación que se muestra en la figura 8 cuando B = 8.

[Figura 13D] La figura 13D muestra una estructura a modo de ejemplo del codificador de codificación con entrelazado de bits y de modulación que se muestra en la figura 8 cuando B = 10.

10 [Figura 14] La figura 14 es un diagrama de bloques de un receptor que está incluido en un sistema de comunicación de acuerdo con una realización de la presente invención.

Descripción de realizaciones

15 Antecedentes de la invención

La figura 1 es un diagrama de bloques que muestra una estructura de un transmisor 1000. Un transmisor 1000 incluye una unidad de procesamiento de entrada 1100, un codificador de codificación con entrelazado de bits y de modulación (BICM) 1200, unos moduladores 1300-1 a 1300-4, unos amplificadores de potencia 1400-1 a 1400-4 y unas antenas de transmisión 1500-1 a 1500-4.

La unidad de procesamiento de entrada 1100 da formato a unos trenes de bits de entrada en relación con un servicio de radiodifusión para dar unos bloques de una longitud previamente determinada. Estos bloques se denominan tramas de banda de base.

25 El codificador de BICM 1200 convierte las tramas de banda de base en una pluralidad de trenes de datos que consisten en símbolos complejos. El número de trenes de datos es igual al número de antenas.

30 Cada tren es procesado adicionalmente por una cadena de modulación, que comprende por lo menos los moduladores 1300-1 a 1300-4 y los amplificadores de potencia 1400-1 a 1400-4, y se emite a partir de las antenas de transmisión 1500-1 a 1500-4. Cada uno de los moduladores 1300-1 a 1300-4 realiza un procesamiento tal como una división en frecuencia ortogonal sobre la entrada a partir del codificador de BICM 1200. Cada uno de los amplificadores de potencia 1400-1 a 1400-4 realiza una amplificación de potencia sobre la entrada a partir de los moduladores 1300-1 a 1300-4, respectivamente.

35 Lo siguiente describe los detalles del codificador de BICM 1200 que se muestra en la figura 1, con referencia a la figura 2.

40 La figura 2 es un diagrama de bloques del codificador de BICM 1200 para una multiplexión espacial.

El codificador de BICM 1200 incluye un codificador de LDPC 1210, una unidad de entrelazado de bits 1220, un desmultiplexor 1230, unas unidades de puesta en correspondencia de QAM 1240-1 a 1240-4 y un codificador de multiplexión espacial (SM, *spatial multiplexing*) 1250.

45 El codificador de LDPC 1210 codifica los bloques de entrada, es decir, las tramas de banda de base, mediante el uso de códigos de LDPC, para obtener una palabra de código, y emite la palabra de código a la unidad de entrelazado de bits 1220.

50 La unidad de entrelazado de bits 1220 realiza un entrelazado de bits sobre los bits de la palabra de código de LDPC, y emite la palabra de código a la que se ha aplicado un entrelazado de bits al desmultiplexor 1230.

El desmultiplexor 1230 desmultiplexa la palabra de código a la que se ha aplicado un entrelazado de bits para dar una pluralidad de trenes de bits, y emite los trenes de bits a las unidades de puesta en correspondencia de QAM 1240-1 a 1240-4.

55 Cada una de las unidades de puesta en correspondencia de QAM 1240-1 a 1240-4 pone en correspondencia una pluralidad de palabras de constelación que constituyen el tren de bits de entrada con una pluralidad de símbolos, y emite los símbolos al codificador de SM 1250 que es opcional. Cada palabra de constelación indica uno de una pluralidad de puntos de constelación de una constelación previamente definida que se usa para la puesta en correspondencia de constelación de la palabra de constelación.

60 El codificador de SM 1250 por lo general multiplica el vector de señales de entrada por una matriz cuadrada ortogonal.

65 Un código de LDPC es un código de corrección de errores lineal que se define completamente por su matriz de verificación de paridad (PCM, *parity check matrix*), que es una matriz binaria dispersa que representa la conexión de

los bits de palabra de código (a los que también se hace referencia como nodos variables) con las verificaciones de paridad (a las que también se hace referencia como nodos de verificación). Las columnas y las filas de la PCM se corresponden con los nodos variables y los de verificación, respectivamente. Las conexiones de los nodos variables con los nodos de verificación se representan mediante entradas “1” en la PCM.

5 Los códigos de LDPC tienen variaciones, y una de las cuales son los códigos de verificación de paridad de baja densidad cuasicíclica (QC-LDPC). Los códigos de QC-LDPC tienen una estructura que los hace particularmente adecuados para una implementación en soporte físico. De hecho, la mayoría de, si no todas, las normas hoy en día usan códigos de QC-LDPC. La PCM de un código de QC-LDPC tiene una estructura especial que consiste en matrices circulantes. Una matriz circulante es una matriz cuadrada en la que cada fila es un desplazamiento cíclico de la fila previa con una posición, y puede tener una, dos o más diagonales plegadas. El tamaño de cada matriz circulante es $Q \times Q$, en donde se hace referencia a Q como factor cíclico del código de LDPC. Una estructura cuasicíclica de este tipo permite que se procesen Q nodos de verificación en paralelo, lo que es claramente ventajoso para una implementación en soporte físico eficiente.

10 La figura 3 muestra la matriz de verificación de paridad de un código de QC-LDPC a modo de ejemplo con un factor cíclico $Q = 8$. En la figura 3, cada uno de los cuadrados más pequeños representa una entrada de la PCM, en donde las entradas en negro se corresponden con “1” y el resto se corresponden con “0”.

15 La PCM que se muestra en la figura 3 tiene unas matrices circulantes con una o dos diagonales plegadas. El código de QC-LDPC que se corresponde con la PCM que se muestra en la figura 3 codifica un bloque de $8 \times 12 = 96$ bits a una palabra de código de $8 \times 18 = 144$ bits, que tiene por lo tanto una tasa de código de $96/144 = 2/3$. Los bits de palabra de código se subdividen en unos bloques de Q bits, a los que se hará referencia como bloques cíclicos y se denotarán por QB por la totalidad de la presente descripción.

20 El código en la figura 3 pertenece a una familia especial de códigos de QC-LDPC que se denominan códigos de verificación de paridad de baja densidad cuasicíclica de repetición y de acumulación (RA QC-LDPC, *repeat accumulate quasi-cyclic low-density parity check*). Los códigos de RA QC-LDPC son bien conocidos por su facilidad de codificación y se encuentran en un gran número de normas, tales como las normas de DVB de segunda generación: DVB-S2, DVB-T2 y DVB-C2. La parte al lado derecho de la PCM se corresponde con los bits de paridad, y las entradas “1” en esta parte se disponen en una estructura de escalera.

25 Obsérvese que “DVB” representa “*Digital Video Broadcasting*, Radiodifusión de Vídeo Digital”, “DVB-S2” representa “*Digital Video Broadcasting - Second Generation Satellite*, Radiodifusión de Vídeo Digital - Satélite de Segunda Generación”, “DVB-T2” representa “*Digital Video Broadcasting - Second Generation Terrestrial*, Radiodifusión de Vídeo Digital - Terrestre de Segunda Generación” y “DVB-C2” representa “*Digital Video Broadcasting - Second Generation Cable*, Radiodifusión de Vídeo Digital - Cable de Segunda Generación”.

30 Por lo general, los bits de una palabra de código de LDPC tienen diferentes niveles de importancia, y los bits de una constelación tienen diferentes niveles de robustez. Una puesta en correspondencia directa, es decir, no entrelazada, de los bits de palabra de código de LDPC con los bits de constelación conduce a un rendimiento subóptimo. Esta es la razón por la cual es necesario que se entrelacen los bits de palabra de código antes de ponerse en correspondencia con constelaciones.

35 Con el fin de entrelazar los bits de palabra de código de LDPC, la unidad de entrelazado de bits 1220 y el demultiplexor 1230 se usan entre el codificador de LDPC 1210 y las unidades de puesta en correspondencia de QAM 1240-1 a 1240-4, tal como se ilustra en la figura 2. Al diseñar de forma cuidadosa la unidad de entrelazado de bits 1220 y el demultiplexor 1230, una asociación óptima se puede lograr entre los bits de la palabra de código de LDPC y los bits que son codificados por la constelación, lo que conduce a una mejora del rendimiento de recepción. Una medida típica del rendimiento es la tasa de errores de bit (BER, *bit error rate*) como una función de la relación señal - ruido (SNR, *signal to noise ratio*).

40 Los diferentes niveles de importancia de los bits de una palabra de código de LDPC resultan principalmente del hecho de que no todos los bits están implicados en el mismo número de verificaciones de paridad. Cuanto mayor sea el número de verificaciones de paridad (nodos de verificación) en las que esté implicado un bit de palabra de código (nodo variable), más importante será ese bit en el proceso iterativo de descodificación de LDPC. Una razón adicional es el hecho de que los nodos variables tienen diferentes conectividades con los ciclos en la representación de gráfica de Tanner del código de LDPC, de tal modo que estos puedan tener diferentes niveles de importancia incluso cuando los mismos estén implicados en el mismo número de verificaciones de paridad. Estos aspectos se entienden bien en la técnica. Como regla general, el nivel de importancia de un nodo variable aumenta con el número de nodos de verificación a los que este está conectado.

45 En el caso particular de los códigos de QC-LDPC, todos los bits en un bloque cíclico de Q bits tienen la misma importancia debido a que la totalidad de los mismos están implicados en el mismo número de verificaciones de paridad y tienen la misma conectividad con los ciclos en la gráfica de Tanner.

De forma similar, los diferentes niveles de robustez de los bits que se codifican en una constelación son un hecho bien conocido. Por ejemplo, una constelación de modulación de amplitud en cuadratura (QAM) compleja consiste en dos símbolos de modulación de impulsos en amplitud (PAM, *pulse amplitude modulation*) independientes, uno para la parte real y uno para la parte imaginaria. Para las constelaciones cuadradas, cada uno de los dos símbolos de PAM codifica el mismo número de bits. Los bits que se codifican en un símbolo de PAM tienen diferentes niveles de robustez. Por ejemplo, la figura 4 muestra el caso para un símbolo de 8-PAM con codificación Gray. Tales diferentes niveles de robustez resultan del hecho de que la distancia entre los dos subconjuntos que se definen por un bit (0 o 1) es diferente para cada bit. Cuanto más grande sea la distancia, más robusto o fiable será el bit. En la figura 4, el bit b3 es el más robusto, mientras que el bit b1 es el menos robusto.

Las unidades de puesta en correspondencia de QAM para las constelaciones de QAM más comunes se ilustran en las figuras 5A a 5C.

La figura 5A muestra un diagrama de bloques de una unidad de puesta en correspondencia de QAM para una constelación de 4-QAM. Una unidad de puesta en correspondencia de QAM 1240A incluye unas unidades de puesta en correspondencia de PAM 1241A y 1245A para una constelación de 2-PAM, uno para la parte real y el otro para la parte imaginaria. Cada una de las unidades de puesta en correspondencia de PAM 1241A y 1245A codifica un bit y, por lo tanto, la unidad de puesta en correspondencia de QAM 1240A codifica dos bits en total. Una constelación de 4-QAM tiene un nivel de robustez.

La figura 5B muestra un diagrama de bloques de una unidad de puesta en correspondencia de QAM para una constelación de 16-QAM. Una unidad de puesta en correspondencia de QAM 1240B incluye unas unidades de puesta en correspondencia de PAM 1241B y 1245B para una constelación de 4-PAM, uno para la parte real y el otro para la parte imaginaria. Cada una de las unidades de puesta en correspondencia de PAM 1241B y 1245B codifica dos bits y, por lo tanto, la unidad de puesta en correspondencia de QAM 1240B codifica cuatro bits en total. Una constelación de 16-QAM tiene dos niveles de robustez.

La figura 5C muestra un diagrama de bloques de una unidad de puesta en correspondencia de QAM para una constelación de 64-QAM. Una unidad de puesta en correspondencia de QAM 1240C incluye unas unidades de puesta en correspondencia de PAM 1241C y 1245C para una constelación de 8-PAM, uno para la parte real y el otro para la parte imaginaria. Cada una de las unidades de puesta en correspondencia de PAM 1241C y 1245C codifica tres bits y, por lo tanto, la unidad de puesta en correspondencia de QAM 1240C codifica seis bits en total. Una constelación de 64-QAM tiene tres niveles de robustez.

En cada constelación de QAM cuadrada, $b_{i, Re}$ y $b_{i, Im}$ ($i = 1, \dots$) tienen el mismo nivel de robustez.

En un sistema de multiplexión espacial con T antenas de transmisión, T símbolos complejos de QAM compleja se transmiten en el mismo intervalo de canal. Para una modulación de OFDM, un intervalo de canal se representa mediante una célula de OFDM, que es una subportadora en un símbolo de OFDM. Los T símbolos de QAM complejos, que no son necesariamente del mismo tamaño, forman un bloque de multiplexión espacial (SM).

Los T símbolos de QAM complejos en un bloque de SM se pueden transmitir sin codificar, es decir, cada uno a través de su propia antena, o una etapa de codificación adicional puede ser aplicada por el codificador de SM 1250 tal como se muestra en la figura 2, por lo que T símbolos de QAM se codifican conjuntamente.

La codificación por lo general consiste en multiplicar el vector de 2T componentes reales por una matriz cuadrada ortogonal. En el caso más general, la codificación se puede aplicar a lo largo de múltiples K intervalos de canal, es decir, a $K \cdot T$ símbolos de QAM complejos, lo que aprovecha la diversidad en tiempo y/o en frecuencia adicional disponible a lo largo de los K intervalos de canal.

Por la totalidad de la presente descripción, el número de bits que se transmiten en un intervalo de canal se denota por B y el número de bits en cada símbolo de QAM complejo por B_t , en donde t es el índice de antena entre 1 y T.

Realización

El enfoque particular de la presente invención es la provisión de un método de entrelazado para entrelazar los bits de una palabra de código que están basados en códigos de QC-LDPC (palabra de código de QC-LDPC) al tiempo que se garantizan las siguientes condiciones:

- (i) los B_t bits de cada símbolo de QAM se ponen en correspondencia con exactamente $B_t/2$ bloques cíclicos de la palabra de código de QC-LDPC de una forma tal que cada uno de los $B_t/2$ bloques cíclicos está asociado a bits de la misma robustez; y
- (ii) los T símbolos de QAM de un bloque de multiplexión espacial (SM) se ponen en correspondencia con bloques cíclicos diferentes de la palabra de código de QC-LDPC.

Dicho de otra forma:

- (I) cada palabra de constelación está constituida por bits a partir de $B/2$ bloques cíclicos diferentes de la palabra de código;
- 5 (II) cada par de bits de palabra de constelación que tienen la misma robustez está constituido por bits a partir del mismo bloque cíclico; y
- (III) las palabras de constelación para diferentes antenas están constituidas por bits a partir de bloques cíclicos diferentes.

10 Un bloque de SM está constituido por bits a partir de $B/2$ bloques cíclicos.

Un bloque de SM consiste en B bits, y consiste en T palabras de constelación.

15 En una realización preferida de la presente invención, el sistema de comunicación emplea constelaciones de QAM cuadradas. Por lo tanto, el número de bits por palabra de constelación para la antena t , B_t , es siempre un número par y cada uno de los dos componentes de QAM (parte real e imaginaria) es modulado por el mismo número de bits, $B/2$.

20 Preferiblemente, los $Q * B/2$ bits de los $B/2$ bloques cíclicos se ponen en correspondencia con $Q/2$ bloques de multiplexión espacial. En este caso, se hace referencia a los $B/2$ bloques cíclicos como sección.

25 Una configuración de este tipo se muestra en las figuras 6A a 6D para un sistema de multiplexión espacial con dos antenas y un número de bits por bloque de multiplexión espacial igual a 4, 6, 8 y 10 respectivamente. Los bits de los grupos de fronteras gruesas pertenecen al mismo bloque de SM. En estos ejemplos, los parámetros de LDPC son: el factor cíclico $Q = 8$, y el número de bloques cíclicos por palabra de código $N = 15$.

30 La puesta en correspondencia de los bits de una determinada sección con las palabras de constelación correspondientes se puede realizar independientemente de las otras secciones. Esto permite una implementación particularmente eficiente, en la que se proporciona una pluralidad de unidades de permutación de secciones, una para cada sección, que están adaptadas para un funcionamiento en paralelo. Se hará referencia a esta implementación como unidad de entrelazado en paralelo. En lugar de proporcionar una unidad de permutación de secciones para cada sección, un número más pequeño de unidades de permutación de secciones que el número de secciones se puede usar por un esquema de división en el tiempo.

35 Para los casos en los que N no es un múltiplo de $B/2$, es decir, $B = 4$ y 8 en los ejemplos anteriores, la palabra de código no se puede dividir en unas secciones de $B/2$ bloques cíclicos cada una. Por lo tanto, la palabra de código se divide en (i) un grupo de X bloques cíclicos, en donde X es el resto cuando N se divide por $B/2$ (en lo sucesivo en el presente documento, se hace referencia a este grupo como "grupo de resto"), y (ii) un grupo de una o más secciones, consistiendo cada una en $B/2$ bloques cíclicos. La puesta en correspondencia para el grupo de resto no es un objetivo de la presente invención. Una opción es realizar la puesta en correspondencia de forma secuencial.

40 Para los casos en los que N es un múltiplo de $B/2$, es decir, $B = 6$ y 10 en los ejemplos anteriores, la palabra codificada se puede dividir en una o más secciones de $B/2$ bloques cíclicos cada una.

45 Además, el orden de los N bloques cíclicos es, por lo general, diferente de su orden en la definición de código de LDPC, definiéndose el orden por una permutación de N elementos.

<Transmisor>

50 Lo siguiente describe un transmisor que está incluido en un sistema de comunicación de acuerdo con una realización de la presente invención, con referencia a los dibujos.

55 La figura 7 es un diagrama de bloques de un transmisor 100 de acuerdo con una realización de la presente invención. El transmisor 100 incluye una unidad de procesamiento de entrada 110, un codificador de codificación con entrelazado de bits y de modulación (BICM) 120, unos moduladores 130-1 a 130-4, unos amplificadores de potencia 140-1 a 140-4, y unas antenas de transmisión 150-1 a 150-4. Excepto el codificador de BICM 120, cada componente realiza sustancialmente el mismo procesamiento que el componente correspondiente del transmisor 1000 que se muestra en la figura 1, y se omiten las descripciones detalladas.

60 Lo siguiente describe con detalle el codificador de BICM 120 que se muestra en la figura 7, con referencia a la figura 8.

La figura 8 es un diagrama de bloques del codificador de BICM 120 que se muestra en la figura 7.

65 El codificador de BICM 120 incluye un codificador de LDPC 121, una unidad de entrelazado de bits 122, un desmultiplexor 123, unas unidades de puesta en correspondencia de QAM 124-1 a 124-4 y un codificador de

multiplexión espacial (SM) 125. Excepto la unidad de entrelazado de bits 122 y el desmultiplexor 123, cada componente realiza sustancialmente el mismo procesamiento que el componente correspondiente del codificador de BICM 1200 que se muestra en la figura 2.

5 El codificador de LDPC 121 genera una palabra de código mediante el uso de códigos de LDPC y emite la palabra de código a la unidad de entrelazado de bits 122. La palabra de código que es generada por el codificador de LDPC 121 consiste en N bloques cíclicos, y cada bloque cíclico consiste en Q bits.

10 La unidad de entrelazado de bits 122 recibe la palabra de código a partir del codificador de LDPC 121, y entrelaza los bits de la palabra de código recibida. El desmultiplexor 123 desmultiplexa los bits entrelazados de la palabra de código (es decir, divide los bits en una pluralidad de secuencias de bits, y aplica una permutación a las secuencias de bits), y pone en correspondencia los bits con palabras de constelación. La unidad de entrelazado de bits 122 y el desmultiplexor 123 realizan su procesamiento respectivo con el fin de cumplir las condiciones (i) y (ii), en concreto las condiciones (I), (II) y (III).

15 Cada una de las unidades de puesta en correspondencia de QAM 124-1 a 124-4 pone en correspondencia las palabras de constelación que son proporcionadas por el desmultiplexor 123 con símbolos de QAM complejos. El codificador de SM 125 realiza una codificación para una multiplexión espacial sobre los símbolos de QAM complejos que son proporcionados por las unidades de puesta en correspondencia de QAM 124-1 a 124-4.

20 Lo siguiente explica un ejemplo de la unidad de entrelazado de bits 122 que se muestra en la figura 8, con referencia a la figura 9.

25 La figura 9 es un diagrama de bloques que muestra una estructura a modo de ejemplo de la unidad de entrelazado de bits 122 que se muestra en la figura 8.

30 En el caso de la unidad de entrelazado de bits 122 cuya estructura a modo de ejemplo se muestra en la figura 9, N bloques cíclicos se dividen en (i) un grupo de una o más secciones, consistiendo cada una en B/2 bloques cíclicos y (ii) un grupo de X bloques cíclicos, en donde X es el resto cuando N se divide por B/2 (es decir, el grupo de resto). Cuando N es un múltiplo de B/2, no existe grupo de resto alguno.

35 Por ejemplo, cuando $N = 15$, $Q = 8$, $B = 4$, el cual es el caso que se corresponde con el caso que se muestra en la figura 6A, el número de los bloques cíclicos que están asociados con una sección es $B/2 = 2$, el número de los bloques de multiplexión espacial (bloques de SM) es $Q/2 = 4$, el número de las secciones es 7, y el número de los bloques cíclicos en el grupo de resto es 1.

40 Cuando $N = 15$, $Q = 8$, $B = 6$, el cual es el caso que se corresponde con el caso que se muestra en la figura 6B, el número de los bloques cíclicos que están asociados con una sección es $B/2 = 3$, el número de los bloques de multiplexión espacial (bloques de SM) es $Q/2 = 4$, y el número de las secciones es 5.

45 Cuando $N = 15$, $Q = 8$, $B = 8$, el cual es el caso que se corresponde con el caso que se muestra en la figura 6C, el número de los bloques cíclicos que están asociados con una sección es $B/2 = 4$, el número de los bloques de multiplexión espacial (bloques de SM) es $Q/2 = 4$, el número de las secciones es 3, y el número de los bloques cíclicos en el grupo de resto es 3.

50 Cuando $N = 15$, $Q = 8$, $B = 10$, el cual es el caso que se corresponde con el caso que se muestra en la figura 6D, el número de los bloques cíclicos que están asociados con una sección es $B/2 = 5$, el número de los bloques de multiplexión espacial (bloques de SM) es $Q/2 = 4$, y el número de las secciones es 3.

55 La unidad de entrelazado de bits 122, cuya estructura a modo de ejemplo se muestra en la figura 9, incluye unas unidades de permutación de secciones 122-1, 122-2, 122-3, y así sucesivamente, para cada sección. Cuando N no es un múltiplo de B/2, algunos bloques cíclicos no pertenecen a sección alguna. Con respecto a tales bloques cíclicos, en concreto bloques que no pertenecen a sección alguna, una permutación de bits no se puede realizar, o realizar de acuerdo con una regla de permutación dada.

60 Cada una de las unidades de permutación de secciones 122-1, 122-2, 122-3, y así sucesivamente, emite $Q * (B/2)$ bits de los B/2 bloques cíclicos después de aplicar una permutación de bits a los mismos de tal modo que Q bits del bloque cíclico QB se ponen en correspondencia con dos bits de cada uno de Q/2 bloques de SM. A continuación, el desmultiplexor 123 emite las palabras de constelación después de aplicar una permutación de bits para cada bloque de SM de tal modo que dos bits en el mismo bloque cíclico en cada bloque de SM se pone en correspondencia con dos bits que tienen la misma robustez en la misma palabra de constelación.

65 Las unidades de permutación de secciones 122-1, 122-2, 122-3, y así sucesivamente, pueden funcionar independientemente unas de otras. No es necesario que se proporcione una unidad de permutación de secciones para cada sección. Un número más pequeño de unidades de permutación de secciones que el número de secciones se puede usar por un esquema de división en el tiempo.

La unidad de entrelazado de bits 122 que se muestra en la figura 8 puede incluir una unidad de permutación de inter bloques cíclicos 310 y unas unidades de permutación de intra bloques cíclicos 320₁, y así sucesivamente, tal como se muestra en la figura 10 además de la estructura tal como se muestra en la figura 9.

- 5 La unidad de permutación de inter bloques cíclicos 310 aplica una permutación a unos bloques cíclicos, y las unidades intra cíclicas 310₁, y así sucesivamente, aplican una permutación de bits a los bits de los bloques cíclicos.

10 La permutación de los bloques cíclicos que es aplicada por la unidad de permutación de inter bloques 310 no se limita a forma particular alguna. Por ejemplo, la unidad de permutación de inter bloques 310 puede aplicar una permutación a los bloques cíclicos de tal modo que los bits de un bloque cíclico que consiste en unos bits más importantes se ponen en correspondencia con unos bits con una robustez más alta de una palabra de constelación, considerando la permutación de bits por las unidades de permutación de secciones y la permutación de bits por el demultiplexor.

15 En lo que respecta a la estructura de la unidad de entrelazado de bits, o bien una de la unidad de permutación de inter bloques cíclicos 310 o bien las unidades de permutación de intra bloques cíclicos 320₁, y así sucesivamente, se pueden retirar de la estructura que se muestra en la figura 10. Así mismo, la unidad de permutación de inter bloques cíclicos 310 y las unidades de permutación de intra bloques cíclicos 320₁, y así sucesivamente, se pueden intercambiar unas con otras. Las unidades de permutación de intra bloques cíclicos 320₁, y así sucesivamente, pueden funcionar independientemente unas de otras. No es necesario que se proporcione una unidad de permutación de intra bloques cíclicos para cada bloque cíclico. Un número más pequeño de unidades de permutación de intra bloques cíclicos que el número de bloques cíclicos se puede usar por un esquema de división en el tiempo.

- 25 Lo siguiente explica una operación a modo de ejemplo de una unidad de permutación de secciones que se muestra en la figura 9 cuando $Q = 8$ y $B = 4, 6, 8$ o 10 , con referencia a las figuras 11A a 11D y las figuras 12A a 12D.

30 La figura 11A muestra un ejemplo de la función de permutación de bits que es realizada por una unidad de permutación de secciones cuando $Q = 8$ y $B = 4$. La figura 12A muestra una operación a modo de ejemplo para una permutación de bits que es realizada por la unidad de permutación de secciones que se muestra en la figura 11A.

35 Tal como se muestra en la figura 11A, la unidad de permutación de secciones 122-1A aplica una permutación de bits a los bits de entrada de tal modo que los bits de los dos (es decir, $B/2 = 2$) bloques cíclicos QB_1 y QB_2 se ponen en correspondencia con los bits de cuatro (es decir, $Q/2 = 4$) bloques de SM SMB_1 a SMB_4 .

40 Para aplicar una permutación de bits a los bits de entrada que se muestran en la figura 11A, la unidad de permutación de secciones 122-1A realiza un procesamiento que es equivalente a un entrelazado de fila - columna tal como se muestra en la figura 12A por ejemplo, mediante el cual la unidad de permutación de secciones 122-1A escribe bits fila a fila en una matriz de unidad de entrelazado que tiene Q columnas y $B/2$ filas (= ocho columnas y dos filas) y lee bits columna a columna a partir de la matriz de unidad de entrelazado. En la figura 12A, y en las figuras 12B a 12D que se describirán posteriormente, el orden de la escritura de bits se representa mediante una flecha de puntos, y el orden de la lectura bits se representa mediante una flecha en negrita.

45 La figura 11B muestra un ejemplo de la función de permutación de bits que es realizada por una unidad de permutación de secciones cuando $Q = 8$ y $B = 6$. La figura 12B muestra una operación a modo de ejemplo para una permutación de bits que es realizada por la unidad de permutación de secciones que se muestra en la figura 11B.

50 Tal como se muestra en la figura 11B, la unidad de permutación de secciones 122-1B aplica una permutación de bits a los bits de entrada de tal modo que los bits de los tres (es decir, $B/2 = 3$) bloques cíclicos QB_1 a QB_3 se ponen en correspondencia con los bits de cuatro (es decir, $Q/2 = 4$) bloques de SM SMB_1 a SMB_4 .

55 Para aplicar una permutación de bits a los bits de entrada que se muestran en la figura 11B, la unidad de permutación de secciones 122-1B realiza un procesamiento que es equivalente a un entrelazado de fila - columna tal como se muestra en la figura 12B por ejemplo, mediante el cual la unidad de permutación de secciones 122-1B escribe bits fila a fila en una matriz de unidad de entrelazado que tiene Q columnas y $B/2$ filas (= ocho columnas y tres filas) y lee bits columna a columna a partir de la matriz de unidad de entrelazado.

60 La figura 11C muestra un ejemplo de la función de permutación de bits que es realizada por una unidad de permutación de secciones cuando $Q = 8$ y $B = 8$. La figura 12C muestra una operación a modo de ejemplo para una permutación de bits que es realizada por la unidad de permutación de secciones que se muestra en la figura 11C.

Tal como se muestra en la figura 11C, la unidad de permutación de secciones 122-1C aplica una permutación de bits a los bits de entrada de tal modo que los bits de los cuatro (es decir, $B/2 = 4$) bloques cíclicos QB_1 a QB_4 se ponen en correspondencia con los bits de cuatro (es decir, $Q/2 = 4$) bloques de SM SMB_1 a SMB_4 .

65

Para aplicar una permutación de bits a los bits de entrada que se muestran en la figura 11C, la unidad de permutación de secciones 122-1C realiza un procesamiento que es equivalente a un entrelazado de fila - columna tal como se muestra en la figura 12C por ejemplo, mediante el cual la unidad de permutación de secciones 122-1C escribe bits fila a fila en una matriz de unidad de entrelazado que tiene Q columnas y B/2 filas (= ocho columnas y cuatro filas) y lee bits columna a columna a partir de la matriz de unidad de entrelazado.

La figura 11D muestra un ejemplo de la función de permutación de bits que es realizada por una unidad de permutación de secciones cuando Q = 8 y B = 10. La figura 12D muestra una operación a modo de ejemplo para una permutación de bits que es realizada por la unidad de permutación de secciones que se muestra en la figura 11D.

Tal como se muestra en la figura 11D, la unidad de permutación de secciones 122-1D aplica una permutación de bits a los bits de entrada de tal modo que los bits de los cinco (es decir, B/2 = 5) bloques cíclicos QB₁ a QB₅ se ponen en correspondencia con los bits de cuatro (es decir, Q/2 = 4) bloques de SM SMB₁ a SMB₄.

Para aplicar una permutación de bits a los bits de entrada que se muestran en la figura 11D, la unidad de permutación de secciones 122-1D realiza un procesamiento que es equivalente a un entrelazado de fila - columna tal como se muestra en la figura 12D por ejemplo, mediante el cual la unidad de permutación de secciones 122-1D escribe bits fila a fila en una matriz de unidad de entrelazado que tiene Q columnas y B/2 filas (= ocho columnas y cinco filas) y lee bits columna a columna a partir de la matriz de unidad de entrelazado.

Cada unidad de permutación de secciones que se describe con referencia a las figuras 11A a 11D y las figuras 12A a 12D se puede generalizar tal como sigue.

Los bits de entrada a la unidad de permutación de secciones son los bits de los bloques cíclicos QB_{B/2 * i + 1} a QB_{B/2 * i + B/2}, y los bits de salida a la unidad de permutación de secciones son los bits de los bloques de SM SMB_{Q/2 * i + 1} a SMB_{Q/2 * i + Q/2}. La unidad de permutación de secciones realiza un procesamiento que es equivalente a un entrelazado de fila - columna, mediante el cual la unidad de permutación de secciones escribe bits fila a fila en una matriz de unidad de entrelazado que tiene Q columnas y B/2 filas, y lee columna a columna a partir de la matriz de unidad de entrelazado.

Lo siguiente describe unas operaciones a modo de ejemplo que son realizadas por la ruta de unidad de entrelazado de bits, de desmultiplexor y de unidad de puesta en correspondencia de QAM del codificador de BICM 120 que se muestra en la figura 8, con referencia a las figuras 13A a 13D. Se supone que el número de antenas de transmisión (es decir, el número de palabras de constelación para cada bloque de SM) es dos.

La figura 13A muestra una estructura a modo de ejemplo de la ruta de unidad de entrelazado de bits, de desmultiplexor y de unidad de puesta en correspondencia de QAM de un codificador de BICM cuando B = 4.

Las palabras de código de LDPC que son generadas por el codificador de LDPC (que no se representa en esta figura. Véase la figura 8) que está incluido en el codificador de BICM 120A se alimenta a la unidad de entrelazado de bits 122A, que incluye la unidad de permutación de secciones que se describe con referencia a la figura 11A y la figura 12A. Los bits de las palabras de código de LDPC son entrelazados por la unidad de entrelazado de bits 122A, y las palabras de código con los bits entrelazados se alimentan al desmultiplexor 123A.

En el ejemplo que se muestra en la figura 13A, el desmultiplexor 123A aplica una permutación de bits a los bits y₁ a y₄ para disponer estos en el orden de y₁, y₃, y₂, y₄. Como resultado, los bits (y₁, y₃) se ponen en correspondencia con la palabra de constelación C_A (b_{1, Re}, b_{1, Im}) y los bits (y₂, y₄) se ponen en correspondencia con la palabra de constelación C_B (b_{1, Re}, b_{1, Im}).

Cada una de las unidades de puesta en correspondencia de 4-QAM 124A-1 y 124A-2 pone en correspondencia las palabras de constelación C_A y C_B, en concreto (b_{1, Re}, b_{1, Im}), con los símbolos complejos (Re, Im) mediante el uso de sus dos unidades de puesta en correspondencia de 2-PAM respectivas.

El codificador de SM 125A realiza una codificación para una multiplexión espacial sobre los símbolos complejos para generar unas señales de transmisión Tx1 y Tx2.

La figura 13B muestra una estructura a modo de ejemplo de la ruta de unidad de entrelazado de bits, de desmultiplexor y de unidad de puesta en correspondencia de QAM de un codificador de BICM cuando B = 6.

Las palabras de código de LDPC que son generadas por el codificador de LDPC (que no se representa en esta figura. Véase la figura 8) que está incluido en el codificador de BICM 120B se alimenta a la unidad de entrelazado de bits 122B, que incluye la unidad de permutación de secciones que se describe con referencia a la figura 11B y la figura 12B. Los bits de las palabras de código de LDPC son entrelazados por la unidad de entrelazado de bits 122B, y las palabras de código con los bits entrelazados se alimentan al desmultiplexor 123B.

En el ejemplo que se muestra en la figura 13B, el desmultiplexor 123B aplica una permutación de bits a los bits y_1 a y_6 para disponer estos en el orden de $y_1, y_2, y_4, y_5, y_3, y_6$. Como resultado, los bits (y_1, y_2, y_4, y_5) se ponen en correspondencia con la palabra de constelación C_A ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$) y los bits (y_3, y_6) se ponen en correspondencia con la palabra de constelación C_B ($b_{1, Re}, b_{1, Im}$).

5 La unidad de puesta en correspondencia de 16-QAM 124B-1 pone en correspondencia la palabra de constelación C_A ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$) con el símbolo complejo (Re, Im) mediante el uso de dos unidades de puesta en correspondencia de 4-PAM. La unidad de puesta en correspondencia de 16-QAM 124B-2 pone en correspondencia las palabras de constelación C_B ($b_{1, Re}, b_{1, Im}$) con el símbolo complejo (Re, Im) mediante el uso de dos unidades de
10 puesta en correspondencia de 2-PAM.

El codificador de SM 125B realiza una codificación para una multiplexión espacial sobre los símbolos complejos para generar unas señales de transmisión Tx1 y Tx2.

15 La figura 13C muestra una estructura a modo de ejemplo de la ruta de unidad de entrelazado de bits, de desmultiplexor y de unidad de puesta en correspondencia de QAM de un codificador de BICM cuando $B = 8$.

Las palabras de código de LDPC que son generadas por el codificador de LDPC (que no se representa en esta figura. Véase la figura 8) que está incluido en el codificador de BICM 120C se alimenta a la unidad de entrelazado de bits 122C, que incluye la unidad de permutación de secciones que se describe con referencia a la figura 11C y la figura 12C. Los bits de las palabras de código de LDPC son entrelazados por la unidad de entrelazado de bits 122C, y las palabras de código con los bits entrelazados se alimentan al desmultiplexor 123C.

20 En el ejemplo que se muestra en la figura 13C, el desmultiplexor 123C aplica una permutación de bits a los bits y_1 a y_8 para disponer estos en el orden de $y_1, y_2, y_5, y_6, y_3, y_4, y_7, y_8$. Como resultado, los bits (y_1, y_2, y_5, y_6) se ponen en correspondencia con la palabra de constelación C_A ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$), y los bits (y_3, y_4, y_7, y_8) se ponen en correspondencia con la palabra de constelación C_B ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$).

30 Cada una de las unidades de puesta en correspondencia de 16-QAM 124C-1 y 124C-2 pone en correspondencia las palabras de constelación C_A y C_B , en concreto ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$), con los símbolos complejos (Re, Im) mediante el uso de sus dos unidades de puesta en correspondencia de 4-PAM respectivas.

El codificador de SM 125C realiza una codificación para una multiplexión espacial sobre los símbolos complejos para generar unas señales de transmisión Tx1 y Tx2.

35 La figura 13D muestra una estructura a modo de ejemplo de la ruta de unidad de entrelazado de bits, de desmultiplexor y de unidad de puesta en correspondencia de QAM de un codificador de BICM cuando $B = 10$.

40 Las palabras de código de LDPC que son generadas por el codificador de LDPC (que no se representa en esta figura. Véase la figura 8) que está incluido en el codificador de BICM 120D se alimenta a la unidad de entrelazado de bits 122D, que incluye la unidad de permutación de secciones que se describe con referencia a la figura 11D y la figura 12D. Los bits de las palabras de código de LDPC son entrelazados por la unidad de entrelazado de bits 122D, y las palabras de código con los bits entrelazados se alimentan al desmultiplexor 123D.

45 En el ejemplo que se muestra en la figura 13D, el desmultiplexor 123D aplica una permutación de bits a los bits y_1 a y_{10} para disponer estos en el orden de $y_1, y_2, y_3, y_6, y_7, y_8, y_4, y_5, y_9, y_{10}$. Como resultado, los bits ($y_1, y_2, y_3, y_6, y_7, y_8$) se ponen en correspondencia con la palabra de constelación C_A ($b_{1, Re}, b_{2, Re}, b_{3, Re}, b_{1, Im}, b_{2, Im}, b_{3, Im}$), y los bits (y_4, y_5, y_9, y_{10}) se ponen en correspondencia con la palabra de constelación C_B ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$).

50 La unidad de puesta en correspondencia de 64-QAM 124D-1 pone en correspondencia la palabra de constelación C_A ($b_{1, Re}, b_{2, Re}, b_{3, Re}, b_{1, Im}, b_{2, Im}, b_{3, Im}$) con el símbolo complejo (Re, Im) mediante el uso de dos unidades de puesta en correspondencia de 8-PAM. La unidad de puesta en correspondencia de 16-QAM 124D-2 pone en correspondencia las palabras de constelación C_B ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$) con el símbolo complejo (Re, Im) mediante el uso de dos unidades de puesta en correspondencia de 4-PAM.

55 El codificador de SM 125D realiza una codificación para una multiplexión espacial sobre los símbolos complejos para generar unas señales de transmisión Tx1 y Tx2.

60 Cada desmultiplexor que se describe con referencia a las figuras 13A a 13D y las figuras 12A a 12D se puede generalizar tal como sigue. En el presente caso, se supone que el número de bits de un bloque de SM es B , el número de antenas (palabras de constelación) es T , el número de bits de una palabra de constelación C_i es $B_i = 2 * M_i$. En el presente caso, i denota el índice de una antena (palabra de constelación) y es un número entero que cae dentro del intervalo de 1 a T :

65 El desmultiplexor aplica una permutación de bits a los bits de entrada y los emite de tal modo que los bits ($y_1, y_2, \dots, y_{M1}, y_{B12+1}, y_{B/2+2}, \dots, y_{B/2+M1}$) se ponen en correspondencia con la palabra de constelación C_1 , los bits ($y_{M1+1},$

$y_{M1+2}, \dots, y_{M1+M2}, y_{B/2+M1+1}, y_{B/2+M1+2}, \dots, y_{B/2+M1+M2}$) se ponen en correspondencia con la palabra de constelación C_2 , los bits ($y_{M1+M2+1}, y_{M1+M2+2}, \dots, y_{M1+M2+M3}, y_{B/2+M1+M2+1}, y_{B/2+M1+M2+2}, \dots, y_{B/2+M1+M2+M3}$) se ponen en correspondencia con la palabra de constelación C_3 , y así sucesivamente. Es decir, cuando $L_i = L_{i-1} + M_{i-1}$ (en donde $L_1 = 0$), el demultiplexor aplica una permutación de bits a los bits de entrada de tal modo que los bits ($y_{L_i+1}, y_{L_i+2}, \dots, y_{L_i+M_i}, y_{B/2+L_i+1}, y_{B/2+L_i+2}, \dots, y_{B/2+L_i+M_i}$) se ponen en correspondencia con la palabra de constelación C_i .

<Receptor>

10 Lo siguiente explica un receptor que está incluido en un sistema de comunicación de acuerdo con una realización de la presente invención.

La figura 14 es un diagrama de bloques de un receptor 200 de acuerdo con una realización de la presente invención. El receptor es la imagen especular de la funcionalidad del transmisor. Un receptor genérico tiene R antenas de recepción y recibe la señal de las T antenas de transmisión. R y T no son necesariamente iguales.

15 El receptor 200 que se muestra en la figura 14 incluye unas antenas de recepción 210-1 a 210-4, unos extremos delanteros de radiofrecuencia (RF) 220-1 a 220-4, unos desmoduladores 230-1 a 230-4, un decodificador de MIMO 220, un multiplexor 250, una unidad de desentrelazado de bits 260 y un decodificador de LDPC 270. El decodificador de MIMO 220 incluye un decodificador de multiplexión espacial (SM) 241 y unas unidades de anulación de correspondencia de QAM 245-1 a 245-4.

20 La señal a partir de cada antena de recepción 210-1, ..., 210-4 es procesada por un extremo delantero de RF 220-1, ..., 220-4, que comprende por lo general un sintonizador y un convertidor reductor de frecuencia, y por un desmodulador 230-1, ..., 230-4. El sintonizador selecciona un canal de frecuencia deseado, y el convertidor reductor de frecuencia realiza una conversión descendente a una banda de frecuencia deseada. Para cada antena de recepción 210-1, ..., 210-4, el desmodulador 230-1, ..., 230-4 produce para cada intervalo de canal un símbolo recibido y T coeficientes de desvanecimiento de canal. Los símbolos recibidos y los coeficientes de desvanecimiento de canal asociados tienen un valor complejo. Para cada intervalo de canal, los R símbolos recibidos y los T * R coeficientes de desvanecimiento de canal asociados se proporcionan como entrada al decodificador de multiplexión espacial SM 241, que produce T símbolos complejos en su salida. Estos símbolos complejos experimentan a continuación una anulación de correspondencia de constelación de QAM, una multiplexión, un desentrelazado y una decodificación de LDPC, es decir, las etapas inversas exactas en el transmisor tal como se ha explicado en lo que antecede junto con las figuras 8 y 9.

35 Las unidades de anulación de correspondencia de QAM 245-1 a 245-4 realizan respectivamente una anulación de correspondencia de constelación de QAM, que se corresponde con la puesta en correspondencia de constelación de QAM que es realizada por las unidades de puesta en correspondencia de QAM 124-1 a 124-4 que están incluidas en el transmisor, sobre los símbolos de QAM complejos de entrada.

40 El multiplexor 250 realiza, sobre la entrada a partir de las unidades de anulación de correspondencia de QAM 245-1 a 245-4, el inverso del procesamiento que es realizado por el demultiplexor 123 que está incluido en el transmisor (es decir, un procesamiento de restaurar el orden de los bits antes de la permutación de bits por el demultiplexor 123, y de multiplexar los bits).

45 La unidad de desentrelazado de bits 260 realiza, sobre la entrada a partir del multiplexor 250, el inverso del procesamiento que es realizado por la unidad de entrelazado de bits 122 que está incluida en el transmisor (es decir, un procesamiento de restaurar el orden de los bits antes de la aplicación de un entrelazado de bits por la unidad de entrelazado de bits 122), lo que se denomina "desentrelazado de bits".

50 El decodificador de LDPC 270 realiza, sobre la entrada a partir de la unidad de desentrelazado de bits 260, una decodificación de LDPC que está basada en los mismos códigos de QC-LDPC que el codificador de LDPC 121 del transmisor.

55 En ocasiones, se hace referencia en la técnica a la combinación de la decodificación de SM y la anulación de correspondencia de constelación de QAM como la decodificación de múltiples entradas y de múltiples salidas (MIMO, *multiple-input multiple-output*). En las implementaciones de alta gama, se emplea una así denominada decodificación de máxima probabilidad, por lo que la decodificación de SM y la anulación de correspondencia de constelación de QAM se realizan conjuntamente en un decodificador de MIMO 240. Estos aspectos son bien conocidos en la técnica.

<Suplemento 1>

65 La presente invención no se limita a las particularidades que se describen en cuanto a la realización en lo que antecede. La presente invención se puede implementar en cualesquiera modos para lograr el fin que se ha descrito en lo que antecede y otros fines relevantes o concomitantes. Por ejemplo, se pueden adoptar las siguientes

modificaciones.

(1) La presente invención se puede aplicar a cualquier número de antenas (incluyendo dos, cuatro, ocho, etc.) excepto uno.

5 La presente invención también se puede aplicar a cualquier constelación de QAM, en particular a las constelaciones de QAM cuadradas (4-QAM, 16-QAM, 64-QAM, 256-QAM, etc.). Obsérvese que el valor de B es el número total de los bits de la constelación que van a usarse.

10 La presente invención también se puede aplicar a cualquier código de LDPC, en particular a aquellos códigos que se adoptan para las normas de radiodifusión de vídeo digital de segunda generación (por ejemplo, DVB-S2, DVB-T2, DVB-C2, etc.), tal como se definen estos, por ejemplo, en las tablas A.1 a A.6 de la norma de DVB-T2 ETSI EN 302.755. Obsérvese que los valores de N y Q se cambian dependiendo del código de LDPC que va a usarse.

15 (2) La presente invención no está restringida a una forma particular para implementar los métodos y dispositivos que se divulgan, tanto en soporte lógico como en soporte físico. En concreto, la invención se puede implementar en forma de medio legible por ordenador, habiendo incorporado al mismo unas instrucciones ejecutables por ordenador que están adaptadas para permitir que un ordenador, un microprocesador, un microcontrolador, y similares, realicen todas las etapas de un método de acuerdo con las realizaciones de la presente invención. La presente invención
20 también se puede implementar en forma de circuito integrado específico de la aplicación (ASIC, *application-specific integrated circuit*) o en forma de agrupación de puertas programable en campo (FPGA, *field programmable gate array*).

Susceptibilidad de aplicación industrial

25 La presente invención es aplicable a una codificación con entrelazado de bits y modulación con códigos de LDPC y multiplexión espacial.

Lista de signos de referencia

30	100	transmisor
	110	procesamiento de entrada
	120	codificador de BICM
	121	codificador de LDPC
35	122	unidad de entrelazado de bits
	123	desmultiplexor
	124-1 a 124-4	unidad de puesta en correspondencia de QAM
	125	codificador de SM
	130-1 a 130-4	modulador
40	140-1 a 140-4	amplificador
	150-1 a 150-4	antena de transmisión
	200	receptor
	210-1 a 210-4	antena de transmisión
	220-1 a 220-4	extremo delantero de RF
45	230-1 a 230-4	amplificador
	240	descodificador de MIMO
	241	descodificador de SM
	245-1 a 245-4	unidad de anulación de correspondencia de QAM
	250	multiplexor
50	260	unidad de desentrelazado de bits
	270	descodificador de LDPC

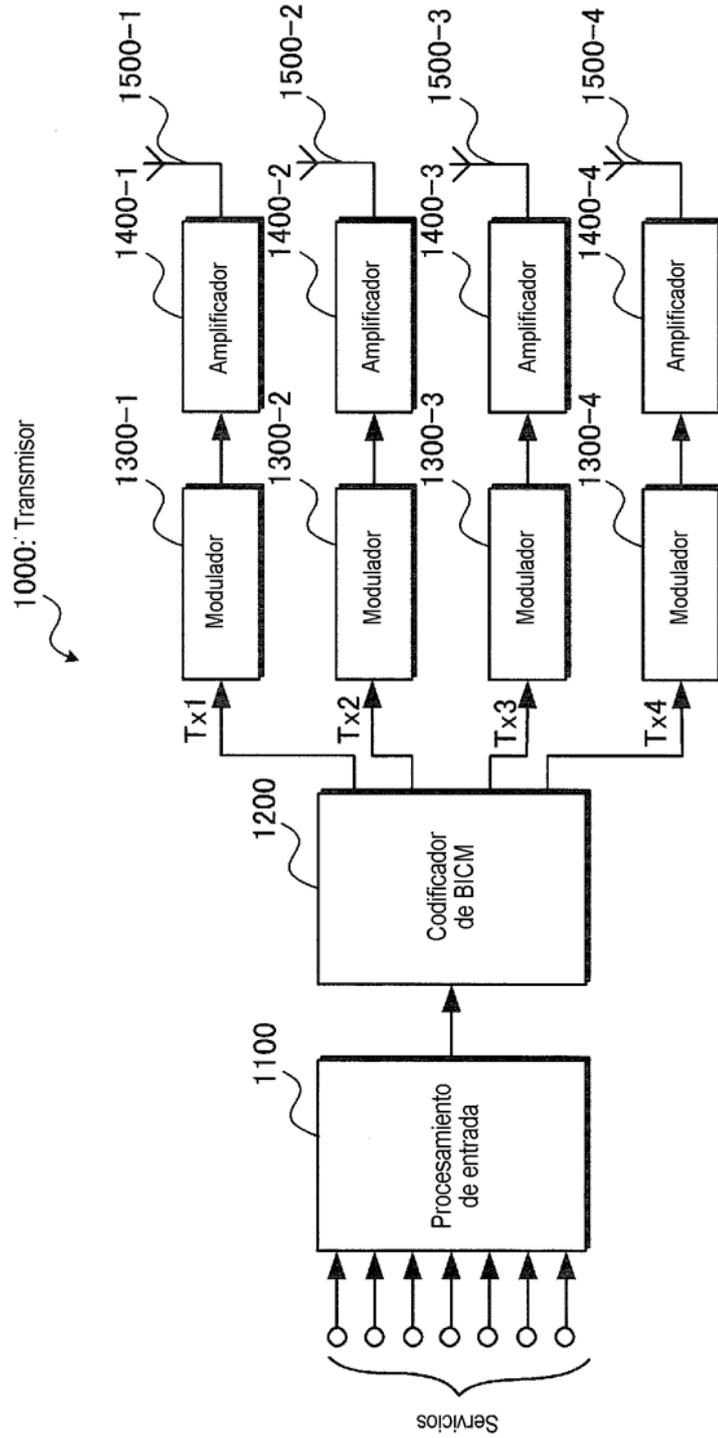
REIVINDICACIONES

1. Un método de entrelazado realizado por un transmisor para un sistema de comunicación con multiplexión espacial a través de T antenas de transmisión empleando códigos de verificación de paridad de baja densidad cuasicíclica, siendo T un número entero mayor de 1, usándose el método de entrelazado para aplicar una permutación de bits a bits de una palabra de código de un código de verificación de paridad de baja densidad cuasicíclica con el fin de generar una pluralidad de palabras de constelación de uno o más bloques de multiplexión espacial a partir de la palabra de código, consistiendo la palabra de código en N bloques cíclicos, y consistiendo cada bloque cíclico en Q bits, consistiendo cada uno de los uno o más bloques de multiplexión espacial en B bits y consistiendo en T palabras de constelación, transmitiéndose las T palabras de constelación de forma simultánea a través de las T antenas de transmisión, indicando cada palabra de constelación uno de una pluralidad de puntos de constelación de una constelación previamente definida que se usa para la puesta en correspondencia de constelación de la palabra de constelación, siendo los bits de cada palabra de constelación divisibles en pares de bits que tienen la misma robustez, **caracterizado por que** el método de entrelazado comprende la etapa de aplicar la permutación de bits a los bits de la palabra de código de tal modo que:
- cada uno de los uno o más bloques de multiplexión espacial está constituido por bits a partir de B/2 bloques cíclicos diferentes;
 - cada palabra de constelación de los uno o más bloques de multiplexión espacial está constituida por bits a partir de Bt/2 bloques cíclicos diferentes, siendo Bt el número de bits de la palabra de constelación; y
 - cada uno de dichos pares de bits que tienen la misma robustez de la palabra de constelación está constituido por bits a partir de uno común de los Bt/2 bloques cíclicos diferentes.
2. El método de entrelazado de la reivindicación 1, en el que en por lo menos algunos de los N bloques cíclicos, la permutación de bits está adaptada de tal modo que la totalidad de los Q bits del bloque cíclico se ponen en correspondencia con unos bits de la misma robustez.
3. El método de entrelazado de la reivindicación 1, en el que la constelación previamente definida es una constelación de QAM cuadrada.
4. Un método de desentrelazado realizado por un receptor para un sistema de comunicación con multiplexión espacial a través de T antenas de transmisión empleando códigos de verificación de paridad de baja densidad cuasicíclica, siendo T un número entero mayor de 1, comprendiendo el método de desentrelazado la etapa de aplicar el inverso de la permutación de bits realizada por el método de entrelazado que se define en la reivindicación 1 a por lo menos un bloque de multiplexión espacial que está constituido por una pluralidad de palabras de constelación.
5. Una unidad de entrelazado provista en un transmisor para un sistema de comunicación con multiplexión espacial a través de T antenas de transmisión empleando códigos de verificación de paridad de baja densidad cuasicíclica, siendo T un número entero mayor de 1, aplicando la unidad de entrelazado una permutación de bits a bits de una palabra de código de un código de verificación de paridad de baja densidad cuasicíclica con el fin de generar una pluralidad de palabras de constelación de uno o más bloques de multiplexión espacial a partir de la palabra de código, consistiendo la palabra de código en N bloques cíclicos, consistiendo cada bloque cíclico en Q bits, consistiendo cada uno de los uno o más bloques de multiplexión espacial en B bits y consistiendo en T palabras de constelación, en donde las T palabras de constelación se transmiten de forma simultánea a través de las T antenas de transmisión, indicando cada palabra de constelación uno de una pluralidad de puntos de constelación de una constelación previamente definida que se usa para la puesta en correspondencia de constelación de la palabra de constelación, siendo los bits de cada palabra de constelación divisibles en pares de bits que tienen la misma robustez, **caracterizada por que** la unidad de entrelazado está configurada para aplicar la permutación de bits a los bits de la palabra de código de tal modo que:
- cada uno de los uno o más bloques de multiplexión espacial está constituido por bits a partir de B/2 bloques cíclicos diferentes;
 - cada palabra de constelación de los uno o más bloques de multiplexión espacial está constituida por bits a partir de Bt/2 bloques cíclicos diferentes, siendo Bt el número de bits de la palabra de constelación; y
 - cada uno de dichos pares de bits que tienen la misma robustez de la palabra de constelación está constituido por bits de uno común de los Bt/2 bloques cíclicos diferentes.
6. La unidad de entrelazado de la reivindicación 5, en la que en por lo menos algunos de los N bloques cíclicos, la permutación de bits está adaptada de tal modo que la totalidad de los Q bits del bloque cíclico se ponen en correspondencia con unos bits de la misma robustez.
7. La unidad de entrelazado de la reivindicación 5, en la que la constelación previamente definida es una

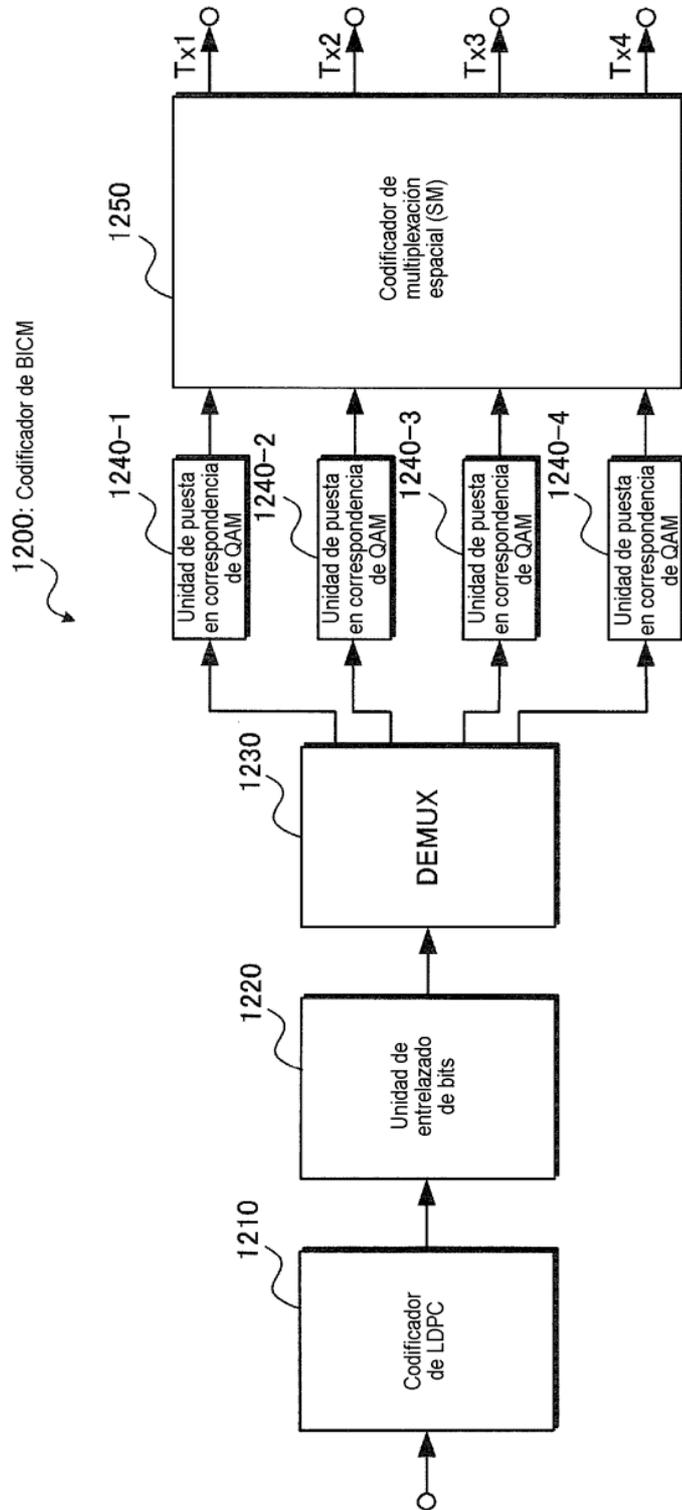
constelación de QAM cuadrada.

- 5 8. Una unidad de desentrelazado provista en un receptor para un sistema de comunicación con multiplexión espacial a través de T antenas de transmisión empleando códigos de verificación de paridad de baja densidad cuasiperiódica, siendo T un número entero mayor de 1, en donde la unidad de desentrelazado está configurada para aplicar el inverso de la permutación de bits realizada por la unidad de entrelazado, que se define en la reivindicación 5, a por lo menos un bloque de multiplexión espacial que está constituido por una pluralidad de palabras de constelación.
- 10 9. Un transmisor para un sistema de comunicación con multiplexión espacial a través de T antenas de transmisión empleando códigos de verificación de paridad de baja densidad cuasiperiódica, siendo T un número entero mayor de 1, comprendiendo el transmisor:
- 15 un codificador de verificación de paridad de baja densidad cuasiperiódica configurado para generar una palabra de código mediante el uso de un código de verificación de paridad de baja densidad cuasiperiódica;
- 20 la unidad de entrelazado, que se define en la reivindicación 5, configurada para aplicar una permutación de bits a los bits de la palabra de código y para generar por lo menos un bloque de multiplexión espacial; y una unidad de puesta en correspondencia de constelación configurada para poner en correspondencia una pluralidad de palabras de constelación del por lo menos un bloque de multiplexión espacial con una pluralidad de símbolos.
- 25 10. Un receptor para un sistema de comunicación con multiplexión espacial a través de T antenas de transmisión empleando códigos de verificación de paridad de baja densidad cuasiperiódica, siendo T un número entero mayor de 1, comprendiendo el receptor:
- 30 un decodificador de múltiples entradas y de múltiples salidas configurado para convertir señales a partir de una pluralidad de antenas de recepción en T símbolos complejos que se corresponden con T palabras de constelación de por lo menos un bloque de multiplexión espacial;
- la unidad de desentrelazado, que se define en la reivindicación 8, configurada para realizar un desentrelazado sobre el por lo menos un bloque de multiplexión espacial que se genera a partir de los T símbolos complejos; y un decodificador de verificación de paridad de baja densidad cuasiperiódica configurado para decodificar los T símbolos complejos que resultan del desentrelazado realizado por la unidad de desentrelazado, mediante el uso de un código de verificación de paridad de baja densidad cuasiperiódica.

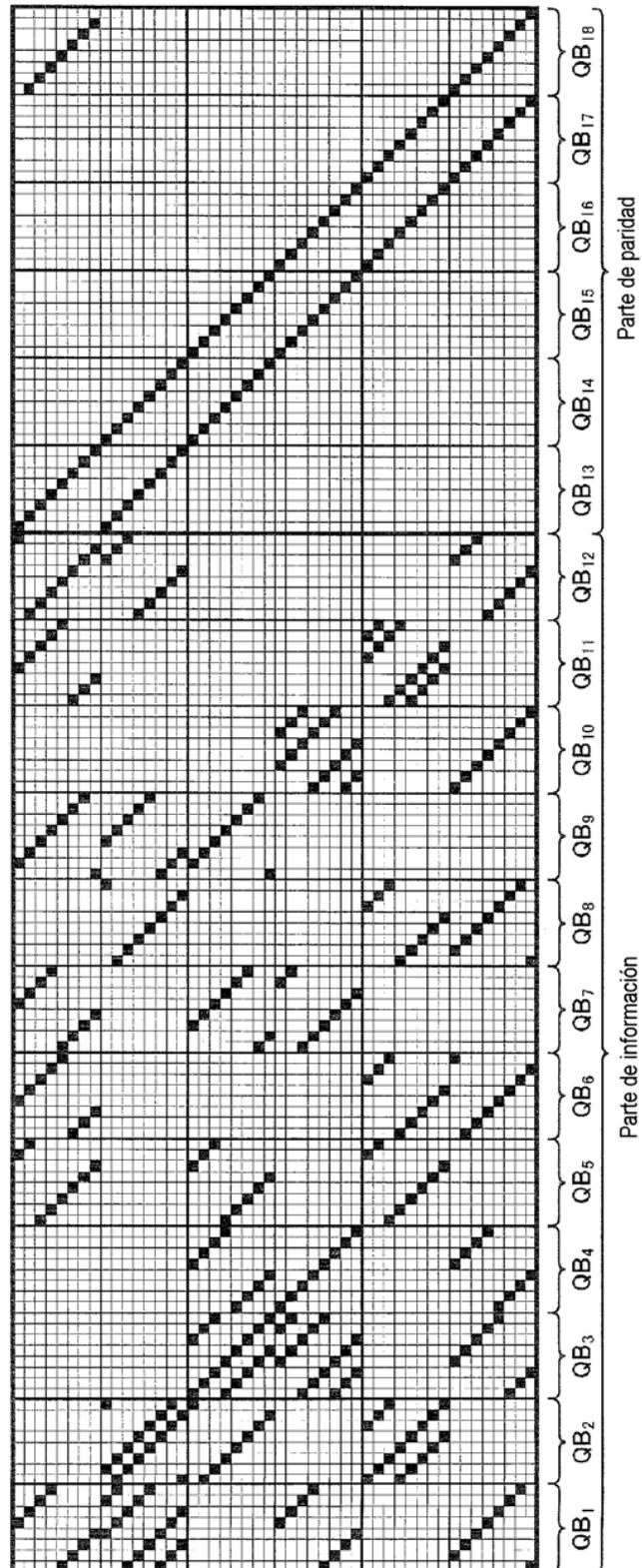
[Fig. 1]



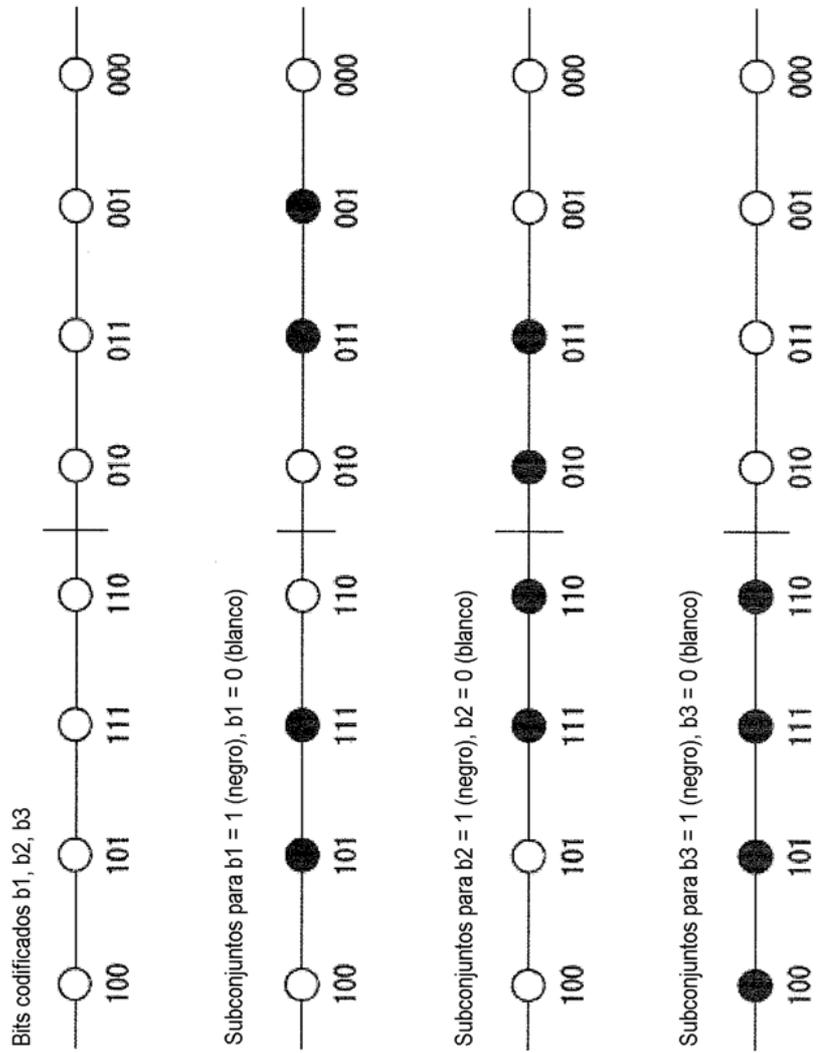
[Fig. 2]



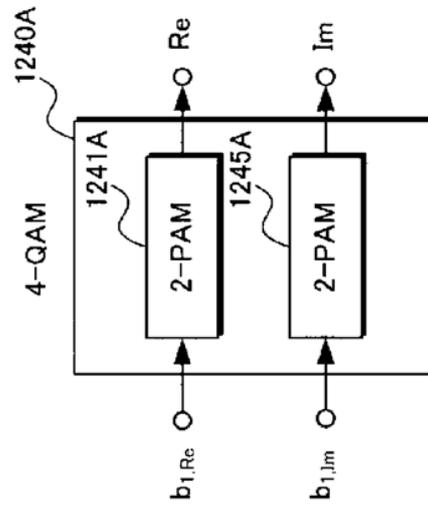
[Fig. 3]



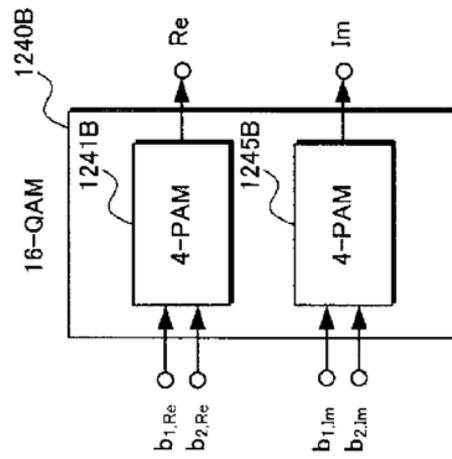
[Fig. 4]



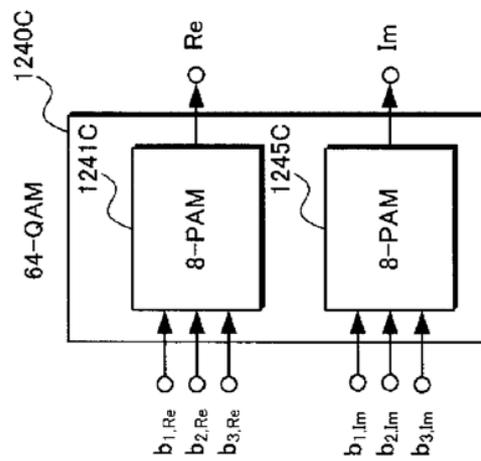
[Fig. 5A]



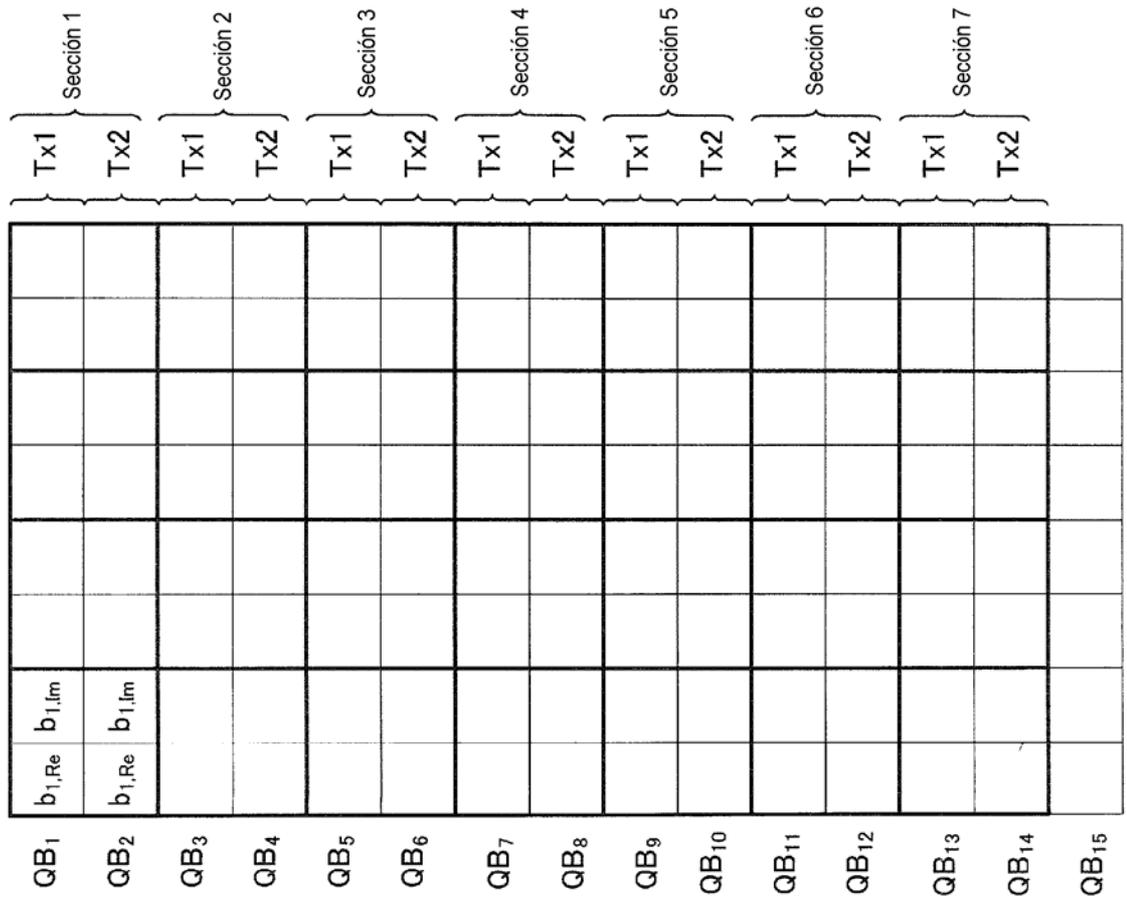
[Fig. 5B]



[Fig. 5C]



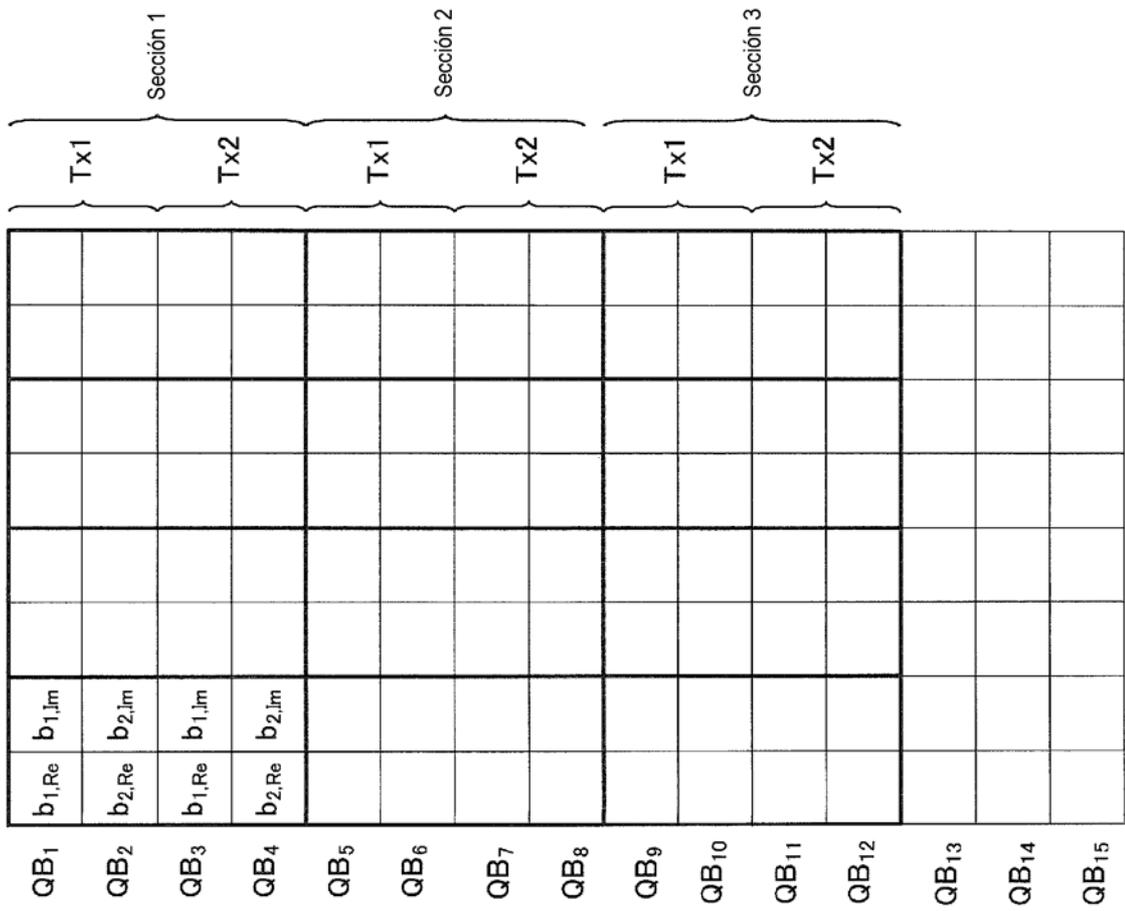
[Fig. 6A]



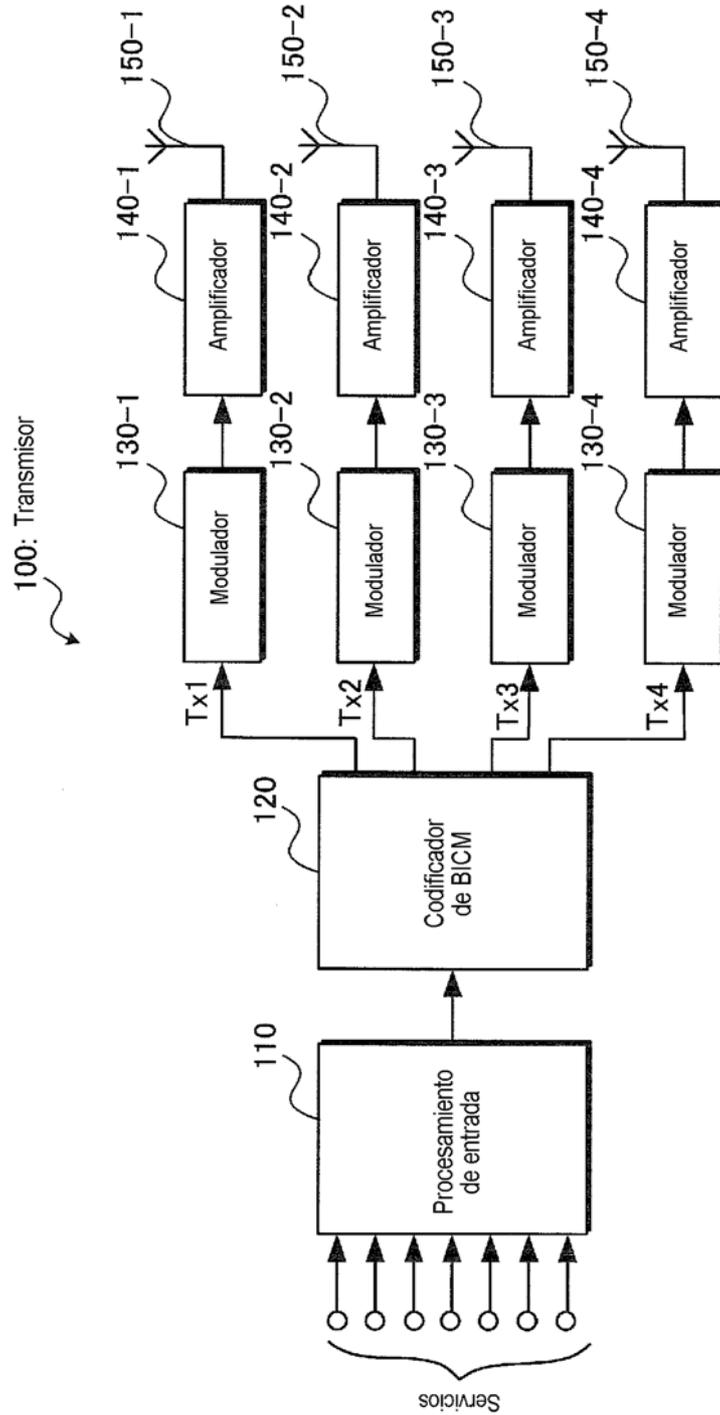
[Fig. 6B]

	Sección 1		Sección 2		Sección 3		Sección 4		Sección 5	
	Tx1	Tx2	Tx1	Tx2	Tx1	Tx2	Tx1	Tx2	Tx1	Tx2
QB ₁	b _{1,Re}	b _{1,Im}								
QB ₂	b _{2,Re}	b _{2,Im}								
QB ₃	b _{1,Re}	b _{1,Im}								
QB ₄										
QB ₅										
QB ₆										
QB ₇										
QB ₈										
QB ₉										
QB ₁₀										
QB ₁₁										
QB ₁₂										
QB ₁₃										
QB ₁₄										
QB ₁₅										

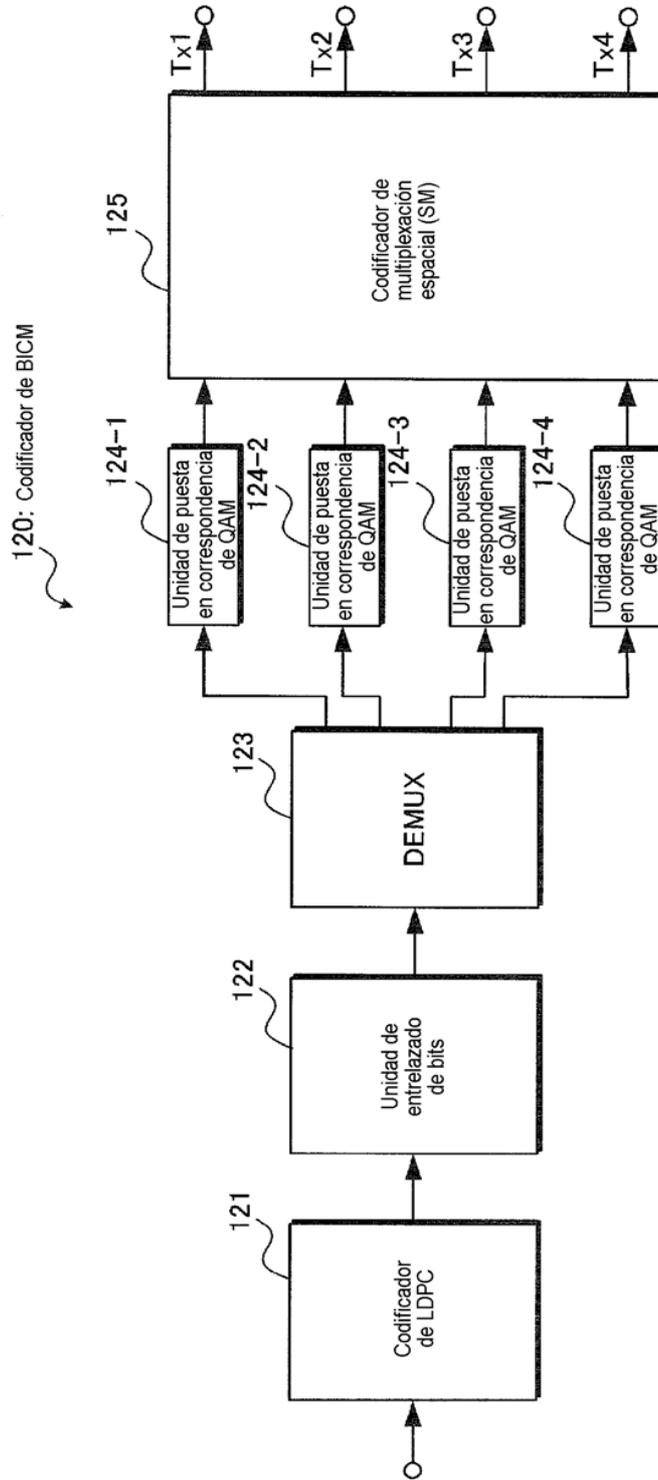
[Fig. 6C]



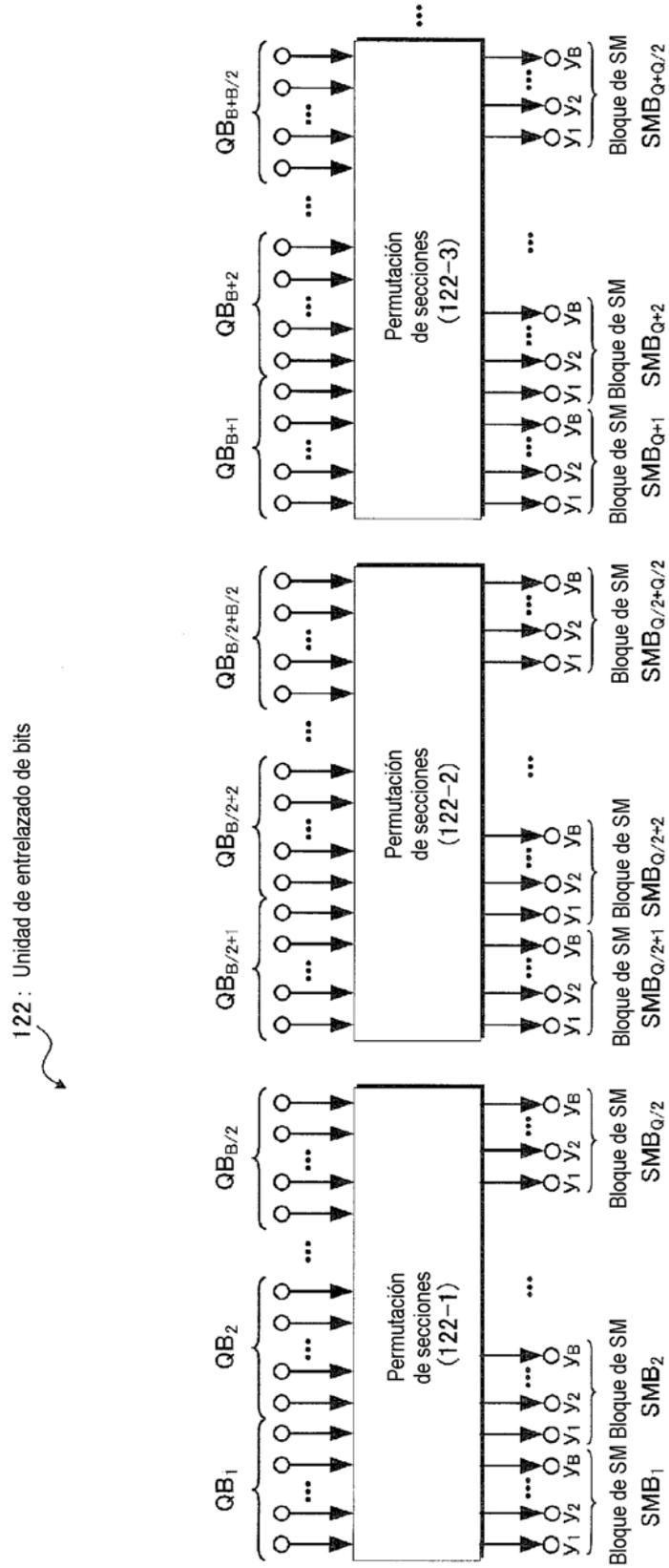
[Fig. 7]



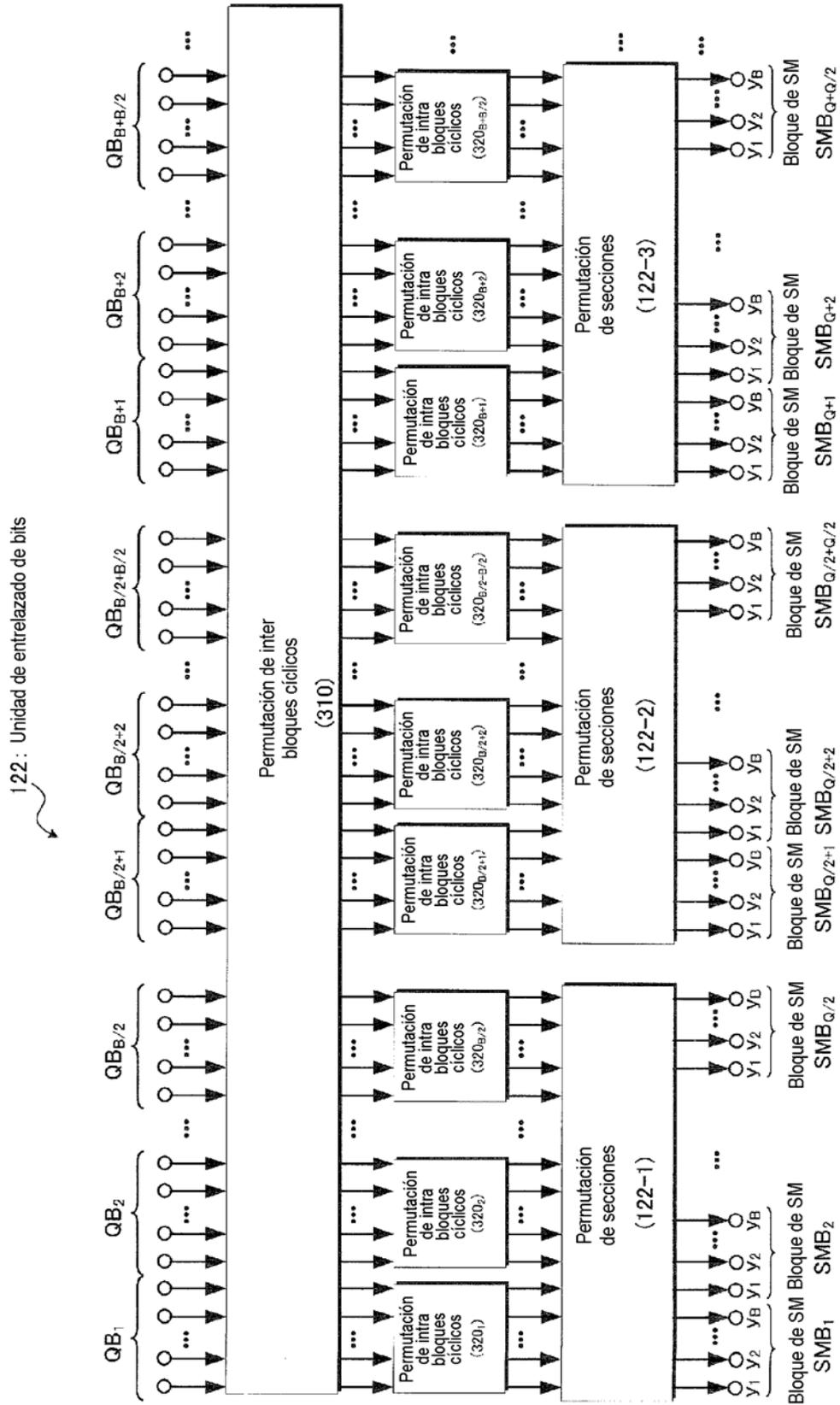
[Fig. 8]



[Fig. 9]

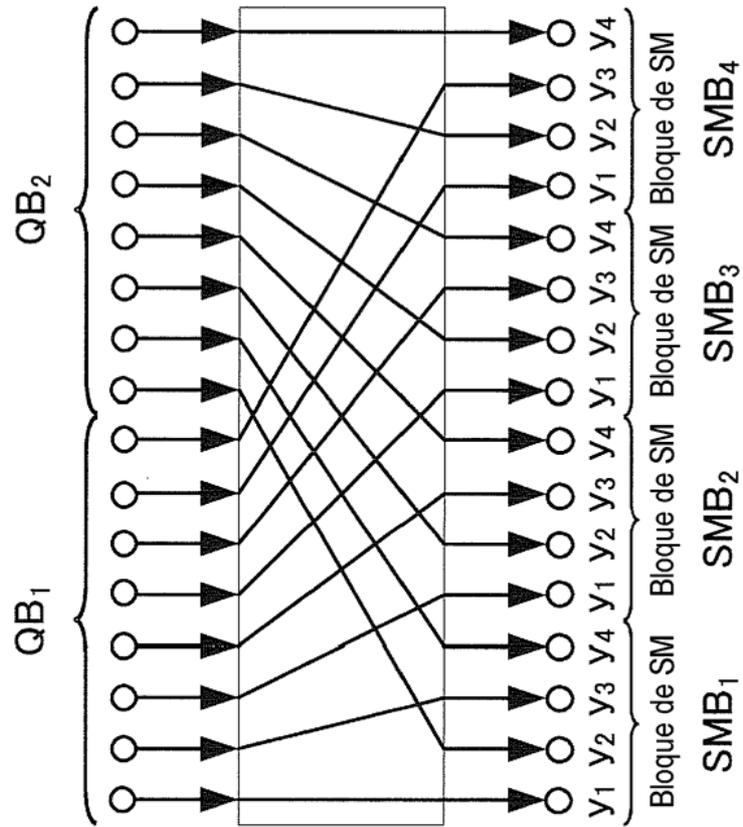


[Fig. 10]

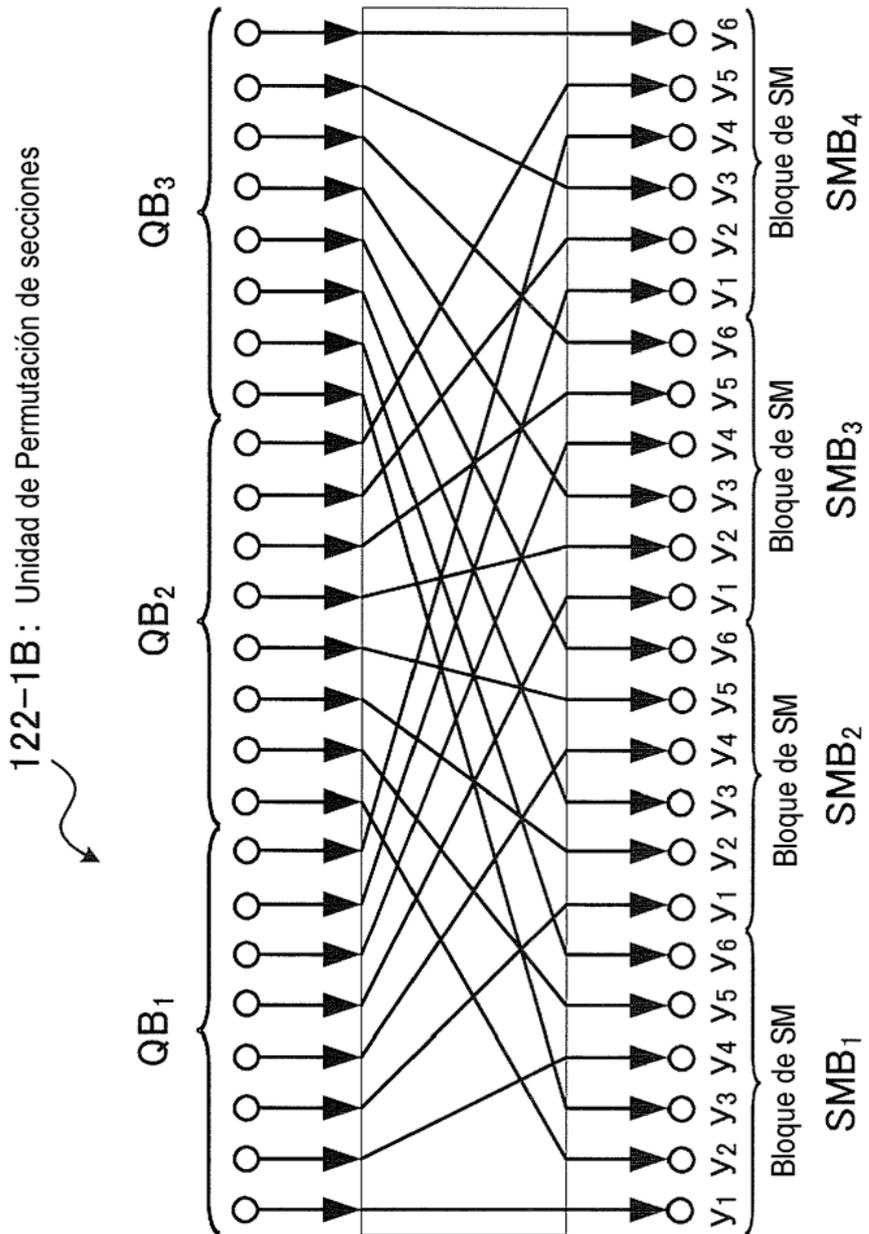


[Fig. 11A]

122-1A: Unidad de Permutación de secciones

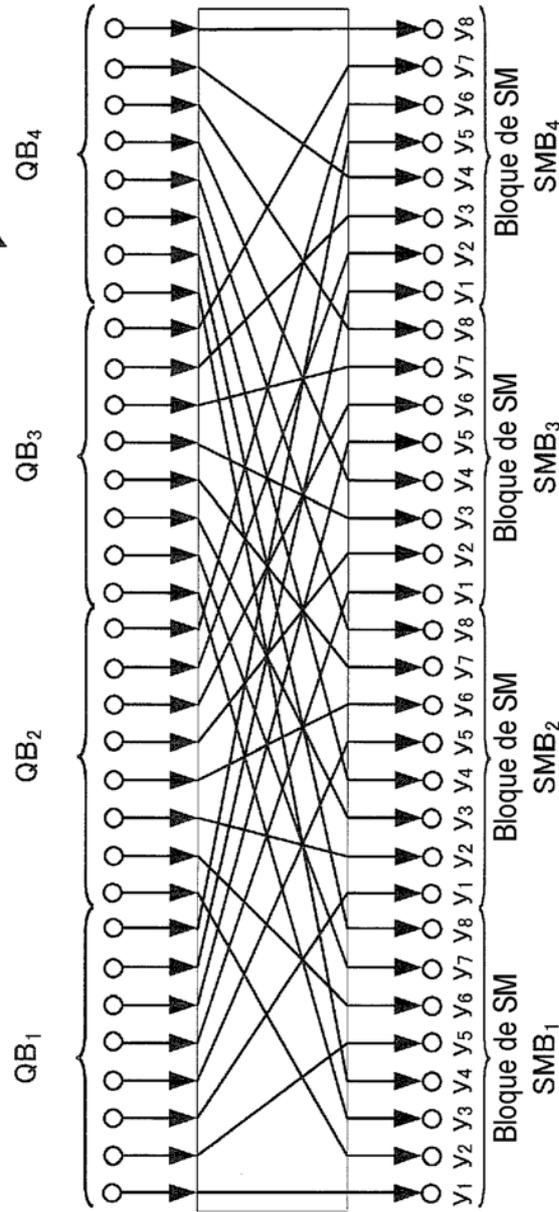


[Fig. 11B]

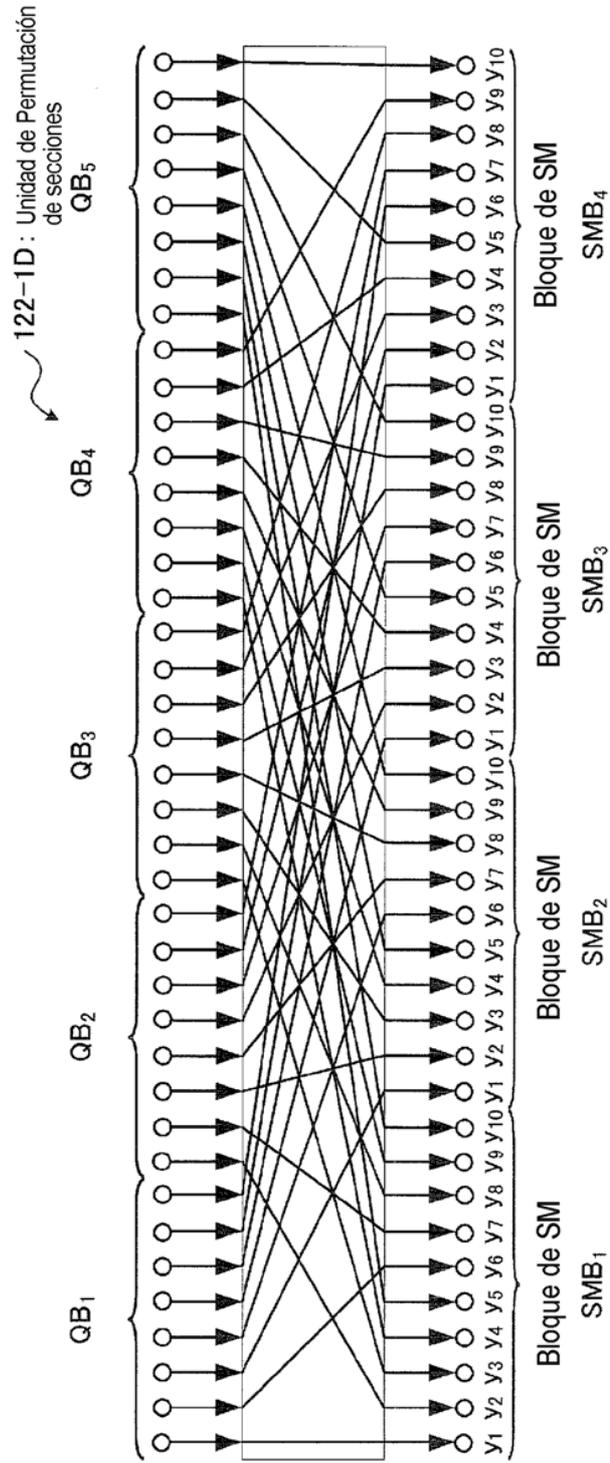


[Fig. 11C]

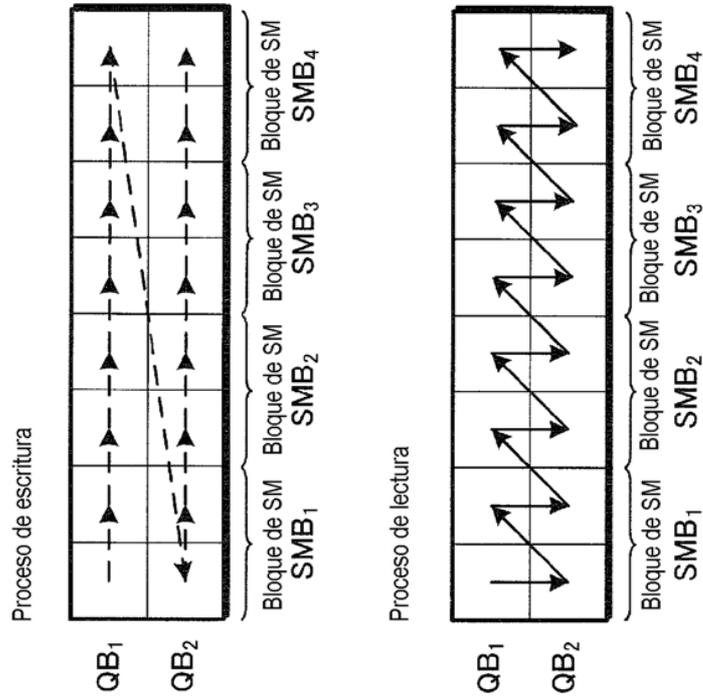
122-1C: Unidad de Permutación de secciones



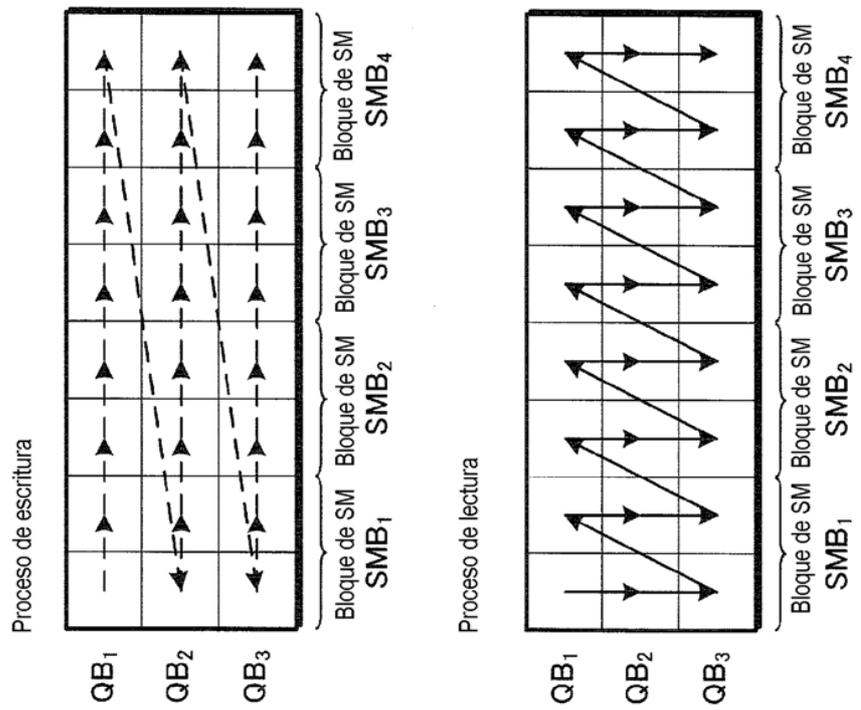
[Fig. 11D]



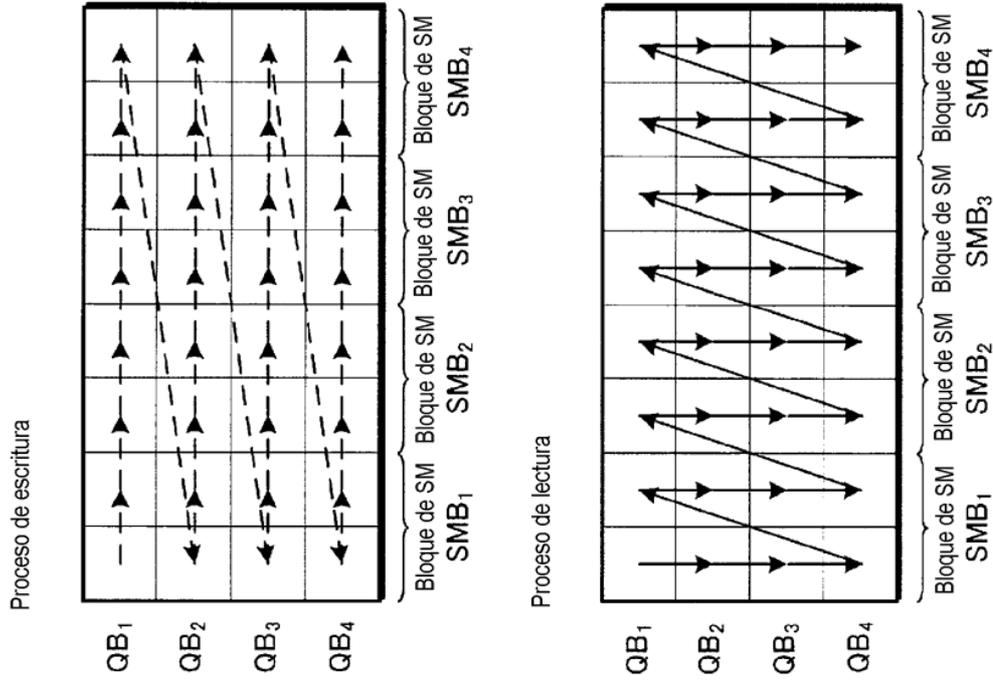
[Fig. 12A]



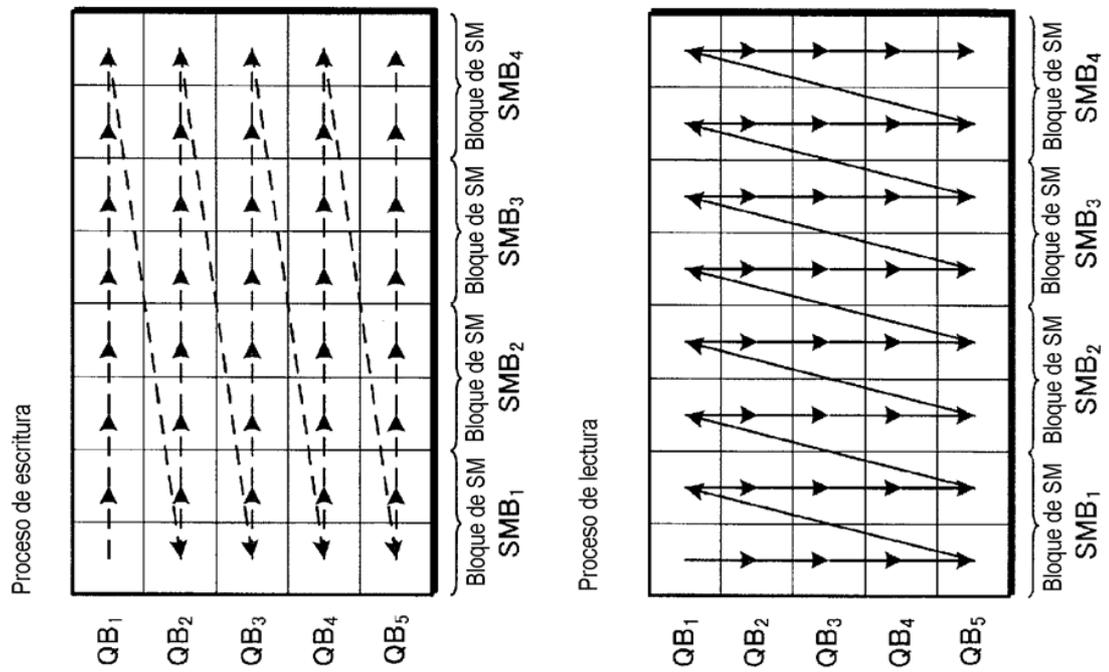
[Fig. 12B]



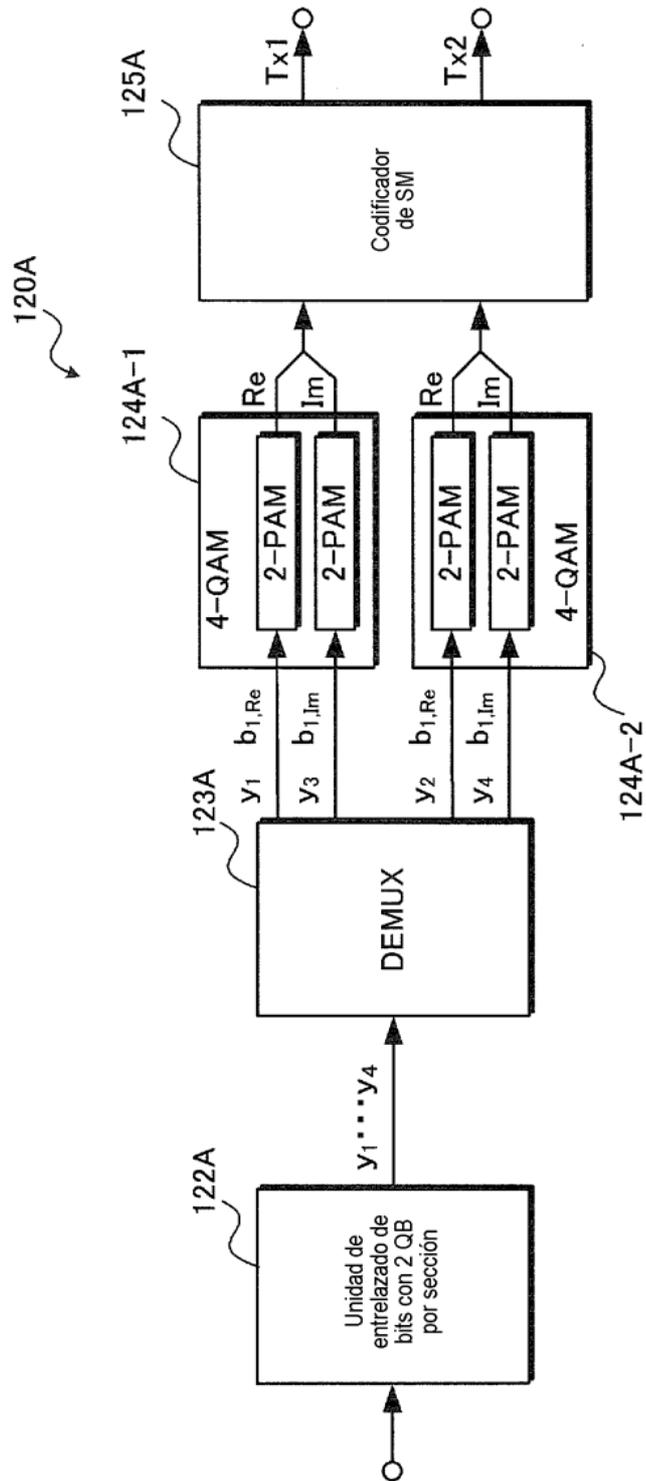
[Fig. 12C]



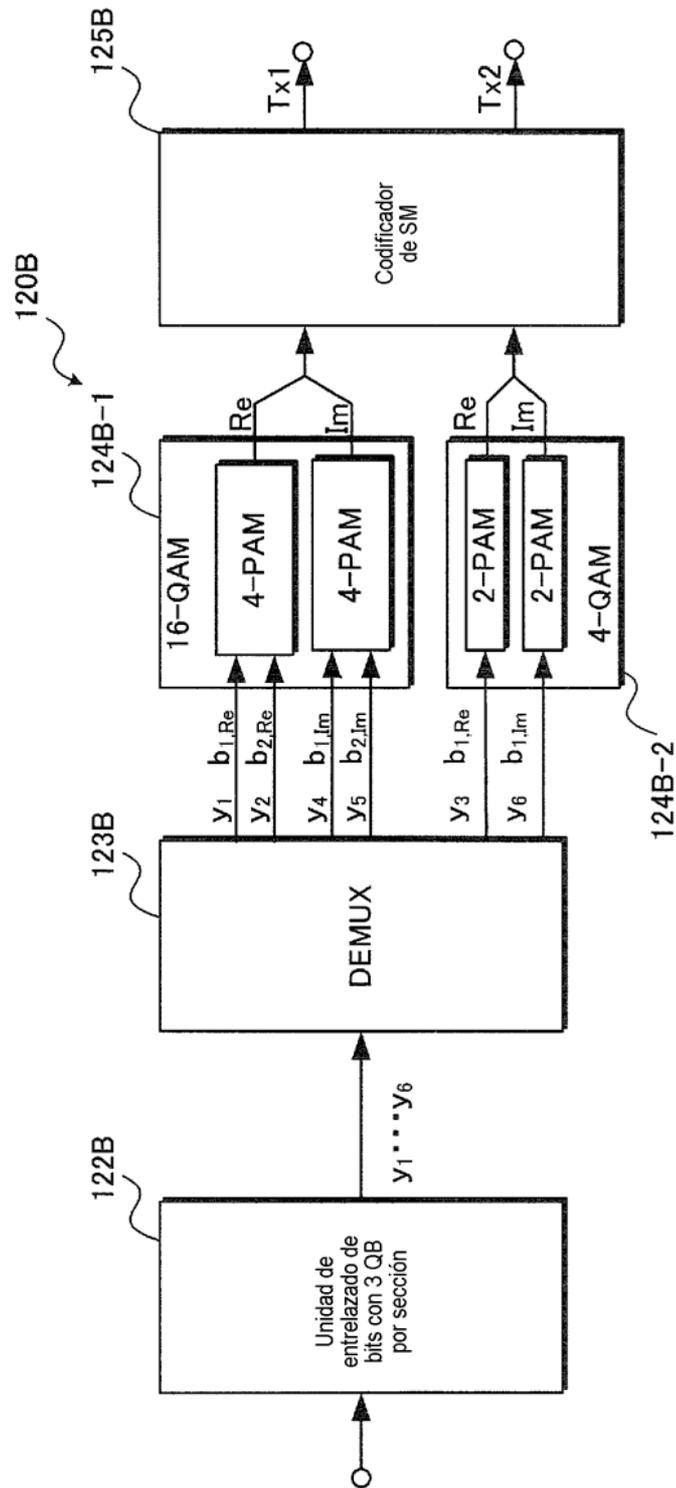
[Fig. 12D]



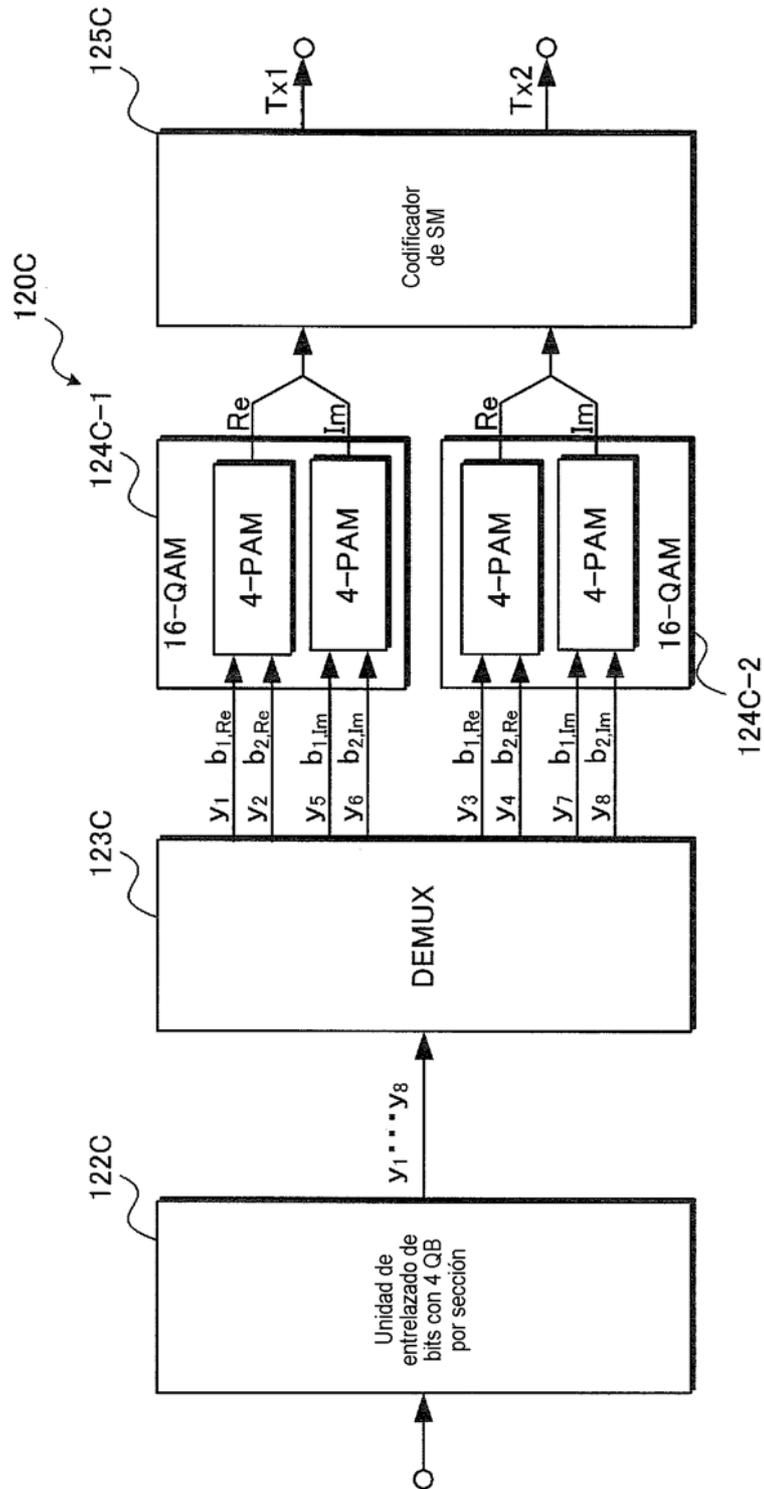
[Fig. 13A]



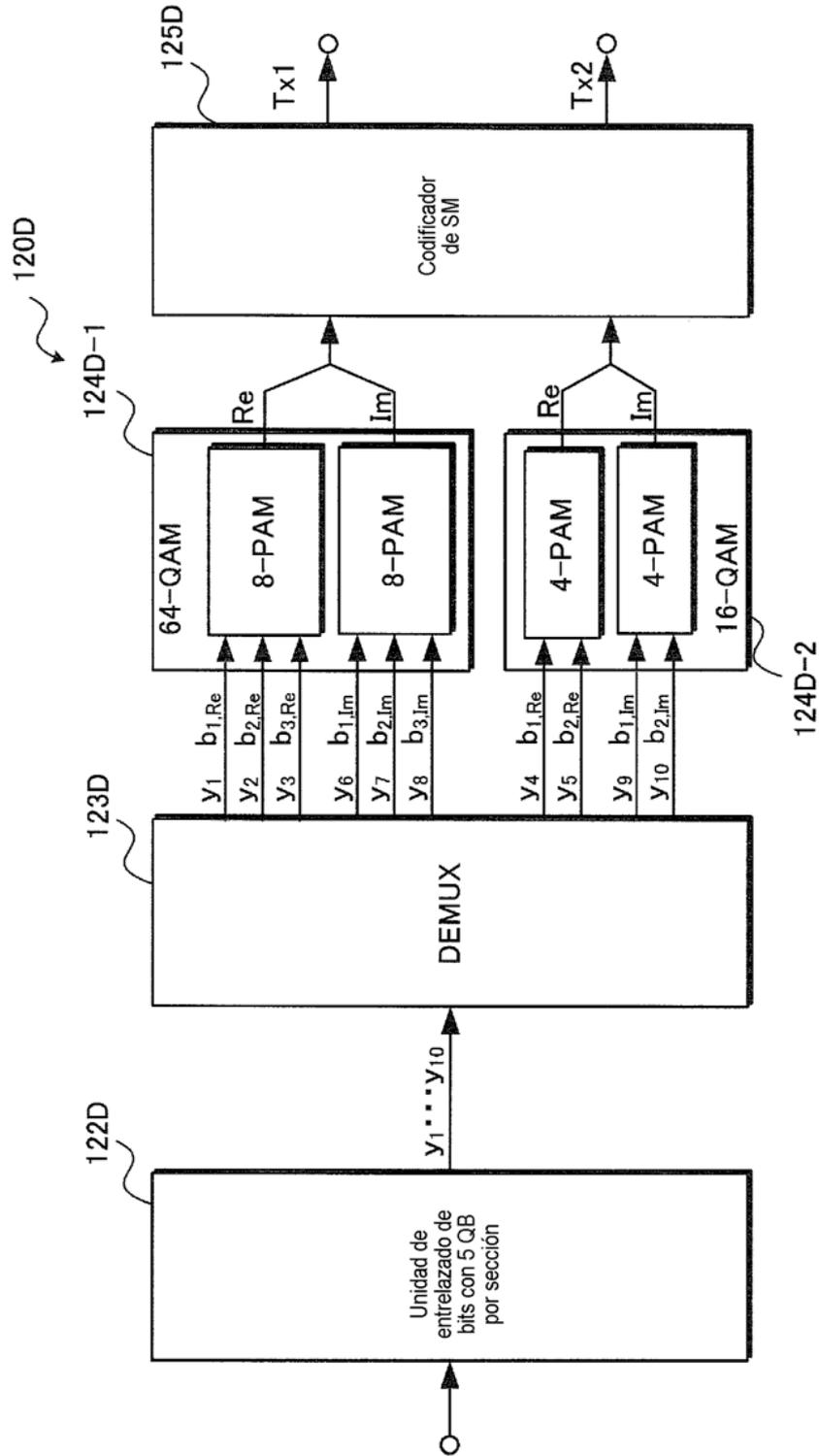
[Fig. 13B]



[Fig. 13C]



[Fig. 13D]



[Fig. 14]

