

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 556 582**

51 Int. Cl.:

H03K 3/335 (2006.01)

G01S 7/03 (2006.01)

G01S 13/88 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **15.08.2012 E 12758938 (0)**

97 Fecha y número de publicación de la concesión europea: **16.09.2015 EP 2745400**

54 Título: **Pulsador de avalancha**

30 Prioridad:

15.08.2011 US 201161523512 P

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

19.01.2016

73 Titular/es:

**NIITEK, INC. (100.0%)
23031 Ladbrook Drive
Dulles, VA 20166, US**

72 Inventor/es:

BANDELL, HOWARD M.

74 Agente/Representante:

LAZCANO GAINZA, Jesús

ES 2 556 582 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Pulsador de avalancha

Prioridad

5 Esta solicitud reivindica el beneficio de prioridad de la Solicitud Provisional Estadounidense No. 61/523,512, presentada en 15 de agosto de 2011.

Campo

10 Esta descripción se relaciona con sistemas y métodos para generar un impulso. Consistente con esta descripción, los impulsos generados se pueden utilizar en aplicaciones de radar. Un ejemplo para un sistema de radar se puede encontrar en el documento WO 2009/038898.

Resumen

15 En un aspecto, la presente descripción se dirige a un circuito para generar un impulso como se define en la reivindicación 1. El circuito incluye un transistor y un circuito de generación de impulsos. El transistor se construye y dispone para que sea operable en un modo de avalancha. El circuito de generación de impulsos se construye y dispone para: recibir por lo menos una señal de entrada de activador; generar un impulso de voltaje que tiene una duración menor que un tiempo de avalancha del transistor en respuesta a por lo menos una porción de por lo menos una señal de entrada de activador; y transmitir el impulso de voltaje a una terminal del transistor. Consistente con el aspecto, el transistor se construye y dispone para emitir un impulso de avalancha desde por lo menos una terminal del transistor en respuesta al impulso de voltaje con un generador de polaridad negativa y un diodo SRD.

20 En otro aspecto, la presente descripción se dirige a un método para generar un impulso. El método incluye recibir por lo menos una señal de entrada de activador con un circuito de generación de impulsos y generar, con el circuito de generación de impulsos, un impulso de voltaje en respuesta a por lo menos una porción de por lo menos una señal de entrada de activador. El método también incluye transmitir el impulso de voltaje desde el circuito de generación de impulsos a una terminal de un transistor construido y dispuesto para que sea operable en un modo de avalancha, y emitir un impulso de avalancha desde por lo menos una terminal del transistor en respuesta al impulso de voltaje. Consistente con el aspecto, el impulso de voltaje tiene una duración menor que un tiempo de avalancha del transistor. El método incluye adicionalmente generar un voltaje negativo con un generador de polaridad negativa y utilizar un diodo SRD como se define en la reivindicación 7.

30 En un aspecto adicional, la presente descripción se dirige a un sistema de radar como se define en la reivindicación 13. El sistema de radar incluye un circuito que incluye un transistor y un circuito de generación de impulsos. El transistor se construye y dispone para que sea operable en un modo de avalancha. El circuito de generación de impulsos se construye y dispone para: recibir por lo menos una señal de entrada de activador; generar un impulso de voltaje que tiene una duración menor que un tiempo de avalancha del transistor en respuesta a por lo menos una porción de por lo menos una señal de entrada de activador; y transmitir el impulso de voltaje a una terminal del transistor. Consistente con el aspecto, el transistor se construye y dispone para emitir un impulso de avalancha desde por lo menos una terminal del transistor en respuesta al impulso de voltaje. El sistema de radar incluye adicionalmente una antena conectada al circuito, donde la antena se construye y dispone para transmitir el impulso de avalancha y recibir un impulso de retorno. El sistema de radar incluye adicionalmente un procesador conectado a la antena, donde el procesador se construye y dispone para procesar el impulso de retorno, generar datos de imagen, y transmitir los datos de imagen a una pantalla.

45 En un aspecto adicional, la presente descripción se dirige a un método para crear una imagen de radar como se define en la reivindicación 15. El método incluye recibir: por lo menos una señal de entrada de activador con un circuito de generación de impulsos; generar, con el circuito de generación de impulsos, un impulso de voltaje en respuesta a por lo menos una porción de por lo menos una señal de entrada de activador; y transmitir el impulso de voltaje desde el circuito de generación de impulsos a una terminal de un transistor construido y dispuesto para que sea operable en un modo de avalancha. El método también incluye emitir un impulso de avalancha desde por lo menos una terminal del transistor hasta una antena en respuesta al impulso de voltaje, transmitir el impulso de avalancha con la antena, recibir un impulso de retorno con la antena, procesar el impulso de retorno con un procesador para generar datos de imagen, y transmitir los datos de imagen a una pantalla. Consistente con el aspecto, el impulso de voltaje tiene una duración menor que un tiempo de avalancha del transistor.

50 Se establecerán características y ventajas adicionales en parte en la descripción que sigue, que son evidentes a partir de la descripción o aprendizaje mediante la práctica de las realizaciones descritas. Las características y

ventajas se realizarán y alcanzarán por medio de los elementos y combinaciones particularmente indicados en las reivindicaciones adjuntas.

Se debe de entender que tanto la descripción general anterior como la siguiente descripción detallada son solo de ejemplo y explicativas y no son restrictivas del alcance de las realizaciones, como se reivindica.

5 Breve descripción de los dibujos

La Figura 1 representa un sistema de radar que penetra la tierra de acuerdo con una realización consistente con la descripción;

La Figura 2 representa un circuito para generar un impulso de acuerdo con una realización consistente con la descripción;

10 La Figura 3 representa una señal de salida desde un circuito para generar un impulso de acuerdo con una realización consistente con la descripción; y

La Figura 4 representa un circuito para generar un impulso de acuerdo con una realización adicional consistente con la descripción.

Descripción de las realizaciones

15 Los circuitos capaces de generar impulsos estrechos de alta energía pueden ser útiles en determinadas aplicaciones. Por ejemplo, los sistemas de radar, como los sistemas de radar que penetran la tierra (GPR), se pueden configurar para transmitir impulsos de alta energía en consonancia con esta descripción. Solo a modo de ejemplo, se puede configurar un sistema GPR consistente con esta descripción para transmitir impulsos estrechos de alta energía en la tierra para detectar objetos enterrados. Una realización de un sistema de GPR consistente con esta descripción se representa en la Figura 1. El sistema GPR puede incluir una unidad 10 transmisora, una unidad 20 receptora, una unidad 20 de procesamiento, una unidad 30 de visualización, una unidad 40 de control, y/u otros componentes. Una unidad transmisora/receptora consistente con esta descripción puede incluir uno o más elementos 15 y 75 (por ejemplo, antenas) que transmiten las señales de radar y reciben señales de retorno. Los elementos 15 y 75 de transmisor y receptor pueden estar separados (como se representa) o pueden estar integrados en un solo elemento (es decir, un elemento transceptor). Las realizaciones de circuitos consistentes con la presente descripción (que pueden formar parte de una unidad 10 de transmisión en la Figura 1, y descritas más adelante) se pueden utilizar para generar impulsos de transmisión que se pueden suministrar al elemento 15 del transmisor. El elemento 15 del transmisor puede irradiar los impulsos. Estos impulsos radiados pueden viajar en la tierra 60, y un objeto 65 enterrado puede reflejar los impulsos radiados. La radiación reflejada recibida por el elemento 75 receptor puede permitir que el sistema GPR proporcione datos acerca de los objetos enterrados a un usuario. La unidad 20 de procesamiento puede procesar la radiación recibida para formar datos de imagen y transmitir los datos de imagen a la unidad 30 de visualización que puede permitir a un usuario observar los datos de los objetos enterrados. Se puede proporcionar la unidad 40 de control para controlar la operación de: un circuito generador de impulsos consistente con esta descripción (por ejemplo, al proporcionar o controlar una señal de entrada), la unidad 20 de procesamiento, y/o la unidad 30 de visualización. En algunas realizaciones consistentes con esta descripción, las operaciones de control y procesamiento se pueden realizar por uno o más procesadores y/o por uno o más circuitos. En algunas realizaciones, las funciones de control y procesamiento se pueden realizar por los mismos uno o más procesadores y/o circuitos.

40 Se pueden utilizar transistores de avalancha para generar los impulsos utilizados por los sistemas GPR consistentes con esta descripción, y en otras aplicaciones. Los impulsos de avalancha pueden por sí mismos ser activados por impulsos de activador. Por ejemplo, el borde de subida de un impulso de activador puede provocar el impulso de avalancha en algunos transistores. Si el impulso de activador permanece alto durante un tiempo más largo que una longitud del impulso de avalancha, el transistor de avalancha puede entrar en un estado "encendido" y emitir ruido. Un breve impulso de activador con un borde de subida y caída rápido puede activar un impulso de avalancha con poco o ningún ruido. La siguiente discusión describe diversas realizaciones de circuitos y métodos que pueden proporcionar estos breves impulsos de activador consistentes con esta descripción.

La Figura 2 representa un circuito 100 pulsador de avalancha de acuerdo con una realización consistente con esta descripción. Las realizaciones del circuito 100 pulsador de avalancha pueden incluir un transistor 101 que se puede operar en modo de avalancha. El transistor 101 puede ser un transistor NPN o cualquier otro transistor capaz de operar en modo de avalancha. Cuando el colector 102 del transistor 101 conduce corriente, esta puede fluir desde una fuente 110 de alto voltaje a través del transistor 101. El alto voltaje desde la fuente 110 de alto voltaje se puede almacenar en un capacitor o capacitores 115, o el alto voltaje puede fluir desde la fuente 110 de alto voltaje a través de un resistor 111. El capacitor 115 puede estar presente entre el colector 102 y la tierra para facilitar la operación de avalancha en el transistor 101. Puede estar presente un capacitor o capacitores 112 entre la fuente 110 de alto

voltaje y la tierra y puede filtrar el ruido en la fuente 110 de alto voltaje. La fuente 110 de alto voltaje se puede configurar a un voltaje que puede permitir avalancha activable en el transistor 101. En algunas realizaciones una salida 160 tal como una salida 160 de 50 ohmios, se puede tomar en el emisor 104. Una resistencia, tal como el resistor 153 de 50 ohmios mostrado en este ejemplo, también se puede proporcionar entre el emisor 104 y la tierra para crear la salida de 50 ohmios.

El circuito 100 pulsador de avalancha puede comprender un circuito 130 de generación de impulsos que puede cargar una señal de activación a una base 103 del transistor 101. Una entrada 120 de activador se puede cargar en el circuito 130 de generación de impulsos. El circuito 130 de generación de impulsos puede comprender un diodo de recuperación de paso 131 (SRD) e inductor 132. En algunas realizaciones consistentes con esta descripción, el circuito 130 de generación de impulsos también puede comprender un resistor 133 de amortiguador en el cátodo del SRD 131 y un capacitor 135 y resistor 134 en el ánodo del SRD 131. El SRD 131 e inductor 132 se pueden referenciar a un voltaje negativo por una polarización 140 negativa. Un capacitor o capacitores 141 pueden estar presente entre la polarización 140 negativa y la tierra y pueden estabilizar la polarización 140 negativa. Los resistores 151, 152 pueden formar un divisor de voltaje en la base 103 en algunas realizaciones. La impedancia en la entrada a la base 103 se puede hacer baja (por ejemplo, 51.1 ohmios) en algunas realizaciones.

El circuito 100 pulsador de avalancha puede activar la avalancha en el transistor 101 con un impulso y polarizar el transistor 101 antes de que se acabe un impulso transmitido por avalancha. En respuesta, el transistor 101 puede emitir un impulso corto con bordes de subida y caída rápidos. Por ejemplo, la Figura 3 representa un impulso que se puede obtener en un modo de finalización único en el emisor 104 del transistor 101. Este ejemplo es un impulso de 15 V. Dicho impulso puede tener un tiempo de subida en el rango de 85 a 150 picosegundos y un tiempo de caída en el rango de 85 a 200 picosegundos. Estos tiempos de subida y caída pueden depender en parte del transistor 101 utilizado. Algunas de las realizaciones del circuito 100 pulsador de avalancha pueden producir un impulso que tiene una ancho total, por ejemplo en el rango de 250 a 350 picosegundos. En algunas realizaciones consistentes con esta descripción, la salida del transistor 101 se puede tomar en el modo de salida diferencial en el colector 102 y el emisor 104. En estas realizaciones, se puede agregar un resistor de 50 ohmios en serie con el capacitor 115 colector. En las realizaciones donde se toma la salida de forma diferencial, un colector 102 cargado y descargado se puede superponer a la salida diferencial, pero el transistor 101 todavía se puede polarizar y apagar rápidamente.

Consistente con esta descripción, se puede diseñar un circuito de generación de impulsos para proporcionar un impulso de excitación muy corto al transistor 101. Retornando a la Figura 2, se puede utilizar la entrada 120 de activador para impulsar el circuito 130 de generación de impulsos para producir una señal de activación en la base 103. En las realizaciones consistentes con la descripción, la entrada 120 de activador puede ser una señal de reloj tal como una onda cuadrada con un ciclo de trabajo al 50%. Otras realizaciones pueden utilizar otras entradas 120 de activador que tienen diferentes formas de onda y/o ciclos de trabajo. En algunas realizaciones consistentes con la descripción, la entrada 120 de activador puede oscilar entre un voltaje máximo positivo y un voltaje mínimo negativo.

El circuito 130 de generación de impulsos puede recibir la entrada 120 de activador y generar un activador de impulso a la base 103. El voltaje negativo de la polarización 140 negativa se puede seleccionar de tal manera que cuando la entrada 120 de activador está en un valor positivo máximo, se puede conducir el SRD 131 y la base 103 se puede mantener a un voltaje negativo mediante la polarización 140 negativa. Durante este período, el cátodo del SRD 131 puede estar a un voltaje negativo, y por lo tanto el SRD 131 se puede conducir en la dirección de ánodo a cátodo y almacenar la carga. El SRD 131 se puede comportar de acuerdo con las siguientes ecuaciones. Para una corriente de carga hacia adelante constante I_F , la carga almacenada en el SRD 131 puede ser $Q_F = I_F T [1 - e^{-t/T}]$, donde T = el tiempo de vida de portadores minoritarios (8 nanosegundos) y t = el tiempo a partir del cual se aplica corriente hacia adelante. Para $t/T > 3$, $Q_F = I_F T$. Cuando el activador es negativo, el SRD 131 puede permanecer en una baja impedancia hasta que se agota la carga almacenada. Por lo tanto, siempre y cuando $t > 24$ nanosegundos, el circuito 100 pulsador de avalancha puede ser independiente del ciclo de trabajo. También se puede hacer referencia a la base 103 por debajo de la tierra mediante polarización 140 negativa durante este período, que puede prevenir avalanchas incontrolables en el transistor 101.

El borde negativo de una señal de entrada de activador puede provocar que el SRD 131 drene la carga. Al drenar la carga, el SRD 131 puede cambiar rápidamente a un estado apagado y provocar un cambio rápido en la corriente. En respuesta, el inductor 132 puede producir un impulso que puede activar una avalancha en el transistor 101. Un ejemplo de este proceso puede proceder de la siguiente manera. Como se señaló anteriormente, en las realizaciones la entrada 120 de activador puede pasar de un voltaje positivo a un voltaje negativo. Cuando la entrada 120 de activador es negativa, el SRD 131 se puede conducir en la dirección cátodo a ánodo hasta que se barre toda la carga almacenada. Cuando esto sucede, el SRD 131 puede detener muy rápidamente la conducción y provocar un cambio rápido en la corriente. El cambio rápido en la corriente puede activar un impulso de voltaje en el inductor 132. El impulso se puede elevar rápidamente debido a los rápidos cambios en la corriente y caer rápidamente debido a la presencia de la polarización 140 negativa. Un resistor o resistores 133 se pueden proporcionar para amortiguar el impulso inductivo del inductor 132. Por ejemplo, con una entrada 120 de activador de 6 Vpp, un impulso de voltaje de aproximadamente 2.5 V puede ser activado en el inductor 132. El impulso de voltaje en el inductor 132 puede ser lo suficientemente grande para superar el voltaje negativo en la base 103 del transistor 101

para proporcionar un activador de voltaje positivo en la base 103. Este voltaje positivo puede activar la avalancha en el transistor 101. En algunas realizaciones, el impulso del inductor 132 puede ser un impulso muy breve de menos de un nanosegundo, en algunas realizaciones menos de 300 picosegundos (por ejemplo, 80-120 picosegundos). En cualquier caso, el impulso puede ser inferior a un tiempo avalancha del transistor 101, donde el tiempo de avalancha se define como un tiempo transcurrido desde la activación de la avalancha hasta su finalización. Esto puede ser un impulso suficientemente breve de tal manera que un voltaje positivo ya no está presente en la base 103 cuando se completa la avalancha, o el voltaje positivo se puede retirar desde la base 103 simultáneamente con la finalización de avalancha o poco después.

La Figura 4 representa un circuito 300 pulsador de avalancha de acuerdo con una realización adicional de la invención. El circuito 300 pulsador de avalancha de la Figura 4 es similar al circuito 100 pulsador de avalancha de la Figura 2, pero la salida del transistor 301 se puede tomar en el modo de salida diferencial en el colector 302 y el emisor 304 en el circuito 300 pulsador de avalancha. En esta realización, se agregan resistores 391 y 392 de salida de 50 ohmios en serie con el capacitor 315 de colector y en el emisor 304. En algunos ejemplos de este circuito 300 pulsador de avalancha, una salida diferencial tal como diferencial de 270 ohmios, que se puede elegir para que coincida con la impedancia de una antena, se puede tomar en el colector 302 y el emisor 304. En este ejemplo, se pueden utilizar resistores de salida de 270 ohmios en lugar de los resistores 391 y 392 de salida de 50 ohmios. La operación del circuito 300 pulsador de avalancha puede ser la misma que la operación del circuito 100 pulsador de avalancha de la figura 2, pero con una salida diferencial. Adicionalmente, el circuito general representado en la Figura 4 incluye el generador 330 de entrada de activador de ejemplo y componentes del generador 360 de polarización negativa.

El generador 330 de entrada de activador de la Figura 4 puede incluir un amplificador 335. El amplificador 335 puede dar forma al impulso de activador. El amplificador 335 puede ser un amplificador operacional u otro circuito de amplificación. Se puede suministrar una señal de entrada al amplificador 335. Por ejemplo, la señal de entrada puede ser una señal de entrada de nivel lógico acoplado al emisor positivo (PECL) con una frecuencia de repetición de impulsos de 16 MHz o menos y un ciclo de trabajo del 50%, aunque se pueden utilizar otras señales y diferentes frecuencias. El amplificador 335 puede amplificar y/o acondicionar la señal de entrada. Por ejemplo, el amplificador 335 puede emitir una onda cuadrada amplificada de 6 o 8 Vpp, aunque otras salidas pueden ser posibles. Un resistor o resistores 336 pueden limitar la corriente de salida del amplificador 335. El generador 330 de entrada de activador se puede acoplar AC al resto del circuito 300 con un capacitor 350 de acoplamiento AC. En otras realizaciones, el acoplamiento DC se puede utilizar al omitir el capacitor 350 y al fijar carriles del amplificador 335 y sumar una compensación de DC con el fin de impulsar el SRD 311.

El generador 360 de polarización negativa de la Figura 4 puede incluir un amplificador 365. El amplificador 365 puede recibir un voltaje constante negativo u otra señal y emitir una polarización negativa adecuada para la operación del circuito 300 pulsador de avalancha como se describió anteriormente. Por ejemplo, si el amplificador 335 se acopla AC y emite una señal de 6 Vpp, el generador 360 de polarización negativa puede emitir una señal de -1 V por lo tanto la entrada al ánodo del SRD 311 puede estar en o cerca de cero voltios cuando el amplificador 335 se emite en o cerca de su voltaje máximo. Esto puede evitar que el transistor 301 se active en, cuando el cátodo del SRD 311 puede estar en un voltaje negativo por debajo del voltaje en el emisor 304 del transistor 301. El generador 360 de polarización negativa puede emplear un SRD 370 idéntico o sustancialmente idéntico al SRD 311 de la sección 320 de activador de impulso de tal manera que se puede lograr la compensación de temperatura. También se puede utilizar el generador 330 de entrada de activador de ejemplo y/o el generador 360 de polarización negativa de ejemplo de la Figura 4 con el circuito 100 pulsador de avalancha de la Figura 2

Aunque se han descrito anteriormente diversas realizaciones, se debe entender que se han presentado a modo de ejemplo y no de limitación. Será evidente para los expertos en la técnica relevante que se pueden hacer aquí diversos cambios en forma y detalle. De hecho, después de leer la descripción anterior, será evidente para un experto en la técnica relevante cómo implementar las realizaciones alternativas. Por lo tanto, las presentes realizaciones no se deben limitar por ninguna de las realizaciones descritas anteriormente. Por ejemplo, se sabe bien por aquellos expertos comunes en la técnica relevante que los circuitos tales como aquellos presentados anteriormente pueden tener muchos equivalentes que producen salidas idénticas cuando se presentan con las mismas entradas. Por lo tanto, debe entenderse que el alcance de este documento incluye cualquier circuito que pueda activar la avalancha en un transistor y polarizar el transistor fuera con el fin de producir un impulso rápido con un borde de subida y caída exagerado como se describe en las reivindicaciones.

Adicionalmente, se debe entender que cualesquier figuras que destacan la funcionalidad y ventajas se presentan sólo para propósitos de ejemplo. La metodología y sistemas descritos son cada uno lo suficientemente flexibles y configurables de tal manera que se pueden utilizar en formas distintas que aquellas mostradas.

Reivindicaciones

1. Un circuito (100, 300) para generar un impulso que comprende:

un transistor (101, 301) construido y dispuesto para que sea operable en un modo de avalancha; y un circuito (130) de generación de impulsos construido y dispuesto para recibir por lo menos una señal de entrada de activador, generar un impulso de voltaje que tiene una duración menor que un tiempo de avalancha del transistor (101, 301) en respuesta a por lo menos una porción de por lo menos una señal de entrada de activador, y transmitir el impulso de voltaje a una terminal del transistor (101, 301);

en donde el transistor (101, 301) se construye y dispone para emitir un impulso de avalancha desde por lo menos una terminal del transistor (101, 301) en respuesta al impulso de voltaje; caracterizado porque el circuito (100, 300) comprende adicionalmente: por lo menos un generador de polaridad negativa construido y dispuesto para generar un voltaje negativo;

en donde el circuito (130) de generación de impulsos comprende:

por lo menos un diodo (131, 311) de recuperación de paso (SRD) referenciado para el voltaje negativo en un cátodo de por lo menos un SRD (131, 311), en donde el SRD (131, 311) se construye y dispone para recibir por lo menos una señal de entrada de activador en un ánodo de por lo menos un SRD (131, 311), almacenar la carga cuando por lo menos una señal de entrada de activador tenga un voltaje positivo, y detener el almacenamiento de carga cuando por lo menos una señal de entrada de activador tiene un voltaje negativo; y

por lo menos un inductor (133) construido y dispuesto para generar el impulso de voltaje después de que por lo menos un SRD (131, 311) detiene el almacenamiento de carga.

2. El circuito (100, 300) de la reivindicación 1, en donde el transistor (101, 301) se construye y dispone para que esté en una condición de apagado en todo momento, excepto en el momento cuando el impulso de voltaje se transmite a la terminal del transistor (101, 301), opcionalmente en donde el voltaje negativo provoca que un voltaje en una terminal base del transistor (101, 301) sea más negativo que un voltaje en la terminal emisora del transistor (101, 301) en todo momento excepto en el momento cuando el impulso de voltaje se transmite a la terminal del transistor.

3. El circuito (100, 300) de la reivindicación 1, en donde por lo menos un generador de polaridad negativa comprende un amplificador (365) de polarización negativa construido y dispuesto para recibir por lo menos una señal de entrada de polarización negativa y amplificar por lo menos una señal de entrada de polarización negativa para generar por lo menos un voltaje negativo, opcionalmente en donde por lo menos un generador de polaridad negativa comprende adicionalmente por lo menos un SRD (370) que compensa la temperatura que es sustancialmente idéntico a por lo menos un SRD (131, 311).

4. El circuito (100, 300) de la reivindicación 1, en donde el circuito (130) de generación de impulsos comprende adicionalmente por lo menos un resistor construido y dispuesto para amortiguar el impulso de voltaje; o en donde el transistor (101, 301) es un transistor (101, 301) NPN; o en donde el impulso de avalancha tiene una duración de aproximadamente 250 a 350 picosegundos o en donde el impulso de voltaje tiene una duración menor de aproximadamente 300 picosegundos; o en donde el impulso de avalancha se emite en la terminal emisora del transistor (101, 301), o en donde el impulso de avalancha se emite de forma diferencial en una terminal colectora y una terminal emisora del transistor (101, 301).

5. El circuito (100, 300) de la reivindicación 1, que comprende adicionalmente por lo menos una fuente de voltaje construida y dispuesta para transmitir por lo menos una señal a una terminal colectora del transistor (101, 301); o que comprende adicionalmente un amplificador (335) de entrada de activador construido y dispuesto para recibir por lo menos una señal de entrada y amplificar por lo menos una señal de entrada para generar por lo menos una señal de entrada de activador; opcionalmente que comprende adicionalmente por lo menos un capacitor (350) de acoplamiento construido y dispuesto para acoplar el amplificador (335) de entrada de activador al circuito (130) de generación de impulsos.

6. El circuito (100, 300) de la reivindicación 1, en donde por lo menos una señal de entrada de activador comprende una onda cuadrada con un ciclo de trabajo al 50%.

7. Un método para generar un impulso que comprende:

recibir por lo menos una señal de entrada de activador con un circuito (130) de generación de impulsos;

generar un impulso de voltaje en respuesta a por lo menos una porción de por lo menos una señal de entrada de activador con el circuito (130) de generación de impulsos; transmitir el impulso de voltaje desde el circuito (130) de generación de impulsos hasta una terminal de un transistor (101, 301) construido y dispuesto para que sea operable en un modo de avalancha; y

5 emitir un impulso de avalancha desde por lo menos una terminal del transistor (101, 301) en respuesta al impulso de voltaje;

en donde el impulso de voltaje tiene una duración menor que un tiempo de avalancha del transistor (101, 301);

caracterizado porque el método comprende adicionalmente: generar un voltaje negativo con por lo menos un generador de polaridad negativa;

10 en donde generar el impulso de voltaje comprende:

recibir por lo menos una señal de entrada de activador en un ánodo de por lo menos un diodo (131, 311) de recuperación de paso (SRD) referenciado para el voltaje negativo en un cátodo de por lo menos un SRD (131, 311);

15 almacenar la carga con el SRD (131, 311) cuando por lo menos una señal de entrada de activador tiene un voltaje positivo, y detener el almacenamiento de carga el SRD cuando por lo menos una señal de entrada de activador tiene un voltaje negativo; y

generar el impulso de voltaje con por lo menos un inductor (133) después de que por lo menos un SRD (131, 311) detiene el almacenamiento de carga.

20 8. El método de la reivindicación 7, que comprende adicionalmente mantener el transistor (101, 301) en una condición de apagado en todo momento excepto en un momento cuando el impulso de voltaje se transmite a la terminal del transistor (101, 301), opcionalmente en donde el voltaje negativo provoca que un voltaje en una terminal base del transistor (101, 301) sea más negativo que un voltaje en la terminal emisora del transistor (101, 301) en todo momento excepto en el momento cuando el impulso de voltaje se transmite a la terminal del transmisor.

9. El método de la reivindicación 7, en donde generar el voltaje negativo comprende:

25 recibir por lo menos una señal de entrada de polarización negativa con un amplificador (365) de polarización negativa; y

amplificar por lo menos una señal de entrada de polarización negativa con el amplificador (365) de polarización negativa para generar por lo menos un voltaje negativo, opcionalmente que comprende adicionalmente compensar una temperatura con por lo menos un SRD (370) que compensa la temperatura que es sustancialmente idéntica a por lo menos un SRD (131, 311).

30 10. El método de la reivindicación 7, en donde generar el impulso de voltaje comprende adicionalmente amortiguar el impulso de voltaje con por lo menos un resistor; o en donde el transistor (101, 301) es un transistor (101, 301) NPN; o en donde el impulso de avalancha tiene una duración de aproximadamente 250 a 350 picosegundos; o en donde el impulso de voltaje tiene una duración de menos de aproximadamente 300 picosegundos; o en donde el impulso de avalancha se emite en la terminal emisora del transistor (101, 301); o en donde el impulso de avalancha se emite de forma diferencial en una terminal colectora y una terminal emisora del transistor (101, 301).

35 11. El método de la reivindicación 7, que comprende adicionalmente transmitir por lo menos una señal a una terminal colectora del transistor (101, 301) con una fuente de voltaje; o que comprende adicionalmente:

recibir por lo menos una señal de entrada con un amplificador (335) de entrada de activador y;

40 amplificar por lo menos una señal de entrada con el amplificador (335) de entrada de activador para generar por lo menos una señal de entrada de activador; opcionalmente que comprende adicionalmente en donde el amplificador (335) de entrada de activador se acopla al circuito (130) de generación de impulsos con por lo menos un capacitor (350) de acoplamiento.

12. El método de la reivindicación 7, en donde por lo menos una señal de entrada de activador comprende una onda cuadrada con un ciclo de trabajo al 50%.

45 13. Un sistema de radar que comprende:

- un circuito (100, 300) para generar un impulso de acuerdo con cualquiera de las reivindicaciones 1 a 6;
- una antena conectada al circuito (100, 300), la antena construida y dispuesta para transmitir el impulso y recibir un impulso de retorno;
- 5 un procesador conectado a la antena, el procesador construido y dispuesto para procesar el impulso de retorno, generar datos de imagen, y transmitir los datos de imagen a una pantalla; opcionalmente en donde
- el impulso se emite en la terminal emisora del transistor (101, 301); y
- la antena se conecta a la terminal emisora del transistor (101, 301); u opcionalmente
- en donde el impulso se emite de forma diferencial en una terminal colectora y una terminal emisora del transistor (101, 301); y
- 10 la antena se conecta a la terminal colectora y la terminal emisora del transistor (101, 301).
14. El sistema de radar de la reivindicación 13, que comprende adicionalmente un controlador construido y dispuesto para controlar por lo menos una señal de entrada de activador.
15. Un método para crear una imagen de radar que comprende:
- el método para generar un impulso de acuerdo con cualquiera de las reivindicaciones 7 a 12;
- 15 transmitir el impulso con la antena;
- recibir un impulso de retorno con la antena;
- procesar el impulso de retorno con un procesador para generar datos de imagen; y
- transmitir los datos de imagen a una pantalla; opcionalmente en donde el impulso se emite en la terminal emisora del transistor (101, 301); y
- 20 la antena se conecta a la terminal emisora del transistor (101, 301); u opcionalmente
- en donde el impulso se emite de forma diferencial en una terminal colectora y una terminal emisora del transistor (101, 301); y
- la antena se conecta a la terminal colectora y la terminal emisora del transistor (101, 301).

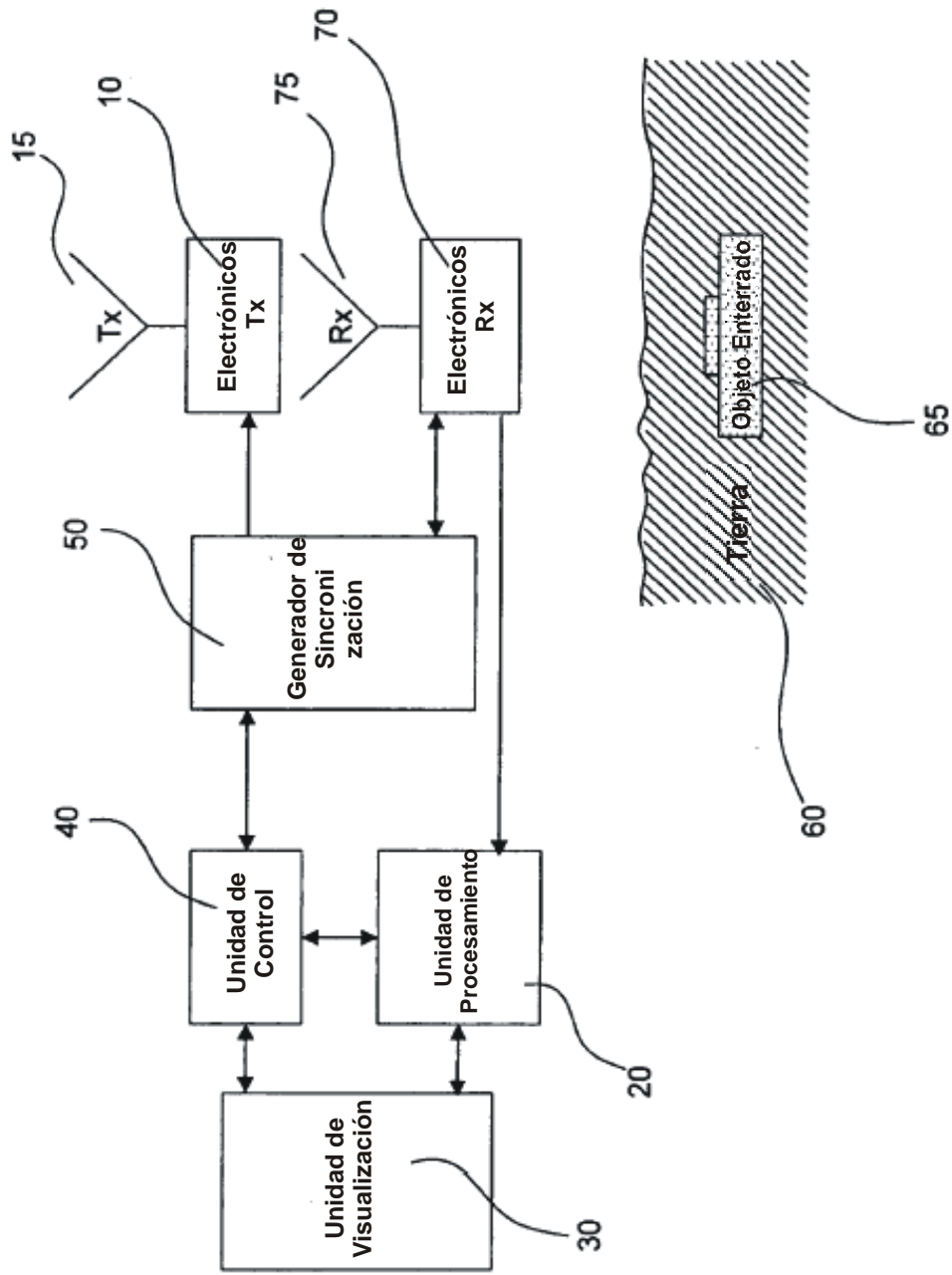


FIG. 1

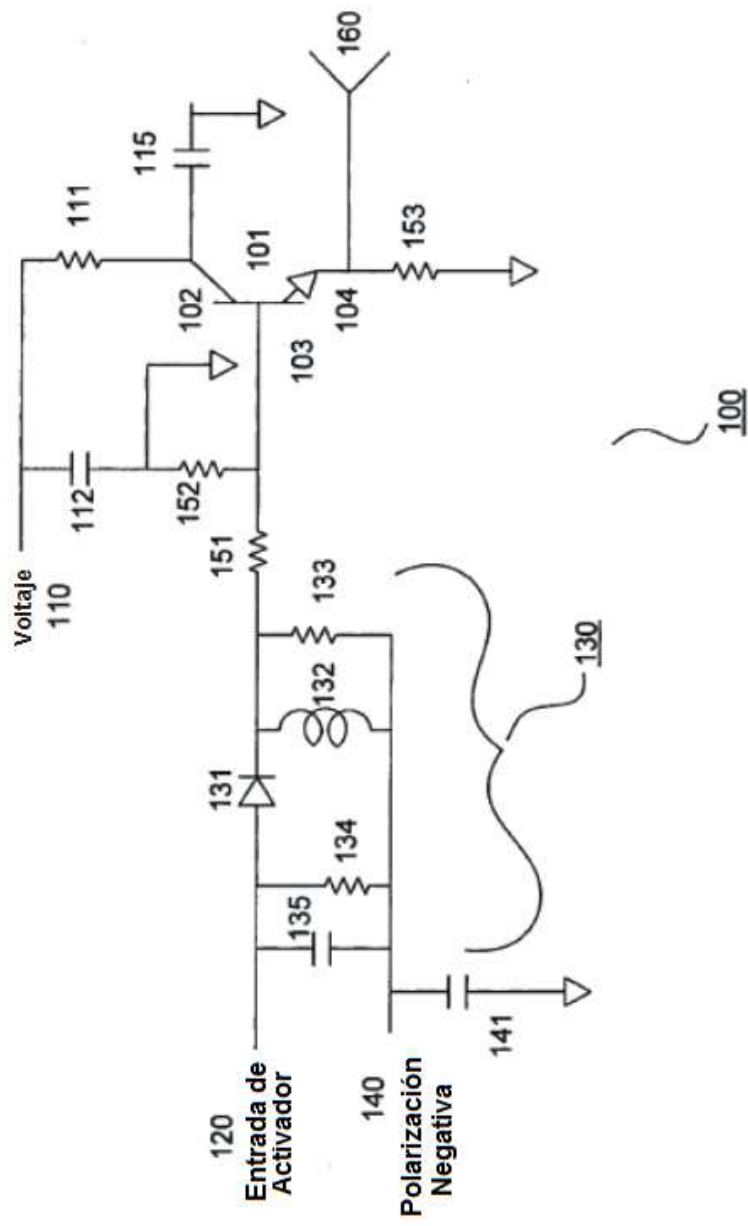


FIG. 2

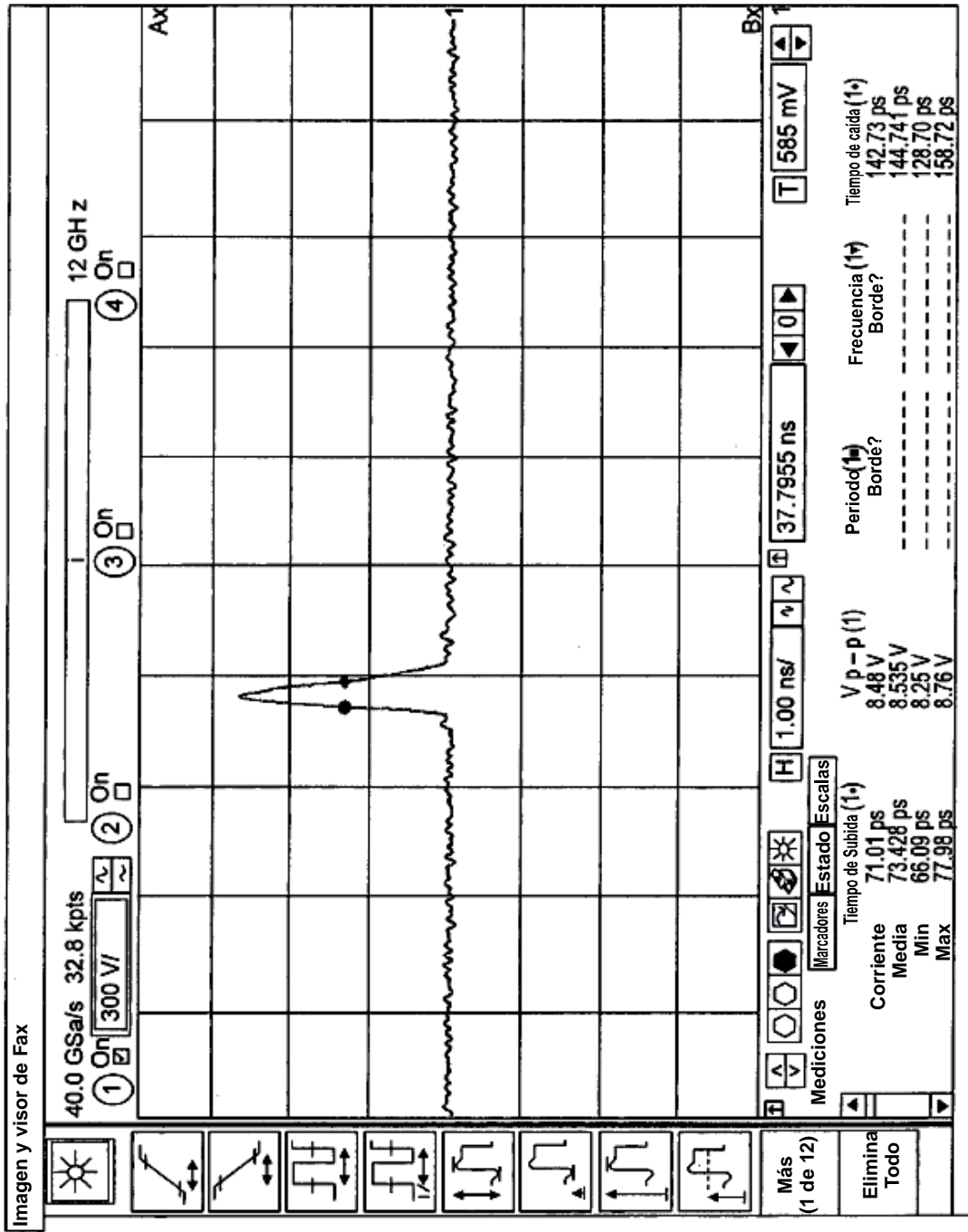


FIG. 3

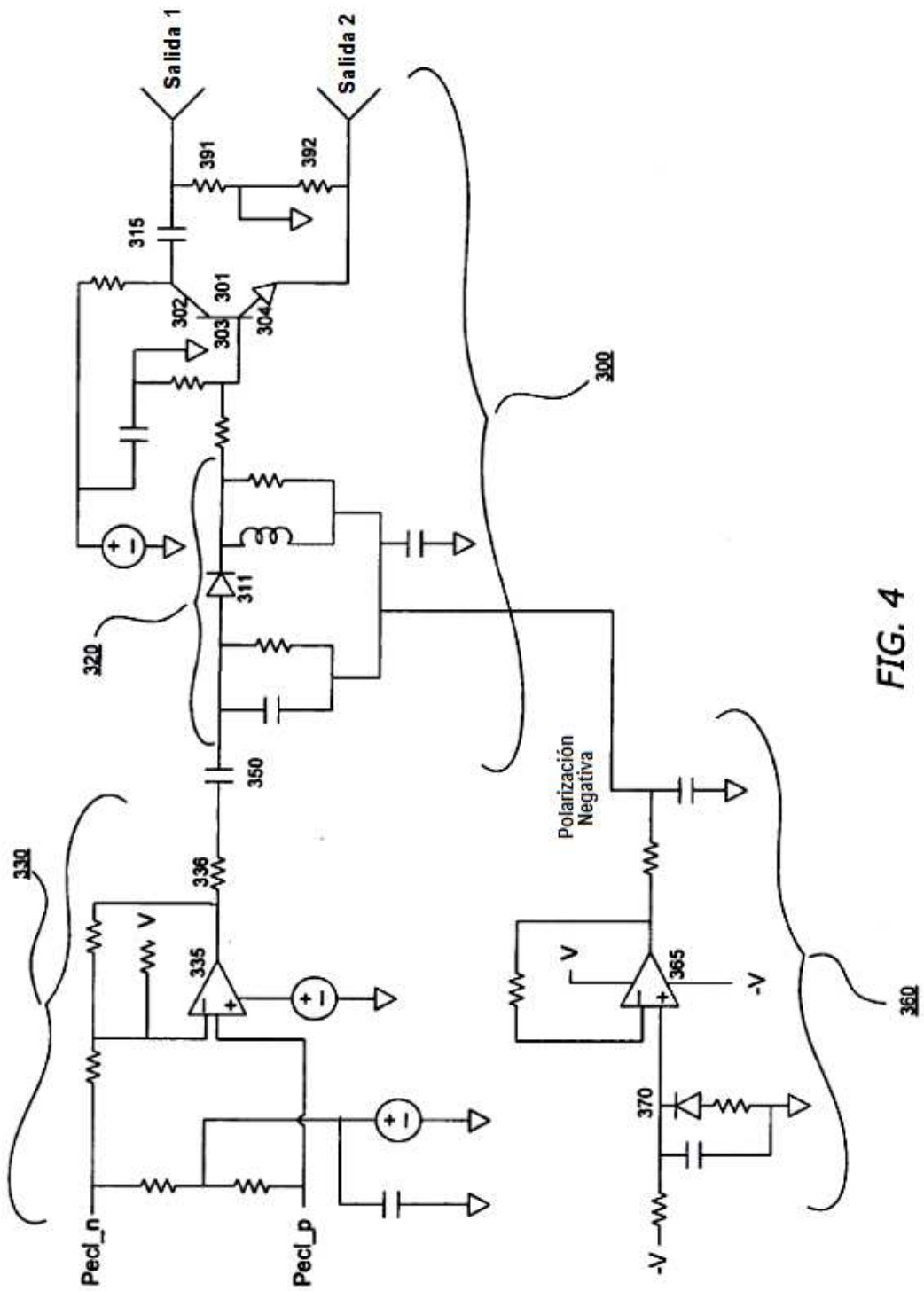


FIG. 4