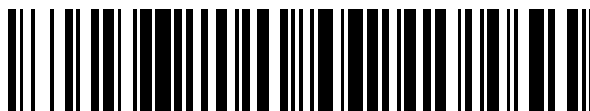


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 559 813**

51 Int. Cl.:

G06F 13/38 (2006.01)

H04N 1/00 (2006.01)

H04L 29/06 (2006.01)

H04L 12/28 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **28.06.2011 E 11171686 (6)**

97 Fecha y número de publicación de la concesión europea: **11.11.2015 EP 2402863**

54 Título: **Dispositivo de acceso inalámbrico a Internet, chip de control SD y método para la comunicación de datos**

30 Prioridad:

28.06.2010 CN 201010216474

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

16.02.2016

73 Titular/es:

**HUAWEI DEVICE CO., LTD. (100.0%)
Building B2 Huawei Industrial Base Bantian
Longgang District
Shenzhen, Guangdong 518129, CN**

72 Inventor/es:

LIU, HAIBO

74 Agente/Representante:

LEHMANN NOVO, María Isabel

ES 2 559 813 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo de acceso inalámbrico a Internet, chip de control SD y método para la comunicación de datos

5 Campo de la invención

La presente invención se refiere al campo de la comunicación de datos y, en particular, a un dispositivo inalámbrico de acceso a Internet, a un chip de control digital seguro (SD, Secure Digital), y a un método para la comunicación de datos.

10 Antecedentes de la invención

Los dispositivos inalámbricos de acceso a Internet son ampliamente aplicados debido a las características de las altas velocidades de enlace ascendente y de enlace descendente, a la sencillez y a la conveniencia. En la técnica anterior, un dispositivo inalámbrico de acceso a Internet generalmente tiene interfaces tales como una interfaz USB (Universal Serial Bus, USB significa un bus de serie universal), una interfaz Mini PCI-E (Mini Peripheral Component Interconnect – Express, Mini Interconexión de componentes periféricos exprés) y una interfaz PCMCIA (Personal Computer Memory Card International Association, Asociación internacional de tarjetas memoria de ordenador personal, PC Memory Card International Association, Asociación internacional de tarjetas de memoria de PC).

20 La solicitud de patente WO (WO 2007/035275 A2) describe una solución de dispositivo de almacenamiento de medio digital conector del contenido. De acuerdo con el documento WO 2007/035275 A2, puede utilizarse la solución que puede proporcionar cámaras para redes inalámbricas que tienen tarjetas de medios convencionales. Por ejemplo, las funciones servidor – capa que implican la asociación de metadatos y los datos de imagen descritos en esta memoria pueden ser aplicadas independientemente de si es la tarjeta de medios, la cámara para redes inalámbricas.

25 El documento EP2090954 A1 describe un dispositivo informático que incluye una unidad informática manual y una unidad informática extendida. La unidad informática manual incluye un módulo de procesamiento manual, una memoria principal manual, un módulo de procesamiento de banda base, una sección de RF, componentes de I/O manuales, una estructura de bus manual y una estructura de conexión manual. La unidad informática extendida incluye un módulo de procesamiento extendido, una memoria principal extendida, un controlador de memoria, un controlador de I/O, componentes de I/O extendidos, una estructura de bus extendido y una estructura de conexión extendida. Los módulos de procesamiento manuales y extendidos funcionan como un módulo de multiprocesamiento, y las memorias principales manual y extendida funcionan como una memoria principal combinada cuando la unidad informática manual es de modo acoplado. La unidad informática extendida está inactiva y el módulo de procesamiento manual y la memoria principal extendida están activos cuando la unidad informática manual está en modo remoto.

Puede verse a partir de la técnica anterior que el dispositivo de acceso inalámbrico a Internet es grande y no puede ser insertado en productos ultrafinos pequeños, no consiguiendo entonces cumplir los requisitos de desarrollo de los productos terminales.

40 Sumario de la invención

Las realizaciones de la presente invención proporcionan un chip de control digital seguro, SD, un dispositivo de acceso inalámbrico a Internet, un sistema y un método, para reducir el tamaño del dispositivo de acceso inalámbrico a Internet.

45 En las realizaciones de la presente invención, el chip de control SD, incluye un procesador, una entrada y salida digital segura, SDIO (Secure Digital Input and Output), un controlador esclavo y un controlador esclavo de memoria SD, en el que:

50 el procesador está conectado al controlador esclavo de SDIO y al controlador esclavo de memoria SD y está configurado para: controlar el controlador esclavo de SDIO y el controlador esclavo de memoria SD, y transmitir datos entre el controlador esclavo de SDIO y una BPU, o el controlador esclavo de memoria SD y una BPU;

55 el controlador esclavo de SDIO está configurado para transmitir datos entre la BPU y un dispositivo terminal mediante el procesador de acuerdo con un protocolo de SDIO; y;

el controlador esclavo de memoria SD está configurado para: leer datos de una unidad de almacenamiento o escribir datos del dispositivo terminal y/o de una red a la unidad de almacenamiento, y transmitir datos entre la BPU y el dispositivo terminal mediante el procesador de acuerdo con un protocolo de memoria SD.

60 Un dispositivo de acceso inalámbrico a Internet incluye el chip de control SD.

Un dispositivo terminal incluye la unidad SD o el dispositivo de acceso inalámbrico a Internet

65 Un método de acceso inalámbrico a Internet incluye:

recibir, por medio de un dispositivo de acceso inalámbrico a Internet, un comando SD enviado por un dispositivo terminal, en el que el comando SD es convertido por el dispositivo terminal de un comando y/o datos enviados por la capa superior;

5 determinar, en el dispositivo de acceso inalámbrico a Internet, un modo de interfaz de memoria SD correspondiente o una interfaz de entrada y salida digital segura, SDIO, de acuerdo con el soporte de interfaz SD del dispositivo terminal; y

ejecutar, en el dispositivo de acceso inalámbrico a Internet el comando SD de acuerdo con el modo de interfaz de memoria SD o un modo de interfaz de entrada y salida digital segura, SDIO;

10 en el que: antes de que el dispositivo terminal reciba el comando y/o los datos enviados por la capa superior, un controlador máster SD del dispositivo terminal detecta el soporte de la interfaz SD del dispositivo terminal de antemano, y un procesador de un chip de control SD configura el estado de un controlador esclavo de SDIO y de un controlador esclavo de memoria SD dentro del chip de control SD de acuerdo con el resultado de la detección.

15 En las realizaciones de la presente invención, la tarjeta SD es integrada con la función de acceso inalámbrico a Internet, lo que reduce el tamaño del dispositivo de acceso inalámbrico a Internet y permite que el dispositivo seleccione un modo adecuado para cumplir diferentes requisitos de servicio de los dispositivos terminales de acuerdo con el soporte de la interfaz SD de diferentes dispositivos terminales.

20 Breve descripción de los dibujos

La FIG. 1 es un diagrama estructural esquemático de un sistema de acuerdo con una realización de la presente invención;

25 la FIG. 2 es un diagrama estructural esquemático de un dispositivo de acceso inalámbrico a Internet de acuerdo con una realización de la presente invención;

30 la FIG. 3 es un diagrama de flujo esquemático que muestra una primera realización de la presente invención;

la FIG. 4 es un diagrama de flujo esquemático que muestra una segunda realización de la presente invención;

35 la FIG. 5 es un diagrama de flujo esquemático que muestra un método de gestión de potencia de acuerdo con una primera realización de la presente invención;

la FIG. 6 es un diagrama de flujo esquemático que muestra un método de gestión de potencia de acuerdo con una segunda realización de la presente invención; y

40 la FIG. 7 es un diagrama de flujo esquemático que muestra un método de gestión de potencia de acuerdo con una tercera realización de la presente invención.

Descripción detallada de las realizaciones

45 Actualmente, la mayoría de los terminales (por ejemplo, ordenadores personales y libretas de notas) soportan la aplicación de almacenamiento de una tarjeta SD. La tarjeta de memoria SD está integrada con un controlador esclavo de memoria SD (controlador esclavo de memoria SD) y un chip rápido de alta capacidad. El controlador esclavo de memoria SD está configurado para implementar el protocolo de memoria SD y gestionar el chip rápido. El chip rápido está configurado para proporcionar el espacio de almacenamiento para la tarjeta de memoria SD. Algunos terminales (por ejemplo, las cámaras digitales y los teléfonos inteligentes) soportan la aplicación de una tarjeta de fidelidad inalámbrica de SDIO (SDIO WiFi). La tarjeta WiFi de SDIO está integrada con un controlador esclavo de SDIO (controlador esclavo de SDIO) y un chip WiFi. El controlador esclavo de SDIO está configurado para implementar el protocolo de SDIO y transmitir datos entre el chip WiFi y el dispositivo terminal.

55 La tarjeta SD (digital segura) es un dispositivo de almacenamiento basado en una memoria rápida de semiconductores y tiene varias ventajas, tales como una gran capacidad, un alto rendimiento y una alta seguridad. Por lo tanto, la tarjeta SD es ampliamente aplicada en dispositivos portátiles, tales como una cámara digital, un PDA (Personal Digital Assistant, asistente personal digital), un reproductor de multimedia y un terminal portátil inteligente. La tarjeta SD es pequeña, y su dimensión general es 24 mm x 32 mm x 2,1 mm. La tarjeta en la técnica anterior se utiliza solo como medio de almacenamiento y está configurada para ampliar el espacio de almacenamiento de los dispositivos digitales. En la solución técnica de la presente invención, la tarjeta SD puede proporcionar servicios de comunicación inalámbrica de banda ancha. Además, la interfaz de SDIO (Secure Digital Input and Output, entrada y salida digital segura) es una interfaz externa definida basándose en el estándar SD. La interfaz de SDIO no solo se utiliza para contener tarjetas de memoria. Pueden conectarse dispositivos terminales tales como un PDA y una libreta de notas que soportan la interfaz de SDIO al receptor del sistema de localización global (GPS, Global Positioning System), a la WiFi (Wireless Fidelity, Fidelidad inalámbrica), a un adaptador Bluetooth (Bluetooth adapter), a un módem, a un adaptador de red de área local (LAN – Local Area Network), a un lector de código de barras, a una radio de modulación de frecuencia (FM – Frequency

Modulation), a un receptor de televisión (TV) y a un lector de identificación de radiofrecuencia (RF) a través de la interfaz de SDIO, extendiendo de este modo la aplicación de los dispositivos terminales.

5 La FIG. 1 ilustra un sistema de acceso inalámbrico a Internet en una realización de la presente invención. Como se muestra en la FIG. 1, el sistema incluye un dispositivo terminal 1 y un dispositivo de acceso inalámbrico a Internet 2.

El dispositivo terminal 1 está configurado para: recibir un comando o datos enviados por la capa superior, convertir el comando o datos en un comando SD y enviar el comando SD al dispositivo de acceso inalámbrico a Internet 2.

10 El dispositivo de acceso inalámbrico a Internet 2 está integrado o insertado en el dispositivo terminal 1, y está configurado para seleccionar un modo de interfaz de acuerdo con el comando SD para implementar funciones instruidas por el comando SD.

15 El dispositivo terminal 1 está conectado al dispositivo de acceso inalámbrico a Internet 2 a través de una interfaz SD. La interfaz SD está representada por un bus SD. Durante la implementación específica, el bus SD está integrado en el dispositivo de acceso inalámbrico a Internet.

Específicamente, el dispositivo terminal 1 incluye una unidad SD (unidad SD) 11 y un controlador máster SD 12.

20 La unidad SD 11 está configurada para: convertir la información de la aplicación de capa superior en el dispositivo terminal en un comando SD, y enviar el comando SD al controlador máster SD 12, o convertir los datos obtenidos por el controlador máster SD 12 en información de la aplicación, y enviar la información de la aplicación a la unidad de capa superior del dispositivo terminal.

25 El controlador máster SD 12 está configurado para: recibir el comando SD y enviar el comando SD al dispositivo de acceso inalámbrico a Internet 2, o para obtener datos del dispositivo de acceso inalámbrico a Internet 2 y transmitir los datos a la unidad SD 11 y detectar el soporte de la interfaz SD del dispositivo terminal.

30 Específicamente, el controlador máster SD en el dispositivo terminal se clasifica en el controlador máster de memoria SD y el controlador máster de SDIO. El controlador máster de SDIO soporta tanto la interfaz de SDIO como la interfaz de memoria SD. El controlador máster de memoria SD soporta solo la interfaz de memoria SD. Para diferentes dispositivos terminales, el soporte de la interfaz SD se determina de acuerdo con el tipo del controlador máster de los dispositivos terminales. Por ejemplo, cuando el dispositivo terminal tiene el controlador máster de SDIO, puede configurarse el que el dispositivo terminal soporte tanto la interfaz de SDIO como la interfaz de memoria SD. Cuando el dispositivo terminal tiene el controlador máster de memoria SD, puede determinarse que el dispositivo terminal soporta solo la interfaz de memoria SD.

35 El dispositivo de acceso inalámbrico a Internet selecciona el modo de interfaz de memoria SD o el modo de interfaz de SDIO para ejecutar el comando SD de acuerdo con el soporte de interfaz SD detectado del dispositivo terminal.

40 El dispositivo de acceso inalámbrico a Internet 2 incluye un chip de control SD 21, una unidad de almacenamiento 22, una BPU 23 y una interfaz del bus SD (SD Bus) 27.

45 El chip de control SD 21 se conecta a la unidad de almacenamiento y a la BPU y está configurado para leer o escribir datos en la unidad de almacenamiento, o transmitir datos entre la red y el dispositivo terminal.

La unidad de almacenamiento 22 se conecta al chip de control SD 21 y está configurada para almacenar los datos enviados por el dispositivo terminal 1 y/o la red bajo el control del chip de control SD 21.

50 La BPU 23 se conecta al chip de control SD 21 y está configurada para implementar la interacción de datos entre la red y el dispositivo terminal 1 bajo el control del chip de control del SD 21.

55 La interfaz del bus SD 27 está integrada en el dispositivo de acceso inalámbrico a Internet 2 y está configurada para conectar el dispositivo de acceso inalámbrico a Internet 2 y el dispositivo terminal 1. Específicamente, la interfaz del bus SD 27 está configurada para conectarse al chip de control SD 21 en el dispositivo de acceso inalámbrico a Internet 2 y el controlador máster SD 12 en el dispositivo terminal 1.

60 Preferiblemente, el chip de control SD 21 está integrado con un procesador (Procesador) 211, un controlador esclavo de memoria SD (controlador esclavo de memoria SD) 212 y un controlador esclavo de SDIO (controlador esclavo de SDIO) 213.

65 El procesador (Procesador) 211 está conectado al controlador esclavo de memoria SD 212 y al controlador esclavo de SDIO 213 y está configurado para: gestionar y controlar el controlador esclavo de memoria SD 212 y el controlador esclavo de SDIO 213, y procesar y transmitir datos entre el controlador esclavo de memoria SD 212 o el controlador esclavo de SDIO 213 y la BPU 23.

Específicamente, el proceso de gestionar y controlar el controlador esclavo de memoria SD 212 y el controlador esclavo de SDIO 213 mediante el procesador 211 incluye la siguiente etapa: el procesador 211 configura el controlador esclavo de memoria SD 212 y/o el controlador esclavo de SDIO 213 de acuerdo con el resultado de detección del soporte de la interfaz SD del dispositivo terminal, en el que la detección se lleva a cabo mediante el controlador máster SD 12 del dispositivo terminal.

El controlador esclavo de memoria SD 212 está conectado a la unidad de almacenamiento 22 y el procesador 211 está configurado para leer datos de la unidad de almacenamiento 22 o escribir los datos del terminal 1 y/o de la red a la unidad de almacenamiento 22, y está asimismo configurado para transmitir datos entre la BPU 23 y el dispositivo terminal 1 a través del procesador 211 de acuerdo con el protocolo de memoria SD.

El controlador esclavo de SDIO 213 está conectado al procesador 211 y está configurado para transmitir datos entre la BPU 23 y el dispositivo terminal 1 a través del procesador 211 de acuerdo con el protocolo de SDIO.

La BPU 23 está conectada al chip de control SD 21 a través de los siguientes modos proporcionados por el procesador 211: SPI (Serial Peripheral Interface – interfaz periférica de serie), UART (Universal Asynchronous Receiver/Transmitter, receptor/transmisor universal asíncrono), USB (Universal Serial Bus, bus de serie universal) y SRAM (Static Random Access Memory, memoria de acceso aleatorio estática).

Específicamente, la unidad de almacenamiento 22 está conectada al controlador esclavo de memoria SD 212 y está configurada para almacenar datos enviados por el dispositivo terminal 1 y/o la red bajo el control del controlador esclavo de memoria SD 212. La BPU 23 está conectada al procesador 211 y está configurada para implementar interacción de datos entre la red y el dispositivo terminal bajo el control del procesador 211.

En la implementación específica de la realización, como se muestra en la FIG. 2, el dispositivo de acceso inalámbrico a Internet 2 puede asimismo incluir:

una unidad de procesamiento de RF 24, conectada a la BPU 23 y configurada para: recibir datos enviados por la BPU 23, modular los datos en una señal de RF y enviar la señal de RF a una antena 25, o desmodular la señal de RF recibida por la antena 25 en una señal de banda base, y enviar la señal de banda base a la BPU 23;

la antena 25, configurada para: recibir y enviar la señal de RF procesada por la unidad de procesamiento de RF 24, o recibir una señal de RF de la red, y enviar la señal de RF a la unidad de procesamiento de RF 24; y

una unidad de suministro de potencia 26, configurada para suministrar potencia a las unidades de trabajo activas tales como el chip de control SD 21, la unidad de almacenamiento 22, la BPU 23 y la unidad de procesamiento de RF 24.

En la implementación del dispositivo proporcionada en la realización, el dispositivo de acceso inalámbrico a Internet 2 puede asimismo incluir otros módulos, tales como un módulo de identidad de abonado (SIM, Subscriber Identity Module) (que no se muestra en la FIG. 2). Otros módulos no están limitados en la realización de la presente invención.

En la implementación del dispositivo proporcionada en la realización, el dispositivo de acceso inalámbrico a Internet puede estar integrado o insertado en el dispositivo terminal. Utilizando el dispositivo de acceso inalámbrico a Internet, el dispositivo terminal no solo puede almacenar datos en la unidad de almacenamiento en el dispositivo de acceso inalámbrico a Internet, sino también puede implementar una comunicación inalámbrica con la red.

La FIG. 3 es un diagrama de flujo que muestra un método de acceso inalámbrico a Internet de acuerdo con una realización de la presente invención. El método incluye las siguientes etapas:

Etapa 301: El dispositivo de acceso inalámbrico a Internet recibe un comando SD de un dispositivo terminal, en el que el comando SD es convertido por el dispositivo terminal a partir del comando y/o de datos enviados por la capa superior.

El dispositivo de acceso inalámbrico a Internet está integrado o insertado en el dispositivo terminal, y la interfaz puede ser una interfaz del bus SD.

Específicamente, antes de la etapa 301, como se muestra en la FIG. 1, el controlador máster SD en el dispositivo terminal detecta el soporte de la interfaz SD del dispositivo terminal con antelación; después de que se detecte el soporte de la interfaz SD del dispositivo terminal (modo de la interfaz de memoria SD y/o modo de la interfaz de SDIO), el procesador en el chip de control SD ajusta el controlador esclavo de SDIO y el controlador esclavo de memoria SD del chip de control SD de acuerdo con el resultado de la detección. Por ejemplo, si el dispositivo terminal no soporta el modo de interfaz de SDIO sino que soporta solo el modo de interfaz de memoria SD, el procesador ajusta el controlador esclavo de SDIO en el chip de control SD al estado inactivo, y el controlador máster SD deshabilita el controlador esclavo de SDIO y conmuta el dispositivo de acceso inalámbrico a Internet al modo de interfaz de memoria SD. Bajo esta circunstancia, el controlador esclavo de memoria SD es habilitado por el procesador. A la inversa, si el dispositivo terminal no soporta el modo de interfaz de memoria SD sino que soporta solo el modo de interfaz de SDIO, el procesador deshabilita el controlador esclavo de memoria SD y habilita el controlador esclavo de SDIO. Si el dispositivo terminal

soporta tanto el modo de interfaz de SDIO como el modo de interfaz de memoria SD, tanto el controlador esclavo de SDIO como el controlador esclavo de memoria SD son habilitados por el procesador. Bajo esta circunstancia, son posibles dos modos de interfaz.

5 Etapa 302: El dispositivo de acceso inalámbrico a Internet determina un modo de interfaz de acuerdo con el soporte de interfaz SD del dispositivo terminal.

Específicamente, de acuerdo con el soporte de interfaz SD del dispositivo terminal, el dispositivo de acceso inalámbrico a Internet selecciona el modo de interfaz de memoria SD o el modo de interfaz de SDIO para ejecutar el comando SD.
 10 Específicamente, si el dispositivo terminal soporta solo la interfaz de SDIO, el dispositivo de acceso inalámbrico a Internet selecciona el modo de interfaz de SDIO; si el dispositivo terminal soporta solo el modo de interfaz de memoria SD, el dispositivo de acceso inalámbrico a Internet selecciona el modo de interfaz de memoria SD; si el dispositivo terminal soporta tanto la interfaz de SDIO como la interfaz de memoria SD, el dispositivo de acceso inalámbrico a Internet selecciona un modo de interfaz adecuado de acuerdo con los requisitos de servicio actuales del dispositivo terminal.
 15 Por ejemplo cuando el dispositivo terminal necesita comunicarse con la red, el modo de ejemplo es el modo de interfaz de SDIO; cuando el dispositivo terminal necesita leer o escribir datos en la unidad de almacenamiento, el modo preferido es el modo de interfaz de memoria SD.

20 Etapa 303: el dispositivo de acceso inalámbrico a Internet ejecuta el proceso correspondiente al comando SD de acuerdo con el modo de interfaz.

Específicamente, la interfaz del bus SD está representada físicamente por un bus de almacenamiento. El bus SD puede estar conectado a múltiples controladores, tales como el controlador esclavo de memoria SD y el controlador esclavo de SDIO. Estos controladores pueden ser utilizados individual o conjuntamente. De este modo, el dispositivo de acceso inalámbrico a Internet tiene múltiples modos de interfaz: el modo de interfaz de SDIO y/o el modo de interfaz de memoria SD.
 25 SD.

Cuando el dispositivo terminal no soporta el modo de interfaz de SDIO sino que soporta solo el modo de interfaz de memoria SD, el controlador esclavo de SDIO es ajustado al estado inactivo, mientras que el controlador esclavo de memoria SD es ajustado al estado activo. De este modo, el dispositivo de acceso inalámbrico a Internet funciona en el modo de interfaz de memoria de SD; el controlador esclavo de memoria SD analiza la dirección lógica en el comando SD, y determina una dirección física correspondiente a la dirección lógica de acuerdo con un mapeo entre la dirección lógica almacenada y la dirección física de la unidad de almacenamiento conectada al controlador esclavo de memoria SD. Si el controlador esclavo de memoria SD puede encontrar una dirección física correspondiente a la dirección lógica de acuerdo con el mapeo, el controlador esclavo de memoria SD determina que el comando de SD es leer datos de la unidad de almacenamiento. Si el controlador esclavo de memoria SD no encuentra una dirección física correspondiente a la dirección lógica de acuerdo con el mapeo, el controlador esclavo de memoria SD determina que el comando SD es implementar la comunicación entre el dispositivo terminal y la red a través de la BPU.
 30
 35

40 Cuando el dispositivo terminal soporta el modo de interfaz de SDIO, el controlador esclavo de SDIO es habilitado. Tras detectar que el controlador esclavo de SDIO está en estado activo, el procesador ajusta el dispositivo de acceso inalámbrico a Internet para funcionar en el modo de interfaz de SDIO. Bajo esta circunstancia, la interfaz del bus SD convierte un mensaje de señalización y datos de comunicación en el comando de SD en un comando de atención (AT, Attention Command) y en un paquete de protocolo de punto a punto o de protocolo de Internet (PPP/IP, Point-to-Point Protocol/Internet Protocol) bajo el control del controlador esclavo de SDIO, envía el comando de AT o el paquete de PPP/IP al controlador esclavo de SDIO a través del puerto de serie virtual de la interfaz del bus SD en el dispositivo terminal, e implementa la comunicación entre el dispositivo terminal y la red a través del procesador, de la BPU, de la unidad de procesamiento de RF y de la antena.
 45

50 Utilizando el método proporcionado en la realización, cuando el dispositivo de acceso inalámbrico a Internet está integrado o insertado en el dispositivo terminal, el tamaño del dispositivo de acceso inalámbrico a Internet puede reducirse, ahorrando así espacio para el diseño de los productos terminales. Además, puede seleccionarse un modo de interfaz correspondiente de acuerdo con el soporte de interfaz SD de diferentes dispositivos terminales para almacenar datos e implementar la comunicación entre el dispositivo terminal y la red. Por lo tanto, la solución técnica proporcionada en la realización tiene mayor universalidad para diferentes terminales.
 55

Lo siguiente describe la realización de este método con referencia a escenarios específicos. Como se muestra en la FIG. 4, el método incluye las siguientes etapas:

60 Etapa 401: Cuando el dispositivo de acceso inalámbrico a Internet está integrado o incorporado en un dispositivo terminal, el dispositivo terminal detecta el soporte de interfaz SD del dispositivo terminal con antelación.

Específicamente, el controlador máster SD detecta el soporte de la interfaz SD del dispositivo terminal con antelación de acuerdo con el protocolo SD.
 65

El controlador máster SD del dispositivo terminal se clasifica en controlador máster de memoria SD y controlador máster de SDIO. El controlador máster de SDIO puede detectar el soporte de la interfaz de SDIO y el soporte de la interfaz de memoria SD. El controlador máster de memoria SD detecta solo el soporte de la interfaz de memoria SD. Para diferentes dispositivos terminales, el soporte de la interfaz SD se determina de acuerdo con el tipo de controlador máster. Por ejemplo, cuando el dispositivo terminal tiene el controlador máster de SDIO, puede determinarse que el dispositivo terminal soporta tanto la interfaz de SDIO como la interfaz de memoria SD. Cuando el dispositivo terminal tiene el controlador máster de memoria SD, puede determinarse que el dispositivo terminal soporta solo la interfaz de memoria SD.

Etapa 402: El chip de control SD configura el controlador esclavo de SDIO y/o el controlador esclavo de memoria SD en el chip de control SD de acuerdo con el resultado de la detección del soporte de la interfaz SD del dispositivo terminal.

Específicamente, la mayoría de los dispositivos terminales tales como un PC (Personal Computer, Ordenador personal) o una libreta de notas no soportan la interfaz de SDIO, sino que los dispositivos tales como PDA, cámaras digitales y teléfonos inteligentes soportan la interfaz de SDIO. El chip de control SD en el dispositivo de acceso inalámbrico a Internet está integrado con el controlador esclavo de SDIO y con el controlador esclavo de memoria SD, el procesador selecciona el modo de interfaz de SDIO y el modo de interfaz de memoria de SD. De este modo, el dispositivo de acceso inalámbrico a Internet puede ser integrado o insertado en varios dispositivos terminales, de manera que varios dispositivos terminales pueden interactuar con la red inalámbrica utilizando el dispositivo de acceso inalámbrico a Internet.

En el proceso de configurar el controlador esclavo de SDIO y el controlador esclavo de memoria SD, se carga una unidad SD de acuerdo con el tipo de controladores esclavos SD (específicamente, el controlador esclavo de SDIO y el controlador esclavo de memoria SD) que necesita ser configurada. Si el controlador esclavo de memoria SD está habilitado, el controlador esclavo de memoria SD busca en el dispositivo terminal para comprobar si la unidad SD correspondiente está disponible. Generalmente, el dispositivo terminal puede cargar la unidad de memoria SD automáticamente. Si el controlador esclavo de SDIO está habilitado, el dispositivo terminal carga la unidad de SDIO; o si tanto el controlador esclavo de memoria SD como el controlador esclavo de SDIO están habilitados, el dispositivo terminal carga tanto la unidad de SDIO como la unidad de memoria SD.

Etapa 403: El dispositivo terminal recibe un comando o datos enviados por la capa superior, y convierte el comando o los datos en un comando SD.

Específicamente, si el dispositivo terminal no soporta el modo de interfaz de SDIO, el controlador esclavo de SDIO es ajustado al estado inactivo, mientras que el controlador esclavo de memoria SD es ajustado al estado activo. De este modo, el dispositivo de acceso inalámbrico a Internet funciona en el modo de interfaz de memoria SD; el controlador esclavo de memoria SD analiza la dirección lógica en el comando SD y determina una dirección física correspondiente a la dirección lógica de acuerdo con un mapeo entre la dirección lógica almacenada y la dirección física de cada unidad conectada al controlador esclavo de memoria SD. Si el controlador esclavo de memoria SD puede encontrar una dirección física correspondiente a la dirección lógica de acuerdo con el mapeo, el controlador esclavo de memoria SD determina que el comando SD es leer datos de la unidad de almacenamiento. Si el controlador esclavo de memoria SD no encuentra una dirección física correspondiente a la dirección lógica de acuerdo con el mapeo, el controlador esclavo de memoria SD determina que el comando de SD es implementar la comunicación entre el dispositivo terminal y la red a través de la BPU.

Cuando el dispositivo terminal soporta el modo de interfaz de SDIO, el controlador esclavo de SDIO es habilitado. Tras detectar que el controlador esclavo de SDIO está en estado activo, el procesador ajusta el dispositivo de acceso inalámbrico a Internet para que funcione en el modo de interfaz de SDIO. Bajo esta circunstancia, la interfaz del bus SD convierte los datos (datos de comunicación y datos de señalización) de la comunicación con la red en el comando de SD en un paquete de PPP/IP y un comando de AT bajo el control del controlador esclavo de SDIO convierte el paquete de PPP/IP y el comando de AT en datos de puerto de serie a través de la unidad de puerto de serie, y envía los datos del puerto de serie a la BPU, implementando así la comunicación entre el dispositivo terminal y la red.

Debe observarse que en la etapa 401, el dispositivo de acceso inalámbrico a Internet puede identificar el modo de interfaz soportado por el dispositivo terminal cuando el dispositivo de acceso inalámbrico a Internet es insertado en el dispositivo terminal; o el dispositivo de acceso inalámbrico a Internet puede identificar el modo de interfaz soportado por el dispositivo terminal cuando el dispositivo terminal necesita leer o escribir datos o necesita comunicarse con la red (es decir, en el proceso de ejecución de la etapa 403).

Etapa 404: cuando el chip de control SD adopta el modo de interfaz de memoria SD, el dispositivo terminal lleva a cabo una interacción de información con la red inalámbrica a través del controlador esclavo de memoria SD.

Específicamente, el dispositivo terminal escribe los datos de la comunicación con la red a una dirección especial (por ejemplo, 0xFFFF FFFF) en la memoria SD. Cuando el controlador esclavo de memoria SD detecta que la dirección escrita es una dirección especial, el controlador esclavo de memoria SD transmite los datos al procesador; el procesador transmite los datos a la BPU para su procesamiento. De manera similar, tras recibir datos interactivos desde la red, la

BPU envía los datos interactivos al procesador; el procesador transmite los datos interactivos al controlador esclavo de memoria SD; cuando el dispositivo terminal lee la dirección especial en la memoria SD, pueden obtenerse los datos interactivos.

5 Etapa 405: cuando el chip de control SD adopta el modo de interfaz de SDIO, el dispositivo terminal lleva a cabo una interacción de información con la red inalámbrica a través del controlador esclavo de SDIO.

10 Específicamente, cuando el chip de control SD funciona en el modo de interfaz de SDIO, la interacción de información entre el dispositivo terminal y la red inalámbrica es implementada bajo el control del controlador esclavo de SDIO. El dispositivo terminal escribe los datos interactivos en la Función N° 1 (el UART del estándar SDIO, definido en el protocolo SDIO) del controlador esclavo de SDIO; el controlador esclavo de SDIO transmite los datos interactivos al procesador; el procesador transmite los datos interactivos a la BPU para su procesamiento. De manera similar, tras recibir los datos interactivos de la red, la BPU envía los datos interactivos al procesador; el procesador transmite los datos interactivos al controlador esclavo de SDIO; cuando el dispositivo terminal lee los datos de la Función N° 1 del controlador esclavo de SDIO, pueden obtenerse los correspondientes datos interactivos.

Como se muestra en la FIG. 1, lo que sigue describe los procesos de la señal en el modo de interfaz de memoria SD y el modo de interfaz de SDIO con referencia a cuatro escenarios específicos.

20 (1) El dispositivo terminal lee o escribe los datos en la unidad de almacenamiento utilizando el modo de interfaz de memoria SD.

25 Cuando el dispositivo terminal soporta el modo de interfaz de memoria SD y lee o escribe los datos en la unidad de almacenamiento en el dispositivo de acceso inalámbrico a Internet, el dispositivo terminal convierte la información de la aplicación del dispositivo terminal en un comando de SD utilizando la unidad SD 11, y envía el comando SD al controlador máster SD; el controlador máster SD recibe el comando SD, y envía el comando SD al dispositivo de acceso inalámbrico a Internet a través de la interfaz SD; cuando el dispositivo de acceso inalámbrico a Internet determina que el comando o los datos son enviados a la unidad de almacenamiento de acuerdo con la dirección lógica en el comando SD, el controlador esclavo de memoria SD convierte la dirección lógica obtenida en una dirección física, y lee los datos correspondientes a la dirección física o escribe los datos en la unidad de almacenamiento correspondiente a la dirección física. En aplicaciones específicas para un producto, el dispositivo de acceso inalámbrico a Internet en forma de una tarjeta SD se instala en dispositivos terminales tales como libretas de notas y cámaras digitales, de manera que estos dispositivos pueden acceder a los datos en la unidad de almacenamiento en el dispositivo de acceso inalámbrico a Internet SD.

35 (2) El dispositivo terminal se comunica con la red utilizando el modo de interfaz de SDIO.

40 Cuando el dispositivo terminal soporta el modo de interfaz de SDIO y necesita llevar a cabo la interacción de información con la red, el dispositivo terminal convierte la información del paquete que el dispositivo terminal necesita intercambiar en un comando SD utilizando la unidad SD, y envía el comando SD al controlador máster SD; el controlador máster SD recibe el comando SD y envía el comando SD al controlador esclavo de SDIO en el chip de control SD a través de un puerto de serie virtual de la interfaz de SDIO; el controlador esclavo de SDIO analiza el comando SD para obtener datos en paquetes, y envía los datos en paquetes al procesador; el procesador envía los datos en paquetes a la BPU; la BPU envía los datos en paquetes a la red a través de la unidad de procesamiento de RF y la antena. El proceso de recibir los datos desde el lado de red en el modo de interfaz de SDIO es inverso al proceso (2), y no se describe con más detalle. En aplicaciones específicas para un producto, el dispositivo de acceso inalámbrico a Internet en forma de tarjeta SD es instalado en dispositivos terminales tales como teléfonos inteligentes, cámaras digitales y PDA, de manera que estos dispositivos terminales pueden comunicarse con la red a través del dispositivo de acceso inalámbrico a Internet SD.

50 (3) El dispositivo terminal se comunica con la red utilizando el modo de interfaz de memoria SD.

55 Cuando el dispositivo terminal soporta el modo de interfaz de memoria SD y necesita llevar a cabo una interacción de información con la red, el dispositivo terminal convierte la información de la aplicación del dispositivo terminal en un comando SD utilizando la unidad SD, y envía el comando SD al controlador máster SD; el controlador máster SD recibe el comando SD y envía el comando SD al dispositivo de acceso inalámbrico a Internet a través de la interfaz SD; cuando el dispositivo de acceso inalámbrico a Internet determina que el comando o los datos son enviados a la BPU de acuerdo con la dirección lógica en el comando SD, el controlador esclavo de memoria SD envía el comando o los datos a los módulos de aplicación de la BPU a través del procesador; la BPU envía los datos a la red a través de la unidad de procesamiento de RF y de la antena. El proceso de recibir datos desde la red en el modo de interfaz de memoria SD es inverso al proceso (3). En aplicaciones específicas para un producto, el dispositivo de acceso inalámbrico a Internet en forma de tarjeta SD es instalado en los dispositivos terminales tales como PC, libretas de notas, cámaras digitales y PDA, de manera que estos dispositivos terminales pueden comunicarse con la red.

60 (4) La unidad de almacenamiento se comunica con la red utilizando el modo de interfaz de memoria SD.

65

5 Cuando el dispositivo terminal soporta el modo de interfaz de memoria SD y necesita implementar una interacción de información entre la unidad de almacenamiento en el dispositivo de acceso inalámbrico a Internet y la red, el dispositivo terminal convierte la información de la aplicación del dispositivo terminal en un comando SD utilizando la unidad SD, y envía el comando SD al controlador máster SD; el controlador máster SD recibe el comando SD y envía el comando SD al dispositivo de acceso inalámbrico a Internet a través de la interfaz SD; cuando el dispositivo de acceso inalámbrico a Internet 2 determina que la red se comunica con la unidad de almacenamiento de acuerdo con la dirección lógica en el comando SD, el dispositivo de acceso inalámbrico a Internet 2 convierte la dirección lógica en una dirección física de acuerdo con el comando de SD bajo el control del controlador esclavo de memoria SD; el controlador esclavo de memoria SD lee los datos de la unidad de almacenamiento correspondiente a la dirección física, y envía los datos procesados por el procesador y la BPU a la red. De este modo, los datos en la unidad de almacenamiento pueden ser subidos a la red. En otra dirección, el controlador esclavo de memoria SD convierte la dirección lógica en una dirección física de acuerdo con el comando SD, y escribe los datos que la BPU obtiene de la red en la unidad de almacenamiento correspondiente a la dirección física, de manera que la unidad de almacenamiento almacena los datos de red. En un escenario de la realización, el dispositivo terminal es una cámara digital. El dispositivo de acceso a Internet SD está integrado o incorporado en la cámara digital; bajo el control del controlador esclavo de memoria SD, el dispositivo de acceso a Internet SD puede subir los datos (por ejemplo, fotos o videos) en la unidad de almacenamiento a la red a través de la BPU. De este modo, las fotos o los datos de video o de audio en la cámara digital pueden ser subidos al servidor de red en el modo de interfaz de memoria SD, de manera que los datos en el blog, el micro blog y los sitios de redes sociales del usuario pueden ser actualizados a tiempo. Además, los datos en la red pueden ser asimismo descargados a la unidad de almacenamiento en el dispositivo de acceso inalámbrico a Internet utilizando el modo de interfaz de memoria SD.

25 Para gestionar mejor la potencia del chip SD, el procesador en el chip de control SD habilita y deshabilita cada controlador (en esta realización, los controladores incluyen el controlador esclavo de memoria SD, el controlador esclavo de SDIO, la unidad de almacenamiento y la BPU) para reducir el consumo de potencia.

30 Con referencia a la FIG. 5 y a la FIG. 1, lo siguiente describe cómo gestiona el procesador la potencia de las unidades en el dispositivo de acceso inalámbrico a Internet. Como se muestra en la FIG. 5, tres líneas verticales indican el estado de funcionamiento del dispositivo terminal o de la red, el procesador y las unidades esclavas respectivamente; los datos interactivos se refieren a los datos intercambiados entre el dispositivo terminal y la red; como se muestra en la FIG. 5, las líneas continuas se refieren al estado de funcionamiento, y las líneas de puntos se refieren al estado de baja potencia. Lo siguiente describe cómo gestiona el procesador la potencia de las unidades esclavas en el dispositivo de acceso inalámbrico a Internet con referencia a la FIG. 5.

35 (1) Cuando el procesador detecta que no se transmite ningún dato interactivo entre el dispositivo terminal y la red en un tiempo dado, el procesador envía un comando de habilitar suspensión a las unidades esclavas, dando instrucciones a las unidades esclavas para que entren en el estado de baja potencia.

40 Preferiblemente, el tiempo dado en la etapa (1) puede ser preestablecido por el usuario, por ejemplo, un minuto, o puede ser escrito por un fabricante del chip durante la producción de los chips.

45 Cuando el dispositivo terminal o la red necesitan llevar a cabo la comunicación de datos interactivos, el procesador y las unidades esclavas están en estado de funcionamiento.

(2) Tras recibir el comando de habilitar suspensión enviado por el procesador, las unidades esclavas entran en el estado de baja potencia.

50 Preferiblemente, tras recibir el comando de habilitar suspensión y antes de entrar en el estado de baja potencia, las unidades esclavas envían un comando de suspensión al procesador, y a continuación entran en el estado de baja potencia; tras recibir el comando de suspensión, el procesador entra en el estado de baja potencia automáticamente.

(3) Tras recibir los datos interactivos enviados por el dispositivo terminal o la red, el procesador envía un comando de reconexión a las unidades esclavas.

55 Preferiblemente, tras recibir los datos interactivos desde el dispositivo terminal o la red, el procesador entra en el estado de funcionamiento desde el estado de baja potencia, y envía un comando de reconexión a las unidades esclavas.

(4) Tras recibir el comando de reconexión enviado por el procesador, las unidades esclavas entran en el estado de funcionamiento desde el estado de baja potencia.

60 En escenarios reales, las unidades esclavas en la realización se refieren al controlador esclavo de SDIO, al controlador esclavo de memoria SD y a la BPU. En un proceso de control específico, el procesador puede entrar en el estado de baja potencia después de que todas las unidades esclavas entren en el estado de baja potencia.

65 Para describir clara y comprensiblemente el proceso de gestión de la potencia en una unidad esclava llevado a cabo por el procesador, la siguiente realización toma la BPU como ejemplo.

Lo siguiente describe el proceso de gestión específico con referencia a dos escenarios específicos:

(1) Escenario 1: Como se muestra en la FIG. 6, tres líneas verticales se refieren al estado de funcionamiento del dispositivo terminal, del procesador y de la BPU respectivamente; las líneas continuas se refieren al estado de funcionamiento y las líneas de puntos se refieren al estado de baja potencia. El proceso de gestión de la potencia llevado a cabo por el procesador incluye las siguientes etapas:

5 Cuando el procesador detecta que ni el dispositivo terminal ni la red tienen datos interactivos, el procesador envía un comando de habilitar suspensión a la BPU.

10 Tras recibir el comando de habilitar suspensión enviado por el procesador, la BPU envía un comando de suspensión al procesador y entra en el estado de baja potencia.

Tras recibir el comando de suspensión, el procesador entra en el estado de baja potencia automáticamente.

15 Tras recibir los datos interactivos enviados por la red, la BPU entra en el estado de funcionamiento desde el estado de baja potencia, y envía un comando de reconexión al procesador.

Tras recibir el comando de reconexión, el procesador entra en el estado de funcionamiento.

(2) Escenario 2: Como se muestra en la FIG. 7, tres líneas verticales se refieren al estado de funcionamiento del dispositivo terminal, el procesador y la BPU respectivamente, las líneas continuas se refieren al estado de funcionamiento, las líneas de puntos se refieren al estado de baja potencia y las líneas de trazo y punto se refieren al estado deshabilitado. El proceso de gestión de la potencia de la BPU llevado a cabo por el procesador incluye las siguientes etapas:

25 Cuando el procesador detecta que no hay ningún dato interactivo transmitido entre el dispositivo terminal y la red durante mucho tiempo (por ejemplo, un minuto; el tiempo puede ser ajustado por el usuario de acuerdo con los requisitos reales cuando el usuario utiliza el dispositivo de acceso inalámbrico a Internet o puede ser escrito por el fabricante del chip en el proceso de producción), el procesador envía un comando de deshabilitar a la BPU; tras la recepción del comando de deshabilitar, la BPU se apaga y entra en el estado deshabilitado; cuando el dispositivo terminal tiene requisitos de servicio para datos interactivos, el dispositivo terminal envía una solicitud al procesador; tras recibir la solicitud, el procesador envía un comando de encendido a la BPU; tras recibir el comando de encendido, la BPU se enciende y entra en el estado de funcionamiento.

35 Debe observarse que la realización precedente describe un proceso de gestión de la potencia de la BPU llevado a cabo por el procesador. El procesador puede gestionar la potencia de otras unidades del chip de control SD mostrado en la FIG. 1 (por ejemplo, el controlador esclavo de SDIO, el controlador esclavo de memoria SD y la unidad de almacenamiento) utilizando un método similar. Para describir mejor el proceso de gestión de la potencia de las unidades en el chip de control SD o de otras unidades en el dispositivo de acceso inalámbrico a Internet, la siguiente descripción toma el controlador esclavo de SDIO como ejemplo.

45 Cuando se accede a la unidad de almacenamiento en el dispositivo de acceso inalámbrico a Internet o se produce una comunicación con la red a través del dispositivo de acceso inalámbrico a Internet, si el dispositivo terminal detecta que el dispositivo terminal no soporta el modo de interfaz de SDIO, el dispositivo terminal envía un comando de habilitar suspensión o un comando de deshabilitar al controlador esclavo de SDIO. De este modo, el controlador esclavo de SDIO entra en el estado de baja potencia o en el estado deshabilitado para reducir el consumo de potencia.

50 Para el controlador esclavo de memoria SD, si el dispositivo terminal no soporta la comunicación entre el dispositivo terminal y la red en el modo de interfaz de memoria SD, el procesador puede enviar un comando de habilitar suspensión o un comando de deshabilitar el controlador esclavo de memoria SD, de manera que el controlador esclavo de SDIO entra en el estado de baja potencia o en el estado deshabilitado para reducir el consumo de potencia. Además, antes de entrar en el estado de baja potencia o en el estado deshabilitado, el controlador esclavo de memoria SD puede enviar una instrucción para entrar en el estado de baja potencia y en el estado deshabilitado a la unidad de almacenamiento, de manera que la unidad de almacenamiento entra en el correspondiente estado para reducir el consumo de potencia.

55 Cuando el dispositivo terminal necesita leer o escribir datos en la unidad de almacenamiento utilizando el controlador esclavo de memoria SD, el dispositivo terminal envía un comando de reconexión o un comando de encendido al controlador esclavo de memoria SD para reconectar o encender el controlador esclavo de memoria SD, de manera que el controlador esclavo de memoria SD entra en el estado de funcionamiento. Además, el controlador esclavo de memoria SD envía un comando de reconexión o un comando de encendido a la unidad de almacenamiento, de manera que la unidad de almacenamiento entra también en el estado de funcionamiento.

60 Resulta comprensible que el procesador pueda gestionar también la potencia de las unidades que no están directamente conectadas al procesador. Como se muestra en la FIG. 2, el dispositivo de acceso inalámbrico a Internet puede incluir además una unidad de procesamiento de RF. Cuando el procesador detecta que no se transmite ningún dato interactivo entre el dispositivo terminal y la red, el procesador puede enviar un comando de suspensión o un comando de

deshabilita a la unidad de procesamiento de RF a través de la BPU, de manera que la unidad de procesamiento de RF entre en el estado de baja potencia o en el estado deshabilitado para reducir el consumo de potencia.

5 Además, en el proceso de implementación de interacción de datos entre el dispositivo terminal y la red, llevado a cabo por la BPU, la BPU necesita ejecutar un firmware correspondiente. El firmware de la BPU puede estar almacenado en los siguientes dos modos:

10 (1) La unidad de almacenamiento integrada en la BPU está configurada para almacenar el firmware que la BPU necesita ejecutar.

15 (2) La unidad de almacenamiento en el dispositivo de acceso inalámbrico a Internet está configurada para almacenar el firmware de la BPU. Cuando la BPU se enciende, el procesador en el chip de control SD controla el controlador esclavo de memoria SD para que lea el firmware en la unidad de almacenamiento y carga el firmware en la BPU, de manera que la BPU pueda ejecutar el firmware. De esta manera, la función de procesamiento de señal de banda base es implementada en el proceso de interacción de datos entre el dispositivo terminal y la red.

20 Con la realización precedente, la unidad de almacenamiento en el dispositivo de acceso inalámbrico a Internet puede ser utilizada de manera más eficiente, sin ninguna unidad de almacenamiento adicional integrada en la BPU, simplificando así la estructura del producto y reduciendo el coste del producto.

25 En realizaciones de la presente invención, la tarjeta SD está integrada con la función de acceso inalámbrico a Internet; el dispositivo de acceso inalámbrico a Internet envía el comando o los datos a la BPU o a la unidad de almacenamiento de acuerdo con la dirección lógica en el comando SD. De este modo, el tamaño del dispositivo de acceso inalámbrico a Internet se reduce, ahorrando así espacio para el diseño de los productos terminales. Los dispositivos terminales con la interfaz SD tal como cámaras digitales, PDA y reproductores de multimedios pueden utilizar el dispositivo de acceso inalámbrico a Internet proporcionado en las realizaciones de la presente invención.

30 Sobre la base de la descripción de las realizaciones de la presente invención, resulta comprensible para los expertos en la materia que la presente invención puede ser implementada mediante software y una plataforma de hardware universal necesaria o solo mediante hardware. En la mayoría de las circunstancias, se prefiere lo primero. Por lo tanto, la esencia de la solución técnica de la presente invención o las contribuciones a la técnica anterior pueden ser realizadas como un producto de software. El producto de software está almacenado en un medio de almacenamiento legible (por ejemplo, un disco flexible, un disco duro o un disco compacto – memoria de solo lectura (CD-ROM, Compact Disc-Read Only Memory), e incluye varias instrucciones que permiten a un dispositivo ejecutar los métodos proporcionados en las realizaciones de la presente invención.

40 Las descripciones precedentes son meramente realizaciones de ejemplo de la presente invención, pero no pretenden limitar el alcance de la protección de la presente invención. Cualquier modificación, variación o remplazo realizado por los expertos en la materia sin separarse del alcance técnico descrito en la presente invención se encontraría dentro del alcance de protección de la presente invención. Por lo tanto, el alcance de la protección de la presente invención está sujeto a las reivindicaciones adjuntas.

REIVINDICACIONES

1. Un chip de control (21) digital seguro, SD, caracterizado por que comprende un procesador (211), un controlador esclavo de entrada y salida digital segura, SDIO (213), y un controlador esclavo de memoria SD (212), en el que:
- 5 el procesador (211) está conectado al controlador esclavo de SDIO (213) y al controlador esclavo de memoria SD (212), y está configurado para: controlar el controlador esclavo de SDIO (213) y el controlador esclavo de memoria SD (212), y transmitir datos entre el controlador esclavo de SDIO (213) y una unidad de procesamiento de banda base (23), BPU, o el controlador esclavo de memoria SD (212) y una unidad de procesamiento de banda base (23), BPU;
- 10 el controlador esclavo de SDIO (213) está configurado para transmitir datos entre la BPU (23) y un dispositivo terminal (1) a través del procesador (211) de acuerdo con un protocolo de SDIO; y
- 15 el controlador esclavo de memoria SD (212) está configurado para: leer datos de una unidad de almacenamiento (22) o escribir datos del dispositivo terminal (1) y/o de una red a la unidad de almacenamiento (22), y transmitir datos entre la BPU (23) y el dispositivo terminal (1) mediante el procesador (211) de acuerdo con un protocolo de memoria SD.
2. Un dispositivo de acceso inalámbrico a Internet (2), caracterizado por que comprende el chip de control digital seguro, SD, (21) de acuerdo con la reivindicación 1.
- 20 3. El dispositivo de acceso inalámbrico a Internet (2) de acuerdo con la reivindicación 2, que comprende además la unidad de almacenamiento (22), la unidad de procesamiento de banda base, BPU (23) y una interfaz del bus SD (27), en el que:
- 25 el chip de control SD (21) está conectado a la unidad de almacenamiento (22) y a la BPU (23), y está configurado para leer o escribir datos en la unidad de almacenamiento (22) y/o transmitir datos entre la red y el dispositivo terminal (1) a través de la BPU (23);
- 30 la unidad de almacenamiento (22) está configurada para almacenar datos enviados por el dispositivo terminal (1) y/o la red bajo el control del chip de control SD (21);
- la BPU (23) está configurada para implementar interacción de datos entre la red y el dispositivo terminal (1) bajo el control del chip de control SD (21); y
- 35 la interfaz del bus SD (27) está integrada en el dispositivo de acceso inalámbrico a Internet (2), y está configurada para conectar el dispositivo de acceso inalámbrico a Internet (2) y el dispositivo terminal (1).
4. Un dispositivo terminal (1), que comprende el chip de control digital seguro, SD, (21) de acuerdo con la reivindicación 1, o que comprende el dispositivo de acceso inalámbrico a Internet (2) de acuerdo con una cualquiera de las reivindicaciones 2 y 3.
- 40 5. El dispositivo terminal (1) de acuerdo con la reivindicación 4, que comprende además una unidad digital segura, SD, (11) y un controlador máster SD (12), en el que:
- 45 la unidad SD (11) está configurada para: convertir la información de la aplicación de capa superior en el dispositivo terminal (1) en un comando SD, y enviar el comando SD al controlador máster SD (12), o convertir los datos obtenidos por el controlador máster SD (12) en la información de aplicación, y enviar la información de aplicación a una unidad de capa superior del dispositivo terminal (1); y
- 50 el controlador máster SD (12) está configurado para: recibir el comando SD y enviar el comando SD a un dispositivo de acceso inalámbrico a Internet (2), u obtener datos del dispositivo de acceso inalámbrico a Internet (2), y transmitir los datos a la unidad SD (11); detectar el soporte de la interfaz SD del dispositivo terminal (1); y enviar el resultado de la detección al dispositivo de acceso inalámbrico a Internet (2), de manera que el dispositivo de acceso inalámbrico a Internet (2) ejecuta el comando SD adoptando un modo de interfaz de memoria SD o un modo de interfaz de entrada y salida digital segura, SDIO, de acuerdo con el resultado de la detección.
- 55 6. Un método de acceso inalámbrico a Internet, caracterizado por que comprende:
- 60 recibir (301), mediante un dispositivo de acceso inalámbrico a Internet (2), un comando digital seguro, SD, desde un dispositivo terminal (1), en el que el comando SD es convertido por el dispositivo terminal (1) de un comando y/o datos enviados por una capa superior;
- determinar (302), en el dispositivo de acceso inalámbrico a Internet (2), un modo de interfaz de memoria SD o un modo de interfaz de SDIO de acuerdo con el soporte de la interfaz SD del dispositivo terminal (1); y
- 65

ejecutar (303), en el dispositivo de acceso inalámbrico a Internet (2) el comando SD de acuerdo con el modo de interfaz de memoria SD o con un modo de interfaz de SDIO;

5 en el que: antes de que el dispositivo terminal (1) reciba el comando y/o los datos enviados por la capa superior, un controlador máster SD (12) del dispositivo terminal (1) detecta el soporte de la interfaz SD del dispositivo terminal (1) con antelación, y un procesador (211) de un chip de control SD (21) configura el estado de un controlador esclavo de SDIO (213) y un controlador esclavo de memoria SD (212) dentro del chip de control SD (21) de acuerdo con el resultado de la detección.

10 7. El método de la reivindicación 6, en el que la etapa de determinar el modo de interfaz por parte del dispositivo de acceso inalámbrico a Internet (2) de acuerdo con el soporte de la interfaz SD del dispositivo terminal (1) comprende:

cuando el dispositivo terminal (1) soporta tanto la interfaz de SDIO como la interfaz de memoria SD, seleccionar un modo de interfaz adecuado de acuerdo con los actuales requisitos del servicio del dispositivo terminal (1).

15 8. El método de la reivindicación 7, en el que: cuando el dispositivo terminal (1) necesita comunicarse con una red, se selecciona un modo de interfaz de SDIO; cuando el dispositivo terminal (1) necesita leer o escribir datos en una unidad de almacenamiento (22), se selecciona un modo de interfaz de memoria SD.

20 9. El método de la reivindicación 6, en el que la etapa de ejecutar (303) el comando SD cuando el dispositivo terminal (1) adopta un modo de interfaz de memoria SD comprende:

analizar, mediante un controlador esclavo de memoria SD (212), una dirección lógica en el comando SD, y determinar una dirección física correspondiente a la dirección lógica de acuerdo con un mapeo entre la dirección lógica y una dirección física de una unidad de almacenamiento conectada al controlador esclavo de memoria SD; si la dirección física correspondiente a la dirección lógica puede ser encontrada de acuerdo con el mapeo, determinar que el comando SD es leer datos de la unidad de almacenamiento; si la dirección física correspondiente a la dirección lógica no puede ser encontrada de acuerdo con el mapeo, determinar que el comando SD es implementar la comunicación entre el dispositivo terminal (1) y una red a través de la unidad de procesamiento de banda base, BPU (23).

30 10. El método de la reivindicación 6, en el que la etapa de ejecutar el comando SD cuando el dispositivo terminal (1) adopta un modo de interfaz de SDIO comprende:

convertir, mediante una interfaz de bus SD (27) bajo el control de un controlador esclavo de SDIO (213), un mensaje de señalización y datos de comunicación en el comando SD en un comando de atención, AT, y un protocolo de punto a punto o un protocolo de Internet, PPP/IP, paquete, enviando el comando AT y el paquete PPP/IP al controlador esclavo de SDIO (213) a través de un puerto de serie virtual de la interfaz del bus SD (27) en el dispositivo terminal (1), e implementar una comunicación entre el dispositivo terminal (1) y una red a través de un procesador (211), una unidad de procesamiento de banda base, BPU (23), una unidad de procesamiento de radiofrecuencia, RF (24) y una antena (25).

40 11. El método de la reivindicación 6, en el que la etapa de configurar el estado del controlador esclavo de SDIO (213) y del controlador esclavo de memoria SD (212) dentro del chip de control SD (21) mediante el procesador (211) del chip de control SD (21) de acuerdo con el resultado de la detección comprende: cargar una unidad SD correspondiente de acuerdo con el tipo del controlador esclavo de SDIO que necesita ser configurado.

45

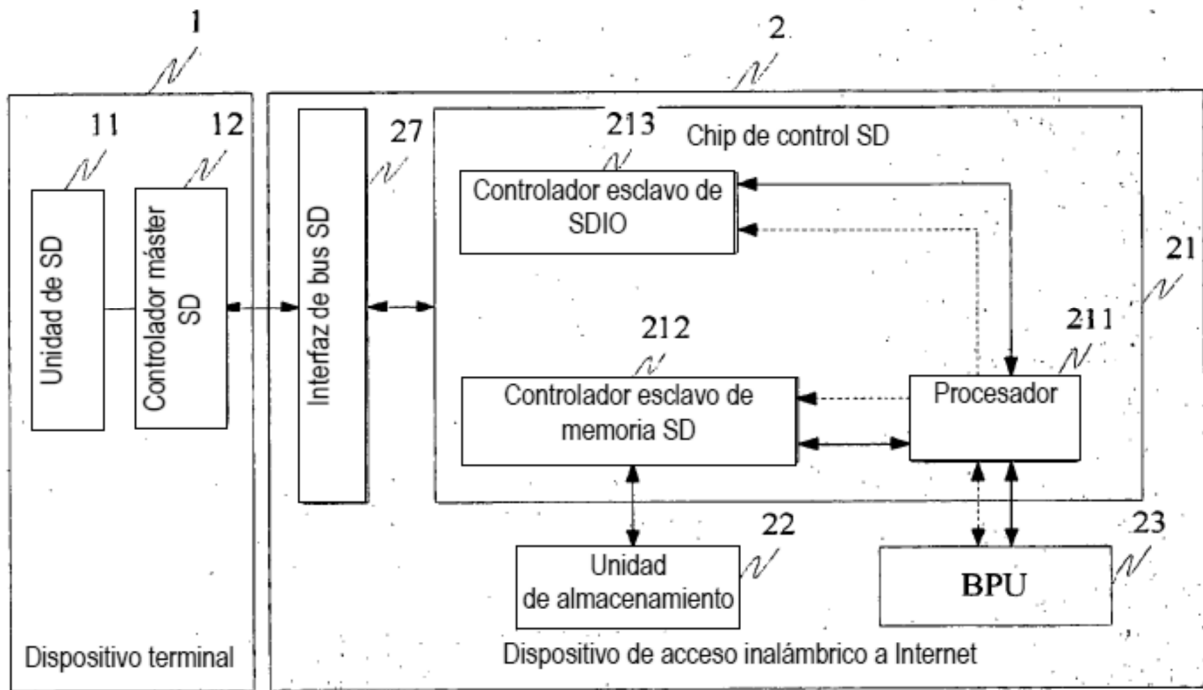


FIG. 1

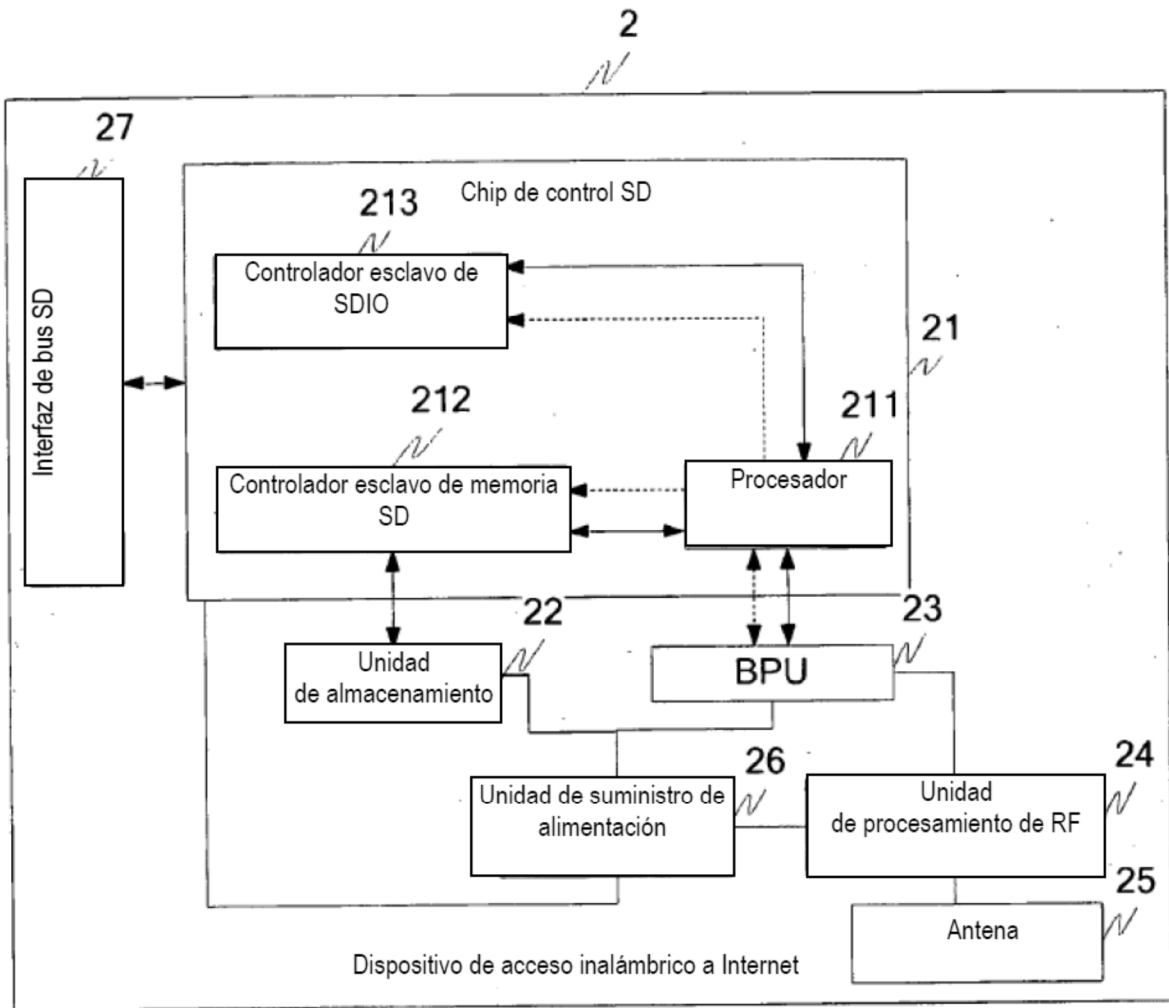


FIG. 2

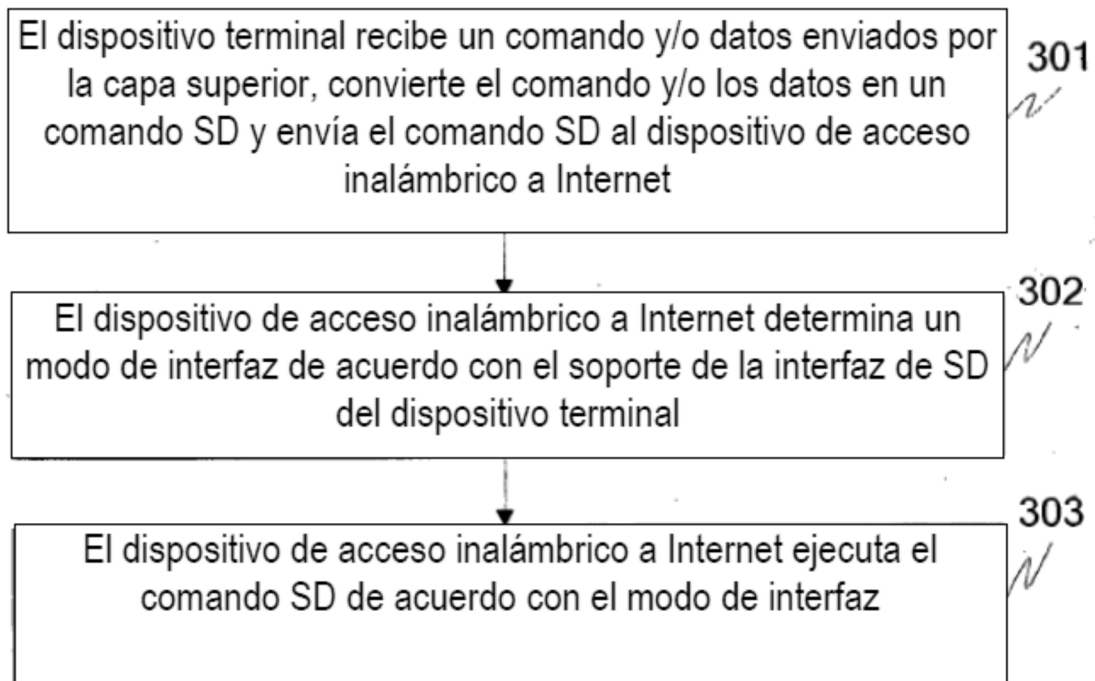


FIG. 3

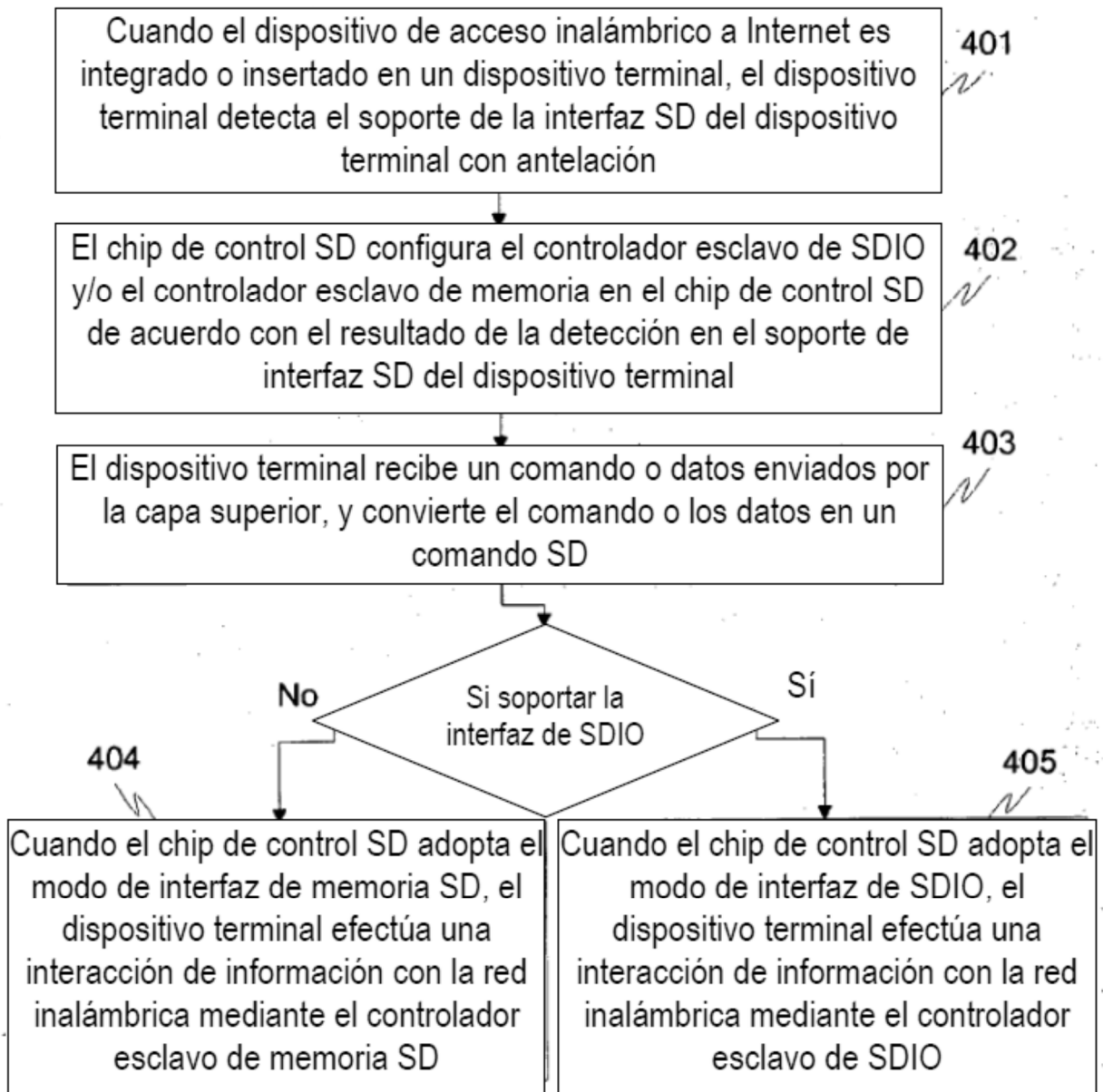


FIG. 4

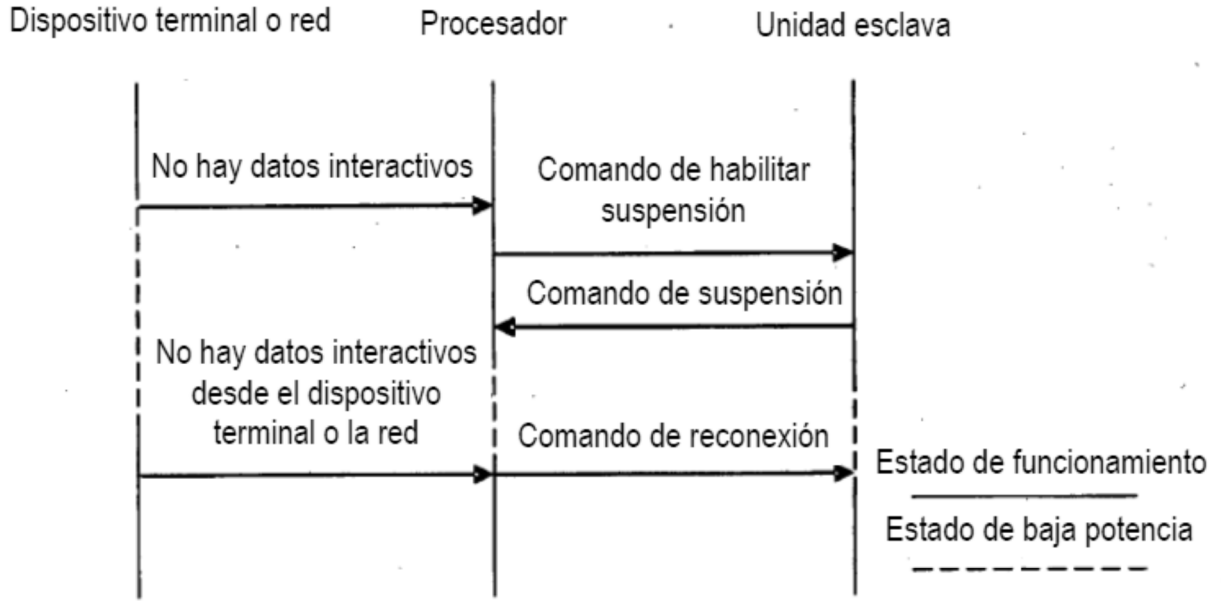


FIG. 5

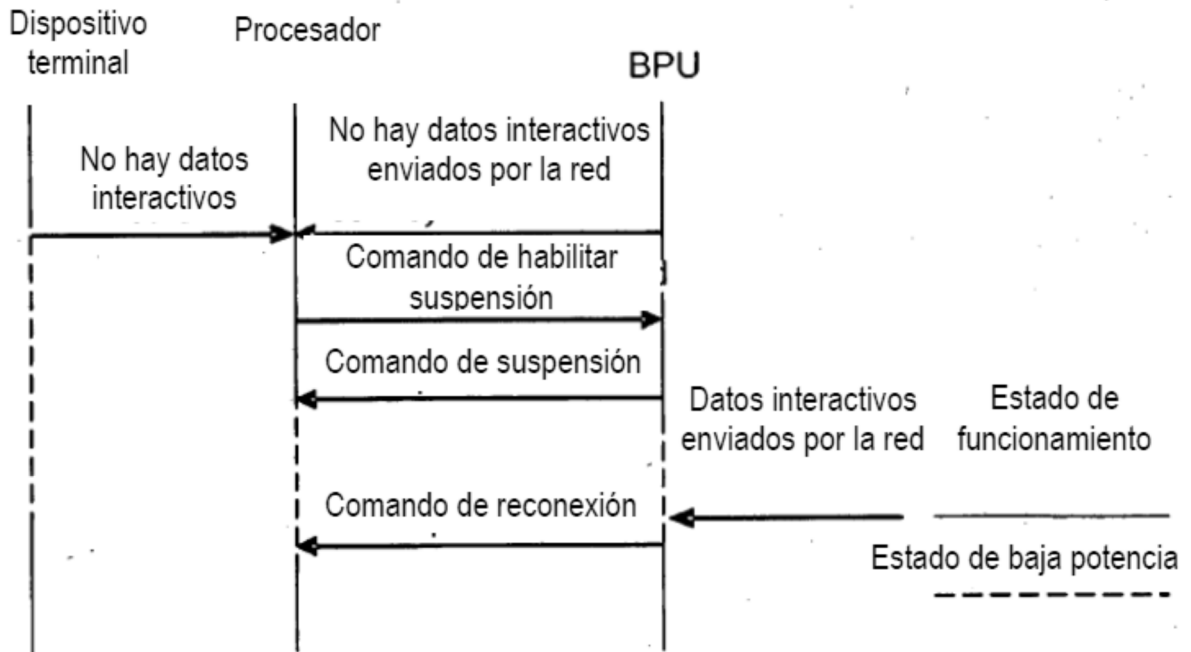


FIG. 6

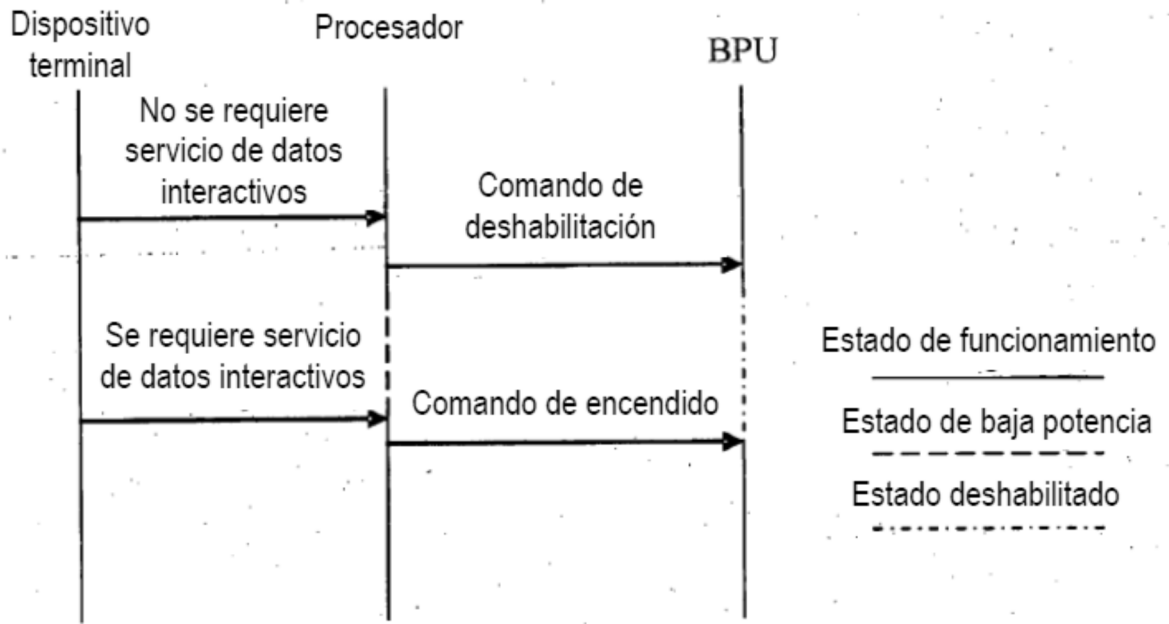


FIG. 7