

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 574 180**

51 Int. Cl.:

<b>H03M 13/27</b>	(2006.01)	<b>H04B 7/06</b>	(2006.01)
<b>H04L 1/00</b>	(2006.01)	<b>H04B 7/08</b>	(2006.01)
<b>H04L 5/00</b>	(2006.01)	<b>H04L 27/18</b>	(2006.01)
<b>H03M 13/00</b>	(2006.01)	<b>H04L 27/26</b>	(2006.01)
<b>H04L 1/06</b>	(2006.01)	<b>H04L 27/34</b>	(2006.01)
<b>H03M 13/11</b>	(2006.01)		
<b>H03M 13/23</b>	(2006.01)		
<b>H03M 13/25</b>	(2006.01)		
<b>H03M 13/29</b>	(2006.01)		
<b>H03M 13/35</b>	(2006.01)		

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **21.10.2011 E 11834666 (7)**

97 Fecha y número de publicación de la concesión europea: **06.04.2016 EP 2632051**

54 Título: **Transmisor y método para transmitir bloques de datos en un sistema de comunicación inalámbrica**

30 Prioridad:

**20.10.2011 KR 20110107646**  
**08.11.2010 KR 20100110160**  
**22.10.2010 KR 20100103381**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:  
**15.06.2016**

73 Titular/es:

**ELECTRONICS AND TELECOMMUNICATIONS  
RESEARCH INSTITUTE (100.0%)  
161 Gajeong-dong, Yuseong-gu  
Daejeon-si 305-700, KR**

72 Inventor/es:

**OH, JONG EE;  
CHEONG, MIN HO y  
LEE, SOK KYU**

74 Agente/Representante:

**SUGRAÑES MOLINÉ, Pedro**

**ES 2 574 180 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

## DESCRIPCIÓN

Transmisor y método para transmitir bloques de datos en un sistema de comunicación inalámbrica

### 5 **Campo técnico**

La presente invención se refiere a la comunicación inalámbrica, y más particularmente, a un método para transmitir un bloque de datos en un sistema de comunicación inalámbrica, y a un transmisor.

### 10 **Antecedentes de la técnica**

Recientemente, están bajo desarrollo diversas tecnologías de comunicación inalámbrica de acuerdo con el avance de la tecnología de la comunicación de información. Entre ellas, una red de área local inalámbrica (WLAN) es una técnica que permite a los terminales móviles tales como a los asistentes digitales personales (PDA), ordenadores portátiles, reproductores multimedia portátiles (PMP) y similares, acceder inalámbricamente a internet en los hogares, en oficinas, o en un área de suministro de servicio particular, basándose en una tecnología de frecuencia de radio.

20 Como una especificación de tecnología que se ha legislado de manera relativamente reciente para superar una limitación en una velocidad de comunicación que se ha señalado como un punto débil en la WLAN, existe la 802.11n del IEEE (Instituto de Ingenieros Eléctricos y Electrónicos). Un objeto de la 802.11n del IEEE es aumentar una velocidad y fiabilidad de una red inalámbrica y ampliar una distancia de operación de la red inalámbrica. Más específicamente, la 802.11n del IEEE está basada en tecnología de múltiples entradas y múltiples salidas (MIMO) en la que se usan múltiples antenas en tanto un extremo de transmisión como un extremo de recepción para soportar un alto caudal (HT) que tiene una velocidad de procesamiento de datos máxima de 540 Mbps o más, minimiza un error de transmisión, y optimiza una velocidad de datos. Además, en esta especificación, puede usarse un esquema de codificación para transmitir varios duplicados solapados para aumentar la fiabilidad de datos, y puede usarse también un esquema de multiplexación por división ortogonal de frecuencia (OFDM) para aumentar una velocidad

30 En el sistema de comunicación inalámbrica, las palabras de códigos se intercalan en general a través de toda la banda de frecuencia para obtener ganancia de diversidad de frecuencia y maximizar un efecto de intercalación. Cuando un tamaño de una banda de frecuencia usada aumenta, se obtiene una ganancia de codificación y una ganancia de diversidad aumentando una palabra de código y un intercalador al tamaño de la banda de frecuencia.

35 Sin embargo, cuando se aumenta el tamaño del intercalador de acuerdo con un aumento en tamaño de la banda de frecuencia, puede aumentar una carga al cambiar una estructura existente y la complejidad.

40 Bjorn A. Bjerke: "Lb84 Replacement Text Data Interleaver Draft 1.0 Clause 20.3.4.4", IEEE DRAFT, IEEE-SA MENTOR, doc.: 802.P1-06/592r0, PISCATAWAY, NJ Estados Unidos, 28 de abril de 2006, define un analizador de flujos para múltiples codificadores y múltiples flujos espaciales, en el que s bits (siendo s la mitad del orden de modulación, es decir el número de bits asignados a un único eje real o imaginario) se leen en cada salida de los codificadores y se asignan a un flujo espacial en una manera de orden cíclico para los diferentes flujos espaciales, un flujo espacial después de otro.

45 Robert Stacey: "Proposed Specification Framework for TGac", IEEE DRAFT, IEEE-SA MENTOR, doc.: IEEE 802.11-09/0992r12, PISCATAWAY, NJ Estados Unidos, 15 de julio de 2010, desvela en la sección 3.1 el uso de dos bandas de frecuencia de 80 MHz no contiguas para transmisión de datos y en la sección 3.2.4.2.1 el uso de un analizador de flujo que asigna los múltiples datos de flujos espaciales desde la salida de Nes codificadores en grupos de s bits en una manera de orden cíclico.

50 Youhan Kim: "160 Mhz Transmission Flow", IEEE DRAFT, IEEE-SA MENTOR, doc.:802.11-10/1063r0, PISCATAWAY, NJ Estados Unidos, 13 de septiembre de 2010, desvela un sistema 802.11 que usa un analizador de flujo seguido por un analizador de frecuencia que realiza una asignación de bits en orden cíclico de bit a bit muy sencilla a las dos bandas de 80 MHz.

### 55 **Divulgación**

#### **Problema técnico**

60 La presente invención proporciona un método para transmitir un bloque de datos que puede soportar una banda ancha en un sistema de red de área local inalámbrica como se define en la reivindicación independiente 1, y un transmisor como se define en la reivindicación independiente 4.

65 La presente invención se define en las reivindicaciones independientes. Las reivindicaciones dependientes definen realizaciones de la presente invención.

**Solución técnica**

En un aspecto, se proporciona un método para transmitir un bloque de datos en un sistema de comunicación inalámbrica. El método incluye codificar bits de información para generar un bloque codificado de  $N_{CBPSS}$  bits, analizar el bloque codificado para generar dos subbloques con índice  $l=0, 1$ , y transmitir los dos subbloques a un receptor. El bloque codificado se analiza como se muestra:

- 5  $N_{ES}$  es el número de codificadores,
- 10  $\lfloor z \rfloor$  es el entero más grande menor que o igual a  $z$ ,
- $z \bmod t$  es el resto resultante de la división del entero  $z$  por el entero  $t$ ,
- $x_m$  es el  $m$ -ésimo bit de un bloque de bits,
- $m=0$  a  $N_{CBPSS}-1$ , e
- $y_{k,l}$  es el bit  $k$  del subbloque  $l$ .

15 Cada uno de los dos subbloques puede intercalarse mediante un intercalador.

Los dos subbloques pueden corresponder a dos bandas de frecuencia respectivamente.

20 Cada una de las dos bandas de frecuencia puede tener un ancho de banda de 80 MHz.

Las dos bandas de frecuencia pueden ser contiguas.

Las dos bandas de frecuencia pueden no ser no contiguas.

25 En otro aspecto, se proporciona un transmisor para transmitir un bloque de datos en un sistema de comunicación inalámbrica. El transmisor incluye una unidad de codificación configurada para codificar bits de información para generar un bloque codificado de  $N_{CBPSS}$  bits, una unidad de análisis configurada para analizar el bloque codificado para generar dos subbloques con índice  $l=0, 1$ , y una unidad de transmisión configurada para transmitir los dos subbloques a un receptor. La unidad de análisis está configurada para analizar el bloque codificado como se ha

30 mostrado anteriormente.

En otro aspecto más, se proporciona un método para transmitir un bloque de datos en un sistema de comunicación inalámbrica. El método incluye generar un bloque codificado de  $N_{CBPSS}$  bits, analizar el bloque codificado para generar dos subbloques con índice  $l=0, 1$ , y transmitir los dos subbloques a un receptor. El bloque codificado se

35 analiza como se muestra:

$$y_{k,l} = \begin{cases} x_{2s \cdot N_{ES} \lfloor \frac{k}{s \cdot N_{ES}} \rfloor + l \cdot s \cdot N_{ES} + k \bmod (s \cdot N_{ES})}, & k=0, 1, \dots, \lfloor \frac{N_{CBPSS}}{2s \cdot N_{ES}} \rfloor s \cdot N_{ES} - 1 \\ x_{2s \cdot N_{ES} \lfloor \frac{k}{s \cdot N_{ES}} \rfloor + 2s \cdot \lfloor \frac{k \bmod (s \cdot N_{ES})}{s} \rfloor + k \bmod s}, & k = \lfloor \frac{N_{CBPSS}}{2s \cdot N_{ES}} \rfloor s \cdot N_{ES}, \dots, \frac{N_{CBPSS}}{2} - 1 \end{cases}$$

40 En otro aspecto más, se proporciona un método para transmitir un bloque de datos en un sistema de comunicación inalámbrica. El método incluye determinar un número de bits asignados a un único eje de una constelación de señal,  $s$ , y un número de codificadores,  $N_{ES}$ , codificar bits de información para generar un bloque codificado de  $N_{CBPSS}$  bits basándose en  $s$  y  $N_{ES}$ , analizar el bloque codificado para generar una pluralidad de subbloques de frecuencia basándose en  $s$  y  $N_{ES}$ , y transmitir la pluralidad de subbloques de frecuencia a un receptor.

45 En otro aspecto más, se proporciona un método para transmitir un bloque de datos en un sistema de comunicación inalámbrica. El método incluye determinar un número de bits asignados a un único eje de una constelación de señal,  $s$ , y un número de codificadores,  $N_{ES}$ , generar un bloque codificado, analizar el bloque codificado para generar una pluralidad de subbloques de frecuencia en unidad de  $sN_{ES}$  bits, y transmitir la pluralidad de subbloques de frecuencia a un receptor.

50 **Efectos ventajosos**

Es posible evitar que se deteriore el rendimiento de decodificación de un receptor permitiendo a los bits contiguos de un bloque de codificación que no tengan continuamente la misma fiabilidad en una constelación de señal.

55 **Descripción de los dibujos**

- La Figura 1 es un diagrama que muestra una arquitectura del IEEE 802.11.
- La Figura 2 es un diagrama de bloques que muestra un ejemplo de un formato de unidad de datos de protocolo (PPDU) del procedimiento de convergencia de capa física (PLCP).

La Figura 3 es un diagrama de bloques que muestra un ejemplo de un transmisor en el que se implementa una realización ejemplar de la presente invención en bandas contiguas.

La Figura 4 es un diagrama de bloques que muestra un ejemplo de un transmisor en el que se implementa la realización ejemplar de la presente invención en bandas no contiguas.

5 La Figura 5 es un diagrama que muestra un ejemplo de análisis de segmento.

La Figura 6 es un ejemplo que muestra un ejemplo en el que se usa el análisis de segmento de la Figura 5.

La Figura 7 es un ejemplo que muestra otro ejemplo en el que se usa el análisis de segmento de la Figura 5.

La Figura 8 es un diagrama que muestra un ejemplo de análisis de segmento de acuerdo con la realización ejemplar de la presente invención.

10 La Figura 9 es un diagrama que muestra otro ejemplo de análisis de segmento de acuerdo con la realización ejemplar de la presente invención.

La Figura 10 es un diagrama que muestra análisis de segmento de acuerdo con la realización ejemplar de la presente invención.

15 La Figura 11 es un diagrama que muestra análisis de segmento de acuerdo con otra realización ejemplar de la presente invención.

Las Figuras 12 a 14 son diagramas que muestran resultados de simulación.

La Figura 15 es un diagrama de flujo que muestra un método para transmitir datos de acuerdo con la realización ejemplar de la presente invención.

20 La Figura 16 es un diagrama de flujo que muestra un método para transmitir datos de acuerdo con otra realización ejemplar de la presente invención.

La Figura 17 es un diagrama de bloques que muestra un transmisor en el que se implementa la realización ejemplar de la presente invención.

### Modo para la invención

25 Un sistema de red de área local inalámbrica (WLAN) en el que se implementa una realización ejemplar de la presente invención incluye al menos un conjunto de servicio básico (BSS). El BSS es un conjunto de estaciones sincronizadas satisfactoriamente (STA) para realizar comunicación entre ellas. El BSS puede dividirse en un BSS independiente (IBSS) y un BSS de infraestructura.

30 El BSS puede incluir al menos un STA y punto de acceso (AP). El STA puede ser un STA de AP o no de AP. El AP es un medio funcional que conecta los STA en el BSS entre sí a través de un medio inalámbrico. El AP puede llamarse por otros nombres tal como un controlador centralizado, una estación base (BS), un planificador, y similares.

35 La Figura 1 es un diagrama que muestra una arquitectura del IEEE 802.11.

40 La arquitectura de capa física de medio inalámbrico (PHY) del IEEE 802.11 incluye una capa de entidad de gestión de capa PHY (PLME), es decir, una sub-capa de procedimiento de convergencia de capa física (PLCP) 110, una sub-capa dependiente del medio físico (PMD) 110.

La PLME proporciona una función de gestión de la PHY en cooperación con una entidad de gestión de capa (MLME) de control de acceso al medio (MAC).

45 La sub-capa de PLCP 110 transfiere una unidad de datos de protocolo de MAC (MPDU) recibida desde la sub-capa de MAC 120 a una sub-capa de PMD 100 o transfiere una trama que proviene de la sub-capa de PMD 100 a la sub-capa de MAC 120 de acuerdo con la instrucción de la capa de MAC, entre la sub-capa de MAC 120 y la sub-capa de PMD 100.

50 La sub-capa de PMD 100, que es una capa inferior del PLCP, puede permitir a una entidad PHY que se transmita y reciba entre dos STA a través de un medio inalámbrico.

55 La MPDU transferida desde la sub-capa de MAC 120 se denomina una unidad de datos de servicio física (PSDU) en la sub-capa de PLCP 110. La MPDU es similar a la PSDU. Sin embargo, cuando se transfiere una MPDU agregada (A-MPDU) en la que se agrega una pluralidad de MPDU, las MPDU y las PSDU individuales pueden ser diferentes.

60 La sub-capa de PLCP 110 añade un campo adicional que incluye información requerida mediante un transceptor de capa física a la PSDU durante un proceso para recibir la PSDU desde la sub-capa de MAC 120 y transferir la PSDU a la sub-capa de PMD 100. En este punto, el campo añadido a la MPDU puede ser un preámbulo de PLCP, un encabezamiento de PLCP, bits de cola requeridos en un campo de datos o similares. El preámbulo de PLCP sirve para permitir a un receptor preparar una función de sincronización y diversidad de antena antes de que se transmita la PSDU. El encabezamiento de PLCP incluye un campo que incluye información sobre una trama.

65 La sub-capa de PLCP 110 añade el campo anteriormente mencionado a la PSDU para generar una unidad de datos de protocolo de PLCP (PPDU) y transmite la PPDU a una estación de recepción a través de la sub-capa de PMD. La estación de recepción recibe la PPDU y obtiene información requerida para recuperar datos desde el preámbulo de

PLCP y el encabezamiento de PLCP para recuperar los datos.

La Figura 2 es un diagrama de bloques que muestra un ejemplo de un formato de unidad de datos de protocolo (PPDU) del procedimiento de convergencia de capa física (PLCP).

5 La PPDU 600 puede incluir un campo de entrenamiento corto heredado (L-STF) 610, un campo de entrenamiento largo heredado (L-LTF) 620, un campo de señal heredada (L-SIG) 630, un campo de muy alto caudal (VHT)-SIGA 640, un VHT-STF 650, un VHT-LTF 660, un VHT-SIGB 670, y un campo de datos 680.

10 El L-STF 610 se usa para adquisición de temporización de trama, control de ganancia automático (AGC), adquisición de frecuencia aproximada o similares.

El L-LTF 620 se usa para estimación de canal para demodulación del campo L-SIG 630 y del campo VHT-SIGA 640.

15 El campo L-SIG 630 incluye información de control sobre un tiempo de transmisión de la PPDU.

El campo VHT-SIGA 640 incluye información común requerida para el STA que soporta la transmisión de MIMO para recibir un flujo espacial. El campo VHT-SIGA 640 incluye información sobre los flujos espaciales para cada STA, información de ancho de banda de canal, un identificador de grupo, información sobre un STA al que se asigna cada identificador de área, un intervalo de guarda corto (GI), información de formación de haces (incluyendo si la MIMO es SU-MIMO o MU-MIMO).

El VHT-STF 650 se usa para mejorar rendimiento de la estimación de AGC en la transmisión de MIMO.

25 El VHT-LTE 660 se usa para que cada STA estime canales de MIMO.

El campo VHT-SIGB 670 incluye información de control individual sobre cada STA. El campo VHT-SIGB 670 incluye información sobre un esquema de modulación y codificación (MCS). Un tamaño del campo VHT-SIGB 670 puede cambiarse de acuerdo con un tipo de transmisión (MU-MIMO o SU-MIMO) y un ancho de banda de un canal usado para transmisión de la PPDU.

30 El campo de datos 680 incluye la PSDU transferida desde la capa de MAC, un campo de servicio, bits de cola y bits de relleno si fueran necesarios.

35 Para soportar una velocidad de datos superior, el sistema de WLAN puede soportar diversos anchos de banda. Por ejemplo, el ancho de banda soportado por el sistema de WLAN puede incluir al menos uno cualquiera de 20 MHz, 40 Hz, 80 MHz, y 160 MHz. Además, puesto que los anchos de banda continuos pueden no siempre usarse, pueden usarse bandas no contiguas. Por ejemplo, un ancho de banda de 160 MHz se soporta usando dos bandas no contiguas de 80 MHz (representado por 80+80 MHz).

40 En lo sucesivo, una banda de 160 MHz contigua y una banda de 80+80 MHz no contigua se describirán a modo de ejemplo. Sin embargo, los tamaños o el número de anchos de banda no están limitados.

45 El sistema de WLAN puede soportar la MU-MIMO y/o la SU-MIMO. En lo sucesivo, se describirá la SU-MIMO a modo de ejemplo. Sin embargo, puede apreciarse fácilmente

Una unidad de datos se codifica mediante al menos un codificador (S710) de corrección de errores hacia delante (FEC). La unidad de datos incluye bits de relleno PHY añadidos a la PSDU y bits de información aleatorizados. La unidad de datos puede dividirse en secuencias de bits que tienen un tamaño de bits específico mediante un analizador codificador, y cada una de las secuencias de bits puede introducirse a cada codificador FEC.

50 Un esquema de codificación puede ser un código convolucional binario (BCC). Sin embargo, el esquema de codificación desvelado es únicamente un ejemplo, y el alcance de la presente invención puede aplicarse a un esquema de codificación bien conocido por los expertos en la materia tal como una comprobación de paridad de baja densidad (LDPC), un turbo código, o similares.

Las unidades de datos codificadas se reorganizan en bloques espaciales NSS mediante un analizador de flujo (S720).  $N_{SS}$  indica el número de flujos espaciales.

60 Los bits de salida de cada analizador de flujo se dividen en dos subbloques de frecuencia (S730). Un subbloque de frecuencia puede corresponder a un ancho de banda de 80 MHz.

65 Cada uno de los subbloques de frecuencia intercalados se mapea independientemente en una constelación de señal mediante un mapeador de constelaciones (S750). La constelación de señal puede corresponder a diversos esquemas de modulación tal como modulación por desplazamiento de fase binaria (BPSK), modulación por desplazamiento de fase cuaternaria (QPSK), modulación de amplitud en cuadratura de 16 (QAM), 64-QAM, o 256-

QAM, pero no está limitado a los mismos.

Los subbloques mapeados se mapean espacialmente usando codificación de bloques de espacio-tiempo (STBC) y retardo de desplazamiento cíclico (CSD) (S760).

5 Dos subbloques mapeados espacialmente se someten a la transformada de Fourier discreta inversa (IDFT) y a continuación se transmiten (S770).

10 La Figura 4 es un diagrama de bloques que muestra un ejemplo de un transmisor en el que se implementa la realización ejemplar de la presente invención en bandas no contiguas.

15 En comparación con el transmisor de la Figura 3, cada uno de los dos subbloques de frecuencia se somete independientemente a la IDFT. Puesto que cada uno de los subbloques de frecuencia corresponde a la banda de 80 MHz y el ancho de banda de 80 MHz no es contiguo, cada uno de los dos subbloques de frecuencia se somete independientemente a la IDFT.

El analizador de segmentos analiza la unidad de datos codificada en una pluralidad de subbloques de frecuencia. Esto es para soportar un ancho de banda más ancho sin aumentar un tamaño del intercalador de BCC.

20 Por ejemplo, suponiendo que un intercalador de BCC existente soporta un ancho de banda de hasta 80 MHz. Para soportar un ancho de banda de 160 MHz, el intercalador de BCC no puede cambiarse para soportar 160 MHz. Sin embargo, el flujo de datos se analiza en los subbloques que tienen un tamaño de un ancho de banda de frecuencia soportado por el intercalador de BCC usando el analizador de segmentos. Por lo tanto, es posible soportar un ancho de banda más ancho y obtener una ganancia de diversidad de frecuencia, sin cambiar un tamaño del intercalador.

25 En lo sucesivo, se definirán los siguientes parámetros.

$N_{CBPS}$ : número de bits codificados por símbolo

$N_{CBPSS}$ : número de bits codificados por símbolo por flujo espacial

30  $N_{BPSC}$ : número de bits codificados por subportadora a través de todos los flujos espaciales

$N_{BPSCS}$ : número de bits codificados por subportadora por flujo espacial

$N_{SS}$ : número de flujos espaciales

$N_{ES}$ : número de codificadores para el campo de datos. En este punto, se supone que el número de codificadores es el mismo que el de palabras de código.

35 R: tasa de código

La Figura 5 es un diagrama que muestra un ejemplo de análisis de segmento. El análisis de segmento más sencillo sugerido existente es asignar bits pares a un primer subbloque y asignar bits impares a un segundo subbloque para cada flujo espacial.

40 La Figura 6 es un ejemplo que muestra un ejemplo en el que se usa el análisis de segmento de la Figura 5. En el caso de la Figura 6, un esquema de modulación es 64-QAM,  $N_{ES}$  es 4,  $N_{SS}$  es 6, R es 6/5, y un ancho de banda es 80 MHz.

45 El número de bits que corresponden a un eje Q (o un eje I) de una constelación de señal 64-QAM es 3. Por lo tanto, una salida de un codificador se asigna 3 bits por 3 bits en un esquema de orden cíclico para cada flujo espacial. Cada flujo espacial se analiza mediante el analizador de flujo para generar subbloques.

50 Los subbloques generados se intercalan mediante un intercalador. Los bits de entrada del intercalador se rellenan secuencialmente en 26 filas,  $3j$ ,  $3j+1$ , y  $3j+2$  filas de una  $3i$ -ésima fila se mapean a una constelación de señal tal como están, y  $3j$ ,  $3j+1$ , y  $3j+2$  filas de una  $3i+1$ -ésima fila se desplazan cíclicamente hacia abajo mediante una única columna y a continuación se mapean a la constelación de señal.  $3j$ ,  $3j+1$ , y  $3j+2$  filas de una  $3i+2$ -ésima fila se desplazan cíclicamente hacia abajo en dos columnas y a continuación se mapean a la constelación de señal.

55 Bajo las condiciones anteriormente mencionadas, los bits continuos de una palabra de código se mapean a posiciones que tienen diferentes fiabilidades en la constelación de señal.

60 La Figura 7 es un ejemplo que muestra otro ejemplo en el que se usa el análisis de segmento de la Figura 5. En el caso de la Figura 7, un esquema de modulación es 64-QAM,  $N_{ES}$  es 1 o 2,  $N_{SS}$  es 1, R es 6/5, y un ancho de banda es 160 MHz. A diferencia del ejemplo de la Figura 6, bajo estas condiciones, los bits continuos de la palabra de código se mapean continuamente a posiciones que tienen la misma fiabilidad en la constelación de señal.

65 Cuando los bits de la palabra de código tienen continuamente la misma fiabilidad en la constelación de señal, el rendimiento de decodificación de un receptor puede deteriorarse significativamente. La razón es que cuando un estado de canal se deteriora en fiabilidad, puede tener lugar un error.

Por lo tanto, la realización ejemplar de la presente invención sugiere que el análisis de segmento permita a los bits de la palabra de código que no tengan continuamente la misma fiabilidad en la constelación de señal.

5 En el análisis de segmento sugerido, se considera el número de codificadores y el número de bits asignados a un eje de la constelación de señal.

El número  $s$  de bits asignados a un eje de la constelación de señal se considera como sigue:

[Ecuación 1]

$$s = \max \left\{ 1, \frac{N_{BPSCS}}{2} \right\}$$

10 Por ejemplo, cuando un esquema de modulación es BPSK o QPSK,  $s$  es 1, cuando un esquema de modulación es 16-QAM,  $s$  es 2, cuando un esquema de modulación es 64-QAM,  $s$  es 4, y cuando un esquema de modulación es 256-QAM,  $s$  es 4.

15 La Figura 8 es un diagrama que muestra un ejemplo de análisis de segmento de acuerdo con la realización ejemplar de la presente invención. La Figura 8 muestra un ejemplo en el que se asignan bits a dos subbloques de frecuencia en una unidad  $s$  para cada uno de los flujos espaciales de acuerdo con cada esquema de modulación.

20 La Figura 9 es un diagrama que muestra otro ejemplo de análisis de segmento de acuerdo con la realización ejemplar de la presente invención. En este ejemplo, se unen las salidas de cada uno de los codificadores. Es decir, las salidas de los codificadores se analizan en una unidad  $sN_{ES}$  para cada uno de los flujos espaciales.

25 Los bits contiguos de una palabra de código pueden mapearse para tener diferentes fiabilidades en una constelación de señal.

El ejemplo de la Figura 9 se muestra matemáticamente como sigue.

30 Los bits de salida de cada analizador de flujo espacial se dividen en bloques de  $N_{CBPSS}$  bits. Cada uno de los bloques se analiza en dos subbloques de frecuencia de  $N_{CBPSS}/2$  bits como se muestra mediante la siguiente Ecuación 2:

[Ecuación 2]

$$y_{k,l} = x_{2s \cdot N_{ES} \lfloor \frac{k}{s \cdot N_{ES}} \rfloor + l \cdot s \cdot N_{ES} + k \bmod (s \cdot N_{ES})}, \quad k=0, 1, \dots, \frac{N_{CBPSS}}{2} - 1$$

donde

- 35  $\lfloor z \rfloor$  es el entero más grande menor que o igual a  $z$ ,  
 $z \bmod t$  es el resto resultante de la división del entero  $z$  por el entero  $t$ ,  
 $x_m$  es el  $m$ -ésimo bit de un bloque de  $N_{CBPSS}$  bits ( $m=0, \dots, N_{CBPSS}-1$ ),  
 $l$  es el índice de subbloque,  $l=0, 1$ ,  
 $y_{k,l}$  es el  $k$ -ésimo bit de un subbloque  $l$ .

40 Mientras tanto, cuando el número de bits de un bloque codificado (es decir, el número de bits de un  $i$ -ésimo bloque espacial) no es múltiplo de  $2sN_{ES}$ , los bits del resto que no se asignan a los subbloques de frecuencia pueden estar presentes. Es decir, cuando el número de bits del bloque codificado no se divide por  $2sN_{ES}$ , resulta problemático un método para asignar los bits del resto. Típicamente, resultan problemáticos los siguientes casos en un ancho de banda de 160 MHz.

- 45 (1) 64-QAM,  $R=2/3$ ,  $N_{SS}=5$ ,  $N_{ES}=5$   
 (2) 64-QAM,  $R=2/3$ ,  $N_{SS}=7$ ,  $N_{ES}=7$   
 (3) 64-QAM,  $R=3/4$ ,  $N_{SS}=5$ ,  $N_{ES}=5$   
 50 (4) 64-QAM,  $R=3/4$ ,  $N_{SS}=7$ ,  $N_{ES}=7$

La Figura 10 es un diagrama que muestra análisis de segmento de acuerdo con la realización ejemplar de la presente invención.

Los bits hasta  $\lfloor \frac{N_{CBPSS}}{2sN_{ES}} \rfloor sN_{ES}$  se analizan como se muestra mediante la Ecuación 2. En este punto, quedan  $2sQ$  ( $Q=(N_{CBPSS} \bmod 2sN_{ES})/(2s)$ ) bits de resto que no se analizan. A continuación, los bits del resto se dividen por subconjuntos de  $s$  bits. Cada uno de los subconjuntos se asigna a diferentes subbloques en el esquema de orden cíclico. Un primer bit  $s$  se asigna a un primer subbloque ( $l=0$ ). Es decir, una agrupación de  $s$  bits se asigna secuencialmente a primeros y segundos subbloques.

Es decir, cuando  $N_{CBPSS}$  no se divide por  $2sN_{ES}$ , cada bloque se analiza en dos subbloques de frecuencia de  $N_{CBPSS}/2$  bits como se muestra mediante la siguiente Ecuación 3:

[Ecuación 3]

$$y_{k,l} = \begin{cases} x_{2s \cdot N_{ES} \lfloor \frac{k}{s \cdot N_{ES}} \rfloor + l \cdot s \cdot N_{ES} + k \bmod (s \cdot N_{ES})}, & k=0, 1, \dots, \lfloor \frac{N_{CBPSS}}{(2s \cdot N_{ES})} \rfloor \cdot s \cdot N_{ES} - 1 \\ x_{2s \cdot N_{ES} \lfloor \frac{k}{s \cdot N_{ES}} \rfloor + 2s \cdot \lfloor \frac{k \bmod (s \cdot N_{ES})}{s} \rfloor + k \bmod s}, & k = \lfloor \frac{N_{CBPSS}}{(2s \cdot N_{ES})} \rfloor \cdot s \cdot N_{ES}, \dots, \frac{N_{CBPSS}}{2} - 1 \end{cases}$$

La Ecuación 3 muestra adicionalmente la asignación de los bits de resto en la Ecuación 2.

La Figura 11 es un diagrama que muestra análisis de segmento de acuerdo con otra realización ejemplar de la presente invención.

Los bits hasta  $\lfloor \frac{N_{CBPSS}}{2sN_{ES}} \rfloor sN_{ES}$  se analizan como se muestra mediante la Ecuación 2. A continuación, los bits de resto se dividen en subconjuntos de 2 bits. Cada uno de los subconjuntos se asigna a diferentes subbloques en el esquema de orden cíclico.

Las Figuras 12 a 14 son diagramas que muestran resultados de simulación. La Figura 12 muestra resultados de simulación en un caso en el que  $N_{SS}$  es 3, un esquema de modulación es 16-QAM, y  $R$  es 1/2, la Figura 13 muestra resultados de simulación en un caso en el que  $N_{SS}$  es 3, un esquema de modulación es 16-QAM, y  $R$  es 3/4, y la Figura 14 muestra resultados de simulación en un caso en el que  $N_{SS}$  es 3, un esquema de modulación es 256-QAM, y  $R$  es 3/4. 'Nseg=1' indica que se usa un único intercalador a través de un ancho de banda de 60 MHz sin análisis de segmento. 'Nseg=2 y analizador=0' indican que se usa el análisis de segmento existente de la Figura 5. 'Nseg=2 y analizador=1' indican que se usa el análisis de segmento sugerido de la Figura 10.

Se muestra que se aumenta una tasa de errores de paquetes (PER) en el caso del análisis de segmento existente en comparación con el caso en el que no se realiza análisis de segmento; sin embargo, casi no aumenta una PER en el caso del análisis de segmento sugerido en comparación con el caso en el que no se realiza análisis de segmento.

La Figura 15 es un diagrama de flujo que muestra un método para transmitir datos de acuerdo con la realización ejemplar de la presente invención.

Los bits de información se codifican para generar un bloque codificado (S910). La codificación puede incluir mapeo espacial mediante un analizador de flujo así como codificación de FEC tal como BCC o LDPC. El número de bits de un bloque codificado (por un flujo espacial) es  $N_{CBPSS}$ .

El analizador de flujo puede realizar análisis basándose en  $s$ . Los bits de salida de un codificador de FEC se reorganizan en  $N_{SS}$  bloques espaciales de  $N_{CBPSS}$  bits. Los bloques contiguos de  $s$  bits pueden asignarse a diferentes flujos espaciales en el esquema de orden cíclico.

El análisis de segmento se realiza en una primera unidad de segmento (S920). La primera unidad de segmento puede tener un valor de  $sN_{ES}$ . Cada uno de los bloques codificados puede analizarse en  $M$  subbloques de frecuencia de  $N_{CBPSS}/M$  bits. El subbloque puede corresponder a un ancho de banda que corresponde a un tamaño de un intercalador.

Cuando  $M$  es 2, el bloque codificado puede analizarse para dividirse en dos subbloques como se muestra mediante la Ecuación 2.

Se determina si están presentes o no bits de resto (S930).

Cuando  $N_{CBPSS}$  no se divide en un  $M \times$  primera unidad de segmento (es decir, cuando  $N_{CBPSS}$  no es un múltiplo de la  $M \times$  primera unidad de segmento), los bits de resto pueden analizarse en  $M$  subbloques de frecuencia en una segunda unidad de segmento (S940). La primera unidad de segmento es  $N_{ES}$  veces mayor que la segunda unidad de segmento, que puede tener un valor de  $s$ . Cuando  $M$  es 2, el bloque codificado puede analizarse para dividirse en

dos subbloques como se muestra mediante la Ecuación 3.

Cada uno de los subbloques se transmite a un receptor (S950). Los subbloques analizados se intercalan independientemente mediante el intercalador, se mapean en una constelación de señal, y a continuación se transmiten.

La Figura 16 es un diagrama de flujo que muestra un método para transmitir datos de acuerdo con otra realización ejemplar de la presente invención.

Los bits de información se codifican para generar un bloque codificado (S1010). La codificación puede incluir el mapeo espacial mediante un analizador de flujo así como codificación de FEC tal como BCC o LDPC. El número de bits de un bloque codificado (por un flujo espacial) es  $N_{CBPSS}$ .

El analizador de flujo puede realizar análisis basándose en  $s$ . Los bits de salida de un codificador FEC se reorganizan en  $N_{CBPSS}$  bits de  $N_{SS}$  bloques espaciales. Los bloques contiguos de  $s$  bits pueden asignarse a diferentes flujos espaciales en el esquema de orden cíclico.

Se determina (S1020) si se divide o no  $N_{CBPSS}$ , que es un tamaño del bloque codificado, por un valor de referencia. El valor de referencia puede ser una  $M_x$  primera unidad de segmento.

Cuando  $N_{CBPSS}$  se divide por la  $M_x$  primera unidad de segmento, el análisis de segmento se realiza en una primera unidad de segmento (S1030). La primera unidad de segmento puede tener un valor de  $sN_{ES}$ . Cada uno de los bloques codificados puede analizarse en  $N_{CBPSS}/M$  bits de  $M$  subbloques de frecuencia. El subbloque puede corresponder a un ancho de banda que corresponde a un tamaño de un intercalador. Cuando  $M$  es 2, el bloque codificado puede analizarse para dividirse en dos subbloques como se muestra mediante la Ecuación 2.

Cuando  $N_{CBPSS}$  no se divide por la  $M_x$  primera unidad de segmento, los bits de resto pueden analizarse en  $M$  subbloques de frecuencia en la primera y segunda unidad de segmento (S1040). La primera unidad de segmento es  $N_{ES}$  veces mayor que la segunda unidad de segmento. La primera unidad de segmento puede tener un valor de  $sN_{ES}$ , y la segunda unidad de segmento puede tener un valor de  $s$ . El análisis de segmento se realiza en primer lugar en la primera unidad de segmento, y a continuación se realiza en la segunda unidad de segmento con respecto a los bits de resto. Cuando  $M$  es 2, el bloque codificado puede analizarse para dividirse en dos subbloques como se muestra mediante la Ecuación 3.

Cada uno de los subbloques se transmite a un receptor (S1050). Los subbloques analizados se intercalan independientemente mediante el intercalador, se mapean en una constelación de señal, y a continuación se transmiten.

La Figura 17 es un diagrama de bloques que muestra un transmisor en el que se implementa la realización ejemplar de la presente invención. Las realizaciones ejemplares de las Figuras 15 y 16 pueden implementarse mediante el transmisor.

El transmisor 1000 incluye una unidad de codificación 1010, una unidad de análisis 1020, y una unidad de transmisión 1030. La unidad de codificación 1010 puede implementar funciones de la codificación FEC y el analizador de flujo de las Figuras 3 y 4. La unidad de análisis 1020 puede implementar una función del analizador de segmentos de las Figuras 3 y 4. La unidad de transmisión 1030 puede implementar funciones del intercalador y del mapeador de constelación de las Figuras 3 y 4.

La unidad de codificación 1010 genera un bloque codificado. La unidad de análisis 1020 analiza el bloque codificado en una pluralidad de subbloques de frecuencia. La Ecuación 2 o Ecuación 3 del análisis de segmento pueden implementarse mediante la unidad de análisis 1020. La unidad de transmisión 1030 transmite los subbloques a un receptor.

La unidad de codificación 1010, la unidad de análisis 1020 y la unidad de transmisión 1030 pueden implementarse mediante uno o más procesadores. El procesador puede incluir circuitos integrados específicos de la aplicación (ASIC), otros conjuntos de chips, circuitos lógicos y/o dispositivos de procesamiento de datos. La memoria puede incluir memoria de sólo lectura (ROM), memoria de acceso aleatorio (RAM), memoria flash, tarjeta de memoria, medio de almacenamiento y/u otro dispositivo de almacenamiento. Cuando las realizaciones se implementan en software, las técnicas descritas en el presente documento pueden implementarse con módulos (por ejemplo, procedimientos, funciones y así sucesivamente) que realizan las funciones descritas en el presente documento. Los módulos pueden almacenarse en memoria y ejecutarse mediante el procesador. La memoria puede implementarse en el procesador o externa al procesador caso en el que estos pueden estar acoplados de manera comunicativa al procesador mediante diversos medios como se conoce en la técnica.

En vista de los sistemas ejemplares descritos en el presente documento, las metodologías que pueden implementarse de acuerdo con la materia objeto desvelada se han descrito con referencia a varios diagramas de

5 flujo. Aunque por motivos de simplicidad, las metodologías se muestran y describen como una serie de etapas o bloques, se ha de entender y apreciar que la materia objeto reivindicada no está limitada por el orden de las etapas o bloques, ya que algunas etapas pueden tener lugar en diferentes órdenes o concurrentemente con otras etapas a partir de lo que se representa y describe en el presente documento. Además, un experto en la materia entendería que las etapas ilustradas en el diagrama de flujo no son exclusivas y que pueden incluirse otras etapas o una o más de las etapas en el diagrama de flujo de ejemplo pueden borrarse sin afectar el alcance de la presente divulgación.

**REIVINDICACIONES**

1. Un método para transmitir un bloque de datos en un sistema de comunicación inalámbrica, que comprende:

- 5 codificar bits de información para generar un bloque codificado (S710);
- analizar en primer lugar el bloque codificado para re-organizar el bloque codificado en Nss bloques espaciales, teniendo cada uno de los Nss bloques espaciales N<sub>CBPSS</sub> bits, donde Nss es un número de flujos espaciales (S720);
- 10 analizar en segundo lugar cada uno de los Nss bloques espaciales para generar dos subbloques con índice l=0, 1 (S730);
- intercalar los dos subbloques usando un intercalador para ancho de banda de 80 Hz (S740); y
- transmitir los dos subbloques intercalados a un receptor a través de dos bandas de frecuencia de 80 MHz, en el que cada uno de los Nss bloques espaciales se analiza como se muestra:

$$y_{k,l} = x_{2s \cdot N_{ES} \lfloor \frac{k}{s \cdot N_{ES}} \rfloor + l \cdot s \cdot N_{ES} + k \bmod (s \cdot N_{ES})}, \quad k=0,1,\dots, \frac{N_{CBPSS}}{2} - 1$$

donde

$$s = \max \left\{ 1, \frac{N_{BPSCS}}{2} \right\},$$

N<sub>BPSCS</sub> es el número de bits codificados por subportadora por flujo espacial, N<sub>ES</sub> es el número de codificadores,  
 ⌊z⌋ es el entero más grande menor que o igual a z,  
 z mod t es el resto resultante de la división del entero z por el entero t,  
 x<sub>m</sub> es el m-ésimo bit de un bloque de bits, m= 0 a N<sub>CBPSS</sub>-1, e  
 y<sub>k,l</sub> es el bit k del subbloque l,

en el que los dos subbloques corresponden a las dos bandas de frecuencia de 80 MHz respectivamente.

- 2. El método de la reivindicación 1, en el que las dos bandas de frecuencia son contiguas.
- 3. El método de la reivindicación 1, en el que las dos bandas de frecuencia son no contiguas.
- 4. Un transmisor (1000) para transmitir un bloque de datos en un sistema de comunicación inalámbrica, que comprende:

una unidad de codificación (1010) configurada para codificar bits de información para generar un bloque codificado y analizar en primer lugar el bloque codificado para re-organizar el bloque codificado en Nss bloques espaciales, teniendo cada uno de los Nss bloques espaciales N<sub>CBPSS</sub> bits, donde Nss es un número de flujos espaciales;

una unidad de análisis (1020) configurada para analizar en segundo lugar cada uno de los Nss bloques espaciales para generar dos subbloques con índice l=0, 1; y

una unidad de transmisión (1030) configurada para intercalar los dos subbloques usando un intercalador para el ancho de banda de 80 Hz y transmitir los dos subbloques intercalados a un receptor a través de dos bandas de frecuencia de 80 MHz,

en el que la unidad de análisis (1020) está configurada para analizar cada uno de los Nss bloques espaciales como se muestra:

$$y_{k,l} = x_{2s \cdot N_{ES} \lfloor \frac{k}{s \cdot N_{ES}} \rfloor + l \cdot s \cdot N_{ES} + k \bmod (s \cdot N_{ES})}, \quad k=0,1,\dots, \frac{N_{CBPSS}}{2} - 1$$

donde

$$s = \max \left\{ 1, \frac{N_{BPSCS}}{2} \right\},$$

$N_{\text{BPSCS}}$  es el número de bits codificados por subportadora por flujo espacial,  
 $N_{\text{ES}}$  es el número de codificadores,  
 $\lfloor z \rfloor$  es el entero más grande menor que o igual a  $z$ ,  
 $z \bmod t$  es el resto resultante de la división del entero  $z$  por el entero  $t$ ,  
5  $x_m$  es el  $m$ -ésimo bit de un bloque de bits,  $m=0$  a  $N_{\text{CBPSS}}-1$ , e  
 $y_{k,l}$  es bit  $k$  del subbloque  $l$ ,

en el que los dos subbloques corresponden a las dos bandas de frecuencia de 80 MHz respectivamente.

- 10 5. El transmisor (1000) de la reivindicación 4, en el que las dos bandas de frecuencia son contiguas.
6. El transmisor (1000) de la reivindicación 4, en el que las dos bandas de frecuencia son no contiguas.

FIG. 1

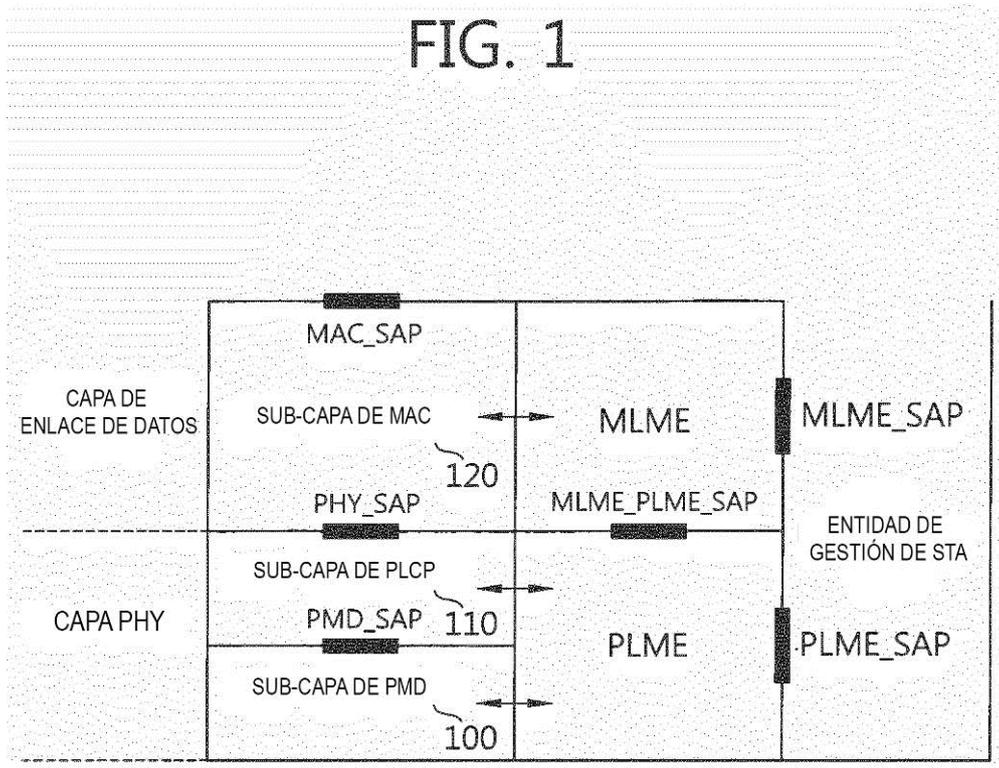


FIG. 2

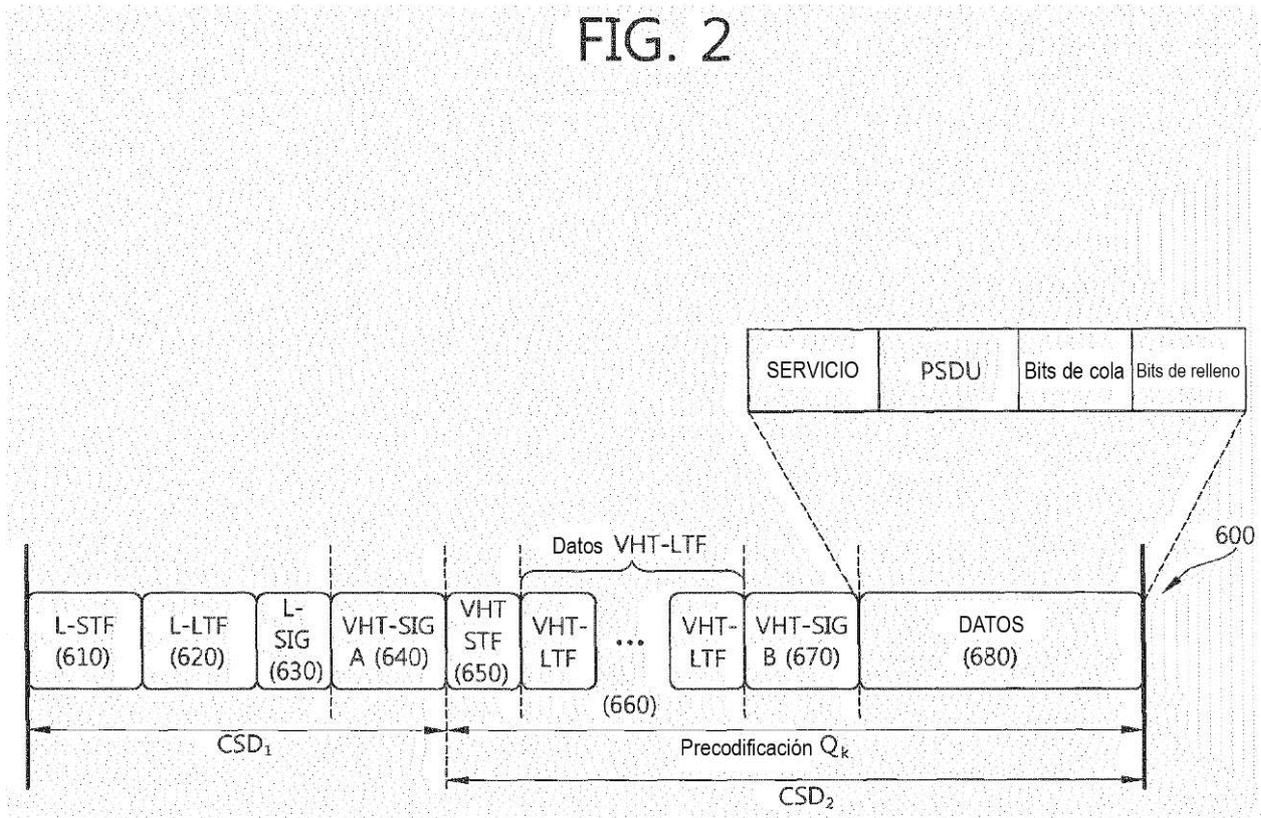


FIG. 3

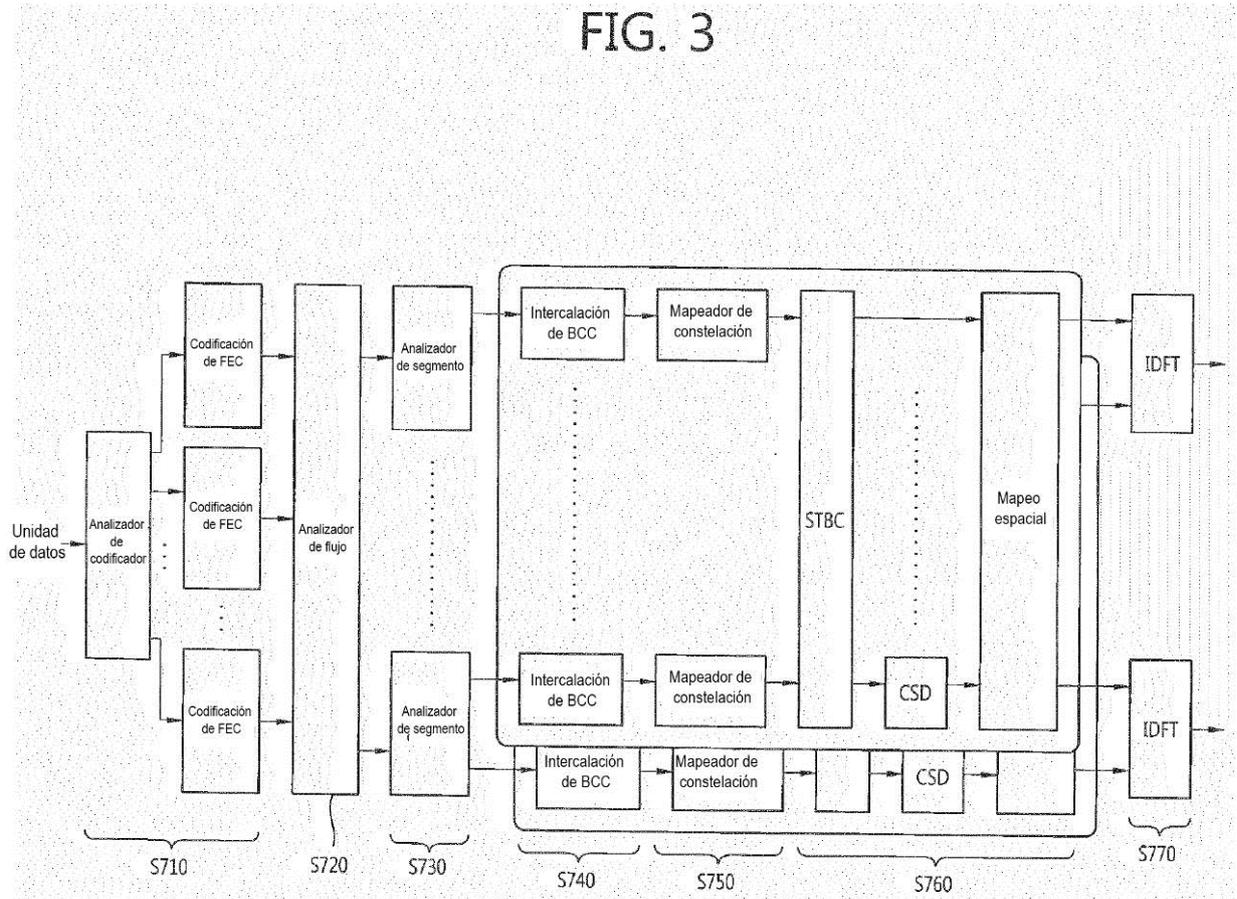


FIG. 4

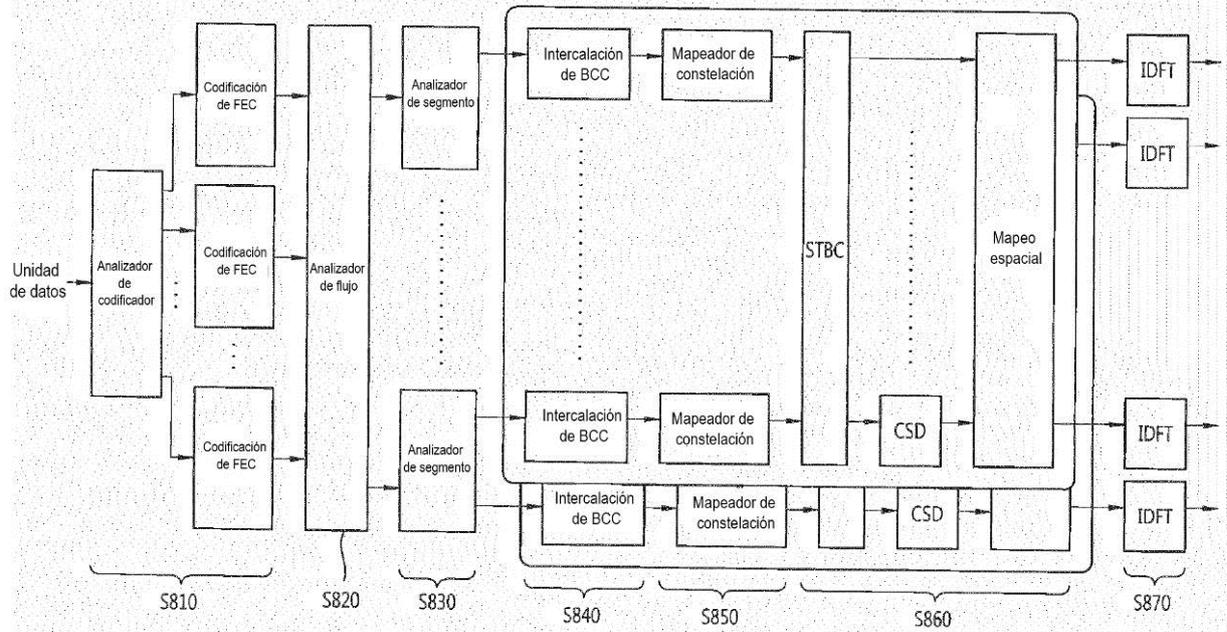


FIG. 5

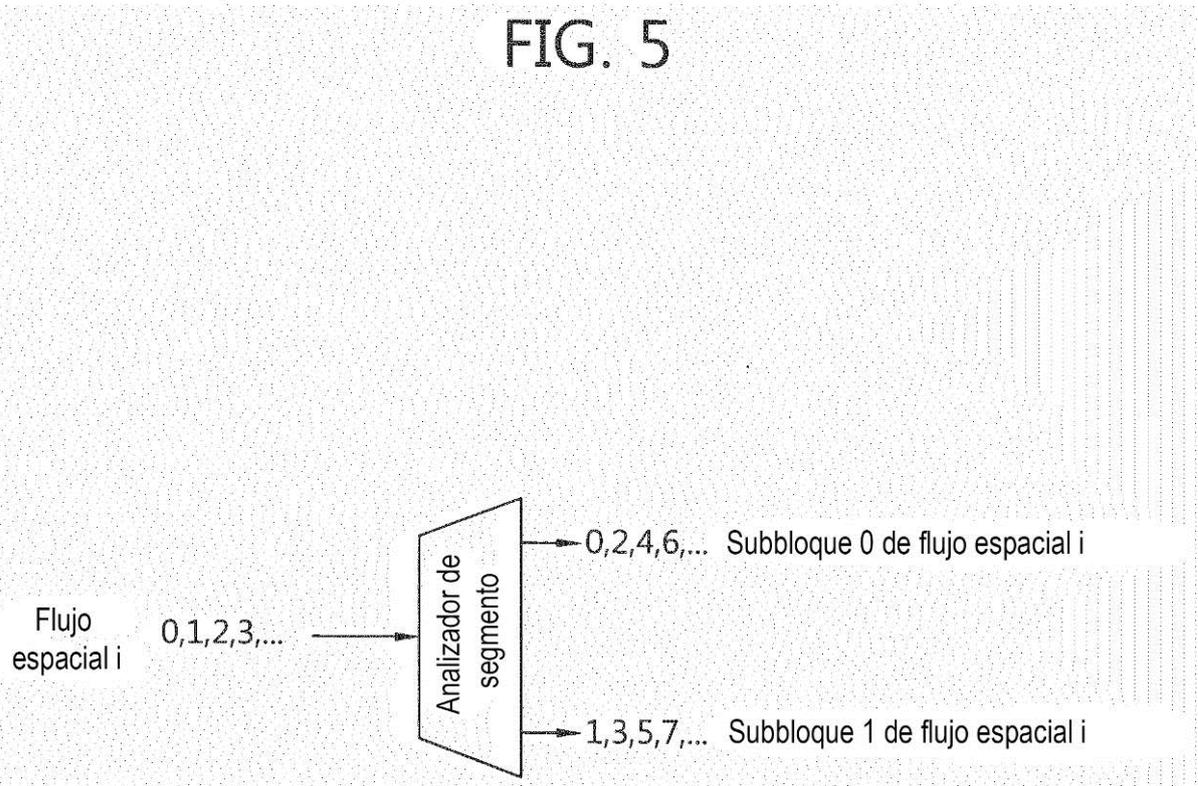




FIG. 7

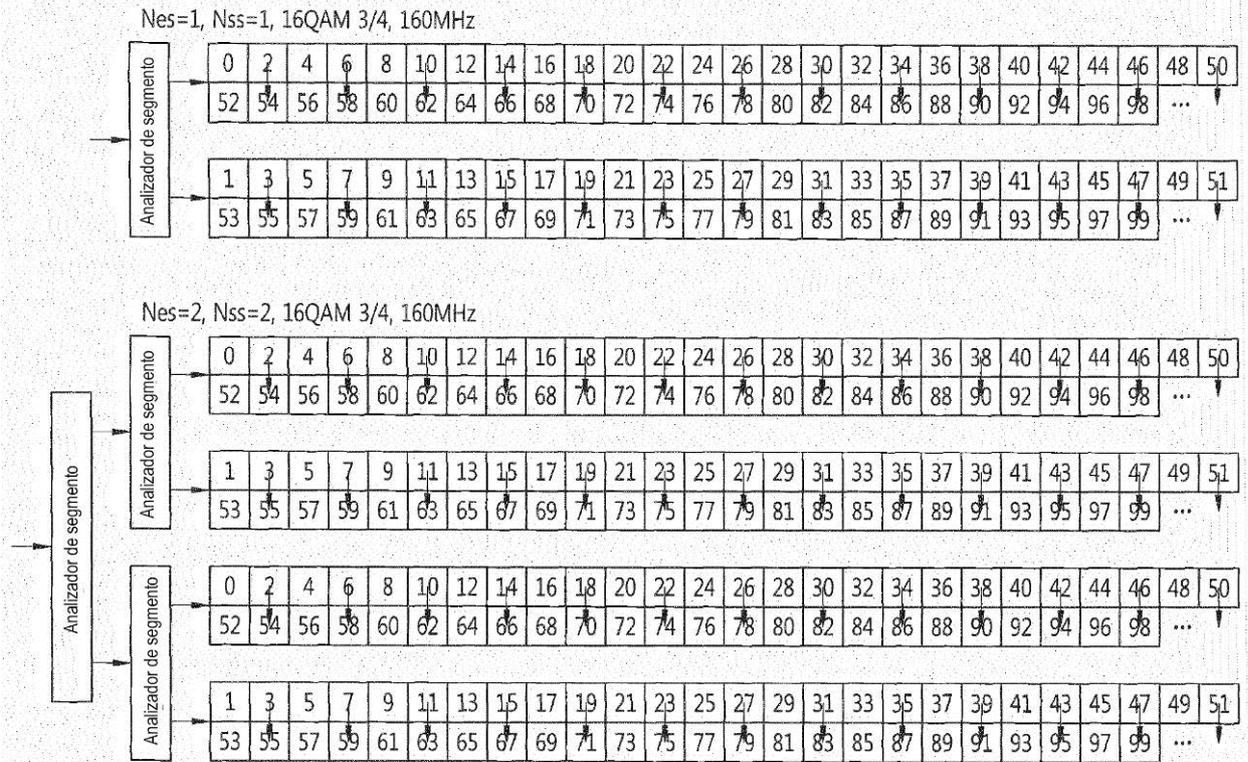


FIG. 8

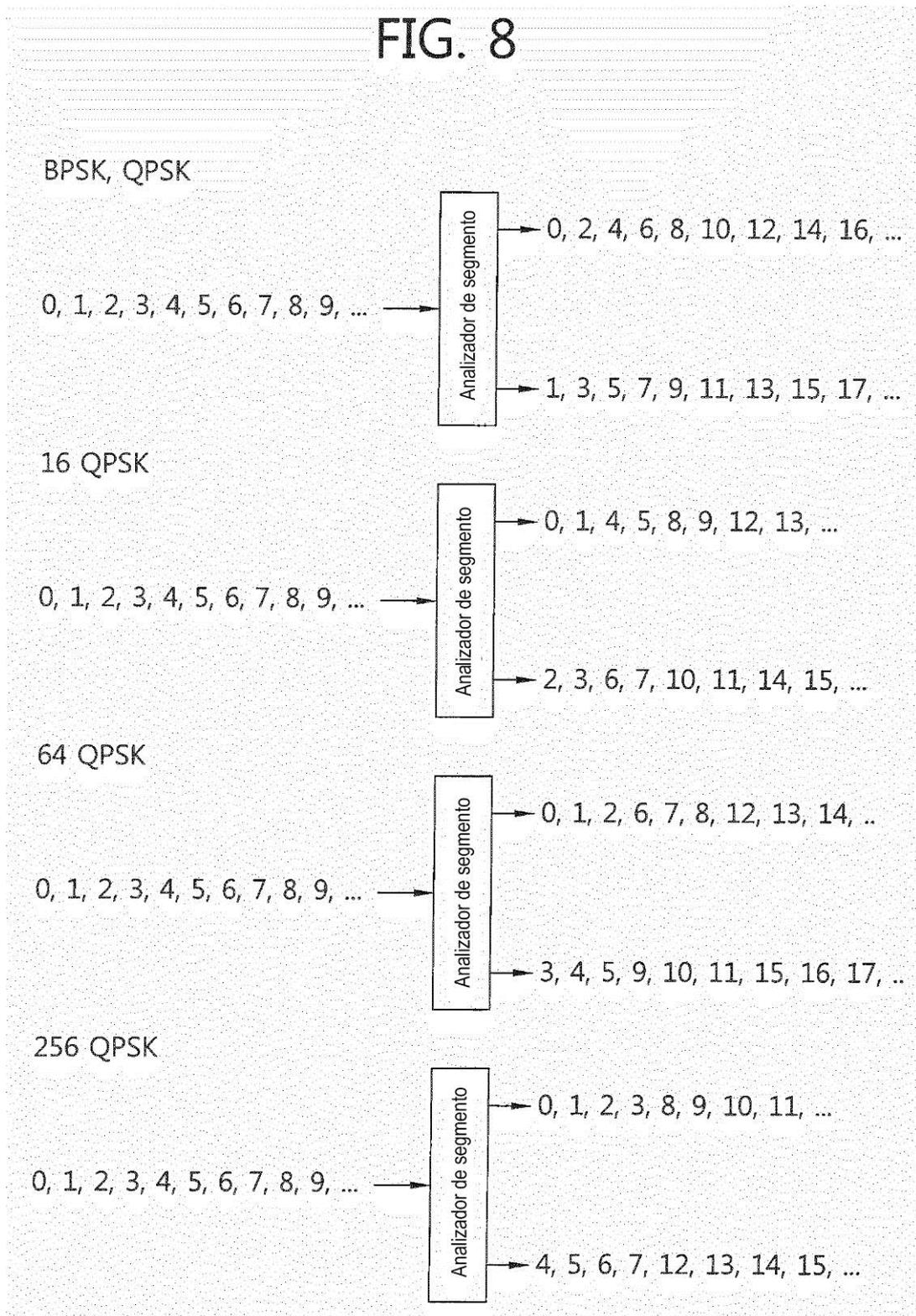
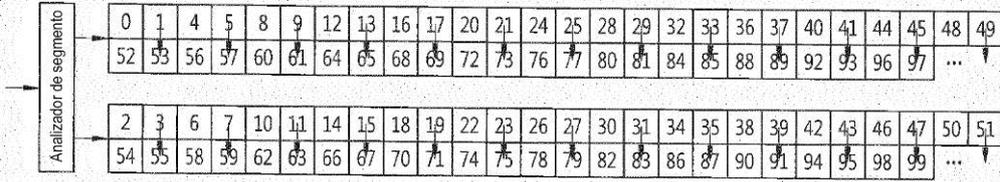


FIG. 9

Nes=1, Nss=1, 16QAM 3/4, 160MHz



Nes=2, Nss=2, 16QAM 3/4, 160MHz

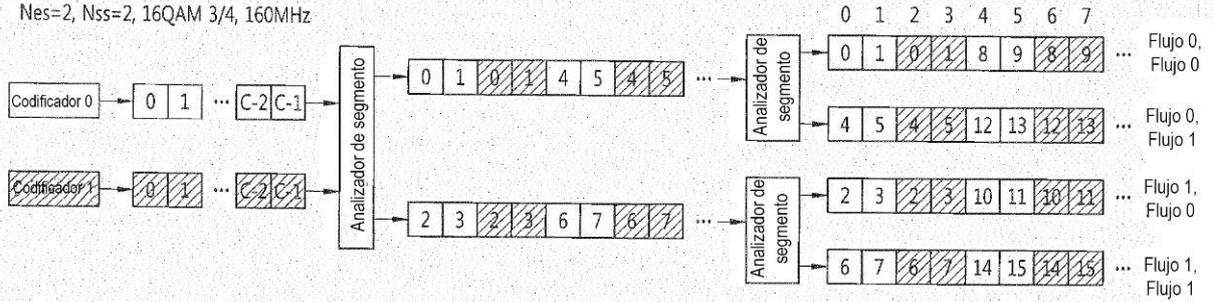


FIG. 10

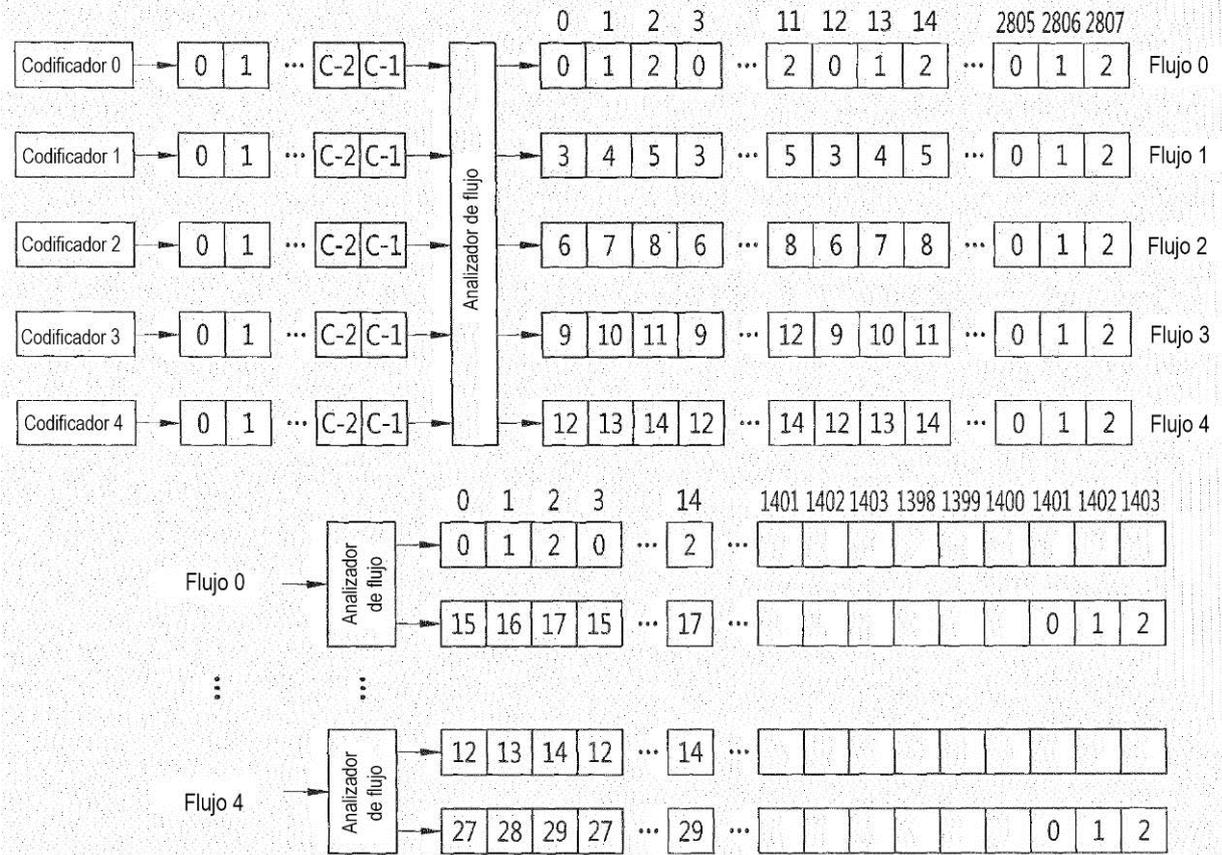


FIG. 11

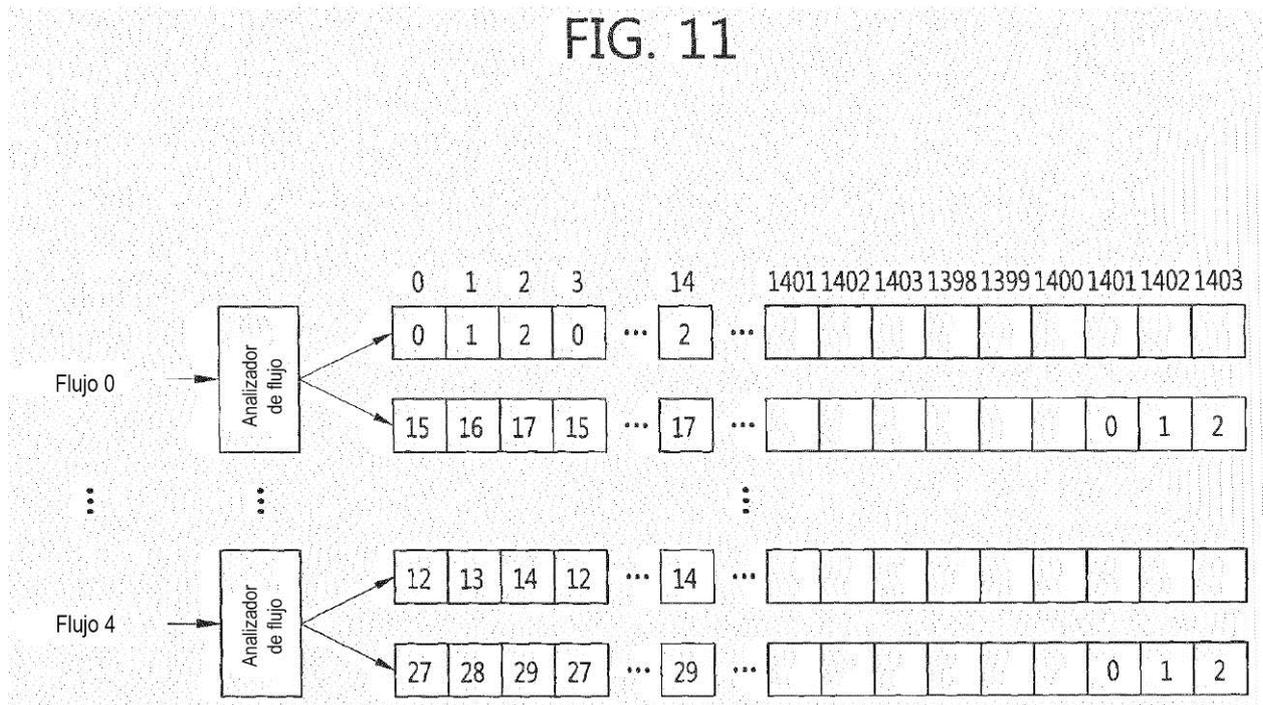


FIG. 12

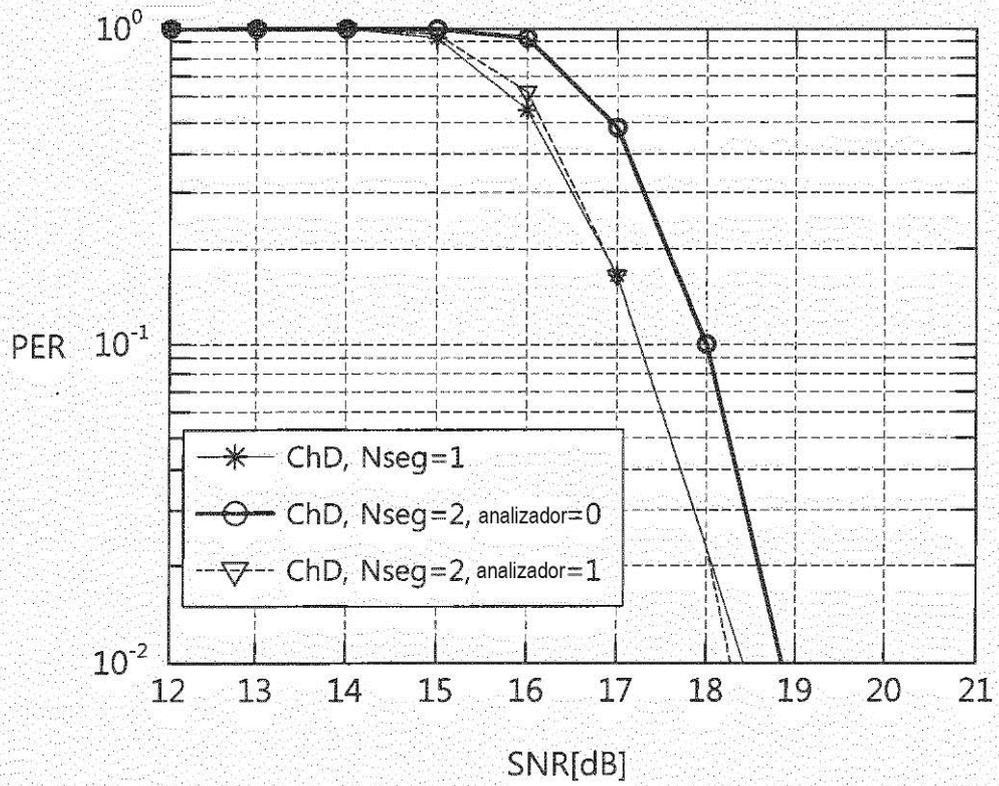


FIG. 13

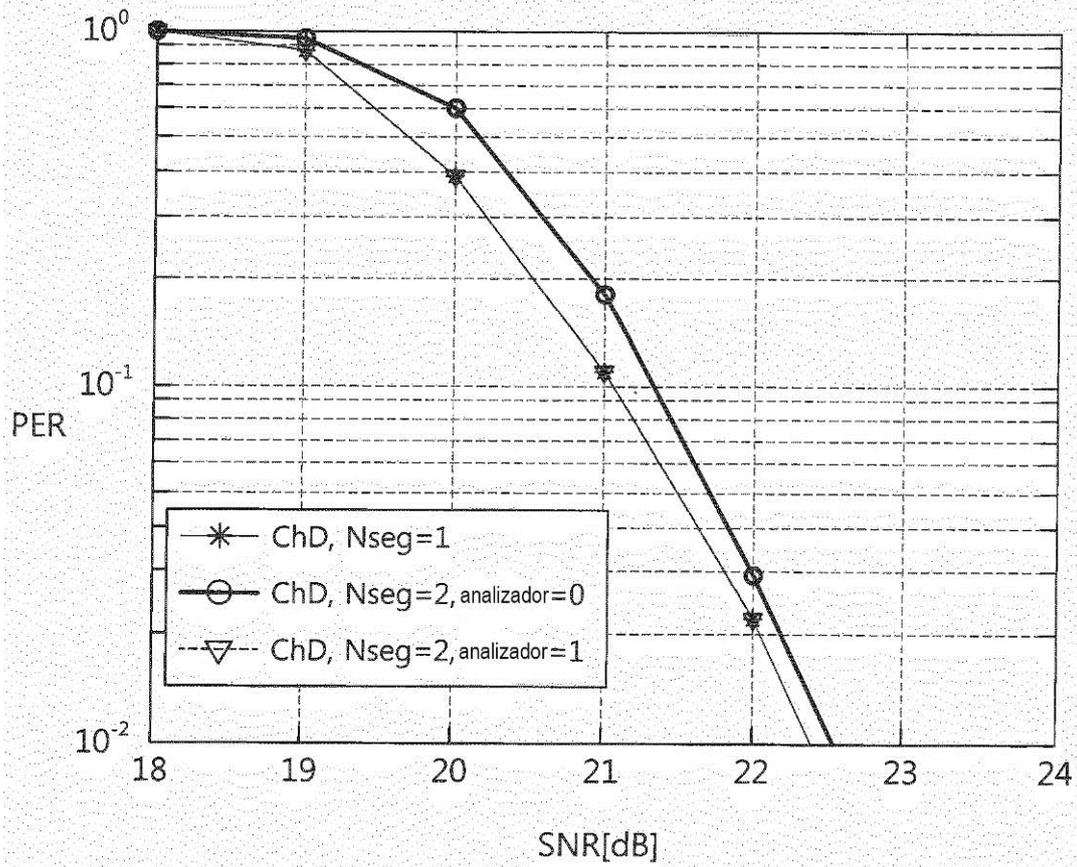


FIG. 14

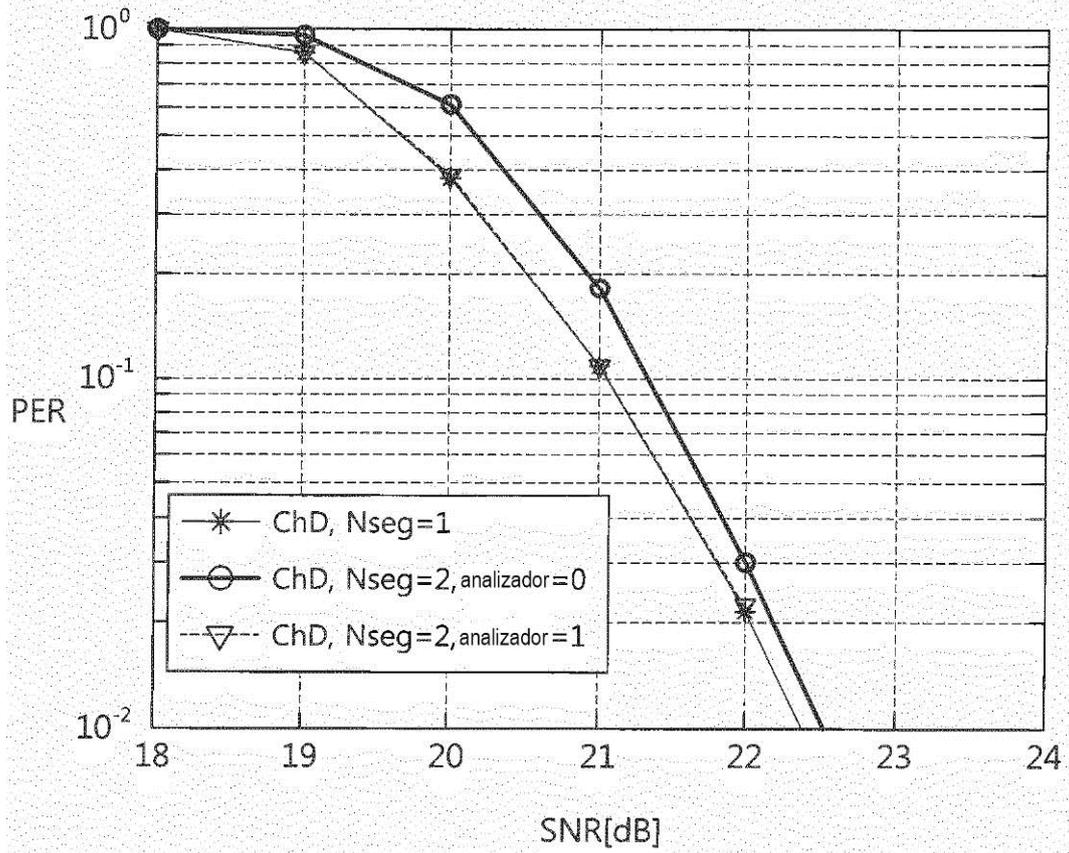


FIG. 15

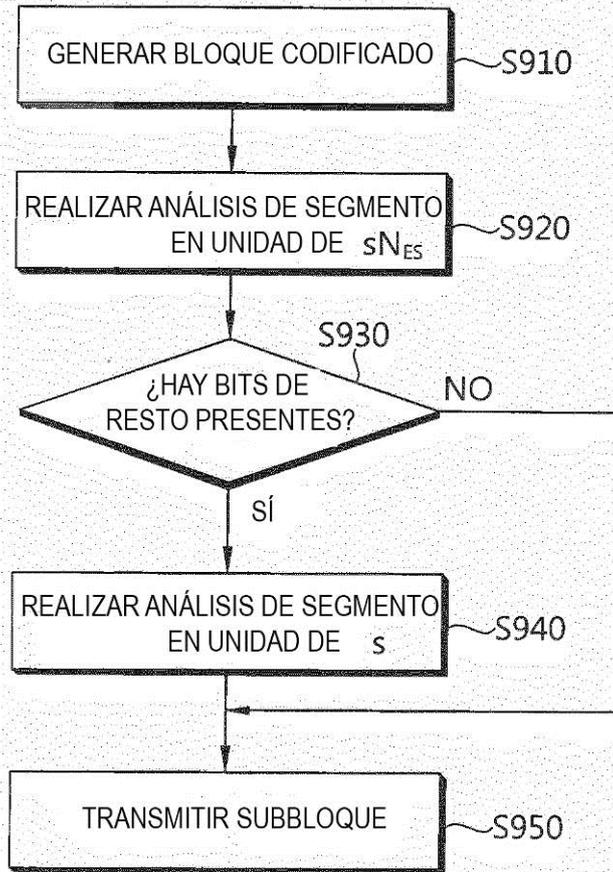


FIG. 16

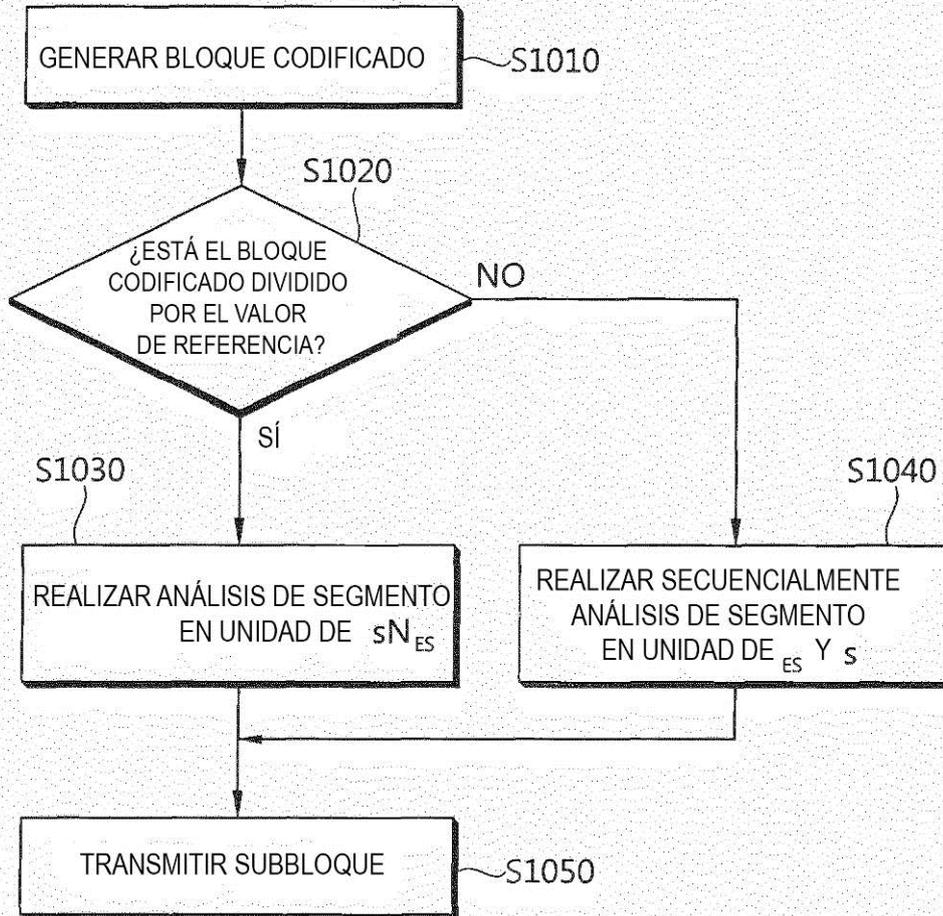


FIG. 17

