(19) OFICINA ESPAÑOLA DE PATENTES Y MARCAS

ESPAÑA

(11) Número de publicación: **2 585 401**

(51) Int. CI.:

H04L 12/701 (2013.01)
H04L 12/707 (2013.01)
H04L 12/703 (2013.01)
H04L 12/723 (2013.01)

(12) TRADUCCIÓN DE PATENTE EUROPEA T3

(96) Fecha de presentación y número de la solicitud europea: **31.08.2009 E 09832864 (4)**

(97) Fecha y número de publicación de la concesión europea: **08.06.2016 EP 2378719**

(54) Título: **Procedimiento para implementar un cambio de destino (reencaminado) rápido**

(30) Prioridad:

16.12.2008 CN 200810241251

(45) Fecha de publicación y mención en BOPI de la traducción de la patente:
05.10.2016

(73) Titular/es:

ZTE CORPORATION (100.0%)
ZTE Plaza, Keji Road South, Hi-Tech Industrial Park, Nanshan District
Shenzhen, Guangdong 518057, CN

(72) Inventor/es:

LIN, NING y
QIAN, XIAOHONG

(74) Agente/Representante:

DURÁN MOYA, Luis Alfonso

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Procedimiento para implementar un cambio de destino (reencaminado) rápido

Sector técnico

La presente invención se refiere a un procedimiento para implementar el reencaminado rápido (FRR) en la capa de controladores. La tecnología relacionada se conoce a partir del documento WO 2005/039085 A2.

Antecedentes de la técnica relacionada

El reencaminado rápido (FRR) consiste en transmitir la señalización y los datos a otra ruta preestablecida para garantizar que el servicio no se interrumpirá si falla el cambio de ruta por marcado (LSP) y la señalización y los datos no se pueden transmitir correctamente. De este modo, el FRR puede considerarse una medida de protección.

Existen dos tipos diferentes de esquemas de protección en el FRR:

1. Protección de la ruta, también denominada protección integral, en la cual se establece un LSP adicional en paralelo al LSP existente y sólo se utiliza si el LSP existente no es válido.

2. Protección parcial, también denominada protección local, en la cual el LSP de seguridad se utiliza únicamente para proteger parte del LSP original. En donde, en función de los diferentes objetivos protegidos, la forma utilizada para proteger el nodo del LSP se denomina protección de nodo mientras que la forma utilizada para proteger el enlace del LSP se denomina protección de enlace.

En la actualidad, el conmutador FRR utilizado habitualmente requiere en general una conmutación rápida, normalmente de duración inferior a 50 ms. Normalmente, el FRR se procesa mediante el procesador de red (NP) cuando el FRR se lleva a cabo en dispositivos que contienen un NP. Pero normalmente no hay ninguna entrada correspondiente de la tabla de hardware de FRR en los chips de circuito integrado para aplicaciones específicas (ASIC), de modo que la solución anterior para implementar la función FRR en la capa de controladores consiste en borrar la ruta antigua no válida original y añadir adicionalmente una nueva ruta mediante el software de protocolos de la capa superior para realizar la transmisión cuando se lleva a cabo la conmutación. El inconveniente de este procedimiento es que el tiempo de conmutación no puede cumplir el requisito de la duración cuando el FRR lleva a cabo la conmutación en una situación en la que existen una gran cantidad de rutas correspondientes a un LSP no válido y en consecuencia se necesita pedir muchas veces al controlador que borre dichas rutas.

Hasta ahora las patentes chinas CN200710166107.3, CN200710175346.5 y CN200710105840 proporcionan procedimientos para implementar el FRR en la capa de protocolos, y un inconveniente de estos procedimientos es que no consideran la ventaja de la velocidad de conmutación en la capa de chip. Como es imposible modificar la función de los chips ASIC, para implementar la función FRR es necesario utilizar la función existente de entidad de tabla de los chips, en lugar de la codificación como se realiza en los chips NP. Además, la mayoría de los chips de conmutación disponibles comercialmente no proporcionan entidades de tabla específicas para la función FRR; sin embargo, todos ellos proporcionan la función de gestión de entidades de tabla para el encaminamiento multidireccional de igual coste (ECMP).

Contenido de la invención

El problema técnico a solucionar es proporcionar un procedimiento FRR, que supere el problema de que el tiempo de conmutación no puede cumplir los requisitos como consecuencia de que el controlador borra las rutas demasiadas veces durante la conmutación FRR.

Las características del procedimiento conforme a la presente invención se definen en la reivindicación independiente 1. Las mejoras y realizaciones adicionales se proporcionan en las reivindicaciones dependientes.

Según un aspecto de este documento, se proporciona un procedimiento de reencaminado rápido.

El procedimiento de FRR incluye los siguientes pasos: a. un sistema que inicia un software de protocolos de la capa superior para gestionar y configurar una ruta FRR; b. el software de protocolos de la capa superior expulsa una dirección IP de un salto activo siguiente de un grupo FRR y asigna un índice para el grupo FRR diferente del índice del grupo de encaminamiento multidireccional de igual coste (ECMP); un controlador anota la dirección IP del salto activo siguiente del grupo FRR en la tabla ECMP del chip y crea una tabla de software para guardar la correspondencia entre el grupo FRR y el grupo ECMP correspondiente en el chip; c. se informa al controlador de la dirección del prefijo de la ruta de la subred y del índice del grupo FRR, y el controlador halla el índice correspondiente del grupo ECMP en la tabla de software conforme al índice del grupo FRR, y anota la información de la ruta de la subred y el índice del grupo ECMP en el hardware; d. el software de protocolos de la capa superior informa al controlador del índice del grupo FRR y la dirección IP del nuevo salto siguiente de reserva cuando falla la

dirección IP del salto activo siguiente del grupo FRR; el controlador halla en la tabla de software el índice correspondiente del grupo ECMP conforme al índice del grupo FRR, y actualiza el salto siguiente del grupo ECMP con la dirección IP del nuevo salto siguiente de reserva para completar el FRR.

En el paso b anterior, el controlador anota el grupo ECMP en el chip seleccionando la función SDK del chip.

En el paso b anterior, si el grupo ECMP del chip soporta la anotación del salto siguiente, entonces se anota el salto siguiente, mientras que si el grupo ECMP del chip soporta dos o más saltos siguientes, entonces se anotan dos o más saltos siguientes.

En el paso c anterior, el salto siguiente de la ruta de la subred no utiliza una dirección IP, sino que está asociado al índice del grupo FRR.

En el paso d anterior, el controlador anota la dirección IP del nuevo salto activo siguiente en el grupo FRR en la tabla ECMP del chip seleccionando la función SDK del chip.

En el paso d anterior, tras actualizar la dirección de la tabla ECMP, también se actualiza la tabla de software del paso b.

Como se puede ver en la solución técnica anterior, en comparación con los procedimientos existentes, la solución planteada puede implementar el procedimiento de funcionamiento rápido que soporta la conmutación FRR en la mayoría de chips ASIC que soportan ECMP. Además, la velocidad de conmutación no aumentará independientemente de cuántas rutas de subred utilice el mismo grupo FRR, para mejorar así la velocidad de respuesta del sistema diseñado con chips ASIC para la conmutación FRR y aumentar considerablemente la eficiencia del sistema. Como la velocidad del FRR no se ve afectada por el número de rutas de subred, es más estable. Al mismo tiempo, esta solución consigue que los chips ASIC también soporten FRR, de modo que no es necesario utilizar chips NP para implementar esta función. Adicionalmente, el coste del dispositivo desarrollado utilizando chips ASIC es muy inferior al del dispositivo desarrollado utilizando NP.

Otras ventajas y características de la presente invención se demostrarán en la siguiente descripción, y se harán evidentes parcialmente en la descripción o se comprenderán aplicando la presente invención. El objetivo y otras ventajas de la presente invención pueden conseguirse u obtenerse a partir de la descripción escrita, las reivindicaciones y las estructuras de los dibujos anexos que se indican concretamente.

Breve descripción de los dibujos

Los dibujos se utilizan para ilustrar mejor la presente invención. Los dibujos se proporcionan como parte de la descripción y se utilizan para explicar la presente invención junto con las realizaciones de la presente invención, pero no pretenden limitar la presente invención. Los dibujos son los siguientes:

La figura 1 es una ilustración de las rutas de subred que establecen la conmutación utilizando la correspondencia entre el grupo FRR y el grupo ECMP en el procedimiento de la presente invención;

La figura 2 es el diagrama global del flujo de procesamiento en el procedimiento de la realización de la presente invención;

La figura 3 es el diagrama de flujo de procesamiento del envío del grupo FRR en el procedimiento de la realización de la presente invención;

La figura 4 es el diagrama del flujo de procesamiento de la expulsión de la ruta de subred protegida por el FRR en el procedimiento de la realización de la presente invención;

La figura 5 es el diagrama de flujo de procesamiento del envío mediante el software de protocolos de la capa superior cuando el FRR conmuta a un salto siguiente en el procedimiento de la realización de la presente invención.

Realizaciones preferentes de la presente invención

Descripción general del funcionamiento

El presente documento proporciona un procedimiento para implementar la función FRR utilizando la tabla ECMP proporcionada por los chips ASIC. En esta aplicación, se utiliza como ejemplo el chip BCM56624 proporcionado por la firma Broadcom Corporation, pero la solución técnica no está limitada a este chip. La función de conmutación rápida del FRR puede ser implementada en la capa de controladores utilizando las interfaces de gestión de la tabla ECMP siempre que los suministradores del chip proporcionen la tabla ECMP y la interfaz de gestión correspondiente a la tabla ECMP.

La idea básica de la solución es anotar el FRR como un grupo ECMP en la tabla ECMP del chip, e independientemente del número de rutas de subred que utilicen el mismo FRR para la conmutación, la única acción necesaria es la modificación del contenido el salto siguiente del grupo ECMP correspondiente al FRR una sola vez, es decir, cambiar el salto siguiente del grupo ECMP del salto siguiente no válido a un salto activo siguiente sin borrar y añadir la ruta de subred varias veces, tal como se hacía en el procedimiento anterior.

Como se muestra en la figura 1, aunque haya varias rutas de subred que apunten al grupo FRR para la conmutación, no es necesario procesar todas las rutas de subred, sino que sólo es necesario cambiar el salto siguiente del grupo ECMP en la conmutación si se utiliza el grupo ECMP en la implementación. Por ejemplo, hay n rutas de subred, y los saltos siguientes de estas rutas de subred son *A* y *B*, en donde *A* es el salto activo siguiente mientras que *B* es el salto siguiente de reserva. En este caso, lo que se necesita hacer es sencillamente crear un grupo ECMP, cuyo salto siguiente sea *A*, y una vez que comience la conmutación, es necesario que el salto siguiente en este grupo ECMP cambie a *B* para implementar esta acción de FRR, sin que sea necesario borrar y añadir todas las rutas de subred. Como se muestra en la figura 1, el FRR puede ser implementado sencillamente cambiando el salto siguiente indicado por la línea continua al indicado por la línea de trazos.

Como se muestra en la figura 2, el esquema técnico comprende los siguientes pasos:

a. El sistema inicia el software de protocolos de la capa superior para gestionar y configurar la ruta FRR;

b. El software de protocolos de la capa superior expulsa la dirección IP del salto activo siguiente del FRR a la capa de controladores; la expulsión mediante la capa de protocolos y el procesamiento mediante el controlador se realizan conforme a los tres pasos siguientes:

*b*1. Asignación de un índice del grupo FRR, siendo este índice diferente al del grupo ECMP asignado por el software de protocolos de la capa superior;

*b*2. Se toma la dirección IP expulsada como el salto activo siguiente del índice del grupo FRR, y se informa al controlador del índice del grupo FRR y de a dirección IP del salto activo siguiente;

*b*3. El controlador anota el índice del grupo FRR y la dirección IP del salto activo siguiente en la tabla ECMP del chip como el índice del grupo ECMP y la dirección IP del salto siguiente del grupo ECMP respectivamente, y guarda el índice del grupo ECMP que se anota en el chip. La operación de anotación en el chip realizada por el controlador en el presente documento se lleva a cabo del mismo modo que la operación de expulsión de la ruta ECMP mediante el software de protocolos de la capa superior, excepto en que en la tabla de software del controlador se debe distinguir si el grupo se expulsa mediante el grupo ECMP real o mediante el salto activo siguiente del FRR. Debido a que el FRR comparte el mismo salto siguiente con el ECMP real durante el procesamiento en el chip, el índice asignado del grupo FRR debe ser distinto al índice del grupo ECMP real en el paso b1.

c. Se indica al controlador el prefijo de la dirección de la ruta de subred y el índice del grupo FRR si se necesita la ruta de subred para hacer una copia de seguridad del enlace del grupo FRR, y a continuación el controlador recupera la correspondencia entre el índice del grupo FRR y el índice del grupo ECMP conforme al índice del grupo FRR proporcionado por el software de protocolos de la capa superior, y se anota la información de la ruta de subred y el índice del grupo ECMP en el hardware; como consecuencia, la ruta de subred es dirigida al grupo ECMP del hardware. Con estas operaciones, los saltos siguientes de las rutas de subred que necesitan la protección del grupo FRR son dirigidos todos ellos al salto siguiente del grupo ECMP efectivo en la práctica;

d. Después del paso c, las rutas dirigidas al grupo FRR son capaces de implementar el FRR como protección. A continuación, si el salto activo siguiente del grupo FRR falla y es necesario conmutar al salto siguiente de reserva, la operación se realiza del modo siguiente:

*d*1. El software superior sólo necesita informar al controlador del índice del grupo FRR y la dirección IP del nuevo salto siguiente de reserva, y no necesita informar al controlador de todas las rutas de subred que se refieran al FRR;

*d*2. El controlador halla el índice del ECMP correspondiente al índice del grupo FRR en la tabla de software, y actualiza la dirección IP del nuevo salto siguiente de reserva al salto siguiente del ECMP para finalizar la conmutación FRR.

Los pasos *a* y *b* constituyen el funcionamiento del software de protocolos de la capa superior cuando anota el grupo FRR y el salto siguiente en el controlador, correspondiente a la figura 3; el paso *c* constituye el funcionamiento del software de protocolos de la capa superior que se anota en la ruta de subred que requiere protección, correspondiente a la figura 4; el paso *d* constituye el funcionamiento del software de protocolos de la capa superior en el controlador durante la conmutación de la ruta de subred, correspondiente a la figura 5.

Para lograr que el esquema técnico se comprenda con mayor claridad, a continuación se toma el ejemplo siguiente: existe una ruta de subred 123.1.1.0, que tiene dos saltos siguientes, siendo el que se utiliza 123.1.1.1 y siendo el otro, el de reserva 123.1.1.2.

El procesamiento en los pasos *a* y *b* consiste en que el software de protocolos de la capa superior crea el grupo A del FRR, en el que los elementos son 123.1.1.1, y a continuación la capa superior anota el grupo A en el controlador. La capa de controladores crea el grupo ECMP a correspondiente y anota 123.1.1.1 en el grupo ECMP a; el procesamiento en el paso a consiste en que la capa superior expulsa la ruta de subred 123.1.1.0 y

El procesamiento en el paso *c* consiste en que el software de protocolos de la capa superior expulsa la ruta de subred 123.1.1.0, e informa al controlador de que el salto siguiente de la ruta de subred es el grupo A del FRR. De este modo, el controlador halla el grupo ECMP *a* según el grupo A del FRR, y después anota la información "la ruta de subred 123.1.1.0 + el grupo ECMP *a*" en el hardware. De este modo, según el grupo ECMP *a*, el hardware puede saber que el salto siguiente de 123.1.1.0 es el salto siguiente 123.1.1.1 correspondiente al grupo ECMP *a*;

El procesamiento en el paso *d* consiste en que si 123.1.1.1 falla, se debe reencaminar a 123.1.1.2. En este momento, el software de protocolos de la capa superior expulsa la información de conmutación del grupo A del FRR, e informa al controlador de que el salto siguiente del grupo A del FRR ya no es 123.1.1.1, y de que ha cambiado al nuevo 123.1.1.2. Al recibir la información, el controlador halla directamente el grupo ECMP *a* según el grupo A del FRR, y modifica el salto siguiente del grupo ECMP *a* para que sea 123.1.1.2. Con esta modificación, la ruta de subred 123.1.1.0 dirigida al grupo ECMP *a* acaba de reencaminar el siguiente salto automáticamente.

La ventaja del procedimiento es que informando al controlador de la modificación del grupo A del FRR directamente, en lugar de expulsar la información detallada de cada ruta de subred, como puede verse en el paso *d* del procedimiento, los saltos siguientes de todas las rutas de subred pueden ser modificadas de manera indirecta cuando existen muchas rutas además de 123.1.1.0 dirigidas al grupo A del FRR.

Los pasos de la figura 2 se describirán de manera específica a continuación, y la figura 3, correspondiente a los pasos *a* y *b* de la figura 2, muestra el flujo de las funciones de procesamiento de la expulsión del grupo FRR.

El paso -101-, expulsa el grupo FRR y la dirección IP del salto siguiente activado actualmente cuando el software de protocolos de la capa superior, activa la función FRR;

El paso -102-, asigna un índice para el grupo FRR, que es diferente del índice del grupo ECMP real expulsado por el software de protocolos de la capa superior, para evitar el caso de que el índice del grupo FRR ocupe el índice el grupo ECMP real;

En el paso -103-, el controlador toma el índice asignado al grupo FRR como el índice de la tabla ECMP en el chip para solicitar la función SDK, y anota el grupo ECMP en el chip;

En el paso -104-, el controlador asigna y crea un grupo ECMP conforme al índice del grupo FRR, y anota el salto activo siguiente del grupo FRR en el grupo ECMP; en este caso, la anotación debe basarse en las circunstancias particulares de cada chip distinto. Si el grupo ECMP del chip soporta la anotación en el salto siguiente, entonces se puede anotar el salto siguiente, y si se pueden soportar dos o más saltos siguientes, entonces se pueden anotar dos o más saltos siguientes.

En el paso -105-, se crea una tabla de software en el controlador para guardar la relación entre el grupo FRR y el grupo ECMP correspondiente en el chip, para que, cuando se agregue una ruta de subred, se pueda recuperar el índice del grupo ECMP que debe corresponderse con el índice del grupo FRR asociado con la ruta de subred en el hardware;

En el paso -106-, si el controlador anota con éxito la tabla de hardware en el chip, se devuelve un éxito, mientras que si el controlador no anota la tabla de hardware, se devuelve un fallo.

La figura 4 corresponde al paso *c* de la figura 2, y es el diagrama de flujo de las rutas de subred expulsadas protegidas por el FRR:

Paso -201-, cuando existe una ruta de subred que se debe proteger mediante el FRR, es necesario que el software de protocolos de la capa superior expulse la ruta de subred al controlador;

Paso -202-, el salto siguiente de la ruta de subred no utiliza la dirección IP; en su lugar, se asocia al índice del grupo FRR que protege la ruta de subred;

Paso -203-, el controlador halla en la tabla de software establecida por el grupo FRR y el grupo ECMP el índice del grupo ECMP correspondiente al grupo FRR conforme al índice del grupo FRR expulsado por el software de protocolos de la capa superior, y también obtiene la información del salto siguiente del grupo ECMP;

Paso -204-, la información del índice de la tabla ECMP y la información relacionada de la ruta de subred se anotan en la tabla de subred del hardware en el chip; el salto siguiente de la ruta de subred en el hardware se dirige al grupo ECMP encontrado. De este modo, la ruta de subred para la protección FRR se relaciona con el índice del grupo ECMP anotado en el hardware en sustitución del grupo FRR.

El prefijo de la ruta de subred es el contenido de la tabla de rutas de subred que se va a anotar en el hardware, por ejemplo, 123.0.0.0 es el prefijo de una ruta de subred. La tabla de rutas de subred se refiere a la tabla de rutas de subred del hardware. Cuando se anota la ruta de subred, si la ruta de subred es del tipo FRR, es necesario encontrar el índice correspondiente de la tabla ECMP y anotarlo en el hardware como el siguiente salto de la ruta de subred. De este modo, sabiendo que el salto siguiente correspondiente a la ruta de subred es un grupo ECMP, el hardware hallará el grupo ECMP en la tabla ECMP. Además, el grupo ECMP registra uno o varios saltos siguientes, que constituyen el salto siguiente real de la ruta de subred.

Paso -205-, si el controlador anota la tabla de hardware en el chip correctamente, se devuelve un éxito; de lo contrario, se devuelve un fallo.

La figura 5, correspondiente al paso d de la figura 2, es el diagrama de flujo de la expulsión por el software de protocolos de la capa superior cuando el FRR conmuta al salto siguiente.

Paso -301-, el software de protocolos de la capa superior expulsa el grupo FRR y la dirección del nuevo salto siguiente cuando se ejecuta el FRR; en que este salto siguiente es un salto siguiente de reserva para la conmutación del grupo FRR, y es activo en este momento dado que el salto siguiente anterior no ha sido válido.

Paso -302-, se halla el grupo FRR en la tabla de software para obtener el índice del grupo ECMP, y se prepara para anotar el nuevo salto siguiente que será activo en el hardware;

Paso -303-, se actualiza el contenido del grupo ECMP en el chip; solicitando la función SDK en el chip, se anota la dirección IP del nuevo salto activo siguiente en el grupo ECMP para que ocupe el lugar del anterior no válido para completar la acción de cambiar el salto siguiente en el hardware. El salto siguiente anterior no funcionará.

Paso -304-, se actualiza la tabla de relaciones del grupo FRR y el grupo ECMP en la tabla de software, se anota el nuevo salto siguiente en el salto siguiente del grupo ECMP y se borra el salto siguiente anterior para sincronizar la tabla de software y la tabla de hardware en el chip;

Paso -305-, si el controlador anota correctamente la tabla de hardware del chip, se devuelve un éxito, de lo contrario se devuelve un fallo.

La descripción anterior es sólo la realización preferente de la presente invención, y no pretende limitar la presente invención. Para quienes tengan capacidades medias en la técnica, la presente

Aplicabilidad industrial

En comparación con los procedimientos existentes, la solución propuesta por la presente invención puede implementar el procedimiento de funcionamiento rápido soportando la conmutación FRR en la mayoría de chips ASIC que soportan ECMP. Además, la velocidad de conmutación no aumentará independientemente del número de rutas de subred que utilicen el mismo grupo FRR, para mejorar así la velocidad de respuesta del sistema diseñado con chips ASIC para la conmutación FRR y mejorar considerablemente la eficiencia del sistema. Como la velocidad del FRR no se ve afectada por el número de rutas de subred, es más estable. Además, esta solución consigue que los chips ASIC también soporten FRR, de manera que no es necesario tener que utilizar chips NP para implementar esta función. Adicionalmente, el coste del dispositivo desarrollado utilizando chips ASIC es muy inferior al del dispositivo desarrollado utilizando NP.

REIVINDICACIONES

1. Procedimiento para implementar el reencaminado rápido 1, FRR, **caracterizado porque** comprende los siguientes pasos:

a. un inicio de sistema y un software de protocolos de la capa superior para gestionar y configurar una ruta FRR;

b. el software de protocolos de de la capa superior expulsa la dirección IP de un salto activo siguiente de un grupo FRR y asigna un índice al grupo FRR distinto del índice de un grupo de encaminamiento multidireccional de igual coste, ECMP; el controlador anota la dirección IP del siguiente salto activo del grupo FRR en una tabla ECMP de un chip ASIC y crea una tabla de software para guardar la correspondencia entre el grupo FRR y el grupo ECMP correspondiente en el chip;

c. el software de protocolos de la capa superior informa al controlador del prefijo de una ruta de subred y del índice del grupo FRR, y el controlador halla el índice correspondiente del grupo ECMP en la tabla de software conforme al índice del grupo FRR, y anota la información de la ruta de subred y el índice del grupo ECMP en el hardware;

d. el software de protocolos de la capa superior informa al controlador del índice del grupo FRR y de la dirección IP de un nuevo salto siguiente de reserva cuando falla la dirección IP del salto activo siguiente del grupo FRR; el controlador halla en la tabla de software el índice correspondiente del grupo ECMP conforme al índice del grupo FRR, y actualiza el salto siguiente del grupo ECMP a la dirección IP del nuevo salto siguiente de reserva para completar el FRR.

2. Procedimiento, según la reivindicación 1, en el que en el paso *b*, el controlador anota el grupo ECMP en el chip solicitando la función del conjunto de programas de desarrollo, SDK, del chip (103).

3. Procedimiento, según la reivindicación 1, en el que en el paso *b*, si el grupo ECMP del chip soporta la anotación del salto siguiente, entonces se anota un salto siguiente, mientras que si el grupo ECMP del chip soporta dos o más saltos siguientes, entonces se anotan dos o más saltos siguientes (104).

4. Procedimiento, según la reivindicación 1, en el que en el paso *c*, el salto siguiente de la ruta de subred no utiliza una dirección IP, sino que se asocia con el índice del grupo FRR (202).

5. Procedimiento, según la reivindicación 1, en el que en el paso *d*, el controlador anota la dirección IP de un nuevo salto activo siguiente del grupo FRR en la tabla ECMP en el chip solicitando una función de conjunto de programas de desarrollo, SDK, en el chip (303).

6. Procedimiento, según la reivindicación 1, en el que en el paso *d*, tras actualizar la dirección de la tabla ECMP, también se actualiza la tabla de software del paso *b* (304).

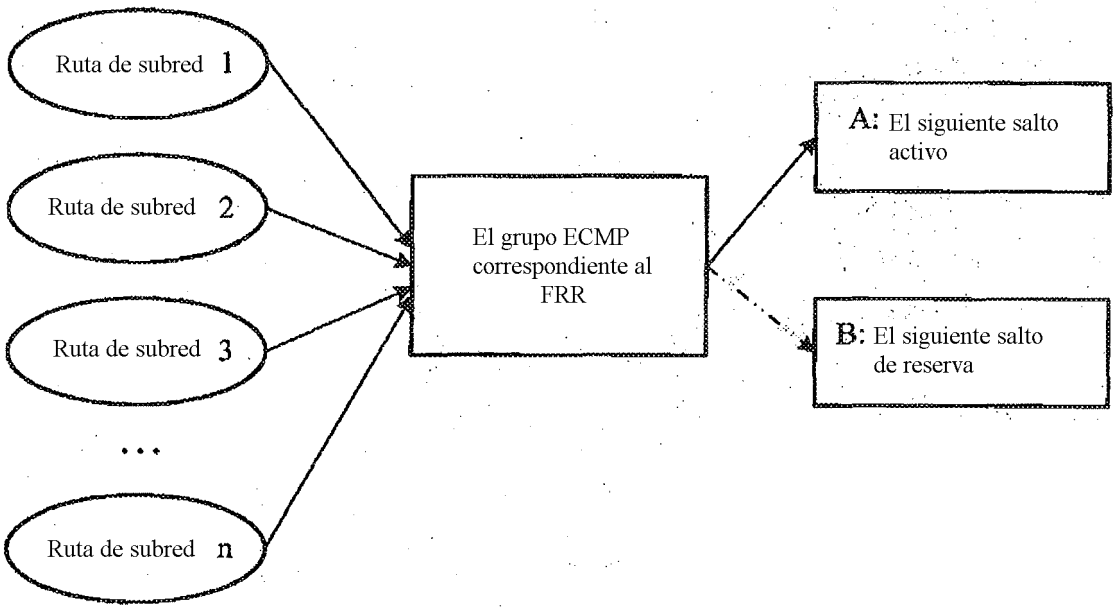
Ruta de subred 1
Ruta de subred 2
Ruta de subred 3
...
Ruta de subred n
El grupo ECMP correspondiente al FRR
A: El siguiente salto activo
B: El siguiente salto de reserva

FIG.1

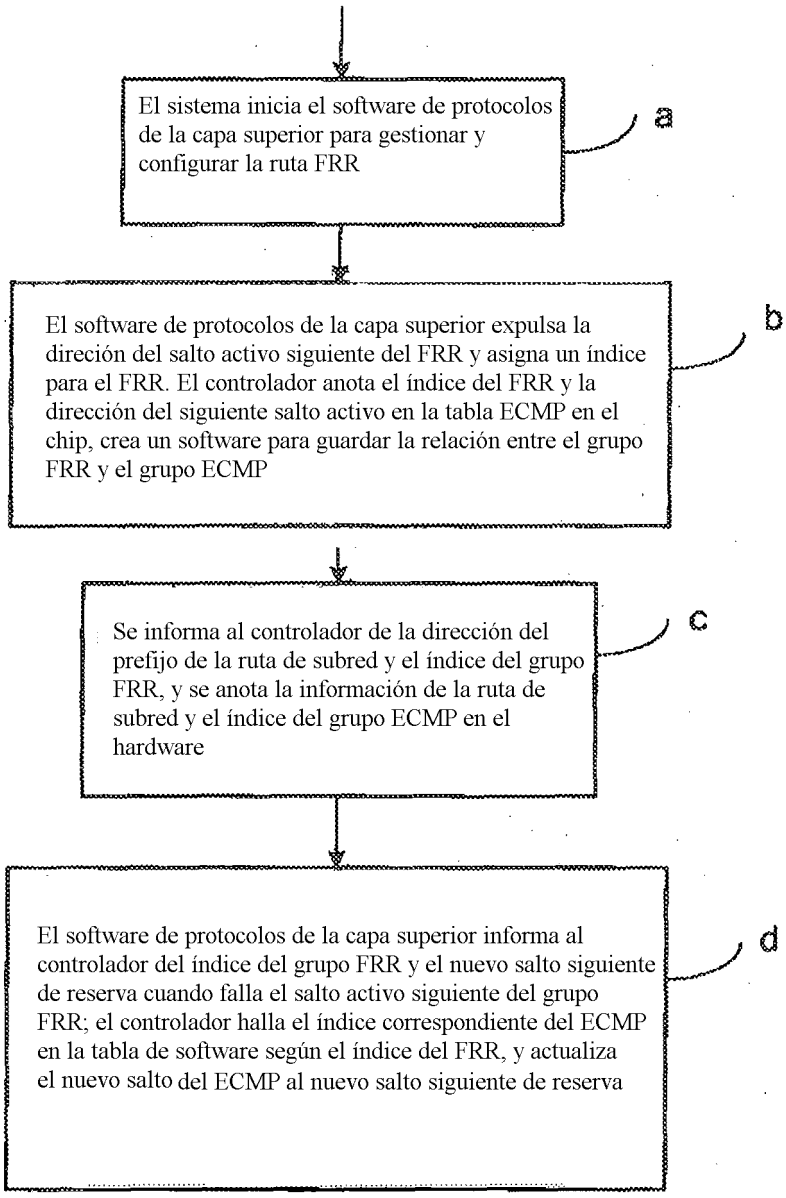
El sistema inicia el software de protocolos de la capa superior para gestionar y configurar la ruta FRR
a
El software de protocolos de la capa superior expulsa la direción del salto activo siguiente del FRR y asigna un índice para el FRR. El controlador anota el índice del FRR y la dirección del siguiente salto activo en la tabla ECMP en el chip, crea un software para guardar la relación entre el grupo FRR y el grupo ECMP
b
Se informa al controlador de la dirección del prefijo de la ruta de subred y el índice del grupo FRR, y se anota la información de la ruta de subred y el índice del grupo ECMP en el hardware
c
El software de protocolos de la capa superior informa al controlador del índice del grupo FRR y el nuevo salto siguiente de reserva cuando falla el salto activo siguiente del grupo FRR; el controlador halla el índice correspondiente del ECMP en la tabla de software según el índice del FRR, y actualiza el nuevo salto del ECMP al nuevo salto siguiente de reserva
d

FIG.2

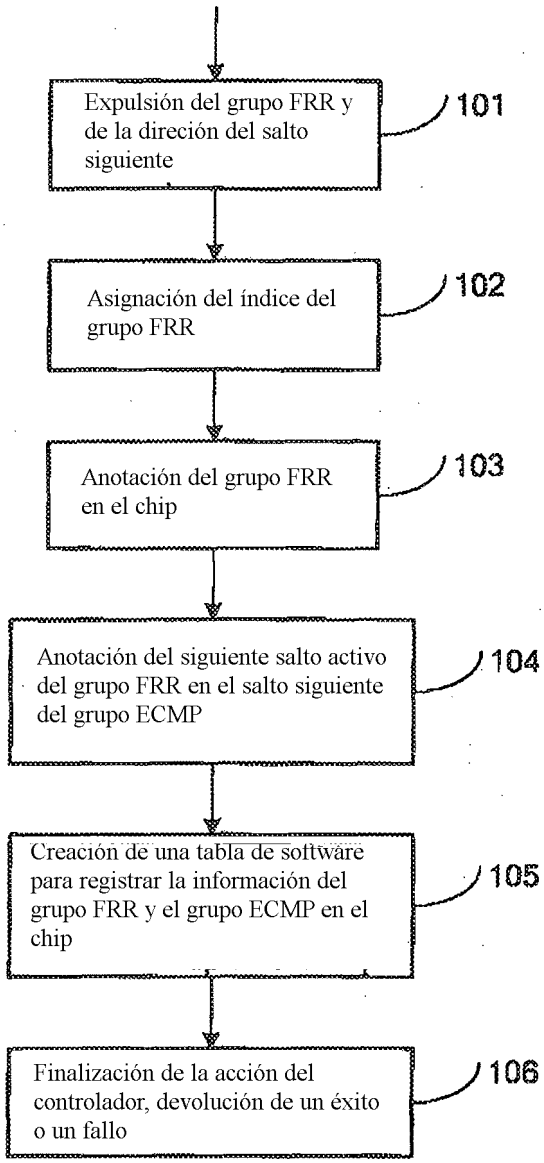
Expulsión del grupo FRR y de la direción del salto siguiente
101
Asignación del índice del grupo FRR
102
Anotación del grupo FRR en el chip
103
Anotación del siguiente salto activo del grupo FRR en el salto siguiente del grupo ECMP
104
Creación de una tabla de software para registrar la información del grupo FRR y el grupo ECMP en el chip
105
Finalización de la acción del controlador, devolución de un éxito o un fallo
106

FIG. 3

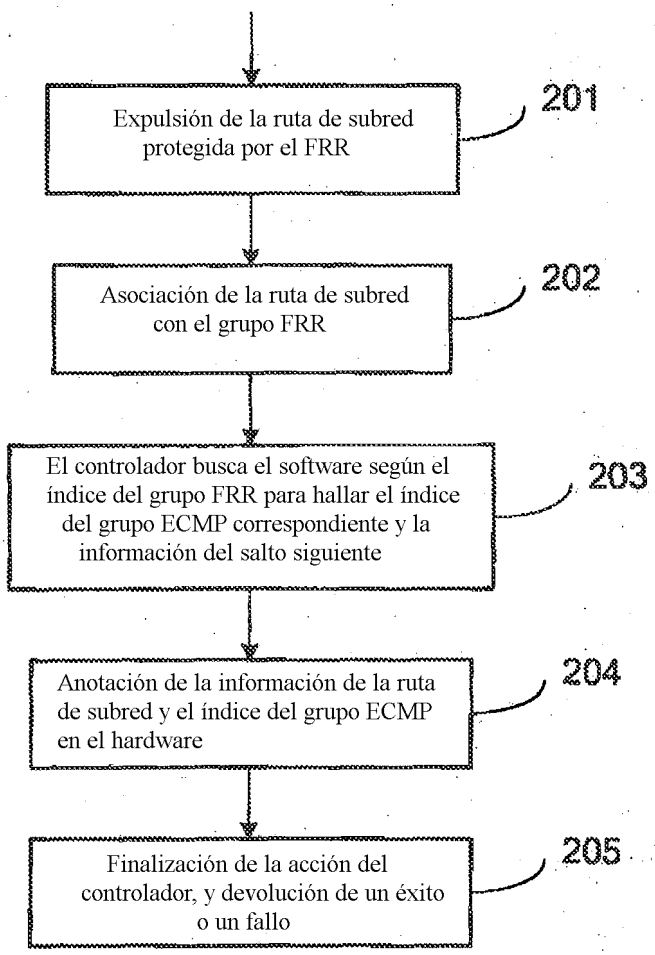
Expulsión de la ruta de subred protegida por el FRR
201
Asociación de la ruta de subred con el grupo FRR
202
El controlador busca el software según el índice del grupo FRR para hallar el índice del grupo ECMP correspondiente y la información del salto siguiente
203
Anotación de la información de la ruta de subred y el índice del grupo ECMP en el hardware
204
Finalización de la acción del controlador, y devolución de un éxito o un fallo
205

FIG.4

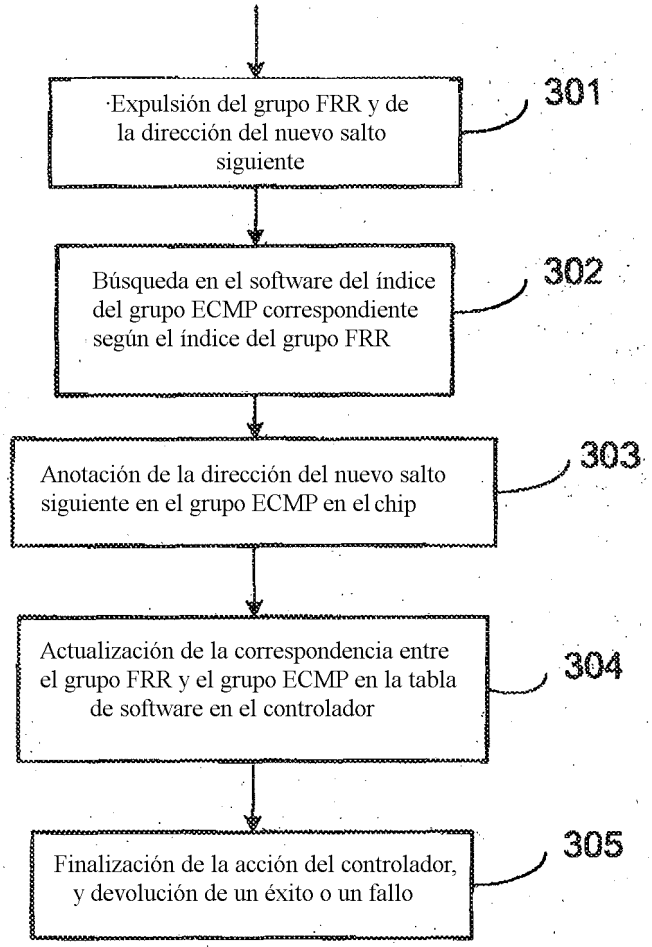
Expulsión del grupo FRR y de la dirección del nuevo salto siguiente
301
Búsqueda en el software del índice del grupo ECMP correspondiente según el índice del grupo FRR
302
Anotación de la dirección del nuevo salto siguiente en el grupo ECMP en el chip
303
Actualización de la correspondencia entre el grupo FRR y el grupo ECMP en la tabla de software en el controlador
304
Finalización de la acción del controlador, y devolución de un éxito o un fallo
305

FIG.5