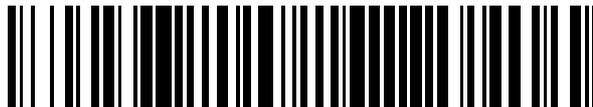


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 588 027**

51 Int. Cl.:

G06F 1/20 (2006.01)

G06F 1/32 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **13.05.2013 PCT/US2013/040787**

87 Fecha y número de publicación internacional: **03.01.2014 WO14003902**

96 Fecha de presentación y número de la solicitud europea: **13.05.2013 E 13730960 (5)**

97 Fecha y número de publicación de la concesión europea: **25.05.2016 EP 2867742**

54 Título: **Sistema y procedimiento para la gestión térmica adaptativa en un dispositivo informático portátil**

30 Prioridad:

29.06.2012 US 201213537315

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

28.10.2016

73 Titular/es:

**QUALCOMM INCORPORATED (100.0%)
Attn: International IP Administration 5775
Morehouse Drive
San Diego, CA 92121, US**

72 Inventor/es:

**DOSHI, PARAS S.;
JAIN, ANKUR;
VADAKKANMARUVEEDU, UNNIKISHNAN;
MITTER, VINAY;
VOOTUKURU, ANIL;
ALTON, RONALD F. y
ANDERSON, JON J.**

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 588 027 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Sistema y procedimiento para la gestión térmica adaptativa en un dispositivo informático portátil

5 DESCRIPCIÓN DE LA TÉCNICA RELACIONADA

Los dispositivos informáticos portátiles ("PCDs") se están convirtiendo en artículos de primera necesidad para la gente en niveles personales y profesionales. Estos dispositivos pueden incluir teléfonos móviles, asistentes digitales portátiles ("PDAs"), consolas de juegos portátiles, ordenadores de bolsillo y otros dispositivos electrónicos portátiles.

Un aspecto único de PCDs es que típicamente no tienen dispositivos de refrigeración activa, como ventiladores, que se encuentran a menudo en los dispositivos informáticos más grandes, tales como ordenadores portátiles y de escritorio. En lugar de utilizar ventiladores, los PCDs pueden depender de la disposición espacial de embalaje electrónico, de modo que dos o más componentes activos y de producción de calor no están posicionados de manera proximal entre sí. Muchos PCDs también pueden basarse en dispositivos de refrigeración pasivos, tales como disipadores de calor, para gestionar la energía térmica entre los componentes electrónicos que forman colectivamente un PCD respectivo.

La realidad es que los PCDs están típicamente limitados en tamaño y, por lo tanto, el espacio para los componentes dentro de un PCD a menudo tiene su precio. Como tal, usualmente no hay suficiente espacio dentro de un PCD para que los ingenieros y los diseñadores mitiguen la degradación térmica o el fallo de los componentes de procesamiento mediante el uso de disposiciones espaciales inteligentes o la colocación estratégica de los componentes de refrigeración pasiva. Por lo tanto, los sistemas y procedimientos actuales se basan en diferentes sensores de temperatura incorporados en el chip del PCD para monitorizar la disipación de energía térmica y, a continuación, utilizar las mediciones para activar la aplicación de técnicas de gestión térmica que ajustan asignaciones de carga de trabajo, velocidades de procesamiento, etc., para reducir la generación de energía térmica.

Por ejemplo, los sistemas y procedimientos actuales regulan la tensión y la frecuencia de un procesador a "niveles" predefinidos de rendimiento. Sobre la base de una lectura de temperatura observada, el procesador puede reducir hasta un nivel que fue predeterminado para mitigar la generación de energía térmica cuando el procesador está bajo una gran carga de trabajo. Cabe destacar que, para aligerar las cargas de trabajo que son menos exigentes en recursos de procesamiento, la disminución de la tensión y la frecuencia de un procesador a un nivel que estaba predeterminado para mitigar la generación de energía térmica bajo una gran carga de trabajo puede afectar innecesariamente a la calidad del servicio ("QoS") proporcionada a un usuario. Por lo tanto, lo que se necesita en la técnica es un sistema y procedimiento para la gestión térmica adaptativa en un PCD. Más específicamente, lo que se necesita en la técnica es un sistema y un procedimiento que, en lugar de tomar decisiones de mitigación estáticas predeterminadas que asumen el peor de los casos de uso, determina las decisiones de mitigación térmicas en tiempo de ejecución en base a las lecturas de temperatura y a niveles de frecuencia/tensión actuales de componentes de procesamiento individuales.

El documento US 2007/156370 (A1) divulga múltiples núcleos lógicos de circuitos integrados y procesadores que se pueden configurar para operar a frecuencias y tensiones independientes entre sí. Además, otros componentes, tales como un puente común configurado para interconectarse con los núcleos lógicos, pueden operar a una tensión y frecuencia independientes de la tensión y de la frecuencia a las que los núcleos lógicos están operando. La frecuencia y/o la tensión de operación de un núcleo lógico se pueden ajustar de forma independiente por diversas razones, incluyendo la administración de energía y el control de temperatura. La circuitería lógica en una interfaz entre el controlador y los núcleos lógicos puede traducir señales lógicas de una tensión y/o frecuencia a otra para permitir la comunicación entre el puente y el núcleo lógico cuando los dos están operando a diferentes tensiones y/o frecuencias.

El documento US 2008/036613 (A1) divulga un microprocesador que incluye un sensor de temperatura que monitoriza una temperatura del núcleo lógico del microprocesador durante la operación y la información del punto operativo desde el que N puntos operativos pueden determinarse en los que el núcleo del microprocesador puede operar de forma fiable a una primera temperatura. Cada uno de los N puntos operativos tiene una combinación diferente de la frecuencia y tensión operativa. Los N puntos operativos N comprenden un punto más alto de funcionamiento, un punto operativo más bajo y una pluralidad de puntos operativos intermedios entre los puntos operativos más alto y más bajo. El microprocesador también incluye un circuito de control que hace la transición de la operación de la lógica del núcleo entre los N puntos operativos para intentar mantener la temperatura operación de la lógica de núcleo proporcionada por el sensor de temperatura dentro de un intervalo de temperaturas cuyo límite superior es la primera temperatura.

SUMARIO DE LA DIVULGACIÓN

Se divulgan varios modos de realización de procedimientos y sistemas para las técnicas de gestión térmica adaptativas implementadas en un dispositivo informático portátil ("PCD"). Cabe destacar que, en muchos PCDs, los

umbrales de temperatura asociados con diversos componentes en el PCD, tales como, pero no limitados a, temperaturas de derivación de la matriz, temperaturas de memoria de paquete en paquete ("PoP") y la "temperatura de toque" de las superficies externas del propio dispositivo limitan el grado en que se pueden explotar las capacidades de rendimiento del PCD. Generalmente, cuanto más energía se consume mediante los distintos componentes de un PCD, la generación resultante de la energía térmica puede hacer que se superen los umbrales de temperatura, necesitando por ello que el rendimiento del PCD sea sacrificado en un esfuerzo para reducir la generación de energía térmica. La invención se define en las reivindicaciones independientes.

Es una ventaja de los diversos modos de realización de procedimientos y sistemas para la gestión térmica adaptativa que, cuando se viola un umbral de temperatura, el rendimiento del PCD se sacrifica solo en la cantidad y durante el tiempo necesario para eliminar la violación antes de autorizar el componente(s) de procesamiento térmicamente agresivo(s) para volver a una potencia operativa máxima. Uno de tales procedimientos para la gestión térmica adaptativa en un PCD incluye, en primer lugar, la definición de un número discreto de niveles de rendimiento para uno o más componentes de procesamiento en el PCD. Cada nivel de rendimiento se asocia con una tensión y frecuencia de reloj que se puede suministrar al uno o más componentes de procesamiento. Cada componente de procesamiento funciona por defecto en su máximo nivel de rendimiento.

A continuación, se definen los umbrales de temperatura asociados con uno o más componentes sensibles o críticos de temperatura en el PCD. En particular, como para muchos componentes en un PCD, la cantidad de energía térmica generada directamente se correlaciona con el nivel de potencia al que se permite que el componente funcione, estos umbrales de temperatura pueden ser vistos como temperaturas operativas "objetivo" a las que un sistema de gestión térmica adaptativo puede buscar para accionar los componentes de procesamiento en el PCD. En algunos modos de realización de un sistema y procedimiento de gestión térmica adaptativa, los umbrales de temperatura están asociados con uno o más componentes, incluyendo un componente de derivación, un componente de memoria PoP o un componente de carcasa exterior.

En operación, se monitorizan los sensores de temperatura que se pueden utilizar para medir o deducir temperaturas asociadas con los componentes sensibles a la temperatura. En particular, uno o más de los componentes sensibles a la temperatura también pueden ser un componente térmicamente agresivo – un ejemplo no limitativo de un componente sensible a la temperatura, que también puede ser un componente térmicamente agresivo, es un núcleo en una unidad de procesamiento central (los aspectos de derivación del núcleo son la temperatura crítica y el núcleo, en virtud del procesamiento de una carga de trabajo, consumos de energía y generación de energía térmica).

En algunos ejemplos, los sensores de temperatura se monitorizan para una señal de interrupción que se desencadena por la violación de un umbral inicial que es menor que cualquiera de los umbrales térmicos preestablecidos asociados con componentes sensibles a la temperatura. Al recibir la interrupción, modos de realización del sistema pueden comenzar lecturas de muestreo desde los sensores a intervalos basados en el tiempo definidos por una velocidad de muestreo relativamente lenta. Si una lectura de temperatura se toma en un intervalo que indica que uno o más de los umbrales de temperatura ha sido violado, a continuación, modos de realización pueden nivelar técnicas de escalado ("DVFS") de la tensión dinámica y de la frecuencia para reducir el nivel de rendimiento de uno o más componentes de procesamiento térmicamente agresivos desde el nivel operativo máximo por defecto a un nivel por debajo del máximo. En el siguiente intervalo, las lecturas de temperatura se sondean de nuevo y, si la violación no ha sido eliminada, el nivel de rendimiento del componente(s) térmicamente agresivo(s) se reduce al siguiente nivel más alto. De esta manera, los modos de realización de gestión térmica adaptativa aseguran que la potencia de procesamiento de cualquier componente de procesamiento dado solo se reduce tanto como sea necesario para mantener la temperatura por debajo de los umbrales.

En particular, en algunos ejemplos, la violación de un umbral asociado con un componente de "misión crítica", tal como un componente de derivación, puede disparar el sondeo de los sensores a una velocidad más rápida para asegurar que se evitan las posibilidades de fuga térmica del PCD. Además, en los modos de realización, los períodos de penalización se imponen después de la reducción en los niveles de potencia de los componentes térmicamente agresivos, reduciendo con éxito la generación de energía térmica a un nivel que permita la violación del umbral que se ha de eliminar. Se prevé que los períodos de penalización puedan ser acumulativos según la frecuencia o la rapidez, el sistema de gestión térmica adaptativo requiere componente(s) de procesamiento térmicamente agresivos para entrar, o volver a entrar, un estado de disminución para eliminar una violación del umbral de temperatura.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

En los dibujos, números de referencia similares se refieren a partes similares en todas las diversas vistas, a menos que se indique lo contrario. Para números de referencia con designación de letra de caracteres, tales como "102A" o "102B", las designaciones de caracteres de letras pueden diferenciar dos partes o elementos presentes en la misma figura. Las designaciones de caracteres de letra para números de referencia pueden omitirse cuando se pretende que un número de referencia abarque todas las partes que tienen el mismo número de referencia en todas las figuras.

La figura 1 es un diagrama de bloques funcional que ilustra un modo de realización de un sistema en chip para la implementación de metodologías de gestión térmica adaptativa en un dispositivo informático portátil ("PCD");

5 La figura 2 es un diagrama de bloques funcional que ilustra un aspecto ejemplar no limitativo del PCD de la figura 1 en la forma de un teléfono inalámbrico para la aplicación de procedimientos y sistemas para la gestión térmica adaptativa de componentes de procesamiento individuales basados en las lecturas de temperatura y los niveles de frecuencia/tensión actuales en tiempo de ejecución;

10 La figura 3A es un diagrama de bloques funcional que ilustra una disposición espacial ejemplar de hardware para el chip que se ilustra en la figura 2;

La figura 3B es un diagrama esquemático que ilustra una arquitectura de software ejemplar del PCD de la figura 2 para gestión térmica adaptativa;

15 La figura 4 es un diagrama de flujo lógico que ilustra un procedimiento para la gestión adaptativa de generación de energía térmica en el PCD de la figura 1;

20 La figura 5 es un diagrama de estado ejemplar que ilustra varios estados de adaptación de políticas de gestión térmica provocadas por las lecturas de temperatura asociadas con varias áreas o componentes dentro del PCD de la figura 1 y el comportamiento pasado de los componentes de procesamiento dentro del PCD de la figura 1;

La figura 6 es un diagrama que ilustra ejemplos de condiciones asociadas con los estados de política particulares ilustrados en la figura 5; y

25 La figura 7 es un diagrama de flujo lógico que ilustra un subprocedimiento o subrutinas para aplicar técnicas de reducción térmica de escalado de tensión y frecuencia dinámica ("DVFS").

DESCRIPCIÓN DETALLADA

30 La palabra "ejemplar" se utiliza en el presente documento para significar "que sirve como ejemplo, caso, o ilustración". Cualquier aspecto descrito en el presente documento como "ejemplar" no debe interpretarse necesariamente como exclusivo, preferente o ventajoso sobre otros aspectos.

35 En esta descripción, el término "aplicación" también puede incluir archivos que tienen contenido ejecutable, tales como: código de objeto, secuencias de comandos, código de bytes, archivos de lenguaje de marcas y parches. Además, una "aplicación" referida en el presente documento también puede incluir archivos que no son ejecutables en naturaleza, tales como documentos que pueden necesitar ser abiertos u otros archivos de datos que necesitan ser accedidos.

40 Tal como se utiliza en esta descripción, los términos "componente", "base de datos", "módulo", "sistema", "componente de generación de energía térmica", "componente de procesamiento" y similares están destinados para referirse a una entidad relacionada con el equipo, ya sea hardware, firmware, una combinación de hardware y software, software o software en ejecución. Por ejemplo, un componente puede ser, pero no se limita a, un proceso que se ejecuta en un procesador, un procesador, un objeto, un ejecutable, un hilo de ejecución, un programa y/o un ordenador. A modo de ilustración, una aplicación que se ejecuta en un dispositivo informático y el dispositivo informático pueden ser un componente. Uno o más componentes pueden residir dentro de un proceso y/o hilo de ejecución, y un componente puede estar localizado en un ordenador y/o distribuido entre dos o más ordenadores. Además, estos componentes pueden ejecutarse desde diversos medios legibles por ordenador que tienen diversas estructuras de datos almacenadas en el mismo. Los componentes pueden comunicarse por medio de procesos locales y/o remotos, tal como de acuerdo con una señal que tiene uno o más paquetes de datos (*por ejemplo*, datos de un componente que interactúa con otro componente en un sistema local, sistema distribuido, y/o a través de una red como Internet con otros sistemas por medio de la señal).

55 En esta descripción, los términos "unidad de procesamiento central ("CPU")", "procesador de señal digital ("DSP")", "unidad de procesamiento gráfico ("GPU")", y "chip" se utilizan indistintamente. Por otra parte, una CPU, DSP, GPU o chip pueden estar compuestos de uno o más componentes distintos de procesamiento, que se refieren en general en el presente documento como "núcleo(s)". Además, en la medida en que una CPU, DSP, GPU, chip o núcleo es un componente funcional dentro de un PCD que consume diversos niveles de energía para funcionar a varios niveles de eficiencia funcional, un experto ordinario en la técnica reconocerá que el uso de estos términos no limita la aplicación de los modos de realización divulgados, o sus equivalentes, al contexto de componentes de procesamiento dentro de un PCD. Es decir, aunque muchos de los modos de realización se describen en el contexto de un componente de procesamiento, se prevé que las políticas de gestión térmica adaptativa puedan aplicarse a cualquier componente funcional dentro de un PCD incluyendo, pero no limitado a, un módem, una cámara, un controlador de interfaz de red inalámbrica ("WNIC"), una pantalla, un codificador de vídeo, un dispositivo periférico, una batería, etc.

En esta descripción, se entenderá que los términos "térmico" y "energía térmica" puede ser utilizados en asociación con un dispositivo o componente capaz de generar o disipar la energía que se puede medir en unidades de "temperatura". En consecuencia, además, se entenderá que el término "temperatura", con relación a un valor estándar, prevé cualquier medición que pueda ser indicativa de la calidez relativa, o ausencia de calor, de un dispositivo o componente de generación de "energía térmica". Por ejemplo, la "temperatura" de dos componentes es la misma cuando los dos componentes están en equilibrio "térmico".

En esta descripción, los términos "carga de trabajo", "carga de proceso" y "carga de trabajo de proceso" se utilizan indistintamente y en general están dirigidos hacia la carga de procesamiento o el porcentaje de carga de procesamiento, asociado con un componente de procesamiento determinado en un modo de realización dado. Adicionalmente a lo que se ha definido anteriormente, un "componente de procesamiento" o "componente de generación de energía térmica" o "agresor térmico" pueden ser, pero no se limitan a, una unidad central de procesamiento, una unidad de procesamiento gráfico, un núcleo, un núcleo principal, un sub-núcleo, un área de procesamiento, un motor de hardware, etc., o cualquier componente que resida dentro de, o en su exterior, un circuito integrado en un dispositivo informático portátil. Por otra parte, en la medida en que los términos "carga térmica", "distribución térmica", "firma térmica", "carga de procesamiento térmico" y similares son indicativos de las cargas de carga de trabajo que se estén ejecutando en un procesador, un experto ordinario en la técnica reconocerá que el uso de estos términos "térmicos" en la presente divulgación puede estar relacionado con distribuciones de carga de proceso, límites de la carga de trabajo y consumo de energía.

En esta descripción, los términos "técnica(s) de reducción térmica", "políticas térmicas", "gestión térmica", "medida(s) de mitigación térmica", "regulación a un nivel de rendimiento" y similares, se usan indistintamente. En particular, un experto ordinario en la técnica reconocerá que, dependiendo del contexto particular de uso, cualquiera de los términos enumerados en este párrafo puede servir para describir hardware y/o software operable para aumentar el rendimiento a costa de la generación de energía térmica, disminuir la generación de energía térmica a expensas del rendimiento o alternar entre dichos objetivos.

En esta descripción, el término "dispositivo informático portátil" ("PCD") se utiliza para describir cualquier dispositivo que funcione con una fuente de suministro de capacidad limitada, tal como una batería. A pesar de que PCDs operados con batería han estado en uso durante décadas, los avances tecnológicos en las baterías recargables, junto con la llegada de la tercera generación ("3G") y cuarta generación ("4G") de la tecnología inalámbrica han permitido numerosos PCDs con múltiples capacidades. Por lo tanto, un PCD puede ser un teléfono móvil, un teléfono satelital, un buscapersonas, un PDA, un teléfono inteligente, un dispositivo de navegación, un libro inteligente o un lector, un reproductor de medios, una combinación de los dispositivos mencionados anteriormente, un ordenador portátil con una conexión inalámbrica, entre otros.

La gestión de la generación de energía térmica en un PCD, sin afectar innecesariamente a la calidad del servicio ("QoS"), se puede lograr mediante el aprovechamiento de una o más mediciones de sensor que se correlacionan con las temperaturas de las derivaciones de silicio en el núcleo(s), componentes de memoria paquete en paquete ("PoP"), y la carcasa exterior, es decir, "piel" del PCD. Mediante la monitorización de cerca de las temperaturas asociadas con estos componentes, un módulo gestor de políticas térmicas adaptativas en un PCD puede reducir una cada vez sistemática e individualmente los niveles de rendimiento de los componentes de procesamiento térmicamente agresivos en un esfuerzo por mitigar la generación de energía térmica y evitar los umbrales críticos de temperatura. Ventajosamente, centrándose en determinados puntos de temperatura en los que es aceptable operar componentes específicos, en lugar de saltar de manera reactiva a un nivel de rendimiento de procesamiento reducido predeterminado para mitigar la generación de energía térmica en el peor de los casos, los sistemas y procedimientos de gestión térmica adaptativa pueden optimizar la calidad de servicio bajo cualquier carga de trabajo. Además, y como uno con experiencia ordinaria en la técnica reconocerá, como los procedimientos de gestión térmica adaptativa pueden aplicarse sin tener en cuenta la mecánica específica de disipación de la energía térmica en un PCD dado bajo una carga de trabajo dada, los ingenieros y los diseñadores pueden aprovechar un enfoque de gestión térmica adaptativa sin tener en cuenta el factor de forma particular de un PCD.

En particular, aunque se describen ejemplos de modo de realización de los procedimientos de gestión térmica adaptativa en el presente documento en el contexto de núcleos dentro de una unidad central de procesamiento ("CPU"), la aplicación de metodologías de gestión térmica adaptativa no se limita a los núcleos dentro de una CPU. Se contempla que los modos de realización de los procedimientos de gestión térmica adaptativa puedan extenderse a cualquier componente que pueda residir dentro de un sistema en un chip ("SoC") y ser operable en múltiples niveles de rendimiento, tales como, pero no limitados a, una unidad de procesamiento gráfico ("GPU"), un procesador de módem, una cámara, etc. Además, se contempla que un algoritmo de gestión térmica adaptativa pueda ser aprovechado de forma individual en cualquier componente dentro de un SoC que puede ser operado en múltiples niveles de rendimiento. En estos casos, también se prevé que cada instancia de un algoritmo de gestión térmica adaptativa dado en tales componentes del SoC puede compartir su propio estado de rendimiento con otros casos para determinar el mejor estado de rendimiento posible para el SoC en general dentro de las restricciones térmicas.

Como un ejemplo no limitativo de cómo se puede aplicar un enfoque de gestión térmica adaptativa a un núcleo de

procesamiento en un PCD ejemplar, se supone que un número discreto de niveles de rendimiento, P1, P2, P3, P4... P15 (donde P15 representa un nivel máximo rendimiento y P1 representa un nivel de rendimiento más bajo) se ha definido para el núcleo. Como uno de experiencia ordinaria en la técnica entenderá, el nivel P15 puede estar asociado con un alto nivel de calidad de servicio y un alto nivel de generación de energía térmica para un límite determinado de carga de trabajo. Del mismo modo, para el mismo límite de carga de trabajo, el nivel P1 puede estar asociado con un bajo nivel de calidad de servicio y un bajo nivel de generación de energía térmica. Supongamos también que:

- un umbral límite de temperatura de la derivación se ha fijado en 125 °C;
- un límite de temperatura de la derivación crítico se ha fijado en 145 °C;
- un umbral límite de temperatura de memoria PoP se ha fijado en 85 °C;
- un umbral límite de temperatura de la piel del PCD se ha fijado en 55 °C;
- un algoritmo de tiempo de reposición, ALGO_RESET_TIME, se ha fijado en 30 segundos;
- una alta tasa de muestreo, HIGH_SAMPLING_RATE, se ha fijado en 50 ms;
- una baja tasa de muestreo, LOW_SAMPLING_RATE, se ha fijado en 250 ms; y
- una cantidad de penalización, PENALTY_UNIT_TIME, se ha fijado en 500 ms.

En el ejemplo no limitativo, el muestreo de los sensores de temperatura asociados, respectivamente, con las derivaciones de matriz, componentes de memoria PoP y temperatura de la piel del PCD se inicia a partir de un umbral inicial prefijado (inferior a lo que sería reconocido como una violación de cualquier umbral de temperatura PoP, de la piel o derivación) que se reconoce que se han cruzado. Se prevé que, en algunos modos de realización, la activación de la iniciación de la toma de muestras del sensor se pueda realizar mediante el uso de sensores basados en interrupción. Una vez que la interrupción se genera, un módulo de gestión térmica adaptativa ("ATM") y/o módulo de monitorización en el PCD comienza la monitorización de los sensores de temperatura designados en alguna tasa de muestreo, como se explica a continuación. Cabe destacar que, como un experto ordinario en la técnica reconocerá, los diversos sensores de temperatura controlados en un sistema de gestión térmica adaptativa pueden generar lecturas de temperatura que indican estrechamente las temperaturas reales de los componentes con los que los sensores están asociados o, en la alternativa, pueden generar lecturas de temperatura a partir de las cuales se pueden inferir las temperaturas reales de ciertos componentes.

Volviendo al ejemplo no limitativo, en el caso de una violación de temperatura de derivación reconocida, el módulo ATM puede funcionar a una tasa de muestreo más alta posible, HIGH_SAMPLING_RATE. Para las violaciones de temperatura de la piel y PoP, el módulo ATM puede funcionar a una tasa más lenta, LOW_SAMPLING_RATE. Cabe destacar que, como se verá en el ejemplo no limitativo, en algunos modos de realización, la tasa de muestreo puede dictar la tasa a la que un componente de procesamiento disminuye.

Cuando no hay violaciones y la toma de muestras se ha iniciado, el módulo ATM monitoriza los diferentes sensores de temperatura en la LOW_SAMPLING_RATE. Si se produce una violación PoP o de la piel en ausencia de cualquier violación de derivación, entonces el módulo ATM puede continuar en la LOW_SAMPLING_RATE. Sin embargo, tan pronto como se produce una violación de derivación, el módulo ATM puede cambiar la tasa de muestreo a la HIGH_SAMPLING_RATE. Cuando se eliminan todas las violaciones de derivación de todos los componentes de procesamiento, el módulo ATM puede volver a la LOW_SAMPLING_RATE.

Antes de que se supere el umbral de temperatura inicial que se mencionó anteriormente, un núcleo ejemplar puede estar funcionando a su máximo nivel de rendimiento, es decir, nivel ejemplar P15. Incluso después de que se supere el umbral de temperatura inicial, el núcleo puede continuar funcionando a un nivel P15, mientras no se haya registrado ninguna violación de derivación, PoP o de la piel. Cabe destacar que, a pesar de los diversos modos de realización descritos en esta memoria descriptiva incluyen umbrales de temperatura asociados con temperaturas de derivación, PoP y piel, se prevé que algunos modos de realización de un sistema de gestión térmica adaptativa puedan no controlar las temperaturas de derivación, PoP y de la piel. Es decir, se prevé que algunos modos de realización puedan monitorizar temperaturas asociadas con otras combinaciones de componentes y, como tales, los modos de realización de un sistema y procedimiento de gestión térmica adaptativa no se limitarán a la monitorización de temperaturas específicas asociadas con las combinaciones ejemplares de componentes ilustrados en esta descripción.

Volviendo al ejemplo no limitativo, antes del reconocimiento de cualquier violación de la temperatura, el nivel de rendimiento de un núcleo de procesamiento ejemplar es P15. Un umbral de temperatura se supera, y así el módulo ATM provoca la entrada en un estado RAMP_DOWN. Dependiendo de la tasa de muestreo en el que el módulo ATM se está ejecutando en ese momento, en el estado RAMP_DOWN el nivel de rendimiento del núcleo se reduce un nivel después de cada intervalo de muestreo hasta que la violación de la temperatura se elimina. Por lo tanto, supongamos, por ejemplo, para una cierta carga de trabajo que hizo que la temperatura de la piel fuera superior a 55 °C, el nivel de rendimiento del núcleo puede disminuir de P15 a P12 en tres ciclos muestreados en LOW_SAMPLING_RATE, causando de este modo la eliminación de la violación de la piel en un tiempo total de 750 ms después de que se observara la primera violación. Del mismo modo, si la violación había sido una violación de derivación que requirió seis niveles de reducción de rendimiento antes de que la energía térmica generada por el núcleo se redujera a un punto que permitió eliminar la violación, a continuación, entonces el núcleo se habría ido del

nivel de rendimiento P15 al nivel de rendimiento P9 en 300 ms (en caso de una violación de derivación, la tasa de muestreo habría cambiado a 50 ms HIGH_SAMPLING_RATE). Una vez que se alcanza un nivel de rendimiento seguro, es decir, el máximo nivel de rendimiento al que el núcleo puede funcionar sin causar que se supere el umbral de temperatura dado, se puede aplicar un cálculo de tiempo de penalización, tal como se explica a continuación.

5 En particular, como un experto ordinario en la técnica reconocerá, la disminución del núcleo puede continuar ocurriendo solamente hasta el nivel P1. Una vez en el nivel de rendimiento P1, el módulo ATM puede optar por mantener el núcleo funcionando al nivel P1 si la violación observada fuera solo una violación de piel y/o PoP. En tal caso, se prevé que todos los componentes de procesamiento sujetos al procedimiento de gestión térmica adaptativa
10 pueden converger a su respectivo nivel de rendimiento P1. Esta convergencia al nivel de rendimiento más bajo disponible puede producirse por cualquier número de razones, incluyendo, pero no limitado a, umbrales que no se establecen correctamente o la temperatura ambiente a la que el PCD está expuesto es tan alta que la energía térmica no se puede disipar a una velocidad que permitiría eliminar las violaciones mediante cualquier medio. Si se supera un límite de umbral de temperatura de derivación, tal como el límite de derivación crítico ejemplar de 145 °C,
15 el módulo ATM puede elegir alimentar el colapso del núcleo en un esfuerzo para evitar daños permanentes en el núcleo.

En algunos ejemplos, una penalización puede aplicarse en el estado RAMP_DOWN solo después de terminar la ralentización. Así, por ejemplo, después de eliminar la violación de la piel en el ejemplo no limitativo, el módulo ATM
20 puede causar un tiempo de penalización calculado que se gasta antes de que el núcleo esté autorizado a volver al nivel de rendimiento máximo P15. En el ejemplo, la duración de la penalización se estableció en 500 ms, por lo que el módulo ATM hará que el núcleo permanezca en el último nivel de rendimiento de P12 durante 500 ms adicionales, después de que la violación de la piel se elimine (es decir, 2 ciclos a lenta tasa de muestreo). Todavía otros modos de realización pueden incluir un período de penalización que se acumula en su duración, dependiendo de la
25 frecuencia y/o la duración en que un núcleo entra en un estado RAMP_DOWN.

Como un experto ordinario en la técnica reconocería, en el estado RAMP_DOWN, un sistema y procedimiento para la gestión térmica adaptativa pueden aprovechar los medios para regular un núcleo de forma incremental a la baja hasta un nivel óptimo de rendimiento. Como se describe más específicamente a continuación, las estrategias de regulación de varios procedimientos, aplicaciones y/o algoritmos que pueden ser empleados por el PCD para
30 aumentar su rendimiento mediante el ajuste de parámetros de hardware y/o de software, tal como la velocidad del reloj de una unidad de procesamiento central ("CPU") o similares. Ciertas estrategias de regulación pueden aumentar el rendimiento de un PCD a expensas de un aumento de la generación de energía térmica; sin embargo, ciertas otras estrategias de regulación pueden mitigar un aumento perjudicial de la temperatura operativa, reduciendo el rendimiento del PCD. Un procedimiento de regulación ejemplar que puede ser aprovechado por una política de gestión térmica adaptativa es un procedimiento de escalado dinámico de la tensión y frecuencia ("DVFS"), que se describe con más detalle en relación con la figura 7. A pesar de que los diversos modos de realización ejemplares descritos en esta memoria descriptiva utilizan metodologías de regulación, tal como DVFS, para mitigar la generación de energía térmica mediante un componente de procesamiento térmicamente agresivo, se prevé que
40 los sistemas y procedimientos para la gestión térmica adaptativa no se limitarán a la utilización de técnicas de regulación en un esfuerzo por orientar una temperatura de funcionamiento adecuada. Es decir, se prevé que algunos modos de realización pueden, adicional o exclusivamente, utilizar técnicas de reducción térmica al nivel del sistema operativo tales como, pero no limitadas a, técnicas de carga de trabajo cambiantes.

45 La figura 1 es un diagrama de bloques funcional que ilustra un ejemplo de modo de realización de un sistema en chip 102 para la gestión térmica adaptativa en un dispositivo informático portátil 100. Para establecer los umbrales de temperatura para la activación de la entrada de un estado RAMP_DOWN en el que un componente de procesamiento, tal como la CPU 110, se regula su nivel de máximo rendimiento en un esfuerzo por mitigar la generación de energía térmica, el sistema en chip 102 puede aprovechar varios sensores 157 para la medición de temperaturas asociadas con diversos componentes tales como los núcleos 222, 224, 226, 228, la memoria PoP 112A y la carcasa exterior del PCD 24. Ventajosamente, mediante la monitorización de las temperaturas asociadas con los diversos componentes y la regulación de forma incremental de los niveles de rendimiento de los agresores térmicos 222, 224, 226, 228, la calidad de servicio experimentada por un usuario del PCD 100 se puede optimizar al evitar la regulación excesiva innecesaria. Por otra parte, la calidad de servicio experimentada por un usuario del PCD 100 puede optimizarse aún más mediante la autorización de retorno a un nivel de rendimiento máximo en la
50 primera oportunidad razonable.

En general, el sistema emplea dos módulos principales que, en algunos modos de realización, pueden estar contenidos en un único módulo: (1) un módulo de gestión térmica adaptativa ("ATM") 101 para el análisis de las lecturas de temperatura monitorizadas por un módulo de monitorización 114 (en particular, el módulo de monitorización 114 y el módulo ATM 101 puede ser uno y el mismo, en algunos modos de realización) y provocar la entrada en y fuera de un estado de política RAMP_DOWN; y (2) un módulo DVFS 26 para la implementación de estrategias de limitación incrementales en componentes individuales de procesamiento de acuerdo a las instrucciones recibidas desde el módulo ATM 101. Ventajosamente, los modos de realización del sistema y procedimiento que incluyen los dos módulos principales utilizan los datos de temperatura para optimizar el nivel de rendimiento autorizado para los componentes 110 dentro del PCD 100 sin poner en riesgo de degradación térmica a
65

otros componentes dentro del PCD 100 o exceder los umbrales críticos de temperatura.

La figura 2 es un diagrama de bloques funcional que ilustra un aspecto ejemplar no limitativo del PCD 100 de la figura 1 en la forma de un teléfono inalámbrico para la aplicación de procedimientos y sistemas para la gestión térmica adaptativa de componentes de procesamiento individuales basados en las lecturas de temperatura y los niveles de frecuencia/tensión actuales reconocidos en tiempo de ejecución. Como se muestra, el PCD 100 incluye un sistema en chip 102 que incluye una unidad central de procesamiento de múltiples núcleos ("CPU") 110 y un procesador de señal analógica 126 que están acoplados juntos. La CPU 110 puede comprender un núcleo de orden cero 222, un primer núcleo 224, y un núcleo N-ésimo 230 como se entiende por un experto ordinario en la técnica. Además, en lugar de una CPU 110, un procesador de señal digital ("DSP") puede también ser empleado como se entiende por un experto ordinario en la técnica.

En general, el módulo de escalado de tensión dinámica y frecuencia ("DVFS") 26 puede ser responsable de la implementación de las técnicas de regulación a los componentes individuales de procesamiento, tales como los núcleos 222, 224, 230 en forma incremental para ayudar a un PCD 100 a optimizar su nivel de potencia y mantener un alto nivel de funcionalidad sin exceder perjudicialmente ciertos umbrales de temperatura.

El módulo de monitorización 114 se comunica con varios sensores operativos (por ejemplo, sensores térmicos 157A, 157B) distribuidos en todo el sistema en chip 102 y con la CPU 110 del PCD 100, así como con el módulo ATM 101. En algunos modos de realización, el módulo de monitorización 114 también puede monitorizar los sensores de temperatura de piel 157C para lecturas de temperatura asociadas con una temperatura de contacto del PCD 100. En otros modos de realización, el módulo de monitorización 114 puede inferir temperaturas de contacto basadas en una variación probable con las lecturas tomadas por los sensores de temperatura en chip 157A, 157B. El módulo ATM 101 puede trabajar con el módulo de monitorización 114 para identificar los umbrales de temperatura que se han superado e instruir la aplicación de estrategias de limitación a los componentes identificados en el chip 102, en un esfuerzo para reducir las temperaturas.

Como se ilustra en la figura 2, un controlador de pantalla 128 y un controlador de pantalla táctil 130 se acoplan al procesador de señal digital 110. Una pantalla táctil 132 externa al sistema en chip 102 está acoplada al controlador de pantalla 128 y al controlador de pantalla táctil 130. El PCD 100 puede incluir además un codificador de vídeo 134, por ejemplo, un codificador de línea de fase alternada ("PAL"), un codificador de color secuencial con memoria ("SECAM"), un codificador del comité de sistema(s) de televisión nacional ("NTSC") o cualquier otro tipo de codificador de vídeo 134. El codificador de vídeo 134 está acoplado a la unidad de procesamiento central ("CPU") 110 de múltiples núcleos. Un amplificador de vídeo 136 está acoplado al codificador de vídeo 134 y a la pantalla táctil 132. Un puerto de vídeo 138 está acoplado al amplificador de vídeo 136. Como se muestra en la figura 2, un controlador bus serie universal ("USB") 140 está acoplado a la CPU 110. Además, un puerto USB 142 está acoplado al controlador USB 140. Una memoria 112 y un módulo de identidad de abonado (SIM) 146 también pueden estar acoplados a la CPU 110. Además, como se muestra en la figura 2, una cámara digital 148 puede estar acoplada a la CPU 110. En un aspecto ejemplar, la cámara digital 148 es una cámara de dispositivo de carga acoplada ("CCD") o una cámara de semiconductor de óxido metálico complementario ("CMOS").

Como se ilustra adicionalmente en la figura 2, un CODEC de audio estéreo 150 puede estar acoplado al procesador de señal analógica 126. Además, un amplificador de audio 152 puede estar acoplado al CODEC de audio estéreo 150. En un aspecto ejemplar, un primer altavoz estéreo 154 y un segundo altavoz estéreo 156 están acoplados al amplificador de audio 152. La figura 2 muestra que un amplificador de micrófono 158 también puede estar acoplado al CODEC de audio estéreo 150. Además, un micrófono 160 puede estar acoplado al amplificador de micrófono 158. En un aspecto particular, un sintonizador de radio de modulación de frecuencia ("FM") 162 puede estar acoplado al CODEC de audio estéreo 150. Además, una antena FM 164 está acoplado al sintonizador de radio FM 162. Además, unos auriculares estéreo 166 pueden estar acoplados al CODEC de audio estéreo 150.

La figura 2 indica además que un transceptor de frecuencia de radio ("RF") 168 puede estar acoplado al procesador de señal analógica 126. Un conmutador RF 170 puede estar acoplado al transceptor RF 168 y una antena RF 172. Como se muestra en la figura 2, un teclado 174 puede estar acoplado al procesador de señal analógica 126. Además, un auricular mono con un micrófono 176 puede estar acoplado al procesador de señal analógica 126. Además, un dispositivo vibrador 178 puede estar acoplado al procesador de señal analógica 126. La figura 2 también muestra que una fuente de alimentación 188, por ejemplo, una batería, acoplada al sistema en chip 102 a través de PMIC 180. En un aspecto particular, la fuente de alimentación incluye una batería de CC recargable o una fuente de alimentación de CC que se deriva de una corriente alterna ("AC") a un transformador de CC que está conectado a una fuente de alimentación de CA.

La CPU 110 también puede estar acoplada a uno o más sensores internos, sensores térmicos en chip 157A, así como uno o más sensores térmicos 157C externos fuera de chip. Los sensores térmicos en chip 157a pueden comprender uno o más sensores de temperatura proporcionales a la temperatura absoluta ("PTAT") que se basan en la estructura PNP vertical y se dedican generalmente a circuitos semiconductores complementarios de óxido metálico ("CMOS") con integración a gran escala (circuitos "VLSI"). Los sensores térmicos fuera de chip 157C pueden comprender uno o más termistores. Los sensores térmicos 157C puede producir una caída de tensión que

se convierte en señales digitales con un controlador de convertidor analógico a digital ("ADC") 103. Sin embargo, otros tipos de sensores térmicos 157A, 157B, 157C se pueden emplear sin apartarse del alcance de la invención.

5 El(los) módulo(s) DVFS 26 y el(los) módulo(s) ATM 101 pueden comprender software que se ejecuta por la CPU 110. Sin embargo, el(los) módulo(s) DVFS 26 y el(los) módulo(s) ATM 101 también se pueden formar a partir de hardware y/o firmware sin apartarse del alcance de la invención. El(los) módulo(s) ATM 101, en relación con el(los) módulo(s) DVFS 26 puede(n) ser responsable(s) de la aplicación de las directivas de limitación que pueden ayudar a un PCD 100 a evitar la degradación térmica, manteniendo un alto nivel de funcionalidad y experiencia de usuario.

10 La pantalla táctil 132, el puerto de vídeo 138, el puerto USB 142, la cámara 148, el primer altavoz estéreo 154, el segundo altavoz estéreo 156, el micrófono 160, la antena FM 164, los auriculares estéreo 166, el conmutador RF 170, la antena RF 172, el teclado 174, el auricular mono 176, el vibrador 178, la fuente de alimentación 188, el PMIC 180 y los sensores 157C térmica son externos al sistema en chip 102. Sin embargo, se debe entender que el módulo de monitorización 114 también puede recibir una o más indicaciones o señales de uno o más de estos dispositivos
15 externos por medio del procesador de señal analógica 126 y la CPU 110 para ayudar en la gestión en tiempo real de los recursos operables en el PCD 100.

20 En un aspecto particular, una o más de las etapas del procedimiento descritas en este documento pueden implementarse mediante instrucciones ejecutables y parámetros almacenados en la memoria 112 que forman el uno o más módulos ATM 101 y módulo(s) DVFS 26. Estas instrucciones que forman el(los) módulo(s) 101, 26 pueden ser ejecutadas por la CPU 110, el procesador de señal analógica 126 u otro procesador, además del controlador ADC 103 para llevar a cabo los procedimientos descritos en el presente documento. Además, los procesadores 110, 126, la memoria 112, las instrucciones almacenadas en la misma, o una combinación de los mismos pueden servir
25 como medios para realizar una o más de las etapas del procedimiento descritas en el presente documento.

30 La figura 3A es un diagrama de bloques funcional que ilustra una disposición espacial ejemplar de hardware para el chip 102 que se ilustra en la figura 2. De acuerdo con este modo de realización ejemplar, la CPU de aplicaciones 110 se coloca en la región lateral extrema izquierda del chip 102, mientras que la CPU de módem 168, 126 se coloca en una región lateral extrema derecha del chip 102. La CPU de aplicaciones 110 puede comprender un procesador de múltiples núcleos que incluye un núcleo de orden cero 222, un primer núcleo 224 y un núcleo
35 enésimo 230. La CPU de aplicaciones 110 puede estar ejecutando un módulo ATM 101A y/o módulo DVFS 26A (cuando se realizan en software) o puede incluir un módulo ATM 101A y/o módulo DVFS 26A (cuando se realizan en hardware). La CPU de aplicación 110 se ilustra adicionalmente para incluir un módulo de sistema operativo ("O/S") 207 y un módulo de monitorización 114. Más detalles sobre el módulo de monitorización 114 se describirán a continuación en relación con la figura 3B.

40 La CPU de aplicaciones 110 puede estar acoplada a uno o más bucles de fase bloqueados ("PLLs") 209A, 209B, que se colocan adyacentes a la CPU de aplicaciones 110 y en la región lateral izquierda del chip 102. Adyacente a los PLLs 209A, 209B y por debajo, la CPU de aplicaciones 110 puede comprender un controlador 103 ("ADC") de analógico a digital que puede incluir su propio módulo de gestión térmica adaptativa 101B y/o el módulo DVFS 26B que funciona en conjunción con los módulos principales 101A, 26A de la CPU de aplicaciones 110.

45 El gestor térmico adaptativo 101B del controlador ADC 103 puede ser responsable de la monitorización y el seguimiento de múltiples sensores térmicos 157 que pueden proporcionarse "en el chip" 102 y "fuera del chip" 102. Los sensores térmicos internos en chip 157A, 157B se pueden situar en diversos lugares y estar asociados con agresor(es) térmico(s) próximos a los lugares (tal como con el sensor 157A3 a continuación de un segundo y tercer transformadores gráficos térmicos 135B y 135C) o componentes sensibles a la temperatura (tal como con el sensor 157B al lado de la memoria 112).

50 Como un ejemplo no limitativo, un primer sensor térmico interno 157B1 se puede colocar en una región central superior del chip 102 entre la CPU de aplicaciones 110 y la CPU del módem 168, 126 y adyacente a la memoria interna 112. Un segundo sensor térmico interno 157A2 puede estar situado por debajo de la CPU del módem 168, 126 en una región lateral derecha del chip 102. Este segundo sensor térmico interno 157A2 también se puede situar entre una máquina de conjunto de instrucciones ("ARM") 177 de un ordenador de conjunto de instrucciones reducido
55 avanzado ("RISC") y un primer procesador de gráficos 135A. Un controlador de señal digital a analógica ("DAC") 173 puede colocarse entre el segundo sensor térmico interno 157A2 y la CPU del módem 168, 126.

60 Un tercer sensor térmico interno 157A3 puede estar situado entre un segundo procesador de gráficos 135B y un tercer procesador de gráficos 135C en una región extrema derecha del chip 102. Un cuarto sensor térmico interno 157A4 puede estar situado en una región extrema derecha del chip 102 y por debajo de un cuarto procesador de gráficos 135D. Y quinto sensor térmico interno 157A5 puede estar situado en una región extrema izquierda del chip 102 y adyacente a los PLLs y al controlador ADC 103.

65 Uno o más sensores térmicos externos 157C también pueden estar acoplados al controlador ADC 103. El primer sensor térmico externo 157C1 puede estar situado fuera del chip y adyacente a un cuadrante derecho superior del chip 102, que puede incluir la CPU del módem 168, 126, ARM 177 y el DAC 173. Un segundo sensor térmico

externo 157C2 puede estar situado fuera del chip y adyacente a un cuadrante inferior derecho del chip 102, que puede incluir el tercer y cuarto procesadores de gráficos 135C, 135D. Cabe destacar que uno o más de los sensores térmicos externos 157C puede aprovecharse para indicar la temperatura de contacto del PCD 100, es decir, la temperatura que puede experimentarse por un usuario en contacto con el PCD 100.

5 Un experto ordinario en la técnica reconocerá que otras diversas disposiciones espaciales del hardware que se ilustran en la figura 3A se pueden proporcionar sin apartarse del alcance de la invención. La figura 3A ilustra todavía una disposición espacial ejemplar y cómo los módulos principales ATM y DVFS 101A, 26A y el controlador ADC 103 con sus módulos ATM y DVFS 101B, 26B pueden reconocer las condiciones térmicas que son una función de la
10 disposición espacial ejemplar ilustrada en la figura 3A, comparar los umbrales de temperatura con temperaturas operativas y/o temperaturas de contacto y aplicar políticas incrementales de regulación.

15 La figura 3B es un diagrama esquemático que ilustra una arquitectura de software ejemplar del PCD 100 de la figura 2 y la figura 3A para soportar la aplicación de las políticas de gestión térmica adaptativas basadas en umbrales de temperatura. Cualquier número de algoritmos puede formar o ser parte de al menos una política de gestión térmica que puede aplicarse mediante el módulo ATM 101 cuando se cumplen ciertas condiciones térmicas, sin embargo, en un modo de realización preferente, el módulo ATM 101 trabaja con el módulo DVFS 26 para aplicar de forma incremental políticas de escalado de tensión y frecuencia a los agresores térmicos individuales en el chip 102 incluyendo, pero no limitado a, los núcleos 222, 224 y 230.

20 Como se ilustra en la figura 3B, la CPU o el procesador de señal digital 110 está acoplada a la memoria 112 a través de un bus 211. La CPU 110, como se señaló anteriormente, es un procesador de núcleo que tiene N procesadores de núcleo. Es decir, la CPU 110 incluye un primer núcleo 222, un segundo núcleo 224 y un N^{ésimo} núcleo 230. Como es conocido por un experto ordinario en la técnica, cada uno del primer núcleo 222, el segundo núcleo 224 y el N^{ésimo} núcleo 230 están disponibles para soportar una aplicación o programa dedicado. Alternativamente, una o más aplicaciones o programas pueden estar distribuidos para su procesamiento a través de dos o más de los núcleos disponibles.

25 La CPU 110 puede recibir comandos desde el módulo(s) ATM 101 y/o módulo(s) DVFS 26 que pueden comprender software y/o hardware. Si se realiza como software, el(los) módulo(s) 101, 26 comprenden instrucciones que son ejecutadas por la CPU 110 que emite comandos para otros programas de aplicación que se ejecutan en la CPU 110 y otros procesadores.

30 El primer núcleo 222, el segundo núcleo 224 hasta el enésimo núcleo 230 de la CPU 110 pueden estar integrados en un único chip de circuito integrado, o pueden estar integrados o acoplados en matrices separadas en un paquete de varios circuitos. Los diseñadores pueden acoplar el primer núcleo 222, el segundo núcleo 224 hasta el N^{ésimo} núcleo 230 a través de una o más cachés compartidas y pueden implementar un mensaje o instrucción que pasa a través de las topologías de red, tales como topologías de bus, anillo, malla y transversales.

35 El bus 211 puede incluir múltiples rutas de comunicación a través de una o más conexiones cableadas o inalámbricas, como es conocido en la técnica. El bus 211 puede tener elementos adicionales, que se omiten por razones de simplicidad, tales como controladores, memorias intermedias (cachés), drivers, repetidores y receptores, para permitir las comunicaciones. Además, el bus 211 puede incluir conexiones de dirección, control, y/o datos para permitir las comunicaciones apropiadas entre los componentes antes mencionados.

40 Cuando la lógica utilizada por el PCD 100 se implementa en software, como se muestra en la figura 3B, debe señalarse que una o más de la lógica de inicio 250, la lógica de gestión 260, la lógica de la interfaz de gestión térmica adaptativa 270, las aplicaciones en el almacén de aplicaciones 280 y las porciones del sistema de archivos 290 se pueden almacenar en cualquier medio legible por ordenador para su uso por, o en conexión con, cualquier sistema o procedimiento relacionado con el ordenador.

45 En el contexto de este documento, un medio legible por ordenador es un dispositivo físico electrónico, magnético, óptico, u otro, o medios que pueden contener o almacenar un programa de ordenador y datos para su uso por o en conexión con un sistema o procedimiento relacionado con el ordenador. Los diversos elementos de lógica y almacenes de datos pueden realizarse en cualquier medio legible por ordenador para su uso por o en conexión con un sistema, aparato o dispositivo de ejecución de instrucciones, tal como un sistema basado en ordenador, sistema que contiene procesador u otro sistema que puede traer las instrucciones del sistema, aparato o dispositivo de ejecución de instrucciones y ejecutar las instrucciones. En el contexto de este documento, un "medio legible por ordenador" puede ser cualquier medio que pueda almacenar, comunicar, propagar o transportar el programa para su
50 uso por, o en conexión con, el sistema, aparato o dispositivo de ejecución de instrucciones.

55 El medio legible por ordenador puede ser, por ejemplo, pero no limitado a, un sistema electrónico, magnético, óptico, electromagnético, infrarrojo, o semiconductor, aparato, dispositivo o medio de propagación. Ejemplos más específicos (una lista no exhaustiva) del medio legible por ordenador incluirían los siguientes: una conexión eléctrica (electrónica) que tiene uno o más cables, un disquete de ordenador portátil (magnético), una memoria de acceso aleatorio (RAM) (electrónica), una memoria de solo lectura (ROM) (electrónica), una memoria de solo lectura
60

programable y borrable (EPROM, EEPROM, o memoria flash) (electrónica), una fibra óptica (óptica), y un disco compacto portátil de solo lectura memoria (CDROM) (óptico). Debe tenerse en cuenta que el medio legible por ordenador podría incluso ser papel u otro medio adecuado sobre el cual se imprime el programa, ya que el programa puede ser capturado electrónicamente, por ejemplo, a través de la exploración óptica del papel u otro medio, luego compilado, interpretado o procesado de otro modo de una manera adecuada si es necesario, y luego almacenado en una memoria de ordenador.

En un modo de realización alternativo, donde una o más de la lógica de inicio 250, la lógica de gestión 260 y tal vez la lógica de la interfaz de gestión térmica adaptativa 270 se implementan en hardware, las diversas lógicas pueden implementarse con cualquiera o una combinación de las siguientes tecnologías, que son cada una bien conocida en la técnica: un circuito(s) lógico discreto que tiene puertas lógicas para implementar funciones lógicas de las señales de datos, un circuito integrado de aplicación específica (ASIC) que tiene puertas lógicas combinatorias apropiadas, una matriz(ces) de puertas programable (PGA), una matriz de campo de puertas programables (FPGA), etc.

La memoria 112 es un dispositivo de almacenamiento de datos no volátil, tal como una memoria flash o un dispositivo de memoria de estado sólido. Aunque se representa como un único dispositivo, la memoria 112 puede ser un dispositivo de memoria distribuida con almacenes de datos separados acoplados al procesador digital de señal 110 (o núcleos de procesador adicionales).

La lógica de inicio 250 incluye una o más instrucciones ejecutables para identificar, cargar y ejecutar selectivamente un programa de selección para la gestión o el control de la ejecución de uno o más de los núcleos disponibles, tales como el primer núcleo 222, el segundo núcleo 224 hasta el N^{ésimo} núcleo 230. La lógica de inicio 250 puede identificar, cargar y ejecutar un programa de selección basado en la comparación, mediante el módulo ATM 101, de varias mediciones de temperatura con los ajustes de temperatura umbral asociados con un componente o aspecto PCD. Un programa de selección ejemplar se puede encontrar en el almacén de programas 296 del sistema de archivos integrado 290 y se define por una combinación específica de un algoritmo de escalado de rendimiento 297 y un conjunto de parámetros 298. El programa de selección a modo de ejemplo, cuando se ejecuta mediante uno o más de los procesadores de núcleo en la CPU 110, puede operar de acuerdo con una o más señales proporcionadas por el módulo de monitorización 114 en combinación con las señales de control proporcionadas por el uno o más módulos ATM 101 y módulo (s) DVFS 26 para escalar el rendimiento del respectivo núcleo del procesador "arriba" o "abajo". En este sentido, el módulo de monitorización 114 puede proporcionar uno o más indicadores de eventos, procesos, aplicaciones, condiciones de estado de recursos, tiempo transcurrido, así como la temperatura, como se recibieron desde el módulo ATM 101.

La lógica de gestión 260 incluye una o más instrucciones ejecutables para la terminación de un programa de gestión térmica en uno o más de los respectivos núcleos de procesador, así como identificar, cargar y ejecutar selectivamente un programa de sustitución más adecuado para la gestión o el control del rendimiento de uno o más de los núcleos disponibles. La lógica de gestión 260 está dispuesta para realizar estas funciones en tiempo de ejecución o mientras el PCD 100 es alimentado y en uso por parte de un operador del dispositivo. Un programa de sustitución se puede encontrar en el almacén de programas 296 del sistema de archivos integrado 290 y, en algunos modos de realización, puede definirse por una combinación específica de un algoritmo de escalado de rendimiento 297 y un conjunto de parámetros 298.

El programa de sustitución, cuando se ejecuta por uno o más de los procesadores de núcleo en el procesador de señal digital puede funcionar de acuerdo con una o más señales proporcionadas por el módulo de monitorización 114 o una o más señales proporcionadas en las respectivas entradas de control de varios núcleos de procesador para escalar el rendimiento del núcleo del procesador respectivo. En este sentido, el módulo de monitorización 114 puede proporcionar uno o más indicadores de eventos, procesos, aplicaciones, condiciones de estado de recursos, tiempo transcurrido, temperatura, etc. en respuesta a las señales de control que se originan desde el módulo ATM 101.

La lógica de la interfaz 270 incluye una o más instrucciones ejecutables para la presentación, gestión e interacción con las entradas externas para observar, configurar o actualizar la información almacenada en el sistema de archivos integrado 290. En un modo de realización, la lógica de interfaz 270 puede operar junto con entradas de fabricante recibidas a través del puerto USB 142. Estas entradas pueden incluir uno o más programas para borrarse o añadirse al almacén de programas 296. Alternativamente, las entradas pueden incluir modificaciones o cambios en uno o más de los programas en el almacén de programas 296. Por otra parte, las entradas pueden identificar uno o más cambios o sustituciones enteras de una o ambas de la lógica de inicio 250 y la lógica de gestión 260. A modo de ejemplo, las entradas pueden incluir un cambio en la lógica de gestión 260 que indica al PCD 100 suspender todo el escalado de rendimiento en el transceptor RF 168 cuando la potencia de señal recibida cae por debajo de un umbral identificado. A modo de ejemplo adicional, las entradas pueden incluir un cambio en la lógica de gestión 260 que indica al PCD 100 aplicar un programa deseado cuando el códec de vídeo 134 está activo.

La lógica de interfaz 270 permite a un fabricante configurar y ajustar la experiencia del usuario final en condiciones de funcionamiento definidas en el PCD 100 de manera controlable. Cuando la memoria 112 es una memoria flash,

una o más de la lógica de inicio 250, la lógica de gestión 260, la lógica de interfaz 270, los programas de aplicación en el almacén de aplicaciones 280 o la información en el sistema de archivos integrado 290 se pueden editar, sustituir o modificar de otro modo. En algunos modos de realización, la lógica de interfaz 270 puede permitir que un usuario final o el operador del PCD 100 busque, localice, modifique o sustituya la lógica de inicio 250, la lógica de gestión 260, aplicaciones en el almacén de aplicaciones 280 y la información en el sistema de archivos integrado 290. El operador puede utilizar la interfaz que resulta de hacer cambios que se implementarán en el siguiente inicio del PCD 100. Como alternativa, el operador puede utilizar la interfaz que resulta de hacer cambios que se implementan durante el tiempo de ejecución.

El sistema de archivos 290 integrado incluye un almacén de técnicas térmicas 292 dispuestas jerárquicamente. En este sentido, el sistema de archivos 290 puede incluir una sección reservada de su capacidad del sistema total de archivos para el almacenamiento de información para la configuración y gestión de los diversos parámetros 298 y algoritmos de gestión térmica 297 utilizados por el PCD 100. Como se muestra en la figura 3B, el almacén 292 incluye un almacén de núcleo 294, que incluye un almacén de programas 296, que incluye uno o más programas de gestión térmica.

La figura 4, que incluye las figuras 4A-4D, es un diagrama de flujo lógico que ilustra un procedimiento 400 para la gestión adaptativa de generación de energía térmica en el PCD 100. El procedimiento 400 de la figura 4 comienza con un primer bloque 402 en el que se establecen los parámetros iniciales. Los parámetros incluyen un parámetro de tiempo de restauración, altas y bajas tasas de muestreo, unidad de tiempo de penalización y umbrales de temperatura. Una vez que se establecen los parámetros, en el bloque 404 un módulo de gestión térmica adaptativa 101 puede funcionar en conjunción con el módulo de monitorización 114 para monitorizar los diversos parámetros de umbral de temperatura. En un ejemplo de modo de realización, los umbrales de temperatura pueden estar asociados con las derivaciones del núcleo, componentes de memoria PoP y temperatura de la piel del PCD 100.

Como los sensores asociados con los diferentes umbrales de temperatura se controlan en el bloque 404, en el bloque de decisión 406 se determina si se ha excedido un umbral inicial. El umbral inicial puede ser significativamente menor que cualquier umbral de temperatura asociado a un aspecto de derivación, PoP o de la piel. Si no ha superado el umbral inicial, la rama "no" se sigue de nuevo al bloque 404 y los sensores se siguen monitorizando. Si se viola el umbral inicial, una señal de interrupción se envía al módulo de monitorización 114 y/o el módulo ATM 101 y la rama "sí" se sigue al bloque 408. En el bloque 408, el muestreo de los diversos sensores se inicia a una baja tasa de muestreo.

Con los sensores monitorizados a una baja tasa de muestreo en el bloque 408, la temperatura de la derivación, la temperatura PoP y/o temperatura de la piel se comparan con sus respectivos umbrales preestablecidos. Si en los bloques de decisión 410 y 412 se verifica que se no se ha superado ninguno de los umbrales de derivación, PoP y/o de contacto, las ramas "no" se siguen al bloque 414 y los sensores se muestrean de nuevo en el siguiente intervalo. En particular, como un experto ordinario en la técnica reconocería, la duración del intervalo está dictada por la velocidad de muestreo que, en el bloque 414, se mantiene como una baja tasa de muestreo. En el bloque de decisión 416, después del intervalo de tiempo adicional del bloque 414, si se determina que la violación del umbral inicial se ha eliminado, a continuación, se sigue la rama "sí" al bloque 418 y termina el esfuerzo de muestreo. Cabe destacar, en este punto en el procedimiento 400, que un núcleo ejemplar ha estado funcionando a un nivel de máximo rendimiento.

Volviendo al bloque de decisión 416, si se determina que la violación del umbral de temperatura inicial no se ha eliminado, se sigue la rama "no" de nuevo a los bloques de decisión 410 y 412. Suponiendo que todavía no hay violaciones de temperatura de derivación, PoP y/o de la piel en los bloques de decisión 410 y 412, el ciclo se repite para otro intervalo en baja tasa de muestreo. Si en el bloque de decisión 410, sin embargo, se determina que se ha excedido un límite de temperatura de la unión, entonces se sigue la rama "sí" al bloque 420 (figura 4B). Del mismo modo, si en el bloque de decisión 412 se determina que un límite de temperatura PoP o de la piel ha sido violado, la rama "sí" se sigue al bloque 438 (figura 4C).

Suponiendo ahora que no se ha violado un límite de derivaciones, pero se ha violado un límite de temperatura PoP y/o de la piel, el procedimiento 400 avanza desde el bloque de decisión 412 al bloque 438, donde el núcleo de procesamiento ejemplar se regula a partir de un nivel de rendimiento máximo a un nivel de rendimiento inmediatamente inferior. La frecuencia de muestreo continúa en la baja tasa de muestreo y, en el siguiente intervalo, el bloque de decisión 440 consulta si la violación del umbral de temperatura PoP y/o de la piel se ha eliminado. Es decir, dado que el nivel de rendimiento del núcleo a modo de ejemplo, se redujo un nivel de rendimiento máximo predeterminado, en el bloque de decisión 440 se determina si dicha reducción en el consumo de energía era adecuada para mitigar la generación de energía térmica, de manera que la lectura de la temperatura cayó de nuevo por debajo del umbral. Si la violación del umbral se eliminó, entonces la rama "sí" se sigue al bloque 448 y el nivel de rendimiento inferior se mantiene durante un período de tiempo igual al período de penalización configurado en el bloque 402. Cabe destacar que, en algunos ejemplos, se prevé que el período de penalización no puede imponerse en este punto en el procedimiento 400 debido a que la carga de trabajo no era lo suficientemente pesada como para justificar una severa regulación de múltiples niveles del núcleo ejemplar antes de que se permita aumentar de nuevo a su nivel de máximo rendimiento en el bloque 450.

En relación con el período de la penalización, se prevé que algunos ejemplos puedan no aprovechar un período de penalización en absoluto. Otros ejemplos pueden imponer un período de penalización cuando se cumplen solo ciertas condiciones tales como, pero no limitadas a, la reentrada en el estado RAMP_DOWN antes de que expire un período de reinicio. Otros ejemplos pueden aumentar el período de penalización a medida que la metodología de gestión térmica adaptativa progresa a través del procesamiento de una variedad de cargas de trabajo.

Volviendo al procedimiento 400, si en el bloque de decisión 440 se determina que la violación del umbral de temperatura PoP y/o de la piel no se ha eliminado después del intervalo de muestreo, la rama "no" se sigue al bloque de decisión 442 y se determina si un siguiente nivel de potencia más bajo está disponible para el núcleo ejemplar. Si es así, entonces el núcleo permanece en el estado RAMP_DOWN y el nivel de potencia del núcleo ejemplar se reduce en un nivel individual adicional en el bloque 444. El muestreo continúa a la baja tasa de muestreo de un intervalo adicional en el bloque 446 y el procedimiento vuelve al bloque de decisión 440, donde los umbrales se comprueban otra vez para eliminación.

Si en el bloque de decisión 442 se determina que un siguiente nivel de rendimiento inferior no está disponible para el componente de procesamiento ejemplar, es decir, el ciclo de rampa descendente ha continuado sin eliminar la violación de temperatura hasta que el procesador está funcionando a su nivel de potencia más bajo disponible, entonces la rama "no" se sigue al bloque 452 y se mantiene el nivel de rendimiento más bajo. La(s) violación(es) de temperatura PoP y/o de contacto se verifica(n) continuamente en los intervalos de baja frecuencia de muestreo en el bloque de decisión 454 hasta que todos se ponen a cero. Una vez que se borran todas las violaciones de temperatura PoP y/o de contacto, la rama "sí" se sigue desde el bloque de decisión 454 al bloque 448. Como se describió anteriormente, en el bloque 448 se impone el período de penalización, en su caso, y el componente de procesamiento ejemplar se mantiene en su nivel de potencia más bajo para la duración del período de penalización antes de recibir autorización para aumentarse de nuevo a su nivel de rendimiento máximo en el bloque 450.

Una vez que se permite que el núcleo ejemplar salga del estado RAMP_DOWN en el bloque 450 y aumente su nivel de potencia de nuevo a un máximo, el procedimiento 400 continúa al bloque 456 de la figura 4D. En el bloque 456, ciertos procedimientos para la gestión térmica adaptativa pueden imponer un período de reinicio que se ha configurado en el bloque 402. Durante el período de reinicio, en el bloque 458, los diferentes sensores de temperatura 157 se controlan y sus lecturas se comparan con los umbrales de temperatura asociados. Si en el bloque de decisión 460 se determina que los umbrales no fueron violados durante el período de reinicio, a continuación, se sigue la rama "no" al bloque 462 y cualquier período de penalización que se haya acumulado a ese punto se elimina y el proceso vuelve al bloque 404 de la figura 4A. Sin embargo, si en el bloque de decisión 460 se determina que cualquiera de los diversos umbrales son violados antes del final del período de reinicio, entonces el período de penalización podrá aumentarse en el bloque 464 por el valor de penalización.

De esta manera, un gran volumen de trabajo que provoca un umbral de temperatura que se viola casi inmediatamente después de que se autorice que el núcleo salga del estado RAMP_DOWN influirá en la duración que el núcleo permanece en el estado RAMP_DOWN sobre la reentrada, lo que aumenta de manera constante la oportunidad de disipación de la energía térmica hasta que la carga de trabajo se ha completado. Después del bloque 464, el procedimiento 400 procede al bloque 420 o al bloque 438. En particular, si el umbral de temperatura que fue violado antes del final del período de reinicio era un umbral de temperatura PoP o de la piel, entonces el proceso vuelve al bloque 438 de la figura 4C y el procedimiento se realiza como se ha descrito anteriormente, con la salvedad de que cualquier período de penalización impuesto en el bloque 448 se habrá incrementado como consecuencia de las medidas adoptadas en el bloque 464. Sin embargo, si el umbral de temperatura que fue violado antes del final del período de reinicio era un umbral de temperatura de derivación, entonces el proceso vuelve al bloque 420 de la figura 4B y el procedimiento se realiza como se describirá a continuación, con la salvedad de que cualquier período de penalización impuesto en el bloque 434 se incrementará como consecuencia de las medidas adoptadas en el bloque 464.

Volviendo al bloque de decisión 410 de la figura 4A, si se supera el umbral de temperatura de derivación, entonces se sigue la rama "sí" al bloque 420 de la figura 4B. En particular, como un experto ordinario en la técnica entenderá, las temperaturas asociadas con los aspectos de derivación de los componentes de procesamiento en un PCD pueden ser críticos para la salud del PCD.

En el bloque 420, el nivel de potencia del núcleo ejemplar se reduce en un nivel y el sensor de temperatura 157A asociado con la derivación del núcleo se muestrea a una alta tasa de muestreo. Después de un intervalo de muestra, el sensor de temperatura 157A se comprueba para determinar si la violación del límite de derivación se eliminó como resultado del nivel de potencia reducida. Si no es así, se sigue la rama "no" al bloque de decisión 424 y se determina si un umbral superior más crítico se ha excedido mientras tanto. Cabe destacar que, bajo una condición de desbordamiento térmico, por ejemplo, la temperatura del núcleo podría seguir aumentando independientemente de la reducción del nivel de potencia en el núcleo. Si se ha excedido un nivel de temperatura crítico, se sigue la rama "sí" desde el bloque de decisión 424 al bloque 436 y se colapsa la potencia al núcleo. Al apagar el núcleo en el bloque 436, la degradación térmica del núcleo puede evitarse y mantenerse la salud del PCD.

Volviendo al bloque de decisión 424, si el umbral crítico no ha sido violado (incluso si el umbral de violación de derivación no se ha eliminado para el bloque 422), entonces se sigue la rama "no" al bloque de decisión 426. En el bloque de decisión 426 se determina si un nivel de rendimiento más bajo está disponible y, si es así, la rama "sí" se sigue al bloque 428. Si no, la rama "no" se sigue al bloque 436 y el núcleo se colapsa en potencia. En algunos modos de realización, el núcleo puede mantenerse en el nivel más bajo, en lugar de colapsar la potencia con la esperanza de que la violación del umbral de derivación se pueda eliminar posteriormente.

Si un siguiente nivel de potencia más bajo está disponible y se aplica en el bloque 428, entonces en el bloque 430 se continúa la alta velocidad de muestreo y el proceso vuelve al bloque de decisión 422. Si en cualquier momento en el bloque de decisión 422 se determina que la violación del umbral de temperatura de derivación se elimina, entonces se sigue la rama "sí" al bloque de decisión 432. En el bloque de decisión 432, se determina si sigue habiendo una violación de temperatura PoP y/o de contacto y, si es así, se sigue la rama "sí" de nuevo al bloque 438 de la figura 4C (descrito anteriormente). Si no se reconoce ninguna violación de temperatura PoP y/o de la piel en el bloque de decisión 432 (es decir, todas las violaciones se han eliminado), entonces se sigue la rama "no" al bloque 434. En el bloque 434, el nivel de rendimiento al que el núcleo ejemplar se redujo durante el período de RAMP_DOWN se mantiene durante el período de penalización. Al final del período de penalización, en el bloque 435, el componente de procesamiento ejemplar está autorizado a salir del período RAMP_DOWN y se reanuda las cargas de trabajo de procesamiento al nivel de potencia máxima. El proceso vuelve al bloque 456 de la figura 4D para la aplicación del período de reinicio y el posible ajuste de un período de penalización posterior.

La figura 5 es un diagrama de estado 500 ejemplar que ilustra diversos estados de política de gestión térmica adaptativa 505, 510, 515 provocados por las lecturas de temperatura asociadas con los sensores 157 dentro del PCD de la figura 1. El primer estado de política 505 puede comprender un estado MAX_PERF en el que el módulo ATM 101 ha autorizado un componente de procesamiento ejemplar para procesar cargas de trabajo a un nivel de máximo rendimiento. Como se describió anteriormente, el componente de procesamiento puede permanecer en el estado MAX_PERF a menos que y hasta que se reconozca una violación del umbral de temperatura.

En el caso de que una violación del umbral de temperatura se reconoce mientras que un componente de procesamiento está en el estado MAX_PERF, el módulo ATM 101 puede dar instrucciones al componente de procesamiento de entrar en el segundo estado de política 510 y disminuir su nivel de rendimiento un solo nivel. En el estado RAMP_DOWN, el nivel de potencia del componente de procesamiento se reduce sistemáticamente y de manera progresiva hasta que la generación de energía térmica por el componente alcanza un nivel que permite eliminar la violación del umbral observada. Una vez que todas las violaciones se eliminan, el componente de procesamiento puede ser autorizado a salir del estado RAMP_DOWN y aumentar su nivel de potencia al nivel máximo.

Cuando está en el estado de política RAMP_DOWN, el módulo ATM 101 puede trabajar con un módulo DVFS 26 para rebajar el nivel de rendimiento del componente de procesamiento un nivel hasta que se determine el nivel de consumo de energía más alto a la que el componente de procesamiento térmicamente agresivo pueda operar sin provocar una violación de temperatura. De esta manera, es una ventaja de los sistemas y procedimientos de gestión térmica adaptativa para poder optimizar la experiencia del usuario y la calidad de servicio independientemente del factor de forma del PCD o de la carga de trabajo específica que se está procesando.

Si uno o más umbrales de temperatura no se eliminan como resultado de la reducción de los niveles de potencia en el estado RAMP_DOWN, el componente de procesamiento puede ser instruido por el módulo ATM 101 para entrar en el tercer estado de política 515, CORE_OFF y colapsar la potencia. Un componente de procesamiento puede colapsarse en potencia en un esfuerzo por evitar la degradación térmica fuera de control y permanente del componente. Con posterioridad al colapso de la potencia en el estado CORE_OFF, el componente de procesamiento puede reiniciarse al estado MAX_PERF después de eliminar todas las violaciones.

La figura 6 es un diagrama que ilustra condiciones asociadas ejemplares con los estados de política 505, 510, 515 particulares ilustrados en la figura 5. Mientras está en el estado MAX_PERF 505, un componente de procesamiento puede estar contribuyendo a las condiciones de temperatura que exceden un umbral inicial, pero ninguna temperatura ha sido reconocida como superior a un umbral térmico asociado con un límite de derivación, límite de memoria PoP y/o límite de temperatura de contacto. En consecuencia, el componente de procesamiento puede funcionar a plena potencia y frecuencia, procesando así cargas de trabajo a su máxima eficiencia. El estado MAX_PERF 505 se caracteriza por las bajas tasas de muestreo, si hay alguna tasa de muestreo, y por la alta calidad de servicio y experiencia de usuario.

En el segundo estado RAMP_DOWN 510, un umbral de temperatura puede haber sido superado de tal manera que la reducción de potencia del componente de procesamiento está garantizada en un esfuerzo para reducir la generación de energía térmica y desactivar la violación de la temperatura. Como se describió anteriormente, el nivel de potencia se puede reducir de forma incremental hasta que se elimine la violación. De esta manera, se determina el nivel de procesamiento máximo al que el procesador puede operar sin hacer que el umbral de temperatura dado sea violado. Un componente de procesamiento en el segundo estado RAMP_DOWN 510 puede permanecer en el estado RAMP_DOWN 510 durante un período de penalización después de que todas las violaciones de temperatura

se hayan eliminado. El estado RAMP_DOWN 510 se caracteriza por una calidad de servicio y experiencia del usuario reducidas, aunque la calidad de servicio se optimiza a la vista de las condiciones de temperatura buscadas para su administración.

5 En el tercer estado CORE_OFF 510, un componente de procesamiento puede colapsarse en potencia en un esfuerzo por evitar el daño permanente al componente u otros componentes dentro del PCD 100. En ciertos modos de realización, un componente de procesamiento puede entrar en el estado CORE_OFF 515 como resultado de un límite de temperatura de derivación que se supera sin eliminarse en el estado RAMP_DOWN 510.

10 La figura 7 es un diagrama de flujo lógico que ilustra un subprocedimiento o subrutina 420, 438 para aplicar técnicas de reducción térmica de escalado de tensión y frecuencia dinámica ("DVFS"). Como se describió anteriormente, las técnicas DVFS pueden ser aprovechadas por un módulo ATM 101 en la aplicación de las políticas de gestión térmica adaptativa. En ciertos modos de realización, las técnicas de regulación DVFS se pueden aplicar a los componentes individuales de procesamiento de forma incremental, reduciendo los niveles de potencia a un determinado núcleo en un nivel hasta que se elimina una violación de la temperatura.

15 Tal como se entiende por un experto ordinario en la técnica, la demanda de procesadores que proporcionan un alto rendimiento y un bajo consumo de energía ha conducido al uso de diversas técnicas de administración de energía, tal como, por ejemplo, tensión dinámica y escalado de frecuencia, a veces referido como tensión dinámica y escalado de corriente ("DVCS") en diseños de procesadores. DVFS permite el equilibrio entre el consumo de energía y el rendimiento. Los procesadores 110 y 126, por ejemplo, pueden estar diseñados para tomar ventaja del DVFS, permitiendo que la frecuencia de reloj de cada procesador se ajuste con un ajuste correspondiente en la tensión.

20 Una reducción en la tensión operativa usualmente resulta en un ahorro proporcional en la potencia consumida. Una cuestión principal para activar los procesadores 110, 126 con DVFS habilitado es cómo controlar el equilibrio entre el rendimiento y el ahorro de energía.

25 El bloque 705 es la primera etapa en el subprocedimiento o subrutina 420, 438 para la aplicación de las técnicas de reducción térmica DVFS en un marco de gestión térmica adaptativa. En este primer bloque 705, el módulo ATM 101 puede determinar que un umbral de temperatura, tal como un umbral de derivación se ha violado, basado en lecturas de temperatura proporcionadas por los sensores térmicos 157A. De acuerdo con ello, el módulo ATM 101 puede entonces instruir al componente de procesamiento para entrar en el estado RAMP_DOWN 510 e iniciar instrucciones al módulo DVFS 26 para revisar los ajustes actuales DVFS en el bloque 710. A continuación, en el bloque 715, el módulo DVFS 26 puede determinar que puede reducirse el nivel de potencia del componente de procesamiento.

30 A continuación, en el bloque 720, el módulo DVFS 26 puede ajustar o ejecutar comandos para ajustar incrementalmente la configuración actual DVFS, que puede incluir la tensión y/o frecuencia, para mitigar las condiciones de carga térmica. El ajuste de la configuración puede comprender el ajuste o "escalado" de la frecuencia de reloj máxima permitida en el algoritmo DVFS. Como se describió anteriormente, el módulo DVFS 26 puede estar dedicado a un componente de procesamiento y de forma incremental ajustar el nivel de potencia del componente de procesamiento a un nivel hasta que se indique mediante el módulo ATM 101 que no se requiere ninguna reducción adicional de la configuración DVFS. Cabe destacar que, aunque el módulo de monitorización 114, el módulo de ATM 101 y el módulo de DVFS 26 se han descrito en la presente divulgación como módulos separados con funcionalidades separadas, se entenderá que en algunos modos de realización los distintos módulos o aspectos de los distintos módulos pueden estar combinados en un módulo común para la implementación de políticas de gestión térmica adaptativa.

35 Además, un experto ordinario en la programación es capaz de escribir un código de ordenador o identificar hardware y/o circuitos apropiados para poner en práctica la invención descrita sin dificultad sobre la base de los diagramas de flujo y la descripción asociada en esta memoria descriptiva, por ejemplo. Por lo tanto, no se considera necesaria la divulgación de un conjunto particular de instrucciones de código de programa o dispositivos de hardware detallados para una adecuada comprensión de cómo hacer y utilizar la invención. La funcionalidad de la invención de los procesos reivindicados implementados en ordenador se explica con más detalle en la descripción anterior y en conjunción con los dibujos, que pueden ilustrar diversos flujos de proceso.

40 En uno o más aspectos ejemplares, las funciones descritas pueden implementarse en hardware, software, firmware, o cualquier combinación de los mismos. Si se implementan en software, las funciones pueden almacenarse o transmitirse como una o más instrucciones o código en un medio legible por ordenador. Los medios legibles por ordenador incluyen soportes informáticos de almacenamiento y medios de comunicación que incluyen cualquier medio que facilite la transferencia de un programa informático de un lugar a otro. Un medio de almacenamiento puede ser cualquier medio disponible al que se pueda acceder por un ordenador. A modo de ejemplo, y no de limitación, tales medios legibles por ordenador pueden comprender RAM, ROM, EEPROM, CD-ROM u otro almacenamiento de disco óptico, almacenamiento en disco magnético u otros dispositivos de almacenamiento magnético, o cualquier otro medio que puede utilizarse para llevar o almacenar código de programa deseado en

forma de instrucciones o estructuras de datos y que se pueden acceder mediante un ordenador.

5 Además, cualquier conexión se denomina correctamente un medio legible por ordenador. Por ejemplo, si el software se transmite desde un sitio web, servidor u otra fuente remota usando un cable coaxial, cable de fibra óptica, par trenzado, línea de abonado digital ("DSL") o tecnologías inalámbricas, tales como infrarrojos, radio y microondas, entonces el cable coaxial, cable de fibra óptica, par trenzado, DSL o tecnologías inalámbricas tales como infrarrojos, radio y microondas se incluyen en la definición de medio.

10 Disco, tal como se usa en el presente documento, incluye discos compactos ("CD"), discos láser, discos ópticos, discos versátiles digitales ("DVD"), disquetes y discos Blu-ray, donde los discos generalmente reproducen datos magnéticamente, mientras que los discos reproducen datos ópticamente con láseres. Las combinaciones de lo anterior también deberían incluirse dentro del alcance de medios legibles por ordenador.

REIVINDICACIONES

1. Un procedimiento (400) para la gestión térmica adaptativa en un dispositivo informático portátil, PCD, comprendiendo el procedimiento:
- 5 definir un número discreto de niveles de rendimiento de uno o más componentes de procesamiento en el PCD, en el que cada uno de los niveles de rendimiento está asociado con una frecuencia de tensión y de reloj suministrada al uno o más componentes de procesamiento;
- 10 definir (402) umbrales de temperatura asociados con uno o más componentes sensibles a la temperatura en el PCD;
- monitorizar (404) una pluralidad de sensores de temperatura en el PCD, en el que cada sensor de temperatura está asociado con uno o más de los componentes sensibles a la temperatura;
- 15 recibir una señal de interrupción de una de la pluralidad de sensores de temperatura;
- muestrear señales de temperatura desde uno o más de la pluralidad de sensores de temperatura;
- 20 determinar que una señal de temperatura particular indica que uno particular de los umbrales de temperatura ha sido violado;
- reducir (420; 438) el nivel de rendimiento de uno o más de los componentes de procesamiento desde un nivel de rendimiento máximo a un siguiente nivel de rendimiento más alto en el número discreto definido de niveles de rendimiento en respuesta a la indicación de que uno particular de los umbrales de temperatura ha sido violado;
- 25 continuar (430; 446) el muestreo de la señal de temperatura particular;
- determinar a partir de la señal de temperatura particular que la violación del umbral de temperatura particular se ha eliminado; **caracterizado por:**
- 30 mantener (434; 448) el nivel de rendimiento del uno o más componentes de procesamiento en el siguiente nivel de rendimiento más alto durante un primer período de penalización que tiene una duración predeterminada después de que se haya eliminado la violación del umbral de temperatura particular;
- 35 aumentar (435; 450) el nivel de rendimiento del uno o más componentes de procesamiento desde el siguiente nivel de rendimiento más alto al nivel de máximo rendimiento al final del primer período de penalización; y
- monitorizar la pluralidad de sensores de temperatura durante un período de reinicio, en el que:
- 40 si, durante el período de reinicio, la señal de temperatura particular indica que el umbral de temperatura particular se ha vuelto a violar, se aumenta la duración de un período de penalización posterior en relación con la duración del primer período de penalización; y
- si, durante el período de reinicio, la señal de temperatura particular indica que el umbral de temperatura particular no se ha vuelto a violar, se reinicia la duración de un período de penalización posterior a una duración por defecto.
2. El procedimiento de la reivindicación 1, en el que cada uno de los componentes sensibles a la temperatura se selecciona de un grupo compuesto de un componente de derivación, un componente de memoria de paquete en paquete, PoP y un componente de carcasa exterior.
3. El procedimiento de la reivindicación 1, en el que el uno particular de los umbrales de temperatura está asociado con un componente de memoria paquete en paquete, PoP.
4. El procedimiento de la reivindicación 1, en el que el uno particular de los umbrales de temperatura está asociado con un componente de carcasa exterior.
5. El procedimiento de la reivindicación 1, en el que el uno particular de los umbrales de temperatura está asociado con un componente de derivación.
6. Un sistema de ordenador (100) para la gestión térmica adaptativa en un dispositivo informático portátil, comprendiendo el sistema:
- 60 medios para definir un número discreto de niveles de rendimiento de uno o más componentes de procesamiento en el PCD, en el que cada uno de los niveles de rendimiento está asociado con una frecuencia de tensión y de reloj suministrada al uno o más componentes de procesamiento;
- medios para definir umbrales de temperatura asociados con uno o más componentes sensibles a la temperatura en el PCD;
- 65 medios (114) para monitorizar una pluralidad de sensores de temperatura (157A; 157B) en el PCD, en el que cada sensor de temperatura está asociado con uno o más de los componentes sensibles a la temperatura;
- medios para recibir una señal de interrupción de una de la pluralidad de sensores de temperatura;

- medios (103) para muestrear señales de temperatura desde uno o más de la pluralidad de sensores de temperatura;
- medios para determinar que una señal de temperatura particular, indica que uno particular de los umbrales de temperatura ha sido violado;
- 5 medios (26; 101) para reducir el nivel de rendimiento de uno o más de los componentes de procesamiento desde un nivel de rendimiento máximo a un siguiente nivel de rendimiento más alto en el número discreto definido de niveles de rendimiento en respuesta a la indicación de que uno particular de los umbrales de temperatura ha sido violado;
- medios (103) para continuar el muestreo de la señal de temperatura particular;
- 10 medios para determinar a partir de la señal de temperatura particular que la violación del umbral de temperatura particular se ha eliminado; **caracterizado por:**
- medios (434; 448) para mantener el nivel de rendimiento del uno o más componentes de procesamiento en el siguiente nivel de rendimiento más alto durante un primer período de penalización que tiene una duración predeterminada después de que se haya eliminado la violación del umbral de temperatura particular;
- 15 medios (26; 101) para aumentar el nivel de rendimiento del uno o más componentes de procesamiento desde el siguiente nivel de rendimiento más alto al nivel de máximo rendimiento al final del primer período de penalización; y
- 20 medios (114) para monitorizar la pluralidad de sensores de temperatura durante un período de reinicio, en el que:
- si, durante el período de reinicio, la señal de temperatura particular indica que el umbral de temperatura particular se ha vuelto a violar, se aumenta la duración de un período de penalización posterior en relación con la duración del primer periodo de penalización; y
- 25 si, durante el período de reinicio, la señal de temperatura particular indica que el umbral de temperatura particular no se ha vuelto a violar, se reinicia la duración de un período de penalización posterior a una duración por defecto.
- 30 7. El sistema de ordenador de la reivindicación 6, en el que cada uno de los componentes sensibles a la temperatura se selecciona de un grupo compuesto de un componente de derivación, un componente de memoria de paquete en paquete, PoP y un componente de carcasa exterior.
- 35 8. El sistema de ordenador de la reivindicación 6, en el que el uno particular de los umbrales de temperatura está asociado con un componente de memoria paquete en paquete, PoP.
9. El sistema de ordenador de la reivindicación 6, en el que el uno particular de los umbrales de temperatura está asociado con un componente de carcasa exterior.
- 40 10. El sistema de ordenador de la reivindicación 6, en el que el uno particular de los umbrales de temperatura está asociado con un componente de derivación.
- 45 11. Un producto de programa de ordenador que comprende un medio utilizable por ordenador que tiene un código de programa legible por ordenador incorporado en el mismo, estando dicho código de programa legible por ordenador adaptado para ser ejecutado para implementar un procedimiento para la gestión térmica adaptativa en un dispositivo informático portátil, comprendiendo dicho procedimiento:
- 50 definir un número discreto de niveles de rendimiento de uno o más componentes de procesamiento en el PCD, en el que cada uno de los niveles de rendimiento está asociado con una frecuencia de tensión y de reloj suministrada al uno o más componentes de procesamiento;
- definir umbrales de temperatura asociados con uno o más componentes sensibles a la temperatura en el PCD;
- 55 monitorizar una pluralidad de sensores de temperatura en el PCD, en el que cada sensor de temperatura está asociado con uno o más de los componentes sensibles a la temperatura;
- recibir una señal de interrupción de una de la pluralidad de sensores de temperatura;
- muestrear señales de temperatura desde uno o más de la pluralidad de sensores de temperatura;
- determinar que una señal de temperatura particular indica que uno particular de los umbrales de temperatura ha sido violado;
- 60 reducir el nivel de rendimiento de uno o más de los componentes de procesamiento desde un nivel de rendimiento máximo a un siguiente nivel de rendimiento más alto en el número discreto definido de niveles de rendimiento en respuesta a la indicación de que uno particular de los umbrales de temperatura ha sido violado;
- continuar el muestreo de la señal de temperatura particular;
- determinar a partir de la señal de temperatura particular que la violación del umbral de temperatura particular se ha eliminado; **caracterizado por:**
- 65

mantener el nivel de rendimiento del uno o más componentes de procesamiento en el siguiente nivel de rendimiento más alto durante un primer período de penalización, que tiene una duración predeterminada después de que se haya eliminado la violación del umbral de temperatura particular; aumentar el nivel de rendimiento del uno o más componentes de procesamiento desde el siguiente nivel de rendimiento más alto al nivel de máximo rendimiento al final del primer período de penalización; y monitorizar la pluralidad de sensores de temperatura durante un período de reinicio, en el que:

si, durante el período de reinicio, la señal de temperatura particular indica que el umbral de temperatura particular se ha vuelto a violar, se aumenta la duración de un período de penalización posterior en relación con la duración del primer período de penalización; y

si, durante el período de reinicio, la señal de temperatura particular indica que el umbral de temperatura particular no se ha vuelto a violar, se reinicia la duración de un período de penalización posterior a una duración por defecto.

12. El producto de programa de ordenador de la reivindicación 11, en el que cada uno de los componentes sensibles a la temperatura se selecciona de un grupo compuesto de un componente de derivación, un componente de memoria de paquete en paquete, PoP y un componente de carcasa exterior.
13. El producto de programa de ordenador de la reivindicación 11, en el que el uno particular de los umbrales de temperatura está asociado con un componente de memoria paquete en paquete, PoP.
14. El producto de programa de ordenador de la reivindicación 11, en el que el uno particular de los umbrales de temperatura está asociado con un componente de carcasa exterior.
15. El producto de programa de ordenador de la reivindicación 11, en el que el uno particular de los umbrales de temperatura está asociado con un componente de derivación.

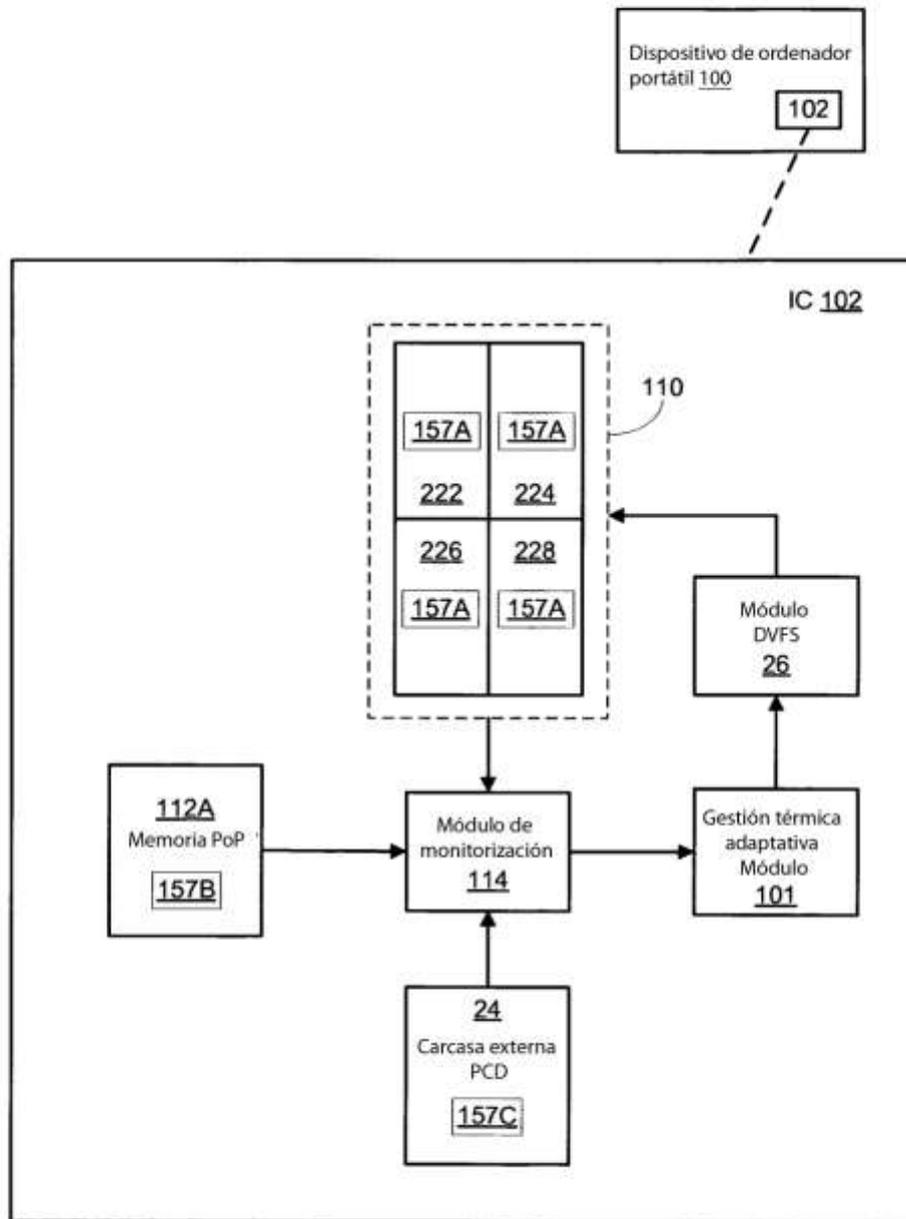


FIG. 1

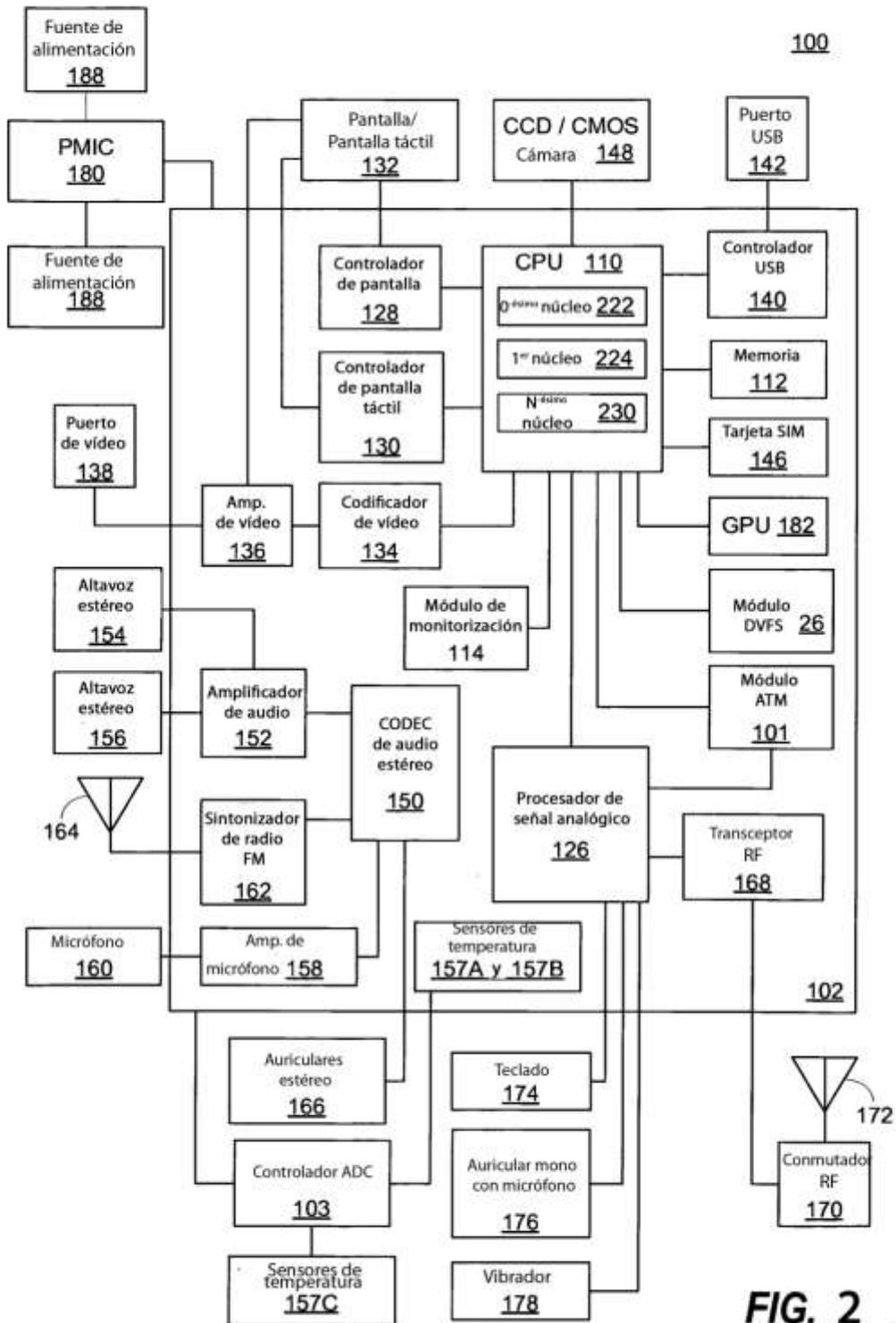


FIG. 2

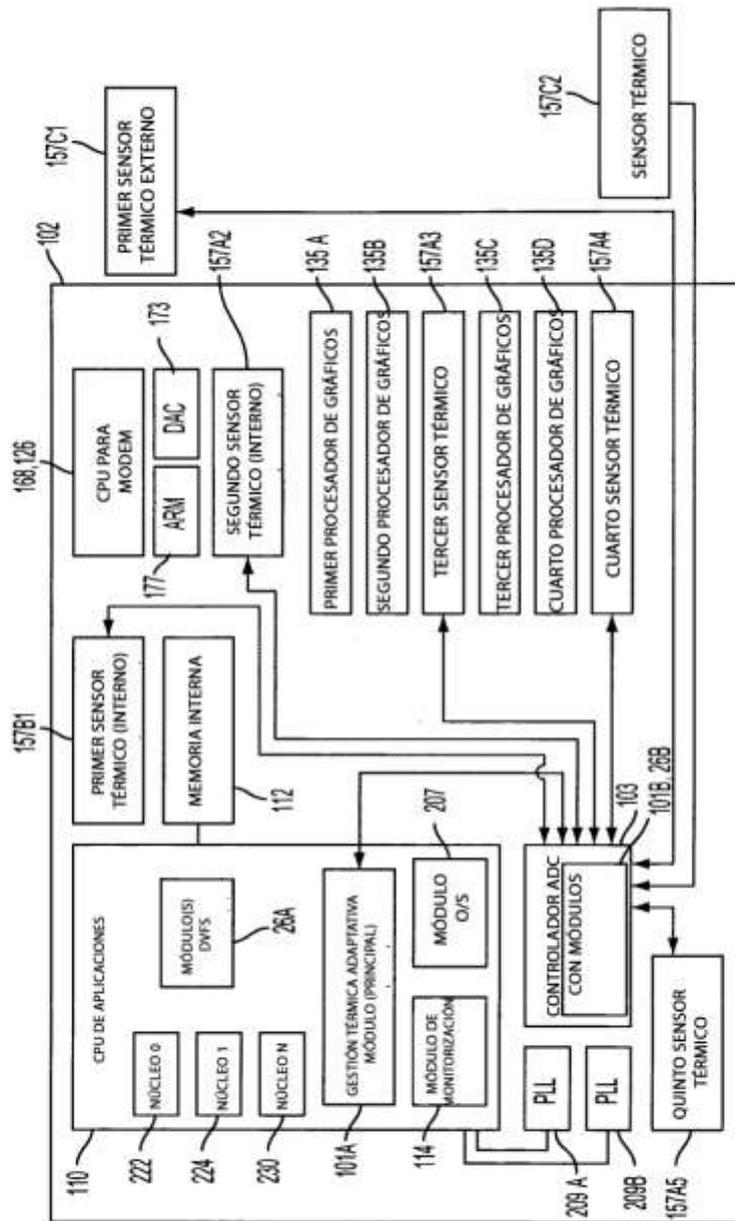


FIG. 3A

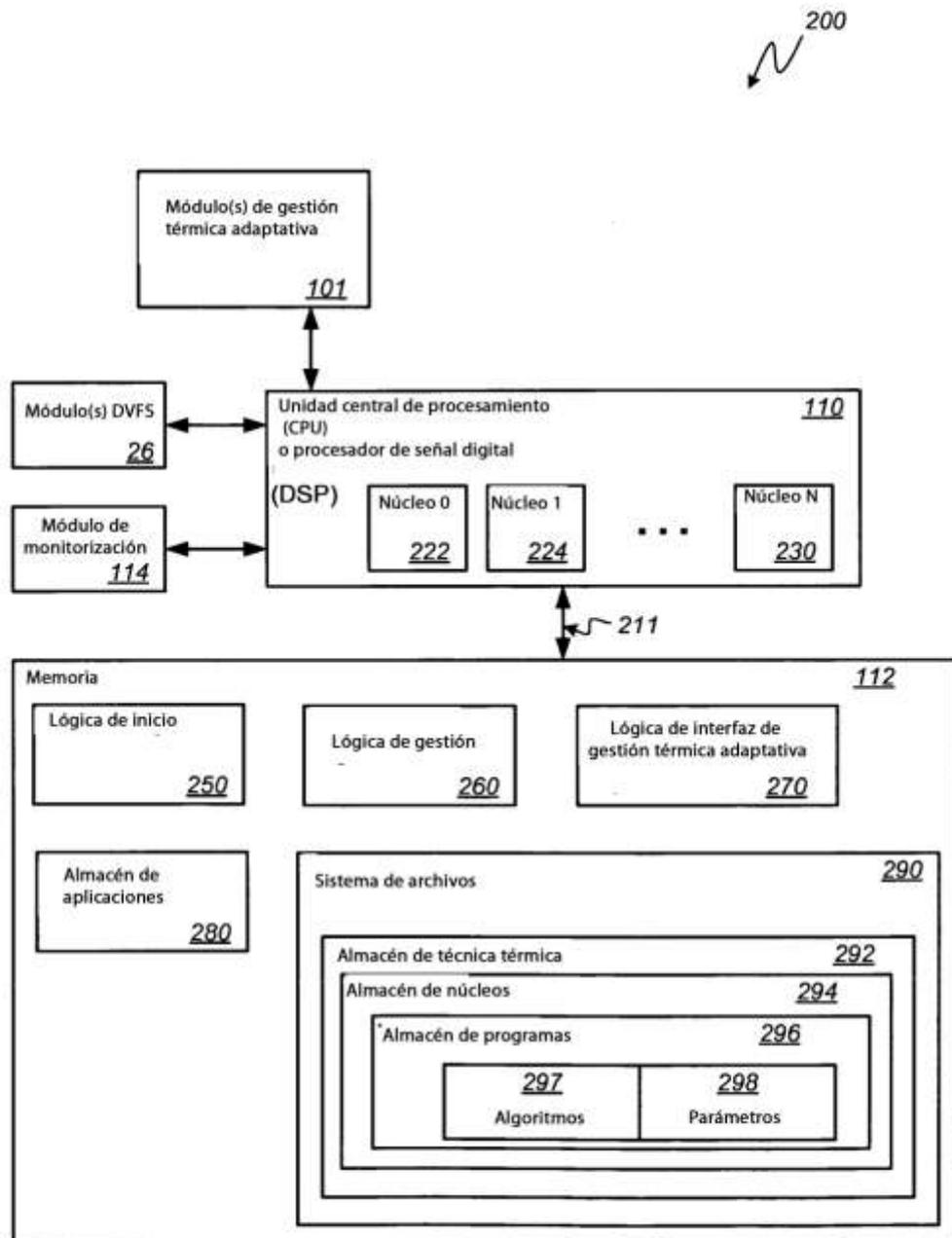
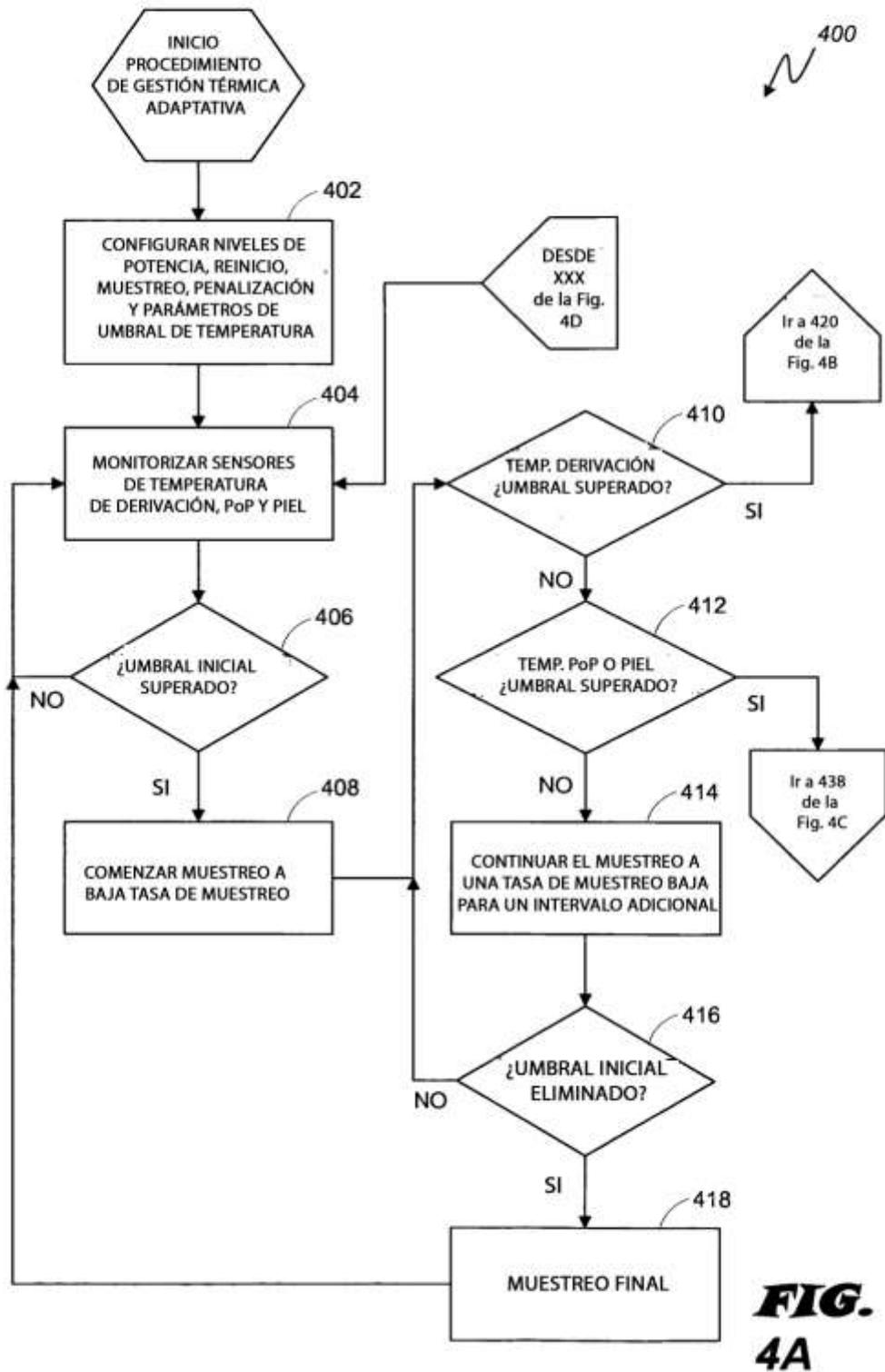


FIG. 3B



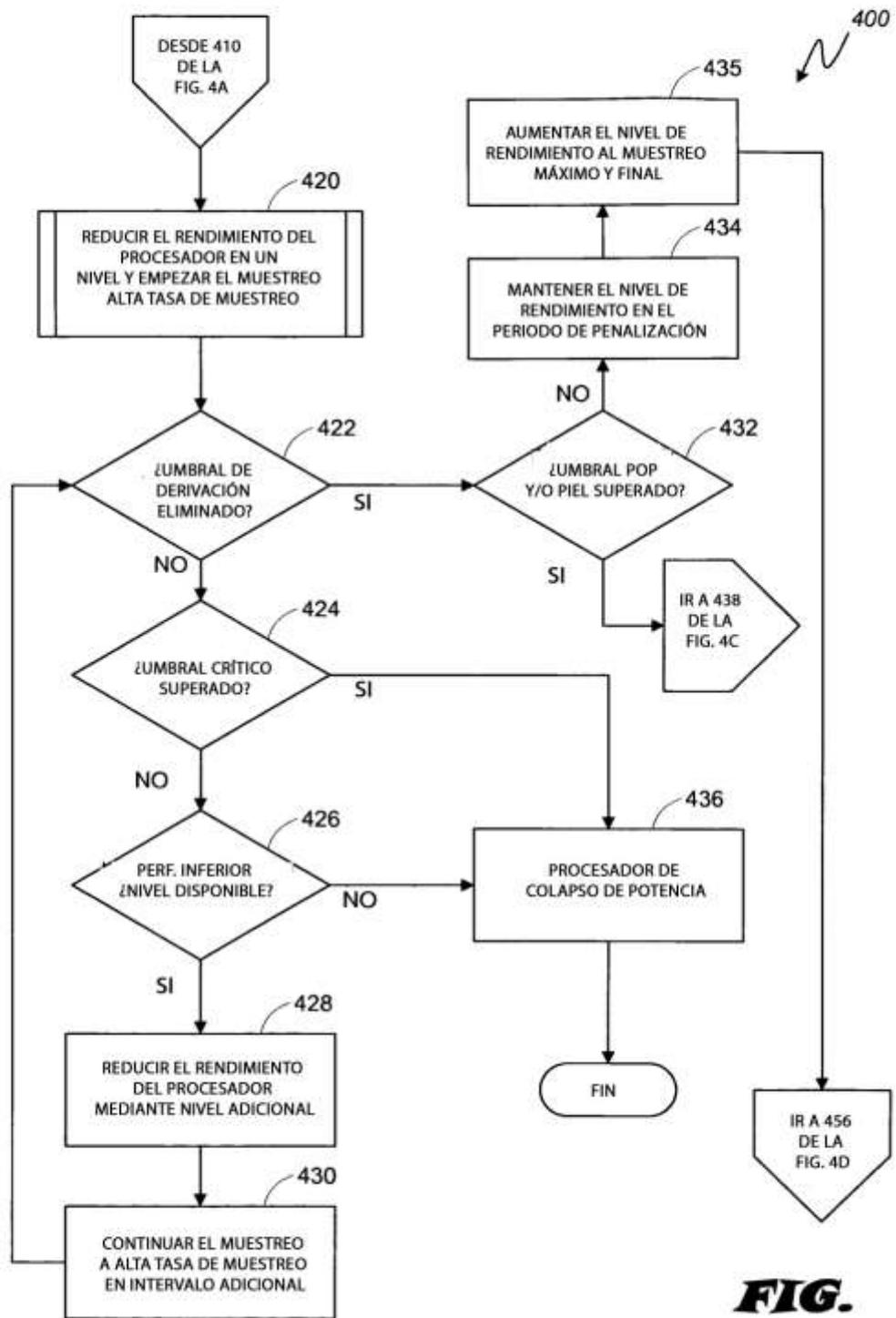


FIG. 4B

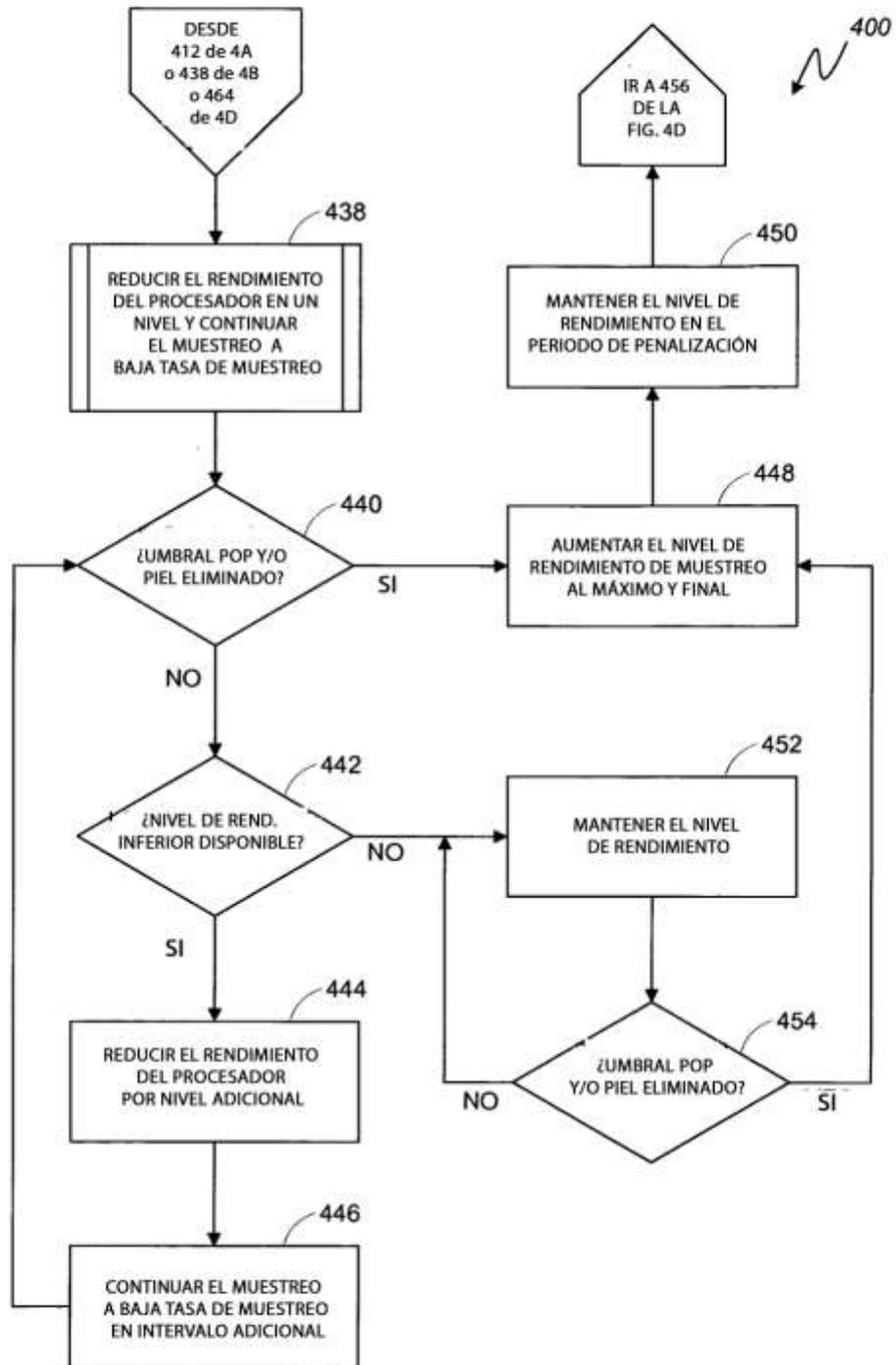


FIG.
4C

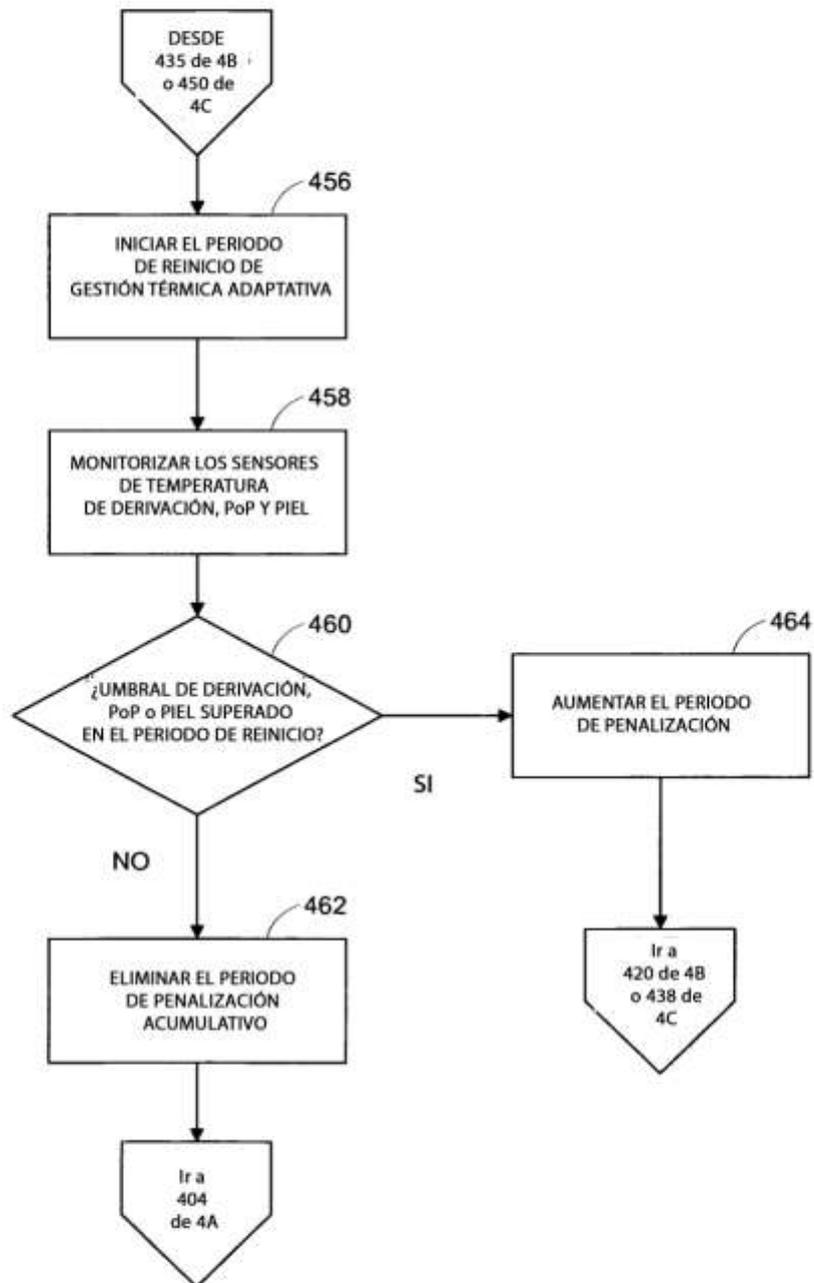


FIG.
4D

500

ESTADOS DE POLÍTICA
EJEMPLAR

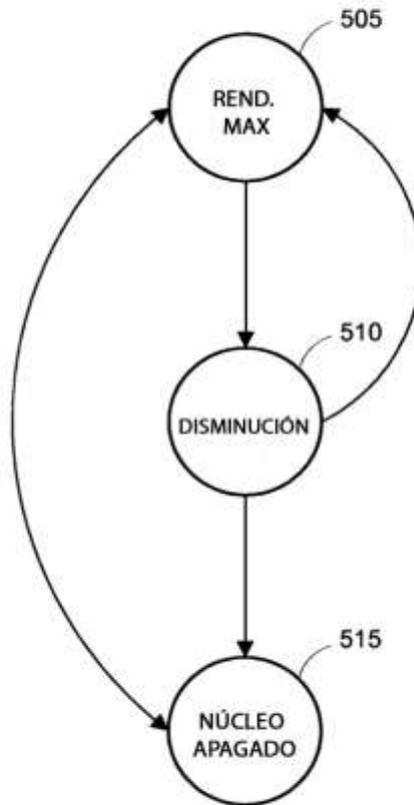


FIG. 5

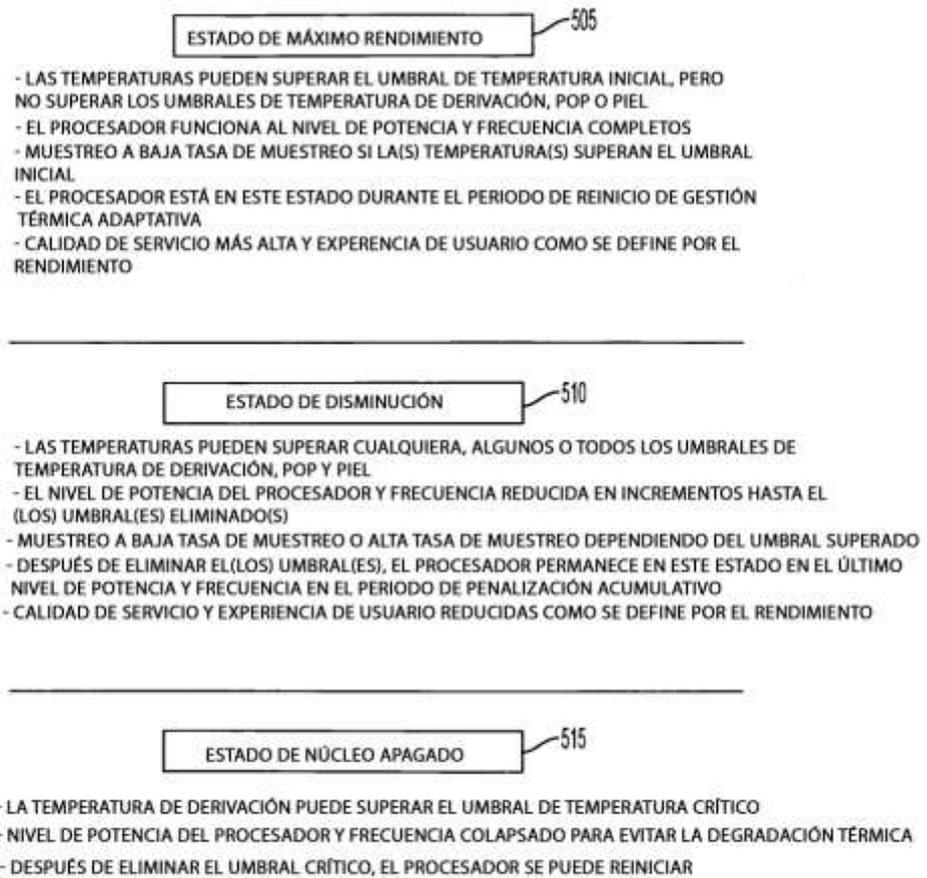


FIG.
6

420, 438



FIG.
7