

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 590 854**

51 Int. Cl.:

**H03K 3/57** (2006.01)

**H03K 17/722** (2006.01)

**A61N 1/32** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **11.02.2013 PCT/EP2013/052672**

87 Fecha y número de publicación internacional: **29.08.2013 WO13124178**

96 Fecha de presentación y número de la solicitud europea: **11.02.2013 E 13706196 (6)**

97 Fecha y número de publicación de la concesión europea: **15.06.2016 EP 2817883**

54 Título: **Circuito de conmutación de corriente de alta tensión**

30 Prioridad:

**22.02.2012 IT TV20120026**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**23.11.2016**

73 Titular/es:

**FONDAZIONE DON CARLO GNOCCHI - ONLUS  
(100.0%)  
Piazzale Rodolfo Morandi, 6  
20121 Milano, IT**

72 Inventor/es:

**THORSEN, RUNE ASBJOERN;  
LOMBARDINI, LUCA y  
FERRARIN, MAURIZIO**

74 Agente/Representante:

**CURELL AGUILÁ, Mireia**

ES 2 590 854 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

**DESCRIPCIÓN**

Circuito de conmutación de corriente de alta tensión.

**5 Descripción**

La presente invención se refiere a un circuito electrónico del tipo analógico, que puede ser del tipo integrado o se puede realizar con componentes independientes.

10 En particular, la presente invención se refiere a un circuito de conmutación de alta tensión para conmutar señales de corriente, concretamente señales de corriente del tipo por pulsos, entre un puerto de entrada y un puerto de salida seleccionable.

15 En muchas aplicaciones, por ejemplo en el sector biomédico, se utilizan multiplexores cuando resulta necesario suministrar una señal de corriente deseada a un puerto de salida, que se puede activar de forma selectiva.

20 La solicitud de patente italiana número MI2007A000595 describe un circuito generador de corriente por pulsos de alta tensión para un estimulador eléctrico neuromuscular. El presente documento muestra el uso de un multiplexor provisto de un puerto de entrada adaptado para recibir una señal de corriente del tipo por pulsos, generada por un circuito de estimulación, y una pluralidad de puertos de salida, pudiendo cada uno de los mismos ser seleccionado para proporcionar dicha señal de corriente a un par de electrodos de estimulación correspondientes.

25 Los multiplexores, sustancialmente de un tipo similar al descrito anteriormente, también se pueden utilizar en aplicaciones biomédicas de diferentes tipos, como en aparatos de exploración de ultrasonidos.

A menudo, estos dispositivos no presentan un aislamiento galvánico satisfactorio a tierra de los puertos de salida.

30 En muchos dispositivos, incluso se están destinados a su uso, por ejemplo, en aplicaciones biomédicas, tal como se describe, por ejemplo, en el documento US 5.033.468 A, en donde la presencia de un aislamiento galvánico efectivo resulta un requisito de diseño muy importante, se puede encontrar la presencia de corrientes de fuga a tierra no negligible. La intensidad de dichas corrientes de fuga se incrementa, generalmente de forma no lineal, con la tensión de los terminales del puerto de entrada/salida.

35 Muchos multiplexores según la técnica anterior tienen un consumo de energía elevado, tanto en modo en espera como durante el funcionamiento, lo que se incrementa de forma significativa si las altas tensiones se encuentran presentes en los terminales de los puertos de entrada/salida.

Otro ejemplo de dispositivo de estimulación electrónico se da a conocer en la patente US5052391.

40 En dicho documento, se da a conocer un circuito electrónico para proporcionar pulsos de corriente de alta tensión, de tiempo de subida alto y de carga equilibrada.

45 El circuito electrónico en realidad no cuenta con funcionalidades de multiplexión de corriente, sino que básicamente proporciona la división de una salida para una conexión paralela con una pluralidad de canales de salida.

50 Igualmente, un circuito de este tipo adolece de desventajas relevantes en términos de peso y tamaño, dado que se tienen que utilizar transformadores múltiples para transferir la energía de un pulso de estimulación a los canales de salida correspondientes. La envergadura general de dicho sistema hace que resulte difícil utilizar en estimuladores portátiles.

Igualmente, la corriente de salida suministrada a cada puerto de salida a menudo está sometida a distorsiones de la forma de onda relevante, debidas a las corrientes absorbidas por los dispositivos de conmutación adoptados.

55 El objetivo principal de la presente invención es proporcionar un circuito de conmutación, que pueda superar las desventajas descritas anteriormente.

Un objetivo adicional de la presente invención es proporcionar un circuito de conmutación que se pueda controlar por medio de señales del tipo lógico para conmutar una corriente de entrada hacia un puerto de salida seleccionable.

60 Un objetivo adicional de la presente invención es proporcionar un circuito de conmutación en el que los terminales de entrada y de salida presenten una elevada impedancia a tierra para tensiones en los rangos de especificación.

Un objetivo adicional de la presente invención es proporcionar un circuito de conmutación provisto de un bajo consumo de energía en reposo y activo para tensiones en los rangos de especificación.

65 Un objetivo adicional de la presente invención es proporcionar un circuito de conmutación que se pueda alimentar

mediante suministros de alta tensión.

Un objetivo adicional de la presente invención es proporcionar un circuito de conmutación que se pueda producir fácilmente a nivel industrial, como un circuito integrado o como un circuito de componentes individuales, a costes competitivos con respecto a los dispositivos según la técnica anterior.

Estos objetivos, junto con otros objetivos que se pondrán de manifiesto con más claridad a partir de la descripción siguiente y de los dibujos adjuntos, se consiguen, de acuerdo con la invención, mediante un circuito de conmutador de alta tensión según la reivindicación 1, propuesto a continuación y en las reivindicaciones dependientes adjuntas que hacen referencia a formas de realización preferidas de la presente invención.

Otras características y ventajas de la presente invención se pondrán de manifiesto más claramente haciendo referencia a la descripción que se da a continuación y a las figuras adjuntas, proporcionadas meramente a título explicativo y no limitativo, donde:

las figuras 1A, 1B ilustran diagramas de bloques que muestran el funcionamiento y la estructura general del circuito de conmutación de alta tensión según la presente invención;

la figura 2 ilustra un diagrama de bloques de un multiplexor que comprende el circuito de conmutador de alta tensión según la presente invención;

la figura 3 ilustra un diagrama de bloques de la etapa de salida en una forma de realización del circuito de conmutador de alta tensión según la presente invención;

la figura 4 ilustra la etapa tampón incluida en el circuito de conmutación de alta tensión según la invención;

las figuras 5 y 6 ilustran con más detalle la estructura del circuito de la etapa de salida del circuito de conmutación de alta tensión, en la forma de realización que se muestra en la figura 3.

Haciendo referencia a las figuras anteriores, la presente invención se refiere a un circuito de conmutación de alta tensión 1.

El circuito de conmutación de alta tensión 1 está adaptado particularmente para su uso en un estimulador eléctrico muscular o neuromuscular y a continuación se describirá haciendo referencia a dicha aplicación en aras de la simplicidad de la exposición.

Sin embargo, no se pretende limitar en modo alguno el alcance de la presente invención.

De hecho, el circuito de conmutación 1 se puede utilizar en diferentes aplicaciones biomédicas, por ejemplo en dispositivos de ultrasonidos o en otro tipo de dispositivos en los que resulte necesario activar de forma selectiva una pluralidad de puertos de corriente controlados, como dispositivos o sistemas microelectromecánicos (MEMS).

Haciendo referencia a las figuras 1A y 1B, el circuito de conmutación 1 comprende un puerto de entrada IN adaptado para recibir una corriente de entrada  $I_{IN}$ .

La corriente de entrada  $I_{IN}$  está predefinida y se genera mediante un circuito generador de corriente 500, conectado eléctricamente con un par de terminales (positivo y negativo)  $IN^+$  e  $IN^-$  del puerto de entrada IN.

La corriente de entrada  $I_{IN}$  prevé un pulso del tipo en forma de onda, preferentemente del tipo unipolar.

El circuito de conmutación 1 comprende un puerto de salida  $O_I$  que puede recibir la corriente de entrada  $I_{IN}$  y conducir una corriente de salida  $I_{LI}$  a una carga eléctrica  $L_I$  correspondiente.

El circuito de conmutación 1 puede llevar la corriente de entrada  $I_{IN}$  al puerto de salida  $O_I$ , cuando este último se selecciona para llevar la corriente de salida  $I_{LI}$  a la carga  $L_I$ .

Una tensión de entrada  $V_{IN}$  se encuentra entre los terminales  $IN^+$  e  $IN^-$  del puerto de entrada IN, que es una función de la corriente de salida  $I_{IN}$  y de la impedancia equivalente aguas abajo vista desde los terminales del puerto de entrada IN.

La tensión de entrada  $V_{IN}$  puede alcanzar valores elevados, por ejemplo valores de unos cientos de voltios en un estimulador eléctrico.

El circuito de conmutación 1 comprende una etapa tampón BUF que está conectada eléctricamente al puerto de entrada IN.

La etapa tampón BUF está adaptada para detectar la tensión de entrada  $V_{IN}$ , en los terminales  $IN^+$ ,  $IN^-$  del puerto de entrada IN y para suministrar, en una salida tampón BF, una tensión tampón  $V_{BUF}$ , que sigue la tensión de entrada detectada  $V_{IN}$ .

5 El circuito de conmutación 1 comprende conmutadores complementarios  $T_1$ ,  $T_2$  que funcionan como conmutadores de corriente y están conectados eléctricamente entre el puerto de entrada IN y el puerto de salida  $O_i$ .

El circuito de conmutación 1 comprende un primer terminal de control  $K_1$  para proporcionar una primera señal de control  $C_1$  del tipo lógico (por ejemplo a 0V y 3,3V).

10 Preferentemente, el circuito de conmutación 1 está funcionalmente asociado con una etapa de control electrónico COM adaptada para generar la señal de control C, y enviarla al terminal de control  $K_1$ , conectado a la misma.

15 En algunas formas de realización de la presente invención, la etapa de control COM puede estar incluida físicamente en el circuito de conmutación 1.

Preferentemente, la etapa de control COM puede comprender un dispositivo procesador digital, por ejemplo un microprocesador, o un registro de desplazamiento u otro circuito de tipo similar.

20 El circuito de conmutación 1 comprende un primer convertidor de nivel de tensión  $A_1$  que está conectado eléctricamente con la etapa tampón BUF, con los conmutadores  $T_1$ ,  $T_2$  y con el terminal de control  $K_1$ .

25 El convertidor de nivel de tensión  $A_1$  está adaptado para proporcionar una primera y una segunda tensión de puerta  $V_{P1}$ ,  $V_{P2}$  respectivamente en un primer y un segundo terminal de puerta  $G_1$ ,  $G_2$  del primer y el segundo conmutador  $T_1$ ,  $T_2$ , para controlar dichos conmutadores mediante la señal de control  $C_1$ .

30 Dependiendo de la señal de control  $C_1$ , los conmutadores  $T_1$ ,  $T_2$  habilitan o deshabilitan el flujo de la corriente de entrada  $I_{IN}$  del puerto de entrada IN al puerto de salida  $O_i$ , proporcionando o bloqueando de este modo un paso de corriente del puerto de entrada  $I_{IN}$  al puerto de salida  $O_i$  para la corriente de entrada  $I_{IN}$ .

La conectividad entre el puerto de entrada IN y cada puerto de salida  $O_i$  se determina mediante la señal de control  $C_1$  que selecciona el puerto de salida  $O_i$  para recibir la corriente de entrada  $I_{IN}$ .

35 Así, la corriente de salida provista por los conmutadores  $T_1$ ,  $T_2$  es igual a  $(I_{IN} * C_1)$  donde  $C_1$  es una señal lógica provista de valores lógicos iguales a 0 o 1.

40 La adopción del convertidor de nivel de tensión  $A_1$  para proporcionar las tensiones de puerta  $V_{P1}$ ,  $V_{P2}$  resulta bastante ventajosa, debido a que permite establecer de forma adecuada la tensión por las uniones de puerta-fuente de los conmutadores  $T_1$ ,  $T_2$ , con el fin de hacer posible el control (en particular activar) de dichos conmutadores mediante la señal de control  $C_1$ . De hecho, los conmutadores  $T_1$ ,  $T_2$  son transistores en los que la tensión por la unión de puerta-fuente puede variar, debido a que presentan terminales de fuente conectados eléctricamente con los terminales del puerto de entrada IN.

45 Tal como se muestra en las figuras 1B y 3, los conmutadores  $T_1$ ,  $T_2$ , el convertidor de nivel de tensión  $A_1$  y el terminal de entrada  $K_1$  forman un circuito de salida  $NET_1$  comprendido en una etapa de salida electrónica  $M_i$  del circuito de conmutación 1.

50 La etapa de salida  $M_i$  está conectada eléctricamente al puerto de entrada IN, la etapa tampón BUF, el puerto de salida  $O_i$  y, preferentemente, a la etapa de control COM.

De acuerdo con la presente invención (figura 4), la etapa tampón BUF comprende una estructura de circuito dividida en dos secciones, sustancialmente simétricas con respecto a tierra.

55 Cada una de dichas dos secciones comprende un circuito de detección  $B_1$ ,  $B_2$  dispuesto de manera que detecte la tensión de un terminal correspondiente  $IN^+$ ,  $IN^-$  del puerto de entrada IN y un circuito seguidor de tensión  $F_1$ ,  $F_2$  dispuesto de manera que la tensión de los terminales positivo y negativo  $BF^+$ ,  $BF^-$  de la salida tampón BF siga la tensión detectada.

60 Esta solución hace que se pueda mantener una impedancia elevada a tierra para el puerto de entrada IN y la salida tampón BF, estando, las tensiones de los terminales de los mismos flotantes con respecto a tierra.

La salida tampón BF proporciona, entre los terminales  $BF^+$ ,  $BF^-$ , la tensión adaptada  $V_{BUF}$  que sigue las variaciones de la tensión  $V_{IN}$  en los terminales  $IN^+$ ,  $IN^-$  del puerto de entrada IN.

65 Esto hace que se pueda energizar el convertidor de nivel de tensión  $A_1$  con tensiones elevadas ( $V_{PP}$  y  $V_{NN}$ ) que son diferentes de  $V_{IN}$ , sin introducir distorsiones significativas (por ejemplo debidas a absorciones de corriente no

deseadas) en la corriente de entrada  $I_{IN}$  cuando esta última fluye hacia el puerto de salida  $O_1$ .

En una primera sección, la etapa tampón BUF comprende un primer circuito de detección  $B_1$  y un primer circuito de detección seguidor  $F_1$ .

5 El circuito de detección  $B_1$  está conectado eléctricamente con el terminal positivo  $IN^+$  del puerto de entrada IN, con el nodo de detección  $S_1$  y con una primera fuente de alimentación  $V_{CC}$ .

10 El circuito de detección  $B_1$  detecta la tensión del terminal positivo  $IN^+$  del puerto de entrada IN y establece una compensación con respecto a esta tensión para compensar el umbral de tensión puerta-fuente de un transistor  $T_9$  del circuito seguidor de tensión  $F_1$  y evitar una conducción no deseada del conmutador  $T_1$ .

15 Preferentemente, el circuito de detección  $B_1$  comprende un diodo Zener  $D_{21}$  y un condensador  $Z_{21}$ , conectados en paralelo entre el terminal positivo  $IN^+$  y el nodo de detección  $S_1$ .

El diodo  $D_{21}$  ventajosamente evita las sobretensiones en el nodo de detección  $S_1$ , mientras que el condensador  $Z_{21}$  mantiene la compensación de tensión con respecto a la tensión del terminal positivo  $IN^+$ .

20 Preferentemente, el circuito de detección  $B_1$  comprende una resistencia  $R_{21}$  y un diodo  $D_{24}$  conectados eléctricamente en serie entre la fuente de alimentación  $V_{CC}$  y el nodo de detección  $S_1$ .

El circuito seguidor de tensión  $F_1$  está conectado eléctricamente con el nodo de detección  $S_1$ , con el terminal positivo  $BF^+$  de la salida tampón BF y con una segunda fuente de alimentación  $V_{PP}$  que es una fuente de alimentación de alta tensión.

25 En el circuito seguidor de tensión  $F_1$ , la tensión del terminal positivo  $BF^+$  sustancialmente sigue la tensión del terminal positivo  $IN^+$ .

30 Preferentemente, el circuito seguidor de tensión  $F_1$  comprende el transistor  $T_9$ , por ejemplo un MOSFET tipo n en modo acumulación, conectado entre la fuente de alimentación  $V_{PP}$  y tierra por la resistencia  $R_{23}$ .

El transistor  $T_9$  presenta el terminal de puerta conectado con el nodo de detección  $S_1$ , el terminal de drenaje conectado con la fuente de alimentación  $V_{PP}$  y el terminal de fuente conectado con el terminal  $BF^+$  y a una resistencia  $R_{23}$ , a su vez conectada a tierra.

35 A continuación se describirá el funcionamiento de la primera sección de la etapa BUF con mayor detalle.

Cuando no hay flujo de corriente hacia la carga  $L_1$  (por ejemplo la corriente de entrada  $I_{IN}$  no tiene pulsos de corriente) el nodo de detección  $S_1$  se encuentra a una tensión aproximadamente igual a  $V_{CC}$ .

40 Así, la tensión del terminal  $BF^+$  es aproximadamente igual que  $V_{IN}$  menos la caída de tensión en la red compuesta de los elementos del circuito  $D_{21}$ ,  $Z_{21}$ ,  $D_{24}$  y  $R_{21}$  y la tensión  $V_{GSth}$  ( $T_9$ ), es decir, la tensión de umbral de puerta-fuente del transistor  $T_9$ .

45 La tensión del nodo de detección  $S_1$  sigue la tensión del terminal  $IN^+$ , de manera que la tensión del terminal  $BF^+$  sigue la tensión del terminal  $IN^+$  y el conmutador  $T_1$  se encuentra en un estado inactivo OFF.

50 Si hay un flujo de corriente hacia la carga  $L_1$  (es decir, el conmutador  $T_1$  se encuentra en un estado activo ON), la tensión del terminal  $IN^+$  depende sustancialmente de la caída de tensión por dicha carga. En este caso, las variaciones de tensión en el terminal  $IN^+$  se detectan mediante el circuito de detección  $B_1$  y van seguidas por la tensión en el terminal  $BF^+$ .

55 Una segunda sección de la etapa tampón BUF prevé una estructura de circuito sustancialmente simétrica a la de la primera sección descrita anteriormente, que comprende un segundo circuito de detección  $B_2$  y un segundo circuito seguidor  $F_2$ .

El circuito de detección  $B_2$  está conectado eléctricamente con el terminal negativo  $IN^-$  del puerto de entrada IN, con un segundo nodo de detección  $S_2$  y con una tercera fuente de alimentación  $V_{DD}$ .

60 El circuito de detección  $B_2$  detecta la tensión del terminal negativo  $IN^-$  del puerto de entrada IN y establece una compensación de tensión con respecto a la misma para compensar la tensión de umbral puerta-fuente de un transistor  $T_{10}$  del circuito seguidor de tensión  $F_2$  y evitar una conducción no deseada del conmutador  $T_2$ .

65 Preferentemente, el circuito de detección  $B_2$  comprende un diodo Zener  $D_{22}$  y un condensador  $Z_{22}$ , conectados en paralelo entre el terminal negativo  $IN^-$  y el nodo de detección  $S_2$ .

El diodo  $D_{22}$  ventajosamente evita las sobretensiones en el nodo de detección  $S_2$ , mientras que el condensador  $Z_{22}$  mantiene la compensación de tensión con respecto a la tensión del terminal negativo  $IN^-$ .

5 Preferentemente, el circuito de detección  $B_2$  comprende una resistencia  $R_{26}$  y un diodo  $D_{23}$  conectados eléctricamente en serie entre la fuente de alimentación  $V_{DD}$  y el nodo de detección  $S_2$ .

El circuito seguidor  $F_2$  está conectado eléctricamente con el nodo de detección  $S_2$  y con el terminal negativo  $BF^-$  de la salida tampón  $BF$ .

10 En el circuito seguidor  $F_2$ , la tensión del terminal negativo  $BF^-$  sustancialmente sigue la tensión del terminal negativo  $IN^-$ .

15 Preferentemente, el circuito seguidor  $F_2$  comprende el transistor  $T_{10}$ , por ejemplo un MOSFET tipo p en modo acumulación, conectado entre una cuarta fuente de alimentación  $V_{NN}$ , que es una fuente de alimentación de alta tensión, y tierra, por la resistencia  $R_{24}$ .

20 En el transistor  $T_{10}$ , el terminal de puerta se conecta con el nodo de detección  $S_2$ , el terminal de drenaje se conecta con la tensión de fuente de alimentación  $V_{NN}$  y el terminal de fuente del transistor  $T_{10}$  se conecta eléctricamente con el terminal  $BF^-$  y a una resistencia  $R_{24}$ , a su vez conectada a tierra.

El funcionamiento de la segunda sección de la etapa BUF es sustancialmente similar al de la primera sección.

25 Cuando no hay flujo de corriente hacia la carga  $L_1$  (por ejemplo, la corriente de entrada  $I_{IN}$  no prevé pulsos de corriente), el nodo de detección  $S_2$  se encuentra a una tensión aproximadamente igual que  $V_{DD}$ .

De este modo, la tensión del terminal  $BF^-$  es aproximadamente igual que  $V_{IN}$  menos la caída de tensión en la red compuesta por los elementos de circuito  $D_{22}$ ,  $Z_{22}$ ,  $D_{23}$  y  $R_{26}$  y  $V_{GSth}$  ( $T_{10}$ ), es decir, la tensión de umbral puerta-fuente del transistor  $T_{10}$ .

30 La tensión del nodo de detección  $S_2$  sigue la tensión del terminal  $IN^-$ , de manera que la tensión del terminal  $BF^-$  sigue la tensión del terminal  $IN^-$  y el conmutador  $T_2$  se encuentra en estado inactivo OFF.

Si hay flujo de corriente hacia la carga  $L_1$  (es decir, el conmutador  $T_2$  se encuentra en estado activo ON), la tensión del terminal  $IN^-$  depende sustancialmente de la caída de tensión por dicha carga.

35 En este caso, las variaciones de tensión en el terminal  $IN^-$  se detectan mediante el circuito de detección  $B_2$  y van seguidas por la tensión en el terminal  $BF^-$ .

40 De este modo, la etapa tampón BUF puede suministrar una tensión de compensación  $V_{BUF}$  que siga la tensión de entrada  $V_{IN}$  con un consumo de energía reducido y distorsiones insignificantes de la corriente de entrada  $I_{IN}$ .

A continuación se describe con mayor detalle la estructura del primer circuito de salida  $NET_1$ , en una forma de realización preferida del circuito de conmutación 1 de la presente invención (figuras 3 y 5).

45 Tal como se ha mencionado anteriormente, el circuito de salida  $NET_1$  comprende los conmutadores  $T_1$ ,  $T_2$ , el convertidor de nivel de tensión  $A_1$  y el terminal de control  $K_1$ .

El circuito de salida  $NET_1$  comprende una primera salida  $Y_1$  conectada eléctricamente con el puerto de salida  $O_1$ .

50 La primera salida  $Y_1$  comprende un par de terminales (positivo y negativo)  $Y_1^+$ ,  $Y_1^-$  conectados eléctricamente con un par de terminales (positivo y negativo)  $O_1^+$ ,  $O_1^-$  del puerto de salida  $O_1$ .

55 Tal como se muestra en la figura 3, la salida  $Y_1$  está conectada eléctricamente con el puerto de salida  $O_1$ , de manera que la corriente de salida  $I_{L1}$ , que suministra el puerto de salida  $O_1$  a la carga eléctrica correspondiente  $L_1$ , presenta una forma de onda con la misma polaridad que la corriente de entrada  $I_{IN}$ .

60 En este caso, los terminales  $Y_1^+$ ,  $Y_1^-$  de la salida  $Y_1$  están conectados eléctricamente con los terminales  $O_1^+$ ,  $O_1^-$  del puerto de salida  $O_1$  con polaridad directa, es decir, con el terminal positivo  $Y_1^+$ , conectado eléctricamente con el terminal positivo  $O_1^+$ , y el terminal negativo  $Y_1^-$  conectado eléctricamente con el terminal negativo  $O_1^-$  del puerto de salida  $O_1$ .

Obviamente, la salida  $Y_1$  se puede conectar eléctricamente con el puerto de salida  $O_1$  de manera que la corriente de salida  $I_{L1}$  presente forma de onda con polaridad inversa con respecto a la corriente de entrada  $I_{IN}$ .

65 El conmutador  $T_1$  está conectado eléctricamente entre el terminal positivo  $IN^+$  del puerto de entrada  $I_{IN}$  y el terminal positivo  $Y_1^+$  de la salida  $Y_1$  y el conmutador  $T_2$  está conectado eléctricamente entre el terminal negativo  $IN^-$  del

## ES 2 590 854 T3

puerto de entrada  $I_{IN}$  y el terminal negativo  $Y_1^-$  de la salida  $Y_1$ .

Los conmutadores  $T_1$  y  $T_2$  son complementarios y preferentemente son transistores de efecto campo (J-FET o MOSFET), respectivamente en modo acumulación tipo p y n.

5 Los transistores  $T_1$  y  $T_2$  están dispuestos para disponer de terminales de drenaje conectados eléctricamente con los terminales  $Y_1^+$  y  $Y_1^-$  y los terminales de fuente conectados eléctricamente con los terminales  $IN^+$  e  $IN^-$ , respectivamente.

10 De este modo, cuando los transistores  $T_1$  y  $T_2$  se encuentren en estado de conducción (conmutadores  $T_1$  y  $T_2$  en estado activo ON), la corriente de entrada  $I_{IN}$  puede fluir desde los terminales del puerto de entrada IN hasta los terminales del puerto de salida  $Y_1$ .

15 Al contrario, cuando los dos transistores  $T_1$  y  $T_2$  se encuentran en estado de corte (conmutadores  $T_1$  y  $T_2$  en estado inactivo OFF), se evita el paso de la corriente de entrada  $I_{IN}$  hacia la salida  $Y_1$ .

Tal como se ha mencionado anteriormente, el convertidor de nivel de tensión  $A_1$  ventajosamente está adaptado para controlar los conmutadores  $T_1$  y  $T_2$  mediante la señal de control  $C_1$ .

20 El convertidor de nivel de tensión  $A_1$  está conectado eléctricamente entre los terminales (positivo y negativo)  $BF^+$ ,  $BF^-$  de la salida tampón BF y con los terminales de puerta  $G_1$ ,  $G_2$  de los conmutadores  $T_1$ ,  $T_2$ .

25 El convertidor de nivel de tensión  $A_1$  comprende un primer circuito de polarización que incluye el circuito en serie de la resistencia  $R_1$ , el tercer transistor  $T_3$ , la resistencia  $R_2$ , el cuarto transistor  $T_4$  y la resistencia  $R_3$ .

Los transistores  $T_3$ ,  $T_4$  preferentemente son transistores de unión bipolar (BJT), respectivamente del tipo npn y pnp, y están adaptados para permitir/evitar el flujo de una primera corriente de polarización  $I_{P1}$  por dicho primer circuito de polarización.

30 Los transistores  $T_3$ ,  $T_4$  están dispuestos de manera que se puedan controlar mediante el terminal  $K_1$ , de acuerdo con el estado de la señal de control  $C_1$ .

35 Preferentemente, el transistor  $T_3$  presenta su terminal colector conectado eléctricamente con la resistencia  $R_1$ , que a su vez está conectada en serie con el terminal positivo  $BF^+$  de la salida tampón BF y está conectado con el terminal de control  $K_1$  en el terminal de base del mismo.

40 Al contrario, el transistor  $T_4$  presenta el terminal de base conectado a tierra y el terminal colector conectado eléctricamente con la resistencia  $R_3$ , que a su vez está conectada en serie con el terminal negativo  $BF^-$  de la salida tampón BF.

Los transistores  $T_3$  y  $T_4$  presentan sus terminales de emisión conectados con los terminales de la resistencia  $R_2$ .

45 Como una alternativa, los transistores  $T_3$ ,  $T_4$  pueden presentar sus terminales de base conectados a tierra y al terminal  $K_1$ , respectivamente.

Preferentemente, el convertidor de nivel de tensión  $A_1$  comprende una primera red de circuito para proteger los conmutadores  $T_1$  y  $T_2$  (en particular sus terminales de puerta  $G_1$ ,  $G_2$ ) contra las sobretensiones.

50 Ventajosamente, dicha red protectora comprende primeros y segundos elementos de protección de sobretensión  $D_1$  y  $D_2$  (preferentemente diodos Zener) que están conectados respectivamente entre los terminales de puerta  $G_1$ ,  $G_2$  de los transistores  $T_1$  y  $T_2$  y los terminales  $IN^+$  e  $IN^-$  del puerto de entrada IN.

55 Preferentemente, el convertidor de nivel de tensión  $A_1$  también comprende algunos elementos de circuito de estabilización, como la resistencia  $R_5$  y el condensador  $Z_1$ , conectados en paralelo con la resistencia  $R_2$  y la resistencia de protección  $R_4$  y  $R_6$ , conectadas en serie con los terminales de base del transistor  $T_3$  y  $T_4$ , respectivamente.

A continuación se describe el funcionamiento del circuito de salida  $NET_1$  con mayor detalle.

60 Se considera que, inicialmente, el circuito de salida  $NET_1$  se encuentra en un estado desactivado o en espera y que el terminal  $K_1$  recibe una señal de control  $C_1$  en un nivel lógico "bajo".

Los transistores  $T_3$  y  $T_4$  se encuentran en estado de corte y no existe flujo de la corriente de polarización  $I_{P1}$ .

65 Si la corriente de entrada  $I_{IN}$  no prevé ningún pulso de corriente, la tensión en el terminal  $BF^+$  es aproximadamente  $V_{CC}-V_{GS}(T_9)$  mientras que la tensión en el terminal  $BF^-$  es aproximadamente  $V_{DD}-V_{GS}(T_{10})$ , donde  $V_{GS}(T_9)$  y  $V_{GS}(T_{10})$

son las tensiones de puerta-fuente de los transistores  $T_9$  y  $T_{10}$ , respectivamente.

Si la corriente de entrada  $I_{IN}$  presenta un pulso de corriente, la tensión en los terminales  $BF^+$  y  $BF^-$  se incrementa hasta  $V_{PP}$  y  $V_{NN}$ , respectivamente.

5 En ambos casos, como no existe flujo de corriente de polarización  $I_{P1}$ , el convertidor de nivel de tensión  $A_1$  proporciona las tensiones de puerta  $V_{P1}$ ,  $V_{P2}$  a los terminales de puerta  $G_1$ ,  $G_2$ , de manera que se mantengan los conmutadores  $T_1$  y  $T_2$  en el estado de corte.

10 A partir de lo anterior, se pone de manifiesto cómo, con una señal de control  $C_1$  a un nivel lógico "bajo", cualesquiera que sean la tensión  $V_{IN}$  y la corriente de entrada  $I_{IN}$  (en el rango de especificación del circuito), los conmutadores  $T_1$  y  $T_2$  quedan en estado inactivo OFF y la corriente de entrada  $I_{IN}$  no puede fluir hacia la salida  $Y_1$ .

De este modo, el circuito de salida  $NET_1$  se mantiene en estado desactivado o en espera.

15 Cuando el terminal  $K_1$  recibe una señal de control  $C_1$  a un nivel lógico "alto", los transistores  $T_3$  y  $T_4$  se llevan a un estado de conducción y puede fluir la corriente de polarización  $I_{P1}$ .

20 En esta situación, antes de que se complete la conmutación de los transistores  $T_3$ ,  $T_4$ , la tensión en los terminales  $BF^+$  y  $BF^-$  inicialmente tiende a incrementarse hasta  $V_{PP}$  y  $V_{NN}$  respectivamente.

Debido a la caída de la tensión por las resistencias  $R_1$  y  $R_3$ , que se determina por el flujo de la corriente  $I_{P1}$ , el convertidor de nivel de tensión  $A_1$  proporciona tensiones de puerta  $V_{P1}$ ,  $V_{P2}$  a los terminales de puerta  $G_1$ ,  $G_2$ , de manera que se lleven los conmutadores  $T_1$  y  $T_2$  al estado de conducción (estado activo ON).

25 Los conmutadores  $T_1$  y  $T_2$  se llevan al estado activo ON y la corriente de entrada  $I_{IN}$  puede fluir libremente hacia la salida  $Y_1$ .

30 En este punto, la tensión en los terminales  $BF^+$  y  $BF^-$  depende sustancialmente de la tensión por la carga  $L_1$ , pero la caída de tensión por las resistencias  $R_1$  y  $R_3$ , debida al flujo de la corriente  $I_{P1}$ , asegura que los terminales de puerta  $G_1$ ,  $G_2$  siempre estén en tensiones tales, que mantengan los conmutadores  $T_1$  y  $T_2$  en estado de conducción.

35 Por lo tanto, con una señal de control  $C_1$  a un nivel lógico alto, cualesquiera que sean la tensión  $V_{IN}$  y la corriente de entrada  $I_{IN}$  (en el rango de especificación del circuito), los conmutadores  $T_1$  y  $T_2$  siempre están en estado activo ON y la corriente de entrada  $I_{IN}$  puede fluir hacia la salida  $Y_1$ .

40 A partir de lo anterior, se pone de manifiesto que el convertidor de nivel de tensión  $A_1$  proporciona un cambio del nivel de tensión de la señal de control  $C_1$  para controlar de forma segura los conmutadores  $T_1$  y  $T_2$ , a pesar de las variaciones de la tensión de entrada  $V_{IN}$ , debido a que estas últimas constantemente van seguidas por la tensión tampón  $V_{BUF}$ .

45 Dado que los terminales de la salida  $Y_1$  preferentemente están conectados con polaridad directa a los terminales del puerto de salida  $O_1$ , la corriente de salida  $I_{IL}$  suministrada a la carga eléctrica  $L_1$  presenta una forma de onda con la misma polaridad que la corriente de entrada  $I_{IN}$ .

Dicho de otro modo, se obtiene la condición  $I_{L1} = I_{IN}$ .

50 De este modo, cuando la señal  $C_1$  permite que el circuito de salida  $NET_1$  transmita una corriente de entrada  $I_{IN}$  de tipo pulso hacia el puerto de salida  $O_1$ , la corriente de salida  $I_{IL}$  presenta pulsos con la misma polaridad y amplitud que los pulsos de la corriente de entrada  $I_{IN}$ .

Cuando el terminal  $K_1$  vuelve a recibir una señal de control  $C_1$  de nivel lógico "bajo", los transistores  $T_3$  y  $T_4$  retornan al estado de corte e, idealmente, no debería haber flujo de corriente de polarización  $I_{P1}$ .

55 De hecho, en esta situación, el convertidor de nivel de tensión  $A_1$  suministra, respectivamente en los terminales de puerta  $G_1$ ,  $G_2$ , tensiones  $V_{P1}$ ,  $V_{P2}$  de manera que lleven los transistores  $T_1$  y  $T_2$  a un estado de corte (estado inactivo OFF).

60 A parte de lo anterior, debido a la presencia de capacidades parásitas entre los terminales de puerta  $G_1$ ,  $G_2$  y el terminal  $IN^+$  del puerto de entrada  $IN$ , los transistores  $T_1$  y  $T_2$  no conmutan inmediatamente, sino que se llevan al estado inactivo OFF solo cuando la corriente de entrada  $I_{IN}$  alcanza el cero, es decir, al final del pulso de corriente de entrada.

En base a lo anterior, se puede apreciar que:

- la activación del circuito de salida  $NET_1$  se determina sencillamente por la transición de la señal de control  $C_1$  de un nivel lógico "bajo" a un nivel lógico "alto";
- la desactivación del circuito de salida  $NET_1$ , contrariamente, se determina por la transición de la señal de control  $C_1$  de nivel lógico "bajo" y por el paso de la corriente de entrada  $I_{IN}$  por cero.

Por lo tanto, se pone de manifiesto el modo de comportamiento del circuito de salida  $NET_1$ , desde un punto de vista funcional, de una manera sustancialmente similar a la de un dispositivo electrónico DIAC.

En una forma de realización de la presente invención, particularmente adecuada para su uso en un estimulador muscular o neuromuscular, el circuito de conmutación 1 comprende el quinto y el sexto conmutador complementario  $T_5$ ,  $T_6$  que funcionan como conmutadores de corriente y que están conectados eléctricamente entre el puerto de entrada IN y el puerto de salida  $O_1$ , en paralelo con los conmutadores  $T_1$  y  $T_2$ .

El circuito de conmutador 1 comprende un segundo terminal de control  $K_2$  para proporcionar una segunda señal de control  $C_2$  del tipo lógico.

Preferentemente, la segunda señal de control  $C_2$  se recibe de la etapa de control COM.

El circuito de conmutador 1 comprende un segundo convertidor de nivel de tensión  $A_3$  que está conectado eléctricamente con la etapa tampón BUF, con los conmutadores  $T_5$  y  $T_6$  y con el terminal de control  $K_2$ .

El convertidor de nivel de tensión  $A_2$  está adaptado para proporcionar una tercera y una cuarta tensión de puerta  $V_{P3}$ ,  $V_{P4}$  respectivamente en un tercer y un cuarto terminal  $G_3$ ,  $G_4$  de los conmutadores  $T_5$ ,  $T_6$  con el fin de controlar estos últimos mediante la señal de control  $C_2$ .

Dependiendo de la señal de control  $C_2$ , los conmutadores  $T_5$ ,  $T_6$  pueden habilitar o deshabilitar el flujo de la corriente de entrada  $I_{IN}$  del puerto de entrada IN al puerto de salida  $O_1$ , proporcionando o bloqueando de este modo un paso de corriente desde el puerto de entrada  $I_{IN}$  hacia el puerto de salida  $O_1$  para la corriente de entrada  $I_{IN}$ .

La conectividad entre el puerto de entrada IN y cada puerto de salida  $O_1$  se determina mediante la señal de control  $C_2$  y, así, la corriente de salida proporcionada por los conmutadores  $T_5$  y  $T_6$  es igual a  $(I_{IN} * C_2)$ , donde  $C_2$  es una señal lógica que presenta valores iguales a 0 o a 1.

La adopción del convertidor de nivel de tensión  $A_3$  para proporcionar las tensiones de puerta  $V_{P3}$ ,  $V_{P4}$  resulta bastante ventajosa debido a que permite establecer de forma adecuada la tensión por la unión puerta-fuente de los conmutadores  $T_5$  y  $T_6$ , con el fin de posibilitar su control (en particular la puesta en marcha) mediante la señal de control  $C_2$ .

Tal como se muestra en las figuras 3 y 6, los conmutadores  $T_5$  y  $T_6$ , el convertidor de nivel de tensión  $A_3$  y el terminal de control  $K_2$  forman un circuito de salida  $NET_2$ , que está comprendido en una etapa de salida  $M_1$  del circuito de conmutación 1 y que está conectado entre el puerto de entrada IN y el puerto de salida  $O_1$ , como el circuito de salida  $NET_1$ .

Haciendo referencia a la figura 6, el circuito de salida  $NET_2$  presenta una estructura de circuito similar a la del circuito  $NET_1$  descrito anteriormente.

El circuito de salida  $NET_2$  comprende una segunda salida  $Y_2$  conectada eléctricamente con el puerto de salida  $O_1$ .

La segunda salida  $Y_2$  comprende un par de terminales (positivo y negativo)  $Y_2^+$ ,  $Y_2^-$  conectados eléctricamente con los terminales  $O_1^+$ ,  $O_1^-$  del puerto de salida  $O_1$ .

Preferentemente, el circuito de salida  $NET_2$  está conectado eléctricamente con el puerto de salida  $O_1$ , de manera que la corriente de salida  $I_{L1}$ , que se suministra del puerto de salida  $O_1$  a la carga eléctrica correspondiente  $L_1$ , presenta una forma de onda con polaridad inversa con respecto a la corriente de entrada  $I_{IN}$ .

En este caso, los terminales  $Y_2^+$ ,  $Y_2^-$  de la salida  $Y_2$  están conectados eléctricamente con los terminales  $O_1^+$ ,  $O_1^-$  del puerto de salida  $O_1$  con polaridad inversa, es decir, con el terminal positivo  $Y_2^+$  conectado eléctricamente con el terminal negativo  $O_1^-$  y el terminal negativo  $Y_2^-$  conectado eléctricamente con el terminal positivo  $O_1^+$  del puerto de salida  $O_1$ .

Obviamente, el circuito de salida  $NET_2$  se puede conectar eléctricamente con el puerto de salida  $O_1$  de manera que la corriente de salida  $I_{L1}$  presenta una forma de onda con polaridad directa con respecto a la corriente de entrada  $I_{IN}$ .

## ES 2 590 854 T3

El conmutador  $T_5$  está conectado eléctricamente entre el terminal positivo  $IN^+$  del puerto de entrada  $I_{IN}$  y el terminal positivo  $Y_2^+$  de la salida  $Y_2$  y el conmutador  $T_6$  está conectado eléctricamente entre el terminal negativo  $IN^-$  del puerto de entrada  $I_{IN}$  y el terminal negativo  $Y_2^-$  de la salida  $Y_2$ .

- 5 Los conmutadores  $T_5$  y  $T_6$  son transistores complementarios y preferentemente de efecto campo (FET o MOSFET) tipo puerto p y n en modo acumulación.

10 Ventajosamente, los conmutadores  $T_5$  y  $T_6$  están dispuestos de manera que presenten los terminales de drenaje conectados eléctricamente con los terminales  $Y_2^+$  e  $Y_2^-$  y los terminales de fuente conectados eléctricamente con los terminales  $IN^+$  e  $IN^-$ , respectivamente.

De este modo, cuando los transistores  $T_5$  y  $T_6$  se encuentran en estado de conducción (conmutadores  $T_5$  y  $T_6$  en estado activo ON), la corriente de entrada  $I_{IN}$  puede fluir desde los terminales del puerto de entrada  $IN$  hasta los terminales de la salida  $Y_2$ .

15 Al contrario, cuando los transistores  $T_5$  y  $T_6$  se encuentran en estado de corte (conmutadores  $T_5$  y  $T_6$  en estado inactivo OFF), se evita el tránsito de la corriente de entrada  $I_{IN}$  hacia la salida  $Y_2$ .

20 Preferentemente, el convertidor de nivel de tensión  $A_3$ , adaptado para controlar los transistores  $T_5$  y  $T_6$  está conectado eléctricamente entre los terminales (positivo y negativo)  $BF^+$  y  $BF^-$  de la salida tampón BF y con los terminales de puerta  $G_3$ ,  $G_4$  de los conmutadores  $T_5$  y  $T_6$ .

25 El convertidor de nivel de tensión  $A_3$  ventajosamente comprende un segundo circuito de polarización formado por el circuito en serie, que consiste en la resistencia  $R_{11}$ , el séptimo transistor  $T_7$ , la resistencia  $R_{12}$ , el octavo transistor  $T_8$  y la resistencia  $R_{13}$ .

30 Los transistores  $T_7$ ,  $T_8$  preferentemente son transistores de unión bipolar (BJT), respectivamente del tipo npn y pnp, y están adaptados para permitir/evitar el flujo de una segunda corriente de polarización  $I_{P2}$  por dicho segundo circuito de polarización.

35 Preferentemente, el transistor  $T_7$  prevé un terminal colector conectado eléctricamente con la resistencia  $R_{11}$ , a su vez conectada en serie con el terminal positivo  $BF^+$  de la salida tampón BF, y está conectado con el terminal  $K_2$  en su terminal de base.

El transistor  $T_8$  prevé el terminal de base conectado con tierra y el terminal colector conectado eléctricamente con la resistencia  $R_{13}$  que, a su vez, está conectada en serie con el terminal negativo  $BF^-$  de la salida tampón BF.

Los transistores  $T_7$  y  $T_8$  presentan sus terminales de emisor conectados con los terminales de la resistencia  $R_{12}$ .

40 Como una alternativa, los transistores  $T_7$ ,  $T_8$  pueden presentar sus terminales de base conectados a tierra y al terminal  $K_2$ , respectivamente.

45 Preferentemente, el convertidor de nivel de tensión  $A_3$  comprende una segunda red de circuito para proteger los terminales de puerta de los transistores  $T_5$  y  $T_6$  contra las sobretensiones.

Ventajosamente, dicha red de protección comprende terceros y cuartos elementos de protección de sobretensión  $D_{10}$  y  $D_{11}$  (preferentemente diodos Zener) que están conectados respectivamente entre los terminales de puerta  $G_3$ ,  $G_4$  de los transistores  $T_5$ ,  $T_6$  y los terminales  $IN^+$  e  $IN^-$  del puerto de entrada  $IN$ .

50 Preferentemente, el convertidor de nivel de tensión  $A_3$  también comprende algunos elementos de circuito de estabilización, como la resistencia  $R_{15}$  y el condensador  $Z_{10}$ , conectados en paralelo con la resistencia  $R_{12}$  y las resistencias de protección  $R_{14}$  y  $R_{16}$ , conectadas en serie con los terminales de base de los transistores  $T_7$  y  $T_8$ , respectivamente.

55 El funcionamiento del circuito de salida  $NET_2$  es similar al del circuito de salida  $NET_1$ .

60 Se considera que el circuito de salida  $NET_2$  inicialmente se encuentra en un estado desactivado y que el terminal  $K_2$  recibe una señal de control lógica  $C_2$  a un nivel "bajo". Los transistores  $T_7$  y  $T_8$  se encuentran en estado de corte y no existe flujo de la corriente de polarización  $I_{P2}$ .

En esta situación, en presencia o ausencia de pulsos de la corriente de entrada  $I_{IN}$ , los terminales de puerta de los conmutadores  $T_5$  y  $T_6$  siempre presentan tensiones de puerta  $V_{P3}$ ,  $V_{P4}$ , de manera que se mantengan en un estado de corte.

65 Por lo tanto, con una señal de control  $C_2$ , a un nivel lógico bajo, los conmutadores  $T_5$  y  $T_6$  permanecen en el estado inactivo OFF y la corriente de entrada  $I_{IN}$  no puede en ningún caso fluir hacia la salida  $Y_2$ .

De este modo, el circuito de salida  $NET_2$  se mantiene en estado desactivado o en espera.

5 Cuando el terminal  $K_2$  recibe una señal de control lógica  $C_2$  a un nivel "alto", los transistores  $T_7$  y  $T_8$  se conmutan a un estado de conducción y puede fluir la corriente de polarización  $I_{P2}$ .

En esta situación, debido a la caída de la tensión por las resistencias  $R_{11}$  y  $R_{13}$ , que se determina por el flujo de la corriente  $I_{P2}$ , los terminales de puerta  $G_3$ ,  $G_4$ , de los transistores  $T_5$ ,  $T_6$  están polarizados en tensiones de puerta  $V_{P3}$ ,  $V_{P4}$ , de manera que se lleven los transistores  $T_5$ ,  $T_6$  al estado de conducción.

10 Los conmutadores  $T_5$ ,  $T_6$  se llevan al estado activo ON y la corriente de entrada  $I_{IN}$  puede fluir libremente hacia la salida  $Y_2$ .

15 En este punto, la tensión en los terminales  $BF^+$  y  $BF^-$  depende sustancialmente de la tensión por la carga  $L_1$ , pero la caída de tensión por las resistencias  $R_{11}$  y  $R_{13}$ , debida al flujo de la corriente  $I_{P2}$ , asegura que los terminales de puerta  $G_3$ ,  $G_4$  siempre estén a tensiones de puerta  $V_{P3}$ ,  $V_{P4}$  de modo que mantengan los transistores  $T_5$  y  $T_6$  en estado de conducción.

20 Por lo tanto, con una señal de control  $C_2$  a un nivel lógico alto, cualesquiera que sean la tensión  $V_{IN}$  y la corriente de entrada  $I_{IN}$  (en el rango de especificación del circuito), los conmutadores  $T_5$ ,  $T_6$  siempre están en estado activo ON y la corriente de entrada  $I_{IN}$  en cualquier caso puede fluir hacia la salida  $Y_2$ .

25 A partir de lo anterior, se pone de manifiesto que el convertidor de nivel de tensión  $A_3$  proporciona un cambio del nivel de tensión de la señal de control  $C_3$  para controlar de forma segura los conmutadores  $T_5$ ,  $T_6$ , a pesar de las variaciones de la tensión de entrada  $V_{IN}$ , debido a que estas últimas constantemente van seguidas por la tensión adaptada  $V_{BUF}$ .

30 Dado que los terminales de la salida  $Y_2$  preferentemente están conectados con polaridad inversa a los terminales del puerto de salida  $O_2$ , la corriente de salida  $I_{IL}$  suministrada a la carga eléctrica  $L_1$  presentará una forma de onda con polaridad inversa con respecto a la corriente de entrada  $I_{IN}$ .

Dicho de otro modo, se obtiene la condición  $I_{L1} = -I_{IN}$ .

35 De esta manera, cuando la señal  $C_2$  permite que el circuito de salida  $NET_2$  transmita una corriente de entrada  $I_{IN}$  de tipo pulso hacia el puerto de salida  $O_1$ , la corriente de salida  $I_{IL}$  presenta pulsos con la misma amplitud, pero polaridad inversa, con respecto a los pulsos de la corriente de entrada  $I_{IN}$ .

40 Cuando el terminal  $K_2$  vuelve a recibir una señal de control  $C_2$  de nivel lógico "bajo", los transistores  $T_7$  y  $T_8$  entran de nuevo al estado de corte e, idealmente, no debería haber flujo de la corriente de polarización  $I_{P2}$ .

En esta situación, el convertidor de nivel de tensión  $A_3$  suministra, respectivamente en los terminales de puerta  $T_5$ ,  $T_6$ , tensiones de puerta  $V_{P3}$ ,  $V_{P4}$  de manera que lleven los transistores  $T_5$ ,  $T_6$  a un estado de corte.

45 A parte de lo anterior, debido a la presencia de capacidades parásitas entre los terminales de puerta de los transistores  $T_5$ ,  $T_6$  y el terminal  $IN^-$  del puerto de entrada, los transistores  $T_5$ ,  $T_6$  no conmutan inmediatamente, sino que se llevan al estado de corte solo cuando la corriente de entrada  $I_N$  alcanza el cero, es decir, al final del pulso de corriente de entrada.

En base a lo anterior, se puede apreciar que:

- 50
- la activación del circuito de salida  $NET_2$  se determina sencillamente por la transición de la señal de control  $C_2$  de un nivel lógico "bajo" a un nivel lógico "alto";
  - la desactivación del circuito de salida  $NET_2$  se determina por la transición de la señal de control  $C_2$  de nivel
- 55 lógico "bajo" y por el tránsito de la corriente de entrada  $I_{IN}$  por cero.

Por lo tanto, el circuito de salida  $NET_2$ , desde un punto de vista funcional, también se comporta de una manera sustancialmente similar a la de un dispositivo electrónico DIAC.

60 Haciendo referencia a la figura 2, el circuito de conmutación de alta tensión 1, que no presenta funcionalidades multiplexoras de por sí, resulta particularmente adecuado para su aplicación en un multiplexor 100.

El multiplexor 100 comprende un puerto de entrada  $IN$  común y una pluralidad de puertos de salida  $O_i$ , pudiendo seleccionarse cada uno de los mismos mediante señales de control lógicas.

65 El multiplexor 100 recibe una corriente de entrada  $I_{IN}$  en el puerto de entrada  $IN$  y la dirige hacia los puertos de salida

$O_i$  seleccionados.

De este modo, el multiplexor 100 aplica una función multiplexora del tipo  $I \rightarrow N$ , con  $N > 1$ , para las señales de corriente recibidas en el puerto de entrada  $I_N$ .

5 La adopción del circuito de conmutación de tensión alta 1 en un multiplexor 100 resulta particularmente ventajosa para su uso en un estimulador eléctrico.

10 En este caso, cada uno de los puertos de salida se puede conectar eléctricamente con un par de electrodos de estimulación y la corriente de salida, suministrada por cada puerto de salida, es la corriente inyectada de manera efectiva por los electrodos durante la estimulación, mientras que la carga eléctrica conectada a cada puerto de salida consiste en la impedancia ofrecida por los electrodos de estimulación y por la porción del cuerpo del paciente por tratada por la corriente de estimulación.

15 El multiplexor 100 comprende una etapa tampón BUF común (tal como se ha descrito anteriormente), que detecta la tensión  $V_{IN}$  entre los terminales del puerto de entrada  $I_N$  y proporciona, en la salida tampón BF, una tensión tampón  $V_{BUF}$  que sustancialmente sigue la tensión de entrada  $V_{IN}$ .

20 El multiplexor 100 comprende una pluralidad de etapas de salida  $M_i$ , cada una de las cuales está conectada eléctricamente con el puerto de entrada  $I_N$ , la etapa tampón BUF común y un puerto de salida  $O_i$  correspondiente.

Cada una de las etapas de salida  $M_i$  comprende el circuito de salida  $NET_1$  y, preferentemente, también el circuito de salida  $NET_2$ , tal como se ha descrito anteriormente.

25 Preferentemente, los terminales de control  $K_1$  (y, posiblemente,  $K_2$ ) de cada etapa de salida  $M_i$  están conectados eléctricamente con una etapa de control común COM que puede estar incluida físicamente en el multiplexor 1.

30 Se pone de manifiesto que la etapa tampón BUF común y cada una de las etapas de salida  $M_i$  forman un circuito de conmutación 1, según la invención, que está conectado eléctricamente entre el puerto de entrada  $I_N$  y el puerto de salida  $O_i$  correspondiente (figura 2).

A continuación, se describe brevemente el funcionamiento del multiplexor 100.

35 Normalmente, las etapas de salida  $M_i$  se mantienen en un estado desactivado.

Por lo tanto, las señales de control enviadas por la etapa de control COM normalmente se mantienen en un nivel lógico "bajo".

40 Para dirigir la corriente de entrada  $I_N$  hacia cualquier puerto de salida  $O_i$  deseado, la etapa de control COM debe activar el circuito de salida  $NET_1$  (u opcionalmente el circuito de salida  $NET_2$ ) de la etapa de salida  $M_i$ , que está funcionalmente asociada con el puerto de salida  $O_i$  seleccionado.

45 Así, la señal de control  $C_1$  (o, posiblemente,  $C_2$ ) enviada al circuito de salida  $NET_1$  (o, posiblemente,  $NET_2$ ) de la etapa de salida  $M_i$  se lleva a un nivel lógico "alto", lo que permite que la corriente de entrada  $I_N$  fluya hacia el puerto de salida  $O_i$ .

Si la salida  $Y_1$  (o, posiblemente,  $Y_2$ ) del circuito de salida  $NET_1$  (o  $NET_2$ ) está conectada con polaridad directa con el puerto de salida  $O_i$ , la corriente de salida  $I_{IL}$  presenta la misma forma de onda que la corriente de entrada  $I_N$ .

50 Si la salida  $Y_1$  (o, posiblemente,  $Y_2$ ) del circuito de salida  $NET_1$  (o  $NET_2$ ) está conectada con polaridad inversa al puerto de salida  $O_i$ , la corriente de salida  $I_{IL}$  presenta forma de onda con pulsos de polaridad opuesta con respecto a la corriente de entrada  $I_N$ .

55 Se puede apreciar el modo en el que, gestionando de forma adecuada el circuito de salida  $NET_1$  (o  $NET_2$ ), se pueden "neutralizar" uno o más pulsos de corriente de entrada  $I_N$ , sencillamente manteniendo las señales de control  $C_1$  (o  $C_2$ ) en el estado lógico "bajo". Los pulsos de la corriente de entrada  $I_N$  "neutralizados" de este modo no aparecen, con polaridad directa o inversa, en la corriente de salida  $I_{IL}$ .

60 En este caso, la corriente de salida  $I_{IL}$  presenta una distribución de tiempo diferente de los pulsos, con respecto a la corriente de entrada  $I_N$ .

El funcionamiento de la etapa de salida  $M_i$ , tal como se regula mediante las señales de control  $C_1$ ,  $C_2$  se puede resumir en la tabla siguiente a título de ejemplo:

$C_1$	$C_2$	$M_i$	$I_{Li}$
0	0	OFF	0
0	1	Circuito $NET_2$ ON (en inversión)	$-I_{IN}$
1	0	Circuito $NET_1$ ON (en no inversión)	$I_{IN}$
1	1	Cortocircuito	0 ( $V_{IN}=0$ )

5 A partir de la tabla anterior se pone de manifiesto que la corriente de salida de cada etapa de salida  $M_i$  es igual a  $(I_{IN} * C_1)$  o  $(I_{IN} * C_2)$ , donde  $C_1$ ,  $C_2$  son señales lógicas que adoptan los valores lógicos 0 o 1.

De este modo, el multiplexor 1 no solo puede invertir la polaridad de los pulsos de la corriente de entrada  $I_{IN}$  (por ejemplo, activando alternativamente los circuitos de conmutación  $NET_1$  y  $NET_2$ , donde ambos están presentes), sino que también puede modificar la forma de onda de esta última.

El uso de los circuitos de conmutación  $NET_1$  y (opcionalmente)  $NET_2$  en cada etapa de salida  $M_i$ , con las funcionalidades descritas anteriormente, resulta particularmente útil en el caso en el que se utilice el multiplexor en un estimulador eléctrico muscular o neuromuscular.

15 Sin embargo, para aplicaciones biomédicas diferentes o para otros alcances del uso del multiplexor 1, las etapas de salida  $M_i$  pueden presentar una estructura y una funcionalidad diferentes y comprender solo el circuito de salida  $NET_1$ .

20 En la práctica, se ha observado que el circuito de conmutación de alta tensión 1 según la presente invención permite conseguir los objetivos establecidos.

Con respecto a los dispositivos según la técnica anterior, el circuito de conmutación 1 presenta funcionalidades mejoradas, en términos de reducción de energía disipada y alta impedancia de entradas/salidas.

25 El circuito 1 asegura una impedancia alta efectiva de las entradas y salidas. Se dispone de manera que las tensiones presentes entre los terminales del puerto de entrada IN de cualquier puerto de salida  $O_i$  y de la salida también BF estén flotando virtualmente con respecto a tierra.

30 Una ventaja del circuito de conmutación 1 es la ausencia de corrientes de polarización tipo bias en el punto de trabajo para los elementos activos (transistores). Esto reduce sustancialmente el consumo de energía hasta lo que se provoca mediante corrientes de fuga en los transistores.

35 El consumo de energía adicional en estado activo se provoca por la carga/descarga de las capacidades parásitas por las corrientes de polarización  $I_{P1}$ ,  $I_{P2}$ . Esto se puede minimizar reduciendo los periodos de tiempo durante los que las señales de control  $C_1$ ,  $C_2$  se encuentran en un nivel lógico imponiendo el estado activo ON para los conmutadores  $T_1$ ,  $T_2$ ,  $T_5$ ,  $T_6$ . Este aspecto básicamente es un factor de diseño que depende de las capacidades parásitas, principalmente en dichos conmutadores.

40 El circuito de conmutación 1 resulta particularmente adecuado para funcionar en presencia de altas tensiones en los terminales del puerto de entrada IN o del puerto de salida.

Para ello, resulta suficiente con seleccionar del modo más adecuado posible el tipo de transistor de cada etapa de salida.

45 El circuito de conmutación 1 está caracterizado por una flexibilidad de uso considerable.

Resulta particularmente adecuado para su uso en aplicaciones biomédicas, como estimulador eléctrico muscular o neuromuscular.

50 En esta aplicación, el uso de los circuitos de salida  $NET_1$ ,  $NET_2$  para la etapa de salida  $M_i$ , de acuerdo con la descripción anterior, permite la regulación sencilla y efectiva de la distribución de la polaridad y del tiempo de la corriente de salida  $I_{Li}$ , en cada puerto de salida  $O_i$ .

55 Sin embargo, el circuito de conmutación 1 se puede integrar fácilmente en otras aplicaciones biomédicas, por ejemplo en dispositivos de ultrasonidos o en dispositivos o sistemas microelectromecánicos (MEMS).

El circuito de conmutación 1 presenta una estructura sencilla, así como económica y fácil de producir a un nivel industrial, con técnicas de fabricación que utilizan componentes individuales o integrados.

60

## REIVINDICACIONES

## 1. Circuito de conmutación de alta tensión (1) con:

- 5 - un puerto de entrada (IN) que presenta un terminal positivo ( $IN^+$ ) y un terminal negativo ( $IN^-$ ), que están conectados eléctricamente a un circuito generador de corriente (500), de manera que dicho puerto de entrada reciba una corriente de entrada predefinida ( $I_{IN}$ );
- un puerto de salida ( $O_1$ ), que presenta un terminal positivo ( $O_1^+$ ) y un terminal negativo ( $O_1^-$ );
- 10 - una primera salida ( $Y_1$ ) que presenta un terminal positivo ( $Y_1^+$ ) y un terminal negativo ( $Y_1^-$ ), que están conectados eléctricamente con los terminales de dicho puerto de salida;
- un primer conmutador ( $T_1$ ) y un segundo conmutador ( $T_2$ ) que funcionan como conmutadores de corriente y son transistores de efecto campo de tipo complementario, presentando dicho primer conmutador un terminal de fuente conectado eléctricamente al terminal positivo ( $IN^+$ ) de dicho puerto de entrada (IN) y un terminal de drenaje conectado eléctricamente al terminal positivo ( $Y_1^+$ ) de la primera salida ( $Y_1$ ), presentando dicho
- 15 segundo conmutador un terminal de fuente conectado eléctricamente al terminal negativo ( $IN^-$ ) de dicho puerto de entrada (IN) y un terminal de drenaje conectado eléctricamente al terminal negativo ( $Y_1^-$ ) de dicha primera salida ( $Y_1$ );
- 20

caracterizado por que comprende

- 25 una etapa tampón (BUF) que está conectada eléctricamente a los terminales positivo y negativo ( $IN^+$ ,  $IN^-$ ) de dicho puerto de entrada y que presenta una salida tampón (BF) provista de un terminal positivo ( $BF^+$ ) y un terminal negativo ( $BF^-$ ), comprendiendo dicha etapa tampón:
  - unos primeros y segundos circuitos de detección ( $B_1$ ,  $B_2$ ) configurados para detectar las tensiones de los terminales positivo y negativo ( $IN^+$ ,  $IN^-$ ) de dicho puerto de entrada, respectivamente;
  - 30 - unos primeros y segundos circuitos seguidores ( $F_1$ ,  $F_2$ ) configurados respectivamente para proporcionar tensiones en los terminales positivo y negativo ( $BF^+$ ,  $BF^-$ ) de dicha salida tampón (BF), que siguen las tensiones detectadas por dicho primer y segundo circuito de detección en los terminales positivo y negativo ( $IN^+$ ,  $IN^-$ ) de dicho puerto de entrada, respectivamente;
  - 35 - un primer terminal de control ( $K_1$ ) para proporcionar una primera señal de control ( $C_1$ );
  - un primer convertidor de nivel de tensión ( $A_1$ ) conectado eléctricamente con los terminales ( $BF^+$ ,  $BF^-$ ) de dicha salida tampón (BF), con dichos primeros y segundos terminales de puerta ( $G_1$ ,  $G_2$ ) de dicho primer y segundo conmutador ( $T_1$ ,  $T_2$ ) y con dicho primer terminal de control ( $K_1$ ), estando dicho primer convertidor de nivel de
  - 40 tensión configurado para proporcionar una primera y segunda tensión de puerta ( $V_{P1}$ ,  $V_{P2}$ ) en dichos primeros y segundos terminales de puerta para controlar dicho primer y segundo conmutador ( $T_1$ ,  $T_2$ ) a través de dicha primera señal de control ( $C_1$ ), dicho primer y segundo conmutador, controlados por dicha primera señal de control ( $C_1$ ), habilitando o deshabilitando el flujo de una corriente de entrada ( $I_{IN}$ ) de dicho puerto de entrada a dicho puerto de salida, dependiendo de dicha primera señal de control.
  - 45

- 50 2. Circuito de conmutación de alta tensión según la reivindicación 1, caracterizado por que dicho primer convertidor de nivel de tensión ( $A_1$ ) comprende un tercer transistor ( $T_3$ ) y un cuarto transistor ( $T_4$ ) para proporcionar dichas primeras y segundas tensiones de puerta ( $V_{P1}$ ,  $V_{P2}$ ), estando dicho tercero y cuarto transistor ( $T_3$ ,  $T_4$ ) conectados eléctricamente con dicho primer terminal de control ( $K_1$ ) y a tierra, respectivamente, o viceversa, de manera que se controle mediante dicho primer terminal de control ( $K_1$ ) de acuerdo con el estado de dicha primera señal de control ( $C_1$ ).

- 55 3. Circuito de conmutación de alta tensión según una o más de las reivindicaciones anteriores, caracterizado por que dicho primer convertidor de nivel de tensión ( $A_1$ ) comprende un primer elemento de protección de sobretensión ( $D_1$ ) que está conectado eléctricamente con el primer terminal de puerta ( $G_1$ ) de dicho primer conmutador ( $T_1$ ) y el terminal positivo ( $IN^+$ ) de dicho puerto de entrada (IN) y un segundo elemento de protección de sobretensión ( $D_2$ ) que está conectado eléctricamente con el segundo terminal de puerta ( $G_2$ ) de dicho segundo conmutador ( $T_2$ ) y el terminal negativo ( $IN^-$ ) de dicho puerto de entrada (IN).
- 60

- 65 4. Circuito de conmutación de alta tensión según una o más de las reivindicaciones anteriores, caracterizado por que dicha etapa tampón (BUF) comprende:
  - dicho primer circuito de detección ( $B_1$ ) conectado eléctricamente con el terminal positivo ( $IN^+$ ) de dicho puerto de entrada (IN), con un primer nodo de detección ( $S_1$ ) y con una primera fuente de alimentación ( $V_{CC}$ ), estando dicho primer circuito de detección configurado para detectar la tensión del terminal positivo ( $IN^+$ ) de

dicho puerto de entrada (IN) y para establecer una compensación de tensión con respecto a la misma;

- 5 - dicho primer circuito seguidor de tensión ( $F_1$ ) conectado eléctricamente con dicho primer nodo de detección ( $S_1$ ), con el terminal positivo ( $BF^+$ ) de la salida tampón (BF) y con una segunda fuente de alimentación ( $V_{PP}$ ), estando dicho primer circuito seguidor de tensión configurado para proporcionar una tensión en el terminal positivo ( $BF^+$ ) de la salida tampón (BF), que sigue la tensión del terminal positivo ( $IN^+$ ) de dicho puerto de entrada (IN);
- 10 - dicho segundo circuito de detección (B2) conectado eléctricamente con el terminal negativo ( $IN^-$ ) de dicho puerto de entrada (IN), con un segundo nodo de detección ( $S_2$ ) y con una tercera fuente de alimentación ( $V_{DD}$ ), estando dicho segundo circuito de detección configurado para detectar la tensión del terminal negativo ( $IN^-$ ) de dicho puerto de entrada (IN) y para establecer una compensación de tensión con respecto a la misma;
- 15 - dicho segundo circuito seguidor de tensión ( $F_2$ ) conectado eléctricamente con dicho segundo nodo de detección ( $S_2$ ), con el terminal negativo ( $BF^-$ ) de dicha salida tampón (BF) y con una cuarta fuente de alimentación ( $V_{NN}$ ), proporcionando dicho segundo seguidor de tensión una tensión en el terminal negativo ( $BF^-$ ) de la salida tampón (BF), que sigue la tensión del terminal negativo ( $IN^-$ ) de dicho puerto de entrada (IN).

5. Circuito de conmutación de alta tensión según una o más de las reivindicaciones anteriores, caracterizado por que está funcionalmente asociado con una etapa de control (COM) que da salida a dicha primera señal de control ( $C_1$ ) o comprende la misma.

25 6. Circuito de conmutación de alta tensión según una o más de las reivindicaciones anteriores, caracterizado por que comprende:

- 30 - una segunda salida ( $Y_2$ ) que presenta un terminal positivo ( $Y_2^+$ ) y un terminal negativo ( $Y_2^-$ ), que están conectados eléctricamente con los terminales de dicho puerto de salida;
- un quinto conmutador ( $T_5$ ) y un sexto conmutador ( $T_6$ ) que funcionan como conmutadores de corriente y son transistores de efecto campo de tipo complementario, presentando dicho quinto conmutador un terminal de fuente conectado eléctricamente al terminal positivo ( $IN^+$ ) de dicho puerto de entrada (IN) y un terminal de drenaje conectado eléctricamente al terminal positivo ( $Y_2^+$ ) de la segunda salida ( $Y_1$ ), presentando dicho sexto conmutador un terminal de fuente conectado eléctricamente al terminal negativo ( $IN^-$ ) de dicho puerto de entrada (IN) y un terminal de drenaje conectado eléctricamente al terminal negativo ( $Y_2^-$ ) de dicha segunda salida ( $Y_2$ );
- 40 - un segundo terminal de control ( $K_2$ ) para proporcionar una segunda señal de control ( $C_2$ );
- un segundo convertidor de nivel de tensión ( $A_2$ ) conectado eléctricamente con los terminales ( $BF^+$ ,  $BF^-$ ) de dicha salida tampón (BF), con unos terceros y cuartos terminales de puerta ( $G_3$ ,  $G_4$ ) de dicho quinto y sexto conmutador ( $T_5$ ,  $T_6$ ) y con dicho segundo terminal de control ( $K_2$ ), estando dicho segundo convertidor de nivel de tensión configurado para proporcionar una tercera y cuarta tensión de puerta ( $V_{P3}$ ,  $V_{P4}$ ) en dicho tercer y cuarto terminales de puerta para controlar dicho quinto y sexto conmutador ( $T_5$ ,  $T_6$ ) mediante dicha segunda señal de control ( $C_2$ ), dicho quinto y sexto conmutador, controlados por dicha segunda señal de control ( $C_2$ ), habilitando o deshabilitando el flujo de una corriente de entrada ( $I_{IN}$ ) de dicho puerto de entrada a dicho puerto de salida, dependiendo de dicha segunda señal de control;

50 7. Circuito de conmutación de alta tensión según la reivindicación 6, caracterizado por que dicha primera salida ( $Y_1$ ) está conectada eléctricamente con dicho puerto de salida ( $O_1$ ) con una polaridad directa y dicha segunda salida ( $Y_2$ ) está conectada eléctricamente con dicho puerto de salida ( $O_1$ ) con una polaridad inversa, o viceversa.

55 8. Circuito de conmutación de alta tensión según una o más de las reivindicaciones 6 a 7, caracterizado por que dicho segundo convertidor de nivel de tensión ( $A_2$ ) comprende un séptimo transistor ( $T_7$ ) y un octavo transistor ( $T_8$ ) para proporcionar dicha tercera y cuarta tensiones de puerta ( $V_{P3}$ ,  $V_{P4}$ ), estando dicho séptimo y octavo transistor ( $T_7$ ,  $T_8$ ) conectados eléctricamente con dicho segundo terminal de control ( $K_2$ ) y a tierra, respectivamente, o viceversa, de manera que se controlen mediante dicho segundo terminal de control ( $K_2$ ) según el estado de dicha segunda señal de control ( $C_2$ ).

60 9. Circuito de conmutación de alta tensión según una o más de las reivindicaciones 6 a 8, caracterizado por que dicho segundo convertidor de nivel de tensión ( $A_2$ ) comprende un tercer elemento de protección de sobretensión ( $D_{10}$ ) que está conectado eléctricamente con el tercer terminal de puerta ( $G_3$ ) de dicho quinto conmutador ( $T_5$ ) y el terminal positivo ( $IN^+$ ) de dicho puerto de entrada (IN) y un cuarto elemento de protección de sobretensión ( $D_{11}$ ) que está conectado eléctricamente con el cuarto terminal de puerta ( $G_4$ ) de dicho sexto conmutador ( $T_6$ ) y el terminal negativo ( $IN^-$ ) de dicho puerto de entrada (IN).

10. Multiplexor de corriente de alta tensión (100), caracterizado por que comprende un circuito de conmutación de alta tensión (1) según una o más de las reivindicaciones anteriores.

5 11. Estimulador eléctrico muscular o neuromuscular, caracterizado por que comprende un circuito de conmutación de alta tensión (1) según una o más de las reivindicaciones 1 a 9.

12. Dispositivo de ultrasonidos, caracterizado por que comprende un circuito de conmutación de alta tensión (1) según una o más de las reivindicaciones 1 a 9.

10 13. Dispositivo microelectromecánico, caracterizado por que comprende un circuito de conmutación de alta tensión (1) según una o más de las reivindicaciones 1 a 9.

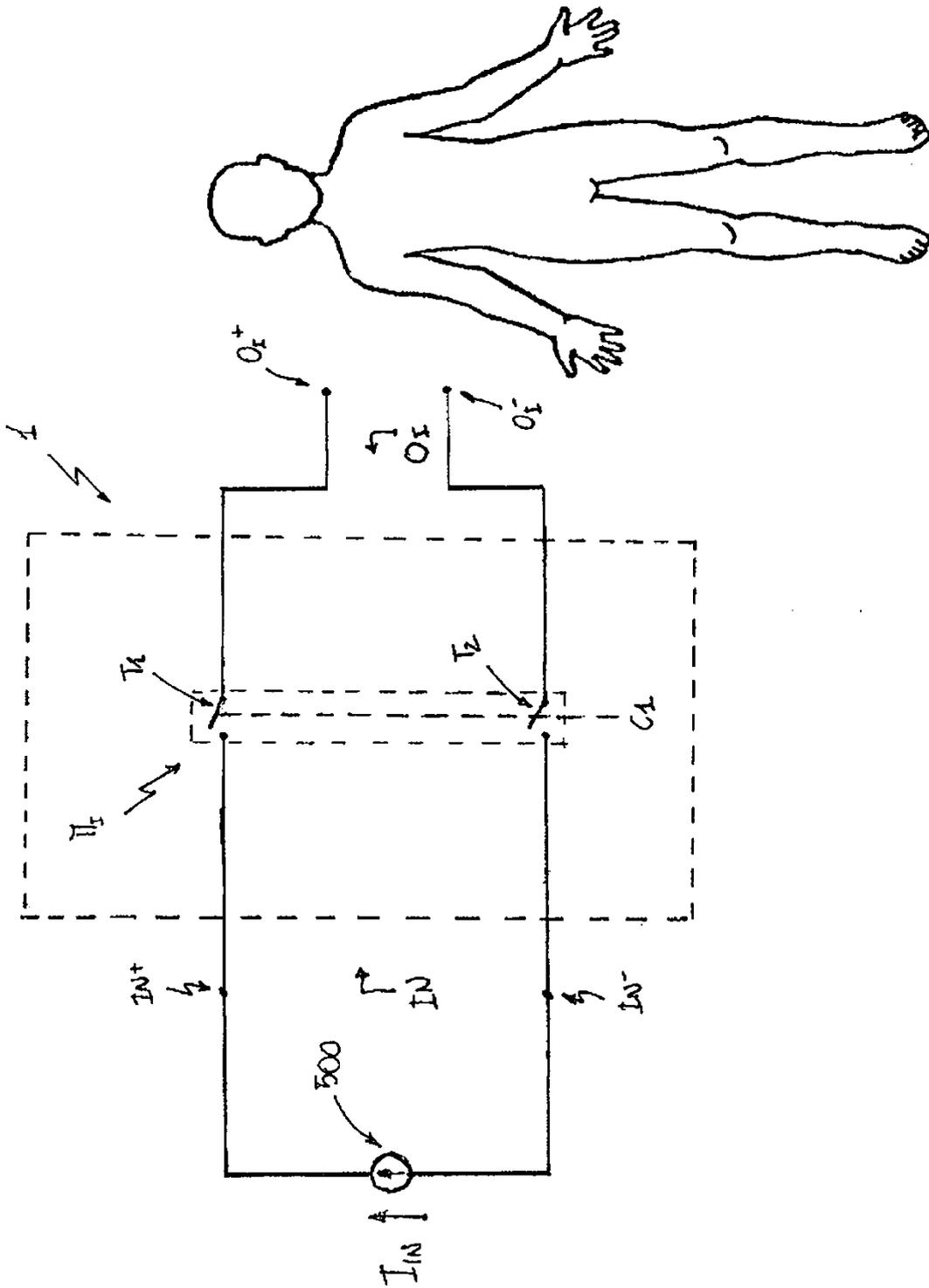


FIG. 1A



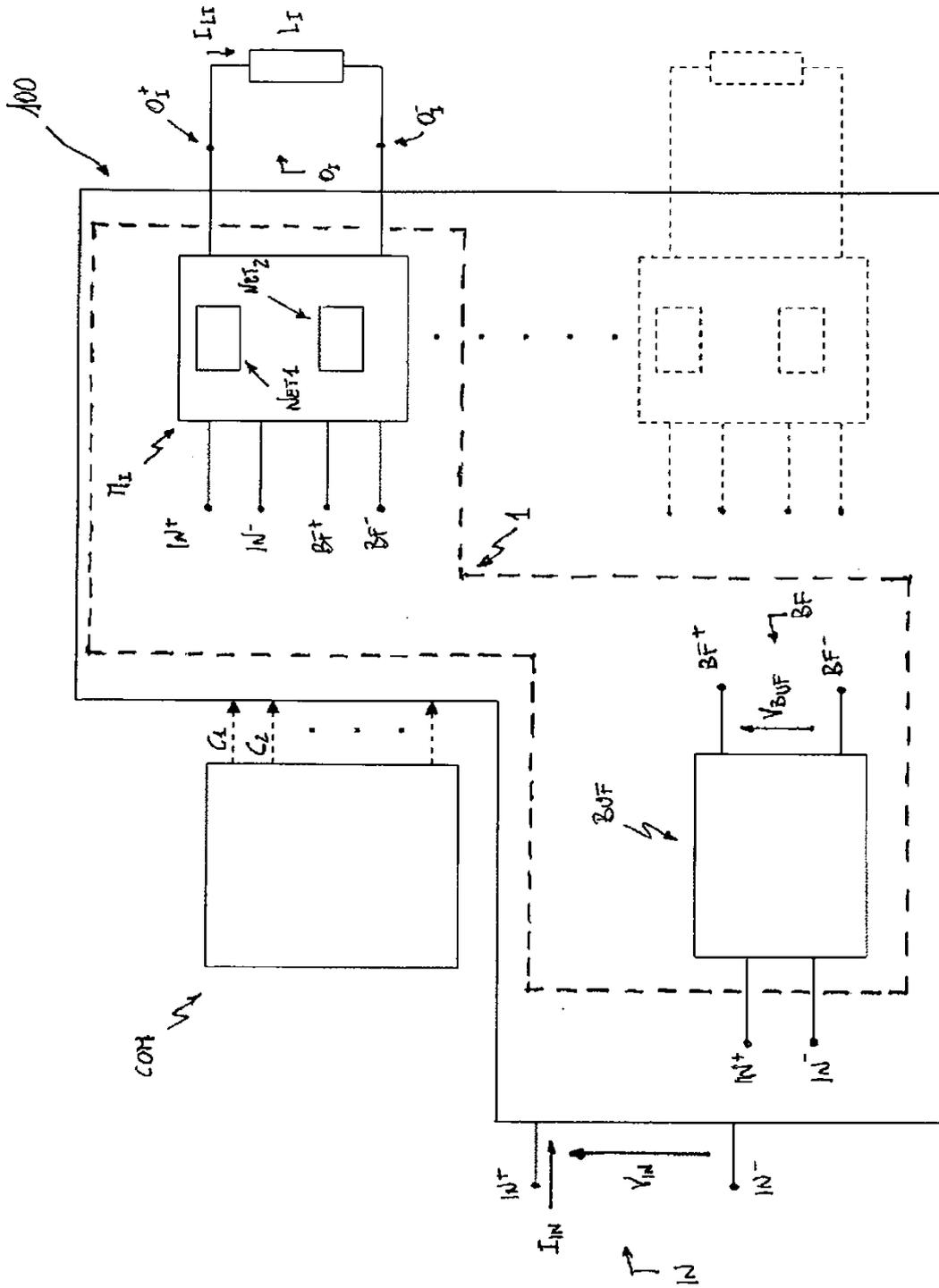


FIG. 2

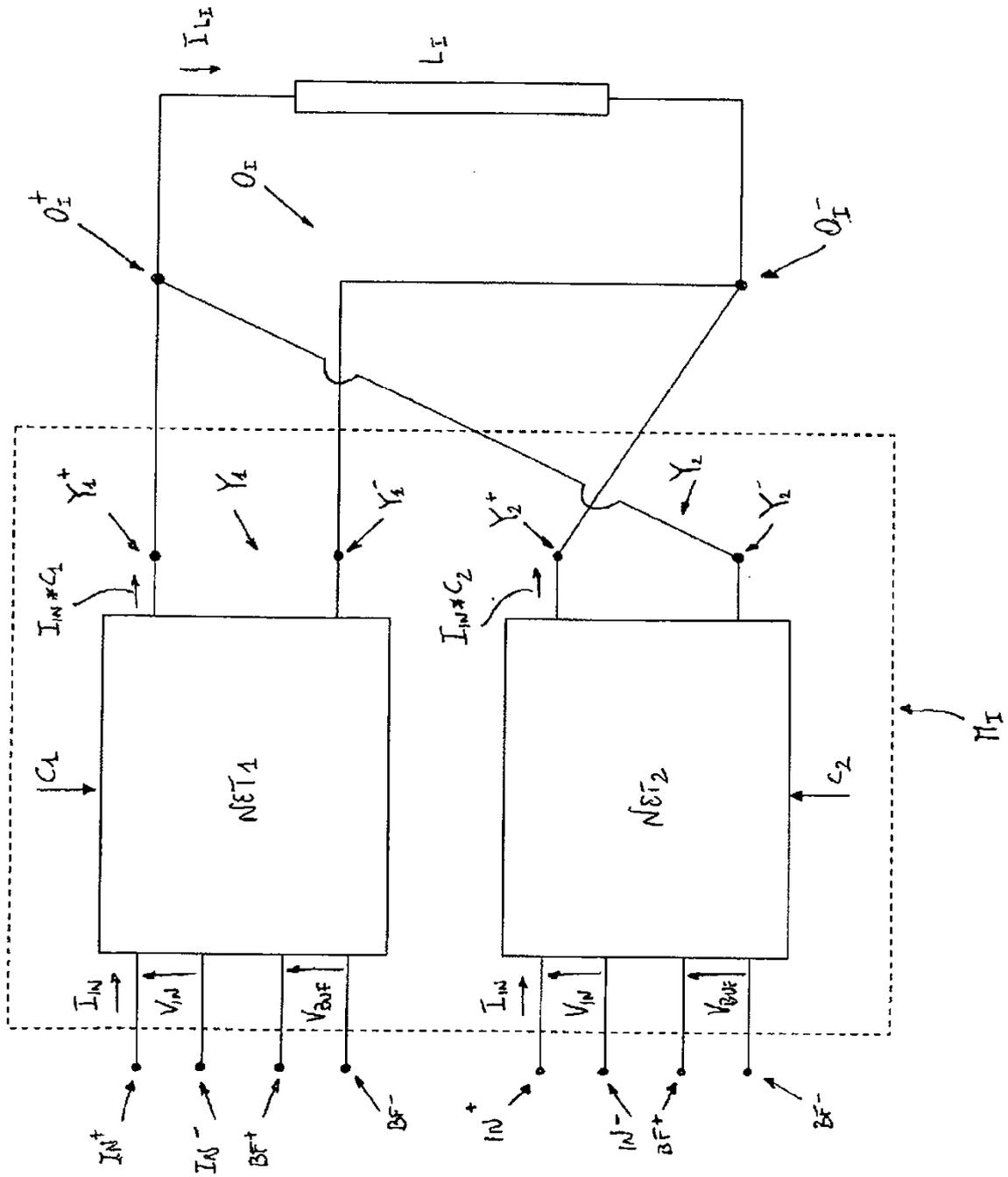


FIG. 3

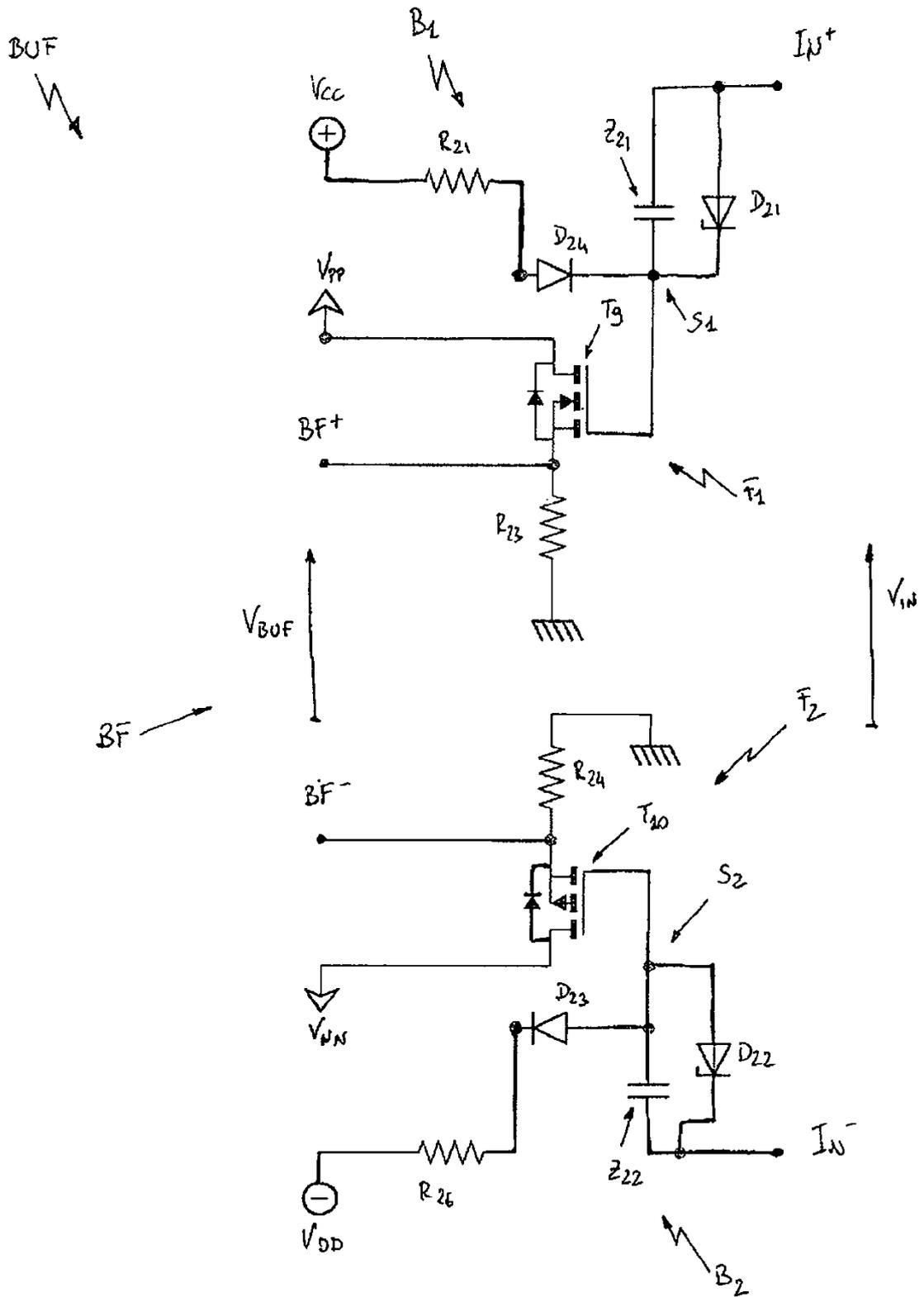


FIG. 4

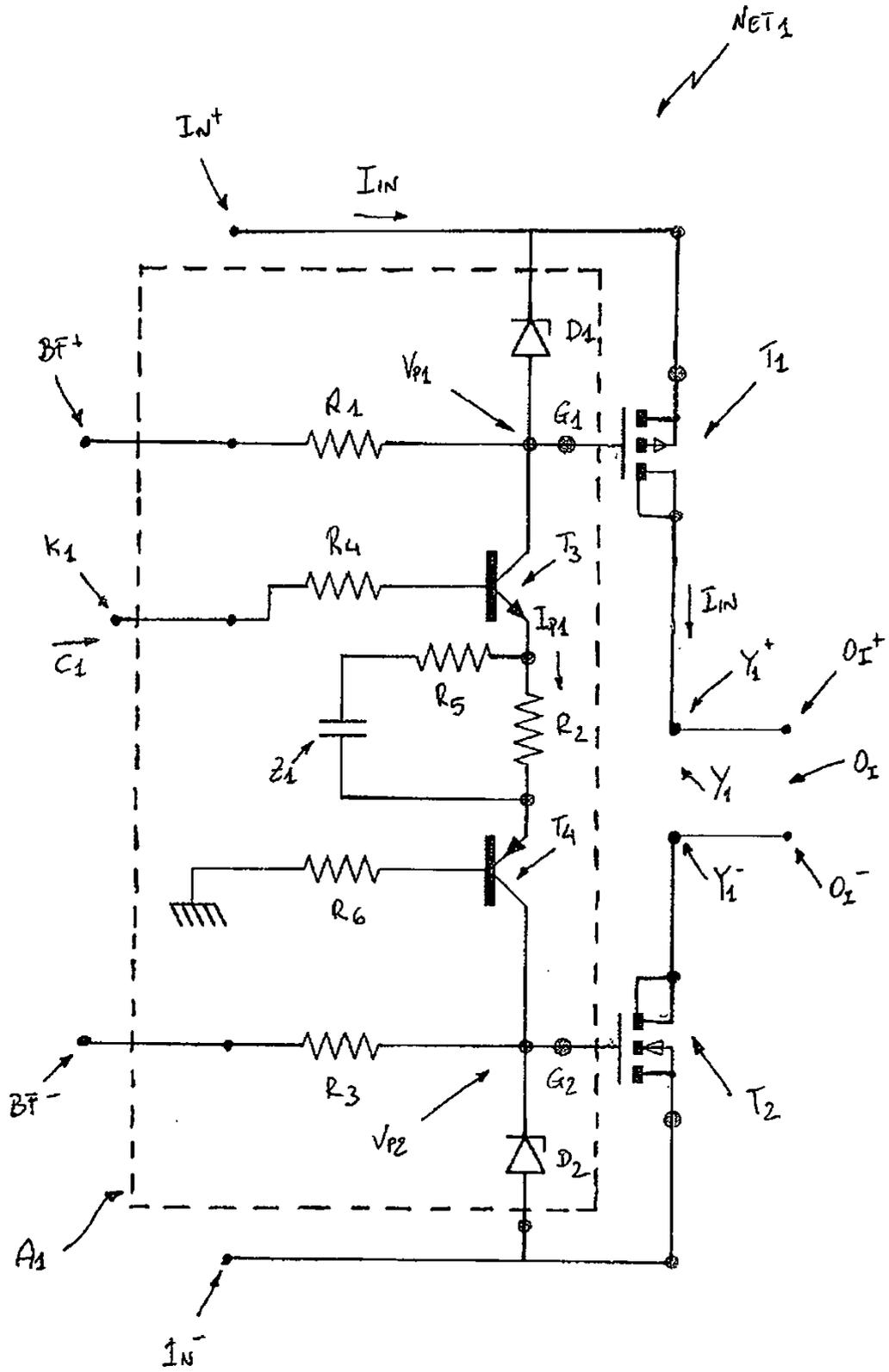


FIG. 5

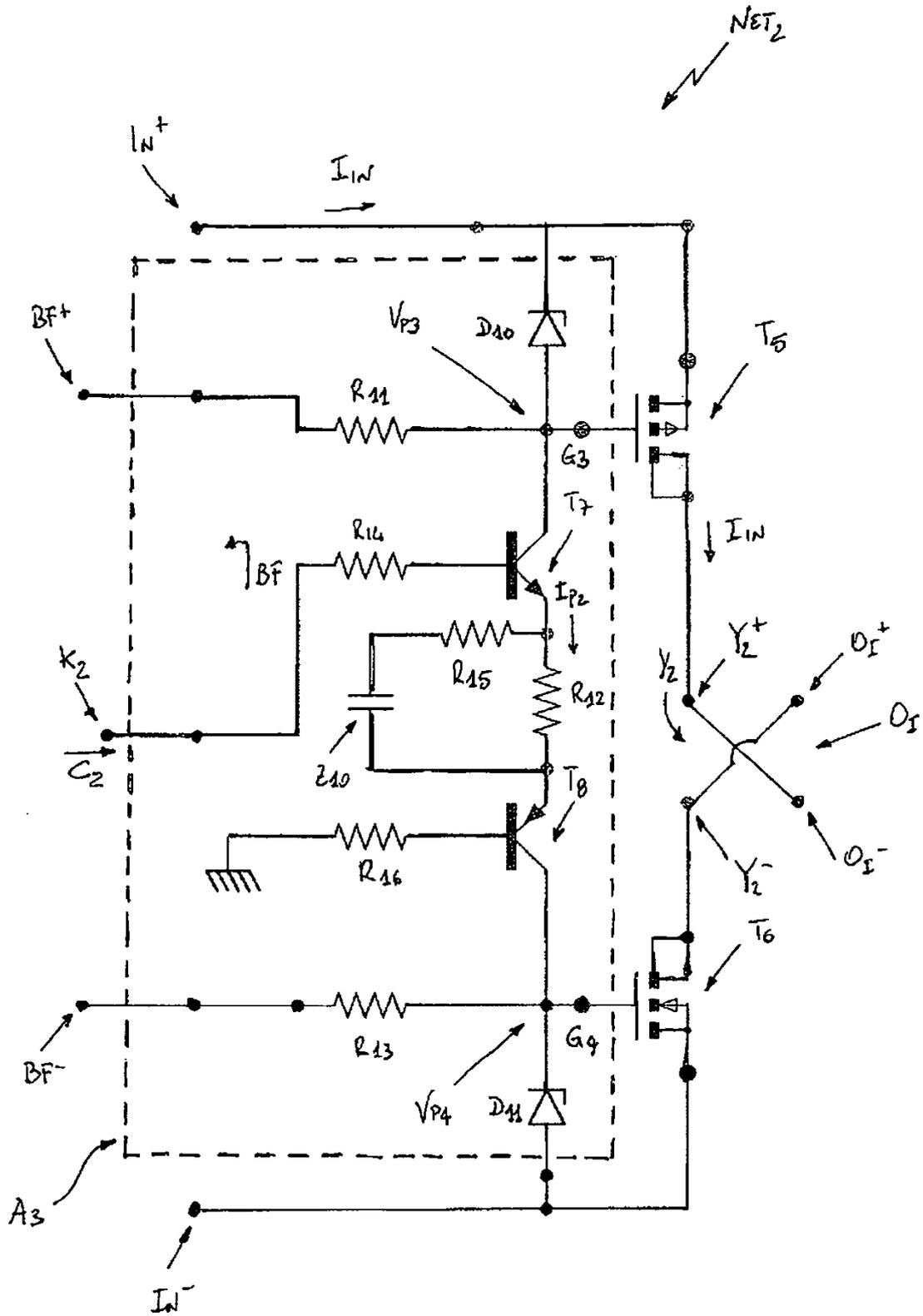


FIG. 6