

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 593 832**

51 Int. Cl.:

H04B 1/10 (2006.01)

H04B 1/12 (2006.01)

H04L 27/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **20.09.2013 PCT/US2013/060980**

87 Fecha y número de publicación internacional: **27.03.2014 WO14047470**

96 Fecha de presentación y número de la solicitud europea: **20.09.2013 E 13771715 (3)**

97 Fecha y número de publicación de la concesión europea: **14.09.2016 EP 2898601**

54 Título: **Reducción de interferencia de retroalimentación de envoltente y maximización del caudal de datos**

30 Prioridad:

21.09.2012 US 201261704313 P

15.03.2013 US 201313843393

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

13.12.2016

73 Titular/es:

**KRATOS INTEGRAL HOLDINGS, LLC. (100.0%)
4820 Eastgate Mall, Suite 200
San Diego CA 92121, US**

72 Inventor/es:

**DAUGHTRIDGE, STUART y
POTTER, ROBERT**

74 Agente/Representante:

PONS ARIÑO, Ángel

ES 2 593 832 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Reducción de interferencia de retroalimentación de envoltente y maximización del caudal de datos.

5 ANTECEDENTES

Campo de la invención

La presente invención se refiere a la reducción de interferencia, y más específicamente, a una reducción de interferencia de retroalimentación de envoltente asociada a la separación de señal.

Antecedentes

Los ingenieros de comunicaciones se enfrentan una serie de retos en la actualidad, incluyendo maximizar la cantidad de información que puede comunicarse a través de los limitados recursos disponibles. Con las frecuencias limitadas disponibles por las que comunicar señales de radio, y con la cantidad de información que la gente desea comunicarse creciendo rápidamente, es importante usar las frecuencias disponibles de forma tan eficientemente como sea posible. Desafortunadamente, por una variedad de motivos, las frecuencias disponibles a menudo están interferidas, causando la pérdida de un espacio de frecuencia valioso. Este es un problema que causa pérdidas económicas de cientos de millones de dólares solo a la industria de los satélites.

Una manera por la que se puede reducir la interferencia es poner tanta separación como sea posible entre cada par de señales potencialmente interferentes. Dicha separación puede ser, por ejemplo, mediante la separación de las señales por frecuencia, distancia física, o similares. Sin embargo, separar las señales de estas maneras puede reducir la cantidad de información que puede transmitirse entre un emisor y un receptor, ya que puede disminuir la eficiencia con la que puede transmitirse información a través del sistema de comunicación.

El documento WO 01/63777 desvela un ejemplo de cancelación de interferencia donde no se requiere conocimiento *a priori* del espectro de la fuente de interferencia.

30

RESUMEN

La presente invención proporciona la reducción de interferencia de retroalimentación de envoltente con separación de señal para reducir el impacto de una interferencia y para permitir un caudal de datos máximo. Los métodos son independientes de la frecuencia, y se describen en las reivindicaciones 1, 5 y 10. Se describen realizaciones adicionalmente ventajosas en las reivindicaciones dependientes.

35

Otras características y ventajas de la presente invención se harán más fácilmente evidentes para los expertos en la técnica después de revisar la siguiente descripción detallada y los dibujos adjuntos.

40

BREVE DESCRIPCIÓN DE LOS DIBUJOS

La figura 1A es un diagrama de flujo que ilustra una técnica de reducción de interferencia de retroalimentación de envoltente de acuerdo con una implementación de la presente invención.

45

La figura 1B es un diagrama de flujo que ilustra una descripción alternativa de la técnica de reducción de interferencia de retroalimentación de envoltente como un método de reducción de interferencia en una señal de entrada.

La figura 2 es un diagrama de bloques funcional detallado de la unidad de detección de interferencia y separación de señal de acuerdo con una implementación de la presente invención.

50

La figura 3 es un diagrama de bloques funcional de un sistema de reducción de interferencia de retroalimentación de envoltente de acuerdo con una implementación de la presente invención.

55

La figura 4 es un diagrama de bloques funcional de un sistema ciego de caracterización de señal y separación de señal configurado de acuerdo con una implementación de la presente invención.

La figura 5 es un diagrama de bloques funcional de un sistema de reducción de interferencia de retroalimentación de

envolvente de acuerdo con otra implementación donde la localización de la detección de interferencia y la separación de señal está después del LNA.

La figura 6 es un diagrama de bloques funcional de un sistema de reducción de interferencia de retroalimentación de
5 envolvente de acuerdo con otra implementación más donde la localización de la detección de interferencia y la separación de señal está en el nivel de frecuencia intermedia (IF).

La figura 7 es un diagrama de bloques funcional detallado de la unidad de detección de interferencia y separación de
10 señal (mostrada en la figura 6) de acuerdo con una implementación de la presente invención.

La figura 8A ilustra una representaciones de un sistema informático y un usuario.

La figura 8B es un diagramas de bloques funcional que ilustra un sistema de interferencia de retroalimentación de
15 envolvente para realizar la técnica de interferencia de retroalimentación de envolvente que puede alojarse en un sistema informático o en una matriz de compuerta programable de campo (FPGA)/circuito integrado de aplicación específica (ASIC).

DESCRIPCIÓN DETALLADA

20 Como se ha analizado anteriormente, la separación de las señales para reducir la interferencia por frecuencia o distancia física puede reducir la cantidad de información que puede transmitirse entre un emisor y un receptor. Además, si la señal interferente procede de una fuente desconocida (como es típicamente el caso) u hostil, no es posible separar las señales de esta manera.

25 Algunas implementaciones como se describe en el presente documento, proporcionan una reducción de interferencia de retroalimentación de envolvente y maximización del caudal de datos, y una separación y procesamiento de señal de portadora dual "ciegos" asociados. El término "ciego" como se usa en este contexto, se refiere al procesamiento y/o reducción de una señal sin conocimiento *a priori* de las características de la señal. Después de leer esta descripción se hará evidente cómo implementar la invención en diversas implementaciones y
30 aplicaciones. Aunque se describirán en el presente documento diversas implementaciones de la presente invención, se entiende que estas implementaciones se presentan a modo de ejemplo únicamente, y no de limitación. Como tal, esta descripción detallada de diversas implementaciones no debe interpretarse para limitar el alcance o amplitud de la presente invención.

35 En una implementación la técnica de reducción de interferencia de retroalimentación de envolvente (EFIR) tiene aplicaciones en múltiples sistemas de comunicaciones diferentes incluyendo, pero sin limitación: señales de comunicaciones por satélite y conexiones de comando y control (C2) por satélite; campo de visión (LOS) de vehículos aéreos no tripulados (UAV) y conexiones de datos por satélite; sistemas de microondas y comunicaciones por satélite a bordo; conexiones de comunicaciones por microondas; receptores GPS; conexiones de
40 comunicaciones de telefonía móvil; señales de cable; y cualquier sistema FR punto a punto o punto a multipunto que son susceptibles a interferencia (accidental o intencionada). También puede usarse para permitir un procesamiento de señal de portadora doble "ciego" que permite transmitir velocidades de datos significativamente mayores a través de un transpondedor por satélite u otra conexión de ancho de banda RF fija que la transmisión de portadora individual. El término "ciego" como se usa en este contexto, se refiere al procesamiento y/o reducción de una señal
45 sin conocimiento *a priori* de las características de la señal.

Los únicos elementos de la técnica de detección de interferencia y separación de señal incluyen: determinar ciegamente las características de las señales que pasan a través de un amplificador; separar la señal deseada de una residual que puede contener los efectos de interferencia y potencialmente compresión de amplificador; cancelar
50 los efectos de una portadora interferente que causa hace que tanto la interferencia como la compresión potencialmente en un amplificador de receptor; y recuperar una señal que está comprometida por parte de cualquiera o tanto la interferencia como la compresión debido al funcionamiento en el amplificador de receptor. Además, las combinaciones de los elementos enumerados anteriormente también pueden identificarse como elementos únicos. Sin embargo, los problemas técnicos clave en la implementación de esta técnica incluyen: separar
55 y crear la señal de cancelación en tiempo real, especialmente si hay distorsión del amplificador de bajo ruido (LNA); sincronizar la señal de cancelación con la señal interferente; y cerrar el bucle suficientemente rápido para cancelar las señales interferentes moduladas, y cuando sea necesario, separar la señal diana del resto de la señal interferente cancelada.

La figura 1A es un diagrama de flujo que ilustra una técnica de reducción de interferencia de retroalimentación de envolvente 100 de acuerdo con una implementación de la presente invención. En la implementación ilustrada de la figura 1A, la técnica 100 separa la señal deseada de la señal interferente, en el cuadro 110. Después, en el cuadro 115, la señal interferente está caracterizada.

5

En una implementación, la señal de caracterización (por ejemplo, cuadro 115) implica el procesamiento de la señal de entrada en el dominio de frecuencia para determinar la presencia de la señal y para determinar el ancho de banda de señal y la frecuencia de portadora. La frecuencia de portadora se mide midiendo la señal elevada a una potencia incremental (por ejemplo, 1, 2, 4, 8, etc.). Es decir, la señal se multiplica por sí misma varias veces hasta que puede observarse una señal de onda continua (CW). Una vez que la medición de frecuencia tiene éxito, el índice de corriente de alimentación proporciona una sugerencia sobre el tipo de modulación (por ejemplo, 1 = CW, 2 = BPSK, 4 = QPSK, etc.), a pesar de que puedan ser necesarias mediciones adicionales para desambiguar algunas modulaciones (por ejemplo, entre QPSK y 16QAM). Además, el proceso también proporciona una sugerencia sobre la velocidad de reloj de la portadora. Por lo tanto, una vez determinados el tipo de modulación y el reloj de la portadora (velocidad de símbolos), la señal puede procesarse de nuevo para medir con precisión el tipo de modulación de portadora y la velocidad de reloj, que proporcionan la trayectoria de símbolos de la portadora. Además de la medición de la portadora, se genera una copia de la portadora residual (interferencia).

La señal residual se procesa de nuevo de la misma manera que la señal de entrada original para separar la portadora interferente, en el cuadro 120, usando la trayectoria de símbolos de la portadora. Después, la copia limpia de la portadora se invierte y se corrige la ganancia y la fase, y sumada con la señal compuesta original, en el cuadro 130, para reducir el nivel de interferencia en la señal de entrada (que originariamente el nivel de señal interferente estuvo suficientemente sustancialmente cerca de la señal deseada para causar problemas de procesamiento). En el cuadro 140, la señal de salida se pasa a través con una relación señal-ruido adecuada (SNR), de manera que pueda procesarse con éxito (de tal forma que el nivel de señal residual [señal interferente] se reduce de manera que no afecte de forma material al procesamiento de la señal deseada).

La técnica de reducción de interferencia de retroalimentación de envolvente 100 puede describirse, como alternativa, como un método 150 (véase la figura 1B) para reducir la interferencia en una señal de entrada creando una copia limpia de la portadora más potente (señal deseada), procesar de nuevo la portadora residual para separar otras portadoras, determinar la señal deseada y la señal no deseada y usar la señal no deseada (invertida en fase y con ganancia ajustada) para cancelarla a través de retroalimentación de envolvente. El método 150 incluye: procesar la señal de entrada en dominio de frecuencia y tiempo para separar la señal deseada de la señal interferente, en el cuadro 160; caracterizar la señal interferente sin conocimiento *a priori* de las características de la señal interferente, en el cuadro 165; generar una copia limpia de una portadora de la señal de entrada usando la señal interferente caracterizada, en el cuadro 170; invertir la copia limpia de la portadora y corregir la ganancia y la fase, en el cuadro 180; y sumar la copia limpia invertida de la portadora con la señal de entrada, en el cuadro 190, para generar una señal de salida que está sustancialmente cerca de la señal deseada, donde la señal de salida generada tiene una relación señal-ruido adecuada (SNR) de manera que ésta pueda procesarse.

40

La figura 2 es un diagrama de bloques funcional detallado de una unidad de detección de interferencia y separación de señal 200 de acuerdo con una implementación de la presente invención. La unidad 200 está configurada de forma similar a una unidad de detección de interferencia y separación de señal 350 de la figura 3. En esta implementación, la señal que incluye las señales deseadas e interferentes se recibe por un convertidor descendente 260 para convertir la señal RF en una señal IF. Un digitalizador 210 digitaliza la señal IF y envía la señal digitalizada a una unidad de detección de interferencia 220, que está configurada para detectar una señal interferente. Una unidad de separación de señal 230 está configurada para aislar la señal interferente. La salida de esta unidad 230 se retroalimenta entonces a la unidad 220 para mantener el bucle. La salida también se alimenta a una unidad de regeneración de señal 240 para producir una señal interferente limpia, que se recibe por una unidad de inversión de fase 250 para crear una señal de cancelación. Un convertidor ascendente 270 convierte la señal de cancelación de la IF en la RF original (si se requiere). Aunque la unidad 200 de la figura 2 muestra la señal que se convierte en descendente en IF antes de procesarse y convertirse de nuevo en ascendente en RF una vez se hace el procesamiento, ha de apreciarse que el procesamiento puede hacerse todo en RF sin necesidad de convertidor descendente y convertidor ascendente. El convertidor descendente se requiere únicamente para una señal de alta frecuencia (por ejemplo, señales en Ghz), debido a la limitación de la velocidad de los digitalizadores actuales, de tal forma que únicamente pueden digitalizar hasta frecuencias en Mhz. Los métodos son independientes de la frecuencia aplicaciones y las aplicaciones (con la tecnología de digitalizador actual) de señales en los cientos de megahertzios y por debajo no requerirán ninguna conversión de frecuencia).

50

55

La figura 3 es un diagrama de bloques funcional de un sistema de reducción de interferencia de retroalimentación de envolvente 300 de acuerdo con una implementación de la presente invención. Esta implementación tiene en cuenta la compresión del LNA debido a una condición de sobrecarga causada por la señal interferente. El sistema 300 está diseñado para abordar los problemas clave de separar y crear la señal de cancelación en tiempo real, sincronizar la

5 señal de cancelación con la señal interferente, y cerrar el bucle lo suficientemente rápido para cancelar tanto las señales de onda continua como las interferentes moduladas. Por consiguiente, el sistema 300 incluye una antena 310 que recibe una señal de entrada (véase 370) que incluye señales deseadas e interferentes, y una unidad de detección de interferencia y separación de señal 350 (el diseño de la unidad 350 puede ser similar al de la unidad 200 de la figura 2) para detectar la señal interferente y restarla de la señal de entrada.

10

El diseño de un sistema de reducción de interferencia de retroalimentación de envolvente puede variar dependiendo de la ubicación de la unidad de detección de interferencia y separación de señal. Por ejemplo, el sistema de reducción de interferencia será sustancialmente similar al diseño del sistema de reducción de interferencia de retroalimentación de envolvente 300 mostrado en la figura 3, cuando la localización de la detección de interferencia y

15

la separación de señal está alrededor del LNA 330. Esta configuración será útil para aplicaciones donde el LNA estará saturado por la señal interferente causante de la distorsión de la salida del LNA. La distorsión de señal afectará a la señal deseada, de tal forma que la señal de cancelación debe eliminarse antes del LNA para impedir la distorsión. Por lo tanto, los efectos de la distorsión necesitarán tenerse en cuenta en la creación de la señal de cancelación. No puede usarse ningún circuito de retardo, lo que significa que la velocidad del circuito de retroalimentación conducirá al tipo de señal que puede cancelarse, y limitará la aplicabilidad de esta configuración para permitir operaciones a través de la interferencia.

20

La figura 4 es un diagrama de bloques funcional de un sistema de caracterización de señal y separación de señal "ciego" 400 configurado de acuerdo con una implementación de la presente invención. El sistema 400 está configurado de forma similar a la unidad de detección de interferencia y separación de señal 350 de la figura 3. En la implementación ilustrada de la figura 4, el sistema 400 incluye una unidad de ventana de datos 410, un generador de reloj 412, una unidad de transformada de Fourier 420, una unidad de decisión 430, una unidad de remuestreo 440, y una unidad regenerativa adaptativa 450. La unidad de ventana de datos 410 y el generador de reloj 412 están configurados para recibir la señal en bruto y procesarla en el dominio de tiempo para limitar en banda la señal.

30

La unidad de ventana de datos 410 (datos de ventana para corregir el ancho de banda) está configurada para procesar la señal en el dominio de frecuencia y tiempo para determinar la presencia de la señal y para determinar el ancho de banda de la señal y la frecuencia central.

35 La unidad de transformada de Fourier 420 y una unidad de decisión 430 están configuradas para procesar la señal en el dominio de tiempo para determinar las características de modulación, y medir con precisión la frecuencia de portadora midiendo la señal elevada a una potencia incremental (por ejemplo, 1, 2, 4, 8, etc.). Es decir, la señal se multiplica por sí misma varias veces hasta que puede observarse una señal de onda continua (CW). Una vez que la medición de frecuencia tiene éxito, el índice de corriente de alimentación proporciona una sugerencia sobre el tipo de modulación (por ejemplo, 1 = CW, 2 = BPSK, 4 = QPSK, etc.), a pesar de que pueden ser necesarias mediciones adicionales para desambiguar algunas modulaciones (por ejemplo, entre QPSK y 16QAM). Además, el proceso también proporciona una sugerencia sobre la velocidad de reloj de la portadora. Por lo tanto, una vez determinados el tipo de modulación y el reloj de la portadora (velocidad de símbolos), la señal puede procesarse de nuevo por la unidad de remuestreo 440 (por ejemplo, un ecualizador) para medir con precisión el tipo de modulación de portadora

40

45 y la velocidad de reloj, que le permiten seguir la trayectoria de símbolos de la portadora.

La unidad regenerativa adaptativa 450 realiza una tarea de separación de señal usando la trayectoria de símbolos de la portadora. Es decir, la unidad 450 genera una copia limpia de la portadora (señal deseada) usando la trayectoria de símbolos de la portadora. Se construye un ecualizador de señal y se cronometra X veces la velocidad de reloj de la portadora. La unidad 450 invierte y corrige la ganancia y fase de la copia limpia y la suma con la señal compuesta original. La salida es la señal residual (interferente), que se ajusta en ganancia y fase y se retroalimenta a la entrada del LNA. La señal de salida del LNA tiene una señal interferente reducida en gran medida de tal forma que la compresión del LNA se evita y la SNR es suficiente para permitir el procesamiento de la señal residual (diana). Si la señal diana aún no es adecuada pero hay al menos 6 db de separación entre la señal residual y la

50

55 señal interferente restante después de la cancelación, la técnica de separación de señal puede añadirse a la salida del LNA para crear una versión limpia de la señal residual (diana).

Haciendo referencia de nuevo a la figura 3, los efectos de las interferencias y las distorsiones (véase 374) se cancelan en un amplificador 360 y un combinador 320. El amplificador 360 invierte la señal residual y corrige la

ganancia y la fase. El combinador 320 suma la residual modificada con la señal de entrada y proporciona la salida a un amplificador de bajo ruido (LNA) 330 (y a través de un acoplador 340) para cancelar las señales no deseadas, reduciendo así la energía en el LNA para eliminar la compresión de señal. Aunque los intentos iniciales pueden no cancelar todas las interferencias y distorsiones, el sistema 300 finalmente se conformará para producir una señal de salida (véase 372) con interferencias y distorsiones sustancialmente reducidas después de varias iteraciones alrededor del bucle. Los bucles necesitarán actualizarse continuamente para rastrear y corregir los cambios en la señal interferente que pueden deberse a cambios relacionados con ésta que es una señal modulada, cambios a un nivel de señal de cambios a la trayectoria de transmisión, y cambios en la frecuencia debido a Doppler o a que es una señal de barrido. La velocidad a la que los bucles pueden resolverse determinará la eficacia de la cancelación.

10 Pero con la capacidad de separación y generación a la salida, únicamente se requiere una separación de 6 db para permitir que el sistema genere la señal residual (diana).

La figura 5 es un diagrama de bloques funcional de un sistema de reducción de interferencia de retroalimentación de envolvente 500 de acuerdo con otra implementación donde la localización de la detección de interferencia y la separación de señal está después del LNA 520. En esta implementación, es improbable que una señal interferente sature el LNA 520, y no hay ninguna distorsión de señal causada por la compresión del amplificador. Además, la señal no se reduce a un nivel de señal IF, tal como en satélites de comunicaciones transparentes tradicionales, para hacer frente a una transferencia de enlace ascendente, o a aplicaciones de microondas y estaciones difusoras de telefonía móvil/repetidoras. Por lo tanto, esta implementación será aplicable cuando sea aceptable un breve retraso en la transmisión. Por consiguiente, el sistema de reducción de interferencia de retroalimentación de envolvente 500 incluye una antena 510 que recibe una señal de entrada que incluye las señales deseadas e interferentes, y una unidad de detección de interferencia y separación de señal 550 que es sustancialmente similar a la unidad 200 mostrada en la figura 2.

25 En la implementación ilustrada de la figura 5, el sistema 500 incluye un circuito de breve retardo 540 que recibe e inserta un breve retardo en la señal de entrada del LNA 520 (a través de un acoplador 530). Los efectos de las interferencias y distorsiones se cancelan en un amplificador 560 y un combinador 570. El amplificador 560 invierte la señal residual y corrige la ganancia y la fase. El combinador 570 suma la residual modificada con la señal de entrada retrasada para cancelar las interferencias y distorsiones de la señal de entrada. El combinador 570 transmite una señal deseada con una relación señal-ruido adecuada (SNR) de manera que pueda procesarse con éxito.

La figura 6 es un diagrama de bloques funcional de un sistema de reducción de interferencia de retroalimentación de envolvente 600 de acuerdo con otra implementación más donde la localización de la detección de interferencia y la separación de señal está en el nivel de frecuencia intermedia (IF). Por lo tanto, en esta implementación, la detección de interferencia y la separación de señal no necesitan procesos de conversión descendente ni ascendente RF/IF. Por consiguiente, esta implementación es aplicable a todos los sistemas de comunicación RF de punto final y receptores de información. Esta implementación también es aplicable a sistemas de comunicaciones de portadora doble ciegos, incluyendo, receptores de radio, terminales/módems por satélite, receptores GPS, línea aérea (aeronaves, UAV, misiles) de comunicaciones de alineación RF, sistemas de comunicaciones marítimos/a bordo (satélite y campo visual), estaciones base y receptores de teléfonos móviles, receptores WiMax, radios por microondas, y RF por cable, cable, sistemas de guía de onda. Esta implementación también incluye un circuito de breve retardo 640 en la trayectoria primaria para permitir detectar cambios y respuestas de señal.

En la implementación ilustrada de la figura 6, el sistema 600 incluye una antena 610 que recibe una señal de entrada que incluye señales deseadas e interferentes. Esta señal de entrada se pasa al LNA 620, a un convertidor descendente 625, y después a una unidad de detección de interferencia y separación de señal 650 a través de un acoplador 630. El sistema 600 también incluye un circuito de breve retardo 640 que recibe e inserta un breve retardo en la señal de entrada del convertidor descendente 625. Los efectos de las interferencias y distorsiones se cancelan en un amplificador 660 y un combinador 670. El amplificador 660 invierte la señal residual y corrige la ganancia y la fase. El combinador 670 suma la residual modificada con la señal de entrada retrasada para cancelar las interferencias y distorsiones de la señal de entrada. El combinador 670 transmite una señal deseada con una relación señal-ruido adecuada (SNR) de manera que pueda procesarse con éxito. Ha de apreciarse que la unidad de detección de interferencia y separación de señal 650 procesa la señal en frecuencia intermedia ya que la señal de entrada se convierte en descendente en el convertidor descendente 625.

55 La figura 7 es un diagrama de bloques funcional detallado de la unidad de detección de interferencia y separación de señal 650 (mostrado en la figura 6) de acuerdo con una implementación de la presente invención. En esta implementación, la señal IF que incluye las señales deseadas e interferentes se recibe por un digitalizador 710 que digitaliza la señal IF y envía la señal digitalizada a una unidad de detección de interferencia 720, que se configura

para detectar una señal interferente. Una unidad de separación de señal 730 está configurada para aislar la señal interferente. La salida de esta unidad 730 se retroalimenta entonces a la unidad 720 para mantener el bucle. La salida también se suministra a una unidad de regeneración de señal 740 para producir una señal interferente limpia, que se recibe por una unidad de inversión de fase 750 para crear una versión aislada de la señal de cancelación.

5

La figura 8A ilustra una representación de un sistema informático 800 y un usuario 802. En una implementación, el usuario 802 usa el sistema informático 800 para realizar una reducción de interferencia de retroalimentación de envolvente.

- 10 La figura 8B es un diagrama de bloques funcional que ilustra el sistema de interferencia de retroalimentación de envolvente 890 para realizar la técnica de interferencia de retroalimentación de envolvente (por ejemplo, como se ilustra en la figura 1A o la figura 1B). Esta técnica puede hospedarse en un sistema informático o en una matriz de compuerta programable de campo (FPGA)/circuito integrado de aplicación específica (ASIC). El controlador 810 es un procesador programable y controla el funcionamiento del sistema informático 800 y sus componentes. El controlador 810 carga instrucciones (por ejemplo, en forma de un ordenador informático) de la memoria 820 o una memoria de controlador integrada (no mostrada) y ejecuta estas instrucciones para controlar el sistema.

- 15 La memoria 820 almacena datos temporalmente para su uso por los otros componentes del sistema informático 800. En una implementación, la memoria 820 se implementa como RAM. En otra implementación, la memoria 820 también incluye una memoria a largo plazo o permanente, tal como una memoria flash y/o ROM.

- 20 El almacenamiento 830 almacena datos temporalmente o a largo plazo para su uso por otros componentes del sistema informático 800, tal como para almacenar datos y el programa del sistema de interferencia de retroalimentación de envolvente 890. El almacenamiento 830 se denomina a veces como un medio de almacenamiento legible por ordenador que almacena datos no transitorios. En una implementación, el almacenamiento 830 es una unidad de disco duro.

- 25 En su ejecución, el sistema de interferencia de retroalimentación de envolvente 890 se carga en la memoria 820 o el almacenamiento 830 como un sistema de software. Como alternativa, este servicio puede implementarse como componentes de hardware separados (por ejemplo, matriz de compuerta programable de campo (FPGA)) en el sistema informático 800.

- 30 El dispositivo de medios 840 recibe medios extraíbles y lee y/o escribe datos en el medio insertado. En una implementación, por ejemplo, el dispositivo de medio 840 es una unidad de disco óptico.

35

La interfaz de usuario 850 incluye componentes para aceptar la entrada de usuario del usuario del sistema informático 800 y que presenta información al usuario. En una implementación, la interfaz de usuario 850 incluye un teclado, un ratón, altavoces, y una pantalla. El controlador 810 usada la entrada del usuario para ajustar el funcionamiento del sistema informático 800.

40

La interfaz I/O 860 incluye uno o más puertos I/O para conectar a los dispositivos I/O correspondientes, tales como un almacenamiento externo o dispositivos complementarios (por ejemplo, una impresora o una PDA). En una implementación, los puertos de la interfaz I/O 860 incluyen puertos tales como: puertos USB, puertos PCMCIA, puertos serie, y/o puertos paralelos. En otra implementación, la interfaz I/O 860 incluye una interfaz inalámbrica para la comunicación con dispositivos externos de forma inalámbrica.

45

La interfaz de red 870 incluye una conexión de red alámbrica y/o inalámbrica, tal como una interfaz RJ-45 o "Wi-Fi" (incluyendo, pero sin limitación, 302.11) que soporta una conexión Ethernet.

- 50 El sistema informático 800 incluye hardware y software adicional típico de los sistemas informáticos (por ejemplo, alimentación, refrigeración, sistema operativo), aunque estos componentes no se muestran específicamente en la figura 8B por motivos de simplicidad. En otras implementaciones, pueden usarse diferentes configuraciones del sistema informático (por ejemplo, diferentes configuraciones de bus o almacenamiento o una configuración multi-procesador).

55

En una implementación adicional, el aumento de la reducción de interferencia de retroalimentación de envolvente que se ha descrito anteriormente incluye quitar por pulsos la señal primaria para la caracterización de interferencias. Por ejemplo, la señal primaria se quita por pulsos periódicamente cuando se detecta o se sospecha una interferencia para capturar y caracterizar la señal interferente. Durante el periodo sin señal primaria, se realiza una caracterización

de medición completa de la señal interferente. Después, se genera una señal de cancelación (que elimina la interferencia) usando la caracterización de medición de la señal interferente. Por ejemplo, en presencia de sospecha de interferencia, el módem debe funcionar a un ciclo de trabajo alto (por ejemplo, 90 %, es decir, módem encendido durante 900 milisegundos y apagado durante 100 milisegundos, por ejemplo). Durante los 100 milisegundos del periodo apagado, la interferencia se caracteriza y la información de interferencia se usa para crear una señal de cancelación que permite el procesamiento de la señal primaria para los 900 milisegundos restantes. El ciclo de trabajo y la duración de cada ciclo pueden adaptarse a la aplicación, la velocidad de cambio de la señal interferente y la velocidad del circuito de caracterización, de tal forma que es posible prever (para una interferencia altamente dinámica) un ciclo de trabajo al 50 % funcionando con un tiempo de ciclo total de 1 milisegundo o incluso 10 microsegundos. En otras implementaciones, el ciclo de trabajo y la duración del ciclo pueden ajustarse para maximizar el caudal de datos en base a la velocidad de cambio en las características de la señal interferente y la velocidad del circuito de caracterización.

La descripción anterior de las implementaciones desveladas se proporciona para permitir que cualquier experto en la técnica haga o use la invención. Diversas modificaciones a estas implementaciones serán fácilmente evidentes para los expertos en la técnica, y los principios genéricos descritos en el presente documento pueden aplicarse a otras implementaciones sin apartarse del espíritu y alcance de la invención. Por consiguiente, también están dentro del alcance de la invención implementaciones y variaciones adicionales. Por ejemplo, aunque las implementaciones que se han analizado anteriormente se centran en la cancelación de la señal interferente, los sistemas y técnicas de reducción de interferencia de retroalimentación de envolvente que se han descrito anteriormente pueden usarse para permitir cancelar cada señal individualmente de manera que ambas señales puedan procesarse permitiendo un proceso de portadora doble ciego para maximizar el caudal de datos en un sistema RF, o para permitir caracterizar y capturar, pero no cancelar la señal interferente para un análisis en tiempo real o posterior al proceso. Además, se entiende que la descripción y los dibujos presentados en el presente documento son representativos de la materia objeto que se contempla ampliamente por la presente invención. Se entiende adicionalmente que el alcance de la presente invención incluye completamente otras implementaciones que pueden ser obvias para los expertos en la técnica y que el alcance de la presente invención se limita, por consiguiente, exclusivamente por las reivindicaciones adjuntas.

REIVINDICACIONES

1. Un método de reducción de interferencia en una señal de entrada que incluye una señal deseada y una señal interferente, comprendiendo el método:
- 5 recibir la señal de entrada que comprende la señal deseada y la señal interferente; caracterizando la señal interferente sin conocimiento *a priori* de las características de la señal interferente;
- 10 multiplicar la señal de entrada por sí misma varias veces para determinar una frecuencia de portadora, una sugerencia de velocidad de símbolos, y una sugerencia del tipo de modulación de una portadora de la señal interferente;
- 15 generar una copia limpia de la portadora de la señal interferente en base a la frecuencia de portadora, la sugerencia de velocidad de símbolos, y la sugerencia del tipo de modulación;
- invertir la copia limpia de la portadora de la señal interferente; y
- sumar la copia limpia invertida de la portadora de la señal interferente con la señal de entrada para generar una señal de salida similar a la señal de entrada que tiene una intensidad de señal interferente reducida, siendo la señal de salida similar a la señal deseada.
- 20
2. El método de la reivindicación 1, que comprende adicionalmente,
- 25 multiplicar la señal de entrada por sí mismo varias veces hasta que se observe una señal de onda continua CW, donde el número de veces es un índice de corriente de alimentación.
3. El método de la reivindicación 2, donde el índice de corriente de alimentación indica la sugerencia del tipo de modulación y la sugerencia de velocidad de símbolos.
- 30
4. El método de la reivindicación 3, que comprende adicionalmente
- 35 remuestrear la señal de entrada a un múltiplo de la velocidad de símbolos para determinar un tipo de modulación, una velocidad de símbolos, y una trayectoria de símbolos.
5. Un sistema de caracterización y separación de señal para procesar una señal de entrada, que comprende una señal deseada y una señal interferente, en dominio de frecuencia y tiempo para separar la señal deseada de la señal interferente, comprendiendo el sistema:
- 40 un receptor operativo para recibir la señal de entrada;
- 45 una unidad de caracterización de señal configurada para caracterizar la señal interferente sin conocimiento *a priori* de las características de la señal interferente multiplicando la señal de entrada por sí misma varias veces para determinar una frecuencia de portadora, una sugerencia de velocidad de símbolos, y una sugerencia del tipo de modulación de una portadora de la señal interferente; y
- 50 una unidad de separación de señal configurada para generar una copia limpia de una portadora de la señal interferente en base a la frecuencia de portadora, la sugerencia de velocidad de símbolos, y la sugerencia del tipo de modulación,
- invertir la copia limpia de la portadora de la señal interferente, y
- sumar la copia limpia invertida de la portadora de la señal interferente con la señal de entrada para generar una señal de salida similar a la señal de entrada que tiene una intensidad de señal interferente reducida, siendo la señal de salida similar a la señal deseada.
- 55
6. El sistema de la reivindicación 5, donde el controlador está configurado adicionalmente para multiplicar la señal de entrada por sí misma varias veces hasta que se observa una señal de onda continua CW,

donde el número de veces es un índice de corriente de alimentación.

7. El sistema de la reivindicación 6, donde el índice de corriente de alimentación indica la sugerencia del tipo de modulación y la sugerencia de velocidad de símbolos.

5

8. El sistema de la reivindicación 7, que comprende adicionalmente

una unidad de remuestreo configurada para reprocesar la señal de entrada para determinar un tipo de modulación, una velocidad de símbolos, y una trayectoria de símbolos de la portadora.

10

9. El sistema de la reivindicación 8, que comprende adicionalmente una unidad regenerativa adaptativa configurada para generar la copia limpia de la portadora de la señal interferente usando la trayectoria de símbolos de la portadora.

15

10. Un medio de almacenamiento legible por ordenador no transitorio que almacena un programa informático para reducir la interferencia en una señal de entrada que incluye una señal deseada y una señal interferente, comprendiendo el programa instrucciones ejecutables que hacen que el ordenador:

reciba una señal de entrada que comprende la señal deseada y la señal interferente;

20

caracterice la señal interferente sin conocimiento *a priori* de las características de la señal interferente;

multiplique la señal de entrada por sí misma n veces para determinar una frecuencia de portadora, una sugerencia de velocidad de símbolos, y una sugerencia del tipo de modulación de la señal interferente;

25

genere una copia limpia de la portadora de la señal interferente usando la frecuencia de portadora, la sugerencia de velocidad de símbolos, y la sugerencia del tipo de modulación;

invierta la copia limpia de la portadora de la señal interferente; y

30

sume la copia invertida de la portadora de la señal interferente con la señal de entrada para generar una señal de salida que tiene una intensidad de señal interferente reducida, siendo la señal de salida similar a la señal deseada.

11. El medio de almacenamiento legible por ordenador no transitorio de la reivindicación 10, donde

35

multiplique la señal de entrada comprende instrucciones ejecutables que hacen que un ordenador

multiplique la señal por sí misma varias veces hasta que se observa una señal de onda continua CW,

donde el número de veces es un índice de corriente de alimentación.

40

12. El medio de almacenamiento legible por ordenador no transitorio de la reivindicación 11, donde el índice de corriente de alimentación indica la sugerencia del tipo de modulación y una sugerencia de velocidad de símbolos.

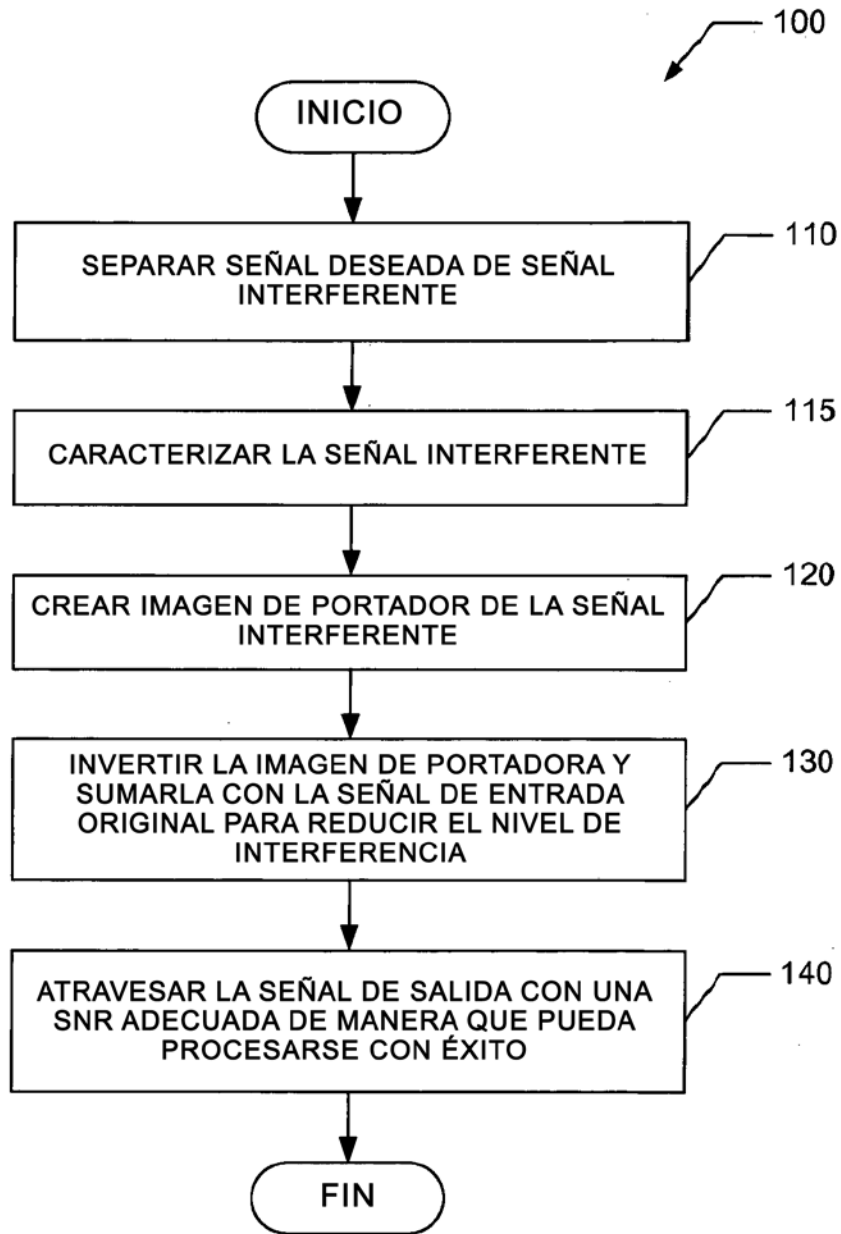


FIG. 1A

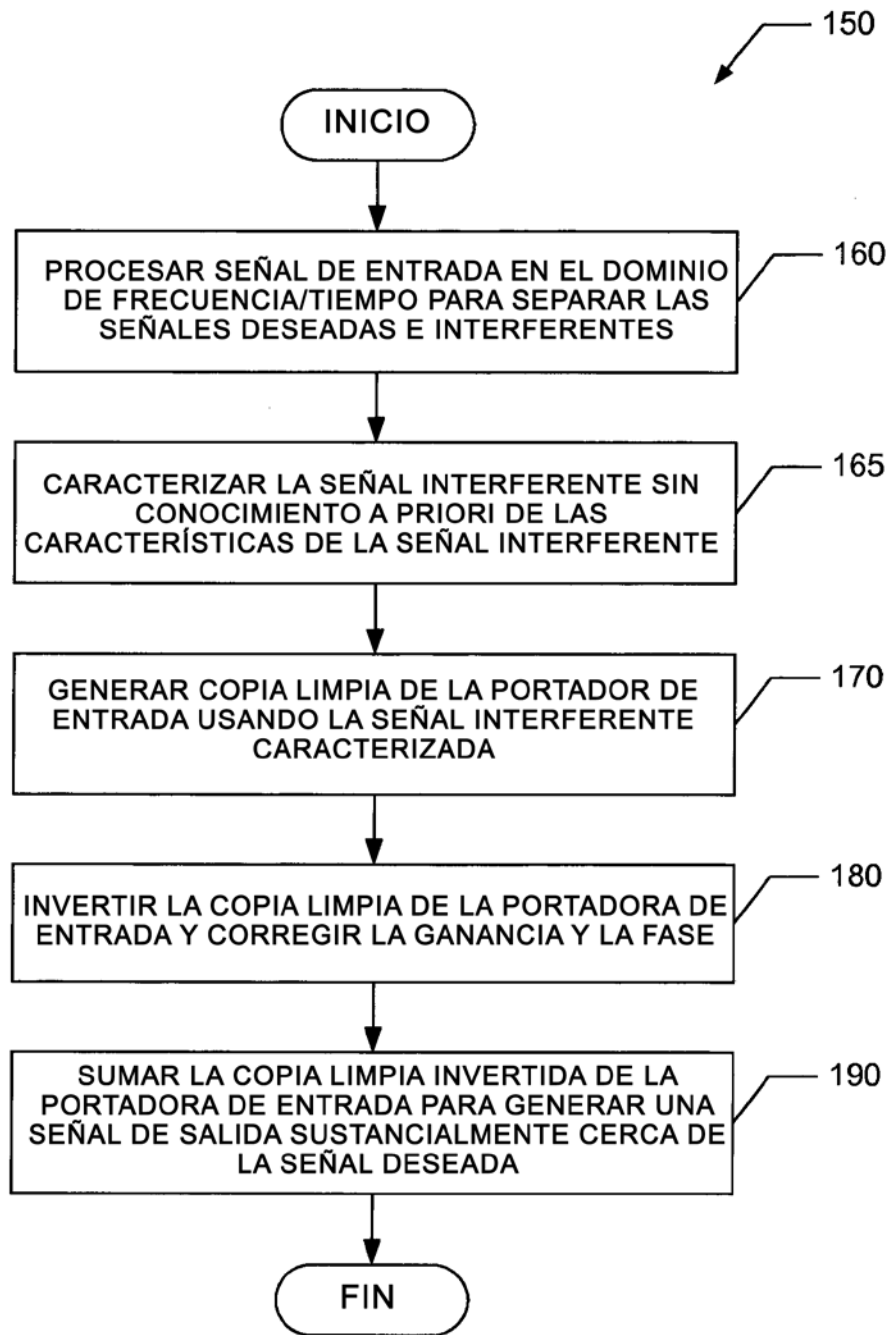


FIG. 1B

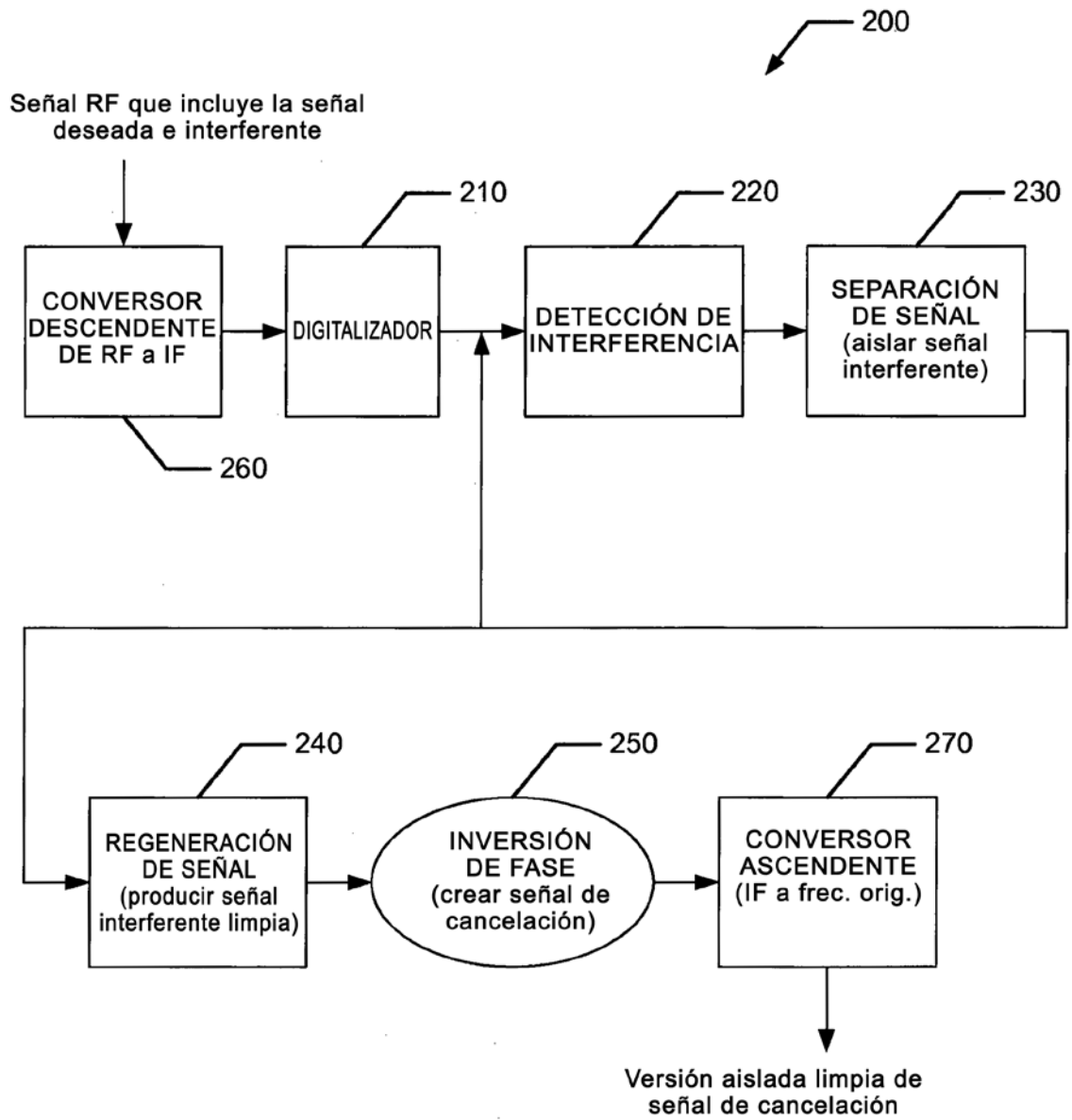


FIG. 2

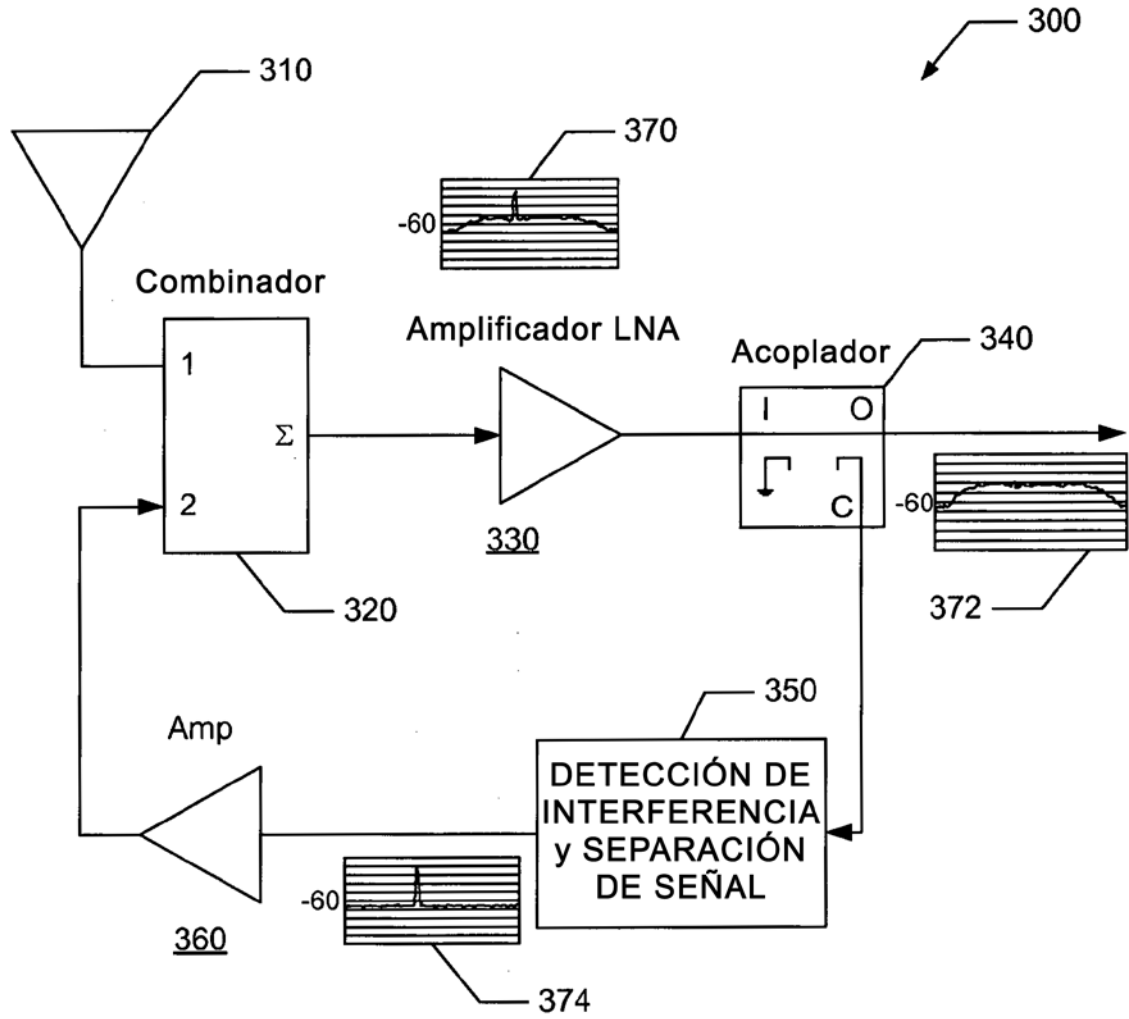


FIG. 3

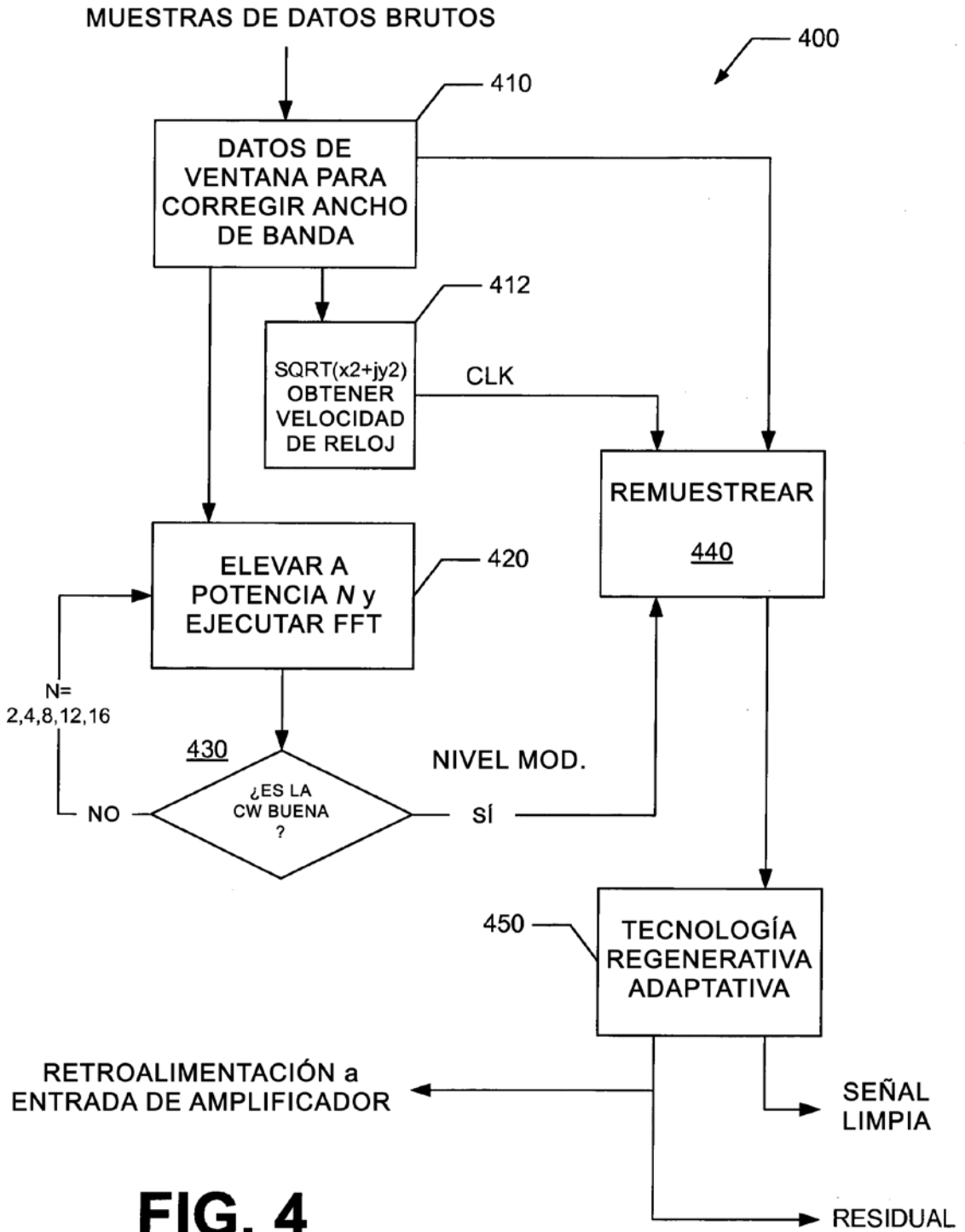


FIG. 4

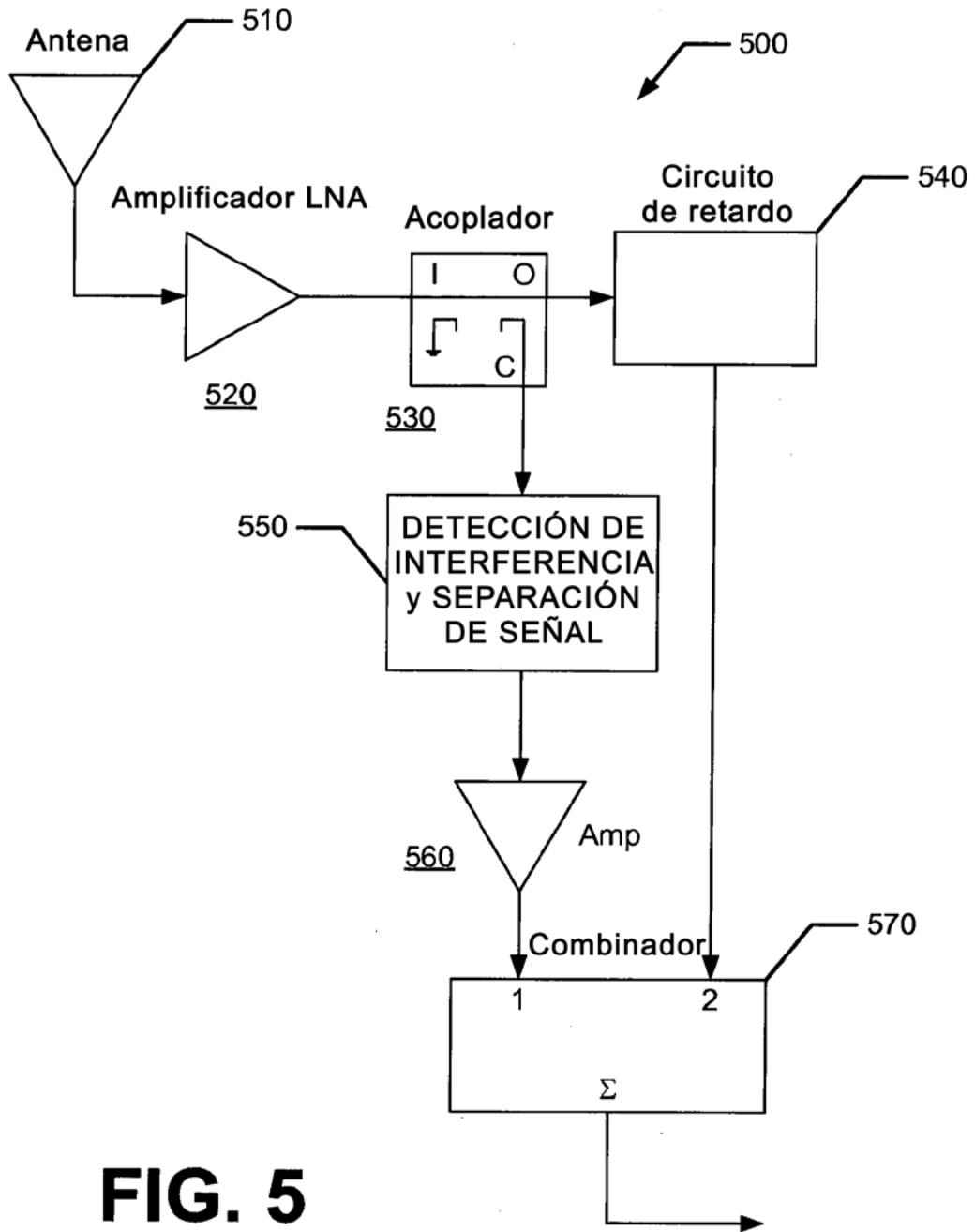


FIG. 5

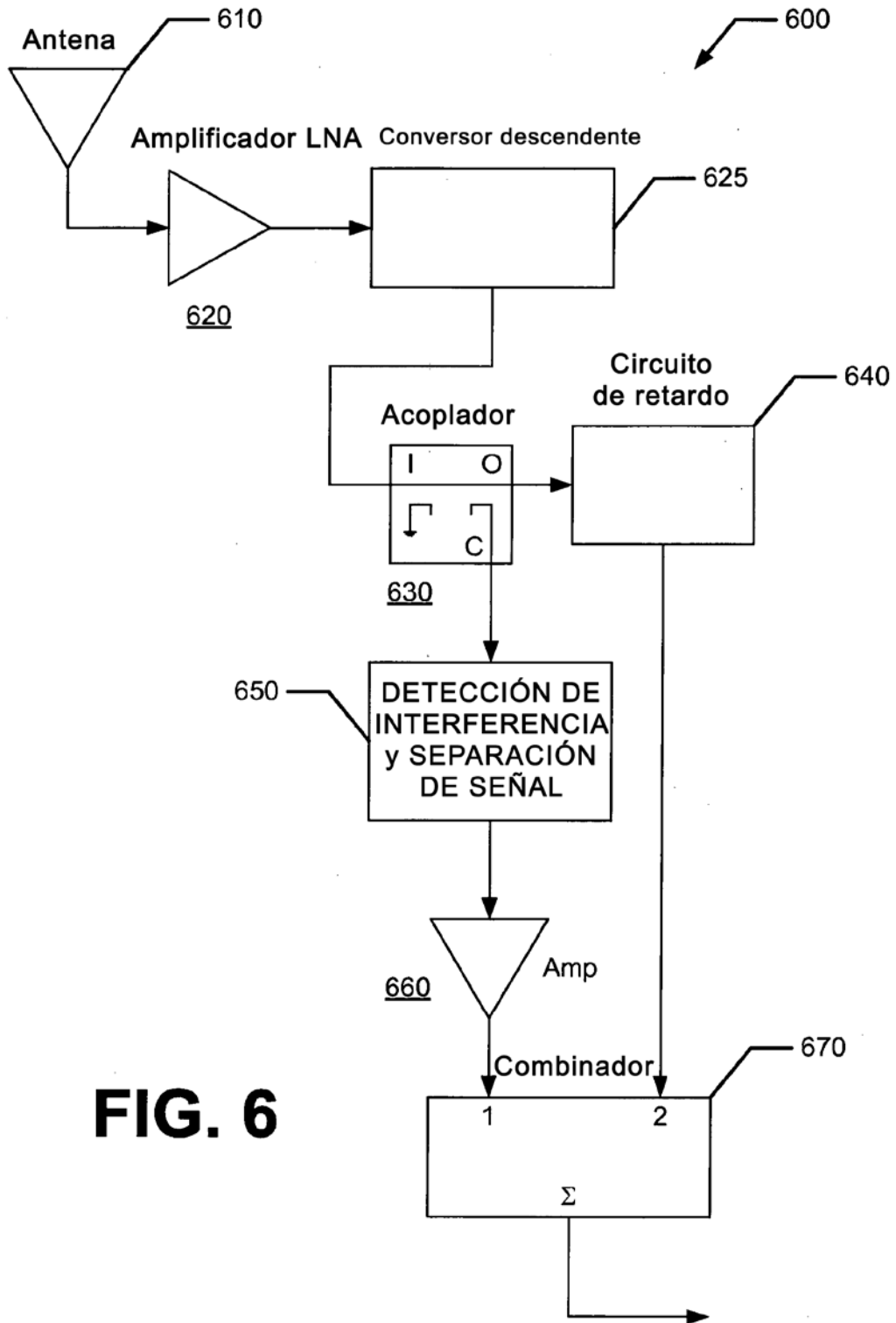


FIG. 6

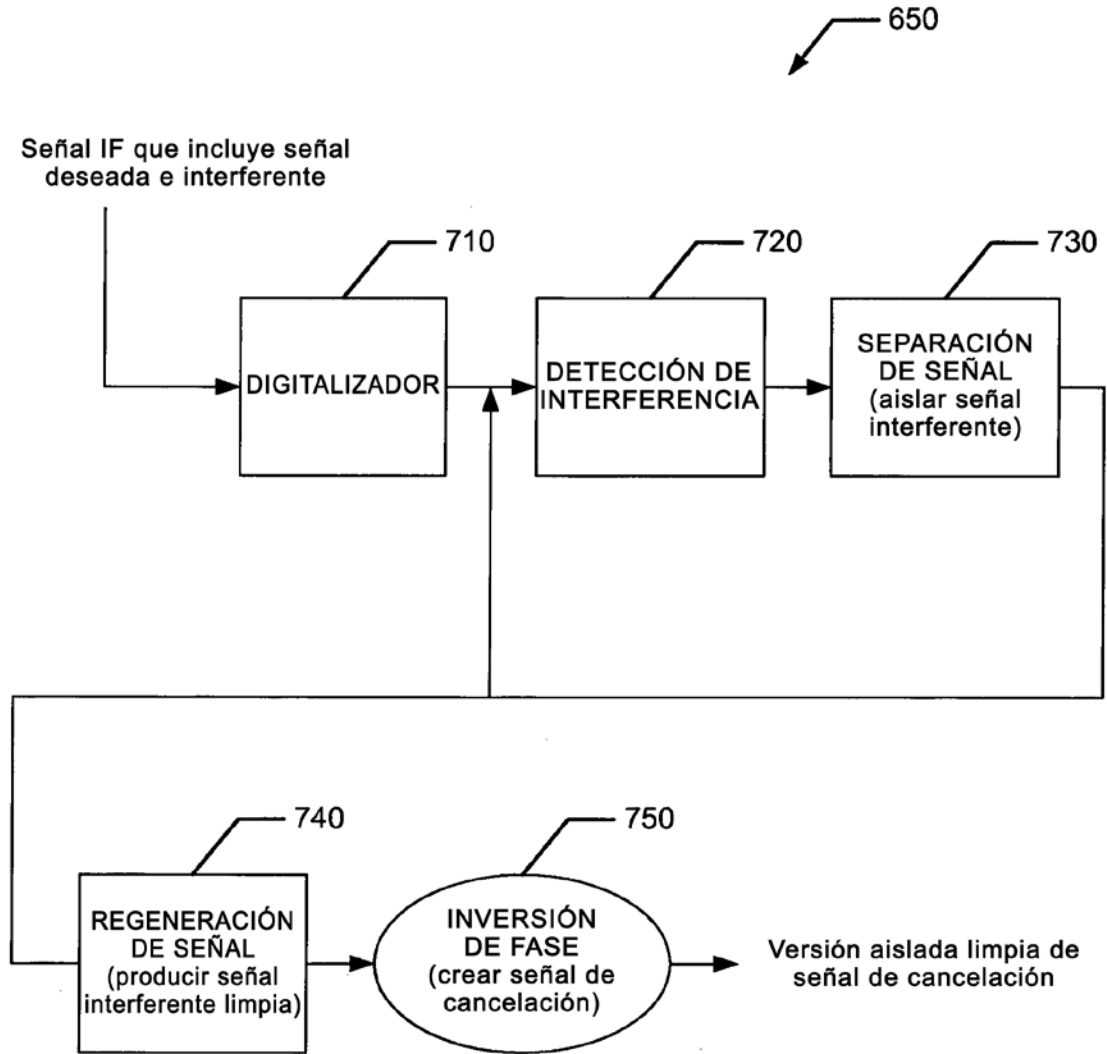


FIG. 7

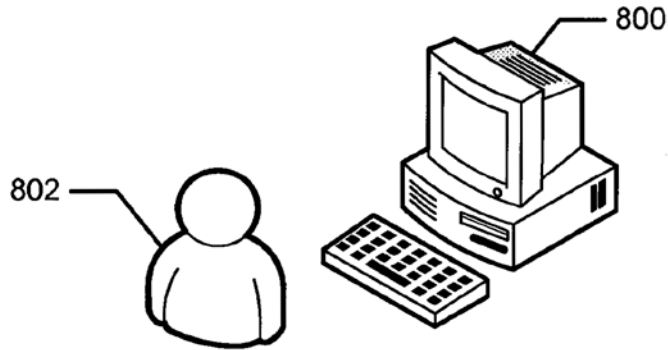


FIG. 8A

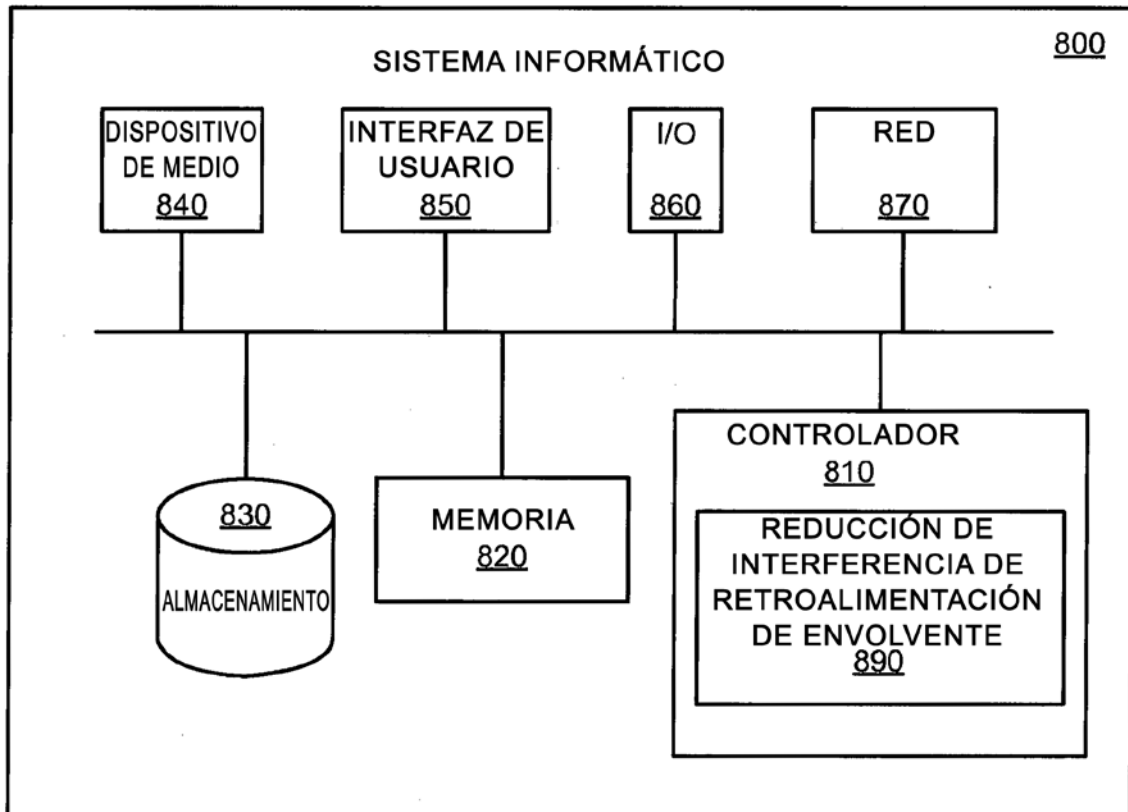


FIG. 8B