

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 602 287**

51 Int. Cl.:

**G06F 1/32** (2006.01)

**G06F 12/00** (2006.01)

**G06F 13/16** (2006.01)

12

## TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **07.01.2014 PCT/US2014/010546**

87 Fecha y número de publicación internacional: **17.07.2014 WO14110051**

96 Fecha de presentación y número de la solicitud europea: **07.01.2014 E 14703947 (3)**

97 Fecha y número de publicación de la concesión europea: **07.09.2016 EP 2943848**

54 Título: **Gestión de memoria dinámica mejorada con minimización inteligente del consumo de corriente/potencia**

30 Prioridad:

**08.01.2013 US 201313736268**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**20.02.2017**

73 Titular/es:

**QUALCOMM INCORPORATED (100.0%)  
5775 Morehouse Drive  
San Diego, CA 92121-1714, US**

72 Inventor/es:

**PARK, HEE JUN;  
HOFMANN, RICHARD GERARD y  
LEE, YONG JU**

74 Agente/Representante:

**FORTEA LAGUNA, Juan José**

**ES 2 602 287 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Gestión de memoria dinámica mejorada con minimización inteligente del consumo de corriente/potencia

## 5 ANTECEDENTES

**Campo**

10 La presente descripción se refiere a la reducción o minimización del consumo de corriente/potencia en dispositivos de memoria en los que se implementa la gestión de memoria dinámica (DMM).

**Antecedentes**

15 La figura 1 ilustra variaciones del consumo de corriente/potencia del estado de baja potencia entre dispositivos de memoria, así como los bancos en los mismos. En un ejemplo, una pluralidad de dispositivos de memoria volátil 102, 104 y 106, como lo son los dispositivos de memoria de acceso aleatorio (RAM) (por ejemplo, partes de RAM), puede incluirse como parte de un circuito o dispositivo electrónico mayor. Cada dispositivo de memoria volátil 104 puede estar dispuesto como una pluralidad de bancos de memoria 108, 110 y 112, por ejemplo, dentro de una sola matriz de silicio. Debido a la naturaleza del proceso de fabricación de silicio, puede haber variaciones de potencia de parte a parte (por ejemplo, variaciones de potencia de dispositivo a dispositivo) y variaciones de potencia de banco a banco dentro de cada dispositivo de memoria. Es decir, cada dispositivo de memoria volátil puede exhibir un consumo diferente de estado de baja potencia (por ejemplo, corriente de fuga, consumo de potencia dinámica, etc.), mientras que cada banco de memoria también puede exhibir un consumo diferente del estado de baja potencia.

25 Algunos sistemas de procesamiento buscan implementar la gestión o conservación de energía que puede implicar la reducción de consumo de energía de algunos dispositivos de memoria cuando están inactivos. La gestión de memoria dinámica (DMM) es uno de tales sistemas.

30 La figura 2 ilustra un esquema tradicional de gestión de memoria dinámica (DMM). Aquí, un circuito de procesamiento 202 puede estar acoplado a una pluralidad de dispositivos de memoria volátil 204, 206, 208, 210 (por ejemplo, RAM x 32), en canales duales Ch0 y Ch1 (por ejemplo, canal 0 y canal 1). Durante los períodos de inactividad prolongada (por ejemplo, durante la noche, en bolsas, etc.) la memoria volátil disponible se reduce de forma dinámica (por ejemplo, se apaga). Las páginas de memoria en los dispositivos superiores de memoria volátil 204 y 208 se vacían, si es posible, o emigran de otra manera a los dispositivos inferiores de memoria volátil 206 y 210. Aquí, se puede percibir que al entrar en la modalidad de DMM, los datos migran desde una primera pluralidad de dispositivos de memoria volátiles 204 y 208 en el selector de chip 1 (cs1) a una segunda pluralidad de dispositivos de memoria volátil 206 y 210 en el selector de chip 0 (cs0). Una vez que no hay páginas activas de memoria (por ejemplo, bloque o segmento de memoria) en los dispositivos de memoria controlados por el selector de chip cs1 (es decir, dispositivos superiores de memoria volátil 204 y 208), los dispositivos de memoria 204 y 208 acoplados al selector de chip cs1 realizan la transición a un estado de desactivación de energía profunda, para ahorrar energía. Sin embargo, este enfoque no tiene en cuenta la eficacia (por ejemplo, la corriente del estado de baja potencia) de los dispositivos de memoria 204 y 208 desactivados y / o los dispositivos de memoria 206 y 210 que se mantienen activos.

45 En consecuencia, se necesita un procedimiento más eficaz de administración de energía para dispositivos de memoria volátil, para mejorar aún más el enfoque tradicional de gestión de memoria dinámica.

50 Se reclama atención al documento US 2011/252180 A1, que describe sistemas, procedimientos y dispositivos para la correlación y la re-correlación dinámicas de memoria cuando una parte de la memoria se activa o desactiva. De acuerdo a un aspecto, un dispositivo electrónico puede incluir varios bancos de memoria, uno o más procesadores y un controlador de memoria. Los bancos de memoria pueden almacenar datos en ubicaciones de memoria de hardware y pueden desactivarse de forma independiente. Los procesadores pueden solicitar los datos utilizando direcciones de memoria física, y el controlador de memoria puede traducir las direcciones físicas a ubicaciones de memoria de hardware. El controlador de memoria puede utilizar una primera función de correlación de memoria cuando un primer número de bancos de memoria está activo y una segunda función de correlación de memoria cuando un segundo número está activo. Cuando uno de los bancos de memoria ha de ser desactivado, el controlador de memoria puede copiar datos desde solamente el banco de memoria que va a ser desactivado al resto activo de los bancos de memoria.

## 60 RESUMEN

De acuerdo a la presente invención, se proporcionan un procedimiento y un dispositivo electrónico, como se enuncian, respectivamente, en las reivindicaciones independientes. Realizaciones preferentes de la invención se describen en las reivindicaciones dependientes.

65 Un dispositivo electrónico, que comprende: una pluralidad de dispositivos de memoria volátil y un circuito de

procesamiento. El circuito de procesamiento puede estar configurado para llevar a cabo la gestión de memoria dinámica. Se obtiene un consumo de corriente/potencia del estado de baja potencia, calculado o estimado para cada dispositivo de memoria volátil en la pluralidad de dispositivos de memoria volátil. En un ejemplo, un dispositivo de gestión de energía acoplado al circuito de procesamiento puede configurarse para determinar el consumo de corriente/potencia del estado de baja potencia para cada uno entre la pluralidad de dispositivos de memoria volátil. Los datos pueden entonces copiarse o transferirse desde un primer conjunto de dispositivos de memoria volátil a un segundo conjunto de dispositivos de memoria volátil, donde el segundo conjunto de dispositivos de memoria volátil tiene un menor consumo de corriente/potencia del estado de baja potencia que el primer conjunto de dispositivos de memoria volátil. El primer conjunto de dispositivos de memoria volátil se puede colocar entonces en un estado apagado para reducir el consumo de energía.

De manera similar, el segundo conjunto de dispositivos de memoria volátil puede ser colocado en un estado de conservación de energía para reducir el consumo de energía.

Un dispositivo de almacenamiento no volátil también puede estar acoplado al circuito de procesamiento, donde el dispositivo de almacenamiento no volátil almacena el consumo de corriente/potencia en el estado de baja potencia para cada uno entre la pluralidad de dispositivos de memoria volátil.

El estado de baja potencia puede mantener los datos en el segundo conjunto de dispositivos de memoria volátil, mientras que el estado apagado hace que los datos en el primer conjunto de dispositivos de memoria volátil se pierdan. El estado de conservación de energía puede mantener los datos en el segundo conjunto de dispositivos de memoria volátil, mientras que el estado apagado hace que los datos en el primer conjunto de dispositivos de memoria volátil se pierdan.

En un ejemplo, el estado de baja potencia puede ser el estado de conservación de energía. El consumo de potencia/corriente del estado de baja potencia puede incluir el consumo de potencia/corriente de fuga y el consumo de potencia dinámica.

En un ejemplo, el circuito de tratamiento puede estar configurado para determinar cuándo conmutar el primer conjunto de dispositivos de memoria volátil al estado apagado después de un período de inactividad.

La pluralidad de dispositivos de memoria volátil puede disponerse en uno o más canales, y el primer conjunto y el segundo conjunto de dispositivos de memoria volátil se determinan en función de cada canal. Los datos pueden ser copiados entre los dispositivos de memoria en el mismo canal.

En un ejemplo, el consumo de corriente/potencia del estado de baja potencia, para cada uno entre la pluralidad de dispositivos de memoria volátil, se determina durante una etapa de fabricación o durante una fase de inicialización.

En algunas implementaciones, el circuito de procesamiento puede estar configurado además para: (a) compensar las variaciones de temperatura entre los dispositivos de memoria; y/o (b) normalizar el consumo de corriente/potencia del estado de baja potencia para cada uno entre la pluralidad de dispositivos de memoria volátil en base a sus temperaturas correspondientes.

Según otro aspecto, el circuito de procesamiento puede estar configurado además para realizar la gestión de memoria dinámica mediante: (a) la obtención de un consumo de corriente/potencia del estado de baja potencia para cada banco de memoria dentro de cada uno de los dispositivos de memoria volátil entre la pluralidad de dispositivos de memoria volátil; (b) la copia de datos desde un primer conjunto de bancos de memoria a un segundo conjunto de bancos de memoria dentro del mismo dispositivo de memoria en el segundo conjunto de dispositivos de memoria, en donde el segundo conjunto de bancos de memoria tiene un menor consumo de corriente/potencia del estado de baja potencia que el primer conjunto de bancos de memoria; y/o (c) la colocación del primer conjunto de bancos de memoria en un estado apagado.

De manera similar, se proporciona un procedimiento para realizar la gestión de memoria dinámica. Se obtiene un consumo de corriente/potencia del estado de baja potencia para cada dispositivo de memoria volátil en una pluralidad de dispositivos de memoria volátil. A continuación, los datos se copian desde un primer conjunto de dispositivos de memoria volátil a un segundo conjunto de dispositivos de memoria volátil, donde el segundo conjunto de dispositivos de memoria volátil tiene un menor consumo de corriente/potencia del estado de baja potencia que el primer conjunto de dispositivos de memoria volátil. Se puede tomar una determinación en cuanto a cuándo conmutar el primer conjunto de dispositivos de memoria volátil al estado apagado después de un período de inactividad. El primer conjunto de dispositivos de memoria volátil se puede colocar entonces en un estado apagado para reducir el consumo de energía.

El segundo conjunto de dispositivos de memoria volátil puede ser colocado en un estado de conservación de energía para reducir el consumo de energía.

De acuerdo a un aspecto, un consumo de corriente/potencia del estado de baja potencia se puede obtener para

5 cada banco de memoria dentro de cada uno entre la pluralidad de dispositivos de memoria volátil. Los datos se copian a continuación desde un primer conjunto de bancos de memoria a un segundo conjunto de bancos de memoria dentro del mismo dispositivo de memoria en el segundo conjunto de dispositivos de memoria, donde el segundo conjunto de bancos de memoria tiene un menor consumo de corriente/potencia del estado de baja potencia que el primer conjunto de bancos de memoria. El primer conjunto de bancos de memoria se puede colocar entonces en un estado apagado.

### BREVE DESCRIPCIÓN DE LOS DIBUJOS

10 Varias características, la naturaleza y las ventajas pueden resultar evidentes a partir de la descripción detallada expuesta a continuación cuando se considera junto con los dibujos, en los que los mismos caracteres de referencia identifican de manera correspondiente en toda su extensión.

15 La figura 1 ilustra variaciones de consumo de corriente/potencia del estado de baja potencia entre dispositivos de memoria, así como los bancos en los mismos.

La figura 2 ilustra un esquema tradicional de gestión de memoria dinámica (DMM).

20 La figura 3 ilustra una primera técnica de gestión de memoria dinámica mejorada, en la que el consumo general de corriente/potencia del estado de baja potencia de cada dispositivo de memoria se considera en la determinación de qué dispositivo(s) de memoria será(n) apagado(s) y qué dispositivos de memoria pueden ser colocados en un estado de conservación de energía (por ejemplo, estado de actualización automática).

25 La figura 4 ilustra un procedimiento implementado por un circuito de procesamiento para llevar a cabo la gestión de memoria dinámica (DMM) mediante la selección de dispositivos de memoria volátil con el más bajo consumo de corriente/potencia en el estado de baja potencia, entre dispositivos de memoria volátil, con el más alto consumo de corriente/potencia en el estado de baja potencia.

30 La figura 5 ilustra una segunda técnica de gestión de memoria dinámica mejorada en la que el consumo de corriente/potencia del estado de baja potencia de cada banco de un dispositivo de memoria se considera en la determinación de qué banco(s) de memoria será(n) apagado(s) y qué bancos de memoria pueden ser colocados en un estado de conservación de energía (por ejemplo, estado de actualización automática).

35 La figura 6 ilustra un procedimiento implementado por un circuito de procesamiento para llevar a cabo la gestión de memoria dinámica (DMM) mediante la selección de bancos de memoria con el consumo más bajo de corriente/potencia en el estado de baja potencia.

40 La figura 7 ilustra que la distribución de calor puede considerarse en la calibración del consumo de corriente/potencia en el estado de baja potencia para dispositivos y/o bancos de memoria.

La figura 8 ilustra un ejemplo de cómo se puede determinar el consumo de energía/potencia en el estado de baja potencia para cada dispositivo de memoria y/o banco de memoria dentro de cada dispositivo de memoria.

45 La figura 9 ilustra un ejemplo de cómo se puede determinar el consumo de energía/potencia del estado de baja potencia para cada dispositivo de memoria y/o banco de memoria dentro de cada dispositivo de memoria.

### DESCRIPCIÓN DETALLADA

50 En la siguiente descripción, se dan detalles específicos para proporcionar una comprensión exhaustiva de los diferentes aspectos de la divulgación. Sin embargo, un experto en la técnica entenderá que pueden llevarse a la práctica los aspectos sin estos detalles específicos. Por ejemplo, pueden mostrarse circuitos en diagramas de bloques para evitar oscurecer los aspectos con detalles innecesarios. En otros casos, pueden no mostrarse en detalle circuitos, estructuras y técnicas bien conocidos para no oscurecer los aspectos de la divulgación.

### 55 PANORAMA GENERAL

60 Se proporciona una primera técnica de gestión de memoria dinámica mejorada en la que se añade un mecanismo para la gestión de memoria dinámica, para determinar y utilizar dispositivos de memoria volátiles con el menor consumo de corriente/potencia del estado de baja potencia (por ejemplo, el consumo de corriente/potencia de fuga y/o el consumo dinámico) en cada sistema durante un estado de conservación de energía. Antes de entrar al estado de conservación de energía, pueden determinarse las características de fugas de corriente, o de potencia, y/o las características de consumo de energía dinámico de los dispositivos de memoria en un sistema. Entonces, al tomar la decisión de entrar al estado de conservación de energía, los datos se migran desde dispositivos de memoria con mayor consumo de corriente/potencia (por ejemplo, en un canal en particular) a dispositivos de memoria con un  
65 consumo de corriente/potencia inferior.

También se proporciona una segunda técnica de gestión de memoria dinámica mejorada, en la que los bancos de memoria de menor consumo de corriente/potencia (dentro de los dispositivos activos de memoria volátil) se seleccionan para su uso durante la gestión de memoria dinámica. Antes de entrar al estado de conservación de energía, pueden determinarse las características de consumo de corriente/potencia de cada banco en algunos de, o todos, los dispositivos de memoria en un sistema. Entonces, al tomar la decisión de entrar al estado de conservación de energía, uno o más dispositivos de memoria se seleccionan para mantenerse activos. Dentro de cada uno de los uno o más dispositivos de memoria seleccionados, se migran los datos desde uno o más bancos con mayor consumo de corriente/potencia (por ejemplo, en un canal particular) a uno o más bancos con un consumo de corriente/potencia inferior.

#### **Primera técnica ejemplar de gestión de memoria dinámica mejorada, basada en el consumo de corriente/potencia de un dispositivo de memoria**

La figura 3 ilustra una primera técnica de gestión de memoria dinámica mejorada en la que el consumo general de corriente/potencia del estado de baja potencia de cada dispositivo de memoria se considera en la determinación de qué dispositivo(s) de memoria será(n) apagado(s) y qué dispositivos de memoria pueden ser colocados en un estado de conservación de energía (por ejemplo, estado de actualización automática). Obsérvese que tal estado de conservación de energía (por ejemplo, el estado de actualización automática) puede utilizar energía suficiente para mantener (por ejemplo, mantener almacenados) los datos en tales dispositivos de memoria. Por el contrario, el estado desactivado (por ejemplo, estado apagado) puede ocasionar que los datos almacenados en tales dispositivos de memoria se pierdan. En este ejemplo, un dispositivo electrónico 300 (por ejemplo, un ordenador de escritorio y/o portátil, un teléfono inalámbrico, un teléfono móvil, un teléfono inteligente, un asistente digital, un reproductor de música digital, una tableta digital, un asistente digital personal, un módulo de memoria, un subsistema de memoria, un dispositivo de memoria de paquetes sobre paquetes, etc.) puede incluir un circuito de procesamiento 302 (por ejemplo, un procesador de aplicaciones) y uno o más dispositivos de memoria 304, 306, 308 y 310. Los dispositivos de memoria 304, 306, 308 y 310 pueden estar acoplados a un bus de memoria a través del cual se comunican con el circuito de procesamiento 302. Los dispositivos de memoria 304, 306, 308 y 310 pueden también estar dispuestos en diferentes canales (Ch0 y Ch1) dentro del bus de memoria, de modo que los datos puedan ser enviados a los dispositivos de memoria en un primer canal (Ch0) o un segundo canal (Ch1). Cada dispositivo de memoria 304, 306, 308 y 310 puede estar acoplado a una línea de selección de chip (cs), de modo que los dispositivos de memoria individuales acoplados a un canal particular puedan ser seleccionados y/o deseleccionados (por ejemplo, de modo que los datos puedan ser escritos o leídos desde los dispositivos seleccionados, pero no desde los dispositivos no seleccionados).

El circuito de procesamiento 302 puede incluir un módulo de software y/o de hardware 312 que está adaptado para llevar a cabo un proceso de auto-aprendizaje mediante el cual se averiguan las características de consumo de corriente/potencia o se obtienen de otra manera. Por ejemplo, en una etapa de "averiguación", el circuito de procesamiento 302 y/o el módulo de software/hardware 312 puede calcular, determinar y/o estimar características de corriente/potencia de fuga y/o características de corriente/potencia dinámicas, utilizando, por ejemplo, el(los) procedimiento(s) descrito(s) en este documento y/o ilustrado(s) en las figuras 4, 6, 8, y luego almacenar tales características de corriente/potencia de fuga y/o características dinámicas de corriente/potencia en la memoria (por ejemplo, memoria volátil o no volátil). En una etapa de "obtención", el circuito de procesamiento 302 y/o el módulo de software/hardware 312 pueden simplemente leer o recuperar las características de la corriente/potencia de fuga y/o las características de corriente/potencia dinámica almacenadas previamente en la memoria (por ejemplo, memoria volátil o no volátil), por ejemplo, mediante la etapa de "averiguación". En un ejemplo de averiguación de las características de la corriente/potencia de fuga y/o las características de corriente/potencia dinámica, el circuito de procesamiento 302 puede encender cada dispositivo de memoria y medir su capacidad de memoria en una modalidad de actualización automática (por ejemplo, medir la corriente/potencia consumida por cada dispositivo de memoria en la modalidad de actualización automática). Esta información puede ser registrada, por ejemplo, en un dispositivo de memoria no volátil 314 (por ejemplo, memoria de solo lectura programable y eléctricamente borrable o EEPROM). En un ejemplo, puede realizarse una prueba de una sola vez, donde el aprendizaje de la variación del consumo de corriente/potencia, de dispositivo de memoria a dispositivo, puede hacerse en la fábrica al final de la producción. Un software/hardware de automatización integrado en el circuito de procesamiento 302 y/o un IC de administración de energía (PMIC) 316 puede realizar estas funciones de averiguación del consumo de corriente/potencia en el estado de baja potencia de cada dispositivo de memoria 304, 306, 308 y 310. En otras realizaciones más, las características de consumo de corriente/potencia del estado de baja potencia para cada dispositivo de memoria se pueden averiguar usando un dispositivo de ensayo externo (por ejemplo, durante una etapa de fabricación o ensayo) y almacenar luego en el dispositivo de memoria no volátil 314.

En un ejemplo, el consumo de corriente/potencia en el estado de baja potencia puede determinarse midiendo la potencia de los dispositivos de memoria cuando se encuentran en un estado de conservación de energía, tales como un estado de "actualización automática". El consumo de potencia/corriente en este estado de baja potencia puede incluir el consumo de potencia/corriente de fuga (por ejemplo, la corriente que se fuga desde los transistores en un dispositivo o célula de memoria) y/o el consumo de potencia dinámica (por ejemplo, la energía consumida por un controlador dentro del dispositivo de memoria que lee periódicamente cada dirección de memoria mientras el dispositivo de memoria está en una modalidad de reposo la mayor parte del tiempo). En un ejemplo, el estado de

baja potencia puede ser un estado en el que un dispositivo de memoria todavía puede conservar los datos almacenados en el mismo. Por el contrario, el estado desactivado (por ejemplo, estado apagado) puede ocasionar que los datos almacenados en tal dispositivo de memoria se pierdan.

5 Cuando el circuito de procesamiento 302 entra a una primera modalidad de gestión de memoria dinámica mejorada, migra o desplaza datos, desde los dispositivos de memoria volátil 304 y 310 que tienen el consumo de corriente/potencia más alta / más grande en el estado de baja potencia, a los dispositivos de memoria volátil 306 y 308 que tienen el más bajo / el menor consumo de energía/corriente en el estado de baja potencia. Después de que los datos se han migrado, los dispositivos de memoria volátil 304 y 310 que tienen el consumo más alto/mayor de corriente/potencia pueden desactivarse o colocarse en un estado desactivado (por ejemplo, apagado). En este ejemplo, los dispositivos de memoria volátil 308 y 306 con un consumo de corriente/potencia menor en el estado de baja potencia están en diferentes líneas de selección de chip. Sin embargo, en varias configuraciones, los dispositivos de memoria volátil de menor consumo de potencia/corriente pueden estar acoplados a la misma línea de selección de chip (por ejemplo, cs0 o cs1), o a una combinación de ambas líneas de selección de chip cs0 y cs1.

15 La figura 4 ilustra un procedimiento implementado por un circuito de procesamiento para llevar a cabo la gestión de memoria dinámica (DMM) mediante la selección de dispositivos de memoria volátil con el consumo de corriente/potencia más bajo en el estado de baja potencia, antes que dispositivos de memoria volátil con el consumo de corriente/potencia más alto en el estado de baja potencia. Se obtiene/averigua un consumo de corriente/potencia del estado de baja potencia para cada dispositivo de memoria volátil en una pluralidad de dispositivos de memoria volátil 402. Este consumo de corriente/potencia de estado de baja potencia para cada dispositivo de memoria volátil puede averiguarse con antelación (por ejemplo, en una etapa de fabricación, pruebas o de puesta en marcha). El circuito de procesamiento puede averiguar si se debería ingresar o no a un estado de baja potencia (por ejemplo, debido a la inactividad del procesador, etc.) 404. Si es así, los datos se migran/copian desde un primer conjunto de dispositivos de memoria volátil a un segundo conjunto de dispositivos de memoria volátil, donde el segundo conjunto de dispositivos de memoria volátil tiene un consumo más bajo de corriente/potencia del estado de baja potencia que el primer conjunto de dispositivos de memoria volátil 406. Es decir, los dispositivos de memoria volátil individuales en el segundo conjunto han sido identificados previamente como que tienen un consumo de corriente/potencia más bajo en el estado de baja potencia que los dispositivos de memoria volátiles en el primer conjunto. El circuito de procesamiento puede entonces colocar el primer conjunto de dispositivos de memoria volátil en un estado desactivado (por ejemplo, un estado apagado) para reducir el consumo de energía 408. La selección de los dispositivos de memoria volátil en el segundo conjunto puede ser parcialmente dependiente de la estructura de memoria que se implementa. Por ejemplo, cuando los dispositivos de memoria volátil están dispuestos en arquitecturas de doble canal, al menos un dispositivo de memoria de cada canal puede tener que ser seleccionado. En consecuencia, el primer conjunto de dispositivos de memoria volátil y el segundo conjunto de dispositivos de memoria volátil pueden ser seleccionados a partir de una pluralidad de dispositivos de memoria, canal por canal. Por ejemplo, para un primer canal, el segundo conjunto de dispositivos de memoria tienen un menor consumo de corriente/potencia de estado de baja potencia que el primer conjunto de dispositivos de memoria, donde todos los dispositivos de memoria están acoplados al primer canal. El segundo conjunto de dispositivos de memoria también pueden colocarse en un estado de conservación de energía (por ejemplo, un modo de actualización automática) 410. Tal estado de conservación de potencia (por ejemplo, el estado de actualización automática) puede utilizar energía suficiente para mantener (por ejemplo, mantener almacenados) los datos de tal segundo conjunto de dispositivos de memoria. Por el contrario, el estado apagado puede ocasionar que los datos almacenados en el primer conjunto de dispositivos de memoria se pierdan. En consecuencia, el estado/modalidad de conservación de energía puede consumir más energía que el estado desactivado (por ejemplo, el estado apagado). En diversas implementaciones, el estado de baja potencia en el que se obtiene el consumo de corriente/potencia para los dispositivos de memoria puede ser el estado de conservación de energía o puede ser un estado de energía diferente.

#### 50 **Segunda técnica ejemplar de gestión de memoria dinámica mejorada, basada en el consumo de corriente/potencia de un banco de memoria dentro de un dispositivo de memoria**

La figura 5 ilustra una segunda técnica de gestión de memoria dinámica mejorada, en la que el consumo de corriente/potencia del estado de baja potencia de cada banco de un dispositivo de memoria se considera en la determinación de qué bancos de memoria serán apagados y qué bancos de memoria pueden ser colocados en un estado de conservación de energía (por ejemplo, estado de actualización automática). Obsérvese que tal estado de conservación de energía (por ejemplo, el estado de actualización automática) puede utilizar energía suficiente para mantener (por ejemplo, mantener almacenados) los datos en dichos bancos de memoria. Por el contrario, el estado apagado puede ocasionar que los datos almacenados en tales bancos de memoria se pierdan. El módulo de auto-aprendizaje 312 en el circuito de procesamiento 302 puede llevar a cabo un proceso de auto-aprendizaje donde obtiene una clasificación o perfil del consumo de corriente/potencia del estado de baja potencia, banco a banco, para uno o más dispositivos de memoria, así como los bancos de memoria 502, 504, 506, 508, 510, 512, 514 y 516 dentro de los uno o más dispositivos de memoria 304, 306, 308 y 310. Cuando el circuito de procesamiento 302 inicia una segunda modalidad de gestión de memoria dinámica mejorada, los datos se migran/copian desde los dispositivos de memoria de consumo de corriente/potencia más alto a los dispositivos de memoria de consumo de corriente/potencia más bajo, y de los bancos de memoria de consumo de corriente / potencia más alto a los bancos

de memoria de consumo de corriente/potencia más bajo, dentro de los dispositivos de memoria de consumo de corriente/potencia más bajo. Por ejemplo, los datos de los dispositivos de memoria volátil A 304 y D 310 se migran/trasladan a los dispositivos de memoria volátil B 306 y C 308, respectivamente, y los dispositivos de memoria volátil A 304 y D 310 pueden ser apagados o colocados en un estado de energía reducida. Luego, dentro de los dispositivos de memoria volátil B 306 y C 308, los datos de los bancos de más alto consumo de corriente/potencia 506, 510 y 516 se migran/transfieren a los bancos de menor consumo de potencia/corriente 504, 512 y 514, respectivamente. Los bancos de memoria de mayor consumo de corriente/potencia pueden entonces ser apagados para ahorrar energía. Por ejemplo, los bancos de consumo de potencia/corriente más alto 506, 510 y 516 pueden entonces apagarse o colocarse en un estado de potencia reducida. En un ejemplo, la velocidad de actualización automática y/o la tensión para los bancos de memoria activa/seleccionada (por ejemplo, bancos de memoria de menor consumo de potencia/corriente) se pueden disminuir, debido a que la mínima velocidad de actualización automática y/o tensión requeridas varían en función de la bancos de memoria activos. Es decir, apagar los bancos de memoria de mayor consumo de corriente/potencia 506, 510 y 516 permite aumentar el período de actualización automática y/o reducir la tensión en los bancos de memoria activos/seleccionados 502, 504, 508, 512 y 514.

La figura 6 ilustra un procedimiento implementado por un circuito de procesamiento para llevar a cabo la gestión de memoria dinámica (DMM) mediante la selección de bancos de memoria con el consumo más bajo de corriente/potencia en el estado de baja potencia. De manera similar al procedimiento en la figura 4, este procedimiento determina y selecciona los dispositivos de memoria con el consumo más bajo de corriente/potencia en el estado de baja potencia. Se obtiene/determina un consumo de corriente/potencia del estado de baja potencia para una pluralidad de dispositivos de memoria volátil 602. Además, también se obtiene/determina 604 el consumo de corriente/potencia del estado de baja potencia para cada banco de memoria dentro de cada uno de los dispositivos de memoria. Este consumo de corriente/potencia del estado de baja potencia para cada dispositivo de memoria volátil puede averiguarse con antelación (por ejemplo, en una etapa de fabricación, pruebas o de puesta en marcha). En algunas implementaciones, un circuito de gestión de potencia dentro del circuito de procesamiento puede llevar a cabo las etapas de obtener/determinar la información de consumo de corriente y/o de potencia para los dispositivos de memoria. Además, tal información de consumo de corriente/potencia en el estado de baja potencia puede haber sido previamente almacenada en un dispositivo de almacenamiento no volátil acoplado al circuito de procesamiento.

El circuito de procesamiento puede determinar si se debería o no ingresar a un estado de baja potencia (por ejemplo, debido a la inactividad del procesador, etc.) 606. Si es así, los datos se migran/copian desde un primer conjunto de dispositivos de memoria volátil a un segundo conjunto de dispositivos de memoria volátil, donde el segundo conjunto de dispositivos de memoria volátil tiene un consumo más bajo de corriente/potencia del estado de baja potencia que el primer conjunto de dispositivos de memoria volátil 608. Es decir, los dispositivos de memoria volátil individuales en el segundo conjunto han sido identificados previamente como que tienen un consumo de corriente/potencia más bajo en el estado de baja potencia que los dispositivos individuales de memoria volátil en el primer conjunto. El circuito de procesamiento puede entonces colocar el primer conjunto de dispositivos de memoria volátil en un estado desactivado (por ejemplo, un estado de potencia reducida o un estado apagado) para reducir el consumo de energía 610.

Una vez que los datos se han migrado a los dispositivos de memoria con el menor consumo de corriente/potencia en el estado de baja potencia, los datos se copian/migran desde un primer conjunto de bancos de memoria a un segundo conjunto de bancos de memoria dentro del mismo dispositivo de memoria, donde el segundo conjunto de bancos de memoria tienen un menor consumo de corriente/potencia en el estado de baja potencia que el primer conjunto de bancos de memoria 612. El primer conjunto de bancos de memoria se puede colocar entonces en un estado desactivado (por ejemplo, apagado) para reducir aún más el consumo de energía 614 (por ejemplo, un estado de desactivación profunda).

En algunas implementaciones, una vez que se han identificado los dispositivos de memoria de consumo de energía más bajo, solo el consumo de energía de bancos, para aquellos dispositivos de memoria de menor consumo de energía, se puede medir, estimar o averiguar. Es decir, no es necesario medir, estimar o averiguar el consumo de energía para los bancos en los dispositivos de memoria que serán desactivados (apagados).

Además, de acuerdo a otro aspecto, cuando los datos se copian o se transfieren desde un dispositivo de memoria volátil, que ha de ser desactivado, a un dispositivo de memoria volátil que se va a poner en un estado de ahorro de energía (por ejemplo, una actualización automática donde se mantienen los datos), los datos pueden ser transferidos directamente a los bancos de energía más baja, en lugar de copiarlos en el dispositivo de potencia más baja y luego desplazarlos desde los bancos de mayor potencia a los bancos de menor potencia.

El segundo conjunto de dispositivos de memoria puede ser colocado en un estado de conservación de energía (por ejemplo, una modalidad de actualización automática) 616. Tal estado de conservación de energía (por ejemplo, el estado de actualización automática) puede utilizar energía suficiente para mantener (por ejemplo, mantener almacenados) los datos en tal segundo conjunto de bancos de memoria. Por el contrario, el estado apagado puede ocasionar que los datos almacenados en el primer conjunto de bancos de memoria se pierdan. En consecuencia, el estado / la modalidad de conservación de energía puede consumir más energía que el estado desactivado (por ejemplo, el estado apagado).

**Consideraciones para la determinación del consumo de corriente/potencia del dispositivo/banco de memoria**

5 La figura 7 ilustra que la distribución de calor puede considerarse en la calibración del consumo de corriente/potencia en el estado de baja potencia para dispositivos y/o bancos de memoria. Algunos dispositivos de memoria pueden incluir uno o más sensores de temperatura, lo que permite que un circuito de procesamiento determine su temperatura (por ejemplo, por toda una pila de paquetes sobre paquetes de dispositivos de memoria).

10 En este ejemplo, un dispositivo electrónico 702 puede incluir un circuito de procesamiento 704 en el que se apilan una pluralidad de dispositivos de memoria 706, 708, 710 y 712. La monitorización de la temperatura se puede utilizar para asegurarse de que las comparaciones del consumo de energía de los dispositivos de memoria se realizan en el mismo punto de temperatura. Como se ilustra, el calor procedente del circuito de procesamiento 704 se puede distribuir entre los diferentes dispositivos de memoria 706, 708, 710, 712 a velocidades diferentes, creando de este modo diferencias de temperatura y afectando potencialmente al consumo de energía de los dispositivos. Por ejemplo, el dispositivo de memoria A 706 que está más próximo al circuito de procesamiento 704 puede calentarse más que el dispositivo de memoria D 712 que está más alejado del circuito de procesamiento 704. Por lo tanto, un aspecto puede tratar de determinar el consumo de corriente/potencia del estado de baja potencia para cada dispositivo de memoria 706, 708, 710 y 712 aproximadamente a la misma temperatura. En otra característica, la temperatura a la que el consumo de corriente/potencia en el estado de baja potencia para cada dispositivo de memoria 706, 708, 710 y 712 puede registrarse, y luego el consumo de corriente/potencia en el estado de baja potencia de cada dispositivo de memoria 706, 708, 710 y 712 puede normalizarse para la temperatura, antes de determinar qué dispositivo(s) de memoria tiene(n) el consumo más bajo de corriente/potencia en el estado de baja potencia.

25 La figura 8 ilustra un procedimiento operativo en un circuito de procesamiento para la determinación de un consumo de corriente/potencia en el estado de baja potencia, para una pluralidad de dispositivos de memoria de temperaturas variables. Una temperatura puede obtenerse/determinarse para cada uno entre una pluralidad de dispositivos de memoria volátil 802. Un consumo de corriente/potencia en el estado de baja potencia (por ejemplo, el consumo de corriente de fuga y/o el consumo de potencia dinámica) puede obtenerse/determinarse para cada uno entre la pluralidad de dispositivos de memoria volátil 804. En algunas implementaciones, el consumo de corriente/potencia y la temperatura, en el estado de baja potencia, se pueden obtener simultáneamente para cada dispositivo. Por lo tanto, la temperatura y el consumo de corriente/potencia, en el estado de baja potencia, se pueden obtener dispositivo a dispositivo.

35 El consumo de corriente/potencia en el estado de baja potencia puede normalizarse para cada uno entre la pluralidad de dispositivos de memoria volátil, en base a sus respectivas temperaturas 806. Puede seleccionarse un primer subconjunto de la pluralidad de dispositivos de memoria volátil que tenga el más alto consumo normalizado de corriente/potencia en el estado de baja potencia 808. Los datos pueden entonces desplazarse, copiarse y/o migrarse desde el primer subconjunto de la pluralidad de dispositivos de memoria volátil a un segundo subconjunto de dispositivos de memoria volátil 810. El primer subconjunto de la pluralidad de dispositivos de memoria volátil se puede colocar entonces en un estado desactivado (por ejemplo, apagado) 812. Además, el segundo subconjunto de la pluralidad de dispositivos de memoria volátil puede colocarse en un estado de ahorro de energía (por ejemplo, estado de actualización automática). Este estado de conservación de energía (por ejemplo, el estado de actualización automática) puede utilizar energía suficiente para mantener (por ejemplo, mantener almacenados) los datos en tal segundo conjunto de bancos de memoria. Por el contrario, el estado apagado puede ocasionar que los datos almacenados en el primer conjunto de bancos de memoria se pierdan. En consecuencia, el estado / la modalidad de conservación de energía puede consumir más energía que el estado desactivado (por ejemplo, el estado apagado). En algunas implementaciones, un circuito de gestión de potencia dentro del circuito de procesamiento puede llevar a cabo las etapas de obtener/determinar la información de consumo de corriente/potencia para los dispositivos de memoria.

50 En una implementación alternativa, puede seleccionarse el segundo subconjunto de la pluralidad de dispositivos de memoria volátil que tenga el consumo normalizado más bajo de potencia/corriente en el estado de baja potencia. Los datos pueden entonces desplazarse, copiarse y/o migrarse desde un primer subconjunto de la pluralidad de dispositivos de memoria volátil al segundo subconjunto de dispositivos de memoria volátil.

60 La figura 9 ilustra un ejemplo de cómo se puede determinar el consumo de corriente / potencia del estado de baja potencia, para cada dispositivo de memoria y/o banco de memoria dentro de cada dispositivo de memoria. Durante un proceso de auto-aprendizaje (por ejemplo, durante la etapa de fabricación, inicialización o arranque), un circuito de procesamiento 902 puede activar cada dispositivo de memoria 904, 906, 908 y 910 (por ejemplo, RAM x32), uno a la vez, para evaluar el consumo de corriente/potencia en el estado de baja potencia para ese dispositivo de memoria. Este consumo de corriente/potencia en el estado de baja potencia puede determinarse de un determinado número de maneras. En un primer ejemplo, un circuito de detección de corriente que forma parte de un circuito integrado de gestión de energía 916 (PMIC) se puede usar para este propósito. Si se utiliza este enfoque, el PMIC 916 y el circuito de procesamiento 902 pueden comunicarse para informar de los resultados de la medición del dispositivo de memoria (por ejemplo, características de consumo de corriente/potencia en el estado de baja

potencia) al circuito de procesamiento 902. En un segundo ejemplo, un resistor de detección de a bordo puede ser utilizado junto con sondas/herramientas externas durante un proceso de producción. Si se utiliza este enfoque, la herramienta externa puede enviar los resultados de la medición de los dispositivos de memoria (por ejemplo, características de consumo de corriente/potencia en el estado de baja potencia) al circuito de procesamiento 902 por un conector o interfaz externos.

El circuito de procesamiento 902 puede mantener una tabla de comparación de consumos de corriente/potencia del dispositivo de memoria en el estado de baja potencia, en un dispositivo de memoria no volátil 914 (por ejemplo, EEPROM o memoria no volátil). En el caso de arquitecturas de memoria de doble canal, los dos dispositivos de memoria de menor consumo de corriente/potencia en el estado de baja potencia pueden establecerse como los dispositivos de memoria por omisión que se utilizarán para mantener los contenidos de la memoria durante la gestión de memoria dinámica.

Allí donde se dispone de compuertas de alimentación por cada banco (por ejemplo, donde los bancos de memoria individuales pueden apagarse), la información de consumo de corriente/potencia en el estado de baja potencia puede obtenerse de manera similar para cada banco de memoria durante un proceso de auto-aprendizaje, mediante la activación de cada banco, uno a uno.

Uno o más de los componentes, etapas, características y/o funciones ilustrados en las figuras pueden reorganizarse y/o combinarse en un único componente, etapa, característica o función, o realizarse en varios componentes, etapas o funciones. También pueden añadirse elementos, componentes, etapas y/o funciones adicionales sin apartarse de las novedosas características divulgadas en el presente documento. Los aparatos, dispositivos y/o componentes ilustrados en las figuras pueden configurarse para realizar uno o más de los procedimientos, características o etapas que se describen en las figuras. Los novedosos algoritmos descritos en el presente documento también pueden implementarse eficazmente en software y/o integrarse en hardware.

Además, debe observarse que los modos de realización pueden describirse como un proceso que se representa como un organigrama, un diagrama de flujo, un diagrama estructural o un diagrama de bloques. Aunque un diagrama de flujo puede describir las operaciones como un proceso secuencial, muchas de las operaciones pueden realizarse en paralelo o simultáneamente. Además, el orden de las operaciones puede reorganizarse. Un proceso se termina cuando sus operaciones se completan. Un proceso puede corresponder a un procedimiento, una función, un procedimiento, una subrutina, un subprograma, etc. Cuando un proceso se corresponde con una función, su finalización corresponde al retorno de la función a la función llamante o a la función principal.

Además, un medio de almacenamiento puede representar uno o más dispositivos para almacenar datos, incluyendo memoria de sólo lectura (ROM), memoria de acceso aleatorio (RAM), medios de almacenamiento de disco magnético, medios de almacenamiento óptico, dispositivos de memoria flash y/u otros medios legibles por máquina, medios legibles por procesador y/o medios legibles por ordenador para almacenar información. Las expresiones "medio legible por máquina", "medio legible por ordenador" y/o "medio legible por procesador" pueden incluir, pero sin limitación, a medios no transitorios, tales como dispositivos de almacenamiento portátiles o fijos, dispositivos de almacenamiento óptico y otros diversos medios capaces de almacenar, contener o portar una o más instrucciones y/o datos. Por lo tanto, los diversos procedimientos descritos en el presente documento pueden implementarse parcial o completamente por instrucciones y/o datos que pueden almacenarse en un "medio legible por máquina", un "medio legible por ordenador" y/o un "medio legible por procesador", y ejecutarse por uno o más procesadores, máquinas y/o dispositivos.

Además, los modos de realización pueden implementarse en hardware, software, firmware, middleware, micro-código o cualquier combinación de los mismos. Cuando se implementan en software, firmware, middleware o micro-código, el código de programa o los segmentos de código para realizar las tareas necesarias pueden almacenarse en un medio legible por máquina, tal como un medio de almacenamiento u otro(s) almacenamiento(s). Un procesador puede realizar las tareas necesarias. Un segmento de código puede representar un procedimiento, una función, un subprograma, un programa, una rutina, una subrutina, un módulo, un paquete de software, una clase o cualquier combinación de instrucciones, estructuras de datos o sentencias de programa. Un segmento de código puede acoplarse a otro segmento de código o a un circuito de hardware, pasando y/o recibiendo información, datos, argumentos, parámetros o contenidos de memoria. La información, los argumentos, los parámetros, los datos, etc., se pueden pasar, remitir o transmitir mediante cualquier medio adecuado que incluya la compartición de memoria, el paso de mensajes, el paso de testigos, la transmisión por red, etc.

Los diversos bloques lógicos, módulos, circuitos, elementos y/o componentes ilustrativos, descritos en relación con los ejemplos divulgados en el presente documento, pueden implementarse o realizarse con un procesador de propósito general, con un procesador de señales digitales (DSP), con un circuito integrado específico de la aplicación (ASIC), con una formación de compuertas programables en el terreno (FPGA) o con otro componente de lógica programable, lógica de transistor o de compuertas discretas, componentes de hardware discretos o con cualquier combinación de los mismos, diseñada para realizar las funciones descritas en el presente documento. Un procesador de propósito general puede ser un microprocesador pero, como alternativa, el procesador puede ser cualquier procesador, controlador, micro-controlador o máquina de estados convencionales. Un procesador también

puede implementarse como una combinación de componentes informáticos, por ejemplo una combinación de un DSP y un microprocesador, varios microprocesadores, uno o más microprocesadores junto con un núcleo de DSP o cualquier otra configuración de este tipo.

5 Los procedimientos o algoritmos descritos en relación con los ejemplos divulgados en el presente documento pueden realizarse directamente en hardware, en un módulo de software ejecutable por un procesador o en una combinación de ambos, en forma de unidad de procesamiento, instrucciones de programación u otras directrices, y pueden estar contenidos en un único dispositivo o distribuidos entre múltiples dispositivos. Un módulo de software puede residir en memoria RAM, memoria flash, memoria ROM, memoria EPROM, memoria EEPROM, registros, un  
10 disco duro, un disco extraíble, un CD-ROM o en cualquier otra forma de medio de almacenamiento conocida en la técnica. Un medio de almacenamiento puede estar acoplado al procesador de manera que el procesador pueda leer información de, y escribir información en, el medio de almacenamiento. Como alternativa, el medio de almacenamiento puede estar integrado en el procesador.

15 Los expertos en la técnica apreciarán además que los diversos bloques lógicos, módulos, circuitos y etapas de algoritmo ilustrativos descritos en relación con las realizaciones divulgadas en el presente documento pueden implementarse como hardware electrónico, software informático o combinaciones de ambos. Para ilustrar claramente esta intercambiabilidad de hardware y software, anteriormente se han descrito diversos componentes, bloques, módulos, circuitos y etapas ilustrativos, generalmente, en lo que respecta a su funcionalidad. Si tal funcionalidad se  
20 implementa como hardware o software depende de la aplicación particular y de las limitaciones de diseño impuestas sobre todo el sistema.

Las diversas características de la invención, descritas en el presente documento, pueden implementarse en diferentes sistemas sin apartarse de la invención. Cabe apreciar que las realizaciones anteriores son simplemente  
25 ejemplos y no han de interpretarse como limitadoras de la invención. La descripción de las realizaciones pretende ser ilustrativa, y no limitar el alcance de las reivindicaciones. Como tal, las presentes enseñanzas pueden aplicarse inmediatamente a otros tipos de aparatos y muchas alternativas, modificaciones y variaciones serán evidentes para los expertos en la técnica.

30

**REIVINDICACIONES**

1. Un procedimiento para realizar la gestión de memoria dinámica, que comprende:
  - 5 obtener (402, 604, 804) un consumo de corriente/potencia en el estado de baja potencia para cada dispositivo de memoria volátil en una pluralidad de dispositivos de memoria volátil;
  - copiar (406, 608, 810) los datos desde un primer conjunto de dispositivos de memoria volátil a un segundo conjunto de dispositivos de memoria volátil, donde el segundo conjunto de dispositivos de memoria volátil
    - 10 tiene un consumo más bajo de corriente/potencia del estado de baja potencia que el primer conjunto de dispositivos de memoria volátil; y
    - colocar (408, 610, 812) el primer conjunto de dispositivos de memoria volátil en un estado apagado para reducir el consumo de energía.
- 15 2. El procedimiento de la reivindicación 1, que comprende además:
  - determinar (404) cuándo conmutar el primer conjunto de dispositivos de memoria volátiles al estado
    - 20 apagado después de un período de inactividad.
3. El procedimiento de la reivindicación 1, en el que el estado de baja potencia mantiene los datos en el segundo conjunto de dispositivos de memoria volátil, mientras que el estado apagado hace que los datos en el primer conjunto de dispositivos de memoria volátil se pierdan.
- 25 4. El procedimiento de la reivindicación 1, que comprende además:
  - colocar (410) el segundo conjunto de dispositivos de memoria volátil en un estado de conservación de
    - energía para reducir el consumo de energía.
- 30 5. El procedimiento de la reivindicación 4, en el que el estado de conservación de energía mantiene los datos en el segundo conjunto de dispositivos de memoria volátil, mientras que el estado apagado hace que los datos en el primer conjunto de dispositivos de memoria volátil se pierdan.
6. El procedimiento de la reivindicación 1, en el que el consumo de corriente/potencia en el estado de baja potencia incluye el consumo de corriente/potencia de fuga y el consumo de potencia dinámica.
- 35 7. El procedimiento de la reivindicación 1, que comprende además:
  - compensar las variaciones de temperatura entre los dispositivos de memoria; y
  - 40 normalizar el consumo de corriente/potencia en el estado de baja potencia para cada uno entre la pluralidad de dispositivos de memoria volátil en base a sus temperaturas correspondientes.
8. El procedimiento de la reivindicación 1, en el que el primer conjunto de dispositivos de memoria volátil y el segundo conjunto de los dispositivos de memoria volátil están acoplados al mismo canal de bus de memoria.
- 45 9. El procedimiento de la reivindicación 1, que comprende además:
  - obtener un consumo de corriente/potencia en el estado de baja potencia para cada banco de memoria
    - 50 dentro de cada uno entre la pluralidad de dispositivos de memoria volátil;
    - copiar los datos desde un primer conjunto de bancos de memoria a un segundo conjunto de bancos de memoria dentro del mismo dispositivo de memoria en el segundo conjunto de dispositivos de memoria, donde el segundo conjunto de bancos de memoria tiene un consumo más bajo de corriente/potencia del estado de baja potencia que el primer conjunto de bancos de memoria; y
    - 55 colocar el primer conjunto de bancos de memoria en un estado apagado.
- 60 10. Un dispositivo electrónico, que comprende:
  - medios (302, 316, 902, 916) para obtener un consumo de corriente/potencia en el estado de baja potencia, para cada dispositivo de memoria volátil en una pluralidad de dispositivos de memoria volátil;
  - 65 medios (302, 902) para copiar los datos desde un primer conjunto de dispositivos de memoria volátil a un segundo conjunto de dispositivos de memoria volátil, donde el segundo conjunto de dispositivos de memoria volátil tiene un consumo más bajo de corriente/potencia en el estado de baja potencia que el

primer conjunto de dispositivos de memoria volátil; y

medios (902, 916) para colocar el primer conjunto de dispositivos de memoria volátil en un estado apagado para reducir el consumo de energía.

5  
11. El dispositivo según la reivindicación 10, que comprende adicionalmente:  
medios para determinar cuándo conmutar el primer conjunto de dispositivos de memoria volátiles al estado apagado después de un período de inactividad; y/o

10  
en el que el estado de baja potencia mantiene los datos en el segundo conjunto de dispositivos de memoria volátil, mientras que el estado apagado hace que los datos en el primer conjunto de dispositivos de memoria volátil se pierdan.

15 12. El dispositivo de la reivindicación 10, en el que el circuito de procesamiento está configurado también para:  
medios para colocar el segundo conjunto de dispositivos de memoria volátil en un estado de conservación de energía para reducir el consumo de energía; y, preferiblemente,

20  
en el que el estado de conservación de energía mantiene los datos en el segundo conjunto de dispositivos de memoria volátil, mientras que el estado apagado hace que los datos en el primer conjunto de dispositivos de memoria volátil se pierdan.

25 13. El dispositivo según la reivindicación 10, que comprende adicionalmente:  
medios para compensar las variaciones de temperatura entre los dispositivos de memoria; y  
medios para normalizar el consumo de corriente/potencia en el estado de baja potencia para cada uno entre la pluralidad de dispositivos de memoria volátil, en base a sus temperaturas correspondientes.

30 14. El dispositivo según la reivindicación 10, que comprende adicionalmente:  
medios para obtener un consumo de corriente/potencia en el estado de baja potencia para cada banco de memoria dentro de cada uno entre la pluralidad de dispositivos de memoria volátil;

35  
medios para copiar los datos desde un primer conjunto de bancos de memoria a un segundo conjunto de bancos de memoria dentro del mismo dispositivo de memoria en el segundo conjunto de dispositivos de memoria, donde el segundo conjunto de bancos de memoria tiene un consumo más bajo de corriente/potencia del estado de baja potencia que el primer conjunto de bancos de memoria; y

40  
medios para colocar el primer conjunto de bancos de memoria en un estado apagado.

45 15. Un medio de almacenamiento legible por procesador que tiene instrucciones almacenadas en el mismo que, cuando son ejecutadas por al menos un procesador, hacen que el al menos un procesador lleve a cabo el procedimiento de cualquiera de las reivindicaciones 1 a 10.

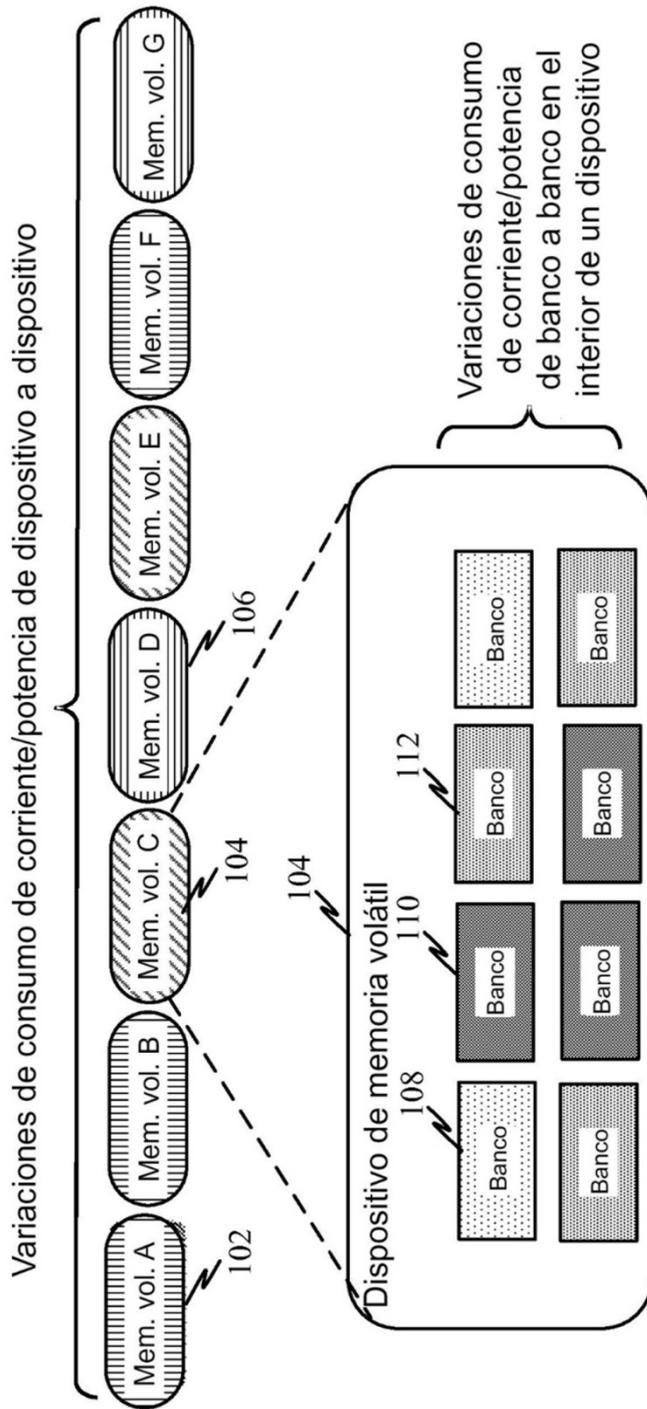


FIG. 1 (Técnica anterior)

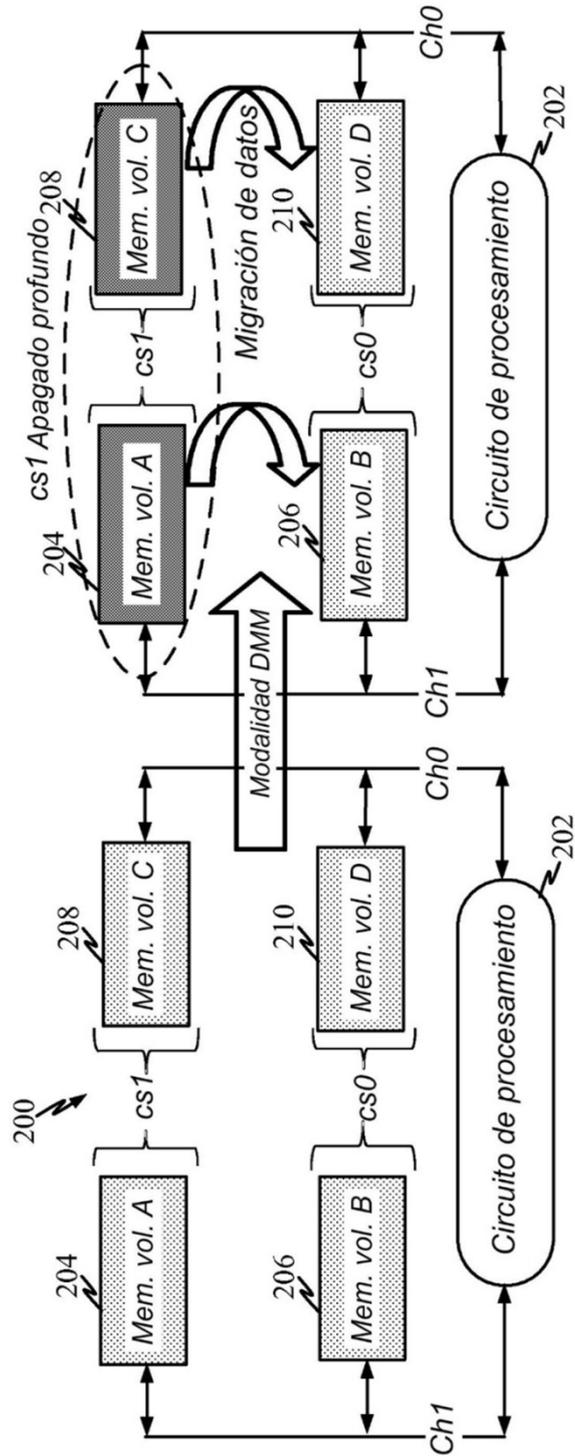


FIG. 2 (Técnica anterior)

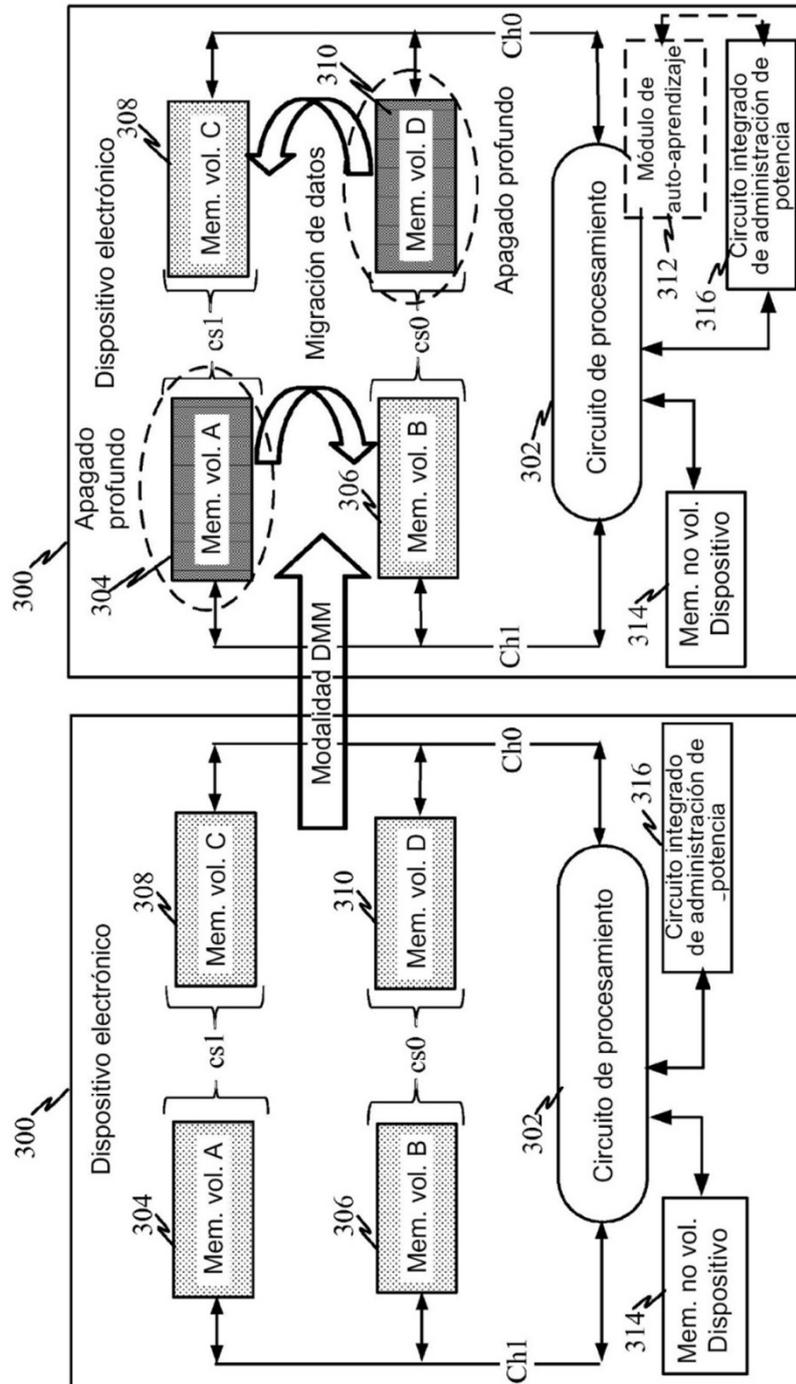


FIG. 3

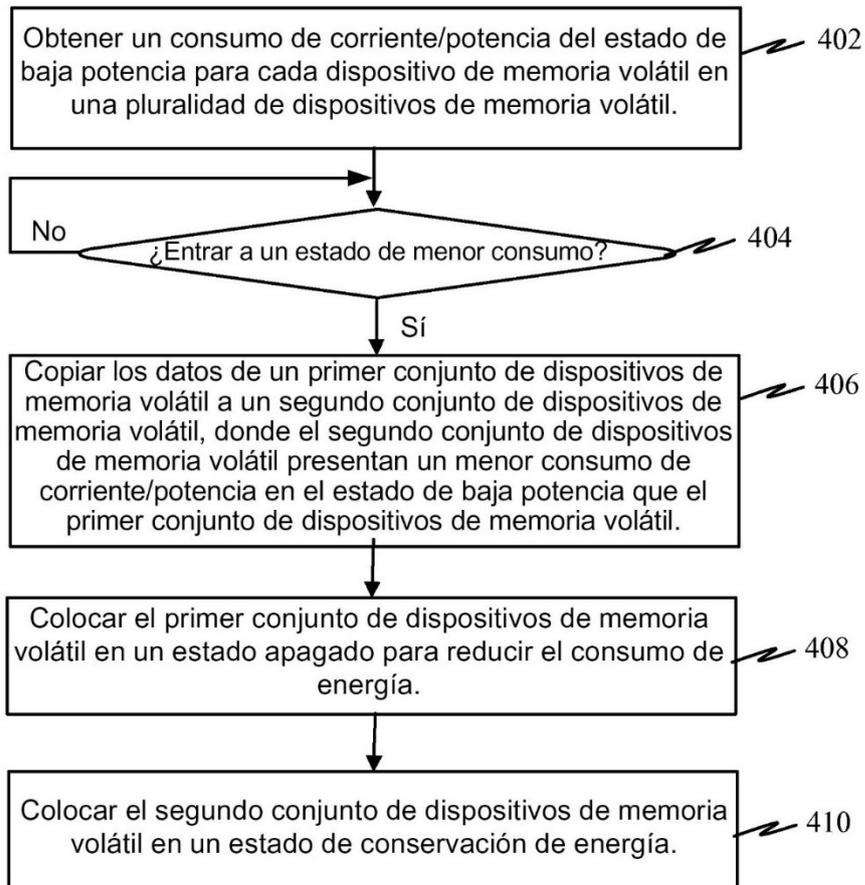


FIG. 4

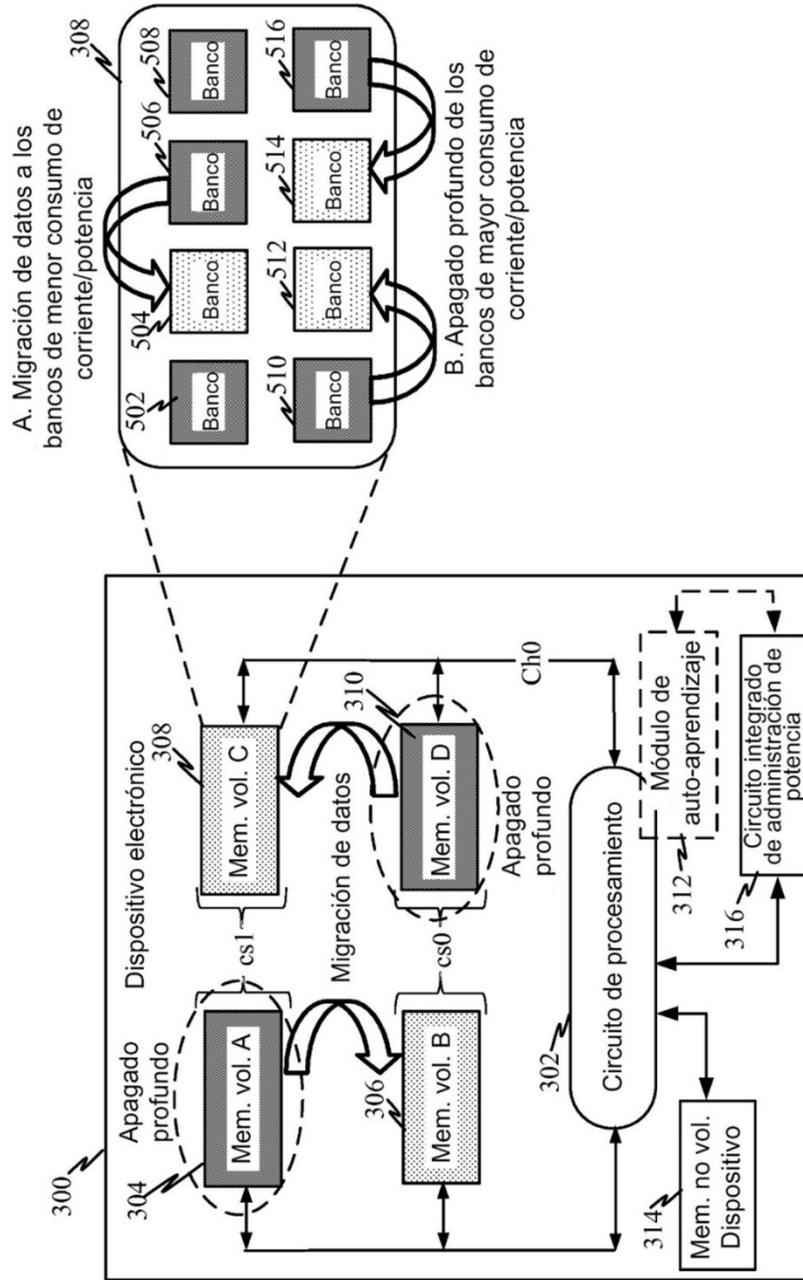


FIG. 5

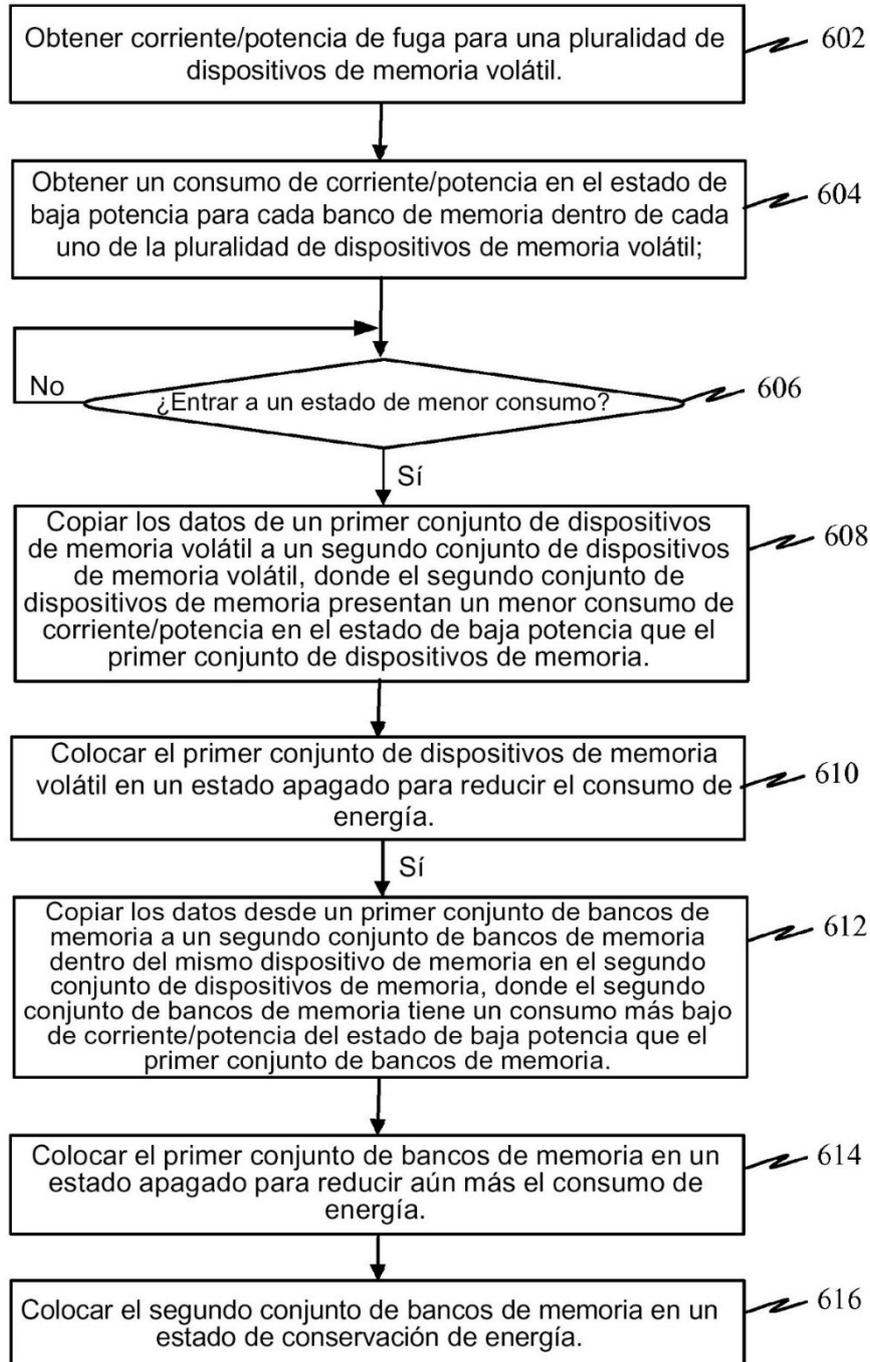
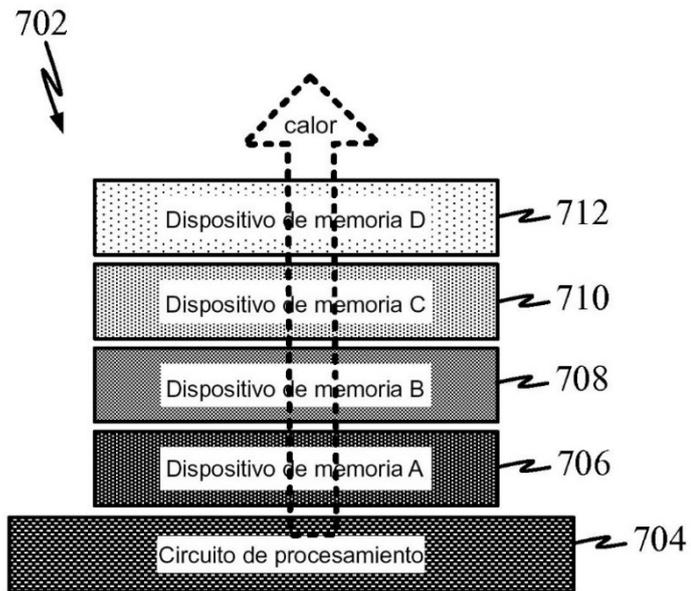


FIG. 6



*FIG. 7*

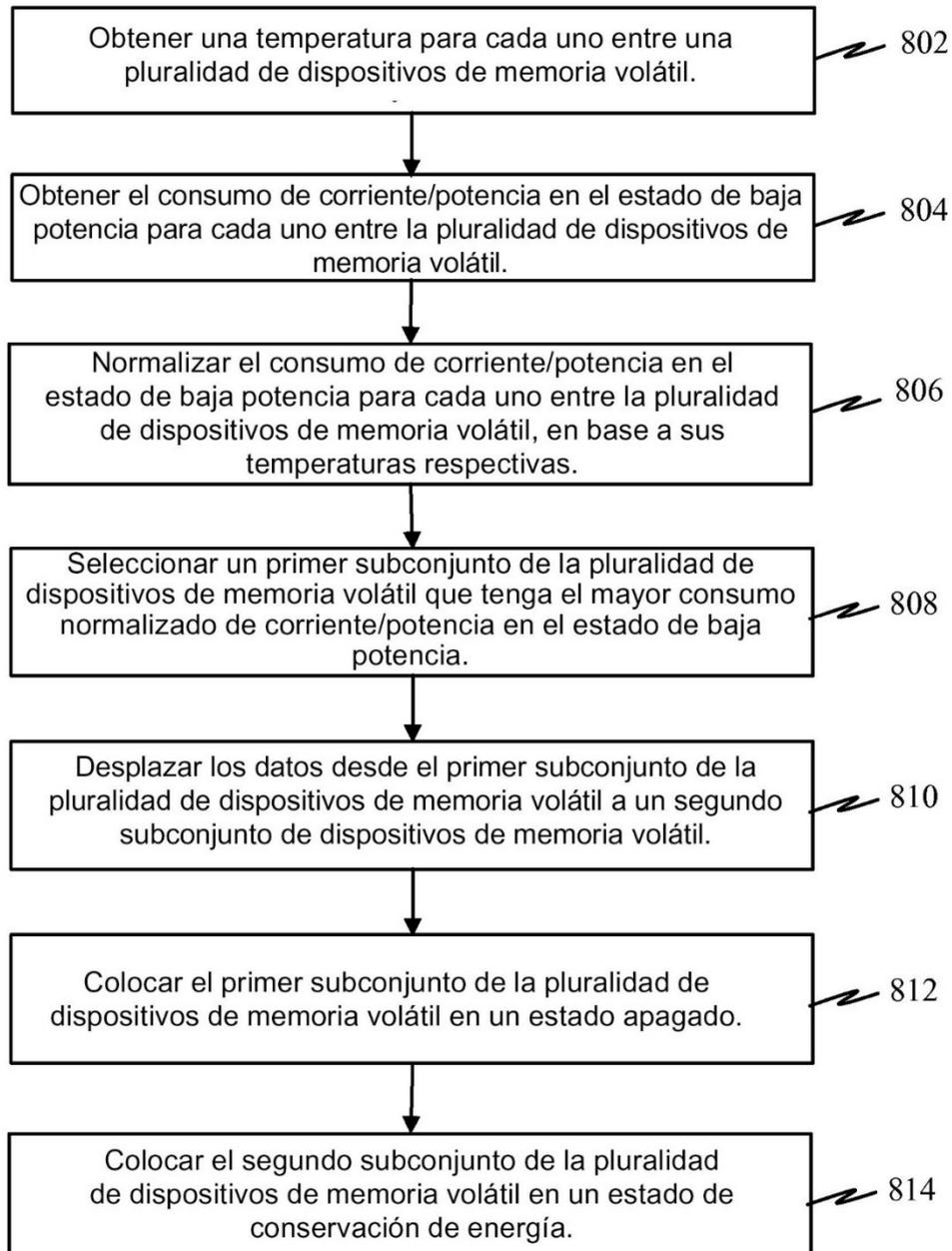


FIG. 8

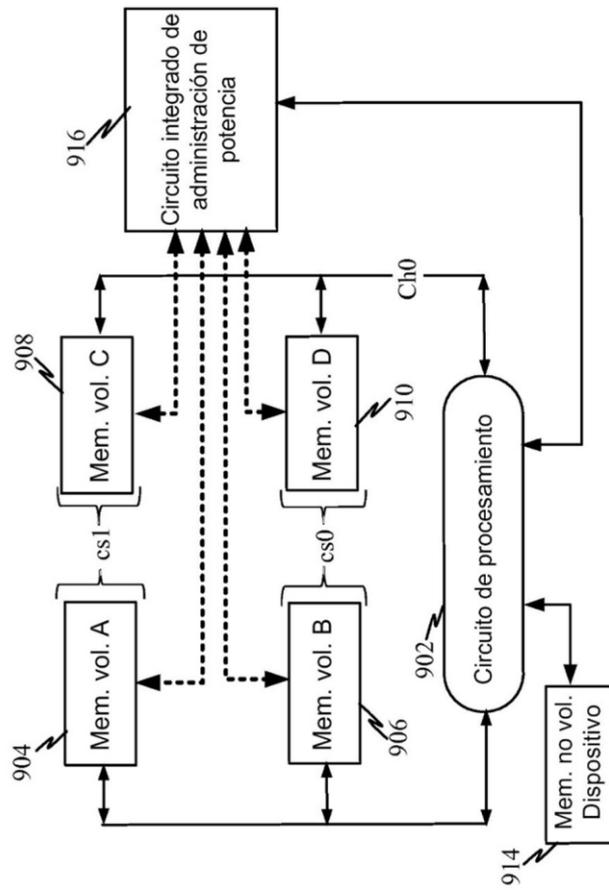


FIG. 9