

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 604 671**

51 Int. Cl.:

G05B 11/01 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **02.09.2011** **E 11179824 (5)**

97 Fecha y número de publicación de la concesión europea: **31.08.2016** **EP 2434356**

54 Título: **Procesador con mayor frecuencia de muestreo y filtrado integrados para el control multifrecuencia de un accionador electromecánico**

30 Prioridad:

28.09.2010 US 892853

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

08.03.2017

73 Titular/es:

**THE BOEING COMPANY (100.0%)
100 North Riverside Plaza
Chicago, IL 60606-1596, US**

72 Inventor/es:

CAMERON, DOUGLAS C.

74 Agente/Representante:

DE ELZABURU MÁRQUEZ, Alberto

ES 2 604 671 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Procesador con mayor frecuencia de muestreo y filtrado integrados para el control multifrecuencia de un accionador electromecánico

Antecedentes

5 En la actualidad muchos sistemas, en especial los sistemas de aviónica complejos utilizan piezas de tecnología desarrollada que se combinan con tecnología nueva para fabricar el nuevo sistema. Por lo general es más económico utilizar piezas de tecnología existentes en lugar de construir algo desde cero. La reutilización de tecnología ahorra recursos de ingeniería a los que se les puede dar un mejor uso que a otras partes del sistema y a menudo da lugar a que un producto ingrese al mercado con más rapidez. La reutilización de tecnología ahorra
10 tiempos de prueba y verificación y recursos, debido a que una parte que ya se ha calificado para un propósito similar por lo general no necesita tantos ciclos de prueba para verificar.

Los sistemas de control de realimentación se utilizan comúnmente en sistemas de control de vuelo de bucle cerrado y otros productos industriales o comerciales. Algunos sistemas de control de realimentación bien conocidos incluyen compensadores de adelanto/atraso y bucles de control de realimentación PID, bucles de acción proporcional, integral y derivada. Los compensadores de adelanto/atraso y los bucles de control de realimentación PID son bien
15 conocidos en la técnica para sistemas físicos estabilizadores.

Los sistemas de control de vuelo a veces incorporan componentes de sistema de fabricantes diferentes que se combinan para fabricar un nuevo sistema. Los componentes de sistema que tienen especificaciones y parámetros de diseño algo diferentes pueden exhibir un comportamiento no deseado cuando se integran junto a un nuevo
20 sistema. Por ejemplo, la frecuencia de muestreo para los comandos enviados desde una computadora principal a un sistema de control de vuelo de bucle cerrado se puede diseñar a una primera frecuencia elegida de modo que el piloto o la computadora principal tenga suficiente granularidad temporal para lograr un intervalo deseado de rendimiento aerodinámico de la plataforma. Sin embargo, el sistema de control de vuelo de bucle cerrado puede funcionar a una segunda frecuencia mucho mayor a la que se diseña para ajustar con rapidez las superficies de control durante un vuelo de alta velocidad con una granularidad temporal mucho más fina.
25

Cuando los comandos se envían por medio de la computadora principal a la primera frecuencia, el sistema de control de vuelo de bucle cerrado ajusta inmediatamente las superficies de control de vuelo de acuerdo con el comando de la computadora principal a la segunda frecuencia del sistema de control de vuelo de bucle cerrado. Cuando el sistema de control de vuelo de bucle cerrado está funcionando a una frecuencia mayor, o a una
30 frecuencia de muestreo más rápida, que la computadora principal, el sistema de control de vuelo de bucle cerrado tendrá que esperar un número de ciclos entre los comandos. Esto da lugar a un comportamiento de inicio y parada periódico del sistema de control de vuelo de bucle cerrado electromecánico en respuesta a los comandos de la computadora principal. El comportamiento de inicio y parada actúa como un "martillo neumático" en la plataforma y activa modos estructurales a la primera frecuencia de los comandos de la computadora principal, lo que provoca que el sistema de control de vuelo exhiba un comportamiento no deseable.
35

Un comportamiento no deseable que se activa por el comportamiento de inicio y parada es la creación de picos elevados de corriente que se envían a las superficies de control de vuelo. Cuando se recibe un comando, el sistema de control de vuelo de bucle cerrado más rápido provoca inmediatamente un accionamiento de una superficie de control de vuelo, seguido por el intento del bucle de realimentación PID de estabilizar la superficie de control al valor
40 presentado en el comando. Este accionamiento por medio del sistema de control de vuelo de bucle cerrado se produce a una alta velocidad de rotación, la frecuencia de muestreo del sistema de control de vuelo de bucle cerrado. Esto da lugar de manera potencial a comandos de corriente completos durante rotaciones largas, ya sea con o sin cargas en las superficies de control.

Los picos de corriente son seguidos por valles de uso de corriente relativamente bajo por las superficies de control de vuelo. Esta demanda periódica de altos picos de corriente seguida de valles de baja demanda de corriente es ineficaz desde el punto de vista de la energía, debido a que requiere sistemas de energía más grandes para suministrar energía a los picos de corriente y también requiere un cableado más pesado entre los sistemas. Estos picos de corriente producen tensiones sobre las superficies de control de vuelo. Por ejemplo, los picos de corriente asociados con comandos típicos que son operados por el sistema de control de vuelo de bucle cerrado pueden
45 generar cargas máximas en las superficies de control de vuelo. Las cargas altas disminuyen la vida útil de los componentes, lo que requiere un mantenimiento programado y una reducción del número de misiones entre las tareas de mantenimiento.
50

Otro comportamiento no deseable resultante del comportamiento de inicio y parada es que el bucle de realimentación de adelanto/retraso o PID puede no exhibir una reducción gradual deseable de 40 dB/década más allá de la frecuencia de ancho de banda especificada del sistema de control de vuelo de bucle cerrado. Esto puede conducir a una inestabilidad potencial del sistema de control de vuelo de bucle cerrado. Los intentos de atenuar el comportamiento de inicio y parada por lo general dan lugar a mayores cambios de fase que pueden crear una inestabilidad adicional en el sistema. Por ejemplo, se pueden utilizar filtros biquad ("bicuadráticos") en la trayectoria
55

de comandos para suavizar el comando en sí, pero puede provocar una pérdida de fase inaceptable.

"Digital redesign and multi-rate control for motion control - a general approach and application to hard disk drive servo system", por Y.Gu et al, describe el rediseño digital de controladores de tiempo continuo para el control de movimiento. Se utiliza el control digital multifrecuencia con una retención de alto orden para aproximarse mejor al controlador de tiempo continuo cuando la frecuencia de muestreo de medición es relativamente baja. El enfoque propuesto se ilustra para la pista de control siguiente de un servosistema de disco rígido (HDD). El controlador HDD primero se diseña en el dominio de tiempo continuo sobre la base de un método LQG/LTR. Se rediseña como un único controlador digital de frecuencia al igual que controladores digitales multifrecuencia con diferentes retenciones.

"Multirate controllers design by rate decomposition" por J. Salt et al, describe que en muchas aplicaciones de control industrial la actualización de acciones de control puede ser más rápida que la medición de salida, lo que conduce a los controladores multifrecuencia (MR). El diseño del controlador se enfoca sobre la base de las características de cada frecuencia de muestreo disponible. El controlador se divide en dos partes que actúan como frecuencia de muestreo diferentes. Por medio del subcontrolador de frecuencia más baja se determinan los puntos principales de la respuesta deseada mientras que la envolvente de respuesta, que se acerca a la respuesta de tiempo continuo del sistema controlado se completa por la acción de la parte de control de frecuencia más rápida. Los controladores de cancelación, los controladores de tres posiciones y los controladores PID se diseñan mediante el uso de este enfoque y se obtienen resultados prometedores.

"Taking the mystery out of motion-control algorithms" por T.B. Bullock et al., describe que antes de que las calculadoras digitales hicieran de las reglas de cálculo una tecnología obsoleta, la mayoría de los sistemas de control de movimiento eran analógicos. Los bloques prefabricados disponibles para los diseñadores de sistemas en esos días eran amplificadores de ganancia proporcional, integradores, diferenciadores, y una variedad de filtros activos y pasivos. Los algoritmos que los describían eran ecuaciones diferenciales básicas, a veces elevadas a las transformadas de Laplace. Con la proliferación de computadoras baratas, la tentación de poner herramientas digitales a trabajar en sistemas de control de movimiento en bucle cerrado fue grande. La electrónica digital podría eliminar la deriva que afectó a los controladores analógicos, y los sistemas digitales podrían manejar muchos nuevos algoritmos y funciones tales como, bases de datos, autosintonizadores, y operadores lógicos que eran demasiado complicados o poco prácticos para los sistemas analógicos.

Resumen

Se presenta un sistema y un método para integrar sistemas multifrecuencia que utiliza una combinación de filtrado no lineal y lineal. En una realización, se presenta un método de comandos de baja frecuencia de suavizado no lineal a partir de un bucle externo a controles de alta frecuencia dentro de un bucle interno. Un procesador con mayor frecuencia de muestreo no lineal aplica filtrado lineal para atenuar los comandos más allá de la frecuencia de ancho de banda especificada, lo que permite que los controles del bucle interno proporcionen una máxima resistencia a las perturbaciones externas sin sacrificar la atenuación de la frecuencia alta a los comandos. En una realización representativa no limitativa un algoritmo aumenta la frecuencia de muestreo de los comandos a partir de un sistema de computadora principal con una frecuencia de muestreo más baja y genera controles de muestra mayores en un sistema de control de bucle cerrado para los accionadores de vuelo. En las realizaciones, el sistema y el método proporcionan un rendimiento uniforme y rápido con una atenuación ganancia de década de 40 dB más allá de la frecuencia de ancho de banda especificada del sistema de control de bucle cerrado y reduce la pérdida de fase a frecuencias críticas para los márgenes de estabilidad del sistema de control de vuelo.

En una realización, el sistema multifrecuencia para el control de un accionador comprende un limitador de comandos gradual para cambiar un comando desde un primer sistema de control a un comando gradual limitado para un segundo sistema de control, un filtro de adelanto/retraso para filtrar el comando gradual limitado para atenuar las frecuencias altas, y una trayectoria de alimentación positiva para reducir la pérdida de fase en la señal de salida de frecuencia a bajas frecuencias.

En una realización, el procesador con mayor frecuencia de muestreo comprende un medio para un medio de calcular una diferencia entre la señal de posición de un primer sistema de control, un medio para dividir la diferencia en una señal de posición gradual sobre la base de la relación de las frecuencias de muestreo entre el primer sistema de control y un segundo sistema de control, y añadir las señales de posición gradual a la señal de posición para cada ciclo a la frecuencia de muestreo de un segundo sistema de control hasta que la siguiente señal de posición es recibida desde el primer sistema de control.

Las características, funciones, y ventajas descritas se pueden lograr de manera independiente en varias realizaciones de la presente invención o se pueden combinar en otras realizaciones aún cuyos detalles adicionales se pueden ver con referencia a la siguiente descripción y dibujos.

Breve descripción de los dibujos

Las figuras que acompañan representan diversas realizaciones del sistema y método para integrar sistemas multifrecuencia para el accionamiento de vuelo electromecánico mediante el uso de un procesador para aumentar la frecuencia de muestreo y un filtro integrados. A continuación se proporciona una breve descripción de cada figura.

Los elementos con el mismo número de referencia en cada figura indican elementos idénticos o funcionalmente similares. De manera adicional, los dígitos que están más a la izquierda de un número de referencia indican el dibujo en el que el número de referencia aparece por primera vez.

5 La Fig. 1 es un diagrama de un sistema de control de vuelo en una realización del sistema y método para integrar sistemas multifrecuencia para el accionamiento de vuelo electromecánico mediante el uso de un procesador con mayor frecuencia de muestreo y un filtro integrados.

10 La Fig. 2a es un diagrama de un controlador de bucle cerrado de posición/frecuencia simplificado que tiene un procesador con mayor frecuencia de muestreo y un filtro integrados en una realización del sistema y método para integrar sistemas multifrecuencia para un accionamiento de vuelo electromecánico mediante el uso de un procesador con mayor frecuencia de muestreo y un filtro integrados;

La Fig. 2b es un diagrama de un controlador de bucle cerrado de posición/frecuencia que tiene un procesador con mayor frecuencia de muestreo y un filtro integrados en una realización del sistema y método para integrar sistemas multifrecuencia para un accionamiento de vuelo electromecánico mediante el uso de un procesador con mayor frecuencia de muestreo y un filtro integrados;

15 La Fig. 3 es un gráfico que ilustra la respuesta de la función de transferencia del procesador de mayor frecuencia de muestreo y la fase para los comandos de posición en una realización del sistema y método para integrar sistemas multifrecuencia para un accionamiento de vuelo electromecánico mediante el uso de un procesador de mayor frecuencia de muestreo y un filtro integrados;

20 La Fig. 4 es un gráfico que ilustra la respuesta de corriente instantánea del procesador con mayor frecuencia de muestreo correspondiente a los comandos de posición para el sistema de control de bucle cerrado en una realización del sistema y método para integrar sistemas multifrecuencia para un accionamiento de vuelo electromecánico mediante el uso de un procesador con mayor frecuencia de muestreo y un filtro integrados; y,

25 La Fig. 5 es un gráfico que ilustra un perfil de respuesta de corriente correspondiente a una pluralidad de comandos de posición representativos para el sistema de control de bucle cerrado en una realización del sistema y método para integrar sistemas multifrecuencia para un accionamiento de vuelo electromecánico mediante el uso de un procesador con mayor frecuencia de muestreo y un filtro integrados.

Descripción detallada

30 La siguiente descripción detallada es meramente de naturaleza ilustrativa y no tiene por objeto limitar las realizaciones de la invención o la aplicación y los usos de tales realizaciones. Además, no hay ninguna intención de estar limitado a cualquier teoría expresa o implícita presentada en el campo técnico, los antecedentes, o el breve resumen anteriores o la siguiente descripción detallada.

35 Con referencia ahora a la Figura 1, se presenta un sistema de control de vuelo representativo 100. El sistema de control de vuelo 100 comprende un vehículo 102, tal como un avión, que tiene una superficie de control de vuelo 104, tal como un alerón, cuya posición se controla por un accionador 106, tal como un accionador electromecánico. El accionador 106, o la superficie de control de vuelo 104 se encuentran en comunicación con un sensor de realimentación de posición/frecuencia 108, por ejemplo un sensor giratorio que está conectado al actuador 106. El sensor de realimentación de posición/frecuencia 108 permite que el sistema de control de vuelo 100 sepa la posición exacta, la rotación angular, y la tasa de la superficie de control de vuelo 104. Una computadora principal 110 envía una señal de comando 112 que da instrucciones al controlador del accionador de vuelo o FAC 114 para cambiar la posición de la superficie de control de vuelo 104 a una posición particular o rotación angular. El FAC 114, que por lo general se encuentra ubicado en el compartimiento de aviónica 116, envía una señal de accionamiento 118 al accionador 106 para mover la superficie de control de vuelo 104. En realizaciones, la señal de accionamiento 118 es una corriente o una señal a otro dispositivo para suministrar corriente hacia el accionador 106 para accionar la superficie de control de vuelo 104. Una señal de realimentación 120 regresa desde el sensor de realimentación de posición/frecuencia 108 al FAC 114.

45 En un sistema de control de vuelo 100, es posible tener una computadora principal 110 que esté emitiendo comandos relacionados con el vuelo a una primera frecuencia o tasa de muestreo y un sistema de control de accionamiento de vuelo o FAC 114 que funcione a una segunda frecuencia de muestreo más rápida o una frecuencia mayor. Por ejemplo, la frecuencia de muestreo para los comandos enviados desde una computadora principal 110 a un sistema de control de vuelo o FAC 114 podría ser diseñada a una primera frecuencia elegida de modo que el piloto y la computadora principal 110 tengan suficiente granularidad temporal para lograr un intervalo deseado de rendimiento aerodinámico de la plataforma, o vehículo 102. Sin embargo, el FAC 114 puede funcionar a una segunda frecuencia mucho mayor que está diseñada para ajustar con rapidez las superficies de control 104 durante un vuelo de alta velocidad con una granularidad temporal mucho más fina.

55 Debido a las diferencias de las tasas, o frecuencias de muestreo, entre los dos componentes de sistema, la computadora principal 110 y el FAC 114, se puede producir un comportamiento no deseado. Por ejemplo, si la computadora principal 100 funciona a 50 Hz, entonces la computadora principal 110 enviaría señales de comando

112, 50 veces por segundo para actualizar la posición del accionador 104 al controlador de accionador de vuelo o FAC 114. Sin embargo, si el FAC 114 funciona a 2000 Hz, entonces el FAC 114 opera los accionadores de vuelo 104 a 2000 Hz. Debido a estas diferencias entre las tasas, o frecuencias de muestreo, el FAC 114 ve las señales de comando 112 como una serie de comandos de posición escalonados procedentes de la computadora principal 110 que están separados en 40 ciclos. Es decir, después de que el FAC 114 vea un primer comando de señal 112, el FAC 114 no ve un cambio en la posición de la superficie de control a través de un cambio en la señal de comando 112 durante otros 40 ciclos (2000 Hz/50 Hz). Cuando el FAC 114 ve la siguiente señal de comando 112 con un cambio, inmediatamente cambia la posición de la superficie de control de vuelo 104 y entonces espera otros 40 ciclos para la siguiente señal de comando 112.

El aumento máximo entre muestras de 2000 Hz debe ser $\text{RateLimit} / 2000$. Pero, está utilizando $\text{RateLimit} / 50$. Por lo tanto, la respuesta del FAC 114 es a una frecuencia que parece 40 veces mayor que la deseada por la computadora principal 110. Este comando de alta frecuencia durante los primeros 0,006 de la trama de 50 Hz provoca una sacudida y el comando de corriente completo. La respuesta del accionador 106 es una sacudida, luego a medida que el error de frecuencia de posición resulta en la dirección de estabilización, el par de accionamiento se frena. Por lo tanto, se produce un movimiento de sacudida hacia adelante, desaceleración, sacudida hacia adelante, desaceleración a 50 Hz. Esto provoca efectivamente un martilleo neumático de 50 Hz desde un sistema de accionamiento con un ancho de banda de 8 Hz.

Antes del procesador con mayor frecuencia de muestreo, se intentaron muchos métodos para atenuar el martilleo neumático, pero dieron lugar a una fase incrementada en las frecuencias de 1 a 2 Hz, en las que los márgenes de estabilidad de la computadora principal 110 son extremadamente críticos. Por ejemplo, los filtros biquad en la trayectoria de comandos suavizaron la "sacudida", pero provocaron una pérdida de fase inaceptable en 1 a 2 Hz que no podría tolerarse por la computadora principal 110. El cambio del FAC 114, mediante comandos desde la posición de comandos a 50 Hz a comandos de frecuencia a 50 Hz, eliminaría el martilleo neumático, pero la computadora principal 110 necesitaría cerrar el bucle de posición, pero el costo de revisión del software completado de la computadora principal sería demasiado costoso, requiere años de reelaboración y certificación, y tendría menos robustez que el FAC 114 al cerrar los bucles de posición. Por lo tanto, se necesitaba un método que eliminara el martilleo neumático, redujera la pérdida de fase a bajas frecuencias, y preservara la respuesta rápida bajo carga. El procesador con mayor frecuencia de muestreo 202, 204, 206 proporciona esta solución.

Con referencia ahora a la Figura 2a, se presenta un diagrama simplificado de un controlador de bucle cerrado de posición/frecuencia 200 que tiene un procesador con mayor frecuencia de muestreo integrado 202, 204, 206. El procesador con mayor frecuencia de muestreo 202, 204, 206 consiste en tres elementos principales, el limitador de comandos gradual 202, el adelanto/retraso en el comando gradual limitado 204, y la trayectoria de alimentación positiva 206.

El controlador de bucle cerrado de posición/frecuencia 200 recibe una señal de comando 112 de otro controlador, por ejemplo un comando de posición 212 desde la computadora principal 110. El limitador de comandos gradual 202 interpola el comando de posición 212 en la frecuencia de muestreo del controlador de bucle cerrado de posición/frecuencia 200 y alimenta un comando gradual limitado al adelanto/retraso en el comando gradual limitado 204.

El filtro de adelanto/retraso 204 conforma el comando gradual limitado 222 con el fin de atenuar los componentes de alta frecuencia en los comandos de posición 212 (p. ej., mayor que el ancho de banda especificado del sistema). La alimentación positiva 206 produce un comando de frecuencia de alimentación positiva 226 que reduce la pérdida de fase a bajas frecuencias (p. ej. menos de 2 Hz). En conjunto, el filtro de adelanto/retraso 204 y la alimentación positiva 206 llevan a cabo la compensación de adelanto/atraso para el bucle de control del controlador de bucle cerrado de posición/frecuencia 200 y por lo tanto a veces se denomina un compensador de adelanto/atraso. El estado del procesador con mayor frecuencia de muestreo 201 alimenta el estado de corriente de nuevo a un diferenciador, o sumador 205, que se utiliza, en parte, para limitar el comando gradual limitado 222 a un comando máximo admisible. Y un sumador 207 en el adelanto/retraso en el comando gradual limitado 204 produce la señal de comando gradual filtrada. Un diferenciador, o sumador 209 compara la señal de comando gradual 225 con la señal de realimentación de posición 228 para derivar una señal de error de posición 227, que se procesa y se amplifica por medio del amplificador 213 para producir el comando de frecuencia 232. Un sumador 211 combina el comando de frecuencia 232 con el comando de frecuencia de alimentación positiva 226 y la realimentación de frecuencia 230 para producir la señal de salida de frecuencia 205. Un amplificador de potencia 215 produce una corriente modulada por ancho de impulsos para accionar el accionador 106 a partir de la señal de salida de frecuencia 205. Uno o más filtros elípticos, filtros biquad, o filtros de paso bajo 224, ayudan a atenuar el ruido de las señales de posición/frecuencia del sensor de realimentación de posición/frecuencia 108.

Con referencia ahora a la Figura 2b, se presenta un diagrama más detallado de un controlador de bucle cerrado de posición/frecuencia 200 para describir características adicionales. El limitador de comandos gradual 202 diferencia el estado del procesador con mayor frecuencia de muestreo 214 del último comando recibido 212 de la computadora principal 110 para producir una diferencia 208 cuyo valor es un valor absoluto no polarizado. La diferencia 208 está limitada a un aumento no mayor que el comando de frecuencia 212 pretendido de la computadora principal 110. Para frecuencias pequeñas, una polarización 216 que se muestra en un ejemplo no limitativo como 0,0001 unidades,

se añade para impedir el movimiento lento. Un interpolador 220 divide la diferencia 208 en cambios graduales más pequeños de acuerdo con la relación de la frecuencia de muestreo de la computadora principal 110 (50 Hz) y el FAC 114 (2000 Hz), que se muestra aquí como 50/2000 o 0,025 unidades. Si bien el sistema se ilustra teniendo un FAC 114 cuya frecuencia de muestreo es un múltiplo entero de la computadora 110, se debería observar que se pueden utilizar otras relaciones. En las realizaciones, se pueden utilizar las relaciones entre 1 y la relación real entre los dos sistemas. En las realizaciones, se podría utilizar interpolación lineal, interpolación logarítmica y otros esquemas de interpolación no lineales para crear los cambios graduales sin desviarse de esta descripción.

Para cada ciclo del FAC 114, al comando gradual 222 se le ha añadido la diferencia 208, multiplicada por 0,025, de modo que después de 40 ciclos el comando gradual 222 tenga un valor de posición igual al comando 212 enviado por la computadora principal. Un rendimiento superior delta, o DUY 210, proporciona un valor de referencia utilizado por un recortador no polarizado 213 para recortar el comando gradual 222 si es necesario para evitar que el comando gradual 222 exceda el cambio de posición admisible máximo. Un repolarizador 221 restaura la polarización positiva o negativa del comando gradual y en combinación con el recortador no polarizado 213 produce el comando gradual limitado 223.

En las realizaciones, el amplificador 203 comprende una función de histéresis 215 para evitar que la vibración del bit menos significativo (LSB) sea introducida en el comando de frecuencia. En las realizaciones, un recortador 217 bien en el amplificador 203 o bien en el amplificador de potencia 215 impide que el comando de frecuencia exceda amplitudes que pueden crear demasiadas tensiones en el accionador 106 u otras estructuras del vehículo 102. En las realizaciones, el amplificador de potencia 215 comprende una frecuencia para el convertor de modulación de la duración de impulsos 219.

Con referencia ahora a la Figura 3, se ilustra un diagrama de la respuesta de la función de transferencia 300 desde el comando de posición a la respuesta de posición. La respuesta de la función de transferencia del procesador con mayor frecuencia de muestreo 304 muestra una gran mejora sobre la respuesta de la función de transferencia sin mayor frecuencia de muestreo 302. La respuesta de la función de transferencia sin mayor frecuencia de muestreo 302 apenas toca el límite inferior aceptable 310 cerca de la frecuencia de 8 Hz 306 en la que se observa un martilleo neumático, mientras que a frecuencias altas la respuesta de la función de transferencia sin mayor frecuencia de muestreo 302 se acerca al límite superior aceptable 308. La respuesta de la función de transferencia del procesador con mayor frecuencia de muestreo 304 se encuentra entre el límite inferior aceptable 310 y el límite superior aceptable 308 para todas las frecuencias, y también muestra una reducción gradual muy mejorada a frecuencias más altas. En el diagrama de fase 320, la respuesta de la función de transferencia del procesador con mayor frecuencia de muestreo 304 muestra una respuesta de fase mejorada a una baja frecuencia.

Con referencia ahora a la Figura 4, se presentan diagramas de la respuesta de posición instantánea del procesador de mayor frecuencia de muestreo 400 y la respuesta de corriente instantánea del procesador de mayor frecuencia de muestreo 420 durante una serie de comandos de posición 410. De acuerdo con lo ilustrado, durante una serie de comandos de posición 410, la respuesta de posición sin mayor frecuencia de muestreo 402 se acelera con rapidez, pero le toma más tiempo alcanzar el nivel del comando de posición final 410. La respuesta de posición con mayor frecuencia de muestreo 404 se acelera de manera más uniforme a lo largo de la pendiente de respuesta deseada 406, y alcanza el nivel del comando de posición final 410 antes de la respuesta de posición sin mayor frecuencia de muestreo 402.

De acuerdo con lo ilustrado, durante la serie de los comandos de posición 410, la corriente sin mayor frecuencia de muestreo 412 oscila hacia atrás y hacia adelante ya que el accionador 104 primero se acelera, y luego se desacelera.

En un punto, la corriente sin mayor frecuencia de muestreo 412 incluso se recorta, lo que significa que se está aplicando la cantidad máxima de corriente al accionador 104. En comparación, la corriente con mayor frecuencia de muestreo 414 ilustra que se está aplicando una cantidad más suave de potencia al accionador 104.

La respuesta de posición instantánea del procesador con mayor frecuencia de muestreo 400 y la respuesta de corriente instantánea del procesador con mayor frecuencia de muestreo 420 ilustran la naturaleza "avance y retroceso" sin el procesador con mayor frecuencia de muestreo en comparación con la respuesta suave con el procesador con mayor frecuencia de muestreo 202, 204, 206. Además, es evidente que sin el procesador con mayor frecuencia de muestreo 202, 204, 206, el sistema requiere que esté disponible una cantidad mayor de corriente instantánea, lo que significa que el procesador con mayor frecuencia de muestreo 202, 204, 206 puede reducir el tamaño de la fuente de alimentación necesario para alimentar a los accionadores 104. Además, la corriente sin mayor frecuencia de muestreo 412 muestra el desperdicio de energía cuando se necesita una corriente opuesta para desacelerar el accionador 104.

Esta oscilación de la corriente instantánea se ilustra en los diagramas de la respuesta de posición del procesador con mayor frecuencia de muestreo 500, la respuesta de corriente del procesador con mayor frecuencia de muestreo 520, y las duraciones de impulsos del procesador de mayor frecuencia de muestreo 540 en los diagramas de la Figura 5. De modo similar a la Figura 4, en la respuesta de posición del procesador con mayor frecuencia de muestreo 500, en respuesta a una serie de comandos de posición 410, la respuesta de posición con mayor

5 frecuencia de muestreo 404 alcanza el nivel de los comandos de posición mientras que la respuesta de posición sin mayor frecuencia de muestreo 402 se desfasa. En la respuesta de corriente del procesador con mayor frecuencia de muestreo 520, las curvas de respuesta ilustran la diferencia entre las curvas de respuesta suaves de la corriente con mayor frecuencia de muestreo 414, y las curvas de respuesta oscilantes de la corriente sin mayor la frecuencia de muestreo 412. Las duraciones de impulsos 540 del procesador con mayor frecuencia de muestreo ilustran la correspondiente modulación de la duración de impulsos de los accionadores 104.

10 Si bien algunas de las realizaciones de la descripción están dirigidas a los sistemas de control de vuelo 100, la metodología y los sistemas descritos con anterioridad también se pueden aplicar a la integración de sistemas de control de multifrecuencia en general. Por ejemplo, se puede incorporar el procesador con mayor frecuencia de muestreo 202, 204, 206 o porciones del procesador con mayor frecuencia de muestreo 202, 204, 206 a un sistema de control industrial en las plantas de fabricación cuando en un proceso de fabricación dos controladores utilizan frecuencias de muestreo diferentes.

15 Las realizaciones de la invención mostradas en los dibujos y descritas con anterioridad son representativas de numerosas realizaciones que se pueden efectuar dentro del alcance de las reivindicaciones adjuntas. Está contemplado que se pueden crear otras configuraciones numerosas del sistema y método para la integración de sistemas multifrecuencia que utilizan un procesador con mayor frecuencia de muestreo y un filtro integrados tomando ventaja del enfoque descrito. Es la intención de la solicitante que el alcance de la patente que se produce a partir de la presente estará limitado únicamente por el alcance de las reivindicaciones adjuntas.

REIVINDICACIONES

1. Un sistema multifrecuencia (200) para controlar un accionador (106), que comprende:
 un limitador de comandos gradual (202) configurado para generar un comando gradual limitado (222);
 un filtro de adelanto/retraso (204) configurado para filtrar dicho comando gradual limitado para atenuar las
 5 frecuencias mayores que el ancho de banda del sistema multifrecuencia para producir un comando gradual limitado conformado;
 una señal de error de posición (227) derivada del comando gradual limitado conformado y de una señal de realimentación de posición (228) del accionador;
 un amplificador (213) configurado para producir un comando de frecuencia (232) a partir de dicha señal de error de
 10 posición;
 una trayectoria de alimentación positiva (206) configurada para producir un comando de frecuencia de alimentación positiva (226) derivado de dicho comando gradual limitado conformado; y,
 un sumador (211) configurado para producir una señal de salida de frecuencia (205) para controlar el accionador a partir de dicho comando de frecuencia y dicho comando de frecuencia de alimentación positiva;
 15 en donde dicho sistema multifrecuencia comprende un primer sistema de control (110) y un segundo sistema de control (114), y en donde dicho limitador de comandos gradual se encuentra configurado para interpolar un comando de posición (212) procedente de dicho primer sistema de control para producir un comando gradual limitado de dicho segundo sistema de control; y
 20 en donde dicho primer sistema de control tiene una primera frecuencia de muestreo, y dicho segundo sistema de control tiene una segunda frecuencia de muestreo diferente de dicha primera frecuencia de muestreo.
2. El sistema (200) de la reivindicación 1, en donde dicho primer sistema de control (110) se encuentra configurado para enviar dicho comando (212) a dicho segundo sistema de control (114) a dicha primera frecuencia de muestreo, y dicho segundo sistema de control se encuentra configurado para interpolar dicho comando para producir dicho comando gradual limitado (222) a dicha segunda frecuencia de muestreo.
- 25 3. El sistema (200) de la reivindicación 1, en donde dicha segunda frecuencia de muestreo es un múltiplo entero de dicha primera frecuencia de muestreo.
4. El sistema (200) de la reivindicación 1, en donde dicho comando de frecuencia de alimentación positiva (226) se encuentra configurado para reducir los errores de fase en dicha señal de salida de frecuencia (205) a bajas frecuencias.
- 30 5. El sistema (200) de la reivindicación 1, que comprende además:
 una señal de error de frecuencia (230) procedente del accionador (106); y
 en donde dicho sumador (211) se encuentra configurado para producir dicha señal de salida de frecuencia (205) a partir de dicho comando de frecuencia de alimentación positiva (226), dicho comando de frecuencia (232), y dicha señal de error de frecuencia.
- 35 6. El sistema (200) de la reivindicación 5, que comprende además:
 un primer filtro de paso bajo (224) configurado para atenuar el ruido en dicha señal de error de frecuencia (230) desde el accionador (106); y,
 un segundo filtro de paso bajo (224) configurado para atenuar el ruido en dicha señal de error de posición (228) desde el accionador.
- 40 7. El sistema (200) de la reivindicación 1, que comprende además:
 un segundo amplificador (215) configurado para convertir dicha señal de salida en una corriente modulada por ancho de impulsos para accionar el accionador (106).
8. Un método para integrar sistemas de control de multifrecuencia, que comprende:
 la recepción de una señal de posición de comando (212) a una primera frecuencia de muestreo;
 45 la interpolación de dicha señal de posición de comandos para producir una señal de posición de comandos gradual (222) a una segunda frecuencia de muestreo;

- el filtrado de dicha señal de posición de comandos gradual para atenuar las frecuencias mayores que el ancho de banda de los sistemas de control para producir una señal de posición de comandos gradual conformada; el procesamiento y la amplificación de una señal de error de posición (227) derivada de dicha señal de posición de comandos gradual conformada y de una señal de realimentación de posición (228) desde un accionador (106) para producir un comando de frecuencia (232);
- 5 la producción de un comando de frecuencia de alimentación positiva (226) derivado de dicha señal de posición de comandos gradual conformada para evitar la pérdida de fase a frecuencias bajas; y
- la suma de dicho comando de frecuencia y dicho comando de frecuencia de alimentación positiva para producir una señal de salida de frecuencia (205) para controlar el accionador (106).
- 10 **9.** El método de la reivindicación 8, en donde dicha operación de filtrado de dicha señal de posición de comandos (222) y dicha operación de producción de dicho comando de frecuencia de alimentación positiva (226) se lleva a cabo por medio de un compensador de adelanto/atraso (204, 206).
- 10.** El método de la reivindicación 8, en donde dicha operación de interpolación comprende:
- el cálculo de una diferencia de dicha señal de posición de comandos y una señal de posición de comandos anterior,
- 15 la división de dicha diferencia en un aumento de acuerdo con una relación entre dicha primera frecuencia de muestreo y dicha segunda frecuencia de muestreo;
- la adición de dicho aumento a dicha señal de posición de comandos anterior para obtener dicha señal de posición gradual para un primer ciclo a dicha segunda frecuencia de muestreo; y
- 20 la adición de dicho aumento a dicha señal de posición gradual para cada ciclo posterior a dicha segunda frecuencia de muestreo hasta que se reciba una señal de posición de comandos siguiente.
- 11.** El método de la reivindicación 8, que comprende además:
- la recepción de una señal de error de frecuencia (230); y
- 25 en donde dicha operación de suma comprende la suma de dicho comando de frecuencia (232), dicha señal de error de frecuencia, y un comando de frecuencia de alimentación positiva (226) para producir la señal de salida de función (205).
- 12.** El método de la reivindicación 11, que comprende además:
- el filtrado de dicha señal de error de frecuencia (230) para atenuar el ruido en dicha señal de error de frecuencia; y
- el filtrado de una señal de error de posición (228) para atenuar el ruido en dicha señal de error de posición.
- 13.** El método de la reivindicación 8, que comprende además:
- 30 la conversión de dicha señal de salida de frecuencia (205) en una corriente modulada por ancho de impulsos.
- 14.** El método de la reivindicación 13, que comprende además:
- la aplicación de dicha corriente modulada por ancho de impulsos a un accionador (106) asociado con el sistema de control de multifrecuencia.
- 35 **15.** Un procesador con mayor frecuencia de muestreo (202, 204, 206) para modificar comandos entre una pluralidad de sistemas de control (110, 114), que comprende:
- un medio para calcular una diferencia entre una primera señal de posición de comandos (212) y una segunda señal de posición de comandos procedente de un primer sistema de control.
- un medio para dividir dicha diferencia en un comando gradual de acuerdo con una relación entre una primera frecuencia de muestreo de dicho primer sistema de control, y dicha segunda frecuencia de muestreo de un segundo sistema de control;
- 40 un medio (202) para añadir dicho comando gradual a dicha primera señal de posición de comandos para obtener una señal de posición gradual (222) para un primer ciclo a dicha segunda frecuencia de muestreo;
- un medio (204) para filtrar dicha señal de posición gradual para atenuar las frecuencias mayores que el ancho de banda de los sistemas de control para producir una señal de posición gradual conformada;
- 45 un medio (206) para producir un comando (226) de frecuencia de alimentación positiva derivado a partir de dicha señal de posición gradual conformada para impedir la pérdida de fase a bajas frecuencias; y

un medio (211) para añadir dicho comando gradual a dicha señal de posición gradual para cada ciclo posterior a dicha segunda frecuencia de muestreo hasta que se reciba una tercera señal de posición de comandos.

5 **16.** El procesador con mayor frecuencia de muestreo (202, 204, 206) de la reivindicación 15, en donde dicho primer sistema de control (110) envía dicha primera señal de posición de comandos (212) a dicho segundo sistema de control a dicha primera frecuencia de muestreo, y dicho elemento de segundo sistema de control interpola dicho comando en dicha señal de posición gradual (222) a dicha segunda frecuencia de muestreo, y en donde dicha segunda frecuencia de muestreo es un múltiplo entero de dicha primera frecuencia de muestreo.

10 **17.** El procesador con mayor frecuencia de muestreo (202, 204, 206) de la reivindicación 16, en donde el procesador de muestreo se encuentra integrado en un bucle de control de dicho segundo sistema de control, y en donde dicho bucle de control de dicho segundo sistema de control controla un dispositivo físico (106) mediante el uso de dicha señal de posición gradual.

FIG. 1

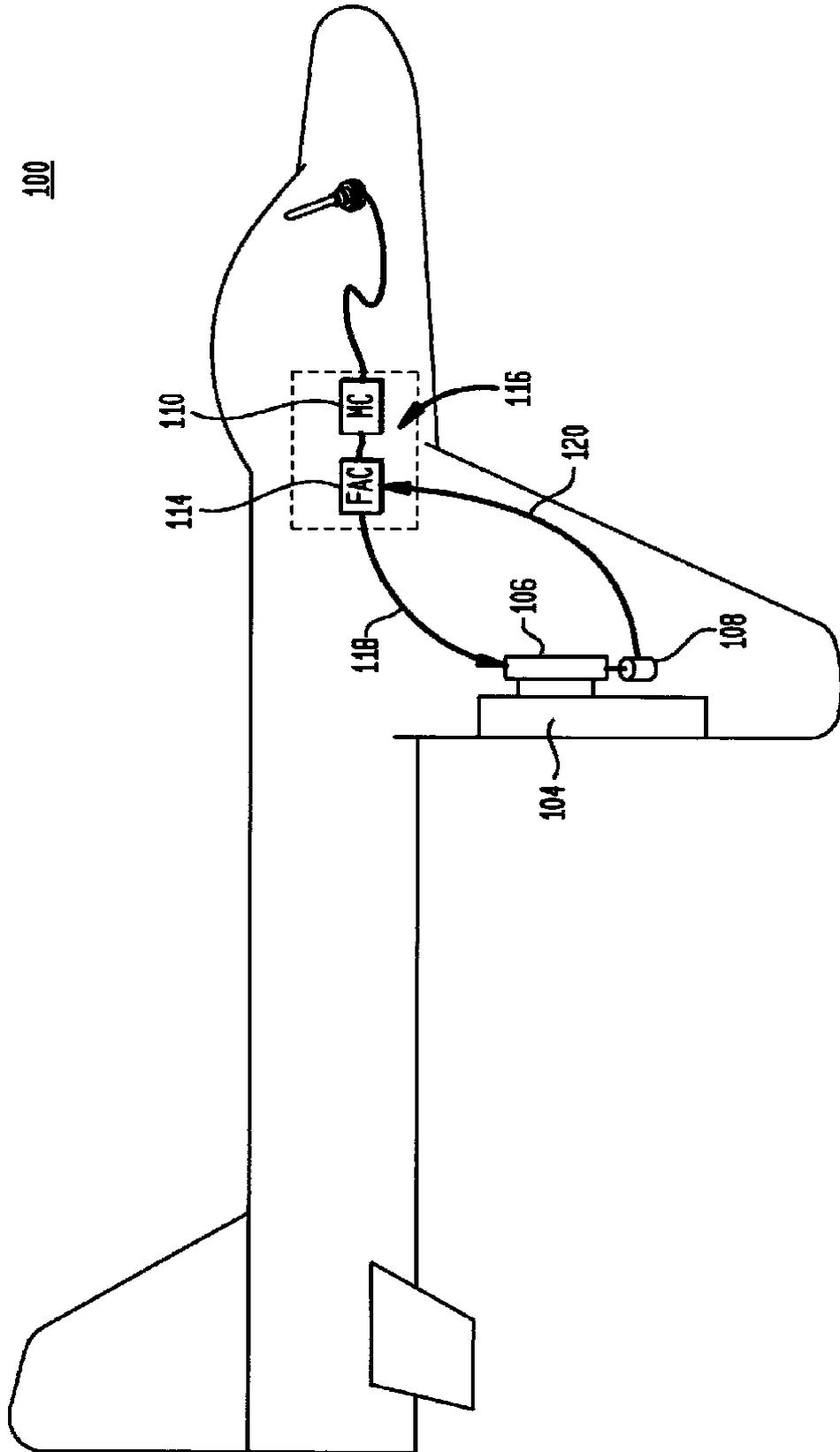


FIG. 2A

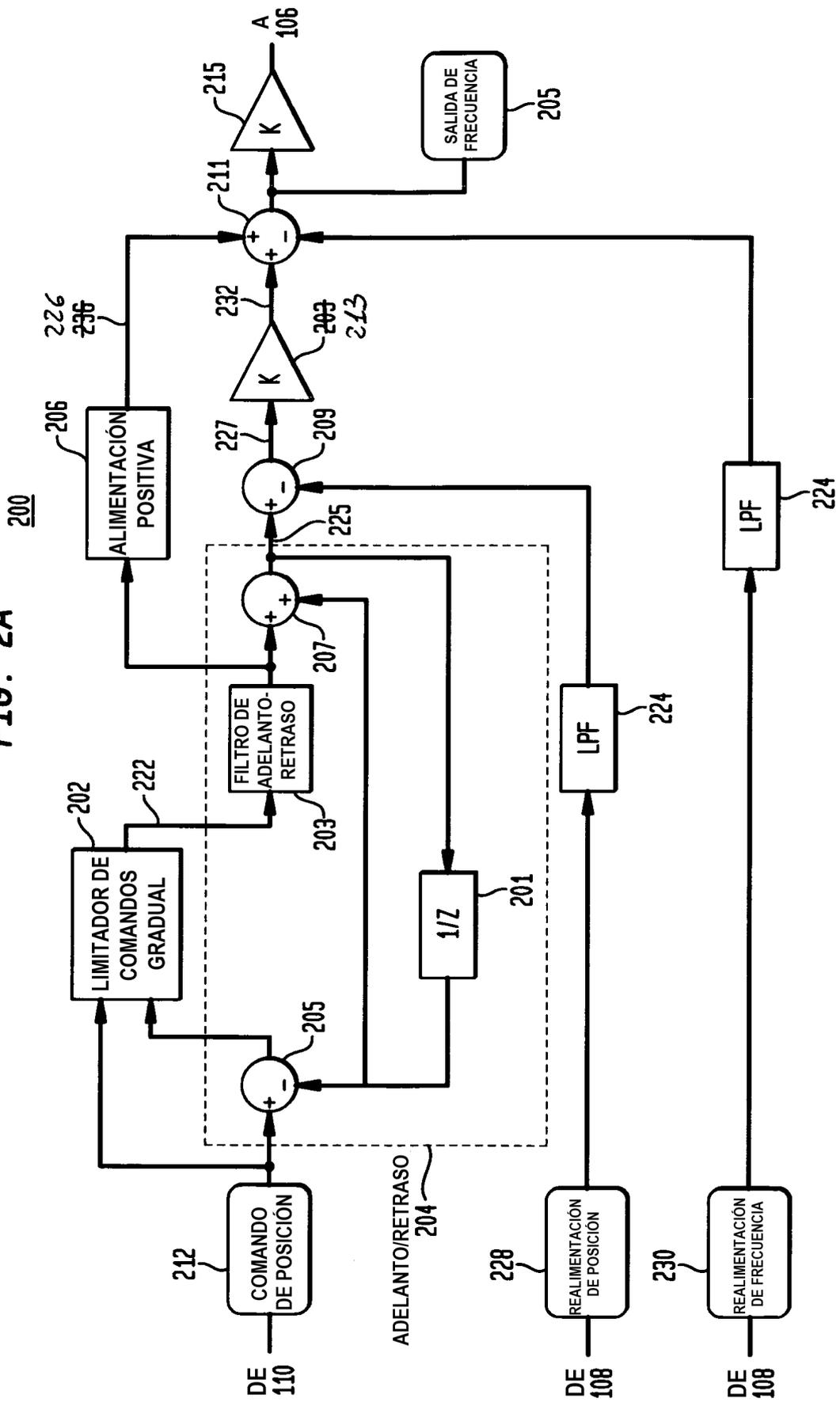


FIG. 3

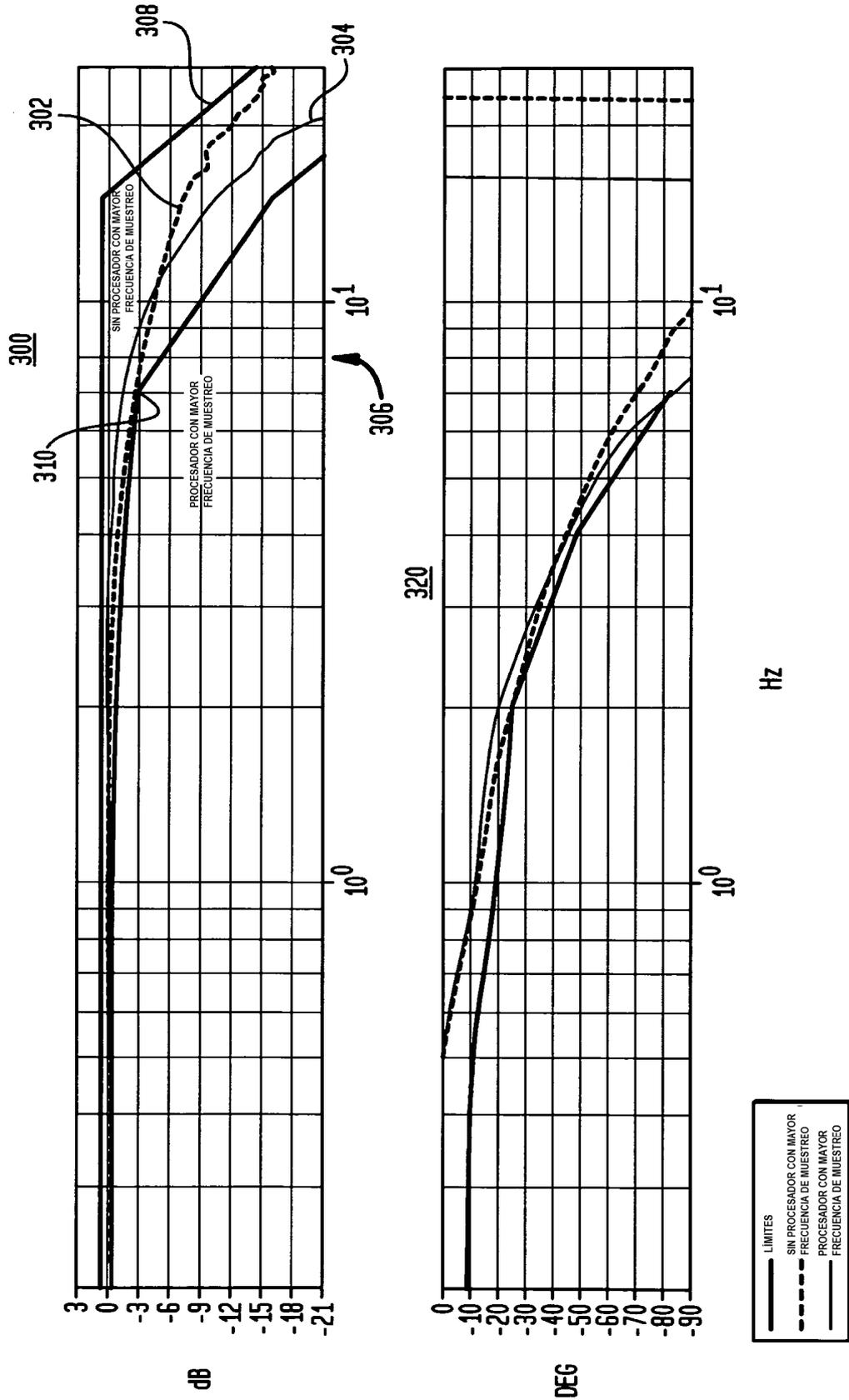


FIG. 4

