

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 606 036**

51 Int. Cl.:

G06F 9/54 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **09.10.2014 E 14188274 (6)**

97 Fecha y número de publicación de la concesión europea: **07.09.2016 EP 2869206**

54 Título: **Dispositivo y procedimiento para el procesamiento de mensajes**

30 Prioridad:

29.10.2013 KR 20130129254

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

17.03.2017

73 Titular/es:

**LSIS CO., LTD. (100.0%)
127 LS-ro, Dongan-gu, Anyang-si
Gyeonggi-do 431-848, KR**

72 Inventor/es:

RYU, HWA SOO

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 606 036 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo y procedimiento para el procesamiento de mensajes

5 **REFERENCIA CRUZADA A SOLICITUDES RELACIONADAS**

La presente solicitud reivindica la prioridad de la solicitud de patente coreana nº 10-2013-0129254 presentada el 29 de octubre de 2013,

10 **ANTECEDENTES**

La presente divulgación se refiere a un dispositivo y un procedimiento para el procesamiento de mensajes, y más particularmente, a un dispositivo y un procedimiento para el procesamiento de los mensajes utilizados en un módulo de comunicación PLC.

15 Un controlador lógico programable (PLC), que es uno de los principales dispositivos de automatización en fábricas, requiere módulos que tengan diversas funciones que se utilizan para diversos fines. En particular, se ha vuelto más importante un módulo de comunicación para la transmisión/recepción de datos hacia/desde una unidad central de procesamiento (CPU) del PLC.

20 Recientemente, se ha vuelto más ampliamente utilizado un módulo de comunicación en el que se utilizan dos procesos para procesar una gran cantidad de datos.

25 Cuando dos procesadores intercambian mensajes en un módulo de comunicación PLC convencional, se generan mensajes de respuesta con el fin de hacer peticiones de comunicación, y las funciones que deben procesarse se designan de acuerdo con los tipos de mensajes.

30 Sin embargo, de acuerdo con el procedimiento convencional, como los mensajes de respuesta se generan con el fin de hacer peticiones de comunicación, puede que no se procese en primer lugar un mensaje que tenga una prioridad alta.

35 Además, puesto que las funciones que se van a procesar se designan para cada tipo de mensaje cuando se procesan los mensajes de respuesta, un tiempo de procesamiento puede aumentar innecesariamente si aumenta el número de tipos de mensaje.

El documento US 2005/120151 A1 divulga un aparato de transferencia de datos que incluye una memoria que tiene una primera y una segunda colas para almacenar la información de transferencia de datos, un primer procesador que registra la información de transferencia de datos en la primera o la segunda cola, y un segundo procesador.

40 **RESUMEN**

Los modos de realización proporcionan un dispositivo y un procedimiento para el procesamiento de mensajes de acuerdo con un orden de prioridad y para la reducción de un tiempo de procesamiento de mensajes cuando se produce un evento de respuesta, en un módulo de comunicación PLC.

45 La invención es un procedimiento y un aparato para el procesamiento de mensajes de un primer procesador y un segundo procesador en un módulo de comunicación de un controlador lógico programable (PLC) que incluye el primer procesador, el segundo procesador y una memoria compartida que incluye un primer sector para el almacenamiento de mensajes de alta prioridad y un segundo sector para el almacenamiento de mensajes de baja prioridad; incluye la determinación, mediante el primer procesador, de un orden de prioridad para ser procesado por el segundo procesador y la escritura de un mensaje de petición en el primer sector o el segundo sector de la memoria compartida de acuerdo con el orden de prioridad, el procesamiento, mediante el segundo procesador, de la comunicación para el mensaje de petición del primer sector con prioridad sobre el segundo sector, la comprobación, mediante el segundo procesador, del orden de prioridad del mensaje de petición y la escritura de un mensaje de respuesta en el primer sector o el segundo sector de la memoria compartida de acuerdo con el orden de prioridad, y la lectura, mediante el primer procesador, del mensaje de respuesta del primer sector con prioridad sobre el segundo sector y el desplazamiento a una dirección de la función del mensaje correspondiente.

60 Los detalles de uno o más modos de realización se exponen en los dibujos adjuntos y en la siguiente descripción. Otras características resultarán evidentes a partir de la descripción, los dibujos y las reivindicaciones.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

65 La fig. 1 es un diagrama que ilustra a modo de ejemplo un módulo de comunicación que utiliza dos procesadores según un modo de realización.

La fig. 2 es un diagrama de flujo que ilustra un procedimiento de procesamiento de mensajes convencional.

La fig. 3 es un diagrama que ilustra a modo de ejemplo un tipo de mensaje utilizado para el procedimiento de la fig. 2.

La fig. 4 es un diagrama de flujo que ilustra un procedimiento de procesamiento de mensajes según un modo de realización.

La fig. 5 es un diagrama que ilustra a modo de ejemplo los formatos de un mensaje de petición y un mensaje de respuesta escritos en una memoria compartida de acuerdo con un modo de realización.

La fig. 6 es un diagrama que ilustra una memoria compartida según un modo de realización.

DESCRIPCIÓN DETALLADA DE LOS MODOS DE REALIZACIÓN

A continuación se hará referencia en detalle a los modos de realización de la presente divulgación, ejemplos de los cuales se ilustran en los dibujos adjuntos.

La fig. 1 es un diagrama que ilustra a modo de ejemplo un módulo de comunicación que utiliza dos procesadores según un modo de realización.

Como se muestra, un primer procesador 1 y un segundo procesador 2 están conectados a una memoria compartida 3 en un módulo de comunicación PLC. La memoria compartida 3 se utiliza para que el primer procesador 1 y el segundo procesador 2 intercambien mensajes.

El primer procesador 1 puede solicitar la comunicación desde el segundo procesador 2 a través de la memoria compartida 3. Aquí, la memoria compartida 3 puede estar conectada a un bus de direcciones AB31..0 y un bus de datos DB31..0, en donde el primer y el segundo procesadores 1 y 2 no pueden compartir simultáneamente el bus de direcciones y el bus de datos. El bus de direcciones está conectado al primer procesador 1, el segundo procesador 2 y la memoria compartida 3, y el bus de datos también está conectado al primer procesador 1, el segundo procesador 2 y la memoria compartida 3.

'BREQ' es una señal de petición de bus que se utiliza para que el segundo procesador 2 solicite un derecho de control de bus del primer procesador 1. Sólo puede acceder al bus un procesador que tenga el derecho de control de bus.

'BACK' es una señal de confirmación de bus que se utiliza para que el primer procesador 1 entregue el derecho de control de bus al segundo procesador 2.

El segundo procesador 2 puede establecer la señal de petición de bus BREQ a un nivel bajo para solicitar el derecho de control de bus del primer procesador 1 a fin de tener acceso a la memoria compartida 3. El primer procesador 1 reconoce que la señal de petición de bus BREQ es de bajo nivel, y establece la señal de confirmación de bus BACK a un nivel bajo para entregar el derecho de control de bus al segundo procesador 2. El segundo procesador 2 puede reconocer que la señal de confirmación de bus BACK es de bajo nivel, y puede acceder a la memoria compartida 3.

La fig. 2 es un diagrama de flujo que ilustra un procedimiento de procesamiento de mensajes convencional.

El primer procesador 1 escribe un mensaje de petición en la memoria compartida 3 con el fin de solicitar la comunicación desde el segundo procesador 2 (operación S21).

El segundo procesador 2 comprueba si hay un mensaje de petición en la memoria compartida 3 (operación S22). Si existe un mensaje de petición (operación S23), el segundo procesador 2 procesa la comunicación y escribe un mensaje de respuesta en la memoria compartida 3 (operación S24).

El primer procesador 1 lee el mensaje de respuesta de la memoria compartida 3, y procesa el mensaje de respuesta. Aquí, se puede llamar a una función a procesar de acuerdo con el tipo del mensaje de respuesta (operación S25).

La fig. 3 es un diagrama que ilustra a modo de ejemplo el tipo de mensaje utilizado para el procedimiento de la fig. 2, en donde (a) de la fig. 3 representa un formato del mensaje de petición y (b) de la fig. 3 representa un formato del mensaje de respuesta.

Como se muestra, tanto el mensaje de petición como el mensaje de respuesta incluyen un campo de tipo de mensaje y un campo de cuerpo del mensaje. El primer procesador 1 llama a una función a procesar de acuerdo con el tipo del mensaje de respuesta.

Sin embargo, como se ha descrito anteriormente, de acuerdo con el procedimiento convencional, los mensajes de respuesta se generan con el fin de hacer peticiones de comunicación, y de este modo, puede que no se procese en primer lugar un mensaje que tenga una prioridad alta. Además, puesto que las funciones que se van a procesar se designan para cada tipo de mensaje cuando se procesan los mensajes de respuesta, un tiempo de procesamiento puede aumentar innecesariamente si aumenta el número de tipos de mensaje.

Los modos de realización de la presente divulgación están dirigidos a superar las limitaciones mencionadas anteriormente. De acuerdo con los modos de realización, los mensajes se procesan de acuerdo con un orden de prioridad, y un tiempo de procesamiento de mensajes se puede reducir cuando se produce un evento de respuesta.

A continuación se describirá un procedimiento de procesamiento de mensajes de acuerdo con los modos de realización de la presente divulgación.

La fig. 4 es un diagrama de flujo que ilustra un procedimiento de procesamiento de mensajes de acuerdo con un modo de realización, aplicándose el procedimiento al módulo de comunicación PLC de la fig. 1.

Como se muestra, de acuerdo con el procedimiento de procesamiento de mensajes, el primer procesador 1 escribe un mensaje de petición en la memoria compartida 3 con el fin de solicitar la comunicación del segundo procesador 2 (operación S41). Aquí, el primer procesador 1 puede escribir un orden de prioridad en el mensaje de petición, y puede escribir el mensaje de petición en un sector correspondiente de la memoria compartida 3 de acuerdo con el orden de prioridad.

La fig. 5 es un diagrama que ilustra a modo de ejemplo los formatos del mensaje de petición y el mensaje de respuesta escritos en la memoria compartida, de acuerdo con un modo de realización, y la fig. 6 es un diagrama que ilustra la memoria compartida de acuerdo con un modo de realización.

(a) de la fig. 5 representa un formato del mensaje de petición y (b) de la fig. 5 representa un formato del mensaje de respuesta. Como se muestra, tanto el mensaje de petición escrito por el primer procesador 1 y el mensaje de respuesta escrito por el segundo procesador 2 pueden incluir un campo de tipo de mensaje, un campo de orden de prioridad del mensaje, y un campo de dirección de la función de procesamiento del mensaje de respuesta. Por ejemplo, cuando el campo de orden de prioridad del mensaje tiene un valor de 1, se puede asignar un orden de alta prioridad al procesamiento de una petición o una respuesta, o, cuando el campo de orden de prioridad del mensaje tiene un valor de 0, se puede asignar un orden de baja prioridad al procesamiento de la petición o la respuesta.

Como se ilustra en la fig. 6, la memoria compartida 3 incluye un primer sector 31 para el almacenamiento de un mensaje de petición de alta prioridad y un mensaje de respuesta de alta prioridad y un segundo sector 32 para el almacenamiento de un mensaje de petición de baja prioridad y un mensaje de respuesta de baja prioridad.

Además, en el primer sector 31 de la memoria compartida 3, se pueden almacenar un mensaje de petición y un mensaje de respuesta en bloques independientes respectivamente, y, en el segundo sector 32, se pueden almacenar un mensaje de petición y un mensaje de respuesta en bloques independientes respectivamente. Este procedimiento es diferente al de la fig. 2, en la que los mensajes de petición y los mensajes de respuesta se almacenan siguiendo el orden de generación de los mensajes. Es decir, de acuerdo con el procedimiento de la fig. 2, la memoria compartida 3 almacena el mensaje de petición y los mensajes de respuesta, por ejemplo, en el orden 'mensaje de petición 1, mensaje de respuesta 1, mensaje de petición 2, mensaje de respuesta 2, ..., mensaje de petición N, mensaje de respuesta N', pero, de acuerdo con los modos de realización de la presente divulgación, los sectores se diferencian de acuerdo con un orden de prioridad, y un bloque de mensajes de petición y un bloque de mensajes de respuesta son independientes entre sí dentro de un sector.

En otras palabras, en la operación S41, en el caso en que un mensaje se deba procesar preferentemente mediante el segundo procesador 2, el primer procesador 1 puede establecer el campo de orden de prioridad del mensaje de un mensaje de petición como 1, y puede escribir el mensaje de petición en un bloque de mensajes de petición del primer sector 31.

En caso de que exista un mensaje de petición en el primer sector 31 de la memoria compartida 3 (operación S42), el segundo procesador 2 procesa la comunicación de acuerdo con el mensaje de petición, o, en caso de que no exista un mensaje de petición en el primer sector 31 de la memoria compartida 3 (operación S42), el segundo procesador 2 comprueba si existe un mensaje de petición en el segundo sector 32 de la memoria compartida 3 a fin de procesar la comunicación (operación S44). Es decir, el segundo procesador 2 puede procesar preferentemente la comunicación para el mensaje de petición del primer sector 31 antes de procesar la comunicación para el mensaje de petición del segundo sector 32 de la memoria compartida 3.

Posteriormente, en caso de que el campo de orden de prioridad del mensaje de petición tenga un valor de 1 (operación S43), el segundo procesador 2 escribe un mensaje de respuesta en el primer sector 31 de la memoria

compartida 3 (operación S45), o, en caso de que el campo de orden de prioridad del mensaje de petición no tenga un valor de 1 (sino que tenga un valor de 0) (operación S43), el segundo procesador 2 puede escribir un mensaje de respuesta en el segundo sector 32 (operación S46).

5 En caso de que exista un mensaje de respuesta en el primer sector 31 de la memoria compartida 3 (operación S47), el primer procesador 1 puede leer el mensaje de respuesta y puede desplazarlo a una dirección de función indicada mediante el campo de dirección de la función de procesamiento del mensaje de respuesta (operación S49).

10 Por el contrario, en caso de que no exista un mensaje de respuesta en el primer sector 31 de la memoria compartida 3 (operación S47), el primer procesador 1 puede comprobar si existe un mensaje de respuesta en el segundo sector 32 (operación S48), y puede leer el mensaje de respuesta y puede desplazarlo a la dirección de la función indicada mediante el campo de dirección de la función de procesamiento del mensaje de respuesta (operación S49).

15 Es decir, el primer procesador 1 puede procesar preferentemente el mensaje de respuesta del primer sector 31 antes de procesar el mensaje de respuesta del segundo sector 32, a fin de desplazarlo a la dirección de la función indicada mediante el campo de dirección de la función de procesamiento del mensaje de respuesta.

20 Como se ha descrito anteriormente, de acuerdo con los modos realización de la presente divulgación, cuando dos procesadores de un módulo de comunicación PLC intercambian mensajes, los mensajes se clasifican de acuerdo con un orden de prioridad para que se procese antes un mensaje que tenga una prioridad alta.

Además, según los modos de realización de la presente divulgación, se añade una dirección de una función a ejecutar a un mensaje de petición para transmitir el mensaje de petición, de tal manera que se puede minimizar un tiempo de procesamiento de mensajes cuando se produce un evento de respuesta.

25 Cualquier referencia en esta especificación a "un modo de realización", "una realización", "modo de realización de ejemplo", etc., significa que una función particular, una estructura, o una característica descritas en conexión con el modo de realización se incluye en al menos un modo de realización de la invención. La aparición de dichas frases en diversos lugares de la memoria descriptiva no se refiere necesariamente al mismo modo de realización. Además, cuando una determinada función, estructura o característica se describe en conexión con cualquier modo de realización, se afirma que está dentro de la competencia de un experto en la técnica para efectuar dicha función, estructura o característica en conexión con otros modos de realización.

30

REIVINDICACIONES

1. Un procedimiento para el procesamiento de mensajes de un primer procesador (1) y un segundo procesador (2) en un módulo de comunicación de un controlador lógico programable (PLC) que comprende el primer procesador (1), el segundo procesador (2) y una memoria compartida (3) que comprende un primer sector para el almacenamiento de mensajes de alta prioridad y un segundo sector para el almacenamiento de mensajes de baja prioridad, comprendiendo el procedimiento:
- la determinación, mediante el primer procesador (1), de un orden de prioridad para el procesamiento mediante el segundo procesador (2) y la escritura de un mensaje de petición en el primer sector o el segundo sector de la memoria compartida (3) de acuerdo con el orden de prioridad;
- el procesamiento, mediante el segundo procesador (2), de la comunicación para el mensaje de petición del primer sector con prioridad sobre el segundo sector;
- caracterizado por que** el procedimiento comprende además la comprobación, mediante el segundo procesador (2), del orden de prioridad del mensaje de petición y la escritura de un mensaje de respuesta en el primer sector o el segundo sector de la memoria compartida (3) de acuerdo con el orden de prioridad; y
- la lectura, mediante el primer procesador (1), del mensaje de respuesta del primer sector con prioridad sobre el segundo sector y el desplazamiento a una dirección de la función del mensaje correspondiente.
2. El procedimiento, de acuerdo con la reivindicación 1, en el que cada uno de el mensaje de petición y el mensaje de respuesta comprenden un campo de tipo de mensaje, un campo de orden de prioridad del mensaje, y un campo de dirección de la función de procesamiento del mensaje de respuesta.
3. El procedimiento, de acuerdo con la reivindicación 1, en el que el procesamiento de la comunicación comprende:
- el procesamiento, cuando existe un mensaje de petición en el primer sector de la memoria compartida (3), de la comunicación para el mensaje de petición;
- la comprobación, cuando no existe un mensaje de petición en el primer sector de la memoria compartida (3), de si existe un mensaje de petición en el segundo sector de la memoria compartida (3); y
- el procesamiento de la comunicación para el mensaje de petición del segundo sector.
4. El procedimiento, de acuerdo con la reivindicación 2, en el que la comprobación del orden de prioridad comprende:
- la comprobación del campo de orden de prioridad del mensaje de petición;
- la escritura del mensaje de respuesta en el primer sector cuando el campo de orden de prioridad tiene un valor de alta prioridad; y
- la escritura del mensaje de respuesta en el segundo sector cuando el campo de orden de prioridad tiene un valor de baja prioridad.
5. El procedimiento, de acuerdo con la reivindicación 2, en el que la lectura del mensaje de respuesta comprende:
- el desplazamiento, cuando existe un mensaje de respuesta en el primer sector de la memoria compartida (3), a una dirección de la función definida en el campo de la función de procesamiento del mensaje de respuesta escrito en el primer sector;
- la comprobación, cuando no existe un mensaje de respuesta en el primer sector de la memoria compartida (3), de si existe un mensaje de respuesta en el segundo sector de la memoria compartida (3); y
- el desplazamiento a la dirección de la función definida en el campo de la función de procesamiento del mensaje de respuesta escrito en el segundo sector.
6. Un dispositivo para el procesamiento de mensajes en un módulo de comunicación de un controlador lógico programable (PLC) que comprende un primer procesador (1), un segundo procesador (2) y una memoria

compartida (3) que comprende un primer sector para el almacenamiento de mensajes de alta prioridad y un segundo sector para el almacenamiento de mensajes de baja prioridad, en el que:

5 el primer procesador (1), determina un orden de prioridad para el procesamiento mediante el segundo procesador (2) y escribe un mensaje de petición en el primer sector o el segundo sector de la memoria compartida (3) de acuerdo con el orden de prioridad;

10 el segundo procesador (2) procesa la comunicación para el mensaje de petición del primer sector con prioridad sobre el segundo sector;

caracterizado por que, el segundo procesador (2) comprueba el orden de prioridad del mensaje de petición y escribe un mensaje de respuesta en el primer sector o el segundo sector de la memoria compartida (3) de acuerdo con el orden de prioridad; y

15 el primer procesador (1) lee el mensaje de respuesta del primer sector con prioridad sobre el segundo sector y lo desplaza a una dirección de la función del mensaje correspondiente.

7. El dispositivo, de acuerdo con la reivindicación 6, en el que cada uno de el mensaje de petición y el mensaje de respuesta comprenden un campo de tipo de mensaje, un campo de orden de prioridad del mensaje, y un campo de dirección de la función de procesamiento del mensaje de respuesta.

8. El dispositivo, de acuerdo con la reivindicación 6, en el que el segundo procesador (2) procesa, cuando existe un mensaje de petición en el primer sector de la memoria compartida (3), la comunicación para el mensaje de petición, comprueba, cuando no existe un mensaje de petición en el primer sector, si existe un mensaje de petición en el segundo sector de la memoria compartida (3), y procesa la comunicación para el mensaje de petición del segundo sector.

9. El dispositivo, de acuerdo con la reivindicación 7, en el que el segundo procesador (2) comprueba el campo de orden de prioridad del mensaje de petición, escribe el mensaje de respuesta en el primer sector cuando el campo de orden de prioridad tiene un valor de prioridad alto, y escribe el mensaje de respuesta en el segundo sector cuando el campo orden de prioridad tiene un valor de prioridad bajo.

10. El dispositivo, de acuerdo con la reivindicación 7, en el que el primer procesador (1) desplaza, cuando existe un mensaje de respuesta en el primer sector de la memoria compartida (3), a una dirección de la función definida en el campo de la función de procesamiento del mensaje de respuesta escrito en el primer sector, comprueba, cuando no existe un mensaje de respuesta en el primer sector de la memoria compartida (3), si existe un mensaje de respuesta en el segundo sector de la memoria compartida (3), y lo desplaza a la dirección de la función definida en el campo de la función de procesamiento del mensaje de respuesta escrito en el segundo sector.

FIG. 1

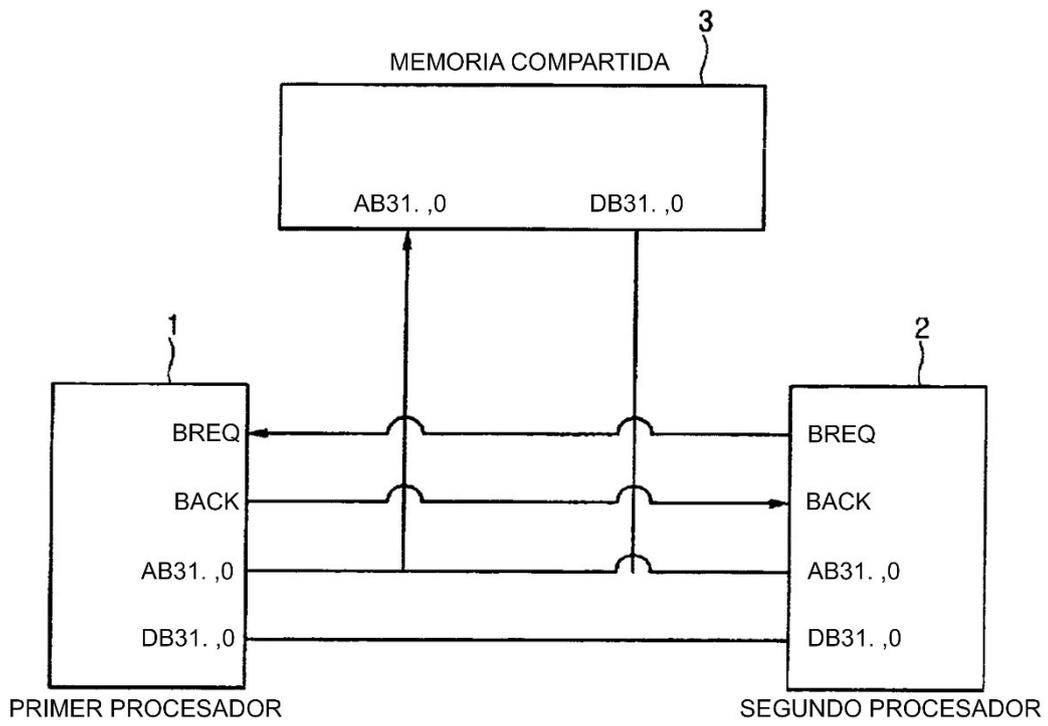


FIG. 2

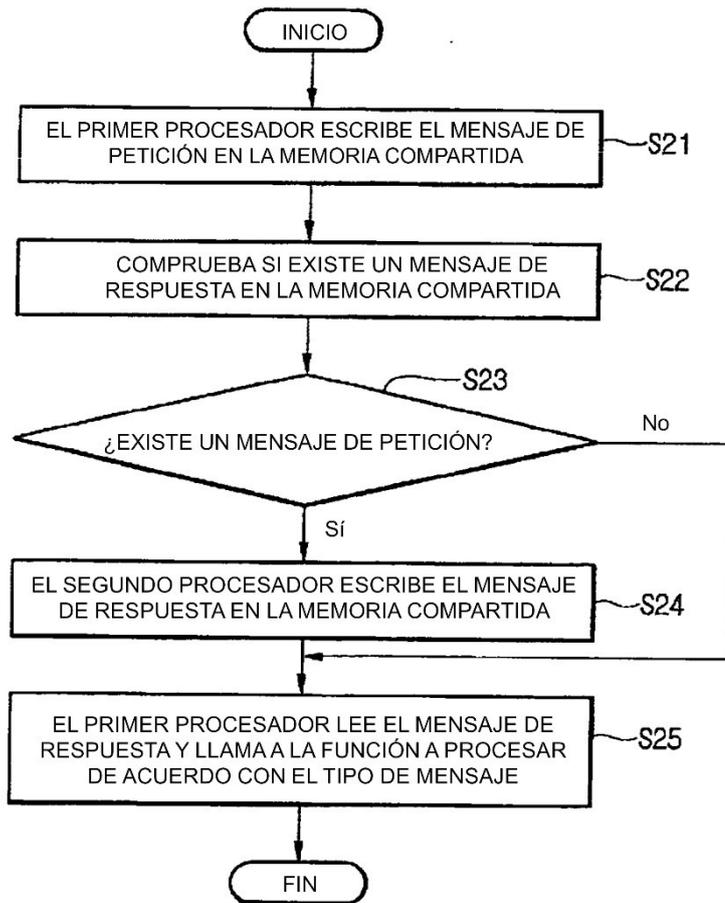


FIG. 3

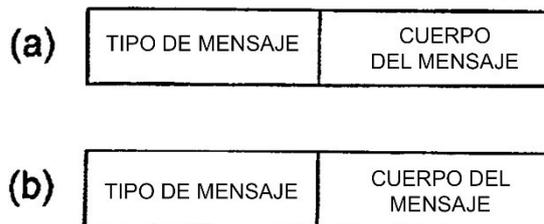


FIG. 4

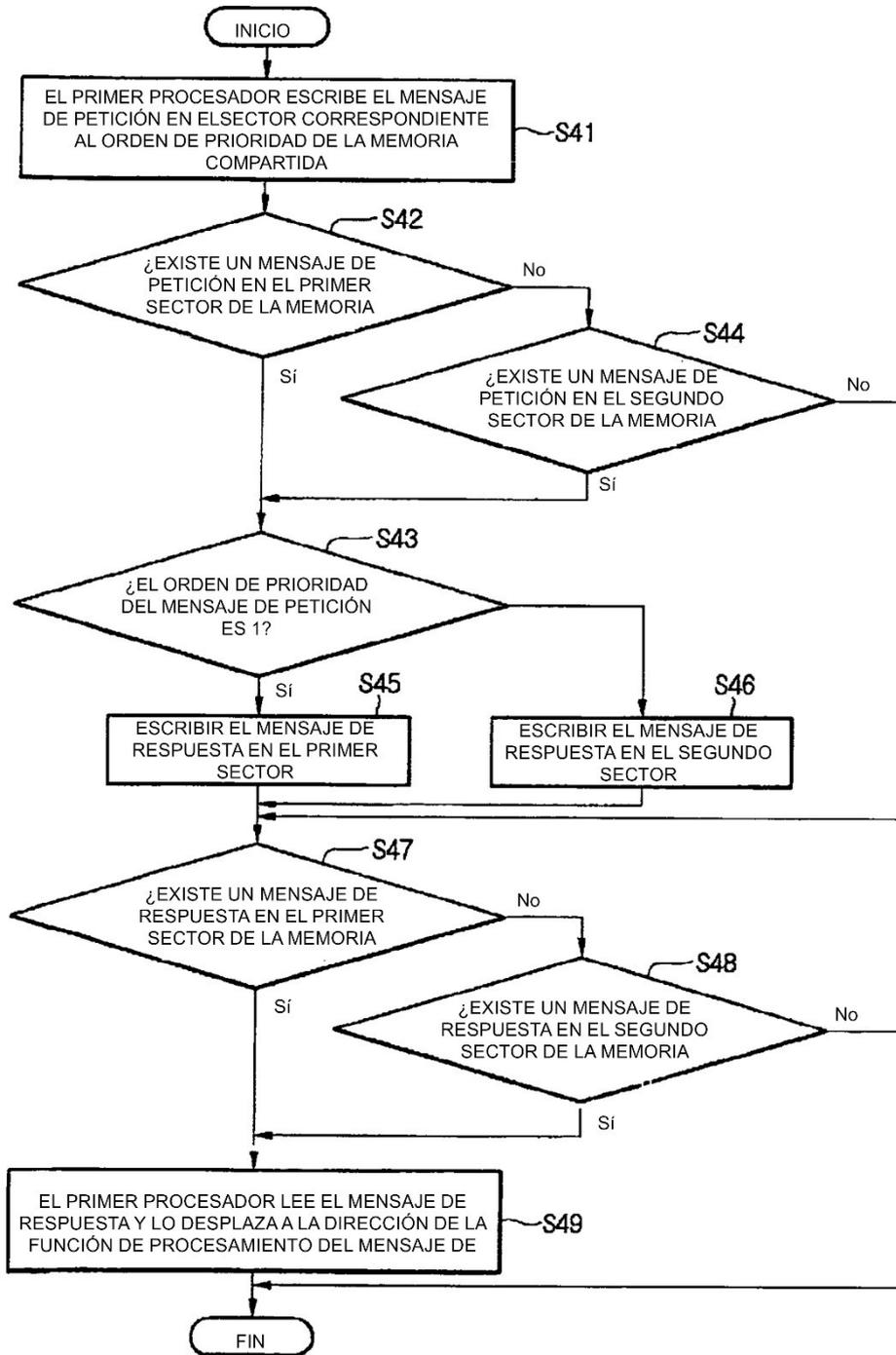


FIG. 5

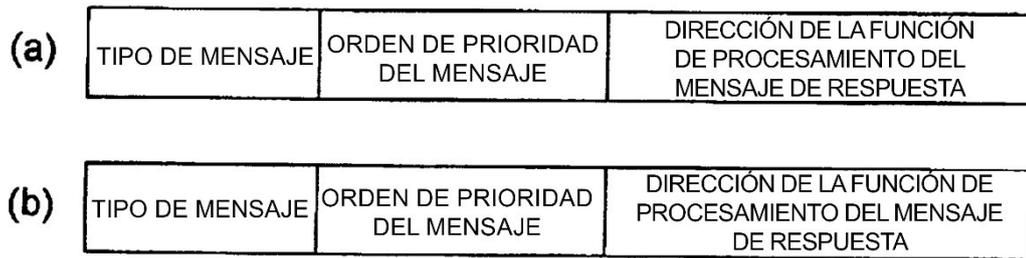


FIG. 6

