

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 608 797**

51 Int. Cl.:

**H02M 3/156** (2006.01)

**H02M 3/338** (2006.01)

**H03K 17/0412** (2006.01)

**H03K 17/16** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **18.05.2012 E 12168496 (3)**

97 Fecha y número de publicación de la concesión europea: **12.10.2016 EP 2665172**

54 Título: **Circuito de conmutación suave**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:  
**17.04.2017**

73 Titular/es:

**SILERGY CORP. (100.0%)  
Oleander Way, 802 West Bay Road, P.O. Box  
32052  
Grand Cayman KY1-1208, KY**

72 Inventor/es:

**DANIEL, BOBBY y  
LANGESLAG, WILHELMUS**

74 Agente/Representante:

**ZEA CHECA, Bernabé**

ES 2 608 797 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

**DESCRIPCIÓN**

Circuito de conmutación suave

5 Esta invención se refiere a circuitos de conmutación tales como convertidores.

En convertidores auto-oscilantes, tales como convertidores reductores de modo de conducción límite, la detección de una tensión más baja en una oscilación de la tensión (es decir, el punto más bajo de un valle de tensión) puede ser necesaria para determinar el momento de activar un conmutador con el fin de minimizar una conmutación dura. La conmutación dura provoca una importante disipación de energía en el conmutador. La conmutación en el punto más inferior de una oscilación de la tensión de drenaje de un conmutador MOSFET reduce esta disipación de energía y, por lo tanto, ayuda a funcionar con una mayor eficiencia.

15 Con el fin de permitir una mejor comprensión, en la figura 1A se muestra el diagrama de circuito de un convertidor reductor de modo de conducción límite convencional 10. La figura 1B muestra la variación de la puerta 11 y la tensión de drenaje 13 para el conmutador MOSFET 12 y la variación de la corriente de salida 15 sobre la duración de un ciclo de conmutación.

20 En la primera parte del ciclo (es decir, en la primera carrera), la tensión de puerta 11 está en un valor ALTO y el conmutador MOSFET 12 está activado. La corriente 15 en el inductor aumenta linealmente hasta un valor máximo predeterminado, el cual es detectado, y después el conmutador se desactiva y se entra en la segunda parte del ciclo (es decir, la segunda carrera). En la segunda carrera, el tensión de puerta 11 del conmutador MOSFET 12 se encuentra en un valor BAJO y la corriente en el inductor cae linealmente hasta llegar a cero. Cuando la corriente en el inductor llega a cero, la tensión en el drenaje 13 del conmutador MOSFET 12 oscila debido a la resonancia entre la capacitancia de drenaje y el inductor. Cuando la tensión de puerta 11 se revierte de nuevo a un valor ALTO (y el conmutador MOSFET 12, por lo tanto, se activa en consecuencia) el drenaje-condensador-carga en el conmutador MOSFET 12 se disipa y la corriente 15 se eleva linealmente una vez más.

30 Tal como se ha mencionado anteriormente, se sabe que es preferible la activación del conmutador MOSFET 12 en el valor bajo de la oscilación de la tensión de drenaje (es decir, en el punto más bajo del valle de la tensión) con el fin de reducir la disipación de energía en el conmutador MOSFET 12.

35 En implementaciones convencionales, el valle de tensión se detecta mediante la detección de un terminal de un condensador en el circuito integrado (IC), cuyo otro extremo está conectado al drenaje. Dicho enfoque conocido para detectar el valle de tensión se muestra en la figura 2. Esto requiere (a) que el nodo de drenaje sea accesible desde el IC, y (2) un condensador de alta tensión dentro del IC.

40 Para circuitos integrados de controlador único esto no es factible ya que el nodo de drenaje no es accesible. Además, se requeriría un pin adicional con una tapa interna de alta tensión (HV) (que, a su vez, requiere componentes de alta tensión en el IC), o bien un pin adicional con una tapa externa de HV. Esto se traduce en un aumento de coste y una reducción de la precisión.

45 Un enfoque alternativo conocido para la detección de un valle de tensión es utilizar una capacitancia del MOSFET de drenaje a un pin de detección del controlador. La publicación de la solicitud de patente internacional número WO2009/128023 describe dicho controlador. Sin embargo, esto tiene el inconveniente de requerir un condensador de HV y una resistencia de HV adicionales.

50 El número de publicación de la solicitud de patente americana US2010/141326 describe un circuito excitador y un procedimiento para reducir la interferencia electromagnética, en el que el aparato está equipado con un circuito de control que tiene un elemento de almacenamiento para almacenar un valor de tensión representativo de la diferencia de potencial entre el terminal de control y un terminal de conducción de un transistor de potencia, para generar una corriente adicional para descargar la capacitancia durante el proceso de desconexión.

55 La presente invención dispone un circuito de conmutación de acuerdo con la reivindicación independiente 1 y un procedimiento para controlar un circuito de conmutación de acuerdo con la reivindicación 7. En las reivindicaciones dependientes se definen realizaciones preferidas.

60 La invención, por lo tanto, describe un concepto de detección del valle de la tensión utilizando solamente la parte de control del conmutador (por ejemplo, la puerta de un conmutador MOSFET, o la base de un BJT) que es excitada por el controlador del circuito.

Además, la invención describe cómo detectar una tensión en la puerta de un conmutador MOSFET, que está conectado también al pin de excitación de un IC controlador, con el fin de detectar el punto más bajo de un valle de

la tensión. De este modo, a un pin controlador se puede proporcionar una doble funcionalidad, negando así la necesidad de un pin de detección de valle de la tensión dedicado. Además, la invención describe el empleo de la detección de la corriente o tensión en un pin controlador de IC conectado a la puerta del conmutador MOSFET externo con el fin de detectar el punto más bajo de un valle de la tensión.

5 Se describirán ahora en detalle ejemplos de la invención con referencia a los dibujos adjuntos, en los cuales:

La figura 1A es un diagrama de circuito de un convertidor reductor de modo de conducción límite convencional;  
La figura 1B muestra la variación de tensión de puerta, tensión de drenaje y corriente de salida para el convertidor de la figura 1A durante un ciclo de conmutación;

La figura 2 muestra un circuito que emplea un enfoque conocido para la detección de un valle de la tensión en un circuito de conmutación;

La figura 3A es un diagrama de circuito de un circuito de conmutación de acuerdo con una realización de la invención;

La figura 3B muestra la variación de la tensión de drenaje, la corriente de un condensador de Miller y la tensión de excitación para el circuito de conmutación de la figura 3A; y

La figura 4 ilustra resultados de simulación para un circuito de conmutación de acuerdo con una realización de la invención.

La invención describe el uso de información desde el terminal de control de un conmutador con el fin de detectar la tensión más baja en una oscilación de la tensión (es decir, el punto más bajo de un valle de la tensión). Por lo tanto, se dispone un terminal de control con funcionalidad dual de modo que no se requiere un terminal de detección de valle dedicado.

La figura 3A muestra un diagrama de circuito de un circuito de conmutación 50 de acuerdo con una realización de la invención. El circuito de conmutación 50 comprende un circuito de regulación 52 conectado a la puerta de un MOSFET 54. El circuito de regulación 52 está adaptado para generar una señal de excitación DRIVER que se aplica a la puerta del MOSFET 54. Por lo tanto, la señal de excitación acciona una señal de control para la operación de control del MOSFET 54. De este modo, en base a la señal de excitación DRIVER aplicada a la puerta del MOSFET 54, el MOSFET 54 está adaptado para controlar el funcionamiento del circuito de conmutación 50.

El circuito de conmutación 50 comprende también un circuito de detección adaptado para detectar una tensión en el terminal de puerta del MOSFET cuando el MOSFET 54 se encuentra en un estado OFF. En base a la tensión detectada, el circuito de conmutación 50 genera una señal de excitación VGATENECSNS.

Aquí, el circuito de detección comprende una resistencia 56 conectada en serie con un transistor 58 del circuito de regulación 52. El circuito de detección también comprende un comparador 60 que tiene una primera entrada 60a conectada al terminal de puerta del MOSFET 54 y una segunda entrada conectada a una tensión de referencia (de -100 mV en esta realización). Por lo tanto, el comparador 60 está adaptado para comparar una tensión en el terminal de puerta del MOSFET 54 con la tensión de referencia, y genera la señal de excitación VGATENECSNS en base al resultado de la comparación.

La señal de excitación VGATENECSNS se envía al circuito de regulación y, en base a la señal de excitación VGATENECSNS, el circuito de regulación genera la señal de control DRIVER.

Por lo tanto, la realización descrita está adaptada para detectar la tensión de la señal de excitación en la puerta del MOSFET 54. Utilizando esta tensión de puerta puede detectarse el punto más bajo de un valle de la tensión mediante la determinación del momento en que la tensión de puerta cruza un valor negativo predeterminado en la dirección hacia arriba. Se observa que, entre el drenaje y la puerta del MOSFET, está presente una capacitancia de drenaje-puerta 62. Esto se conoce como condensador de Miller 62, y típicamente tiene un valor de capacitancia elevado en conmutadores MOSFET de HV. Es la corriente a través de este condensador de Miller 62 la que puede utilizarse para identificar cuándo se produce el punto más bajo de un valle de la tensión en la señal de control DRIVER.

A modo de explicación, esto se ilustra en la figura 3B, que muestra la variación de tensión de drenaje, corriente del condensador de Miller y tensión de excitación para el circuito de conmutación de la figura 3A durante la segunda carrera de un ciclo de conmutación.

En la segunda carrera de un ciclo de conmutación, el MOSFET 54 se desconecta y la tensión de puerta V(DRIVER) 64 es excitada (a través del MOSFET del lado bajo) a tierra (0 voltios).

Aquí, el MOSFET 54 está diseñado para que tenga una gran capacidad de corriente de descarga para asegurar una rápida desconexión. Esta gran capacidad de descarga se mantiene mediante un diodo 61 conectado en paralelo con la resistencia 56.

5 La corriente de salida cae linealmente hasta que llega a cero. Cuando la corriente de salida llega a cero, la tensión de drenaje V(DRAIN) 66 comienza a oscilar hacia abajo, y el MOSFET tiene que suministrar corriente positiva (en lugar de descargar) a la capacitancia de Miller de puerta-drenaje I("Miller Cap") 68.

10 Utilizando la resistencia 56, la variación de la corriente respecto a la puerta-drenaje capacitancia de Miller I("Miller Cap") 68 puede verse como una oscilación/variación de tensión negativa de la tensión de puerta V(DRIVER) 64. Se observa que la tensión de puerta V(DRIVER) 64 entonces llega a cero voltios en el punto más bajo de la tensión de valle/oscilación de la tensión de drenaje V(DRAIN) 66. Por lo tanto, el punto más bajo del valle de la tensión puede detectarse mediante la detección de cuándo la tensión de puerta V(DRIVER) 64 llega o pasa por cero desde un valor negativo.

15 En la realización de la figura 3A, el comparador 60 del circuito de detección está adaptado para comparar la tensión de puerta V(DRIVER) 64 con una tensión de referencia de -100 mV. Por lo tanto, se apreciará que tal disposición identifica un caso justo antes de que la tensión de puerta V(DRIVER) 64 llega o pasa por cero desde un valor negativo.

20 En realizaciones alternativas, la tensión de referencia puede tener un valor dentro del intervalo entre -0,5 voltios y 0,5 voltios, y preferiblemente se encuentra dentro del intervalo entre -0,25 voltios y 0,25 voltios, y todavía más preferiblemente se encuentra dentro del intervalo entre -0,1 voltios y 0,1 voltios. Por lo tanto, se apreciará que la referencia puede elegirse para que sea cercana al valor de cero (0) voltios, dependiendo de los requisitos de precisión y/o temporización.

25 Volviendo a la figura 4, se ilustran los resultados de simulación para un circuito de conmutación de acuerdo con una realización de la invención. El circuito de conmutación está adaptado para detectar el punto más bajo de un valle de la tensión (que se produce en la tensión de drenaje VN(DRAIN) de un conmutador MOSFET) mediante la detección de la tensión de una señal de excitación VN(DRIVER) aplicada a la puerta del MOSFET (tal como se ha descrito anteriormente con referencia a las figuras 3A y 3B).

30 Aquí, la señal "VN(GATENECSNS)" es una señal de control que envía un comparador del circuito de detección. Es esta señal de control la que identifica cuándo la tensión de la señal de excitación de VN(DRIVER) aplicada a la puerta del MOSFET es negativa (es decir, tiene un valor negativo).

35 El punto más bajo del valle de la tensión que tiene lugar en la tensión de drenaje VN(DRAIN) del MOSFET se detecta en el borde descendente de la señal de control VN(GATENECSNS)", ya que esto se produce cuando la tensión de la señal de excitación VN(DRIVER) se vuelve positiva. En este momento, el conmutador MOSFET se activa (tal como puede apreciarse por la variación de la señal de accionamiento VN(DRIVER) y la tensión de drenaje del MOSFET VN(DRAIN)).

40 Se apreciará que pueden aplicarse realizaciones a otros circuitos de conmutación utilizando detección del valle de la tensión empleando el concepto de la detección de la tensión/corriente en un pin conectado al terminal de control de un conmutador. Por lo tanto, las realizaciones pueden ser útiles para circuitos que tienen una matriz controlador que acciona un conmutador externo, en el que la detección del valle de la tensión se emplea para controlar la conmutación del conmutador. Utilizando el pin "DRIVER" del controlador, puede determinarse un instante para activar el conmutador. Por lo tanto, las realizaciones pueden proporcionar al pin "DRIVER" una doble funcionalidad, eliminando así la necesidad de un pin de detección del valle de la tensión separado/dedicado.

45 Si se requiere, puede colocarse otro NMOS en paralelo a la combinación anterior excitador NMOS-resistencia-diodo, para asegurar que siempre hay disponible suficiente excitación durante la desconexión del conmutador. Este segundo NMOST puede accionarse de manera que se active solamente durante el tiempo necesario para desactivar el conmutador.

55

**REIVINDICACIONES**

1. Circuito de conmutación (50) que comprende:

5 un transistor de conmutación (54) adaptado para controlar el funcionamiento del circuito de conmutación de acuerdo con una señal de control (DRIVER) aplicada al terminal de control del transistor de conmutación (54);  
un circuito de regulación (52) adaptado para generar la señal de control (DRIVER); y  
10 un circuito de detección (60) adaptado para detectar una tensión en el terminal de control cuando el transistor de conmutación (54) se encuentra en un estado OFF y para generar una señal de excitación (VGATENECSNS) de acuerdo con la tensión detectada,  
en el que el circuito de regulación (52) está adaptado para generar la señal de control (DRIVER) en base a la señal de excitación (VGATENECSNS) generada;  
15 caracterizado por el hecho de que el circuito de detección (60) comprende una resistencia (56) conectada en serie con un transistor (58) del circuito de regulación (52).

2. Circuito de conmutación, de acuerdo con la reivindicación 1, caracterizado por el hecho de que el circuito de detección (60) está adaptado para generar la señal de excitación (VGATENECSNS) en base a una comparación de la tensión detectada con una tensión de referencia (-100 mV) cuando el transistor de conmutación se encuentra en un estado OFF.

3. Circuito de conmutación, de acuerdo con la reivindicación 2, caracterizado por el hecho de que la tensión de referencia (-100 mV) es un valor dentro del rango entre -0,5 voltios y 0,5 voltios.

25 4. Circuito de conmutación, de acuerdo con cualquiera de las reivindicaciones anteriores, caracterizado por el hecho de que el circuito de detección (60) comprende, además, un diodo (61) conectado en paralelo con la resistencia (56).

5. Circuito de conmutación, de acuerdo con cualquiera de las reivindicaciones anteriores, caracterizado por el hecho de que el circuito de conmutación es un convertidor de conmutación.

30 6. Circuito de conmutación, de acuerdo con cualquiera de las reivindicaciones anteriores, caracterizado por el hecho de que el transistor de conmutación (54) es un MOSFET y el terminal de control comprende la puerta del MOSFET.

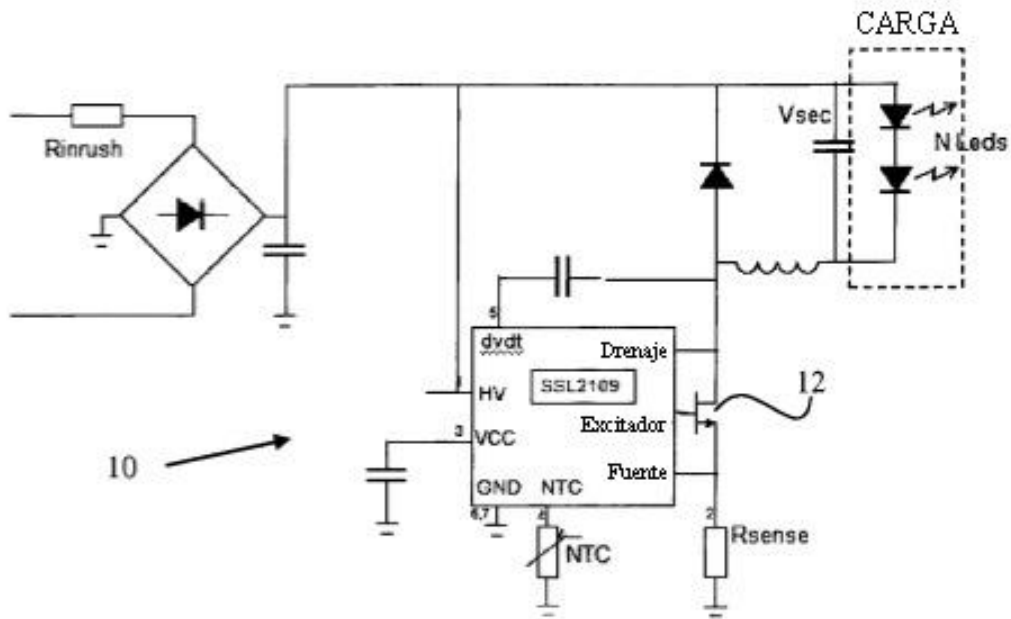
35 7. Procedimiento para controlar un circuito de conmutación (50) que comprende un transistor de conmutación (54) que tiene un terminal de control, comprendiendo el procedimiento:

generar una señal de control (DRIVER) desde un circuito de regulación (52);  
aplicar la señal de control (DRIVER) al terminal de control del transistor de conmutación (54);  
40 detectar una tensión en el terminal de control cuando el transistor de conmutación (54) se encuentra en un estado OFF por medio de un circuito de detección (60);  
generar una señal de excitación (VGATENECSNS) de acuerdo con la tensión detectada;  
en el que la señal de control (DRIVER) se genera en base a la señal de excitación (VGATENECSNS) generada, y  
45 en el que el circuito de detección (60) comprende una resistencia (56) en serie con un transistor (58) del circuito de regulación (52).

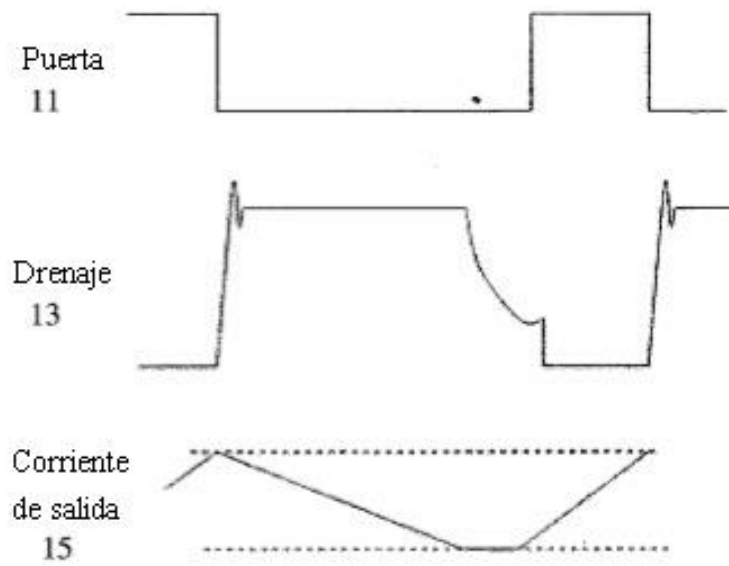
8. Procedimiento de acuerdo con la reivindicación 7, caracterizado por el hecho de que la etapa de generar la señal de excitación comprende:

50 comparar la tensión detectada con una tensión de referencia (-100 mV) cuando el transistor de conmutación (54) se encuentra en un estado OFF; y  
generar la señal de excitación (VGATENECSNS) en base a un resultado de la comparación.

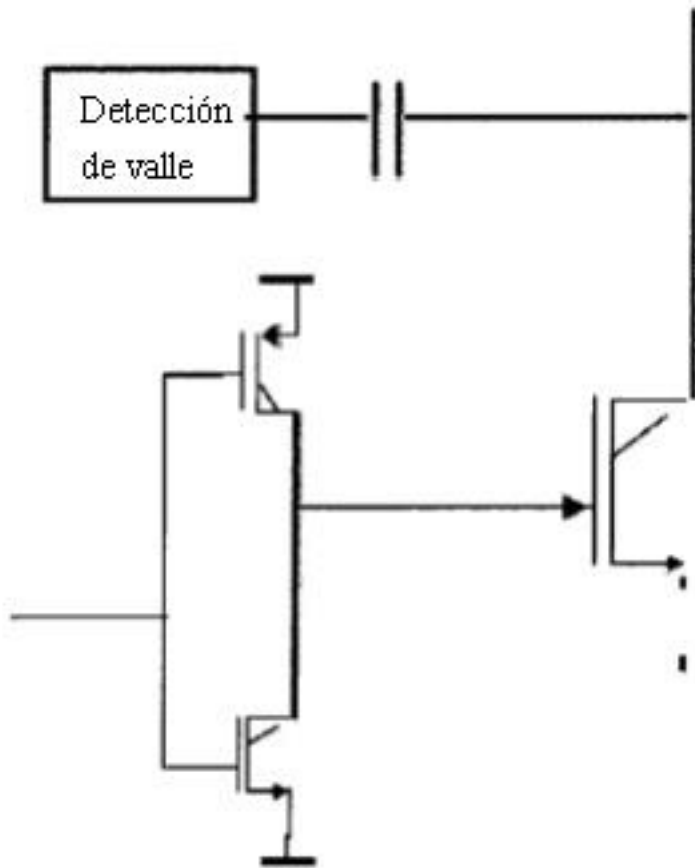
55 9. Procedimiento de acuerdo con la reivindicación 7 o 8, caracterizado por el hecho de que el circuito de conmutación es un convertidor de conmutación.



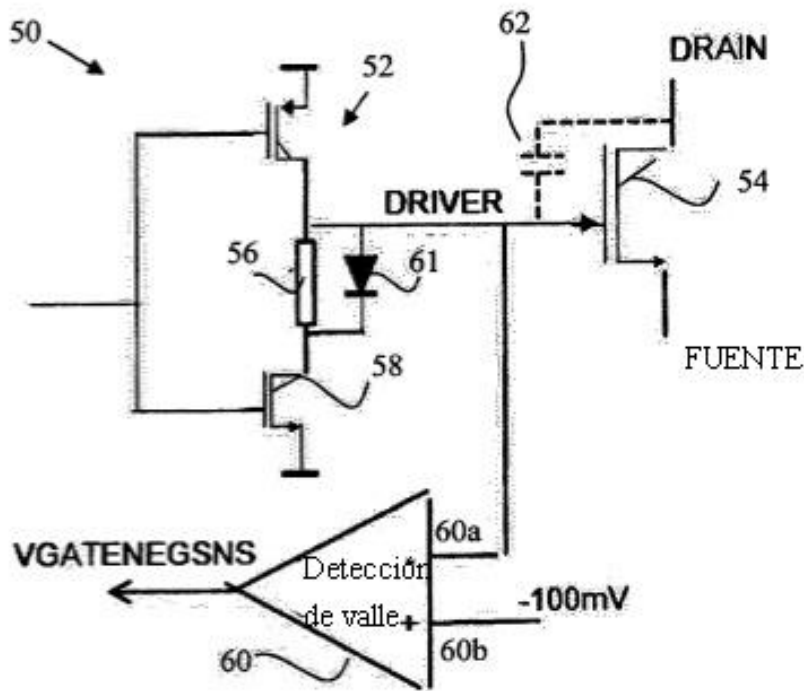
**Fig. 1A**  
(TÉCNICA ANTERIOR)



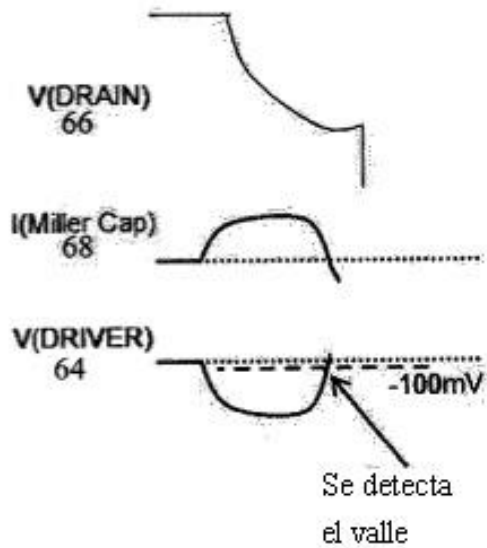
**Fig. 1B**



**Fig. 2**

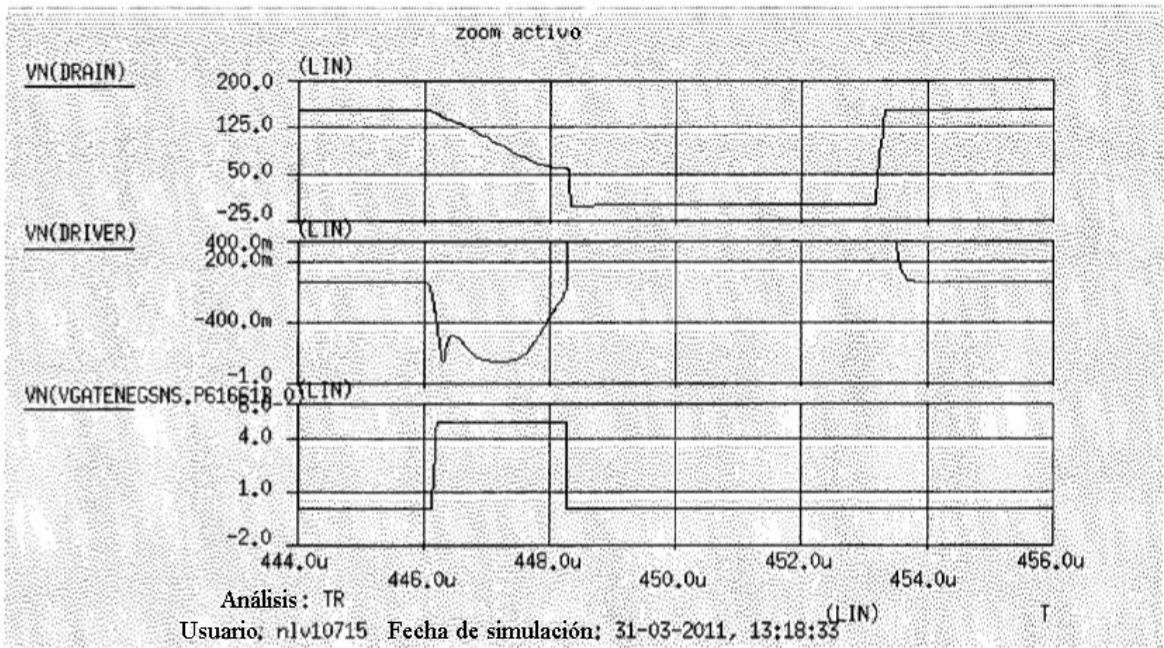


**Fig. 3A**



**Fig. 3B**





**Fig. 4**

**REFERENCIAS CITADAS EN LA DESCRIPCIÓN**

5 *Esta lista de referencias citadas por el solicitante es únicamente para la comodidad del lector. No forma parte del documento de la patente europea. A pesar del cuidado tenido en la recopilación de las referencias, no se pueden excluir errores u omisiones y la EPO niega toda responsabilidad en este sentido.*

10 **Documentos de patentes citados en la descripción**

• WO 2009128023 A [0008] • US 2010141326 A [0009]