

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 612 952**

51 Int. Cl.:

H03F 3/193 (2006.01)

H03F 1/22 (2006.01)

H03F 3/60 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **05.07.2007 PCT/EP2007/056821**

87 Fecha y número de publicación internacional: **10.01.2008 WO08003751**

96 Fecha de presentación y número de la solicitud europea: **05.07.2007 E 07787111 (9)**

97 Fecha y número de publicación de la concesión europea: **02.11.2016 EP 2039000**

54 Título: **Dispositivo de amplificación de una señal de hiperfrecuencia de banda ancha**

30 Prioridad:

07.07.2006 FR 0606216

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

19.05.2017

73 Titular/es:

**THALES (100.0%)
Tour Carpe Diem, Place des Corolles, Esplanade
Nord
92400 Courbevoie, FR**

72 Inventor/es:

**MALLET-GUY, BENOÎT y
DEQUEN, THIERRY**

74 Agente/Representante:

CARPINTERO LÓPEZ, Mario

ES 2 612 952 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo de amplificación de una señal de hiperfrecuencia de banda ancha

La presente invención se refiere a un dispositivo de amplificación de una señal de hiperfrecuencia de banda ancha. Esta invención se utiliza particularmente para unos receptores de hiperfrecuencia, por ejemplo en el caso de enlaces de alta velocidad u otras aplicaciones que necesitan una recepción en una banda ancha de frecuencias.

Para ciertas aplicaciones, los receptores de señales de hiperfrecuencia poseen unos circuitos de recepción integrados que ascienden muy alto en frecuencia. Estos circuitos de recepción necesitan amplificaciones de las señales recibidas. Se utilizan entonces unos amplificadores de banda ancha. Estos amplificadores, además de ser de banda ancha, deben poseer una ganancia elevada para un factor de ruido reducido y realizarse de reducidas dimensiones.

Entre los amplificadores de banda ancha realizados se conocen particularmente dos arquitecturas: una arquitectura distribuida y una arquitectura contra reaccionada.

Pueden encontrarse unos ejemplos en los documentos de patente US 2006/0119435 y US 4.409.557, respectivamente.

El amplificador distribuido posee una arquitectura que permite un funcionamiento en una banda ancha. Los circuitos que utilizan esta arquitectura tienen una ganancia del orden de 10 dB para un factor de ruido de 4 a 5 dB en general. Una mejora conocida de esta estructura consiste en sustituir cada transistor del amplificador por una celda de tipo cascode. Una arquitectura de ese tipo permite obtener una ganancia del orden de 13 dB mientras se aumenta el nivel de potencia de la señal a la salida del amplificador. Los principales inconvenientes de este tipo de arquitectura son el nivel de ruido relativamente elevado y el tamaño que continúa siendo grande incluso utilizando una tecnología de circuito integrado monolítico microondas o MMIC.

La arquitectura contra reaccionada consiste en insertar entre la entrada y la salida de un transistor un circuito de tipo paso bajo. Esta arquitectura permite obtener una ganancia constante en un intervalo de frecuencias. Una mejora consiste en utilizar una celda cascode en lugar del transistor, lo que permite obtener una ganancia del orden de 13 dB para un montaje de tamaño reducido. Sin embargo un montaje de ese tipo posee una anchura de banda de frecuencia insuficiente y por tanto no adaptada para la aplicación de banda ancha.

Un objetivo de la invención es particularmente paliar los inconvenientes antes mencionados. Con este fin, la invención tiene por objeto un dispositivo de amplificación de una señal de hiperfrecuencia que incluye una celda cascode. La celda cascode comprende el menos dos transistores. La rejilla de un primer transistor está conectada hacia la entrada de dicho dispositivo. El drenaje del segundo transistor está conectado hacia la salida de dicho dispositivo. La fuente del segundo transistor está conectada al drenaje del primer transistor.

Un circuito de impedancia variable está conectado a la rejilla del segundo transistor y varía en función de la frecuencia de la señal de entrada.

El circuito de impedancia variable incluye una inductancia y una resistencia montadas en serie y está conectado entre la rejilla del segundo transistor y un potencial de referencia.

Los transistores utilizados en el dispositivo pueden ser unos transistores de efecto de campo.

En la celda cascode contra reaccionada, un filtro paso bajo está conectado por ejemplo entre la entrada y la salida del dispositivo. El filtro paso bajo incluye una inductancia y una resistencia montadas en serie. La inductancia incluye una parte fija y una parte ajustable realizadas en tecnología MMIC.

La invención tiene particularmente como ventajas principales reducir el coste de un microchip que integra un amplificador de banda ancha, mientras que tiene un funcionamiento en banda muy ancha asociado a una ganancia positiva y a un reducido nivel de ruido.

Surgirán otras características y ventajas de la invención con la ayuda de la descripción que sigue realizada con relación a los dibujos adjuntos que representan:

- la figura 1: un ejemplo del amplificador distribuido conocido;
- la figura 2: un ejemplo de arquitectura contra reaccionada;
- la figura 3: un esquema de una celda cascode;
- la figura 4: un esquema de principio de una celda cascode contra reaccionada según la técnica anterior;
- la figura 5: un primer ejemplo de realización de un dispositivo de amplificación según la invención;
- la figura 6: un segundo ejemplo de realización de una celda cascode contra reaccionada de impedancia de rejilla variable según la invención;
- las figuras 7a y 7b: un ejemplo de realización de un dispositivo de amplificación según la invención.

La figura 1 representa un esquema de principio de un amplificador 10 que posee una arquitectura distribuida según la técnica anterior. Este amplificador distribuido 10 comprende N celdas amplificadoras montadas en paralelo, basadas en uno o varios transistores de efecto de campo. En el ejemplo de la figura 1, cada celda amplificadora incluye un transistor 11 que puede ser por ejemplo un transistor de efecto de campo. La rejilla de un transistor 11 está conectada a una línea de rejillas común 12 que se extiende desde un punto de entrada del montaje 13 hasta un punto de acceso 14 en el que está conectada a una resistencia 15 unida a un potencial de referencia. El drenaje del transistor 11 está conectado a una línea de drenajes común 16 que se extiende entre una resistencia 17 y un punto de salida 19 del montaje. La resistencia 17 está montada sobre un acceso 18 de la línea de drenajes 16 y conectada al potencial de referencia. La fuente del transistor 11 está conectada al potencial de referencia. En lo que sigue el potencial de referencia se asimilará al cero eléctrico o a la masa mecánica.

Las líneas de rejillas 12 y de drenajes 16 son unas líneas compuestas esencialmente por unas capacidades internas a los transistores y de inductancias eventualmente unidas mediante unas inductancias mutuas. Estas inductancias se prevén particularmente para adaptar la línea a una impedancia característica por ejemplo de 50 ohmios.

La entrada de la línea de rejillas común 12 forma la entrada 13 del amplificador distribuido 10. El otro extremo 14 de la línea de las rejillas se carga sobre una resistencia terminal o carga anexa 15 cuyo valor de resistencia es sustancialmente igual a la impedancia característica de la línea de rejillas común 12.

Igualmente que sobre la línea de rejillas 12, uno de los extremos de la línea de drenajes común 16 se carga sobre una resistencia terminal 17 cuyo valor de resistencia es sustancialmente igual a la impedancia característica de la línea de drenajes común 16, mientras que el otro extremo de la línea de drenajes común 16 define la salida 19 del amplificador distribuido.

Un circuito de polarización no representado en la figura 1 aplica una tensión de polarización continua en la línea de rejillas común 12.

El funcionamiento de un amplificador distribuido del tipo del ilustrado en la figura 1 es el siguiente. Una señal de hiperfrecuencia recibida en la entrada 13 se propaga en la línea de rejillas común 12 para ser absorbida por la carga anexa 15. En cada rejilla de transistores 11 pasa por lo tanto una señal, que se propaga desde la entrada 13 hacia la carga anexa 15. Esta señal se propaga a través de los transistores 11 hacia la salida 19, estando cargado el otro extremo de la línea de drenajes 16 por su impedancia característica. Siendo amplificada esta señal de hiperfrecuencia por los transistores 11, la amplificación es de banda pasante muy ancha porque comienza desde la continua hasta justamente las frecuencias de corte vinculadas a las características de los transistores 11. Estas frecuencias de corte pueden ser muy altas, de varias decenas de gigahercios, hasta el centenar de gigahercios.

La figura 2 presenta un ejemplo de circuito amplificador según una arquitectura contra reaccionada. La arquitectura contra reaccionada consiste en insertar entre la entrada E y la salida S de un conjunto de transistores 21 un circuito 20 que forma un filtro paso bajo. En la figura 2 el conjunto de transistores se representa por un transistor 21, estando conectada la entrada del circuito E a la rejilla G del transistor 21 y estando conectada la salida S del circuito al drenaje D del transistor 21.

En el ejemplo de la figura 2, el circuito de tipo paso bajo 20 se compone de una inductancia 23 y de una resistencia 22. La resistencia 22 está conectada a la entrada E del circuito y la inductancia 23 está conectada la salida S del circuito amplificador.

Las señales de baja frecuencia pasan por el circuito de contra reacción 20, que forma el filtro paso bajo, y por tanto no son amplificadas. Por el contrario, las señales de alta frecuencia pasan por el transistor 21 que las amplifica. Se aplica por otro lado una tensión de polarización continua sobre la rejilla G del transistor 21 para hacerle conductor.

La asociación de la contra reacción a la pendiente de ganancia inversa natural del transistor, da como resultado una ganancia bastante constante sobre el intervalo de funcionamiento del circuito amplificador.

La anchura de banda de frecuencia de funcionamiento de una arquitectura de ese tipo es insuficiente para una aplicación de banda ancha para la que se busca por ejemplo una relación del orden de 20 entre la frecuencia mínima y la frecuencia máxima.

La figura 3 presenta el esquema de una celda cascode conocida. Esta celda cascode puede utilizarse para mejorar los rendimientos de las dos arquitecturas presentadas anteriormente. En efecto, permite en los dos casos obtener una ganancia más elevada, superior a 10 dB.

Esta celda cascode incluye por ejemplo dos transistores de efecto de campo 31 y 32, teniendo el segundo transistor 32 su fuente 33 conectada al drenaje 34 del primer transistor 31. La fuente del transistor 31 y la rejilla del transistor 32 se conectan a un potencial de referencia. Un circuito de polarización no representado aplica una tensión continua a las rejillas de los transistores 31 y 32 con el fin de hacer a estos últimos conductores.

La figura 4 representa una celda cascode utilizada en una arquitectura contra reaccionada, formando el conjunto un circuito amplificador según la técnica anterior. El circuito incluye por tanto una celda cascode 40 tal como la descrita en la figura 3, y un circuito paso bajo 20 tal como el descrito en relación con la figura 2. La entrada E del circuito amplificador está conectada a la rejilla del transistor 31 y la salida S del circuito está conectada a un drenaje del transistor 32.

Esta arquitectura posee un volumen muy restringido así como una ganancia elevada, superior a 10 dB. Sin embargo, un circuito de ese tipo no posee aún una anchura de banda suficientemente extendida.

La figura 5 representa un ejemplo de realización de un dispositivo de amplificación según la invención. Este dispositivo incluye una celda cascode 60 del tipo de la descrita en la figura 3. La entrada de la señal en la celda cascode según la invención se realiza sobre la rejilla del transistor 31, saliendo la señal por el drenaje del transistor 32. Según la invención, un circuito de impedancia variable 50 está conectado entre la rejilla G del segundo transistor 32 y el potencial de referencia, por ejemplo la masa mecánica o el cero eléctrico. La impedancia variable del circuito 50 es función de la frecuencia de la señal recibida. Esta impedancia puede variar de manera lineal o pseudo-lineal en función de la frecuencia. El circuito de impedancia variable 50 se comporta como un circuito contra reaccionado que permite de ese modo ampliar la banda de frecuencia de la celda cascode. En particular, es posible regular la pendiente de ganancia, positiva o negativa, del dispositivo según el valor elegido de la impedancia. El circuito de impedancia variable 50 puede participar en el funcionamiento alternativo del transistor 32 aportando un grado de regulación suplementario a la celda cascode 60 permitiendo así ampliar la banda de frecuencia de funcionamiento.

La figura 6 presenta otro ejemplo de realización de un dispositivo según la invención. En este ejemplo, el dispositivo incluye una contra reaccional como la representada en la figura 4, que utiliza la celda cascode 60 según la invención descrita en relación con la figura 5. Esta celda cascode 60 está asociada a un filtro paso bajo 20. La contra reaccion aplicada a la celda cascode de impedancia variable añade al circuito amplificador de la figura 5 las ventajas del amplificador contra reaccionado. El circuito contra reaccionado 20 se aprovecha con el fin de ampliar la banda de frecuencia de funcionamiento del circuito amplificador utilizando la celda cascode 60 según la invención. El circuito amplificador, o celda cascode contra reaccionada de impedancia de rejilla variable, es por tanto un circuito de banda ancha. El efecto de contra reacción, aportado por la invención, vinculado a la impedancia de rejilla variable, permite un parámetro suplementario de concepción del circuito en el que se puede actuar para incrementar la banda de frecuencia de funcionamiento del circuito. Este circuito amplificador permite obtener las mismas bandas pasantes que las habitualmente obtenidas con una arquitectura distribuida tal como sobre la figura 1 por ejemplo. Implementada con una tecnología MMIC, la celda cascode según la invención permite reducir en un factor de dos el tamaño de un amplificador de banda ancha.

Los rendimientos en cuanto a ruido mejoran igualmente puesto que el factor de ruido máximo de un amplificador distribuido, del tipo del representado en la figura 4, por ejemplo, es típicamente de 4 dB a comparar con los 2,5 dB de la celda cascode contra reaccionada de impedancia de rejilla variable según la invención.

Las figuras 7a y 7b presentan un modo de realización posible de un dispositivo según la invención.

La figura 7a presenta una realización del circuito de impedancia variable 50 en tecnología MMIC. En el ejemplo de la figura 7a, el circuito de impedancia variable se compone de una inductancia 70 y de una resistencia 71. En un circuito integrado de hiperfrecuencia, la impedancia variable 50 del circuito puede sintetizarse fácilmente mediante una resistencia 71 de gran valor, por ejemplo 2 k Ω , montada en serie con una pequeña inductancia 70. La resistencia 71 está conectada su vez a un potencial de referencia, tal como el ilustrado por la figura 7a. La figura 7b muestra un ejemplo de implantación del circuito de impedancia variable sobre una máscara de un amplificador no representado que utiliza la tecnología MMIC. El circuito de impedancia variable 50 representado esquemáticamente en la figura 7a se encuentra sobre la máscara con la resistencia 71 y la inductancia 70. En esta máscara, la inductancia 70 se compone de una parte fija 73 y de una parte ajustable 72. La parte fija 73 está formada por ejemplo por un arrollamiento de pistas conductoras que forman unos cuadrados concéntricos. Entre la resistencia 71 y la inductancia fija 73 se encuentra una línea 72 que permite ajustar el valor de la inductancia 70. Este valor se ajusta jugando con la longitud de esta línea 72.

La presente invención puede utilizarse particularmente con el fin de realizar unos amplificadores de banda ancha con una pendiente de ganancia positiva, que pueden encontrar su aplicación en una cadena o un sistema de hiperfrecuencia de banda ancha, particularmente en recepción.

La realización de un amplificador con un circuito que comprende una única celda cascode permite reducir considerablemente el tamaño del circuito integrado en el que se implanta la celda cascode según la invención. Sabiendo que el coste de fabricación de un circuito integrado está vinculado directamente a su superficie, la invención permite reducir el coste de fabricación del amplificador.

La celda cascode de impedancia de rejilla variable según la invención utilizada en una arquitectura contra reaccionada permite ventajosamente obtener un amplificador de banda muy ancha que tenga un factor de ruido relativamente reducido y una ganancia elevada.

REIVINDICACIONES

- 5 1. Dispositivo de amplificación de una señal de hiperfrecuencia que incluye una celda cascode (60) que comprende al menos dos transistores (31, 32), estando conectada la rejilla de un primer transistor (31) hacia la entrada (E) de dicho dispositivo, estando conectado el drenaje del segundo transistor (32) hacia la salida (S) de dicho dispositivo, estando conectada la fuente del segundo transistor (32) al drenaje del primer transistor (31), incluyendo cada transistor (31, 32) en su rejilla un circuito de polarización, **caracterizado porque** un circuito de impedancia variable (50), que incluye una inductancia (70) y una resistencia (71) montadas en serie, está conectado a la rejilla del segundo transistor (32) y configurado para permitir ampliar la banda de frecuencia de funcionamiento del dispositivo.
- 10 2. Dispositivo según la reivindicación 1, **caracterizado porque** la impedancia del circuito de impedancia variable (50) varía en función de la frecuencia de la señal de entrada (E).
3. Dispositivo según una cualquiera de las reivindicaciones anteriores, **caracterizado porque** el circuito de impedancia variable (50) está conectado entre la rejilla del segundo transistor (32) y un potencial de referencia.
4. Dispositivo según una cualquiera de las reivindicaciones anteriores, **caracterizado porque** los transistores (31, 32) son de efecto de campo.
- 15 5. Dispositivo según una cualquiera de las reivindicaciones anteriores, **caracterizado porque** la celda cascode (60) es contra reaccionada, estando conectado un filtro paso bajo (20) entre la entrada (E) y la salida (S) del dispositivo.
6. Dispositivo según la reivindicación 5, **caracterizado porque** el filtro paso bajo (20) incluye una inductancia y una resistencia montadas en serie.
- 20 7. Dispositivo según la reivindicación 6, **caracterizado porque** la inductancia incluye una parte fija (72) y una parte ajustable (73) realizadas en tecnología MMIC.

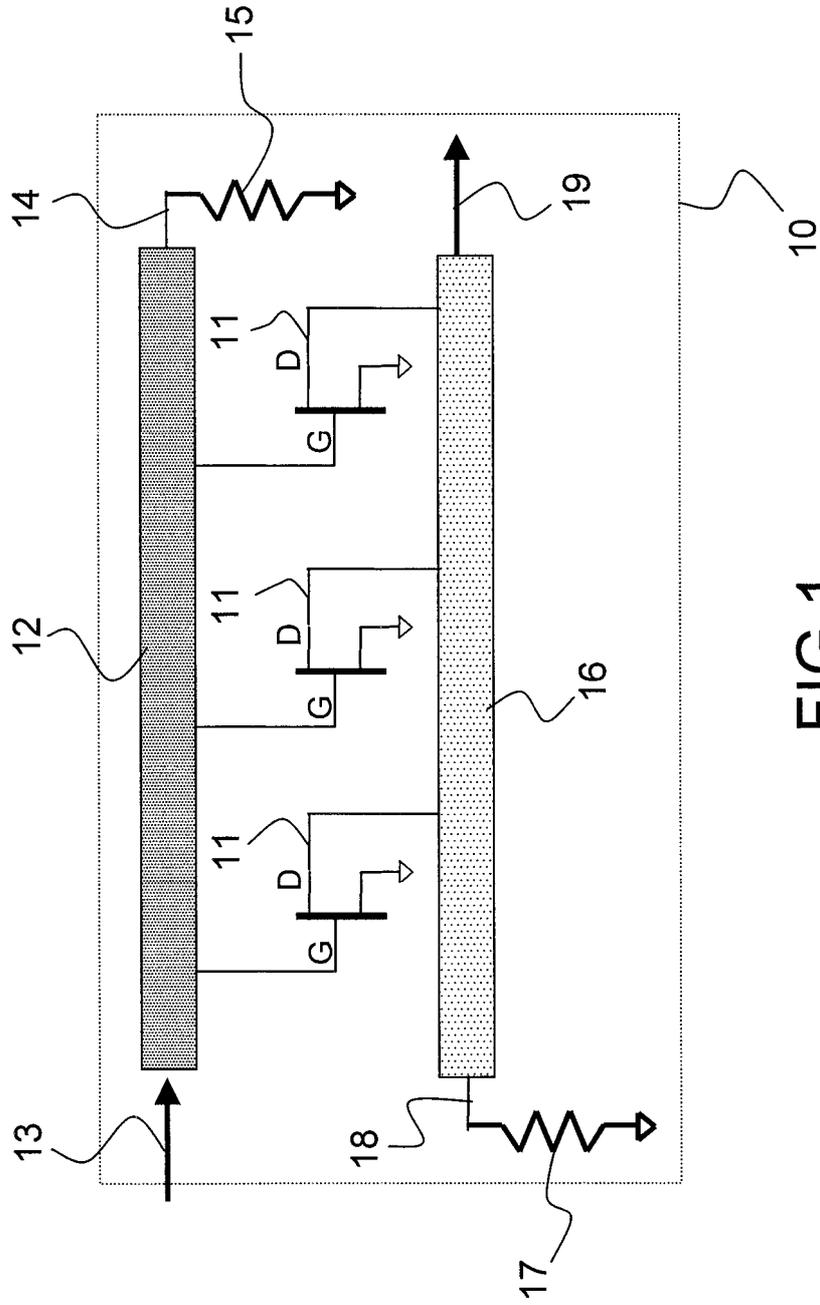


FIG.1

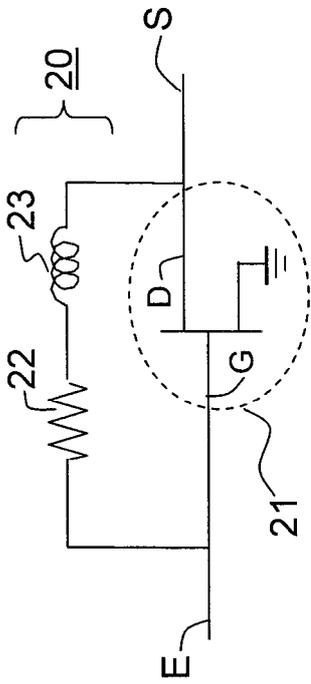


FIG. 2

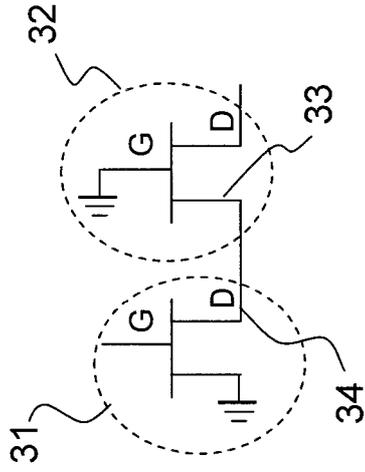


FIG. 3

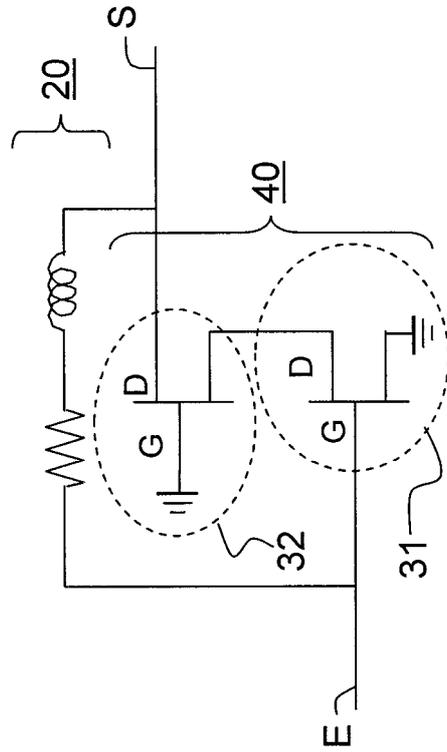


FIG. 4

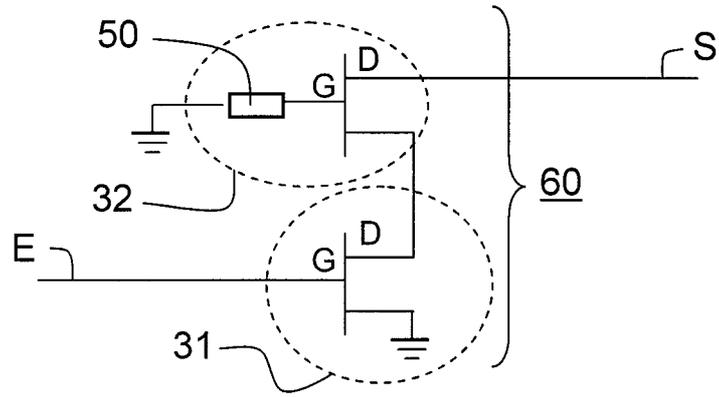


FIG.5

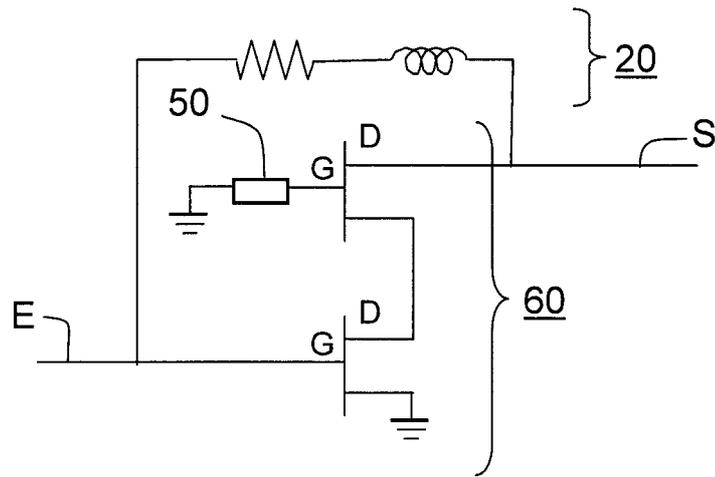


FIG.6

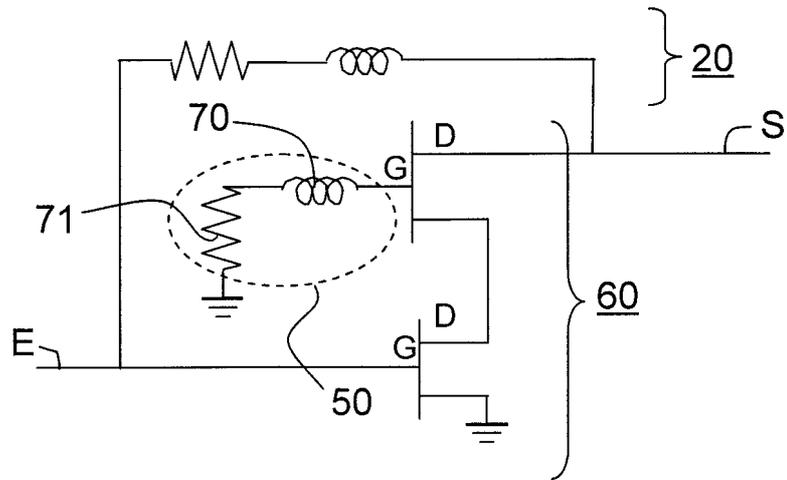


FIG.7a

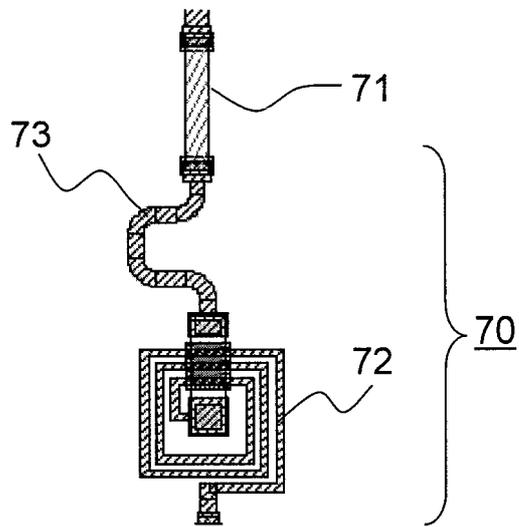


FIG.7b