

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 613 954**

51 Int. Cl.:

H04J 3/06

(2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **05.02.2004 E 07102508 (4)**

97 Fecha y número de publicación de la concesión europea: **16.11.2016 EP 1780920**

54 Título: **Búsqueda de celda inicial en sistemas de comunicación inalámbrica**

30 Prioridad:

05.02.2003 US 445331 P

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

29.05.2017

73 Titular/es:

**INTEL CORPORATION (100.0%)
2200 Mission College Boulevard
Santa Clara, CA 95054 , US**

72 Inventor/es:

**DEMIR, ALPASLAN;
GRIECO, DONALD M.;
HAIM, JOHN W.;
BEDNARZ, ANDREW F.;
PIETRASKY, PHILIP J.;
GUCCIONE, LOUIS J. y
CHITRAPU, PRABHAKAR**

74 Agente/Representante:

LEHMANN NOVO, María Isabel

ES 2 613 954 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Búsqueda de celda inicial en sistemas de comunicación inalámbrica.

Campo de la invención

5 La presente invención se refiere, por lo general, a una sincronización de unidad de transmisión/recepción inalámbrica (WTRU, por su sigla en inglés) a una estación base. Más concretamente, la presente invención se refiere a un proceso mejorado de búsqueda de celda inicial.

Antecedentes

10 Los sistemas de telecomunicación inalámbrica son bien reconocidos en la técnica. Para poder proporcionar conectividad global para sistemas inalámbricos, se han desarrollado estándares que están en proceso de implementación. Un estándar actual de uso generalizado es conocido como Sistema Global para las Telecomunicaciones Móviles (GSM por su sigla en inglés). Se lo considera un estándar de sistema de radio móvil denominado de Segunda Generación (2G), que fue sucedido por su revisión (2.5G). El Servicio General de Paquetes vía Radio (GPRS, por su sigla en inglés) y Tasas de Datos Mejoradas para la Evolución del GSM (EDGE, por su sigla en inglés) son ejemplos de tecnologías 2.5G que ofrecen servicios de datos de relativamente alta velocidad además de las redes GSM (2G). Cada uno de estos estándares procuraba mejorar el estándar anterior con características y optimizaciones adicionales. En enero de 1998, el Instituto Europeo de Normas de Telecomunicaciones - Grupo Móvil Especial (ETSI SMG, por su sigla en inglés) consensuaron un esquema de acceso de radio para Sistemas de Radio de Tercera Generación llamado Sistema Universal de Telecomunicaciones Móviles (UMTS, por su sigla en inglés). Con el objetivo de implementar aún más el estándar UMTS, el Proyecto Asociación de Tercera Generación (3GPP, por su sigla en inglés) fue formado en diciembre de 1988. El 3GPP continúa trabajando en un estándar común de radio móvil de tercera generación.

25 Una arquitectura de sistema UMTS típica de conformidad con las especificaciones 3GPP actuales está representada en la Figura 1A. La arquitectura de red UMTS incluye una Red Central (CN, por su sigla en inglés) interconectada con una Red de Acceso Radio Terrestre UMTS (UTRAN, por su sigla en inglés) a través de una interfaz conocida como lu que se define en detalle en los documentos de especificaciones de 3GPP que están a disposición del público. La UTRAN está configurada para proporcionar servicios de telecomunicación inalámbrica a usuarios a través de unidades de recepción y transmisión inalámbrica (WTRU), conocidas como Equipos de Usuarios (UE, por su sigla en inglés) en 3GPP, a través de una interfaz de radio conocida como Uu. La UTRAN tiene uno o más Controladores de la Red Radio (RNC, por su sigla en inglés) y estaciones base, conocidas como Nodos B en 3GPP, los cuales, en su conjunto, proporcionan la cobertura geográfica para las comunicaciones inalámbricas con los UE. Uno o más Nodos B están conectados a cada RNC mediante una interfaz conocida como lub en 3GPP. La UTRAN puede tener diversos grupos de Nodos B conectados a diversos RNC; dos se muestran en el ejemplo representado en la Figura 1A. Cuando se proporciona más de un RNC en una UTRAN, se realiza la comunicación inter-RNC mediante una interfaz lur.

Las comunicaciones externas a los componentes de red son realizadas por los Nodos B a nivel usuario mediante la interfaz Uu y la CN a un nivel de red mediante varias conexiones de CN a sistemas externos.

35 En general, la función primaria de las estaciones base, tales como Nodos B, es proporcionar una conexión de radio entre la red de estaciones base y las WTRU. Habitualmente, una estación base emite señales de canal comunes que permiten que las WTRU no conectadas se sincronicen con la temporización de la estación base. En el 3GPP, un Nodo B realiza la conexión de radio física con los UE. El Nodo B recibe señales sobre la interfaz lub desde el RNC que controla las señales de radio transmitidas por el Nodo B sobre la interfaz Uu.

40 Una CN es responsable de enrutar la información a su destino correcto. Por ejemplo, la CN puede enrutar el tráfico de voz desde un UE que es recibido por el UMTS mediante uno de los Nodos B a una red de telefonía conmutada pública (PSTN, por su sigla en inglés) o paquete de datos destinado a Internet. En el 3GPP, la CN tiene seis componentes principales: 1) un nodo de soporte activo de Servicio General de Paquetes vía Radio (GPRS); 2) un nodo de soporte de GPRS de pasarela; 3) una pasarela externa; 4) un registro de ubicación del visitante; 5) un centro de conmutación de servicios móviles; y 6) un centro de conmutación de servicios móviles de pasarela. El nodo de soporte GPRS activo proporciona acceso a dominios de paquete conmutados, tales como Internet. El nodo de soporte de GPRS de pasarela es un nodo de pasarela para conexiones a otras redes. Todo el tráfico de datos que se dirige hacia las redes de otros operadores o Internet atraviesa el nodo de GPRS de pasarela. La pasarela externa actúa como un cortafuegos para prevenir ataques de intrusos fuera de la red contra los suscriptores dentro del ámbito de la red. El registro de ubicaciones del visitante es una "copia" de redes activas actuales de datos de suscriptores que se necesitan para proporcionar servicios. Esta información proviene inicialmente de una base de datos que administra suscriptores móviles. El centro de conmutación de servicios móviles está a cargo de conexiones de "circuito conmutado" desde las terminales UMTS a la red. El centro de conmutación de servicios móviles de pasarela implementa funciones de enrutamiento que se requieren

según la ubicación actual de los suscriptores. Los servicios móviles de pasarela también reciben y administran solicitudes de conexión de suscriptores provenientes de redes externas.

5 Los RNC generalmente controlan las funciones internas de la UTRAN. Los RNC también proporcionan servicios intermedios para comunicaciones con un componente local mediante una conexión de interfaz Uu con un Nodo B y un componente de servicio externo mediante una conexión entre la CN y un sistema externo, por ejemplo, llamadas al extranjero realizadas desde un teléfono móvil en una UMTS doméstica.

10 Habitualmente, un RNC supervisa múltiples estaciones base, gestiona recursos de radio dentro del área geográfica de cobertura de servicios inalámbricos de radio brindados por el Nodo B, y controla los recursos de radio físicos para la interfaz Uu. En el 3GPP, la interfaz lu de un RNC proporciona dos conexiones a la CN: una a un dominio de paquete conmutado y la otra, a un dominio de circuito conmutado. Otras funciones importantes de los RNC incluyen la confidencialidad y la protección de la integridad.

15 En sistemas de comunicación tales como los sistemas de Duplexación por División de Tiempo (TDD) y Duplexación por División de Frecuencia (FDD, por su sigla en inglés) del Proyecto de Asociación de Tercera Generación (3GPP), se combinan múltiples canales compartidos y dedicados de datos de velocidad variable para la transmisión. Los datos de especificación de fondo correspondientes a dichos sistemas están a disposición del público y continúan en desarrollo.

20 Los procesos de búsqueda de celda inicial se utilizan para sincronizar la WTRU a una estación base. La WTRU cumple este procedimiento mediante un canal de bajada común denominado canal de sincronización física (PSCH, por su sigla en inglés). Con referencia a la Figura 1B, el PSCH tiene una estructura en donde el mismo código de sincronización primaria (PSC, por su sigla en inglés) y tres códigos de sincronización secundaria (SSC, por su sigla en inglés) basados en un número de grupo son transmitidos con un $t_{\text{desplazamiento}}$ con respecto al comienzo de los conectores k o k y $k+8$.

25 Los tres SSC modulados complejos son elegidos con respecto al número de grupo. A modo de ejemplo, en un sistema de ciento veintiocho (128) celdas, hay treinta y dos (32) grupos. En cada grupo, los patrones de modulación y la combinación de código del SSC son diferentes. Cuatro códigos de midámbulo básico están asociados con cada grupo de códigos. Como resultado, hay ciento veintiocho (128) códigos de midámbulo básico. A cada celda, de un sistema de ciento veintiocho (128), se le asigna un grupo de forma tal que ningún grupo sea usado por más de una celda en un área de recepción dada.

30 Por lo tanto, los sistemas de sincronización de búsqueda de celda determinan el código de aleatorización de una celda utilizando un proceso de búsqueda de celda inicial. Los procesos de búsqueda de celda inicial comunes utilizan tres (3) procesos principales: un proceso de la etapa 1 detecta el PSC y determina un desplazamiento de chip; un proceso de la etapa 2 usa la información dada por la etapa 1 y detecta el $t_{\text{desplazamiento}}$ y número del grupo de códigos; y un proceso de la etapa 3 utiliza la información suministrada por el proceso de la etapa 2 y detecta el código de midámbulo básico. Se observa que se ejecuta un algoritmo de control de frecuencia automática (AFC, por su sigla en inglés) de arranque para reducir el desplazamiento de frecuencia entre una WTRU y una estación base.

35 A modo de ejemplo del proceso de la etapa 2, la publicación internacional WO03001711 describe un método para determinar el grupo de códigos y el $t_{\text{desplazamiento}}$ asociado a una estación base en la ubicación máxima del PSC (posición PSC). En este método, un correlador realiza la correlación entre la señal de entrada modificada que se recibe y el código de 256 chips de largo en la posición PSC para obtener 16 valores de correlación que, posteriormente, son aplicados a un dispositivo de Transformada Hadamard Rápida (FHT). Un estimador de fase recibe la señal modificada y la posición del PSC y sale a una estimación de fase. La salida de valores de correlación 16 desde el dispositivo de FHT y la estimación de fase son recibidas por un dispositivo de desrotación que desrota la salida del dispositivo de FHT usando la estimación de fase. Los valores de correlación desrotados se reenvían, posteriormente, a un acumulador y se agregan de manera coherente. Las variables de decisión están formadas a partir de valores de correlación y son enviadas a un dispositivo de decisión. El dispositivo de decisión compara todas las variables de decisión de manera secuencial, es decir, una por una. El patrón de transmisión al que pertenece la variable de decisión máxima indica el número del grupo de códigos.

45 Aunque la búsqueda de celda inicial actualmente se realiza en comunicaciones inalámbricas, existe la necesidad de un método mejorado y un sistema para realizar la búsqueda de celda inicial.

Compendio

50 La presente invención es un método y un sistema para realizar una búsqueda de celda inicial. El procesamiento de la etapa 1 se realiza sobre muestras pares e impares para detectar una ubicación de código de sincronización primaria (PSC) pico (es decir, desplazamiento de chips o ubicación de chips). El procesamiento de la etapa 2 se realiza para obtener el $t_{\text{desplazamiento}}$ y el grupo de códigos. El procesamiento de la etapa 3 se realiza para identificar el midámbulo de una estación base con el cual puede sincronizar la WTRU que realiza la búsqueda de celda inicial.

Breve descripción de los dibujos

La Figura 1A es una ilustración de un sistema típico de comunicaciones inalámbricas.

La Figura 1B es una ilustración del canal de sincronización física (PSCH).

La Figura 2 es un diagrama de bloque de búsqueda de celda inicial.

La Figura 3 es un diagrama lógico de búsqueda de celda inicial.

5 La Figura 4 es un diagrama de bloque de la etapa 1 de búsqueda de celda inicial.

La Figura 5 es un diagrama de bloque de la etapa 2 de búsqueda de celda inicial.

La Figura 6 es un diagrama de bloque de la etapa 3 de búsqueda de celda inicial.

Descripción detallada de la realización/ las realizaciones preferidas

10 En la presente memoria descriptiva, una unidad de transmisión/recepción inalámbrica (WTRU) incluye, sin limitación, un equipo de usuario, una estación móvil, una unidad de suscriptor fija o móvil, paginador, u otro tipo de dispositivo que pueda operar en un entorno inalámbrico. Cada vez que en la presente memoria descriptiva se haga referencia al término estación base, éste incluirá, sin limitación, un Nodo-B, un controlador de sitio, un punto de acceso o cualquier otro tipo de dispositivo de interfaz en un entorno inalámbrico.

15 Con referencia inicial a la Figura 2, se muestra un diagrama 200 de bloque de una búsqueda de celda inicial (ICS, por su sigla en inglés). La entrada a una búsqueda de celda inicial es proporcionada por un filtro de raíz de coseno alzado del receptor (Rx-RRC) al doble de la velocidad de chip. De forma habitual, hay 38.400 chips en una trama, por lo que la recepción de la entrada al doble de la velocidad de chip arroja 76.800 muestras. Las 76.800 muestras se dividen en dos grupos, preferiblemente en pares e impares. Las muestras pares y las muestras impares son procesadas por una secuencia idéntica de etapas de procesamiento, como se muestra en la Figura 2.

20 La secuencia de etapas es la siguiente: la etapa 1 o el procesamiento del código de sincronización primaria (PSC) para determinar la ubicación del canal de sincronización (SCH) (es decir, desplazamiento de chips); la etapa 2 o el procesamiento del código de sincronización secundario (SSC) para determinar el grupo de códigos (es decir, el grupo de celdas a las que corresponde el PSC detectado correspondiente) y la sincronización del intervalo de tiempo basada en el $t_{\text{desplazamiento}}$ (que es específico de cada grupo de códigos) y el desplazamiento de chips proporcionados en la etapa 1; y
25 la etapa 3 o el procesamiento de midámbulo para determinar los parámetros de la celda que corresponde al PSC detectado. Las etapas 1, 2 y 3 de búsqueda de celda inicial son ejecutadas para cada grupo de muestras a una frecuencia particular. Si no se produce ninguna detección a una frecuencia particular, la búsqueda de celda inicial es ejecutada nuevamente a otra frecuencia.

30 Se proporciona un controlador 202 para coordinar el procesamiento de las tres etapas. Para cada etapa se proporcionan estimadores 204 de ruido y parámetros de detección de umbral y trama (N, W, T). Pese a que puede especificarse cualquier parámetro, es preferible especificar un número de tramas (N) acumuladas antes del reinicio, un coeficiente del umbral de ruido (T) y un tamaño de ventana de búsqueda (W) expresado en chips. Se observa también que no se precisa especificar un tamaño de ventana de búsqueda (W) para la etapa 1 ya que se busca la trama entera. N1 es la cantidad de tramas en las que se ejecuta la etapa 1. N1 es, preferiblemente, 4. N2 es la cantidad de tramas en las que se ejecuta la etapa 2. N2 es, preferiblemente, 8. N3 es la cantidad de tramas en las que se ejecuta la etapa 3. N3 es,
35 preferiblemente, 4. T1, T2 y T3 son diversos coeficientes de umbral basados en una velocidad de falsa alarma.

40 Las salidas del procesamiento de la etapa 3 son ingresadas a un bloque 206 de selección, el cual produce la salida final de la búsqueda de celda inicial. Las salidas de la etapa 3 identifican la estación de base con la que debe sincronizar la WTRU que realiza la búsqueda de celda inicial. Más concretamente, las salidas son el grupo de códigos, el parámetro de celda, el número de caso, y las ubicaciones relativas de los conectores k y k+8 para el caso 2, y el valor de correlación de midámbulo. Como se menciona anteriormente, el procesamiento de midámbulo (es decir, la etapa 3) tiene procesamiento par e impar; por lo tanto, se generan dos resultados correlacionados para cada flujo. Los valores de correlación de midámbulo son los resultados correlacionados que se generan para cada flujo. El bloque 206 de selección selecciona entre las dos salidas de las salidas de la etapa 3 y proporciona la salida final de la búsqueda de celda inicial.
45 La selección efectuada en el bloque 206 de selección se encuentra entre los valores pares e impares máximos. Los resultados de correlación obtenidos pertenecen a cuatro códigos de midámbulo básico diferentes. El valor máximo se determina entre los resultados pares e impares. Una vez que se toma una decisión entre los resultados pares e impares, se determina el midámbulo básico correspondiente. Además, el primer recorrido significativo (es decir, el primer recorrido en atravesar el umbral en el tiempo) se determina a partir de los resultados correlacionados.

50 Más concretamente, aún con referencia a la Figura 2, una búsqueda de celda inicial comienza con un comando dirigido a un controlador 202 de búsqueda de celda inicial. El controlador 202 de búsqueda de celda inicial procesa este comando

y envía una señal de comando de "Inicio Etapa-1" al bloque 208 de etapa-1 y al bloque 204 de estimación de ruido. Una vez completada la etapa-1, el bloque 208 de la etapa-1 envía una señal de "Éxito/Fracaso" al controlador de búsqueda de celda inicial. Una señal de "Éxito" hará que el controlador de búsqueda de celda inicial envíe una señal de inicio de la "Etapa-2" al bloque 210 de la etapa-2, y en este punto en el tiempo, el bloque 208 de la etapa-1 dejará de procesar la señal de entrada. Una señal de "Fracaso" hará que el controlador de búsqueda de celda inicial retransmita la señal hacia afuera del bloque 200 de la ICS, de modo que se aumente la amplificación de la señal de entrada y/o se cambie la frecuencia de portadora. Una vez completado el procesamiento de la etapa-2, una señal de "Realizado" es enviada por el bloque 210 de la etapa-2 al controlador 202 de búsqueda de celda inicial, el cual, a su vez, envía una señal de "Inicio Etapa-3" al bloque 212 de la etapa-3. Al mismo tiempo, el bloque 210 de la etapa-2 detendrá su procesamiento. Una vez completado el procesamiento de la etapa-3, se realiza el proceso de selección final y, de este modo, se producen las salidas finales de la ICS, completando el proceso de ICS.

Se observa que otro modo de seleccionar la salida final es combinar la salida par e impar después de cada etapa y elegir la mejor de las dos de las etapas restantes. De fallar tanto el recorrido de procesamiento par o impar después del bloque 208 de la etapa 1, se genera entonces una bandera de fallo adecuada. El procesamiento posterior continuará en un recorrido exitoso. En este caso, después de la etapa 3, la caja 206 de selección seleccionará el resultado proporcionado por este recorrido.

Ahora con referencia a la Figura 3, se muestra un método 300 para efectuar una búsqueda de celda inicial. El método 300 comienza en la etapa 302 con la inicialización de todas las etapas de la búsqueda de celda inicial (es decir, las etapas 1, 2 y 3 de búsqueda de celda inicial). A continuación, en la etapa 306, se ejecuta la etapa 1 de la búsqueda de celda inicial para, preferiblemente, cuatro tramas. Claro está, puede ser ejecutada para cualquier número de tramas que se desee. Como se ha explicado previamente, en la etapa 1 de búsqueda de celda inicial, la WTRU busca la ubicación de pico del correlador del PSC con la potencia máxima.

En la etapa 308, se determina si existe o no una detección de un PSC. De existir una detección de un PSC, el método 300 procede a la etapa 316. En la etapa 316, un algoritmo de AFC es ejecutado por, preferiblemente, veinticuatro tramas para reducir, preferiblemente, a 2 kHz, cualquier desplazamiento entre las frecuencias en la WTRU y la estación base. A partir de la etapa 316, el método 300 procede a la etapa 312 en donde se ejecuta la etapa 2 de búsqueda de celda inicial para ocho tramas.

A partir de la etapa 312, el método 300 procede a la etapa 318 para determinar si ha habido una detección del SSC. De existir una detección, la etapa 3 de la búsqueda de celda inicial es ejecutada para cuatro tramas (etapa 322). Como se ha explicado anteriormente, en la etapa 3 de la búsqueda de celda inicial se determinan el código de aleatorización y el número de identificación de estación de base de midámbulo único. En la etapa 324, se determina si ha habido detección mientras se ejecutaba la etapa 3 de la búsqueda de celda inicial. Si hubo una detección, el método 300 culmina en la etapa 326. De no existir una detección, la etapa 3 es ejecutada por otras cuatro tramas en la etapa 328. En las etapas 322 y 328, se prefieren cuatro tramas, pero la etapa 3 puede ser ejecutada sobre cualquier número de tramas que se deseen. Si hay una detección (etapa 330), el método 300 culmina en la etapa 326. Si no la hubo, se produce un fallo y el método 300 culmina en la etapa 320.

Con referencia nuevamente a las etapas 308 y 318, de no haber ninguna detección en la etapa 1 o en la etapa 2, el método 300 procede a la etapa 332. En la etapa 332, se determina si queda alguna programación de ganancia. Si no queda ninguna programación de ganancia, se produce un fallo y el método 300 culmina en la etapa 320. Si quedan programaciones de ganancia adicionales, el método 300 procede a la etapa 334 en donde el controlador de ganancia automática (AGC, por su siglas en inglés) de la WTRU se programa para la siguiente programación de ganancia. A modo de explicación, la programación de ganancia es el nivel de amplificación de una señal analógica antes de ser puesta en un conversor analógico-digital. Habitualmente, existen cuatro programaciones de ganancia y la que se utiliza primero es, habitualmente, la más alta. Por lo tanto, en la etapa 334, el controlador de ganancia automática (AGC) se programará, preferiblemente, a la siguiente programación de ganancia más baja. Una vez que el AGC se programa a la siguiente programación de ganancia, el método 300 procede a la etapa 306 y continúa de la manera descrita anteriormente.

Con referencia ahora a la Figura 4, se muestra un diagrama 400 de bloque correspondiente a la etapa 1 de la búsqueda de celda inicial. El objetivo de la etapa 1 es encontrar el recorrido más fuerte sobre una trama con muestras que la WTRU ha detectado y determinar el desplazamiento del chip (es decir, la ubicación) del recorrido más fuerte. Como se ha mencionado anteriormente, se toma una muestra de la señal de entrada al doble de la velocidad de chip y se desfasa o demultiplexa mediante un desfasador 402 para producir muestras pares e impares.

Una vez la señal de la que se ha tomado la muestra es desfasada por el desfasador 402, las muestras pares e impares pasan por los Correladores Eficientes Golay (HGC, por su sigla en inglés) 404, 406 a la velocidad de chip. Cada conjunto de muestras es procesado de la misma manera, entonces, por razones de espacio, en la presente memoria descriptiva se describe el procesamiento de muestras pares. El HGC 404 es similar a un filtro eficiente que se ajuste a la secuencia del PSC. El HGC 404 realiza una correlación entre la señal recibida y el código de sincronización primaria (PSC) en

posiciones de chip consecutivas. Cuando el PSC completo está en el HGC 404, se genera un pico. El pico se generará en la misma ubicación dentro de cada trama. Ello se produce porque el PSC es transmitido a la misma ubicación dentro de cada trama. Por supuesto, en el caso 2, habrá dos ubicaciones del PSC.

5 Por lo tanto, mediante la etapa del PSC a través del HGC, se genera un pico en el último chip del PSC. Por lo tanto, para identificar el comienzo del PSC, deben restarse 255 chips de dicha ubicación de pico. Ello proporcionará la ubicación del comienzo de la secuencia del PSC dado que el PSC tiene una longitud de 256 chips. La salida del HGC 404 es una salida compleja que es ingresada a un bloque 406 de conversión de valor absoluto. Se observa que cualquier método de conversión de un número complejo a una magnitud puede ser usado en el bloque 406. La salida del bloque 406 es la magnitud del número complejo que fue extraído desde el HGC 404. La magnitud proporcionada por el bloque 406 es
10 ingresada a un bloque 408 de demora que imparte una demora de ocho chips. La demora es utilizada para alinear el HGC 404 respecto del estimador de umbral del ruido 418. Ello se requiere porque, como se muestra en la Figura 4, la salida del HGC 404 se divide, eventualmente, por una estimación de ruido (que entra, aproximadamente, ocho chips después del valor HGC 404) de modo que los dos valores necesitan ser alineados con respecto al tiempo.

15 La salida del bloque 408 de demora de ocho chips ingresa a un acumulador 410. Suponiendo el caso 1, a los fines de la explicación, hay un único PSC por trama que proporciona un único pico por trama en el conector k. Teniendo en cuenta que todo se encuentra en la magnitud del acumulador, una vez que pasa la primera trama, hay un solo punto que presenta un valor de pico en una ubicación determinada en la trama. Este valor de pico se repite en tramas posteriores en la misma ubicación. El acumulador 410 agrega cada punto, entrada por entrada, sobre el otro. Ello suma todos los picos uno sobre el otro para ganar inmunidad contra el ruido porque no puede agregarse ruido sobre sí mismo con la rapidez con la que puede hacerlo la señal. Ello se realiza, preferiblemente, para cuatro tramas. Para cumplir la suma sobre las cuatro tramas, un búfer 412 con 38.400 puntos (es decir, los puntos suficientes para una trama completa de 38.400 chips) y un bloque 414 de demora de trama. La salida X_e es un vector que tiene una longitud de 38.400 puntos en donde cada punto en el vector es la suma de la magnitud en cada punto para cuatro tramas diferentes. Por lo tanto, X_e es el valor de señal para cada chip en la relación señal/ruido (SNR, por su sigla en inglés) habitual.

25 Para obtener el valor de ruido, el cual se muestra como Y en la Figura 4, la estimación del ruido para cada chip (es decir, Y) es proporcionada por el bloque 418 estimador de umbral de ruido. Para obtener la SNR en cada chip, se divide X_e por Y en el divisor 416. Se observa que en donde sea que los valores de acumular pares o impares (es decir, X) son menores que los valores del umbral (Y), no hay necesidad de dividir, y los ceros pueden, simplemente, ser ingresados como el resultado de la división. La SNR de cada chip es ingresada a un búfer 420 de relación par. El búfer tiene 38.400 puntos de modo que pueda sostener todos los chips en una trama. Claro está, se pueden proporcionar más o menos puntos en donde se usen longitudes de trama diferentes. El chip con el valor de SNR más alto entre las muestras tanto pares como impares es seleccionado como la ubicación del PSC. Ha de observarse que, en donde la ubicación de pico es el inicio de la secuencia PSC, podrá ser ingresado directamente a la etapa 2. Si la ubicación de pico está al final de la secuencia PSC, se restan 255 chips de la ubicación de pico de modo que se proporcione el inicio de la secuencia del PSC a la etapa 2.
35

Para resumir la etapa 1, se hace referencia al bloque 422 de decisión. Como ya se ha explicado, las muestras pares e impares son ingresadas a la etapa 1. El chip que tiene el SNR máximo y el índice correspondiente (es decir, la ubicación del chip en la que se ubica el SNR máximo; también referida como la ubicación pico) es determinada a partir de la evaluación de todas las muestras pares e impares. Posteriormente, se efectúa una verificación para asegurar que el SNR máximo detectado sobrepase un umbral específico. Si el SNR máximo sobrepasa el umbral, hay éxito y la bandera se programa en 1. De lo contrario, la bandera se programa en 0. Por lo tanto, las salidas de la etapa 1 son la bandera de la etapa 1 y el desplazamiento del chip (es decir, la ubicación pico), que es, preferiblemente, el comienzo de la secuencia del PSC. Como ya se ha mencionado, cuando el desplazamiento del chip corresponde al final de la secuencia del PSC, 255 chips deberían restarse de la salida antes de iniciar la etapa 2.
40

45 Ahora con referencia a la Figura 5, se muestra un diagrama 500 de bloque de la etapa 2 de la búsqueda de celda inicial. La etapa 2 de búsqueda de celda inicial se usa para obtener el número de grupo de códigos de aleatorización y $t_{\text{desplazamiento}}$ al comienzo del conector. La ubicación del canal de sincronización (SCH) es ingresada a un correlador 502. La ubicación del SCH está alineada de modo que la entrada de la ubicación del SCH sea el inicio de la secuencia del PSC. El inicio de la secuencia del PSC puede ser utilizado como el comienzo del SCH dado que el SCH está hecho de los PSC y tres SSC en donde los cuatro códigos (PSC y tres SSC) se ubican en los mismos chips en cada trama.
50

Además, la entrada al correlador 502 es todas las muestras de chips correspondientes al PSC. Ha de tenerse en cuenta que las ubicaciones de los chips identificados en la etapa 1 como correspondientes al PSC son guardados en la memoria de modo que puedan ser ingresados a la etapa 2. Por lo tanto, cuando se introducen las muestras al doble de la velocidad de chip, se introducen 512 muestras al correlador 502 y, cuando se introducen las muestras a la velocidad de chip, se introducen 256 muestras al correlador 502. A los fines de describir el diagrama 500 de bloque, hemos de partir del supuesto de que se introducen 256 muestras al correlador 502.
55

Cuando se generan SSC, se aplica una secuencia de envolvente a las filas de una matriz Hadamard para tener cierta ortogonalidad entre el PSC y los SSC. Esta envolvente debe ser eliminada antes de proceder a la porción restante de la etapa 2. La eliminación de la envolvente es lograda por el correlador 502.

5 Una vez eliminada la envolvente de la señal de entrada, la señal es extraída desde el correlador 502 a un bloque 504 de Transformada Rápida de Hadamard (FHT). El bloque 504 de FHT reduce la complejidad de la correlación de Hadamard pura desde una matriz de 256x256 a una matriz de 16x16.

10 La salida del bloque 504 de FHT es preferiblemente multiplicada en el bloque 506 por el conjugado de pico del PSC proporcionado por el HGC en la etapa 1. Para obtener el conjugado de pico del PSC, se introducen las 256 muestras y la ubicación del SCH a un estimador 518 de correlador/fase del PSC y, posteriormente, al conjugador 516, que toma el conjugado de pico del PSC. El conjugado de pico del PSC es, posteriormente, multiplicado por la salida del bloque 504 de la FHT. Tal y como se menciona, ésta es la realización preferida. En otra realización, el bloque 518 estimador de correlador/fase del PSC estima la fase del PSC y la expresa como un número complejo. La salida del bloque 518 estimador de correlador/fase del PSC es, posteriormente, introducida al conjugador 516, que toma el conjugado compuesto y lo introduce en el multiplicador 506 complejo en donde, como se ha descrito anteriormente, es multiplicado por la salida del bloque 504 de la FHT.

15 La salida del bloque 506 multiplicador complejo es introducida en un bloque 508 de acumulación y almacenaje. En el bloque 506 multiplicador complejo, todas las incertidumbres de la fase son eliminadas de la señal. Ello permite que la salida del bloque 506 multiplicador complejo se acumule y se almacene de forma coherente en el bloque 508 acumulador y de almacenamiento. Es decir, pueden agregarse valores reales sobre los valores reales en lugar de convertir del número complejo en una magnitud y, posteriormente, almacenarlos, lo cual degrada el rendimiento y, lo que es más importante, en el procesamiento de la etapa 2, imposibilita el número de grupo dado que la información es llevada con secuencias modulares complejas.

20 La salida del bloque 508 acumulador y de almacenamiento es ingresada a un bloque 510 de cómputo en donde las entradas son asignadas según el número de grupo, la información del caso, k o $k+8$, y la modulación. Estos valores se obtienen a partir de una tabla de consulta y son asignados a variables de decisión. La asignación se efectúa mediante el uso del conocimiento obtenido en la etapa 1 sobre si la ubicación de pico se encuentra en k o en $k+8$. Las variables de decisión óptimas son comparadas con una estimación de ruido proporcionada por un bloque 512 de estimación del ruido, a la vez que se determinan la ubicación de k y el grupo de códigos. Se observa que en el caso 2, la ubicación puede ser la ubicación de $k+8$. Además de la ubicación de k y del grupo de códigos, se proporcionan indicaciones que especifican el caso 1 o el caso 2, el número de trama del sistema (SFN, por su sigla en inglés) (es decir, si la detección se realizó a partir de tramas impares o pares), y si se ha producido una detección de la etapa 2.

25 Con referencia ahora a la Figura 6, se muestra un diagrama 600 de bloque de la etapa 3 de búsqueda de celda inicial. Nuevamente, la señal de comunicación entrante es proporcionada por el RX-RRC al doble de la velocidad del chip y desfasada entre muestras impares y pares. Nuevamente, por razones de espacio, en la presente memoria descriptiva sólo se describen las muestras pares dado que el procesamiento par e impar es idéntico. En este punto, se conocen el inicio del conector y del grupo de códigos y el objetivo es identificar una celda particular con la cual sincronizar. El grupo de códigos está asociado con cuatro midámbulos básicos y cada midámbulo básico está asociado con dos midámbulos M1 y M2. Por lo tanto, se proporciona un correlador para cada conjunto de midámbulos M1 y M2. Es decir, se proporciona el correlador 0 602 para el primer conjunto de midámbulos, se proporciona el correlador 1 604 para el segundo conjunto de midámbulos, se proporciona el correlador 2 606 para el tercer conjunto de midámbulos, y se proporciona el correlador 3 608 para el cuarto conjunto de midámbulos. A modo de explicación, cada correlador se relaciona con una estación base (o celda) específica y el objetivo es elegir la mejor estación base con la cual sincronizar. Se observa que se presume la utilización de diversidad de transmisión de modo que cada antena de una estación base pueda usar un midámbulo diferente. Se observa también que los midámbulos M1 y M2, los cuales son transmitidos al mismo tiempo uno sobre otro, sirven únicamente a fines de sincronización y no son usados para tráfico.

35 Al igual que en la etapa 1, cuando el midámbulo se encuentra dentro del correlador por completo, se produce un pico. Una demora de 57 chips se imparte en los correladores M2 para alinear los M1 y M2 uno sobre otro, y se suman los dos picos. Al sumar los picos, es preferible ir alternando entre los correladores. Por lo tanto, es importante usar el valor del SFN obtenido en la etapa 2. Con respecto al búfer 618, por ejemplo, en donde el SFN es 0, la salida del correlador 0 602 es insertado al búfer 618. Cuando el SFN es 1, la salida del correlador 1 604 es insertada al búfer 618. Ello asegura que los picos se agreguen en lugar de mezclarse y aseguren la alternación de los midámbulos. En caso de que, sin embargo, se genere el mismo midámbulo en cada trama, no se requiere la alternación.

40 Partiendo del supuesto de que los búferes tienen un tamaño de 100 puntos, las magnitudes se proporcionan para 400 puntos para el procesamiento par y 400 puntos para el procesamiento impar por un total de 800 puntos. Por lo tanto, en el bloque 626 de decisión, de los 800 puntos, se selecciona el punto con la magnitud máxima. Entonces, también preferiblemente en el bloque de decisión, se determina qué búfer (es decir, acumulador) generó el punto con la magnitud

máxima. Una vez que el búfer es identificado, el SNF es utilizado para identificar el correlador a partir del cual se originó la magnitud máxima. Por ejemplo, en donde se identifica el correlador 0 602, se proporciona el parámetro de celda (es decir, la identificación de celda) que corresponde al correlador 0 602 como la salida del parámetro de celda. La identificación de celda proporciona el código de aleatorización de la celda identificada. Basándose en una comparación de la fuerza de la señal del midámbulo detectado y una estimación de ruido, debe proporcionar una indicación de FIRM. Es decir, en donde la fuerza de la señal es suficiente con respecto a la estimación de ruido, se proporciona una indicación FIRM. Con respecto al desplazamiento, es preferible para el desplazamiento que sea proporcionado por la ubicación del inicio de la respuesta del canal. Mediante la identificación del inicio de la respuesta del canal, la WTRU que realiza la búsqueda de celda inicial conoce la hora en la cual debe comenzar a leer el faro de la celda identificada y puede, posteriormente, sincronizar con la celda y comenzar la comunicación.

Se observa que los bloques de decisión, correladores, conjugadores, divisores, etc. que se muestran a lo largo de las figuras representan, allí donde corresponda, medios de procesamiento adecuados dentro de una WTRU. Los medios de procesamiento pueden ser cualquier número de correladores, según se desee.

Es importante observar que la presente invención puede implementarse en cualquier tipo de sistema de comunicaciones inalámbricas que emplee cualquier tipo de tecnología de duplexación por división de tiempo (TDD), según se desee. A modo de ejemplo, la presente invención puede implementarse en UMTS-TDD, TDSCDMA, o cualquier otro tipo de sistema de comunicaciones inalámbricas. Asimismo, aunque la presente invención ha sido descrita en función de diversas realizaciones, los expertos en la técnica podrán apreciar otras variaciones sin alejarse del alcance de la invención, según se define en las reivindicaciones siguientes.

Lista de ejemplos adicionales

1. Un método de iniciación de comunicación inalámbrica para una unidad de transmisión/recepción inalámbrica configurada para comunicarse con estaciones base de un sistema inalámbrico en donde cada estación base transmite una señal identificatoria del canal de sincronización (SCH) a una velocidad de chip predeterminedada en una porción seleccionada de un período de tiempo del sistema, método éste que comprende las siguientes etapas:

recepción de una señal inalámbrica incluyendo, por lo menos, una señal del SCH;

identificación de las señales del SCH recibidas usando un umbral de potencia basado en múltiples muestras de chip tomadas al doble de la velocidad de chip;

selección de una señal del SCH identificada para decodificación; y

decodificación de la señal del SCH seleccionada para determinar la temporización del período de tiempo del sistema y la identidad de la estación base mediante la determinación de un inicio de la señal del SCH identificando una ubicación de chip que tenga una relación señal/ruido más alta en donde el ruido se calcule usando un número predeterminedado de chips que sea menor que la cantidad total de chips en una trama.

2. El método del ítem 1 en donde la señal del SCH se transmite en un intervalo de tiempo predeterminedado de un período de tiempo del sistema e incluye un código de sincronización primaria (PSC) transmitido en el intervalo de tiempo a un desplazamiento de chip predeterminedado en donde la decodificación incluye la determinación de un $t_{\text{desplazamiento}}$ al cual se transmite el SCH seleccionado.

3. El método del ítem 2 en donde el PSC que tiene la potencia más alta es detectado mediante la suma del PSC de pico por cuatro tramas y la división de la potencia sumada por un valor de ruido estimado para obtener una relación señal/ruido para cada chip en una trama.

4. El método del ítem 2 en donde el chip que tiene la relación señal/ruido más alta es seleccionado para obtener la ubicación de la secuencia del PSC.

5. El ítem del ítem 4 en donde se ajusta la ubicación de la secuencia del PSC para identificar la ubicación de chip en la cual comienza la secuencia del PSC.

6. El ítem del ítem 3 en donde la etapa de división no es implementada cuando el valor de señal es menor que el valor del umbral.

7. El método del ítem 1 que además incluye la etapa de identificación de si la ubicación de chip de la secuencia del PSC surgió a partir de una muestra par o de una muestra impar en donde se identifica la secuencia del PSC mediante el procesamiento de una señal de comunicación inalámbrica al doble de la velocidad de chip.

8. Un método para detectar una señal de canal de sincronización transmitida en un intervalo de tiempo seleccionado de un sistema a una velocidad de chip determinada con una señal de comunicación recibida cuya muestra es tomada al doble de la velocidad de chip, método éste que comprende las siguientes etapas:

identificación de un desplazamiento de chip dentro de un período de tiempo que tiene un valor de potencia máximo;

5 determinación de si el desplazamiento de chip surgió a partir de una muestra par o de una muestra impar en donde se identifica la ubicación de chip mediante el procesamiento de la señal de comunicación inalámbrica al doble de la velocidad de chip;

determinación de si el valor de potencia máxima sobrepasa el valor de umbral predeterminado; y

10 extracción del desplazamiento de chip de modo que el desplazamiento de chip corresponda al inicio del canal de sincronización en donde el valor de potencia máxima sobrepase el valor del umbral predeterminado.

9. Una unidad de transmisión/recepción inalámbrica (WTRU) configurada para comunicarse con estaciones base de un sistema inalámbrico en donde cada estación base transmite una señal identificatoria del canal de sincronización (SCH) en una porción seleccionada de un período de tiempo del sistema, comprendiendo la WTRU:

un receptor configurado para recibir una señal inalámbrica incluyendo, por lo menos, una señal del SCH;

15 por lo menos un correlador configurado para identificar las señales del SCH recibidas usando un umbral de potencia basado en múltiples muestras de chip tomadas al doble de la velocidad de chip;

un procesador para seleccionar una señal de SCH identificada para decodificación;

20 un procesador para decodificar la señal del SCH seleccionada para determinar la temporización del período de tiempo del sistema y la identidad de la estación base mediante la determinación de un inicio de la señal del SCH identificando una ubicación de chip que tenga una relación señal/ruido más alta, en donde el ruido se calcule usando un número predeterminado de chips que sea menor que la cantidad total de chips en una trama.

REIVINDICACIONES

- 5 1. Un método para identificar un grupo de códigos representativo de un número predeterminado de estaciones base que pueden incluir una estación de base con la cual una unidad de transmisión/recepción puede sincronizar para comunicarse, que comprende:
- introducción de un desplazamiento de chip dentro de una trama en un primer correlador (502);
- introducción de múltiples muestras de chips en las cuales un código de sincronización primaria, PSC, ha sido detectado dentro del primer correlador;
- estando el método caracterizado por lo siguiente:
- 10 la introducción de un pico del PSC en un segundo correlador (518) y la toma del conjugado complejo del PSC para producir un conjugado de pico del PSC;
- la multiplicación de la salida del primer correlador por dicho conjugado de pico del PSC para obtener una magnitud para las señales que se transmiten en la entrada de los chips en el primer correlador;
- la suma de la magnitud a través de las cuatro tramas;
- 15 la evaluación de la vista de las señales sumadas de un conjunto predeterminado de variables de decisión; y
- la determinación de un grupo de códigos, una ubicación de intervalo de tiempo, y número de trama del sistema basado en dicha evaluación y sobre un valor de estimación del ruido.
2. El método de la reivindicación 1 en donde la salida del primer correlador es multiplicada por el conjugado complejo de una estimación de la fase de un código de sincronización primario detectado previamente.
- 20 3. El método de la reivindicación 1 en donde se introducen 256 muestras en el primer correlador.
4. El método de la reivindicación 1 en donde se introducen 512 muestras en el primer correlador.
5. Una unidad de transmisión/recepción inalámbrica, WTRU, configurada para identificar un grupo de códigos representativo de un número predeterminado de estaciones base que pueden incluir una estación de base con la cual dicha WTRU puede sincronizar para comunicarse, que comprende:
- 25 medios para introducir un desplazamiento de chip dentro de una trama en un primer correlador (502);
- medios para introducir múltiples muestras de chips en las cuales un código de sincronización primera, PSC, ha sido detectado dentro del primer correlador;
- la WTRU estando caracterizada por lo siguiente:
- medios para introducir un pico del PSC en un segundo correlador (518) y la toma del conjugado complejo del PSC para producir un conjugado el pico del PSC;
- 30 medios (506) para multiplicar la salida del primer correlador por dicho conjugado de pico de PSC para obtener una magnitud para las señales que se transmiten en la entrada de los chips en el primer correlador;
- medios (508) para sumar la magnitud a través de las cuatro tramas;
- medios (510) para evaluar la vista de las señales sumadas de un conjunto predeterminado de variables de decisión; y
- 35 medios (512) para determinar un grupo de códigos, una ubicación de intervalo de tiempo, y número de trama del sistema basado en dicha evaluación y sobre un valor de estimación del ruido.
6. La WTRU de la reivindicación 5 en donde la salida del primer correlador es multiplicada por el conjugado complejo de una estimación de la fase de un código de sincronización primario detectado previamente.
7. La WTRU de la reivindicación 5 en donde se introducen 256 muestras en el primer correlador.
- 40 8. La WTRU de la reivindicación 5 en donde se introducen 512 muestras en el primer correlador.

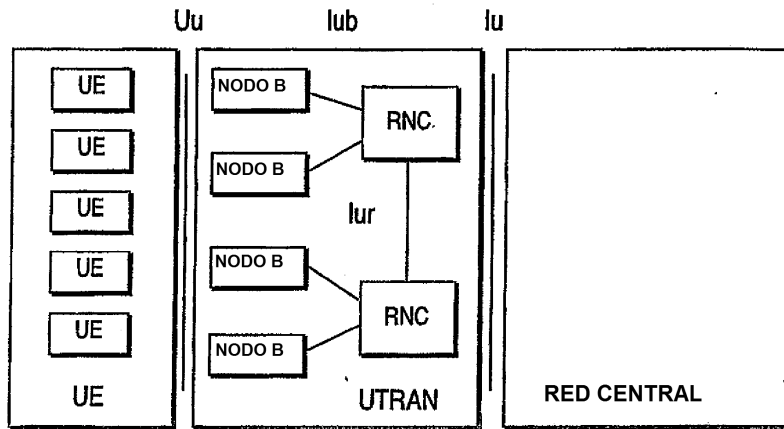


FIG. 1A
TÉCNICA ANTERIOR

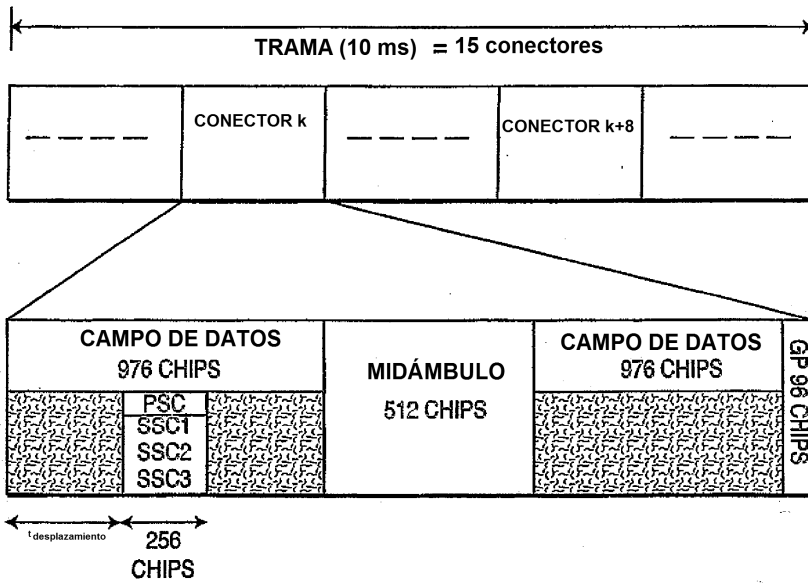


FIG. 1B
TÉCNICA ANTERIOR

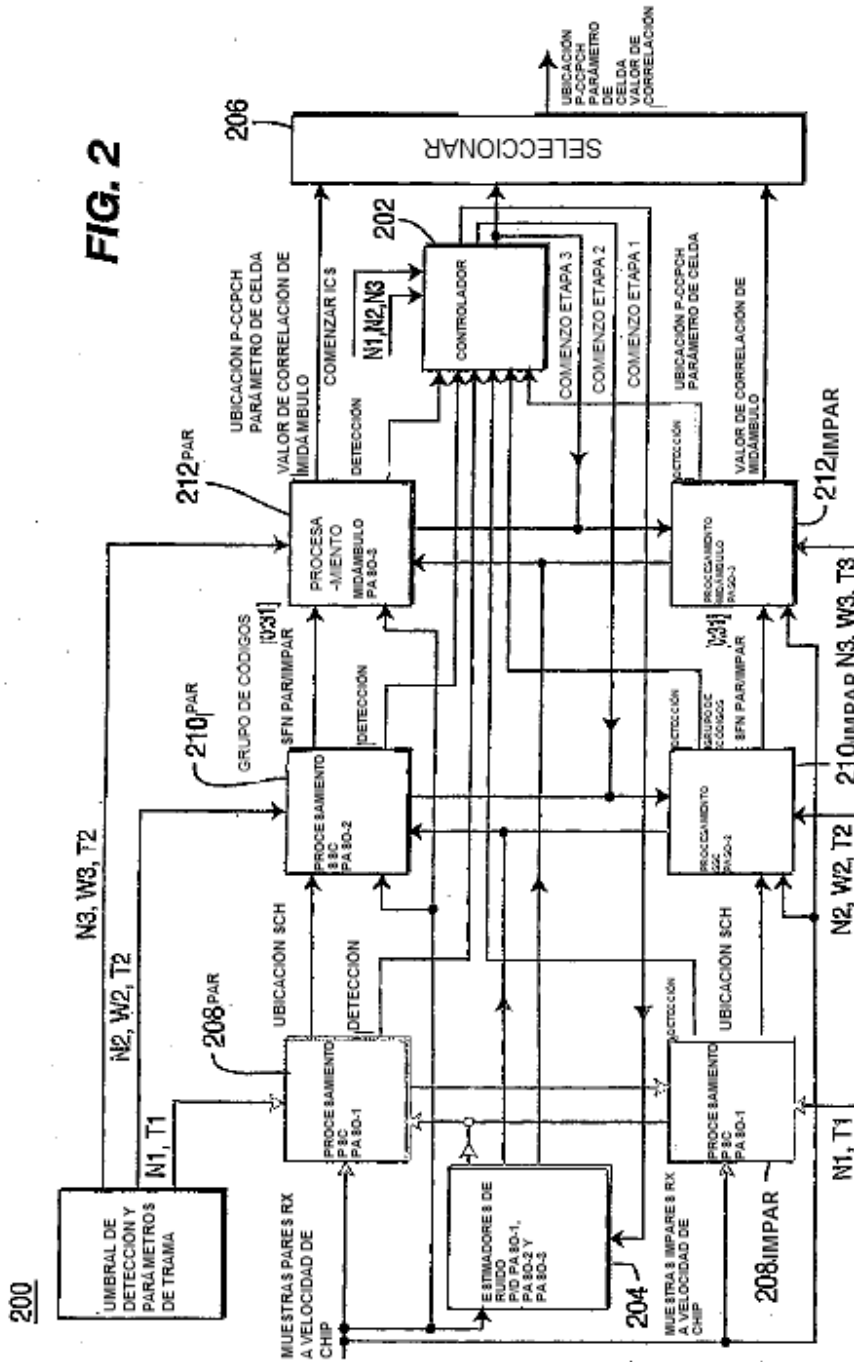
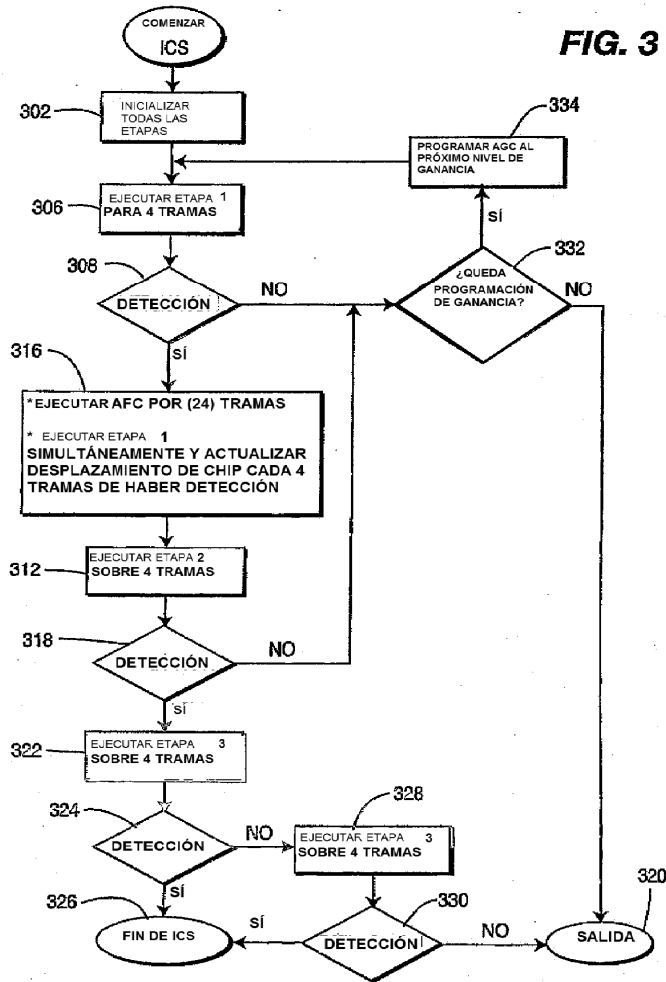
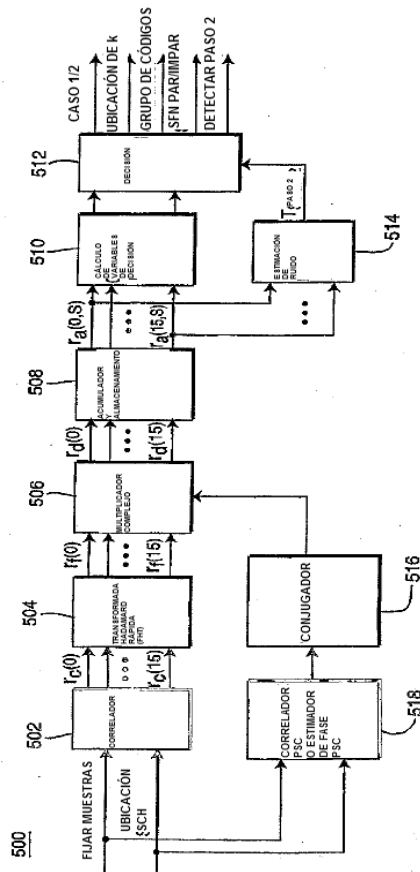


FIG. 3





REQUISITOS DE ALMACENAMIENTO DEL ACUMULADOR

CASO 1: 6 CÓDIGOS x TAMAÑO DE VENTANA x 1 CONECTOR x 2 TRAMAS
 CASO 2: 12 CÓDIGOS x TAMAÑO DE VENTANA x 2 CONECTORES x 2 TRAMAS

FIG. 5

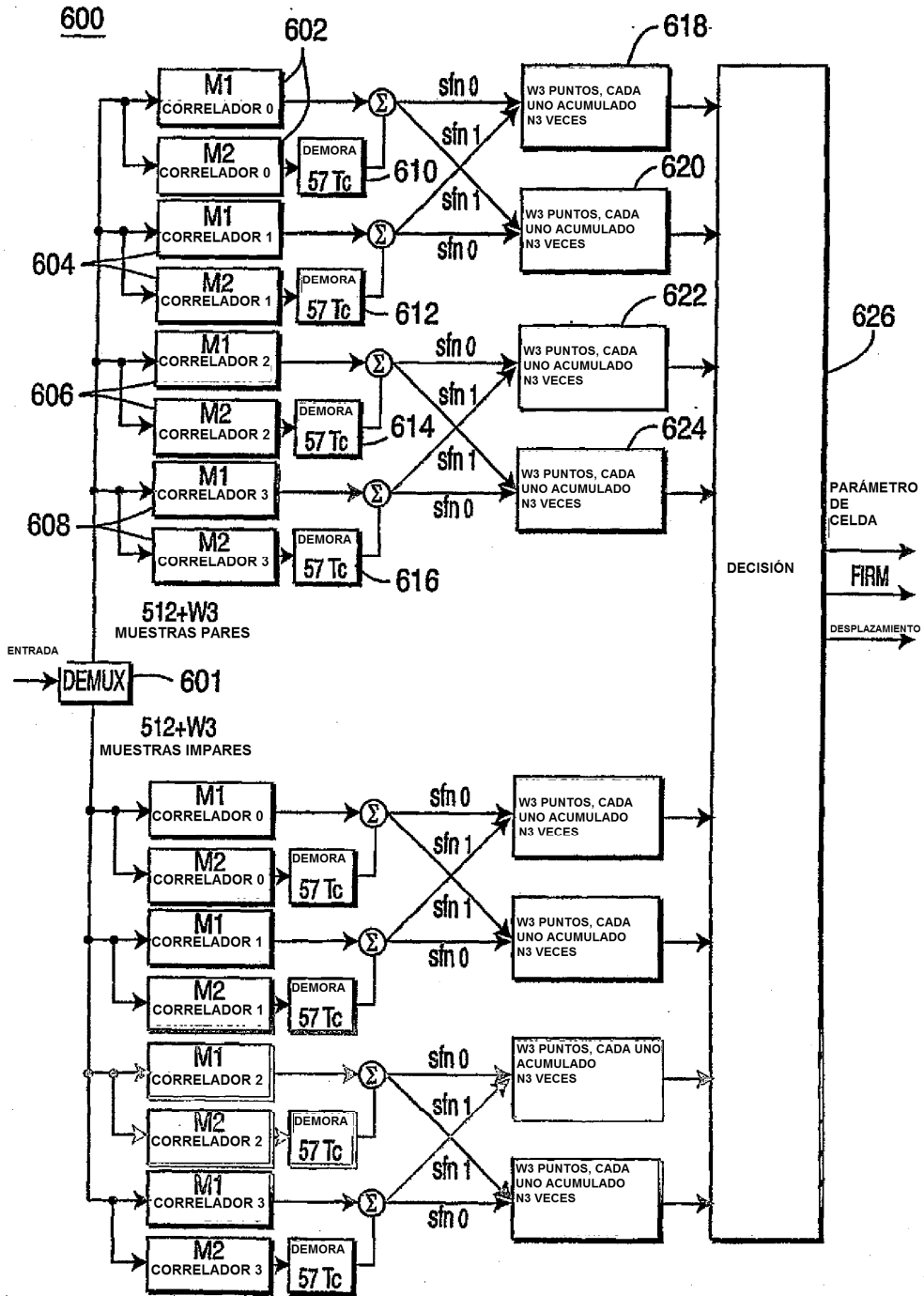


FIG. 6