

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 618 016**

51 Int. Cl.:

**H03K 4/02** (2006.01)

**H03K 17/567** (2006.01)

**H03K 19/003** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **15.10.2013 PCT/EP2013/071519**

87 Fecha y número de publicación internacional: **01.05.2014 WO2014063959**

96 Fecha de presentación y número de la solicitud europea: **15.10.2013 E 13777047 (5)**

97 Fecha y número de publicación de la concesión europea: **14.12.2016 EP 2826144**

54 Título: **Procedimiento y configuración de circuitos para conmutar un interruptor semiconductor**

30 Prioridad:

**22.10.2012 DE 102012219248**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**20.06.2017**

73 Titular/es:

**CONTI TEMIC MICROELECTRONIC GMBH  
(100.0%)  
Sieboldstrasse 19  
90411 Nürnberg, DE**

72 Inventor/es:

**HORNSTEIN, CHRISTOPH;  
BLEY, ULRICH y  
KÜHNEN, KAI**

74 Agente/Representante:

**LOZANO GANDIA, José**

ES 2 618 016 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

**PROCEDIMIENTO Y CONFIGURACIÓN DE CIRCUITOS PARA CONMUTAR UN INTERRUPTOR SEMICONDUCTOR**

**DESCRIPCIÓN**

- 5 La invención se refiere a un procedimiento y a una configuración de circuitos para conectar un interruptor semiconductor. Además se refiere la invención a un convertidor de corriente con una configuración de circuitos como la citada y un equipo de accionamiento con el citado convertidor.
- 10 Los convertidores de corriente, en particular convertidores de corriente de una configuración de circuitos de un vehículo eléctrico o híbrido, incluyen interruptores semiconductores, en particular interruptores semiconductores de potencia como por ejemplo IGBTs (transistores bipolares de potencia con electrodo de puerta o gate aislado) de potencia, que durante el funcionamiento de los convertidores de corriente generan pérdidas por conmutación. Estas pérdidas por conmutación, originan la formación de calor en los interruptores semiconductores, lo que perjudica el funcionamiento de los interruptores semiconductores.
- 15 Por el documento de patente US2011241738 se conoce un procedimiento y una configuración para conmutar un interruptor semiconductor. Allí describe el documento un procedimiento para conmutar un interruptor semiconductor desde un primer estado de conexión estático hasta un segundo estado de conexión estático mediante el control de una conexión de control del interruptor semiconductor, incluyendo el procedimiento las siguientes etapas del procedimiento: Conmutación controlada por la corriente del interruptor semiconductor partiendo del primer estado de conexión estático hasta un segundo estado de conexión estático imprimiendo controladamente al menos una primera corriente de control predeterminada en la conexión de control del interruptor semiconductor y conmutación controlada por la tensión del interruptor semiconductor al final de la fase de conmutación mediante aplicación controlada de al menos una primera tensión de control predeterminada a la conexión de control del interruptor semiconductor.
- 20 El objetivo de la presente invención consiste así en proporcionar una posibilidad de conmutación de interruptores semiconductores que presente pocas pérdidas por conmutación.
- 25 Este objetivo se logra mediante las reivindicaciones independientes. Ventajosas variantes son objeto de las reivindicaciones secundarias.
- 30 Según un primer aspecto de la presente invención, se proporciona un procedimiento para conmutar un interruptor semiconductor, en particular un IGBT de potencia, desde un primer estado de conexión estático hasta un segundo estado de conexión estático mediante control de una conexión de control del interruptor semiconductor, con
- 35
- conmutación controlada por la corriente del interruptor semiconductor partiendo del primer estado de conexión estático en una primera fase de conmutación, imprimiendo controladamente al menos una primera corriente de control predeterminada en la conexión de control del interruptor semiconductor y
  - conmutación controlada por la tensión del interruptor semiconductor en una segunda fase de conmutación que sigue a la primera fase de conmutación, mediante aplicación controlada de al menos una primera tensión de control predeterminada a la conexión de control del interruptor semiconductor, hasta que se ha alcanzado el segundo estado de conexión estático.
- 40
- 45 En consecuencia se conmuta, con control por la corriente, el interruptor semiconductor partiendo del primer estado de conexión estático, en el que este interruptor semiconductor se encuentra, antes de la conmutación, en una primera fase de conmutación imprimiendo controladamente al menos una primera corriente de control predeterminada en la conexión de control del interruptor semiconductor. En una segunda fase que sigue a esta primera fase, se conmuta, con control por tensión, el interruptor semiconductor mediante aplicación controlada de al menos una primera tensión de control predeterminada a la conexión de control del interruptor semiconductor hasta que se ha alcanzado el segundo estado de conexión estático, que es diferente del primer estado de conexión.
- 50 Aquí significa el concepto "conmutación" una transición controlada desde un primer estado de conexión estático hasta un segundo estado de conexión estático del interruptor semiconductor.
- 55 El concepto "imprimir" significa introducir una corriente controlada desde la conexión de control o bien en la misma del interruptor semiconductor con una intensidad de corriente ajustada a un valor de intensidad constante. Mediante la impresión controlada de al menos una primera corriente de control predeterminada en la primera fase de conmutación, se trasvasa la capacidad en la conexión de control del interruptor semiconductor, es decir, se carga o se descarga.
- 60 Mediante la aplicación controlada de al menos una primera tensión de control predeterminada a la tensión de control del interruptor semiconductor en la segunda fase de conmutación, se coloca la conexión de control del interruptor semiconductor en un potencial de tensión predeterminado, hasta que se ha trasvasado por completo la capacidad en la conexión de control del interruptor semiconductor, es decir, se ha cargado o descargado por completo y con ello se ha alcanzado el segundo estado de conexión estático.
- 65

La primera y la segunda fase de conmutación son dos etapas de conmutación en una transición del interruptor semiconductor desde el primer estado de conexión estático hasta el segundo estado de conexión estático, diferente del primer estado de conexión.

- 5 Mediante el procedimiento antes indicado, se proporciona una posibilidad de conmutar el interruptor semiconductor en la que pueden reducirse claramente las pérdidas por conmutación en el interruptor semiconductor. Además se acorta la duración de la conmutación, lo cual a su vez reduce los tiempos de retardo y los perjudiciales tiempos muertos entre los procesos de conmutación del interruptor semiconductor.
- 10 Además se realiza mediante el procedimiento una conmutación controlada por evento del interruptor semiconductor. Con ello se pueden ahorrar una medición de tiempos necesaria en una conmutación controlada por el tiempo, así como los componentes de conmutación necesarios para la medición de los tiempos.
- 15 Mediante la conmutación controlada por tensión en la segunda fase de conmutación hasta alcanzar el estado de conexión estático deseado, pueden ahorrarse además otras fases de conmutación. Además mediante la eliminación de las necesidades de configuración para otros parámetros, para las magnitudes de control que en otro caso serían necesarias, puede reducirse la duración de la programación y con ello también la duración del ciclo al fabricar la configuración de circuitos.
- 20 Puesto que en todo el proceso de conmutación del interruptor semiconductor sólo tiene que configurarse una corriente de control, se suprimen registros de datos y líneas de señalización para generar y retransmitir los valores de la intensidad para otras corrientes de control que en otro caso serían necesarias.
- 25 Aquí está configurado el interruptor semiconductor con preferencia como un transistor con una conexión de puerta (gate) aislada como conexión de control, en particular como un IGBT de potencia.
- 30 Según una variante preferida, el primer estado de conexión estático es un estado de conexión abierto del interruptor semiconductor y el segundo estado de conexión estático es un estado de conexión cerrado del interruptor semiconductor, conduciendo el interruptor semiconductor en el estado de conexión cerrado, es decir, conduciendo una corriente a través de una sección de carga del interruptor semiconductor y bloqueando en el estado de conexión abierto, es decir, se bloquea el flujo de corriente a través de la sección de carga. Alternativamente puede ser el primer estado de conexión estático un estado de conexión cerrado del interruptor semiconductor y el segundo estado de conexión estático un estado de conexión abierto del interruptor semiconductor.
- 35 Según otra variante preferida, se realiza en un primer proceso de conmutación del interruptor semiconductor desde el estado de conexión abierto al estado de conexión cerrado, en función de una primera tensión aplicada entre una conexión de la corriente de entrada y una conexión de la corriente de salida del interruptor semiconductor o de un parámetro que caracteriza la primera tensión, una transición desde la primera fase de conmutación hasta la segunda fase de conmutación.
- 40 Según otra variante preferida, se realiza en un segundo proceso de conmutación del interruptor semiconductor desde el estado de conexión cerrado hasta el estado de conexión abierto, en función de una segunda tensión aplicada entre la conexión de control y la conexión de la corriente de salida del interruptor semiconductor o de un parámetro que caracteriza la segunda tensión, una transición de la primera fase de conmutación a la segunda fase de conmutación.
- 45 Las dos variantes que acabamos de citar ofrecen la ventaja de que el interruptor semiconductor puede conmutarse de manera controlada en base a pocos parámetros, los cuales existen ya o bien se determinan en cualquier caso para vigilar el comportamiento en conmutación del interruptor semiconductor. De esta manera se realiza la conmutación controlada del interruptor semiconductor con sólo un pequeño sobrecoste.
- 50 Según otra variante preferida, se conmuta controladamente el interruptor semiconductor conectando un primer interruptor de activación controlable al estado de conexión estático abierto, conectándose con control mediante la corriente el primer interruptor de activación en la primera fase de conmutación del interruptor semiconductor con al menos una primera corriente de control y en la segunda fase de conmutación del interruptor semiconductor, con control mediante la tensión, con al menos una primera tensión de control.
- 55 Según otra variante preferida, se conmuta controladamente el interruptor semiconductor, conectando un segundo interruptor de activación controlable al estado de conexión estático cerrado, conectándose, con control mediante la corriente, el segundo interruptor de activación en la primera fase de conmutación del interruptor semiconductor con al menos una tercera corriente de control predeterminada y en la segunda fase de conmutación del interruptor semiconductor, con control mediante la tensión, con al menos una segunda tensión de control.
- 60 Al respecto pueden constituir el primer y el segundo interruptor de activación en conjunto una etapa de activación en semipunto, pudiendo estar dispuestos el primer interruptor de activación entre la conexión de control del interruptor semiconductor y una conexión de tensión de alimentación negativa (en inglés "low-side") de la configuración de circuitos y el segundo interruptor de activación entre la conexión de control del interruptor semiconductor y una conexión de tensión de alimentación positiva (en inglés "high-side") de la configuración de circuitos.
- 65

Aquí significa el concepto "conexión" una transición desde un estado de conexión estático abierto del primer o del segundo interruptor de activación a un estado de conexión estático cerrado del correspondiente interruptor de activación.

- 5 El primer y el segundo interruptores de activación actúan en cada caso como sumidero de corriente o fuente de corriente y hacen posibles corrientes con suficiente intensidad, que contribuyen a un trasvase rápido en la capacidad de la conexión de control del interruptor semiconductor y con ello a la conmutación rápida del interruptor semiconductor.
- 10 Según otra variante preferida adicional, se detecta en la señal de control un flanco de la señal o un nivel de señal. Además se determinan la primera tensión y la segunda tensión. La primera tensión determinada se compara a continuación con la primera tensión de referencia. Análogamente se compara la segunda tensión determinada con una segunda tensión de referencia. En función del flanco de señal detectado en la señal de control o del nivel de la señal, del resultado de la comparación entre la primera tensión y la primera tensión de referencia y del resultado de la comparación entre la segunda tensión y la segunda tensión de referencia, se controla mediante la corriente el interruptor semiconductor en la primera fase de conmutación con al menos una primera tensión de control y/o en la segunda fase de conmutación con al menos una primera tensión de control, con control mediante la tensión.
- 15 Según otra variante preferida adicional, se conecta el primer interruptor de activación, con control mediante la tensión, con al menos una primera tensión de control, cuando existe un primer flanco de señal o un primer nivel de señal de la señal de control, que indica que se conmute o induce a conmutar el interruptor semiconductor al estado de conexión abierto y cuando la segunda tensión queda por debajo de la segunda tensión de referencia.
- 20 Según otra variante preferida adicional, se conecta, con control mediante la tensión, el segundo interruptor de activación con una segunda tensión de control predeterminada cuando existe un segundo flanco o un segundo nivel de señal en la señal de control, que indica que se conmute o induce a conmutar el interruptor semiconductor al estado de conexión de cerrado y cuando la primera tensión queda por debajo de la primera tensión de referencia.
- 25 Al respecto puede ser el primer flanco de señal correspondiente a la señal de control, que indica que se conmute o bien induce a conmutar el interruptor semiconductor al estado de conexión abierto, un flanco de señal descendente. En este caso el segundo flanco de señal, que indica que se conmute o induce a conmutar el interruptor semiconductor al estado de conexión de cerrado, es un flanco de señal ascendente. Alternativamente puede ser el primer flanco de señal correspondiente a la señal de control un flanco de señal ascendente y el segundo flanco de señal un flanco de señal descendente. El control basado en flancos de señal tiene la ventaja de que éstos pueden detectarse con medios sencillos. Esto ahorra de nuevo gastos y costes.
- 30 Según otra variante preferida adicional, se conecta el primer interruptor de activación, con control mediante la corriente, con al menos una primera corriente de control, cuando está presente el primer flanco de la señal o el primer nivel de señal de la señal de control y cuando la segunda tensión sobrepasa la segunda tensión de referencia y mientras la primera tensión quede por debajo de la primera tensión de referencia.
- 35 Según otra variante preferida adicional, se conecta el primer interruptor de activación, con control por la corriente, con una segunda corriente de control predeterminada, que al menos respecto a una primera corriente de control es diferente, en particular inferior, cuando está presente el primer flanco de señal o el primer nivel de señal correspondiente a la señal de control y cuando la primera tensión sobrepasa la primera tensión de referencia y mientras la segunda tensión no quede por debajo de la segunda tensión de referencia.
- 40 Conectando el primer interruptor de activación, se desencadena un proceso de desconexión del interruptor semiconductor desde el estado de conexión estático cerrado hasta estado de conexión estático abierto. Para ello se conmuta el primer interruptor de activación y con ello el interruptor semiconductor con la primera y la segunda corriente de control, con control por la corriente, siendo en cuanto a magnitud la primera corriente de control con preferencia mayor que la segunda corriente de control. Con ello se conmuta el interruptor semiconductor en la primera fase de conmutación al principio con la primera corriente de control más elevada y a continuación con la segunda corriente de control más baja, con control mediante la corriente. Con la primera corriente de control más elevada puede acortarse el proceso de conmutación, siempre que puedan reducirse de nuevo las pérdidas por conmutación. Mediante la subsiguiente conmutación con la segunda corriente de control más reducida, pueden reducirse puntas de sobretensión perjudiciales en la primera tensión entre la conexión de la corriente de entrada y la conexión de la corriente de salida del interruptor semiconductor.
- 45 Según otra variante preferida adicional, se conecta el segundo interruptor de activación con al menos una tercera corriente de control, con control mediante la corriente, cuando está presente el segundo flanco de señal o el segundo nivel de señal de la señal de control y cuando la primera tensión sea superior a la primera tensión de referencia y siempre que la segunda tensión quede por debajo de la segunda tensión de referencia.
- 50 Según otra variante preferida adicional, se conecta, con control mediante la corriente, el segundo interruptor de activación con una cuarta corriente de control predeterminada, diferente de la tercera corriente de control y en particular inferior, cuando esté presente el segundo flanco de la señal o el segundo nivel de la señal correspondiente a la señal de control y cuando la segunda tensión sea superior a la segunda tensión de referencia y siempre que la primera tensión no quede por debajo de la primera tensión de referencia.
- 55
- 60
- 65

Conectando el segundo interruptor de activación, se desencadena un proceso de conexión del interruptor semiconductor desde el estado de conexión estático abierto hasta estado de conexión estático cerrado. Análogamente a en la primera y en la segunda corriente de control, la tercera corriente de control tiene con preferencia una magnitud mayor que la cuarta corriente de control. Con ello se conmuta el interruptor semiconductor en la primera fase de conmutación al principio con la tercera corriente de control más elevada y a continuación con la cuarta corriente de control más baja, con control mediante la corriente. Con la tercera corriente de control más elevada puede acortarse el proceso de conexión, siempre que puedan reducirse de nuevo las pérdidas por conmutación. Mediante la subsiguiente conmutación con la cuarta corriente de control más reducida, puede reducirse la velocidad de variación de la corriente desde la conexión de la corriente de entrada a la conexión de la corriente de salida y con ello perturbaciones electromagnéticas durante el proceso de conexión.

Según un segundo aspecto de la presente invención, se proporciona una configuración de circuitos para conmutar un interruptor semiconductor que puede controlarse mediante una conexión de control, en particular un IGBT de potencia, desde un primer estado de conexión estático hasta un segundo estado de conexión estático mediante control de la conexión de control del interruptor semiconductor, estando realizada la configuración de circuitos para

- en una primera fase de conmutación, partiendo del primer estado de conexión estático, conmutar el interruptor semiconductor de manera controlada por la intensidad, imprimiendo controladamente al menos una primera corriente de control predeterminada en la conexión de control del interruptor semiconductor y
- en una segunda fase de conmutación, que sigue a la primera fase de conmutación, mediante aplicación controlada de al menos una primera tensión de control predeterminada en la conexión de control del interruptor semiconductor, conmutar el interruptor semiconductor de manera controlada por la tensión hasta que se ha alcanzado el segundo estado de conexión estático.

Según un tercer aspecto de la presente invención, se proporciona un convertidor de corriente para proporcionar al menos una corriente de fase para una máquina eléctrica con al menos un interruptor semiconductor, en el que el convertidor de corriente presenta al menos una configuración de circuitos como la antes descrita, en particular una configuración de circuitos para cada interruptor semiconductor, para conmutar el interruptor semiconductor, de los que al menos hay uno.

Según un tercer aspecto de la presente invención, se proporciona un equipo de accionamiento para accionar un vehículo, en particular un vehículo eléctrico o híbrido, con una máquina eléctrica, incluyendo el equipo de accionamiento un convertidor de corriente para proporcionar al menos una corriente de fase para la máquina eléctrica, que presenta al menos un interruptor semiconductor y al menos una configuración de circuitos antes descrita para conmutar el interruptor semiconductor, de los que al menos hay uno.

Ventajosas variantes del procedimiento antes descrito han de considerarse también como variantes ventajosas de la configuración de circuitos, del convertidor de corriente o bien del equipo de accionamiento, siempre que por lo demás puedan transferirse a la configuración de circuitos antes citada, el convertidor de corriente antes citado y/o el equipo de accionamiento antes citado.

A continuación se describirán más en detalle formas de realización de la presente invención a modo de ejemplo, con referencia a los dibujos adjuntos. En los dibujos se representan sólo los componentes o las etapas del proceso que son relevantes para describir la invención. En función de la variante, pueden presentar las formas de realización representadas en los dibujos otros componentes o etapas del procedimiento no representados en los dibujos. Al respecto muestran:

- figura 1 una representación esquemática de un equipo de accionamiento para explicar un convertidor de corriente, incluyendo seis configuraciones de circuitos según una forma de realización de la invención en un esquema de circuitos;
- figura 2 un diagrama secuencial para representar un procedimiento según una forma de realización de la invención;
- figura 3 un diagrama de señales para representar el procedimiento según la forma de realización de la invención.

Refirámonos primeramente a la figura 1, en la que se representa simplificada y esquemáticamente un equipo de accionamiento AV con una máquina eléctrica EM y un convertidor de corriente SR. Este equipo de accionamiento AV sirve para accionar un vehículo eléctrico o híbrido no representado en la figura.

La máquina eléctrica EM está realizada por ejemplo como una máquina síncrona y está acoplada mecánicamente con un eje de accionamiento del vehículo no representado en la figura, para transmitir el par de giro y sirve para impulsar el vehículo.

El convertidor de corriente SR sirve para proporcionar corrientes de fase  $I_p$  para la máquina eléctrica EM y está conectado eléctricamente con la máquina eléctrica EM a través de tres fases de la corriente P1, P2 y P3.

El convertidor de corriente SR incluye un circuito en semipunto triple DHS con respectivos circuitos semiconductores HS1 y HS2, HS3 y HS4 y HS5 y HS6 respectivamente en un lado de la tensión positiva (en inglés "high-side") y en un lado de la tensión negativa (en inglés "low-side"), en cada caso en una conexión serie. Los seis interruptores semiconductores HS1, HS2, HS3, HS4, HS5, HS6 están configurados en esta forma de realización

## ES 2 618 016 T3

como canal n IGBT (transistor bipolar con electrodo de puerta o gate aislado) e incluyen en cada caso una conexión del colector como una conexión de la corriente de entrada EHS, una conexión de emisor (emitter) como una conexión de la corriente de salida AHS y entre la conexión de la corriente de entrada EHS y la conexión de la corriente de salida AHS, una sección de carga para el paso de una corriente de carga lo a la máquina eléctrica EM como corriente de fase Ip.

Los interruptores semiconductores HS1, HS2, HS3, HS4, HS5, HS6 presentan además respectivas conexiones de puerta (gate) como una conexión de control SHS, mediante la cual los correspondientes interruptores semiconductores HS1, HS2, HS3, HS4, HS5, HS6 controlados permiten de manera controlada el flujo de la correspondiente corriente de carga lo a través del correspondiente tramo de carga o lo bloquean. (En la figura 1 se muestra a modo de ejemplo la conexión de la corriente de entrada EHS, la conexión de la corriente de salida AHS y la conexión de control SHS para realizar una descripción simple sólo en un interruptor semiconductor HS1.)

Para cada uno de estos seis interruptores semiconductores HS1, HS2, HS3, HS4, HS5, HS6 presenta el convertidor de corriente SR las respectivas configuraciones de circuitos SA1, SA2, SA3, SA4, SA5, SA6 para controlar el correspondiente interruptor semiconductor HS1, HS2, HS3, HS4, HS5, HS6, que tienen entre sí en gran medida las mismas funciones. Para simplificar la descripción de estas configuraciones de circuitos SA1, SA2, SA3, SA4, SA5, SA6, se describirá por lo tanto detalladamente a continuación solamente una de estas configuraciones de circuitos SA1, a modo de ejemplo.

Al igual que las otras cinco configuraciones de circuitos SA2, SA3, SA4, SA5, SA6, incluye la configuración de circuitos SA1 una etapa de activación en semipuerta HB como etapa final para controlar el interruptor semiconductor HS1, una primera unidad de comparación VE1, una segunda unidad de comparación VE2, una unidad de memoria SE, así como una unidad de control AE para controlar la etapa de activación en semipuerta HB.

La configuración de circuitos SA1 está configurada, a excepción de la etapa de activación en semipuerta HB, en un componente ASIC (ASIC: circuito integrado específico de la aplicación), es decir, en un circuito eléctrico integrado.

La etapa de activación en semipuerta HB presenta a su vez en cada caso un primer interruptor de activación T1 en el lado de la tensión negativa y un segundo interruptor de activación T2 en el lado de la tensión positiva en una conexión serie, estando conectado eléctricamente el nodo entre ambos interruptores de activación T1 y T2, que une eléctricamente ambos interruptores de activación T1 y T2, con la conexión de control SHS del interruptor semiconductor HS1. De esta manera se conmuta controladamente, es decir, se abre y se cierra el interruptor semiconductor HS1 mediante estos interruptores de activación T1 y T2 de la etapa de activación en semipuerta HB.

Ambos interruptores de activación T1 y T2 presentan respectivas conexiones de control ST1 y ST2 y están configurados tal que pueden conectarse y desconectarse de forma controlada respectivamente mediante estas conexiones de control ST1 y ST2.

En esta forma de realización está configurado el primer interruptor de activación T1 como canal n MOSFET de potencia (transistor de potencia de efecto de campo semiconductor de óxido metálico) con una conexión de puerta (gate) como la conexión de control ST1 y el segundo interruptor de activación T2 como canal p MOSFET de potencia con una conexión de puerta (gate) como la conexión de control ST2.

La primera unidad de comparación VE1 presenta una primera conexión de entrada E11 y una segunda conexión de entrada E12, así como una conexión de salida A11 y está conectada eléctricamente mediante la primera conexión de entrada E11 con la conexión de la corriente de entrada EHS del interruptor semiconductor HS1. Mediante esta primera conexión de entrada E11 mide la primera unidad de comparación VE1 el potencial de tensión en la conexión de la corriente de entrada EHS del interruptor semiconductor HS1 y determina así una primera tensión UE entre la conexión de la corriente de entrada EHS y la conexión de la corriente de salida AHS del interruptor semiconductor HS1 y/o la tensión colector-emisor del interruptor semiconductor HS1. Mediante la segunda conexión de entrada E12 obtiene la primera unidad de comparación VE1 una primera tensión de referencia UE\_TH de la unidad de memoria SE y compara la primera tensión UE con la primera tensión de referencia UE-TH. En función del resultado de la comparación, emite la primera unidad de comparación VE1 una primera señal de salida AS11 con los correspondientes niveles de señal en la conexión de salida A11.

La segunda unidad de comparación VE2 presenta igualmente una primera conexión de entrada E21 y una segunda conexión de entrada E22, así como una conexión de salida A21 y está conectada eléctricamente mediante la primera conexión de entrada E21 con la conexión de control SHS del interruptor semiconductor HS1. Mediante esta primera conexión de entrada E21 mide la segunda unidad de comparación VE2 el potencial de tensión en la conexión de control SHS del interruptor semiconductor HS1 y determina así una segunda tensión US entre la conexión de control SHS y la conexión de la corriente de salida AHS o bien la tensión del emisor de la puerta (gate) del interruptor semiconductor HS1. Mediante la segunda conexión de entrada E22 obtiene la segunda unidad de comparación VE1 una segunda tensión de referencia US\_TH de la unidad de memoria SE y compara la segunda tensión US con la segunda tensión de referencia US\_TH y emite en función del resultado de la comparación una segunda señal de salida AS21 con los correspondientes niveles de señal en la conexión de salida A21.

La unidad de control AE presenta una primera conexión de entrada E31, una segunda conexión de entrada E32, una tercera conexión de entrada E33 y una cuarta conexión de entrada E34, así como una primera conexión de salida

5 A31 y una segunda conexión de salida A32. Mediante la primera conexión de entrada E31 está conectada eléctricamente la unidad de control AE con la conexión de salida A11 de la primera unidad de comparación VE1 y obtiene a través de esta primera conexión de entrada E31 la primera señal de salida AS11 de la primera unidad de comparación VE1. Mediante la segunda conexión de entrada E32 está conectada eléctricamente la unidad de control AE con la conexión de salida A21 de la segunda unidad de entrada EHS del interruptor semiconductor HS1 de comparación VE2 y recibe a través de esta segunda conexión de entrada E32 la segunda señal de salida AS21 de la segunda unidad de comparación VE2. Mediante la tercera conexión de entrada E33 recibe la unidad de control AE de un generador de señales no representado en la figura una señal de control modulada en anchura de impulso PWM para controlar el interruptor semiconductor HS1. A través de la cuarta conexión de entrada E34 está conectada eléctricamente la unidad de control AE con una conexión de salida A41 de la unidad de memoria SE y recibe a través de esta cuarta conexión de entrada E34 valores de la intensidad de corriente IAS10, IAS20, IAS30, IAS40 de la unidad de memoria SE, con los cuales conmuta controladamente la unidad de control AE el interruptor semiconductor HS1. A través de la primera conexión de salida A31 está conectada eléctricamente la unidad de control AE con la conexión de control ST1 del primer interruptor de activación del lado de la tensión negativa T1 y conmuta este interruptor de activación T1 mediante una primera señal de control, que imprime la unidad de control AE a través de la primera conexión de salida A31 en forma de una corriente de control en la conexión de control ST1 de este interruptor de activación T1 o bien en forma de una tensión de control en la conexión de control ST1 de este interruptor de activación T1. Análogamente está conectada eléctricamente la unidad de control AE a través de la segunda conexión de salida A32 con la conexión de control ST2 del segundo interruptor de activación del lado de la tensión positiva T2 y conmuta este interruptor de activación T2 mediante una segunda señal de control, que imprime la unidad de control AE a través de la segunda conexión de salida A32 en forma de una corriente de control en la conexión de control ST2 de este interruptor de activación T2 o aplica en forma de una tensión de control en la conexión de control ST2 de este interruptor de activación T2.

10  
 15  
 20  
 25 La unidad de memoria SE sirve para memorizar y proporcionar valores de tensión de las tensiones de referencia UE\_TH, US\_TH, así como valores de intensidad IAS10, IAS20, IAS30, IAS40 para la comunicación controlada de ambos interruptores de activación T1 y T2 y con ello el interruptor semiconductor HS.

30 Una vez que se ha descrito en detalle a modo de ejemplo la forma de realización de la configuración de circuitos SA1 con ayuda de la figura 1, describiremos ahora con ayuda de las figuras 2 y 3 un procedimiento a modo de ejemplo para conmutar el interruptor semiconductor HS1 con la configuración de circuitos SA1 representada en la figura 1. Al respecto muestra la figura 2 una secuencia del procedimiento para conmutar el interruptor semiconductor HS1 en un diagrama secuencial y en la figura 3 las correspondientes variaciones de la señal y de los parámetros durante un proceso de desconexión del interruptor semiconductor HS1 en un diagrama de señales.

35 Durante el funcionamiento del equipo de accionamiento AV se controla la máquina eléctrica EM mediante tres señales de control moduladas en anchura de impulso, que conectan y desconectan o bien cierran y abren los seis interruptores semiconductores HS1, HS2, HS3, HS4, HS5, HS6 por pares, es decir, en cada caso dos interruptores semiconductores HS1 y HS2, HS3 y HS4, o bien HS5 y HS6 de cada uno de los tres circuitos en semipunto, decalados en fase y controlados por los flancos. Los controles de los correspondientes interruptores semiconductores HS1, HS2, HS3, HS4, HS5, HS6 mediante estas señales de control se realizan mediante las correspondientes configuraciones de circuitos SA1, SA2, SA3, SA4, SA5, SA6 de la misma manera. Por ello se describirá a continuación el procedimiento para conectar los interruptores semiconductores HS1, HS2, HS3, HS4, HS5, HS6 mediante las correspondientes configuraciones de circuitos SA1, SA2, SA3, SA4, SA5, SA6 a modo de ejemplo con el primer interruptor semiconductor HS1 y la configuración de circuitos SA1 asociada al mismo.

40  
 45 Durante el funcionamiento del equipo de accionamiento AV identifica la unidad de control AE de la configuración de circuitos SA1, según una primera etapa del procedimiento S100, a partir de la señal de control modulada en la anchura de impulso PWM, un flanco de señal descendente o ascendente FSF, SSF.

50 Además identifica o mide la primera unidad de comparación VE1 según una segunda etapa del procedimiento S200 la primera tensión UE en la conexión de la corriente de entrada EHS del interruptor semiconductor HS1 respecto a la conexión de la corriente de salida AHS del interruptor semiconductor HS1. La primera unidad de comparación VE1 compara la primera tensión medida UE según una tercera etapa del procedimiento S210 con la primera tensión de referencia UE\_TH, cuyo valor de tensión lo proporciona la unidad de memoria SE. El resultado de la comparación lo proporciona la primera unidad de comparación VE1 a continuación como la primera señal de salida AS11 de la unidad de control AE.

55 Análogamente determina o mide la segunda unidad de comparación VE2 según una cuarta etapa del procedimiento S300 la segunda tensión US en la conexión de control SHS del interruptor semiconductor HS1 con respecto a la conexión de la corriente de salida AHS del interruptor semiconductor HS1. La segunda unidad de comparación VE2 compara la segunda tensión medida US según una quinta etapa del procedimiento S310 con la segunda tensión de referencia US\_TH, cuyo valor de tensión lo proporciona igualmente la unidad de memoria SE. El resultado de la comparación lo proporciona la segunda unidad de comparación VE2 a continuación como la segunda señal de salida AS21 a la unidad de control AE.

60  
 65 En función del flanco de señal FSF, SSF determinado de la señal de control PWM, de la primera y la segunda señal de salida AS11 y AS21 de la primera y de la segunda unidad de comparación VE1 y VE2, controla la unidad de

control AE el primer y el segundo interruptores de activación T1 y T2 y en consecuencia el interruptor semiconductor HS1.

5 En detalle, se realiza la conmutación controlada del interruptor semiconductor HS1 mediante la unidad de control AE, tal como se describirá a continuación.

10 En un estado de conexión inicial estático, que a priori se supone cerrado, del interruptor semiconductor HS1, éste se controla mediante la unidad de control AE en un proceso de desconexión que a continuación se describe en tres etapas de conmutación consecutivas, es decir, en una primera etapa de conmutación S1, una segunda etapa de conmutación S2 y una tercera etapa de conmutación S3, se abre por etapas o bien se lleva al estado de conmutación estático abierto. Entonces constituyen la primera y la segunda etapas de conmutación S1 y S2 la primera fase de conmutación controlada por la corriente del proceso de desconexión y la tercera etapa de conmutación S3, la segunda fase de conmutación controlada por la tensión del proceso de desconexión del interruptor semiconductor HS1.

15 Si se tiene un flanco de señal descendente FSF como un primer flanco de señal correspondiente a la señal de control PWM, que por ejemplo indica la desconexión, es decir, la apertura del interruptor semiconductor HS1, o bien detecta la unidad de control AE un flanco de señal descendente FSF en la señal de control PWM, entonces comprueba la unidad de control AE en la primera y la segunda señal de salida AS11 y AS21 de la primera y de la segunda unidades de comparación VE1 y VE2, si las correspondientes señales de salida AS11 y AS12 o bien su nivel de señal indican que la primera tensión UE ha rebasado hacia abajo la primera tensión de referencia UE\_TH y a la vez que la segunda tensión de referencia US ha rebasado hacia arriba la segunda tensión de referencia US\_TH, es decir, si son válidas las siguientes ecuaciones:  $UE < UE\_TH$  y  $US > US\_TH$ .

25 Si es ese el caso, entonces genera la unidad de control AE según una sexta etapa del procedimiento S410 a partir del primer valor de la intensidad IAS10 de la unidad de memoria SE, una primera corriente de control constante IAS1 e imprime esta primera corriente de control IAS1 en la conexión de control ST1 del primer interruptor de activación T1. Controlado por esta primera corriente de control IAS1, se conecta o cierra el primer interruptor de activación T1 en la primera etapa de conmutación S1. El primer interruptor de activación T1 amplifica entonces la primera corriente de control IAS1 hasta una primera corriente de puerta (gate) constante IS1 (véase la figura 4), que fluye ahora en esta primera etapa de conmutación S1 desde la conexión de control SHS del interruptor semiconductor HS1. Debido a ello forma el primer interruptor de activación T1 un sumidero de corriente para descargar la capacidad de entrada de la conexión de control SHS del interruptor semiconductor HS1. En consecuencia descarga la conexión de control SHS del interruptor semiconductor HS1 y cae la segunda tensión US o bien la tensión de puerta-emisor del interruptor semiconductor HS1. Como consecuencia aumenta la primera tensión UE o bien la tensión colector-emisor del interruptor semiconductor HS1 y desciende la corriente colector-emisor IE. El primer interruptor de activación T1 o bien el interruptor semiconductor HS1 se conecta además con la primera corriente de control IAS1 en esta primera etapa de conmutación S1 con control mediante la corriente, mientras la primera tensión UE no sobrepase la primera tensión de referencia UE\_TH, es decir, mientras sea válida la siguiente ecuación:  $UE < UE\_TH$ .

45 La primera tensión ascendente UE se mide además mediante la primera unidad de comparación VE1 y se compara con la primera tensión de referencia UE\_TH. Tan pronto como la primera tensión UE sobrepasa la primera tensión de referencia UE\_TH, modifica la primera unidad de comparación VE1 el nivel de señal de la primera señal de salida AS11. La unidad de control AE detecta esta variación del nivel en la primera señal de salida AS11 y genera a continuación, según una séptima etapa del procedimiento S420, a partir del segundo valor de la corriente IAS20 de la unidad de memoria SE, una segunda corriente de control constante IAS2, e imprime esta segunda corriente de control IAS2 en la conexión de control ST1 del primer interruptor de activación T1. Controlado por esta segunda corriente de control IAS2, se conecta o cierra a continuación el primer interruptor de activación T1 en la segunda etapa de conmutación S2. El primer interruptor de activación T1 amplifica entonces la segunda corriente de control IAS2 hasta una segunda corriente de puerta (gate) constante IS2 (véase al respecto la figura 4), que ahora en esta segunda etapa de conmutación S2 fluye desde la conexión de control SHS del interruptor semiconductor HS1. En consecuencia sigue descargando la conexión de control SHS del interruptor semiconductor HS1 y sigue cayendo la segunda tensión US del interruptor semiconductor HS1 y sigue descendiendo la corriente colector-emisor IE. El primer interruptor de activación T1 o bien el interruptor semiconductor HS1 sigue conmutando con control mediante la corriente con la segunda corriente de control IAS2 en esta segunda etapa de conmutación S2, siempre que la segunda tensión US sobrepase la segunda tensión de referencia US\_TH, es decir, siempre que sea válida la siguiente ecuación:  $US > US\_TH$ .

60 Entonces viene prescrito el segundo valor de la corriente IAS20 o bien de la segunda corriente de control IAS2 tal que la misma sea inferior o más baja que el primer valor de la corriente IAS10 y la primera corriente de control IAS1 respectivamente. Debido a ello conecta el primer interruptor de activación T1 con más rapidez o bien desconecta el interruptor semiconductor HS1 en la primera etapa de conmutación S1 con más rapidez que en la segunda etapa de conmutación S2. Mediante la desconexión rápida del interruptor semiconductor HS1 en la primera etapa de conmutación S1, se reduce la energía de pérdidas por conmutación en el primer interruptor de activación T1 y el interruptor semiconductor HS1 y también se acorta la duración total de la conmutación. Mediante la subsiguiente conexión lenta del primer interruptor de activación T1 y la desconexión lenta del interruptor semiconductor HS1 con la segunda corriente de control IS2 más pequeña en la subsiguiente segunda etapa de conmutación S2, pueden

limitarse las puntas de sobretensión que se presentan en esta segunda etapa de conmutación S2 en la segunda tensión UE o en la tensión colector-emisor a un valor de tensión nada peligroso para el interruptor semiconductor HS1.

5 La segunda tensión descendente US o bien la tensión puerta-emisor del interruptor semiconductor HS1 se mide a continuación mediante la segunda unidad de comparación VE2 y se compara con la segunda tensión de referencia US\_TH. Tan pronto como la segunda tensión UE queda por debajo de la segunda tensión de referencia US\_TH, modifica la segunda unidad de comparación VE2 el nivel de señal de la segunda señal de salida AS21. La unidad de control AE detecta esta variación del nivel en la segunda señal de salida AS21 y coloca a continuación, según una octava etapa del procedimiento S430, la tensión de control ST1 del primer interruptor de activación T1 en una primera tensión de control UAS1 predeterminada referida al potencial de tensión en una conexión de la tensión de alimentación negativa NA de la configuración de circuitos SA1. Con control mediante esta primera tensión de control UAS1, conecta el primer interruptor de activación T1 ahora en la tercera etapa de conmutación S3 por completo. En consecuencia se lleva la segunda tensión US o bien la tensión puerta-emisor en breve tiempo bruscamente al potencial de tensión en la conexión de tensión de alimentación negativa NA y el interruptor semiconductor HS1 se abre por completo o bien se lleva a un estado de conexión estático abierto. Mediante la rápida variación de la segunda tensión US, se sigue reduciendo la energía de pérdidas por conmutación y se sigue acortando la duración total de la conmutación en el interruptor semiconductor HS1.

20 El primer interruptor de activación T1 se sigue manteniendo a continuación con la primera tensión de control UAS1 en este primer estado de conexión de cerrado, hasta que se detecta un siguiente flanco de señal en la señal de control PWM. Mientras se mantenga el primer interruptor de activación T1 mediante la primera tensión de control UAS1 en el estado de conexión de cerrado, permanece el interruptor semiconductor HS1 en el estado de conexión estático de abierto.

25 En este proceso de desconexión del interruptor semiconductor HS1 se desconecta el segundo interruptor de activación T2 en un proceso de conmutación sencillo, conocido por el especialista, con control mediante la corriente y/o mediante la tensión, o bien se lleva a un estado de conexión abierto y se mantiene en el mismo.

30 Partiendo del estado de conexión de abierto, se cierra gradualmente el interruptor semiconductor HS1 en un proceso de conexión que se describe a continuación, igualmente en tres etapas de conmutación, es decir, en un primer estado de conexión S4, un segundo estado de conexión S5 y un tercer estado de conexión S6, o bien se lleva al estado de conexión estático cerrado. Entonces constituyen la primera y la segunda etapas de conmutación S4 y S5 la primera fase de conmutación controlada por la corriente del proceso de conexión del interruptor semiconductor HS1 y la tercera etapa de conmutación S6 la segunda fase de conmutación controlada por la tensión del proceso de conexión.

40 Si se tiene un flanco de señal ascendente SFF como un segundo flanco de señal correspondiente a la señal de control PWM, que por ejemplo señala la conexión, es decir, el cierre del interruptor semiconductor HS1, o bien detecta la unidad de control AE un flanco de señal ascendente SSF en la señal de control PWM, entonces comprueba la misma en la primera y la segunda señal de salida AS11 y AS21 si las correspondientes señales de salida AS11 y AS12 o bien su nivel de señal señalizan que la primera tensión UE sobrepasa la primera tensión de referencia UE\_TH y a la vez la segunda tensión US queda por debajo de la segunda tensión de referencia US\_TH, es decir, si se cumplen las dos siguientes igualdades:  $UE > UE\_TH$  y  $US < US\_TH$ .

45 Cuando sucede esto, genera la unidad de control AE, según una novena etapa del procedimiento S440, una tercera corriente de control IAS3 constante con el tercer valor de la corriente IAS30 de la unidad de memoria SE e imprime esta tercera corriente de control IAS3 a través de la segunda conexión de salida A32 en la conexión de control ST2 del segundo interruptor de activación T2. Controlado por esta tercera corriente de control IAS3, se conecta o cierra el segundo interruptor de activación T2 en la primera etapa de conmutación S4. El segundo interruptor de activación T2 amplifica entonces la tercera corriente de control IAS3 hasta una tercera corriente de puerta (gate) constante, que ahora fluye en esta primera etapa de conmutación S4 hacia la conexión de control SHS del interruptor semiconductor HS1. De esta manera constituye el segundo interruptor de activación T2 una fuente de corriente para cargar la capacidad de entrada de la conexión de control SHS del interruptor semiconductor HS1. En consecuencia carga la conexión de control SHS del interruptor semiconductor HS1 y aumenta la segunda tensión US o bien la tensión puerta-emisor del interruptor semiconductor HS1. Como consecuencia cae la primera tensión UE o bien la tensión colector-emisor del interruptor semiconductor HS1 y aumenta la corriente colector-emisor. El segundo interruptor de activación T2 o bien el interruptor semiconductor HS1 se conmuta con la tercera corriente de control IAS3 en esta primera etapa de conmutación S4 con control mediante la corriente, siempre que la segunda tensión US no sobrepase la segunda tensión de referencia US\_TH, es decir, mientras se cumpla la siguiente ecuación:  $US < US\_TH$ .

65 Además, la segunda tensión ascendente US se mide mediante la segunda unidad de comparación VE2 y se compara con la segunda tensión de referencia US\_TH. Tan pronto como la segunda tensión US sobrepasa la segunda tensión de referencia US\_TH, modifica la segunda unidad de comparación VE2 el nivel de señal de la segunda señal de salida AS21. La unidad de control AE detecta esta variación del nivel en la segunda señal de salida AS21 y genera a continuación, según una décima etapa del procedimiento S450, una cuarta corriente de control IAS4 constante con un cuarto valor de la corriente IAS40 mediante la unidad de memoria SE, que a continuación se imprime mediante la segunda conexión de salida A32 de la unidad de control AE en la conexión de

## ES 2 618 016 T3

control ST2 del segundo interruptor de activación T2. Con control mediante esta cuarta corriente de control IAS4, se conecta o se cierra a continuación el segundo interruptor de activación T2 en la segunda etapa de conexión S5. El segundo interruptor de activación T2 amplifica entonces la cuarta corriente de control IAS4 hasta una cuarta corriente de puerta (gate) constante, que ahora en esta segunda etapa de conmutación S5 fluye hacia la conexión de control SHS del interruptor semiconductor HS1. En consecuencia sigue cargando la conexión de control SHS del interruptor semiconductor HS1 y aumenta la segunda tensión US del interruptor semiconductor HS1. Como consecuencia sigue cayendo la primera tensión UE del interruptor semiconductor HS1 y sigue aumentando la corriente colector-emisor. El segundo interruptor de activación T2 o bien el interruptor semiconductor HS1 se conecta a continuación en esta segunda etapa de conmutación S5 con la cuarta corriente de control IAS4, con control mediante la corriente, siempre que la primera tensión UE sobrepase la primera tensión de referencia UE\_TH, es decir, mientras se cumpla la siguiente ecuación:  $UE > UE\_TH$ .

Al respecto se prescribe el cuarto valor de la corriente IAS40 o bien la cuarta corriente de control IAS4 tal que el mismo sea inferior o menor que el tercer valor de la corriente IAS30 o bien la tercera corriente de control IAS3. Debido a ello conecta el segundo interruptor de activación T2 o bien el interruptor semiconductor HS1 en la primera etapa de conmutación S4 con más rapidez que en la segunda etapa de conmutación S5. Debido a la conexión rápida del segundo interruptor de activación T2 y del interruptor semiconductor HS1 en la primera etapa de conmutación S4, descienden las pérdidas por conmutación en el segundo interruptor de activación T2 y el interruptor semiconductor HS1 en esta etapa de conmutación. Mediante la subsiguiente conexión lenta del segundo interruptor de activación T2 y del interruptor semiconductor HS1 con la segunda corriente de control IAS5 reducida en la siguiente segunda etapa de conmutación S5, puede limitarse la velocidad de variación de la corriente colector-emisor, es decir, la corriente de la conexión de corriente de entrada EHS a la conexión de corriente de salida AHS del interruptor semiconductor HS1. De esta manera se reducen o evitan perturbaciones electromagnéticas.

Además, la primera tensión descendente UE se mide mediante la primera unidad de comparación VE1 y se compara con la primera tensión de referencia UE\_TH. Tan pronto como la primera tensión US queda por debajo de la primera tensión de referencia UE\_TH, modifica la primera unidad de comparación VE1 el nivel de señal de la primera señal de salida AS11. La unidad de control AE detecta esta variación del nivel en la primera señal de salida AS11 y aplica a continuación, según una undécima etapa del procedimiento S460, una segunda tensión de control UAS2 constante a la conexión de control ST2 del segundo interruptor de activación T2 (referida al potencial de tensión en la conexión de tensión de alimentación negativa NA de la configuración de circuitos SA1). Con control mediante esta segunda tensión de control UAS2, conecta ahora por completo el segundo interruptor de activación T2 en la tercera etapa de conmutación S3. En consecuencia se lleva la segunda tensión US o bien la tensión puerta-emisor del interruptor semiconductor HS1 a un valor de la tensión de servicio de la máquina eléctrica EM y el interruptor semiconductor HS1 cierra por completo o bien se lleva al estado de conexión estático de cerrado.

El segundo interruptor de activación T2 se sigue manteniendo a continuación con la segunda tensión de control UAS2 en este estado de conexión de cerrado, hasta que se detecta el siguiente flanco de señal en la señal de control PWM. Mientras se mantenga el segundo interruptor de activación T2 mediante la segunda tensión de control UAS2 en este estado de cerrado, permanece el interruptor semiconductor HS1 en el estado de conexión estático de cerrado. Debido a la rápida variación de la segunda tensión US o bien de la tensión puerta-emisor del interruptor semiconductor HS1, se siguen reduciendo las pérdidas por conmutación y también se sigue acortando la duración total de la conmutación en el interruptor semiconductor HS1.

En este proceso de conexión del interruptor semiconductor HS1 se desconecta el primer interruptor de activación T1 en un proceso de conmutación sencillo, que conoce el especialista, mediante control por la corriente y/o por la tensión o bien se lleva a un estado de conexión de abierto y se mantiene en el mismo.

Resumiendo, se realiza así la conmutación controlada por la corriente y por la tensión del interruptor semiconductor HS1 tal como se representa en la siguiente tabla 1.

**Tabla 1**

proceso de conmutación	etapas de conmutación	PWM	$UE > UE\_TH$	$US > US\_TH$	T1	T2
desconectar HS1	S1	FSF	0	1	IAS1	-
	S2	FSF	1	1	IAS2	-
	S3	FSF	1	0	UAS1	-
conectar HS1	S4	SSF	1	0	-	IAS3
	S5	SSF	1	1	-	IAS4
	S6	SSF	0	1	-	UAS2

55

## REIVINDICACIONES

- 5 1. Procedimiento para conmutar un interruptor semiconductor (HS1) desde un primer estado de conexión estático hasta un segundo estado de conexión estático mediante control de una conexión de control (SHS) del interruptor semiconductor (HS1), presentando el procedimiento las siguientes etapas del procedimiento:
- 10 • Una primera etapa de conmutación (S1; S4) de una primera fase de conmutación (S1, S2; S4, S5), en la que se realiza la conmutación controlada por la corriente (S410; S440) del interruptor semiconductor (HS1) partiendo del primer estado de conexión estático, imprimiendo controladamente al menos una primera corriente de control (IAS1) predeterminada en la conexión de control (SHS) del interruptor semiconductor (HS1),
- 15 • una segunda etapa de conmutación (S2; S5) de la primera fase de conmutación (S1, S2; S4, S5), en la que se realiza la conmutación controlada por la corriente (S420; S450) del interruptor semiconductor (HS1) a continuación de la primera etapa de conmutación (S1; S4), imprimiendo controladamente una segunda corriente de control (IAS2) predeterminada, inferior a la al menos una primera corriente de control (IAS1) predeterminada en la conexión de control (SHS) del interruptor semiconductor (HS1) y
- 20 • una segunda fase de conmutación (S3; S6) que sigue a la primera fase de conmutación (S1, S2; S4, S5), en la que se realiza la conmutación controlada por la tensión (S430; S460) del interruptor semiconductor (HS1) mediante aplicación controlada de al menos una primera tensión de control (UAS1) predeterminada a la conexión de control (SHS) del interruptor semiconductor (HS1), hasta que se ha alcanzado el segundo estado de conexión estático.
- 25 2. Procedimiento de acuerdo con la reivindicación 1, en el que
- el primer estado de conexión estático es un estado de conexión abierto del interruptor semiconductor (HS1) y el segundo estado de conexión estático es un estado de conexión cerrado del interruptor semiconductor (HS1) o bien el primer estado de conexión estático es un estado de conexión cerrado del interruptor semiconductor (HS1) y el segundo estado de conexión estático un estado de conexión abierto del interruptor semiconductor (HS1),
- 30 – en el cual el interruptor semiconductor (HS1)
- conduce en el estado de conexión cerrado y
- bloquea en el estado de conexión abierto.
- 35 3. Procedimiento de acuerdo con la reivindicación 2, en el que se realiza, en un primer proceso de conmutación del interruptor semiconductor (HS1) desde el estado de conexión abierto al estado de conexión cerrado, una transición desde la primera fase de conmutación (S4, S5) hasta la segunda fase de conmutación (S6) en función de una primera tensión (UE) aplicada entre una conexión de la corriente de entrada (EHS) y una conexión de la corriente de salida (AHS) del interruptor semiconductor (HS1) o de un parámetro que caracteriza la primera tensión (UE).
- 40 4. Procedimiento de acuerdo con la reivindicación 3, en el que en un segundo proceso de conmutación del interruptor semiconductor (HS1) desde el estado de conexión cerrado hasta el estado de conexión abierto, se realiza una transición de la primera fase de conmutación (S1, S2) a la segunda fase de conmutación (S3) en función de una segunda tensión (US) aplicada entre la conexión de control (SHS) y la conexión de la corriente de salida (AHS) del interruptor semiconductor (HS1) o de un parámetro que caracteriza la segunda tensión (US).
- 45 5. Procedimiento de acuerdo con la reivindicación 4, en el que el interruptor semiconductor (HS1) se conmuta conectando un primer interruptor de activación (T1) controlable al estado de conexión estático abierto, en el que el primer interruptor de activación (T1)
- 50 ○ en la primera fase de conmutación (S1, S2) del interruptor semiconductor (HS1), se conecta con control mediante la corriente con al menos una primera corriente de control (IAS1) y
- en la segunda fase de conmutación (S3) del interruptor semiconductor (HS1), se conecta con control mediante la tensión con al menos una primera tensión de control (UAS1).
- 55 6. Procedimiento de acuerdo con una de las reivindicaciones 4 a 5, en el que el interruptor semiconductor (HS1) se conmuta controladamente, conectando un segundo interruptor de activación (T2), al estado de conexión estático cerrado, en el que el segundo interruptor de activación (T2)
- 60 – en la primera fase de conmutación (S4, S5) del interruptor semiconductor (HS1) se conecta con control mediante la corriente con al menos una tercera corriente de control (IAS3) predeterminada y
- en la segunda fase de conmutación (S6) del interruptor semiconductor (HS1) se conecta con control mediante la tensión con al menos una segunda tensión de control (UAS2) predeterminada.
- 65 7. Procedimiento de acuerdo con la reivindicación 5 ó 6, **caracterizado por** la conexión (S430) del primer interruptor de activación (T1) con al menos una primera tensión de control (UAS1)
- cuando existe un primer flanco de señal (FSF) o un primer nivel de señal de la señal de control (PWM) para conmutar el interruptor semiconductor (HS1) al estado de conexión abierto y

- cuando la segunda tensión (US) queda por debajo de la segunda tensión de referencia (US\_TH).
- 5 8. Procedimiento de acuerdo con una de las reivindicaciones 5 a 7,  
**caracterizado por** la conexión (S460) del segundo interruptor de activación (T2) con la segunda tensión de control (UAS2)
- cuando existe un segundo flanco de señal (SSF) o un segundo nivel de señal de la señal de control (PWM) para conmutar el interruptor semiconductor (HS1) al estado de conexión cerrado y
  - cuando la segunda tensión (UE) queda por debajo de la primera tensión de referencia (UE\_TH).
- 10 9. Procedimiento de acuerdo con una de las reivindicaciones 5 a 8,  
**caracterizado por** la conexión (S410) del primer interruptor de activación (T1) con al menos una primera corriente de control (IAS1)
- cuando existe el primer flanco de señal (FSF) o el primer nivel de señal de la señal de control (PWM),
  - cuando la segunda tensión (US) sobrepasa la segunda tensión de referencia (US\_TH) y
  - mientras la primera tensión (UE) quede por debajo de la primera tensión de referencia (UE\_TH).
- 15 10. Procedimiento de acuerdo con una de las reivindicaciones 5 a 9,  
**caracterizado por** la conexión (S420) del primer interruptor de activación (T1) con la segunda corriente de control (IAS2)
- cuando existe el primer flanco de señal (FSF) o el primer nivel de señal de la señal de control (PWM),
  - cuando la primera tensión (UE) sobrepasa la primera tensión de referencia (UE\_TH) y
  - mientras la segunda tensión (US) no quede por debajo de la segunda tensión de referencia (US\_TH).
- 20 11. Procedimiento de acuerdo con una de las reivindicaciones 5 a 10,  
**caracterizado por** la conexión (S440) del segundo interruptor de activación (T2) con al menos una tercera corriente de control (IAS3)
- cuando existe el segundo flanco de señal (SSF) o el segundo nivel de señal de la señal de control (PWM),
  - cuando la primera tensión (UE) sobrepasa la primera tensión de referencia (UE\_TH) y
  - mientras la segunda tensión (US) quede por debajo de la segunda tensión de referencia (US\_TH).
- 25 30 12. Procedimiento de acuerdo con una de las reivindicaciones 5 a 11,  
**caracterizado por** la conexión (S450) del segundo interruptor de activación (T2) con una cuarta corriente de control (IAS4) predeterminada, distinta y en particular menor que la al menos una tercera corriente de control (IAS3)
- cuando existe el segundo flanco de señal (SSF) o el segundo nivel de señal de la señal de control (PWM),
  - cuando la segunda tensión (US) sobrepasa la segunda tensión de referencia (US\_TH) y
  - mientras la primera tensión (UE) no quede por debajo de la primera tensión de referencia (UE\_TH).
- 35 40 13. Configuración de circuitos (SA1) para conmutar un interruptor semiconductor (HS1) que puede controlarse mediante una conexión de control (SHS) desde un primer estado de conexión estático hasta un segundo estado de conexión estático mediante control de la conexión de control (SHS) del interruptor semiconductor (HS1), estando configurado el sistema de circuitos para que el interruptor semiconductor (HS1)
- en una primera etapa de conmutación (S1) de una primera fase de conmutación (S1, S2), partiendo del primer estado de conexión estático, conmute de manera controlada por la intensidad, imprimiendo controladamente al menos una primera corriente de control (IAS1) predeterminada en la conexión de control (SHS) del interruptor semiconductor (HS1) y
  - en una segunda etapa de conmutación (S2) de la primera fase de conmutación (S1, S2), conmutar de manera controlada por la corriente, imprimiendo controladamente una segunda corriente de control (IAS2) predeterminada, inferior a la al menos una primera corriente de control (IAS1) predeterminada, en la conexión de control (SHS) del interruptor semiconductor (HS1) y
  - en una segunda fase de conmutación (S3) que sigue a la primera fase de conmutación (S1, S2), conmutar de manera controlada por la tensión, mediante aplicación controlada de al menos una primera tensión de control (UAS1) predeterminada a la conexión de control (SHS) del interruptor semiconductor (HS1), hasta que se ha alcanzado el segundo estado de conexión estático.
- 45 50 55 14. Convertidor de corriente (SR) para proporcionar al menos una corriente de fase (Ip) para una máquina eléctrica (EM) con al menos un interruptor semiconductor (HS1), en el que el convertidor de corriente (SR) presenta al menos una configuración de circuitos (SA1) de acuerdo con la reivindicación 13 para conmutar el interruptor semiconductor (HS1), de los que al menos hay uno.
- 60 65 15. Equipo de accionamiento (AV) para accionar un vehículo con una máquina eléctrica (EM), incluyendo el equipo de accionamiento (AV) un convertidor de corriente (SR) con al menos un interruptor semiconductor (HS1) para proporcionar al menos una corriente de fase (Ip) para la máquina eléctrica (EM) y al menos una configuración de circuitos (SA1) de acuerdo con la reivindicación 13 para conmutar el interruptor semiconductor (HS), de los que al menos hay uno.

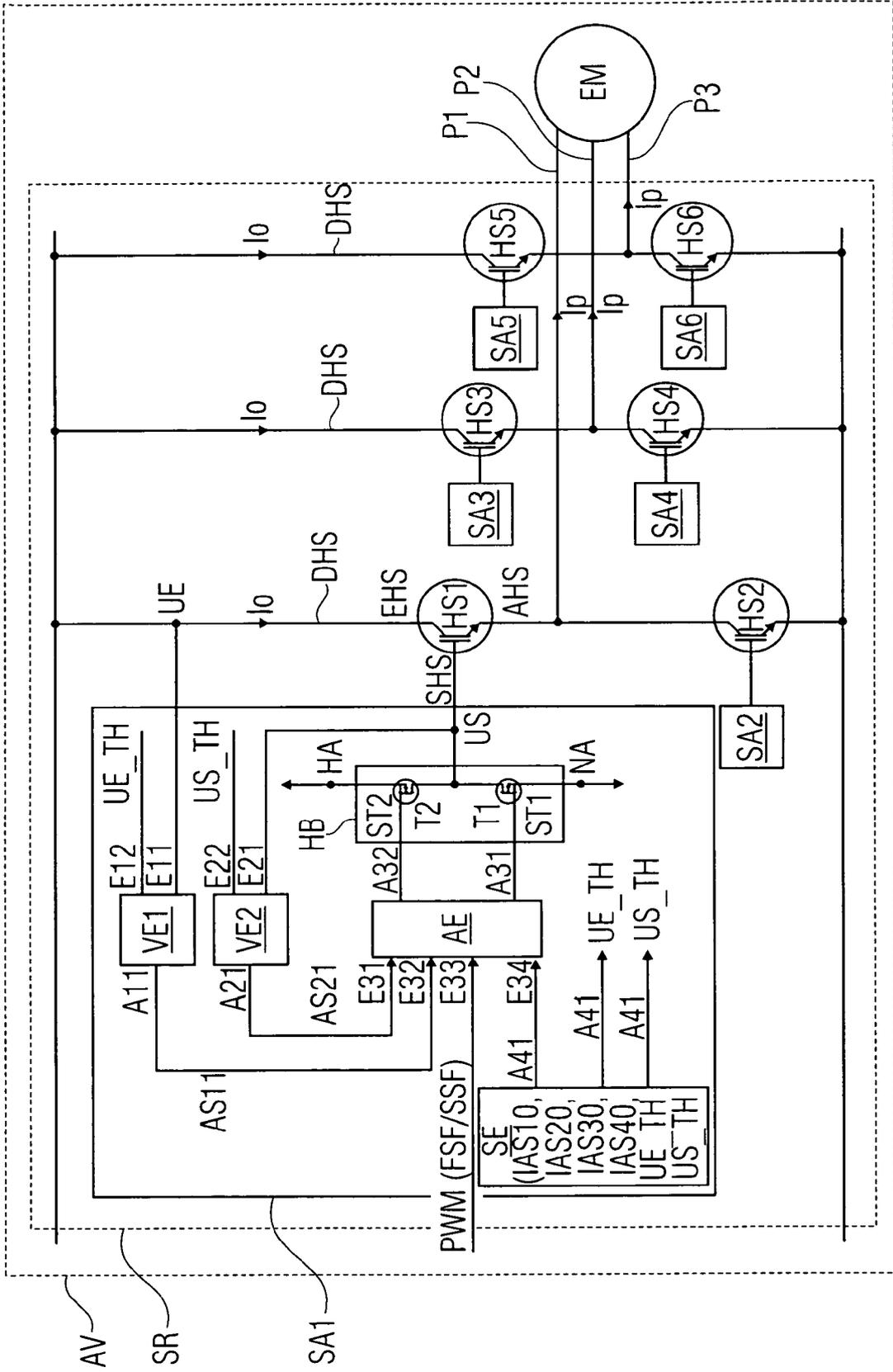


FIG 1

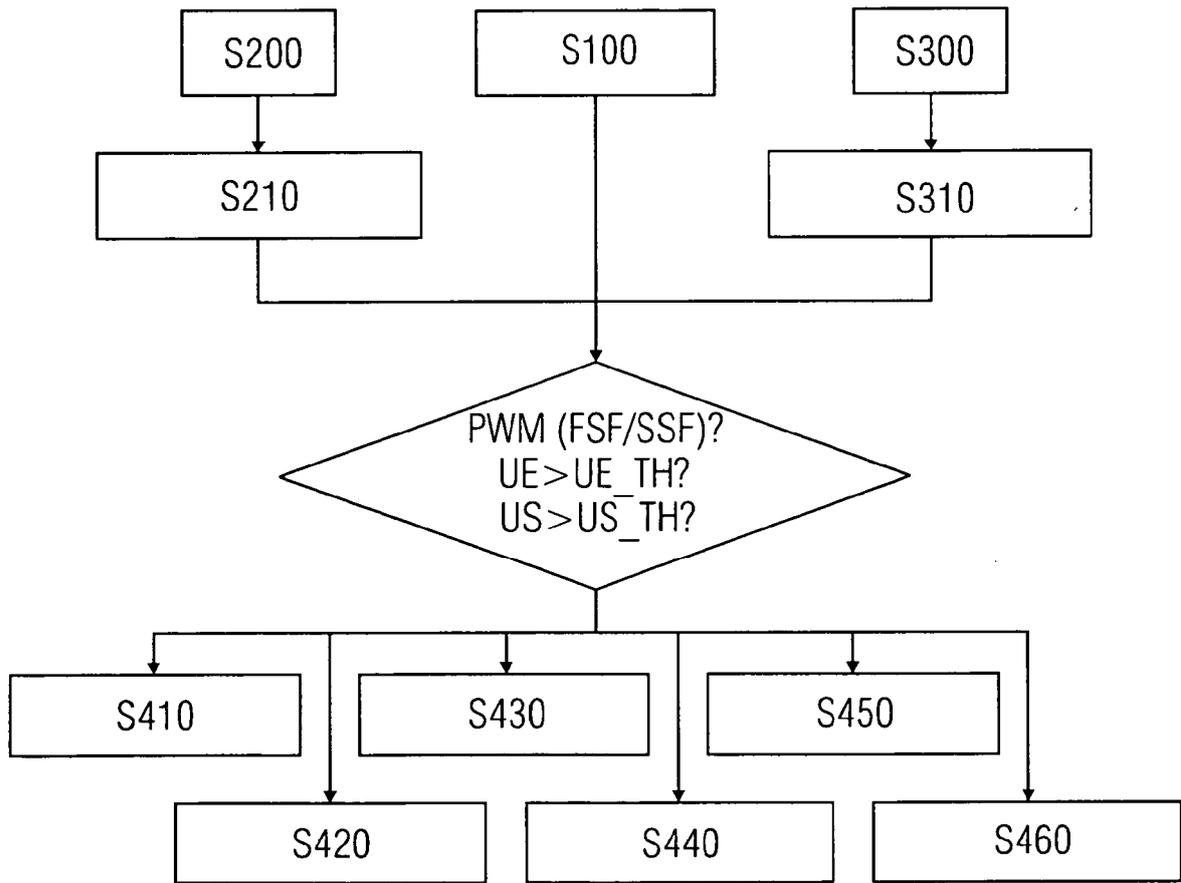


FIG 2

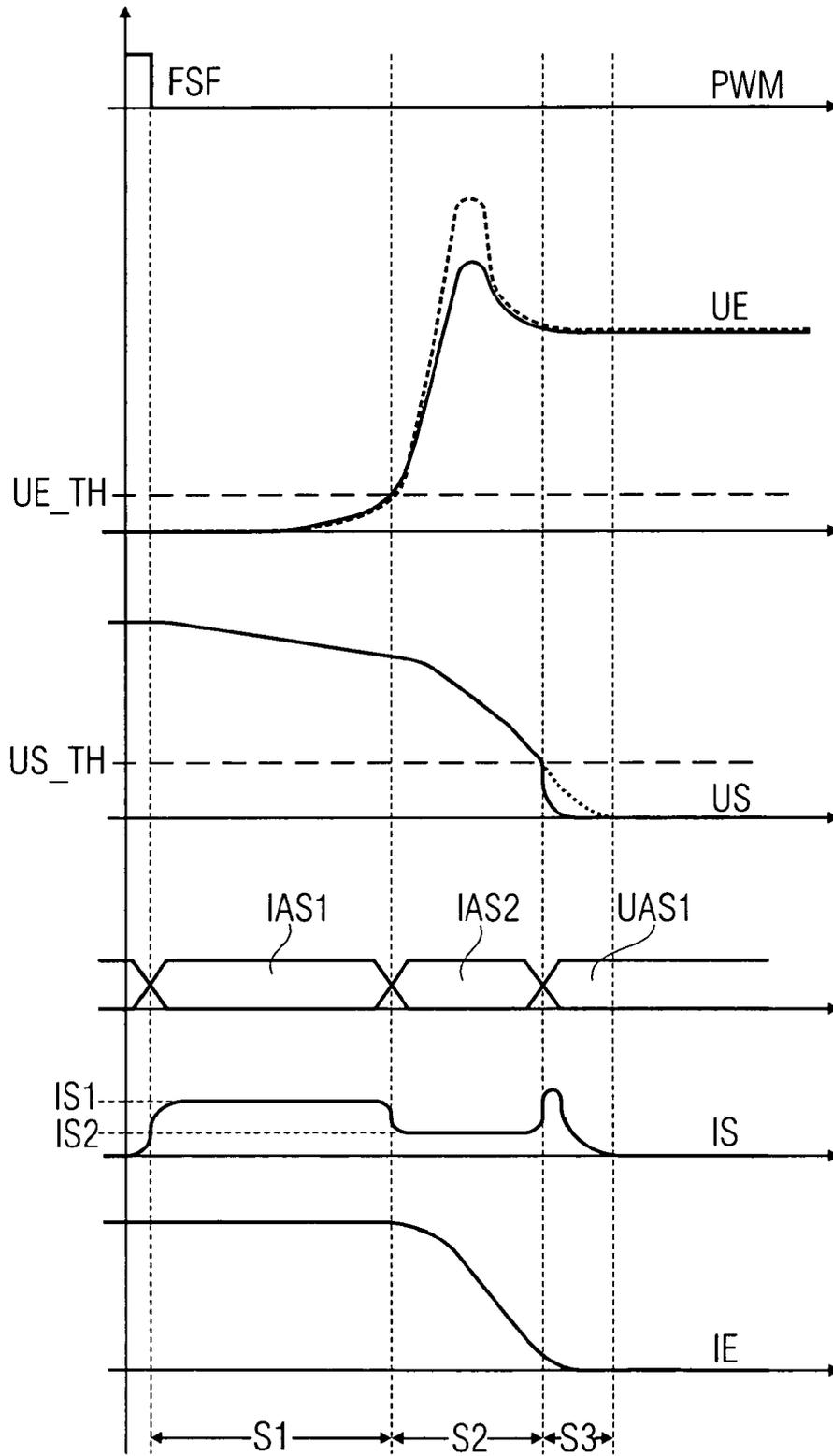


FIG 3