

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 618 212**

51 Int. Cl.:

G05F 1/70 (2006.01)

H02M 1/42 (2007.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **15.12.2011** **E 11290579 (9)**

97 Fecha y número de publicación de la concesión europea: **14.12.2016** **EP 2605103**

54 Título: **Controlador para un convertor de potencia en modo conmutado, convertor de potencia en modo conmutado y procedimiento de control del mismo**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
21.06.2017

73 Titular/es:

SILERGY CORP. (100.0%)
Oleander Way, 802 West Bay Road, P.O. Box
32052
Grand Cayman KY1-1208, KY

72 Inventor/es:

UGUEN, EMERIC y
PERQUIS, THIBAUT

74 Agente/Representante:

CARPINTERO LÓPEZ, Mario

ES 2 618 212 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Controlador para un convertor de potencia en modo conmutado, convertor de potencia en modo conmutado y procedimiento de control del mismo

Campo de la invención

5 La presente invención se refiere a convertidores de potencia en modo conmutado CA-CC, a controladores para los mismos y a procedimientos de control de convertidores de potencia en modo conmutado.

Antecedentes de la invención

10 Los convertidores de potencia en modo conmutado CA-CC, para convertir la potencia procedente de una fuente de corriente alterna, tal como una red eléctrica, a una salida de corriente continua (CC), son bien conocidos. Dichos convertidores se han usado en entornos domésticos, en particular durante varios años, por ejemplo, para alimentar equipos electrónicos de consumo tales como televisores, reproductores de vídeo, ordenadores y similares. Se anticipa que la tendencia reciente y creciente a sustituir la iluminación incandescente por una iluminación energéticamente eficiente, tal como la iluminación fluorescente compacta o la iluminación basada en LED, dará como resultado un aumento significativo de la importancia de los convertidores de potencia en modo conmutado CA-CC para aplicaciones domésticas. El creciente uso de los convertidores de potencia en modo conmutado, ha venido acompañado de un escrutinio creciente de su impacto en la red eléctrica.

15 Una medida del impacto de cualquier carga sobre una red eléctrica es la denominada medición del factor de potencia. El factor de potencia de una carga se define como la relación de la potencia real con el valor cuadrático medio del producto de tensión-corriente. Una carga completamente real que extrae la potencia de manera suave y consistente a través de todo el ciclo de red o un semiciclo de red tiene un factor de potencia igual a la unidad; un factor de potencia inferior es indicativo o bien de una carga imaginaria (inductiva o capacitiva) o de una extracción irregular de potencia de la red. Esto último, en particular, puede dar como resultado una distorsión de la alimentación con respecto al perfil de CA ideal, y está asociado con la presencia de armónicos más altos de la frecuencia de red fundamental.

20 Las fuentes de alimentación en modo conmutado son, en general, susceptibles de interrupciones en la red, y habitualmente tienen un factor de potencia que es significativamente menor que la unidad. La conmutación de alta frecuencia de las fuentes de alimentación en modo conmutado las hace especialmente susceptibles a factores de baja potencia. Además, cuando las fuentes de alimentación en modo conmutado se operan en un modo de potencia relativamente baja (tal como puede ser el caso de alimentar equipos electrónicos de consumo electrónico en modo de espera o un circuito de iluminación LED que está atenuado), el factor de potencia puede caer a menudo más bajo que un nivel aceptable.

25 Con el fin de mantener un alto factor de potencia en una amplia gama de condiciones operativas, algunos convertidores de CA/CC conocidos están configurados para operar en un modo de conducción límite con un control Tencendido. En el caso específico de un convertor de retorno, esto significa que el tiempo de encendido del conmutador está predeterminado, durante el cual la corriente en el inductor se eleva linealmente. Cuando se abre el conmutador, cae la corriente, a medida que la potencia se transfiere a la carga; cuando la corriente cae hasta cero (habitualmente en el primer valle en una resonancia resultante) el conmutador vuelve a cerrarse para reiniciar el ciclo. Aunque este modo de operación es fácil de establecer, la eficiencia no es óptima.

30 Además, con el fin de mantener un control más sofisticado, sin un aumento proporcional en el número y, por lo tanto, el coste de los componentes, hay una tendencia creciente hacia el control digital en lugar del control analógico convencional.

Sería deseable proporcionar un procedimiento alternativo de control de un convertor de potencia en modo conmutado CA-CC que pueda operarse con un alto factor de potencia, y que sea compatible con el control digital.

35 La solicitud de patente de Estados Unidos US2005/057237 desvela un controlador de factor de potencia en el que los circuitos de regulación de carga y de línea son independientes unos de otros y en el que la regulación de línea está provista de un modulador en el que la frecuencia de conmutación es inversamente proporcional al cuadrado de la tensión de línea.

Sumario de la invención

40 De acuerdo con un primer aspecto de la invención, se proporciona un controlador para su uso en un convertor de potencia en modo conmutado CA-CC para convertir un suministro de corriente alterna que tiene una fase ϕ relativa a un cruce por cero del suministro de corriente alterna y que tiene un conmutador operable en una frecuencia de conmutación f_s , configurado para controlar la frecuencia de conmutación de tal manera que sea proporcional al cuadrado del seno de la fase, a lo largo de al menos una parte de un semiciclo de corriente alterna, semiciclo que comienza en un cruce por cero del suministro de corriente alterna, con una constante de proporcionalidad $F_{m\acute{a}x}$, de acuerdo con:

$$f_s(\varphi) = F_{\text{máx}} * \text{sen}^2 (\varphi).$$

Este control puede mantener un alto factor de potencia.

5 Las realizaciones comprenden un bucle de enganche de fase configurado para determinar la fase. Las realizaciones comprenden además un comparador para determinar un cruce por cero de la fase. Un bucle de enganche de fase junto con un único comparador constituye un procedimiento de control especialmente adecuado y sencillo que requiere relativamente pocos componentes y es fácil de implementar.

10 En las realizaciones, el controlador es un controlador digital, aunque en otras realizaciones podría ser analógico. Al decidir que el controlador sea un controlador digital, que también puede denominarse procesador de señales digital, puede proporcionarse un alto grado de flexibilidad de control con una sobrecarga limitada de componentes adicionales. Además, el bucle de enganche de fase y el comparador también podrían ser capaces de funcionar como el convertor de analógico a digital, que de uno u otro modo podría ser necesario para un controlador digital. En particular, una FASE de salida de un contador en el bucle de enganche de fase puede proporcionar directamente una entrada digital al procesador de señales digital.

15 En las realizaciones, el conmutador se configura para estar encendido sólo hasta que una corriente primaria alcanza un valor de pico predeterminado I_{pico} .

En las realizaciones, el controlador está configurado para garantizar que la frecuencia de conmutación no caiga por debajo de una frecuencia límite $F_{\text{mín}}$, de acuerdo con la relación:

$$f_s(\varphi) = \text{MÁX} \{F_{\text{máx}} * \text{sen}^2 (\varphi), F_{\text{mín}}\}.$$

20 La limitación de la frecuencia mínima de la conmutación a un valor que puede estar, por ejemplo, por encima del intervalo audible, puede evitar o reducir los problemas de interferencias de audio del controlador. Además, limitar la frecuencia mínima de la conmutación puede proporcionar un control más estable que el que podría estar disponible para un controlador que no tiene una frecuencia de conmutación mínima.

De acuerdo con otro aspecto de la presente invención, se proporciona una fuente de alimentación de CA-CC que comprende un controlador de acuerdo con cualquier reivindicación anterior.

25 De acuerdo con otro aspecto de la invención, se proporciona un procedimiento de control de un convertor de potencia en modo conmutado CA-CC, convirtiendo el convertor de potencia en modo conmutado un suministro de corriente alterna que tiene una fase φ relativa a un cruce por cero del suministro de corriente alterna y que tiene un conmutador operable en una frecuencia de conmutación f_s que comprende: determinar la fase φ por medio de un bucle de enganche de fase; y controlar la frecuencia de conmutación a lo largo de al menos una mitad de un semiciclo de corriente alterna, semiciclo que comienza en un cruce por cero del suministro de corriente alterna, de acuerdo con

$$f_s(\varphi) = F_{\text{máx}} * \text{sen}^2 (\varphi),$$

donde $F_{\text{máx}}$ es una frecuencia de conmutación máxima.

35 Las realizaciones comprenden controlar que la frecuencia de conmutación no caiga por debajo de una frecuencia límite $F_{\text{mín}}$. En las realizaciones, el control es digital.

Estos y otros aspectos de la invención serán evidentes a partir de, y se aclararán con referencia a, las realizaciones descritas en lo sucesivo en el presente documento.

Breve descripción de los dibujos

Las realizaciones de la invención se describirán, solo a modo de ejemplo, con referencia a los dibujos, en los que

40 la figura 1 muestra un convertor de retorno, dispuesto para convertir una fuente de alimentación de CA de red y alimentar una cadena de LED;
la figura 2 muestra, en la figura 2(a), la variación de corriente a lo largo de un ciclo de conmutación habitual, en la figura 2(b), una variación de la frecuencia de conmutación con una fase de red de acuerdo con las realizaciones, y en las figuras 2(c)-2(e), unos perfiles de tiempo del estado del conmutador de convertor en diferentes puntos del semiciclo de red;
45 la figura 3 muestra un diagrama esquemático de un sistema de control de acuerdo con las realizaciones;
la figura 4 muestra un comparador de corriente para determinar un cruce por cero;
la figura 5 muestra un comparador de tensión para determinar un cruce por cero;
la figura 6 muestra un diagrama esquemático de un bucle de enganche de fase; y
50 la figura 7 indica la operación del bucle de enganche de fase de la figura 4 configurado para su uso en las realizaciones.

Cabe señalar que las figuras son esquemáticas y no están dibujadas a escala. Las dimensiones y las proporciones relativas de partes de estas figuras se han mostrado exageradas o reducidas en tamaño, por razones de claridad y conveniencia en los dibujos. Los mismos signos de referencia se usan, en general, para referirse a una característica correspondiente o similar en realizaciones modificadas y diferentes.

5 **Descripción detallada de las realizaciones**

La figura 1 muestra un convertidor de retorno convencional, dispuesto para convertir una fuente de alimentación de red de CA a CC y alimentar una cadena de LED. La tensión procedente de una fuente 110 de alimentación de red se rectifica por el rectificador 120 y se aplica a la bobina 130 lateral primaria de un transformador 140. En serie con la bobina 130 lateral primaria está un conmutador 150 que se controla por medio del control 160. La bobina 170 lateral secundaria se conecta a través del diodo 180 y el condensador 190 de salida de alisado a la carga que, como se muestra, podría ser una cadena 195 de LED.

Tal convertidor de retorno puede operarse en un modo de conducción discontinua (DCM). En el modo de conducción discontinua, el conmutador 150 está cerrado durante un cierto tiempo Tencendido (que puede estar predeterminado, bajo "Tencendido-control", o puede determinarse a partir de las condiciones de entrada, por ejemplo bajo "Ipico-control"), durante el que se eleva la corriente en la bobina 130; la velocidad de aumento de la corriente depende de la tensión dependiente de fase suministrada desde la red, y la inductancia del transformador, y por lo tanto puede no conocerse con precisión *a priori*. Cuando el conmutador 150 se abre al final de este "tiempo de encendido", cae la corriente en la bobina 130. La velocidad de caída de la corriente depende del circuito de salida y, en particular, de la magnitud de la carga, en este caso la cadena 195 de LED. La corriente cae hasta cero, durante un tiempo Ts. En modo discontinuo, hay entonces una discontinuidad o espacio Tespacio, antes de que el conmutador se cierre para iniciar el siguiente ciclo de conmutación. Por lo tanto, dentro de un ciclo de conmutación, el conmutador está abierto durante Ts + Tespacio. Es decir,

$$\text{Tapagado} = T_s + T_{\text{espacio}},$$

proporcionándose entonces el tiempo de conmutación total Ts mediante:

$$25 \quad T_s = T_{\text{encendido}} + \text{Tapagado} = T_{\text{encendido}} + T_s + T_{\text{espacio}}$$

De acuerdo con las realizaciones, se aplica el control de frecuencia del conmutador. En particular, la frecuencia del ciclo de conmutación depende de la fase del ciclo de red, a través de la relación:

$$f_s(\varphi) = F_{\text{máx}} * \text{sen}^2(\varphi) \quad (1)$$

Es decir, la frecuencia de conmutación fs en una fase φ varía con el cuadrado del seno de la fase. Por lo tanto, la frecuencia de conmutación tiene su valor máximo Fmáx, cuando el valor absoluto de la tensión de red es el más alto. Por lo tanto, el período Tencendido es el más corto cuando la tensión de red es la más alta y el más largo cuando la tensión de red es la más baja o casi cero.

La elección de la frecuencia de conmutación máxima Fmáx depende de la aplicación específica y, en particular, de los materiales usados. En función de las pérdidas de conmutación y las pérdidas debidas a otras características, en algunas aplicaciones basadas en conmutadores CMOS Si, se ha descubierto que es conveniente 100 kHz, o un valor cercano a 100 kHz. Sin embargo, se prevé que para materiales de conmutación diferentes y, en particular, para conmutadores de materiales de ancho de banda prohibida, tales como GaN o SiC, puede ser apropiado elegir un valor más alto para la frecuencia de conmutación máxima Fmáx.

El uso del control de frecuencia para controlar el conmutador, en función de la fase del ciclo de red, de acuerdo con la ecuación anterior, puede proporcionar un alto factor de potencia. A continuación se mostrará que esto es así, con referencia a la figura 2(a), que muestra los tiempos Tencendido y Tapagado para un ciclo de conmutación para un convertidor de retorno, operado bajo un control de corriente de pico. El convertidor se opera en un modo de control discontinuo. Durante la carrera primaria, la corriente I1 primaria se eleva hasta alcanzar la corriente pico predeterminada Ipico de acuerdo con:

$$45 \quad T_{\text{encendido}} = (L * I_{\text{pico}}) / V_{\text{entrada}},$$

donde L es la inductancia, y Ventrada la tensión (en este momento del ciclo de red). Una vez que se alcanza Ipico, se abre el conmutador, y la corriente I1 primaria vuelve inmediatamente a cero. La corriente I2 secundaria comienza con un valor N.Ipico (es decir, depende de la relación de términos N del transformador), y cae a 0 a una velocidad que depende de la carga. Para la presente explicación se supone que N es la unidad. El tiempo para que la corriente secundaria caiga hasta cero es la longitud de la carrera secundaria Ts. Además, hay un espacio Tespacio hasta que el conmutador vuelve a encenderse para iniciar otro ciclo de conmutación. Puesto que

$$\overline{I_{\text{entrada}}(\Phi)} = (I_{\text{pico}}/2) * (T_{\text{encendido}}/T_s),$$

por lo tanto

$$\overline{I_{entrada}(\Phi)} = L * (I_{pico}^2/2) * F_s * (1/V_{entrada}).$$

Y puesto que

$$V_{entrada} = V_{entrada_m\acute{a}x} * \text{sen}(\varphi),$$

5 y

$$F_s = F_{m\acute{a}x} * \text{sen}^2(\varphi),$$

entonces

$$\overline{I_{entrada}(\Phi)} = L * (I_{pico}^2/2) * (F_{m\acute{a}x}/V_{entrada_m\acute{a}x}) * F_{m\acute{a}x} * \text{sen}(\varphi)$$

o

$$10 \quad \overline{I_{entrada}(\Phi)} = (L * (I_{pico}^2/2) * (F_{m\acute{a}x}/V_{entrada_m\acute{a}x}^2) * F_{m\acute{a}x}) * V_{entrada}(\varphi)$$

En otras palabras:

$$\overline{I_{entrada}(\Phi)} \propto V_{entrada},$$

es decir, la corriente de entrada esta en fase con la tension de entrada y, por lo tanto, el factor de potencia es alto o incluso la unidad.

15 La figura 2, muestra, en la figura 2(a), un unico ciclo de conmutacion, como se ha explicado anteriormente.

La figura 2 tambien muestra, en la figura 2(b), una variacion de la frecuencia de conmutacion con una fase de red de acuerdo con las realizaciones, y en las figuras 2(c)-2(e), los perfiles de tiempo del estado del conmutador de convertidor en diferentes puntos del semiciclo de red. La figura 2(b) muestra en 210 una representacion grafica de la frecuencia de conmutacion f_s , en el eje Y o eje de ordenadas, frente a la fase φ de red en el eje X o eje de abscisas. La frecuencia de conmutacion f_s sigue el cuadrado del seno de la fase φ a lo largo de la mayor parte del ciclo de red. En particular, a 90° y 270° , la frecuencia f_s tiene su valor maximo de $F_{m\acute{a}x}$.

Como se muestra en la figura 2(b), la frecuencia de conmutacion f_s puede estar provista de un limite inferior $F_{m\acute{i}n}$. Por lo tanto, cerca de 0° , 180° y 360° , es decir, alrededor de los cruces por cero de la fase de red, la curva del seno al cuadrado se aproxima a un minimo, como se muestra por la linea 215, mientras que la frecuencia de conmutacion f_s no cae por debajo de su limite inferior $F_{m\acute{i}n}$ en 220. Ajustar un limite inferior $F_{m\acute{i}n}$ puede evitar que la frecuencia invada el intervalo audible. Por lo tanto, un valor habitual para el limite inferior $F_{m\acute{i}n}$ puede ser 20 kHz.

Las figuras 2(c)-2(e) muestran los perfiles de tiempo del estado del conmutador de convertidor en diferentes puntos del semiciclo de red; la figura 2(c) muestra el ciclo de conmutacion en un momento φ_1 que, como se muestra, corresponde a una fase de 90° a 270° , cuando la frecuencia de conmutacion f_s esta en su valor maximo $F_{m\acute{a}x}$, puesto que $f_s = F_{m\acute{a}x} * \text{sen}^2(90^\circ) = F_{m\acute{a}x}$. En este momento, $V_{entrada}$ tiene su valor maximo y, por lo tanto, $T_{encendido}$ adopta su valor minimo $T_{encendido1}$. El sistema de control escoge (como se explicara mas detalladamente a continuacion) la duracion $T_{apagado1}$ del tiempo de apagado en este momento, de tal manera que el periodo de conmutacion total T_s corresponde a la frecuencia de conmutacion maxima $F_{m\acute{a}x}$.

La figura 2(d) muestra el ciclo de conmutacion en un momento φ_2 que, como se muestra, corresponde a un momento posterior durante la fase de red. Puesto que $T_{encendido}$ vara con $1/\text{sen}(\varphi)$, el valor en este momento, $T_{encendido2}$, es mayor que $T_{encendido1}$. El sistema de control elige la duracion $T_{apagado2}$ del tiempo de apagado en este momento, de tal manera que el periodo de conmutacion total $T_s = T_{encendido2} + T_{apagado2}$ corresponde a $F_{m\acute{a}x} * \{1/\text{sen}^2(\varphi)\}$. $T_{apagado2}$ puede ser mayor o menor que $T_{apagado1}$, dependiendo de la posicion exacta de φ_2 en la fase de red.

La figura 2(e) muestra el ciclo de conmutacion en los momentos φ_3 y φ_4 que, como se muestra, corresponden a momentos sucesivamente posteriores durante la fase de red. Como se muestra, φ_3 es un momento en el que la frecuencia de conmutacion acaba de alcanzar una frecuencia minima $F_{m\acute{i}n}$ (se apreciara que la frecuencia de conmutacion no puede aproximarse mucho a cero, de otro modo el periodo de conmutacion llegara a ser excesivo, y en el limite el tiempo de conmutacion se aproximaria al del tiempo de ciclo de red, que esta obviamente fuera del esquema de control). En la practica, la frecuencia de conmutacion minima $F_{m\acute{i}n}$ puede elegirse con el fin de evitar que la conmutacion se produzca en el intervalo audible de frecuencias, puesto que se sabe que la conmutacion en ese intervalo conduce a una seal audible que es, en general, indeseable y puede ser especialmente irritante para el

usuario.

En el momento φ_3 , se proporciona el tiempo de encendido $T_{encendido3}$, como se ha definido anteriormente, mediante:

$$T_{encendido3} = (L * I_{pico}) / \{V_{entrada_m\acute{a}x} * \sin(\varphi)\}.$$

5 A continuación, se calcula el tiempo $T_{apagado}$ a partir de

$$T_{apagado3} = (1/F_{m\acute{i}n}) - T_{encendido3}.$$

10 A medida que la fase se aproxime más estrechamente a 180° , aumentará el $T_{encendido}$, ya que la tensión de entrada $V_{entrada}$ disminuye de acuerdo con $V_{entrada} = V_{entrada_m\acute{a}x} * \sin(\varphi)$ y el tiempo de encendido es inversamente proporcional a $V_{entrada}$; sin embargo, la frecuencia de conmutación se mantiene en $F_{m\acute{i}n}$, por lo que $T_{encendido4} > T_{encendido3}$ y $T_{apagado4} < T_{apagado3}$.

15 En las realizaciones, el control de frecuencia se aplica a la fuente de alimentación en modo conmutado en función de la fase de la red eléctrica, y la fase de la red eléctrica se determina por medio de un comparador y un bucle de enganche de fase. Esto se muestra esquemáticamente en la figura 3. La figura 3 muestra un bucle 310 de enganche de fase de red en el que se introduce una señal modulada por ancho de pulso PWM. El bucle de enganche de fase proporciona una información de fase junto con un parámetro de frecuencia máxima $F_{m\acute{a}x}$ a un controlador 320 de conmutación de frecuencia. También se muestra como entrada en el controlador 320 de conmutación de frecuencia una entrada de modo, que puede mantener la frecuencia que está cambiando el controlador para cambiar el modo, de tal manera que opere, por ejemplo, en un modo de frecuencia constante.

20 El comparador se usa para determinar el cruce por cero de la red o, más exactamente, para determinar un momento que sea indicativo del cruce por cero de la red.

25 En general, el comparador puede ser un comparador de corriente o puede ser un comparador de tensión. En la figura 4 se muestra un ejemplo de un comparador de corriente. La resistencia R_{red} se coloca a través de la tensión de red V_{red} y la corriente resultante se refleja por el primer espejo 410 de corriente. Una corriente de referencia I_{ref} se refleja por un segundo espejo 420 de corriente y se restan las corrientes resultantes. El signo de la corriente resultante se detecta a través del inversor 440, dando como resultado una señal PWM que es alta, siempre que la tensión de red esté por encima de un nivel de umbral V_{umbral} , y es baja si la tensión de red está por debajo de V_{umbral} . El cruce por cero de la red es entonces el punto medio de la parte baja de la señal PWM.

30 En la figura 5 se muestra un comparador alternativo no limitante. Este comparador comprende un divisor de tensión que comprende las resistencias R_{red} y R_{m2} . El nodo 510 del divisor de tensión se proporciona como la entrada positiva al comparador 520. La entrada negativa al comparador es una tensión de referencia V_{ref} . Por lo tanto, la salida PWM del comparador 520 es alta siempre que la tensión de red esté por encima de un cierto umbral V_{umbral} y es baja si la tensión de red está por debajo del umbral V_{umbral} . De manera similar al ejemplo anterior, el cruce por cero puede determinarse como el punto medio de la parte baja de la señal PWM.

35 La figura 6 muestra un diagrama esquemático de un bucle de enganche de fase, tal como puede usarse en las realizaciones de la invención. El bucle 600 de enganche de fase comprende un detector 610 de fase y de frecuencia conectado en serie con un filtro 620 de paso bajo digital y un control 630 digital. El control digital puede emitir su salida a un oscilador 640 controlado por corriente que proporciona una señal oscilatoria que se introduce en un preescalador 650. El control 630 digital también proporciona su salida a un contador 660 de 10 bits. El contador 660 de 10 bits proporciona una FASE de información de fase en un bloque 670 lógico que recrea una señal modulada por ancho de pulso PWM_PFD. El bloque 670 lógico incluye un biestable 672 de establecimiento-restablecimiento, junto con los comparadores 674 y 676 lógicos que comprueban el flanco descendente y el flanco ascendente de la señal PWM, en los momentos en los tiempos t_A y t_B , respectivamente, cuando la fase es φ_A y φ_B , respectivamente. Los momentos t_A y t_B corresponden a los momentos en los que la tensión de red de la red cruza el umbral de tensión V_{umbral} , es decir, la tensión de red tiene los valores $V_{umbralA}$ y $V_{umbralB}$, respectivamente. Por supuesto, se apreciará que en el caso de un único umbral V_{umbral} , los niveles de tensión $V_{umbralA}$ y $V_{umbralB}$ son iguales.

45 El preescalador 650 opera para enlazar la frecuencia del oscilador con la de la red de la señal PWM. El preescalador divide la frecuencia F_{cco} del oscilador por un factor N_{div} , para lograr la frecuencia operativa máxima deseada $F_{m\acute{a}x}$. Para que una red opere a 50 Hz, es decir, el período de semiciclo sea de 100 Hz, puede decidirse que la frecuencia operativa máxima $F_{m\acute{a}x}$ sea igual a 102,4 kHz (es decir, $2^{10} \times 100$ Hz). Como alternativa, para que una red opere a 60 Hz, es decir, el período de semiciclo sea de 120 Hz, puede decidirse que la frecuencia operativa máxima F_S sea igual a 122,88 kHz (es decir, $2^{10} \times 120$ Hz).

55 La operación de este tipo de bucle de enganche de fase será inmediatamente evidente para los expertos en la materia, y se ilustra por las señales mostradas en la figura 7. Se observará que la salida del contador 660 de 10 bits se eleva desde cero en el inicio de la fase, hasta que llega a 2^{10} , es decir, 1023, a continuación, se pone a cero. Los momentos t_A y t_B , en los que el contador tiene los valores A y B, respectivamente, se usan para reconstruir la señal modulada por ancho de pulso PWM, como PWM-PFD. Cuando la fase se engancha, la señal reconstruida es una

copia exacta de la señal PWM original.

La relación entre la fase φ en el flanco ascendente t_B de la señal PWM y $V_{umbralB}$ puede mostrarse que es:

$$\varphi_B = \arcsen(V_{umbralB}/V_{red}) = (B/1024) * \pi, \quad (2)$$

y que entre la fase φ en el flanco descendente t_A de la señal PWM y $V_{umbralA}$ puede mostrarse que es:

$$5 \quad \varphi_A = \arcsen(V_{umbralA}/V_{red}) = (A/1024 - B) * \pi, \quad (3)$$

A continuación, la salida del contador de 10 bits, FASE, se relaciona con la fase de la red eléctrica (o la señal PWM), a través de:

$$\varphi = (FASE/1024) * \pi, \quad (4)$$

10 Los expertos en la materia apreciarán que pueden usarse otras arquitecturas de bucle de enganche de fase adecuadas en lugar de la mostrada. Por ejemplo, puede usarse un oscilador controlado por tensión en lugar del oscilador 640 controlado por corriente.

Sin embargo, se apreciará que la FASE de señal de salida del contador de 10 bits puede usarse directamente en el control de conmutación de frecuencia,

$$f_s = F_{m\acute{a}x} * \sen^2(\varphi), \quad (5)$$

15 a través de:

$$f_s = F_{m\acute{a}x} * \sen^2(FASE/1024 * \pi), \quad (6)$$

20 Por lo tanto, el uso de un bucle de enganche de fase como este proporciona un procedimiento especialmente adecuado de derivación de la FASE de parámetro de control, que puede aplicarse directamente en el control de conmutación de frecuencia sin necesidad de componentes adicionales, y en un procedimiento adecuado que puede ser compatible con el procesamiento de señales digital.

Se apreciará que la invención no se limita a los convertidores de potencia CA-CC que operan desde una red eléctrica, sino que puede extenderse, sin limitación, a otras fuentes de CA.

25 Además, se apreciará que aunque las realizaciones anteriores se han descrito con referencia a un convertidor de retorno, tal como el mostrado en la figura 1, con el fin de ayudar a una comprensión clara, la invención no se limita al mismo. Por ejemplo, y sin limitación, podría usarse un convertidor reductor-elevador, modificando *mutatis mutandis* las ecuaciones de control.

30 A partir de la lectura de la presente divulgación, otras variaciones y modificaciones serán evidentes para los expertos en la materia. Dichas variaciones y modificaciones pueden implicar equivalentes y otras características que ya son conocidos en la técnica de los convertidores en modo conmutado, y que pueden usarse en lugar de, o además de, las características ya descritas en el presente documento.

35 Aunque las reivindicaciones adjuntas están dirigidas a combinaciones específicas de características, debe entenderse que el ámbito de la divulgación de la presente invención también incluye cualquier característica novedosa o cualquier combinación novedosa de características desveladas en el presente documento ya sea explícita o implícitamente o cualquier generalización de las mismas, independientemente de si se refiere o no a la misma invención tal como se reivindica actualmente en cualquier reivindicación e independientemente de si se atenúa o no alguno o todos los mismos problemas técnicos tal como lo hace la presente invención.

40 Las características que se describen en el contexto de las realizaciones por separado también pueden proporcionarse en combinación en una sola realización. Por el contrario, también pueden proporcionarse, por separado o en cualquier sub-combinación adecuada, diversas características que, por razones de brevedad, se describen en el contexto de una sola realización.

Por la presente, el solicitante comunica que pueden formularse nuevas reivindicaciones para dichas características y/o combinaciones de dichas características durante la tramitación de la presente solicitud o de cualquier otra solicitud derivada de la misma.

45 En aras de la exhaustividad, también se indica que el término "comprender" no excluye otros elementos o etapas, los términos "un" o "una" no excluyen una pluralidad, un único procesador u otra unidad pueden cumplir las funciones de varios medios mencionados en las reivindicaciones y los signos de referencia en las reivindicaciones no deben interpretarse como limitantes del ámbito de las reivindicaciones.

REIVINDICACIONES

- 5 1. Un controlador para su uso en un convertidor de potencia en modo conmutado CA-CC para convertir un suministro de corriente alterna que tiene una fase φ relativa a un cruce por cero del suministro de corriente alterna y que tiene un conmutador operable en una frecuencia de conmutación f_s , configurado para controlar la frecuencia de conmutación de tal manera que sea proporcional al cuadrado del seno de la fase, a lo largo de al menos una parte de un semiciclo de corriente alterna, semiciclo que comienza en un cruce por cero del suministro de corriente alterna, con una constante de proporcionalidad $F_{\text{máx}}$, de acuerdo con:

$$f_s(\varphi) = F_{\text{máx}} * \text{sen}^2 (\varphi).$$

- 10 2. Un controlador de acuerdo con la reivindicación 1, que comprende un bucle de enganche de fase configurado para determinar la fase.
3. Un controlador de acuerdo con la reivindicación 2, que comprende además un comparador para determinar un cruce por cero de la fase.
4. Un controlador de acuerdo con cualquier reivindicación anterior, en el que el controlador es un controlador digital.
- 15 5. Un controlador de acuerdo con cualquier reivindicación anterior, en el que el conmutador está configurado para estar encendido sólo hasta que una corriente primaria alcance un valor de pico predeterminado I_{pico} .
6. Un controlador de acuerdo con cualquier reivindicación anterior, configurado para garantizar que la frecuencia de conmutación no cae por debajo de una frecuencia límite $F_{\text{mín}}$, de acuerdo con la relación:

$$f_s(\varphi) = \text{MÁX} \{F_{\text{máx}} * \text{sen}^2 (\varphi), F_{\text{mín}}\}.$$

- 20 7. Una fuente de alimentación de CA-CC que comprende un controlador de acuerdo con cualquier reivindicación anterior.
8. Un procedimiento de control de un convertidor de potencia en modo conmutado CA-CC, convirtiendo el convertidor de potencia en modo conmutado un suministro de corriente alterna que tiene una fase φ relativa a un cruce por cero del suministro de corriente alterna y que tiene un conmutador operable en una frecuencia de conmutación f_s que comprende:
- 25 - determinar la fase φ por medio de un bucle de enganche de fase;
 - controlar la frecuencia de conmutación a lo largo de al menos una mitad de un semiciclo de corriente alterna, semiciclo que comienza en un cruce por cero del suministro de corriente alterna, de acuerdo con

$$f_s(\varphi) = F_{\text{máx}} * \text{sen}^2 (\varphi),$$

donde $F_{\text{máx}}$ es una frecuencia de conmutación máxima.

- 30 9. El procedimiento de la reivindicación 8, que comprende además
- controlar que la frecuencia de conmutación no caiga por debajo de una frecuencia límite $F_{\text{mín}}$.
10. El procedimiento de la reivindicación 8 o 9, en el que el control es digital.

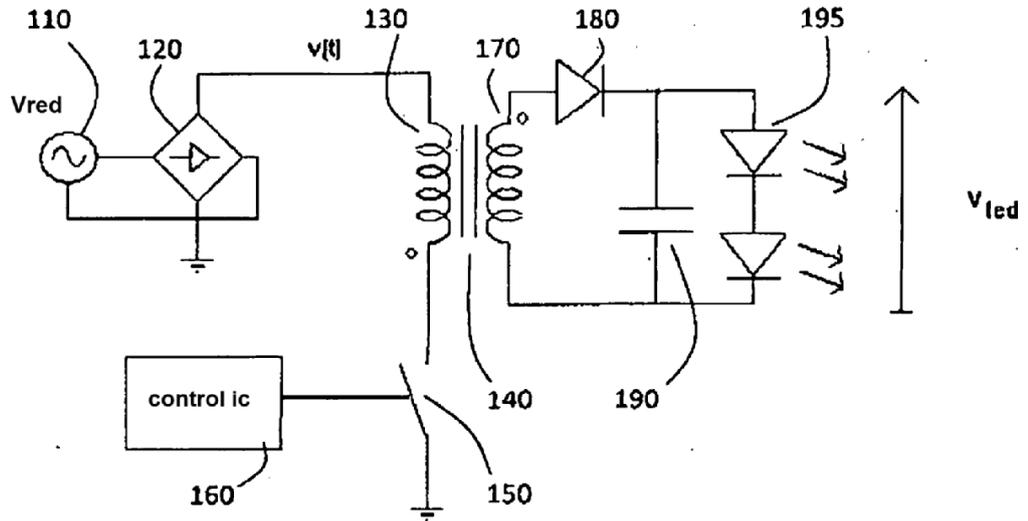


Figura 1

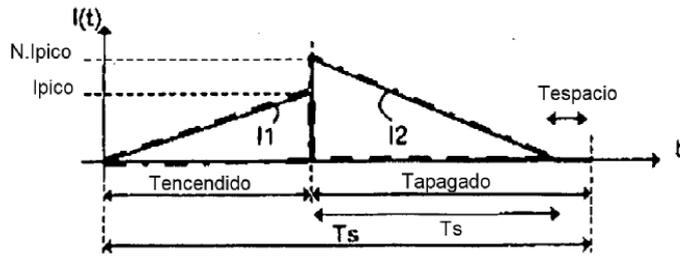


Figura 2(b)

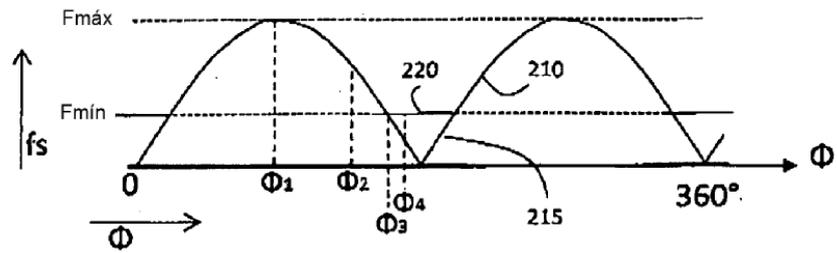


Figura 2(a)

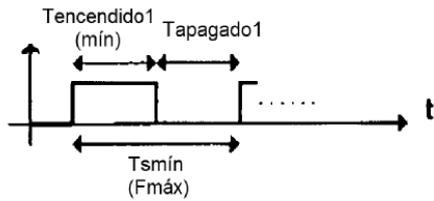


Figura 2(c)

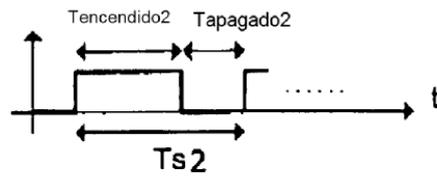


Figura 2(d)

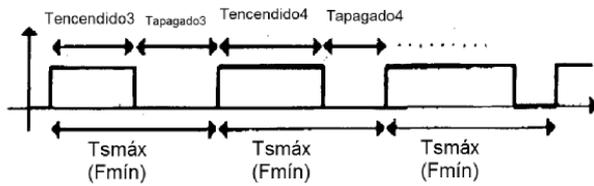


Figura 2(e)

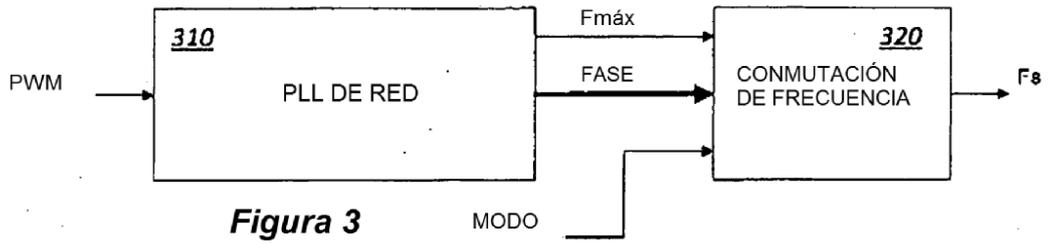


Figura 3

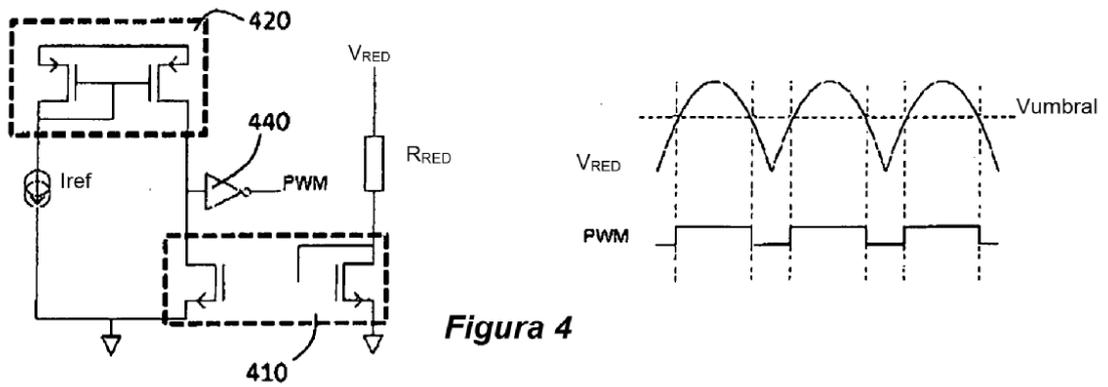


Figura 4

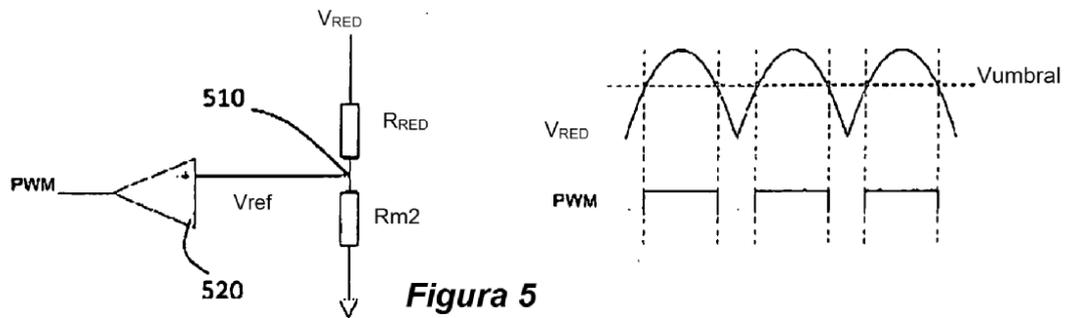


Figura 5

