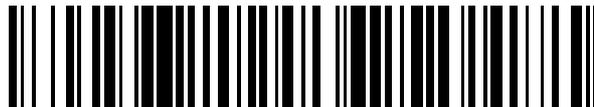


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 619 724**

51 Int. Cl.:

G06F 9/35 (2006.01)

G06F 12/06 (2006.01)

G06F 9/34 (2006.01)

G06F 9/30 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **10.02.2010 PCT/US2010/023701**

87 Fecha y número de publicación internacional: **19.08.2010 WO2010093657**

96 Fecha de presentación y número de la solicitud europea: **10.02.2010 E 10705692 (1)**

97 Fecha y número de publicación de la concesión europea: **21.12.2016 EP 2396722**

54 Título: **Microcontrolador con memoria lineal en una memoria de bancos y procedimiento para el mismo**

30 Prioridad:

08.02.2010 US 701664

11.02.2009 US 151754 P

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

26.06.2017

73 Titular/es:

**MICROCHIP TECHNOLOGY INCORPORATED
(100.0%)**

**2355 West Chandler Boulevard
Chandler, Arizona 85224-6199, US**

72 Inventor/es:

LUNDSTRUM, ZEKE, R.;

DELPOR, VIVIEN;

STEEDMAN, SEAN y

JULICHER, JOSEPH

74 Agente/Representante:

CARPINTERO LÓPEZ, Mario

ES 2 619 724 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Microcontrolador con memoria lineal en una memoria de bancos y procedimiento para el mismo

La presente divulgación se refiere a microcontroladores integrados y, más particularmente, a acceso a la memoria del microcontrolador.

5 Un espacio de memoria de datos linealmente accesible requiere que un gran número de bytes de memoria, por ejemplo, bytes de memoria de acceso aleatorio (RAM), se coloquen de forma contigua y direccionable en un espacio de direcciones. La memoria lineal a continuación puede dirigirse totalmente a través de una dirección cuya longitud depende del tamaño de la memoria RAM. Los microcontroladores que tienen instrucciones largas, tal como los
10 microcontroladores de 32 bits o microcontroladores con múltiples palabras de instrucción se pueden integrar fácilmente esta dirección larga dentro del código de operación de una instrucción. Sin embargo, las arquitecturas más pequeñas, por ejemplo, arquitecturas de 8 bits con una longitud de instrucción limitada eficiente, utilizan a menudo un tamaño de instrucción de, por ejemplo, 10-15 bits, que no permite para almacenar direcciones largas. Aunque múltiples instrucciones de palabras podrían acomodar direcciones más largas, esto contrarresta la codificación compacta y, por lo tanto, este tipo de arquitecturas de procesador puede no ser capaz de hacer frente a
15 un gran espacio de direcciones lineal directo. Por lo tanto, los bancos de memoria son unos medios eficientes para proporcionar acceso completo a una memoria más grande. En los bancos de memoria, solo una cantidad limitada, es decir, un único banco de memoria, se pone a disposición mediante de un puntero. Una instrucción puede entonces contener suficientes bits para acceder a todas las posiciones de memoria dentro del banco de memoria seleccionado. Para cambiar a posiciones de memoria fuera de un banco seleccionado, el puntero tiene que modificarse.
20

Por ejemplo, muchos microcontroladores de arquitectura RISC solo pueden acceder a una cantidad limitada de bytes, por ejemplo, 32 o 64 bytes de memoria directamente a través de sus instrucciones. Mediante el uso de múltiples bancos de 32 o 64 bytes, se puede acceder a una memoria adicional. Los microcontroladores son generalmente una combinación de un microprocesador o una unidad central de procesamiento (CPU) con periféricos y memoria en un solo chip. Por lo tanto, los microcontroladores que utilizan el concepto de bancos de memoria también se enfrentan al problema de los muchos registros de funciones especiales que se utilizan, por ejemplo, para el control de estos periféricos y funciones internas, que necesitan ser accedidas por el conjunto de instrucciones. Por lo tanto, estos registros de funciones especiales se ponen a disposición mediante la puesta en correspondencia de los mismos en la memoria de datos. Debido a que el acceso a algunos registros de funciones especiales es fundamental durante la ejecución de un programa, en muchos microcontroladores algunos de estos registros de funciones especiales deben estar disponibles en todo momento. Por ejemplo, si los registros de funciones especiales solo están accesibles a través de la memoria, el registro de funciones especiales que se utiliza para la selección de un banco de memoria tiene que ser accesible todo el tiempo o, de otro modo, un usuario se ha quedado atascado en un banco de memoria que no tiene el registro a disposición. Para dar cabida a esto, en muchos microcontroladores, la puesta en correspondencia de memoria de datos genera un número mínimo de estos registros de funciones especiales (SFR) en cada banco de la memoria. Sin embargo, esto hace la memoria de datos no contigua, ya que los bloques de memoria no puestos en correspondencia están separados por los registros puestos en correspondencia en la memoria.
25
30
35

El documento EP 0 918 279 desvela un esquema de arquitectura de procesador que tiene múltiples fuentes para el suministro de valores de direcciones del banco y, por lo tanto, un procedimiento. El documento WO 2005/043383 desvela un aparato de microcontrolador con un conjunto de instrucciones que permiten acceder a un espacio de direcciones linealizado. La publicación "Designing embedded systems with PIC microcontrollers: principles and applications" 24 de octubre de 2006, páginas 1-556, de Tim Wilhurst, XP040426011, describe varios microcontroladores PIC. El documento US 6 795 911 B1 desvela un dispositivo informático capaz de acceder a múltiples bancos de memoria con un valor predeterminado automático de un banco por defecto.
40
45

Es un objeto de la presente invención proporcionar un microcontrolador y un procedimiento que permitan el acceso lineal a un espacio de memoria mayor que un banco de memoria seleccionado, al tiempo que permita a la memoria poner en correspondencia registros de funciones especiales a más de un banco de memoria. Este y otros objetos se pueden lograr mediante el microcontrolador y el procedimiento como se define en las reivindicaciones independientes. Otras mejoras se caracterizan en las reivindicaciones dependientes.
50

Según una realización, un microcontrolador puede comprender una memoria de datos dividida en una pluralidad de bancos de memoria, un multiplexor de direcciones para proporcionar una dirección a la memoria de datos, un registro de instrucciones que proporciona una primera dirección parcial a una primera entrada del multiplexor de direcciones, un registro de selección de banco que no está puesto en correspondencia con la memoria de datos para proporcionar una segunda dirección parcial a una primera entrada del multiplexor de direcciones, y una pluralidad de registros de funciones especiales puestos en correspondencia con la memoria de datos, en el que la pluralidad de registros de funciones especiales comprende un registro de acceso indirecto acoplado con una segunda entrada del multiplexor de direcciones, y en el que la memoria de datos comprende más de un banco de memoria de la pluralidad de bancos de memoria que forman un bloque de memoria de datos lineales al que no se ponen en correspondencia registros de funciones especiales.
55
60

De acuerdo con una realización adicional, la memoria de datos puede comprender n bancos de memoria y m bancos de memoria forman el bloque de memoria de datos lineales. De acuerdo con una realización adicional, $n = 8$ y $m = 4$. De acuerdo con una realización adicional, los registros de funciones especiales pueden poner en correspondencia la memoria a la parte inferior de todos los bancos de memoria con la excepción de los m bancos de memoria. De acuerdo con una realización adicional, bancos de memoria pares e impares de todos los bancos de memoria, con la excepción de los m bancos de memoria, pueden contener cada uno un conjunto diferente de memorias puestas en correspondencia con registros de funciones especiales. De acuerdo con una realización adicional, los registros de funciones especiales pueden comprender un registro virtual y en el que un acceso de lectura o escritura en el registro virtual causa un acceso a la memoria de datos indirecta utilizando el registro de accesos indirectos. De acuerdo con una realización adicional, los registros de funciones especiales pueden comprender registros para realizar una programación de una memoria flash. De acuerdo con una realización adicional, los registros de funciones especiales se pueden seleccionar de entre el grupo que consiste en: un registro contador de programa, un registro de estado, un registro de temporizador, un registro de puerto, un registro de calibración de oscilador. De acuerdo con una realización adicional, el microcontrolador puede ser un microcontrolador de 8 bits que utiliza palabras de instrucción de 12 bits.

De acuerdo con otra realización, un procedimiento para dirigir una memoria para un microcontrolador, en el que la memoria se divide en una pluralidad de bancos de memoria, puede comprender las etapas de: - proporcionar acceso a registros de funciones especiales registra solo a través de la puesta en correspondencia de memoria, en el que un registro de direccionamiento indirecto se pone en correspondencia con al menos un banco de memoria; - proporcionar una pluralidad de bancos de memoria dentro de la memoria sin poner en correspondencia un registro, formando de ese modo un bloque de memoria lineal; - proporcionar un registro de selección de bancos puestos en correspondencia de no memoria; en el que para el direccionamiento directo: - seleccionar un banco de memoria mediante el registro de selección de bancos, y - dirigir el banco de memoria seleccionado mediante una dirección proporcionada mediante un registro de instrucción; y en el que para el direccionamiento indirecto: - usar una dirección proporcionada por el registro de direccionamiento indirecto puesto en correspondencia en memoria.

De acuerdo con una realización adicional, la memoria de datos puede comprender n bancos de memoria y m bancos de memoria pueden formar el bloque de memoria lineal. De acuerdo con una realización adicional, $n = 8$ y $m = 4$. De acuerdo con una realización adicional, el procedimiento puede comprender además la etapa de puesta en correspondencia de la memoria de los registros de funciones especiales a la parte inferior de todos los bancos de memoria con la excepción de los m bancos de memoria. De acuerdo con una realización adicional, bancos de memoria pares e impares de todos los bancos de memoria, con la excepción de los m bancos de memoria, pueden contener cada uno un conjunto diferente de memorias puestas en correspondencia con registros de funciones especiales. De acuerdo con una realización adicional, el direccionamiento indirecto se puede realizar mediante una lectura o escritura en un registro virtual. De acuerdo con una realización adicional, los registros de funciones especiales pueden comprender registros para realizar una programación de una memoria flash. De acuerdo con una realización adicional, los registros de funciones especiales se pueden seleccionar de entre el grupo que consiste en: un registro contador de programa, un registro de estado, un registro de temporizador, un registro de puerto, un registro de calibración de oscilador. De acuerdo con una realización adicional, el microcontrolador puede ser un microcontrolador de 8 bits que utiliza palabras de instrucción de 12 bits.

De acuerdo con otra realización, un microcontrolador puede comprender: - una memoria de datos dividida en una pluralidad de bancos de memoria, en el que una pluralidad de bancos de memoria dentro de la memoria están libres de registros de funciones especiales puestos en correspondencia, formando de ese modo un bloque de memoria lineal; - registros de funciones especiales puestos en correspondencia con la memoria de datos que se puede acceder mediante el microcontrolador solo a través de la memoria, en el que un registro de direccionamiento indirecto se pone en correspondencia con al menos un banco de memoria; - un registro de selección de bancos de no memoria puestos en correspondencia; en el que el microcontrolador es operable para el direccionamiento directo: - para seleccionar un banco de memoria mediante el registro de selección de bancos, y - para dirigir el banco de memoria seleccionado mediante una dirección proporcionada mediante un registro de instrucción; y para el direccionamiento indirecto: - para usar una dirección proporcionada por el registro de direccionamiento indirecto puesto en correspondencia en memoria.

De acuerdo con una realización adicional, la memoria de datos puede comprender 8 bancos de memoria y cuatro bancos de memoria forman el bloque de memoria lineal. De acuerdo con una realización adicional, los registros de funciones especiales pueden poner en correspondencia la memoria a la parte inferior de todos los bancos de memoria con la excepción de los cuatro bancos de memoria. De acuerdo con una realización adicional, bancos de memoria pares e impares de todos los bancos de memoria, con la excepción de los cuatro bancos de memoria, pueden contener cada uno un conjunto diferente de memorias puestas en correspondencia con registros de funciones especiales.

La figura 1 muestra un diagrama de bloques de un microcontrolador convencional;

La figura 2 muestra un diagrama de bloques de un microcontrolador de ejemplo de acuerdo con una realización;

La figura 3 es un diagrama de bloques que muestra una memoria en bancos convencional;

La figura 4 muestra una puesta en correspondencia con modo de ejemplo en la que bancos pares e impares contienen cada uno un conjunto diferente de registros de funciones especiales;

5 La figura 5 muestra una puesta en correspondencia de memoria de acuerdo con una realización; y

La figura 6 muestra una puesta en correspondencia de ejemplo para una memoria de datos de 256 bytes de acuerdo con una realización.

De acuerdo con las enseñanzas de esta divulgación, se proporciona un registro de selección de bancos (BSR) puestos en correspondencia de no memoria para seleccionar uno de una pluralidad de bancos de memoria utilizados para direccionamiento directo. Un registro de memorias puestas en correspondencia se utiliza para el direccionamiento indirecto independiente del banco de memoria seleccionado. La adición de una instrucción de bancos especializada, por ejemplo, "Mover literal al registro BSR (MOVLB)" permite que todos los bytes de datos en un banco de memoria se utilicen para datos de propósito general y, por lo tanto, permite el direccionamiento contiguo a través de una pluralidad de los bancos de memoria que no contienen ningún registro de funciones especiales puesto en correspondencia. Por lo tanto, el registro BSR que selecciona el banco de memoria activo no está puesto en correspondencia en el registro de datos, pero puede ser accesible con un comando especializado.

De este modo, una pluralidad de bancos de memoria está disponibles que no tienen ni requieren registros especiales en los mismos. Esto permite a los bancos adyacentes de la memoria dirigirse indirectamente a través de un registro de direccionamiento indirecto (FSR) y sin la preocupación o necesidad de registros de funciones especiales (SFR) en cada nivel de memoria. Esto permite el direccionamiento de bloques de memoria más grandes, por ejemplo, para su uso como memorias intermedias, tablas, áreas de bloc de notas, etc. Cualquier función que utilice una estructura de datos más grande que el tamaño de la memoria en bancos puede implementarse de esta manera.

La figura 1 muestra un diagrama de bloques simplificado de un microcontrolador convencional con una memoria de datos a la que se puede acceder con un mecanismo de bancos. Una memoria 110 de programa almacena una pluralidad de instrucciones que forman un programa ejecutable. Un contador 115 de programa puede diseñarse para tener, por ejemplo, 11 bits para dirigir una memoria de programa lineal 2k. Se puede proporcionar una pila 120 para almacenar valores de contador de programa, cuando se ejecutan subrutinas. El microcontrolador de ejemplo mostrado es un microcontrolador de tipo Harvard de 8 bits que opera con palabras de instrucción de 12 bits almacenadas en la memoria 110 de programa. Por lo tanto, un bus 105 de datos de 8 bits central se puede utilizar para acoplar diversos elementos funcionales dentro del microcontrolador, tal como, por ejemplo, una unidad de temporizador 0 y un puerto 130 externo B. La memoria 125 de datos se acopla con este bus 105 y recibe, por ejemplo, una dirección de 8 bits del multiplexor 140 de direcciones. Para direccionamiento directo, el multiplexor 140 de direcciones combina una dirección a partir de los datos de dirección suministrados por el registro 135 de instrucciones y los datos de direcciones suministrados por el registro 145 de funciones especiales. En el modo de direccionamiento directo, el registro 135 de instrucciones, por lo tanto, suministra los 5 bits inferiores y el registro 145 de funciones especiales los 3 bits superiores. Por lo tanto, de acuerdo con una realización, el registro 145 de funciones especiales opera como un registro de selección de bancos capaz de seleccionar uno de los 8 bancos de memoria diferentes. En el direccionamiento indirecto, el registro 145 de funciones especiales proporciona una dirección completa con todos los bits 0-7. El direccionamiento indirecto se implementa mediante el acceso al registro de funciones especiales INDF, que es un registro virtual y, por lo tanto, no es un registro físico. Cualquier lectura o escritura en este registro INDF fuerza que un acceso indirecto se aplique a la memoria de datos 125 a través del registro 145 de funciones especiales. Así, en lugar de la lectura o la escritura del registro INDF, se realiza un acceso a la memoria de datos indirecta.

De acuerdo con diversas realizaciones, el registro 135 de instrucciones recibe una instrucción directamente desde la memoria 110 de programa y se acopla con una unidad 180 de decodificación y control de instrucciones, por ejemplo, a través de otro bus interno de 8 bits. La unidad 190 de decodificación y control de instrucciones está acoplada, además, con cierta función interna proporcionada por la unidad 175. Por ejemplo, esta unidad 175 funcional puede incluir un temporizador de reinicio del dispositivo, un reinicio de encendido, un temporizador de vigilancia, un reloj RC interno, etc. Otras funciones pueden estar integradas y/o ciertas funciones pueden omitirse. La unidad 185 de generación de sincronización puede proporcionar señales de temporización interna y también puede acoplarse con la unidad 175. El núcleo de microcontrolador de 8 bits convencional mostrado en la figura 1 tiene una unidad 160 lógica aritmética (ALU) acoplada con un registro 150 de estado. La ALU 160 está acoplada además con un registro 165 de trabajo y recibe datos desde el registro 135 de instrucciones y el bus de datos de 8 bits a través del multiplexor 155 por un lado y por otro lado desde el registro 165 de trabajo. La figura 1, por lo tanto, muestra solamente algunas estructuras esenciales de un núcleo de microcontrolador. Otras estructuras internas son posibles y se pueden combinar con las realizaciones específicas mostradas en la figura 2, como se explicará en más detalle a continuación.

La figura 3 muestra la estructura y la puesta en correspondencia de la memoria 125 de datos en un microcontrolador convencional. Como se mencionó anteriormente, como al menos algún registro de funciones especiales debe estar disponible en todo momento, los primeros 16 bytes de datos en la dirección 00h-0Fh de todos los bancos de

5 memoria contienen los valores de 16 registros de funciones especiales. Estos registros de funciones especiales se pueden separar físicamente de la memoria. Sin embargo, una arquitectura de puesta en correspondencia pone en correspondencia estos 16 registros de funciones especiales a todos los bancos de memoria. En la realización mostrada en la figura 2, cada banco de memoria contiene los mismos registros de funciones especiales en las direcciones 00h-0Fh. Sin embargo, como algunos registros de funciones especiales son menos críticos, solamente se podrán acceder en cualquier otro banco. De este modo, más de 16 registros de funciones especiales se pueden poner en correspondencia en las primeras 16 direcciones. Por ejemplo, todos los bancos pares y todos los bancos impares tienen la misma estructura de puesta en correspondencia, respectivamente.

10 La figura 4 muestra una puesta en correspondencia con modo de ejemplo en la que bancos pares e impares contienen cada uno un conjunto diferente de registros de funciones especiales; Por ejemplo, todos los bancos pares pueden tener los siguientes registros de funciones especiales puestos en correspondencia con las direcciones 00h-06h:

INDF - si se accede, FSR se utiliza para dirigir la memoria de datos de forma indirecta.

TMR0 - Registro de módulo de temporizador 0

15 PCL - almacena los bits de orden inferior del contador de programa

ESTADO - contiene bits de estado típicos de la CPU

FSR - registro de selección de banco, contiene 3 bits para seleccionar una de las ocho páginas de memoria

OSCCAL - registro de calibración de oscilador

PUERTOB - registro de puerto B

20 Los siguientes registros se pueden poner en correspondencia con las direcciones 00h-06h de todos los bancos de memoria impares:

00h - INDF - si se accede, FSR se utiliza para dirigir la memoria de datos de forma indirecta.

01h - EECON - bits de configuración para memoria flash

02h - PCL - almacena los bits de orden inferior del contador de programa

25 03h - ESTADO - contiene bits de estado típicos de la CPU

04h - FSR - registro de selección de banco, contiene 3 bits para seleccionar una página de memoria

05h - EEDATOS - registro de datos de escritura propia para memoria flash

06h - EEADR - dirección de escritura propia para memoria flash

30 Las direcciones restantes 07h-0Fh son todas iguales para los bancos de memoria pares e impares. Como se muestra en la figura 3, las direcciones superiores 10h-1Fh de cada banco comprenden registros de propósito general individuales. Sin embargo, forman pequeños bloques de memoria individuales y no forman un bloque lineal de memoria. Por lo tanto, si, por ejemplo, una tabla es mayor que el tamaño máximo de registros de propósito general en un banco, la tabla debe ser distribuida a más de un banco y una programación engorrosa es necesaria para acceder a una tabla de este tipo.

35 La figura 2 muestra un ejemplo de realización de un microcontrolador que supera esta limitación. Generalmente, elementos similares llevan el mismo símbolo de referencia. La memoria 225 de datos RAM mostrada en la figura 2 puede ser idéntica a la memoria como se muestra en la figura 1. Sin embargo, un símbolo de referencia diferente se usa para indicar que esta RAM 225 se pone en correspondencia de manera diferente, como se explicará a continuación con más detalle. Esta memoria de datos ahora comprende un bloque de memoria lineal que consiste en una pluralidad de bancos de memoria secuenciales a los que no se ponen en correspondencia registros de funciones especiales. Se proporciona un registro 210 de selección de banco adicional (BSR) en el que este registro es accesible a través de una instrucción dedicada y, por lo tanto, no se pone en correspondencia memoria. El contenido de este registro 210 proporciona los 3 bits superiores de una dirección proporcionada por el multiplexor 220 de direcciones que recibe los 5 bits inferiores del registro 135 de instrucciones. El registro 145 de funciones especiales FSR ahora puede ser un registro de 8 bits que puede ser usado para el direccionamiento indirecto de toda la memoria de datos lineal independiente del banco de memoria seleccionado. En otras realizaciones, este registro puede estar limitado para acceder a los 4 bancos superiores que forman la memoria de datos lineal ajustando el bit 7 de forma permanente en "1". Sin embargo, este registro no proporciona la función de selección de banco por sí mismo nunca más. La selección de banco se efectúa únicamente escribiendo un número de banco respectivo en el registro 210 de selección de bancos puestos en correspondencia sin memoria. Por lo tanto, incluso cuando se selecciona un banco de memoria dentro del bloque de memoria lineal, la instrucción dedicada permite el

40

45

50

cambio a cualquier otro banco de memoria.

La figura 5 muestra una realización de cómo los registros de funciones especiales pueden poner en correspondencia con la memoria 225 de datos. En esta realización, solo los cuatro bancos inferiores se utilizan para proporcionar el acceso a los registros de funciones especiales, mientras que los cuatro bancos superiores ofrecen ahora un espacio de memoria de datos contiguos lineales. La figura 4 muestra también cómo se realiza el direccionamiento directo e indirecto. Aquí, el registro 210 puesto en correspondencia sin memoria BSR proporciona la información de selección de bancos, proporcionando de esta manera al multiplexor 220 direcciones con los tres bits de dirección superiores. El registro de instrucciones establece los bits de dirección inferiores. El multiplexor 220 combina estas dos porciones de datos de direcciones para formar una dirección de 8 bits que se utiliza para dirigir la memoria 225 de datos. Más o menos bits se pueden usar para formar una dirección en otras realizaciones. Si el registro 210 de selección de bancos selecciona uno de los cuatro bancos de memoria inferiores, entonces todas las direcciones 00h-0Fh se pueden poner en correspondencia de nuevo al banco 0 o alternativamente al banco 0 o al banco 1, como se explicará con más detalle en la figura 6. Como se mencionó anteriormente, los cuatro bancos de memoria superior no tienen registros de funciones especiales puestos en correspondencia con los mismos y forman así una memoria de datos lineal contigua. Este bloque de memoria lineal puede ser accedido todavía a través del uso del banco de direccionamiento directo usando el registro 210 de selección de bancos y la información de direccionamiento proporcionada en la instrucción de código de operación. Sin embargo, el direccionamiento directo se limita a realizarse solamente dentro del banco seleccionado actualmente. Por lo tanto, el bloque de memoria lineal, alternativamente, se puede acceder indirectamente a través del registro 245 de funciones especiales FSR, que ahora puede almacenar una dirección de 8 bits capaz de abordar totalmente la memoria 225 de datos independiente del banco de memoria seleccionado. Por lo tanto, por ejemplo, una tabla, bloc de notas, o una memoria intermedia con, por ejemplo, 128 entradas, puede accederse simplemente a través de direccionamiento indirecto. El acceso a toda la memoria de datos mediante este registro 245 de funciones especiales se puede realizar a través de una instrucción especial o, si esta instrucción no se implementa, a través de acceso de lectura o escritura a un registro de funciones especiales INDF, como se explicó anteriormente.

Debido al hecho de que el registro 210 de selección de bancos no es memoria puesta en correspondencia, como se mencionó anteriormente, un código de operación especial está reservado para realizar la función de lectura y escritura con respecto a este registro. Una o más instrucciones dedicadas permiten acceder directamente al registro 210 de selección de bancos puestos en correspondencia sin memoria. Por ejemplo, una sola instrucción "Mover literal a registro BSR" (MOVLB) puede utilizarse para transferir datos en el registro 210 de selección de bancos. Los bits utilizables del registro 210 de selección de bancos dependerán del número de bancos de memoria en que se divide la memoria de datos. En el ejemplo mostrado en las figuras 5 y 6, la memoria de datos se divide en ocho bancos de memoria, teniendo cada banco 32 bytes. Por lo tanto, esta realización proporciona 256 bytes de memoria de datos en la que los cuatro bancos superiores proporcionan 128 bytes que forman un bloque de memoria lineal que no está interrumpido por registros de funciones especiales puestas en correspondencia.

La instrucción MOVLB cuando decodifica proporciona acceso directo al registro de selección de bancos y, por ejemplo, escribe un literal directamente en el registro 210 en el que, por ejemplo, solo se transfieren los 3 bits inferior del literal. Otra codificación puede ser utilizada, y más de una instrucción puede estar disponible para leer y/o escribir en el registro 210 de selección de bancos. En otras implementaciones, se pueden proporcionar más bancos de memoria y el registro 210 de selección de bancos puede tener más de 3 bits para poder dirigir todos los bancos. Otras instrucciones dedicadas adicionales se pueden proporcionar. Otras instrucciones dedicadas adicionales se pueden proporcionar. Por ejemplo, se puede proporcionar una instrucción de lectura, o cualquier tipo de instrucciones de modificación aritméticas o lógicas, tal como, incremento y, decremento, enmascaramiento, o función booleana. Con este fin, se puede proporcionar un acoplamiento adicional del registro 210 de funciones especiales 210 con ALU 160.

La figura 6 muestra una puesta en correspondencia de ejemplo para una memoria de datos de 256 bytes en la que los bancos 0 y 2 contienen cada uno un conjunto diferente de registros de funciones especiales que los bancos 1 y 3. Por ejemplo, los siguientes registros de funciones especiales se pueden poner en correspondencia con las direcciones 00h-06h de los bancos 0 y 2:

- 50 00h - INDF - si se accede, FSR se utiliza para dirigir la memoria de datos de forma indirecta.
- 01h - TMR0 - Registro de módulo de temporizador 0
- 02h - PCL - almacena los bits de orden inferior del contador de programa
- 03h - ESTADO - contiene bits de estado típicos de la CPU
- 04h - FSR - registro de selección de banco, contiene 3 bits para seleccionar una página de memoria
- 55 05h - OSCCAL - registro de calibración de oscilador
- 06h - PUERTO B - registro de puerto B

ES 2 619 724 T3

Los siguientes registros se pueden poner en correspondencia con las direcciones 00h-06h de los bancos 1 y 3:

00h - INDF - si se accede, FSR se utiliza para dirigir la memoria de datos de forma indirecta.

01h - EECON - bits de configuración para memoria flash

02h - PCL - almacena los bits de orden inferior del contador de programa

5 03h - ESTADO - contiene bits de estado típicos de la CPU

04h - FSR - registro de selección de banco, contiene 3 bits para seleccionar una página de memoria

05h - EEDATOS - registro de datos de escritura propia para memoria flash

06h - EEADR - dirección de escritura propia para memoria flash

10 La selección de qué registro de funciones especiales se pone en correspondencia con los cuatro bancos inferiores depende de la aplicación específica y puede variar. Además, el número de bancos de memoria puede ser menor o mayor, así como el número de bancos utilizados para formar el bloque de memoria lineal.

15 Aunque se han representado, descrito y definido realizaciones de esta divulgación por referencia a realizaciones ejemplares de la divulgación, tales referencias no implican una limitación de la divulgación, y no se debe interpretar como una limitación. La materia objeto desvelada es capaz de una modificación considerable, alteración, y equivalentes en forma y función, como se les ocurrirán a los expertos en la técnica pertinente y que tengan el beneficio de esta divulgación. Las realizaciones representadas y descritas de esta descripción son solo ejemplos.

REINVINDICACIONES

1. Un microcontrolador que, comprende:

5 una memoria (225) de datos dividida en una pluralidad de bancos (000...111) de memoria, en el que dicha memoria (225) de datos comprende un primer conjunto de bancos (000...011) de memoria y un segundo conjunto de bancos (100... 111) de memoria de dicha pluralidad de bancos (000...111) de memoria;

10 un multiplexor (220) de direcciones para proporcionar una dirección de dicha memoria (225) de datos;

un registro (135) de instrucciones que proporciona una primera dirección parcial a una primera entrada de dicho multiplexor (220) de direcciones;

un registro (210) de selección de bancos para proporcionar una segunda dirección parcial a dicha primera entrada de dicho multiplexor (225) de direcciones; y

15 una pluralidad de registros de funciones especiales puestos en correspondencia con dicha memoria (225) de datos, incluyendo un registro (245) de direcciones de memoria indirecta acoplado con una segunda entrada de dicho multiplexor (220) de direcciones, en el que

el registro de selección de bancos no está puesto en correspondencia con dicha memoria (225) de datos,

20 al menos un registro de funciones especiales (INDF, TMR0, EECON, PCL, ESTADO, FSR, OSCAL, EEDATOS, PUERTOB, EEADR) es una memoria pone en correspondencia con más de un banco de memoria de dicho primer conjunto de bancos (000...011) de memoria bajo la misma dirección de memoria y en el que el segundo conjunto de bancos (100...111) de memoria forma un bloque de memoria de datos lineal al que no se ponen en correspondencia registros de funciones especiales;

25 en el que, para el direccionamiento directo, un banco (000...111) de memoria se selecciona mediante dicho registro (210) de selección de bancos y dicho banco de memoria seleccionado se dirige a través de dicho multiplexor (220) mediante una dirección formada por la primera dirección parcial de dicho registro (135) de instrucciones y la segunda dirección parcial de dicho registro (210) de selección de bancos;

y en el que, para el direccionamiento indirecto, dicha memoria (225) de datos se dirige indirectamente mediante la selección de una dirección proporcionada por dicho registro (245) de direcciones de memoria indirecta, permitiendo así el acceso a por lo menos todo el bloque de memoria lineal formado por dicho segundo conjunto de bancos (100...111) de memoria.

2. Un procedimiento para dirigir una memoria de datos para un microcontrolador, en el que la memoria (225) de datos está dividida en una pluralidad de bancos (000...111) de memoria, en el que dicha memoria (225) de datos comprende un primer conjunto de bancos (000...011) de memoria y un segundo conjunto de bancos (100...111) de memoria de dicha pluralidad de bancos (000...111) de memoria, y en el que dicho microcontrolador comprende un multiplexor (220) de direcciones para proporcionar una dirección a dicha memoria (225) de datos, un registro (135) de instrucciones que proporciona una primera dirección parcial a una primera entrada de dicho multiplexor (220) de direcciones, un registro (210) de selección de bancos para proporcionar una segunda dirección parcial a dicha primera entrada de dicho multiplexor (225) de direcciones y una pluralidad de registros de funciones especiales puestas en correspondencia con dicha memoria (225) de datos, incluyendo un registro (245) de direcciones de memoria indirecta acoplado con una segunda entrada de dicho multiplexor (220) de direcciones, comprendiendo el procedimiento las etapas de:

- 40 - no poner en correspondencia dicha memoria (225) de datos con el registro (210) de selección de bancos;
- poner en correspondencia con al menos un registro de funciones especiales (INDF, TMR0, EECON, PCL, ESTADO, FSR, OSCAL, EEDATOS, PUERTOB, EEADR) con más de un banco de memoria de dicho primer conjunto de bancos (000...011) de memoria bajo la misma dirección del banco de memoria;
- 45 - no poner en correspondencia la memoria de ningún registro de funciones especiales con dicho segundo conjunto de bancos (100... 111) de memoria, formando de esta manera un bloque de memoria lineal;

en el que, para el direccionamiento directo:

- seleccionar un banco (000... 111) de memoria mediante dicho registro (210) de selección de bancos, y
- dirigir dicho banco de memoria seleccionado a través de dicho multiplexor (220) mediante una dirección formada por la primera dirección parcial de dicho registro (135) de instrucciones y la segunda dirección parcial de dicho registro (210) de selección de bancos;

y en el que, para el direccionamiento indirecto:

- dirigir dicha memoria (225) de datos indirectamente mediante la selección de una dirección proporcionada por dicho registro (245) de direcciones de memoria indirecta, permitiendo así el acceso a por lo menos todo el bloque de memoria lineal formado por dicho segundo conjunto de bancos (100...111) de memoria.

55 3. El microcontrolador o procedimiento según una de las reivindicaciones anteriores, en el que dicha memoria (225) de datos comprende n bancos (000...111) de memoria y m bancos (100...111) de memoria que forman dicho bloque de memoria de datos lineal.

4. El microcontrolador o procedimiento según la reivindicación 3, en el que n = 8 y m = 4.

5. El microcontrolador o procedimiento según la reivindicación 3 o 4, en el que los registros de funciones especiales (INDF, TMR0, EECON, PCL, ESTADO, FSR, OSCAL, EEDATOS, PUERTOB, EEADR) están puestos en correspondencia en memoria a la parte inferior de todos los bancos de memoria del primer conjunto de bancos (000.011) de memoria.
- 5 6. El microcontrolador o procedimiento según la reivindicación 5, en el que bancos de memoria pares e impares de todos los bancos de memoria del primer conjunto de bancos (000.011) de memoria contienen, cada uno, un conjunto diferente de registros de funciones especiales puestos en correspondencia con la memoria.
7. El microcontrolador o procedimiento según una de las reivindicaciones anteriores, en el que dichos registros de funciones especiales comprenden un registro virtual (INDF) y en el que un acceso de lectura o escritura en dicho registro virtual (INDF) causa un acceso a la memoria de datos indirecta utilizando dicho registro (245) de direcciones de memoria indirecta.
- 10 8. El microcontrolador o procedimiento según una de las reivindicaciones anteriores, en el que los registros de funciones especiales comprenden registros (EECON, EEDATOS, EEADR) para realizar una programación de una memoria flash.
- 15 9. El microcontrolador o procedimiento según una de las reivindicaciones anteriores, en el que los registros de funciones especiales se seleccionan del grupo que consiste en: un registro contador de programa (PCL), un registro de estado (ESTADO), un registro del temporizador (TMR0), un registro de puerto (PUERTOB), un registro de calibración de oscilador (OSCAL).
- 20 10. El microcontrolador o procedimiento según una de las reivindicaciones anteriores, en el que el microcontrolador es un microcontrolador de 8 bits que utiliza palabras de instrucción de 12 bits.
11. El microcontrolador o procedimiento según una de las reivindicaciones anteriores, en el que el microcontrolador es un microcontrolador de 8 bits y un banco de memoria comprende 32 bytes.
12. El microcontrolador o procedimiento según la reivindicación 6, en el que solo los bancos de memoria impares del primer conjunto de bancos de memoria comprenden registros de funciones especiales (EECON, EEDATOS, EEADR) para acceder a una memoria flash.
- 25 13. El microcontrolador o procedimiento según la reivindicación 6 o 12, en el que solo los bancos de memoria pares del primer conjunto de bancos de memoria comprenden un registro de funciones especiales (PUERTOB) para acceder a un puerto.
14. El microcontrolador o procedimiento según la reivindicación 6, 12 o 13, en el que solo los bancos de memoria pares del primer conjunto de bancos de memoria comprenden un registro (OSCAL) de funciones especiales para la calibración del oscilador.
- 30 15. El microcontrolador o procedimiento según la reivindicación 6, 12, 13, o 14, en el que solo los bancos de memoria pares del primer conjunto de bancos de memoria comprenden un registro de funciones especiales (TMR0) para un temporizador.

35

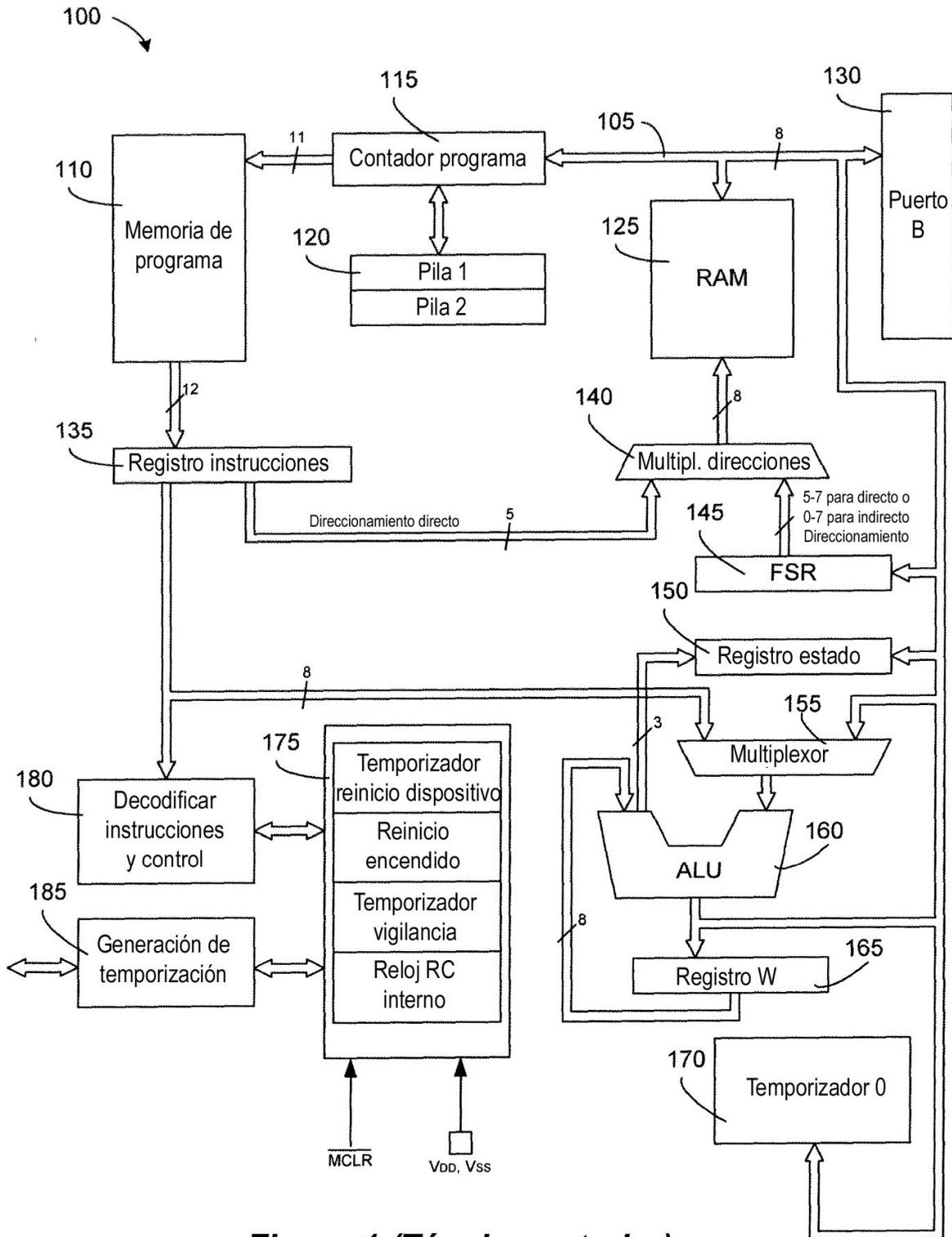


Figura 1 (Técnica anterior)

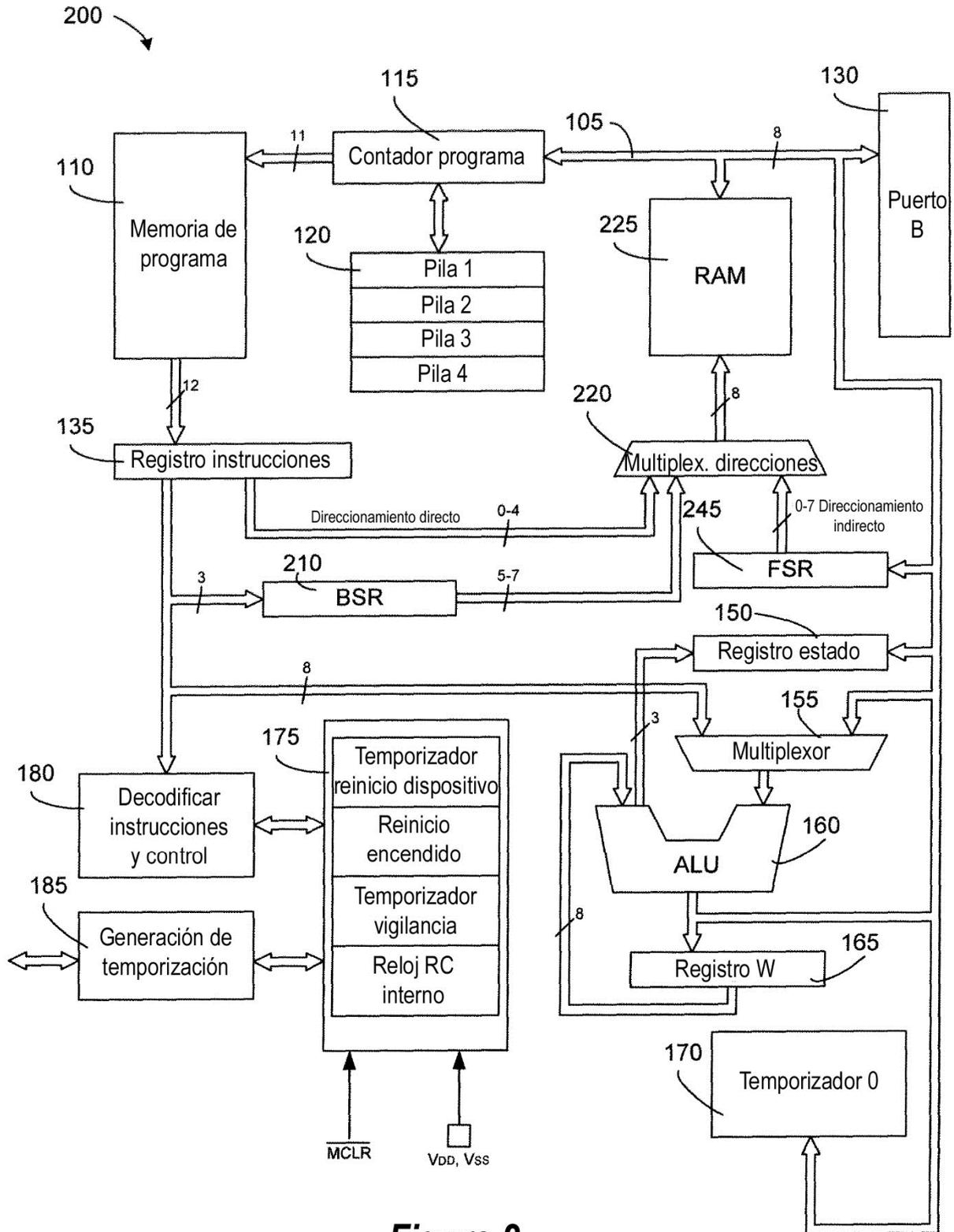


Figura 2

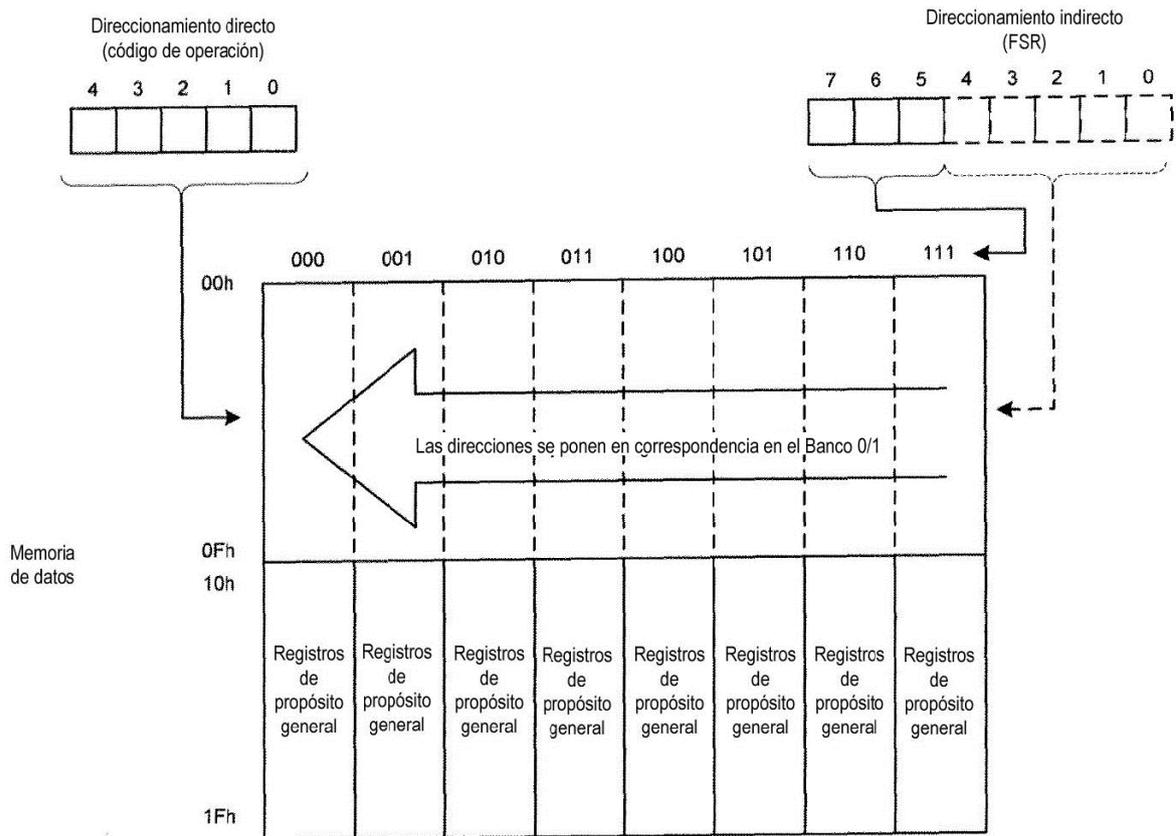
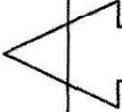


Figura 3

		000	001	010	011	100	101	110	111
00h	INDF	INDF	INDF	INDF	INDF	INDF	INDF	INDF	INDF
	TMR0	EECON	TMR0	EECON	TMR0	EECON	TMR0	EECON	EECON
	PCL	PCL	PCL	PCL	PCL	PCL	PCL	PCL	PCL
	ESTADO	ESTADO	ESTADO	ESTADO	ESTADO	ESTADO	ESTADO	ESTADO	ESTADO
	FSR	FSR	FSR	FSR	FSR	FSR	FSR	FSR	FSR
	OSCCAL	EEDATOS	OSCCAL	EEDATOS	OSCCAL	EEDATOS	OSCCAL	EEDATOS	EEDATOS
	06h	PUERTOB	EEADR	PUERTOB	EEADR	PUERTOB	EEADR	PUERTOB	EEADR
	07h	Registros de propósito general	 <p>Las direcciones se ponen en correspondencia con las direcciones en el Banco 0</p>						
	0Fh	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general
	10h	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general
1Fh									

Memoria de datos

Figura 4

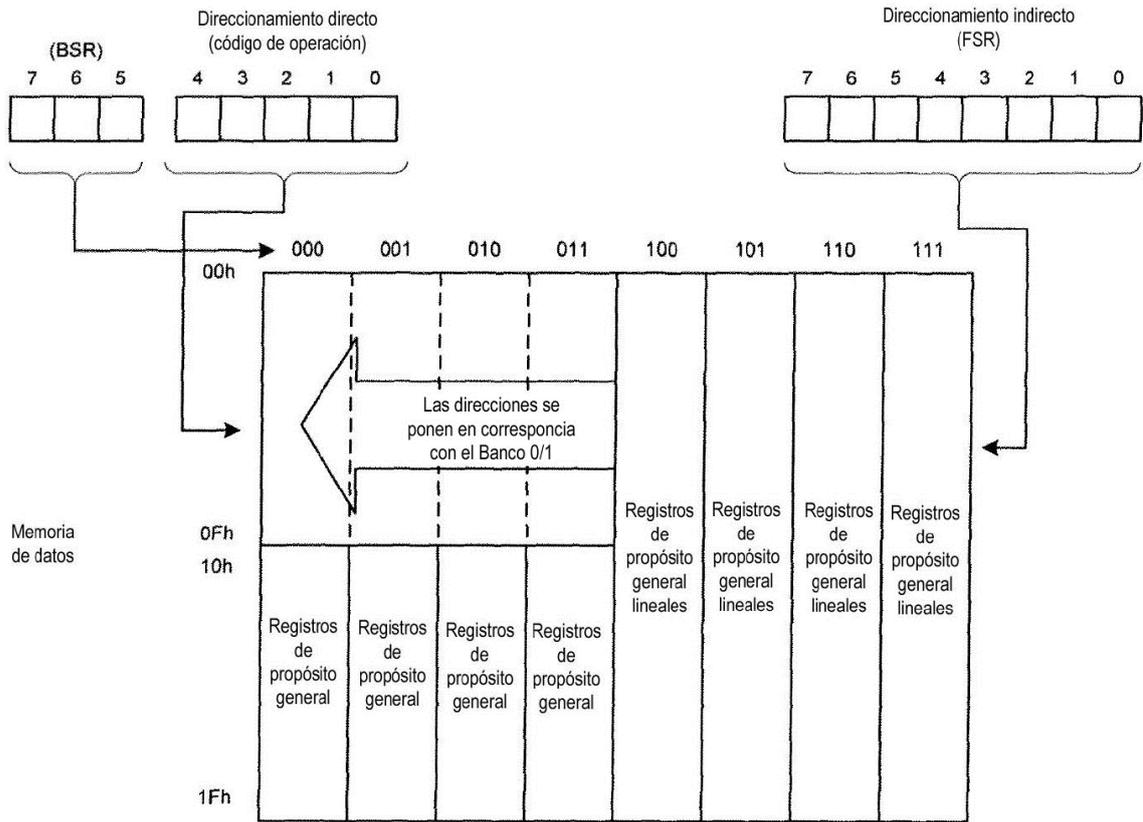
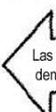


Figura 5

		000	001	010	011	100	101	110	111					
00h	INDF	INDF	INDF	INDF	INDF	Registros de propósito general lineales								
	TMRO	EECON	TMRO	EECON	EECON									
	PCL	PCL	PCL	PCL	PCL									
	ESTADO	ESTADO	ESTADO	ESTADO	ESTADO									
	FSR	FSR	FSR	FSR	FSR									
	OSCCAL	EEDATOS	OSCCAL	EEDATOS	EEDATOS									
	PUERTOB	EEADR	PUERTOB	EEADR	EEADR									
	06h	Registros de propósito general	 Las direcciones se ponen en correspondencia con las direcciones del Banco 0							Registros de propósito general lineales				
	07h	Registros de propósito general												
	0Fh	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general					Registros de propósito general	Registros de propósito general lineales			
10h	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general	Registros de propósito general lineales								
1Fh														

Memoria de datos

Figura 6