

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 624 739**

51 Int. Cl.:

**C25D 17/00** (2006.01)

**H01L 21/288** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **07.06.2012** E 12171200 (4)

97 Fecha y número de publicación de la concesión europea: **08.02.2017** EP 2533273

54 Título: **Electrodo maestro ECPR y un procedimiento para proporcionar dicho electrodo maestro**

30 Prioridad:

**07.06.2011 EP 11290261**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**17.07.2017**

73 Titular/es:

**LUXEMBOURG INSTITUTE OF SCIENCE AND TECHNOLOGY (LIST) (100.0%)  
5, avenue des Hauts-Fourneaux  
4362 Esch-sur-Alzette, LU**

72 Inventor/es:

**CHANTELAUZE, SIMON;  
CUTHBERTSON, ALAN;  
DAINESE, MATTEO;  
FREDENBERG, MIKAEL;  
KENNEDY, TIM;  
LAVIRON, CYRILLE y  
MÖLLER, PATRIK**

74 Agente/Representante:

**ÁLVAREZ LÓPEZ, Sonia**

**ES 2 624 739 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Electrodo maestro ECPR y un procedimiento para proporcionar dicho electrodo maestro.

## 5 CAMPO DE LA INVENCION

La presente invención se refiere a un electrodo maestro ECPR, y a un procedimiento para proporcionar dicho electrodo maestro. Más en particular, la presente invención se refiere a un electrodo maestro ECPR circular.

## 10 ANTECEDENTES DE LA TÉCNICA

En el documento de patente US 2004/0182716 A1, se describe un procedimiento para la formación selectiva de patrones de sustratos o capas formadas previamente mediante máscaras de contacto en el que el emparejamiento y/o desemparejamiento de máscaras y sustratos se realiza para que se produzca de manera no paralela.

15

Los documentos WO 02/103085 y WO 2007058603 se refieren a un proceso de replicación de patrones electroquímicos, ECPR, y la construcción de un electrodo maestro para la producción de aparatos que incluyen micro y nanoestructuras mediante ECPR. Un patrón de grabado o deposición, definido por el electrodo maestro, se replica sobre un material conductor de la electricidad, denominado comúnmente sustrato. Durante la ECPR, el electrodo maestro se pone en contacto estrecho con el sustrato y el patrón de grabado/ deposición se transfiere directamente sobre el sustrato mediante un procedimiento de grabado/deposición. El procedimiento de grabado/deposición por contacto se lleva a cabo en celdas de grabado/deposición locales, que se forman en cavidades situadas entre el electrodo maestro y el sustrato.

20

25 Las cavidades se proporcionan a modo de celdas electroquímicas con un extremo abierto en la superficie superior del electrodo maestro, y que se prolongan hacia abajo. Por tanto, la superficie superior del electrodo maestro incluye un patrón topográfico que define al menos una celda electroquímica, en la que el fondo de cada celda está provisto de un material conductor de la electricidad. Durante la ECPR, cada celda se llena con una solución electrolítica, para permitir la conducción de iones conductores del material conductor con el fin de transferirlos desde el fondo de cada celda al sustrato en el que se va a formar el patrón.

30

La zona situada entre las celdas electroquímicas, es decir, la zona más elevada del patrón topográfico del electrodo maestro está provista de una capa aislante para impedir la aparición de corrientes parásitas no deseadas durante el proceso de ECPR. Por tanto, la ECPR solo proporcionará la transferencia de patrones en las posiciones definidas por las celdas electroquímicas.

35

Antes de utilizar el electrodo maestro en la ECPR, es necesario rellenar previamente las celdas electroquímicas con un material conductor. Por lo general, el grosor del material con que se rellenan previamente está comprendido en el intervalo de 0,5 a 10 micrómetros, dependiendo de la aplicación concreta. Durante la ECPR, el material conductor se transfiere desde el fondo de las celdas electroquímicas del electrodo maestro al sustrato que se está sometiendo a la deposición. De este modo, cuando el electrodo maestro se separa del sustrato procesado, el material conductor con el que está relleno previamente queda dispuesto sobre el sustrato.

40

El electrodo maestro puede estar fabricado con un elemento portador de un material duradero, ya que el electrodo maestro se debe utilizar para una pluralidad de procedimientos de grabado o deposición. Uno de dichos materiales es el Si, que permite fabricar el electrodo maestro mediante procedimientos de gran implantación y de alto rendimiento de semiconductores. Por consiguiente, en muchos casos, los elementos portadores de electrodos maestros ECPR los forman obleas de Si.

45

50 Para la industria del chip, el patrón topográfico del electrodo maestro puede disponerse en una distribución plana a lo largo de la superficie del electrodo maestro, en la que la distribución plana incluye varias subzonas rectangulares. En dicha aplicación, cada subzona rectangular puede definir un chip. Por tanto, el electrodo maestro puede estar provisto de un patrón topográfico que sea periódico y que defina una pluralidad de chips rectangulares dispuestos de forma contigua. Por lo general, la forma rectangular de cada chip resulta necesaria debido a que en un momento posterior del proceso de fabricación del dispositivo, se requiere que se facilite el corte y la separación de los chips.

55

Durante la ECPR, la corriente fluirá de manera radial a través del electrodo maestro hacia el sustrato sembrado y saldrá por una conexión externa en el borde del sustrato. Si la densidad del patrón a lo largo del electrodo maestro presenta variaciones en las proximidades del borde del elemento portador circular, puede obtenerse un espesor de deposición no uniforme a lo largo del sustrato que se está procesando mediante ECPR debido a la irregularidad del

60

flujo de corriente. De este modo, los chips cuya posición corresponda a la parte central del electrodo maestro serán diferentes a los chips cuya posición corresponda a la parte más periférica del electrodo maestro. Por lo tanto, la calidad puede variar de un chip a otro.

## 5 RESUMEN DE LA INVENCION

Por consiguiente, la presente invención pretende mitigar, atenuar o eliminar uno o más de los defectos identificados anteriormente y proporcionar un electrodo maestro ECPR mejorado, así como un procedimiento para fabricar dicho electrodo maestro.

10

Un objeto de la presente invención consiste en proporcionar un electrodo maestro ECPR circular para su uso en la fabricación de chips rectangulares.

Otro objeto de la presente invención consiste en proporcionar un procedimiento para fabricar dicho electrodo maestro mediante un sencillo proceso litográfico, que se puede llevar a cabo mediante un equipo convencional de procesamiento de semiconductores.

Otro objeto de la presente invención consiste en proporcionar un procedimiento para fabricar dicho electrodo maestro que permita obtener una calidad uniforme en los chips fabricados.

20

Una idea de la presente invención consiste en proporcionar un electrodo maestro ECPR circular con un patrón topográfico que define unas celdas electroquímicas dispuestas formando un patrón rectangular periódico, en el que el patrón topográfico se halla truncado por una periferia circular.

25 La invención se define en las reivindicaciones 1 y 15.

Según un primer aspecto de la invención, se proporciona un procedimiento para proporcionar un electrodo maestro ECPR. El procedimiento comprende la etapa en la que se proporciona un elemento portador circular con una superficie de electrodo conductora de la electricidad en una cara posterior y un patrón topográfico con una parte superior aislante de la electricidad, al menos parcialmente, sobre una cara anterior de dicho elemento portador, comprendiendo dicho patrón topográfico una pluralidad de celdas electroquímicas en dicho elemento portador, comprendiendo cada una de dichas celdas electroquímicas un fondo y al menos una pared lateral, contando dicho fondo con una superficie conductora de la electricidad conectada conductivamente a la superficie de electrodo conductora de la electricidad de la cara posterior a través del elemento portador, en la que la etapa en la que se proporciona dicho patrón topográfico comprende las operaciones en las que: se pasiva una parte periférica de la cara anterior del elemento portador para formar una región de aislamiento, con dicha región de aislamiento rodeando una zona circular de dispositivo; se proporciona una máscara de grabado a lo largo de dicha zona de dispositivo y dicha región de aislamiento; y grabar el elemento portador de manera que se formen dichas celdas electroquímicas en la zona de dispositivo, y de manera que la pasivación de la región de aislamiento proporcione otra máscara de grabado para impedir la formación de celdas electroquímicas en dicha región de aislamiento.

Según un segundo aspecto de la invención, se proporciona un electrodo maestro ECPR. El electrodo maestro ECPR comprende un elemento portador circular con una superficie de electrodo conductora de la electricidad sobre una cara posterior y un patrón topográfico con una parte superior aislante de la electricidad, al menos parcialmente, sobre una cara anterior de dicho elemento portador, comprendiendo dicho patrón topográfico una pluralidad de celdas electroquímicas en dicho elemento portador, comprendiendo cada una de dichas celdas electroquímicas un fondo y al menos una pared lateral, y contando dicho fondo con una superficie de electrodo conductora de la electricidad conectada conductivamente con la superficie de electrodo conductora de la electricidad de la cara posterior a través de del elemento portador, en el que dicho patrón topográfico se distribuye a lo largo de una zona de dispositivo circular que comprende una pluralidad de zonas de chip rectangular, y que se halla truncada por una zona pasivada que rodea dicha zona de dispositivo.

## BREVE DESCRIPCIÓN DE LOS DIBUJOS

55 En lo sucesivo, la invención se describirá haciendo referencia a los dibujos adjuntos, en los que:

la fig. 1 es una vista desde arriba de un electrodo maestro ECPR según una realización;

la fig. 2 es una vista lateral de un electrodo maestro y un sustrato durante la ECPR;

la fig. 3 es una vista lateral de un electrodo maestro que muestra la periferia del patrón topográfico truncado según una realización;

las figs. 4a-e son unas vistas laterales que muestran el proceso de fabricación de un electrodo maestro según una realización;

las figs. 5a y 5b son unas vistas laterales de un electrodo maestro que muestran una interfaz de aislamiento de borde según una realización;

5 la fig. 6 es una vista lateral de un electrodo maestro que muestra la interfaz de aislamiento de borde según otra realización;

las figs. 7a-f son unas vistas laterales que muestran el proceso de fabricación de un electrodo maestro según otra realización;

10 la fig. 8 es una vista lateral de un electrodo maestro que muestra la periferia del patrón topográfico truncado según otra realización;

las figs. 9a y 9b son unas vistas esquemáticas en sección transversal de un electrodo maestro que presenta defectos;

la fig. 10 es una vista esquemática en sección transversal de un electrodo maestro según una realización de la presente invención;

15 la fig. 11 es una vista esquemática en sección transversal de un electrodo maestro según otra realización;

la fig. 12a es una vista esquemática en sección transversal de un electrodo maestro según otra realización; y

la fig. 12b es una vista esquemática en sección transversal del electrodo maestro que se muestra en la fig. 5a, que incluye detalles del circuito eléctrico.

## 20 DESCRIPCIÓN DE REALIZACIONES

A continuación, se describirán varias realizaciones de la invención haciendo referencia a los dibujos. Estas realizaciones se describen a modo ilustrativo con el fin de permitir a un experto en la materia llevar a cabo la invención y de describirla del mejor modo. No obstante, dichas realizaciones no limitan la invención, sino que, dentro  
25 del alcance de la invención, son posibles otras combinaciones de las diferentes características.

A continuación se exponen algunas observaciones generales al respecto del electrodo maestro y procedimientos de formación del electrodo maestro. Se describen varios procedimientos para la formación de un electrodo maestro que se pueden utilizar para producir una o más capas de estructuras de uno o múltiples materiales, incluida la utilización  
30 de la tecnología ECPR descrita más adelante. Los procedimientos incluyen, por lo general: la formación de un electrodo maestro a partir de un elemento portador que es conductor y/o semiconductor en al menos algunas partes; la formación de una capa de electrodo conductora que funciona como ánodo en la ECPR de deposición y como cátodo en la ECPR de grabado, sobre una cara anterior del electrodo maestro; y la formación una capa de patrón aislante que define las cavidades en las que puede tener lugar el grabado o deposición ECPR en el proceso de  
35 ECPR sobre dicha cara anterior, de manera que la superficie(s) conductora(s) de electrodo se obtiene(n) en el fondo de las cavidades; de modo que sea posible el contacto eléctrico desde una fuente de alimentación externa con la cara posterior del electrodo maestro para permitir la transferencia de electrones a través del electrodo maestro hacia la cara anterior del mismo y la(s) superficie(s) conductora(s) de electrodo, de manera que dicha(s) superficie(s) constituirá(n) un(os) ánodo(s) en la deposición ECPR y cátodo(s) en el grabado ECPR.

40 Haciendo referencia ahora a la fig. 1, se muestra una vista desde arriba de un electrodo maestro 100. El electrodo maestro 100 está formado por un elemento portador 101 circular al menos parcialmente semiconductor de la electricidad. El elemento portador puede ser, por ejemplo, una oblea de silicio. El tamaño del elemento portador 101 puede variar dependiendo de las dimensiones del equipo de ECPR que se vaya a utilizar, pero normalmente es el  
45 típico de las obleas semiconductoras convencionales, por ejemplo 100, 150, 200, 250 o 300 mm (4, 6, 8, 10 o 12 pulgadas) de diámetro. La superficie superior 102, o lado anterior del electrodo maestro 100, está dividida en una pluralidad de segmentos rectangulares 103, y cada uno de dichos segmentos 103 define un patrón de dispositivo, por ejemplo una capa de chip, para transferirlo a un sustrato durante un proceso de ECPR.

50 La distribución de los segmentos rectangulares 103 forma una zona de dispositivo 130. La zona de dispositivo 130 termina en una periferia circular. La periferia circular forma una interfaz con una zona pasivada 140 circundante. La zona pasivada 140 puede tener forma anular. La zona pasivada 140 comprende una zona de aislamiento de óxido. De este modo, el patrón topográfico de la zona de dispositivo 130 se halla truncado por la zona pasivada 140 para impedir la deposición en esta región.

55 La zona pasivada 140 está rodeada por una región de borde 150. La región de borde 150 está rebajada con respecto a la zona de dispositivo 130 y la zona pasivada 140. La parte rebajada 119 del elemento portador 101 se forma con el fin de proporcionar suficiente espacio para disponer un electrodo (que no se muestra) para proporcionar un contacto eléctrico con el borde del sustrato que se va a someter a deposición durante la ECPR, sin tocar o dañar  
60 el electrodo maestro. Además, las superficies de la región rebajada 119 se pasivan con un material aislante, como

por ejemplo dióxido de silicio o nitruro de silicio, de manera que los electrodos conectados con el sustrato no están conectados eléctricamente con el electrodo maestro.

5 Atendiendo ahora a la fig. 2, se muestra esquemáticamente una vista lateral del electrodo maestro 100 cuando se encuentra en contacto estrecho con un sustrato 200 que se va a someter a deposición durante la ECPR. Cabe señalar que el electrodo maestro y el sustrato que se muestran en esta figura no están a escala, sino que se muestran únicamente para ilustrar diferentes características de una manera adecuada e ilustrativa.

10 El elemento portador 101 se extiende entre una cara posterior 104 y una cara anterior 105, de manera que la corriente eléctrica puede fluir entre la cara posterior 104 y la cara anterior 105. En la cara posterior 104, está dispuesta una capa de electrodo 106 de un material conductor de la electricidad. La capa de electrodo 106 puede estar formada por siliciuro de níquel, u otro material conductor que resulte adecuado para una capa de electrodo de la cara posterior durante la ECPR.

15 La cara anterior 105 comprende un patrón topográfico 107 con una parte superior 108 al menos parcialmente aislante de la electricidad. El patrón topográfico 107 forma una pluralidad de celdas electroquímicas 109. Es decir, la superficie del plano que se extiende entre dos celdas electroquímicas 109 contiguas está cubierta por una capa aislante de la electricidad 110.

20 Cada celda electroquímica comprende un fondo 111 y al menos una pared lateral 112 que se extiende desde el fondo 111 hasta la parte superior 108 aislante de la electricidad, de manera que se forma una cavidad. Las paredes laterales de la cavidad están cubiertas por una capa aislante de la electricidad que se extiende desde la capa aislante 110 de la superficie hasta el punto en el que la pared lateral confluye con el fondo de la cavidad 111. El fondo 111 posee una superficie conductora de la electricidad 113 que está conectada conductivamente con la  
25 superficie de electrodo conductora de la electricidad 106 situada en la cara posterior 104 por medio del elemento portador 101. De este modo, el elemento portador 101 queda dispuesto entre la superficie de electrodo conductora 106 y la superficie conductora de la electricidad 113. La superficie conductora 113 está formada por cualquier material que resulte adecuado como ánodo/cátodo en la ECPR.

30 El patrón topográfico 107 se extiende desde el centro del elemento portador 101 radialmente hacia el borde del elemento portador 101 y termina en una periferia circular dispuesta a una determinada distancia del borde del elemento portador. La zona externa 119 del elemento portador 101 que no está ocupada por el patrón topográfico 107 incluye la zona pasivada y una región rebajada. La región rebajada, dispuesta en la periferia externa del elemento portador 101 permite que la zona externa del electrodo maestro no entre en contacto estrecho con un  
35 sustrato durante la ECPR. Preferentemente, la distancia radial entre la periferia externa del patrón topográfico 107 de la zona de dispositivo y el borde del elemento portador 101 es de entre 2,5 mm y 10 mm, y la anchura de la parte rebajada 119 del elemento portador es preferentemente de 2 a 5 mm. La cavidad anular 119 se puede formar mediante una máscara protectora y un grabado profundo en silicio, o esmerilando o cortando el elemento portador 101 de forma mecánica.

40 Preferentemente, la profundidad de la región rebajada 119 es de entre 100 y 200 micrómetros. La parte rebajada 119 del elemento portador 101 se forma de este modo con el fin de proporcionar suficiente espacio para disponer un electrodo en el borde del sustrato que se va a someter a deposición durante la ECPR, sin tocar o dañar el electrodo maestro.

45 Las superficies de la región exterior al patrón topográfico 107 de la zona de dispositivo, incluida la parte rebajada 119 del elemento portador así como el borde del elemento portador 101, se pueden pasivar con un material aislante de la electricidad. Esto impide que en los bordes del portador fluyan corrientes parásitas no deseadas durante la transferencia del patrón de la ECPR.

50 Durante la ECPR, el electrodo maestro 100 se pone en contacto estrecho con un sustrato que se va a someter a deposición. El sustrato 200 está provisto de una capa de siembra 201 de material conductor de la electricidad, de manera que se pueden depositar iones conductores sobre dicha capa de siembra 201.

55 Atendiendo ahora a la fig. 3, se muestra una vista ampliada del borde del patrón truncado circular 107 de la zona de dispositivo 130. Los detalles de la fig. 3 indican la configuración constructiva de un electrodo maestro 300 que está listo para ser utilizado en un proceso de ECPR. En el lado izquierdo de la fig. 3, es decir, la zona de dispositivo indicada por el número de referencia 301, se muestran unas celdas electroquímicas 309 en forma de cavidades con materiales aislantes 310, 311 en las superficies superiores que rodean dichas cavidades, así como en las paredes  
60 laterales. Además, se proporciona un material conductor 313 en el fondo de cada cavidad. En el lado derecho de la

fig. 3, es decir, la zona pasivada indicada por el número de referencia 302, se proporciona una región desprovista de celdas electroquímicas. La región 302 comprende una pila de películas aislantes compuestas por un material de máscara dura aislante 314, dispuesta sobre una capa 315 de óxido térmico grueso. Por tanto, la capa 315 proporciona lo que, en adelante, se denominará aislamiento de óxido. La región de aislamiento de óxido 302 se utiliza para definir el borde circular de la región de celdas electroquímicas 301 utilizadas para la transferencia de la ECPR. En el ejemplo que se muestra en la fig. 3, las celdas electroquímicas 309 de la zona de dispositivo 301 no se superponen a la región de aislamiento de óxido 302, sino que se encuentran situadas en una posición contigua. No obstante, más adelante se describirá el caso en el que una celda electroquímica se superpone a la zona de aislamiento de óxido 302.

Las figs. 4a-e muestran las etapas utilizadas según una realización para proporcionar la región de aislamiento de óxido 302. En la superficie superior del elemento portador, se proporciona una capa 320 de dióxido de silicio. Posteriormente, se deposita una capa 322 de nitruro de silicio sobre la capa 320, tal como se muestra en la fig. 4a. Entonces, aún en referencia a la fig. 4a, se utiliza un alineador de máscara para definir un patrón protector circular 324. Con la máscara protectora 324, se graba el apilamiento dieléctrico de óxido y nitruro de silicio 320, 322. En una etapa posterior, el silicio del elemento portador que queda al descubierto se rebaja en la región de aislamiento de óxido 302. Estas etapas de grabado se pueden llevar a cabo preferentemente de manera consecutiva en la misma cámara de grabado o mediante procesos de grabado optimizados independientes en diferentes cámaras de grabado.

Para crear el patrón protector circular 324, la capa fotoprotectora, que al principio se dispone para cubrir la totalidad de la superficie superior del elemento portador por medio de, por ejemplo, un equipo de recubrimiento por centrifugado o *spin coating*, se puede exponer con un alineador de máscara empleando un patrón de cromo circular en la máscara. Otro procedimiento para lograr el patrón circular 324 en la capa fotoprotectora consiste en emplear un proceso óptico o químico de eliminación de reborde disponible habitualmente en el equipo de fabricación de semiconductores de tipo *spin coater*.

Tras el grabado, el elemento portador se expone a un proceso de decapado y/o limpieza con el que se eliminan los restos de la capa fotoprotectora. El elemento portador se somete posteriormente a un proceso de oxidación térmica en húmedo o con vapor que genera una capa de óxido térmico grueso 326, tal como se muestra en la fig. 4b. El grosor preferido del óxido de aislamiento es de entre 0,6  $\mu\text{m}$  y 2,5  $\mu\text{m}$ , dependiendo de la selectividad del óxido del proceso de grabado de trincheras de silicio utilizado a continuación para grabar las cavidades.

La capa de nitruro de silicio 322 proporciona una máscara de oxidación selectiva, de manera que la capa de óxido 326 se genera únicamente en la región de aislamiento de óxido 302.

Tal como se muestra en la fig. 4c, la capa de nitruro de silicio 322, así como la capa de dióxido de silicio 320, se pueden decapar de la zona de dispositivo 301. En la fig. 4c se muestra que el nivel del óxido generado térmicamente 326 es el mismo que el del material original del elemento portador. Esto se logra seleccionando la adecuada profundidad de rebaje de la región de aislamiento de óxido 302 del elemento portador en función del grosor del óxido generado térmicamente 326.

La eliminación de las capas de óxido 320, 322 puede ir seguida, preferentemente, de una etapa de lavado, así como de una corta etapa de oxidación térmica para generar una capa 328 de, por ejemplo, dióxido de silicio sobre el elemento portador.

En referencia a la fig. 4d, se deposita otra capa más de material dieléctrico 330 para formar un material de máscara dura de trinchera.

En las siguientes etapas, se puede emplear un fotorrepetidor o escáner para formar el patrón en la superficie superior del elemento portador, de manera que las dimensiones laterales de las celdas electroquímicas queden bien definidas en una capa fotoprotectora (que no se muestra) mediante los procesos de exposición, revelado y limpieza. El patrón de la capa fotoprotectora se transfiere posteriormente a la capa de máscara dura dieléctrica 330. Debido a que el patrón del fotorrepetidor se superpone a la región de aislamiento, el patrón topográfico, que se proporciona grabando el elemento portador mediante la capa de máscara dura dieléctrica 330 como una máscara de grabado, quedará truncado por la región de aislamiento de óxido. Tal como se muestra en la fig. 4e, las celdas electroquímicas 309 que se superponen a la región de aislamiento de óxido 302 están definidas en parte por el patrón del fotorrepetidor y en parte por el borde circular de la región de aislamiento de óxido 302. En la fig. 4e, las capas 328, 330 corresponden a la capa 310 que se indica en la fig. 3, mientras que la capa de óxido 326 corresponde a la capa de óxido 315 que se indica en la fig. 3. La cobertura de las paredes laterales 311 y la capa del

fondo 313 con material conductor se ha descrito ya en referencia a la fig. 3.

A continuación se expondrán otras mejoras del proceso. Puede haber celdas electroquímicas 309 situadas en la interfaz de la región de aislamiento de óxido 302. En este caso, la pared lateral de una celda electroquímica 109  
5 puede estar situada en el límite entre la zona de dispositivo 301 y la zona de óxido 302. En esta situación, una pared lateral de la celda electroquímica 309 puede estar definida al menos parcialmente por el borde circular de la región de aislamiento de óxido 302. Entonces, la forma física de la capa de óxido 326 puede cobrar importancia. Es importante entonces que la interfaz entre la zona de dispositivo 301, y en este caso la pared lateral de la celda electroquímica 309, y el borde la región de óxido 302 sea vertical, de manera que el borde superior y exterior hacia  
10 la región de óxido 302 sea lo más perpendicular posible.

En referencia a las figs. 5a y 5b, se muestra una forma detallada del borde de la región de aislamiento de óxido 302. Durante la formación de la capa de óxido 326, el proceso de oxidación crea de manera característica los denominados cabeza de pájaro 332 y pico de pájaro 334. El pico de pájaro 334 es el resultado de la difusión de  
15 oxígeno a lo largo del óxido delgado que se encuentra por debajo de la máscara de oxidación de nitruro de silicio, mientras que la cabeza de pájaro 332 es el resultado de la oxidación de la región de esquina de silicio. Durante el grabado profundo de silicio empleado para crear las cavidades, se produce un cierto consumo del óxido de aislamiento, lo que puede dar lugar a una degradación en el perfil de grabado de silicio a lo largo del borde superior y exterior de la celda electroquímica 309. Esto también supone entonces una degradación del perfil de grabado de  
20 silicio en la interfaz entre la zona de dispositivo 301 y la región de óxido 302, con lo que se obtiene un borde superior y externo biselado de la celda electroquímica 309. Por lo tanto, resulta conveniente crear el borde de aislamiento de óxido lo más parecido posible a una forma ideal, es decir, perpendicular, sin los efectos del pico y la cabeza de pájaro. Esto se muestra en la fig. 5b.

25 La supresión del pico de pájaro 334 se puede llevar a cabo hasta cierto grado optimizando la proporción entre nitruro de silicio y dióxido de silicio. No obstante, la eliminación del pico de pájaro 334 y la cabeza de pájaro 332 puede requerir más etapas de procesamiento. Uno de dichos procesos incluye el pulido químico/mecánico para eliminar la elevación de la cabeza de pájaro 332. La cabeza y el pico de pájaro también se pueden eliminar mediante un pulido químico/mecánico junto con un óxido depositado en lugar del óxido generado térmicamente. En dichos esquemas, el  
30 óxido se puede depositar mediante diversos procedimientos de deposición, que entre otros incluyen la deposición química en fase vapor de óxido mejorada por plasma (PE-CVD), plasma de alta densidad (HDP) o de baja presión (LPCVD).

Otra opción consiste en utilizar una etapa de enmascaramiento de la pared lateral para evitar la oxidación de la  
35 pared lateral de silicio. Esto se muestra en la fig. 6, en la que se forma un separador 336 de nitruro de silicio en la pared lateral después de que se haya rebajado el silicio del elemento portador, pero antes de que se genere la capa de óxido 326.

En las figs. 4a-f se describe otra realización de la invención. En esta realización, el grabado de las celdas situadas  
40 en el exterior de la zona de dispositivo 401 se bloquea mediante un óxido generado térmicamente. En esta realización, se deposita una delgada capa de nitruro de silicio 414 sobre el material de máscara dura 416, tras la formación del patrón del material de la máscara dura 416. El material de la máscara dura 416 se utilizará más tarde como máscara de grabado para formar las cavidades, y es, preferentemente, un material de máscara dura dieléctrico 416, tal como óxido de silicio, nitruro de silicio, etc. La máscara de grabado se proporciona  
45 preferentemente mediante un proceso litográfico. Posteriormente, se lleva a cabo el grabado RIE (grabado con iones reactivos) del material de la máscara dura 416. A continuación, se lleva a cabo el decapado de la capa protectora. Cuando se proporciona la máscara de grabado, la delgada capa de nitruro de silicio 414 se deposita tal como se muestra en la fig. 7a. La región que contendrá la región de dispositivo activa se indica con el número 401 y la región circular externa en la que no se va a producir la ECPR se indica con el número 402.

50 En referencia a la fig. 7b, como siguiente etapa, se emplea un segundo proceso litográfico para definir la periferia circular de la zona pasivada 402. Esta etapa se lleva a cabo recubriendo con una capa gruesa de material protector 418 la cara anterior del elemento portador 403. Posteriormente, la periferia exterior del electrodo maestro se expone y se revela. El grosor de la capa protectora 418 debería ser el suficiente para llenar al menos parcialmente la  
55 profundidad del patrón topográfico de la máscara de grabado.

Para crear un patrón protector circular, la capa fotoprotectora se puede exponer con un alineador de máscara empleando un patrón de cromo circular en la máscara.

60 Otro procedimiento para lograr el patrón circular en la gruesa capa fotoprotectora puede consistir en utilizar un

proceso óptico o químico de eliminación de reborde, disponible habitualmente en el equipo de fabricación de semiconductores de tipo *spin coater*.

- Después de formar el patrón en la capa protectora, se graba el nitruro de silicio 414 y el material de máscara dura 416. El grabado se puede llevar a cabo mediante, por ejemplo, una herramienta de grabado RIE. El grabado RIE elimina la capa de nitruro de silicio 414 y el material de máscara dura 416 tal como se muestra en la fig. 7c. En esta etapa, también se puede grabar el material en bruto del elemento portador 403 de manera que se minimice o reduzca cualquier topografía irregular del elemento portador 403.
- 10 Tras el grabado y el posterior decapado de la capa fotoprotectora, el elemento portador 403 del electrodo maestro se puede someter a un proceso de oxidación de alta temperatura tal como se muestra en la fig. 7d. La capa de nitruro de silicio 414 impedirá la oxidación de la parte central del electrodo maestro, es decir, la zona de dispositivo 401, mientras que la parte exterior del electrodo maestro, es decir, la zona pasivada 402, se oxidará. Al mismo tiempo, una zona rebajada del electrodo maestro y un bisel/borde del elemento portador se oxidarán. Por consiguiente, la
- 15 zona pasivada 402 queda provista de una capa de óxido 420.

En las siguientes etapas se forman las cavidades para formar las celdas electroquímicas del patrón topográfico. La capa de nitruro de silicio 414 de la zona de dispositivo 401 se elimina en primer lugar mediante, por ejemplo, un proceso de RIE sin máscara o de cobertura tal como se ilustra en la fig. 7e. El óxido generado térmicamente 420 en la superficie del electrodo maestro de la zona pasivada 402 se graba solo levemente durante este proceso de grabado. Esto se debe a los enormes espesores diferenciales y a la química utilizada en los procesos RIE, lo que proporciona una elevada selectividad del SiN y el SiO<sub>2</sub>. Tras esta etapa se lleva a cabo el grabado de las cavidades mediante el grabado profundo de trincheras de silicio. El óxido térmico grueso 420 bloqueará la formación de las cavidades en la zona pasivada 402.

25 En la fig. 8 se muestra otra mejora del proceso. Esta mejora conlleva la utilización de un sustrato del elemento portador con una capa embutida 340 para evitar las corrientes de fuga parásitas en la región de aislamiento de óxido 302. Las corrientes de fuga parásitas se pueden producir a consecuencia de una capa de electrodo no deseada en la periferia de la región de aislamiento de óxido, por ejemplo, formada por la aparición de un defecto 342, o por la rugosidad de la pared lateral de las celdas electroquímicas durante el grabado profundo del elemento portador.

Las capas embutidas de este tipo se describen con más detalle en la solicitud en tramitación PCT/EP2010/070645 del mismo solicitante, y pueden estar representadas en el elemento portador por medio de una capa epitaxial que forma un aumento de la resistencia de dicho elemento portador, una estructura de silicio sobre aislante, o una unión p-n o n-p, por ejemplo en forma de transistor bipolar. Preferentemente, este tipo de capa embutida 340 está dispuesta en la parte superior del elemento portador, entre la superficie anterior y el fondo de las celdas electroquímicas.

En referencia a la fig. 9a, se muestra un ejemplo de una parte de un electrodo maestro 2100, según una realización de la presente invención. Una capa de un material aislante de la electricidad 2800 se encuentra dispuesta en la cara anterior del electrodo maestro 2100, para quedar en contacto físico con el sustrato durante la ECPR, o al menos en una posición estrechamente contigua al sustrato durante la ECPR. En dicha cara anterior se encuentran dispuestas una pluralidad de cavidades, y las paredes laterales de dichas cavidades también están provistas del material aislante de la electricidad dispuesto sobre las mismas, de tal manera que se pretende que solo el fondo de dichas

45 cavidades sea conductor de la electricidad y esté conectado conductivamente con la cara posterior del electrodo maestro 2100 durante el llenado previo o durante la ECPR. Esta realización se ilustra con algunos defectos presentes en el material aislante 2800. El material aislante 2800 presenta desperfectos en dos posiciones diferentes 2900a y 2900b. En 2900a, un araño o similar ha provocado que el material aislante 2800, así como la superficie superior del sustrato subyacente, resulte dañado y se deforme. Debido a la falta de material aislante en 2900a y

50 2900b, estas zonas pueden ser rellenadas de manera involuntaria por la capa de electrodo conductora durante la fabricación del electrodo maestro, que normalmente solo se depositaría en el fondo de las cavidades del electrodo maestro.

Antes de llevar a cabo cualquier deposición durante el proceso de ECPR, las celdas electroquímicas del electrodo maestro se llenan previamente con una masa interna de material conductor, como por ejemplo, cobre. Este proceso, conocido generalmente como proceso de llenado previo, se lleva a cabo mediante la deposición electroquímica de un material conductor de transferencia en el fondo de cada una de las celdas electroquímicas. Cuando se coloca en una cámara de deposición, el electrodo maestro se conecta a una fuente de tensión que permite depositar iones en el fondo de las celdas electroquímicas a través de un electrolito en las celdas electroquímicas. De este modo, se

60 formará una masa interna en cada fondo. Por tanto, cuando el electrodo maestro 2100 se coloca dentro de una



- cámara de deposición, se permite que la solución electrolítica llene el espacio de 2900a, con lo que surge un posible riesgo de que aparezca una corriente de deposición no deseada del electrodo maestro en una posición situada frente al defecto 2900a. El material depositado (material de capa de electrodo, material llenado previamente o ambos) en 2900a crearía un cortocircuito entre el electrodo maestro y un sustrato, cuando se situasen en contacto estrecho entre sí en el posterior proceso de ECPR, y entonces pasaría una corriente parásita no deseada que podría reducir considerablemente la tasa de transferencia del proceso de ECPR en las celdas electroquímicas contiguas, lo que daría lugar a un grosor no muy uniforme del material transferido, a menos que el electrodo maestro comprendiera características de acuerdo con unas realizaciones descritas más abajo.
- 5 En 2900a, se ha formado un defecto de tipo bloqueo de grabado durante el proceso de grabado de trincheras y, por consiguiente, no hay ningún material aislante 2800 cubriendo la zona situada entre las dos celdas electroquímicas contiguas. De este modo, durante el proceso de ECPR, las corrientes parásitas podrían fluir desde el electrodo maestro hasta el sustrato a través del defecto en 2900b, a menos que el electrodo maestro comprendiera las características de acuerdo con unas realizaciones descritas más abajo.
- 10 En 2900a, se ha formado un defecto de tipo bloqueo de grabado durante el proceso de grabado de trincheras y, por consiguiente, no hay ningún material aislante 2800 cubriendo la zona situada entre las dos celdas electroquímicas contiguas. De este modo, durante el proceso de ECPR, las corrientes parásitas podrían fluir desde el electrodo maestro hasta el sustrato a través del defecto en 2900b, a menos que el electrodo maestro comprendiera las características de acuerdo con unas realizaciones descritas más abajo.
- 15 También puede haber defectos presentes en las paredes laterales, tal como se describe en la fig. 9b. En la fig. 9b, se describen defectos de pared lateral 2900c y 2900d. El defecto de pared lateral 2900c se puede obtener si existe un defecto de grabado bloqueado parcial presente que da lugar a un perfil “escalonado” en la pared lateral de la cavidad. Entonces, la posterior aplicación de la capa de material aislante 2800 puede correr el riesgo de cubrir únicamente superficies verticales, dependiendo del procedimiento de aplicación. De este modo, se forma una meseta que puede ser de un material conductor o semiconductor, dependiendo de qué portador se utiliza. Por tanto, durante el proceso de ECPR, las corrientes parásitas podrían fluir desde el electrodo maestro hasta el sustrato a través del defecto de 2900b, a menos que el electrodo maestro comprendiera características de acuerdo con unas realizaciones descritas más adelante. En el defecto de pared lateral 2900d, la aplicación de la capa de material
- 20 únicamente superficies verticales, dependiendo del procedimiento de aplicación. De este modo, se forma una meseta que puede ser de un material conductor o semiconductor, dependiendo de qué portador se utiliza. Por tanto, durante el proceso de ECPR, las corrientes parásitas podrían fluir desde el electrodo maestro hasta el sustrato a través del defecto de 2900b, a menos que el electrodo maestro comprendiera características de acuerdo con unas realizaciones descritas más adelante. En el defecto de pared lateral 2900d, la aplicación de la capa de material
- 25 aislante de la electricidad ha fallado y se ha formado un agujero o cráter, a través del cual podría fluir el mismo tipo de corrientes parásitas, de acuerdo con lo anterior.
- Atendiendo a la fig. 10, se muestra un electrodo maestro 3000 según una realización. El electrodo maestro 3000 está formado por un elemento portador 3100 con una cara posterior provista de una superficie de electrodo 3300. La superficie de electrodo 3300 puede ser una capa de electrodo. El electrodo maestro 3000 también comprende una cara anterior 3200. El elemento portador 3100 comprende un material conductor y/o semiconductor, de manera que la corriente eléctrica puede fluir desde la superficie de electrodo 3300 hasta la cara anterior 3200 y hacia un sustrato (que no se muestra) dispuesto en contacto estrecho con la cara anterior del electrodo maestro 3000, a través de un electrolito situado entre el electrodo maestro 3000 y el sustrato, y también una corriente eléctrica en la dirección
- 30 opuesta. El elemento portador 3100 puede ser un elemento en forma de disco (por ejemplo, una oblea) de dicho material conductor o semiconductor. La cara anterior 3200 comprende una pluralidad de celdas de electrodeposición 3400a, 3400b, 3400c, etc. Las celdas de electrodeposición 3400a, 3400b, 3400c, etc. están formadas como un patrón topográfico en la cara anterior 3200. Los fondos de las celdas de electrodeposición 3400a-3400d comprenden una superficie de electrodo. La superficie de electrodo puede estar formada en una capa de electrodo, aplicada en el fondo de las celdas electroquímicas 3400a-3400d. Las superficies de electrodo situadas en el fondo de las celdas de electrodeposición 3400a-3400d están conectadas conductivamente con la superficie de electrodo 3300 situada sobre la cara posterior del electrodo maestro 3000. La superficie superior de la cara anterior 3200, es decir, la superficie superior del patrón topográfico, es aislante de la electricidad por medio de la incorporación de una capa aislante de la electricidad. Del mismo modo, las paredes laterales de las celdas de electrodeposición 3400a-3400d
- 35 también están provistas de una capa aislante de la electricidad dispuesta sobre las mismas, de manera que se pretende que solo el fondo de dichas cavidades sea conductor de la electricidad y esté conectado conductivamente con la cara posterior del electrodo maestro 3000 durante el llenado previo o durante la ECPR. El electrolito estará entonces dispuesto en las celdas electroquímicas 3400a, 3400b, 3400c, etc. El elemento portador puede, por ejemplo, estar formado por una oblea de Si de 6, 8 u 12 pulgadas, dependiendo del tamaño de los sustratos que se van a someter a deposición mediante el proceso de ECPR. También se pueden escoger otros materiales semiconductores como estructura de material básica del electrodo maestro 3000, como, por ejemplo, materiales III-V utilizados habitualmente en la industria de los semiconductores.
- 40 El elemento portador 3100 del electrodo maestro 3000 comprende una estructura 3900 que está dispuesta para obstruir o impedir la corriente durante una tensión entre la superficie de electrodo 3300 y la cara anterior 3200 del electrodo maestro 3000 y viceversa. Por tanto, la estructura 3900 puede ser una estructura de supresión de corriente o de bloqueo de corriente. La estructura 3900 también puede ser una estructura distinta, como, por ejemplo, una capa, dispuesta sobre el elemento portador 3100, cuando la cara anterior del electrodo maestro 3000 está orientada hacia arriba. A este respecto, la estructura 3900 está dispuesta para formar una resistencia, como, por ejemplo, una
- 45 resistencia en serie elevada, entre la capa de electrodo 3300, cuando la cara posterior del electrodo maestro 3000
- 50 resistencia en serie elevada, entre la capa de electrodo 3300, cuando la cara posterior del electrodo maestro 3000
- 55 resistencia en serie elevada, entre la capa de electrodo 3300, cuando la cara posterior del electrodo maestro 3000
- 60 resistencia en serie elevada, entre la capa de electrodo 3300, cuando la cara posterior del electrodo maestro 3000

está provista de una capa de electrodo 3300 distinta, y la cara anterior 3200, es decir, la superficie superior del electrodo maestro 3000 que está en contacto con una capa de siembra del sustrato durante la deposición mediante el proceso de ECPR. Cuando el elemento portador 3100 está dopado a una tasa relativamente elevada, por ejemplo p+, se considera un conductor bastante bueno. La estructura 3900 puede comprender una capa en una zona superior del elemento portador 3100 o sobre el elemento portador 3100 del electrodo maestro que reduce la conductividad del electrodo maestro 3000. En la fig. 10, la estructura 3900 está formada como una capa con un nivel de dopaje mucho menor, por lo que forma la resistencia aumentada del electrodo maestro 3000. La estructura 3900 de la fig. 10 puede ser entonces una capa de Si con una conductividad menor, por ejemplo sustancialmente menor, que el elemento portador 3100 situado por debajo de la estructura 3900. La estructura 3900 puede estar formada como una capa epitaxial intrínseca, o bien como una capa epitaxial levemente dopada. La capa epitaxial intrínseca puede no estar dopada. En el caso de un sustrato de silicio, el elemento portador 3100 puede presentar un nivel de dopaje en el intervalo de  $10^{17}$  a  $10^{19}$  átomos/cm<sup>3</sup>. Para lograr la inmunidad a los defectos, el nivel de dopaje de la estructura 3900 puede estar entonces en el intervalo de  $10^{13}$  a  $10^{17}$  átomos/cm<sup>3</sup>. Cuando el elemento portador 3100 comprende un semiconductor de tipo p, los átomos de dopaje que se utilizan normalmente incluyen boro, indio y galio, mientras que en el caso de un elemento portador dopado de tipo n, los átomos de dopaje más habituales podrían incluir arsénico, fósforo y antimonio. Los dopantes utilizados normalmente en la capa epitaxial incluyen boro, arsénico y fósforo.

El grosor de la estructura 3900, la cual se extiende desde la parte superior del elemento portador 3100 o sobre el elemento portador 3100, en medio de la superficie aislante situada en la cara anterior del electrodo maestro 3000 y en dirección descendente hacia la superficie de electrodo situada en el fondo de las celdas electroquímicas, es preferentemente menor que la profundidad de las celdas electroquímicas 3400a-3400d formadas en la cara anterior 3200 del electrodo maestro 3000. De este modo, la estructura 3900 se extenderá entre las celdas electroquímicas 3400a-3400d, de manera que la resistencia aumentada se obtiene por encima del fondo de las celdas electroquímicas 3400a-3400d cuando la cara anterior 3200 de la misma está orientada hacia arriba. Esto resulta ventajoso, ya que la estructura 3900 no afecta a las propiedades conductoras de las partes del electrodo maestro 3000 que se proporcionan en el fondo de las celdas electroquímicas. Es decir, durante la fabricación del electrodo maestro 3000, el grabado de la trinchera profunda se proporciona preferentemente en su totalidad a través de la estructura 3900.

La estructura 3900 también puede comprender una capa en una zona superior del elemento portador 3100 o sobre el elemento portador 3100 del electrodo maestro que es del tipo de dopaje opuesto al del elemento portador. La estructura 3900 de la fig. 10 puede ser entonces una capa de Si con un dopaje de tipo n en el caso de un elemento portador de tipo p+. La capa 3900 también puede ser de tipo p en el caso de un elemento portador dopado de tipo n+. Para lograr la inmunidad a los defectos, el nivel de dopaje de la estructura 3900 puede estar entonces en el intervalo de  $10^{13}$  a  $10^{17}$  átomos/cm<sup>3</sup>. Cuando el elemento portador 3100 comprende un semiconductor de tipo p, los átomos que se utilizan normalmente incluyen boro, indio y galio, mientras que en el caso de un elemento portador dopado de tipo n, los átomos de dopaje más habituales podrían incluir arsénico, fósforo y antimonio. Los dopantes utilizados normalmente en la capa epitaxial incluyen boro, arsénico y fósforo. La utilización de la implantación de iones y el recocido en horno también proporciona un procedimiento alternativo para formar la estructura deseada. En este caso, los dopantes que se utilizan normalmente incluyen boro, arsénico y fósforo. En referencia a la fig. 11, se describirá otra realización de un electrodo maestro 10000. El electrodo maestro 10000 está formado por un elemento portador 10100 con una cara posterior provista de una superficie de electrodo 10300, como, por ejemplo, una capa de electrodo, y una cara anterior 10200 que comprende una pluralidad de celdas de electrodeposición 10400a, 10400b, 10400c, etc., formadas como un patrón topográfico sobre la cara anterior 10200, con superficies de electrodo en sus fondos. La superficie superior del patrón topográfico es aislante de la electricidad.

El elemento portador 10100 del electrodo maestro 10000 comprende una estructura 12000 que está dispuesta para obstruir o impedir el paso de la corriente desde la superficie de electrodo 10300 de la cara posterior a la cara anterior 10200 del electrodo maestro, de acuerdo con la estructura 3900 de la realización según la fig. 10. Por tanto, la estructura 12000 está dispuesta para formar una resistencia, como, por ejemplo, una resistencia en serie elevada, entre la capa de electrodo 10300 situada en la cara posterior y la cara anterior 10200 del electrodo maestro 10000 que está en contacto con una capa de siembra del sustrato de copia durante la deposición. Cuando el sustrato de Si está dopado a una tasa relativamente elevada, por ejemplo p+, se considera un conductor bastante bueno. La estructura 12000 comprende una estructura de silicio sobre aislante en la parte más alta del elemento portador 10100 del electrodo maestro, que reduce la conductividad del electrodo maestro 10000. En la fig. 11, la estructura 12000 está formada como una capa aislante 12100, por ejemplo, SiO<sub>2</sub>. La capa aislante 12100 se puede combinar con una capa epitaxial 12200 de Si con un bajo dopaje generada sobre la capa aislante 12100.

El grosor de la estructura 12000, la cual se extiende desde la parte más alta del elemento portador de Si 10100 del

electrodo maestro 10000 y en dirección descendente hacia la capa de electrodo 10300, es preferentemente menor que la profundidad de las celdas electroquímicas 10400a-10400d formadas en la cara anterior 10200 del electrodo maestro 10000. Las ventajas del electrodo maestro descrito en referencia a la fig. 10 también corresponden a la realización que se muestra en la fig. 11.

5

En las figs. 12a y 12b, se muestra otra realización más de un electrodo maestro. Aquí, el electrodo maestro 20000 posee una construcción similar a la de los electrodos maestros que se muestran en la fig. 10 y la fig. 11. En esta realización, la estructura 22000 está formada de manera que hay un transistor de unión bipolar vertical presente en la parte superior del elemento portador 20000. La estructura 22000 posee una disposición de unión de tipo p-n-p, o bien n-p-n. En el caso de la disposición p-n-p, el elemento portador de Si 20100 tiene normalmente un dopaje p+ con una capa epitaxial generada 22100 de material dopado de tipo p. En dicho material p, se genera otra capa 22200 de un material con un dopaje n+, y por último se genera una capa 22300 de material con dopaje p- sobre la capa intermedia n+ 22200. Las capas 22100, 22200 y 22300 se pueden formar mediante diversos procesos que incluyen entre otros la deposición epitaxial CVD con alternancia de fuentes dopantes e implantación de iones junto con la deposición de capa epitaxial.

Los grosores de la capa embutida se pueden ajustar de acuerdo con la profundidad de las cavidades en el electrodo maestro desde menos de un micrómetro hasta varios micrómetros. El perfil de dopaje de la capa embutida depende del proceso utilizado para crear las capas 22100, 22200, 22300. Los grosores pueden ir normalmente desde 1 a varios micrómetros.

El grosor de la estructura 22000, la cual se extiende desde la parte más alta del elemento portador de Si 20100 del electrodo maestro 20000 y en dirección descendente hacia la capa de electrodo 20300, también en este caso es preferentemente menor que la profundidad de las celdas electroquímicas formadas en la cara anterior del electrodo maestro 20000. Esto resulta ventajoso, ya que la estructura 22000 no afecta a las propiedades de conducción de las partes del elemento portador 20100 en las que se proporcionan las celdas electroquímicas. Es decir, durante la fabricación del electrodo maestro 20000, el grabado profundo de trincheras del elemento portador 20100 se proporciona por entero a través de la estructura 22000.

La cara anterior del electrodo maestro 20000 se muestra con más detalle en la fig. 12b. El tipo de dopaje de la capa 22200 es de polaridad opuesta al de las capas circundantes 22100 y 22300, de manera que se forma un transistor de unión vertical con la capa 22200 y la base del transistor. Las regiones emisoras y colectoras del transistor son reversibles dependiendo del modo de funcionamiento. En esta estructura 22000 se crean unos diodos en oposición en la unión de los materiales 22100 a 22200 y 22300 a 22200. Los diodos de unión, cuando están inversamente polarizados mediante una fuente de tensión de bloqueo, son muy efectivos a la hora de bloquear el flujo de corriente. Antes de que se pueda llevar a cabo cualquier deposición, las celdas electroquímicas del electrodo maestro 20000 se llenan previamente con una masa interna de material conductor, como, por ejemplo, cobre. Este proceso, conocido generalmente como proceso de llenado previo, se lleva a cabo mediante una deposición electroquímica de un material conductor de transferencia en el fondo de cada una de las celdas electroquímicas. Cuando se coloca en una cámara de deposición, el electrodo maestro está conectado a una fuente de tensión que permite depositar iones en el fondo de las celdas electroquímicas a través de un electrolito situado en las celdas electroquímicas. Por tanto, se formará una masa interna en cada fondo. Esto supone que la unión p-n del fondo, es decir, la unión formada entre la capa p- 22100 y la capa n+ 22200 está inversamente polarizada y, por tanto, se impide que fluya la corriente a través de la unión p-n del fondo.

45

Después del proceso de llenado previo, el electrodo maestro 20000 se utiliza para transferir la masa interna generada en el fondo de cada celda electroquímica a una capa de siembra de un sustrato dispuesta en contacto estrecho con la cara anterior del electrodo maestro 20000 durante un proceso de ECPR. En este proceso, el electrodo maestro está de nuevo conectado con una fuente de tensión para permitir que los iones fluyan desde el material de la masa interna de las celdas electroquímicas hasta el sustrato que se va a someter a la deposición. De este modo, la unión p-n superior, es decir, la unión formada entre la capa n+ 22200 y la capa p- superior 22300 se polarizará inversamente y, por tanto, se impedirá que fluya la corriente a través de la unión p-n superior.

50

La estructura 22000 bloqueará corrientes parásitas siempre que la tensión que se aplique al electrodo maestro 20000 sea mucho menor que la BVCEO (tensión de ruptura de colector emisor) del transistor p-n-p o n-p-n. Por tanto, se prefiere que la capa base esté provista de un nivel de dopaje relativamente alto con el fin de suprimir la ganancia ascendente y para evitar la perforación provocada por el encuentro de regiones de depleción superiores e inferiores en la capa 22200.

Para un electrodo maestro según una cualquiera de las realizaciones descritas anteriormente, la profundidad de

60

cada celda electroquímica puede estar en el intervalo de 1 a 100 micrómetros, por ejemplo, entre 2 y 20 micrómetros. Las dimensiones laterales de cada celda dependen del patrón que se va a replicar, pero pueden variar desde tamaños submicrométricos hacia arriba.

- 5 En un ejemplo típico, la profundidad de una celda electroquímica es de 15 micrómetros. Por consiguiente, el grosor de la estructura para impedir las corrientes parásitas debidas a defectos en el electrodo maestro es menor de 15 micrómetros.

10 En todas las realizaciones descritas en las figs. 9 a 12, y los correspondientes pasajes anteriores, las paredes laterales de las celdas de electrodeposición y la superficie superior que se pretende que queden orientadas hacia el sustrato que se va a someter a la deposición/grabado en la ECPR, también están provistas de una capa aislante de la electricidad dispuesta sobre las mismas, de manera que se pretende que solo el fondo de dichas cavidades sea conductor de la electricidad y esté conectado conductivamente con la cara posterior del electrodo maestro 2100, 3000, 10000, 20000 durante el llenado previo o durante la ECPR.

15 Se entiende fácilmente que todas las referencias a elementos inferiores/superiores tienen fines meramente ilustrativos, sin ningún efecto restrictivo sobre el alcance de la protección. Además, cabe observar que las dimensiones de los diferentes rasgos y capas que se muestran en las figuras no están a escala, sino que se han de interpretar como meramente ilustrativas. Todas las referencias a valores reales que aparecen en la presente  
20 solicitud, tales como grosores de capas, etc., solo se deben considerar como ejemplos de dimensiones adecuadas.

En las reivindicaciones, los términos "comprende/comprendiendo" no excluyen la presencia de otros elementos o etapas. Además, aunque las características individuales pueden estar incluidas en diferentes reivindicaciones, es posible combinarlas, y su inclusión en diferentes reivindicaciones no implica que no sea factible o ventajosa una  
25 combinación de características. Además, las referencias en singular no excluyen una pluralidad. Los términos "un", "una", "primero", "segundo", etc., no excluyen la pluralidad. Los símbolos de referencia de las reivindicaciones se proporcionan únicamente como ejemplo aclaratorio y no se deben interpretar en modo alguno como una limitación del alcance de las reivindicaciones.

**REIVINDICACIONES**

1. Procedimiento para proporcionar un electrodo maestro ECPR, que comprende la etapa en la que:
- 5 se proporciona un elemento portador circular (101) con una superficie de electrodo conductora de la electricidad (106) en una cara posterior (104) y un patrón topográfico (107) que define una pluralidad de celdas electroquímicas (109) en el elemento portador sobre una cara anterior del mismo (105), comprendiendo cada celda electroquímica una pared lateral (112) y un fondo (111), en el que la superficie plana que se extiende entre dos celdas electroquímicas (109) contiguas está cubierta por una capa aislante de la electricidad (110) y en el que el fondo
- 10 (111) posee una superficie conductora de la electricidad (113) conectada conductivamente con la superficie de electrodo conductora de la electricidad (106) situada en la cara posterior a través del elemento portador,
- en el que la etapa en la que se proporciona dicho patrón topográfico comprende las operaciones en las que:
- 15 - se pasiva una parte periférica de la cara anterior del elemento portador para formar una región de aislamiento, con dicha región de aislamiento (140) rodeando una zona de dispositivo circular;
- se proporciona una máscara dura dieléctrica con un patrón (330) a lo largo de dicha zona de dispositivo y dicha zona de aislamiento; y
- 20 - se graba el elemento portador de manera que se formen dichas celdas electroquímicas en la zona de dispositivo, en la que la pasivación de la región de aislamiento impide aún más la formación de celdas electroquímicas mediante grabado en dicha región de aislamiento.
2. El procedimiento según la reivindicación 1, en el que la operación que proporciona una capa de máscara dura dieléctrica con un patrón a lo largo de dicha zona de dispositivo y dicha región de aislamiento
- 25 comprende la operación en la que se proporciona una pluralidad de zonas de chip rectangulares, formando cada zona de chip una parte de dicha capa de máscara dura.
3. El procedimiento según la reivindicación 1 o 2, en el que la operación que proporciona una capa de máscara dura dieléctrica con un patrón a lo largo de dicha zona de dispositivo y dicha región de aislamiento
- 30 comprende la operación de cobertura de la totalidad de la cara anterior de dicho elemento portador con dicha capa de máscara dura.
4. El procedimiento según una cualquiera de las reivindicaciones 1 a 3, en el que la etapa en la que se pasiva una parte periférica de dicha cara anterior del elemento portador comprende las operaciones en las que:
- 35 - se proporciona una máscara de grabado sobre dicha zona de dispositivo;
- se graba la cara anterior del elemento portador para formar una región de aislamiento rebajada;
- se proporciona una máscara de oxidación selectiva sobre dicha zona de dispositivo;
- se genera un óxido en dicha cara anterior de dicho elemento portador; y
- 40 - se elimina dicha máscara de oxidación selectiva de dicha zona de dispositivo.
5. El procedimiento según la reivindicación 4, en el que dicha máscara de grabado es idéntica a dicha máscara de oxidación selectiva.
- 45 6. El procedimiento según la reivindicación 4 o 5, que además comprende la etapa de pasivación de al menos una pared lateral en la parte grabada de la región de aislamiento rebajada.
7. El procedimiento según una cualquiera de las reivindicaciones 4 a 6, en el que la operación que proporciona la máscara de grabado comprende las operaciones en las que:
- 50 - se proporciona una primera capa de nitruro de silicio (322) sobre dicha zona de dispositivo;
- se proporciona una capa protectora sobre dicha capa de nitruro de silicio;
- se elimina una parte periférica de dicha capa protectora; y
- se graba a través de la primera capa de nitruro de silicio empleando el resto de la capa protectora como
- 55 máscara de grabado.
8. El procedimiento según la reivindicación 7, en el que la etapa de grabado a través de la primera capa nitruro de silicio se lleva a cabo mediante un proceso anisótropo.
- 60 9. El procedimiento según una cualquiera de las reivindicaciones 1 a 8, que además comprende la etapa

en la que se proporciona un rebaje anular en dicha parte periférica.

10. El procedimiento según una cualquiera de las reivindicaciones 1 a 9, que además comprende la etapa de pulido de dicha cara anterior de dicho elemento portador después de la etapa de pasivación de la parte periférica, pero antes de la etapa en la que se proporciona una máscara de grabado.
11. El procedimiento según una cualquiera de las reivindicaciones 1 a 10, que además comprende la etapa de proporcionar una estructura de obstrucción o prevención de corrientes eléctricas entre dicha cara anterior y dicha cara posterior de dicho elemento portador.
12. El procedimiento según la reivindicación 11, en el que la etapa de proporcionar una estructura de obstrucción o prevención de corrientes eléctricas entre dicha cara anterior y dicha cara posterior de dicho elemento portador comprende proporcionar una capa epitaxial en forma de capa embutida (340) de dicho elemento portador.
13. El procedimiento según la reivindicación 11, en el que la etapa de proporcionar una estructura de obstrucción o prevención de corrientes eléctricas entre dicha cara anterior y dicha cara posterior de dicho elemento portador comprende proporcionar un transistor bipolar en forma de capa embutida de dicho elemento portador.
14. El procedimiento según la reivindicación 11, en el que la etapa de proporcionar una estructura de obstrucción o prevención de corrientes eléctricas entre dicha cara anterior y dicha cara posterior de dicho elemento portador comprende construir una estructura de silicio sobre aislante en forma de capa embutida de dicho elemento portador.
15. Un electrodo maestro ECPR (100, 300), que comprende un elemento portador circular (101) con una superficie de electrodo conductora de la electricidad (106) sobre una cara posterior (104) y un patrón topográfico (107, 307) que define una pluralidad de celdas electroquímicas (109) en el elemento portador en una cara anterior del mismo (105), comprendiendo cada celda electroquímica una pared lateral (112) y un fondo (111), en el que la superficie del plano que se extiende entre dos celdas electroquímicas contiguas (109) está cubierta por una capa aislante de la electricidad (110) y en el que el fondo (111) posee una superficie conductora de la electricidad (113) que está conectada conductivamente con la superficie de electrodo conductora de la electricidad (106) situada en la cara posterior (104) a través del elemento portador (101), en el que dicho patrón topográfico (107, 307) está distribuido a lo largo de una zona de dispositivo circular (130, 301) que comprende una pluralidad de zonas de chip rectangulares (103), y que se halla truncada por una zona pasivada (140, 302) que rodea dicha zona de dispositivo (130, 301).
16. El electrodo maestro ECPR según la reivindicación 15, en el que dicha zona pasivada (140, 302) comprende una capa de óxido (315, 326).
17. El electrodo maestro ECPR según la reivindicación 15 o 16, en el que el elemento portador (101) comprende un rebaje anular por fuera de la zona pasivada (140, 302).
18. El electrodo maestro ECPR según la reivindicación 17, en el que dicho rebaje anular se extiende desde la periferia circular externa de la zona pasivada (140, 302) hasta el borde del elemento portador (101).
19. El electrodo maestro ECPR según una cualquiera de las reivindicaciones 15 a 18, que además comprende una estructura de obstrucción o prevención de corrientes eléctricas (3900, 12000, 22000) entre dicha cara anterior (3200) y dicha cara posterior.
20. El electrodo maestro según la reivindicación 19, en el que dicho elemento portador es conductor o semiconductor, en el que dicha estructura (3900, 12000, 22000) está dispuesta en forma de capa embutida de dicho elemento portador.
21. El electrodo maestro según la reivindicación 19 o 20, en el que al menos una celda electroquímica de dicha pluralidad de celdas electroquímicas (3400a-d, 10400a-d) se extiende a través de dicha estructura (3900, 12000, 22000).
22. El electrodo maestro según una cualquiera de las reivindicaciones 19 a 21, en el que dicha estructura (3900) comprende una capa epitaxial que forma un aumento en la resistencia de dicho elemento portador.

23. El electrodo maestro según la reivindicación 22, en el que dicha estructura (3900) es una capa epitaxial intrínseca.
24. El electrodo maestro según la reivindicación 22, en el que dicha estructura (3900) es una capa epitaxial de tipo p.
25. El electrodo maestro según la reivindicación 24, en el que la capa epitaxial de tipo p posee un nivel de dopaje en el intervalo de  $10^{13}$  a  $10^{17}$  átomos/cm<sup>3</sup>.
- 10 26. El electrodo maestro según una cualquiera de las reivindicaciones 19 a 23, en el que dicha estructura (3900) es una unión p-n.
27. El electrodo maestro según una cualquiera de las reivindicaciones 19 a 23, en el que dicha estructura (3900) es una unión n-p.
- 15 28. El electrodo maestro según una cualquiera de las reivindicaciones 19 a 22, en el que dicha estructura (22000) comprende un transistor bipolar, que comprende al menos una unión p-n.
29. El electrodo maestro según una cualquiera de las reivindicaciones 19 a 22, en el que dicha estructura (22000) comprende un transistor bipolar, que comprende al menos una unión n-p.
- 20 30. El electrodo maestro según la reivindicación 29, en el que dicho transistor bipolar es un transistor p-n-p o un transistor n-p-n.
- 25 31. El electrodo maestro según una cualquiera de las reivindicaciones 19 a 22, en el que dicha estructura (12000) comprende una capa aislante (12100).

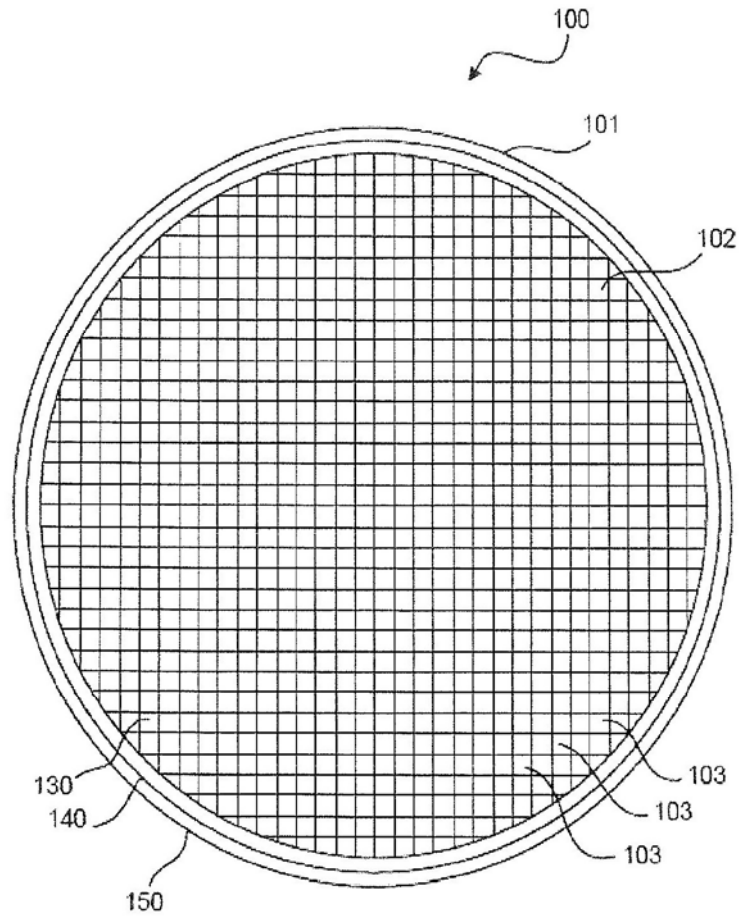


Fig. 1



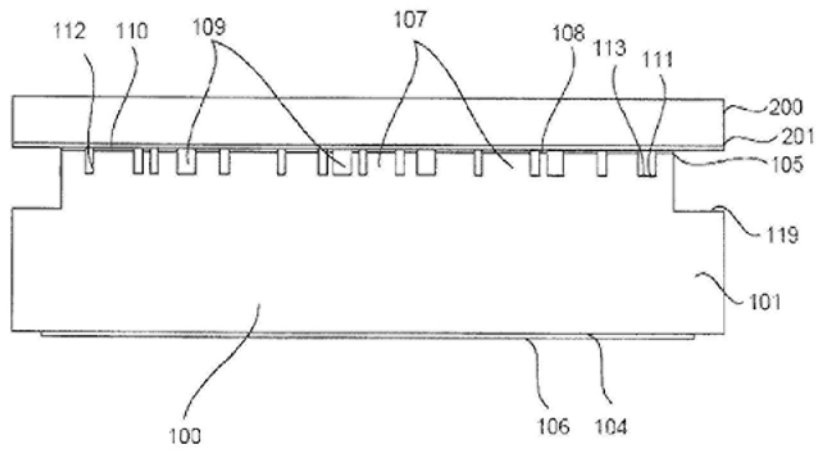
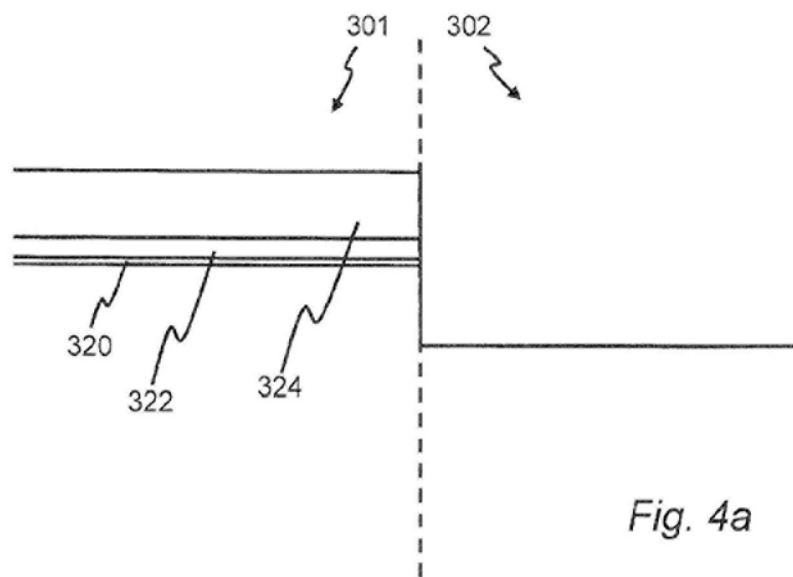
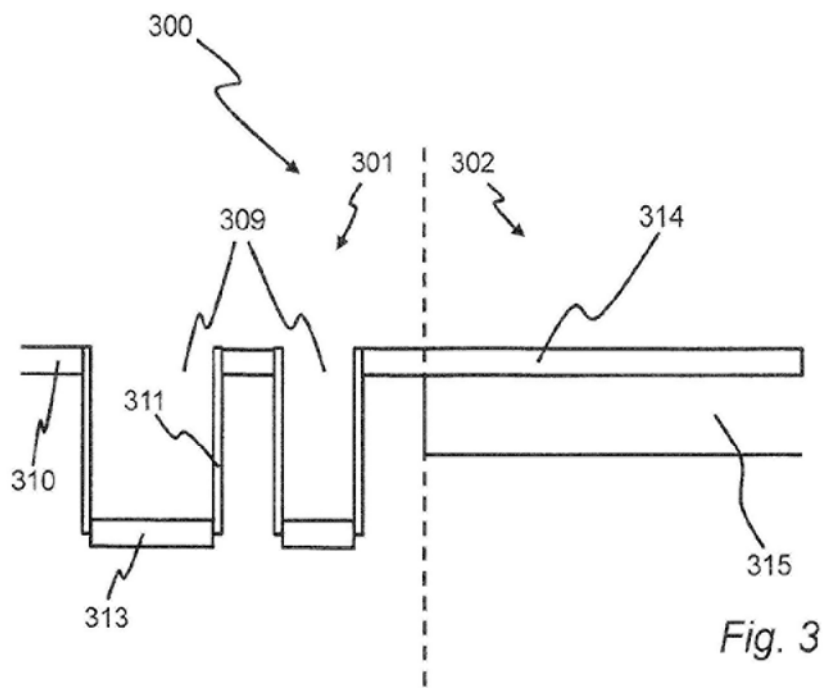
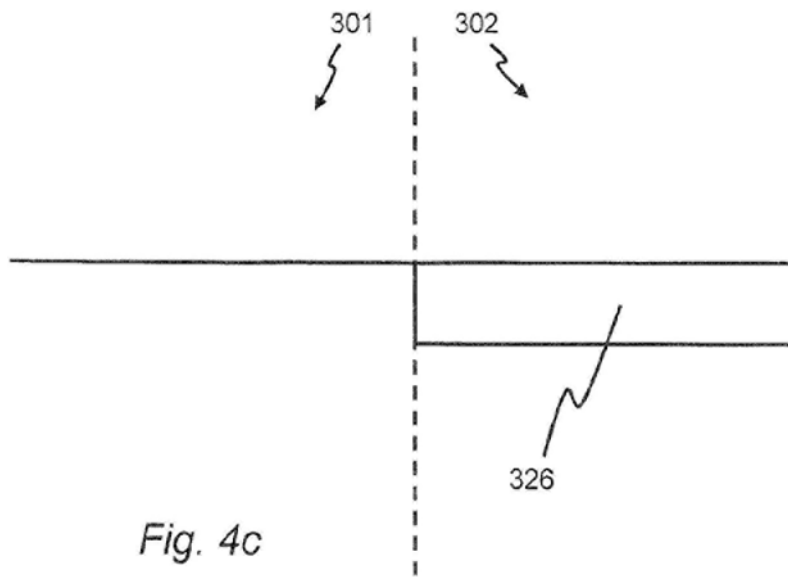
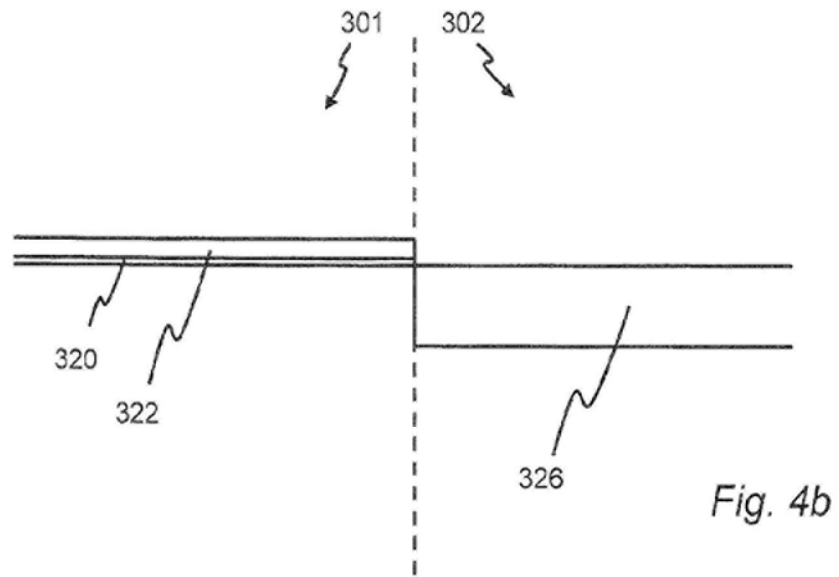


Fig. 2





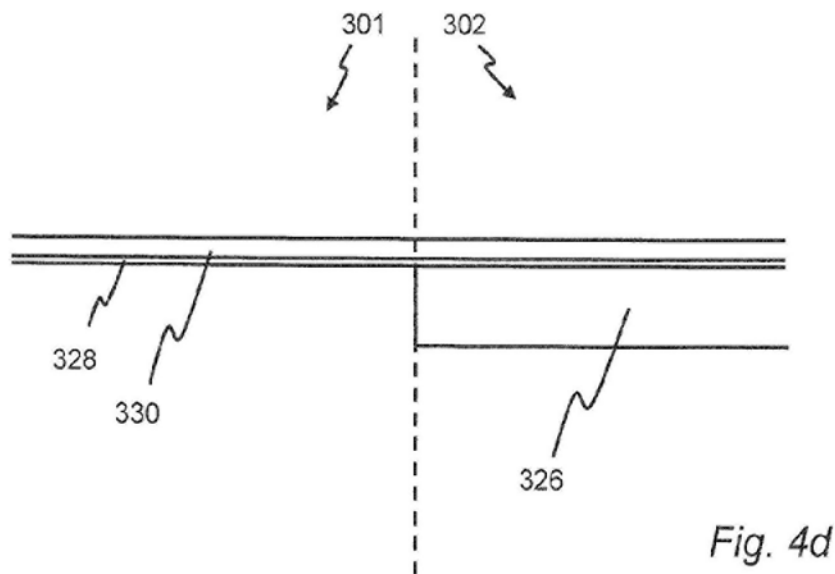


Fig. 4d

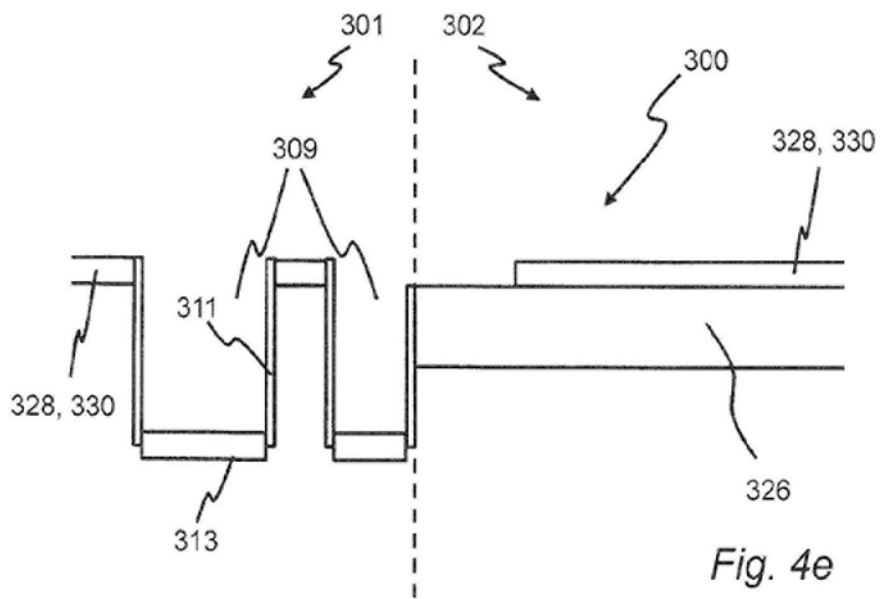
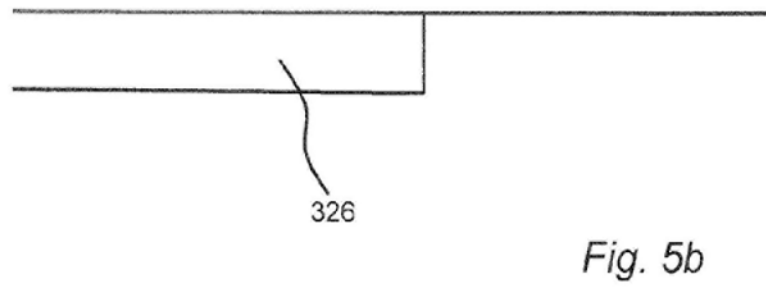
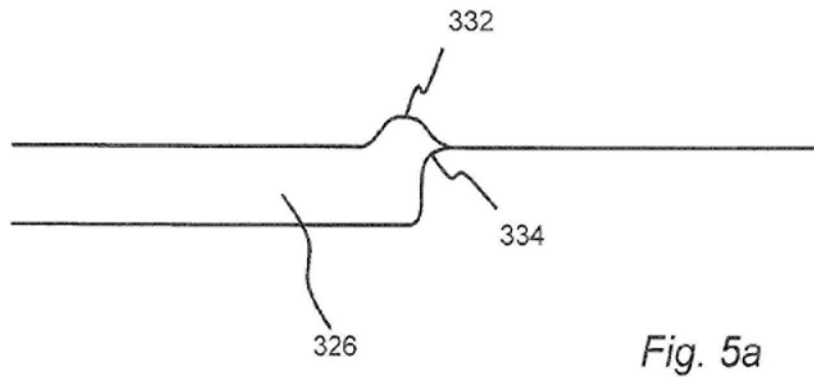
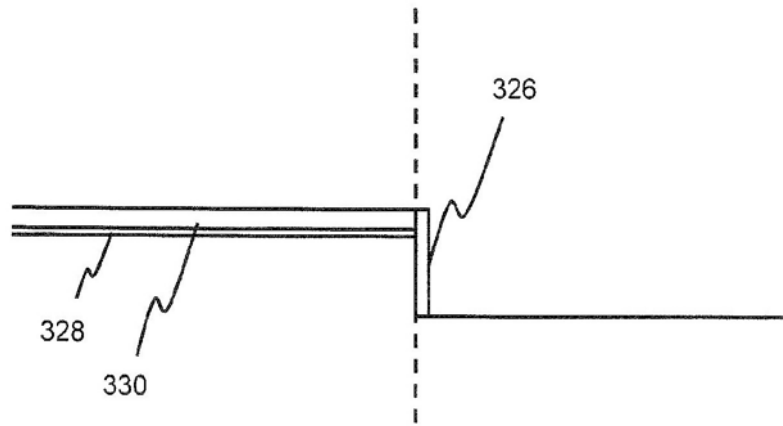
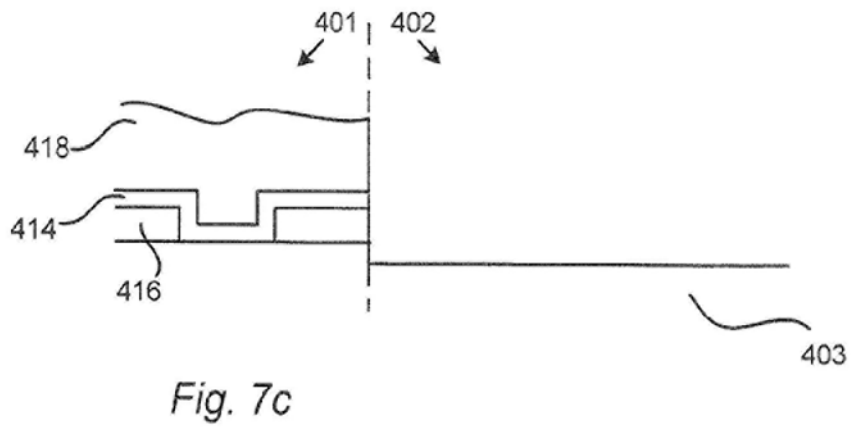
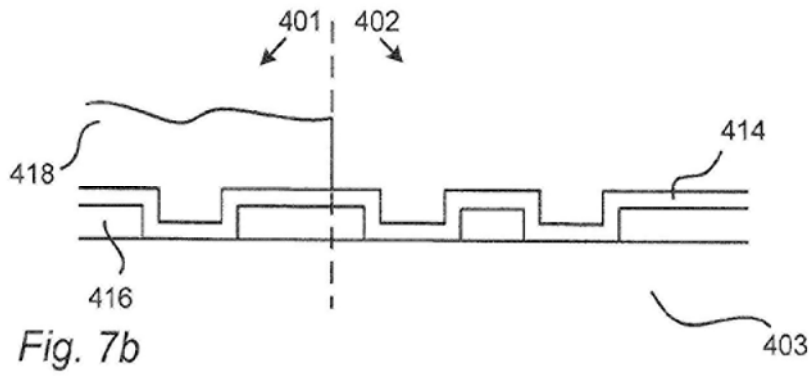
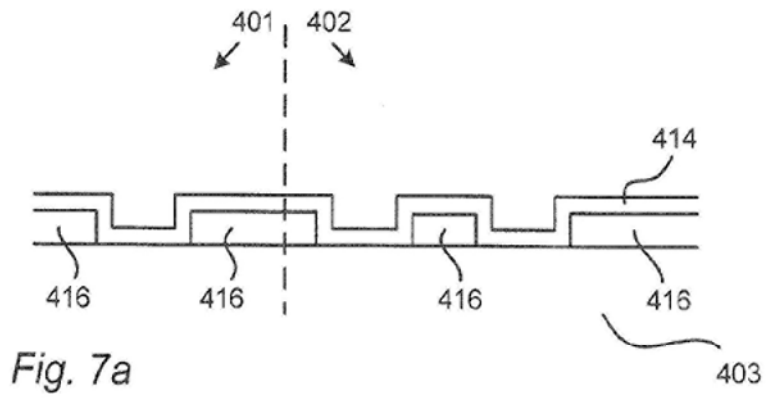


Fig. 4e





*Fig. 6*



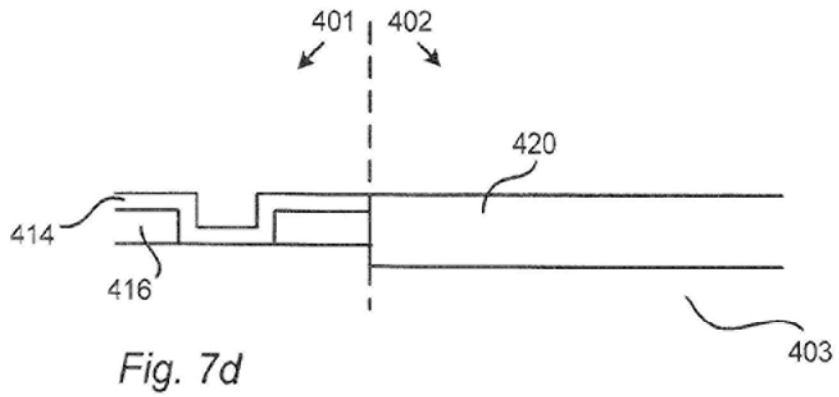


Fig. 7d

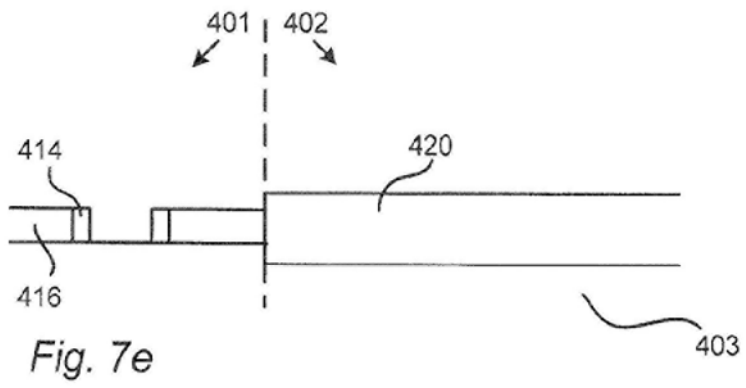


Fig. 7e

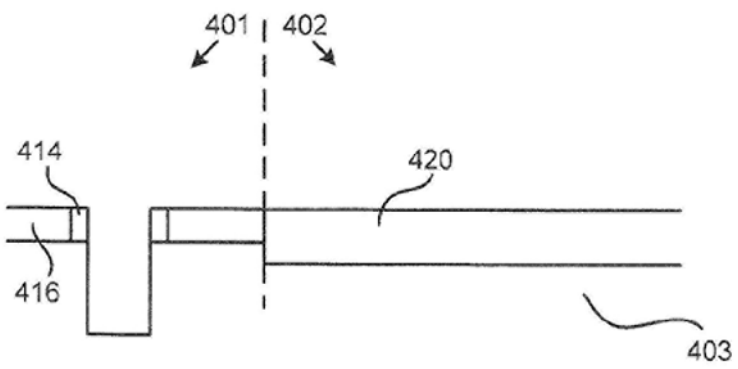


Fig. 7f



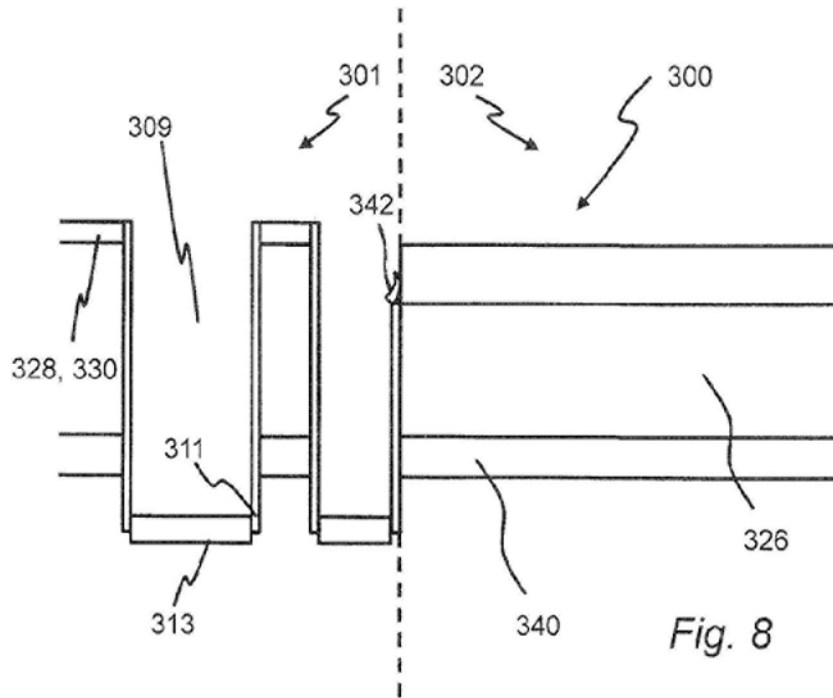


Fig. 8

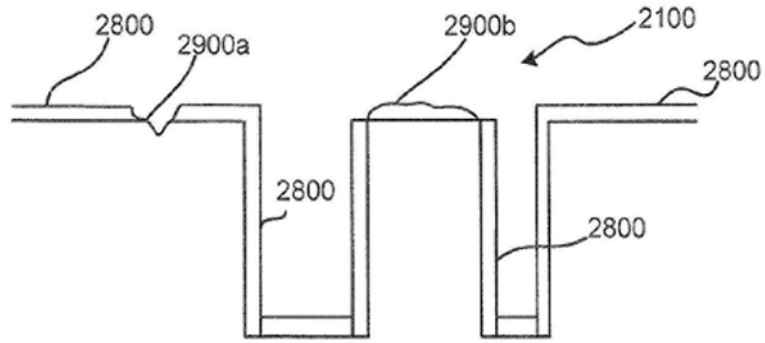


Fig. 9a

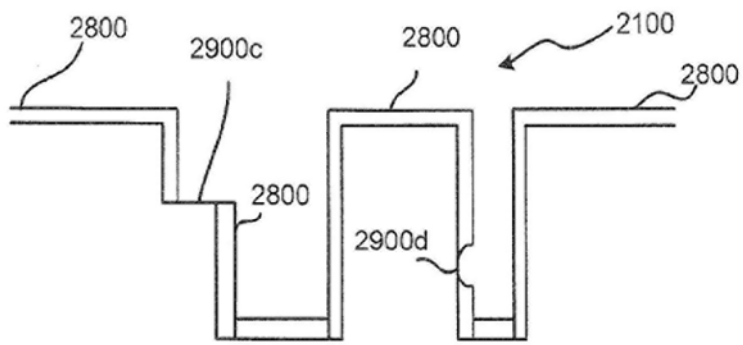


Fig. 9b

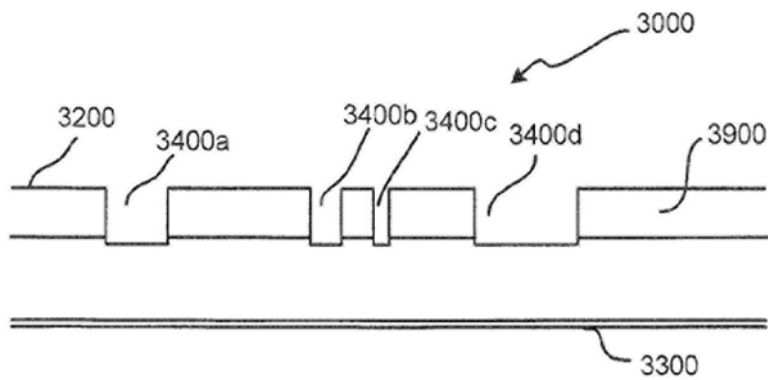


Fig. 10

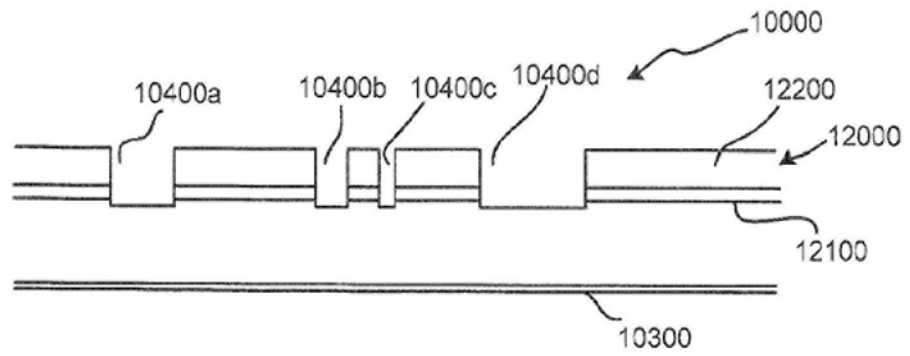


Fig. 11

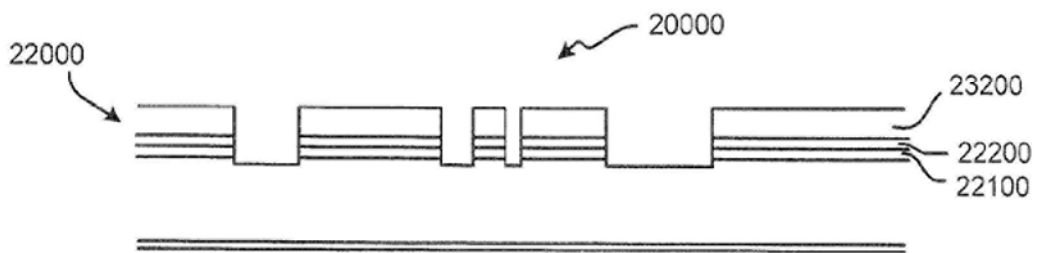


Fig. 12a

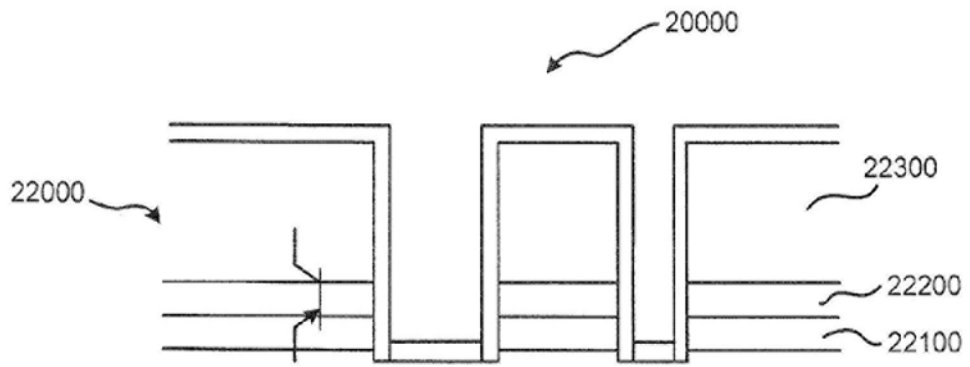


Fig. 12b