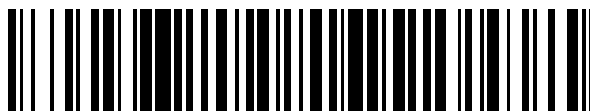


19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 625 170**

51 Int. Cl.:

**H05K 1/02** (2006.01)

**H05K 1/18** (2006.01)

**H05K 9/00** (2006.01)

**H01L 23/552** (2006.01)

**H01L 23/10** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **13.04.2015** **E 15163414 (4)**

97 Fecha y número de publicación de la concesión europea: **01.03.2017** **EP 2933834**

54 Título: **Estructura de encapsulado de componente electrónico y dispositivo electrónico**

30 Prioridad:

**16.04.2014 CN 201410152507**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**18.07.2017**

73 Titular/es:

**HUAWEI TECHNOLOGIES CO., LTD. (100.0%)  
Huawei Administration Building, Bantian  
Longgang District , Shenzhen, Guangdong  
518129, CN**

72 Inventor/es:

**YU, XUEQUAN;  
YANG, LIN y  
BAI, YADONG**

74 Agente/Representante:

**LEHMANN NOVO, María Isabel**

ES 2 625 170 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Estructura de encapsulado de componente electrónico y dispositivo electrónico

5 Campo técnico

La presente invención se refiere al campo de las tecnologías de encapsulados de chips y, en particular, a una estructura de encapsulado de componente electrónico y a un dispositivo electrónico.

10 Antecedentes

Puesto que el nivel de velocidad e integración de los chips aumenta cada año, la EMI (interferencia electromagnética) de alta frecuencia generada por los chips crea normalmente el problema de que la interferencia de los sistemas y la RE (emisión de radiación) de productos superan límites cuando se realizan pruebas.

15 En la actualidad, un chip se encapsula principalmente usando una estructura de encapsulado de componente electrónico con tapa (cubierta de encapsulado metálica de placa). La FIG. 1 muestra una vista dese arriba de una estructura de encapsulado de componente electrónico con tapa para chips. La FIG. 2 muestra un diagrama esquemático de una estructura en sección transversal de la estructura de encapsulado de componente electrónico con tapa para chips mostrada en la FIG. 1 a lo largo de la dirección A-A'. Como se observa en la FIG. 1 y en la FIG. 2, abriendo una ventana en una máscara de soldadura 3, las patillas de circuito 2 de un chip (pastilla) 1 están conectadas a un sustrato 4, de modo que el chip 1 está acoplado al sustrato 4. Una tapa conductora 5 está unida a un borde del sustrato 4 usando un adhesivo no conductor 6 que tiene una DK (constante dieléctrica) baja, de modo que se forma un espacio de apantallamiento entre la tapa conductora 5 y el sustrato para proteger al chip 1 contra las tensiones. La FIG. 3 muestra un diagrama esquemático de un patrón de recubrimiento del adhesivo no conductor 6 en el sustrato. Como se observa en la FIG. 3, el adhesivo no conductor 6 se aplica en el borde del sustrato, donde se ha practicado un orificio de ventilación 8, el cual se usa para ventilar el espacio de apantallamiento. Además, la parte superior de la tapa conductora 5 está unida al chip 1 mediante un adhesivo térmicamente conductor 7 para permitir la conducción de calor para el chip 1.

30 Según la anterior estructura usada de encapsulado de componente electrónico con tapa, el adhesivo no conductor de baja DK dispuesto entre la tapa conductora 5 y el sustrato hace que la tapa conductora tenga una alta impedancia con respecto al sustrato. La alta impedancia hace que una ranura adhesiva no conductora entre la tapa conductora y el sustrato pase a ser una estructura de radiación que presenta un gran efecto de antena de ranura. Debido a la estructura de radiación que presenta un efecto de antena de ranura, el espacio de apantallamiento conectado eléctricamente de manera indirecta formado entre la tapa conductora y el sustrato no tiene un buen efecto de apantallamiento en la EMI de alta frecuencia generada por el chip, aunque el espacio de apantallamiento puede tener un buen efecto de conducción de calor y proteger al chip contra las tensiones en el espacio de apantallamiento.

40 El documento US 20020113306 A1 da a conocer un encapsulado semiconductor que incluye: un sustrato que presenta una superficie superior y una superficie inferior; un chip de circuito integrado que presenta *pads* de conexión; una tapa acoplada a la superficie superior del sustrato para cubrir el chip; y uno o más salientes que conectan eléctricamente la tapa a una pluralidad de patrones de puesta a tierra. El sustrato presenta *pads* de sustrato formados sobre la superficie superior, y uno o más de los *pads* de sustrato se extienden para formar los patrones de puesta a tierra. El chip está conectado sobre la superficie superior del sustrato. Uno o más de los *pads* de conexión son *pads* de conexión a tierra, y los *pads* de conexión están conectados eléctricamente a los *pads* de sustrato correspondientes. Un adhesivo eléctricamente no conductor se usa para acoplar la tapa al sustrato, y los salientes se conectan a los patrones de puesta a tierra mediante un adhesivo eléctricamente conductor. Los salientes de puesta a tierra están situados en cuatro esquinas de una cavidad que está formada entre el sustrato y la tapa.

55 El documento US 20100096711 A1 da a conocer un encapsulado de micrófono MEMS que incluye un sustrato, una cubierta, una pluralidad de elementos conductores y un adhesivo aislante. La cubierta está montada en el sustrato. Los elementos conductores están dispuestos entre el sustrato y la cubierta. Cada uno de los elementos conductores pueden ser un cable dorado, un resalte conductor o un metal conductor. Los extremos superiores de los elementos conductores están conectados a la cubierta y los extremos inferiores de los elementos conductores están conectados al sustrato para permitir un bucle conductor. El adhesivo aislante encapsula los elementos conductores. De esta manera, el sustrato, los elementos conductores y la cubierta forman conjuntamente un blindaje contra la EMI.

## Sumario

Las formas de realización de la presente invención proporcionan una estructura de encapsulado de componente electrónico que comprende todas las características de la reivindicación 1 y un dispositivo electrónico que

5 comprende todas las características de la reivindicación 12 para mejorar en efecto de apantallamiento contra la EMI.

Según un primer aspecto se proporciona una estructura de encapsulado de componente electrónico según la reivindicación 1, e incluye un sustrato, una tapa conductora y un adhesivo no conductor, donde:

- 10 el sustrato tiene un área de acoplamiento fijada para acoplarse a un componente electrónico;  
la tapa conductora tiene una parte superior y una pared lateral que se extiende hacia el sustrato, donde un lado de la pared lateral cercano al sustrato tiene un extremo de unión, donde el extremo de unión une la tapa conductora al sustrato mediante el adhesivo no conductor, y la tapa conductora unida al sustrato encierra el área de acoplamiento y forma un espacio de apantallamiento a través del área de acoplamiento; y
- 15 el adhesivo no conductor está situado entre el sustrato y el extremo de unión, y presenta una constante dieléctrica no inferior a 7 y un grosor de recubrimiento no superior a 0,07 mm.

Con referencia al primer aspecto, en una primera manera de implementación, el extremo de unión ocupa todas las áreas excepto el área de acoplamiento en una superficie de un lado del sustrato enfrentado a la tapa conductora, y

20 todas las áreas ocupadas por el extremo de unión del sustrato están cubiertas por el adhesivo no conductor.

Con referencia al primer aspecto o la primera manera de implementación del primer aspecto, en una segunda manera de implementación, la estructura de encapsulado de componente electrónico incluye además una máscara de soldadura dispuesta en la superficie del lado del sustrato enfrentado a la tapa conductora; y en la máscara de soldadura, una ventana abierta está dispuesta en una posición en la que está dispuesto el adhesivo no conductor.

25

Con referencia al primer aspecto, la primera manera de implementación del primer aspecto, o la segunda manera de implementación del primer aspecto, en una tercera manera de implementación, el adhesivo no conductor tiene un patrón de adhesivo no conductor cerrado.

30

Con referencia a la tercera manera de implementación del primer aspecto, en una cuarta manera de implementación, un orificio de ventilación circular, cuasicircular o poligonal está dispuesto en la pared lateral de la tapa conductora.

35 Con referencia al primer aspecto, la primera manera de implementación del primer aspecto, o la segunda manera de implementación del primer aspecto, en una quinta manera de implementación, un orificio de ventilación está dispuesto en el adhesivo no conductor; y la anchura del orificio de ventilación a lo largo de una dirección plana del sustrato no es mayor que 3 mm.

40 Con referencia a la quinta manera de implementación del primer aspecto, en una sexta manera de implementación, la máscara de soldadura está dispuesta en la superficie del lado del sustrato enfrentado a la tapa conductora, y en la máscara de soldadura, una ventana abierta está dispuesta en una posición en la que está dispuesto el orificio de ventilación.

45 Con referencia a cualquier manera de implementación de las diversas maneras de implementación anteriores proporcionadas por el primer aspecto, en una séptima manera de implementación, además del adhesivo no conductor, una estructura dieléctrica que forma una estructura de filtro está dispuesta además entre el extremo de unión y el sustrato, donde la estructura dieléctrica incluye una banda prohibida electromagnética EBG y un condensador incorporado.

50

Con referencia a cualquier manera de implementación de las diversas maneras de implementación anteriores proporcionadas por el primer aspecto, en una octava manera de implementación, además del adhesivo no conductor, una estructura dieléctrica que forma una estructura de capacitancia plana está dispuesta además entre la tapa conductora y el sustrato, donde la estructura dieléctrica incluye una banda prohibida electromagnética EBG y un condensador incorporado.

55

Con referencia al primer aspecto, en una novena manera de implementación, el componente electrónico es un chip o un componente discreto.

60 Con referencia al primer aspecto, en una décima manera de implementación, el componente electrónico es un chip y un componente discreto.

Según un segundo aspecto se proporciona un dispositivo electrónico según la reivindicación 12, y el dispositivo electrónico incluye una placa de circuito, una estructura de encapsulado de componente electrónico y un componente electrónico, donde:

65

la placa de circuito tiene un circuito electrónico;

la estructura de encapsulado electrónica es cualquier estructura de encapsulado de componente electrónico proporcionada por el primer aspecto, y la estructura de encapsulado de componente electrónico está conectada eléctricamente a la placa de circuito mediante un sustrato;

el componente electrónico está acoplado a un área de acoplamiento fijada en la estructura de encapsulado electrónica, y está conectado eléctricamente al circuito electrónico de la placa de circuito mediante la estructura de encapsulado electrónica; y

una tapa conductora unida al sustrato mediante un adhesivo no conductor en la estructura de encapsulado electrónica protege al componente electrónico contra las interferencias electromagnéticas.

Según la estructura de encapsulado de componente electrónico y el dispositivo electrónico proporcionados por las formas de realización de la presente invención, un adhesivo no conductor para unir una tapa conductora a un sustrato tiene una constante dieléctrica no inferior a 7 y un grosor de recubrimiento no superior a 0,07 mm. Por lo tanto, la intensidad de capacitancia plana de una estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato aumenta y, además, la capacitancia plana de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato puede incrementarse. Por lo tanto, puede reducirse de manera eficaz la EMI emitida debido a un efecto de antena de ranura en el adhesivo no conductor, y puede mejorarse un efecto de apantallamiento contra la EMI de un espacio de apantallamiento formado entre la tapa conductora y el sustrato.

Breve descripción de los dibujos

La FIG. 1 es una vista desde arriba de una estructura de encapsulado de componente electrónico de la técnica anterior.

La FIG. 2 es un diagrama esquemático de una estructura en sección transversal de una estructura de encapsulado de componente electrónico de la técnica anterior.

La FIG. 3 es un diagrama esquemático de un patrón de recubrimiento de un adhesivo no conductor de la técnica anterior.

La FIG. 4 es una vista desde arriba de una estructura de encapsulado de componente electrónico según una primera forma de realización de la presente invención.

La FIG. 5 es un diagrama esquemático de una estructura en sección transversal de una estructura de encapsulado de componente electrónico según la primera forma de realización de la presente invención.

La FIG. 6 es un diagrama esquemático de un patrón de recubrimiento de un adhesivo no conductor según la primera forma de realización de la presente invención.

La FIG. 7 es una vista desde arriba de una estructura de encapsulado de componente electrónico según una segunda forma de realización de la presente invención.

La FIG. 8 es un diagrama esquemático de una estructura en sección transversal de una estructura de encapsulado de componente electrónico según la segunda forma de realización de la presente invención.

La FIG. 9 es un diagrama esquemático de un patrón de recubrimiento de un adhesivo no conductor según la segunda forma de realización de la presente invención.

La FIG. 10 es una vista desde arriba de una estructura de encapsulado de componente electrónico según una tercera forma de realización de la presente invención.

La FIG. 11 es un diagrama esquemático de una estructura en sección transversal de una estructura de encapsulado de componente electrónico según la tercera forma de realización de la presente invención.

La FIG. 12 es un diagrama esquemático de un patrón de recubrimiento de un adhesivo no conductor según la tercera forma de realización de la presente invención.

La FIG. 13 es una vista desde arriba de una estructura de encapsulado de componente electrónico según una cuarta forma de realización de la presente invención.

La FIG. 14 es un diagrama esquemático de una estructura en sección transversal de una estructura de encapsulado de componente electrónico según la cuarta forma de realización de la presente invención.

La FIG. 15 es un diagrama esquemático de un patrón de recubrimiento de un adhesivo no conductor según la cuarta forma de realización de la presente invención.

## Descripción de formas de realización

Las formas de realización de la presente invención proporcionan una estructura de encapsulado de componente electrónico que presenta un efecto de apantallamiento contra la EMI. Aumentando la intensidad de capacitancia plana de una estructura de capacitancia plana formada por una tapa conductora, un adhesivo no conductor y un sustrato, y aumentando la capacitancia plana de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato, puede reducirse de manera eficaz la EMI emitida debido a un efecto de antena de ranura en el adhesivo no conductor, y puede mejorarse un efecto de apantallamiento contra la EMI de un espacio de apantallamiento formado entre la tapa conductora y el sustrato.

A continuación se describe de manera clara y completa las soluciones técnicas de las formas de realización de la presente invención con referencia a los dibujos adjuntos de las formas de realización de la presente invención.

## Forma de realización 1

La FIG. 4 muestra una vista desde arriba de una estructura de encapsulado de componente electrónico que presenta un efecto de apantallamiento contra la EMI según esta forma de realización de la presente invención; la FIG. 5 muestra un diagrama esquemático de una estructura en sección transversal de la estructura de encapsulado de componente electrónico mostrada en la FIG. 4 a lo largo de la dirección A-A'. Como se observa en la FIG. 4 y en la FIG. 5, la estructura de encapsulado de componente electrónico proporcionada por esta forma de realización de la presente invención incluye un componente electrónico (un chip o un componente discreto) 1, patillas de circuito 2, una máscara de soldadura 3, un sustrato 4, una tapa conductora 5, un adhesivo no conductor 6 dispuesto entre el sustrato 4 y la tapa conductora 5, y un adhesivo térmicamente conductor 7.

El sustrato 4 tiene un área de acoplamiento fijada S para acoplar un componente electrónico, donde el tamaño y la forma del área de acoplamiento S pueden fijarse según el tamaño y la forma de un componente electrónico que ya esté encapsulado. Evidentemente, para evitar el contacto entre el componente electrónico acoplado y el adhesivo no conductor 6, el área de acoplamiento S puede fijarse para ser algo más grande que el tamaño del componente electrónico, de manera que existe un hueco entre el componente electrónico y el adhesivo no conductor, donde el hueco debe ser lo más pequeño posible.

La tapa conductora 5 tiene una parte superior 501 y una pared lateral 502 que se extiende hacia el sustrato, donde un lado de la pared lateral cercano al sustrato tiene un extremo de unión 5020, donde el extremo de unión 5020 une la tapa conductora 5 al sustrato 4 mediante el adhesivo no conductor 6, y la tapa conductora 5 unida al sustrato 4 encierra el área de acoplamiento S fijada en el sustrato 4 y forma un espacio de apantallamiento a través del área de acoplamiento S para proteger al componente electrónico 1 acoplado al sustrato contra las tensiones.

El adhesivo no conductor 6 está dispuesto entre el sustrato y el extremo de unión y está configurado para unir la tapa conductora 5 al sustrato 4, y presenta una constante dieléctrica no inferior a 7 y un grosor de recubrimiento no superior a 0,07 mm.

En la presente invención, la constante dieléctrica del adhesivo no conductor 6 no es inferior a 7. Por lo tanto, en comparación con un adhesivo no conductor convencional de baja DK, el adhesivo no conductor 6 de esta forma de realización de la presente invención es un adhesivo no conductor de alta DK. En esta forma de realización de la presente invención, en lugar de un adhesivo no conductor de baja DK en una estructura de encapsulado de componente electrónico convencional, se usa un adhesivo no conductor de alta DK, lo que puede aumentar la intensidad de capacitancia plana de una estructura de capacitancia plana formada por la tapa conductora 5, el adhesivo no conductor 6 y el sustrato 4. La presente invención puede aumentar la capacitancia plana de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato, y puede ayudar a mejorar un efecto de apantallamiento contra la EMI del espacio de apantallamiento formado entre la tapa conductora y el sustrato. En esta forma de realización de la presente invención, preferentemente, la constante dieléctrica del adhesivo no conductor no es inferior a 7. Por ejemplo, la constante dieléctrica del adhesivo no conductor en esta forma de realización de la presente invención puede ser 8 o 10.

Debe observarse que las formas de la tapa conductora 5 mostrada en la FIG. 4 y en la FIG. 5 en esta forma de realización de la presente invención solo tienen un carácter descriptivo y no un carácter limitativo. Por ejemplo, las formas también pueden ser las formas mostradas en la FIG. 7 y en la FIG. 8.

Además, debe observarse que en la FIG. 4 y en la FIG. 5 de esta forma de realización de la presente invención se usa con fines descriptivos un ejemplo en el que el componente electrónico es un chip. Evidentemente, el componente electrónico puede ser también otro componente electrónico, por ejemplo un componente discreto tal como un condensador.

Según la estructura de encapsulado de componente electrónico proporcionada por esta forma de realización de la presente invención, el adhesivo no conductor de alta DK que puede aumentar la intensidad de capacitancia plana de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato está

dispuesto para unir la tapa conductora al sustrato. Como puede saberse según una fórmula de cálculo de capacitancia  $C = \epsilon s/4\pi kd$ , donde  $d$  representa una distancia entre placas de plomo de batería,  $s$  representa un área de solapamiento de las placas de plomo de batería y  $\epsilon$  representa una constante dieléctrica, el adhesivo no conductor de alta DK para unir la tapa conductora al sustrato en esta forma de realización de la presente invención es equivalente a aumentar  $\epsilon$  y, por lo tanto, la capacitancia plana de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato puede aumentar. Además, en la presente invención, el grosor de recubrimiento del adhesivo no conductor no es superior a 0,07, de modo que la inductancia parásita de la tapa conductora con respecto al sustrato se reduce. Además, puede reducirse de manera eficaz la EMI emitida debido a un efecto de antena de ranura en el adhesivo no conductor, y puede mejorarse el efecto de apantallamiento contra la EMI del espacio de apantallamiento formado por la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato.

Además, en esta forma de realización de la presente invención, el extremo de unión ocupa todas las áreas excepto el área de acoplamiento de una superficie de un lado del sustrato enfrentado a la tapa conductora, y todas las áreas ocupadas por el extremo de unión del sustrato están cubiertas por el adhesivo no conductor. Dicho de otro modo, en comparación con la estructura de encapsulado de componente electrónico convencional, en esta forma de realización de la presente invención, un área de solapamiento entre el extremo de unión de la pared lateral de la tapa conductora 5 y el sustrato 4 aumenta, y todas las áreas ocupadas por el extremo de unión del sustrato 4 están cubiertas por el adhesivo no conductor de alta DK para unir la tapa conductora 5 al sustrato 4. Como se muestra en la FIG. 6, en comparación con la manera de recubrimiento de adhesivo no conductor convencional (como se muestra en la FIG. 3), la manera de recubrimiento de adhesivo no conductor de alta DK mostrada en la FIG. 6 puede aumentar un área de recubrimiento del adhesivo no conductor de alta DK. Asimismo, como puede saberse según la fórmula de cálculo de capacitancia  $C = \epsilon s/4\pi kd$ , en esta forma de realización de la presente invención, todas las áreas excepto el área de acoplamiento fijada  $S$  están cubiertas por el adhesivo no conductor de alta DK y, por lo tanto, el área de recubrimiento del adhesivo no conductor de alta DK aumenta y, además, la capacitancia plana de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato puede aumentar. Además, el efecto de apantallamiento del espacio de apantallamiento formado entre la tapa conductora y el sustrato mejora.

Además, en esta forma de realización de la presente invención, la estructura de encapsulado de componente electrónico incluye además la máscara de soldadura 3 dispuesta en la superficie del lado del sustrato enfrentado a la tapa conductora. En comparación con la estructura de encapsulado de componente electrónico convencional, en esta forma de realización de la presente invención, en la máscara de soldadura 3, una ventana abierta está dispuesta en un área cubierta por el adhesivo no conductor, es decir, se prescinde de la máscara de soldadura en una posición cubierta por el adhesivo no conductor de alta DK en el sustrato.

La máscara de soldadura 3 es generalmente una máscara de soldadura verde de baja DK. La máscara de soldadura de baja DK 3 está dispuesta en el adhesivo no conductor de alta DK, lo que puede reducir la intensidad de capacitancia plana de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato, y aumentar adicionalmente una distancia entre el extremo de unión de la tapa conductora y el sustrato. Como puede saberse según la fórmula de cálculo de capacitancia  $C = \epsilon s/4\pi kd$ , la máscara de soldadura dispuesta en el adhesivo no conductor de alta DK puede reducir la capacitancia de acoplamiento plana de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato. Por lo tanto, en esta forma de realización de la presente invención, en la máscara de soldadura, la ventana abierta está dispuesta en el área cubierta por el adhesivo no conductor, lo que puede aumentar adicionalmente la capacitancia plana de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato. Por lo tanto, puede reducirse de manera eficaz la EMI emitida debido a un efecto de antena de ranura en el adhesivo no conductor, y puede mejorarse el efecto de apantallamiento contra la EMI del espacio de apantallamiento formado entre la tapa conductora y el sustrato.

En la presente invención, para aumentar la capacitancia plana de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato, se requiere que un grosor de recubrimiento fijado para el adhesivo no conductor de alta DK no supere los 0,07 mm. Un grosor más pequeño del adhesivo no conductor de alta DK indica una mayor intensidad de capacitancia plana de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato. Por ejemplo, en esta forma de realización de la presente invención, si la constante dieléctrica del adhesivo no conductor 6 es 10 y el grosor de recubrimiento es de 0,07 mm, la intensidad de capacitancia de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato puede superar los 75 pF/cm<sup>2</sup> (75 pF por centímetro cuadrado); si la constante dieléctrica del adhesivo no conductor es 8 y el grosor de recubrimiento es de 0,06 mm, la intensidad de capacitancia de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato también puede superar los 75 pF/cm<sup>2</sup>.

Debe observarse que en la presente invención, el grosor de recubrimiento del adhesivo no conductor 6 se fija para que no supere los 0,07 mm, lo que puede reducir la inductancia parásita de la tapa conductora con respecto al sustrato, reducir más eficazmente la EMI emitida debido a un efecto de antena de ranura en el adhesivo no

conductor y mejorar el efecto de apantallamiento contra la EMI del espacio de apantallamiento formado entre la tapa conductora y el sustrato.

Además, en esta forma de realización de la presente invención, un patrón adhesivo conductor cerrado se usa preferentemente como un patrón de recubrimiento del adhesivo no conductor de alta DK en el sustrato. Puede hacerse de nuevo referencia a la FIG. 6. En comparación con un patrón de recubrimiento del adhesivo no conductor de baja DK convencional (como se muestra en la FIG. 3), en el patrón de recubrimiento del adhesivo no conductor de alta DK mostrado en la FIG. 6 de esta forma de realización de la presente invención, un orificio de ventilación no está dispuesto en el adhesivo no conductor en esta forma de realización de la presente invención, lo que puede evitar además fugas del campo de ranura y mejorar además el efecto de apantallamiento contra la EMI del espacio de apantallamiento formado entre la tapa conductora y el sustrato.

Preferentemente, para permitir la ventilación del espacio de apantallamiento, en esta forma de realización de la presente invención, un orificio de ventilación circular 8 está dispuesto en la tapa conductora 5. Evidentemente, la forma del orificio de ventilación no está limitada a un círculo; por ejemplo, también puede ser un orificio de ventilación cuasicircular (un orificio de ventilación similar a un círculo), o un orificio de ventilación poligonal, tal como un rectángulo. Específicamente, en esta forma de realización de la presente invención, el orificio de ventilación 8 está dispuesto en la pared lateral de la tapa conductora 5, como se muestra en la FIG. 4, la FIG. 5, la FIG. 7 y la FIG. 8.

En esta forma de realización de la presente invención, el orificio de ventilación 8 está dispuesto en la pared lateral de la tapa conductora 5 que se extiende hacia el sustrato, pero no está dispuesto en la parte superior de la tapa conductora 5, lo que puede evitar el efecto de un elemento radiante dispuesto en la parte superior de la tapa conductora, debido a la colocación del orificio de ventilación. Además, en esta forma de realización de la presente invención, el orificio de ventilación dispuesto en la pared lateral de la tapa conductora 5 es preferentemente un orificio de ventilación circular o un orificio de ventilación cuasicircular. En comparación con un orificio de ventilación en forma de barra del adhesivo no conductor convencional, el área de sección transversal es más grande y la ventilación es mejor. Además, en comparación con un orificio de aire original que tiene una anchura mayor y que está dispuesto en el adhesivo no conductor, el orificio de aire circular tiene menos fugas del campo de ranura.

#### Forma de realización 2

En esta forma de realización de la presente invención, un chip puede estar acoplado a un área de acoplamiento fijada en un sustrato 4, y otro componente discreto, por ejemplo, un componente electrónico tal como un condensador, una resistencia o un transistor, también puede estar dispuesto en el área de acoplamiento.

Con respecto a una estructura de encapsulado de componente electrónico proporcionada por esta forma de realización de la presente invención, una estructura de encapsulado de componente electrónico en la que un chip, un componente discreto, o un chip y un componente discreto están acoplados al área de acoplamiento fijada en el sustrato 4 es básicamente la misma que la de la anterior forma de realización. Es decir, un adhesivo no conductor tiene un valor de DK elevado, y el área de recubrimiento del adhesivo no conductor de alta DK del sustrato es tan grande como sea posible. Se requiere que el recubrimiento en todas las áreas excepto el área de acoplamiento sobre una superficie de un lado del sustrato enfrentado a una tapa conductora sea delgado, y se prescinde de una máscara de soldadura en una posición en la que se aplica el adhesivo no conductor de alta DK; es decir, en la máscara de soldadura, una ventana abierta está dispuesta en la posición en la que se aplica el adhesivo no conductor de alta DK. Además, un orificio de ventilación de pequeño tamaño está dispuesto en la tapa conductora. Para más detalles se hace referencia a la FIG. 7 y a la FIG. 8. La FIG. 7 es una vista desde arriba de una estructura de encapsulado de componente electrónico en la que un chip y un componente discreto están dispuestos en un área de acoplamiento de un sustrato según esta forma de realización de la presente invención; la FIG. 8 muestra un diagrama esquemático de una estructura en sección transversal de la estructura de encapsulado de componente electrónico mostrada en la FIG. 7 a lo largo de la dirección A-A' según esta forma de realización de la presente invención.

A continuación se describe brevemente la estructura de encapsulado de componente electrónico en la que un chip y un componente discreto están acoplados al área de acoplamiento fijada en el sustrato 4 según esta forma de realización de la presente invención.

La FIG. 8 muestra un diagrama esquemático de una sección transversal de la estructura de encapsulado de componente electrónico en la que otro componente discreto, además de un chip, está dispuesto en el área de acoplamiento según esta forma de realización de la presente invención. En la FIG. 8, un orificio de ventilación 8 está dispuesto en una tapa conductora 5, y el número de referencia 9 representa un componente discreto dispuesto. En comparación con una estructura de encapsulado de componente electrónico en la que no hay dispuesto ningún componente discreto, en la estructura de encapsulado de componente electrónico en la que el componente discreto 9 está dispuesto en el área de acoplamiento en esta forma de realización de la presente invención, un espacio de apantallamiento formado entre la tapa conductora 5 y el sustrato 4 se hace más grande, y un patrón de recubrimiento del adhesivo no conductor de alta DK también cambia de un patrón geométrico regular a un patrón

geométrico irregular mostrado en la FIG. 9. Para más detalles se hace referencia a la FIG. 9. La FIG. 9 muestra un patrón de recubrimiento de un adhesivo no conductor de alta DK cuando otro componente discreto está dispuesto en el área de acoplamiento según esta forma de realización de la presente invención.

- 5 La estructura de encapsulado de componente electrónico que presenta un efecto de apantallamiento contra la EMI según esta forma de realización de la presente invención no solo puede aplicarse a la encapsulación de un chip discreto, sino que también puede aplicarse al encapsulamiento mixto de componentes discretos y múltiples chips. Por lo tanto, tiene un amplio campo de aplicación.
- 10 Por otro lado, además del adhesivo no conductor, otra estructura dieléctrica que forma una estructura de filtro puede estar dispuesta además entre un extremo de unión de la tapa conductora 5 y el sustrato 4, donde la estructura dieléctrica que forma la estructura de filtro puede ser una EBG (banda prohibida electromagnética), un condensador incorporado o similar. Evidentemente, la estructura dieléctrica que forma la estructura de filtro en esta forma de realización de la presente invención no está limitada a la EBG o al condensador incorporado.
- 15 Evidentemente, en esta forma de realización de la presente invención, además del adhesivo no conductor, otra estructura dieléctrica que forma una estructura de capacitancia plana puede estar dispuesta además entre el extremo de unión de la tapa conductora y el sustrato, donde la estructura dieléctrica puede ser una EBG (banda prohibida electromagnética), un condensador incorporado o similar. Evidentemente, la estructura dieléctrica que forma la estructura de capacitancia plana en esta forma de realización de la presente invención no está limitada a la EBG o al condensador incorporado.
- 20

#### Forma de realización 3

- 25 En esta forma de realización de la presente invención, para garantizar la fiabilidad del proceso, un orificio de ventilación 8 puede practicarse en un adhesivo no conductor de alta DK; es decir, un orificio de ventilación está dispuesto en el adhesivo no conductor de alta DK. Puede hacerse referencia a la FIG. 10 y a la FIG. 11. La FIG. 10 muestra una vista desde arriba de una estructura de encapsulado de componente electrónico en la que un orificio de ventilación está dispuesto en un adhesivo no conductor de alta DK según esta forma de realización de la presente invención; la FIG. 11 muestra un diagrama esquemático de una estructura en sección transversal de la estructura de encapsulado de componente electrónico mostrada en la FIG. 10 a lo largo de la dirección A-A'.
- 30 Específicamente, una diferencia entre la estructura de encapsulado de componente electrónico utilizada en esta forma de realización de la presente invención y la de la anterior forma de realización radica en la posición en la que está dispuesto el orificio de ventilación. A continuación se describe únicamente la diferencia en esta forma de realización de la presente invención, y otros aspectos idénticos o similares no se describen de nuevo. Puede hacerse referencia a la descripción de la estructura de encapsulado de componente electrónico mostrada en la FIG. 4 y la FIG. 5.
- 35 En esta forma de realización de la presente invención, la anchura del orificio de ventilación 8 dispuesto en el adhesivo no conductor de alta DK a lo largo de una dirección plana de un sustrato no es, preferentemente, mayor que 3 mm para reducir las fugas del campo de ranura con el fin de garantizar la fiabilidad del proceso.
- 40 Además, para aumentar la ventilación del orificio de ventilación 8 en esta forma de realización de la presente invención, en una máscara de soldadura 3 dispuesta en el sustrato, una ventana abierta está dispuesta en una posición en la que está dispuesto el orificio de ventilación, como se muestra en la FIG. 12. La FIG. 12 es un patrón de recubrimiento de un adhesivo no conductor cuando un pequeño orificio de ventilación está dispuesto en el adhesivo no conductor de alta DK según esta forma de realización de la presente invención. Un pequeño orificio de ventilación está dispuesto en el adhesivo no conductor; por lo tanto, el patrón de recubrimiento del adhesivo no conductor es un patrón no cerrado.
- 45 Según la estructura de encapsulado de componente electrónico proporcionada por esta forma de realización de la presente invención, el pequeño orificio de ventilación 8 está dispuesto en el adhesivo no conductor de alta DK, y un pequeño orificio de ventilación puede estar dispuesto según un proceso de fabricación original. Por lo tanto, el proceso apenas sufre modificaciones y puede mejorarse la fiabilidad del proceso.
- 50
- 55

#### Forma de realización 4

- 60 En esta forma de realización de la presente invención, un chip puede estar acoplado a un área de acoplamiento fijada en un sustrato 4, y otro componente discreto, por ejemplo, un componente electrónico tal como un condensador, una resistencia o un transistor, también puede estar dispuesto en el área de acoplamiento y, además, un chip y un componente discreto pueden estar acoplados en el área de acoplamiento. Con respecto a una estructura de encapsulado de componente electrónico proporcionada por esta forma de realización de la presente invención, una estructura de encapsulado de componente electrónico en la que un chip, un componente discreto, o un chip y un componente discreto están acoplados es básicamente la misma que la de la anterior forma de realización. Es decir, un adhesivo no conductor tiene un valor de DK elevado, y el área de recubrimiento del
- 65



adhesivo no conductor de alta DK del sustrato es tan grande como sea posible. Se requiere que el recubrimiento en todas las áreas excepto el área de acoplamiento sea delgado, y se prescinde de una máscara de soldadura en una posición en la que se aplica el adhesivo no conductor de alta DK; es decir, en la máscara de soldadura, una ventana abierta está dispuesta en la posición en la que se aplica el adhesivo no conductor de alta DK. Además, un orificio de ventilación de pequeño tamaño está dispuesto en el adhesivo no conductor. Puede hacerse referencia a la FIG. 13 y la FIG. 14. La FIG. 13 es una vista desde arriba de una estructura de encapsulado de componente electrónico en la que un chip y un componente discreto están dispuestos en un área de acoplamiento de un sustrato según esta forma de realización de la presente invención. La FIG. 14 muestra un diagrama esquemático de una estructura en sección transversal de la estructura de encapsulado de componente electrónico mostrada en la FIG. 13 a lo largo de la dirección A-A' según esta forma de realización de la presente invención.

Específicamente, a continuación se describe brevemente la estructura de encapsulado de componente electrónico en la que un chip y un componente discreto están acoplados al área de acoplamiento fijada en el sustrato 4 según esta forma de realización de la presente invención.

La FIG. 14 muestra un diagrama esquemático de una sección transversal de una estructura de encapsulado de componente electrónico en la que un componente discreto, además de un chip, está dispuesto en un área de acoplamiento según esta forma de realización de la presente invención. En la FIG. 14, el número de referencia 1 representa el chip dispuesto, y el número de referencia 9 representa el componente discreto dispuesto, y un orificio de ventilación 8 está dispuesto en un adhesivo no conductor 6. En comparación con una estructura de encapsulado de componente electrónico en la que solo está dispuesto un componente electrónico, en la estructura de encapsulado de componente electrónico en la que el chip y el componente discreto 9 están dispuestos en el área de acoplamiento en esta forma de realización de la presente invención, un patrón de recubrimiento de un adhesivo no conductor de alta DK pasa de un patrón geométrico regular, como el mostrado en la FIG. 12, a un patrón geométrico irregular, como el mostrado en la FIG. 15. Para más detalles se hace referencia a la FIG. 15, y los detalles no se describen de nuevo en esta forma de realización de la presente invención. La FIG. 15 es un patrón de recubrimiento de un adhesivo no conductor cuando un orificio de ventilación está dispuesto en el adhesivo no conductor y un componente discreto y un chip están acoplados a un área de acoplamiento según esta forma de realización de la presente invención.

La estructura de encapsulado de componente electrónico proporcionada por esta forma de realización de la presente invención puede aplicarse al encapsulamiento de una estructura de encapsulado de componente electrónico en la que solo hay acoplado un chip, y también puede aplicarse al encapsulamiento mixto de componentes discretos y múltiples chips.

Por otro lado, además del adhesivo no conductor, otra estructura dieléctrica que forma una estructura de filtro puede estar dispuesta además entre una tapa conductora 5 y el sustrato 4, donde la estructura dieléctrica que forma la estructura de filtro puede ser una EBG (banda prohibida electromagnética), un condensador incorporado o similar. Evidentemente, la estructura dieléctrica que forma la estructura de filtro en esta forma de realización de la presente invención no está limitada a la EBG o al condensador incorporado.

Evidentemente, en esta forma de realización de la presente invención, además del adhesivo no conductor, otra estructura dieléctrica que forma una estructura de capacitancia plana puede estar dispuesta además entre un extremo de unión de la tapa conductora y el sustrato, donde la estructura dieléctrica puede ser una EBG (banda prohibida electromagnética), un condensador incorporado o similar. Evidentemente, la estructura dieléctrica que forma la estructura de capacitancia plana en esta forma de realización de la presente invención no está limitada a la EBG o al condensador incorporado.

La estructura de encapsulado de componente electrónico proporcionada por esta forma de realización de la presente invención usa un adhesivo no conductor de alta DK, que es más económico en comparación con un adhesivo conductor formado por una mezcla de materiales conductores. Además, durante un proceso de ensamblaje de una estructura de encapsulado de componente electrónico, el interior de un adhesivo conductor es propenso a romperse y deslaminarse, dando como resultado un gran deterioro del efecto de apantallamiento del espacio de apantallamiento y provocando finalmente un aumento en el índice de productos defectuosos. Sin embargo, con respecto al adhesivo no conductor usado en la presente invención, incluso si se produjeran roturas y deslaminaciones en el adhesivo no conductor, esto no afectaría al efecto de apantallamiento contra la EMI del espacio de apantallamiento, por lo que aumenta el índice de productos no defectuosos.

#### Forma de realización 5

En función de la estructura de encapsulado de componente electrónico proporcionada por las anteriores formas de realización, esta forma de realización de la presente invención proporciona además un dispositivo electrónico. El dispositivo electrónico incluye una placa de circuito que presenta un circuito electrónico, una estructura de encapsulado de componente electrónico y un componente electrónico.

La estructura de encapsulado electrónica en esta forma de realización de la presente invención es cualquier estructura de encapsulado de componente electrónico utilizada en las formas de realización. La estructura de encapsulado de componente electrónico está conectada eléctricamente a la placa de circuito usando un sustrato. El componente electrónico está acoplado a un área de acoplamiento fijada en la estructura de encapsulado electrónica, y está conectado eléctricamente al circuito electrónico de la placa de circuito mediante la estructura de encapsulado electrónica.

Específicamente, la estructura de encapsulado de componente electrónico del dispositivo electrónico proporcionada por esta forma de realización de la presente invención es cualquier estructura de encapsulado de componente electrónico utilizada en las anteriores formas de realización de la presente invención. Usando la estructura de encapsulado de componente electrónico proporcionada por esta forma de realización de la presente invención, el componente electrónico a encapsular se encapsula en la placa de circuito y, por lo tanto, se implementa una conexión entre el componente electrónico y el circuito electrónico, y la protección contra tensiones y un apantallamiento contra la EMI adecuado pueden implementarse para el componente electrónico usando una tapa conductora de la estructura de encapsulado de componente electrónico.

Debe observarse que una diferencia entre el dispositivo electrónico proporcionado por esta forma de realización de la presente invención y un dispositivo electrónico de la técnica anterior radica en una diferencia en la estructura de encapsulado de componente electrónico. En otras estructuras, estructuras particulares de los mismos están disponibles con referencia a entornos de aplicación específicos. Tales estructuras son idénticas a las estructuras de dispositivos electrónicos correspondientes de la técnica anterior y no se describen de nuevo.

Además, usando la estructura de encapsulado de componente electrónico proporcionada por esta forma de realización de la presente invención pueden encapsularse múltiples tipos de componentes electrónicos. El componente electrónico de esta forma de realización de la presente invención puede ser un chip y, evidentemente, también puede ser otro componente discreto tal como un condensador, una resistencia, un transistor o similar y, evidentemente, un chip y un componente discreto pueden encapsularse de manera combinada.

La estructura de encapsulado de componente electrónico que presenta un efecto de apantallamiento contra la EMI según esta forma de realización de la presente invención no solo puede aplicarse a la encapsulación de un chip discreto, sino que también puede aplicarse al encapsulamiento mixto de componentes discretos y múltiples chips.

Un adhesivo no conductor de alta DK se usa en la estructura de encapsulado de componente electrónico en el dispositivo electrónico proporcionado por esta forma de realización de la presente invención. Por lo tanto, la intensidad de capacitancia plana de una estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato aumenta y, además, la capacitancia plana de la estructura de capacitancia plana formada por la tapa conductora, el adhesivo no conductor y el sustrato puede aumentar. Por lo tanto, puede reducirse de manera eficaz la EMI emitida debido a un efecto de antena de ranura en el adhesivo no conductor, y puede mejorarse un efecto de apantallamiento contra la EMI de un espacio de apantallamiento formado entre la tapa conductora y el sustrato. Además, un adhesivo no conductor de alta DK se usa en esta forma de realización de la presente invención, que es más económico en comparación con un adhesivo conductor formado por una mezcla de materiales conductores. Además, durante un proceso de ensamblaje de una estructura de encapsulado de componente electrónico, el interior de un adhesivo conductor es propenso a romperse y deslaminarse, dando como resultado un gran deterioro del efecto de apantallamiento del espacio de apantallamiento y provocando finalmente un aumento en el índice de productos defectuosos. Sin embargo, con respecto al adhesivo no conductor usado por la presente invención, incluso si se produjeran roturas y deslaminaciones en el adhesivo no conductor, esto no afectaría al efecto de apantallamiento contra la EMI del espacio de apantallamiento, por lo que aumenta el índice de productos no defectuosos.

## REIVINDICACIONES

1. Una estructura de encapsulado de componente electrónico, donde la estructura de encapsulado de componente electrónico comprende al menos un sustrato (4), una tapa conductora (5) y un adhesivo no conductor (6), en la que:  
5                    el sustrato (4) tiene un área de acoplamiento fijada para acoplarse a un componente electrónico;  
                     la tapa conductora (5) tiene una parte superior (501) y una pared lateral (502) que se extiende hacia el sustrato (4), donde un lado de la pared lateral (502) cercano al sustrato (4) tiene un extremo de unión (5020), donde el extremo de unión (5020) une la tapa conductora (5) al sustrato (4) mediante el adhesivo no conductor (6), y la tapa conductora (5) unida al sustrato (4) encierra el área de acoplamiento y forma un espacio de apantallamiento a través del área de acoplamiento; y  
10                   el adhesivo no conductor (6) está situado entre el sustrato (4) y el extremo de unión (5020);  
  
la estructura de encapsulado de componente electrónico está caracterizada por que:  
15                   el adhesivo no conductor (6) tiene una constante dieléctrica no inferior a 7 y un grosor de recubrimiento no superior a 0,07 mm.
2. La estructura de encapsulado de componente electrónico según la reivindicación 1, en la que el extremo de unión (5020) ocupa todas las áreas excepto el área de acoplamiento en una superficie de un lado del sustrato (4) enfrenteado a la tapa conductora (5), y todas las áreas ocupadas por el extremo de unión (5020) del sustrato (4) están cubiertas por el adhesivo no conductor (6).
3. La estructura de encapsulado de componente electrónico según la reivindicación 1 o 2, donde la estructura de encapsulado de componente electrónico comprende además una máscara de soldadura (3) dispuesta en la superficie del lado del sustrato (4) enfrenteado a la tapa conductora (5); y  
25                   en la máscara de soldadura (3), una ventana abierta está dispuesta en una posición en la que está dispuesto el adhesivo no conductor (6).
4. La estructura de encapsulado de componente electrónico según una cualquiera de las reivindicaciones 1 a 3, en la que el adhesivo no conductor (6) tiene un patrón de adhesivo no conductor cerrado.
5. La estructura de encapsulado de componente electrónico según la reivindicación 4, en la que un orificio de ventilación (8) circular, cuasicircular o poligonal está dispuesto en la pared lateral (502) de la tapa conductora (5).  
35                   6. La estructura de encapsulado de componente electrónico según una cualquiera de las reivindicaciones 1 a 3, en la que un orificio de ventilación (8) está dispuesto en el adhesivo no conductor (6); y la anchura del orificio de ventilación (8) a lo largo de una dirección plana del sustrato (4) no es superior a 3 mm.
7. La estructura de encapsulado de componente electrónico según la reivindicación 6, en la que la máscara de soldadura (3) está dispuesta en la superficie del lado del sustrato (4) enfrenteado a la tapa conductora (5), y en la máscara de soldadura (3), una ventana abierta está dispuesta en una posición en la que está dispuesto el orificio de ventilación (8).
8. La estructura de encapsulado de componente electrónico según una cualquiera de las reivindicaciones 1 a 7, en la que además del adhesivo no conductor (6), una estructura dieléctrica que forma una estructura de filtro está dispuesta además entre el extremo de unión (5020) y el sustrato (4), donde la estructura dieléctrica comprende una banda prohibida electromagnética, EBG, y un condensador incorporado.
9. La estructura de encapsulado de componente electrónico según una cualquiera de las reivindicaciones 1 a 7, en la que además del adhesivo no conductor (6), una estructura dieléctrica que forma una estructura de capacitancia plana está dispuesta además entre el extremo de unión (5020) y el sustrato (4), donde la estructura dieléctrica comprende una banda prohibida electromagnética, EBG, y un condensador incorporado.
10. La estructura de encapsulado de componente electrónico según la reivindicación 1, en la que el componente electrónico es un chip o un componente discreto.
11. La estructura de encapsulado de componente electrónico según la reivindicación 1, en la que el componente electrónico comprende un chip y un componente discreto.
12. Un dispositivo electrónico, que comprende una placa de circuito, una estructura de encapsulado de componente electrónico y un componente electrónico, en el que:  
60                   la placa de circuito tiene un circuito electrónico;

- la estructura de encapsulado de componente electrónico es la estructura de encapsulado de componente electrónico según una cualquiera de las reivindicaciones 1 a 11, y la estructura de encapsulado de componente electrónico está conectada eléctricamente a la placa de circuito mediante un sustrato (4); el componente electrónico está acoplado a un área de acoplamiento fijada en la estructura de encapsulado electrónica, y está conectado eléctricamente al circuito electrónico de la placa de circuito mediante el sustrato (4) de la estructura de encapsulado electrónica; y una tapa conductora (5) unida al sustrato (4) mediante un adhesivo no conductor (6) en la estructura de encapsulado electrónica protege al componente electrónico contra las interferencias electromagnéticas.
- 5
- 10 13. El dispositivo electrónico según la reivindicación 12, en el que el componente electrónico es un chip o un componente discreto.
14. El dispositivo electrónico según la reivindicación 12, en el que el componente electrónico comprende un chip y un componente discreto.
- 15

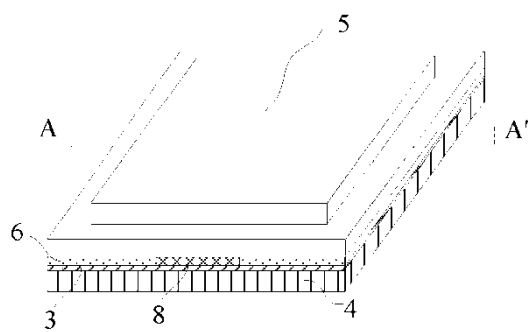


FIG. 1

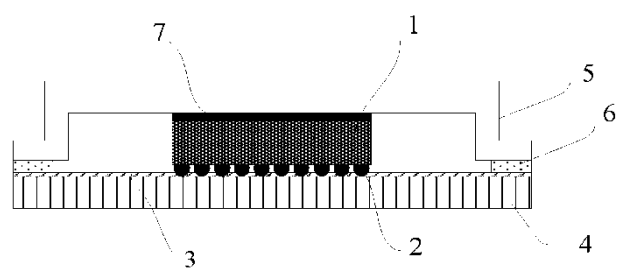


FIG. 2

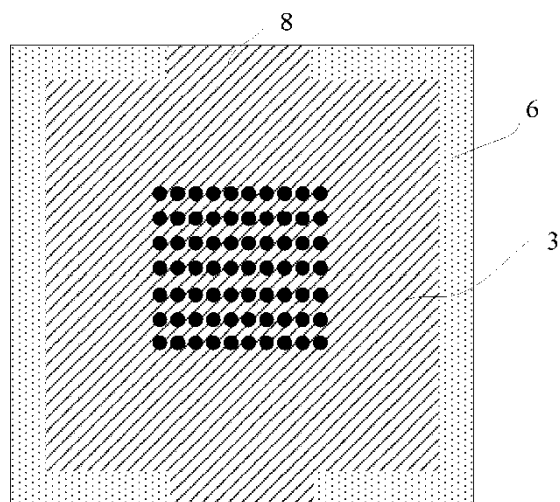


FIG. 3

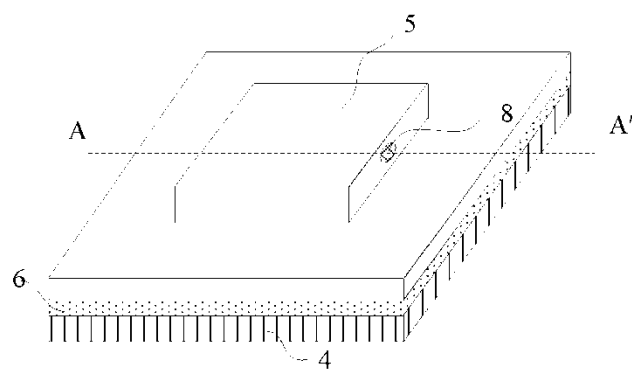


FIG. 4

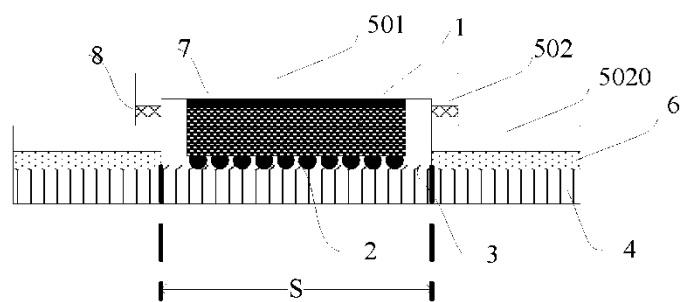


FIG. 5

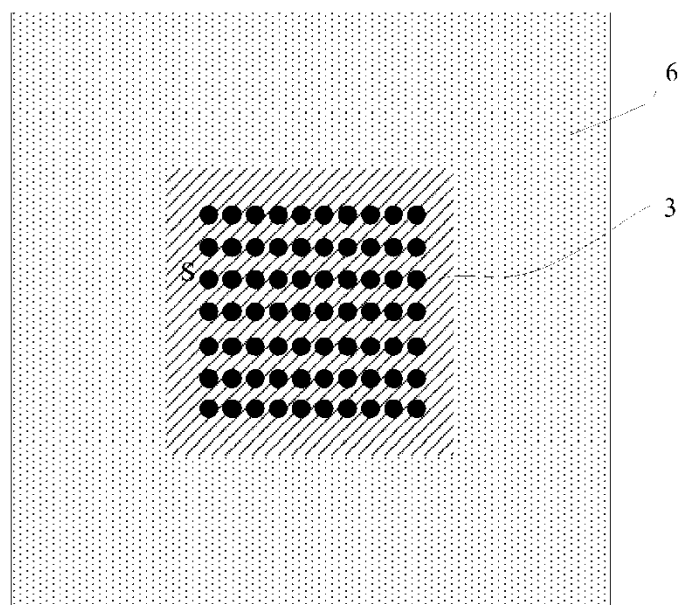


FIG. 6

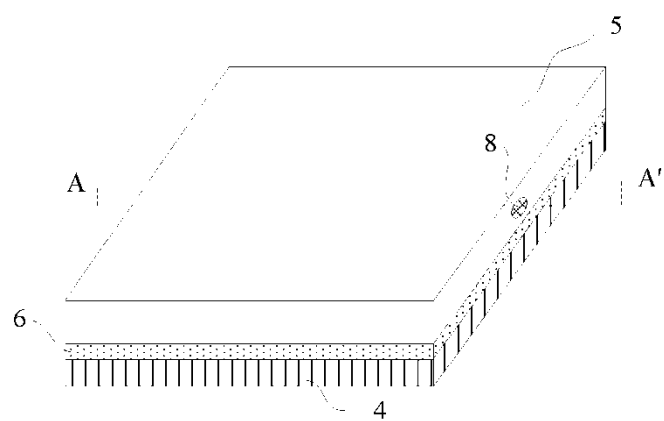


FIG. 7

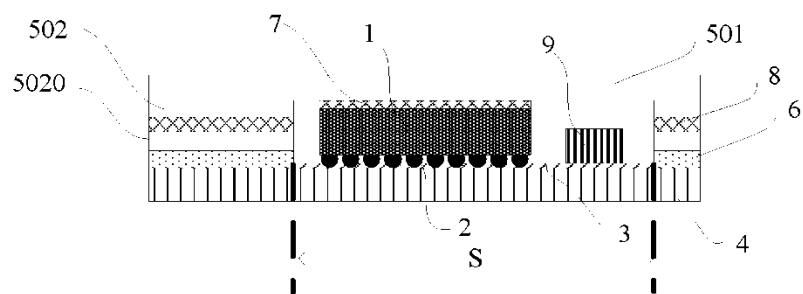


FIG. 8

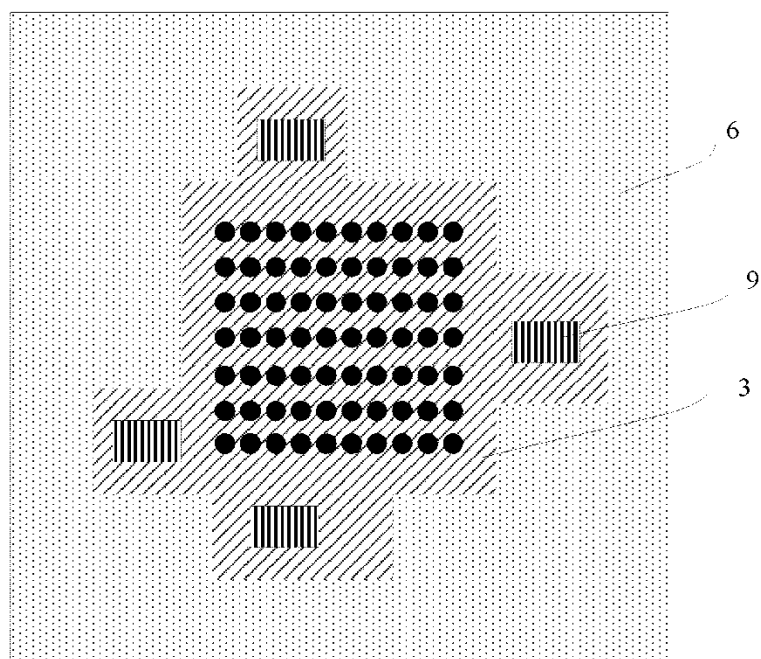


FIG. 9



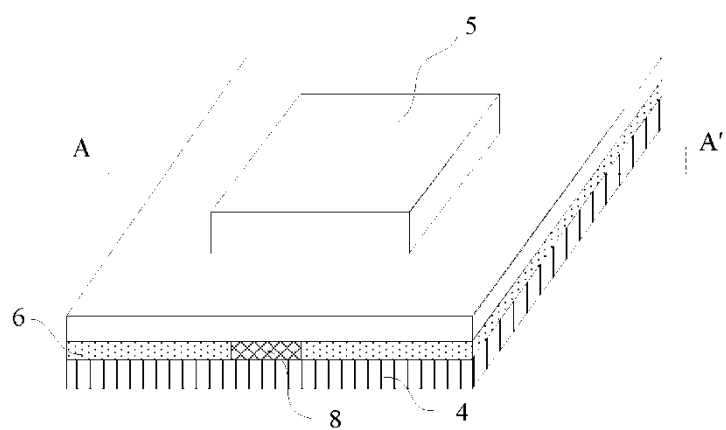


FIG. 10

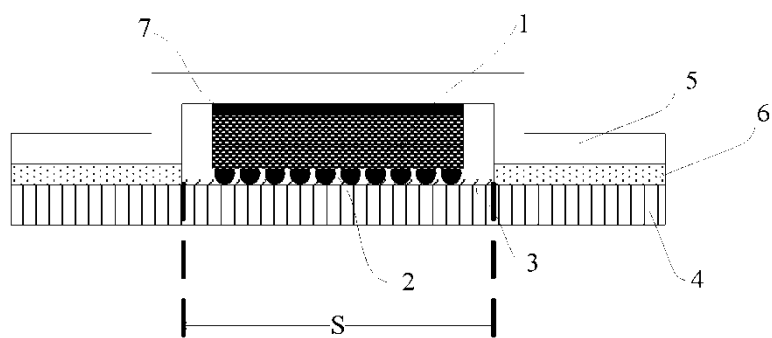


FIG. 11

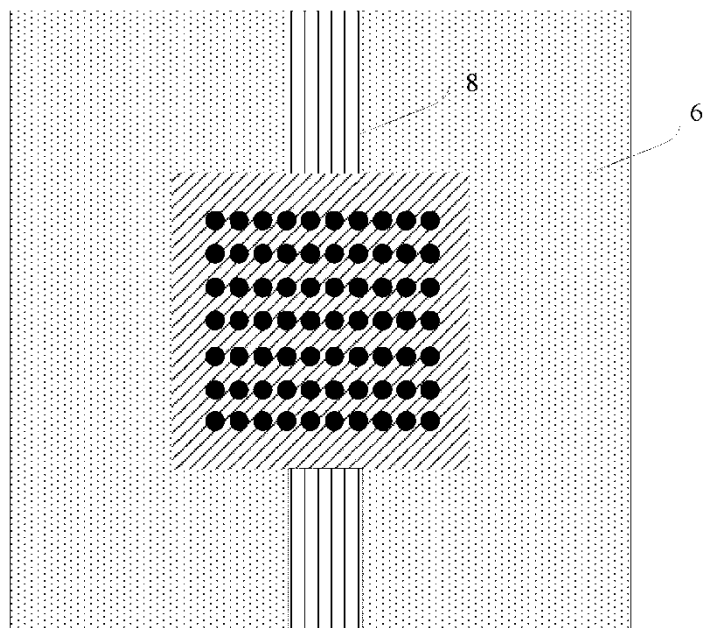


FIG. 12

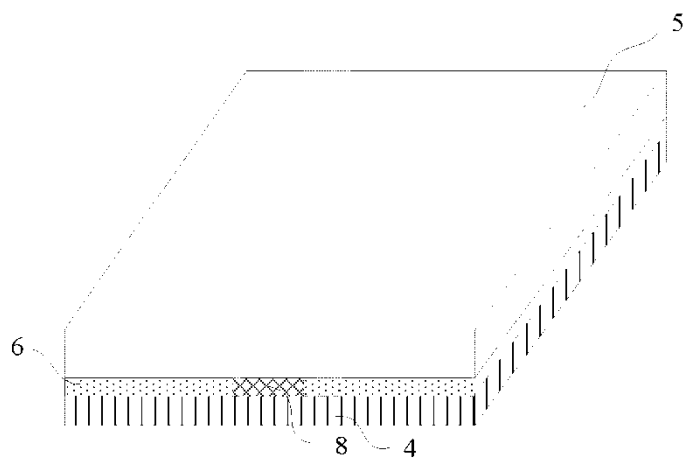


FIG. 13

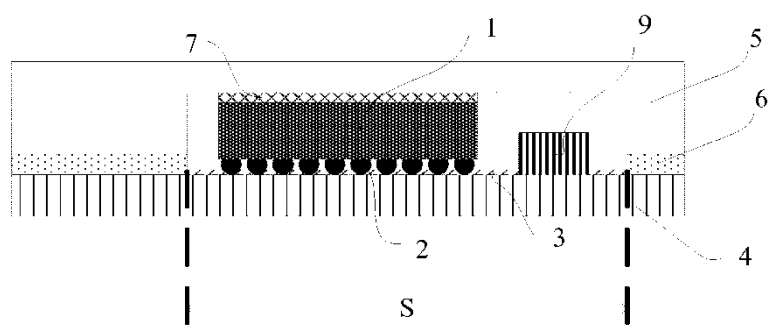


FIG. 14

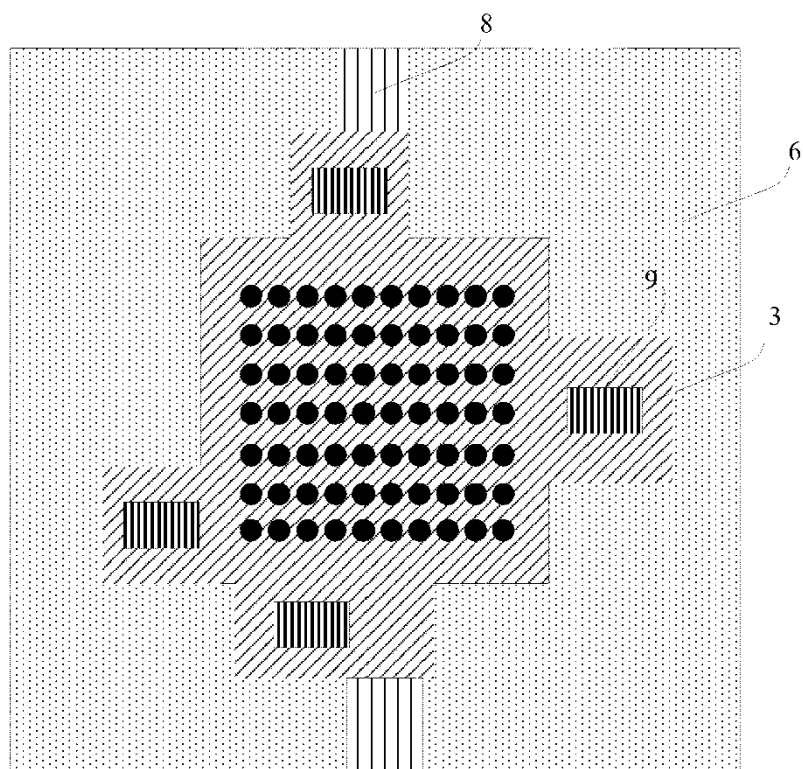


FIG. 15