

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 626 302**

51 Int. Cl.:

H04N 7/173	(2011.01) H04N 5/04	(2006.01)
H04N 21/81	(2011.01) H04N 5/38	(2006.01)
H04N 13/00	(2006.01) H04N 7/025	(2006.01)
G09G 5/00	(2006.01) H04N 9/64	(2006.01)
H04N 21/41	(2011.01) H04N 13/04	(2006.01)
H04N 21/4363	(2011.01)	
H04N 21/4402	(2011.01)	
H04N 21/4147	(2011.01)	
G09G 3/00	(2006.01)	
G09G 5/12	(2006.01)	

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 86 Fecha de presentación y número de la solicitud internacional: **15.07.2009 PCT/JP2009/062788**
- 87 Fecha y número de publicación internacional: **21.01.2010 WO10008012**
- 96 Fecha de presentación y número de la solicitud europea: **15.07.2009 E 09797937 (1)**
- 97 Fecha y número de publicación de la concesión europea: **29.03.2017 EP 2302925**

54 Título: **Transmisor, método de transmisión de datos de imagen tridimensional, receptor y método de recepción de datos de imagen tridimensional**

30 Prioridad:

16.07.2008 JP 2008184520

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
24.07.2017

73 Titular/es:

**SONY CORPORATION (100.0%)
1-7-1 Konan
Minato-ku , Tokyo 108-0075, JP**

72 Inventor/es:

**NAKAJIMA, YASUHISA;
SUZUKI, KAZUYOSHI;
TAO, AKIHIKO y
KAWAI, SHIGEHIRO**

74 Agente/Representante:

LEHMANN NOVO, María Isabel

ES 2 626 302 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Transmisor, método de transmisión de datos de imagen tridimensional, receptor y método de recepción de datos de imagen tridimensional

5

CAMPO DE LA INVENCIÓN

La presente invención se refiere a un aparato de transmisión, un método de transmisión de datos de imagen estéreo, un aparato de recepción y un método de recepción de datos de imagen estéreo. Más concretamente, esta invención se refiere a un aparato de transmisión o dispositivo similar con el que, en el momento de transmitir datos de imagen estéreo a un dispositivo externo, información sobre modos de transmisión para datos de imagen estéreo, que pueden soportarse por el dispositivo externo, se reciben desde este dispositivo externo para decidir el modo de transmisión para los datos de imagen estéreo a transmitirse y también información de modo de transmisión sobre los datos de imagen estéreo a transmitirse son objeto de transmisión al dispositivo externo, con lo que se hace posible realizar la transmisión de datos de imagen estéreo entre dispositivos en una manera favorable.

15

Antecedentes de la invención

En los últimos años, a modo de ejemplo, la interfaz HDMI (Interfaz Multimedia de Alta Definición) está siendo ampliamente utilizada como una interfaz de comunicación para transmitir señales de vídeo digitales, es decir, señales de vídeo (datos de imagen) no comprimidas (banda base) y señales de audio digitales (datos de audio) que acompañan a las señales de vídeo, de alta velocidad desde registradores DVD (Disco Versátil Digital), cajas de decodificador u otras fuentes AV (fuentes audiovisuales) para receptores de televisión, proyectores u otros dispositivos de presentación visual. A modo de ejemplo, el documento no de patente 1 describe detalles sobre la norma HDMI.

20

La Figura 42 ilustra un ejemplo de la configuración de un sistema AV (Audiovisual) 10. El sistema AV 10 tiene un reproductor de disco 11 como un dispositivo origen, y un receptor de televisión 12 como un dispositivo de destino. El reproductor de disco 11 y el receptor de televisión 12 están conectados entre sí mediante un cable HDMI 13. El reproductor de disco 11 está provisto de un terminal HDMI 11a al que está conectada una sección de transmisión HDMI (HDMI TX) 11b. El receptor de televisión 12 está provisto de un terminal HDMI 12a al que está conectada una sección de recepción HDMI (HDMI RX) 12b. Un extremo del cable HDMI 13 está conectado al terminal HDMI 11a del reproductor de disco 11 y el otro extremo del cable HDMI 13 está conectado al terminal HDMI 12a del receptor de televisión 12.

25

En el sistema AV 10 ilustrado en la Figura 42, datos de imagen no comprimidos obtenidos mediante la reproducción en el reproductor de disco 11 se transmiten al receptor de televisión 12 por intermedio del cable HDMI 13, y una imagen basada en los datos de imagen transmitidos desde el reproductor de disco 11 se visualiza en el receptor de televisión 12. Además, datos de audio no comprimidos obtenidos mediante la reproducción en el reproductor de disco 11 se transmiten al receptor de televisión 12 por intermedio del cable HDMI 13, y la señal de audio basada en los audio datos de audio transmitidos desde el reproductor de disco 11 se proporcionan, a la salida, al receptor de televisión 12.

30

La Figura 43 ilustra un ejemplo de la configuración de la sección de transmisión HDMI (origen HDMI) 11b del reproductor de disco 11, y la sección de recepción HDMI (destino HDMI) 12b del receptor de televisión 12 en el sistema AV 10 en la Figura 42.

35

La sección de transmisión de HDMI 11b transmite unidireccionalmente señales diferenciales correspondientes a datos de pixels no comprimidos de una imagen de una pantalla a la sección de recepción de HDMI 12b en una pluralidad de canales durante un periodo de imagen efectivo (en adelante, también referido como un periodo de vídeo activo cuando sea adecuado), que es un periodo desde una señal de sincronización vertical a la siguiente señal de sincronización vertical menos un periodo de borrado horizontal y un periodo de borrado vertical, y también transmite, unidireccionalmente, señales diferenciales que corresponden al menos datos de audio y datos de control que acompañan a la imagen, otros datos auxiliares, o similares para la sección de recepción de HDMI 12b en una pluralidad de canales durante el periodo de borrado horizontal o el periodo de borrado vertical.

40

45

Es decir, la sección de transmisión de HDMI 11b tiene un transmisor HDMI 81. El transmisor 81 convierte datos de pixel no comprimidos de una imagen en señales diferenciales correspondientes y transmite, unidireccionalmente, las señales diferenciales en serie a la sección de recepción de HDMI 12b conectada mediante el cable HDMI 13, en una pluralidad de canales que son tres canales de TMDS (Señalización Diferencial Minimizada de Transición) números 0, 1, y 2.

50

Además, el transmisor 81 convierte los datos de audio no comprimidos que acompañan a una imagen y además, datos de control necesarios, otros datos auxiliares o similares en las señales diferenciales correspondientes y transmite unidireccionalmente las señales diferenciales en serie a la sección de recepción de HDMI 12b conectada mediante el cable HDMI 13, en los tres canales TMDS 0, 1 y 2.

55

Además, el transmisor 81 transmite un reloj de pixel sincronizado en datos de pixel transmitidos en los tres canales TMDS 0, 1, y 2, a la sección de recepción HDMI 12b conectada por intermedio del cable HDMI 13, en un canal de reloj de TMDS. En este caso, en un canal TMDS único n° i (i= 0, 1, 2), datos de pixels de 10 bits se transmiten durante un ciclo de reloj del reloj de pixel.

Durante un periodo de vídeo activo, la sección de recepción de HDMI 12b recibe señales diferenciales que corresponden a datos de pixel que se transmiten unidireccionalmente desde la sección de transmisión HDMI 11b en una pluralidad de canales , y durante un periodo de borrado horizontal o un periodo de borrado vertical, recibe señales diferenciales correspondientes a datos de audio y datos de control que son transmitidos unidireccionalmente sección de transmisión de HDMI 11b en una pluralidad de canales .

Es decir, la sección de recepción HDMI 12b tiene un receptor HDMI 82. El receptor 82 recibe señales diferenciales correspondientes a datos de pixel y señales diferenciales correspondientes a datos de audio y datos de control, transmitidos unidireccionalmente desde la sección de transmisión de HDMI 11b conectada al cable HDMI 13, por intermedio de los canales TMDS 0,1, y 2 en sincronización con un reloj de pixel que se transmite similarmente desde la sección de transmisión de HDMI 11b por intermedio del canal de reloj de TMDS.

Además de los tres canales TMDS 0 a 2 inclusive, que sirven como canales de transmisión para la transmisión en serie de datos de pixel y datos de audio unidireccionalmente desde la sección de transmisión de HDMI 11b a la sección de recepción de HDMI 12b en sincronización con un reloj de pixel, y el canal de reloj de TMDS que sirve como un canal de transmisión para transmitir la señal de reloj de pixel, canales de transmisión de un sistema HDMI formado por sección de transmisión origen de HDMI 11b y la sección de recepción HDMI 12b incluyen canales de transmisión denominados DDC (Display Data Channel – Canal de Datos de Presentación Visual) 83 y una línea CEC (Control de Electrónica de Consumo) 84.

El canal DDC 83 está formado por dos líneas de señal no ilustradas incluidas en el cable HDMI 13 y se utilizan para la sección de transmisión HDMI 11b para la lectura de los datos de identificación de presentación visual mejorada E-EDID (Enhanced Extended Display Identification Data) desde la sección de recepción HDMI 12b que está conectada mediante el cable HDMI 13.

Es decir, además del receptor de HDMI 81, la sección de recepción de HDMI 12b tiene una memoria ROM (Memoria de Solamente Lectura) de EDID 85 que memoriza E-EDID, que es información de rendimiento relacionada con el rendimiento (Configuración/capacidad) de la sección de recepción de HDMI 12b por sí misma. La sección de transmisión de HDMI 11b efectúa la lectura, por intermedio del canal DDC 83, de E-EDID de la sección de recepción HDMI 12b desde la sección de recepción HDMI 12b conectada por intermedio del cable HDMI 13 y, sobre la base de este E-EDID, reconoce las configuraciones de rendimiento de la sección de recepción de HDMI 12b, es decir, a modo de ejemplo formatos de imagen (o perfiles) soportados por un dispositivo electrónico que tiene sección de recepción de HDMI 12b, a modo de ejemplo RGB, YCbCr4:4:4, YCbCr4:2:2, y similares.

La línea CEC 84 está constituida por una línea de señal única (no ilustrada) incluida en el cable HDMI 13, y se utiliza para realizar una comunicación bidireccional de datos de control entre la sección de transmisión de HDMI 11b y la sección de recepción de HDMI 12b.

Además, el cable HDMI 13 incluye una línea (línea HPD) 86 que está conectada a un terminal denominado HPD (Hot Plug Detect). Utilizando la línea 86, un dispositivo origen puede detectar la conexión de un dispositivo de destino. Además, el cable HDMI 13 incluye una línea 87 (línea de alimentación) que se utiliza para alimentar energía desde el dispositivo origen al dispositivo de destino. Además, el cable HDMI 13 incluye una línea reservada 88.

La Figura 44 ilustra un ejemplo de transmisión de datos de TMDS. La Figura 44 ilustra varios periodos de transmisión de datos en el caso cuando los datos de imagen en un formato horizontal x vertical de 1920 pixels x 1080 líneas se transmite en los tres canales TMDS 0, 1, y 2 de HDMI.

Durante un Campo de Vídeo en el que transmisión de datos se transmiten por intermedio de los tres canales TMDS 0, 1, y 2 de HDMI, tres clases de periodos, un periodo de datos de vídeo, un periodo de Isla de Datos , y un periodo de control existen dependiendo de la clase de transmisión de datos.

En este caso, el periodo de campo de vídeo es el periodo desde el flanco ascendente (flanco activo) de una señal de sincronización vertical dada al flanco ascendente de la siguiente señal de sincronización vertical, y está dividida en borrado horizontal, borrado vertical, y vídeo activo que es el periodo del campo de vídeo menos el periodo de borrado horizontal y borrado vertical.

El periodo de datos de vídeo se asigna al periodo de vídeo activo. En este periodo de datos de vídeo, se transmiten datos de 1920 pixels x 1080 líneas de pixels activos que constituyen el equivalente de una pantalla de datos de imagen no comprimidos.

El periodo de Isla de Datos y el periodo de control se asignan al borrado horizontal y borrado vertical. En este periodo de Isla de Datos y periodo de control, se transmiten datos auxiliares. Es decir, un periodo de Isla de Datos se asigna a una parte de cada uno del borrado horizontal y del borrado vertical. En este periodo de Isla de Datos de los datos auxiliares, se transmiten datos no relacionados con el control, a modo de ejemplo un paquete de datos de audio y similares.

El periodo de control se asigna a la otra parte de cada borrado horizontal y borrado vertical. En este periodo de control, de los datos auxiliares, se transmiten datos relacionados con el control, a modo de ejemplo, una señal de sincronización vertical y una señal de sincronización horizontal, un paquete de control, y similares.

La Figura 45 ilustra un ejemplo de formato de empaquetado cuando se transmiten los datos de imagen (24 bits) por intermedio de los tres canales TMDS 0, 1, y 2 de HDMI. Tres modos, RGB 4:4:4, YCbCr 4:4:4, e YCbCr 4:2:2, se ilustran como modos de transmisión para datos de imagen. En este caso la relación entre un reloj de TMDS y un reloj de pixel es tal que reloj de TMDS = reloj de pixel.

En el modo RGB 4:4:4, datos azules (B) de 8 bits, datos verdes (G) de 8 bits y datos rojos (R) de 8 bits se colocan en las zonas de datos de pixels individuales en los canales TMDS números 0, 1, y 2. En el modo YCbCr 4:4:4, datos de crominancia azul (Cb) de 8 bits, datos de luminancia (Y) de 8 bits y datos de crominancia roja (Cr) de 8 bits se colocan en las zonas de datos de pixels individuales en los canales TMDS números 0, 1, y 2.

En el modo YCbCr 4:2:2, en las zonas de datos de pixels individuales en el canal TMDS nº 0, se colocan los datos de bit 0 a bit 3 de datos de luminancia (Y) y también los datos de bit 0 a bits 3 de datos de crominancia azul (Cb) y los datos de crominancia roja de bit 0 a bit 3 (Cr) se colocan, de forma alternada, pixel por pixel. Además, en el modo YCbCr 4:2:2, en las zonas de datos de pixels individuales en el canal TMDS nº 1, los datos de bit 4 a bit 11 de luminancia (Y) se colocan en este lugar. Además, en el modo YCbCr 4:2:2, en las zonas de datos de pixels individuales en el canal TMDS nº 2, los datos de bit 4 a bit 11 de crominancia azul (Cb) y los datos de bit 4 a bit 11 de datos de crominancia roja (Cr) se colocan alternativamente pixel por pixel.

La Figura 46 ilustra un ejemplo de formato de empaquetado cuando datos de imagen de color de profundidad color (48 bits) se transmiten por intermedio de los tres canales TMDS 0, 1, y 2 de HDMI. Dos modos, RGB 4:4:4 e YCbCr4:4:4, se ilustran como modos de transmisión para datos de imagen. En este caso, la relación entre un reloj de TMDS y un reloj de pixel es tal que reloj de TMDS = 2x reloj de pixel.

En el modo RGB 4:4:4, los datos de bit 0 a bit 7 y los datos de bit 8 a bit 15 de datos azules (B) de 16 bits se colocan en la primera mitad y en la segunda mitad de la zona de datos de cada pixel en el canal TMDS nº 0. Además, en el modo RGB 4:4:4, los datos de bit 0 a bit 7 y los datos de bit 8 a bit 15 de datos de color verde (G) de 16 bits se colocan en la primera mitad y en la segunda mitad de la zona de datos de cada pixel en el canal TMDS nº 1. Además, en el modo RGB 4:4:4, los datos de bit 0 a bit 7 y los datos de bit 8 a bit 15 de datos de color rojo (R) de 16 bits se colocan en la primera mitad y en la segunda mitad de la zona de datos de cada pixel en el canal TMDS nº 2.

Asimismo en el modo YCbCr 4:4:4, los datos de bit 0 a bit 7 y los datos de bit 8 a bit 15 de datos de crominancia azul (Cb) de 16 bits se colocan en la primera mitad y en la segunda mitad de la zona de datos de cada pixel en el canal TMDS nº 0. Asimismo, en el modo YCbCr 4:4:4, los datos de bit 0 a bit 7 y los datos de bit 8 a bit 15 de luminancia (Y) de 16 bits se colocan en la primera mitad y en la segunda mitad de la zona de datos de cada pixel en el canal TMDS nº 1. A en el modo YCbCr 4:4:4 los datos de bit 0 a bit 7 y los datos de bit 8 a bit 15 de crominancia de color rojo (Cr) de 16 bits se colocan en la primera mitad y en la segunda mitad de la zona de datos de cada pixel en el canal TMDS nº 2.

El documento US 2006/0062490 describe un dispositivo de transformación para seleccionar un formato de trama para una señal de vídeo VESA para proporcionarse a un dispositivo de presentación visual a la salida, con un formato entre los formatos de línea por línea, pixel por pixel, arriba-abajo, lado por lado, campo por campo, y trama por trama, teniendo en cuenta cuáles de estos formatos puede mostrar el dispositivo de presentación visual.

Puesto que no existen especificaciones para la transmisión de datos de imagen estéreo entre dispositivos conectados en HDMI que se pondrán en práctica en los años venideros, solamente se pueden realizar conexiones entre los que tengan la misma fabricación. En particular, no existe ninguna garantía de interconexión para conexiones con otros equipos del fabricante. A modo de ejemplo, en el documento de patente 1, aunque se hace una propuesta con respecto al modo de transmisión para datos de imagen estéreo y su determinación, no se realiza ninguna propuesta sobre la transmisión mediante una interfaz digital tal como HDMI. Además, en el Documento de Patente 2, aunque se realiza una propuesta sobre el modo de transmisión para datos de imagen estéreo utilizando ondas de radio de difusión de televisión, no se realiza ninguna propuesta sobre la transmisión mediante una interfaz digital.

El documento US 2007/0296859 presenta una propuesta para transmitir datos de imagen estéreo por intermedio de un cable HDMI. Este documento propone la concatenación de datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho para cada elemento de imagen pixel y para transmitir los datos concatenados en los canales

TMDS.

Documento de Patente 1: Solicitud de patente japonesa no examinada, publicación nº 2003111101

5 Documento de Patente 2: Solicitud de patente japonesa no examinada, publicación nº 2005-6114

Documento no de Patente 1: Especificación de interfaz multimedia de alta definición, Versión 1.3a, 10 de noviembre de 2006

10 SUMARIO DE LA INVENCION

Problema técnico

15 Según se describió con anterioridad, en la técnica relacionada, no se hizo ninguna propuesta sobre las especificaciones para transmisión de datos de imagen estéreo mediante una interfaz digital tal como HDMI.

Un objeto de esta invención es hacer posible realizar una transmisión de datos de imagen estéreo entre dispositivos en una manera favorable.

20 Solución técnica

El concepto de esta invención reside en un aparato de transmisión que incluye:

25 una sección de transmisión de datos adaptada para transmitir datos de imagen estéreo para visualizar una imagen estereoscópica, hacia un dispositivo externo mediante señales diferenciales en una pluralidad de canales mediante una interfaz digital;

30 una sección de recepción de información de modo de transmisión adaptada para recibir información del modo de transmisión transmitida desde el dispositivo externo mediante la interfaz digital, indicando la información del modo de transmisión los modos de transmisión para datos de imagen estéreo que pueden soportarse por el dispositivo externo;

35 una sección de selección de modo de transmisión adaptada para seleccionar un modo de transmisión predeterminado como un modo de transmisión para los datos de imagen estéreo transmitidos por la sección de transmisión de datos, desde entre los modos de transmisión para datos de imagen estéreo que pueden soportarse por el dispositivo externo, sobre la base de la información del modo de transmisión recibida por la sección de recepción de información de modo de transmisión; y

40 una sección de transmisión de información de modo de transmisión adaptada para transmitir información del modo de transmisión sobre los datos de imagen estéreo transmitidos por la sección de transmisión de datos, hacia el dispositivo externo mediante la interfaz digital, insertando la información del modo de transmisión en un periodo de borrado de los datos de imagen estéreo.

45 Además, el concepto de esta invención reside en un aparato de recepción que incluye:

una sección de recepción de datos adaptada para recibir datos de imagen estéreo para visualizar una imagen estereoscópica, desde un dispositivo externo mediante señales diferenciales en una pluralidad de canales mediante la interfaz digital;

50 una sección de recepción de información de modo de transmisión adaptada para recibir información de modo de transmisión sobre los datos de imagen estéreo recibidos por la sección de recepción de datos, desde el dispositivo externo, mediante la extracción de la información del modo de transmisión desde un periodo de borrado de los datos de imagen estéreo recibidos por la sección de recepción de datos;

55 una sección de procesamiento de datos adaptada para procesar los datos de imagen estéreo recibidos por la sección de recepción de datos, sobre la base de la información del modo de información recibida por la sección de recepción de información de modo de transmisión, para generar datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho;

60 una sección de memorización de información del modo de transmisión adaptada para memorizar información del modo de transmisión sobre modos de transmisión para datos de imagen estéreo que pueden soportarse por el propio aparato de recepción; y

65 una sección de transmisión de información de modo de transmisión adaptada para transmitir la información del modo de transmisión memorizada por la sección de memorización de información del modo de transmisión, hacia el dispositivo externo mediante la interfaz digital.

En esta invención, el aparato de transmisión recibe, desde el dispositivo externo (aparato de recepción), información sobre los modos de transmisión para datos de imagen estéreo que pueden soportarse por este dispositivo externo, por intermedio de la ruta de transmisión. En este caso, el aparato de recepción memoriza, en la sección de memorización, información sobre los modos de transmisión para datos de imagen estéreo soportado por el propio aparato de recepción y transmite esta información del modo de transmisión al dispositivo externo (aparato de transmisión) por intermedio de la ruta de transmisión.

Sobre la base de la información del modo de transmisión recibida desde el dispositivo externo (aparato de recepción), el aparato de transmisión selecciona un modo de transmisión predeterminado desde entre los modos de transmisión para datos de imagen estéreo que pueden soportarse por el dispositivo externo. En este caso, a modo de ejemplo, si existe una pluralidad de modos de transmisión para datos de imagen estéreo que pueden soportarse por el dispositivo externo, el aparato de transmisión selecciona un modo de transmisión con la menor degradación de imagen.

A modo de ejemplo, el aparato de transmisión recibe información de tasa de transmisión en la ruta de transmisión desde el dispositivo externo (aparato de recepción). En este caso, el aparato de recepción adquiere información de tasa de transmisión en la ruta de transmisión sobre la base de estado operativo de recepción de datos tales como tasa de errores y transmite esta información de tasa de transmisión al dispositivo externo (aparato de transmisión) por intermedio de la ruta de transmisión.

A la recepción de la información de tasa de transmisión en la ruta de transmisión desde el dispositivo externo, según se describió con anterioridad, el aparato de transmisión selecciona un modo de transmisión predeterminado sobre la base de la información de tasa de transmisión en la ruta de transmisión, además de la información sobre modos de transmisión para datos de imagen estéreo que pueden soportarse por el dispositivo externo. A modo de ejemplo, el aparato de transmisión selecciona, como el modo de transmisión predeterminado, a modo de transmisión que es un modo de transmisión para datos de imagen estéreo que pueden soportarse por el dispositivo externo y con el que tasa de transmisión requerida para la transmisión de datos de imagen estéreo cae dentro de la tasa de transmisión de la ruta de transmisión. De este modo, el aparato de transmisión puede transmitir datos de imagen estéreo al aparato de recepción en una manera favorable, en todo momento, haciendo caso omiso de un cambio en el estado operativo de la ruta de transmisión.

El aparato de transmisión transmite datos de imagen estéreo en el modo de transmisión seleccionado hacia el dispositivo externo (aparato de recepción) por intermedio de la ruta de transmisión. El aparato de transmisión transmite los datos de imagen estéreo al aparato externo mediante señales diferenciales en una pluralidad de canales mediante la interfaz digital. A modo de ejemplo, en el caso en que los datos de imagen estéreo incluyen datos de imagen bidimensional y datos de profundidad que correspondan a cada pixel, el aparato de transmisión transmite colocando, en una zona de datos de cada pixel, datos de pixel que constituyen los datos bidimensionales y los datos de profundidad correspondientes a los datos de pixel.

El aparato de transmisión transmite información sobre el modo de transmisión para datos de imagen estéreo que han de transmitirse, hacia el dispositivo externo (aparato de recepción) por intermedio de la ruta de transmisión. El aparato de transmisión transmite información del modo de transmisión al dispositivo externo insertando la información en el periodo de borrado de los datos de imagen estéreo.

El aparato de recepción recibe datos de imagen estéreo transmitidos desde el dispositivo externo (aparato de transmisión). Además, el aparato de recepción recibe información del modo de transmisión sobre los datos de imagen estéreo transmitidos desde el dispositivo externo. A continuación, el aparato de recepción procesa los datos de imagen estéreo recibidos sobre la base de la información del modo de transmisión, con lo que se generan datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho.

De este modo, cuando se transmiten datos de imagen estéreo desde el aparato de transmisión al aparato de recepción, el aparato de transmisión decide el modo de transmisión para los datos de imagen estéreo que han de transmitirse, mediante la recepción de información sobre los modos de transmisión para datos de imagen estéreo que pueden soportarse por el aparato de recepción. Además, en este momento, el aparato de transmisión transmite información de modo de transmisión sobre los datos de imagen estéreo que han de transmitirse, hacia el aparato de recepción. De este modo, la transmisión de datos de imagen estéreo entre el aparato de transmisión y el aparato de recepción (entre dispositivos) puede realizarse de una manera favorable.

60 Efectos ventajosos

En conformidad con esta invención, cuando el aparato de transmisión transmite datos de imagen estéreo al aparato de recepción (dispositivo externo), el aparato de transmisión recibe, desde este dispositivo externo, información sobre los modos de transmisión para datos de imagen estéreo que pueden soportarse por el dispositivo externo, y decide el modo de transmisión para los datos de imagen estéreo que han de transmitirse. Además, el aparato de transmisión transmite, al dispositivo externo, información sobre el modo de transmisión para los datos de imagen

estéreo que han de transmitirse, con lo que se hace posible realizar la transmisión de datos de datos de imagen estéreo entre dispositivos en una manera favorable.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

5 La Figura 1 es un diagrama de bloques que ilustra un ejemplo de la configuración de un sistema AV en conformidad con una forma de realización de esta invención.

10 La Figura 2 es un diagrama que ilustra un "modo secuencial de campo" y un "modo de placa de diferencia de fase", que son ejemplos de modos de presentación visual para una imagen estereoscópica.

La Figura 3 es un diagrama de bloques que ilustra un ejemplo de la configuración de un reproductor de disco (dispositivo origen) que constituye un sistema AV.

15 La Figura 4 es un diagrama de bloques que ilustra un ejemplo de la configuración de un receptor de televisión (dispositivo de destino) que constituye un sistema AV.

20 La Figura 5 es un diagrama de bloques que ilustra un ejemplo de la configuración de una sección de transmisión HDMI (origen HDMI) y una sección de recepción de HDMI (destino HDMI).

La Figura 6 es un diagrama de bloques que ilustra un ejemplo de la configuración de un transmisor HDMI que constituye una sección de transmisión HDMI, y un receptor HDMI que constituye una sección de recepción HDMI.

25 La Figura 7 es un diagrama que ilustra un ejemplo de la estructura de transmisión de datos de TMDS (en el caso cuando se transmiten datos de imagen en un formato horizontal x vertical de 1920 pixels x 1080 líneas).

La Figura 8 es un diagrama que ilustra la disposición de terminales de conexión (tipo A) de terminales HDMI a los que se conectan cables HDMI de un dispositivo origen y de un dispositivo de destino.

30 La Figura 9 es un diagrama de conexión que ilustra un ejemplo de la configuración de una interfaz de línea de datos de alta velocidad, que es una ruta de comunicación bidireccional formada utilizando una línea reservada y una línea HDD de un cable HDMI, en un dispositivo origen y un dispositivo de destino.

35 La Figura 10 es un diagrama que ilustra datos de imagen del ojo izquierdo (L) y ojo derecho (R) (datos de imagen en un formato de 1920 pixels x 1080 líneas de pixels).

40 La Figura 11 es un diagrama para explicar, como modo de transmisión de datos de imagen en 3D (estéreo), (a) un modo en el que los datos de pixels de datos de imagen del ojo izquierdo y los datos de pixels de datos de imagen del ojo derecho se transmiten mientras se realiza una conmutación secuencial en cada reloj de TMDS, (b) un modo en el que una línea de los datos de imagen del ojo izquierdo y una línea de los datos de imagen del ojo derecho se transmiten de forma alternada y (c) un modo en el que datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se transmiten mientras se realiza una conmutación secuencial, campo por campo.

45 La Figura 12 es un diagrama para explicar, como modo de transmisión para datos de imagen en 3D (estéreo) (a) un modo en el que una línea de los datos de imagen del ojo izquierdo y una línea de los datos de imagen del ojo derecho se transmiten de forma alternada, (b) un modo en el que los datos de cada línea de los datos de imagen del ojo izquierdo se transmiten en la primera mitad de la dirección vertical, y los datos de cada línea de los datos de imagen del ojo izquierdo se transmiten en la segunda mitad de la dirección vertical, y (c) un modo en el que los datos de pixels de los datos de imagen del ojo izquierdo se transmiten en la primera mitad de la dirección horizontal, y los datos de pixel de datos de imagen del ojo izquierdo se transmiten en la segunda mitad de la dirección horizontal.

50 La Figura 13 es un diagrama que ilustra un ejemplo de transmisión de datos de TMDS en un modo (Modo (1)) en donde los datos de pixel de datos de imagen del ojo izquierdo y los datos de pixel de datos de imagen del ojo derecho se transmiten mientras se realiza una conmutación secuencial en cada frecuencia de reloj de TMDS.

55 La Figura 14 es un diagrama que ilustra un ejemplo de formato de empaquetado cuando se transmiten datos de imagen en 3D en el Modo (1) por intermedio de tres canales TMDS 0, 1, y 2 de HDMI.

60 La Figura 15 es un diagrama que ilustra un ejemplo de transmisión de datos de TMDS en un modo (Modo (2)) en donde una línea de los datos de imagen del ojo izquierdo y una línea de los datos de imagen del ojo derecho se transmite de forma alternada.

65 La Figura 16 es un diagrama que ilustra un ejemplo de formato de empaquetado cuando se transmiten datos de imagen en 3D en el modo (2) por intermedio de tres canales TMDS 0, 1, y 2 de HDMI.

La Figura 17 es un diagrama que ilustra un ejemplo de transmisión de datos de TMDS en un modo (Modo (3)) en

donde datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se conmutan secuencialmente campo por campo.

5 La Figura 18 es un diagrama que ilustra un ejemplo de formato de empaquetado en campos de numeración impar cuando se transmiten datos de imagen en 3D en el modo (3) por intermedio de tres canales TMDS 0, 1, y 2 de HDMI.

10 La Figura 19 es un diagrama que ilustra un ejemplo de formato de empaquetado en campos de numeración par cuando se transmiten datos de imagen en 3D en el modo (3) por intermedio de tres canales TMDS números 0, 1, y 2 de HDMI.

15 La Figura 20 es un diagrama que ilustra un ejemplo de transmisión de datos de TMDS en un modo (Modo (4)) en donde una línea de los datos de imagen del ojo izquierdo y una línea de los datos de imagen del ojo derecho se transmite de forma alternada.

La Figura 21 es un diagrama que ilustra un ejemplo de formato de empaquetado cuando se transmiten datos de imagen en 3D en el modo (4) por intermedio de tres canales TMDS números 0, 1, y 2 de HDMI.

20 La Figura 22 es un diagrama que ilustra un ejemplo transmisión de datos de TMDS en un modo (Modo (5)) en donde los datos de cada línea de los datos de imagen del ojo izquierdo se transmiten en la primera mitad de la dirección vertical, y los datos de cada línea de los datos de imagen del ojo izquierdo se transmiten en la segunda mitad de la dirección vertical.

25 La Figura 23 es un diagrama que ilustra un ejemplo del formato de empaquetado en la primera mitad vertical cuando se transmiten datos de imagen en 3D en el modo (5) por intermedio de tres canales TMDS números 0, 1, y 2 de HDMI.

30 La Figura 24 es un diagrama que ilustra un ejemplo del formato de empaquetado en la segunda mitad vertical cuando se transmiten datos de imagen en 3D en el modo (5) por intermedio de tres canales TMDS números 0, 1 y 2 de HDMI.

35 La Figura 25 es un diagrama que ilustra un ejemplo de transmisión de datos de TMDS en un modo (Modo (6)) en donde los datos de pixel de datos de imagen del ojo izquierdo se transmiten en la primera mitad de la dirección horizontal, y los datos de pixel de datos de imagen del ojo izquierdo se transmiten en la segunda mitad de la dirección horizontal.

La Figura 26 es un diagrama que ilustra un ejemplo de formato de empaquetado cuando se transmiten datos de imagen en 3D en el modo (6) por intermedio de tres canales TMDS números 0, 1 y 2 de HDMI.

40 La Figura 27 es un diagrama que ilustra datos de imagen bidimensional (2D) y datos de profundidad que constituyen datos de imagen en 3D en el modo MPEG-C.

La Figura 28 es un diagrama que ilustra un ejemplo de transmisión de datos de TMDS en el modo MPEG-C.

45 La Figura 29 ilustra un ejemplo de formato de empaquetado cuando se transmiten datos de imagen en 3D en el modo MPEG-C por intermedio de tres canales TMDS números 0, 1 y 2 de HDMI.

50 La Figura 30 es un diagrama para explicar un proceso de decodificación en un dispositivo de destino (receptor de televisión) que ha recibido datos de imagen en 3D en el modo MPEG-C.

La Figura 31 es un diagrama que ilustra un ejemplo de la estructura de datos de E-EDID memorizada en un dispositivo de destino (receptor de televisión).

55 La Figura 32 es un diagrama que ilustra un ejemplo de la estructura de datos de una zona Especifica del Proveedor de E-EDID.

La Figura 33 es un diagrama que ilustra un ejemplo de la estructura de datos de un paquete AVI InfoFrame, que se coloca en un periodo de Isla de Datos.

60 La Figura 34 es un diagrama que ilustra un ejemplo de datos en formato de vídeo.

La Figura 35 es un diagrama que ilustra un ejemplo de la estructura de un paquete GCP (Protocolo de Control General) para transmitir información de color profundo.

65 La Figura 36 es un diagrama que ilustra un ejemplo de la estructura de datos de un paquete Audio InfoFrame, que se coloca en un periodo de Isla de Datos.

La Figura 37 es un diagrama de flujo que ilustra un procedimiento en reproductor de disco (dispositivo origen) en el momento de la conexión de un receptor de televisión (dispositivo de destino).

5 La Figura 38 es un diagrama que ilustra el procedimiento de un proceso de decisión para un modo de transmisión de datos de imagen en 3D en un reproductor de disco (dispositivo origen).

La Figura 39 es un diagrama que ilustra un ejemplo de la configuración de un sistema DP que utiliza una interfaz DP como una interfaz digital de banda base.

10 La Figura 40 es un diagrama que ilustra un ejemplo de la configuración de un sistema inalámbrico utilizando una interfaz inalámbrica como una interfaz digital de banda base.

15 La Figura 41 es un diagrama que ilustra un ejemplo de la configuración de un sistema de transmisión que decide el modo de transmisión para datos de imagen en 3D comprobando la tasa de transmisión de una ruta de transmisión.

La Figura 42 es un diagrama que ilustra un ejemplo de la configuración de un sistema AV que utiliza una interfaz HDMI en conformidad con la técnica relacionada.

20 La Figura 43 es un diagrama de bloques que ilustra un ejemplo de la configuración de una sección de transmisión de HDMI de un reproductor de disco (dispositivo origen), y la sección de recepción de HDMI de un receptor de televisión (dispositivo de destino).

25 La Figura 44 es un diagrama que ilustra un ejemplo de transmisión de datos de TMDS en el caso en que se transmiten datos de imagen en un formato horizontal x vertical de 1920 pixeles x 1080 líneas.

La Figura 45 es un diagrama que ilustra un ejemplo de formato de empaquetado cuando se transmiten datos de imagen (24 bits) por intermedio de tres canales TMDS números 0, 1 y 2 de HDMI.

30 La Figura 46 es un diagrama que ilustra un ejemplo de formato de empaquetado cuando se transmiten datos de imagen de color profundo (48 bits) por intermedio de tres canales TMDS números 0, 1 y 2 de HDMI.

DESCRIPCIÓN DETALLADA DE LAS MEJORES FORMAS DE REALIZACIÓN DE LA INVENCIÓN

35 A continuación, se describirán formas de realización de esta invención haciendo referencia a los dibujos adjuntos. La Figura 1 ilustra un ejemplo de la configuración de un sistema AV (Audiovisual) 200 como una forma de realización. El sistema AV 200 tiene un reproductor de disco 210 como un dispositivo origen y un receptor de televisión 250 como un dispositivo de destino.

40 El reproductor de disco 210 y el receptor de televisión 250 están conectados entre sí por intermedio de un cable HDMI 350. El reproductor de disco 210 está provisto de un terminal HDMI 211 conectado con una sección de transmisión de HDMI (HDMI TX) 212 y una interfaz de línea de datos de alta velocidad (I/F) 213. El receptor de televisión 250 está provisto de un terminal HDMI 251 conectado con una sección de recepción de HDMI (HDMI RX) 252 y una interfaz de línea de datos de alta velocidad (I/F) 253. Un extremo del cable HDMI 350 está conectado al terminal HDMI 211 del reproductor de disco 210 y el otro extremo del cable HDMI 350 está conectado al terminal HDMI 251 del receptor de televisión 250.

50 En el sistema AV 200 ilustrado en la Figura 1, datos de imagen no comprimidos (banda base) obtenidos mediante la reproducción en el reproductor de disco 210 se transmiten al receptor de televisión 250 por intermedio del cable HDMI 350 y una imagen basada en los datos de imagen transmitidos desde el reproductor de disco 210 se visualiza en el receptor de televisión 250. Además, datos de audio no comprimidos obtenidos mediante la reproducción en el reproductor de disco 210 se transmiten al receptor de televisión 250 por intermedio del cable HDMI 350 y la señal audio basada en los datos de audio transmitidos desde el reproductor de disco 210 se proporcionan, a la salida en el receptor de televisión 250.

55 Conviene señalar que en el caso en donde los datos transmitidos desde el reproductor de disco 210 son datos de imagen en 3D (datos de imagen estéreo) para visualizar una imagen estereoscópica, en el receptor de televisión 250, se visualiza una imagen estereoscópica para presentar una imagen estéreo al usuario.

60 Una descripción adicional se proporcionará a título de un ejemplo del modo de presentación visual para esta imagen estereoscópica. Como un modo de presentación visual para una imagen estereoscópica, existe, a modo de ejemplo, un así denominado "modo secuencial de campo" que es un modo en el que, según se ilustra en la Figura 2(a), una imagen del ojo izquierdo (L) y una imagen del ojo derecho (R) se visualizan de forma alternada campo por campo. En este modo de presentación visual, el control de la velocidad de trama normal se necesita en el lado del receptor de televisión. Además, este modo de presentación visual, aunque no existe ninguna necesidad de incorporar una película óptica a la sección de presentación visual, es necesario conmutar la apertura y cierre de los obturadores de

las secciones de lentes izquierda y derecha en el lado de las gafas utilizadas por el usuario en sincronización con los campos de la sección de presentación visual.

Además, como un modo de presentación visual para una imagen estereoscópica, existe, a modo de ejemplo, un así denominado "modo de placa de diferencia de fase" que es un modo en el que, según se ilustra en la Figura 2(b), una imagen del ojo izquierdo (L) y una imagen del ojo derecho (R) se conmutan línea por línea. En este modo de presentación visual, tal como una placa de polarización en que la orientación de polarización difiere en un ángulo de 90 grados para cada línea, se une a la sección de presentación visual en el lado del receptor de televisión. La visión estereoscópica se realiza bloqueando la luz de una imagen al otro ojo con gafas de polarización utilizadas por el usuario.

La Figura 3 ilustra un ejemplo de la configuración del reproductor de disco 210. El reproductor de disco 210 tiene el terminal HDMI 211, la sección de transmisión de HDMI 212, la interfaz de línea de datos de alta velocidad 213, y un circuito DTCP (Protección Contenido Transmisión Digital) 230. Además, el reproductor de disco 210 incluye una unidad CPU (Unidad Central de Procesamiento) 214, un bus de conexión de unidad CPU 215, una memoria ROM (Memoria de Solamente Lectura) instantánea 216, una memoria SDRAM (DRAM Síncrona) 217, una sección de recepción de control a distancia 218, y un transmisor de control a distancia 219.

Además, el reproductor de disco 210 tiene una interfaz IDE 220, un controlador BD (Blu-ray Disc) 221, un bus de conexión interno 222, una interfaz de Ethernet (Ethernet I/F) 223 y un terminal de red 224. Además, el reproductor de disco 210 tiene un decodificador de MPEG (Grupo de Expertos de Imágenes en Movimiento) 225, a circuito de generación de gráficos 226, un terminal de salida de vídeo 227, un terminal de salida de audio 228, y una sección de procesamiento de señal en 3D 229. Conviene señalar que "Ethernet" es una marca comercial registrada.

La unidad CPU 214, la memoria ROM instantánea 216, la memoria SDRAM 217 y la sección de recepción de control a distancia 218 están conectadas al bus de CPU 215. Además, la unidad CPU 214, la interfaz IDE 220, la interfaz Ethernet 223, el circuito DTCP 230 y el decodificador de MPEG 225 están conectados al bus interno 222.

La unidad CPU 214 controla la operación de cada sección del reproductor de disco 210. La memoria ROM instantánea 216 realiza la memorización del software de control y la memorización de datos. La memoria SDRAM 217 constituye una zona de trabajo para la unidad CPU 214. La unidad CPU 214 expande el software y los datos objeto de lectura desde la memoria ROM instantánea 216 en la memoria DRAM 217 para activar el software, con lo que se controla cada sección del reproductor de disco 210. La sección de recepción de control a distancia 218 recibe una señal de control a distancia (código de control a distancia) transmitida desde el transmisor de control a distancia 219, y suministra la señal de control a distancia a la unidad CPU 214. La unidad CPU 214 controla cada sección del reproductor de disco 210 en conformidad con el código de control a distancia.

La unidad de BD 221 registra datos de contenido en un BD (no ilustrado) como un soporte de registro en forma de disco, o reproduce los datos de contenidos desde este soporte BD. La unidad de BD 221 está conectada al bus interno 222 mediante la interfaz IDE 220. El decodificador de MPEG 225 realiza un proceso de decodificación en un flujo de MPEG2 reproducido por la unidad de BD 221 para obtener, de este modo, datos de imagen y de audio.

El circuito DTCP 230 realiza una encriptación cuando se requiere al transmitir los datos de contenido reproducidos por la unidad de BD 221 a una red por intermedio del terminal de red 224, o desde la interfaz de línea de datos de alta velocidad 213 hacia una ruta de comunicación bidireccional por intermedio del terminal HDMI 211.

El circuito de generación de gráficos 226 realiza un proceso de superposición de datos gráficos o similares cuando así se requiera sobre datos de imagen obtenidos por el decodificador de MPEG 225. El terminal de salida de vídeo 227 proporciona datos de imagen, a la salida, desde el circuito de generación de gráficos 226. El terminal de salida de audio 228 proporciona datos de audio obtenidos por el decodificador de MPEG 225.

La sección de transmisión de HDMI (origen HDMI) 212 transmite imagen de banda base (video) y datos de audio desde el terminal HDMI 211 mediante una Comunicación en cumplimiento con HDMI. Los detalles de la sección de transmisión se HDMI 212 se describirán más adelante. La interfaz de línea de datos de alta velocidad 213 es una interfaz para una ruta de comunicación bidireccional formada utilizando líneas predeterminadas (línea reservada y línea HPD en esta forma de realización) que constituyen el cable HDMI 350.

La interfaz de línea de datos de alta velocidad 213 está insertada entre la interfaz de Ethernet 223 y el terminal HDMI 211. La interfaz de línea de datos de alta velocidad 213 transmite transmisión de datos suministrados desde la unidad CPU 214, al dispositivo en el lado de la otra parte por intermedio del cable HDMI 350 desde el terminal HDMI 211. Además, la interfaz de línea de datos de alta velocidad 213 suministra datos de recepción recibidos desde el dispositivo en el lado de la otra parte por intermedio del terminal HDMI 211 desde el cable HDMI 350, a la unidad CPU 214. Detalles de la interfaz de línea de datos de alta velocidad 213 se describirán más adelante.

La sección de procesamiento de señal en 3D 229 procesa, de entre los datos de imagen obtenidos por el decodificador de MPEG 225, datos de imagen en 3D para visualizar una imagen estereoscópica en un estado

adecuado para modo de transmisión cuando se transmiten los datos de imagen en 3D por intermedio de los canales TMDS de HDMI. En este caso, datos de imagen en 3D se forman mediante los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho, o datos bidimensionales y datos de profundidad correspondientes a cada pixel (modo MPEG-C). Los detalles sobre las clases del modo de transmisión de datos de imagen en 3D, la selección de un modo de transmisión, el formato de empaquetado en cada modo e información similar se describirán más adelante.

Se describirá brevemente la operación del reproductor de disco 210 que se ilustra en la Figura 3. En el momento del registro, los datos de contenido a registrarse se adquieren desde el flujo MPEG de un sintonizador digital no ilustrado o desde terminal de red 224 mediante la interfaz de Ethernet 223, o desde el terminal HDMI 211 por intermedio de la interfaz de línea de datos de alta velocidad 213 y la interfaz de Ethernet 223. Estos datos de contenido se aplican a la entrada de la interfaz IDE 220, y se registran en un BD por la unidad de BD 221. Dependiendo del caso los datos de contenido pueden registrarse en una unidad HDD (Unidad de Disco Duro) no ilustrada que está conectada a la interfaz IDE 220.

En el momento de la reproducción, los datos de contenido (flujo de MPEG) reproducidos desde un BD por la unidad de BD 221 se suministran al decodificador de MPEG 225 mediante la interfaz IDE 220. En el decodificador de MPEG 225, se realiza un proceso de decodificación sobre los datos de contenidos reproducidos, con lo que se obtienen datos imagen de banda base y datos de audio. Los datos de imagen se proporcionan al terminal de salida de vídeo 227 por intermedio del circuito de generación de gráficos 226. Además, los datos de audio se proporcionan al terminal de salida de audio 228.

Además, en el caso en donde, en el momento de esta reproducción, los datos de imagen y datos de audio obtenidos por el decodificador de MPEG 225 se transmiten por intermedio de canales TMDS de HDMI, estos datos de imágenes y datos de audio se suministran a la sección de transmisión de HDMI 212 y se empaquetan y se proporcionan desde la sección de transmisión de HDMI 212 al terminal HDMI 211. Conviene señalar que en el caso en donde los datos de imagen son datos de imagen en 3D, estos datos de imagen en 3D se procesan por la sección de procesamiento de señal en 3D 229 en un estado adecuado para un modo de transmisión seleccionado, antes de suministrarse a la sección de transmisión de HDMI 212.

Además, cuando se transmiten datos de contenidos reproducidos por la unidad de BD 221 a la red en el momento de la reproducción, los datos de contenido se encriptan en el circuito DTCP 230, antes de proporcionarse al terminal de red 224 mediante la interfaz Ethernet 223. De forma análoga, cuando se transmiten datos de contenidos reproducidos por la unidad de BD 221 a la ruta de comunicación bidireccional del cable HDMI 350 en el momento de la reproducción, los datos de contenido se encriptan en el circuito DTCP 230, antes de proporcionarse al terminal HDMI 211 mediante la interfaz Ethernet 223 y la interfaz de línea de datos de alta velocidad 213.

La Figura 4 ilustra un ejemplo de la configuración del receptor de televisión 250. El receptor de televisión 250 tiene el terminal HDMI 251, la sección de recepción de HDMI 252, la interfaz de línea de datos de alta velocidad 253 y una sección de procesamiento de señal en 3D 254. Además, el receptor de televisión 250 tiene un terminal de antena 255, un sintonizador digital 256, un demultiplexor 257, un decodificador de MPEG 258, un circuito de procesamiento de señal de vídeo 259, un circuito de generación de gráficos 260, un circuito controlador de paneles 261 y un panel de presentación visual 262.

Además, el receptor de televisión 250 tiene un circuito de procesamiento de señal de audio 263, un circuito amplificador de audio 264, un altavoz 265, un bus interno 270, una unidad CPU 271, una memoria ROM instantánea 272, y una memoria DRAM (Memoria de Acceso Aleatorio Dinámica) 273. Además, el receptor de televisión 250 tiene una interfaz Ethernet (Ethernet I/F) 274, un terminal de red 275, una sección de recepción de control a distancia 276, un transmisor de control a distancia 277 y un circuito DTCP 278.

El terminal de antena 255 es un terminal a cuya entrada se aplica una señal de difusión de televisión recibida por una antena de recepción (no ilustrada) El sintonizador digital 256 procesa la señal de difusión de televisión aplicada a la entrada del terminal de antena 255 y proporciona un flujo de datos transporte predeterminado correspondiente a un canal seleccionado por el usuario. El demultiplexor 257 extrae un TS parcial (Flujo de Transporte) (un paquete TS de datos de vídeo y un paquete TS de datos de audio) que corresponden al canal seleccionado por el usuario, a partir del flujo de transporte obtenido por el sintonizador digital 256.

Además, el demultiplexor 257 extrae información PSI/SI (Información Específica del programa/Información de Servicio) a partir del flujo de transporte obtenido por el sintonizador digital 256, y proporciona la información PSI/SI a la unidad CPU 271. El flujo de transporte obtenido por el sintonizador digital 256 es objeto de multiplexación con una pluralidad de canales. El proceso de extracción de un TS parcial en un canal arbitrario del flujo de transporte por el demultiplexor 257 puede realizarse obteniendo información sobre el identificador ID de paquete (PID) del canal arbitrario a partir de la información PSI/SI (PAT/PMT).

El decodificador de MPEG 258 realiza un proceso de decodificación en un paquete de vídeo PES (Flujo Elemental en Paquetes) formado por un paquete TS de datos de vídeo que se obtiene por el demultiplexor 257, con lo que se

obtienen datos de imagen. Además, el decodificador de MPEG 258 realiza un proceso de decodificación en un paquete PES de audio por un paquete TS de datos de audio obtenido por el demultiplexor 257, con lo que se obtienen datos de audio.

5 El circuito de procesamiento de señal de vídeo 259 y el circuito de generación de gráficos 260 realizan un proceso de escalamiento (proceso de conversión de resolución), un proceso de superposición de datos de gráficos, o similares sobre datos de imagen obtenidos por el decodificador de MPEG 258, o los datos de imagen recibidos por la sección de recepción de HDMI 252, según se requiera. Además, en el caso cuando los datos de imagen recibidos por la sección de recepción de HDMI 252 son datos de imagen en 3D, el circuito de procesamiento de señal de vídeo 259 realiza un proceso para visualizar una imagen estereoscópica (véase Figura 2), sobre los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho. El circuito controlador de paneles 261 controla el panel de presentación visual 262 sobre la base de los datos de video (imagen) proporcionados desde el circuito de generación de gráficos 260.

15 El panel de presentación visual 262 está formado por, a modo de ejemplo, una pantalla LCD (Pantalla de Cristal Líquido), un panel PDP (Panel de Presentación Visual de Plasma), o elementos similares. El circuito de procesamiento de señal de audio 263 realiza el procesamiento necesario tal como una conversión D/A (digital/análogo) sobre los datos de audio obtenidos por el decodificador de MPEG 258. El circuito amplificador de audio 264 amplifica una señal de audio proporcionada a partir del circuito de procesamiento de señal de audio 263 y suministra la señal de audio al altavoz 265.

25 La unidad CPU 271 controla la operación de cada sección del receptor de televisión 250. La memoria ROM instantánea 272 realiza la memorización del software de control y la memorización de datos. La memoria DRAM 273 constituye zona de trabajo para la unidad CPU 271. La unidad CPU 271 expande el software y los datos objeto de lectura desde la memoria ROM instantánea 272 a la memoria DRAM 273 para activar el software, con lo que se controla cada sección del receptor de televisión 250.

30 La sección de recepción de control a distancia 276 recibe una señal de control a distancia (código de control a distancia) suministrada desde el transmisor de control a distancia 277, y suministra la señal de control a distancia a la unidad CPU 271. La unidad CPU 271 controla cada sección del receptor de televisión 250 sobre la base de este código de control a distancia. El terminal de red 275 es un terminal que se conecta a una red, y está conectado a la interfaz de Ethernet 274. La unidad CPU 271, la memoria ROM instantánea 272, la memoria DRAM 273 y la interfaz de Ethernet 274 están conectadas al bus de conexión interno 270.

35 El circuito de DTCP 278 descripta los datos encriptados suministrados desde el terminal de red 275 o la interfaz de línea de datos de alta velocidad 253 a la interfaz de Ethernet 274.

40 La sección de recepción de HDMI (destino HDMI) 252 recibe datos de imagen de banda base (video) y datos de audio a suministrarse al terminal HDMI 251 por intermedio del cable HDMI 350, por intermedio de la comunicación en cumplimiento con HDMI. Detalles de la sección de recepción HDMI 252 serán descritos más adelante. Como la interfaz de línea de datos de alta velocidad 213 del reproductor de disco 210 descrito con anterioridad, la interfaz de línea de datos de alta velocidad 253 es una interfaz para una ruta de comunicación bidireccional formada utilizando líneas predeterminadas (línea reservada y línea de HPD en esta forma de realización) que constituyen el cable HDMI 350.

45 La interfaz de línea de datos de alta velocidad 253 está insertada entre la interfaz de Ethernet 274 y el terminal HDMI 251. La interfaz de línea de datos de alta velocidad 253 transmite transmisión de datos suministrados desde la unidad CPU 271, al dispositivo en el lado de la otra parte por intermedio del cable HDMI 350 desde el terminal HDMI 251. Además, la interfaz de línea de datos de alta velocidad 253 suministra datos de recepción recibidos desde el dispositivo en el lado de la otra parte por intermedio del terminal HDMI 251 desde el cable HDMI 350, hacia la unidad CPU 271. Detalles de la interfaz de línea de datos de alta velocidad 253 se describirán más adelante.

50 La sección de procesamiento de señal en 3D 254 realiza un proceso (proceso de decodificación) en conformidad con un modo de transmisión, sobre datos de imagen en 3D recibidos por la sección de recepción de HDMI 252, con lo que se generan datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho. Es decir, la sección de procesamiento de señal en 3D 254 adquiere datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho, o datos de imagen bidimensional y datos de profundidad, que constituyen datos de imagen en 3D, realizando un proceso inverso la que tiene lugar en la sección de procesamiento de señal en 3D 229 del reproductor de disco 210 descrito con anterioridad. Además, en el caso cuando datos bidimensionales y datos de profundidad se adquieren (modo MPEG-C), la sección de procesamiento de señal en 3D 229 realiza un cálculo para generar datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho utilizando los datos bidimensionales y los datos de profundidad.

55 Se describirá brevemente la operación del receptor de televisión 250 que se ilustra en la Figura 4 Una señal de difusión de televisión introducida a la entrada del terminal de antena 255 se suministra al sintonizador digital 256. En el sintonizador digital 256, la señal de televisión se procesa para proporcionar, a la salida, un flujo de transporte

predeterminado correspondiente a un canal seleccionado por el usuario, y el flujo de transporte predeterminado se suministra al demultiplexor 257. En el demultiplexor 257, un paquete TS parcial (un paquete TS de datos de vídeo y un paquete TS de datos de audio) que corresponde al canal seleccionado por el usuario son objeto de extracción a partir del flujo de transporte y el TS parcial se suministra al decodificador de MPEG 258.

En el decodificador de MPEG 258, se realiza un proceso de decodificación en el paquete de vídeo PES formado por el paquete TS de datos de vídeo, con lo que se obtienen datos de vídeo. Estos datos de vídeo se someten a un proceso de escalamiento (proceso de conversión de resolución), un proceso de superposición de datos de gráficos y procesos similares, según se requiera en el circuito de procesamiento de señal de vídeo 259 y el circuito de generación de gráficos 260, antes de suministrarse al circuito controlador de paneles 261. En consecuencia, una imagen correspondiente al canal seleccionado por el usuario se visualiza en el panel de presentación visual 262.

Además, en el decodificador de MPEG 258, se realiza un proceso de decodificación en el paquete PES de audio que se forma por el paquete TS de datos de audio, con lo que se obtienen datos de audio. Estos datos de audio se someten a un procesamiento necesario, tal como una conversión D/A, en el circuito de procesamiento de señal de audio 263 y se amplifica todavía más en el circuito amplificador de audio 264, antes de suministrarse al altavoz 265. En consecuencia, la señal de audio correspondiente al canal seleccionado por el usuario se proporciona desde el altavoz 265.

Además, datos de contenido encriptados (datos de imagen y datos de audio) suministrados desde el terminal de red 275 a la interfaz Ethernet 274, o suministrados desde el terminal HDMI 251 a la interfaz de Ethernet 274 mediante la interfaz de línea de datos de alta velocidad 253, se descifran en el circuito DTCP 274, antes de suministrarse al decodificador de MPEG 258. A continuación, la operación es la misma que la que se realizó en el momento de recepción de una señal de difusión de televisión descrita con anterioridad, de modo que un enlace se visualice en el panel de presentación visual 262, y una señal de audio se proporcione desde el altavoz 265.

Además, en la sección de recepción de HDMI 252, datos de imagen y datos de audio transmitidos desde el reproductor de disco 210 conectado al terminal HDMI 251 por intermedio del cable HDMI 350 son objeto de adquisición. Los datos de imagen se suministran al circuito de procesamiento de señal de vídeo 259 por intermedio de la sección de procesamiento de señal en 3D 254. Además, los datos de audio se suministran directamente al circuito de procesamiento de señal de audio 263. Más adelante, la operación es la misma que la que se realiza en el momento de recepción de una señal de difusión de televisión descrita con anterioridad, de modo que se visualice una imagen en el panel de presentación visual 262, y se proporcione una señal de audio desde el altavoz 265.

Conviene señalar que en el caso de cuando los datos de imagen recibidos por la sección de recepción de HDMI 252 son datos de imagen en 3D, en la sección de procesamiento de señal en 3D 254, se realiza un proceso (proceso de decodificación) correspondiente a un modo de transmisión sobre los datos de imagen en 3D, y se generan datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho. A continuación, los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se suministran desde la sección de procesamiento de señal en 3D 254 al circuito de procesamiento de señal de vídeo 259. Además, en el caso cuando los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho que constituyen los datos de imagen en 3D se suministran, en la sección de procesamiento de señal de vídeo 259, los datos de imagen para visualizar una imagen estereoscópica (véase Figura 2) se generan sobre la base de los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho. En consecuencia, una imagen estereoscópica se visualiza en el panel de presentación visual 262.

La Figura 5 ilustra un ejemplo de la configuración de la sección de transmisión de HDMI (Origen HDMI) 212 del reproductor de disco 210 y la sección de recepción de HDMI (Destino HDMI) 252 del receptor de televisión 250 en el sistema AV 200 en la Figura 1.

La sección de transmisión de HDMI 212 transmite unidireccionalmente señales diferenciales correspondientes a datos de pixel no comprimidos que corresponden a una sola pantalla de imagen a la sección de recepción de HDMI 252 en una pluralidad de canales durante un periodo de imagen válido (en adelante, también referido como periodo de vídeo activo cuando sea adecuado), que es un periodo desde una señal de sincronización vertical a la siguiente señal de sincronización vertical menos un periodo de borrado horizontal y un periodo de borrado vertical, y además transmite unidireccionalmente señales diferenciales correspondientes a por lo menos datos de audio y datos de control que acompañan a la imagen, otros datos auxiliares, o similares a la sección de recepción HDMI 252 en una pluralidad de canales durante el periodo de borrado horizontal o el periodo de borrado vertical.

Es decir, la sección de transmisión de HDMI 212 tiene transmisor HDMI 81. El transmisor 81 convierte datos de pixel no comprimidos de una imagen en señales diferenciales correspondientes, y transmite unidireccionalmente las señales diferenciales en serie a la sección de recepción de HDMI 252 conectada por intermedio del cable HDMI 350, en una pluralidad de canales que son tres canales TMDS números 0, 1 y 2.

Además, El transmisor 81 convierte datos de audio no comprimidos que acompañan a una imagen y además, datos de control necesarios, otros datos auxiliares y similares y señales diferenciales correspondientes, y transmite unidireccionalmente las señales diferenciales en serie al destino HDMI 252 conectado por intermedio del cable HDMI

350, en los tres canales TMDS números 0, 1, y 2.

Además, el transmisor 81 transmite un reloj de pixel sincronizado con los datos de pixel transmitidos en los tres canales TMDS números 0, 1 y 2, a la sección de recepción de HDMI 252 conectada por intermedio del cable HDMI 350, en un canal de reloj de TMDS. En este caso, en un canal TMDS único n° i (i= 0, 1, 2), datos de pixel de 10 bits se transmiten durante un ciclo de reloj del reloj de pixel.

Durante un periodo de vídeo activo, la sección de recepción de HDMI 252 recibe señales diferenciales correspondientes a datos de pixel transmitidos unidireccionalmente desde la sección de transmisión de HDMI 212 en una pluralidad de canales y durante un periodo de borrado horizontal o un periodo de borrado vertical, recibe señales diferenciales correspondientes a datos de audio y datos de control transmitidos unidireccionalmente desde la sección de transmisión de HDMI 212 en una pluralidad de canales.

Es decir, la sección de recepción de HDMI 252 tiene el receptor HDMI 82. El receptor 82 recibe señales diferenciales correspondientes a datos de pixel y señales diferenciales correspondientes a datos de audio y datos de control, transmitidos unidireccionalmente desde la sección de transmisión de HDMI 212 conectada por intermedio del cable HDMI 350, por intermedio de los canales TMDS números 0, 1 y 2 en sincronización con un reloj de pixel que es transmitido similarmente desde la sección de transmisión de HDMI 212 en el canal de reloj de TMDS.

Además, de los tres canales TMDS n° 0 a n° 2 inclusive, que sirven como canales de transmisión para la transmisión en serie de datos de pixel y datos de audio unidireccionalmente desde la sección de transmisión de HDMI 212 a la sección de recepción de HDMI 252 en sincronización con un reloj de pixel, y el canal de reloj de TMDS que sirve como un canal de transmisión para transmitir la frecuencia de reloj de pixel, los canales de transmisión en un sistema HDMI formado por la sección de transmisión HDMI 212 y la sección de recepción de HDMI 252 incluye canales de transmisión denominados DDC (Canal de Datos de Presentación Visual) 83 y la línea CEC (Control de Electrónica de Consumo) 84.

El DDC 83 está formado por dos líneas de señal no ilustradas incluidas en el cable HDMI 350, y se utiliza por la sección de transmisión de HDMI 212 para la lectura de E-EDID (Datos de Identificación de Presentación Visual Extendida Mejorada) desde la sección de recepción de HDMI 252 que está conectada por intermedio del cable HDMI 350.

Es decir, además del receptor HDMI 81, la sección de recepción de HDMI 252 tiene la memoria EDID ROM (Memoria de Solamente Lectura) 85 que memoriza E-EDID, que es información del rendimiento relacionada con el rendimiento (Configuración/capacidad) de la sección de recepción de HDMI 252 por sí misma. La sección de transmisión de HDMI 212 realiza la lectura, por intermedio de DDC 83, de E-EDID de la sección de recepción de HDMI 252 desde la sección de recepción de HDMI 252 conectada por intermedio del cable HDMI 350, en respuesta a una demanda desde la unidad CPU 214, a modo de ejemplo. La sección de transmisión de HDMI 212 transmite el E-EDID objeto de lectura, a la unidad CPU 214. La unidad CPU 214 memoriza este E-EDID en la memoria ROM instantánea 272 o la memoria DRAM 273.

La unidad CPU 214 puede reconocer las configuraciones del rendimiento de la sección de recepción de HDMI 252 sobre la base de este E-EDID. A modo de ejemplo, la unidad CPU 214 reconoce formatos de imagen (o perfiles) soportados por un dispositivo electrónico que tiene la sección de recepción de HDMI 252, a modo de ejemplo, RGB, YCbCr4:4:4, YCbCr4:2:2, y similares. Además, en esta forma de realización, sobre la base de la información de modos de transmisión de datos de imagen en 3D incluida en E-EDID, la unidad CPU 214 reconoce los modos de transmisión para datos de audio/imagen en 3D que pueden soportarse por el dispositivo electrónico que tiene la sección de recepción de HDMI 252.

La línea CEC 84 se forma por una línea de señal única no ilustrada, incluida en el cable HDMI 350, y se utiliza para realizar una comunicación bidireccional de datos de control entre la sección de transmisión de HDMI 212 y la sección de recepción de HDMI 252.

Además, el cable HDMI 350 incluye la línea (línea HPD) 86 que está conectada a un terminal de conexión denominado HPD (Hot Plug Detect). Utilizando la línea 86, un dispositivo origen puede detectar la conexión de un dispositivo de destino. Además, el cable HDMI 350 incluye la línea 87 (línea de alimentación) que se utiliza para suministrar energía desde el dispositivo origen al dispositivo de destino. Además, el cable HDMI 350 incluye la línea reservada 88.

La Figura 6 ilustra un ejemplo de la configuración del transmisor HDMI 81 y el receptor HDMI 82 en la Figura 5.

El transmisor HDMI 81 tiene tres codificadores/serializadores 81A, 81B, y 81C correspondientes a los tres canal TMDS números 0, 1 y 2, respectivamente. Además, cada uno de los tres codificadores/serializadores 81A, 81B y 81C codifica datos de imagen, datos auxiliares, y datos de control que se le suministran para realizar la conversión desde datos en paralelo a datos en serie y transmite los datos en serie mediante señales diferenciales. En este caso, si los datos de imagen tienen tres componentes, R (Rojo), G (Verde), y B (azul), a modo de ejemplo, la

componente B se suministra al codificador/serializador 81A, la componente G se suministra al codificador/serializador 81B, y la componente R se suministra al codificador/serializador 81C.

5 Además, los datos auxiliares incluyen, a modo de ejemplo, datos de audio y paquete de control. A modo de ejemplo, el paquete de control se suministra al codificador/serializador 81A, y los datos de audio se suministran a los codificador/serializadores 81B y 81C.

10 Además, los datos de control incluyen una señal de sincronización vertical de 1 bit (VSYNC), una señal de sincronización horizontal de 1 bit (HSYNC), y bits de control CTL0, CTL1, CTL2, y CTL3 que tiene cada una 1 bit. La señal de sincronización vertical y la señal de sincronización horizontal se suministran al codificador/serializador 81A. Los bits de control CTL0 y CTL1 se suministran al codificador/serializador 81B, y los bits de control CTL2 y CTL3 se suministran al codificador/serializador 81C.

15 El codificador/serializador 81A transmite la componente B de datos de imagen, una señal de sincronización vertical y una señal de sincronización horizontal, y datos auxiliares que se le suministran, en una manera por división de tiempo. Es decir, el codificador/serializador 81A convierte la componente B de datos de imagen que se le suministran en datos paralelos en unidades de 8 bits como un número fijo de bits. Además, el codificador/serializador 81A codifica y convierte los datos en paralelo en datos en serie y transmite los datos en serie por intermedio del canal TMDS nº 0.

20 Además, el codificador/serializador 81A codifica y convierte datos en paralelo de 2 bits de una señal de sincronización vertical y una señal de sincronización horizontal que se le suministra en datos en serie y transmite los datos en serie por intermedio del canal TMDS nº 0. Además, el codificador/serializador 81A convierte los datos auxiliares que se le suministran en datos en paralelo en unidades de 4 bits. A continuación, el codificador/serializador 81A codifica y convierte los datos en paralelo en datos en serie y transmite los datos en serie por intermedio del canal TMDS nº 0.

30 El codificador/serializador 81B transmite la componente G de datos de imagen, los bits de control CTL0 y CTL1 y datos auxiliares que se le suministran en una manera por división de tiempo. Es decir, el codificador/serializador 81B convierte la componente G de datos de imagen que se le suministran en datos en paralelo en unidades de 8 bits como un número fijo de bits. Además, el codificador/serializador 81B codifica y convierte los datos en paralelo en datos en serie y transmite los datos en serie por intermedio del canal TMDS nº 1.

35 Además, el codificador/serializador 81B codifica y convierte datos en paralelo de 2 bits de bits de control CTL0 y CTL1 que se le suministran en datos en serie, y transmite los datos en serie por intermedio del canal TMDS nº 1. Además, el codificador/serializador 81B convierte los datos auxiliares que se le suministran en datos en paralelo en unidades de 4 bits. A continuación, el codificador/serializador 81B codifica y convierte los datos en paralelo en datos en serie, y transmite los datos en serie por intermedio del canal TMDS nº 1.

40 El codificador/serializador 81C transmite la componente R de datos de imagen, los bits de control CTL2 y CTL3, y los datos auxiliares que se le suministran, en una manera de división temporal. Es decir, el codificador/serializador 81C convierte la componente R de datos de imagen que se le suministran en datos en paralelo en unidades de 8 bits como un número fijo de bits. Además, el codificador/serializador 81C codifica y convierte los datos en paralelo en datos en serie y transmite los datos en serie por intermedio del canal TMDS nº 2.

45 Además, el codificador/serializador 81C codifica y convierte los datos en paralelo de 2 bits de control CTL2 y CTL3 que se le suministran en datos en serie, y transmite los datos en serie por intermedio del canal TMDS nº 2. Además, el codificador/serializador 81C convierte los datos auxiliares que se le suministran en datos en paralelo en unidades de 4 bits. A continuación, el codificador/serializador 81C codifica y convierte los datos en paralelo en datos en serie, y transmite los datos en serie en el canal TMDS nº 2.

50 El receptor HDMI 82 tiene tres recuperaciones/decodificadores 82A, 82B, y 82C correspondientes a los tres canales TMDS números 0, 1 y 2, respectivamente. Cada una de las recuperaciones/decodificadores 82A, 82B, y 82C recibe datos de imagen, datos auxiliares, y datos de control transmitidos por señales diferenciales por intermedio de los canales TMDS números 0, 1 y 2. Además, cada una de las recuperaciones/decodificadores 82A, 82B, y 82C convierte los datos de imagen, datos auxiliares, y datos de control desde datos en serie a datos en paralelo y decodifica y proporciona los datos en paralelo.

60 Es decir, la recuperación/decodificador 82A recibe la componente B de datos de imagen, una señal de sincronización vertical, una señal de sincronización horizontal, y datos auxiliares que son transmitidos por señales diferenciales por intermedio del canal TMDS nº 0. A continuación, la recuperación/decodificador 82A convierte la componente B de datos de imagen, la señal de sincronización vertical, la señal de sincronización horizontal, y los datos auxiliares desde datos en serie a datos en paralelo y decodifica y proporciona los datos en paralelo.

65 La recuperación/decodificador 82B recibe la componente G de datos de imagen, los bits de control CTL0 y CTL1 y los datos auxiliares que son transmitidos por señales diferenciales por intermedio del canal TMDS nº 1. A

continuación, la recuperación/decodificador 82B convierte la componente G de datos de imagen, los bits de control CTL0 y CTL1 y los datos auxiliares en datos en serie a datos en paralelo y decodifica y proporciona los datos en paralelo.

5 La recuperación/decodificador 82C recibe el Componente R de datos de imagen, los bits de control CTL2 y CTL3, y datos auxiliares que son transmitidos por señales diferenciales por intermedio del canal TMDS nº 2. A continuación, la recuperación/decodificador 82C convierte la componente R de datos de imagen, los bits de control CTL2 y CTL3, y los datos auxiliares en datos en serie a datos en paralelo, y decodifica y proporciona los datos en paralelo.

10 La Figura 7 ilustra un ejemplo de la estructura de transmisión de datos de TMDS. La Figura 7 ilustra también varios periodos de transmisión de datos en el caso cuando se transmiten datos de imagen en un formato horizontal x vertical de 1920 pixels x 1080 líneas por intermedio de los tres canales TMDS números 0, 1 y 2.

15 Durante un campo de vídeo en el transmisión de datos se transmiten por intermedio de los tres canales TMDS números 0, 1 y 2 de HDMI, existen tres clases de periodos, un periodo de datos de vídeo, un periodo de Isla de Datos y un periodo de control dependiendo de la clase de transmisión de datos.

20 En este caso, el periodo de campo de vídeo es el periodo desde el flanco de elevación (flanco activo) de una señal de sincronización vertical dada al flanco de elevación de la siguiente señal de sincronización vertical, y se divide en borrado horizontal, borrado vertical y vídeo activo que es el periodo de campo de vídeo menos el borrado horizontal y el borrado vertical.

25 El periodo de datos de vídeo se asigna al periodo de vídeo activo. En este periodo de datos de vídeo, se transmiten datos de 1920 pixels x 1080 líneas de pixels activos que constituyen el contenido de una pantalla de datos de imagen no comprimidos.

30 El periodo de Isla de Datos y el periodo de control se asignan a borrado horizontal y borrado vertical. En este periodo de Isla de Datos y periodo de control, se transmiten datos auxiliares. Es decir, un periodo de Isla de Datos se asigna a una parte de cada uno del borrado horizontal y del borrado vertical. En este periodo de Isla de Datos, de los datos auxiliares, se transmiten datos no relacionados con el control, a modo de ejemplo, un paquete de datos de audio y similares.

35 El periodo de control se asigna para otra parte de cada uno del borrado horizontal y borrado vertical. En este periodo de control, de los datos auxiliares, se transmiten los datos relacionados con el control, a modo de ejemplo, una señal de sincronización vertical, una señal de sincronización horizontal, un paquete de control y elementos similares.

La Figura 8 ilustra una disposición de terminales de conexión de los terminales HDMI 211 y 251. La disposición de terminales de conexión ilustrada en la Figura 8 se denomina de tipo A.

40 Se transmiten dos líneas como líneas diferenciales junto con datos TMDS nº i+ y datos TMDS nº i- como señales diferenciales por intermedio del canal TMDS nº i que están en conexión con los terminales (terminales cuyos números son 1, 4, y 7) a los que se asignan datos TMDS nº i+ y terminales (terminales cuyos números son 3, 6, y 9) a los que se asignan datos TMDS nº i-.

45 Además, la línea CEC 84 a lo largo de la cual se transmiten una señal CEC como datos de control está conectada a un terminal cuyo número es 13. Un terminal cuyo número es 14 es un terminal reservado. Además, una línea a lo largo de la cual se transmite una señal SDA (Datos en serie) tal como E-EDID está conectada a un terminal cuyo número es 16. Una línea a lo largo de la cual se transmite una señal SCL (Serial Clock) como una señal de reloj utilizada para sincronización en el momento de la transmisión y recepción de la señal SDA está conectada a un terminal cuyo número es 15. El DDC antes citado 83 está formado por la línea a lo largo de la cual se transmite una señal SDA y a lo largo de la cual se transmiten una señal SCL.

50 Además, la línea HPD 86 para un dispositivo origen para detectar la conexión de dispositivo de destino, descrito con anterioridad, está conectada a un terminal cuyo número es 19. Además, la línea 87 para suministrar energía eléctrica, según se describió con anterioridad está conectada a un terminal cuyo número es 18.

60 A continuación, se proporcionará una descripción de la interfaz de datos de alta velocidad 213 del reproductor de disco 210 y la interfaz de datos de alta velocidad 253 del receptor de televisión 250. Conviene señalar que en este caso, la descripción se proporcionará con el reproductor de disco 210 como un dispositivo origen y el receptor de televisión 250 como un dispositivo de destino.

65 La Figura 9 ilustra un ejemplo de la configuración de la interfaz de línea de datos de alta velocidad de un dispositivo origen y un dispositivo de destino. Esta interfaz de línea de datos de alta velocidad constituye una sección de comunicación que realiza la comunicación de red LAN (Red de Área Local). Esta sección de comunicación realiza la comunicación mediante el uso de una ruta de comunicación bidireccional formada por una pluralidad de líneas que constituyen el cable HDMI, un par de líneas de transmisión diferenciales, que en esta forma de realización son la

línea reservada (línea Ethernet+) correspondiente al terminal de reserva (terminal 14) y la línea HPD (línea Ethernet-) correspondiente al terminal HPD (terminal 19).

El dispositivo origen tiene un circuito de transmisión de señal de red LAN 411, una resistencia terminal 412, condensadores de acoplamiento de corriente alterna AC 413 y 414, un circuito de recepción de señal de red LAN 415, un circuito de sustracción 416, una resistencia *pull-up* (elevadora) 421, una resistencia 422 y un condensador 423 que constituyen un filtro de paso bajo, un comparador 424, una resistencia *pull-down* (reductora) 431, una resistencia 432 y un condensador 433 que constituyen un filtro de paso bajo, y un comparador 434. En este caso, la interfaz de línea de datos de alta velocidad (línea de datos de alta velocidad I/F) incluye el circuito de transmisión de señal de red LAN 411, la resistencia terminal 412, los condensadores de acoplamiento de corriente alterna AC 413 y 414, el circuito de recepción de señal de red LAN 415 y el circuito de sustracción 416.

Un circuito en serie de la resistencia *pull-up* 421, el condensador de acoplamiento de corriente alterna AC 413, la resistencia terminal 412, el condensador de acoplamiento de corriente alterna AC 414, y la resistencia *pull-down* 431 está conectado entre una línea de suministro de energía eléctrica (+5.0 V) y una linde puesta a masa. Un punto de conexión P1 entre el condensador de acoplamiento de corriente alterna AC 413 y la resistencia terminal 412 está conectado al lado de salida positiva del circuito de transmisión de señal de red LAN 411, y está conectado al lado de entrada positiva del circuito de recepción de señal de red LAN 415. Además, un punto de conexión P2 entre el condensador de acoplamiento de corriente alterna AC 414 y la resistencia terminal 412 está conectado al lado de salida negativa del circuito de transmisión de señal de red LAN 411, y está conectado al lado de entrada negativa del circuito de recepción de señal de red LAN 415. El lado de entrada del circuito de transmisión de señal de red LAN 411 recibe la alimentación de una señal de transmisión (transmisión de datos) SG411.

Además, el terminal positivo del circuito de sustracción 416 es alimentado por una señal de salida SG412 del circuito de recepción de señal de red LAN 415, y el terminal negativo de este circuito de sustracción 416 es objeto de alimentación con la señal de transmisión (transmisión de datos) SG411. En el circuito de sustracción 416, la señal de transmisión SG411 es objeto de sustracción desde la señal de salida SG412 del circuito de recepción de señal de red LAN 415 y se obtiene una señal de recepción (datos de recepción) SG413.

Además, un punto de conexión Q1 entre la resistencia *pull-up* 421 y el condensador de acoplamiento de corriente alterna AC 413 está conectado a la línea de puesta a masa del circuito serie de la resistencia 422 y del condensador 423. Además, la señal de salida de un filtro de paso bajo obtenida en el punto de conexión entre la resistencia 422 y el condensador 423 se suministra a un terminal de entrada del comparador 424. En el comparador 424, la señal de salida del filtro de paso bajo se compara con la tensión de referencia V_{ref1} (+3.75 V) suministrada al otro terminal de entrada. Una señal de salida SG414 del comparador 424 se suministra a la sección de control (CPU) del dispositivo origen.

Además, un punto de conexión Q2 entre el condensador de acoplamiento de corriente alterna AC 414 y la resistencia *pull-down* 431 está conectado a la línea de puesta a masa mediante un circuito serie de la resistencia 432 y el condensador 433. Además, la señal de salida de un filtro de paso bajo, obtenida en el punto de conexión entre la resistencia 432 y el condensador 433, se suministra a un terminal de entrada del comparador 434. En el comparador 434, la señal de salida del filtro de paso bajo se compara con la tensión de referencia V_{ref2} (+1.4 V) suministrada al otro terminal de entrada. Una señal de salida SG415 del comparador 434 se suministra a la sección de control (CPU) del dispositivo origen.

El dispositivo de destino tiene un circuito de transmisión de señal de red LAN 441, una resistencia terminal 442, condensadores de acoplamiento de corriente alterna AC 443 y 444, un circuito de recepción de señal de red LAN 445, un circuito de sustracción 446, una resistencia *pull-down* 451, una resistencia 452 y un condensador 453 que constituyen un filtro de paso bajo, un comparador 454, una bobina de inductancia 461, una resistencia 462, y una resistencia 463. En este caso, la interfaz de línea de datos de alta velocidad (línea de datos de alta velocidad I/F) incluye el circuito de transmisión de señal de red LAN 441, la resistencia terminal 442, resistencias de acoplamiento de corriente alterna AC 443 y 444, el circuito de recepción de señal de red LAN 445 y el circuito de sustracción 446.

Un circuito serie de la resistencia 462 y de la resistencia 463 está conectado entre la línea de suministro de energía eléctrica (+5.0 V) y la línea de puesta a masa. Además, un circuito serie de la bobina de inductancia 461, la resistencia de acoplamiento de corriente alterna AC 444, la resistencia terminal 442, la resistencia de acoplamiento de corriente alterna AC 443, y la resistencia *pull-down* 451 está conectado entre el punto de conexión entre la resistencia 462 y la resistencia 463 y la línea de puesta a masa.

Un punto de conexión P3 entre la resistencia de acoplamiento de corriente alterna AC 443 y la resistencia terminal 442 está conectado al lado de salida positivo del circuito de transmisión de señal de red LAN 441, y está conectado al lado de entrada positivo del circuito de recepción de señal de red LAN 445. Además, un punto de conexión P4 entre la resistencia de acoplamiento de corriente alterna AC 444 y la resistencia terminal 442 está conectado al lado de salida negativo del circuito de transmisión de señal de red LAN 441, y está conectado al lado de entrada negativo del circuito de recepción de señal de red LAN 445. El lado de entrada del circuito de transmisión de señal de red LAN 441 tiene la alimentación de una señal de transmisión (transmisión de datos) SG417.

Además, el terminal positivo del circuito de sustracción 446 recibe la alimentación de una señal de salida SG418 del circuito de recepción de señal de red LAN 445, y el terminal negativo del circuito de sustracción 446 recibe la alimentación de la señal de transmisión SG417. En el circuito de sustracción 446, la señal de transmisión SG417 es objeto de sustracción desde la señal de salida SG418 del circuito de recepción de señal de red LAN 445 y una señal de recepción (datos de recepción) SG419 se obtiene en este punto.

Además, un punto de conexión Q3 entre la resistencia *pull-down* 451 y la resistencia de acoplamiento de corriente alterna AC 443 está conectado a la línea de puesta a masa mediante un circuito serie de la resistencia 452 y del condensador 453. Además, la señal de salida de un filtro de paso bajo obtenida en un punto de conexión entre la resistencia 452 y el condensador 453 está conectada a un terminal de entrada del comparador 454. En el comparador 454, la señal de salida del filtro de paso bajo se compara con una tensión de referencia Vref3 (+1.25 V) suministrada al otro terminal de entrada. Una señal de salida SG416 del comparador 454 se suministra a la sección de control (CPU) del dispositivo de destino.

Una línea reservada 501 y una línea HPD 502 incluidas en el cable HDMI constituyen un par trenzado diferencial. Un extremo del lado origen 511 de la línea reservada 501 está conectado al terminal 14 del terminal HDMI del dispositivo origen, y un extremo del lado destino 521 de la línea reservada 501 está conectado al terminal 14 del terminal HDMI del dispositivo de destino. Además, un extremo del lado origen 512 de la línea HPD 502 está conectado al terminal 19 del terminal HDMI del dispositivo origen, y un extremo del lado de destino 522 de la línea HPD 502 está conectado al terminal 19 del terminal HDMI del dispositivo de destino.

En el dispositivo origen, el anteriormente citado punto de conexión Q1 entre la resistencia *pull-up* 421 y el condensador de acoplamiento de corriente alterna AC 413 está conectado al terminal 14 del terminal HDMI y, además, el anteriormente citado punto de conexión Q2 entre la resistencia *pull-down* 431 y el condensador de acoplamiento de corriente alterna AC 414 está conectado al terminal 19 del terminal HDMI. Por otro lado, en el dispositivo de destino, el punto de conexión antes citado Q3 entre la resistencia *pull-down* 451 y la resistencia de acoplamiento de corriente alterna AC 443 está conectado al terminal 14 del terminal HDMI y, además, el punto de conexión antes citado Q4 entre el bobina de inductancia 461 y resistencia de acoplamiento de corriente alterna AC 444 está conectado al terminal 19 del terminal HDMI.

A continuación, se proporcionará una descripción de la operación de la comunicación de red LAN mediante la interfaz de línea de datos de alta velocidad configurada según se describió con anterioridad.

En el dispositivo origen, la señal de transmisión (transmisión de datos) SG411 se suministra al lado de entrada del circuito de transmisión de señal de red LAN 411, y señales diferenciales (una señal de salida positiva y una señal de salida negativa) correspondientes a la señal de transmisión SG411 se proporcionan desde el circuito de transmisión de señal de red LAN 411. A continuación, las señales diferenciales proporcionadas desde el circuito de transmisión de señal de red LAN 411 se suministran al punto de conexión P1 y P2, y se transmiten al dispositivo de destino por intermedio del par de líneas de transmisión diferenciales (la línea reservada 501 y la línea HPD 502) del cable HDMI.

Además, en el dispositivo de destino, la señal de transmisión (transmisión de datos) SG417 se suministra al lado de entrada del circuito de transmisión de señal de red LAN 441 y señales diferenciales (una señal de salida positiva y una señal de salida negativa) correspondientes a la señal de transmisión SG417 se proporcionan desde el circuito de transmisión de señal de red LAN 441. A continuación, las señales diferenciales proporcionadas desde el circuito de transmisión de señal de red LAN 441 se suministran a los puntos de conexión P3 y P4, y se transmiten al dispositivo origen por intermedio del par de líneas (la línea reservada 501 y la línea HPD 502) del cable HDMI.

Además, en el dispositivo origen, puesto que el lado de entrada del circuito de recepción de señal de red LAN 415 está conectado a los puntos de conexión P1 y P2, la señal suma de una señal de transmisión correspondiente a la señal diferencial (señal de corriente) proporcionada desde el circuito de transmisión de señal de red LAN 411, y una señal de recepción correspondiente a la señal diferencial transmitida desde el dispositivo de destino según fue descrito con anterioridad, se obtiene como la señal de salida SG412 del circuito de recepción de señal de red LAN 415. En el circuito de sustracción 416, la señal de transmisión SG411 es objeto de sustracción desde la señal de salida SG412 del circuito de recepción de señal de red LAN 415. En consecuencia, la señal de salida SG413 del circuito de sustracción 416 corresponde a la señal de transmisión (transmisión de datos) SG417 del dispositivo de destino.

Además, en el dispositivo de destino, puesto que el lado de entrada del circuito de recepción de señal de red LAN 445 está conectado a los puntos de conexión P3 y P4, la señal suma de una señal de transmisión correspondiente a la señal diferencial (señal de corriente) proporcionada desde el circuito de transmisión de señal de red LAN 441, y una señal de recepción correspondiente a la señal diferencial transmitida desde el dispositivo origen, según fue descrito con anterioridad, se obtiene como la señal de salida SG418 del circuito de recepción de señal de red LAN 445. En el circuito de sustracción 446, la señal de transmisión SG417 es objeto de sustracción desde la señal de salida SG418 del circuito de recepción de señal de red LAN 445. En consecuencia, la señal de salida SG419 del circuito de sustracción 446 corresponde a la señal de transmisión (transmisión de datos) SG411 del dispositivo

origen.

De este modo, se puede realizar una comunicación de red LAN bidireccional entre la interfaz de línea de datos de alta velocidad del dispositivo origen y la interfaz de línea de datos de alta velocidad del dispositivo de destino.

Conviene señalar que, en la Figura 9, la línea HPD 502 notifica al dispositivo origen de la conexión del cable HDMI con el dispositivo de destino por medio de un nivel de polarización de corriente continua DC, además de realizar la comunicación de red LAN antes citada. Es decir, cuando el cable HDMI está conectado al dispositivo de destino, las resistencias 462 y 463 y la bobina de inductancia 461 en el dispositivo de destino polarizan la línea HPD 502 a aproximadamente 4 V mediante el terminal 19 del terminal HDMI. El dispositivo origen detecta la polarización de corriente continua DC de la línea HPD 502 por intermedio de un filtro de paso bajo formado por la resistencia 432 y el condensador 433, que se comparan con la tensión de referencia V_{ref2} (a modo de ejemplo, 1.4 V) por intermedio del comparador 434.

Si el cable HDMI no está conectado con el dispositivo de destino, la tensión en el terminal 19 del terminal HDMI del dispositivo origen es más baja que la tensión de referencia V_{ref2} debido a la presencia de la resistencia *pull-down* 431 y de forma inversa, es más alta que la tensión de referencia V_{ref2} si el cable HDMI está conectado al dispositivo de destino. De este modo, la señal de salida SG415 del comparador 434 está a nivel alto cuando el cable HDMI está conectado al dispositivo de destino, y de no ser así está a nivel bajo. En consecuencia, la sección de control (CPU) del dispositivo origen puede reconocer si el cable HDMI está conectado, o no, con el dispositivo de destino sobre la base de la señal de salida SG415 del comparador 434.

Además, en la Figura 9, los dispositivos conectados en ambos extremos del cable HDMI tienen la capacidad de reconocer mutuamente si el otro es dispositivo, o no, un dispositivo capaz de comunicación de red LAN (en adelante referido como "dispositivo de cumplimiento de eHDMI ") o un dispositivo no capaz de comunicación de red LAN (en adelante referido como "dispositivo de no cumplimiento de eHDMI "), por medio del potencial de polarización de corriente continua DC de la línea reservada 501.

Según se describió con anterioridad, el dispositivo origen extrae (+5 V) de la línea reservada 501 mediante la resistencia 421 y el dispositivo de destino realiza una acción reductora de la línea reservada 501 por la resistencia 451. La resistencia 421, 451 no está presente en un dispositivo de no cumplimiento de eHDMI.

Según se describió con anterioridad, el dispositivo origen compara el potencial de corriente continua DC de la línea reservada 501 que ha pasado el filtro de paso bajo constituido por la resistencia 422 y el condensador 423, con la tensión de referencia V_{ref1} por el comparador 424. Si el dispositivo de destino es un dispositivo de cumplimiento de eHDMI y tiene la resistencia *pull-down* 451, la tensión de la línea reservada 501 es 2.5 V. Sin embargo, si el dispositivo de destino es un dispositivo de no cumplimiento de eHDMI y no tiene la resistencia *pull-down* 451, la tensión de la línea reservada 501 es 5 V debido a la presencia de la resistencia *pull-up* 421.

Por lo tanto, si la tensión de referencia V_{ref1} se establece como, a modo de ejemplo, 3.75 V, la señal de salida SG414 del comparador 424 se hace de nivel bajo cuando el dispositivo de destino es un dispositivo de cumplimiento de eHDMI, y de no ser así, se hace de nivel alto. En consecuencia, la sección de control (CPU) del dispositivo origen puede reconocer si el dispositivo de destino es, o no, un dispositivo de cumplimiento de eHDMI, sobre la base de la señal de salida SG414 del comparador 424.

De forma análoga, según se describió con anterioridad, el dispositivo de destino compara el potencial de corriente continua DC de la línea reservada 501 que ha pasado el filtro de paso bajo formado por la resistencia 452 y el condensador 453, con la tensión de referencia V_{ref3} por el comparador 454. Si el dispositivo origen es un dispositivo de cumplimiento de eHDMI y tiene la resistencia *pull-up* 421, la tensión de la línea reservada 501 es 2.5 V. Sin embargo, si el dispositivo origen es un dispositivo de no cumplimiento de eHDMI y no tiene la resistencia *pull-up* 421, la tensión de la línea reservada 501 es 0 V debido a la presencia de la resistencia *pull-down* 451.

De este modo, si la tensión de referencia V_{ref3} se establece como, a modo de ejemplo, como 1.25 V, la señal de salida SG416 del comparador 454 se hace de nivel alto cuando el dispositivo origen es un dispositivo de cumplimiento de eHDMI, y de no ser así, se hace de nivel bajo. En consecuencia, la sección de control (CPU) del dispositivo de destino puede reconocer si el dispositivo origen es, o no, un dispositivo e-HDMI, sobre la base de señal de salida SG416 del comparador 454.

En conformidad con el ejemplo de la configuración ilustrada en la Figura 9, en el caso de una interfaz en donde un cable HDMI único realiza la transmisión de datos de imagen (video) y datos de audio, el intercambio y la autenticación de información de dispositivo conectado, la comunicación de datos de control del dispositivo, y la comunicación de red LAN, se realiza la comunicación de red LAN por medio de una comunicación bidireccional por intermedio de un par único de rutas de transmisión diferenciales, y el estado operativo de conexión de la interfaz se notifica por medio de polarización de corriente continua potencial de corriente continua DC de al menos una ruta de transmisión, con lo que se permite una separación especial si ninguna línea SCL y la línea SDA físicamente utilizada para la comunicación de red LAN. Como resultado un circuito para la comunicación de red LAN puede formarse sin

considerar las especificaciones eléctricas definidas para DDC, con lo que se obtiene una comunicación de red LAN estable y fiable a bajo coste.

5 Conviene señalar que la resistencia *pull-up* 421, ilustrada en la Figura 9 puede proporcionarse no dentro del dispositivo origen sino dentro del cable HDMI. En tal caso, los respectivos terminales de la resistencia *pull-up* 421 están conectados a la línea reservada 501 y una línea (línea de señal) conectada a la alimentación de corriente eléctrica (potencial de la fuente de alimentación), respectivamente, de las líneas proporcionadas dentro del cable HDMI.

10 Además, la resistencia *pull-down* 451 y la resistencia 463, ilustradas en la Figura 9, pueden proporcionarse no dentro del dispositivo de destino sino dentro del cable HDMI. En tal caso, los respectivos terminales de la resistencia *pull-down* 451 están conectados a la línea reservada 501 y una línea (línea de puesta a masa) conectada a la puesta a masa (potencial de referencia) respectivamente, de las líneas proporcionadas dentro del cable HDMI. Además, los respectivos terminales de la resistencia 463 están conectados a la línea HPD 502 y una línea (línea de puesta a masa) conectada a la masa (potencial de referencia) respectivamente, de las líneas proporcionadas dentro del cable HDMI.

20 A continuación, se describen los modos de transmisión para los datos de imagen en 3D. En primer lugar, se proporcionará una descripción del caso en el que los datos de imagen en 3D de una señal original estén formados por los datos imagen del ojo izquierdo (L) y del ojo derecho (R). En este caso, la descripción es dirigida al caso en el que los datos de imagen del ojo izquierdo (L) y del ojo derecho (R) son cada uno datos de imagen en un formato de 1920 x 1080. Cuando se transmite esta señal original por intermedio de una interfaz digital de banda base, a modo de ejemplo, los siguientes seis modos de transmisión son susceptibles de establecimiento.

25 Los Modos (1) a (3) son los modos más deseables puesto que la transmisión es posible sin causar degradación en la calidad de la señal original. Sin embargo, puesto que se necesita dos veces el ancho de banda de transmisión actual, estos modos son posibles cuando se dispone de un ancho de banda de transmisión suficiente. Además, los Modos (4) a (6) son modos para transmitir datos de imagen en 3D con el ancho de banda de transmisión actual de 1920x1080p.

30 El Modo (1) es un modo en el que, según se ilustra en la Figura 11(a), los datos de pixel de datos de imagen del ojo izquierdo y los datos de pixel de datos de imagen del ojo derecho se conmutan de forma secuencial en cada frecuencia de reloj de TMDS. En este caso, aunque la frecuencia del reloj de pixel puede ser la misma que en la técnica relacionada, se necesita un circuito para la conmutación pixel por pixel. Conviene señalar que aunque el número de pixels en la dirección horizontal es 3840 pixels en la Figura 11(a), pueden utilizarse dos líneas de 1920 pixels.

35 El Modo (2) es un modo en el que, según se ilustra en la Figura 11(b), una línea de los datos de imagen del ojo izquierdo y una línea de los datos de imagen del ojo derecho se transmiten de forma alternada y las líneas se conmutan por una memoria de líneas. En este caso, como el formato de vídeo es necesario definir un nuevo formato de vídeo de 1920 x 2160.

40 El Modo (3) es un modo en el que, según se ilustra en la Figura 11(c), los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se conmutan secuencialmente, campo por campo. En este caso, aunque una memoria de campo es necesaria para el proceso de conmutación, el procesamiento de señales en el dispositivo origen se hace más simple.

45 El Modo (4) es un modo en el que, según se ilustra en la Figura 12(a), una línea de los datos de imagen del ojo izquierdo y una línea de los datos de imagen del ojo derecho se transmiten, de forma alternada. En este caso, las líneas de los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho son cada una reducidas a 1/2. Este modo corresponde a la señal de vídeo en el modo de presentación visual de imagen estereoscópica denominado "modo de placa de diferencia de fase" descrito con anterioridad, y aunque se trata de un modo que realiza un procesamiento de señal en la sección de presentación visual del dispositivo de destino más simple, la resolución vertical se hace la mitad con respecto a la señal original.

50 El Modo (5) es un modo en el que, según se ilustra en la Figura 12(b), los datos de cada línea de los datos de imagen del ojo izquierdo se transmiten en la primera mitad de la dirección vertical, y los datos de cada línea de los datos de imagen del ojo izquierdo se transmiten en la segunda mitad de la dirección vertical. En este caso, como en el modo anteriormente descrito (4), aunque la resolución vertical se haga la mitad con respecto a la señal original, puesto que las líneas de los datos de imagen del ojo izquierdo y de los datos de imagen del ojo derecho son reducidas a 1/2, no existe ninguna necesidad de conmutación línea por línea.

55 El Modo (6) es el modo de "lado por lado" actualmente utilizado para la difusión experimental, en donde, según se ilustra en la Figura 12(c), los datos de pixel de datos de imagen del ojo izquierdo se transmiten en la primera mitad de la dirección horizontal y los datos de pixel de datos de imagen del ojo derecho se transmiten en la segunda mitad de la dirección horizontal. En este caso, puesto que los datos de pixel en la dirección horizontal se reducen a 1/2 en

5 cada uno de los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho, la resolución horizontal se hace 1/2 en comparación con el Modo (4) y el Modo (5) descritos con anterioridad. Sin embargo puesto que los contenidos pueden determinarse incluso con dispositivos de destinos que no soportan datos de imagen en 3D, el modo tiene una alta compatibilidad con la sección de presentación visual de dispositivo de destinos en la técnica relacionada.

10 Cuando se selecciona uno de los Modos (1) a (6) descritos con anterioridad, la sección de procesamiento de señal en 3D 229 del reproductor de disco 210 descrito con anterioridad realiza un proceso de generación de datos sintetizados (véase Figuras 11(a) a 11(c) y Figuras 12(a) a 12(c)) adecuados para el modo de transmisión seleccionado, a partir de los datos de imagen en 3D (datos de imagen ojo izquierdo (L) y datos de imagen del ojo derecho (R)) de la señal original. Además, en ese caso, la sección de procesamiento de señal en 3D 254 del receptor de televisión 250 descrito con anterioridad, realiza un proceso de separación y extracción de los datos de imagen del ojo izquierdo (L) y los datos de imagen del ojo derecho (R) a partir de los datos sintetizados.

15 A continuación, se proporcionará una descripción de transmisión de datos y sus formatos de empaquetado en los modos (1) a (6) descritos con anterioridad.

20 La Figura 13 ilustra un ejemplo de transmisión de datos de TMDS en el modo (1). En este caso, los datos de 3840 pixels x 1080 líneas de pixels activos (datos sintetizados de datos de imagen del ojo izquierdo (L) y datos de imagen del ojo derecho (R)) se colocan en el periodo de vídeo activo de 1920 pixels x 1080 líneas.

25 La Figura 14 ilustra un ejemplo de formato de empaquetado cuando se transmiten datos de imagen en 3D en el modo (1) por intermedio de los tres canales TMDS números 0, 1 y 2 de HDMI. Dos modos, RGB 4:4:4 e YCbCr4:4:4, se ilustran como modos de transmisión para datos de imagen. En este caso la relación entre un reloj de TMDS y un reloj de pixel es tal que $\text{reloj de TMDS} = 2x \text{reloj de pixel}$.

30 En el modo RGB 4:4:4, los datos azules (B) de 8 bits, los datos verdes (G) de 8 bits y los datos rojos (R) de 8 bits, que constituyen los datos de pixel de datos de imagen del ojo derecho (R) se colocan en las zonas de datos en la primera mitad de pixels individuales en los canales TMDS números 0, 1, y 2, respectivamente. Además, en el modo RGB 4:4:4, los datos de color azul (B) de 8 bits, los datos de color verde (G) de 8 bits y los datos de color rojo (R) de 8 bits que constituyen los datos de pixels de datos de imagen del ojo izquierdo (L) se colocan en las zonas de datos en la segunda mitad de pixels individuales en los canales TMDS números 0, 1, y 2, respectivamente.

35 En el modo YCbCr 4:4:4, los datos de crominancia azul (Cb) de 8 bits, datos de luminancia (Y) de 8 bits y los datos de crominancia roja (Cr) de 8 bits, que constituyen los datos de pixel de los datos de imagen del ojo derecho (R) se colocan en la zona de datos de la primera mitad de pixels individuales en los canales de TMDS números 0, 1, 2, respectivamente. Además, en el modo YCbCr 4:4:4, los datos de crominancia azul (Cb) de 8 bits, los datos de luminancia (Y) de 8 bits y los datos de crominancia roja (Cr) de 8 bits, que constituyen los datos de pixels de los datos de imagen del ojo izquierdo (L), se colocan en las zonas de datos en la segunda mitad de pixels individuales en los canales de TMDS números 0, 1 y 2 respectivamente.

40 Conviene señalar que en este Modo (1), los datos de imagen del ojo izquierdo pueden colocarse en la zona de datos en la primera mitad de cada pixel, y datos de imagen del ojo derecho pueden colocarse en la zona de datos en la segunda mitad de cada pixel.

45 La Figura 15 ilustra un ejemplo de transmisión de datos de TMDS en el modo (2). En este caso, los datos de 1920 pixels x 2160 líneas de pixels activos (datos sintetizados de datos de imagen del ojo izquierdo (L) y datos de imagen del ojo derecho (R)) se colocan en el periodo de vídeo activo de 1920 pixels x 2160 líneas.

50 La Figura 16 ilustra un ejemplo del formato de empaquetado cuando se transmiten datos de imagen en 3D en el modo (2) por intermedio de los tres canales TMDS números 0, 1 y 2 de HDMI. Dos modos, RGB 4:4:4 e YCbCr4:4:4, se ilustran como modos de transmisión para datos de imagen. En este caso, la relación entre un reloj de TMDS y un reloj de pixel es tal que $\text{reloj de TMDS} = \text{reloj de pixel}$.

55 En el modo RGB 4:4:4, los datos azules (B) de 8 bits, los datos verdes (G) de 8 bits y los datos rojos (R) de 8 bits, que constituyen los datos de pixel de datos de imagen del ojo izquierdo (L) se colocan en las zonas de datos de pixels individuales en líneas de numeración impar en los canales TMDS números 0, 1, y 2, respectivamente. Además, en este modo RGB 4:4:4, los datos de color azul (B) de 8 bits, los datos de color verde (G) de 8 bits y los datos de color rojo (R) de 8 bits que constituyen los datos de pixels de datos de imagen del ojo derecho (R) se colocan en las zonas de datos de pixels individuales en líneas de numeración par en los canales TMDS números 0, 1, y 2, respectivamente.

60 En el modo YCbCr 4:4:4, los datos de crominancia azul (Cb) de 8 bits, los datos de luminancia (Y) de 8 bits y los datos de crominancia roja (Cr) de 8 bits, que constituyen los datos de pixel de los datos de imagen del ojo izquierdo (L) se colocan en la zona de datos de pixels individuales en líneas de numeración impar en los canales de TMDS números 0, 1, 2, respectivamente. Además, en este modo YCbCr 4:4:4, los datos de crominancia azul (Cb) de 8 bits,

los datos de luminancia (Y) de 8 bits y los datos de crominancia roja (Cr) de 8 bits, que constituyen los datos de pixels de los datos de imagen del ojo derecho (R), se colocan en las zonas de datos de pixels individuales en líneas de numeración par en los canales de TMDS números 0, 1 y 2 respectivamente.

- 5 Conviene señalar que en este Modo (2), los datos de imagen del ojo derecho pueden colocarse en líneas de numeración impar y datos de imagen del ojo izquierdo pueden colocarse en líneas de numeración par.

10 La Figura 17 ilustra un ejemplo de transmisión de datos de TMDS en el modo (3). En este caso, los datos de imagen de ojo izquierdo (L) datos de imagen de 1920 pixels x 1080 líneas de pixels activos se colocan en los campos de numeración impar del periodo de vídeo activo de 1920 pixels x 1080 líneas. Además, los datos de imagen de ojo derecho (R) de 1920 pixels x 1080 líneas de pixels activos se colocan en los campos de numeración par del periodo de vídeo activo de 1920 pixels x 1080 líneas.

15 La Figura 18 y la Figura 19 ilustran un ejemplo de formato de empaquetado cuando se transmiten datos de imagen en 3D en el modo (3), en los tres canales TMDS números 0, 1 y 2 de HDMI. Dos modos, RGB 4:4:4 e YCbCr4:4:4, se ilustran como modos de transmisión para datos de imagen. En este caso, la relación entre un reloj de TMDS y un reloj de pixel es tal que $\text{reloj de TMDS} = \text{reloj de pixel}$.

20 En el modo RGB 4:4:4, los datos de color azul (B) de 8 bits, los datos de color verde (G) de 8 bits y los datos de color rojo (R) de 8 bits, que constituyen los datos de pixel de datos de imagen del ojo izquierdo (L) se colocan en las zonas de datos de pixels individuales en campos de numeración impar en los canales TMDS números 0, 1, y 2, respectivamente. Además, en este modo RGB 4:4:4, los datos de color azul (B) de 8 bits, los datos de color verde (G) de 8 bits y los datos de color rojo (R) de 8 bits que constituyen los datos de pixels de datos de imagen del ojo derecho (R) se colocan en las zonas de datos de pixels individuales en campos de numeración par en los canales TMDS números 0, 1, y 2, respectivamente.

30 En el modo YCbCr 4:4:4, los datos de crominancia azul (Cb) de 8 bits, los datos de luminancia (Y) de 8 bits y los datos de crominancia roja (Cr) de 8 bits, que constituyen los datos de pixel de los datos de imagen del ojo izquierdo (L) se colocan en la zona de datos de pixels individuales en campos de numeración impar en los canales de TMDS números 0, 1, 2, respectivamente. Además, en este modo YCbCr 4:4:4, los datos de crominancia azul (Cb) de 8 bits, los datos de luminancia (Y) de 8 bits y los datos de crominancia roja (R) de 8 bits, que constituyen los datos de pixels de los datos de imagen del ojo derecho (R), se colocan en las zonas de datos en la segunda mitad de pixels individuales en campos de numeración par en los canales de TMDS números 0, 1 y 2 respectivamente.

- 35 Conviene señalar que en este Modo (3), datos de imagen del ojo derecho pueden colocarse en las zonas de datos de pixels individuales en campos de numeración impar y datos de imagen del ojo izquierdo pueden colocarse en las zonas de datos de pixels individuales en campos de numeración par.

40 La Figura 20 ilustra un ejemplo de transmisión de datos de TMDS en el modo (4). En este caso, los datos de 1920 pixels x 1080 líneas de pixels activos (datos sintetizados de datos de imagen de ojo izquierdo (L) y datos de imagen de ojo derecho (R)) se colocan en el periodo de vídeo activo de 1920 pixels x 1080 líneas.

45 Conviene señalar que en el caso de este Modo (4), según se describió con anterioridad, las líneas en la dirección vertical de cada uno de los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se reducen a 1/2. En este caso, los datos de imagen del ojo izquierdo a transmitirse son líneas de numeración impar o líneas de numeración par y, de forma análoga, los datos de imagen del ojo derecho a transmitirse son líneas de numeración impar o líneas de numeración par. Por lo tanto, existen cuatro posibles combinaciones, en las que los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho son líneas de numeración impar, tanto los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho son líneas de numeración par, los datos de imagen del ojo izquierdo son líneas de numeración impar y los datos de imagen del ojo derecho son líneas de numeración par, y los datos de imagen del ojo izquierdo son líneas de numeración par y los datos de imagen del ojo derecho son líneas de numeración impar. La Figura 20 ilustra el caso en el que los datos de imagen del ojo izquierdo son líneas de numeración impar y los datos de imagen del ojo derecho son líneas de numeración par.

55 La Figura 21 ilustra un ejemplo de formato de empaquetado cuando se transmiten datos de imagen en 3D en el modo (4) en los tres canales TMDS números 0, 1 y 2 de HDMI. Tres modos, RGB 4:4:4, YCbCr 4:4:4, e YCbCr 4:2:2, se ilustran como modos de transmisión para datos de imagen. En este caso, la relación entre un reloj de TMDS y un reloj de pixel es tal que $\text{reloj de TMDS} = \text{reloj de pixel}$.

60 En el modo RGB 4:4:4, los datos de color azul (B) de 8 bits, los datos de color verde (G) de 8 bits y los datos de color rojo (R) de 8 bits, que constituyen los datos de pixel de datos de imagen del ojo izquierdo (L) se colocan en las zonas de datos de pixels individuales en líneas de numeración impar en los canales TMDS números 0, 1, y 2, respectivamente. Además, en este modo RGB 4:4:4, los datos de color azul (B) de 8 bits, los datos de color verde (G) de 8 bits y los datos de color rojo (R) de 8 bits que constituyen los datos de pixel de datos de imagen del ojo derecho (R) se colocan en las zonas de datos de pixels individuales en líneas de numeración par en los canales TMDS números 0, 1, y 2, respectivamente.

- 5 En el modo YCbCr 4:4:4, los datos de crominancia azul (Cb) de 8 bits, los datos de luminancia (Y) de 8 bits y los datos de crominancia roja (Cr) de 8 bits, que constituyen los datos de pixel de los datos de imagen del ojo izquierdo (L) se colocan en la zona de datos de pixels individuales en líneas de numeración impar en los canales de TMDS números 0, 1, 2, respectivamente. Además, en este modo YCbCr 4:4:4, los datos de crominancia azul (Cb) de 8 bits, los datos de luminancia (Y) de 8 bits y los datos de crominancia roja (Cr) de 8 bits, que constituyen los datos de pixels de los datos de imagen del ojo derecho (R), se colocan en las zonas de datos de pixels individuales en líneas de numeración par en los canales de TMDS números 0, 1 y 2 respectivamente.
- 10 En el modo YCbCr 4:2:2, en la zonas de datos de pixels individuales en líneas de numeración par en el canal TMDS nº 0, los datos de bit 0 a bit 3 de datos de luminancia (Y) que constituyen los datos de pixel de datos de imagen del ojo izquierdo (L) se colocan, y también los datos de bit 0 a bit 3 de datos crominancia azul (Cb) y los datos de bit 0 a bit 3 de datos crominancia de color rojo (Cr) se colocan, alternativamente, pixel por pixel. Además, en el modo YCbCr 4:2:2 en la zonas de datos de pixels individuales en líneas de numeración impar en el canal TMDS nº 1, los datos de bit 4 a bit 11 de luminancia (Y) de datos de imagen del ojo izquierdo (L) se colocan a este respecto.
- 15 Además, en el modo YCbCr 4:2:2, en la zonas de datos de pixels individuales en líneas de numeración impar en el canal TMDS nº 2, los datos de bit 4 a bit 11 de datos crominancia azul (Cb) y los datos de bit 4 a bit 11 de datos de crominancia de color rojo (Cr) de datos de imagen del ojo izquierdo (L) se colocan de forma alternada pixel por pixel.
- 20 Además, en el modo YCbCr 4:2:2, en la zonas de datos de pixels individuales en líneas de numeración par en el canal TMDS nº 0, los datos de bit 0 a bit 3 de datos luminancia (Y) que constituyen los datos de pixels de datos de imagen del ojo derecho (R) se colocan a este respecto y también los datos de bit 0 a bit 3 de datos de crominancia azul (Cb) y los datos de bit 0 a bit 3 de datos de crominancia de color rojo (Cr) se colocan de forma alternada pixel por pixel. Además, en el modo YCbCr 4:2:2, en la zonas de datos de pixels individuales en líneas de numeración par en el canal TMDS nº 1, los datos de bit 4 a bit 11 de datos de luminancia (Y) de datos de imagen del ojo derecho (R) también se colocan. Además, en el modo YCbCr 4:2:2, en la zonas de datos de pixels individuales en líneas de numeración par en el canal TMDS nº 2, los datos de bit 4 a bit 11 de datos de crominancia azul (Cb) y los datos de bit 4 a bit 11 de datos de crominancia de color rojo (Cr) de datos de imagen del ojo derecho (R) se colocan de forma alternada pixel por pixel.
- 25
- 30 Conviene señalar que en este Modo (4), los datos de imagen del ojo derecho pueden colocarse en líneas de numeración impar, y los datos de imagen del ojo izquierdo pueden colocarse en líneas de numeración par.
- 35 La Figura 22 ilustra un ejemplo de transmisión de datos de TMDS en el modo (5). En este caso, los datos de 1920 pixels x 1080 líneas de pixels activos (datos sintetizados de datos de imagen del ojo izquierdo (L) y datos de imagen del ojo derecho (R)) se colocan en el periodo de vídeo activo de 1920 pixels x 1080 líneas.
- 40 Conviene señalar que en el caso de este Modo (5), según se describió con anterioridad, las líneas en la dirección vertical de cada uno de los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se reducen a 1/2. En este caso, los datos de imagen del ojo izquierdo a transmitirse son líneas de numeración impar o líneas de numeración par y, de forma análoga, los datos de imagen del ojo derecho a transmitirse son líneas de numeración impar o líneas de numeración par. Por lo tanto, existen cuatro combinaciones posibles, en las que los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho son líneas de numeración impar, los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho son líneas de numeración par, los datos de imagen del ojo izquierdo son líneas de numeración impar y los datos de imagen del ojo derecho son líneas de numeración par, y los datos de imagen del ojo izquierdo son líneas de numeración par y los datos de imagen del ojo derecho son líneas de numeración impar. La Figura 22 ilustra el caso en el que los datos de imagen del ojo izquierdo son líneas de numeración impar y los datos de imagen del ojo derecho líneas de numeración par.
- 45
- 50 La Figura 23 y la Figura 24 ilustran un ejemplo de formato de empaquetado cuando se transmiten datos de imagen en 3D en el modo (5) en los tres canales TMDS números 0, 1 y 2 de HDMI. Tres modos, RGB 4:4:4, YCbCr 4:4:4, e YCbCr 4:2:2, se ilustran como modos de transmisión para datos de imagen. En este caso, la relación entre un reloj de TMDS y un reloj de pixel es tal que reloj de TMDS = reloj de pixel.
- 55 En el modo RGB 4:4:4, los datos de color azul (B) de 8 bits, los datos de color verde (G) de 8 bits y los datos de color rojo (R) de 8 bits, que constituyen los datos de pixel de datos de imagen del ojo izquierdo (L) se colocan en la primera mitad vertical de las zonas de datos de pixels individuales en los canales TMDS números 0, 1, y 2, respectivamente. Además, en este modo RGB 4:4:4, los datos de color azul (B) de 8 bits, los datos de color verde (G) de 8 bits y los datos de color rojo (R) de 8 bits que constituyen los datos de pixel de datos de imagen del ojo derecho (R) se colocan en la segunda mitad vertical de las zonas de datos de pixels individuales en los canales TMDS números 0, 1, y 2, respectivamente.
- 60
- 65 En el modo YCbCr 4:4:4, los datos de crominancia azul (Cb) de 8 bits, los datos de luminancia (Y) de 8 bits y los datos de crominancia roja (Cr) de 8 bits, que constituyen los datos de pixel de los datos de imagen del ojo izquierdo (L) se colocan en la primera mitad vertical de las zonas de datos de pixels individuales en los canales de TMDS números 0, 1, 2, respectivamente. Además, en este modo YCbCr 4:4:4, los datos de crominancia azul (Cb) de 8 bits,

los datos de luminancia (Y) de 8 bits y los datos de crominancia roja (Cr) de 8 bits, que constituyen los datos de pixels de los datos de imagen del ojo derecho (R), se colocan en la segunda mitad vertical de las zonas de datos de pixels individuales en los canales de TMDS números 0, 1 y 2 respectivamente.

5 En el modo YCbCr 4:2:2, en la primera mitad vertical de las zonas de datos de pixels individuales en el canal TMDS nº 0, los datos de bit 0 a bit 3 de datos de luminancia (Y) que constituyen los datos de pixel de datos de imagen del ojo izquierdo (L) se colocan a este respecto, y también los datos de bit 0 a bit 3 de datos crominancia azul (Cb) y los datos de bit 0 a bit 3 de datos de crominancia de color rojo (Cr) se colocan, alternativamente, pixel por pixel.

10 Además, en el modo YCbCr 4:2:2 en la primera mitad vertical de las zonas de datos de pixels individuales en el canal TMDS nº 1, los datos de bit 4 a bit 11 de los datos de luminancia (Y) de datos de imagen del ojo izquierdo (L) se colocan a este respecto. Además, en el modo YCbCr 4:2:2, en la primera mitad vertical de las zonas de datos de pixels individuales en el canal TMDS nº 2, los datos de bit 4 a bit 11 de datos de crominancia azul (Cb) y los datos de bit 4 a bit 11 de datos de crominancia de color rojo (Cr) de datos de imagen del ojo izquierdo (L) se colocan de forma alternativa, pixel por pixel.

15 Además, en el modo YCbCr 4:2:2, en la segunda mitad vertical de las zonas de datos de pixels individuales en el canal TMDS nº 0, los datos de bit 0 a bit 3 de datos de luminancia (Y) que constituyen los datos de pixels de datos de imagen del ojo derecho (R) se colocan a este respecto y además, los datos de bit 0 a bit 3 de datos de crominancia azul (Cb) y los datos de bit 0 a bit 3 de datos de crominancia de color rojo (Cr) se colocan alternativamente pixel por pixel.

20 Además, en el modo YCbCr 4:2:2, en la segunda mitad vertical de las zonas de datos de pixels individuales en el canal TMDS nº 1, los datos de bit 4 a bit 11 de datos de luminancia (Y) de datos de imagen del ojo derecho (R) también se colocan. Además, en el modo YCbCr 4:2:2, en la segunda mitad vertical de las zonas de datos de pixels individuales en el canal TMDS nº 2, los datos de bit 4 a bit 11 de datos de crominancia azul (Cb) y los datos de bit 4 a bit 11 de datos de crominancia de color rojo (Cr) de datos de imagen del ojo derecho (R) se colocan alternativamente pixel por pixel

25 Conviene señalar que en este Modo (5), datos de imagen del ojo derecho pueden colocarse en la primera mitad vertical de las zonas de datos de pixels individuales, y datos de imagen del ojo izquierdo pueden colocarse en la segunda mitad vertical de las zonas de datos de pixels individuales.

30 La Figura 25 ilustra un ejemplo de transmisión de datos de TMDS en el modo (6). En este caso, los datos de 1920 pixels x 1080 líneas de pixels activos (datos sintetizados de datos de imagen del ojo izquierdo (L) y datos de imagen del ojo derecho (R)) se colocan en el periodo de vídeo activo de 1920 pixels x 1080 líneas.

35 Conviene señalar que en el caso de este Modo (6), según se describió con anterioridad, los datos de pixels en la dirección horizontal de cada uno de los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se reducen a 1/2. En este caso, los datos de imagen del ojo izquierdo a transmitirse son pixel de numeración impar o pixel de numeración par y, de forma análoga, los datos de imagen del ojo derecho a transmitirse son pixels de numeración impar o pixels de numeración par. Por lo tanto, existen cuatro combinaciones posibles, en las que los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho son pixels de numeración impar, los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho son pixels de numeración par, los datos de imagen del ojo izquierdo son pixels de numeración impar y los datos de imagen del ojo derecho son pixels de numeración par, y los datos de imagen del ojo izquierdo son pixels de numeración par y los datos de imagen del ojo derecho son pixels de numeración impar.

40 Figura 26 ilustra un ejemplo de formato de empaquetado cuando se transmiten datos de imagen en 3D en el modo (6) en los tres canales TMDS números 0, 1 y 2 de HDMI. Tres modos, RGB 4:4:4, YCbCr 4:4:4, e YCbCr 4:2:2, se ilustran como modos de transmisión para datos de imagen. En este caso, la relación entre un reloj de TMDS y un reloj de pixel es tal que reloj de TMDS = reloj de pixel.

45 En el modo RGB 4:4:4, los datos de color azul (B) de 8 bits, los datos de color verde (G) de 8 bits y los datos de color rojo (R) de 8 bits, que constituyen los datos de pixel de datos de imagen del ojo izquierdo (L) se colocan en la primera mitad horizontal de las zonas de datos de pixels individuales en los canales TMDS números 0, 1, y 2, respectivamente. Además, en este modo RGB 4:4:4, los datos de color azul (B) de 8 bits, los datos de color verde (G) de 8 bits y los datos de color rojo (R) de 8 bits que constituyen los datos de pixel de datos de imagen del ojo derecho (R) se colocan en la segunda mitad horizontal de la zonas de datos de pixels individuales en los canales TMDS números 0, 1, y 2, respectivamente.

50 En el modo YCbCr 4:4:4, los datos de crominancia azul (Cb) de 8 bits, los datos de luminancia (Y) de 8 bits y los datos de crominancia roja (Cr) de 8 bits, que constituyen los datos de pixel de los datos de pixel de datos imagen del ojo izquierdo (L) se colocan en la primera mitad horizontal de las zonas de datos de pixels individuales en los canales de TMDS números 0, 1, 2, respectivamente. Además, en este modo YCbCr 4:4:4, los datos de crominancia azul (Cb) de 8 bits, los datos de luminancia (Y) de 8 bits y los datos de crominancia roja (Cr) de 8 bits, que

constituyen los datos de pixeles de los datos de imagen del ojo derecho (R), se colocan en la segunda mitad horizontal de las zonas de datos de pixeles individuales en los canales de TMDS números 0, 1 y 2 respectivamente.

5 En el modo YCbCr 4:2:2, en la primera mitad horizontal de las zonas de datos de pixeles individuales en el canal TMDS nº 0, los datos de bit 0 a bit 3 de datos de luminancia (Y) que constituyen los datos de pixel de datos de imagen del ojo izquierdo (L) se colocan, y también los datos de bit 0 a bit 3 de datos crominancia azul (Cb) y los datos de bit 0 a bit 3 de datos crominancia de color rojo (Cr) se colocan, alternativamente, pixel por pixel.

10 Además, en el modo YCbCr 4:2:2 en la primera mitad horizontal de las zonas de datos de pixeles individuales en el canal TMDS nº 1, los datos de bit 4 a bit 11 de los datos de luminancia (Y) de datos de imagen del ojo izquierdo (L) se colocan a este respecto. Además, en el modo YCbCr 4:2:2, en la primera mitad horizontal de las zonas de datos de pixeles individuales en el canal TMDS nº 2, los datos de bit 4 a bit 11 de datos de crominancia azul (Cb) y los datos de bit 4 a bit 11 de datos de crominancia de color rojo (Cr) de datos de imagen del ojo izquierdo (L) se colocan de alternativamente pixel por pixel.

15 Además, en el modo YCbCr 4:2:2, en la segunda mitad horizontal de las zonas de datos de pixeles individuales en el canal TMDS nº 0, los datos de bit 0 a bit 3 de datos luminancia (Y) que constituyen los datos de pixeles de datos de imagen del ojo derecho (R) se colocan a este respecto y también los datos de bit 0 a bit 3 de datos de crominancia azul (Cb) y los datos de bit 0 a bit 3 de datos de crominancia de color rojo (Cr)) se colocan alternativamente pixel por pixel.

20 Además, en el modo YCbCr 4:2:2, en la segunda mitad horizontal de las zonas de datos de pixeles individuales en el canal TMDS nº 1, los datos de bit 4 a bit 11 de datos de luminancia (Y) de datos de imagen del ojo derecho (R) también se colocan. Además, en el modo YCbCr 4:2:2, en la segunda mitad horizontal de las zonas de datos de pixeles individuales en el canal TMDS nº 2, los datos de bit 4 a bit 11 de datos de crominancia azul (Cb) y los datos de bit 4 a bit 11 de datos de crominancia de color rojo (Cr) de datos de imagen del ojo derecho (R) se colocan alternativamente pixel por pixel

25 Conviene señalar que en este modo (6), los datos de imagen del ojo derecho pueden colocarse en la primera mitad vertical de las zonas de datos de pixeles individuales, y datos de imagen del ojo izquierdo pueden colocarse en la segunda mitad vertical de las zonas de datos de pixeles individuales.

30 A continuación, se proporcionará una descripción del caso del modo MPEG-C en el que los datos de imagen en 3D de una señal original se forman por dos datos de imágenes bidireccionales (2D) (véase Figura 27(a)) y datos de profundidad (véase Figura 27(b)) correspondientes a cada pixel.

35 En el caso de este modo MPEG-C, datos de imagen bidimensional en el modo 4:4:4 se convierte en el modo 4:2:2, datos de profundidad se colocan en el espacio libre, y datos sintetizados de los datos de imagen bidimensionales y los datos de profundidad se transmiten en los canales TMDS de HDMI. Es decir, en este caso, los datos de pixel que constituyen datos de imágenes bidimensionales y datos de profundidad correspondientes a los datos de pixel se colocan en la zona de datos de cada pixel (imagen).

40 La Figura 28 ilustra un ejemplo de transmisión de datos de TMDS en el modo MPEG-C. En este caso, los datos de 1920 pixeles x 1080 líneas de pixeles activos (datos sintetizados de datos de imagen bidimensional y datos de profundidad) se colocan en el periodo de vídeo activo de 1920 pixeles x 1080 líneas.

45 La Figura 29 ilustra un ejemplo de formato de empaquetado cuando se transmiten datos de imagen en 3D en el modo MPEG-C en los tres canales TMDS números 0, 1 y 2 de HDMI. En este caso, la relación entre un reloj de TMDS y un reloj de pixel es tal que reloj de TMDS = reloj de pixel.

50 La Figura 29(a) ilustra, para fines de comparación, el formato de empaquetado de datos de imagen bidimensional en el modo YCbCr 4:4:4. En las zonas de datos de pixeles individuales en los canales TMDS números 0, 1 y 2, se colocan, respectivamente, datos de crominancia azul (Cb) de 8 bits, datos de luminancia (Y) de 8 bits y datos de crominancia roja (Cr) de 8 bits, que constituyen los datos de pixel de datos de imagen bidimensional.

55 La Figura 29(b) ilustra el formato de empaquetado de los datos sintetizados de datos de imagen bidimensional y datos de profundidad. En las zonas de datos de pixeles individuales en el canal TMDS nº 0, datos de crominancia azul (Cb) de 8 bits y datos de crominancia de color rojo (Cr) de 8 bits, se colocan alternativamente pixel por pixel. Además, datos de profundidad (D) de 8 bits se colocan en las zonas de datos de pixeles individuales en el canal TMDS nº 1.

60 De este modo, puesto que la señal de luminancia de 8 bits y los datos de profundidad de 8 bits se transmiten por un único reloj de pixel, el modo ilustrado en la Figura 29(b) se denomina modo "YCbCrD4:2:2:4". En este modo, mientras que los datos de pixel de las señales de crominancia Cb y Cr se reducen a 1/2, no se realiza ninguna reducción con respecto a los datos de profundidad. Esto es porque los datos de profundidad son datos de 8 bits relacionados con los datos de luminancia (Y) y por ello, necesitan mantenerse un equivalente de calidad para los

datos de luminancia (Y) que se reducen.

5 Cuando se selecciona el modo MPEG-C, la sección de procesamiento de señal en 3D (sección de codificación) 229 del reproductor de disco 210 descrito con anterioridad, realiza un proceso de generación de datos sintetizados correspondiente al modo "YCbCrD4:2:2:4" descrito con anterioridad, a partir de los datos de imagen en 3D (datos de imagen bidimensional y datos de profundidad) de la señal original. Además, en ese caso, la sección de procesamiento de señal en 3D (sección de decodificación) 254 del receptor de televisión 250 descrito con anterioridad, realiza un proceso de separación y extracción de los datos de imagen bidimensional y los datos de profundidad a partir de los datos sintetizados en el modo "YCbCrD4:2:2:4" que se ilustra en la Figura 30(a). A 10 continuación, con respecto a los datos de imagen bidimensional, la sección de procesamiento de señal en 3D 254 realiza un proceso de interpolación sobre los datos de crominancia Cb y Cr para su conversión en datos bidimensionales en el modo YCbCr4:4:4. Además, la sección de procesamiento de señal en 3D 254 realiza un cálculo utilizando los datos de imagen bidimensional y los datos de profundidad, con lo que se generan datos de imagen del ojo izquierdo (L) y datos de imagen del ojo derecho (R). 15

En el sistema AV 200 ilustrado en la Figura 1, la unidad CPU 214 del reproductor de disco 210 reconoce los modos de transmisión de datos de imagen en 3D o similares, que pueden soportarse por el receptor de televisión 250, sobre la base de E-EDID objeto de lectura desde la sección de recepción de HDMI 252 del receptor de televisión 250. 20

La Figura 31 ilustra un ejemplo de la estructura de datos de E-EDID. Este E-EDID está formado mediante un bloque básico y un bloque extendido. Colocados al principio del bloque básico están los datos definidos por la norma E-EDID 1.3 que se representa por "estructura básica de E-EDID 1.3", seguida por información de temporización para mantener la compatibilidad con el EDID que se representa por "temporización preferida", e información de temporización para mantener la compatibilidad con el EDID anterior que se representa por "2ª temporización" y diferente de "Temporización preferida". 25

Además, en el bloque básico, colocado en el orden siguiente a "2ª temporización" está la información representada por "Monitor NAME" que es indicativa del nombre de un aparato de presentación visual, e información representada por "Monitor Range Limits" que es indicativa del número de pixels visualizables en el caso cuando las relaciones de aspecto son 4:3 y 16:9. 30

Colocado al principio del bloque extendido está "Descriptor de vídeo corto". Se trata de información indicativa del tamaño de la imagen visualizable (resolución), velocidad de trama s y entrelazado/progresivo. Posteriormente, se coloca el denominado "Descriptor de audio corto". Se trata de información tal como modos de códec de audio que pueden reproducirse, frecuencia de muestreo, frecuencia de corte y recuento de bits de códec. Posteriormente se coloca información relacionada con los altavoces derecho e izquierdo representados por "Speaker Allocation" (Asignación de altavoces). 35

Además, en la bloque extendido, colocados después de "Speaker Allocation" están los datos representados por "específico del Proveedor" y definidos únicamente para cada fabricante, información de temporización para mantener la compatibilidad con el EDID anterior que se representa por "3ª temporización", e información de temporización para mantener la compatibilidad con el EDID anterior que se representa por "4ª temporización". 40

En esta forma de realización, las zonas de datos extendidas para memorizar datos de imagen en 3D (estéreo) se definen en esta zona de "Específico del Proveedor". La Figura 32 ilustra un ejemplo de la estructura de datos del área de "Específica del Proveedor". Esta zona "Específica del Proveedor" se proporciona con bloque 0 a N-ésimo bloque cada uno teniendo un bloque de un solo byte. Las zonas de datos para información de audio/imagen en 3D para ser memorizada por el dispositivo de destino (el receptor de televisión 250 en esta forma de realización) se definen en el 8º byte al 11º byte después del byte 0 al 7º byte ya definidos. 45 50

En primer lugar, el byte 0 al 7º byte serán descritos. En el byte 0 colocado al principio de representados por "Específico del Proveedor", está colocada una cabecera representada por el "código de etiqueta específico del Proveedor (=3)" que es indicativo de la zona de datos de datos "Específico del Proveedor", e información representada por "Longitud (=N)" que es indicativa de la longitud de los datos "Específico del Proveedor". 55

Además, en el 1º byte al 3º byte, existe información colocada representada por "Identificador de registro IEEE de 24 bits (0x000C03) con LSB primero" que es indicativo de un número "0x000C03" registrado para HDMI(R). Además, en el 4º byte y 5º byte, existen elementos de información colocados representados por "A", "B", "C" y "D" indicando cada una la dirección física del dispositivo de destino de 24 bits. 60

En el 6º byte, está colocado un indicador representado por "Supports-AI" que es indicativo de funciones soportadas por el dispositivo de destino, elementos de información representados por "DC-48 bits," "DC-36 bits," y "DC-30 bits" que especifican cada uno el número de bits por pixel, un indicador representado por "DC-Y444" que es indicativo de si el dispositivo de destino soporta, o no, la transmisión de una imagen en YCbCr4:4:4, y un indicador representado por "DVI-Dual" que es indicativo de si el dispositivo de destino soporta, o no, la interfaz DVI (Interfaz Visual Digital). 65

Además, en el 7º byte, existe información colocada representada por "Max-TMDS-Clock" que es indicativa de la frecuencia máxima del reloj de pixel TMDS.

5 A continuación, el 8º byte al 11º serán descritos. En el byte 8º byte al 10º byte, se memoriza información relacionada con una imagen en 3D. El 8º byte indica el soporte de RGB 4:4:4, el 9º byte indica el soporte del YCbCr 4:4:4, y el 10º byte indica el soporte de YCbCr 4:2:2. Escritos en el 7º bit al 1º bit de cada uno de los 8º byte al 10 byte están datos que indican 6 tipos (los formatos de video (formato RGB 4:4:4, formato YCbCr 4:4:4 y formato YCbCr 4:2:2) en los modos (1) a (6) descritos con anterioridad) de la imagen en 3D soportada por el dispositivo de destino.

10 El 7º bit soporte/no soporte para un modo (Modo (1): "Pixel ALT") en el que los datos de pixel de datos de imagen del ojo izquierdo y los datos de pixel de datos de imagen del ojo derecho se transmiten mientras se conmutan secuencialmente en cada reloj de TMDS. El 6º bit indica soporte/no soporte para un modo (Modo (2): "Simul") en donde una línea de los datos de imagen del ojo izquierdo y una línea de los datos de imagen del ojo derecho se transmiten de forma alternativa.

15 El 5º bit indica soporte/no soporte para un modo (Modo (3): "Field Seq." de secuencia de campo) en donde los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se transmiten mientras se conmutan secuencialmente, campo por campo. El 4º bit indica soporte/no soporte para un modo (Modo (4): "Line Seq.") en donde los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho son cada uno reducido a 1/2 en la dirección vertical, y una línea de los datos de imagen del ojo izquierdo y una línea de los datos de imagen del ojo derecho se transmiten de forma alternativa.

20 El 3º bit indica soporte/no soporte para un modo (Modo (5): "Arriba y Abajo") en donde los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se reducen cada uno a 1/2 en la dirección vertical, y cada línea de los datos de imagen del ojo izquierdo se transmiten en la primera mitad y cada línea de los datos de imagen del ojo izquierdo se transmiten en la segunda mitad. El 2º bit indica soporte/no soporte para un modo (Modo (6): "Lado por lado") en donde los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho son cada uno reducidos a 1/2 en la dirección horizontal, y cada uno de los datos de pixel de los datos de imagen del ojo izquierdo se transmiten en la primera mitad y cada uno de los datos de pixel de los datos de imagen del ojo izquierdo se transmiten en la segunda mitad.

25 El 1º bit indica soporte/no soporte para un modo de transmisión (modo MPEG-C) sobre la base de dos imágenes bidimensionales (imagen principal) y datos de profundidad especificados en MPEG-C. Los bits posteriores pueden asignarse cuando se propongan modos distintos a este último.

30 En el 11º byte, se memoriza información relacionada con audio en 3D. El 7º bit al 5º bit indican formatos de transmisión para audio en 3D que se soportan por el dispositivo de destino. A modo de ejemplo, el 7º bit indica el soporte para el método A, y el 6º bit indica el soporte para el método B, y el 5º bit indica el soporte para el método C. Los bits posteriores pueden asignarse cuando se proponen modos que sean distintos a estos últimos. Conviene señalar que se omite la descripción de los métodos A a C.

35 En el sistema AV 200 ilustrado en la Figura 1, después de confirmar la conexión del receptor de televisión (dispositivo de destino) 250 por la línea HPD, utilizando el DDC, la unidad CPU 214 del reproductor de disco 210 efectúa la lectura del E-EDID, y por lo tanto la información de audio/imagen en 3D desde el receptor de televisión 250, y reconoce los modos de transmisión para los datos de audio/imagen en 3D soportados por el receptor de televisión (dispositivo de destino).

40 En el sistema AV 200 ilustrado en la Figura 1, cuando se transmiten datos de audio/imagen en 3D (datos de imagen en 3D y datos de audio en 3D) al receptor de televisión (dispositivo de destino) 250, el reproductor de disco (dispositivo origen) 210 selecciona y transmite uno de entre los modos de transmisión datos de audio/imagen en 3D que pueden soportarse por el receptor de televisión 250, sobre la base de la información de audio/imagen en 3D objeto de lectura desde el receptor de televisión 250 según se describió con anterioridad.

45 En este momento, el reproductor de disco (dispositivo origen) 210 transmite información relacionada con el formato de audio/imagen que se está transmitiendo actualmente, al receptor de televisión (dispositivo de destino) 250. En este caso, el reproductor de disco 210 transmite la información al receptor de televisión 250 insertando la información en el periodo de borrado de datos de imagen en 3D (señal de vídeo) transmitidos al receptor de televisión 250. En este caso, el reproductor de disco 210 inserta información relacionada con el formato de imagen/audio que se está transmitiendo actualmente, en el periodo de borrado de los datos de imagen en 3D utilizando, a modo de ejemplo, un paquete InfoFrame de AVI (Información de Vídeo Auxiliar), paquete InfoFrame de audio o paquete similar de HDMI.

50 Un paquete InfoFrame de AVI se coloca en el periodo de Isla de Datos descrito con anterioridad. La Figura 33 ilustra un ejemplo de la estructura de datos de un paquete InfoFrame de AVI. En HDMI, se puede transmitir información relacionada con una imagen desde el dispositivo origen al dispositivo de destino por medio del paquete InfoFrame

de AVI.

El 0° byte define el "Tipo de paquete" indicativa de la clase del paquete de datos. El "tipo de paquete" de un paquete InfoFrame de AVI es "0x82". El 1° byte describe información de versión de la definición de datos de paquetes. Aunque sea actualmente "0x02" para un paquete InfoFrame de AVI, se convierte en "0x03" según se ilustra en la Figura si se define un modo de transmisión para datos de imagen en 3D en conformidad con esta invención. El 2° byte describe información indicativa de la longitud del paquete. Mientras es actualmente "0x0D" para un paquete InfoFrame de AVI, se convierte en "0x0E" según se ilustra en la Figura si se define la información de formato de salida de imagen en 3D en el 17° bit en conformidad con esta invención. Puesto que paquetes InfoFrame de AVI individuales se definen en CEA-861-D Sección 6-4, se omite aquí su descripción.

Se describirá el 17° byte. El 17° byte especifica uno de los modos de transmisión de datos de imagen en 3D seleccionados por el dispositivo origen (el reproductor de disco 210 en esta forma de realización). El 7° bit indica un modo (Modo (1): "Pixel ALT") en el que los datos de pixel de los datos de imagen del ojo izquierdo y los datos de pixel de los datos de imagen del ojo derecho se transmiten mientras se conmutan secuencialmente en cada frecuencia de reloj de TMDS. El 6° bits indica un modo (Modo (2): "Simul") en donde una línea de los datos de imagen del ojo izquierdo y una línea de los datos de imagen del ojo derecho se transmiten de forma alternativa.

El 5° bit indica un modo (Modo (3): "Field Seq.") en donde datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se transmiten mientras se realiza la conmutación secuencial, campo por campo. El 4° bit indica un modo (Modo (4): "Line Seq.") en donde los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se reducen cada uno a 1/2 en la dirección vertical, y una línea de los datos de imagen del ojo izquierdo y una línea de los datos de imagen del ojo derecho se transmiten de forma alternativa. El 3° bit indica un modo (Modo (5): "Arriba y abajo") en donde los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se reducen cada uno a 1/2 en la dirección vertical, y cada línea de los datos de imagen del ojo izquierdo se transmiten en la primera mitad y cada línea de los datos de imagen del ojo izquierdo se transmiten en la segunda mitad.

El 2° bit indica un modo (Modo (6): "Lado por lado") en donde datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se reducen cada uno a 1/2 en la dirección horizontal, y cada datos de pixel de los datos de imagen del ojo izquierdo se transmiten en la primera mitad y cada datos de pixel de los datos de imagen del ojo izquierdo se transmiten en la segunda mitad. El 1° bit indica un modo de transmisión (modo MPEG-C) basado una imagen bidimensional y en los datos de profundidad especificados en MPEG-C.

Por lo tanto, en el caso cuando cualquiera de los bits desde el 7° bit al 1° bit se establece, el dispositivo de destino (el receptor de televisión 250 en esta forma de realización) puede determinar que se están transmitiendo datos de imagen en 3D. Además, el Modo (1) utiliza un formato de vídeo de 3840 x 1080 y el modo (2) utiliza un formato de vídeo de 1920 x 2160. De este modo, puesto que el formato de vídeo ha de especificarse en bits VIC6 a VICO del 7° byte de un paquete Infoframe de AVI, un formato de vídeo correspondiente a un modo se selecciona de entre los formatos de vídeo ilustrados en la Figura 34. Además, el 6° bit y 5° bit del 4° byte del paquete Infoframe de AVI especifica RGB 4:4:4/YCbCr 4:4:4/YCbCr 4:2:2.

Además, la información de color de profundidad debe transmitirse en un paquete diferente de un paquete InfoFrame de AVI. De este modo, según se ilustra en la Figura 35, en el caso de los Modos (1) a (3), se especifican 48 bit (0x7) en los bits CD3 a CDO de un paquete de Protocolo de Control General.

Un paquete de InfoFrame de audio se coloca en el periodo de Isla de Datos descrito con anterioridad. La Figura 36 ilustra la estructura de datos de un paquete InfoFrame de audio. En HDMI, se puede transmitir información adicional relacionada con audio desde el dispositivo origen el dispositivo de destino por intermedio del Paquete de InfoFrame de audio.

El 0° byte define "Tipo de paquete" indicativo de la clase de paquete de datos, que es "0x84" para un paquete InfoFrame de audio utilizado en esta invención. El 1° byte describe información de versión de la definición de datos de paquetes. Aunque es actualmente "0x01" para un paquete de InfoFrame de audio, se convierte en "0x02" según se ilustra en la figura si se define una transmisión para datos de audio en 3D en conformidad con esta invención. El 2° byte describe información indicativa de longitud de paquete. Para un paquete InfoFrame de audio, es actualmente "0x0A".

La información de formato de salida de audio en 3D en conformidad con esta invención se define en el 9° byte. El 7° bit al 5° bit indican un modo de transmisión seleccionado de entre los modos de transmisión de datos de audio en 3D que se soportan por el dispositivo de destino. A modo de ejemplo, el 7° bit, el 6° bit, y el 5° bit indican una transmisión en conformidad con el Método A, Método B, y Método C, respectivamente.

A continuación, haciendo referencia al diagrama de flujo ilustrado en la Figura 37, se proporcionará una descripción del procesamiento en el tiempo de conexión del receptor de televisión (dispositivo de destino), en el reproductor de disco (dispositivo origen) 210 (CPU 221) en el sistema AV 200 ilustrado en la Figura 1.

En la etapa ST1, el reproductor de disco 210 inicia el procesamiento, y más adelante, se desplaza a un proceso en la etapa ST2. En la etapa ST2, el reproductor de disco 210 determina si una señal HPD es o no, de nivel alto "H". Si la señal HPD no es de nivel alto "H", el receptor de televisión (dispositivo de destino) 250 no está conectado al reproductor de disco 210. En este momento, el reproductor de disco 210 prosigue inmediatamente a la etapa ST8, y finaliza el procesamiento.

Si la señal HPD es de nivel alto "H", en la etapa ST3, el reproductor de disco 210 efectúa la lectura del E-EDID (véase Figura 31 y Figura 32) del receptor de televisión (dispositivo de destino) 250. A continuación, en la etapa ST4, el reproductor de disco 210 determina si existe, o no, información de audio/imagen en 3D.

Si no existe ninguna información de audio/imagen en 3D, en la etapa ST9, el reproductor de disco 210 establece datos que indican la no transmisión de audio/imagen en 3D en el paquete InfoFrame de AVI y el paquete de InfoFrame de audio, y a continuación, prosigue con la etapa ST8 y finaliza el procesamiento. En este caso, el establecimiento de datos que indican la no transmisión de audio/imagen en 3D significa el establecimiento de la totalidad del 7º bit al 4º bit del 17º byte del paquete InfoFrame de AVI (véase Figura 33) a "0", y el establecimiento a "0" de la del 7º bit a 5º bit del 9º byte del paquete de InfoFrame de audio (véase Figura 36).

Además, si existe información de audio/imagen en 3D en la etapa ST4, en la etapa ST5, el reproductor de disco 210 decide el modo de transmisión para datos de audio/imagen en 3D. A continuación, en la etapa ST6, el reproductor de disco 210 determina si iniciar, o no, la transmisión de datos de audio/imagen en 3D. Si no ha de iniciarse la transmisión de datos de audio/imagen en 3D en la etapa ST9, el reproductor de disco 210 establece datos que indican la no transmisión de datos de audio/imagen en 3D en el paquete InfoFrame de AVI y el paquete de InfoFrame de audio y a continuación, prosigue con la etapa ST8 y finaliza el procesamiento.

Si la transmisión de datos de audio/imagen en 3D ha de iniciarse en la etapa ST6, en la etapa ST7, el reproductor de disco 210 establece datos que indican un modo de transmisión para datos de audio/imagen en 3D en la paquete InfoFrame de AVI y el paquete de InfoFrame de audio, y a continuación, prosigue con la etapa ST8 y finaliza el procesamiento.

A continuación, haciendo referencia al diagrama de flujo ilustrado en la Figura 38, se proporcionará una descripción de un proceso de decisión (el proceso en la etapa ST5 en la Figura 37) para un modo de transmisión de datos de imagen en 3D en el reproductor de disco (dispositivo origen) 210 en el sistema AV 200 ilustrado en la Figura 1.

En la etapa ST11, el reproductor de disco 210 inicia el procesamiento y a continuación, se desplaza a un proceso en la etapa ST12. En esta etapa ST12, el reproductor de disco 210 determina si se establecen, o no, el 7º bit al 5º bit en la 8º a 10º byte de la zona Especifica del Proveedor. Los modos de transmisión que se relacionan con estas configuraciones de bits son modos en los que los datos de imagen de ojo izquierdo y los datos de imagen del ojo derecho de la más alta calidad de imagen se transmiten sin degradación y son modos que requieren el más simple procesamiento en el dispositivo de destino. En consecuencia, si el 7º bit al 5º bit se establecen, en la etapa ST13 el reproductor de disco 210 selecciona un modo de transmisión de entre los modos de transmisión, modos (1) a (3) que se establecen por estos bits y a continuación, en la etapa ST14, finaliza el procesamiento.

Si el 7º bit al 5º bit no se establece, el reproductor de disco 210 se desplaza a un proceso en la etapa ST15. En esta etapa ST15, el reproductor de disco 210 determina si se establecen, o no, el 4º bit al 3º bit en el 8º a 10º byte de la zona Especifica del Proveedor. Los modos de transmisión que se relacionan con estas configuraciones de bits son modos en los que los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho independientes de la más alta calidad de imagen se transmiten secuencialmente, línea por línea, y en donde el procesamiento en el dispositivo de destino se realiza en unidades de dos tramas y de este modo, se requiere una memoria. Si el 4º bit al 3º bit se establecen, en la etapa ST16, el reproductor de disco 210 selecciona un modo de transmisión de entre los Modos (4) o (5) establecidos por estos bits, y a continuación, en la etapa ST14, finaliza el procesamiento.

Si el 4º bit al 3º bit no se establecen, el reproductor de disco 210 se desplaza a un proceso en la etapa ST17. En esta etapa ST17, el reproductor de disco 210 determina si se establecen, o no, el 2º bit en el 8º a 10º byte de la zona Especifica del Proveedor. El modo de transmisión en relación con esta configuración de bits es un modo en el que los datos de imagen de ojo izquierdo y datos de imagen del ojo derecho independientes de la próxima más alta calidad de imagen se transmiten dentro de la misma trama mediante un modo denominado "Lado por lado", mientras que cada uno que tiene su resolución horizontal reducida a la mitad y que requiere un proceso de expansión en la resolución horizontal en dos veces como el procesamiento en el dispositivo de destino. Si el 2º bit se establece, en la etapa ST18, el reproductor de disco 210 selecciona el modo de transmisión establecido por este bit, Modo (6), y a continuación, en la etapa ST14, finaliza el procesamiento.

Si el 2º bit no se establece, el reproductor de disco 210 se desplaza a un proceso en la etapa ST19. En esta etapa ST19, el reproductor de disco 210 determina si se establecen, o no, el 1º bit en el 8º a 10º bytes de la zona Especifico del Proveedor. El modo de transmisión en relación con esta configuración de bits es el modo MPEG-C en el que los datos de imagen bidimensional como datos de imagen comunes del ojo izquierdo y el ojo derecho, y datos de profundidad para el ojo izquierdo y el ojo derecho se transmiten de forma separada. En este modo, los datos de

imagen del ojo izquierdo y los datos de imagen del ojo derecho necesitan generarse a partir de estos datos de imagen bidimensional y datos de profundidad mediante un procesamiento en el dispositivo de destino, y de este modo, el procesamiento se hace complejo. Si el 1º bit se establece, en la etapa ST20, el reproductor de disco 210 selecciona el modo de transmisión establecido por este bit, el modo MPEG-C, y a continuación, en la etapa ST14, finaliza el procesamiento.

Si el 1º bit no se establece, el reproductor de disco 210 se desplaza a un proceso en la etapa ST21. En esta etapa ST21, el reproductor de disco 210 determina que no existe ningún modo que permita la transmisión de datos de imagen en 3D, establece la no selección en 3D, y a continuación, en la etapa ST14, finaliza el procesamiento.

Según se describió con anterioridad, en el sistema AV 200 ilustrado en la Figura 1, cuando se transmiten datos de audio/imagen en 3D desde el reproductor de disco 210 al receptor de televisión 250, el reproductor de disco 210 recibe información sobre los modos de transmisión de datos de audio/imagen en 3D que pueden soportarse por el receptor de televisión 250, y transmite el modo de transmisión para los datos de audio/imagen en 3D que han de transmitirse. Además, en este momento, el reproductor de disco 210 transmite información del modo de transmisión en los datos de audio/imagen en 3D que han de transmitirse, al receptor de televisión 250 utilizando un paquete InfoFrame de AVI o un paquete de InfoFrame de audio. Por lo tanto, la transmisión de datos de audio/imagen en 3D entre el reproductor de disco 210 y el receptor de televisión 250 puede realizarse en una manera favorable.

Conviene señalar que en la forma de realización anteriormente descrito, el reproductor de disco (dispositivo origen) 210 transmite información del modo de transmisión en los datos de audio/imagen en 3D que han de transmitirse al receptor de televisión 250, para el receptor de televisión 250 utilizando un paquete InfoFrame de AVI o un paquete de InfoFrame de audio e insertando el paquete en el periodo de borrado de datos de imagen (señal de vídeo).

A modo de ejemplo, el reproductor de disco (dispositivo origen) 210 puede transmitir información del modo de transmisión en los datos de audio/imagen en 3D que han de transmitirse al receptor de televisión 250, para el receptor de televisión 250 mediante la línea CEC 84 que es una línea de datos de control del cable HDMI 350. Además, a modo de ejemplo, el reproductor de disco 210 puede transmitir información del modo de transmisión en los datos de audio/imagen en 3D que han de transmitirse al receptor de televisión 250, para receptor de televisión 250 por intermedio de una ruta de comunicación bidireccional formada por la línea reservada y la línea HPD del cable HDMI 350.

Además, en la forma de realización anteriormente descrita, el E-EDID del receptor de televisión 250 contiene información sobre los modos de transmisión de datos de audio/imagen en 3D soportados por el receptor de televisión 250, y el reproductor de disco 210 realiza la lectura del E-EDID por intermedio de DDC 83 del cable HDMI 350 para adquirir, de este modo, la información sobre los modos de transmisión de datos de audio/imagen en 3D soportados por el receptor de televisión 250.

Sin embargo, el reproductor de disco 210 puede recibir información sobre los modo de transmisión de datos de audio/imagen en 3D soportados por el receptor de televisión 250, desde el receptor de televisión 250 por intermedio de la línea CEC 84 que es una línea de datos de control del cable HDMI 350, o por intermedio de una ruta de comunicación bidireccional formada por la línea reservada y la línea HPD del cable HDMI 350.

Conviene señalar que la forma de realización anteriormente descrita, utiliza una ruta de transmisión de HDMI. Sin embargo, ejemplos de la interfaz digital de banda base incluyen, distinta a HDMI, un interfaz DVI (Interfaz Visual Digital), una interfaz DP (Puerto de Presentación Visual) y a interfaz inalámbrica que utiliza ondas milimétricas de 60 GHz. Esta invención puede aplicarse similarmente al caso de transmitir datos de audio/imagen en 3D mediante estas interfaces digitales.

En el caso de DVI, como en HDMI descrito con anterioridad, los modos de transmisión de datos de audio/imagen en 3D soportados por el aparato de recepción se memorizan en una zona denominada E-EDID incluida en el aparato de recepción. Por lo tanto, en el caso de este DVI, como en el caso de HDMI descrito con anterioridad, cuando se transmiten datos de audio/imagen en 3D al aparato de recepción, el aparato de transmisión puede efectuar la lectura de la información de audio/imagen en 3D anteriormente descrita a partir del E-EDID del aparato de recepción para decidir el modo de transmisión.

La Figura 39 ilustra un ejemplo de la configuración de un sistema DP utilizando una interfaz DP. En este sistema DP, un dispositivo de transmisión de puerto de presentación visual y un dispositivo de recepción de puerto de presentación visual se conectan por intermedio de una interfaz DP. Además, el dispositivo de transmisión de puerto de presentación visual incluye un transmisor de puerto de presentación visual, y el dispositivo de recepción de puerto de presentación visual incluye un receptor de puerto de presentación visual.

Un enlace principal está constituido por uno, dos o cuatro pares de señales diferenciales con doble extremidad (carriles de pares), y no tiene ninguna señal de reloj dedicada. En cambio, una señal de reloj se incorpora en el flujo de datos cados 8B/10B. Para la interfaz DP se especifican dos velocidades de transmisión. Una de ellas tiene un ancho de banda de 2.16 Gbps por carril de pares. La otra tiene un ancho de banda de 1.296 Gbps por carril de

pares. Por lo tanto, la tasa binaria de transmisión de límite superior teórica de la ruta de transmisión de esta interfaz DP es 2.16 Gbps por puerto o un máximo de 8.64 Gbps con cuatro puertos.

5 En esta interfaz DP, a diferencia de HDMI, la velocidad de transmisión y la frecuencia de pixels son independientes entre sí y la profundidad de pixels, resolución, frecuencia de trama y la presencia/ausencia y cantidad de datos adicionales, tales como datos de audio e información DRM en el flujo de transferencia pueden ajustarse libremente.

10 Además, la interfaz DP tiene, por separado del enlace principal, un canal externo (auxiliar) bidireccional de dúplex completo, con un ancho de banda de 1 Mbit/seg y una latencia máxima de 500 milisegundos e intercambio de información relacionado con las funciones se realiza entre el dispositivo de transmisión y el dispositivo recepción por intermedio de esta comunicación bidireccional. En esta información, la transmisión de información relacionada con datos de audio/imagen en 3D se realiza utilizando este canal DP externo (auxiliar). Conviene señalar que en el caso de esta interfaz DP, aunque no se ilustre, la información sobre modos de transmisión de datos de audio/imagen en 3D soportados por el dispositivo de recepción se registra en el EDID de forma similar al HDMI.

15 La Figura 40 ilustra un ejemplo de la configuración de un sistema inalámbrico que utiliza una interfaz inalámbrica. El aparato de transmisión incluye una sección de reproducción de datos de audio/imagen, una sección de transmisión/recepción inalámbrica, una sección de memorización, y una sección de control que controla las anteriores. Además, el aparato de recepción incluye una sección de salida de video/audio, una sección de transmisión/recepción inalámbrica, una sección de memorización, y una sección de control que controla las anteriores. El aparato de transmisión y el aparato de recepción están conectados entre sí por intermedio de una ruta de transmisión inalámbrica.

20 En esta invención, la información sobre los modos de transmisión de datos de audio/imagen en 3D que pueden soportarse por el aparato de recepción se memoriza en la sección de memorización del aparato de recepción, y se transmiten al aparato de transmisión por intermedio de una ruta de transmisión inalámbrica. Además, la información del modo de transmisión de datos de audio/imagen en 3D procedentes del aparato de transmisión se multiplexa con una señal de vídeo/audio/control y se transmite al aparato de recepción por intermedio de una ruta de transmisión inalámbrica.

25 En el caso de una conexión cableada o inalámbrica, las tasas de transmisión de límite superior teóricas en rutas de transmisión individuales (10.2 Gbps para HDMI, 3.96 Gbps para DVI, 2.16 Gbps por puerto o un máximo de 8.64 Gbps con cuatro puertos para DP y 1 Gbps o 10 Gbps para gigabits/fibra óptica) se especifican.

30 Sin embargo, en el caso de esta ruta de transmisión, hay ocasiones en que la tasa de transmisión de límite superior no se alcanza debido a la longitud de la ruta de transmisión, las características eléctricas de la ruta de transmisión o causas similares, y la tasa de transmisión requerida para la transmisión de datos de imagen en 3D a transmitirse por el aparato de transmisión pueden no alcanzarse en algunos casos. En este momento, es necesario seleccionar el modo de transmisión para datos de imagen en 3D de forma adecuada.

35 La Figura 41 ilustra un ejemplo de la configuración de un sistema de transmisión 600, que decide el modo de transmisión para los datos de imagen en 3D comprobando la tasa de transmisión de una ruta de transmisión. El sistema de transmisión 600 está configurado de modo que un aparato de transmisión 610 y un aparato de recepción 650 estén conectados por intermedio de una ruta de transmisión 660.

40 El aparato de transmisión 610 tiene una sección de control 611, una sección de memorización 612, una sección de reproducción 613, una sección de procesamiento de señal en 3D 614 y una sección de transmisión 615.

45 La sección de control 611 controla las operaciones de secciones individuales del aparato de transmisión 610. La sección de reproducción 613 reproduce datos de imagen en 3D que han de transmitirse, desde un soporte de registro tal como un disco óptico, un disco duro HDD, o una memoria de semiconductores. La sección de procesamiento de señal en 3D 614 procesa los datos de imagen en 3D (a modo de ejemplo, datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho) reproducidos por la sección de reproducción 613, en un estado operativo (véase Figura 11, Figura 12, y Figura 28) que está conforme con un modo de transmisión especificado de la sección de control 611.

50 La sección de transmisión 615 transmite los datos de imagen en 3D obtenidos por la sección de procesamiento de señal en 3D 614 para el aparato de recepción 650. Además, la sección de transmisión 615 transmite información del modo de transmisión en los datos de imagen en 3D que han de transmitirse, al aparato de recepción 650 utilizando, a modo de ejemplo, un paquete InfoFrame de AVI o similar. Además, la sección de transmisión 615 recibe información sobre los modos de transmisión de datos de imagen en 3D soportados por el aparato de recepción 650 y la información de tasa de transmisión que se transmiten desde el aparato de recepción 650, y suministra esta información a la sección de control 611.

55 El aparato de recepción 650 tiene una sección de control 651, una sección de memorización 652, una sección de transmisión 653, una sección de procesamiento de señal en 3D 654, una sección de salida 655, y una sección de

detección 656. La sección de control 611 controla las operaciones de secciones individuales del aparato de recepción 650. La información sobre los modos de transmisión de datos de imagen en 3D soportados por el aparato de recepción 650 se memoriza en la sección de memorización 652.

5 La sección de transmisión 653 recibe datos de imagen en 3D transmitidos desde el aparato de transmisión 653. Además, la sección de transmisión 653 recibe información de modo de transmisión de datos de imagen en 3D transmitida desde el aparato de transmisión 653, y suministra la información a la sección de control 651. Además, la sección de transmisión 653 transmite la información sobre los modos de transmisión de datos de imagen en 3D soportados por el aparato de recepción 650, que se memoriza en la sección de memorización 652, al aparato de
10 transmisión 610.

Además, la sección de transmisión 653 transmite información de tasa de transmisión obtenida por la sección de control 651 al aparato de transmisión 610. Es decir, la sección de detección 656 determina el estado operativo de la ruta de transmisión 660 sobre la base de, a modo de ejemplo, la información de error binaria o información similar suministrada por la sección de transmisión 653. La sección de control 651 determina la calidad de la ruta de transmisión 660 sobre la base del resultado de la determinación por la sección de detección 656, y si la tasa de transmisión de la ruta de transmisión 660 es inferior a la tasa de transmisión requerida para el modo de transmisión de los datos de imagen en 3D que se notifica desde el aparato de transmisión 610, transmite la información de la tasa de transferencia a ese efecto al aparato de transmisión 610 por intermedio de la sección de transmisión 653.
15

La sección de procesamiento de señal en 3D 654 procesa datos de imagen en 3D recibidos por la sección de transmisión 653, y genera datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho. La sección de control 651 controla la operación de la sección de procesamiento de señal en 3D 654 sobre la base de la información del modo de transmisión de datos de imagen en 3D que se transmite desde el aparato de transmisión 610. La sección de presentación visual 656 visualiza una imagen estereoscópica basada en los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho generados por la sección de procesamiento de señal en 3D 654.
20

La operación del sistema de transmisión 600 ilustrado en la Figura 41 se describirá a continuación. En el aparato de transmisión 610, los datos de imagen en 3D reproducidos por la sección de reproducción 613 son suministrados (datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho, o datos de imagen bidimensional y datos de profundidad) a la sección de procesamiento de señal en 3D 614. En la sección de control 611, sobre la base de la información sobre los modos de transmisión de datos de imagen en 3D soportados por el aparato de recepción 650, que se recibe desde el aparato de recepción 650, se selecciona un modo de transmisión predeterminado de entre los modos de transmisión soportados por el aparato de recepción 650.
25

En la sección de procesamiento de señal en 3D 614, los datos de imagen en 3D reproducidos en la sección de reproducción 613 se procesan en un estado que está conforme con el modo de transmisión seleccionado en la sección de control 611. Los datos de imagen en 3D basados en la sección de procesamiento de señal en 3D 614 se transmiten al aparato de recepción 650 por intermedio de la ruta de transmisión 660 por la sección de transmisión 615. Además, información sobre el modo de transmisión seleccionado en la sección de control 611 se transmite al aparato de recepción 650 desde la sección de transmisión 615.
30

En el aparato de recepción 650, en la sección de transmisión 653, se reciben los datos de imagen en 3D transmitidos desde el aparato de transmisión 610 y estos datos de imagen en 3D se suministran a la sección de procesamiento de señal en 3D 654. Además, en la sección de transmisión 653, la información del modo de transmisión los datos de imagen en 3D transmitida desde el aparato de transmisión 610 es recibida y esta información del modo de transmisión se suministra a la sección de control 651. En la sección de procesamiento de señal en 3D 654, bajo el control de la sección de control 651, los datos de imagen en 3D recibidos en la sección de transmisión 653 se someten al procesamiento en función de su modo de transmisión, y los datos de imagen del ojo izquierdo y datos de imagen del ojo derecho se generan a tal respecto.
35

Los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se suministran la sección de presentación visual 655. A continuación, en la sección de presentación visual 656, se visualiza una imagen estereoscópica basada en los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho que se generan en la sección de procesamiento de señal en 3D 654 (véase Figura 2).
40

Además, en el aparato de recepción 650, en la sección de detección 656, el estado operativo de la ruta de transmisión 660 se determina sobre la base de, a modo de ejemplo, la información de error binaria o información similar suministrada desde la sección de transmisión 653, y el resultado de la determinación se suministra a la sección de control 651. En la sección de control 651, se determina la calidad de la ruta de transmisión 660 sobre la base del resultado de determinación en la sección de detección 656. A continuación, si la tasa de transmisión de la ruta de transmisión 660 se hace inferior a la tasa de transmisión requerida para el modo de transmisión de los datos de imagen en 3D que se notifica desde el aparato de transmisión 610, la información de tasa de transferencia a ese efecto se genera a partir de la sección de control 651, y esta información de tasa de transmisión se transmite desde la sección de transmisión 653 al aparato de transmisión 610.
45
50
55
60
65

En el aparato de transmisión 610, en la sección de transmisión 650, la información de tasa de transmisión transmitida desde el aparato de recepción 650 es recibida y esta información de tasa de transmisión se suministra a la sección de control 611. En la sección de control 611, sobre la base de la información de tasa de transmisión, se cambia la selección de un modo de transmisión de datos de imagen en 3D de modo que la tasa de transmisión caiga dentro de la tasa de transmisión de la ruta de transmisión 660. En la sección de procesamiento de señal en 3D 614, los datos de imagen en 3D reproducidos en la sección de reproducción 613 se procesan en un estado que esté conforme con el modo de transmisión cambiado. A continuación, los datos de imagen en 3D procesados se transmiten al aparato de recepción 650 por intermedio de la ruta de transmisión 660 por la sección de transmisión 615. Además, la información sobre el modo de transmisión cambiado en la sección de control 611 se transmite desde la sección de transmisión 615 al aparato de recepción 650.

En el sistema de transmisión 600 ilustrado en la Figura 41, según se describió con anterioridad, sobre la base de la información de tasa de transmisión transmitida desde el aparato de recepción 650, el aparato de transmisión 610 puede seleccionar un modo de transmisión cuya tasa de transmisión requerida cae dentro de la tasa de transmisión de la ruta de transmisión 660, como el modo de transmisión para los datos de imagen en 3D que han de transmitirse. Por lo tanto, los datos de imagen estéreo pueden transmitirse en una manera favorable, en todo momento, haciendo caso omiso de un cambio en el estado operativo de la ruta de transmisión.

Conviene señalar que en el caso anteriormente descrito, la información de tasa de transmisión transmitida desde el aparato de recepción 650 al aparato de transmisión 610 es una información que indica que la tasa de transmisión de la ruta de transmisión 660 cae por debajo de la tasa de transmisión requerida por el modo de transmisión de los datos de imagen en 3D que se notifica desde el aparato de transmisión 610. Sin embargo, esta información de tasa de transmisión puede ser una información que indica la tasa de transmisión de la ruta de transmisión 660.

Además, en el caso anteriormente descrito, si la tasa de transmisión de la ruta de transmisión 660 se hace inferior a la tasa de transmisión requerida por el modo de transmisión de los datos de imagen en 3D que se notifica desde el aparato de transmisión 610, la información de tasa de transmisión a tal efecto se transmite desde el aparato de recepción 650 al aparato de transmisión 610. Sin embargo, es también posible la configuración siguiente. Es decir, en ese caso, del E-EDID memorizado en la sección de memorización 652, la información sobre los modos de transmisión de datos de imagen en 3D que pueden soportarse por el aparato de recepción 650 es objeto de reescritura, de modo que solamente los modos de transmisión que caigan dentro de la tasa de transmisión de la ruta de transmisión 660 sean válidos.

En este caso, el aparato de recepción 650 necesita notificar al aparato de transmisión 610 el cambio producido en el E-EDID. A modo de ejemplo, en el caso en donde la ruta de transmisión 660 es una interfaz de HDMI, la señal HPD se controla temporalmente para "L" y el aparato de transmisión 610 se controla para la lectura del E-EDID de nuevo.

Conviene señalar que la forma de realización anteriormente descrita está dirigida al caso en el que los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho, o los datos de imagen bidimensional y datos de profundidad que constituyen los datos de imagen en 3D sean procesados y luego transmitidos en canales TMDS de HDMI. Sin embargo, es también diseñable transmitir dos clases de datos que constituyen datos de imagen en 3D por intermedio de rutas de transmisión separadas.

A modo de ejemplo, en el caso en donde los datos de imagen en 3D se formen por datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho, uno de ellos puede transmitirse en canales TMDS y el otro puede transmitirse por intermedio de una ruta de comunicación bidireccional formada por líneas predeterminadas (línea reservada y línea HPD en esta forma de realización) del cable HDMI 350. Además, a modo de ejemplo, en el caso en donde los datos de imagen en 3D se formen por los datos de imagen bidimensional y datos de profundidad, pueden transmitirse los datos bidimensionales en canales TMDS, y los datos de profundidad pueden transmitirse por intermedio de una ruta de comunicación bidireccional formadas por líneas predeterminadas (línea reservada y línea HPD en esta forma de realización) del cable HDMI 350, o durante el periodo de Isla de Datos de HDMI.

Además, la forma de realización anteriormente descrita está dirigida al caso en el que se utilice el reproductor de disco 210 como el aparato de transmisión (dispositivo origen), y el receptor de televisión 250 se utilice como el aparato de recepción (dispositivo de destino). Sin embargo esta invención puede aplicarse similarmente a casos en los que se utilicen otros tipos de aparatos de transmisión y aparatos de recepción.

Aplicabilidad industrial

Esta invención tiene por objetivo transmitir datos de imagen en 3D en una manera favorable desde un aparato de transmisión a un aparato de recepción mediante un modo de transmisión seleccionado sobre la base de la información sobre modos de transmisión de datos de imagen en 3D soportados por el aparato de recepción, y puede aplicarse a, a modo de ejemplo, un sistema de transmisión de datos de imagen en 3D formado por un aparato de transmisión y un aparato de recepción que sean de diferentes fabricantes.

Explicación de referencias numéricas

200 sistema AV, 210 reproductor de disco, 211 terminal HDMI, 212 sección de transmisión de HDMI, 213 interfaz de línea de datos de alta velocidad, 214 CPU, 215 bus de CPU, 216 memoria SDRAM, 217 memoria ROM instantánea, 218 sección de recepción de control a distancia, 219 transmisor de control a distancia, 220 interfaz IED, 221 unidad de BD, 222 bus interno, 223 interfaz de Ethernet, 224 terminal de red, 225 decodificador MPEG, 226 circuito de generación de gráficos, 227 terminal de salida de vídeo, 228 terminal de salida de audio, 229 sección de procesamiento de señal en 3D, 230 circuito DTCP, 250 receptor de televisión, 251 terminal HDMI, 252 sección de recepción de HDMI, 253 interfaz de línea de datos de alta velocidad, 254 sección de procesamiento de señal en 3D, 255 terminal de antena, 256 sintonizador digital, 257 demultiplexor, 258 decodificador de MPEG, 259 circuito de procesamiento de señal de vídeo, 260 circuito de generación de gráficos, 261 circuito controlador de paneles, 262 panel de presentación visual , 263 circuito de procesamiento de señal de audio, 264 circuito de amplificador de audio, 265 altavoz, 170 bus interno, 271 CPU, 272 memoria ROM instantánea, 273 memoria DRAM, 274 interfaz de Ethernet, 275 terminal de red, 276 sección de recepción de control a distancia, 277 transmisor de control a distancia, 278 circuito DTCP, 350 cable HDMI, 600 sistema de transmisión, 610 aparato de transmisión, 611 sección de control, 612 sección de memorización, 613 sección de reproducción, 614 sección de procesamiento de señal en 3D, 615 sección de transmisión, 650 aparato de recepción, 651 sección de control, 652 sección de memorización, 653 sección de transmisión, 654 sección de procesamiento de señal en 3D, 655 sección de presentación visual, 656 sección de detección.

5

10

15

20

REIVINDICACIONES

1. Un aparato de recepción que comprende:

5 una sección de recepción de datos (653) adaptada para recibir datos de imagen estéreo para presentar visualmente una imagen estereoscópica, procedente de un dispositivo externo (610) mediante señales diferenciales en una pluralidad de canales mediante una interfaz digital (660);

10 una sección de recepción de información de modo de transmisión (653) adaptada para recibir la información del modo de transmisión sobre los datos de imagen estéreo recibidos por la sección de recepción de datos, procedentes del dispositivo externo (610), mediante la extracción de la información del modo de transmisión de un periodo de borrado de los datos de imagen estéreo recibidos por la sección de recepción de datos;

15 una sección de procesamiento de datos (654) adaptada para procesar los datos de imagen estéreo recibidos por la sección de recepción de datos (653), sobre la base de la información del modo de transmisión recibida por la sección de recepción de información de modo de transmisión, para generar datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho;

20 una sección de memorización de información del modo de transmisión (652) adaptada para memorizar información del modo de transmisión en los modos de transmisión para datos de imagen estéreo que pueden soportarse por el aparato de recepción (650); y

25 una sección de transmisión de información de modo de transmisión adaptada para transmitir la información del modo de transmisión memorizada por la sección de memorización de información del modo de transmisión (652), hacia el dispositivo externo (610) mediante la interfaz digital (660).

30 2. El aparato de recepción según la reivindicación 7, en donde la sección de transmisión de información de modo de transmisión está adaptada para transmitir información del modo de transmisión incluyendo al menos información indicativa del modo secuencial de campo y del modo de tipo lado por lado, con el modo secuencial de campo siendo un modo de transmisión de datos de imagen estéreo en donde los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se transmiten alternativamente en campos sucesivos respectivos y siendo el modo del tipo lado por lado un modo de transmisión de datos de imagen estéreo en donde los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se transmiten en el mismo campo en posiciones respectivas que corresponden a las posiciones lado por lado en la dirección horizontal.

35 3. El aparato de recepción según la reivindicación 7 o 8, que comprende, además:

40 una sección de adquisición de información de tasa de transmisión adaptada para adquirir información de tasa de transmisión mediante la interfaz digital, indicativa de si la tasa de transmisión en la interfaz digital, en función de su estado operativo actual, alcanza la tasa requerida para la transmisión de los datos de imagen en 3D en función de la información del modo de transmisión recibida por la sección de recepción de información de modo de transmisión, sobre la base de un estado operativo de recepción de datos de la sección de recepción de datos (653); y

45 una sección de transmisión de información de tasa de transmisión adaptada para transmitir la información de tasa de transmisión adquirida por la sección de adquisición de información de tasa de transmisión, hacia el dispositivo externo (610) mediante la interfaz digital (660).

4. Un método de recepción de datos de imagen estéreo, que comprende:

50 una etapa de transmisión de información del modo de transmisión para transmitir información sobre modos de transmisión para datos de imagen estéreo que pueden soportarse por dicha etapa, hacia un dispositivo externo (610) mediante una interfaz digital (660);

55 una etapa de recepción de datos de imagen estéreo desde el dispositivo externo mediante señales diferenciales en una pluralidad de canales mediante la interfaz digital;

60 una etapa de recepción de información del modo de transmisión para recibir información de modo de transmisión sobre los datos de imagen estéreo recibidos en la etapa de recepción de datos, procedentes del dispositivo externo (610), mediante la extracción de la información del modo de transmisión desde un periodo de borrado de los datos de imagen estéreo recibidos en la etapa de recepción de datos; y

65 una etapa de procesamiento de datos para procesar los datos de imagen estéreo recibidos en la etapa de recepción de datos, sobre la base de la información de modo de transmisión recibida en la etapa de recepción de información de modo de transmisión, para generar datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho.

5. El método de recepción según la reivindicación 10, en donde la etapa de transmisión de información del modo

- 5 de transmisión comprende transmitir información del modo de transmisión incluyendo al menos información indicativa del modo secuencial de campo y del modo del tipo lado por lado, siendo el modo secuencial de campo un modo de transmisión de datos de imagen estéreo en donde los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se transmiten alternativamente en campos sucesivos respectivos y siendo el modo de tipo lado por lado un modo de transmisión de datos de imagen estéreo en donde los datos de imagen del ojo izquierdo y los datos de imagen del ojo derecho se transmiten en el mismo campo en posiciones respectivas que corresponden a las posiciones lado por lado en la dirección horizontal.

FIG. 1

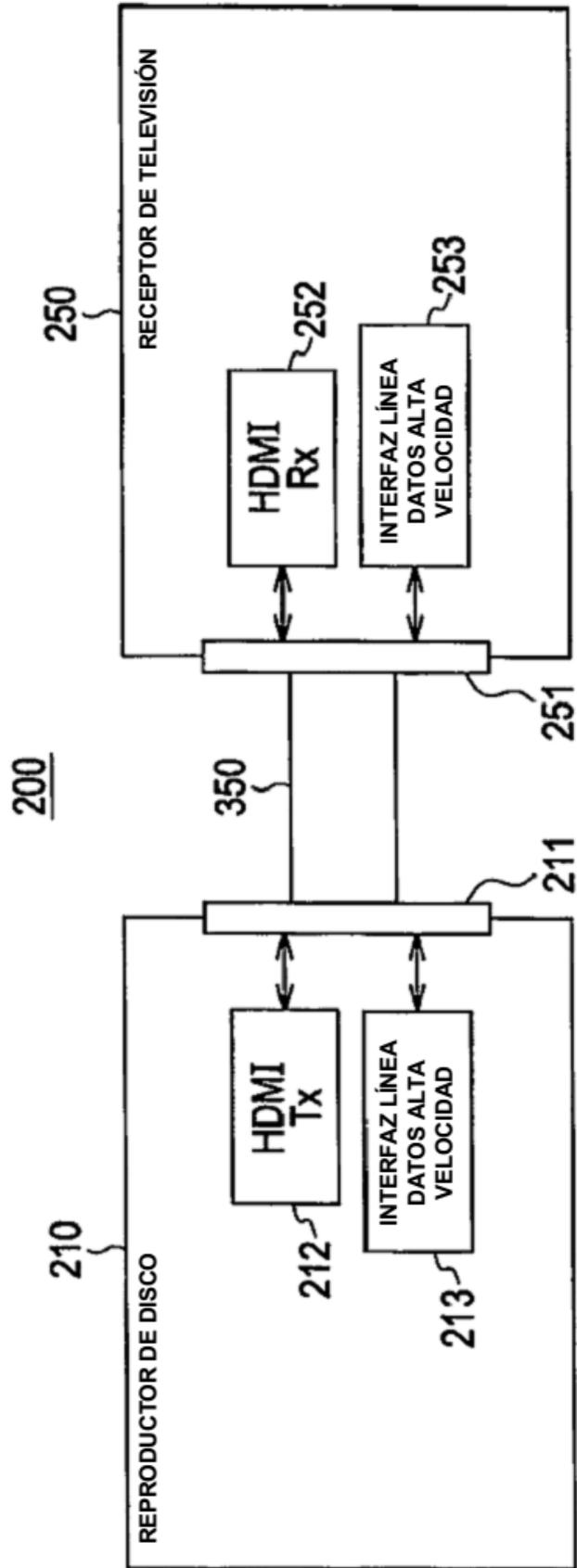
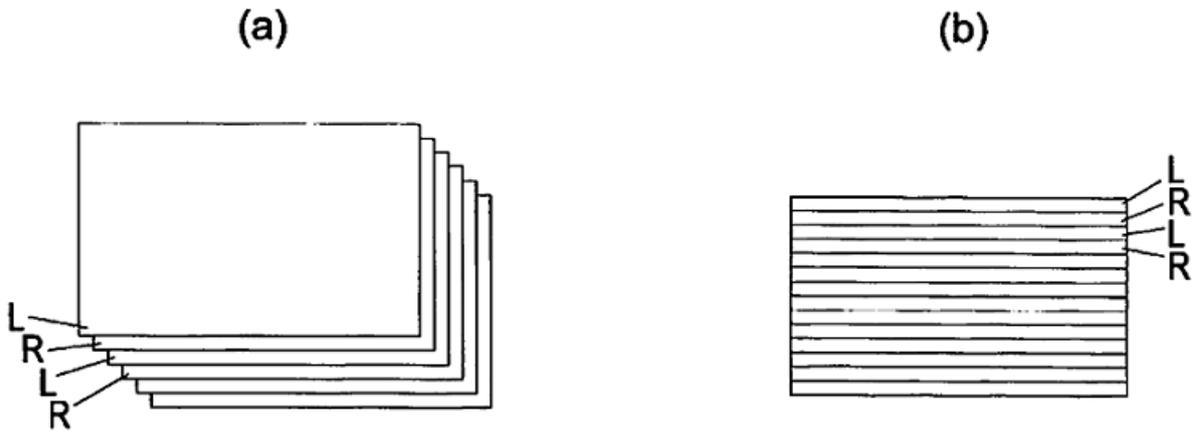


FIG. 2



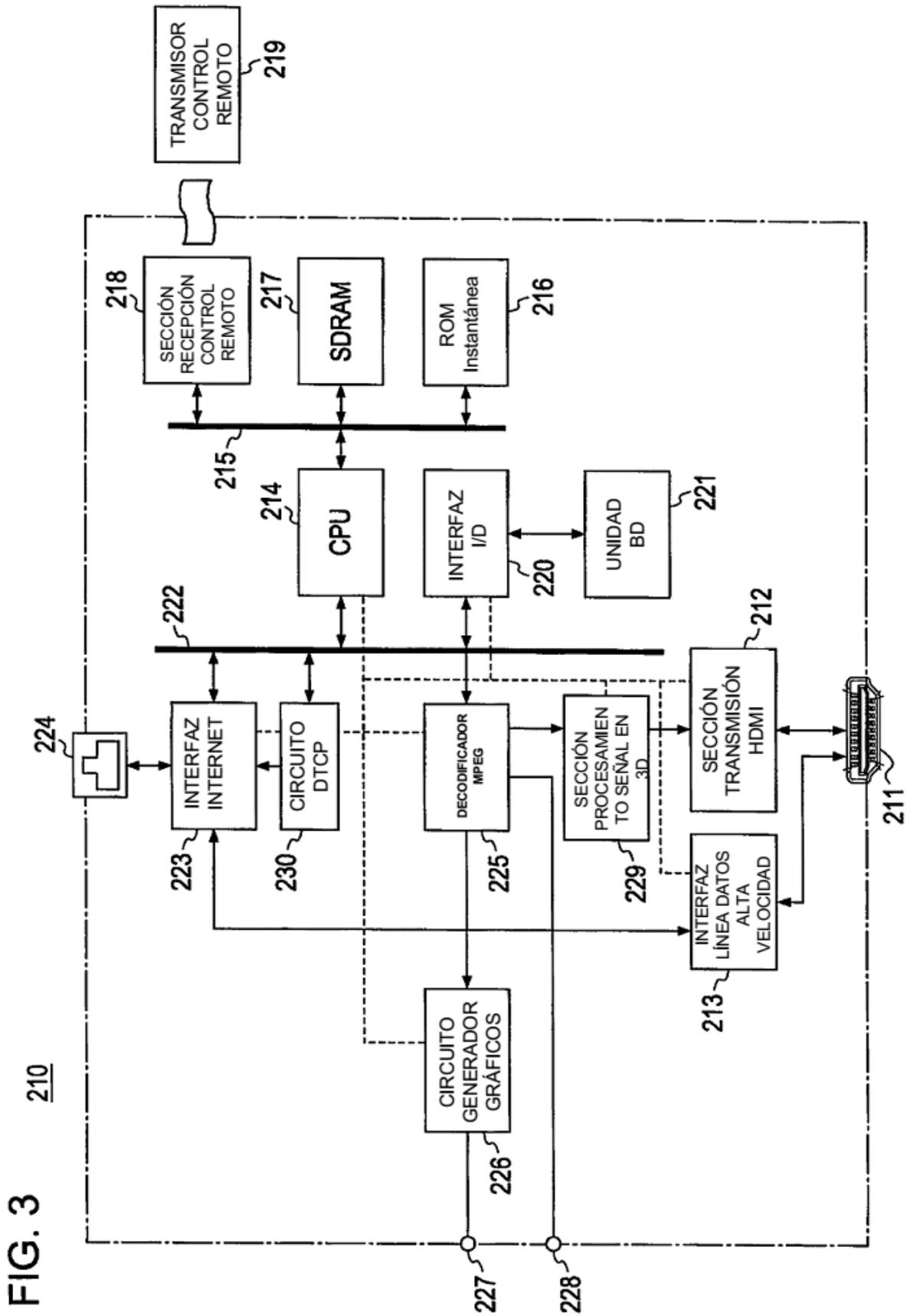


FIG. 4 250

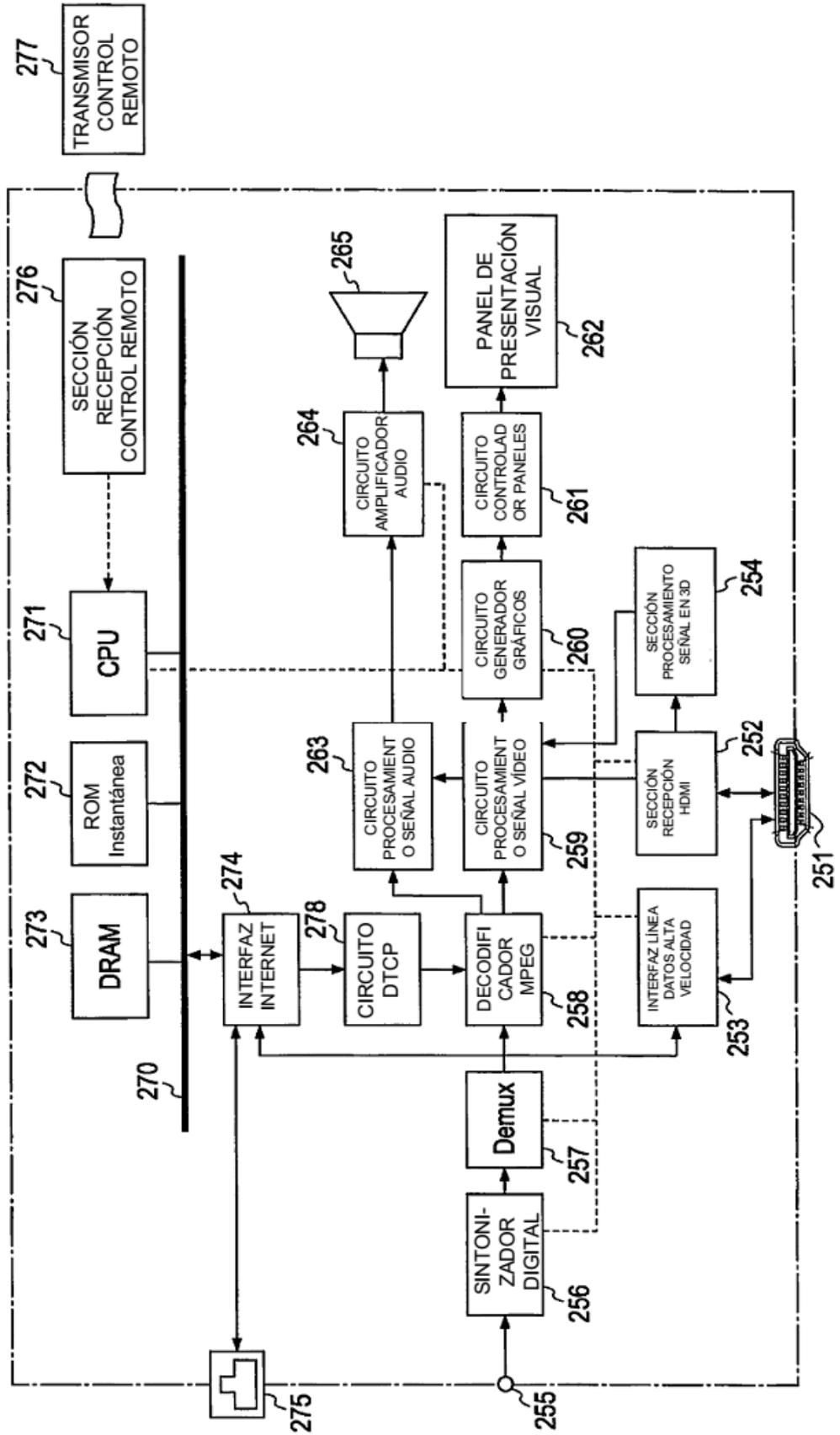


FIG. 5

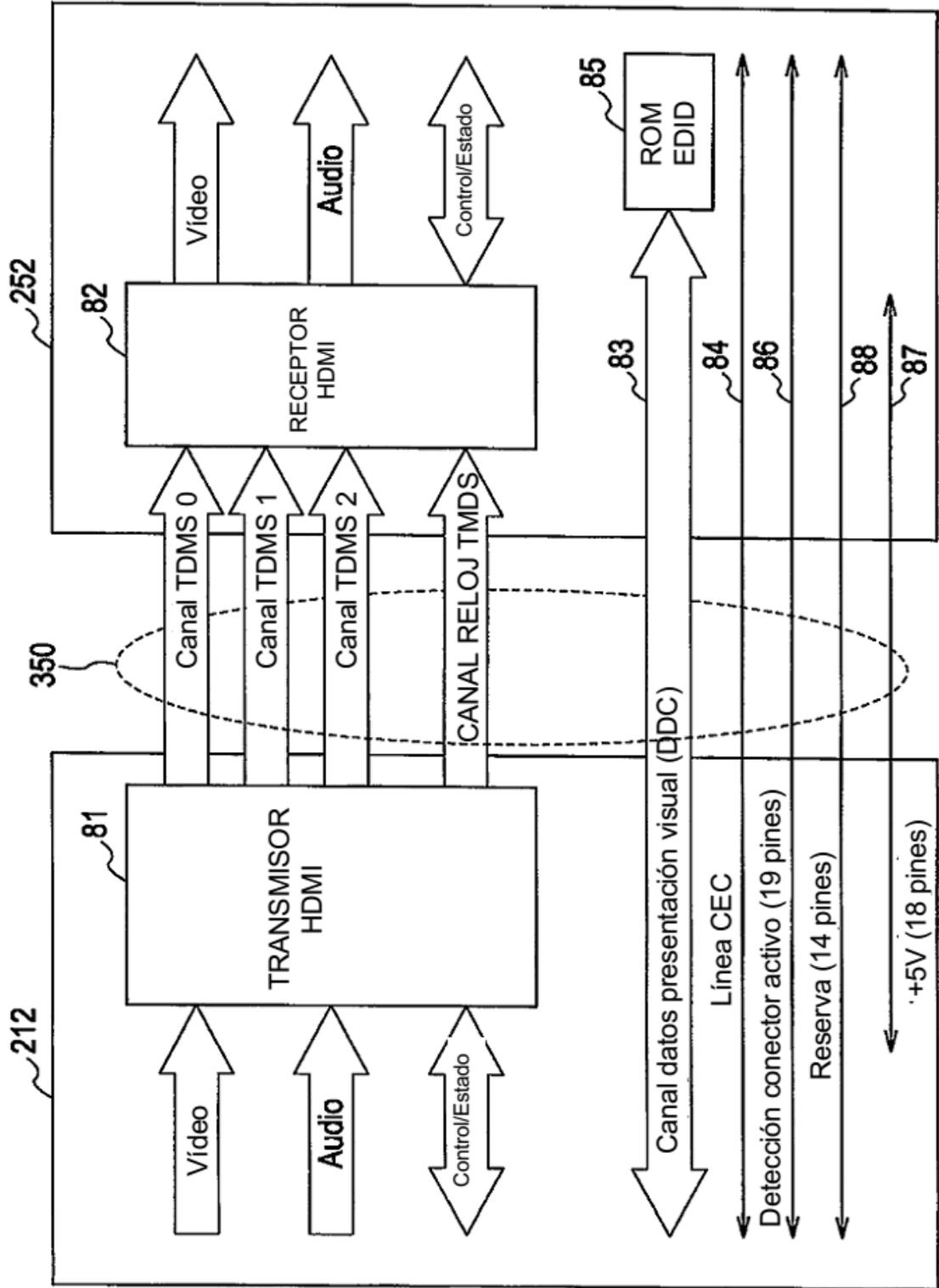


FIG. 6

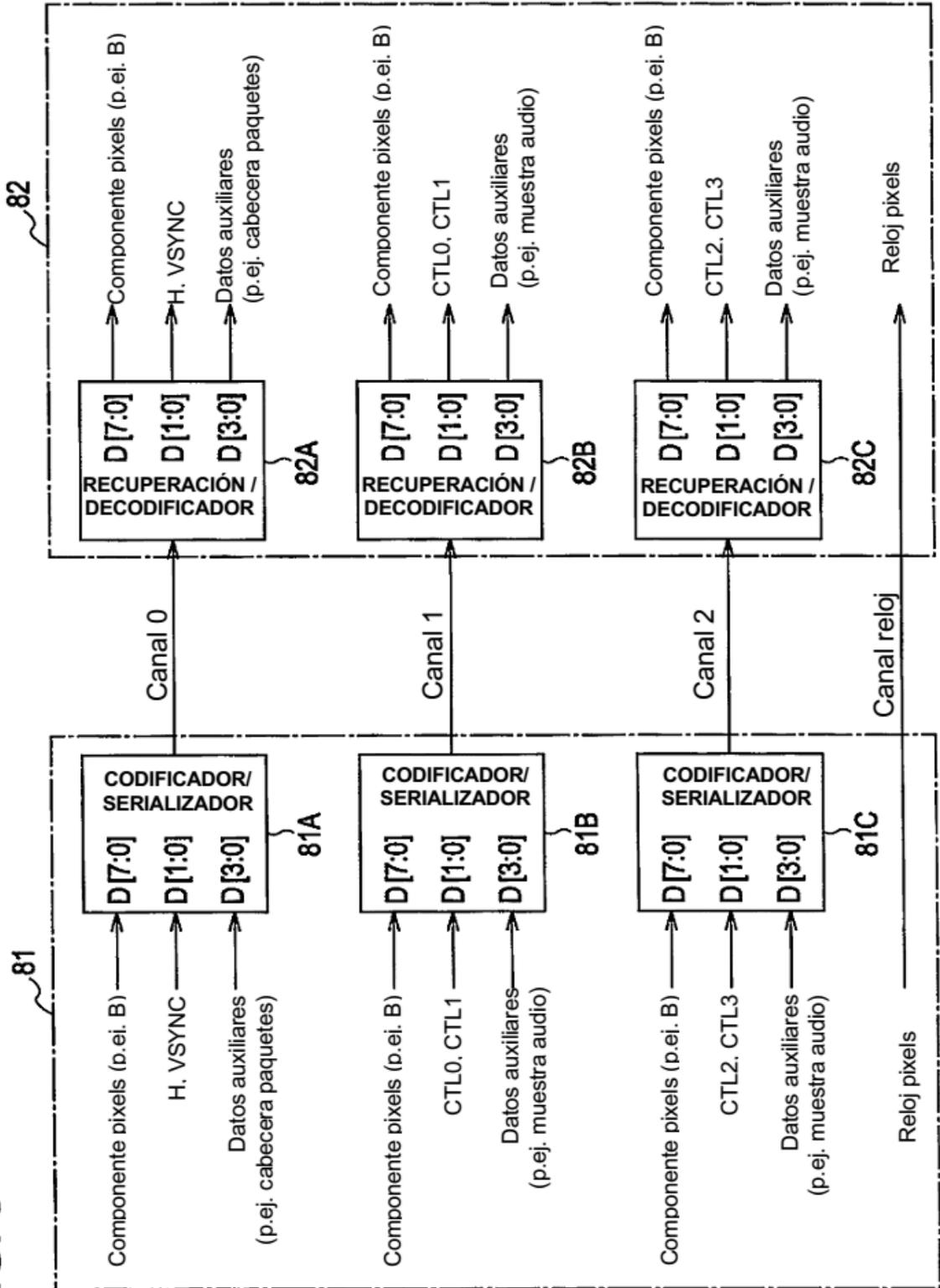


FIG. 7

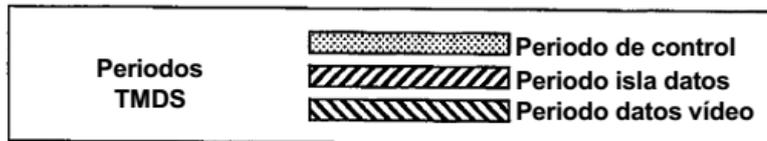
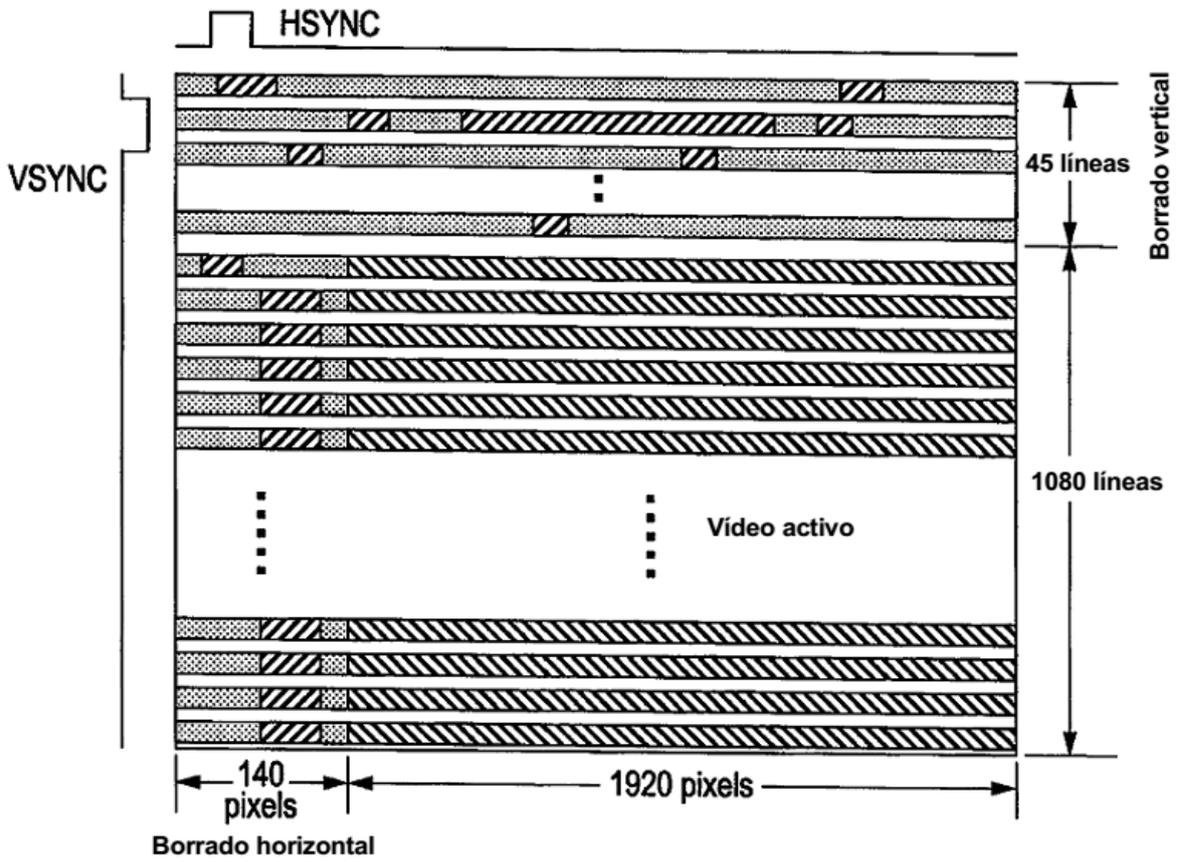


FIG. 8

PIN	Asignación de señales
2	TMDS Datos2 blindaje
4	TMDS Datos1+
6	TMDS Datos1-
8	TMDS Datos0 Blindaje
10	TMDS Reloj+
12	TMDS Reloj-
14	Reservado (N.C. en dispositivo)/Ether
16	SDA
18	Alimentación +5V

Terminal	Asignación de señales
1	TMDS Datos2+
3	TMDS Datos2-
5	TMDS Datos1 Blindaje
7	TMDS Datos0+
9	TMDS Datos0-
11	TMDS Reloj Blindaje
13	CEC
15	SCL
17	DDC/CEC Masa
19	Detección conector activo/Ethernet-

FIG. 9

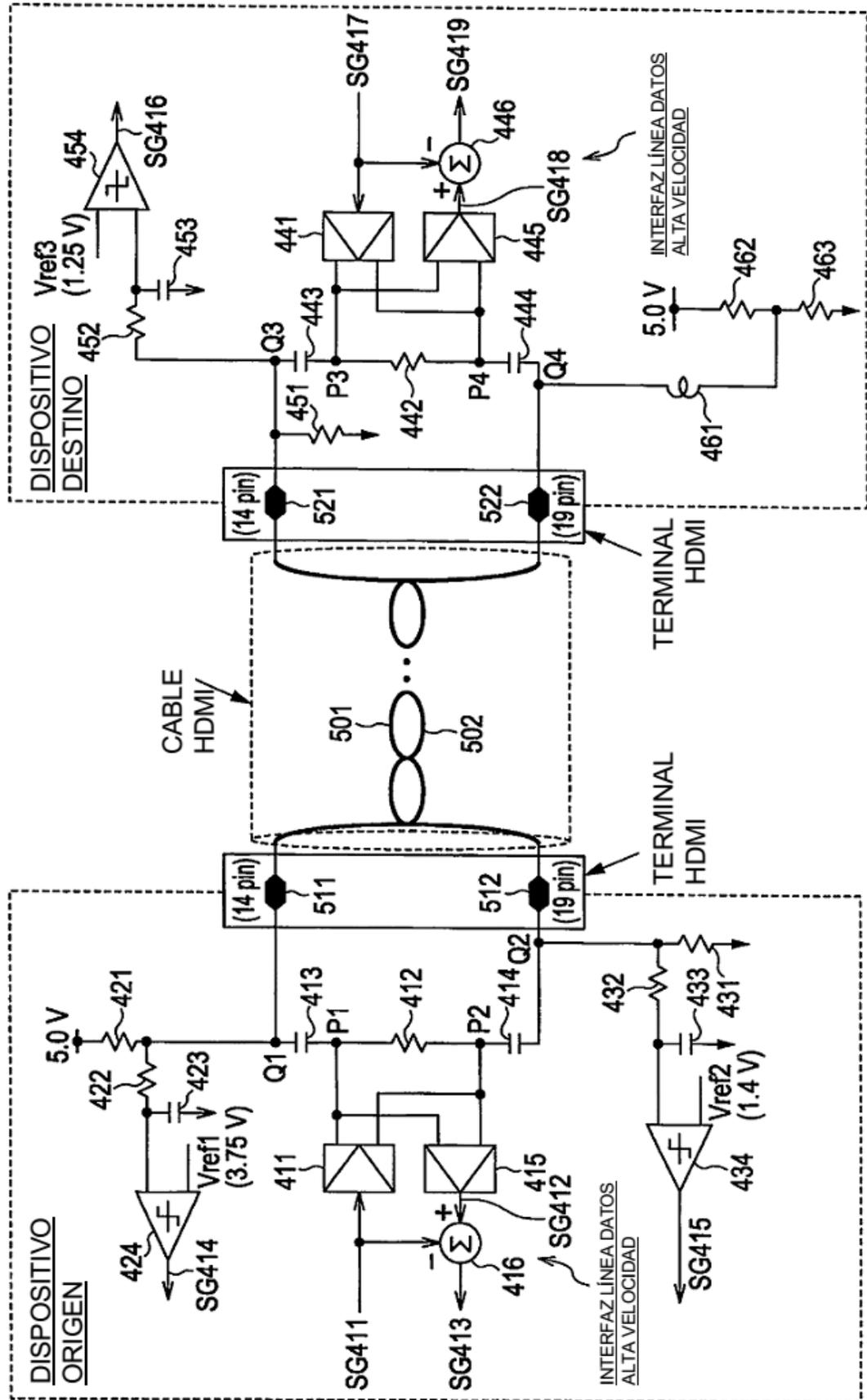


FIG. 10

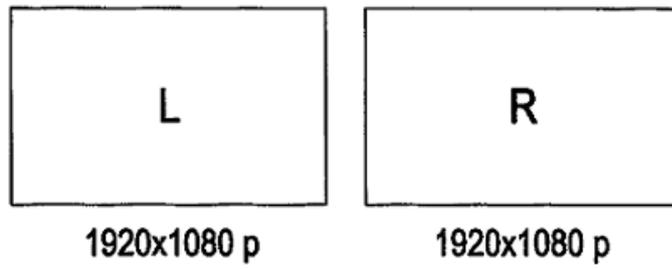
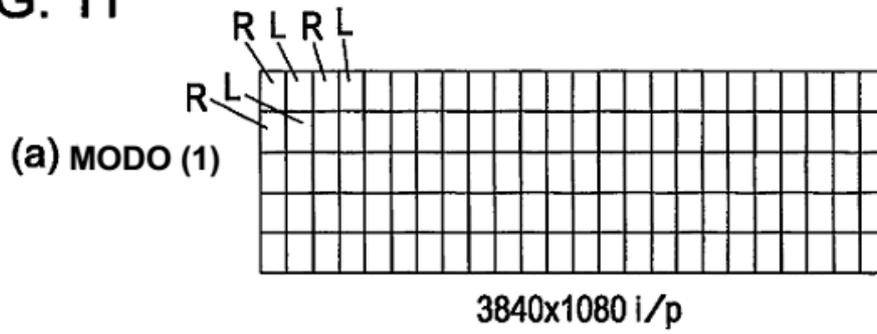
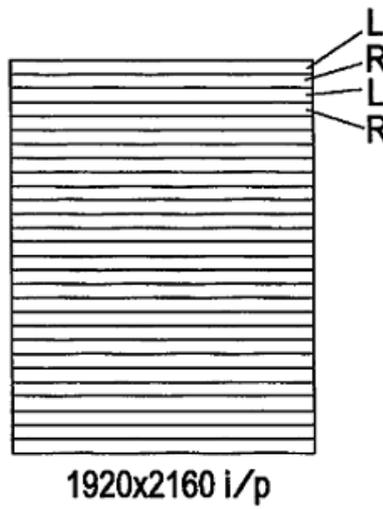


FIG. 11



(b) MODO (2)



(c) MODO (3)

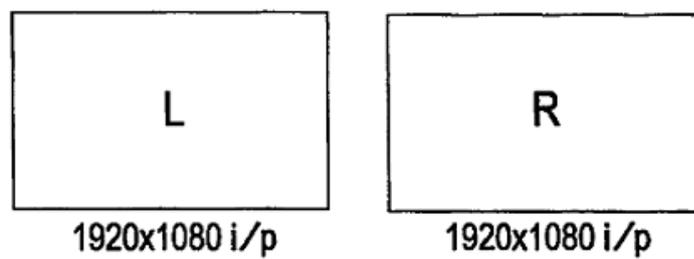


FIG. 12

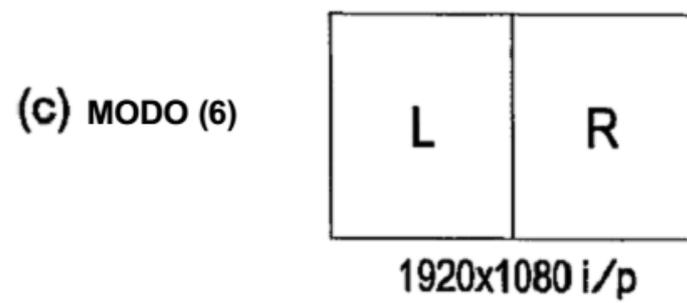
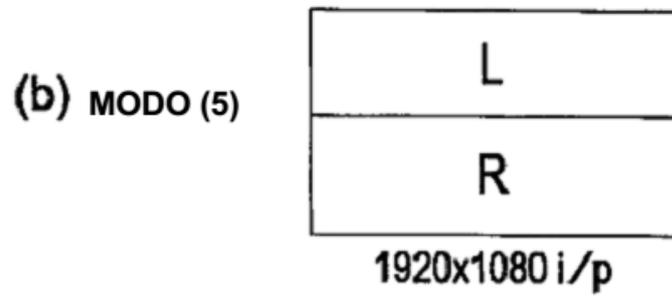
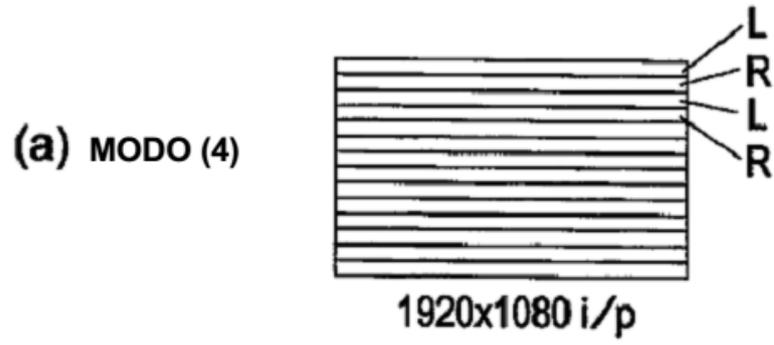


FIG. 13

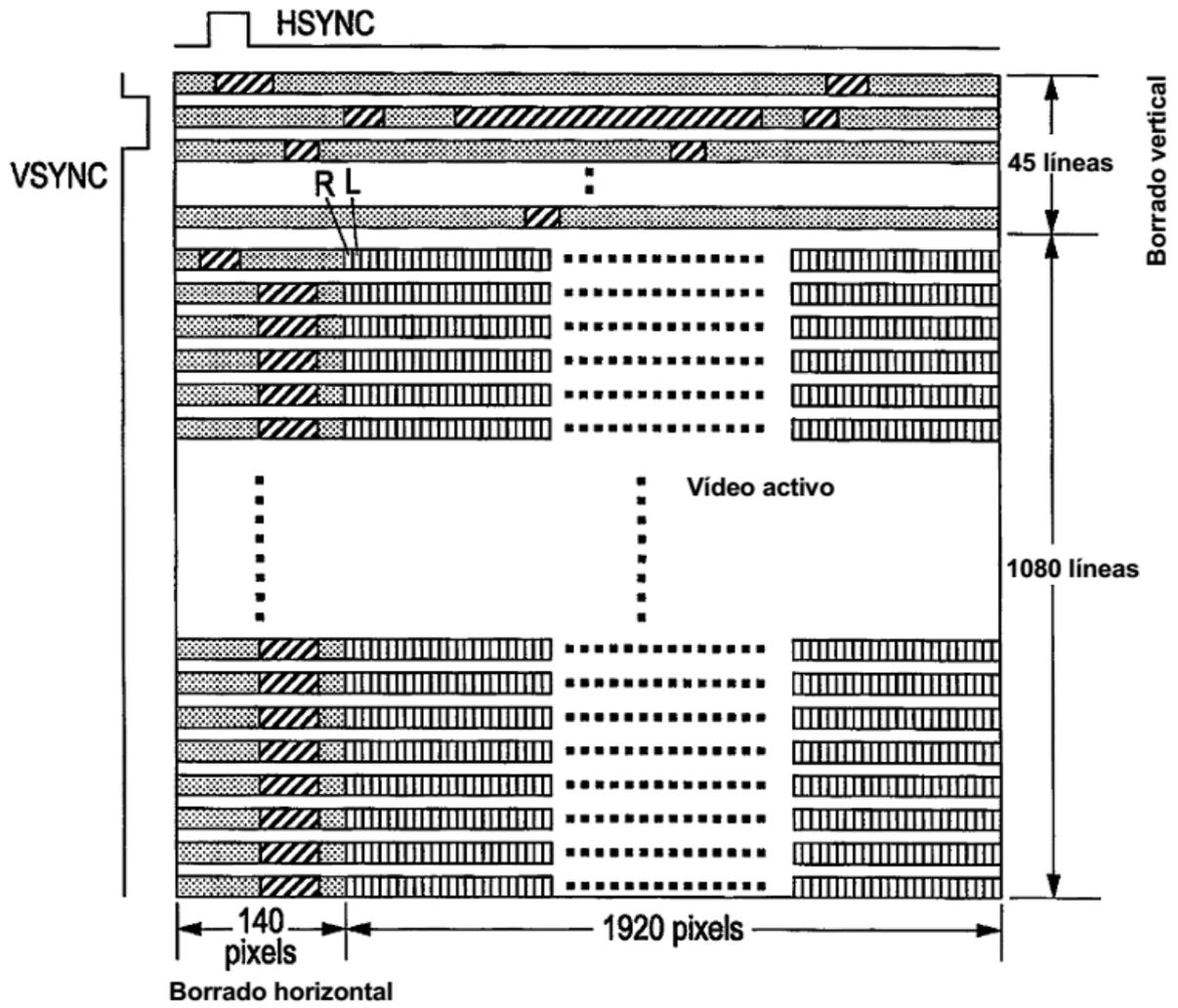


FIG. 14

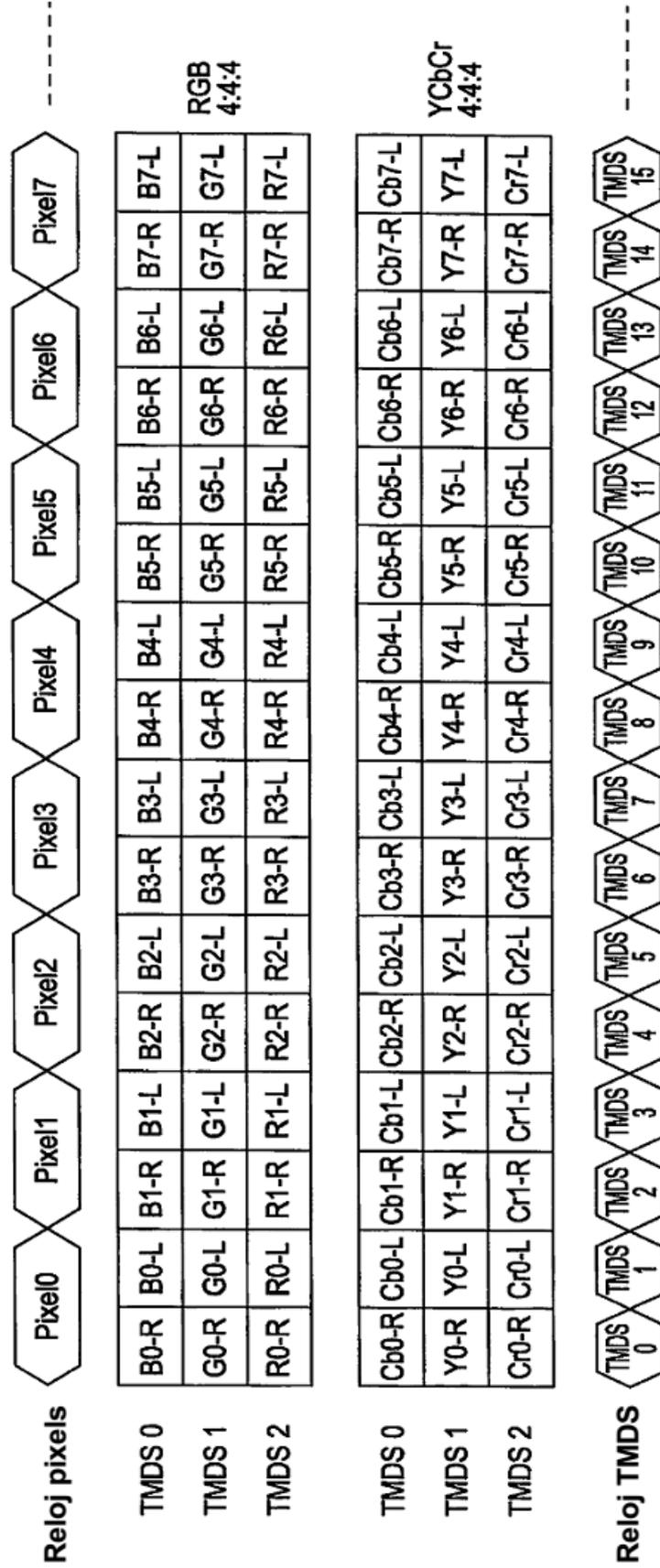


FIG. 15

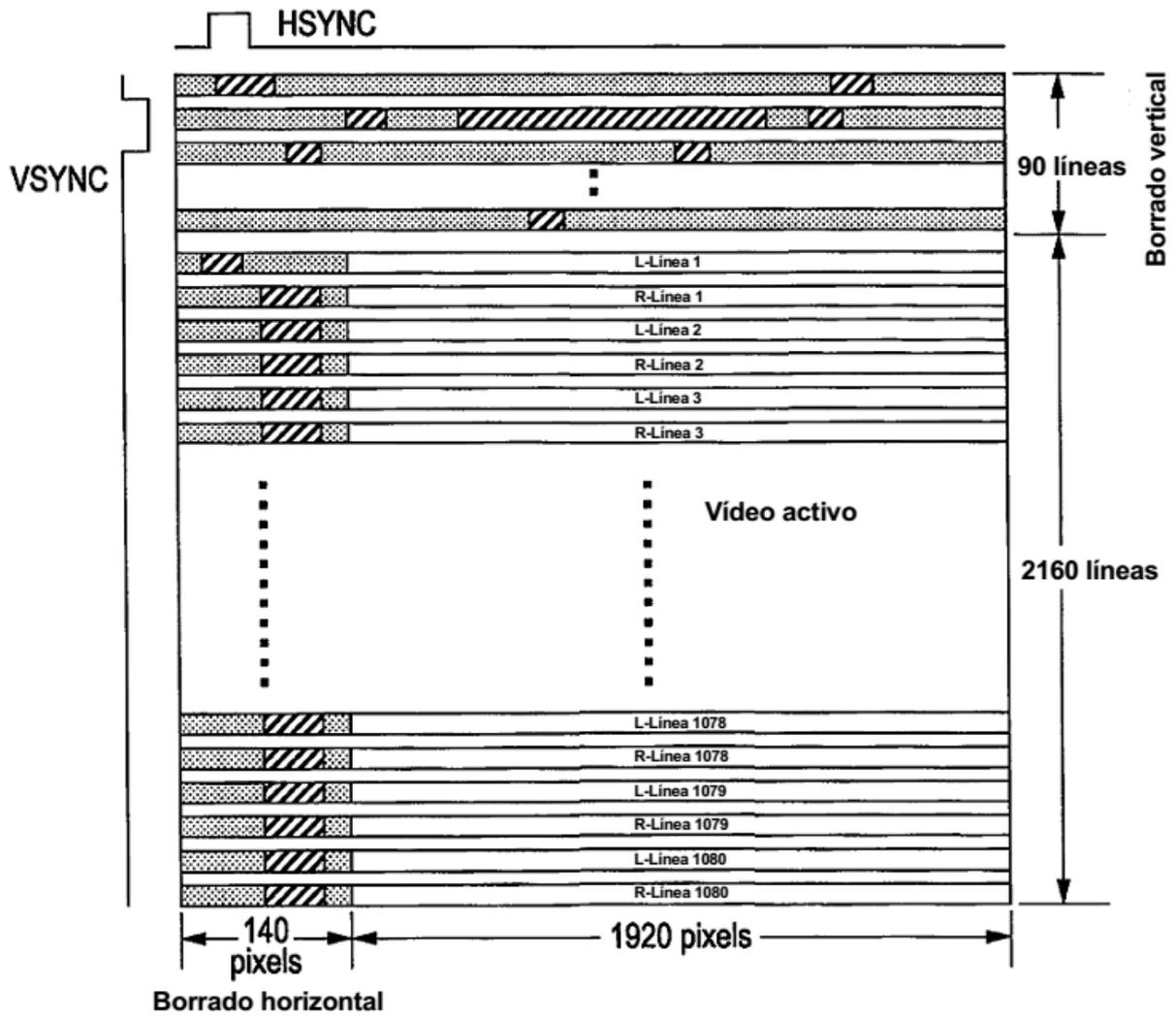


FIG. 16

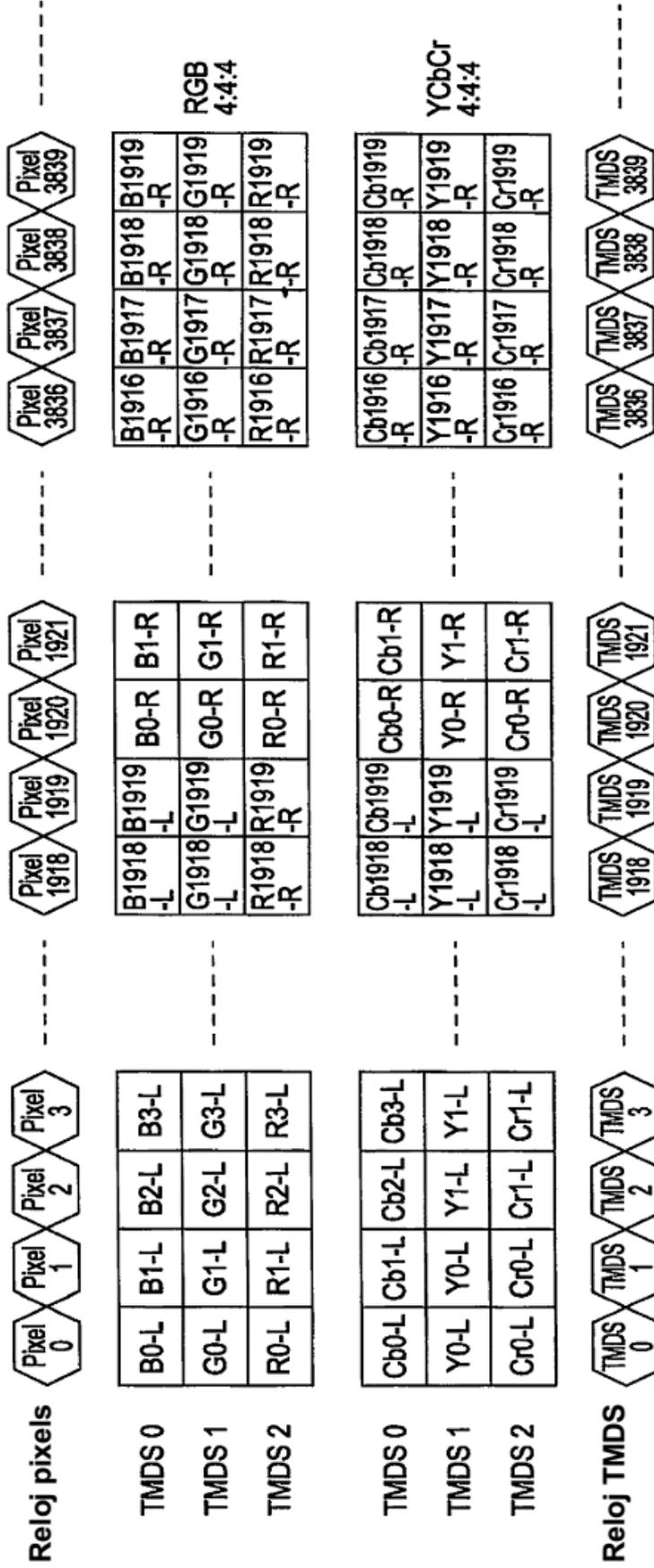


FIG. 17

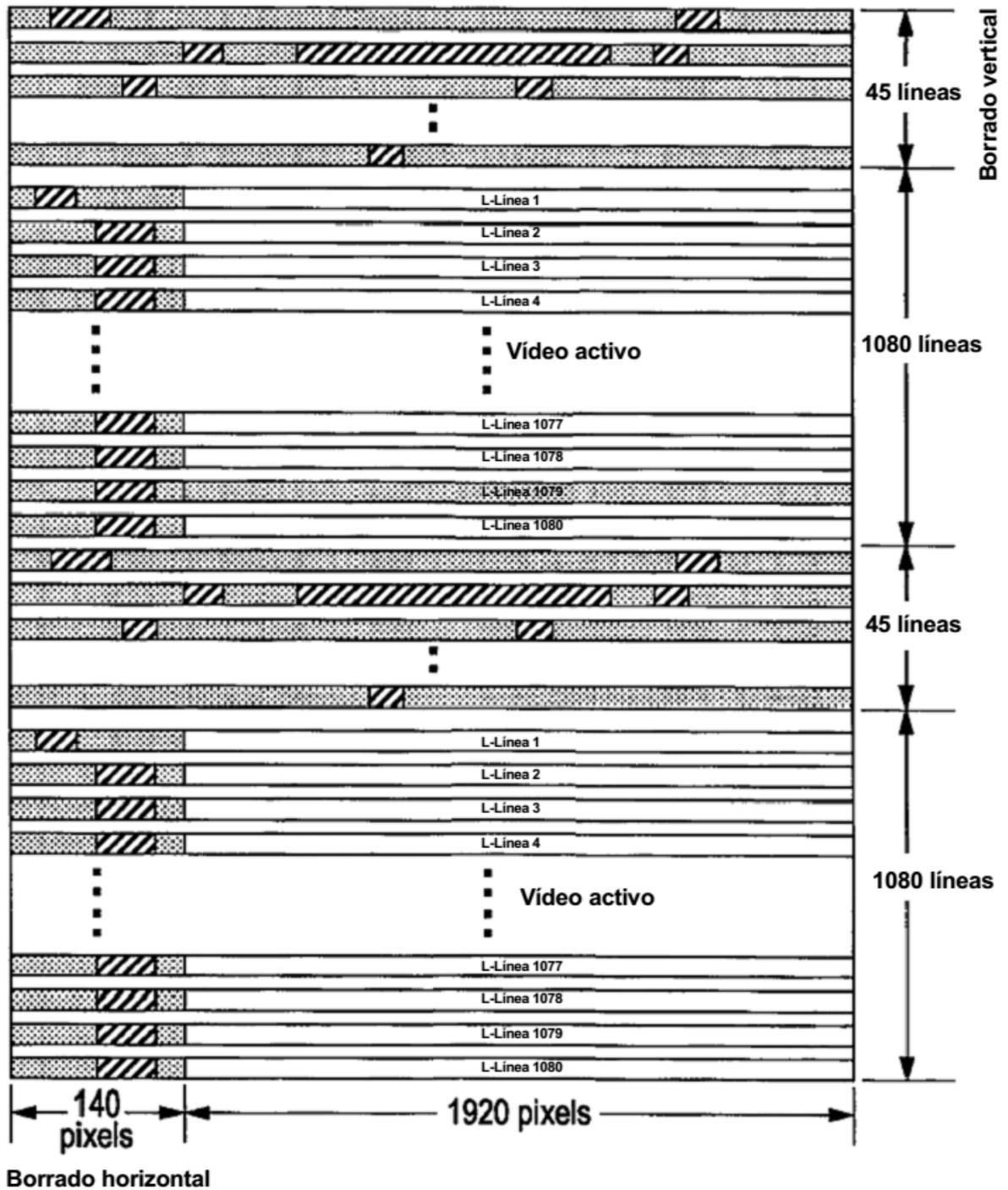


FIG. 18

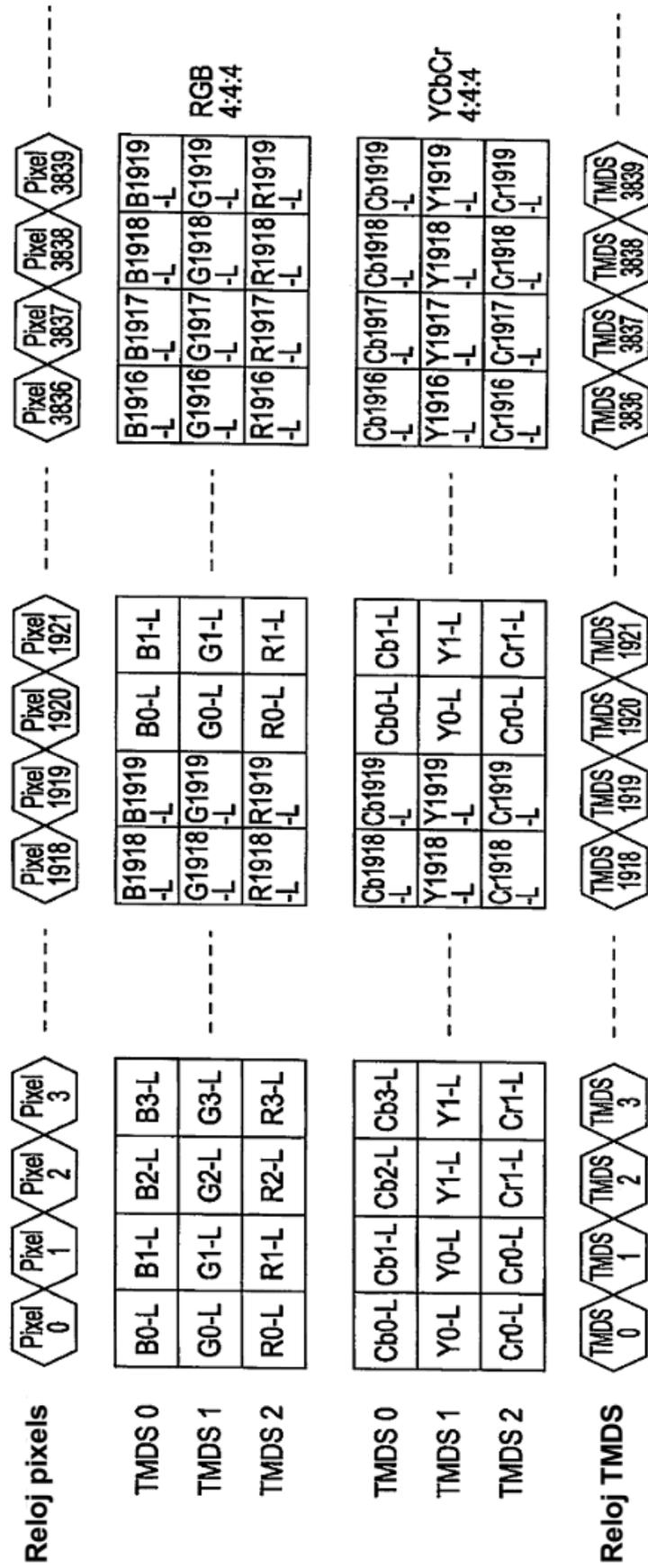


FIG. 19

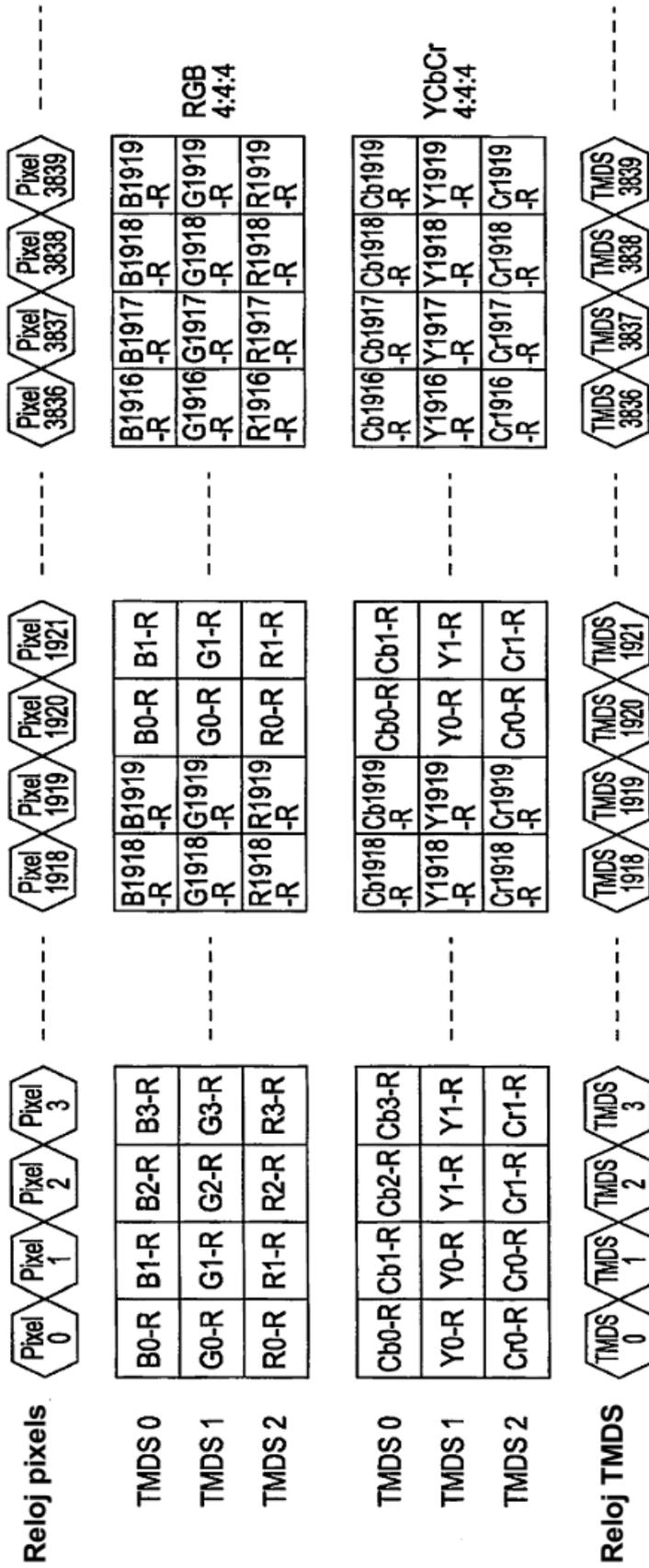


FIG. 20

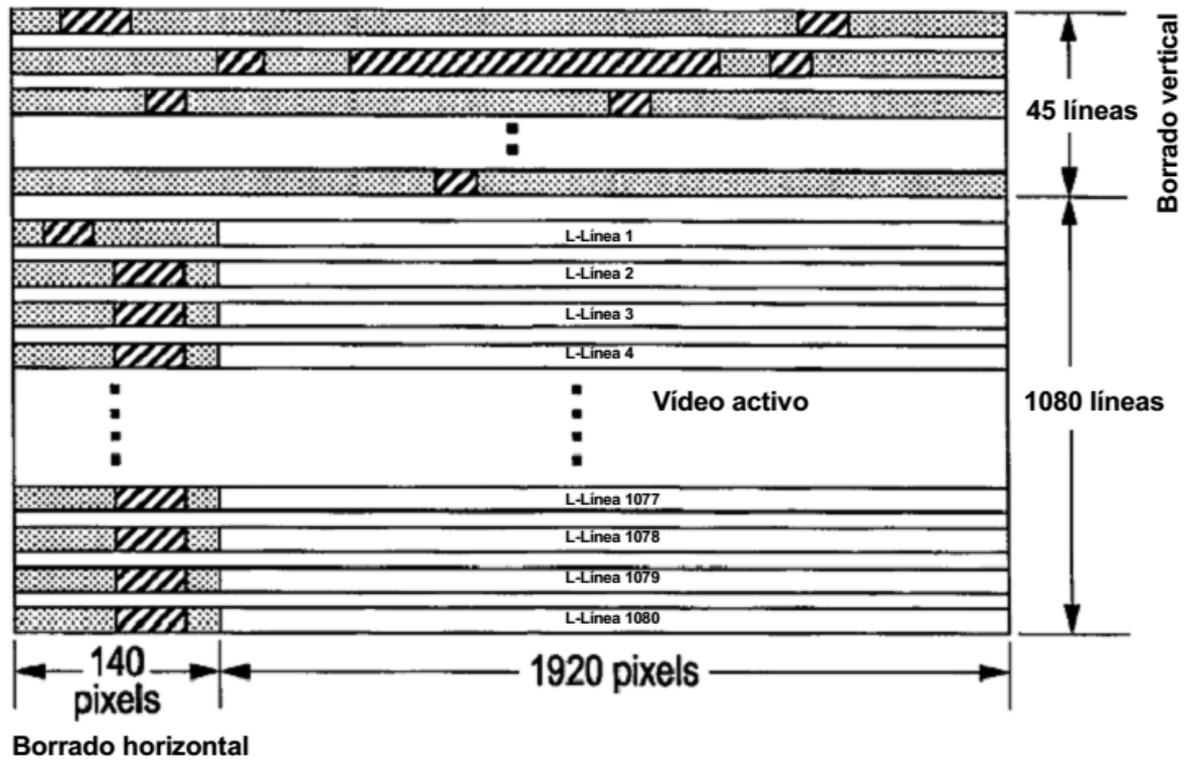


FIG. 21

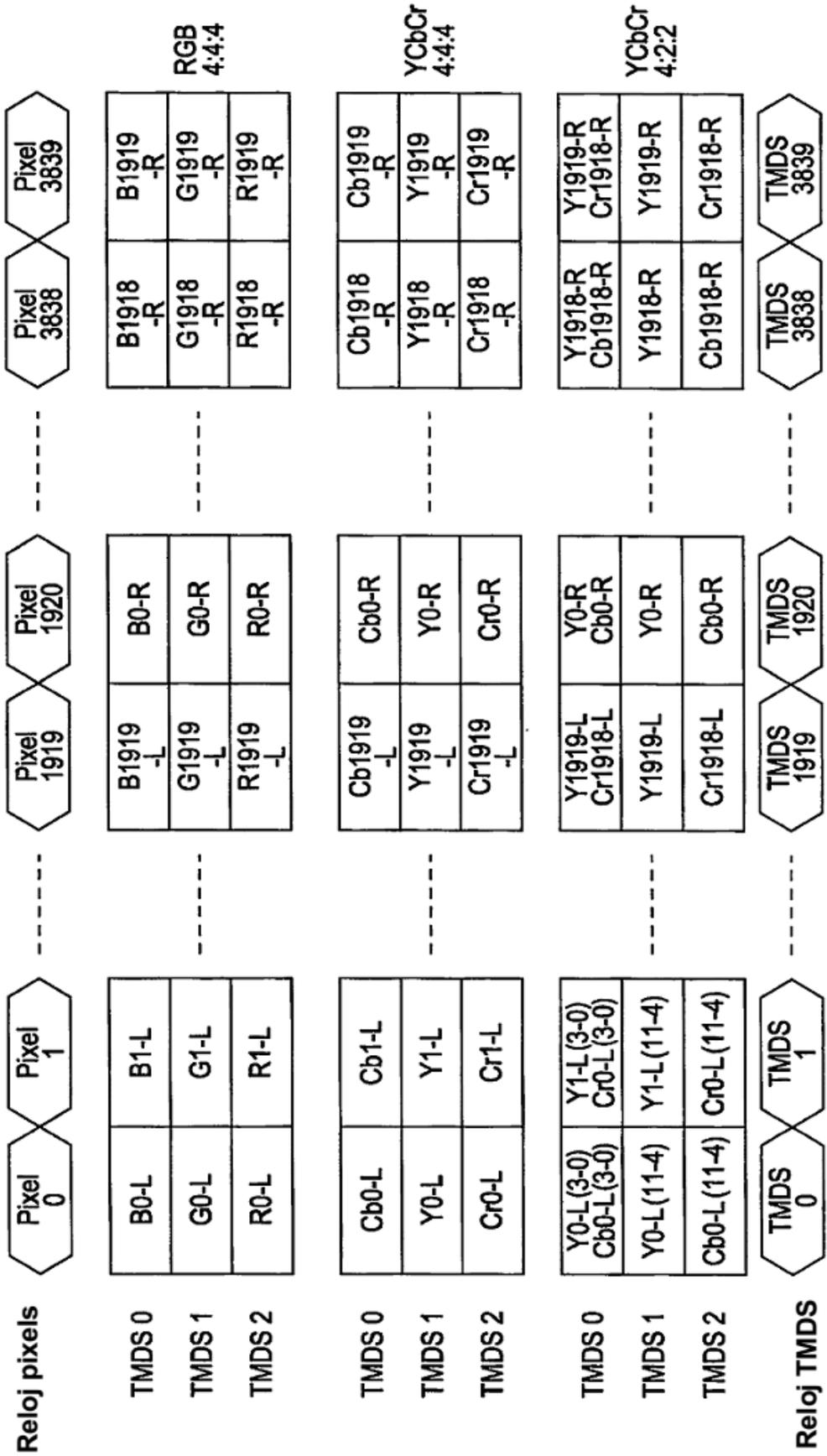


FIG. 22

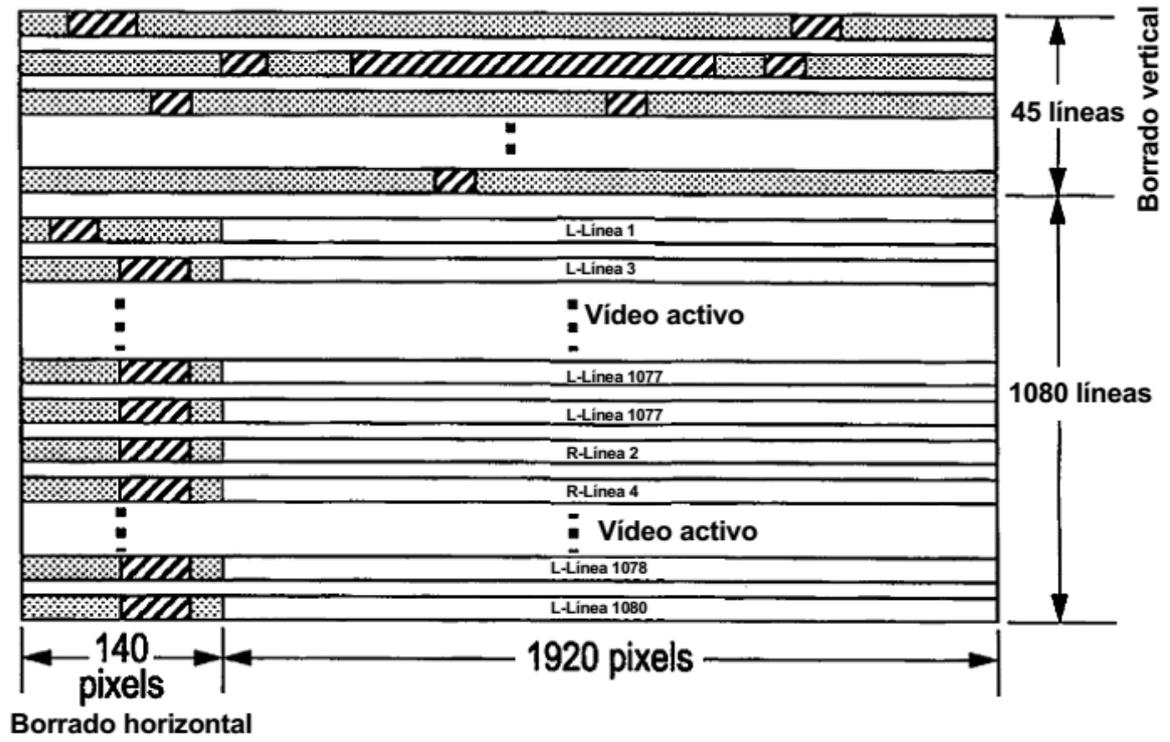


FIG. 23

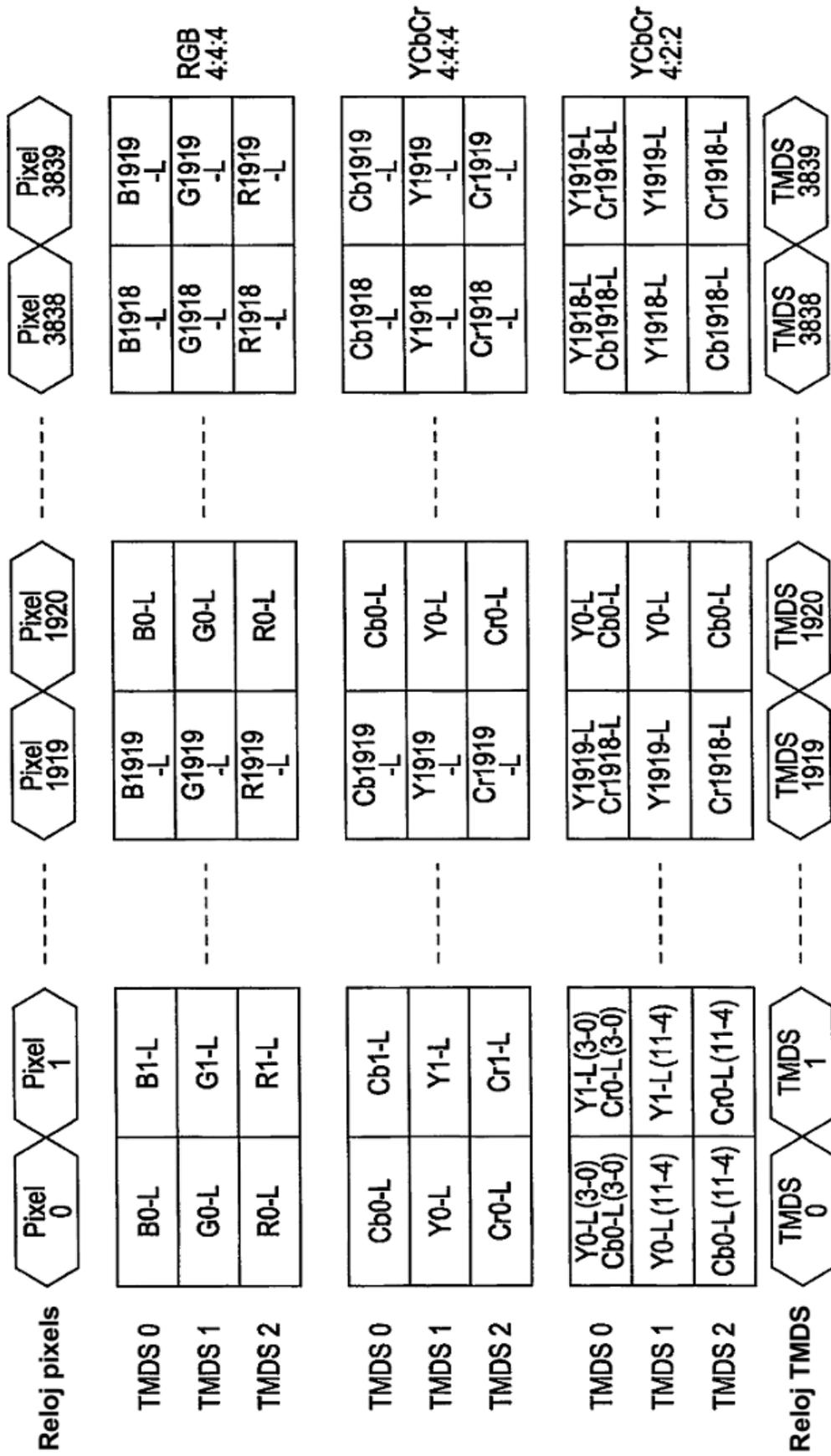


FIG. 24

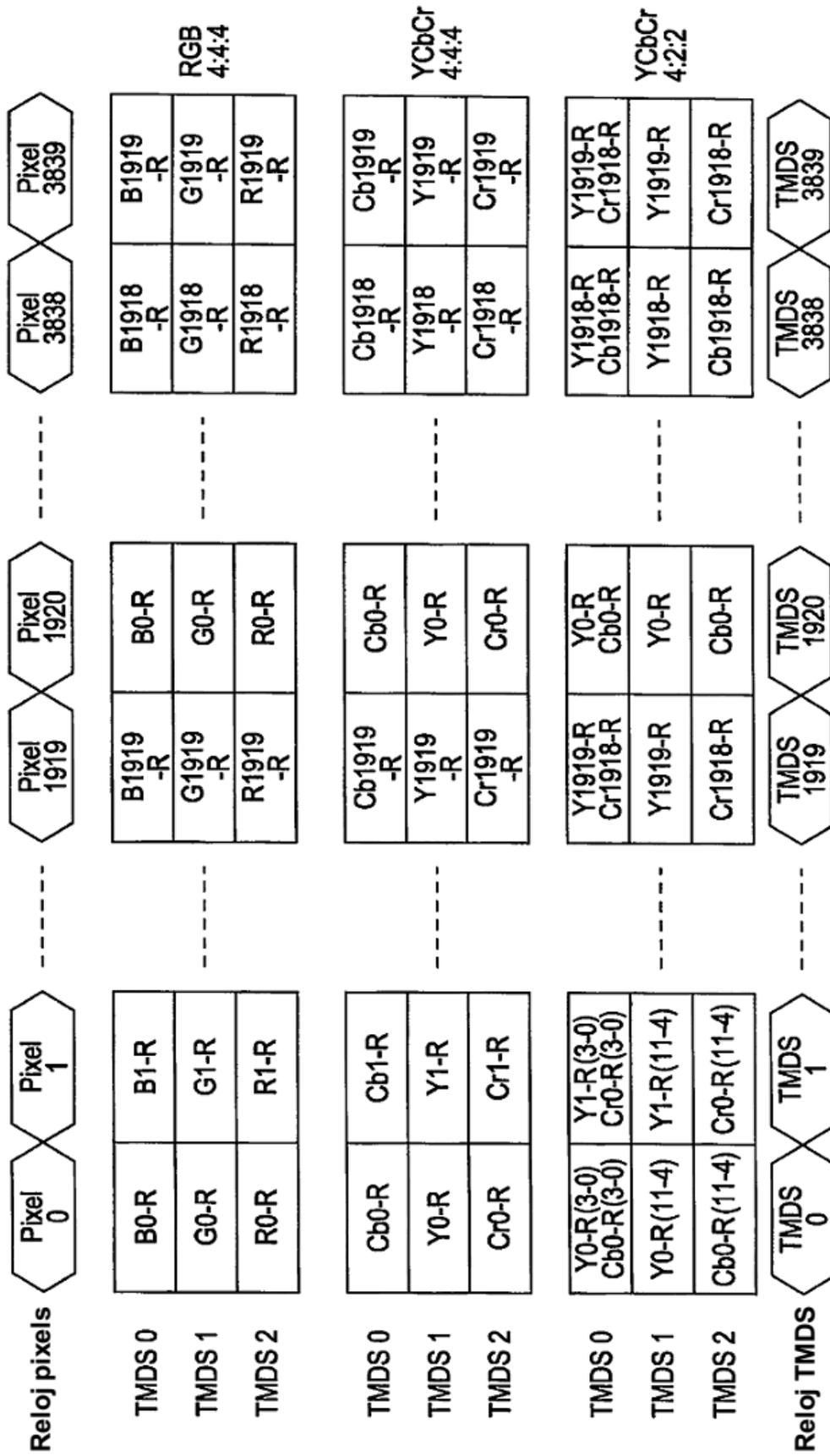


FIG. 25

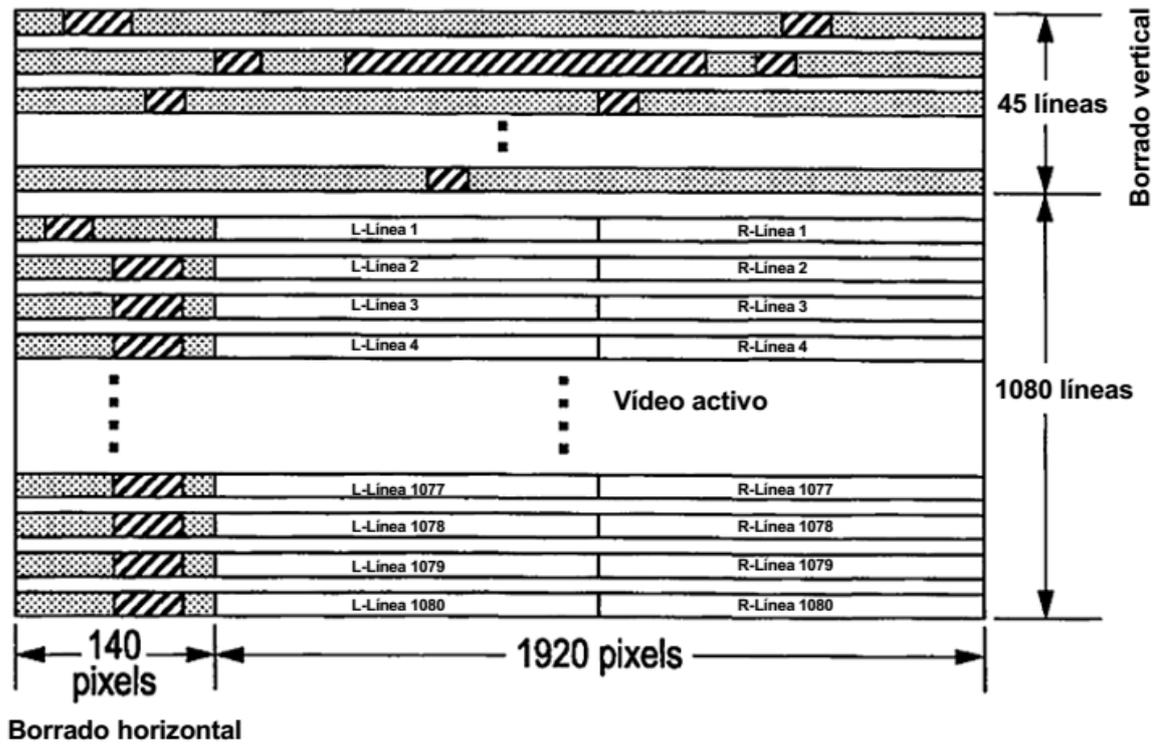


FIG. 26

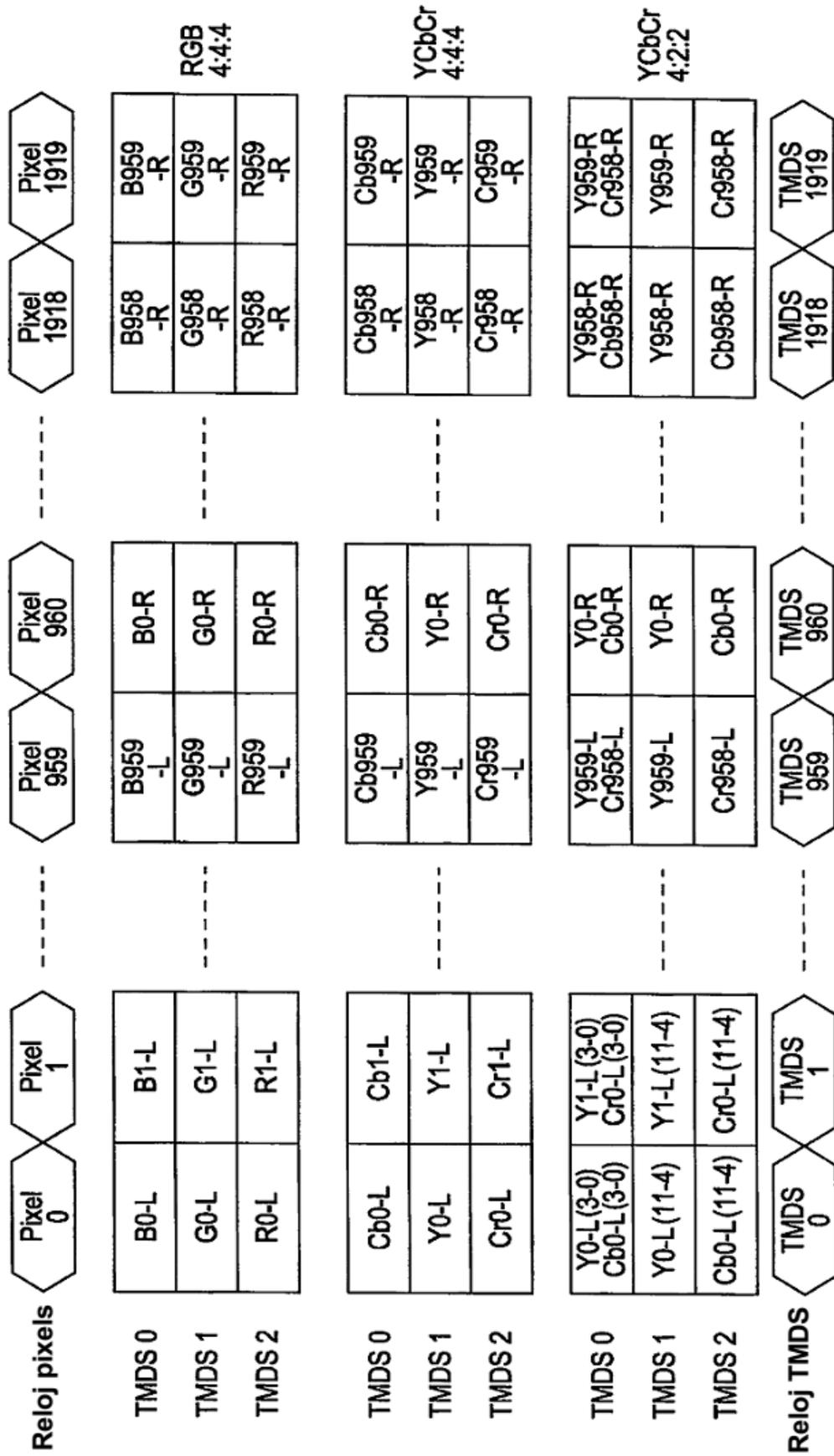


FIG. 27



FIG. 28

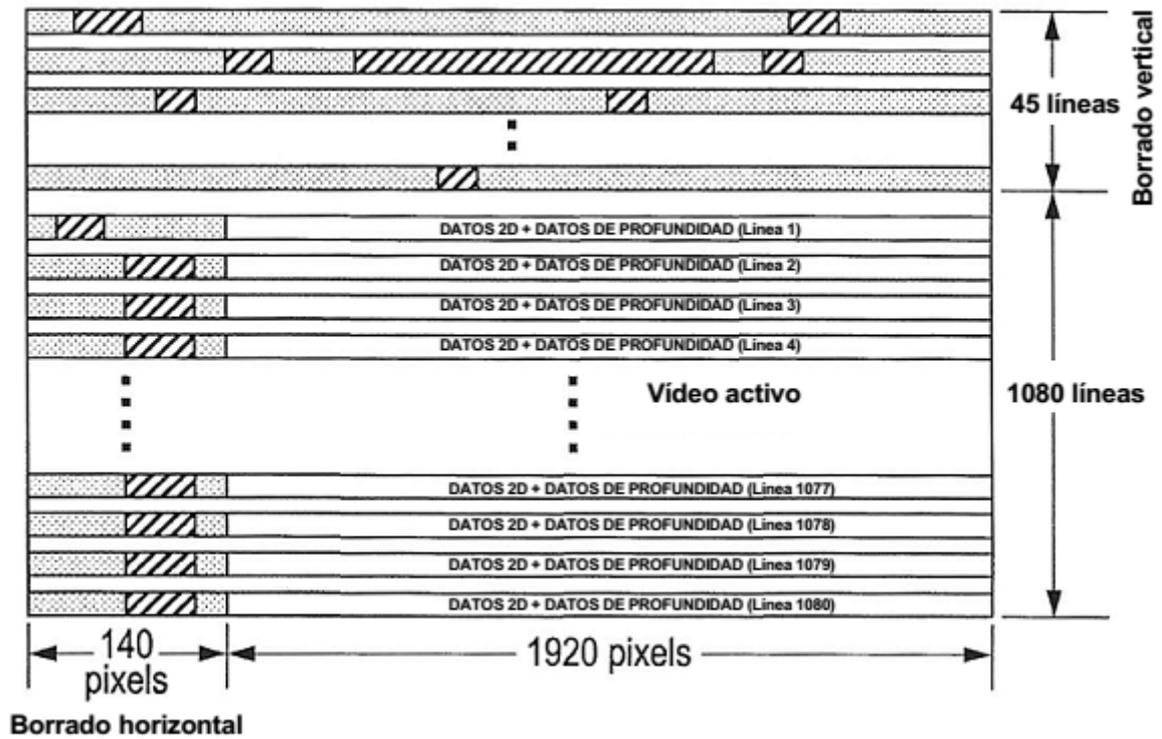


FIG. 29

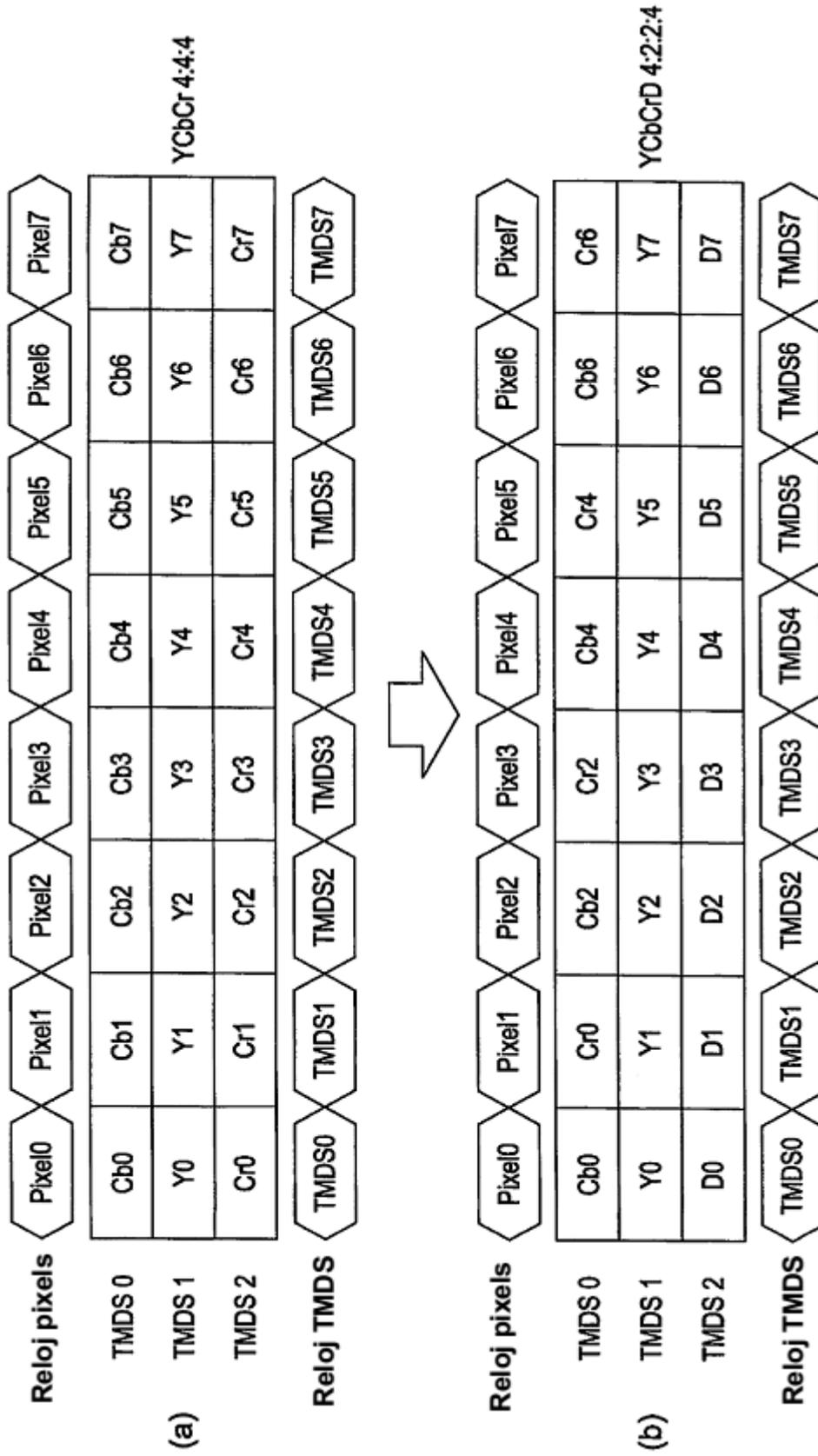


FIG. 30

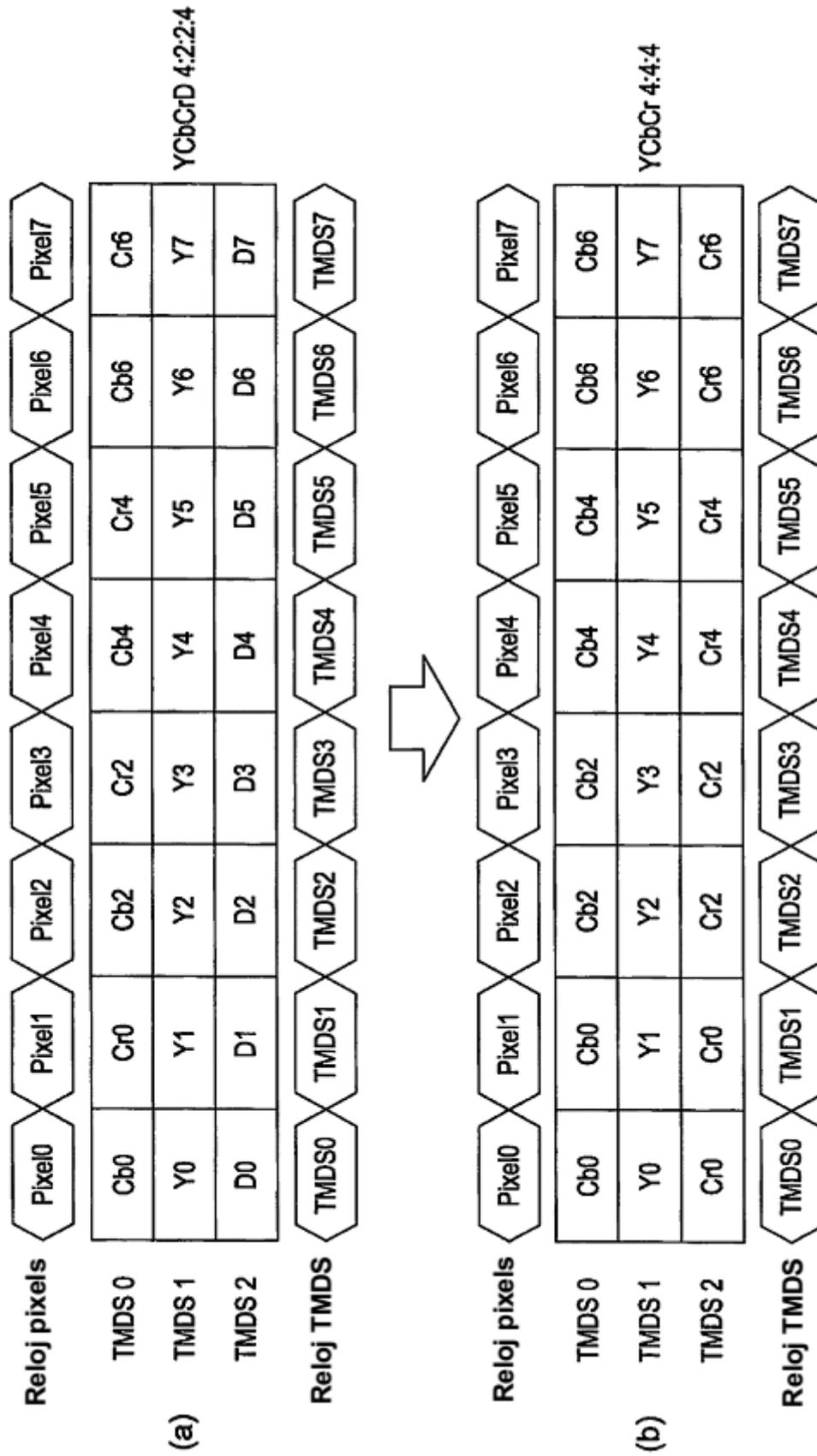


FIG. 31

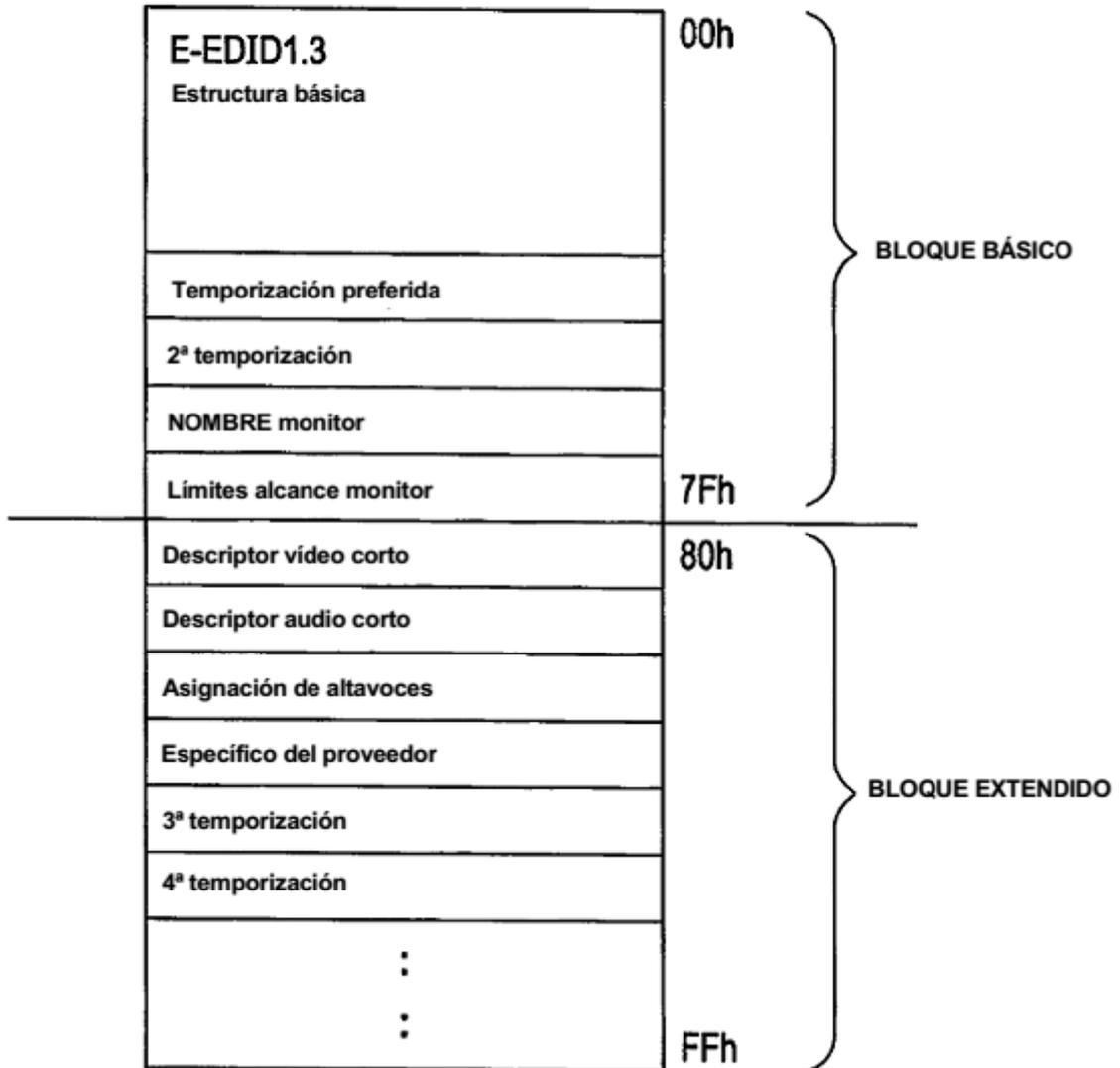


FIG. 32

Byte nº	7	6	5	4	3	2	1	0
0	Código etiqueta específico de proveedor (=3)							
1...3	Identificador registro IEEE 24 bits (0x000C03) bits LSB primeros							
4	A				B			
5	C				D			
6	Soportes-AI	DC_48 bit	DC_36 bit	DC_30 bit	DC_Y444	Reservado (0)		
7	Max_TMDS_Clock							
8	RGB Pixel ALT	RGB simul	RGB Sec. campos	RGB Arriba y abajo	RGB Lado por lado	Estructura básica	RGB MPEG-C	Reservado (0)
9	YCC444 Pixel ALT	YCC444 Simul	YCC444 Sec. campos	YCC444 Arriba y abajo	YCC444 Lado por lado	Estructura básica	YCC444 MPEG-C	Reservado (0)
10	YCC422 Pixel ALT	YCC422 Simul	YCC422 Sec. campos	YCC422 Arriba y abajo	YCC422 Lado por lado	Estructura básica	YCC422 MPEG-C	Reservado (0)
11	Método A	Método B	Método C	Reservado (0)				
12...N	Reservado (0)							

FIG. 33

Byte nº	7	6	5	4	3	2	1	0
0	Tipo de paquete = 0x82							
1	Versión = 0x03							
2	Longitud = 0x0E							
3	Suma de control							
4	Rsvd (0)	Y1	Y0	A0	B1	B0	S1	S0
5	C1	C0	M1	M0	R3	R2	R1	R0
6	ITC	EC2	EC1	EC0	Q1	Q0	SC1	SC0
7	Rsvd (0)	VIC6	VIC5	VIC4	VIC3	VIC2	VIC1	VIC0
8	Reservado (0)							
9, 10	Número de línea de final de barra superior							
11, 12	Número de línea de inicio de barra inferior							
13, 14	Número de pixels de final de barra izquierda							
15, 16	Número de pixels e inicio de barra derecha							
17	Pixel ALT	Simul. campo	Sec. campos	Sec. líneas	Arriba y abajo	Lado por lado	MPEG-C	0
18 ... 30	NA Reservado							

FIG. 34

VIC nº	Formato de vídeo	Reloj pixels	Reloj TMDS
1	640x480 p 60 Hz	74.75 MHz	74.75 MHz
2	720x480 p 59.94 Hz		
3	720x480 p 60 Hz		
4	1280x720 p 59.94/60 Hz	148.5 MHz	148.5 MHz
5	1920x1080 i 59.94/60 Hz		
...
59	720(1440)x480 i 240 Hz	148.5 MHz	148.5 MHz
60	1920x2160 p 59.94/60 Hz	297 MHz	297 MHz
61	1920x2160 p 50 Hz		
62	3840x1080 p 59.94/60 Hz		
63	3840x1080 p 50Hz		

FIG. 35

Byte nº	7	6	5	4	3	2	1	0
0	Tipo de paquete = 0x03							
1	0x00							
2	0x00							
3	0		CLEAR_AV MUTE		0		SET_AV MUTE	
4	PP3	PP2	PP1	PP0	CD3	CD2	CD1	CD0
5	0							
6	0							
7	0							
8	0							
9	0							

Campo CD3 – CD0
 0x4: 24 bits
 0x5: 30 bits
 0x6: 36 bits
 0x7: 48 bits

FIG. 36

Estructura	7	6	5	4	3	2	1	0
0	Tipo de paquete = 0x84							
1	Versión = 0x02							
2	0	Longitud = 0x0A						
3	Suma de control							
4	CT3	CT2	CT1	CT0	Reservado	CC2	CC1	CC0
5	Reservado (0)			SF2	SF1	SF0	SS1	SS0
6	Formato depende del tipo de codificación							
7	CA7	CA6	CA5	CA4	CA3	CA2	CA1	CA0
8	DM_INH	LSV3	LSV2	LSV1	LSV0	Reservado (0)		
9	Método A	Método B	Método C	Reservado (0)		Reservado (0)		
10	Reservado (0)							
11	Reservado (0)							
12	Reservado (0)							
13	Reservado (0)							
14...30	NA Reservado (0)							

FIG. 37

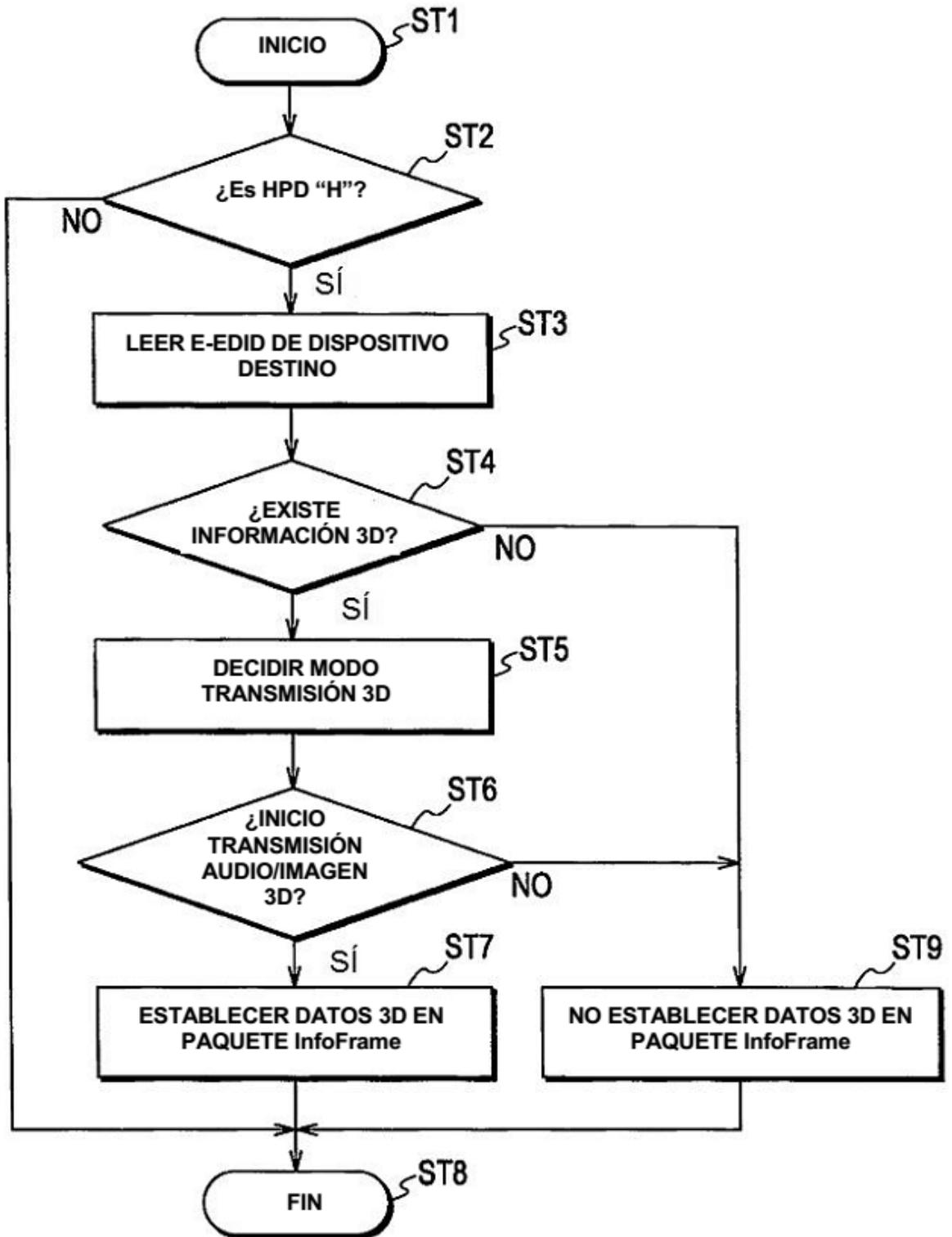


FIG. 38

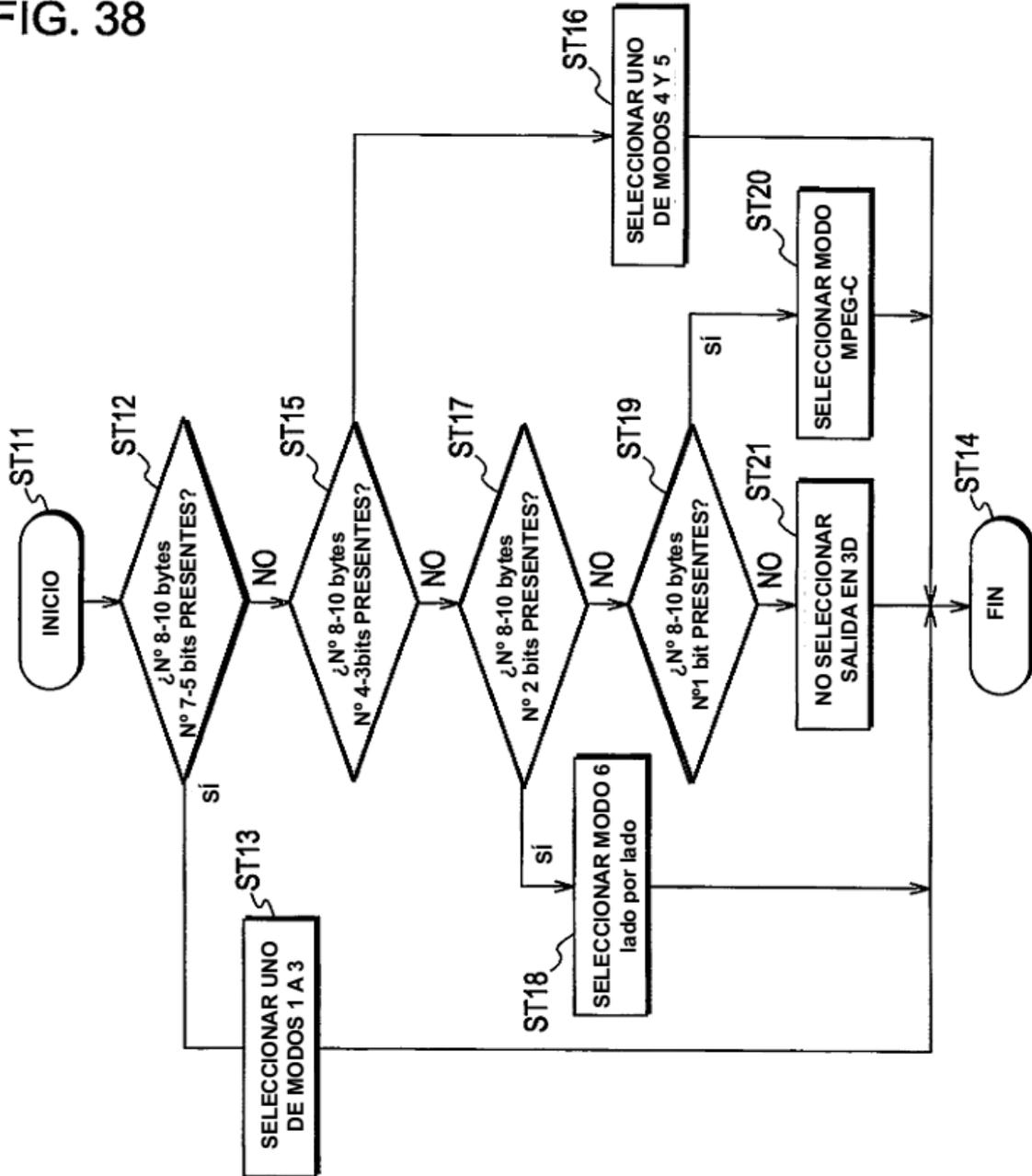


FIG. 39

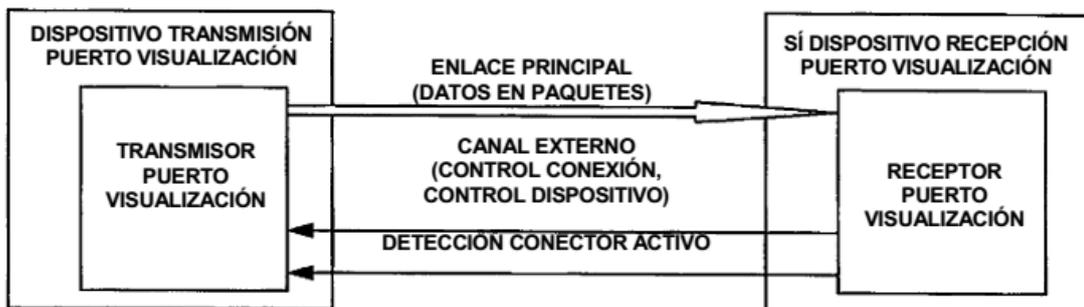


FIG. 40

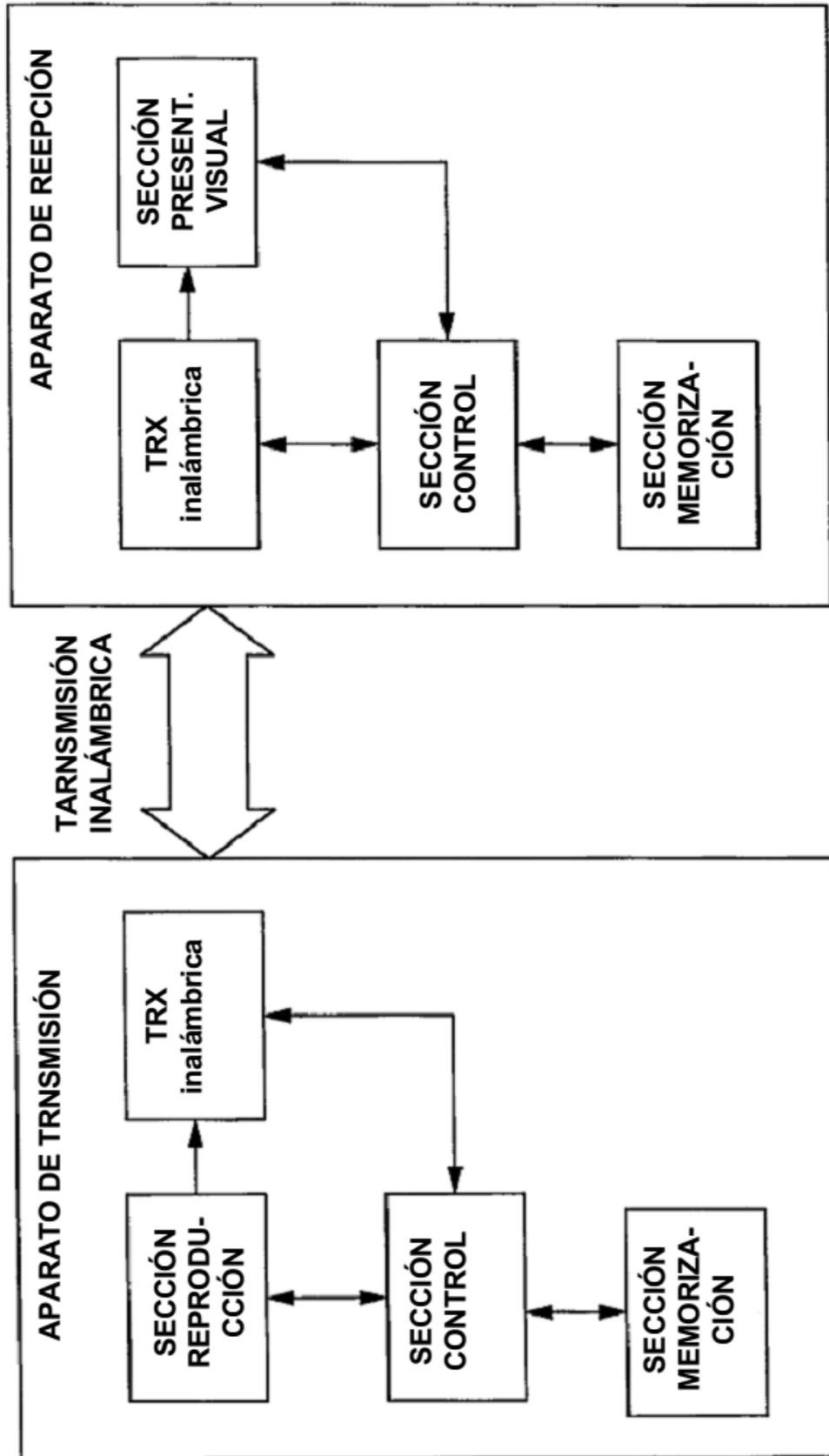


FIG. 41

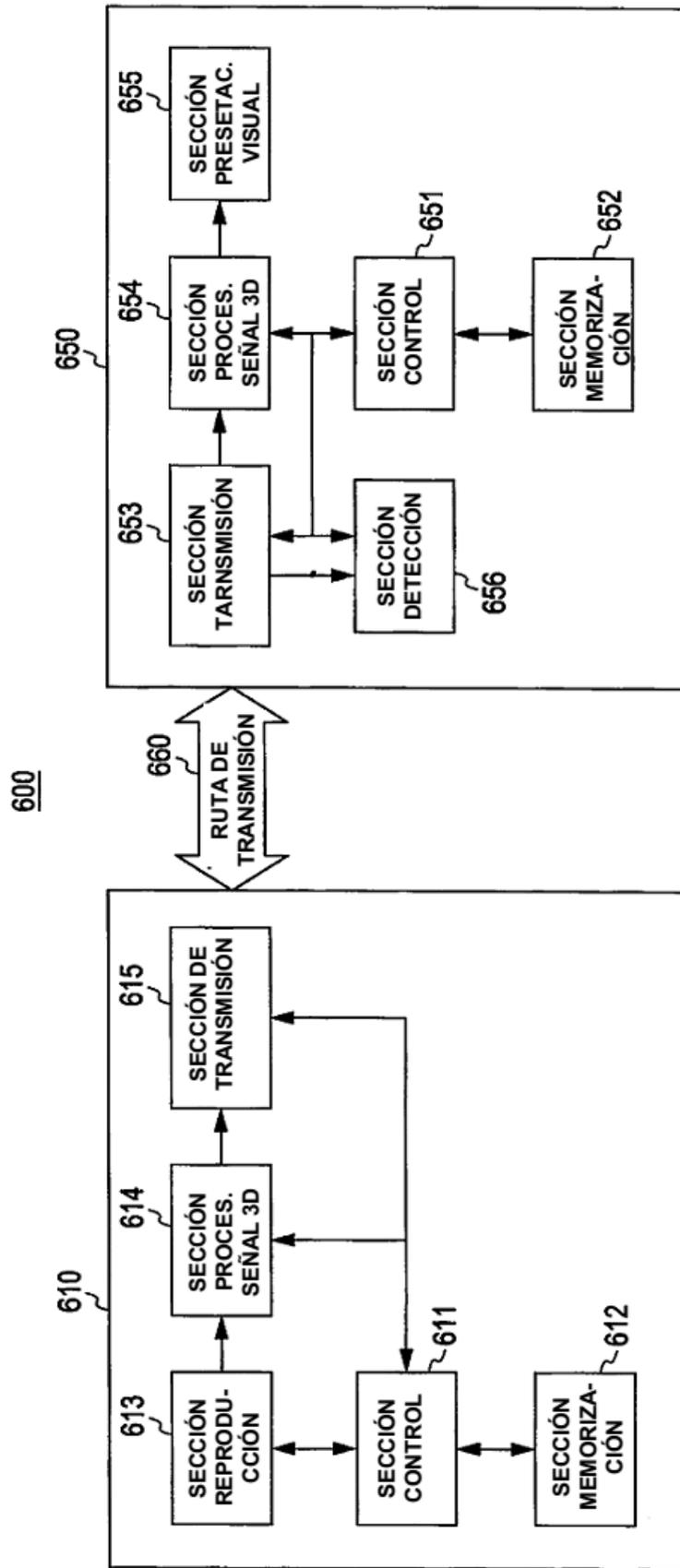


FIG. 42

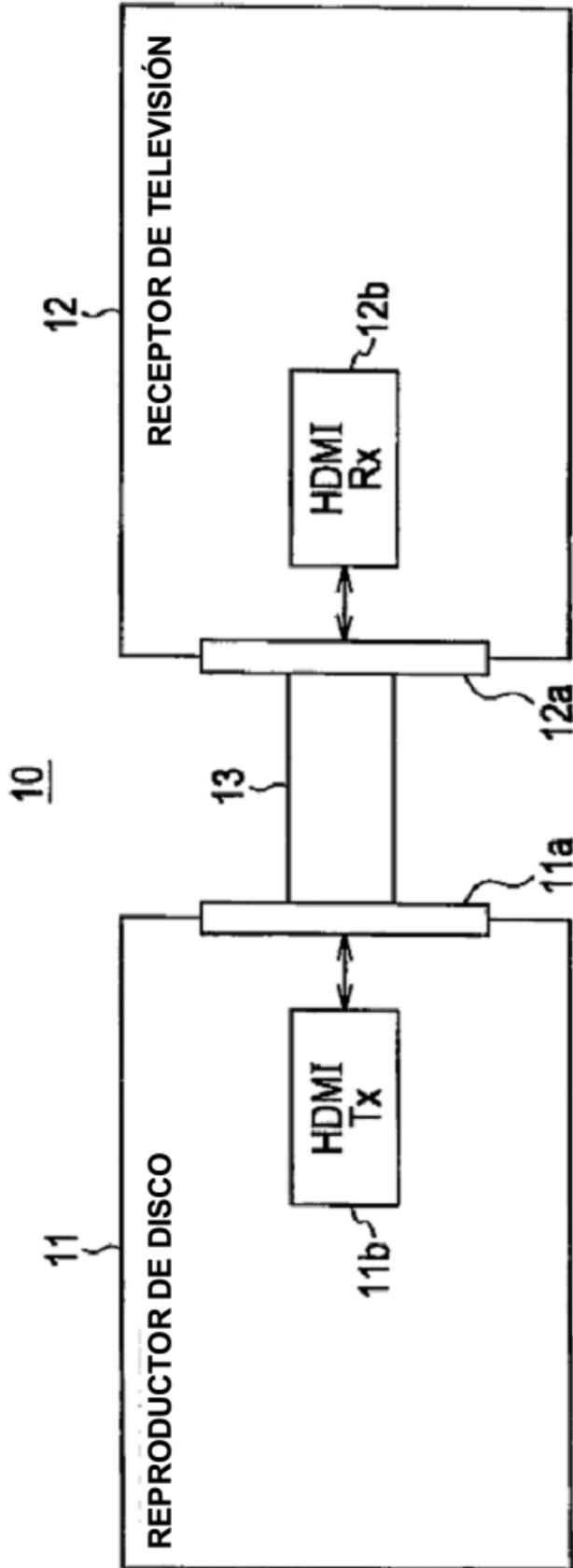


FIG. 43

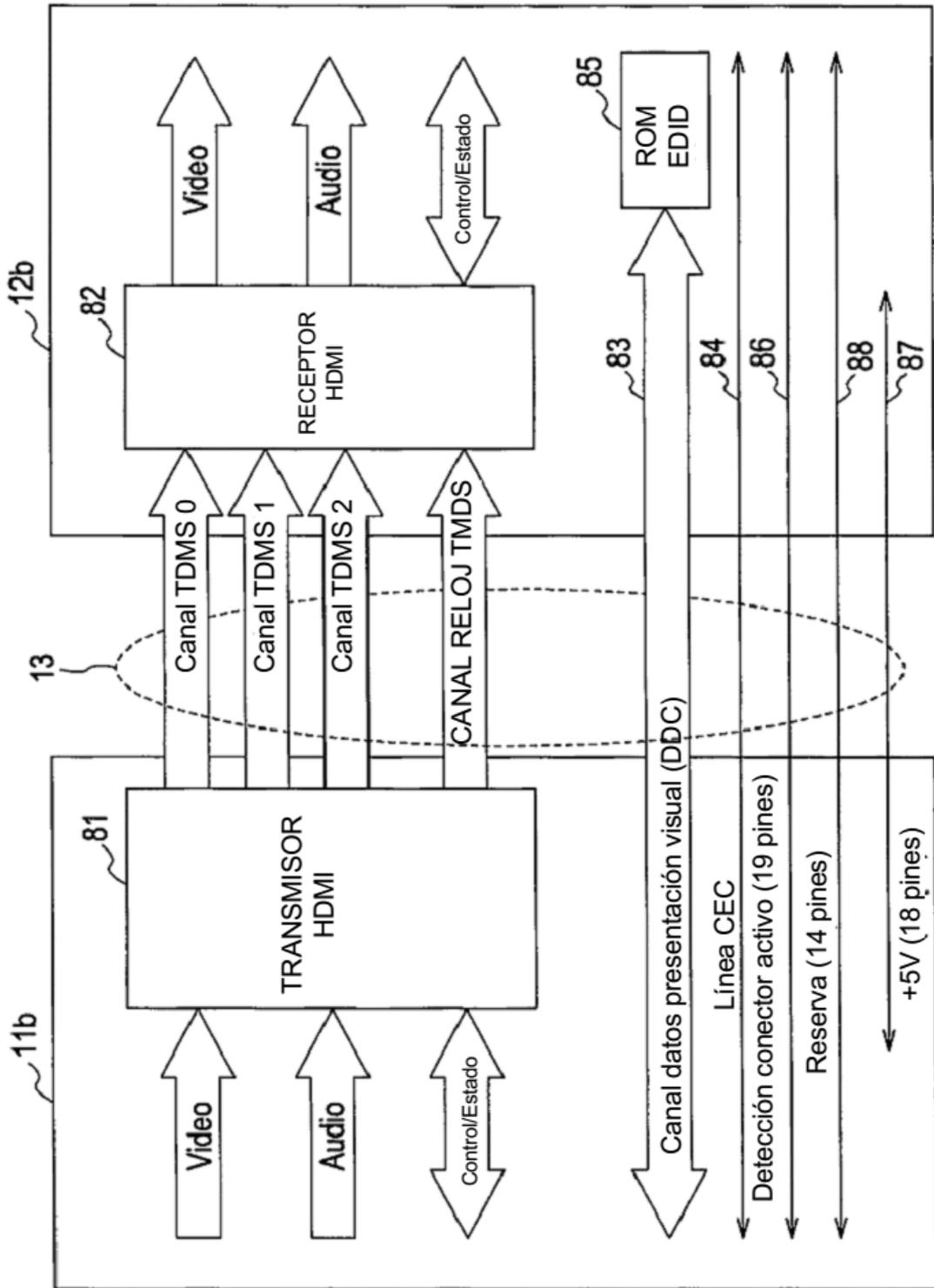


FIG. 44

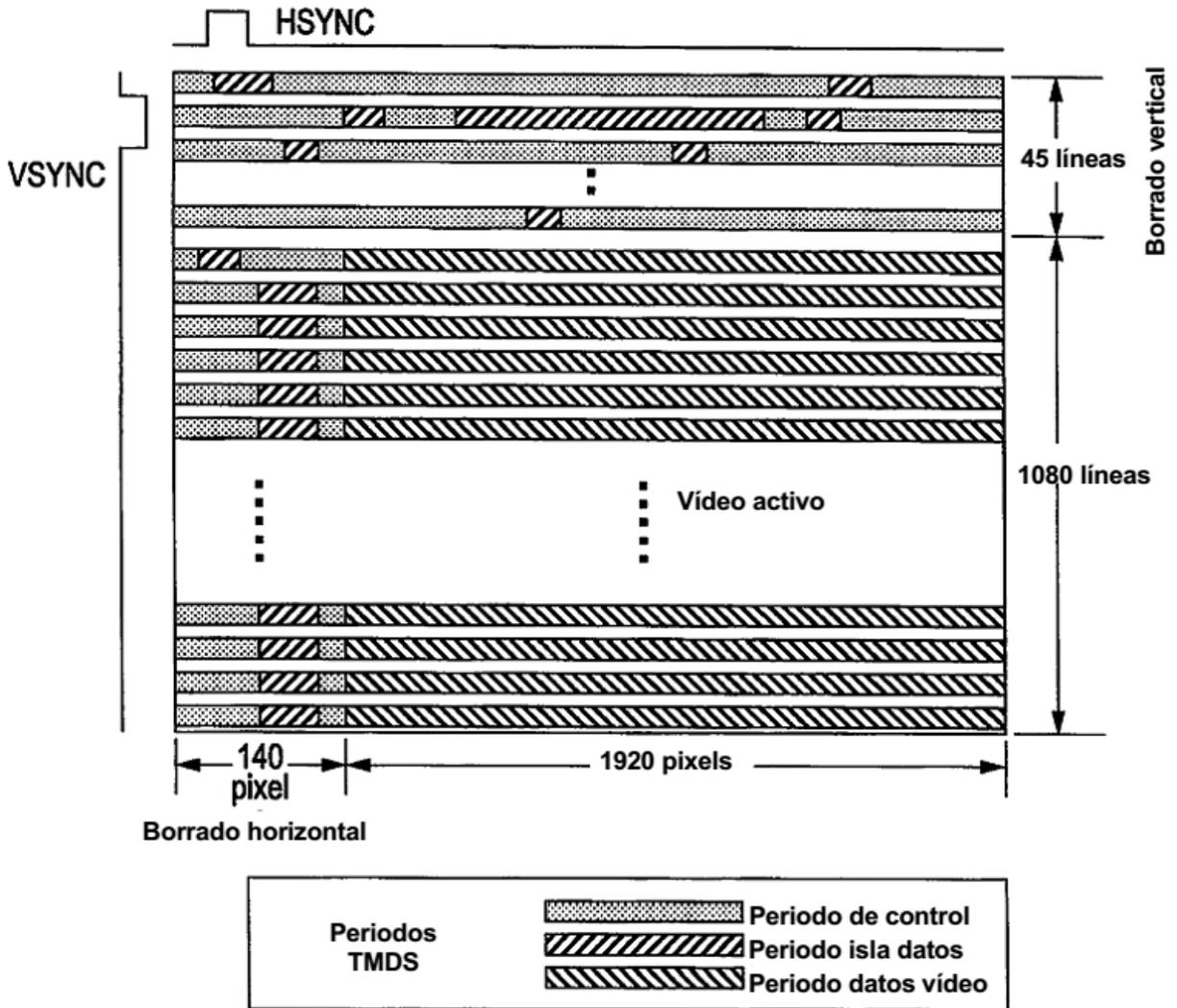


FIG. 45

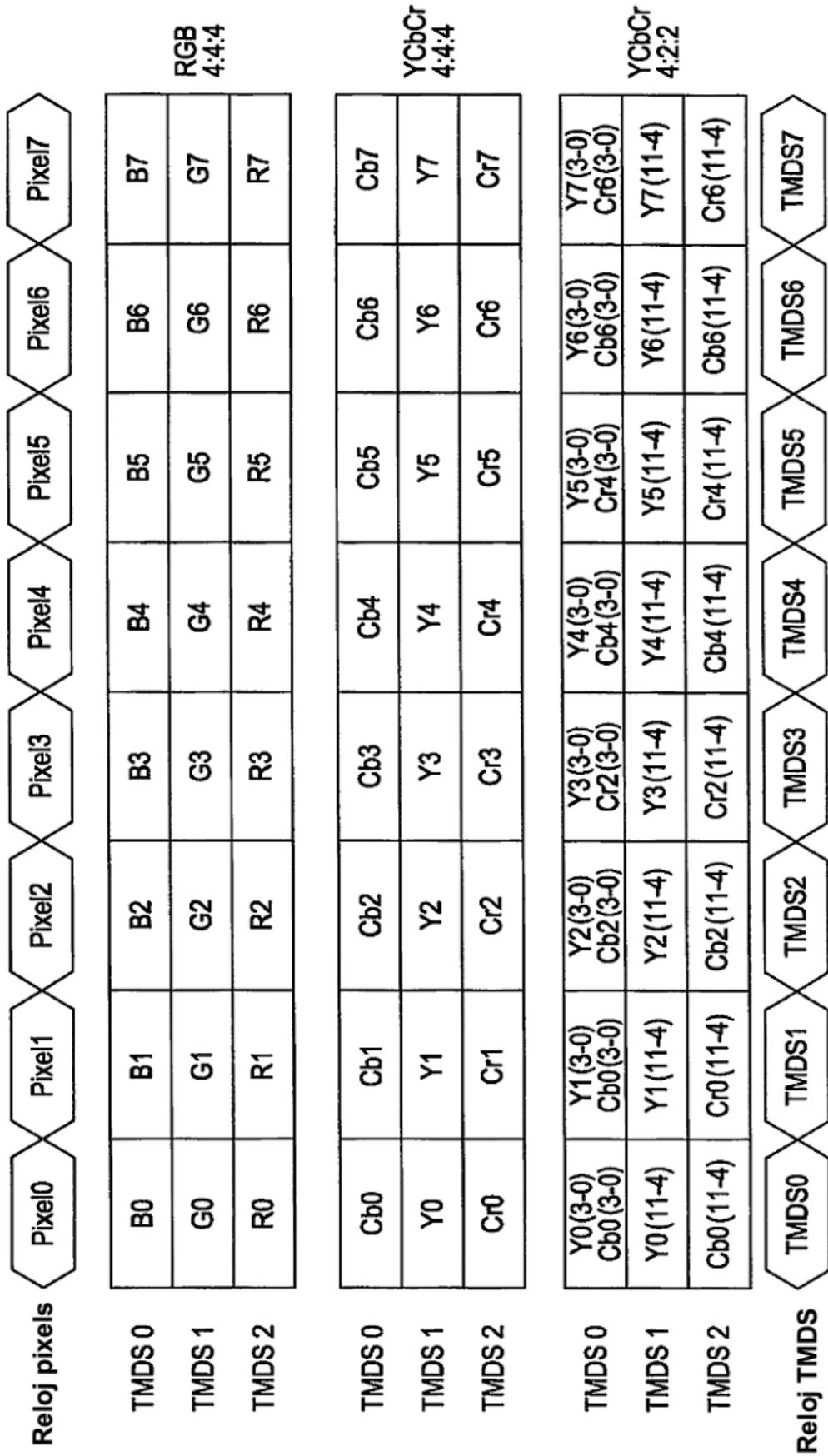


FIG. 46

