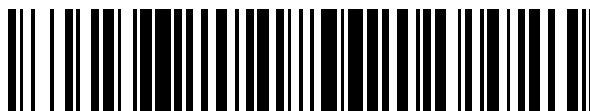


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 628 822**

51 Int. Cl.:

H02M 1/08 (2006.01)

H03K 17/567 (2006.01)

H03K 17/16 (2006.01)

H03K 17/66 (2006.01)

H03K 17/12 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **17.02.2009** **E 09153034 (5)**

97 Fecha y número de publicación de la concesión europea: **12.04.2017** **EP 2093868**

54 Título: **Dispositivo y circuito de control de un componente electrónico de potencia, procedimiento de mando y distribuidor asociados**

30 Prioridad:

19.02.2008 FR 0851046

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

04.08.2017

73 Titular/es:

**ALSTOM TRANSPORT TECHNOLOGIES (100.0%)
3, AVENUE ANDRÉ MALRAUX
92300 LEVALLOIS-PERRET, FR**

72 Inventor/es:

LEPAGE, JEAN-PIERRE

74 Agente/Representante:

SALVA FERRER, Joan

ES 2 628 822 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo y circuito de control de un componente electrónico de potencia, procedimiento de mando y distribuidor asociados

5

[0001] La presente invención se refiere a un dispositivo, un circuito y un procedimiento de control de un componente electrónico de potencia.

[0002] Los componentes electrónicos de potencia se utilizan, por ejemplo, en dispositivos de conmutación de alta tensión para «adaptar» la forma de una corriente a su utilización en una máquina rotativa o un motor de un vehículo eléctrico.

10

[0003] El dispositivo de conmutación puede convertir corriente alterna en corriente continua o a la inversa, o modificar la forma, la amplitud y la frecuencia de la onda de la corriente.

15

[0004] El dispositivo de conmutación consta de componentes electrónicos de potencia, por ejemplo transistores de potencia IGBT (*Insulated Gate Bipolar Transistors*), que, cuando son conmutados de un estado de apertura a un estado de cierre, trocean una tensión continua en ondas secundarias para modificar la naturaleza de la corriente y formar, por ejemplo, una corriente alterna.

20

[0005] A tal efecto, el dispositivo de conmutación recibe consignas de control de una computadora que traduce en órdenes de apertura y de cierre de los transistores IGBT. Para accionar la apertura o el cierre de los transistores IGBT, se aplica una tensión entre el electrodo de compuerta y el electrodo de emisor de los transistores IGBT. Esta aplicación es realizada generalmente por circuitos RC (resistencia-capacidad).

25

[0006] Sin embargo, los valores de resistividad y de capacitancia de los componentes de estos circuitos RC deben ser modificados para cada nueva aplicación, es decir cada vez que el dispositivo de conmutación controla una nueva máquina o incluso cuando se modifican los parámetros de funcionamiento de esta nueva máquina.

[0007] El documento US 200422327 describe un circuito de control de al menos un componente electrónico de potencia apropiado para estar controlado para adaptarse a cada nueva aplicación sin tener que cambiar componentes del circuito RC.

30

El resumen de la solicitud japonesa publicada JP2002094363 describe un circuito de control (5a, 5b, 6a, 6b) de la apertura y del cierre de un transistor de potencia (1), comprendiendo dicho circuito de control un puente en H compuesto por dos interruptores (6a, 6b) conectados en serie y dos fuentes de corriente controladas (5a, 5b) conectadas en serie, estando un punto medio entre los interruptores conectado a la compuerta del transistor de potencia (1), y estando un punto medio entre las fuentes de corriente controladas conectado al emisor del transistor de potencia.

40

[0008] El objetivo de la presente invención es proponer un circuito de control mejorado.

[0009] A tal efecto, la invención tiene por objeto un circuito de control de la apertura y del cierre de un componente electrónico de potencia, un procedimiento de mando de un circuito de control, un conjunto que consta de dicho circuito de control y un dispositivo de control de dicho circuito de control según las reivindicaciones.

45

[0010] La invención se entenderá mejor con la lectura de la descripción a continuación, dada únicamente a modo de ilustración, y realizada remitiéndose a los dibujos, en los que:

- la figura 1 es una ilustración esquemática de una cadena de control de una máquina rotativa;
- 50 - la figura 2 es una ilustración esquemática de un interruptor constituido por tres paquetes de componentes electrónicos de potencia;
- la figura 3 es una ilustración esquemática de la arquitectura de un dispositivo de control y de tres circuitos de control apropiados para controlar, cada uno, un componente electrónico de potencia de un interruptor;
- la figura 4 es una ilustración esquemática del detalle de un circuito de control ilustrado en la figura 3;
- 55 - la figura 5 es un organigrama de un procedimiento de mando de los componentes del circuito de control ilustrado en la figura 4;
- las figuras 6 a 9 son ilustraciones esquemáticas que representan partes del circuito de control ilustrado en la figura 4; y
- las figuras 10 y 11 son gráficos que ilustran la evolución a lo largo del tiempo de diferentes parámetros de

funcionamiento de un componente electrónico de potencia durante la aplicación del procedimiento de la figura 5.

[0011] En referencia a la figura 1, una cadena de control de una máquina eléctrica rotativa 2 comprende de forma convencional una computadora 4 apropiada para suministrar consignas de control de potencia a un distribuidor electrónico 6. El distribuidor 6 tiene la función de convertir estas consignas de control de potencia en instrucciones de control de un interruptor 10 de un dispositivo de conmutación 8.

[0012] El dispositivo de conmutación 8 es, por ejemplo, un convertidor CC/CA trifásico. Este comprende seis interruptores 10.

[0013] En las figuras 1 y 2, se ha representado un solo interruptor 10. Este interruptor 10 comprende tres paquetes 11A, 11B, 11C. Cada paquete 11A, 11B, 11C comprende un transistor 12, 14, 16 de potencia IGBT (*Insulated Gate Bipolar Transistors*) montado en antiparalelo con su diodo 18, 20, 22. Cada transistor de potencia comprende un electrodo de compuerta, un electrodo de colector y un electrodo de emisor llamados en lo sucesivo compuerta, colector y emisor, respectivamente.

[0014] Cada transistor de potencia 12, 14, 16 es típicamente capaz de conmutar corrientes que van hasta 1200 A. El interruptor 10, es decir los tres transistores 12, 14, 16 montados en paralelo, es capaz de conmutar corrientes que van hasta aproximadamente 2500 A. Cada transistor de potencia 12, 14, 16 es capaz de soportar una tensión V_{CE} entre el colector y el emisor en estado no de conducción, es decir en estado abierto, que va hasta 4000 V, y en estado de conducción, es decir en estado cerrado, una tensión V_{CE} generalmente inferior a 5 V.

[0015] El distribuidor 6 es apropiado para controlar la conmutación del interruptor 10. Comprende un codificador/decodificador, un sistema de alimentación y un sistema digital no representados.

[0016] Comprende además una memoria flash 23 y un dispositivo de control 24 de conmutación de los transistores de potencia del paquete.

[0017] La memoria flash 23 es apropiada para almacenar parámetros de funcionamiento y de control de los transistores de potencia 12, 14, 16. Es borrable y reescribible eléctricamente. A tal efecto, está dotada de contactos eléctricos apropiados para estar conectados a un ordenador para modificar los parámetros de funcionamiento y de control de los transistores de potencia 12, 14, 16, cada vez que el dispositivo de conmutación 8 controla una nueva máquina.

[0018] El dispositivo de control 24 se ilustra en la figura 3. Está implantado en una red predifundida programable por el usuario, generalmente llamada componente FPGA (del inglés «*Field Programmable Gate Array*»). Comprende una lógica de control capaz de controlar de manera síncrona e independiente tres circuitos de control 26, 28, 30, cada uno apropiado para controlar un par compuerta/emisor de un transistor de potencia 12, 14, 16 del interruptor 10. Solamente el circuito de control 26 y el transistor de potencia 12 se han ilustrado en la figura 4. Los circuitos de control 28 y 30 son capaces de controlar la conmutación de los transistores 14 y 16, respectivamente. Estos circuitos son idénticos al circuito 26 y no se describirán en detalle.

[0019] Como el transistor de potencia 12 se comporta como si comprendiera intrínsecamente un condensador, se ha representado en las figuras 4 a 9 con un condensador 32 conectado a su compuerta y a su emisor.

[0020] El circuito 26 es un puente en H que sirve para fijar el potencial entre la compuerta y el emisor del transistor de potencia 12. Está delimitado por una línea cerrada y comprende dos conexiones eléctricas paralelas que forman una primera 33A y una segunda 33B ramas verticales de una H. La primera rama 33A consta de un primer transistor MOS 34, un primer generador de corriente 40 conectado en paralelo a un tercer transistor MOS 42. El primer transistor MOS 34 está separado del conjunto generador de corriente 40 - transistor MOS 42 por un punto medio 32A destinado a estar conectado al emisor del transistor de potencia 12. La segunda rama 33B consta de un segundo transistor MOS 36, un segundo generador de corriente 44 conectado en paralelo a un cuarto transistor MOS 46. El segundo transistor MOS 36 está separado del conjunto generador de corriente 44 - cuarto transistor MOS 46 por un segundo punto medio 32B destinado a estar conectado a la compuerta de transistor de potencia 12.

[0021] Cuando no se aplica ninguna tensión a su compuerta, los transistores MOS dejan pasar la corriente de su fuente hacia su drenaje (canal N) o de su drenaje hacia su fuente (canal P). Es por esto que se esquematizan en las figuras 4 y 6 a 9 mediante interruptores montados en paralelo con un diodo.

- [0022]** Los generadores 40 y 44 son generadores de corriente con resistencia variable controlados digitalmente por medio de un convertidor digital/analógico no representado.
- 5 **[0023]** El control de la apertura y del cierre de los transistores MOS 34, 36, 42, 46 es realizado directamente por el dispositivo de control 24 o por unidades de mando controladas por el dispositivo de control 24.
- [0024]** Los transistores MOS 34, 42 y 36, 46 son interruptores que tienen por función fijar la polaridad de la compuerta y del emisor del transistor de potencia 12 para hacer circular una corriente que entra en la compuerta del
10 transistor de potencia 12 (corriente en el sentido de las agujas de un reloj F1) o que sale de esta (corriente en sentido contrario a las agujas de un reloj F2).
- [0025]** El puente en H está alimentado por un condensador 50 conectado en un nodo 54 situado entre los transistores MOS 34 y 36, así como en un nodo 56 situado entre los conjuntos transistores MOS 34, 36 -
15 generadores de corriente 40, 44. La tensión del condensador 50 está regulada a 15 V por una fuente de tensión 57. Esta suministra la corriente necesaria para el funcionamiento compensando las pérdidas por efecto Joule inevitables en el proceso de control de la compuerta del transistor 12.
- [0026]** El procedimiento de mando del circuito 26 comienza por una etapa 58 durante la cual se verifica que el
20 condensador 32 no está en cortocircuito debido, por ejemplo, a una avería de un transistor MOS.
- [0027]** Si el condensador 32 está en cortocircuito, se implementa un procedimiento de seguridad para no dañar el distribuidor 6.
- 25 **[0028]** Si el condensador 32 no está en cortocircuito, la tensión V_{GE} entre la compuerta y el emisor del transistor 12 se carga inicialmente a -15 V.
- [0029]** En la etapa 60, el transistor 36 está cerrado, es decir en un estado de conducción. Los transistores 42 y 46 están en un estado abierto, es decir en un estado no de conducción. Los generadores de corriente 40, 44 se
30 desconectan de la tensión o del circuito, es decir que no generan corriente. Una corriente I_g de descarga del condensador 32 se establece en la parte superior del puente en H en el sentido de las agujas de un reloj F1 hasta que la tensión entre la compuerta y el emisor V_{GE} del transistor 12 sea aproximadamente igual a 0 V. La parte del circuito 26 en la que la corriente I_g circula se ilustra en la figura 6.
- 35 **[0030]** La corriente I_g presenta un pico de fuerte intensidad comprendida entre 5 y 10 A. Este pico de corriente permite llevar la compuerta del transistor de potencia 12 al umbral de conducción.
- [0031]** Durante esta etapa, la tensión entre el colector y el emisor V_{CE} del transistor 12 es elevada (superior a la tensión de utilización dividida por 2). Ninguna corriente pasa entre el colector y el emisor del transistor de potencia
40 12.
- [0032]** Durante una etapa 62, el generador de corriente 40 se conecta a la tensión para generar una corriente I_g . Esta corriente I_g es inyectada en la compuerta del transistor de potencia 12 mediante el condensador 50 y el transistor 36, como es visible en las figuras 7 y 10.
- 45 **[0033]** El generador 40 está controlado de modo que la corriente I_g disminuya progresivamente siguiendo un perfil de curva predefinida P6, a continuación el generador 40 se desconecta de la tensión. El perfil de corriente P6 comprende una meseta en el momento en el que el transistor de potencia 12 pasa al estado de conducción, como se ilustra en la figura 10, o varía según una curva exponencial inversa como se ilustra en la figura 11.
- 50 **[0034]** Como es visible en la figura 10, se establece una corriente I_c entre el colector y el emisor de este transistor 12 mientras que la tensión V_{CE} disminuye progresivamente.
- [0035]** Cuando la corriente I_g es demasiado grande, la corriente I_c que se establece entre el colector y el
55 emisor del transistor 12 puede volverse bruscamente demasiado grande (dlc/dt demasiado elevado), lo que puede conllevar daños irreversibles en el transistor de potencia 12.
- [0036]** Como el generador de corriente 40 según la invención está controlado digitalmente, la disminución de la corriente I_g está regulada de forma precisa por el dispositivo de control 24 para evitar cualquier deterioro del

transistor de potencia 12.

[0037] Ventajosamente, este perfil de curva P6 puede modificarse fácilmente cuando el dispositivo de conmutación 8 se utiliza para una nueva aplicación, como se explica posteriormente.

5

[0038] En el transcurso de una etapa 64, el transistor 42 está cerrado. El condensador 50 se descarga y genera un pulso de descarga D visible en la figura 10. Este pulso de descarga permite mantener el transistor de potencia 12 en estado de conducción evitando fenómenos oscilatorios de apertura y de cierre sucesivos que podrían dañar el transistor 12.

10

[0039] La tensión V_{CE} es entonces aproximadamente igual a 5 V. La tensión V_{GE} entre la compuerta y el emisor es de +15 V.

[0040] Durante las etapas 60 y 64, la fuente de tensión 57 recarga el condensador 50 para compensar las pérdidas por efecto Joule acumuladas durante los ciclos de carga y descarga del condensador 32.

15

[0041] El procedimiento de apertura de los transistores de potencia 12, 14, 16 comienza por una etapa 68 durante la cual el transistor 46 está cerrado (línea discontinua en la figura 8), estando los transistores 34, 36 y 42 abiertos. Una fuente corriente Ig de descarga del condensador 32 se establece en el circuito 26 en sentido inverso a las agujas de un reloj F2 como se ilustra en las figuras 8 y 10. Esto alcanza un valor de 5 a 10 A según el tipo de IGBT. Al final de la etapa 68, la tensión V_{GE} es aproximadamente igual a la tensión umbral de conducción del IGBT.

20

[0042] A continuación, en el transcurso de una etapa 70, el transistor 46 está abierto (representado en línea continua en la figura 8) y el generador de corriente 44 se conecta a la tensión. Genera una corriente Ig de baja intensidad en sentido inverso a las agujas de un reloj F2, como se ilustra en la figura 10.

25

[0043] La corriente Ig es disminuida progresivamente por el generador de corriente 44 y es opcionalmente mantenida a un mismo nivel en el momento en el que el transistor de potencia 12 pasa al estado bloqueado o no de conducción. Finalmente, el generador de corriente 44 se desconecta de la tensión.

30

[0044] En el transcurso de una etapa 72 ilustrada en la figura 9, los transistores 46 y 34 están cerrados. El condensador 50 genera un pulso de corriente de descarga D ilustrado en la figura 10. La descarga del condensador 50 en el condensador 32 permite llevar rápidamente la corriente que circula entre el colector y el emisor del transistor de potencia 12 a un valor nulo. Este pulso permite eliminar el fenómeno oscilatorio que tiene lugar generalmente durante la apertura de los transistores de potencia de nueva generación. Como la corriente Ic es llevada rápidamente a 0, las pérdidas de conmutación disminuyen.

35

[0045] En el transcurso de las etapas 68 y 72, la fuente de tensión 57 recarga el condensador 50 para compensar las pérdidas por efecto Joule acumuladas durante los ciclos de carga y descarga del condensador 32.

40

[0046] Las otras unidades del dispositivo de control 24 se describirán a continuación en relación con la figura 3.

[0047] El dispositivo de control 24 comprende una unidad de mando 79 apropiada para decidir qué tensión V_{GE} debe aplicarse entre la compuerta y el emisor de los transistores 12, 14, 16.

45

[0048] La unidad de mando 79 es una máquina con estados finitos, capaz de pasar automáticamente de un estado de control a otro cuando se satisface una condición de paso al estado siguiente.

[0049] La unidad de mando 79 es capaz de convertir las consignas de control de potencia de la computadora 4 recibidas por el codificador/decodificador del distribuidor 6 en señales de control para inyectar o extraer corriente en las compuertas de transistores de potencia 12, 14, 16.

50

[0050] El dispositivo de control 24 comprende, además, una memoria 80, una unidad de lógica periférica 82 y un circuito 84 de adquisición de informaciones relativas a la tensión V_{CE} entre el colector y el emisor de los transistores de potencia 12, 14, 16.

55

[0051] La memoria 80 es una memoria de acceso aleatorio de tipo RAM con doble puerto, precargada desde la memoria 23 FLASH programable eléctricamente. Esta contiene parámetros de funcionamiento de cada transistor

de potencia 12, 14, 16, y parámetros de control de la corriente I_g destinados a ser aplicados a la compuerta y al emisor de cada transistor de potencia 12, 14, 16. Estos parámetros son transferidos desde la memoria flash 23 hacia el puerto en serie de la memoria 80 en la conexión a tensión del distribuidor 6 y son a continuación capaces de ser transferidos desde el puerto de 16 bits de la memoria 80 para programar la unidad de lógica periférica 82.

5

[0052] Cuando el dispositivo de conmutación 8 es asignado a una nueva aplicación, los parámetros de funcionamiento y los parámetros de control pueden modificarse fácilmente mediante la conexión de la memoria flash 23 a un ordenador que consta de un programa que permite modificar estos parámetros.

10 **[0053]** El circuito de adquisición 84 es apropiado para determinar en cualquier momento la tensión V_{CE} entre el colector y el emisor de los transistores de potencia 12, 14, 16, así como la variación de esta con respecto al tiempo. El principio de funcionamiento de este circuito se explica en la solicitud de patente publicada con el número 02 851 056, y no se describirá en esta solicitud.

15 **[0054]** La unidad de mando 79 es capaz de recibir informaciones de medida de la tensión V_{CE} , así como medidas de la variación de esta tensión V_{CE} con respecto al tiempo, del circuito de adquisición 84 para controlar de forma permanente la coherencia entre las consignas de control recibidas de la computadora 4 con el estado de cada transistor de potencia 12, 14, 16 tanto en el momento de las conmutaciones como durante los estados estacionarios.

20 **[0055]** La unidad de lógica periférica 82 comprende un bloque de filtrado temporal 88 de las señales recibidas del circuito de adquisición 84, un primer 90 y un segundo 92 cronómetros, una unidad 94 de regulación del perfil de la corriente inyectada en la compuerta de los transistores de potencia 12, 14, 16 y finalmente una unidad de verificación 96.

25 **[0056]** El bloque de filtrado temporal 88 es capaz de realizar un filtrado de la tensión V_{CE} en un intervalo temporal predefinido para retirar señales representativas de variaciones parásitas de estas.

[0057] El primer cronómetro 90 es capaz de cronometrar tiempos del orden de la decena de microsegundo bajo control de la unidad de mando 79. Es apropiado para recibir de la memoria 80 los parámetros de funcionamiento y los parámetros de control. Estos comprenden concretamente la duración P1 mínima de un pulso tolerado en la compuerta de cada transistor de potencia 12, 14, 16, así como el plazo P2 mínimo de saturación de cada transistor de potencia, es decir el plazo mínimo entre dos órdenes de conmutación. Ejemplos de parámetros de funcionamiento y de parámetros de control se ilustran en la figura 11.

30 **[0058]** El segundo cronómetro 92 es capaz de medir tiempos de 25 ns a varios microsegundos bajo control de la unidad de mando 79. Este recibe los parámetros a cronometrar de la memoria 80. Se utiliza concretamente para cronometrar los momentos P3, P4, P5 de inyección de las corrientes I_g en cada compuerta de los transistores de potencia 12, 14, 16 del interruptor, la longitud de un pulso de corriente P7, así como el tiempo de regulación P8.

35 **[0059]** La unidad de regulación 94 es apta para hacer variar las curvas de corriente I_{g1} , I_{g2} , I_{g3} de alimentación de los transistores de potencia 12, 14, 16 según uno P6 o varios perfiles de corriente predefinidos recibidos de la memoria 80. El perfil de corriente P6 puede formar un peldaño de escalera como el ilustrado en la figura 10 o una exponencial decreciente, como se ilustra en la figura 11.

40 **[0060]** La unidad de regulación 94 es apropiada para controlar los generadores de corriente 40 y 44 de los circuitos de control 26, 28 y 30. A tal efecto, está conectada a convertidores digitales-analógicos, conectados a su vez a cada uno de los generadores 40, 44.

45 **[0061]** La unidad de verificación 96 recibe órdenes de la unidad de mando 79 para controlar unidades de mando de los transistores 34, 36, 42 y 46. La unidad de verificación 96 garantiza la no recuperación de conducción de los transistores MOS. Además, la unidad de verificación 96 permite activar la inyección de las corrientes I_{g1} , I_{g2} , I_{g3} en las compuertas de cada uno de los transistores 12, 14, 16 en los momentos P3, P4, P5 predefinidos.

50 **[0062]** Los parámetros de funcionamiento y los parámetros de control almacenados en la memoria 80 comprenden concretamente la duración P1 mínima de un pulso tolerado en la compuerta de cada transistor de potencia, el plazo P2 mínimo de saturación, los momentos P3, P4, P5 de inyección de corriente en cada compuerta de los transistores de potencia 12, 14, 16, y el perfil P6 de decrecimiento de la corriente de compuerta.

[0063] El dispositivo de control 24 y los circuitos de control 26, 28, 30 permiten controlar de forma precisa y

rápida el conjunto de los tres transistores 12, 14, 16 teniendo en cuenta el estado de funcionamiento de cada uno de estos transistores de potencia, siendo el dispositivo de control 24 capaz de implementar un procedimiento de emergencia en caso de disfunción de uno o varios de estos transistores de potencia.

5 **[0064]** Los transistores de potencia 12, 14, 16 presentan momentos diferentes de paso del estado de conducción al estado no de conducción y viceversa. Estas diferencias de momentos de paso de un estado al otro se derivan de diferencias menores en el comportamiento de su silicio, y de su posición en el bucle de conmutación de potencia. La disparidad industrial de los parámetros de los paquetes 11A, 11B, 11C y las ligeras asimetrías del bucle de conmutación aportan, por lo tanto, desequilibrios en la distribución instantánea de la corriente en los paquetes en
10 paralelo durante las conmutaciones. Esto limita la utilización del pleno poder de corte de los paquetes en los montajes en paralelo.

[0065] Dicho de otro modo, el primer transistor del interruptor que conmuta debe soportar una corriente transitoria más elevada que las otras hasta que los otros transistores montados en paralelo estén totalmente
15 encendidos. Por esta razón, es necesario limitar la corriente nominal de conmutación del convertidor, es decir la corriente conmutada por el interruptor 10.

[0066] Los paquetes 11A, 11B, 11C son puestos a prueba previamente a su utilización para determinar exactamente las diferencias relativas entre sí. Los momentos de activación P3, P4, P5 de la corriente I_g se
20 determinan en función de estas diferencias. La unidad de verificación 96 del dispositivo de control activa la conexión y la desconexión de tensión de los generadores de corriente 40, 44 para que el conjunto de los transistores de potencia 12, 14, 16 pase al estado de conducción en el mismo momento, como se ilustra en la figura 11 de modo que la corriente nominal del convertidor puede aumentarse.

25 **[0067]** Como variante, los generadores de corriente 40, 44 pueden realizarse mediante reguladores de tensión y amplificadores.

[0068] En los circuitos de control del estado de la técnica, la energía que sirve para conmutar los transistores de potencia 12, 14, 16 se disipa en resistencias, mientras que ventajosamente, en la presente invención, esta
30 energía es recuperada por el condensador 50. En consecuencia, el distribuidor 6 consume menos energía y los componentes de los circuitos de control 26, 28, 30 no se calientan y, por lo tanto, no resultan dañados.

[0069] Dicho de otro modo, el principio de mando del par compuerta/emisor de un transistor de potencia utilizado en el circuito de control de la presente invención solamente permite disipar la energía en el encendido de
35 los transistores de potencia durante etapas reducidas. Esto permite dividir por un factor de 10 a 50 la energía disipada por los circuitos 26, 28, 30 durante el encendido de las compuertas de los transistores de potencia. En efecto, la energía se disipa únicamente durante las etapas 60 y 70 y no es necesario aumentar artificialmente el condensador intrínseco 32 de los transistores de potencia 12, 14, 16 mediante adición de un condensador exterior suplementario para ajustar un circuito RC.

40

REIVINDICACIONES

1. Circuito de control (26, 28, 30) de la apertura y del cierre de un componente electrónico de potencia (12, 14, 16), teniendo el componente electrónico de potencia (12, 14, 16) un electrodo de compuerta, un electrodo de emisor y un electrodo de colector, **caracterizado porque** el circuito comprende un puente en H que comprende:
- una primera rama vertical (33A) que comprende un primer interruptor (34) y un primer generador de corriente (40) controlado digitalmente, estando el primer interruptor (34) separado del primer generador de corriente (40) por un punto medio (32A) destinado a estar conectado al electrodo de emisor del componente electrónico de potencia (12, 14, 16); y
 - una segunda rama vertical (33B) paralela a la primera rama vertical (33A), comprendiendo la segunda rama vertical (33B) un segundo interruptor (36) y un segundo generador de corriente (44) controlado digitalmente, estando el segundo interruptor (36) separado del segundo generador (44) por un punto medio (32B) destinado a estar conectado al electrodo de compuerta del componente electrónico de potencia (12, 14, 16);
 - siendo el primer generador de corriente (40) apropiado para suministrar una corriente de alimentación (I_g) dirigida según una primera dirección (F1) para alimentar el electrodo de compuerta del componente electrónico de potencia (12, 14, 16); y siendo el segundo generador de corriente (44) apropiado para suministrar una corriente de alimentación (I_g) dirigida según una segunda dirección (F2) inversa a la primera dirección (F1) para alimentar el electrodo de emisor del componente electrónico de potencia (12, 14, 16).
2. Circuito de control (26, 28, 30) según la reivindicación 1, en el que el puente en H consta de un tercer interruptor (42) conectado en paralelo al primer generador de corriente (40), y un cuarto interruptor (46) conectado en paralelo al segundo generador de corriente (44), y porque el circuito (26, 28, 30) consta de una fuente de corriente (50, 57) apropiada para alimentar el puente en H, estando dicha fuente de corriente conectada entre, por un lado, el primer (34) y el segundo (36) interruptores, y, por otro lado, el primer (40) y el segundo (44) generadores de corriente.
3. Circuito de control (26, 28, 30) según la reivindicación 2, en el que la fuente de tensión (50, 57) comprende un condensador (50).
4. Circuito de control (26, 28, 30) según una cualquiera de las reivindicaciones 1 a 3, en el que los interruptores (34, 36, 42, 44) son transistores de tipo MOS.
5. Procedimiento de mando de un circuito de control (26, 28, 30) según una cualquiera de las reivindicaciones 1 a 4, **caracterizado porque** consta, en una orden de cierre del componente electrónico de potencia (12, 14, 16), de una etapa (62) de suministro, por el primer generador de corriente (40), de una corriente de alimentación (I_g), estando el segundo interruptor (36) en estado de conducción en la primera dirección (F1).
6. Procedimiento de mando según la reivindicación 5, procedimiento que consta de una etapa previa (60) de puesta en estado de conducción del segundo interruptor (36) en dicha primera dirección (F1), estando el primer interruptor (34) en estado de conducción en dicha primera dirección (F1).
7. Procedimiento de mando según la reivindicación 5 o 6 implementado por el circuito según la reivindicación 2, procedimiento que consta de:
- una etapa (64) de puesta en estado de conducción del tercer interruptor (42) en la primera dirección (F1); estando el segundo interruptor (36) en estado de conducción en la primera dirección (F1);
 - una etapa (64) de suministro, por la fuente de corriente (50, 57), de un pulso de corriente dirigido según la primera dirección (F1).
8. Procedimiento de mando según una cualquiera de las reivindicaciones 5 a 7, procedimiento que consta, en una orden de apertura del componente electrónico de potencia (12, 14, 16), de una etapa (70) de suministro, por el segundo generador de corriente (44), de una corriente de alimentación (I_g).
9. Procedimiento de mando según la reivindicación 8 implementado por el circuito según la reivindicación 2, procedimiento que consta de una etapa previa (68) de puesta en estado de conducción del cuarto interruptor (46) en dicha segunda dirección (F2), estando el tercer interruptor (42) en estado de conducción en dicha segunda dirección (F2).

10. Procedimiento de mando según la reivindicación 8 o 9 implementado por el circuito según la reivindicación 2, procedimiento que consta de:
- una etapa (72) de puesta en estado de conducción del primer (34) y del cuarto (46) interruptores en dicha segunda dirección inversa (F2); y
 - una etapa (72) de suministro por la fuente de corriente (50, 57) de un pulso de corriente en dicha segunda dirección (F2).
11. Procedimiento de mando según la reivindicación 7 o 10 implementado por el circuito según la reivindicación 3, en el que la etapa (64, 72) de suministro del pulso de corriente es implementada por la descarga del condensador (50).
12. Procedimiento de mando según una cualquiera de las reivindicaciones 5 a 11, en el que la etapa de suministro de una corriente de alimentación (I_g) comprende una etapa (62, 70) de disminución progresiva a lo largo del tiempo de la corriente de alimentación (I_g) según un perfil predefinido.
13. Conjunto que consta al menos de un circuito de control (26, 28, 30) según una cualquiera de las reivindicaciones 1 a 4 y un dispositivo de control (24) de dicho al menos un circuito de control (26, 28, 30), siendo el dispositivo de control (24) apropiado para recibir consignas de control de potencia, y para controlar el circuito de control (26, 28, 30) para abrir y cerrar al menos un componente electrónico de potencia (12, 14, 16) en función de las consignas de control de potencia, comprendiendo el dispositivo (24):
- una unidad de mando (79) capaz de convertir consignas de control de potencia en señales de control de apertura y/o de cierre de los interruptores (34, 36, 42, 46) y en señales de control de conexión y/o de desconexión a la tensión de los generadores de corriente (40, 44) del circuito de control (26, 28, 30);
 - una memoria (80) de almacenamiento de parámetros de funcionamiento (P1, P2, P3, P4, P5, P6, P7, P8) del o de cada componente electrónico de potencia (12, 14, 16), y de parámetros de control de la corriente (I_g) destinado a ser aplicado al electrodo de compuerta y al electrodo de emisor del o de cada componente electrónico de potencia (12, 14, 16), siendo dicha memoria (80) borrrable y reescribible; y
 - una unidad de lógica periférica (82) capaz de recibir de dicha memoria (80), los parámetros de funcionamiento y los parámetros de control de la corriente de alimentación (I_g), siendo la unidad de lógica periférica (82) apropiada para ejecutar tareas para la unidad de mando (79) en función de los parámetros de funcionamiento y de los parámetros de control de corriente recibidos.
14. Conjunto según la reivindicación 13, comprendiendo el dispositivo de control (24) al menos un cronómetro (92, 94) apropiado para cronometrar los momentos de transmisión de las señales de control de apertura y/o de cierre de los interruptores (34, 36, 42, 46) a partir de los parámetros de funcionamiento y de los parámetros de control recibidos de la memoria (80).
15. Conjunto según la reivindicación 13 o 14, comprendiendo el dispositivo de control (24) una unidad de regulación (94) apropiada para suministrar órdenes digitales de variación de la corriente de alimentación (I_g) según un perfil predefinido (P6) a un convertidor digital a analógico para controlar los generadores de corriente (40, 44).
16. Conjunto según una cualquiera de las reivindicaciones 13 a 15, comprendiendo el dispositivo de control (24):
- un circuito de adquisición (84) de informaciones relativas a la tensión (V_{CE}) entre el electrodo de colector y el electrodo de emisor del componente electrónico de potencia (12, 14, 16), y
 - un bloque (88) de filtrado temporal de las informaciones adquiridas por el circuito de adquisición (84),
 - siendo la unidad de mando (79) apropiada para determinar el estado del componente electrónico de potencia (12, 14, 16) a partir de las informaciones filtradas por el bloque de filtrado temporal (88), siendo la unidad de mando (79) también capaz de controlar la coherencia entre las consignas de control de potencia, y el estado del componente electrónico de potencia (12, 14, 16).
17. Conjunto según una cualquiera de las reivindicaciones 13 a 16, que comprende un distribuidor (6) que comprende:
- dicho dispositivo de control (24), y
 - una memoria (23) borrrable y reescribible, estando dicha memoria (23) dotada de contactos eléctricos apropiados

para estar conectados a un ordenador para recibir parámetros de control y parámetros de funcionamiento, estando dicha memoria (23) conectada a la memoria (80) del dispositivo de control (24) para transmitirle dichos parámetros de control y dichos parámetros de funcionamiento.

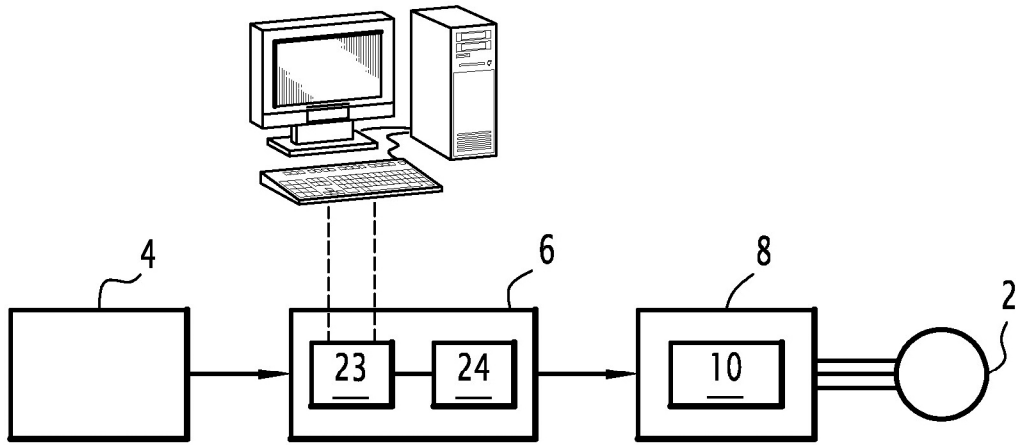


FIG.1

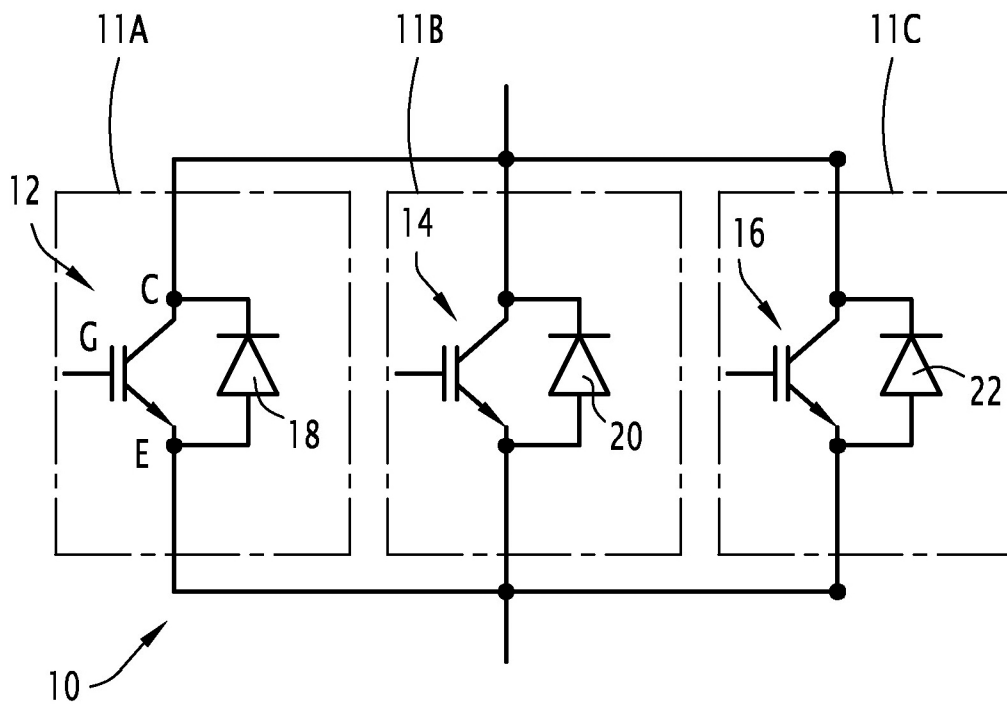


FIG.2

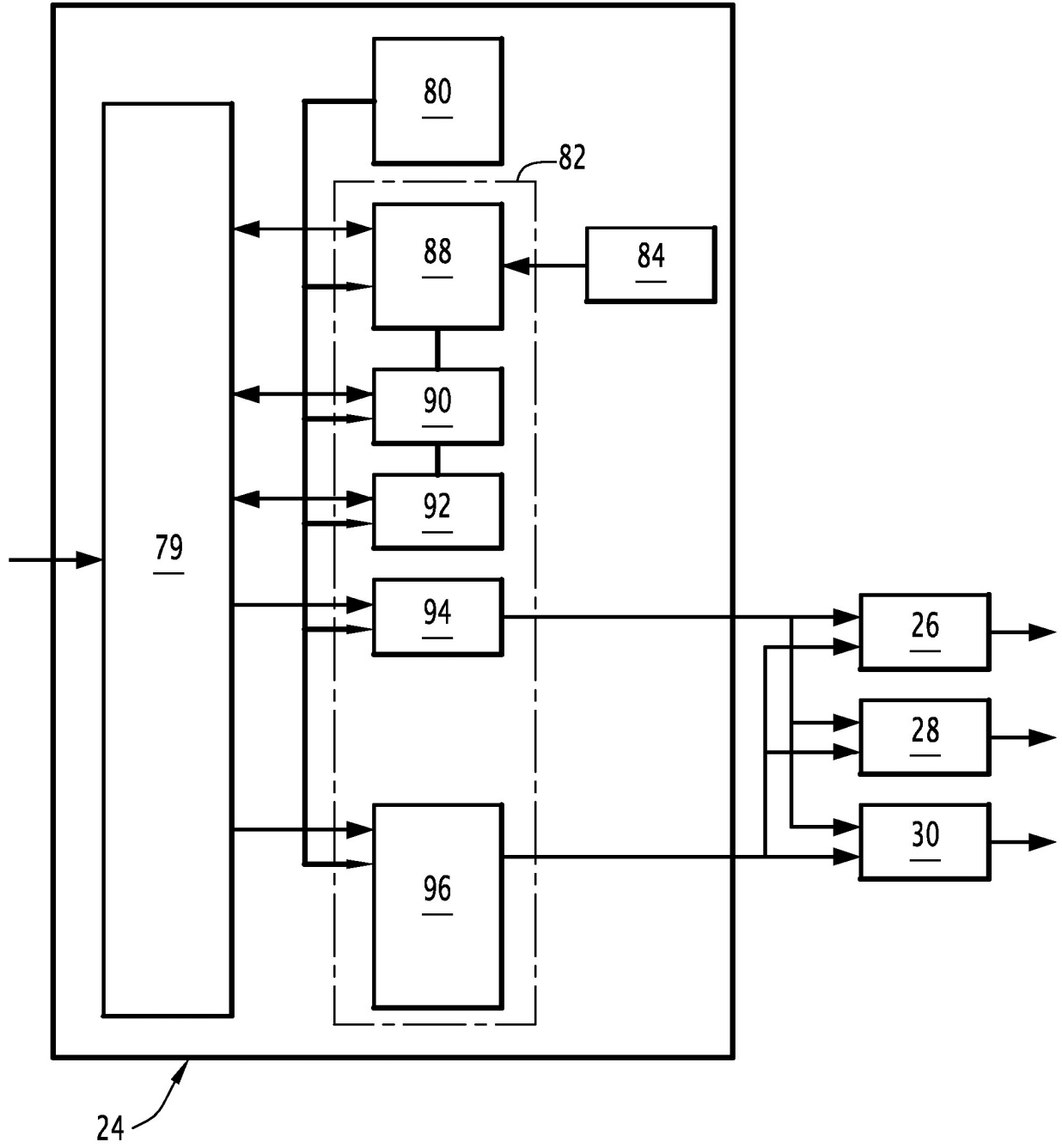


FIG.3

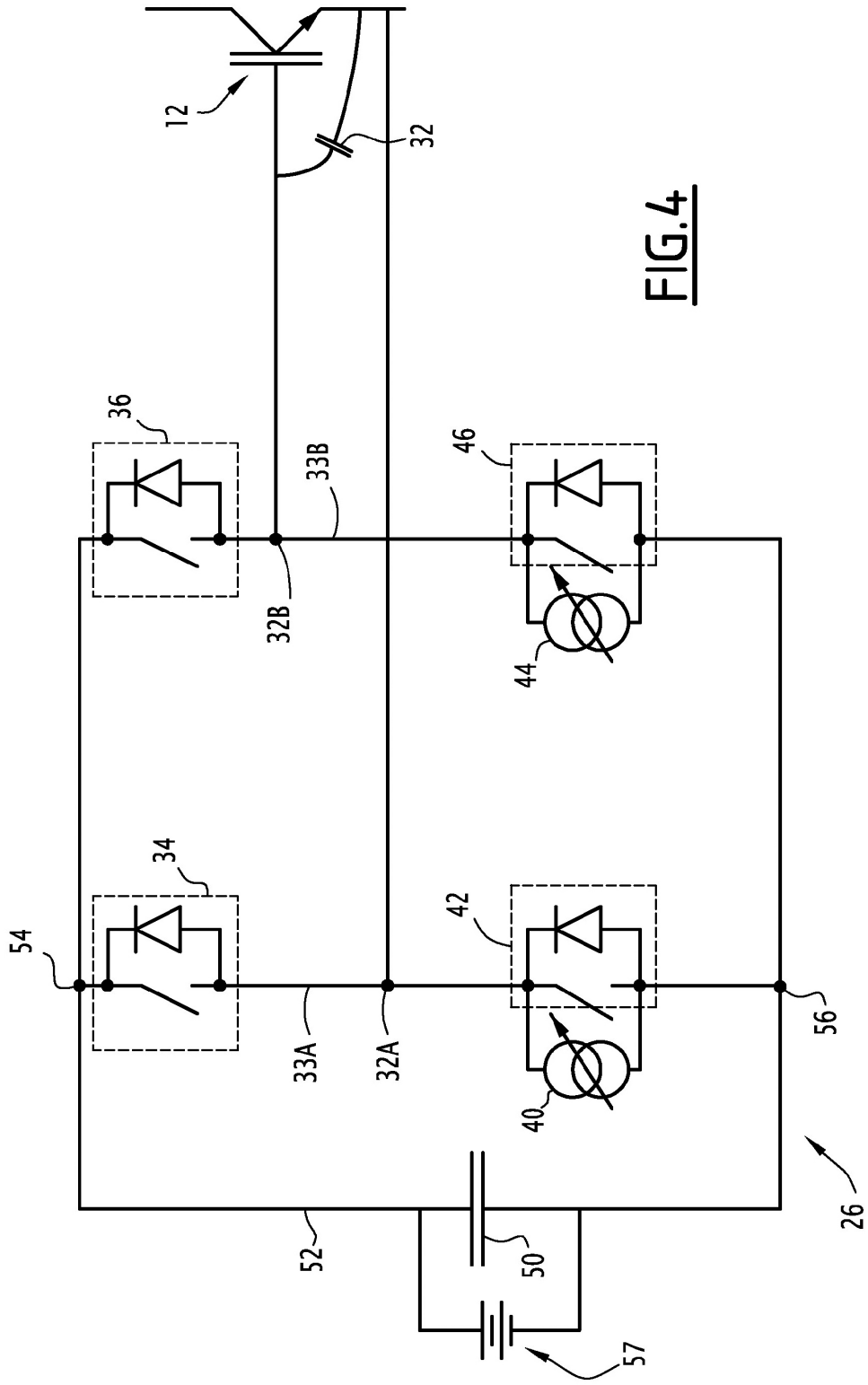


FIG. 4

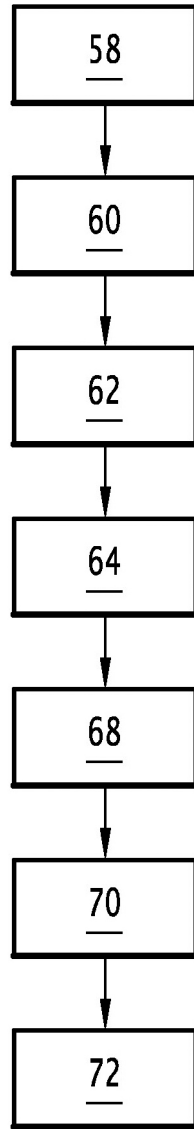


FIG.5

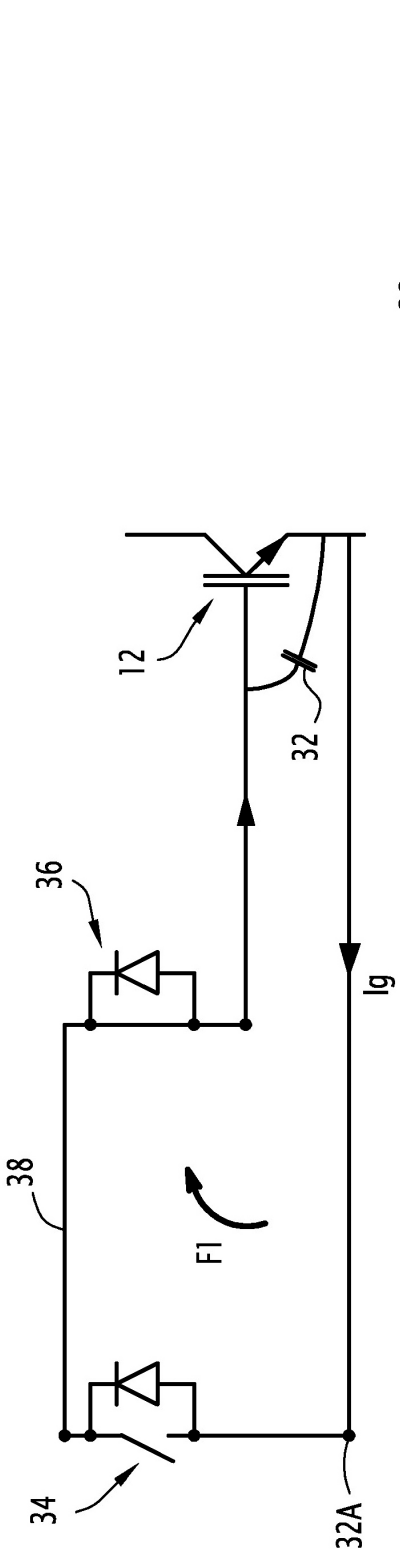


FIG. 6

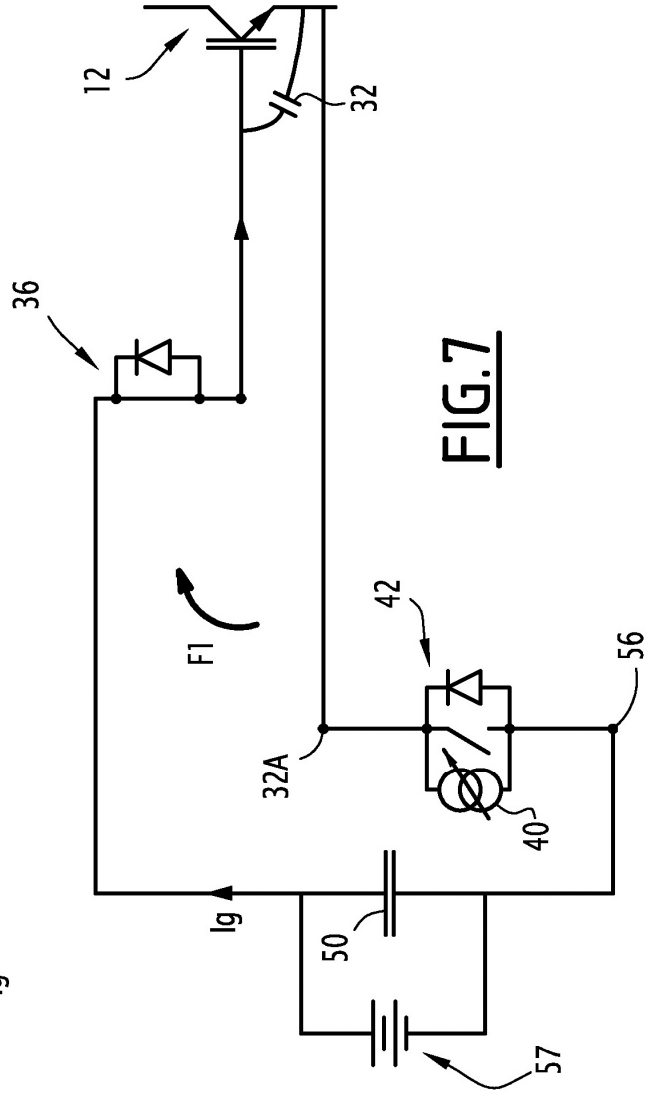


FIG. 7

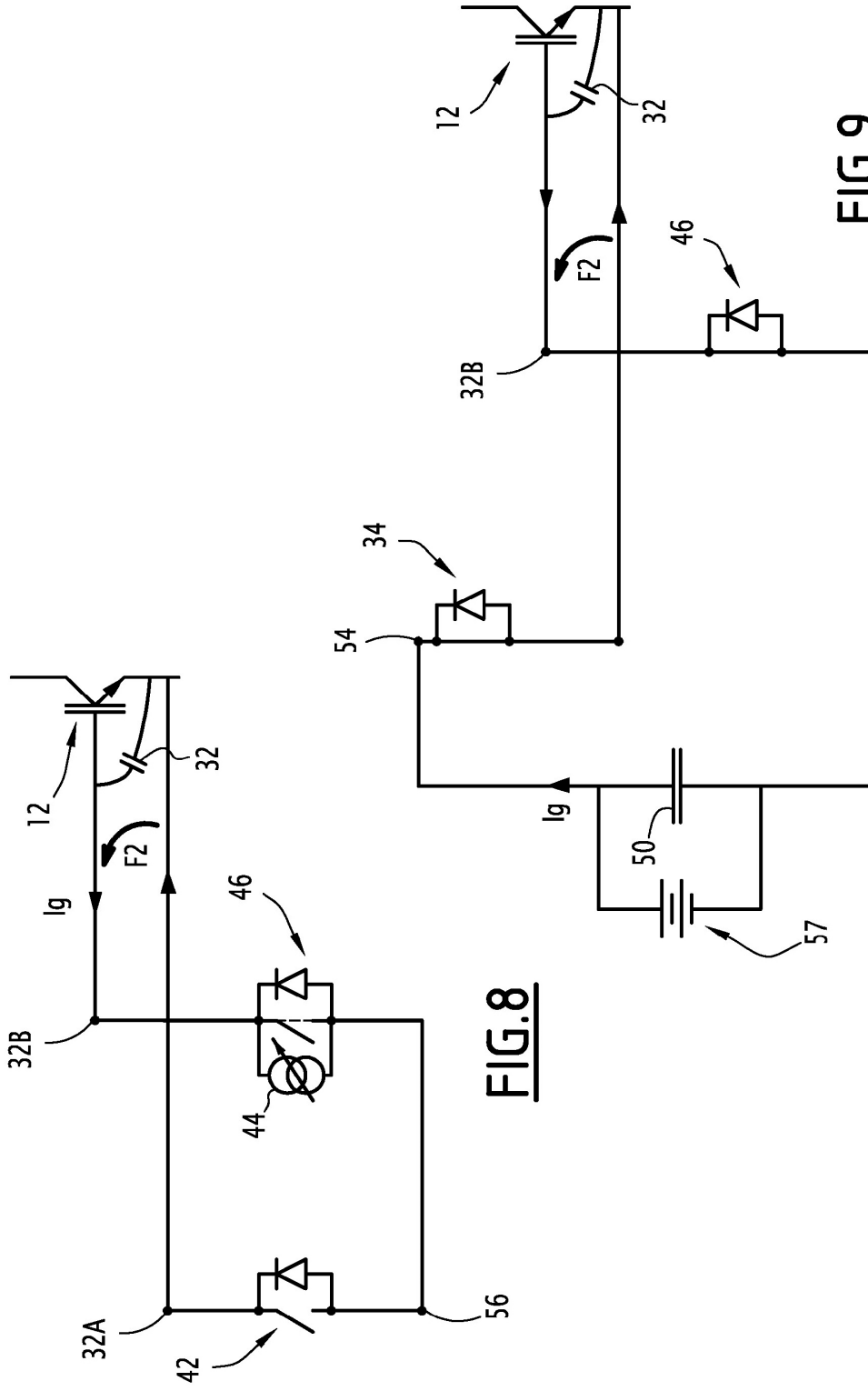


FIG. 8

FIG. 9

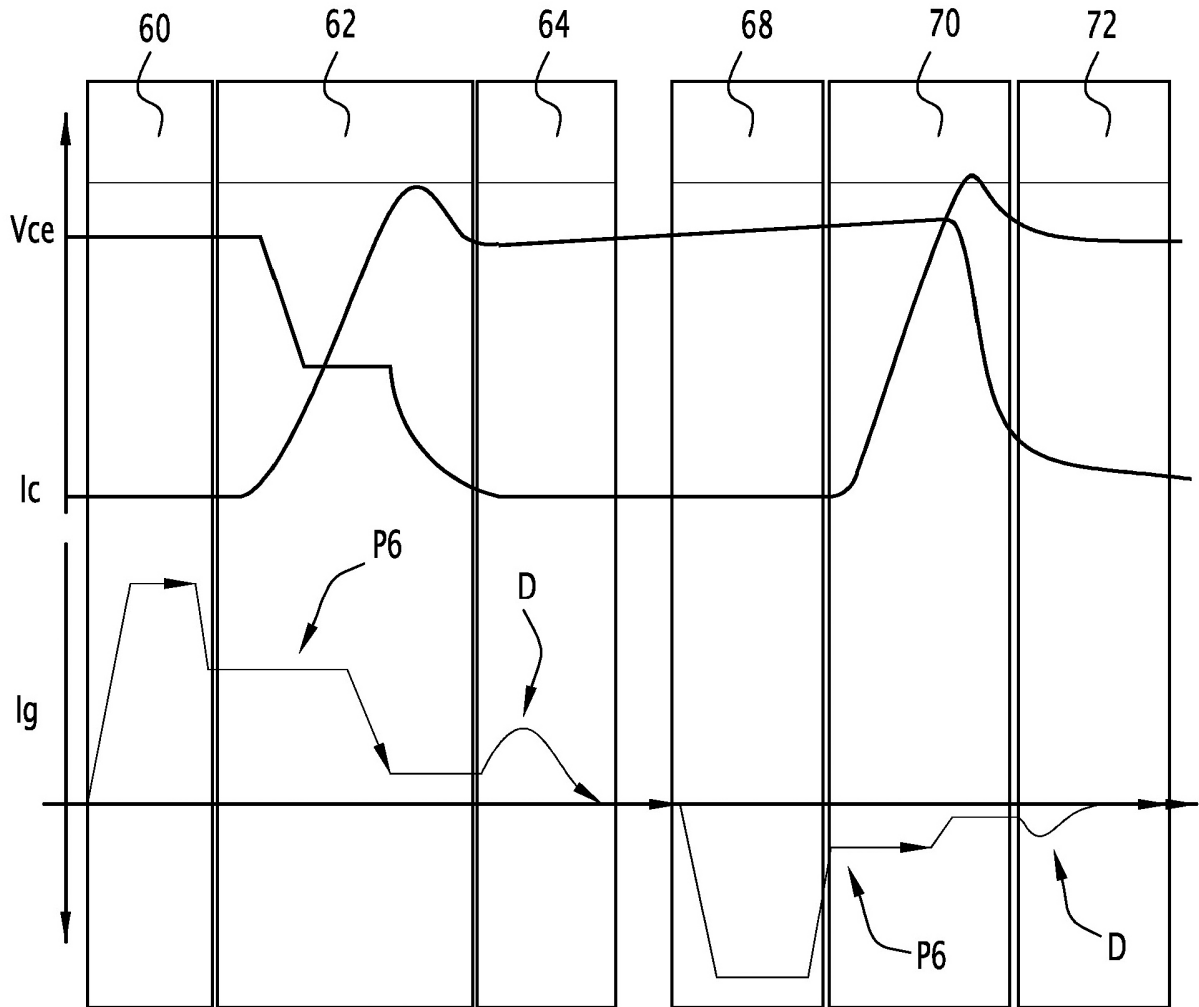


FIG.10

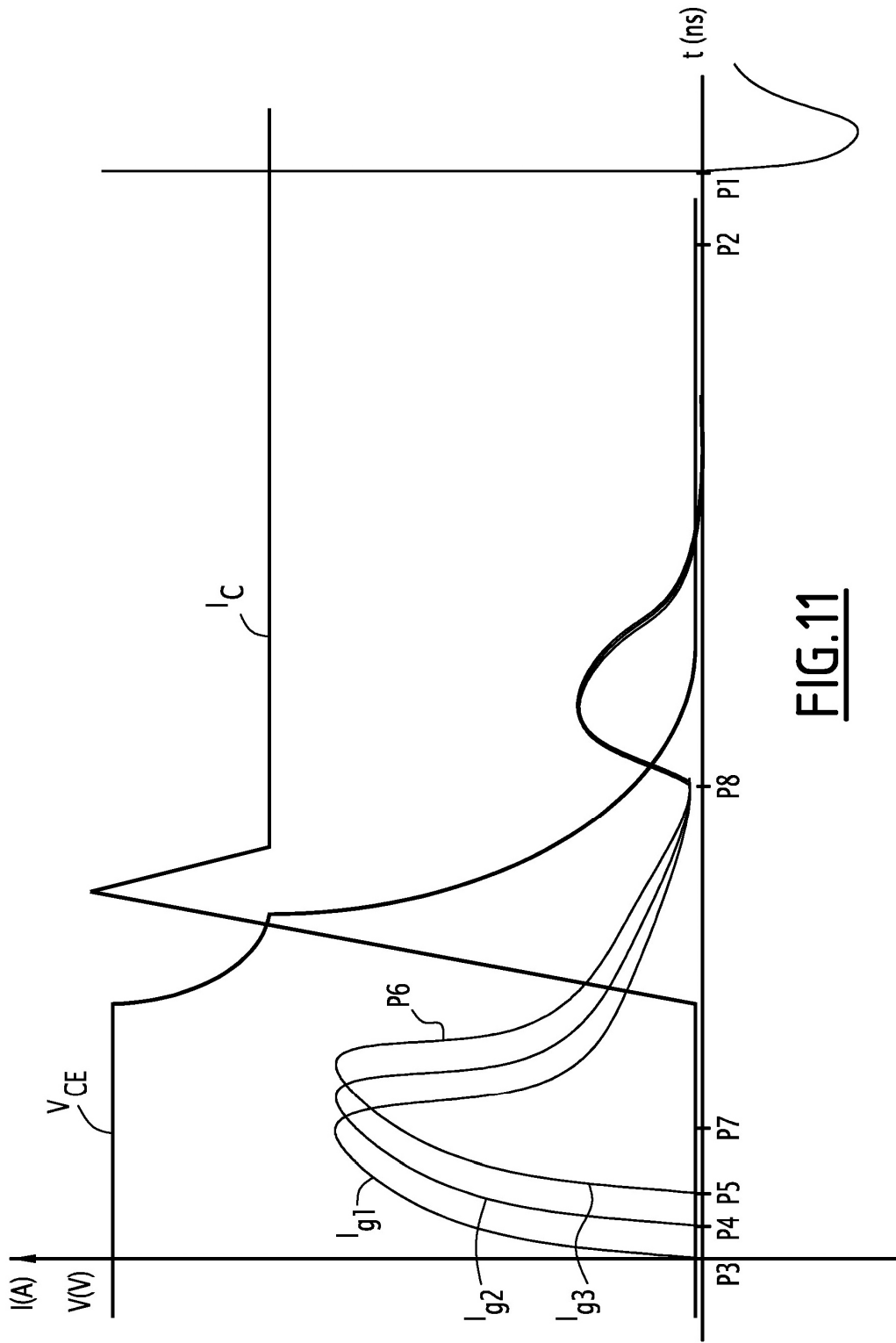


FIG.11