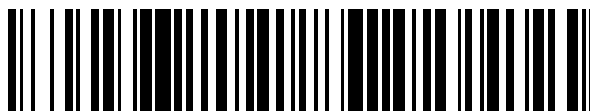


19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 629 095**

51 Int. Cl.:

**H02H 1/00** (2006.01)

**H02H 3/33** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **31.10.2007 E 09164032 (6)**

97 Fecha y número de publicación de la concesión europea: **22.03.2017 EP 2099110**

54 Título: **Método para ensayar un detector de falla de arco**

30 Prioridad:

**31.10.2006 US 855424 P**  
**30.10.2007 US 978969**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:  
**07.08.2017**

73 Titular/es:

**SIEMENS INDUSTRY, INC. (100.0%)**  
**3333 OLD MILTON PARKWAY**  
**ALPHARETTA, GA 30005-4437, US**

72 Inventor/es:

**KINSEL, HUGH T.;**  
**RESTREPO, CARLOS;**  
**STALEY, PETER S.;**  
**TITUS, SOLOMON R.;**  
**NAYAK, AMIT;**  
**MIKANI, VASKE y**  
**ENDOZO, JOSELITO**

74 Agente/Representante:

**CARVAJAL Y URQUIJO, Isabel**

**ES 2 629 095 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Método para ensayar un detector de falla de arco

La presente solicitud reclama la prioridad y el beneficio de la fecha de presentación de la solicitud de patente provisional de Estados Unidos No. 60/855.424, presentada el 31 de octubre de 2006.

- 5 La presente divulgación se refiere generalmente a la detección de fallas en circuitos eléctricos y, más en particular, a sistema y métodos para detectar y mitigar las fallas de arco en sistemas eléctricos.

10 Los arcos eléctricos pueden desarrollar temperaturas muy por encima del nivel de ignición de la mayoría de materiales inflamables comunes y, por tanto, plantear un peligro de incendio significativo. Por ejemplo, los cables de energía desgastados en el hogar pueden cebar el arco lo suficiente para iniciar un fuego. Afortunadamente, la formación de arco eléctrico de baja tensión es un fenómeno inestable inherentemente y normalmente no persiste lo suficiente para iniciar un incendio. En ciertas condiciones, reflejadas en características particulares de la perturbación eléctrica producida, la probabilidad de que el arco persista e inicie un incendio es mucho mayor.

15 Dos tipos de formación peligrosa de arco eléctrico que es probable que ocurran en un hogar son arcos momentáneos de alta energía provocados por fallas de alta corriente y formación de arco eléctrico persistente de baja corriente "de contacto". Una falla de alta corriente, provocada por una conexión directa involuntaria entre la línea y la neutral o la línea y la tierra, absorberá generalmente corriente hasta o más allá de la capacidad nominal del circuito, cebará el arco de manera explosiva a medida que los contactos se realizan y se rompen físicamente, atenuará las luces y otras cargas que indiquen que una carga excesiva se está extrayendo, y/o (asumiendo que el circuito se proteja apropiadamente mediante un disyuntor) disparará el disyuntor, interrumpiendo por tanto la corriente al arco. Debido a que tales "fallas de línea" tienen poca vida, la elevación de temperatura en los conductos de alimentación se limita y el peligro de incendio resulta principalmente de la expulsión explosiva de glóbulos brillantes diminutos de cobre desde el área de contacto que pueden prender fuego a materiales inflamables cercanos. Incluso si comienza un incendio, sin embargo, la alta visibilidad de la falla y la posible presencia de alguien cercano (que proporcionó el ímpetu físico para llevar los conductores juntos entre sí) mitiga de manera aguda el potencial para un fuego descontrolado.

20

25

La formación de arco eléctrico de contacto, por otro lado, es la formación de arco eléctrico que ocurre en las conexiones en serie con una carga. Como tal, la corriente máxima en el arco se limita a la corriente de carga y, por tanto, puede estar sustancialmente por debajo de la sobrecorriente o clasificación "de disparo" de un disyuntor asociado. La formación de arco eléctrico de contacto es un fenómeno físico complejo que puede inducirse mediante conexiones sueltas, contactos oxidados, material no conductor extraño que interfiere con la trayectoria de conducción, diferencias en materiales de contacto, formas de contacto y otros factores. En ciertas condiciones, tal formación de arco eléctrico puede ser persistente y presentar un peligro de incendio sustancial.

30

Un ejemplo de una condición que puede provocar la formación de arco eléctrico de contacto es una salida de pared muy usada en la que la presión de resorte proporcionada por los contactos se ha reducido a través de los años y el uso, por lo que una presión insuficiente se aplica a los contactos de clavija insertados para asegurar una conexión de baja resistencia.

35

La formación de arco eléctrico de contacto también se provoca normalmente por el uso de cables de extensión de capacidad insuficiente de transporte de corriente. Por ejemplo, la clavija puede calentarse por calentamiento de resistencia, descomponiendo gradualmente el material aislante elastomérico alrededor de los contactos hasta que el material fluye parcialmente en el área de contacto, evitando que se realice el contacto apropiado. Este proceso puede volverse regenerativo, ya que la formación de arco eléctrico inicial produce más calor, carbonizando el aislamiento y produciendo una fina capa aislante en la superficie de contacto.

40

Una tercera causa de formación de arco eléctrico de contacto a menudo observada en el cableado de aluminio implica la oxidación de los contactos. En este caso, un proceso químico, principalmente de oxidación, aumenta una capa semiconductor o no conductora en la superficie de los contactos. Preferentemente, cuando el material de contacto es susceptible de sufrir oxidación, la conexión se realiza de manera hermética al gas para evitar que el oxígeno entre y promueva la oxidación. Sin embargo, si los contactos se sueltan con el paso del tiempo, la oxidación comienza y la formación de arco eléctrico puede ocurrir.

45

La formación de arco eléctrico de contacto también es común cuando los resortes que activan y desactivan los conmutadores se desgastan, incrementando el tiempo de cierre y reduciendo la fuerza que mantiene los contactos juntos.

50

Un quinto ejemplo de formación de arco eléctrico de contacto que se demuestra que ocurre fácilmente en residencias es en el contacto central de las bombillas convencionales. Ya que el contacto central se somete a altas

temperaturas y uso repetido, a menudo se suelta y se oxida, incrementando por tanto la probabilidad de formación de arco eléctrico. Cuando ocurre la formación de arco eléctrico, el contacto de lámpara, normalmente realizado de una soldadura de punto de fusión bajo, se funde y se reforma, rompiendo el contacto o estableciendo uno nuevo. Un resultado muy común en accesorios de lámpara muy viejos es que la formación de arco eléctrico en el contacto central o alrededor de los hilos de aluminio provoca que la lámpara se suelde en el conector y por tanto sea muy difícil de retirar.

Finalmente, las fallas de alta resistencia por la línea están, en el contexto presente, también consideradas como formación de arco eléctrico de contacto. Unos "cortocircuitos" involuntarios que exhiben una resistencia suficiente para evitar el disparo del disyuntor pueden sin embargo producir la formación de arco eléctrico en los puntos de contacto, y se consideran arcos de contacto. Unos conductores deshilachados que salen a la luz o contacto intermitente, o grapas que perforan de manera inadvertida el aislamiento de cables, pueden producir cortocircuitos resistivos a través de la contaminación y las capas de óxido, particularmente si hay presente humedad.

La mayoría de los casos de formación de arco eléctrico de contacto resultan por la degeneración gradual de los contactos de transporte de corriente. Los arcos peligrosos pueden comenzar como formación de arco eléctrico ocasional y pequeño, aumentando gradualmente con el tiempo hasta que la formación de arco eléctrico se vuelve lo suficientemente persistente como para iniciar un incendio. Además, en un contraste fuerte respecto a la naturaleza visible de la formación de arco eléctrico producida por las fallas de línea, tal como los cortocircuitos "duros" o "emperrados", la formación de arco eléctrico de contacto incipiente está a menudo oculta a la vista, proporcionando muy poca indicación o ninguna del peligro incipiente. Por este motivo, sería altamente ventajoso que las condiciones de formación de arco eléctrico de contacto pudieran detectarse con antelación, y proporcionarse un aviso antes del peligro debido a que la falla alcance un nivel peligroso.

De esta manera, se aprecia que existen diferencias fundamentales entre "cortocircuitos duros" y formación de arco eléctrico de contacto. Los "cortocircuitos duros" implican generalmente altas corrientes (>50 A) y se harán explosivas en el contacto de punto de falla, por lo que la falla bien se quemará o disparará un disyuntor. Los dispositivos de protección de circuito convencional son normalmente adecuados para proteger contra la formación de arco eléctrico de falla de línea. En comparación, la corriente promedio extraída en la formación arco eléctrico de contacto no es más que la corriente extraída por la propia carga. Sin embargo, incluso en la formación de arco eléctrico de contacto de baja corriente, por ejemplo, una bombilla de 60 vatios en el extremo de un cable de extensión de falla, o un conjunto de luces de árbol de Navidad con contactos defectuosos, pueden liberar suficiente calor para provocar un incendio. Por consiguiente, los disyuntores convencionales no son adecuados para evitar condiciones peligrosas debido a la formación de arco eléctrico de contacto.

También existe una necesidad de que un disyuntor, que además de detectar la formación de arco eléctrico que puede resultar en un incendio, retire energía de una carga cuando la formación de arco eléctrico peligrosa está presente. Tal dispositivo podría empaquetarse convenientemente del mismo estilo que un disyuntor convencional, o podría instalarse en una salida similar a los interruptores de falla a tierra disponibles actualmente. Ya que la corriente de carga fluye a través del disyuntor, es conveniente en esta solicitud monitorizar la corriente de carga.

También existe una necesidad de un detector de arco que sea inmune al ruido comúnmente presente en las líneas de energía de un hogar, por ejemplo, debido a atenuadores de lámpara, motores de cepillo, sistemas de comunicaciones de transporte de corriente, transitorios de conmutación, señales de emisión de radio y otros tipos de señales de ruido que pueden tener características eléctricas similares a las fallas de arco. Si no se identifican y rechazan adecuadamente, estos tipos de señales, que pueden confundirse fácilmente con señales de falla de arco, pueden provocar disparos "molestos" de ciertos detectores de circuito de falla de arco. Por consiguiente, en un esfuerzo por reducir los efectos negativos de los disparos molestos y responder con precisión a las señales de falla de arco, pueden necesitarse sistemas y métodos para identificar fallas de arco en sistemas de energía.

Los disyuntores actuales AFCI/GFCI solo pueden mostrar la última condición de disparo después de que ha ocurrido un evento de falla a través del uso de indicadores visuales (es decir, etiquetas). La indicación se retiene hasta que el dispositivo se reinicia y se vuelve a activar. Después de que la indicación se elimine, sin embargo, no existe un registro del evento hasta que se ha detectado otro caso.

Puede ser ventajoso incorporar capacidades de detección de fallas a tierra y detección de fallas de arco en un único módulo integrado, reduciendo por tanto los costes del consumidor asociados con la instalación, mantenimiento y reparación de múltiples dispositivos de interrupción de circuito en una única ramificación. Además, al combinar funciones de detección de falla a tierra y falla de arco en un único módulo, muchas de las funciones de procesamiento asociadas con la detección de falla de arco como, por ejemplo, monitorización de falla electrónica, funcionalidad de autoensayo y registro de datos de evento de falla, también pueden implementarse en procesos de detección de falla a tierra para mejorar las capacidades de detección de falla a tierra existentes.

Un ejemplo de tal detector de falla de arco con funcionalidad de autoensayo se divulga en el documento US 6.313.642. Otros detectores de falla de arco se conocen por el documento US2003/074148.

- Los procesos y métodos consistentes con las realizaciones divulgadas se dirigen hacia un dispositivo interruptor de circuito de falla de arco (AFCI) que puede, de manera rápida y eficazmente, discriminar fallas de arco de fuentes de señal de banda ancha. Adicionalmente y/o como alternativa, las realizaciones divulgadas pueden dirigirse hacia una combinación de dispositivo AFCI/GFCI que proporciona detección de falla, mitigación e información de ambas fallas, de arco y a tierra, para un sistema eléctrico en único módulo integrado. Adicionalmente, ciertas realizaciones divulgadas se dirigen hacia un sistema y método de monitorización automática asociados con el dispositivo AFCI y/o la combinación AFCI/GFCI que permite que el dispositivo se analice a sí mismo basándose en criterios operativos predeterminados. El sistema de automonitorización puede adaptarse para proporcionar una indicación del estado de salud que informa de los resultados del análisis de automonitorización.
- De acuerdo con un aspecto de la presente divulgación esta se dirige hacia un método para detectar fallas de arco en una línea de energía. El método puede incluir monitorizar señales de energía asociadas con una línea de energía y filtrar las señales de energía para producir una señal de alta frecuencia y una señal de baja frecuencia. Una señal de máscara puede generarse basándose en la señal de baja frecuencia, y la señal de alta frecuencia puede analizarse para extraer una porción de banda ancha de la señal de alta frecuencia. Un contador de fallas puede incrementarse si la magnitud de la porción de banda ancha es aproximadamente mayor que el primer nivel de umbral. Un contador de fallas puede disminuir si la magnitud de la porción de banda ancha es aproximadamente menor que el primer nivel de umbral. Una señal de disparo se proporciona en un dispositivo de conmutación asociado con la línea de energía si el contador de falla supera un límite de falla predeterminado.
- De acuerdo con otro aspecto, la presente divulgación se dirige hacia un método para identificar y rechazar señales de falla no de arco asociadas con un circuito de distribución de energía. El método puede incluir monitorizar señales de energía asociadas con una línea de energía y filtrar las líneas de energía para producir una señal de alta frecuencia y una señal de baja frecuencia. Una señal de máscara puede generarse basándose en la señal de baja frecuencia generando una señal de máscara y la señal de alta frecuencia puede analizarse para atraer una porción de banda ancha de la señal de alta frecuencia. Un número de casos en que la porción de banda ancha de la señal de alta frecuencia cruza un nivel de umbral pueden contarse. Si el número de casos en que la porción de banda ancha cruza el nivel de umbral supera un límite de cruce de umbral, la porción de banda ancha de la señal de alta frecuencia puede rechazarse.
- De acuerdo con otro aspecto adicional, la presente divulgación se dirige hacia un método de autoensayo asociado con un dispositivo de detección de falla de arco. El método puede incluir realizar una comprobación de procesador, por lo que uno o más componentes de software y/o hardware asociados con un procesador se analizan para determinar si el procesador opera con especificaciones predefinidas. Una señal de confirmación de estado puede proporcionarse a un monitor de salud asociado con el microprocesador. Si la señal de confirmación no se recibe mediante el monitor de salud dentro de un intervalo apropiado, el procesador puede reiniciarse. Si, después del reinicio, el procesador falla al responder, entonces puede generarse una señal de disparo.
- De acuerdo con otro aspecto adicional, la presente divulgación se dirige hacia un método de autoensayo asociado con el dispositivo de detección de falla de arco. Una vez que el proceso de autoensayo se ha iniciado, unas señales de ensayo de RF, CA, falla a tierra y de falla diferencial pueden generarse y suministrarse a una porción de monitorización de salud del circuito de detección de falla de arco. Unos datos indicativos de las salidas asociadas con uno o más componentes del circuito de detección de falla de arco pueden recogerse y analizarse basándose en especificaciones operativas predefinidas asociadas con cada componente. Basándose en el análisis, una señal de disparo puede generarse y un indicador de fallo de ensayo puede proporcionarse si uno o más de los componentes fallan al cumplir las especificaciones operativas predefinidas.
- De acuerdo con un aspecto adicional, la presente divulgación se dirige hacia un sistema de detección de falla de arco que incluye un sistema de notificación de estado para proporcionar señales indicativas del estado del dispositivo de detección de fallo de arco. El sistema puede incluir un alojamiento y un módulo para detectar fallas de arco asociado con un sistema de distribución de energía. El módulo puede estar dispuesto sustancialmente dentro del alojamiento y puede proporcionar una señal de salida óptica asociada con el estado del módulo. El sistema también puede incluir uno o más elementos de guía de ondas ópticos acoplados comunicativamente al módulo y adaptados para recibir la señal de salida óptica y encaminar la señal de salida óptica a una superficie del alojamiento. Los uno o más elementos de guía de ondas ópticos pueden componerse sustancialmente de materiales no conductivos.
- De acuerdo con otro aspecto adicional, la presente divulgación se dirige hacia un sistema de detección de falla de arco en serie que comprende un módulo ASIC adaptado para acoplarse a un circuito de energía eléctrica y un procesador acoplado comunicativamente al módulo ASIC. El módulo ASIC puede configurarse para recibir una porción de banda ancha de una porción de alta frecuencia de una señal eléctrica y sincronizar la porción de banda ancha con una señal de máscara. La señal de máscara puede corresponderse con una frecuencia fundamental de una porción de baja frecuencia de la señal eléctrica. El módulo ASIC también puede configurarse para generar una primera señal de cruce de umbral si la magnitud de la porción de banda ancha es mayor que o igual al primer nivel de umbral dentro de una porción no cero de la señal de máscara y generar una segunda señal de cruce de umbral si

la magnitud de la porción de banda ancha es menor que el primer nivel de umbral dentro de una porción no cero de la señal de máscara. El procesador puede configurarse para recibir primeras y segundas señales de cruce de umbral desde el módulo ASIC. El procesador puede incrementar un valor de recuento de falla mediante un primer índice de recuento en respuesta a la primera señal de cruce de umbral y disminuir el valor de recuento de falla mediante un primer índice de recuento en respuesta a la segunda señal de cruce de umbral. El procesador puede generar una señal de disparo si el valor de recuento de falla supera un valor de umbral.

De acuerdo con otro aspecto adicional, la presente divulgación se dirige hacia una combinación de sistema de detección de falla a tierra/falla de arco, que comprende un alojamiento y un módulo de procesamiento analógico, un procesador acoplado comunicativamente al módulo de procesamiento analógico, un módulo de detección de falla de arco paralela y un módulo de detección de falla diferencial, cada uno de los cuales está dispuesto dentro del alojamiento. Además, cada uno del módulo de procesamiento analógico, módulo de detección de falla de arco paralela y módulo de detección de falla diferencial puede adaptarse para acoplarse, ya sea directa o indirectamente (a través de uno o más de otros componentes) a un circuito de energía eléctrica. El módulo de procesamiento analógico puede configurarse para recibir una porción de banda ancha de la porción de alta frecuencia de una señal eléctrica y sincronizar la porción de banda ancha con una señal de máscara; la señal de máscara se corresponde con una frecuencia fundamental de una porción de baja frecuencia de la señal eléctrica. El módulo de procesamiento analógico también puede configurarse para generar una primera señal de cruce de umbral si la magnitud de la porción de banda ancha es mayor que o igual a un primer nivel de umbral dentro de una porción no cero de la señal de máscara, y generar una segunda señal de cruce de umbral si la magnitud de la porción de banda ancha es menor que el primer nivel de umbral dentro de la porción no cero de la señal de máscara. El procesador puede configurarse para recibir primeras y segundas señales de cruce de umbral desde el módulo de procesamiento analógico. El procesador también puede configurarse para incrementar un valor de recuento de falla mediante un primer índice de recuento en respuesta a la primera señal de cruce de umbral y disminuir el valor de recuento de falla mediante un primer índice de recuento en respuesta a la segunda señal de cruce umbral. El procesador puede generar una señal de disparo de falla de arco en serie si el valor de recuento de falla supera un valor de umbral. El módulo de detección de falla de arco paralela puede configurarse para monitorizar un nivel de corriente asociado con una porción de baja frecuencia de la señal eléctrica y generar una señal de disparo de falla de arco paralela si una magnitud del nivel de corriente de la porción de baja frecuencia de la señal eléctrica supera un nivel de corriente de umbral. De manera similar, el módulo de detección de falla diferencial puede configurarse para monitorizar un nivel de corriente diferencial entre una porción de baja frecuencia de la señal eléctrica asociada con una línea caliente y una línea neutral y generar una señal de disparo de falla diferencial si una magnitud del nivel de corriente diferencial supera un nivel de corriente diferencial de umbral.

De acuerdo con otro aspecto adicional, la presente divulgación se dirige hacia métodos y procesos que se configuran para detectar e interrumpir condiciones de falla de arco para mitigar potencialmente ciertos efectos de estas condiciones tales como incendios o daños en las propiedades. Estos métodos se adaptan no solo para detectar estas condiciones en un amplio intervalo de escenarios operativos normales sino también para evitar eficazmente inconvenientes que pueden limitar los métodos existentes de determinación de arco tales como, por ejemplo, una falsa de identificación de condiciones de no formación de arco eléctrico como condiciones de formación de arco eléctrico (por ejemplo, esquemas de comunicación de línea de energía como Homeplug® u otros sistemas de comunicación de línea de energía de banda ancha (BPL), falsa identificación de condiciones de formación de arco eléctrico como condiciones de no formación de arco eléctrico (por ejemplo, cargas de "máscara" que pueden algunas veces cambiar las características en la línea lo suficiente para afectar al rendimiento del sistema de detección de arco), e incrementos repentinos en el ruido de la banda ancha debido a determinadas cargas (por ejemplo, inicio "en frío" de conmutadores de atenuación, formación de arco eléctrico debido a conmutación de cepillos en ciertos aparatos, etc).

Los objetos y ventajas adicionales de la invención se expondrán en parte y la descripción que sigue, y en parte serán obvias a partir de la descripción, o pueden aprenderse por la práctica de la invención. Los objetos y ventajas de la invención se realizarán y lograrán mediante los elementos y combinaciones particularmente señaladas en las reivindicaciones adjuntas. Debe entenderse que tanto la descripción general anterior como la descripción detallada siguiente son ejemplares y únicamente explicativas y no limitan la invención, tal como se reivindica.

Los dibujos adjuntos, que se incorporan en y son una parte constitutiva de la memoria descriptiva, ilustran varias realizaciones de la invención y junto con la descripción sirven para explicar los principios de la invención.

La Figura 1 proporciona una ilustración que representa un dispositivo interruptor de circuito divulgado ejemplar consistente con las realizaciones divulgadas;

la Figura 2 proporciona una representación esquemática de una combinación divulgada ejemplar de un dispositivo de interruptor de circuito de falla a tierra/interruptor de circuito de falla de arco consistente con las realizaciones divulgadas;

la Figura 2A proporciona una representación esquemática de un circuito de detección de falla a tierra divulgado

- ejemplar usado en un dispositivo de interruptor de circuito de falla consistente con las realizaciones divulgadas;
- la Figura 3 proporciona un diagrama de flujo que representa un método divulgado ejemplar de detección de falla de arco consistente con las realizaciones divulgadas que puede implementarse por el dispositivo de la Figura 2;
- 5 la Figura 4 proporciona un diagrama de flujo que representa un método divulgado ejemplar de detección de falla de arco que usa análisis de pendiente consistente con las realizaciones divulgadas;
- la Figura 5A ilustra una señal de corriente CA normal que puede asociarse con un circuito de energía eléctrica;
- la Figura 5B ilustra una señal de corriente CA ejemplar que incluye una actividad de falla de arco o similar a falla de arco;
- 10 la Figura 5C ilustra una señal de máscara de cruce por cero que puede usarse para analizar la presencia de actividad de falla de arco en serie presente en el circuito de energía eléctrica;
- la Figura 6A ilustra una señal RSSI ejemplar asociada con una condición ejemplar de falla de arco en serie, generada de acuerdo con las realizaciones divulgadas;
- la Figura 6B ilustra la señal RSSI de la Figura 6A que se ha corregido para compensar la actividad que se ha detectado dentro de la región de cruce por cero;
- 15 la Figura 6C ilustra un estado ejemplar de un valor de recuento de falla basándose en el análisis de la señal RSSI corregida de la Figura 6B;
- la Figura 7A ilustra una señal RSSI ejemplar asociada con una señal de molestia ejemplar, generada de acuerdo con las realizaciones divulgadas;
- 20 la Figura 7B ilustra la señal RSSI de la Figura 7A que se ha corregido para compensar la actividad que se ha detectado dentro de la región de cruce por cero;
- la Figura 7C ilustra un estado ejemplar de un valor de recuento de falla basándose en el análisis de la señal RSSI corregida de la Figura 7B;
- la Figura 8A ilustra otra señal RSSI ejemplar asociada con una señal de molestia ejemplar, generada de acuerdo con las realizaciones divulgadas;
- 25 la Figura 8B ilustra la señal RSSI de la Figura 8A que se ha corregido para compensar la actividad que se ha detectado dentro de la región de cruce por cero;
- la Figura 8C ilustra la primera derivada de la señal RSSI de la Figura 8B, generada de acuerdo con las realizaciones divulgadas;
- 30 la Figura 8D ilustra un estado ejemplar de un valor de recuento de falla basándose en el análisis de la señal RSSI a la vista de las técnicas de análisis de pendiente derivada consistentes con las realizaciones divulgadas;
- la Figura 9 proporciona un diagrama de flujo que representa un método ejemplar asociado con un proceso para ensayar el dispositivo de la Figura 1; y
- la Figura 10 proporciona un diagrama de flujo que representa otro método ejemplar asociado con un proceso para ensayar el dispositivo de la Figura 1.
- 35 Ahora se hará referencia en detalle a las realizaciones ejemplares de la divulgación, cuyos ejemplos se ilustran en los dibujos adjuntos. Donde sea posible, los mismos números de referencia se usarán a través de los dibujos para referirse a las mismas partes o similares.
- 40 La Figura 1 proporciona un diagrama de un dispositivo de interrupción de circuito de falla de arco (AFCI) 100 ejemplar. Este dispositivo puede adaptarse para su uso en cualquier entorno de sistema de energía comercial y/o residencial y puede configurarse para detectar fallas de arco, incluyendo tanto fallas de línea (es decir, formación de arco eléctrico de tipo paralelo entre líneas) como fallas de contacto (es decir, formación de arco eléctrico de tipo en serie en la misma línea debido a discontinuidad eléctrica en el conductor) que pueden estar presentes en un circuito de energía asociado con el sistema de energía. El dispositivo 100 también puede configurarse para detectar fallas a tierra que ocurren en o de otra manera asociadas con un circuito de distribución de energía. Se contempla que el

dispositivo 100 puede incluir uno o más circuitos y subsistemas para implementar un proceso para detectar fallas de arco paralelas y en serie, fallas a tierra y/o fallas diferenciales entre líneas calientes y neutrales.

Tal como se ilustra en la Figura 1, el dispositivo 100 puede incluir un alojamiento 101 para comprender circuitos de detección de falla y subsistemas, un accionador 102 para disparar y/o reiniciar un dispositivo de interrupción de circuito, un botón 103 para iniciar manualmente un proceso de autoensayo y una pantalla 104 para enviar información de estado, salud y/o falla asociada con el dispositivo 100. Se contempla que el dispositivo 100 puede incluir elementos adicionales, diferentes y/o menos que los antes enumerados. Por ejemplo, el dispositivo 100 puede incluir una interfaz (no se muestra) adaptada para acoplar comunicativamente un dispositivo electrónico (por ejemplo, una herramienta de diagnóstico para descargar información de falla) a los circuitos y subsistemas de detección de falla del dispositivo 100. Esta interfaz puede incluir cualquier tipo de interfaz electrónica adaptada para transferir información desde un sistema electrónico a otro tal como, por ejemplo, un bus en serie, un bus paralelo, una interfaz USB o Firewire, o cualquier otro tipo de interfaz de comunicación adecuada. Esta interfaz puede facilitar la subida y descarga de información (por ejemplo, datos de eventos de falla, datos de autoensayo, actualizaciones de software y/o firmware, rutinas de software, etc.) hacia y desde el dispositivo 100.

La pantalla 104 puede incluir uno o más dispositivos visuales, de audio o audiovisuales adaptados para proporcionar información de estado y/u operativa asociada con el dispositivo 100. De acuerdo con una realización, la pantalla 104 puede incluir una o más guías de onda ópticas 105 acopladas con LED asociados con uno o más circuitos y subsistemas del dispositivo 100.

Las guías de ondas ópticas 105 pueden comprender material dieléctrico y pueden adaptarse para encaminar señales LED generadas por uno o más dispositivos dentro del alojamiento 100 a la superficie del alojamiento 100 para la visualización por un usuario externo. Al utilizar guías de ondas ópticas dieléctricas (en lugar de llevar los LED directamente a la superficie del alojamiento del dispositivo), los subsistemas y circuitos eléctricos asociados con el dispositivo 100 pueden aislarse eléctricamente de los usuarios, limitando por tanto la transferencia de carga eléctrica entre los componentes electrónicos internos del dispositivo 100 y un usuario. Como se ilustra en la Figura 1, las guías de ondas ópticas pueden configurarse en cualquier número de formas y tamaños que puedan ser apropiados para encaminar la luz generada por los LED internos a la superficie del alojamiento 100. Se contempla además que unos LED adicionales o menos y/o dispositivos de guías de ondas pueden usarse. Por consiguiente, el número de dispositivos de representación mostrados en la Figura 1 es solo ejemplar y no pretende ser limitativo.

Se contempla además que la pantalla 104 puede incorporar diferentes técnicas de representación de las ilustradas en la Figura 1. Por ejemplo, la pantalla 104 puede incorporar una pantalla numérica, alfanumérica y/o de LED simbólica adaptada para generar un número de diferentes indicios codificados para mostrar información asociada con el dispositivo 100.

Los LED asociados con la pantalla 104 pueden adaptarse para mostrar cualquier tipo de información generada por el dispositivo 100. Por ejemplo, los LED pueden representar una señal de pulsaciones periódicas tras completar cada iteración de uno o más procesos de autoensayo y ensayos de microprocesador. Al proporcionar señales de estado de esta manera, los LED pueden mostrar una indicación "en tiempo real" de que el dispositivo está funcionando de acuerdo con las especificaciones predeterminadas. Además, los LED pueden configurarse para mostrar las últimas condiciones de falla conocidas después de reiniciar el dispositivo tras haber registrado una falla (después de la restauración de energía), proporcionando por tanto al usuario un código predeterminado correspondiente con el tipo de falla detectada (falla de arco en serie, falla de arco paralela, etc.), ya fuera resultado la falla de un proceso de ensayo que ha fallado o cualquier otro tipo de información relacionada con el estado del dispositivo 100.

El dispositivo 100 puede acoplarse eléctricamente a un circuito de distribución de energía y configurarse para monitorizar señales de energía asociadas con el circuito. La señal de energía, tal como el término se usa en el presente documento, se refiere a cualquier tipo de señal que puede estar presente en un circuito eléctrico. Las señales de energía pueden incluir tanto señales de frecuencia baja como de frecuencia alta. Los ejemplos no limitativos de las señales de baja frecuencia incluyen señales de corriente CA que suministran energía desde una fuente (por ejemplo, alimentación de energía residencial) a una carga, señales de energía CC u otros tipos de señales de baja frecuencia. Los ejemplos no limitativos de señales de alta frecuencia incluyen señales de sistema de alarma residencial; señales de medios satélite o de emisión (UHF, VHF, AM, FM, etc.); señales de comunicación; ruido de aparatos; señales RF, de microondas y de ondas de milímetros. En general, para los fines de la presente divulgación, las señales de alta frecuencia se refieren a cualquier señal de banda ancha o banda estrecha con al menos un componente de frecuencia mayor de 1 MHz.

La Figura 2 proporciona un diagrama esquemático que ilustra configuraciones ejemplares del circuito y subsistema asociados con el dispositivo 100. Tal como se explica, el dispositivo 100 puede incluir uno o más circuitos y subsistemas para monitorizar señales eléctricas, identificar condiciones de falla asociadas con las señales eléctricas, accionar un dispositivo de interrupción de circuito para mitigar los efectos de las condiciones de falla y realizar una o más funciones de automonitorización para asegurar el funcionamiento apropiado del dispositivo 100. De acuerdo con una realización ejemplar, el dispositivo 100 puede incluir uno o más circuitos integrados de aplicación específica

(ASIC) 110 acoplados a un microprocesador 150. Se contempla que unos componentes adicionales, menos y/o diferentes pueden asociarse con el dispositivo 100. Por ejemplo, aunque las realizaciones ejemplares pueden describirse en relación con una combinación de un sistema de microprocesador/ASIC, los expertos en la materia reconocerán que algunos procesos y métodos pueden realizarse por completo en un sistema basado en microprocesador, eliminando la necesidad del circuito ASIC. Debería apreciarse, sin embargo, que diferentes configuraciones pueden no poseer los beneficios de coste conseguidos por un sistema de combinación de ASIC/microprocesador. Además, al incluir múltiples dispositivos de procesamiento (por ejemplo, ASIC y microprocesador), el sistema puede soportar las características redundantes de seguridad, que pueden ser particularmente ventajosas en dispositivos de interrupción de circuito. Además, múltiples elementos de procesamiento pueden proporcionar características de ensayo en las que uno o más elementos de procesamiento pueden adaptarse para ensayar uno o más de otros elementos de procesamiento, proporcionando una capa de redundancia de ensayo que puede no estar disponible en los esquemas de detección que emplean solo un único dispositivo de procesamiento.

El ASIC 110 puede incluir uno o más dispositivos para realizar operaciones asíncronas (independientes del tiempo) asociadas con el dispositivo 100. Por ejemplo, el ASIC 110 puede incluir dispositivos para preparar o condicionar una señal para el análisis síncrono (dependiente del tiempo) mediante el microprocesador 150. El ASIC 110 puede incluir, entre otras cosas, un sistema de extremo delantero RF 120, un sistema de condicionamiento de corriente CA 130, lógica de procesamiento analógica 131, un sistema de detección de falla de arco paralela 132, un sistema de detección de falla a tierra 134, un sistema de detección de falla diferencial 136 y un sistema 138 para monitorizar la salud y/o el estado del microprocesador 150. El ASIC 110 también puede incluir uno o más circuitos o sistemas adaptados para ensayar una o más porciones del dispositivo 100 incluyendo, por ejemplo, un generador de ruido RF 140, un oscilador de señal de ensayo CA 142, un oscilador de falla a tierra 144 y un sistema lógico 146 para recoger y procesar señales de ensayo. El ASIC 110 puede acoplarse comunicativamente a un acoplador RF 107 y un sensor de corriente CA 109, cada uno de los cuales puede adaptarse para monitorizar y extraer porciones particulares de señales de energía recogidas desde uno o más circuitos de energía eléctrica. El ASIC 110 también puede acoplarse comunicativamente al microprocesador 150 y adaptarse para comunicar datos con el microprocesador 150 para facilitar la ejecución de procesos y funciones asociadas con la detección de fallas de acuerdo con los métodos descritos en el presente documento.

El acoplador RF 107 puede incluir uno o más dispositivos para recoger datos de alta frecuencia asociados con un circuito de energía. El acoplador RF 107 puede incluir un transformador de acoplamiento de alta frecuencia usado para recoger señales de alta frecuencia desde una línea de energía CA. Como alternativa, el acoplador RF 107 puede incluir un sensor RF o transformador que recoge y distribuye señales RF recogidas desde una fuente de señal. De acuerdo con una realización ejemplar, el acoplador RF 107 puede incluir un núcleo electrónico o un sensor RF de ferrita de forma toroidal. Se contempla que el acoplador RF 107 puede incluir un condensador de bloqueo CC o un dispositivo de filtro de paso alto que permite el paso de señales de alta frecuencia, mientras rechaza señales de baja frecuencia. Además, se contempla que aunque ciertas realizaciones ejemplares describen señales como "RF", este término puede incluir otros tipos de señales de alta frecuencia (>1 MHz) tal como, por ejemplo, señales UHF, VHF, AM, FM, microondas, ondas de milímetros o cualquier otro tipo de señal de alta frecuencia.

Un sensor de corriente CA 109 puede incluir uno o más dispositivos adaptados para monitorizar la corriente CA suministrada a una carga asociada con un circuito de distribución de energía. El sensor de corriente CA 109 puede incluir uno o más dispositivos de monitorización configurados para generar una señal representativa proporcional a la corriente de carga suministrada a una o más ramificaciones de un circuito de energía. El sensor de corriente CA 109 puede incluir un transformador acoplado a una línea eléctrica. Adicionalmente o como alternativa, el sensor de corriente CA 109 puede comprender una correa metálica de impedancia conocida en serie con la carga que proporciona una señal de salida indicativa de la corriente que viaja a través de la línea. Opcionalmente, el sensor de corriente CA 109 puede incluir un sensor de temperatura u otro dispositivo de compensación de temperatura (no se muestra), adaptado para ajustar la señal de salida basándose en la temperatura monitorizada de la línea de carga.

El sistema de extremo delantero RF 102 puede incluir cualquier tipo de receptor adaptado para discriminar señales RF de banda estrecha de señales RF de banda ancha. El sistema de extremo delantero RF 102 puede incluir, por ejemplo, un receptor heterodino o superheterodino adaptado para recibir una señal RF e identificar los componentes espectrales de la señal RF a una frecuencia particular de interés. Esto puede lograrse mezclando la señal de RF recibida con una frecuencia predeterminada (frecuencia LO) para identificar las una o más señales que incluyen un componente sustancialmente en una frecuencia intermedia (es decir, diferencia). Para identificar señales que pueden tener contenido espectral en diferentes frecuencias RF, la frecuencia LO puede barrerse, reproduciendo por tanto el contenido espectral de la señal RF a la frecuencia intermedia fija.

El sistema de extremo delantero RF 102 puede eliminar, filtrar y/o rechazar cualquier porción de la señal RF que está fuera de la frecuencia intermedia. Como resultado, las señales que no son sustancialmente de banda ancha pueden descalificarse mediante el sistema de extremo delantero RF 120. El sistema de extremo delantero RF 120 puede configurarse para enviar una señal de indicación de fuerza de señal recibida (RSSI) indicativa de la energía del contenido de señal de banda ancha restante (es decir, las señales de banda ancha que restan en la frecuencia



intermedia). Un sistema de extremo delantero RF ejemplar se describe en la Patente de Estados Unidos con N.º 5.729.145 presentada el 17 de marzo de 1998 de Blades, que se incorpora en el presente documento mediante referencia en su totalidad.

5 El sistema de acondicionamiento de corriente CA 130 puede incluir uno o más dispositivos adaptados para generar una señal indicativa de la corriente de carga asociada con una ramificación del sistema de distribución de energía. Por ejemplo, el sistema de acondicionamiento de corriente CA 130 puede incluir un sensor o transformador adaptado para generar una señal representativa que es proporcional a la corriente de carga de baja frecuencia. También se contempla que el sistema de acondicionamiento de corriente CA 130 puede adaptarse para recibir una o más señales de ensayo indicativas de una corriente de carga simulada como parte de un proceso de autoensayo  
10 asociado con el dispositivo 100.

La lógica de procesamiento analógica 131 puede incluir uno o más dispositivos lógicos configurados para analizar señales proporcionadas por el sistema del extremo delantero RF 120 y el sistema de acondicionamiento de señal de corriente CA 130. Basándose en el análisis de la señal, la lógica de procesamiento analógica 131 puede generar señales digitales apropiadas para el análisis de la falla de arco en serie mediante el microprocesador 150.

15 De acuerdo con una realización, la lógica de procesamiento analógica 131 puede adaptarse para monitorizar la señal de RSSI enviada por el sistema de extremo delantero RF 120 y establecer, basándose en la señal RSSI, umbrales superior e inferior para el uso durante el análisis de la señal RSSI para la detección de falla de arco en serie. La lógica de procesamiento analógica 131 puede configurarse para identificar la magnitud de la señal RSSI en relación con cada uno de los umbrales superior e inferior. Por ejemplo, la lógica de procesamiento analógica 131  
20 puede determinar posteriormente cuándo la magnitud de la señal RSSI está por debajo tanto del nivel del umbral inferior como superior pero por encima de un nivel de intervalo dinámico mínimo. De manera similar, la lógica de procesamiento analógica puede configurarse para determinar cuándo la magnitud de la señal RSSI está por encima de un nivel de umbral inferior pero es menor que un umbral superior. Adicionalmente, la lógica de procesamiento analógica 131 puede determinar cuándo la magnitud de la señal RSSI está por encima del umbral superior.  
25 Finalmente, la lógica de procesamiento analógica 131 puede determinar cuándo la magnitud de la señal RSSI es menor que un nivel de intervalo dinámico mínimo, lo que indica que el nivel RSSI es demasiado bajo para detectarse de manera fiable dentro del intervalo de sensibilidad de uno o más de los componentes de la lógica de procesamiento analógica 131. La lógica de procesamiento analógica 131 puede generar una señal digital única para cada una de las condiciones de señal RSSI antes descritas, y proporcionar la señal digital al microprocesador 150.

30 Adicionalmente, la lógica de procesamiento analógica 131 puede también configurarse para calcular la primera derivada de la señal RSSI y analizar la primera derivada de la señal RSSI para determinar si la magnitud de la señal exhibe las características de tiempo e índice de cambio asociadas con una falla de arco en serie. De acuerdo con una realización, la lógica de procesamiento analógica 131 puede estimar la primera derivada de la señal RSSI estimando la pendiente de la RSSI usando al menos la aproximación de encaje de mínimos cuadrados. La lógica de  
35 procesamiento analógica 131 puede entonces determinar si, para un medio ciclo particular bajo análisis, la pendiente asociada con la derivada de la señal RSSI cumple una referencia de pendiente y/o niveles de umbral de pendiente indicativos de una condición de falla de arco en serie. Si una o más de las anteriores condiciones se cumplen, la lógica de procesamiento analógica 131 puede proporcionar una señal al microprocesador 150 para un análisis de falla adicional.

40 La lógica de procesamiento analógica 131 también puede adaptarse para monitorizar la corriente de carga CA y proporcionar señales para rastrear los cruces por cero asociados con la corriente de carga. Por ejemplo, la lógica de procesamiento analógica 131 puede generar una señal de máscara de cruce por cero basándose en la corriente de carga CA. La lógica de procesamiento analógica 131 puede analizar una señal representativa de la corriente de carga CA desde la línea para generar una señal de máscara de onda cuadrada que representa las regiones "de  
45 cruce por cero interior" y "cruce por cero exterior". La señal de máscara se asigna un estado de lógica bajo (p. ej., lógica "0") durante la transición de la señal CA sinusoidal desde la amplitud positiva a la amplitud negativa. De manera similar, la señal de máscara se asigna a un estado de lógica alto (p. ej., lógica "1") cuando la corriente de carga CA está fuera de esta región. La región de cruce por cero puede definirse como una región de tiempo limitado (o mencionarse) alrededor del tiempo donde el valor de la corriente de carga CA es cero.

50 Ya que la formación de arco eléctrico paralela puede caracterizarse generalmente por interrupciones en la corriente de carga seguidas por incrementos drásticos y repentinos en la corriente de línea, el sistema de detección de falla de arco paralela 132 puede adaptarse para identificar estas características en un circuito de distribución de energía. Además, ya que estos tipos de fallas resultan a menudo de la formación de arco eléctrico aleatoria entre conductores proximales (en oposición al contacto de línea directa), su duración puede ser suficientemente corta  
55 como para prohibir su identificación por una tecnología de disyuntor convencional. Por consiguiente, existe la necesidad de identificar rápidamente y mitigar estos tipos de arcos para evitar una formación de arco eléctrico persistente.

Por consiguiente, el sistema de detección de falla de arco paralela 132 puede configurarse para detectar arcos

asociados con fallas de línea neutral o línea a tierra que son típicamente lo suficientemente cortas de duración como para no disparar un disyuntor convencional. El sistema de detección de falla de arco paralela puede adaptarse para detectar rápidos incrementos en la amplitud de corriente y dispararse dentro de unos pocos medios ciclos de detección de la condición. El sistema de detección de falla de arco paralela 132 puede incluir, entre otras cosas, el

5 circuito de acondicionamiento de corriente CA (no se muestra), un sensor de temperatura o dispositivo de compensación de temperatura (no se muestra), un circuito de control de nivel de umbral (no se muestra), un circuito de discriminación de falla de arco (no se muestra), un detector de evento de señal grande (no se muestra) y un circuito de discriminación de nivel de falla diferencial (no se muestra).

10 Un circuito de acondicionamiento de corriente CA puede incluir un amplificador y un circuito de rectificación de onda completa configurado para preparar la corriente CA para un análisis de media onda mediante el sistema de detección de falla de arco paralela 132.

15 El sensor de temperatura (o dispositivo de compensación de temperatura) y el circuito de control de nivel de umbral pueden cooperar para ajustar los uno o más niveles de umbral basándose en la temperatura de la línea. Los expertos en la materia reconocerán que, ya que la resistividad se incrementa a medida que la temperatura del conductor se incrementa, la corriente detectada por el sensor de corriente puede ser menor que la corriente actual que fluye a través del conductor (debido a la calibración del sensor a condiciones "nominales"). Por consiguiente, el circuito de control de nivel de umbral puede ajustar automáticamente el nivel de disparo del umbral paralelo para compensar la temperatura de la línea determinada por el sensor de temperatura.

20 El circuito de discriminación de falla de arco, el detector de eventos de señal grande y el circuito de discriminación de nivel de falla diferencial pueden cooperar para proporcionar un sistema adaptativo que monitoriza la corriente de línea y determina si la corriente supera un umbral de disparo para una cantidad predeterminada de tiempo (que puede establecerse basándose en el nivel de corriente). Si la corriente supera un nivel de umbral de disparo para el periodo de tiempo predeterminado, una señal de disparo puede generarse y transmitirse al microprocesador 150 afectando a una interrupción en el circuito eléctrico. Si el interruptor de circuito se reinicia posteriormente, el tipo de

25 condición de falla se mostrará en los dispositivos LED sin impactar en el funcionamiento normal del dispositivo.

Como alternativa, si la corriente supera un umbral de disparo, pero no mantiene el nivel de corriente durante la duración necesaria para iniciar un evento de disparo, el evento puede registrarse. Si el evento es persistente, uno o más niveles de umbral pueden ajustarse para descender el umbral requerido para iniciar una interrupción en el circuito. Una indicación de estado puede proporcionarse para notificar al usuario que una condición potencialmente

30 problemática puede existir en el circuito, aunque las condiciones de falla pueden no haberse cumplido.

El sistema de detección de falla a tierra 134 puede incluir un sensor de transmisor neutral a tierra y un sensor de receptor de falla a tierra. Estos sensores pueden ser dispositivos de detección de corriente de tipo toroide que monitorizan tanto los conductores de línea como neutrales. Una condición de falla neutral a tierra forma una trayectoria magnética que pasa a través del toroide neutral a tierra. Esto permite que el toroide neutral a tierra induzca una onda oscilatoria tanto en el conductor de línea como en el conductor neutral. Sin embargo, la corriente inducida solo puede fluir en el cable neutral debido a la trayectoria de falla neutral a tierra. El desequilibrio de corriente entre los cables de línea y neutral se detecta mediante el toroide de falla a tierra diferencial. En respuesta a este desequilibrio de corriente, una señal de disparo de falla a tierra puede proporcionarse en el circuito de disparo del disyuntor (p. ej., excitador SCR). Una realización ejemplar del sistema de detección de falla a tierra se ilustra en

35 la Figura 2A.

El sistema de detección de falla diferencial 136 puede adaptarse para monitorizar la corriente neta entre una línea primaria y una línea neutral, y comparar la corriente neta con la señal de corriente de carga CA. Si la comparación indica que la diferencia entre la corriente neta de línea a neutral es inconsistente con una corriente de carga mediante una cantidad aceptable predeterminada (que puede ser indicativa de una filtración de corriente en el sistema de distribución), una falla diferencial puede detectarse y una señal de disparo puede generarse.

45

Los expertos en la materia reconocerán que el sistema de detección de falla a tierra y el sistema de detección de falla diferencial pueden combinarse a una única unidad. Como alternativa, en algunas situaciones donde la protección de falla a tierra no es requerida o deseada por un usuario, el sistema de protección de falla a tierra 134 puede desconectarse o deshabilitarse (p. ej., por medio de un conmutador selector (no se muestra)).

50 El sistema de monitorización de salud 138 puede incorporar cualquier dispositivo adaptado para recibir periódicamente una indicación de estado desde el microprocesador 150 y generar una respuesta si la indicación de estado es inconsistente con un estado predeterminado. La indicación de estado puede incluir, por ejemplo, una señal de pulsación que se proporciona mediante el microprocesador a intervalos predeterminados. Cada señal de pulsación puede indicar que los sistemas asociados con el microprocesador 150 se han "comprobado" y son

55 totalmente operativos. Si la indicación de estado se retrasa o no se recibe por el sistema 138 de acuerdo con el programa predeterminado, el sistema 138 puede reiniciar el microprocesador 150. Si el problema persiste, el sistema 138 puede generar una señal de disparo y registrar un código de problema indicativo de la presencia de un error de

microprocesador potencial.

5 El microprocesador 150 puede incluir uno o más dispositivos adaptados para recibir señales de datos procesados asociados con el análisis de frecuencia alta y baja realizado por el ASIC 110 y analizar los datos para identificar la presencia de una o más condiciones de falla de arco en serie. Tal como se ilustra en la Figura 2, el microprocesador 150 puede incluir un sistema de detección de falla de arco en serie 151, un circuito de antirrebote de máscara de cruce por cero (ZC) 152, un circuito de monitor de ensayo ASIC 153 y un circuito lógico LED 154.

10 El sistema de detección de falla de arco en serie 151 puede adaptarse para recibir una pluralidad de señales digitales desde el ASIC 110 y analizar estas señales para determinar la presencia de falla de arco en serie en la línea. De acuerdo con una realización ejemplar, el sistema de detección de falla de arco en serie 151 puede comparar las señales recibidas con una señal de máscara indicativa de una onda cuadrada que se corresponde con la corriente de carga. Basándose en la comparación, el sistema de detección de falla de arco en serie 151 puede identificar y filtrar (o descalificar de otra manera) las señales que no se corresponden con las señales de falla de arco en serie. Una vez que las señales de falla de arco en serie potenciales se han aislado, el sistema de detección de falla de arco en serie 151 puede emplear una función de recuento ponderada para identificar las fallas de arco en serie de entre las señales de ruido de banda ancha.

20 El circuito antirrebote de máscara ZC 152 puede adaptarse para recibir una señal de máscara ZC desde el ASIC 110 y filtrar o aislar el ruido asociado con la señal de máscara. Por ejemplo, el circuito antirrebote de máscara ZC 152 puede incluir uno o más filtros para retirar componentes de frecuencia anormales y/o superfluos de la señal de máscara. Adicionalmente y/o como alternativa, el circuito antirrebote de máscara ZC 152 puede incluir un alisador exponencial o algoritmo de promediado adaptado para retirar cualquier "fluctuación" o ruido que pueda haberse inyectado en la señal. Unos componentes adicionales y/o diferentes a los anteriormente enumerados pueden emplearse para filtrar el ruido desde y/o suavizar la señal de máscara.

25 El monitor de ensayo ASIC 153 puede configurarse para iniciar, monitorizar y registrar resultados asociados con un ensayo ASIC realizado por el microprocesador 150. Por ejemplo, el microprocesador 150 puede realizar un ensayo de ASIC 110 para determinar si el ASIC 110 está operativo de acuerdo con predeterminados parámetros de sistema. El monitor de ensayo ASIC 153 también puede adaptarse para monitorizar y registrar los resultados del ensayo, iniciar el ensayo ASIC y suprimir temporalmente las operaciones de detección de falla de arco asociadas con el dispositivo 100 mientras un ensayo está en curso (para evitar el disparo del dispositivo como resultado de la secuencia de ensayo).

30 La lógica LED 154 puede incluir uno o más dispositivos para mostrar códigos de estado asociados con el dispositivo 110. Se contempla que, aunque ciertas realizaciones ilustran lógica de salida como un sistema de codificación basado en LED, unos métodos adicionales y/o diferentes de notificación de estado pueden implementarse tal como, por ejemplo, audio y/o una combinación de señales de notificación de audio y visuales. Tal como se explica, la pantalla 104 puede configurarse para encaminar señales generadas por la lógica LED 154 a una superficie del alojamiento 110 asociada con el dispositivo 100.

35 El microprocesador 150 puede incluir uno o más dispositivos de memoria para almacenar información asociada con el dispositivo 100. Los dispositivos de memoria pueden incluir cualquier tipo de dispositivo de memoria adecuado para el almacenamiento de datos asociados con operaciones del dispositivo 100. Por ejemplo, el microprocesador 150 puede incluir uno o más registros de datos para almacenar datos indicativos del estado del dispositivo 100. De acuerdo con una realización, el microprocesador 150 puede adaptarse para almacenar información relacionada con fallas instantáneamente, en el caso de una falla detectada. Ya que el microprocesador 150 puede almacenar información de estado de una manera de microsegundos durante el tiempo requerido para que un accionador asociado con el dispositivo 100 interrumpa el circuito (normalmente milisegundos), los expertos en la materia reconocerán que el microprocesador 150 puede almacenar la información de estado en el momento del disparo, sin retrasar innecesariamente una condición de disparo para almacenar la información.

40 De acuerdo con una realización ejemplar, el microprocesador 150 puede incluir uno o más dispositivos de memoria flash (no se muestran) para almacenar códigos de falla y/o información de estado del dispositivo. Los dispositivos de memoria flash pueden almacenar la información durante un período de tiempo predeterminado (p. ej., 30 días, 60 días, etc.) o hasta que el dispositivo se reinicie, lo que sea más tarde. El microprocesador 150 puede mostrar la información por medio de la pantalla 104 una vez que la energía se restaura en el dispositivo. Adicionalmente o como alternativa, el microprocesador 150 puede alimentarse mediante una batería u otro suministro de energía de apoyo. Por consiguiente, el microprocesador 150 puede mostrar códigos de falla almacenados en la memoria flash, incluso en la ausencia de una conexión de energía al circuito de energía eléctrica.

45 El excitador SCR 160 puede configurarse para detectar la presencia de una o más señales de disparo y accionar un dispositivo de conmutación para interrumpir la conexión de circuito entre el suministro de energía y la carga. Por ejemplo, el excitador SCR 160 puede acoplarse comunicativamente a cada uno del sistema de detección de falla de arco en serie 151, el sistema de detección de falla de arco paralela 132, el sistema de detección de falla a tierra 134,

el sistema de detección de falla diferencial 136, el sistema de monitorización de salud 146 y/o el microprocesador 150. El excitador SCR puede detectar las señales de falla desde cada uno de estos sistemas y operar un conmutador que interrumpe la conexión de circuito entre el suministro de energía y la carga, mitigando por tanto la falla y las condiciones similares a falla.

5 Los procesos y métodos consistentes con las realizaciones divulgadas proporcionan un dispositivo de interrupción de circuito de falla de arco que puede identificar fallas de arco presentes en un sistema de distribución de energía, mientras se minimizan los disparos de molestia asociados con señales que se asemejan de cerca a las condiciones de falla de arco. Estos procesos pueden incluir métodos para establecer un sistema de recuento de falla de arco, por lo que una señal recibida se monitoriza y compara con una señal de falla de arco ideal (p. ej., señal de máscara). El sistema de recuento de fallas puede incrementarse durante periodos de fuerte correlación entre la señal ideal y la  
10 señal recibida, y puede disminuir durante periodos de baja correlación. Una señal de disparo puede generarse si el nivel de recuento de fallas supera un umbral de falla predeterminado.

La Figura 3 proporciona un diagrama de flujo 300 que ilustra un método ejemplar de operación asociado con el dispositivo 100 de acuerdo con ciertas realizaciones divulgadas. Tal como se ilustra en la Figura 3, el dispositivo 100 puede monitorizar señales de línea de energía asociadas con un circuito de energía con el que el dispositivo 100 puede conectarse (Etapa 310).  
15

El dispositivo 100 puede separar los componentes de alta frecuencia y baja frecuencia de las señales de línea de energía monitorizada (Etapa 320). Por ejemplo, el dispositivo 100 puede incluir un filtro de paso alto y uno de paso bajo acoplados eléctricamente a la línea de energía. El filtro de paso alto puede seleccionarse con una frecuencia límite sustancialmente mayor que 60 Hz (p. ej., 1 MHz), mientras que el filtro de paso bajo puede seleccionarse con una frecuencia límite ligeramente superior a 60 Hz (p. ej., 90 Hz). Las señales de paso bajo pueden hacerse pasar a una porción del dispositivo 100 adaptada para determinar la presencia de condiciones de falla de arco paralela (Etapa 325).  
20

El dispositivo 100 puede analizar la señal de alta frecuencia, identificar y rechazar una o más porciones de la señal de alta frecuencia que son de banda estrecha, y generar una señal de indicación de fuerza de señal recibida (RSSI) (Etapa 330). Por ejemplo, como se explica, el extremo delantero RF 120 puede incluir un receptor heterodino adaptado para sintonizar señales de banda estrecha a una frecuencia intermedia. Las señales de banda estrecha pueden identificarse mediante la energía espectral significativa en una o más frecuencias discretas, con muy poco o ningún componente de frecuencia fuera de esas frecuencias discretas. Por consiguiente, estas señales de banda estrecha pueden rechazarse por el dispositivo 100, permitiendo el paso solo de señales de banda ancha para un análisis posterior. Estas señales de banda ancha pueden incluir porciones de la señal de alta frecuencia que contienen contenido espectral similar al de las fallas de arco en serie.  
25  
30

El dispositivo 100 puede adaptarse para generar niveles de umbral superior e inferior asociados con cada señal RSSI que se genera, basándose en la amplitud de la señal RSSI. Por ejemplo, el dispositivo 100 puede establecer un nivel de umbral inferior a un porcentaje inferior (p. ej., 25 %) de la magnitud de la señal RSSI. El nivel de umbral inferior puede determinarse como un nivel óptimo apropiado para distinguir grandes caídas asociadas con la no formación de arco eléctrico o señales de molestia a partir de perturbaciones aleatorias asociadas con las señales de falla de arco. De acuerdo con una realización ejemplar, el nivel de umbral inferior puede establecerse en aproximadamente el 25 % de la respectiva señal RSSI.  
35

De manera similar, el dispositivo 100 puede establecer un nivel de umbral superior en un porcentaje de la magnitud de la señal RSSI (p. ej., 62,5 %). Este nivel de umbral superior puede determinarse como un nivel óptimo apropiado para distinguir relativamente pequeñas caídas asociadas con la no formación de arco eléctrico o señales de molestia a partir de perturbaciones aleatorias asociadas con señales de falla de arco, como es el caso con el nivel de umbral inferior. Sin embargo, el umbral superior puede establecerse para distinguir variaciones en las señales RSSI que pueden ser suficientemente pequeñas en magnitud para no "accionar" el nivel de umbral inferior.  
40  
45

El dispositivo 100 puede generar una señal de máscara, basándose en el componente de frecuencia baja de una señal de línea de energía (Etapa 340). La señal de máscara puede incluir, por ejemplo, una señal de onda cuadrada que corresponde a una señal de corriente de carga, donde las porciones de la señal dentro de un intervalo predeterminado de cruce por cero se asignan a un valor de máscara de lógica "0", mientras que las porciones de la señal fuera del intervalo predeterminado del cruce por cero pueden asignarse a un valor de máscara de lógica "1". Como reconocerán los expertos en la materia, la señal de máscara resultante incluirá una onda cuadrada rectificadas correspondiente a la corriente de carga. Las regiones de cruce por cero asociadas con el valor de máscara pueden usarse para rechazar señales de molestia, ya que las verdaderas fallas de arco son sincrónicas con la frecuencia fundamental (p. ej., 60 Hz) del circuito eléctrico. De esta manera, las señales que tienen grandes cantidades de contenido espectral con la región de cruce por cero son asíncronas con la frecuencia fundamental y pueden descalificarse como actividad potencial de falla de arco.  
50  
55

El dispositivo 100 puede comparar la señal RSSI con uno o más niveles de umbral dentro de la región de cruce por

- ceros "exterior" de la señal de máscara (es decir, la porción de la señal de máscara asociada con la lógica "1"). Aunque la señal RSSI supere un nivel de umbral inferior (Etapa 350: Sí), el dispositivo 100 puede incrementar un valor de recuento de falla asociado con el microprocesador 150 (Etapa 352) mediante un primer índice de recuento. Si un valor de recuento de falla almacenado en el contador de fallas supera un límite de falla predeterminado (Etapa 354: Sí), una señal de disparo puede generarse para accionar un dispositivo de interrupción de circuito (Etapa 356). Como alternativa, si el valor de recuento de falla no supera el límite de falla (Etapa 354: No), el dispositivo 100 puede volver a la etapa 310 y continuar monitorizando el circuito de distribución de energía.
- 5 Aunque la señal RSSI es menor que el umbral inferior (Etapa 360: Sí), el dispositivo 100 puede disminuir un contador de falla asociado con el microprocesador 150 (Etapa 362) mediante un primer índice de recuento.
- 10 Además de monitorizar el tiempo que la magnitud de la señal RSSI está por encima de un umbral mínimo, el microprocesador 150 puede monitorizar el número de veces que la magnitud de la señal RSSI cruza los umbrales superior e inferior. Específicamente, el microprocesador 150 puede contar los cruces de umbral RSSI (uno o ambos de los cruces de umbral superior e inferior) y reiniciar los contadores de falla si los cruces de umbral superan un límite de cruce de umbral predeterminado (Etapa 364).
- 15 Para descalificar señales de molestia, el dispositivo 100 puede comparar el número de cruces de umbral con límites de cruce predeterminados para cada uno de los cruces de umbral superior e inferior. Si el número de cruces de umbral superior supera un límite para el número de cruces de umbral superior, el dispositivo 100 puede reiniciar el contador de fallas a un valor por defecto (p. ej., cero). De manera similar, si el número de cruces de umbral inferior supera un límite para el número de cruces de umbral inferior, el dispositivo 100 puede reiniciar el contador de fallas al valor por defecto. Ya que la fluctuación de amplitud requerida para cruzar el nivel de umbral superior es sustancialmente menor que la fluctuación de amplitud requerida para cruzar el nivel de umbral inferior, el límite de cruce asociado con el nivel de umbral superior puede ser mayor que el límite de cruce para el nivel de umbral inferior.
- 20 Normalmente, las señales de falla de arco pueden caracterizarse por rápidos cambios extremos en la amplitud de la señal RSSI. Estos tipos de señales pueden distinguirse del ruido de banda ancha y otras señales de molestia, que generalmente exhiben un comportamiento más gradual y/o predecible. Por consiguiente, las señales de molestia pueden identificarse y/o rechazarse al analizar la pendiente (es decir, el índice de cambio de amplitud en un periodo de tiempo) y comparando la pendiente analizada con un umbral de pendiente predeterminado. La Figura 4 proporciona un diagrama de flujo 400 que ilustra un método ejemplar para analizar la pendiente de la señal RSSI y rechazar señales de molestia basándose en el análisis.
- 25 Tal como se ilustra en la Figura 4, un procesador 150 puede recibir señales indicativas de una señal RSSI (Etapa 410) desde el ASIC 110 y estimar la pendiente de la señal RSSI (Etapa 420). La pendiente puede estimarse calculando la primera derivada de la señal RSSI con respecto al tiempo. Adicionalmente y/o como alternativa, la pendiente puede aproximarse usando un método de encaje de mínimos cuadrados o alguna otra técnica de aproximación de pendiente.
- 30 El dispositivo 100 puede emplear una función de "mantenimiento de máximo" para capturar máximos de la señal de pendiente RSSI (Etapa 430). Idealmente, el máximo asociado con una señal de falla de arco para un medio ciclo particular ocurrirá en o cerca del borde creciente de la señal de máscara. Si la señal de pendiente de "mantenimiento de máximo" es menor que un umbral de pendiente (Etapa 440: Sí) (lo que indica que la señal RSSI no es probablemente indicativa de la condición de falla), el microprocesador 150 puede disminuir el contador de fallas mediante un segundo índice de recuento (Etapa 445), lo que puede ser mayor que el primer índice de recuento empleado cuando la señal RSSI está por debajo del umbral inferior, penalizando por tanto aquellas señales que no se correlacionan de cerca con las características de pendiente de falla del arco. Como alternativa, si la señal de "mantenimiento de máximo" es mayor que el umbral de pendiente (Etapa 440: No) en o cerca del comienzo de la región de cruce por cero exterior, el microprocesador 150 puede incrementar el contador de fallas en el índice normal (indicando que la señal se correlaciona con una condición de falla de arco en ese periodo de tiempo).
- 35 Adicionalmente y/o como alternativa, si la pendiente RSSI es mayor que el umbral de pendiente solo fuera de la región de cruce por cero (es decir, no en ni cerca de la región de cruce por cero) (Etapa 450: Sí), el microprocesador 150 puede reiniciar el contador de fallas a un valor predeterminado (p. ej., cero). Ya que la falla de arco en serie tiene normalmente máximos de pendiente RSSI en o cerca de la región de cruce por cero, los máximos de pendiente RSSI que se detectan más tarde en la región de cruce por cero exterior y superan el máximo de RSSI inicial en o cerca de la región de cruce por cero pueden ser indicativos de una señal de molestia. Como tal, el microprocesador 150 puede poner en cero el valor de recuento de falla, esencialmente rechazando la señal como una señal que no es de arco.
- 40 Las Figuras 5-7 proporcionan gráficos que ilustran, a modo de análisis de señal, procesos ejemplares consistentes con las realizaciones divulgadas. Por ejemplo, la Figura 5 ilustra un proceso ejemplar para generar señales de máscara basándose en una corriente de carga CA. Por referencia, la Figura 5A ilustra una señal de carga CA ideal ejemplar. En comparación, la Figura 5B ilustra una señal de carga CA acoplada de falla de arco y rectificadas de
- 45
- 50
- 55

media onda. Como se ha explicado previamente, esta señal puede procesarse mediante la lógica de procesamiento analógica 131 para producir una señal de máscara de cruce por cero, ilustrada en la Figura 5C, caracterizada por respectivas regiones de cruce por cero interiores (correspondiéndose con la lógica "0") y exteriores (correspondiéndose con la lógica "1").

5 La Figura 6 ilustra un método de recuento asociado con una señal de falla de arco ejemplar. Primero, la Figura 6A ilustra una señal RSSI generada por la lógica de procesamiento analógica 131 del dispositivo 100. La señal RSSI puede contener una desviación CC que puede corregirse sustrayendo la amplitud de la señal de máscara en la región de cruce por cero exterior a partir de la amplitud máxima de la señal RSSI. La señal RSSI resultante con "desviación CC" corregida se ilustra en la Figura 6B.

10 Una vez que la señal RSSI se ha corregido, la señal puede compararse con el nivel de umbral inferior, y los resultados de tal comparación pueden registrarse mediante un contador de fallas. El estado del contador de fallas asociado con el análisis de la Figura 6B se ilustra en la Figura 6C. Por ejemplo, aunque la amplitud máxima de la señal RSSI supere el nivel de umbral inferior, un contador de fallas puede incrementarse. De manera similar, aunque la amplitud máxima de la señal RSSI esté por debajo del nivel de umbral inferior, el contador de fallas puede disminuir. Cuando el contador de fallas alcanza un nivel de umbral de falla, como en el quinto medio ciclo del marco de señal RSSI, una señal de disparo puede generarse, iniciando por tanto una secuencia de falla. Debería apreciarse que, en algunas situaciones, el índice en el que los recuentos de fallas se incrementan y/o disminuyen puede ajustarse (p. ej., ponderarse) para dar preferencia o penalizar algunas condiciones más severamente. Así, si la RSSI no se incrementa en amplitud en el borde creciente de la región de cruce por cero (indicando la probabilidad incrementada de que la señal no sea una falla de arco en serie), el contador de fallas puede disminuir el doble del índice normal.

25 Las Figuras 7A-7C ilustran una situación ejemplar donde el método de recuento actualmente divulgado discrimina apropiadamente una señal de molestia. La Figura 7A ilustra una RSSI generada mediante la lógica de procesamiento analógica 131 de acuerdo con las realizaciones divulgadas. La señal RSSI puede corregirse usando las características de rastreo de la desviación CC y/o de señal de máscara antes descritas. La señal resultante con desviación CC corregida se ilustra en la Figura 7B.

30 La Figura 7C ilustra un estado ejemplar de un valor de recuento de falla basándose en el análisis de la señal RSSI corregida de la Figura 7B. Este ejemplo incluye varias condiciones que indican que la señal monitorizada no constituye una señal de falla de arco. Por ejemplo, al analizar el primer medio ciclo de la Figura 7B, el microprocesador 150 incrementa apropiadamente el temporizador cuando la magnitud de la señal RSSI supera el umbral inferior. A medio camino a través del primer medio ciclo, el microprocesador 150 disminuye el contador de fallas correspondientemente al declive temporal en la magnitud de la RSSI por debajo del nivel de umbral inferior. Cuando la magnitud de la señal RSSI vuelve a estar por encima del umbral inferior, el microprocesador 150 comienza a incrementar el contador de fallas, como se esperaba. Poco después, el microprocesador reinicia el valor del contador de fallas a cero, lo que se corresponde con el décimo cruce del umbral superior mediante la magnitud de la señal RSSI que (en esta realización) supera el límite de cruce de umbral superior establecido en el microprocesador 150.

40 Moviéndose ahora al segundo medio ciclo de la Figura 7B, el microprocesador 150 incrementa y disminuye apropiadamente el contador de fallas correspondientemente al estado de la magnitud de la señal RSSI con el umbral inferior. A diferencia de la porción de la señal asociada con el primer medio ciclo, la magnitud de la señal RSSI solo cruza los niveles de umbral superior (e inferior) dos veces, sustancialmente menos que los diez cruces de umbral requeridos para restablecer el valor de recuento de falla.

45 Moviéndose ahora al tercer medio ciclo, ya que la magnitud de la RSSI falla a superar el nivel de umbral superior sustancialmente durante el cruce por cero, el microprocesador 150 identificó correctamente la señal como sustancialmente no conforme, ya que una característica fuerte de las señales de falla de arco en serie es su rápido incremento en energía RF en o cerca de la región de cruce por cero. Por consiguiente, el microprocesador 150 disminuye el valor de recuento de falla a un índice de recuento incrementado, adicionalmente penalizando esta señal para el fallo al cumplir esta característica de falla de arco en serie. Para la porción restante del medio ciclo, el microprocesador 150 incrementa y disminuye el valor de recuento de falla, como se esperaba, basándose en los cruces de umbral superior e inferior.

55 Continuando con el análisis del cuarto medio ciclo de la señal RSSI de la Figura 7B, ya que la región de cruce por cero precedente al cuarto medio ciclo incluye una cantidad significativa de energía RF dentro de la región de cruce por cero (véase la Figura 7A), lo que indica la mayor probabilidad de que la señal RSSI dentro de la cuarta región de corte por cero se complemente mediante una actividad asíncrona (de tipo molestia). Por consiguiente, cuando se genera la señal RSSI corregida de la Figura 7B, la magnitud del "ruido" dentro de la región de cruce por cero se retira de la señal RSSI corregida fuera de la región de cruce por cero. Los niveles de umbral se vuelven a calcular para esta porción del medio ciclo. Tal como se ilustra en la Figura 7C, el microprocesador 150 incrementa correctamente el valor de recuento de falla inicialmente, cuando la magnitud de la señal RSSI supera el nivel de

umbral inferior. Sin embargo, una vez que la señal cae por debajo de la referencia de intervalo dinámico mínimo (aunque mayor que el nivel de umbral inferior), el microprocesador 150 disminuye del valor de recuento de falla, ya que las señales RSSI con umbrales superiores menores que el intervalo dinámico mínimo son indicativas de actividad de tipo distinto a falla de arco.

5 Moviéndose ahora al quinto medio cruce, el microprocesador 150 incrementa y disminuye apropiadamente el valor de recuento de falla consistente con el estado de la magnitud de la señal RSSI en comparación con el umbral inferior. Hacia la mitad del medio cruce, el microprocesador reinicia el valor del contador de fallas a cero, lo que se corresponde con el sexto cruce del umbral inferior mediante la magnitud de la señal RSSI, correspondiente al límite de cruce de umbral inferior establecido en el microprocesador 150. Por consiguiente, cada cruce de umbral inferior posterior durante el quinto medio ciclo reinicia el valor de recuento de falla.

Además de determinar la presencia de una falla de arco en serie monitorizando la señal RSSI, el dispositivo 100 puede configurarse para monitorizar la primera derivada de la señal RSSI para ayudar además a discriminar entre condiciones de falla de arco en serie y señales de molestia.

15 Las Figuras 8A-8D ilustran un escenario ejemplar, donde la pendiente de la señal RSSI puede ayudar además a distinguir entre fallas de arco en serie y señales de molestia. La Figura 8A ilustra una RSSI generada mediante la lógica de procesamiento analógica 131 de acuerdo con las realizaciones divulgadas. La señal RSSI puede corregirse usando la desviación CC y/o las características de rastreo de señal de máscara descritas antes. La señal resultante de desviación CC corregida se ilustra en la Figura 8B.

20 La Figura 8C ilustra la pendiente de la señal RSSI tal como se determina mediante el microprocesador 150 usando una aproximación de encaje de mínimos cuadrados de 8 muestras. Una función de mantenimiento de máximo puede también usarse para determinar un nivel de referencia de pendiente asociado con un medio ciclo particular bajo investigación.

25 El microprocesador 150 puede analizar primero la señal RSSI para determinar si incrementar o disminuir el contador de fallas basándose en la magnitud de la señal RSSI en comparación con el umbral inferior, tal como se describe en relación con el análisis de la Figuras 7A-7C. Como una medida secundaria, el microprocesador 150 puede entonces analizar la pendiente de la señal RSSI para determinar cualquier acción adicional que pueda requerirse para "corregir" el análisis de la señal RSSI. Por ejemplo, ya que la actividad de falla de arco en serie se caracteriza generalmente como que tiene el máximo tiempo de índice de cambio para un medio ciclo en (o sustancialmente cerca) de la región de cruce por cero. Por consiguiente, la pendiente de la señal RSSI puede proporcionar un simple método para identificar el máximo tiempo de índice de cambio de la amplitud de la señal RSSI. Si el tiempo de índice de cambio de la amplitud de la señal RSSI no es un máximo para un medio ciclo particular en o cerca de la región de cruce por cero, el valor de recuento de falla puede disminuir.

35 Por ejemplo, tal como se ilustra en la Figura 8D, al analizar el primer medio ciclo de la señal RSSI, el microprocesador 150 puede incrementar apropiadamente el valor de recuento de falla, ya que la magnitud de la señal RSSI está por encima del umbral inferior y la pendiente inicial de la señal RSSI está en un valor máximo inicial. Sin embargo, el valor de recuento de falla se reinicia posteriormente por que la pendiente de la RSSI está en un máximo sustancialmente después de la región cruce por cero. El microprocesador 150 puede continuar incrementando o disminuyendo el valor del recuento de falla después, consistente con los principios previamente ilustrados. Por ejemplo, más tarde en el primer medio ciclo, el valor de recuento de falla se reinicia cuando la magnitud de la señal RSSI supera el límite de cruce de umbral superior.

40 Moviéndose ahora al segundo medio ciclo, el procesador 150 puede incrementar inicialmente el contador de fallas, ya que la magnitud de la señal RSSI está por encima del umbral inferior. Sin embargo, de manera similar al primer medio ciclo, el valor máximo del umbral de pendiente está en un máximo un tiempo después de la región de cruce por cero. De esta manera, tras la detección del valor máximo retrasado, el microprocesador 150 puede reiniciar el valor de recuento de falla. Después, el microprocesador 150 puede incrementar y disminuir el valor de recuento de falla consistente con el análisis de la señal RSSI.

45 Además de analizar la temporización del valor máximo o de "mantenimiento de máximo" de la pendiente de la señal RSSI en relación con la región de cruce por cero, el microprocesador 150 puede configurarse para analizar la magnitud de la señal de "mantenimiento de máximo". Por ejemplo, tal como se ilustra en el tercer medio ciclo de la Figura 8C, la magnitud de la pendiente de la señal RSSI nunca alcanza un nivel de umbral de referencia de pendiente mínima. Como resultado, el valor de recuento de falla puede disminuir hasta que la magnitud de la pendiente de la RSSI alcanza un valor de umbral mínimo. En la realización ejemplar ilustrada en la Figura 8C, la magnitud de la señal de "mantenimiento de máximo" alcanza una señal de umbral de referencia de pendiente mínima a medio camino a través del cuarto medio ciclo. Por consiguiente, ya que el nivel de la RSSI está por encima del nivel de umbral inferior y la magnitud de la señal de "mantenimiento de máximo" supera el umbral de referencia de pendiente mínima, el procesador 150 puede continuar incrementando el valor de recuento de falla consistente con las realizaciones divulgadas.

Moviéndose ahora al quinto medio ciclo, ya que el valor inicial de la señal RSSI está por encima del nivel de umbral inferior y ya que la magnitud inicial de la pendiente de la señal RSSI está en un máximo inicial, el microprocesador 150 incrementa inicialmente el valor de recuento de falla. Sin embargo, ya que un máximo de pendiente posterior se detecta sustancialmente después del borde creciente de la región de cruce por cero, el microprocesador 150 reinicia el valor de recuento de falla. El microprocesador 150 continúa analizando la señal RSSI e incrementa y disminuye la señal RSSI en consecuencia, consistente con las realizaciones divulgadas. Por ejemplo, después de reiniciar el contador de fallas en respuesta a la pendiente de la señal RSSI, el microprocesador 150 incrementa el valor de recuento de falla, ya que la magnitud de la señal RSSI supera el nivel de umbral inferior. Sin embargo, el microprocesador 150 posteriormente reinicia el valor de recuento de falla en respuesta a la detección de un sexto cruce de umbral inferior (y cada uno posterior).

Los procesos y métodos consistentes con la realización divulgada proporcionan un sistema de automonitorización para ensayar el estado del ASIC 110 y el microprocesador 150 para asegurar que cada sistema está operando de acuerdo con ciertas especificaciones predeterminadas. La Figura 9 proporciona un diagrama de flujo 900 que representa un ejemplo de un método de autoensayo realizado por el procesador 150 y analizado por el ASIC 110.

El procesador 150 puede realizar una autocomprobación mediante la encuesta a uno o más de los dispositivos o subsistemas del procesador 150 (etapa 910). De acuerdo con una realización ejemplar, esta autocomprobación puede iniciarse automáticamente mediante el procesador 150 para verificar periódicamente la operación apropiada de los componentes del procesador. Alternativamente, esta comprobación puede iniciarse mediante una solicitud de ensayo proporcionada por el usuario (por ejemplo, pulsando un botón de “pulsar para ensayar” asociado con el dispositivo 100).

Durante el ensayo, el procesador puede ensayar cada dispositivo de procesador 150 ya sea activamente, ejecutando una rutina de software de ensayo, o pasivamente, encuestando el dispositivo o recibiendo una indicación de estado desde el dispositivo. Por ejemplo, el procesador 150 puede realizar comprobaciones de RAM para asegurar una operación apropiada de un módulo RAM, rutinas CRC o de sumas de control para detectar errores en la transmisión y almacenamiento de datos asociados con el procesador 150, y/o ejecutar temporizadores de vigilancia para detectar errores de secuenciación asociados con el procesador 150. El procesador 150 puede comparar datos de ensayo con especificaciones operativas predeterminadas para cada dispositivo y determinar si el dispositivo está operando dentro de tolerancias aceptables de estas especificaciones (etapa 920). Si el dispositivo está operando dentro de las especificaciones predefinidas (etapa 920: Sí), el procesador 150 puede proporcionar una señal de confirmación de estado (por ejemplo, una señal de “pulsación”) al monitor de salud de procesador 138 del ASIC 110 (etapa 930). Adicionalmente, la señal de “pulsación” puede enviarse a la pantalla 104 asociada con el dispositivo 100 para notificar a un usuario que el procesador está operando apropiadamente (etapa 935).

El monitor de salud de procesador 130 del ASIC 110 puede determinar si las señales de pulsación se reciben dentro de un intervalo de tiempo apropiado (etapa 940). Por ejemplo, el procesador 150 puede proporcionar una señal de iniciación de autocomprobación al ASIC 110 después de comenzar el proceso de autocomprobación. El ASIC 110 puede iniciar un temporizador que registra el tiempo transcurrido entre la iniciación del ensayo y la recepción de la señal de pulsación desde el procesador 150. Si la señal se recibe dentro de un intervalo de tiempo aceptable predeterminado (etapa 940: Sí), el dispositivo 100 podrá continuar con las operaciones normales. Si la señal no se recibe dentro de una cantidad de tiempo apropiada (etapa 940: No) o si el procesador no está operando dentro de las especificaciones predefinidas (etapa 920: No). Por consiguiente, el ASIC 110 puede reiniciar y/o restablecer el procesador 150 en un esfuerzo por aliviar un problema potencial con el procesador (etapa 942). Si el procesador responde después del reinicio y realiza una autocomprobación de inicio posterior apropiadamente (etapa 944: Sí), el dispositivo 100 continuará con el funcionamiento normal. Si, sin embargo, el procesador no responde después del reinicio o falla al aprobar la autocomprobación de inicio (etapa 944: No), el dispositivo 100 puede generar una señal de disparo para accionar un dispositivo de interrupción de circuito (etapa 946).

Con medios complementarios de evaluar el funcionamiento apropiado y la funcionalidad de cada uno de los bloques críticos (es decir, ASIC y microprocesador), existe una capa adicional de protección que asegura que, si existe un fallo potencial del microprocesador 150 o el ASIC 110, el dispositivo tiene medios para deshabilitarse así mismo de la protección.

La Figura 10 proporciona un diagrama de flujo 1000 que representa un proceso de ensayo ASIC divulgado ejemplar. El proceso de ensayo ASIC puede iniciarse (etapa 1010) mediante el microprocesador 150 ya sea automáticamente o en respuesta a una solicitud de ensayo iniciada por el usuario. Un ensayo iniciado por el usuario exitoso tendrá como resultado una señal de disparo y de esta manera ensayar totalmente todos los aspectos de la electrónica que proporcionan protección GFCI y/o AFCI. Por otro lado, un proceso de ensayo iniciado por el microprocesador 150 solo tendrá como resultado una señal de disparo si el proceso de ensayo devuelve un resultado de fallo.

Tal como se ilustra en la Figura 10, el proceso de ensayo puede ejecutarse en cascada (de manera secuencial). Por ejemplo, de acuerdo con una realización ejemplar, el proceso de ensayo puede analizar primero un módulo de detección de falla de arco en serie para ensayar la operación apropiada de uno o más de los componentes y sus



sistemas asociados con el mismo. El proceso de ensayo puede entonces proceder a analizar el módulo de detección de fallo de arco paralela para ensayar la respuesta apropiada para las condiciones de falla de arco paralela. Por consiguiente, el proceso de ensayo puede proceder a analizar los módulos de detección de falla a tierra y/o diferencial (ya sea en paralelo o en serie) para asegurar una respuesta apropiada a las condiciones de falla a tierra y diferencial.

5

Como una alternativa a realizar el proceso de ensayo para cada componente en serie, el microprocesador 150 puede adaptarse para realizar cada uno de estos procesos en paralelo y/o por separado entre sí (por ejemplo, a intervalos de tiempo diferentes). Por ejemplo, en un proceso de autoensayo, el microprocesador 150 puede configurarse para realizar procesos de ensayo asociados con cada uno de los módulos de detección a intervalos de tiempo predeterminados (por ejemplo, horas, días, semanas). El intervalo de tiempo para cada módulo de detección puede ser sustancialmente similar. Como alternativa, los intervalos de tiempo pueden escalonarse para reducir cualquier carga de procesamiento que pueda asociarse con el ensayo simultáneo y/o secuencial de cada uno de los módulos. De esta manera, la temporización y/o secuencia de los procesos de ensayo ilustrados en la Figura 10 es ejemplar únicamente y no pretende ser limitante.

10

15

20

El microprocesador 150 puede proporcionar una señal de comando de ensayo para provocar que el generador de ruido RF 140, el oscilador de señal de ensayo 142 y el oscilador de estímulo GFCI 144 generen respectivas señales RF, señales de carga CA, señales de falla de ensayo diferencial y de falla de tierra (etapa 1020). En respuesta a esta señal de comando de ensayo, cada uno del generador de ruido RF 140, el oscilador de señal de ensayo 142 y el oscilador de estímulo GFCI 144 puede generar señales de ensayo para ensayar los componentes de hardware y/o software del módulo respectivo. Los procesos de ensayo para cada uno del módulo de detección de falla de arco en serie, el módulo de detección de falla de arco paralela y el módulo de detección de falla a tierra y/o diferencial se describirán ahora en detalle.

En respuesta a una señal de comando de ensayo desde el microprocesador 150, el generador de ruido RF 140 puede generar una señal de ruido de banda ancha para ensayar el funcionamiento del módulo de detección de falla de arco en serie. Esta señal de ruido de banda ancha puede incluir cualquier señal RF que comprenda suficientes similitudes con una señal de falla de arco en serie actual para ensayar cada una de las funciones de análisis y monitorización de la falla de arco en serie, pero que fallarán al cumplir todos los requisitos de análisis necesarios para activar la detección de una condición de falla. Por ejemplo, la señal de ruido de banda ancha puede configurarse con suficientes interrupciones en la señal para reiniciar el valor de recuento de falla antes de que el valor de recuento de falla alcance el valor de recuento de falla de umbral.

25

30

De acuerdo con una realización ejemplar, el generador de ruido RF 140 puede configurarse para generar una señal de tipo molestia, que aunque comparta muchas de las mismas características de la señal de arco en serie (por ejemplo, características de señal de banda ancha, características de pendiente, avalancha instantánea de actividad de gran amplitud en cruce por cero, etc.), puede contener un número demasiado grande de interrupciones de amplitud (o "huecos") para activar una condición de falla de arco en serie. Cuando se parecen a algunas porciones de una condición de formación de arco eléctrico, las características de la señal de ruido de banda ancha pueden ser ventajosamente tales que otros dispositivos AFCl en proximidad al dispositivo 100, que pueden detectar la señal de ruido de banda ancha, no se activan innecesariamente. Esta señal de molestia puede incluir, por ejemplo, una señal adaptada para comportarse de manera similar a un dispositivo de comunicación de línea de energía de banda ancha (BPL). Además, esta señal puede seleccionarse para ejercer una pluralidad de técnicas de análisis empleadas por el dispositivo 100, tal como, por ejemplo, ajustes de valor de recuento de falla, aplicaciones de los índices de recuento de falla y de umbral ponderados, recuento del número de cruces de umbral, procesos de incremento y/o disminución del contador, técnicas de análisis de pendiente (por ejemplo, mantenimiento de máximo, cálculos de pendiente, etc.) y generación de la señal de disparo de falla de arco en serie.

35

40

En respuesta a la generación de la señal de ensayo, el microprocesador 150 puede configurarse para establecer un umbral de valor de recuento de falla de ensayo. El umbral de valor de recuento de falla de ensayo puede ser menor que el valor de recuento de falla de umbral usado en un funcionamiento "normal" (es decir, sin ensayo) del dispositivo. Ya que la señal de ensayo RF está específicamente diseñada para no activar el dispositivo 100 en operaciones "normales", el establecimiento de un umbral de valor de recuento de falla de ensayo que es menor que el valor de recuento de falla de umbral puede: 1) proporcionar suficiente tiempo para determinar si los componentes y/o subsistemas del módulo de detección de falla de arco en serie están operando apropiadamente, sin tener que establecer una ventana de tiempo predeterminada para el análisis (o de lo contrario, el microprocesador 150 puede no saber cuándo el progreso de ensayo está completo); y 2) proporcionar un mecanismo para asegurar que la función de comparación de valor de umbral realizada por el microprocesador 150 está funcionando apropiadamente.

50

Adicionalmente y/o como alternativa a establecer un umbral de valor de recuento de falla de ensayo, el microprocesador 150 puede establecer un límite de tiempo para completar con éxito el proceso de ensayo. Este límite de tiempo puede determinarse y puede establecerse lo suficientemente largo para determinar si los componentes y/o subsistemas del módulo de detección de falla de arco en serie están operando apropiadamente, sin necesitar que el dispositivo renuncie a las operaciones "normales" durante demasiado tiempo mientras realiza el ensayo. De acuerdo con una realización ejemplar, este periodo de tiempo puede corresponderse sustancialmente

60

con el mismo tiempo normalmente requerido para identificar con éxito una falla de arco en serie (por ejemplo, cinco (5) medios ciclos de señal de energía).

5 Tras establecer el valor de recuento de falla de ensayo y/o el límite de tiempo de ensayo, el microprocesador 150 puede configurarse para monitorizar las respuestas de cada uno de los componentes de hardware y/o software del módulo de detección de falla de arco en serie para asegurar una apropiada respuesta para la señal de ruido de banda ancha. De acuerdo con una realización, solo el microprocesador 150 es consciente de que el dispositivo 100 está bajo ensayo. De esta manera, el microprocesador 150 está configurado para determinar si el dispositivo 100 responde a la señal de ruido de banda ancha tanto como durante las operaciones normales del circuito.

10 De acuerdo con una realización, el microprocesador 150 puede configurarse para analizar la RSSI y los datos de amplitud de pendiente relacionados con los límites de umbral inferior y superior y comparar estos datos con la señal de ruido de banda ancha generada por el generador de ruido RF 140 para determinar si las funciones de análisis de umbral del módulo de detección de falla de arco en serie están funcionando apropiadamente. Si una o más de las funciones de análisis de umbral no están operando de acuerdo con especificaciones predeterminadas, el microprocesador 150 puede generar una señal de fallo de falla de ensayo.

15 El microprocesador 150 también puede configurarse para determinar si los contadores de cruce de umbral superior e inferior están funcionando apropiadamente, basándose en los datos de amplitud RSSI recibidos desde el ASIC 110. Por ejemplo, el microprocesador 150 puede asegurar que cada caso de cruce de umbral se acompañe mediante un cambio correspondiente en un contador de umbral apropiado. Si uno o más de los contadores de cruce de umbral no están funcionando de acuerdo con especificaciones predeterminadas, el microprocesador 150 puede generar la  
20 señal de fallo de falla de ensayo.

25 El microprocesador 150 también puede configurarse para determinar si la funcionalidad de análisis de pendiente del ASIC 110 está funcionando apropiadamente. Por ejemplo, si durante un pulso de reloj particular, la amplitud de la señal RSSI cruza desde por debajo del umbral de amplitud inferior a por encima del umbral de amplitud superior, el microprocesador 150 puede asegurar que este cambio, que es indicativo de un cambio drástico en la pendiente de la señal RSSI, va acompañado de un cambio correspondiente en el valor de pendiente proporcionado por el ASIC 110.

30 El microprocesador 150 también puede configurarse para analizar el ajuste al valor de recuento de falla. Por ejemplo, además de monitorizar si el ASIC 110 reconoce apropiadamente el cambio en la amplitud de la señal RSSI, el microprocesador 150 también puede configurarse para asegurar que el valor de recuento de falla se ajusta apropiadamente basándose en la amplitud de la señal RSSI. Por ejemplo, el microprocesador 150 puede monitorizar el contador de fallas para asegurar que cuando la amplitud de la señal RSSI está por debajo del umbral de amplitud inferior, el valor de recuento de falla se reduce mediante un factor de peso apropiado.

35 De acuerdo con una realización, el microprocesador 150 debe observar una funcionalidad apropiada de cada una de las características de análisis durante los procesos de ensayo antes de que uno o más de los valores de recuento de falla superen un umbral de valor de recuento de falla de ensayo y la expiración del periodo de tiempo de ensayo. Si una o más de las condiciones no se cumplen, el microprocesador 150 puede generar una señal de fallo de ensayo que almacena una condición de fallo de ensayo en la memoria (para una recuperación y visualización futura) y provoca que un circuito de disparo active el dispositivo 100. Si, por lo contrario, el microprocesador 150 determina que cada una de las características de análisis está funcionando apropiadamente, el microprocesador 150 puede analizar los procesos de ensayo de falla de arco paralela, de falla a tierra y de falla diferencial.

40 De manera similar al generador de ruido RF, el oscilador de señal de ensayo 142 puede generar una señal indicativa de una condición de falla de arco paralela y el oscilador de estímulo GFCl 144 puede generar una señal de carga CA indicativa de fallas de tierra y diferenciales, respectivamente. En comparación con la señal de ensayo RF, sin embargo, las señales indicativas de condiciones de falla de arco paralela y de falla a tierra y diferencial son  
45 suficientes para disparar actualmente el disyuntor. Por consiguiente, el microprocesador 150 suprime las señales de disparo generadas por los módulos de detección de falla de arco paralela y a tierra/diferencial, siempre y cuando cada módulo se active dentro del periodo de tiempo apropiado.

50 Por ejemplo, el microprocesador 150 puede monitorizar el tiempo transcurrido entre la generación de cada una de las señales de ensayo para analizar el módulo de detección de falla de arco paralela 132, el módulo de detección de falla a tierra 134 y el módulo de detección de falla diferencial 136. En respuesta a la señal de ensayo respectiva, cada uno de los módulos puede generar una señal de disparo. Si el tiempo transcurrido entre la generación de la señal de ensayo y la generación de la señal de disparo en respuesta a la señal de ensayo es menor que un límite de tiempo de umbral, el microprocesador 150 suprime la señal de disparo (es decir, no suministra la señal de disparo al circuito de disparo). Si, al contrario, el tiempo transcurrido supera el límite de tiempo de umbral, el microprocesador 150 pasa la señal de disparo al circuito de disparo para activar el dispositivo.

55 Tras iniciar el autoensayo, el procesador 150 puede esperar respuestas desde cada uno de los subsistemas de

detección de fallas asociados con el ASIC 110. Ya que el microprocesador 150 está al corriente de que cada uno de los subsistemas de ensayo asociado con el ASIC 110 está en condiciones de ensayo, el procesador 150 puede verificar que cada subsistema está respondiendo de manera apropiada asociada con el procesamiento de cada señal de ensayo respectiva. Por ejemplo, el procesador 150 puede determinar que, en respuesta a una señal de tipo de falla de arco paralela, el sistema de detección de falla de arco paralela 132 se aproxima a un umbral de detección de falla. De manera similar, el procesador 150 puede determinar que la lógica de procesamiento analógica 131 ha respondido apropiadamente a la señal de comunicación de banda ancha contenida en la señal de ensayo RF generando la señal de máscara, generando y analizando la RSSI y rechazando la señal de comunicación como una señal de molestia.

En las etapas 1030-1060, el procesador 150 puede esperar la confirmación de que cada una de las señales de ensayo provocó unas respuestas apropiadas dentro de sus respectivos subsistemas de detección. Si una o más de las señales de ensayo fallaron al responder apropiadamente, el procesador 150 puede generar una señal de disparo (etapa 1080) y proporcionar una indicación de fallo de ensayo a la pantalla 104 (etapa 1030-1060: No). Si todos los subsistemas respondieron apropiadamente, el procesador 150 puede determinar si las respuestas se registraron dentro de un periodo de tiempo aceptable. Si las respuestas no se recibieron dentro de un intervalo de tiempo aceptable predeterminado (etapa 1060: No), el procesador 150 puede generar una señal de disparo. Si, sin embargo, las señales de falla se recibieron dentro de un intervalo de tiempo aceptable (etapa 1070: Sí), una notificación de ensayo aprobado puede mostrarse en la pantalla 104. En realizaciones donde el ensayo se realizó periódicamente (y/o automáticamente), el microprocesador 150 puede iniciar el ensayo a intervalos predeterminados.

Antes de que el dispositivo se active, el procesador 150 determinará la condición de disparo. La condición de disparo se almacenará en el dispositivo durante una cantidad de tiempo predeterminada o condición. Tras el reinicio y encendido, el dispositivo mostrará la condición de disparo previa. La indicación está presente durante una cantidad de tiempo predeterminada (por ejemplo, 5 segundos). La representación de la última condición de disparo conocida puede ocurrir durante una cantidad de tiempo predeterminada (por ejemplo, mostrar la última condición de disparo conocida en cada encendido del dispositivo en los siguientes 30 días). Si, durante el periodo predeterminado, ocurre una nueva condición de falla, la nueva condición de disparo se almacenará y se reportará durante el siguiente encendido durante una cantidad de tiempo predeterminada.

De acuerdo con una realización ejemplar, para cada uno de los procesos de autoensayo y ensayo iniciados por el usuario, una señal que no es de formación de arco eléctrico puede inyectarse corriente arriba del sensor RF, donde las señales que no son de formación de arco eléctrico evitan provocar que los disyuntores adyacentes se disparen cuando reciben la señal de ensayo inyectada. Si el módulo de detección de falla de arco en serie asociado con el dispositivo 100 reacciona apropiadamente al estímulo, el procesador proporciona una señal artificial indicativa de un arco al módulo de detección de falla de arco paralela. Los diversos módulos de detección de falla de arco en serie, de falla de arco paralela y de falla de arco a tierra están dispuestos en una cadena y pasan por estados de fallo de un módulo al siguiente. El proceso de autoensayo verifica una condición de salud positiva de cada módulo antes de que expire un temporizador y después detiene el estímulo de ensayo antes de que surja una condición de disparo, evitando por tanto que el dispositivo 100 se dispare. En comparación, el proceso de empujar para ensayar verifica una condición de salud positiva de cada módulo antes de que el tiempo expire y genera una señal de disparo de ensayo, que activa el dispositivo 100. Antes de activarse, sin embargo, el procesador 150 almacena la condición de disparo como disparo de ensayo, indicando que el disparo ha sido resultado de completar con éxito el proceso de empujar para ensayar (en oposición a una condición de falla actual).

Como una realización alternativa de la secuencia de autoensayo, el oscilador de señal de ensayo 142 puede implementarse como una fuente de corriente continua. Una vez que el autoensayo se ha iniciado, el acoplador RF 107 y el extremo delantero RF 120 se estimulan mediante el bloque oscilador RF, que puede residir en el ASIC 110 o el microprocesador 150. El estímulo puede contener un componente de alta frecuencia de banda ancha modulado mediante un componente de baja frecuencia. El estímulo puede propagarse a la lógica de procesamiento analógica 131 que permite que sus salidas devuelvan una respuesta acorde que se capturará por parte del microprocesador 150, que entonces proporciona estímulos al circuito de detección de falla de arco paralela. El bloque de lógica de salud ASIC detecta el funcionamiento apropiado del bloque de falla de arco paralela y envía un estímulo (corriente CC) al bloque de detección de falla diferencial de 50/500 mA. La lógica de salud ASIC recibe una respuesta desde el bloque de detección de falla diferencial y envía un estímulo (corriente CC) al bloque de detección de falla GFCl de 5 mA que inmediatamente envía un estímulo (una corriente CC mucho mayor) al GFCl de 50/500 mA que envía inmediatamente la señal de disparo interna de vuelta a la lógica de salud ASIC. La lógica de salud ASIC retrasa la señal de disparo interna mediante una pequeña cantidad de tiempo (por ejemplo, 25 microsegundos) mientras que lleva la señal de autoensayo (proceso de ensayo iniciado por el microprocesador) hacia abajo y detiene el proceso de ensayo iniciado por el microprocesador antes de que la señal de disparo se envíe al excitador SCR. El microprocesador detecta que la línea de señal de autoensayo está baja y desactiva el estímulo en el bloque de detección de falla de arco paralela 132, lo que detiene la serie de estímulos en cadena en todas las porciones del circuito bajo ensayo. Además, se contempla que, en lugar de proporcionar un oscilador de señal de ensayo separado para generar una señal de ensayo asociada con los sistemas de detección diferencial, paralelo y GFCl, el

oscilador local usado en el extremo delantero RF puede usarse para generar las señales de ensayo para estos sistemas.

Además, algunos de los componentes implementados pueden consolidarse o integrarse con el fin de reducir componentes o incrementar la eficacia del sistema. Por ejemplo, el dispositivo 100 puede implementar un único bloque oscilador, combinando las funciones de, por ejemplo, el oscilador de señal de ensayo 142 y el oscilador de estímulo GFCI 144.

Aunque algunos procesos y métodos se describen como realizados mediante uno del ASIC 110 o el microprocesador 150, estos procesos pueden realizarse mediante uno cualquiera o ambos del ASIC 110 y/o el microprocesador 150, sin apartarse del alcance de la presente divulgación. Además, el dispositivo 100 puede incluir múltiples microprocesadores y/o circuitos ASIC, cada uno adaptado para realizar al menos una tarea asociada con la detección de falla de arco.

Otras realizaciones de la invención serán aparentes para los expertos en la materia a partir de la consideración de la memoria descriptiva y la práctica de la invención divulgadas en el presente documento. Se pretende que la memoria descriptiva y los ejemplos se consideren solo como ejemplares, con un auténtico alcance y espíritu en la invención indicado por las reivindicaciones adjuntas.

Un dispositivo de detección de falla eléctrica puede comprender un sensor de alta frecuencia acoplado a una línea de distribución eléctrica para detectar un componente de alta frecuencia de una línea de energía eléctrica sinusoidal; un circuito de detección de arco en serie acoplado al sensor de alta frecuencia y que incluye: un módulo de alta frecuencia configurado para identificar una porción de banda ancha del componente de alta frecuencia; un módulo de detección configurado para: rectificar la señal de energía eléctrica sinusoidal; almacenar un valor de recuento de falla que representa una propensión del componente de alta frecuencia a estar en falla de arco; ajustar el valor de recuento de falla basándose en al menos una característica de la porción de banda ancha, incluyendo la al menos una característica una o más de una amplitud de un cuarto de ciclo de la porción de banda ancha durante el cuarto de ciclo que sigue a un cruce por cero de la señal de energía eléctrica sinusoidal rectificada, una amplitud distinta de cuarto de ciclo de la porción de banda ancha después del cuarto de ciclo, y un índice de cambio de la amplitud de la porción de banda ancha, en el que cada una de la al menos una característica tiene un valor ponderado respectivo en comparación con las otras características para ajustar el valor de recuento de falla; y generar una señal de disparo de arco en serie si el valor de recuento de falla supera un umbral de recuento de falla; y un circuito de disparo en respuesta a la señal de disparo de arco en serie para abrir la línea de distribución eléctrica.

El módulo de alta frecuencia puede incluir un receptor superheterodino. El dispositivo de detección de falla eléctrica puede comprender además un sensor de baja frecuencia acoplado a la línea de distribución eléctrica para detectar una porción de baja frecuencia de la señal de energía eléctrica sinusoidal rectificada; un circuito de detección de arco paralelo acoplado al sensor de baja frecuencia y configurado para: monitorizar la amplitud de un nivel de corriente asociado con la porción de baja frecuencia de la señal de energía eléctrica sinusoidal rectificada; y generar una señal de disparo de arco paralelo si la amplitud del nivel de corriente de la porción de baja frecuencia supera un nivel de corriente de arco paralelo de umbral, en el que el circuito de disparo se configura además para abrir la línea de distribución eléctrica en respuesta a la señal de disparo de arco paralelo.

El dispositivo de detección de falla eléctrica puede comprender además: un sensor diferencial acoplado electromagnéticamente a las líneas caliente y neutral de la línea de distribución eléctrica para detectar una corriente diferencial entre las líneas caliente y neutral; un circuito de detección de falla diferencial acoplado al sensor diferencial y configurado para generar una señal de disparo de falla diferencial si la amplitud de la corriente diferencial supera una corriente diferencial de umbral, en el que el circuito de disparo se configura además para abrir la línea de distribución eléctrica en respuesta a la señal de disparo de falla diferencial.

El dispositivo de detección de falla eléctrica puede incluir además: un dispositivo de memoria adaptado para registrar una o más de una señal de disparo de arco en serie, una señal de disparo de arco paralelo y una señal de disparo diferencial antes de la apertura de la línea de distribución eléctrica; y un dispositivo de visualización adaptado para mostrar una señal indicativa de una o más señales de disparo registradas.

El dispositivo de detección puede configurarse además para: determinar un intervalo dinámico de la porción de banda ancha; y disminuir el valor de recuento de falla si el intervalo dinámico de la porción de banda ancha no supera un intervalo dinámico de umbral.

El módulo de detección puede configurarse para establecer un periodo de tiempo de cruce por cero que representa el periodo de tiempo que la amplitud de la señal de energía eléctrica sinusoidal rectificada está por debajo de un nivel de umbral.

El nivel de corriente de umbral puede seleccionarse de manera que el periodo de tiempo de cruce por cero sea

aproximadamente 2 milisegundos.

El módulo de detección puede configurarse además para: detectar una amplitud mínima de la porción de banda ancha durante el periodo de tiempo de cruce por cero; y sustraer la amplitud mínima de la amplitud de la porción de banda ancha fuera del tiempo de cruce por cero antes de ajustar el valor de recuento de falla.

- 5 El módulo de detección puede configurarse además para: disminuir el valor de recuento de falla en un primer índice mientras que la amplitud del cuarto de ciclo en el final del periodo de tiempo de cruce por cero no supera un primer umbral de amplitud.

El final del periodo de tiempo de cruce por cero puede incluir aproximadamente 200-400 microsegundos después del final del periodo de tiempo de cruce por cero.

- 10 El módulo de detección puede configurarse además para: disminuir el valor de recuento de falla en un segundo índice mientras que la amplitud del no cuarto de ciclo fuera del periodo de tiempo de cruce por cero es menor que un segundo umbral de amplitud, en el que el segundo índice es menor que el primer índice.

- 15 El módulo de detección puede configurarse además para: incrementar el valor de recuento de falla en el segundo índice mientras que la amplitud del no cuarto de ciclo fuera del periodo de tiempo de cruce por cero es mayor que el segundo umbral de amplitud.

El módulo de detección puede configurarse además para: disminuir el valor de recuento de falla en un tercer índice mientras que el índice de cambio es menor que un umbral de pendiente fuera del periodo de tiempo de cruce por cero, en el que el tercer índice es mayor que el primer índice.

- 20 El módulo de detección puede configurarse además para: identificar un máximo del índice de cambio; mantener el máximo de índice de cambio para producir una señal de mantenimiento de máximo decreciente; y evitar el incremento del valor de recuento de falla si la señal de referencia de pendiente decreciente es menor que un umbral de mantenimiento de máximo.

- 25 El módulo de detección puede configurarse además para: detectar un número de casos en que la amplitud de cuarto de ciclo y la amplitud de no cuarto de ciclo cruzan colectivamente un primer umbral de amplitud después del periodo de tiempo de cruce por cero; y disminuir el valor de recuento de falla mediante un primer índice si el número de casos supera un primer límite de cruce de umbral.

- 30 El módulo de detección puede configurarse además para: detectar un número de casos en que la amplitud de cuarto de ciclo y de no cuarto de ciclo cruzan colectivamente un segundo umbral de amplitud después del periodo de tiempo de cruce por cero; y disminuir el valor de recuento de falla mediante un primer índice si el número de casos de la amplitud de la porción de banda ancha supera un segundo límite de cruce de umbral.

El primer umbral de amplitud puede ser menor que el segundo umbral de amplitud y el primer límite de cruce de umbral puede ser menor que el segundo límite de cruce de umbral.

- 35 Un dispositivo de detección de falla eléctrica puede comprender: un sensor de alta frecuencia acoplado a una línea de distribución eléctrica para detectar un componente de alta frecuencia de una señal de energía eléctrica sinusoidal rectificadora; un circuito de detección de arco en serie acoplado al sensor de alta frecuencia y que incluye: un módulo de alta frecuencia configurado para identificar una porción de banda ancha del componente de alta frecuencia; y un módulo de detección configurado para: rectificar la señal de energía eléctrica sinusoidal; sustraer una amplitud mínima de la porción de banda ancha próxima a un cruce por cero de la señal de energía eléctrica sinusoidal rectificadora desde la porción de banda ancha; incrementar un valor de recuento de falla, que representa una propensión del componente de alta frecuencia a estar en falla de arco, cuando la porción de banda ancha cumple al menos un criterio de incremento durante subciclos seleccionados de la señal de energía eléctrica sinusoidal rectificadora; disminuir el valor de recuento de falla cuando la porción de banda ancha cumple al menos un criterio de disminución durante los subciclos seleccionados, incluyendo el al menos un criterio de disminución uno de (a) la amplitud de la porción de banda ancha que no supera un umbral de magnitud y (b) la amplitud que supera un umbral de cruce un predeterminado número de veces; y generar una señal de disparo de arco en serie si el valor de recuento de falla supera un umbral de recuento de falla; y un circuito de disparo en respuesta a la señal de disparo de arco en serie para abrir la línea de distribución eléctrica.
- 40
- 45

- 50 Un dispositivo de detección de falla eléctrica puede comprender un sensor de alta frecuencia acoplado a una línea de distribución eléctrica para detectar un componente de alta frecuencia de una señal de energía eléctrica sinusoidal; un circuito de detección de arco en serie acoplado al sensor de alta frecuencia y que incluye: un módulo de alta frecuencia configurado para identificar una porción de banda ancha del componente de alta frecuencia; y un módulo de detección configurado para: rectificar la señal de energía eléctrica sinusoidal; sustraer una amplitud

5 mínima de la porción de banda ancha próxima a un cruce por cero de la señal de energía eléctrica sinusoidal  
 10 rectificadora desde la porción de banda ancha; incrementar un valor de recuento de falla, representando una  
 propensión del componente de alta frecuencia a estar en falla de arco, mientras que la amplitud de la porción de  
 banda ancha supera un límite preestablecido; disminuir el valor de recuento de falla cuando la porción de banda  
 ancha cumple al menos un criterio de disminución durante los subciclos seleccionados, incluyendo el al menos un  
 criterio de disminución uno de (a) un intervalo dinámico de la porción de banda ancha que no supera un intervalo  
 dinámico de umbral y (b) un índice de cambio de la amplitud de la porción de banda ancha que no supera un umbral  
 de pendiente; y generar una señal de disparo de arco en serie si el valor de recuento de falla supera un umbral de  
 recuento de falla; y un circuito de disparo en respuesta a la señal de disparo de arco en serie para abrir la línea de  
 distribución eléctrica.

15 Un circuito electrónico para detectar unas condiciones de formación de arco eléctrico en serie en una señal eléctrica  
 sinusoidal puede comprender: un rectificador configurado para obtener el valor absoluto de la señal eléctrica  
 sinusoidal; un receptor superheterodino configurado para extraer un componente de banda ancha de la señal  
 sinusoidal rectificadora; un contador acoplado al receptor y configurado para cambiar un valor de recuento de falla,  
 representando el valor de recuento de falla una propensión de la señal sinusoidal para incluir una condición de  
 formación de arco eléctrico en serie, ocurriendo el cambio a múltiples índices basándose en una o más de una  
 amplitud de cuarto de ciclo del componente de banda ancha durante el cuarto de ciclo siguiente a un cruce por cero  
 de la señal sinusoidal rectificadora, una amplitud de no cuarto de ciclo del componente de banda ancha después del  
 20 cuarto de ciclo y un índice de cambio de la amplitud del componente de banda ancha; y un comparador acoplado al  
 contador para generar una señal de disparo de arco en serie cuando el valor de recuento de falla supera un umbral  
 de recuento de falla.

El contador puede disminuir y el índice puede ser mayor cuando la amplitud del cuarto de ciclo no supera un primer  
 umbral de amplitud que cuando la amplitud del no cuarto ciclo no supera el primer umbral de amplitud.

25 El contador puede disminuir y el índice puede ser mayor cuando la amplitud del cuarto de ciclo y la amplitud del no  
 cuarto de ciclo superan colectivamente un umbral de cruce un número predeterminado de veces que cuando la  
 amplitud del no cuarto de ciclo no supera el primer umbral de amplitud.

El circuito electrónico puede comprender un ASIC y un microprocesador.

30 Un método para la detección de falla eléctrica puede comprender: detectar un componente de alta frecuencia de una  
 señal de energía eléctrica sinusoidal; identificar una porción de banda ancha del componente de alta frecuencia;  
 almacenar un valor de recuento de falla que representa una propensión del componente de alta frecuencia a estar  
 en falla de arco; ajustar el valor de recuento de falla basándose en al menos una característica de la porción de  
 banda ancha, incluyendo la al menos una característica una o más de la amplitud de la porción de banda ancha  
 durante el cuarto de ciclo creciente de la señal de energía eléctrica sinusoidal, la amplitud de la porción de banda  
 ancha después del cuarto de ciclo creciente y un índice de cambio de la amplitud de la porción de banda ancha, en  
 35 el que la al menos una característica se corresponde con un factor de ajuste ponderado, el factor de ajuste  
 ponderado definiendo una cantidad por la que el valor de recuento de falla se ajusta tras la detección de la al menos  
 una característica; generar una señal de disparo si el valor de recuento de falla supera un umbral de recuento de  
 falla; y proporcionar la señal de disparo a un circuito de disparo para abrir la línea de distribución eléctrica en  
 respuesta a la señal de disparo.

40 El circuito de detección de arco en serie puede configurarse para: proporcionar una señal de comando de ensayo a  
 un generador de ruido RF, configurado el generador de ruido RF para generar una señal de ruido de banda ancha  
 de alta frecuencia y suministrar la señal de ruido de banda ancha de alta frecuencia a una entrada del sensor de alta  
 frecuencia en respuesta a la señal de comando de ensayo; y generar una señal de disparo de fallo de ensayo si el  
 ajuste del valor de recuento de falla en respuesta a la señal de ruido de banda ancha de alta frecuencia es  
 45 inconsistente con las características de ajuste predeterminadas.

La señal de ruido de banda ancha de alta frecuencia puede adaptarse para provocar que el módulo de detección  
 ajuste el valor de recuento de falla para superar un umbral de recuento de falla de ensayo dentro de un periodo de  
 tiempo de proceso de ensayo, en el que el valor de recuento de falla de ensayo es menor que el valor de recuento  
 de falla.

50 El circuito de detección de arco en serie puede configurarse además para generar la señal de disparo de fallo de  
 ensayo si el valor de recuento de falla no supera el umbral de recuento de falla de ensayo dentro del periodo de  
 tiempo de proceso de ensayo.

La señal de ruido de banda ancha de alta frecuencia puede ser sustancialmente similar a una señal generada por un  
 dispositivo de comunicación de línea de energía de banda ancha.

El circuito de detección de arco en serie puede configurarse además para proporcionar la señal de comando de ensayo al generador de ruido RF en respuesta a una solicitud de ensayo iniciada por el usuario.

El circuito de detección de arco en serie puede configurarse además para proporcionar automáticamente la señal de comando de ensayo al generador de ruido RF a intervalos predeterminados.

- 5 El dispositivo de detección de falla eléctrica puede comprender además: un dispositivo de memoria adaptado para registrar la señal de disparo de fallo de ensayo antes de la apertura de la línea de distribución eléctrica; y un dispositivo de visualización adaptado para mostrar una señal indicativa de la señal de disparo de fallo de ensayo.

- 10 El dispositivo de detección de falla eléctrica puede configurarse además para: establecer un periodo de tiempo de ensayo de falla de arco paralela; y proporcionar la señal de comando de ensayo a un oscilador de señal de ensayo, configurado el oscilador de señal de ensayo para generar una señal de falla de arco paralela de ensayo que es sustancialmente similar a una condición de falla de arco paralela y suministrar la señal de falla de arco paralela de ensayo corriente arriba del circuito de detección de falla de arco paralela; en el que el circuito de disparo se configura para generar una señal de disparo de fallo de ensayo si el circuito de detección de arco paralelo falla al generar la señal de disparo de arco paralelo en respuesta a la señal de falla de arco paralela de ensayo dentro del periodo de tiempo de ensayo de falla de arco paralela.

15 El dispositivo de detección de falla eléctrica puede configurarse además para evitar que el circuito de disparo abra la línea de distribución eléctrica como resultado de la señal de disparo de arco paralelo generada en respuesta a la señal de falla de arco paralela de ensayo durante el periodo de tiempo de ensayo de falla de arco paralela.

- 20 El dispositivo de detección de falla eléctrica puede configurarse además para: establecer un periodo de tiempo de ensayo de falla diferencial; y proporcionar la señal de comando de ensayo a un oscilador de estímulo GFCI, configurado el oscilador de estímulo GFCI para: generar una señal de falla diferencial de ensayo que es sustancialmente similar a una condición de falla diferencial; y suministrar la señal de falla a tierra de ensayo a un puerto de ensayo del circuito de detección de falla diferencial; en el que el circuito de disparo se configura para generar la señal de disparo de falla de ensayo si el circuito de detección de falla diferencial falla al generar la señal de disparo de falla diferencial en respuesta a la señal de falla diferencial de ensayo dentro del periodo de tiempo de ensayo de falla diferencial.

**REIVINDICACIONES**

1. Un método para ensayar un dispositivo (100) de detección de falla eléctrica que tiene un microprocesador (150) y circuitería de procesamiento analógica (130, 131), configurada la circuitería de procesamiento analógica para detectar un componente de alta frecuencia de una señal de energía eléctrica sinusoidal (109), identificar una porción de banda ancha del componente de alta frecuencia, y generar señales digitales indicativas de al menos una característica de la porción de banda ancha, configurado el microprocesador (150) para almacenar un valor de recuento de falla que representa una propensión del componente de alta frecuencia a estar en falla de arco, ajustar el valor de recuento de falla basándose en la al menos una característica de la porción de banda ancha, y generar una señal de disparo si el valor de recuento de falla supera un umbral de recuento de falla, comprendiendo el método:
- proporcionar una señal de comando de ensayo a un generador de ruido RF (140), configurado el generador de ruido RF para generar, en respuesta a la señal de comando de ensayo, una señal de ruido de banda ancha de alta frecuencia (RFNout) y suministrar la señal de ruido de banda ancha de alta frecuencia a una entrada de la circuitería de procesamiento analógica;
- (131) monitorizar, mediante el microprocesador, la señal de ruido de banda ancha de alta frecuencia para determinar si las señales digitales generadas por la circuitería de procesamiento analógica son consistentes con la señal de ruido de banda ancha de alta frecuencia; y
- generar una señal de disparo de fallo de ensayo si las señales digitales generadas por la circuitería de procesamiento analógica no son consistentes con la señal de ruido de banda ancha de alta frecuencia.
2. El método de la reivindicación 1, que incluye además:
- realizar, mediante el microprocesador, un ensayo de salud de microprocesador que incluye al menos uno de una comprobación de redundancia cíclica y una rutina de suma de control; y
- proporcionar una señal de confirmación de estado a un subsistema de monitorización de salud del microprocesador de la circuitería de procesamiento analógica si el ensayo de salud de microprocesador indica que el microprocesador está funcionando dentro de especificaciones operativas predefinidas.
3. El método de la reivindicación 2, que incluye además mostrar la señal de confirmación de estado en un dispositivo de visualización asociado con el dispositivo de detección de falla eléctrica.
4. El método de la reivindicación 2, que incluye además reiniciar, mediante el subsistema de monitorización de salud del microprocesador de la circuitería de procesamiento analógica, el microprocesador si la señal de confirmación de estado no se recibe en el subsistema de monitorización de salud del microprocesador durante un intervalo de tiempo predefinido.
5. El método de la reivindicación 4, que incluye además:
- realizar el ensayo de salud del microprocesador después de reiniciar el microprocesador; y
- generar la señal de disparo de fallo de ensayo si (1) el ensayo de salud del microprocesador indica que el microprocesador no funciona de acuerdo con las especificaciones operativas predefinidas o (2) la señal de confirmación de estado no se recibe en el subsistema de monitorización de salud del microprocesador durante un intervalo de tiempo predefinido.
6. El método de la reivindicación 1, que incluye además:
- registrar la señal de disparo de fallo de ensayo en un dispositivo de memoria asociado con el microprocesador; y mostrar, en un dispositivo de visualización asociado con el dispositivo de detección de falla eléctrica, una señal indicativa de la señal de disparo de fallo de ensayo
7. El método de la reivindicación 1, que incluye además:
- establecer un valor de recuento de falla de ensayo que es menor que el valor de recuento de falla, en el que la señal de ruido de banda ancha de alta frecuencia se adapta para provocar que el módulo de detección ajuste el valor de recuento de falla para superar un umbral de recuento de falla de ensayo dentro de un periodo de tiempo de proceso de ensayo; y



generar la señal de disparo de fallo de ensayo si el valor de recuento de falla no supera el umbral de recuento de falla de ensayo dentro del periodo de tiempo de proceso de ensayo.

8. Un método para ensayar un dispositivo de detección de falla eléctrica de acuerdo con cualquier reivindicación anterior, en el que el método es un método de automonitorización.

5 9. Un método de acuerdo con cualquier reivindicación anterior, en el que el dispositivo eléctrico comprende una combinación de dispositivo interruptor de corriente de falla de arco/dispositivo interruptor de corriente de falla a tierra.

FIG. 1

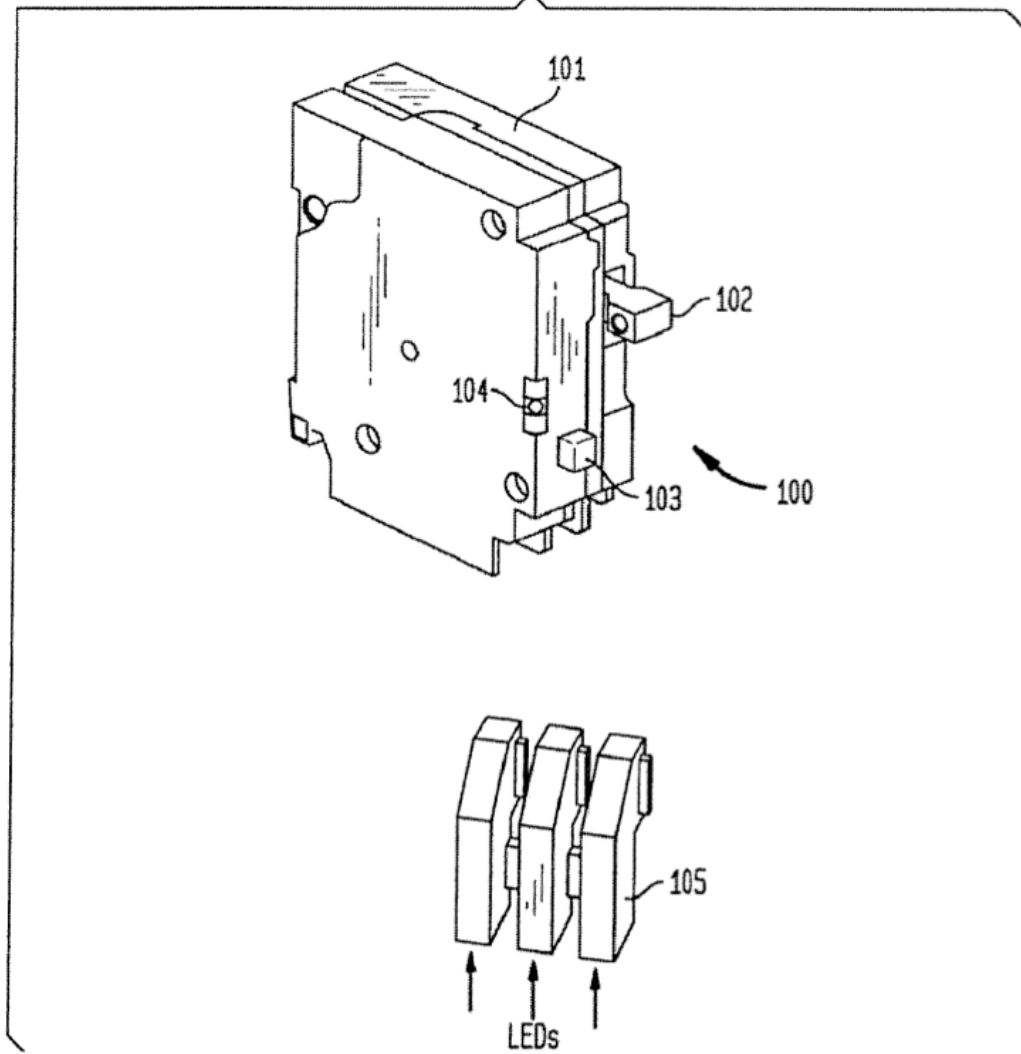




FIG. 2A

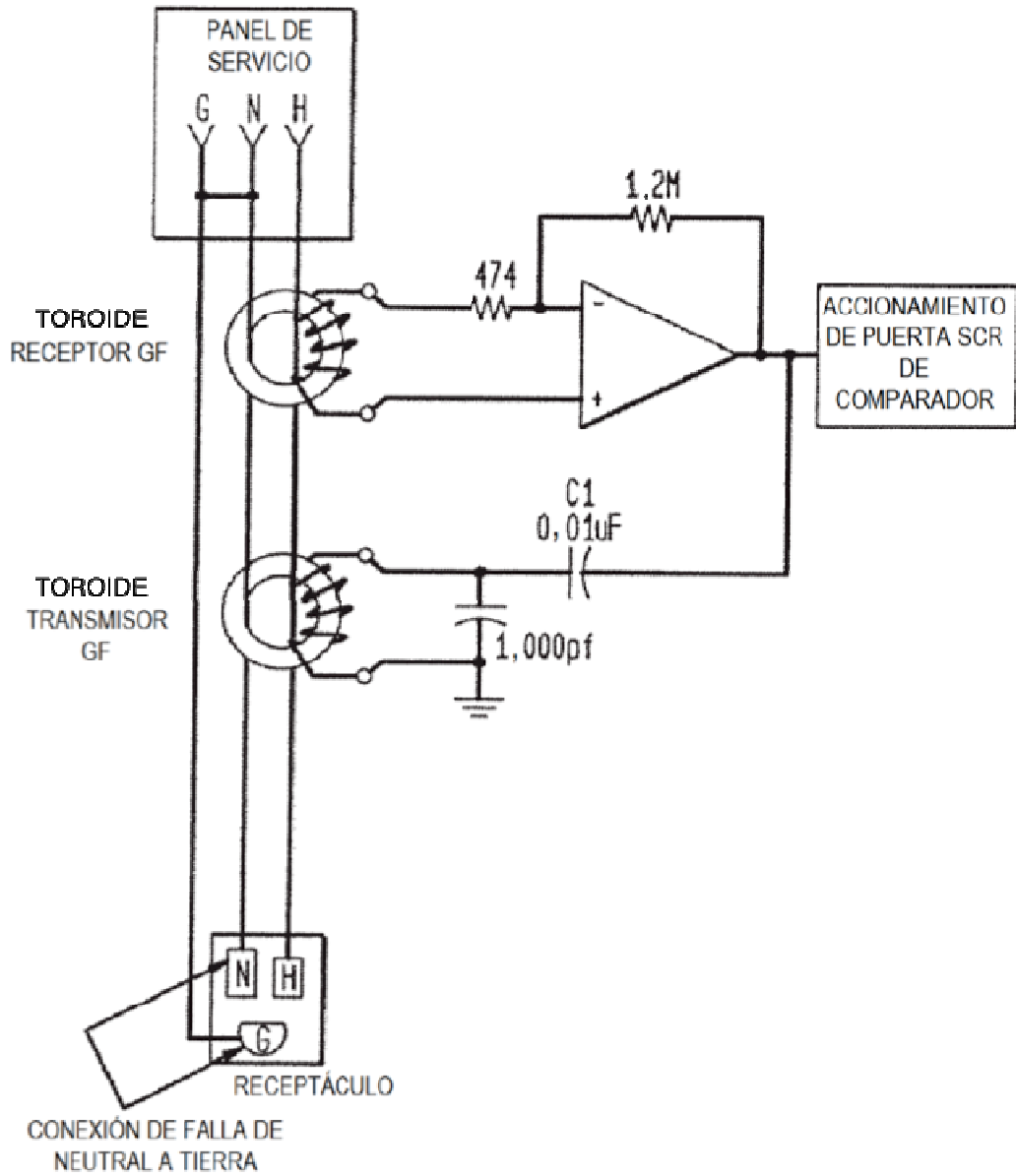


FIG. 3

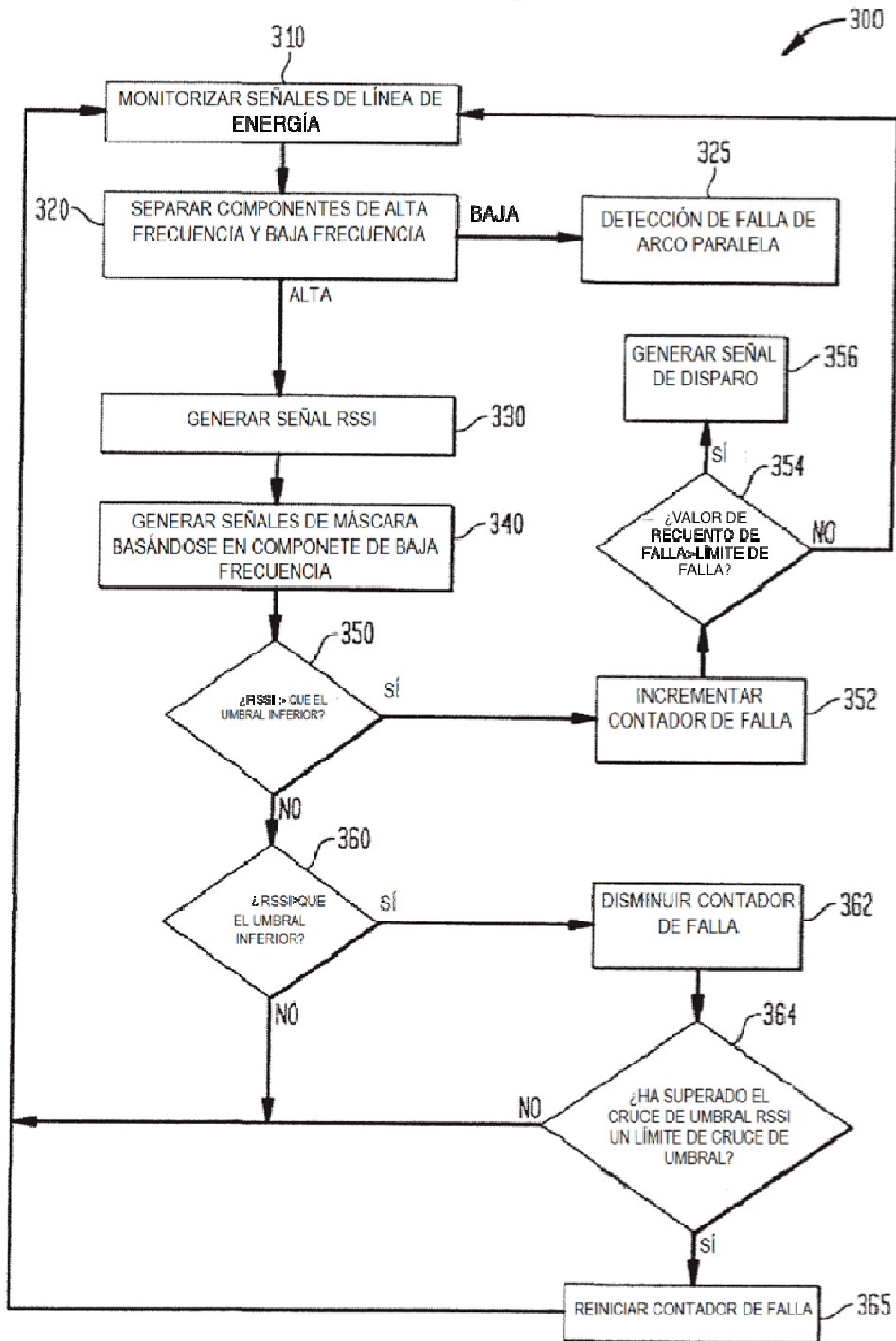
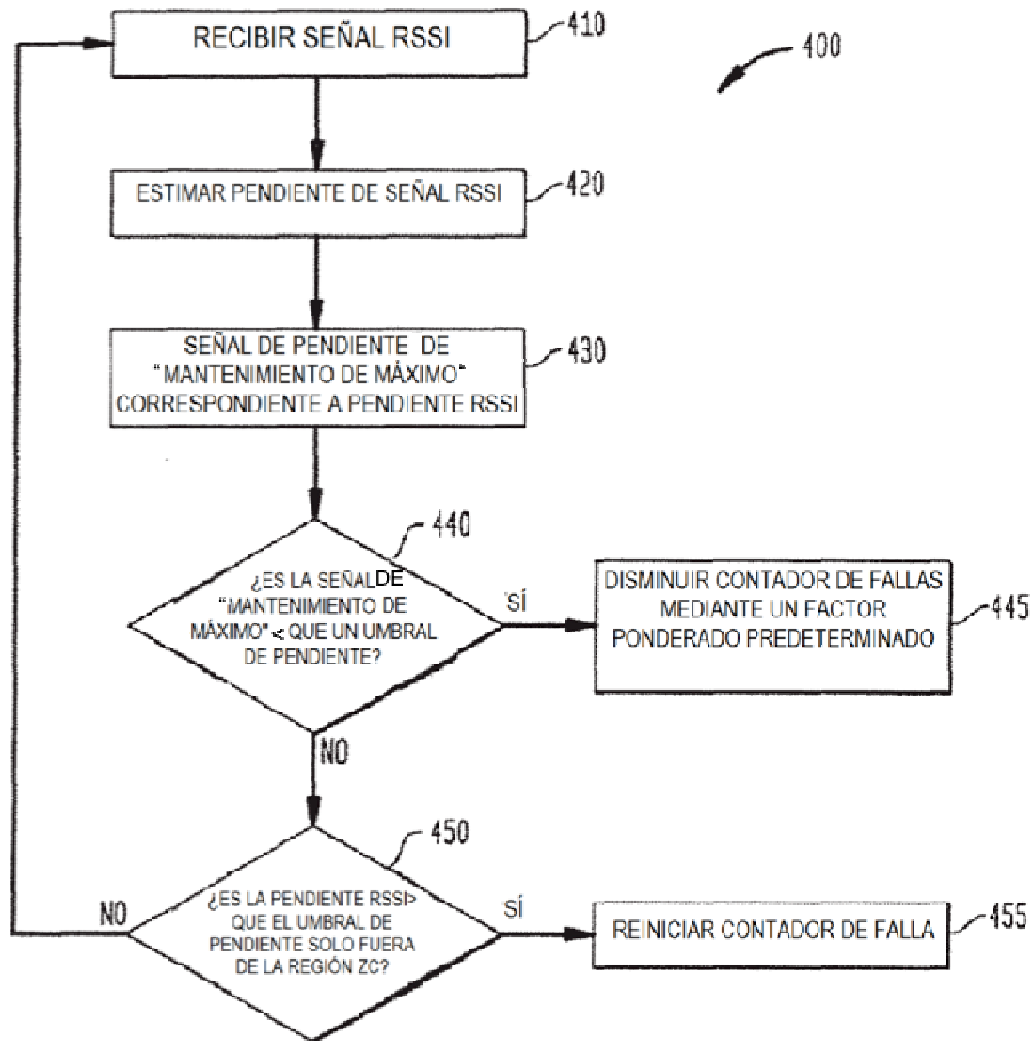
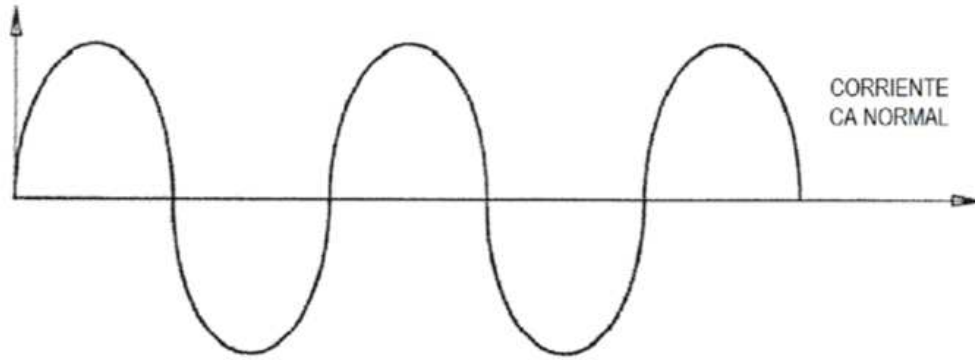


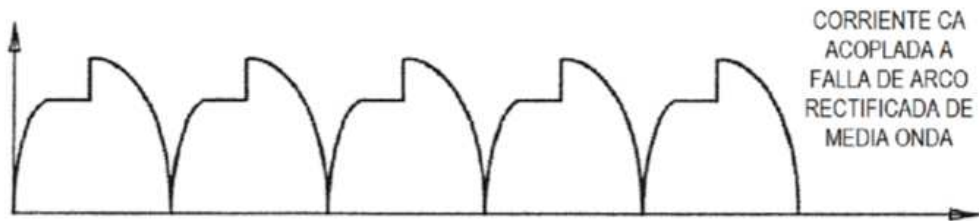
FIG. 4



**FIG. 5A**



**FIG. 5B**



**FIG. 5C**

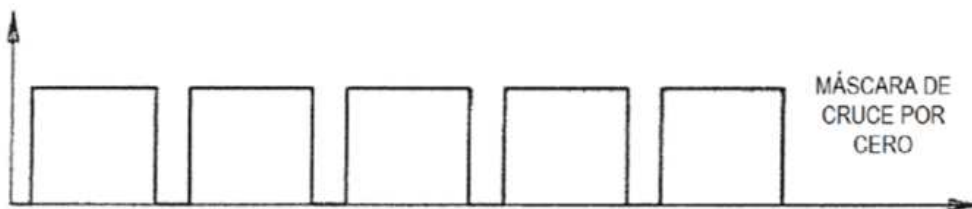


FIG. 6A

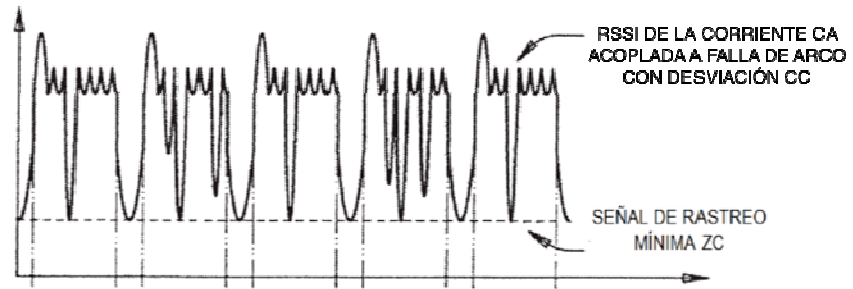


FIG. 6B

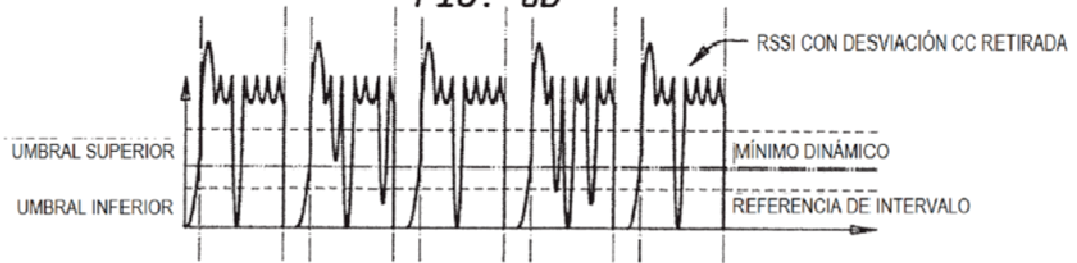


FIG. 6C

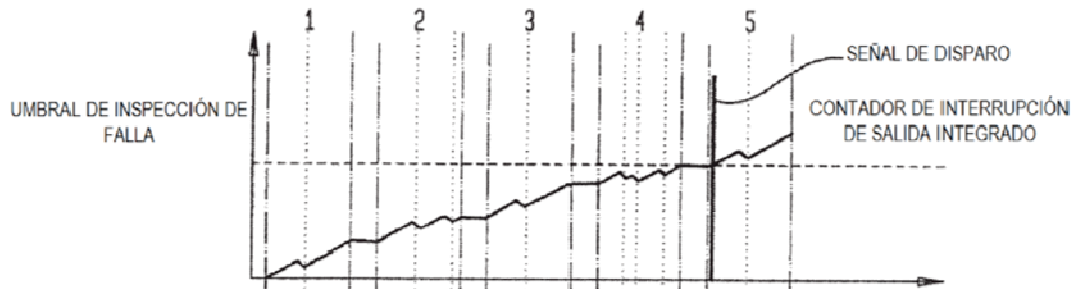




FIG. 7A

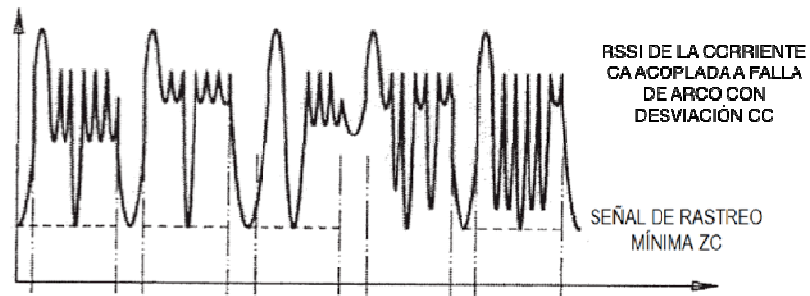


FIG. 7B

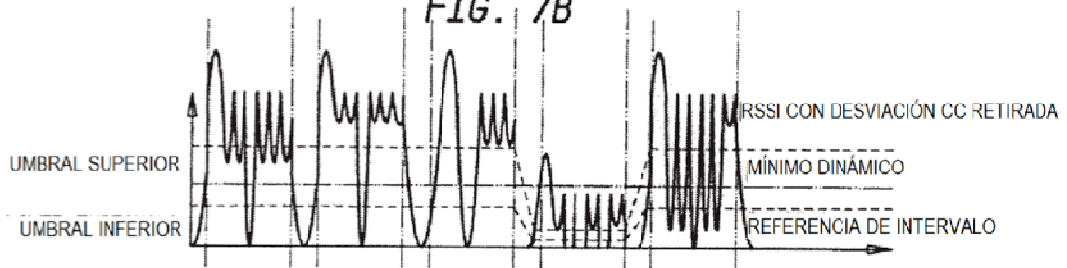


FIG. 7C

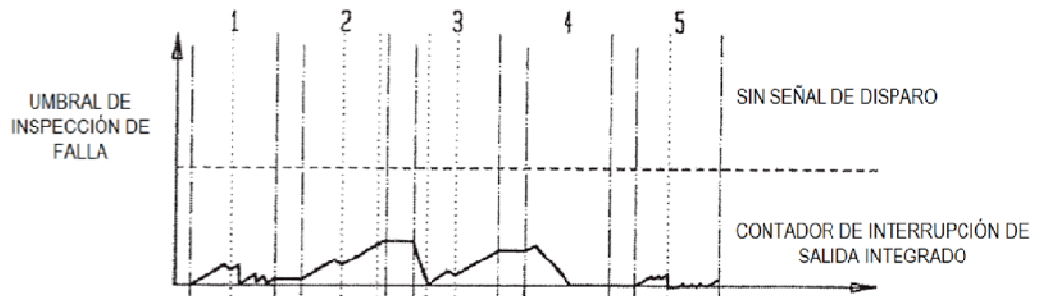


FIG. 8A

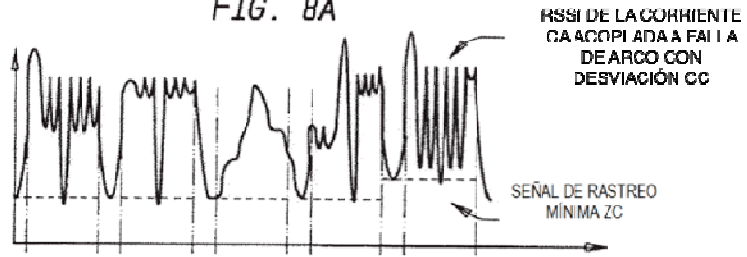


FIG. 8B

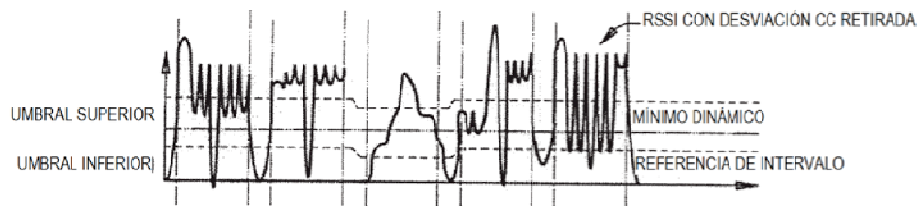


FIG. 8C

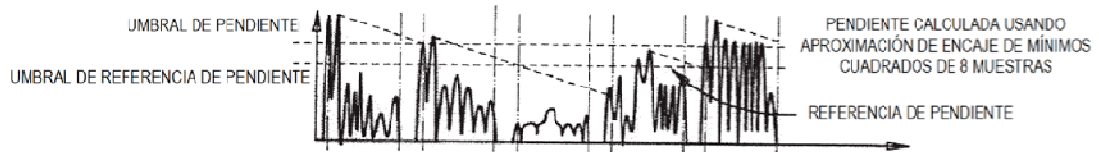


FIG. 8D

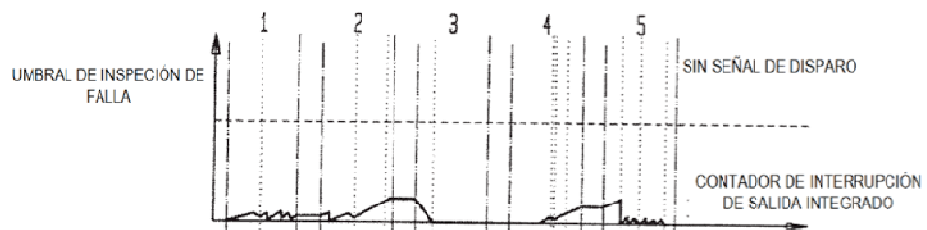


FIG. 9

