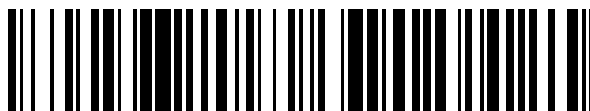


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 635 651**

51 Int. Cl.:

H04L 29/06 (2006.01)

H04W 12/08 (2009.01)

H04W 12/02 (2009.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **22.10.2004 PCT/US2004/035076**

87 Fecha y número de publicación internacional: **19.05.2005 WO05046136**

96 Fecha de presentación y número de la solicitud europea: **22.10.2004 E 04796127 (1)**

97 Fecha y número de publicación de la concesión europea: **21.06.2017 EP 1690374**

54 Título: **Arquitectura de control de acceso al medio**

30 Prioridad:

27.10.2003 US 694063

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

04.10.2017

73 Titular/es:

**INTEL CORPORATION (100.0%)
2200 MISSION COLLEGE BOULEVARD
SANTA CLARA, CA 95052, US**

72 Inventor/es:

**QI, EMILY;
TSAI, JR-SHIAN y
ELGEBALY, HANI**

74 Agente/Representante:

LEHMANN NOVO, María Isabel

ES 2 635 651 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Arquitectura de control de acceso al medio

5 Antecedentes

La gran implantación y el rápido crecimiento en el mercado de numerosos productos y servicios de comunicación inalámbrica han estimulado un enorme interés y actividad en la investigación y el desarrollo relacionados con la tecnología de las comunicaciones inalámbricas. Los rápidos avances de las diversas técnicas inalámbricas se han reflejado en modificaciones, o ampliaciones de, normas de protocolos aplicables. Por ejemplo, la norma IEEE 802.11, que puede aplicarse en la tecnología WLAN (red de área local inalámbrica), ha experimentado varias modificaciones y ampliaciones desde la implantación inicial de la norma IEEE 802.11 en 1997. Normas y protocolos correspondientes que pueden aplicarse en otras tecnologías inalámbricas han experimentado efectos evolutivos similares en los requisitos de producto.

Como cabe esperar, los fabricantes de productos inalámbricos desean incorporar en sus productos no solo aquellas características que sean necesarias para cumplir las normas evolutivas (es decir, cuestiones básicas) sino también características propias mediante las cuales estos fabricantes puedan conseguir una ventaja competitiva. Anteriormente, las respuestas a una norma evolutiva y la implementación de características propias se han llevado a cabo principalmente mediante cambios de diseño en el hardware y/o en los controladores de dispositivo asociados. Por consiguiente, la obtención de mejoras en protocolos inalámbricos obliga a los vendedores a realizar cambios de diseño costosos y laboriosos en los dispositivos de hardware y en los controladores de dispositivo. Como resultado, el ciclo de desarrollo de productos, que hasta ahora dependía necesariamente del lanzamiento de cambios de diseño en el hardware, se ha ralentizado.

Por consiguiente, es necesario que la capacidad de responder a cambios en normas y protocolos tienda a minimizar el ciclo de desarrollo de los productos y favorezca una mayor flexibilidad y agilidad en un conjunto de características de productos inalámbricos. Los documentos EP1133129A2 y US 5.657.317 describen un sistema para gestionar flujos de datos en una red de tipo interconexión de sistema abierto que incluye una capa física y una capa de control de acceso al medio. Varios módulos operativos están implementados, cada uno de los cuales habilita una función operativa respectiva de capa de control de acceso al medio, donde al menos una parte de los módulos operativos se implementan en software.

35 Resumen de la invención

La presente invención está definida por las características de las reivindicaciones independientes. Formas de realización preferidas de las mismas están definidas por las características de las reivindicaciones dependientes.

40 Breve descripción de los dibujos

La arquitectura MAC (control de acceso al medio) en cuestión puede entenderse mejor por, y sus muchas características, ventajas y capacidades pueden resultar evidentes a, los expertos en técnica haciendo referencia a los dibujos que se describen brevemente a continuación y que se adjuntan en el presente documento, donde en las diversas figuras los números de referencia idénticos (si los hubiera) se refieren a elementos idénticos o similares, y en las que:

La FIG. 1 es un diagrama de bloques de una arquitectura de controladores MAC según una forma de realización de la invención.

La FIG. 2 es una representación gráfica de los aspectos de la norma 802.11 que pueden aplicarse en las estaciones de una WLAN.

La FIG. 3 es un diagrama de bloques de sistema de un sistema informático inalámbrico según una forma de realización de la invención.

Los expertos en la técnica apreciarán que los elementos de los dibujos se ilustran por simplicidad y claridad y que no se han dibujado necesariamente a escala (a no ser que se indique en la descripción). Por ejemplo, las dimensiones de algunos elementos de los dibujos pueden haberse exagerado con respecto a otros elementos para favorecer y mejorar el entendimiento de las formas de realización de la invención.

60 Descripción detallada

Haciendo referencia a continuación a la FIG. 1, se ilustra en la misma un diagrama de bloques de una arquitectura MAC (control de acceso al medio) 10 según una forma de realización de la invención. La subcapa MAC, implementada en una forma de realización de la invención mediante la arquitectura MAC 10, representa la subcapa inferior de las dos subcapas que constituyen la capa de enlace de datos que está definida en el modelo de referencia de siete capas OSI (interconexión de sistemas abiertos). El modelo de referencia OSI puede aplicarse, entre otras cosas, en las comunicaciones inalámbricas. El control de enlace lógico (LLC) forma la subcapa superior

de la capa de enlace de datos. Se considera que la capa MAC se ocupa principalmente de gestionar el acceso a la capa PHY (física) del modelo de referencia.

5 A este respecto, la FIG. 2 es una representación gráfica de la arquitectura lógica de la norma 802.11x que puede aplicarse en cada estación de una WLAN. (Para los fines de esta descripción, el término "802.11x" debe entenderse como una referencia genérica a cualquiera de las clases de normas IEEE 802.11, 802.11a, ..., 802.11i, etc. que pueden aplicarse en las WLAN). Una "estación" de una WLAN puede ser, por ejemplo, un ordenador portátil ligero que está acoplado a un punto de acceso. Como se observa en la FIG. 2, la capa de enlace de datos 21 comprende una subcapa LLC superior 211 y una subcapa inferior, es decir, una capa MAC 212. La norma 802.11x permite 10 múltiples capas PHY: la capa FHSS (espectro ensanchado por salto de frecuencia) 221, la capa DSSS (espectro ensanchado por secuencia directa) 222 y una capa de luz infrarroja 223. En general, la finalidad de la capa MAC 212 es proporcionar funciones de control de acceso, tales como direccionamiento, coordinación del acceso, generación y verificación de secuencias de comprobación de trama y delimitación de PDU (unidad de datos de protocolo) de LLC, para capas PHY de medio compartido como apoyo a la capa LLC. Para ello, la capa MAC realiza el 15 direccionamiento y el reconocimiento de tramas como apoyo al LLC. La norma 802.11 usa CSMA/CA (acceso múltiple por detección de portadora y prevención de colisiones). No es posible transmitir y recibir en el mismo canal usando transceptores de radio.

Haciendo de nuevo referencia a la FIG. 1, como se ilustra en el presente documento, la arquitectura MAC 10, en una 20 forma de realización de la invención, puede comprender una pluralidad de cadenas de filtros, ejemplificadas mediante la cadena de filtros 110 y la cadena de filtros 120. Aunque en la FIG. 2 se ilustran dos cadenas de filtros, la invención contempla cualquier número de cadenas de filtros, según los requisitos del sistema y lo considerado oportuno a juicio del diseñador. Cada cadena de filtros puede comprender, a su vez, una pluralidad de controladores de filtro. Por ejemplo, en una forma de realización de la invención, la cadena de filtros 110 comprende una pluralidad de controladores de filtro 110a, ..., 110n. Asimismo, la cadena de filtros 120 puede comprender una pluralidad de controladores de filtro 120a, ..., 120n. (Debe observarse que la invención no está definida por el número de controladores de filtro que constituyen una cadena de filtros respectiva, ni que el número de controladores de filtro de una cadena de filtros particular tiene que ser idéntica, o tener otra relación, al número de controladores de filtro de cualquier otra cadena de filtros). En general, para los fines de esta descripción detallada, los controladores de 25 filtro pueden considerarse filtros de software (es decir, programas) que se generan a partir de un código de programación. Cada controlador de filtro, o las características de un controlador, acepta una entrada que tiene características predefinidas, transforma la entrada de una manera predeterminada y después escribe una salida en la fase subsiguiente, fase que puede ser en sí misma un controlador de filtro. También para los fines de esta descripción detallada, puede considerarse que una cadena de filtros puede comprender una agregación o combinación de filtros individuales que están destinados a ejecutarse secuencialmente. En general, la finalización de la ejecución de un filtro de la cadena va seguida de la ejecución de otro, hasta que se ejecute el último filtro. 30

Según una forma de realización de la invención, cada cadena de filtros se construye a partir de una pluralidad de controladores de filtro que son eficaces a la hora de llevar a cabo un procesamiento MAC que puede aplicarse en un medio inalámbrico particular. Por ejemplo, en la forma de realización de la FIG. 1 se ilustra que la cadena de filtros 110 está formada por controladores de filtro que son apropiados para el procesamiento de un medio WLAN en conformidad con, por ejemplo, la norma IEEE 802.11 antes mencionada. Asimismo, en la FIG.1 se observa que la cadena de filtros 120 está formada por una pluralidad de controladores de filtro 120a, ..., 120n que son apropiados para el procesamiento en un medio de PAN (red de área persona) inalámbrica en conformidad con, por ejemplo, la 35 norma IEEE 802.15 propuesta. Asimismo, otros medios PAN, tales como BLUETOOTH™ y HomeRF™, por ejemplo, pueden permitirse por la cadena de filtros 120 o por alguna otra cadena de filtros en el marco MAC 10. (Para los presentes fines, debe entenderse que el término "medio" (o "medios") hace referencia a, o incluye, entre otras cosas, un protocolo, donde un protocolo comprende a su vez un conjunto de reglas que pueden aplicarse al intercambio de datos (u otra información) entre dos o más unidades o entidades. Según una forma de realización de la invención, la arquitectura MAC 10 contempla la coexistencia en el mismo dispositivo de una pluralidad de diferentes cadenas de filtros, donde cada cadena de filtros puede direccionarse con respecto a una clase particular de tecnología de comunicación inalámbrica, WLAN, WPAN, sistemas celulares (1G, 2G, 3G, etc.), etc. 40

Con respecto a los controladores de filtro de una cadena de filtros respectiva (por ejemplo, controladores de filtro 110a, ..., 110n en la cadena de filtros 110), cada controlador de filtro puede considerarse un bloque de construcción cargable. Es decir, con respecto a la cadena de filtros 110, el controlador de filtro 110a, en una forma de realización, puede ser un filtro de software que está diseñado para realizar, por ejemplo, un procesamiento de fragmentación/ensamblado según una WLAN IEEE 802.11. Asimismo, el controlador de filtro 110b, en una forma de realización, puede ser un filtro de software que está diseñado para llevar a cabo un procesamiento de cifrado/descifrado para un medio de WLAN IEEE 802.11. Es decir, cada controlador de filtro de la cadena de filtros 110 está basado en una primitiva MAC que puede aplicarse en el procesamiento MAC en un medio IEEE 802.11. Asimismo, los controladores de filtro 120a, ..., 120n de la cadena de filtros 120 implementan primitivas MAC correspondientes que pueden aplicarse a un medio de PAN IEEE 802.15, por ejemplo. 50

65 Por ejemplo, la subcapa MAC 802.11 puede descomponerse en las siguientes primitivas: MLME (entidad de gestión de subcapa MAC), preparación de MPDU (unidad de datos de protocolo MAC), y gestión y supervisión de potencia.

MLME comprende a su vez primitivas de autenticación, asociación y control de gestión. La preparación de MPDU comprende a su vez primitivas de conversión de 802.11 a 802.3 (y al revés), de cifrado/descifrado y de fragmentación/reensamblado. La gestión y supervisión de potencia comprende primitivas de filtro de ahorro de energía (para el punto de acceso), de supervisión de potencia y de gestión de potencia (basadas en el uso de red).

5 Por consiguiente, la cadena de filtros 110, cuando se configura para el procesamiento MAC en un medio IEEE 802.11, comprenderá una pluralidad de controladores de filtro que implementan algunas o todas las primitivas antes mencionadas.

10 A partir de la disposición de cadenas de filtros descritas en el presente documento se obtiene una importante ventaja. Puesto que una cantidad sustancial de procesamiento MAC está asignada a y se lleva a cabo en las cadenas de filtros mediante controladores de filtro de bloque de construcción, el controlador de dispositivo 140, ilustrado en la FIG. 1, puede estar restringido en gran medida a interactuar con, y controlar el funcionamiento de, el dispositivo hardware asociado 150. Es decir, la funcionalidad que en las arquitecturas MAC preexistentes ha residido en un controlador de minipuerto puede estar asignada, en una forma de realización de la invención, a un controlador de filtro apropiado de una cadena de filtros.

15 Un aspecto destacable de la arquitectura MAC 10 que acaba de describirse, es una construcción que está caracterizada por una pluralidad de cadenas de filtros que pueden configurarse dinámicamente. Las cadenas de filtros están ensambladas a partir de bloques de construcción discretos (controladores de filtro) de manera eficaz para llevar a cabo los servicios MAC que pueden aplicarse al medio inalámbrico disponible, medio que está definido por normas y/o protocolos aplicables. La arquitectura MAC se proporciona, en gran parte, de manera que puede configurarse dinámicamente en virtud de un gestor de filtros 130.

20 Específicamente, en una forma de realización de la invención, la arquitectura MAC 10 puede comprender un gestor de filtros 130. La funcionalidad de los controladores de filtro puede llevarse a cabo a través del funcionamiento del gestor de filtros 130. En una forma de realización, el gestor de filtros 130 puede hacerse funcionar para consultar en una cadena de filtros información relacionada con los tipos de datos en la entrada y la salida de la cadena de filtros. El gestor de filtros 130 también puede emitir consultar de información que caracteriza las propiedades de la cadena de filtros, en particular los requisitos de hardware y software de una cadena de filtros, establecidos por el entorno operativo. En función de la información proporcionada, el gestor de filtros 130 puede ensamblar una cadena de filtros apropiada.

25 Por ejemplo, en una forma de realización de la invención, el gestor de filtros 130 consulta una interfaz de cada controlador de filtro para obtener las propiedades respectivas del controlador de filtro. Después, el gestor de filtros 130 crea y mantiene una tabla de secuencias con respecto a cada controlador de filtro. La cadena de filtros puede generarse después tras la finalización del análisis de adaptación llevado a cabo por el gestor de filtros 130. El análisis de adaptación adapta las características de los datos de entrada a las propiedades respectivas de los controladores de filtro. En una forma de realización de la invención, los controladores de filtro pueden almacenarse en el sistema operativo de dispositivo, y las cadenas de filtros pueden generarse durante la creación de la pila de controladores de dispositivo.

30 Como se ha indicado anteriormente, cada cadena de filtros se ensambla de manera apropiada al procesamiento de un medio inalámbrico particular. Por lo tanto, las cadenas de filtros que forman una arquitectura MAC 10 podrán distinguirse según un medio objetivo respectivo. Sin embargo, en algunas formas de realización, puede obtenerse una generalización con respecto a controladores de filtro discretos. Es decir, en diferentes cadenas de filtros pueden implantarse controladores de filtro idénticos, o al menos sustancialmente similares. (Obsérvese que los controladores de filtro, incluidas las técnicas mediante las cuales se han creado, no constituyen por sí mismos un aspecto, o limitación, de la presente invención).

35 Además, el gestor de filtros 130 controla el funcionamiento de las cadenas de filtros de manera que las cadenas de filtros pueden hacerse funcionar en uno de una pluralidad de modos: Parada, Pausa y Ejecución, por ejemplo, como se define a continuación.

40 Modo de Parada: Parada es un modo inactivo. Es decir, en el modo de Parada no se realiza ningún procesamiento de envío o recepción. Una cadena de filtros puede pasar del modo de Parada a Pausa cuando se invoca una función de Inicialización. La cadena de filtros puede pasar al modo de Parada desde el modo de Pausa cuando se invoca una función de Desinicialización.

45 Modo de Pausa: En el modo de Pausa, las cadenas de filtros pueden estar disponibles para realizar un procesamiento de envío/recepción o para compilar todas las operaciones de envío/recepción que se requieren para finalizar el procesamiento. La cadena de filtros puede entrar en el modo de Pausa o bien desde el modo de Parada, cuando se invoca la función de Inicialización, o bien desde el modo de Ejecución, cuando se invoca una función de Pausa. La cadena de filtros puede pasar del modo de Pausa al modo de Ejecución cuando se invoca una función de Reinicio/Inicio o al modo de Parada cuando se invoca la función de Desinicialización.

Modo de Ejecución: En el modo de Ejecución, las cadenas de filtros pueden realizar un procesamiento de envío y recepción. Una cadena de filtros puede entrar en el modo de Ejecución desde el modo de Pausa cuando se invoca la función. Una cadena de filtros puede salir de la transición desde el modo de Ejecución al modo de Pausa cuando se invoca una función de Pausa.

5 Debe entenderse que las funciones (Inicialización, Desinicialización, Inicio/Reinicio y Pausa) no son aspectos de la invención y son susceptibles a definiciones impuestas por los diseñadores de sistemas o dispositivos.

10 En una forma de realización de la invención, la inclusión del gestor de filtros 130 contribuye a la agilidad operativa que se obtiene como resultado de la arquitectura MAC 10. Por ejemplo, el gestor de filtros 130 funciona para configurar (y reconfigurar) dinámicamente cadenas de filtros suprimiendo controladores de filtro de, e insertando controladores de filtro en, cadenas de filtros respectivas. Es decir, cuando se solicita que un dispositivo de hardware funcione en el contexto de un medio inalámbrico específico, por ejemplo 802.11x, el gestor de filtros 130 ensamblará una cadena de filtros apropiada a partir de los controladores de filtro necesarios. Posteriormente, puede solicitarse que el dispositivo de hardware inalámbrico procese un medio inalámbrico diferente, por ejemplo HomeRF™. El gestor de filtros 130 funcionará entonces para ensamblar la cadena de filtros, a partir de controladores de filtro apropiados, que se requiere para procesar el medio inalámbrico vigente en ese momento.

20 La FIG. 4 es un diagrama de bloques de un sistema de procesamiento de datos representativo, en concreto un sistema informático 300 con el que pueden usarse las formas de realización de la invención. Por ejemplo, el sistema informático 300 puede ser un ordenador portátil ligero que puede comunicarse con otros ordenadores en un modo de igual a igual. Como alternativa, los ordenadores portátiles ligeros pueden comunicarse a través de un punto de acceso. En una forma de realización, el sistema informático 300 incluye un procesador 310, que puede incluir un procesador de propósito general o de propósito especial, tal como un microprocesador, un microcontrolador, un circuito integrado de aplicación específica (ASIC), una matriz de puertas programables (PGA), etc.

30 El procesador 310 puede acoplarse por medio de un bus central 315 a un concentrador de memoria (es decir, un controlador de memoria) 330 en una forma de realización, que puede estar acoplado a una memoria de sistema 320 a través de un bus de memoria 325. El concentrador de memoria 330 también puede estar acoplado por medio de un bus de puerto de gráficos avanzado (AGP) 333 a un controlador de vídeo 335, que puede estar acoplado a un dispositivo de visualización 337. El bus AGP 333 puede ajustarse a la especificación de la interfaz de puerto de gráficos acelerado, revisión 2.0, publicada el 4 de mayo de 1998 por Intel Corporation, Santa Clara, California.

35 El concentrador de memoria 330 puede controlar la transferencia de información dentro del sistema 300, por ejemplo entre el procesador 310, el concentrador de memoria 330 y la memoria 320. Es decir, el concentrador de memoria 330 puede generar señales de control, señales de dirección y señales de datos que pueden asociarse a una operación de escritura o lectura particular de la memoria 320.

40 En algunas formas de realización, el concentrador de memoria 330 puede estar integrado en el procesador 310 y/o en la memoria 320. En formas de realización alternativas, el concentrador de memoria 330 puede ser un componente discreto o un chip dedicado. En otras formas de realización, partes de la funcionalidad del concentrador de memoria 330 pueden implementarse en el procesador 310 o en la memoria 320 como, por ejemplo, una aplicación, un módulo o una rutina de software.

45 El concentrador de memoria 330 también puede acoplarse (por medio de un enlace de concentrador 338) a un concentrador de entrada/salida (E/S) 340 que está acoplado a un bus de expansión de entrada/salida (E/S) 342 y a un bus de interconexión de componente periférico (PCI) 344, como se define en la especificación de bus local PCI, versión de producción, revisión 2.1 publicada en junio de 1995, o, como alternativa, a un bus tal como el bus PCI Express, u otro bus de interconexión de E/S de tercera generación. El bus de expansión de E/S 342 puede estar acoplado a un controlador de E/S 346 que controla el acceso a uno o más dispositivos de E/S. Como se muestra en la FIG. 3, estos dispositivos pueden incluir, en una forma de realización, dispositivos de almacenamiento, tales como una unidad de disco flexible 350, y dispositivos de entrada, tales como un teclado 352 y un ratón 354. El concentrador de E/S 340 también puede estar acoplado, por ejemplo, a una unidad de disco duro 356, como se muestra en la FIG. 3. Debe entenderse que también puede incluirse en el sistema otros medios de almacenamiento.

50 En una forma de realización alternativa, el controlador de E/S 346 puede estar integrado en el concentrador de E/S 340, al igual que otras funciones de control.

60 El bus PCI 344 puede estar acoplado a varios componentes incluidos, por ejemplo, una memoria flash 360 que puede incluir la estructura mostrada en el diagrama de bloques de la FIG. 1. En la FIG. 3 se muestra además una interfaz inalámbrica 362 acoplada al bus PCI 344, que puede usarse en determinadas formas de realización para la comunicación con dispositivos remotos. Como se muestra en la FIG. 3, la interfaz inalámbrica 362 puede incluir un dipolo u otra antena 363 (junto con otros componentes no mostrados en la FIG. 3). En varias formas de realización, la interfaz inalámbrica 362 puede estar acoplada al sistema 300, que puede ser un ordenador personal portátil ligero, por medio de una tarjeta de ampliación externa, o un dispositivo incorporado. En otras formas de realización, la interfaz inalámbrica 362 puede estar totalmente integrada en un conjunto de chips del sistema 300.

Aunque la descripción hace referencia a componentes específicos del sistema 300, se contempla que puede haber numerosas modificaciones y variaciones de las formas de realización descritas e ilustradas. Además, aunque la FIG. 3 muestra un diagrama de bloques de un sistema tal como un ordenador personal portátil ligero, debe entenderse que las formas de realización de la presente invención pueden implementarse en otro dispositivo inalámbrico, tal como un teléfono celular, un asistente digital personal (PDA) o similar. En tales formas de realización, una memoria flash según una forma de realización puede estar acoplada a un bus interno que está acoplado a su vez a un microprocesador y un bus periférico, que puede estar acoplado a su vez a una interfaz inalámbrica y a una antena asociada, tal como una antena dipolo, una antena helicoidal, a una antena del sistema global de comunicaciones móviles (GSM), etc.

Además, formas de realización de la invención pueden realizarse en software (o en una combinación de software y hardware) que puede ejecutarse en un sistema central, tal como, por ejemplo, un sistema informático, un dispositivo inalámbrico o similar. Por consiguiente, tales formas de realización pueden comprender un artículo en forma de medio de almacenamiento legible por máquina en el que hay escritas instrucciones, datos, etc., que constituyen un programa de software que define al menos un aspecto del funcionamiento del sistema. El medio de almacenamiento puede incluir, pero sin limitarse a, cualquier tipo de disco, incluidos discos flexibles, discos ópticos, discos compactos de memoria de solo lectura (CD-ROM), discos compactos regrabables (CD-RW), y discos magnetoópticos, y puede incluir dispositivos de semiconductor, tales como memorias de solo lectura (ROM), memorias de acceso aleatorio (RAM), memorias de solo lectura programables y borrables (EPROM), memorias de solo lectura eléctricamente programables y borrables (EEPROM), memorias flash, tarjetas magnéticas u ópticas, o cualquier tipo de medio adecuado para almacenar instrucciones electrónicas. Asimismo, las formas de realización pueden implementarse como módulos de software ejecutados mediante un dispositivo de control programable, tal como un procesador informático o una máquina de estados de diseño personalizado.

Por consiguiente, a partir de la anterior descripción, debe resultar evidente que en el presente documento se ha mostrado un avance considerable en la implementación de las capas MAC en aplicaciones de comunicación inalámbrica. A saber: la invención permite a los fabricantes de productos de comunicación inalámbrica responder rápidamente a requisitos de protocolo inalámbrico en evolución, lo que reduce sustancialmente el ciclo de desarrollo de los productos y el tiempo asociado de salida al mercado. Además, las formas de realización de la invención permiten que los dispositivos de hardware de comunicación inalámbrica se adapten dinámicamente a una gran variedad de medios inalámbricos.

Aunque la presente invención se ha descrito con respecto a un número limitado de formas de realización, los expertos en la técnica concebirán numerosas modificaciones y variaciones a partir de las mismas. Las reivindicaciones adjuntas cubren todas estas modificaciones y variaciones que estén dentro del alcance de la presente invención.

REIVINDICACIONES

1. Un aparato, que comprende:

5 una primera cadena de filtros (110) para procesar un primer medio inalámbrico;
 una segunda cadena de filtros (120) para procesar un segundo medio inalámbrico; y
 un gestor de filtros (130) para obtener propiedades respectivas de controladores de filtro (110a-110n, 120a-
 10 120n), adaptar las características de los datos de entrada a propiedades respectivas de los controladores de
 filtro, y generar la primera cadena de filtros y la segunda cadena cuando termine la adaptación,
 donde el gestor de filtros puede hacerse funcionar para eliminar dinámicamente controladores de filtro de, e
 insertar controladores de filtro en, la primera o la segunda cadena de filtros,
 donde cada controlador de filtro de la primera o la segunda cadena de filtros implementa primitivas de control
 de acceso al medio, y
 15 donde los datos de entrada comprenden los datos de entrada en la entrada de las cadenas de filtros o en la
 entrada de cada controlador de filtro.

2. Un aparato como el definido en la reivindicación 1, que comprende además: un controlador de dispositivo (140)
 para hacer funcionar un dispositivo de hardware (150).

20 3. Un aparato como el definido en la reivindicación 2, en el que el funcionamiento del controlador de dispositivo (140)
 está limitado a la implementación de una interfaz con el dispositivo de hardware (150) y al control del funcionamiento
 del dispositivo de hardware.

4. Un aparato como el definido en la reivindicación 1, en el que la primera cadena de filtros (110) comprende una
 25 primera pluralidad de controladores de filtro para procesar el primer medio inalámbrico, y la segunda cadena de
 filtros (120) comprende una segunda pluralidad de controladores de filtro para procesar el segundo medio
 inalámbrico.

5. Un aparato como el definido en la reivindicación 4, en el que la primera pluralidad de controladores de filtro
 30 implementan primitivas de control de acceso al medio correspondientes al primer medio inalámbrico, y la segunda
 pluralidad de controladores de filtro implementan primitivas de control de acceso al medio correspondientes al
 segundo medio inalámbrico.

6. Un aparato como el definido en la reivindicación 5, en el que la primera pluralidad de controladores de filtro
 35 comprende un controlador de filtro para implementar funciones de cifrado/descifrado para el primer medio
 inalámbrico, y la segunda pluralidad de controladores de filtro comprende un controlador de filtro para implementar el
 cifrado/descifrado para el segundo medio inalámbrico.

7. Un aparato como el definido en la reivindicación 5, en el que la primera cadena de controladores de filtro
 40 comprende un controlador de filtro para implementar funciones de fragmentación/ensamblado para el primer medio
 inalámbrico, y la segunda cadena de controladores de filtro comprende un controlador de filtro para implementar la
 fragmentación/ensamblado para el segundo medio inalámbrico.

8. Un aparato como el definido en la reivindicación 1 o 4, en el que las cadenas de filtros (110, 120) pueden hacerse
 45 funcionar en un modo de ejecución, un modo de parada y un modo de pausa.

9. Un procedimiento, que comprende:

50 obtener propiedades respectivas de controladores de filtro;
 adaptar las características de los datos de entrada a las propiedades respectivas de los controladores de
 filtro, y tras finalizar la adaptación, ensamblar una primera cadena de filtros (110) para procesar un primer
 medio inalámbrico, ensamblar una segunda cadena de filtros (120) para procesar un segundo medio
 inalámbrico, y suprimir dinámicamente los controladores de filtro de, e insertar controladores de filtro en, la
 55 primera o la segunda cadena de filtros,
 donde cada controlador de filtro de la primera o la segunda cadena de filtros implementa primitivas de
 control de acceso al medio, y
 donde los datos de entrada comprenden los datos de entrada en la entrada de las cadenas de filtros o en la
 entrada de cada controlador de filtro.

60 10. Un procedimiento como el definido en la reivindicación 9, en el que las cadenas de filtros se ensamblan de
 manera que la primera cadena de filtros (110) comprende controladores de filtro que implementan primitivas de
 control de acceso al medio que corresponden al primer medio inalámbrico, y la segunda cadena de filtros (120)
 comprende primitivas de controlador de filtro que corresponden al segundo medio inalámbrico.

11. Un artículo que comprende un medio de almacenamiento legible por máquina que contiene instrucciones que, si se ejecutan, permiten que un sistema lleve a cabo el procedimiento según una cualquiera de las reivindicaciones 9 o 10.

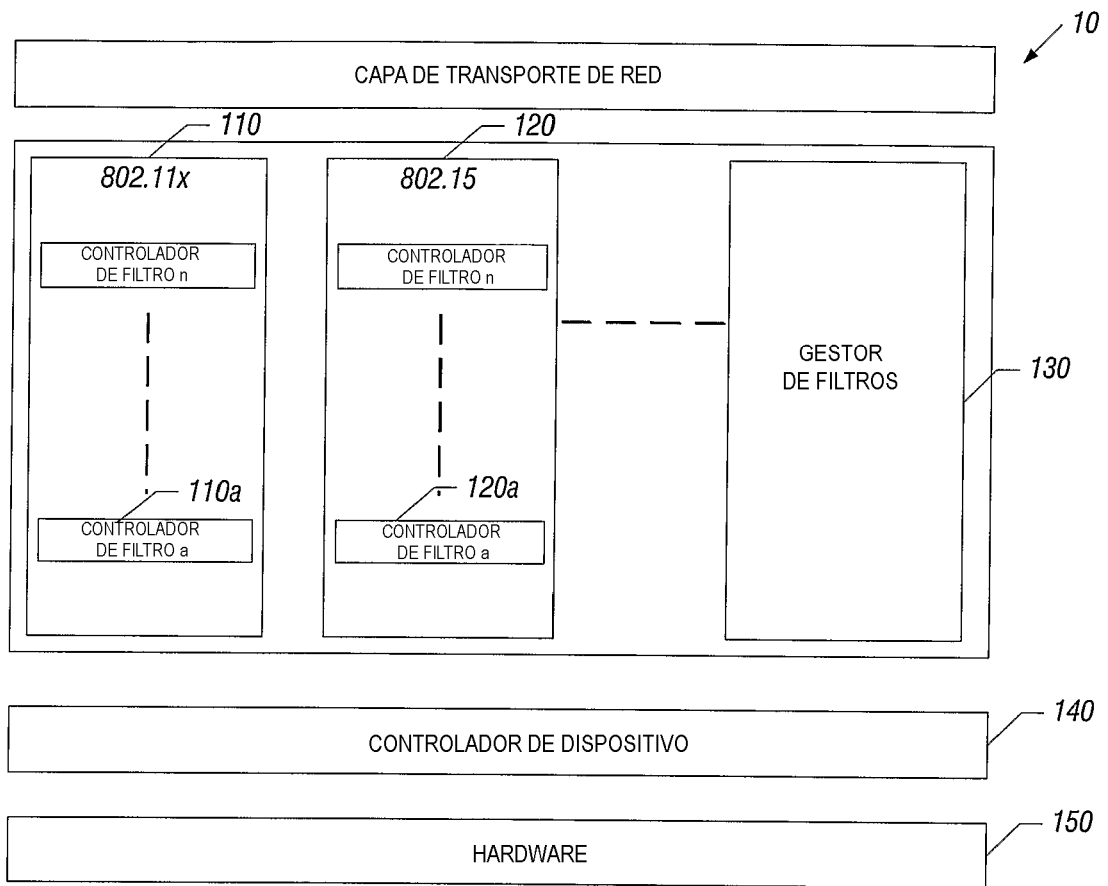


FIG. 1

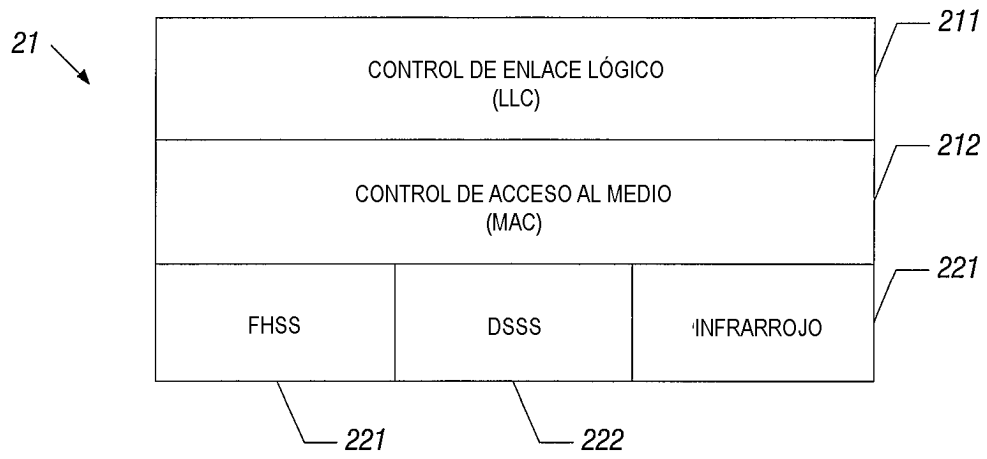


FIG. 2

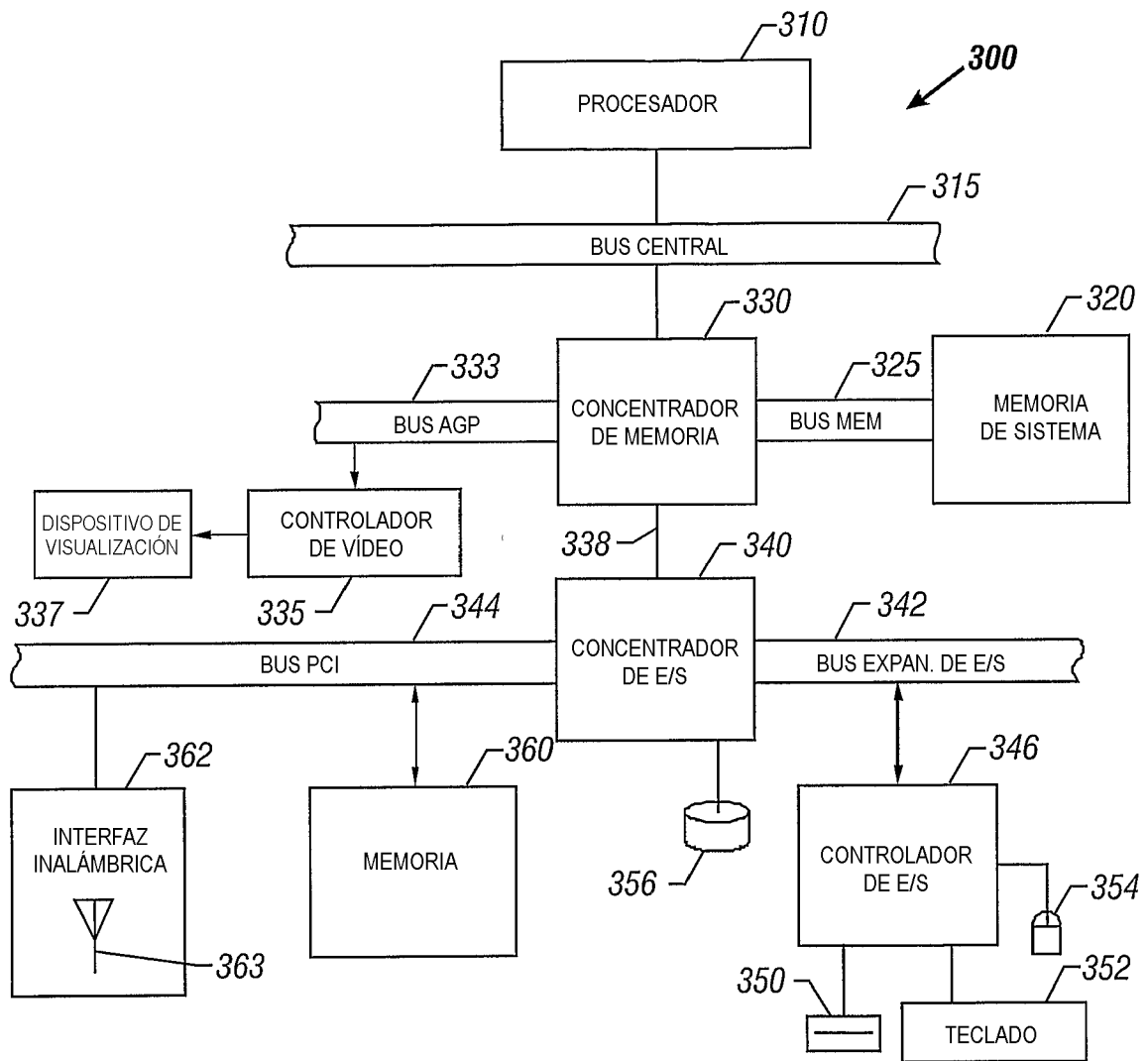


FIG. 3