

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 637 774**

51 Int. Cl.:

H04B 3/46 (2015.01)
G01R 31/02 (2006.01)
H04L 1/24 (2006.01)
H04L 1/20 (2006.01)
H04L 25/08 (2006.01)
H04L 25/02 (2006.01)
H04B 3/30 (2006.01)
H03K 5/19 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **05.11.2014** **E 14191802 (9)**

97 Fecha y número de publicación de la concesión europea: **14.06.2017** **EP 3018830**

54 Título: **Detector de calidad de enlace de comunicación por cable diferencial y método de detección de calidad de enlace de comunicación por cable diferencial**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
17.10.2017

73 Titular/es:

EUROPEAN SPACE AGENCY (100.0%)
8-10 rue Mario Nikis
75738 Paris Cedex 15, FR

72 Inventor/es:

JANSEN, RICHARD y
ILSTAD, JORGEN

74 Agente/Representante:

ELZABURU, S.L.P

ES 2 637 774 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Detector de calidad de enlace de comunicación por cable diferencial y método de detección de calidad de enlace de comunicación por cable diferencial

5 CAMPO TÉCNICO DE LA INVENCION
La presente invención se relaciona con un método para determinar fallo del enlace en un receptor para una señal de voltaje diferencial recibida y con un aparato para determinar fallo del enlace en un receptor para una señal de voltaje diferencial recibida.

10 La invención es particularmente, pero no exclusivamente, aplicable a enlaces de comunicaciones por cable diferencial de alta velocidad, por ejemplo para la comunicación según el estándar de señalización diferencial de bajo voltaje (LVDS), el estándar de lógica de modo corriente (CML), el estándar de lógica de modo voltaje (VML), el estándar de lógica acoplada de pseudo-emisor/positiva de bajo voltaje (LVPECL), o cualquier otro estándar de señalización física diferencial.

ANTECEDENTES DE LA TÉCNICA

20 La señalización física punto a punto diferencial de alta velocidad se puede usar para comunicación digital entre diferentes módulos y equipos, por ejemplo, en una nave espacial. El receptor amplifica la pequeña señal diferencial según cualquier estándar de señalización física diferencial aplicable, tal como LVDS, CML, VML, LVPECL, que se recibe desde fuera del módulo o equipo y convierte dicha pequeña señal diferencial en una señal CMOS de terminación única que puede ser leída por dispositivos digitales. Los modos de fallo del enlace incluyen, por ejemplo, fallo corto único (o fallo de enlace corto único, fallo de circuito corto único) – una línea de entrada se cortocircuita a un voltaje fijo, fallo corto doble (o fallo de enlace corto doble, fallo de circuito corto doble) – ambas líneas de entrada se cortocircuitan a voltajes fijos), fallo abierto único (o fallo de enlace abierto único, fallo de circuito abierto único) – una línea de entrada se desconecta, y fallo abierto doble (o fallo de enlace abierto doble, fallo de circuito abierto doble) – ambas líneas de entrada se desconectan. La desconexión de una línea de entrada puede ser debida a una conexión rota o debida a una línea receptora que se conecta a un transmisor apagado que está operando en redundancia fría.

30 Convencionalmente, las técnicas para mitigar fallos del enlace de comunicación, por ejemplo para LVDS, se implementan para evitar que se acepten datos erróneos como datos válidos tras ser recibidos. Tales datos erróneos pueden estar presentes en el caso de desconexión del enlace en cuyo caso se puede captar ruido o interferencias. Además, debido a una ganancia potencialmente grande en el receptor, el receptor puede empezar a auto oscilar en el caso de desconexión del enlace. Las técnicas de mitigación de fallo del enlace más comunes son (i) añadir histéresis en el receptor, (ii) introducir una compensación en la señal diferencial, o (iii) introducir un comparador de ventana para evitar, en el caso de desconexión del enlace, la amplificación de ruido en la entrada del receptor y pasar dicho ruido amplificado como datos reales al módulo o equipo.

40 Sin embargo, los enfoques anteriores fallan en identificar cualquiera o todos los fallos de corte único o doble, distorsión de señal, interferencias o señales auto oscilantes. En particular, cada uno de los enfoques anteriores fallan en identificar fallos de corte únicos o dobles y fallos abiertos únicos, así como señales auto oscilantes. Además, los enfoques anteriores carecen de la habilidad de evaluar la calidad del enlace y no permiten una discriminación de modos de fallos del enlace posibles típicos.

45 No ser capaz de detectar fallo del enlace y evitar que se acepten datos erróneos como datos válidos puede llevar a dañar o perder el módulo o equipo respectivo. Por ejemplo, en el caso de aplicaciones espaciales, aceptar datos erróneos como datos válidos y suministrarlos a los dispositivos digitales que controlan la operación del módulo o el equipo de una nave espacial podría resultar en la pérdida de la nave espacial.

50 En consecuencia, existe la necesidad de un método y un aparato capaces de detectar de forma segura fallos del enlace en un receptor para recibir señales de voltaje diferenciales.

55 El documento de patente US 6 943 591 B1 está dirigido a un aparato y un método para generar una señal de detección de fallo cuando una señal diferencial está en condición de fallo. La condición de fallo surge cuando el camino de transmisión de datos en un dispositivo de señalización diferencial está bien abierto, o cortado, o terminado por un medio anormal, y es tal que las entradas están en el intervalo de modo común válido y no se puede obtener una señal diferencial válida. La señal diferencial se almacena en una memoria intermedia desde la fuente de señal diferencial, y se produce una señal intermedia en respuesta a la señal diferencial. Porciones de la señal intermedia se comparan con una señal de referencia, y basándose en las comparaciones, se producen las señales de control de condición de fallo. Una señal de detección de fallo se produce cuando dos señales de control de condición de fallo indican la presencia de un fallo. La señal de detección de fallo se hace disponible para invocar un estado a prueba de fallos.

El documento de patente US 2005/040864 A1 describe un aparato y método para detectar pérdidas de una señal diferencial llevada por un par de líneas de señal diferencial. Según el método, se detecta un nivel de modo común de los voltajes en el par de líneas de señales diferenciales. Se genera un nivel de umbral, referenciado al nivel de modo común detectado. Se genera un nivel de señal de los voltajes del par de líneas de señales diferenciales, haciendo la media del nivel de señal durante un primer periodo de tiempo. A partir del nivel de umbral y el nivel del modo común detectado se genera un nivel de referencia, haciendo la media del nivel de referencia durante un segundo periodo de tiempo mayor que el primer periodo de tiempo. El nivel de señal se compara con el nivel de referencia para determinar si una señal está presente en el par de líneas de señales diferenciales.

El documento de patente US 6 559 682 B1 describe una pérdida de circuito de detección de señal usando mezcladores de Gilbert. Una señal de entrada diferencial se proporciona a la entrada de un mezclador de Gilbert. Las señales de referencia se proporcionan al mezclador de Gilbert de referencia. Los dos mezcladores de Gilbert tiran de líneas de referencia en direcciones opuestas de forma que una línea es más alta que la otra línea cuando la señal de entrada diferencial proporciona datos válidos.

COMPENDIO DE LA INVENCION

Es un objeto de la presente invención superar las limitaciones de las técnicas anteriores discutidas anteriormente. Es otro objeto de la invención proporcionar un método y un aparato capaces de detectar fallos del enlace en un receptor para recibir señales de voltaje diferenciales. Es otro objeto de la invención proporcionar un método y un aparato capaces de detectar cualquier o todos entre un fallo corto único, fallo corto doble, fallo abierto único, y fallo abierto doble.

En vista de los objetos anteriores, la presente invención propone un método para determinar fallos del enlace en un receptor para recibir una señal de voltaje diferencial y un aparato para determinar un fallo del enlace en un receptor para recibir una señal de voltaje diferencial, teniendo las características de las reivindicaciones independientes respectivas.

Según otro aspecto de la invención, un método para determinar fallos del enlace en un receptor para recibir una señal de voltaje diferencial a través de una primera línea de señal y una segunda línea de señal comprende: obtener una primera cantidad dependiente del más grande de un valor máximo en el tiempo de un nivel de voltaje que se obtiene en la primera línea de señal y un valor máximo en el tiempo de un nivel de voltaje que se obtiene en la segunda línea de señal; obtener una segunda cantidad dependiente de un valor máximo en el tiempo para un periodo específico de una media de un nivel de voltaje instantáneo en la primera línea de señal y un nivel de voltaje instantáneo en la segunda línea de señal; y determinar que el fallo del enlace ha ocurrido teniendo como base la primera cantidad y la segunda cantidad. El método puede implicar eliminar una señal de modo común de las señales recibidas respectivamente a través de la primera y la segunda líneas de señal. La segunda cantidad se puede decir valor máximo en el tiempo de una media de niveles de voltaje instantáneos en la primera línea de señal y un nivel de voltaje instantáneo en la segunda línea de señal para un periodo predeterminado de tiempo. Determinar que el fallo del enlace ha ocurrido puede implicar comparar la primera cantidad y la segunda cantidad. Determinar que el fallo del enlace ha ocurrido puede implicar: determinar una diferencia entre la primera cantidad y la segunda cantidad; y comparar dicha diferencia con un umbral predeterminado.

Configurado como anteriormente, el método inventivo permite identificar un número de fallos del enlace de manera más precisa que es posible con la técnica anterior. En particular, mediante el registro del valor máximo en un periodo predeterminado de tiempo, los fallos cortos dobles se identifican con mayor seguridad. Mediante la comparación de la primera cantidad (por ejemplo la más grande entre un valor de pico de la señal positiva y un valor de pico de la señal negativa en un periodo predeterminado de tiempo) con la segunda cantidad (por ejemplo el valor de pico del modo común en un periodo predeterminado de tiempo) se puede identificar una señal de baja intensidad que estaría presente en el caso de un fallo corto doble de una forma precisa, de confianza y eficaz. De forma similar, una señal de baja intensidad que se detectaría de manera fiable por el método inventivo está presente para fallos de circuito abierto doble en la ausencia de interferencia o ruido, o cuando la carga capacitiva en la línea es suficientemente grande.

En realizaciones, el método puede además comprender: obtener una tercera cantidad dependiente de un valor integrado en el tiempo de un valor absoluto (módulo) de una diferencia entre el nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal; y determinar que el fallo del enlace ha ocurrido teniendo como base la primera cantidad, la segunda cantidad, y la tercera cantidad. Obtener la tercera cantidad puede implicar filtrar en el tiempo, por ejemplo por medio de un filtro RC, dicho valor absoluto integrado en el tiempo de la diferencia entre el nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal. Dicha integración en el tiempo puede realizarse durante un periodo predeterminado de tiempo. Determinar que el fallo del enlace ha ocurrido puede implicar comparar la primera cantidad, la segunda cantidad, y la tercera cantidad. Determinar que el fallo del enlace ha ocurrido puede implicar: determinar una diferencia entre la primera cantidad y la segunda cantidad; y determinar si esa diferencia es o no más grande que un factor predeterminado de veces la tercera cantidad.

Configurado como anteriormente, el método inventivo considera, además de las medias en el tiempo de los valores pico de la señal diferencial, también un valor promediado en el tiempo de la señal de intensidad, que se entiende como la integración en el tiempo y el filtrado en el tiempo del valor absoluto del valor de entrada diferencial. Así, teniendo en cuenta la tercera cantidad (por ejemplo un promedio en el tiempo del valor absoluto integrado en el tiempo del voltaje de entrada diferencial) y comparando el mismo con una diferencia entre la primera cantidad (por ejemplo la más grande entre un valor de pico de la señal positiva y un valor de pico de la señal negativa) y una segunda cantidad (por ejemplo el valor de pico del modo común), proporcionar el valor de pico de la señal diferencial promediada en el tiempo, también señales de pico (o "puntiagudas"), que no están relacionadas con una señal LVDS válida, pero para la cual los valores de pico relevantes sin embargo están por encima de los umbrales relevantes, se pueden identificar como señales distorsionadas (esto es, inválidas). Dichas señales se pueden corresponder con fallos abiertos únicos, que son por lo tanto detectados de manera fiable, siempre que solo pequeñas cargas capacitivas estén adjuntas al terminal de entrada abierto. De manera similar, los fallos abiertos dobles se detectan de manera fiable, siempre que el ruido y la interferencia de recepción esté por debajo del umbral de amplitud mínimo esperado.

En realizaciones, el método puede además comprender: aplicar una corriente periódica a la primera línea de señal y a la segunda línea de señal; obtener una cuarta cantidad dependiente de un valor promedio durante el tiempo de una media del nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal; obtener una quinta cantidad dependiente de un valor promedio durante el tiempo de medias del nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal, dichas medias siendo muestreadas según la corriente periódica; y determinar que el fallo del enlace ha ocurrido teniendo como base la cuarta cantidad y la quinta cantidad. Dichas medias del nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal se pueden obtener en tiempos predeterminados durante cada periodo de la corriente periódica. Los tiempos predeterminados pueden ser tiempos para los cuales la corriente periódica alcanza uno de sus valores extremos, por ejemplo su máximo o su mínimo. Determinar que el fallo del enlace ha ocurrido puede implicar comparar la cuarta cantidad y la quinta cantidad. Determinar que el fallo del enlace ha ocurrido puede también implicar: determinar una impedancia de un conductor formado por la primera línea de señal y la segunda línea de señal teniendo como base una diferencia entre la cuarta cantidad y la quinta cantidad y una amplitud de la corriente periódica; y comparar dicha impedancia con un umbral predeterminado. Dicha impedancia de dicho conductor puede ser una impedancia de modo común.

Configurado como anteriormente, también fallos abiertos dobles en los cuales la captación de ruido es grande se pueden detectar de manera fiable. Basándose en la cuarta cantidad (por ejemplo un promedio en el tiempo del voltaje de modo común) y la quinta cantidad (por ejemplo un promedio en el tiempo del voltaje de modo común medido de manera sincrónica con la corriente aplicada) se puede determinar una impedancia del modo común del enlace de comunicación. Una gran impedancia del modo común es indicativa de un fallo abierto único o un fallo abierto doble, que puede por lo tanto identificarse de manera fiable. Esta identificación del fallo abierto único o doble es independiente de la naturaleza de la señal LVDS recibida, de forma que incluso la captación de ruido o auto oscilaciones inducidas parecidas a una señal LVDS válida no dificulta la detección de la condición de fallo. Además, dado que la corriente periódica se aplica en el modo común, no afecta a la transmisión/recepción de la señal diferencial.

En realizaciones, el método puede además comprender: obtener una sexta cantidad dependiente de un valor máximo en el tiempo de un nivel de voltaje que se alcanza en una entre la primera línea de señal y la segunda línea de señal y un valor mínimo en el tiempo del nivel de voltaje que se alcanza en una entre la primera línea de señal y la segunda línea de señal; y determinar que el fallo del enlace ha ocurrido teniendo como base la sexta cantidad. Determinar que el fallo del enlace ha ocurrido puede implicar comparar la sexta cantidad con un valor de umbral predeterminado. El método puede también comprender: obtener una séptima cantidad dependiente de un valor máximo en el tiempo sobre un nivel de voltaje que se alcanza en la otra entre la primera línea de señal y la segunda línea de señal y un valor mínimo en el tiempo del nivel de voltaje que se alcanza en la otra entre la primera línea de señal y la segunda línea de señal; y determinar que el fallo del enlace ha ocurrido teniendo como base la sexta cantidad y la séptima cantidad. Determinar que el fallo del enlace ha ocurrido puede implicar comparar la sexta cantidad con la séptima cantidad.

Configurado como anteriormente, el método inventivo identifica de manera fiable fallos cortos únicos y dobles, dado que para estos fallos al menos una de las señales de entrada tienen baja amplitud de señal, lo que se identifica de manera fiable mediante la comparación de las cantidades sexta y/o séptima (por ejemplo amplitudes de señal positiva y/o negativa) con un umbral predeterminado (por ejemplo la amplitud de señal mínima esperada). De forma similar, además de los fallos abiertos únicos con baja carga capacitiva adjunta al terminal abierto, el método inventivo definido anteriormente identifica de manera fiable fallos abiertos únicos y dobles, siempre que el ruido recogido y/u oscilaciones auto inducidas sean menores que un umbral de amplitud de señal esperado. El último es el caso para cargas capacitivas grandes adjuntas al o los terminales abiertos.

Según otro aspecto de la invención, un aparato para determinar el fallo del enlace en un receptor para recibir una señal de voltaje diferencial a través de una primera señal de línea y una segunda señal de línea comprende:

5 primeros medios de determinación para obtener una primera cantidad dependiente del mayor entre un valor máximo en el tiempo de un nivel de voltaje que se alcanza en la primera línea de señal y un valor máximo en el tiempo de un nivel de voltaje que se alcanza en la segunda línea de señal; segundos medios de determinación para obtener una segunda cantidad dependiente de un valor máximo en el tiempo de una media de un nivel de voltaje instantáneo en la primera línea de señal y un nivel de voltaje instantáneo en la segunda línea de señal; y medios de determinación de fallos para determinar que el fallo del enlace ha ocurrido, donde los medios de determinación de fallo del enlace se configuran para determinar que el fallo del enlace ha ocurrido teniendo como base la primera cantidad y la segunda cantidad. El aparato se puede configurar para eliminar o suprimir una señal de modo común de las señales recibidas respectivamente a través de la primera y segunda líneas de señal. Los medios de determinación de fallo del enlace se pueden configurar para determinar que el fallo del enlace ha ocurrido comparando la primera cantidad y la segunda cantidad. Los medios de determinación de fallo del enlace se pueden configurar para determinar que el fallo del enlace ha ocurrido mediante: la determinación de una diferencia entre la primera cantidad y la segunda cantidad; y la comparación de dicha diferencia con un umbral predeterminado.

15 En realizaciones, el aparato puede además comprender: terceros medios de determinación para obtener una tercera cantidad dependiente de un valor integrado en el tiempo de un valor absoluto de una diferencia entre el nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal, donde los medios de determinación de fallo del enlace se configuran para determinar que el fallo del enlace ha ocurrido teniendo como base la primera cantidad, la segunda cantidad, y la tercera cantidad. Dicho tiempo de integración puede realizarse en un periodo predeterminado de tiempo. Los medios de determinación de fallo del enlace se pueden configurar para determinar que el fallo del enlace ha ocurrido mediante: la determinación de una diferencia entre la primera cantidad y la segunda cantidad; y determinando si dicha diferencia es mayor o no que un factor predeterminado de veces la tercera cantidad. El aparato puede además comprender medios de filtrado para filtrar la tercera cantidad en el tiempo, tal como un filtro RC, por ejemplo,

25 En realizaciones, el aparato puede además comprender: medios de generación de corriente para aplicar una corriente periódica a la primera línea de señal y la segunda línea de señal; cuartos medios de determinación para obtener una cuarta cantidad dependiente de un valor promediado en el tiempo de una media de un nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal; y quintos medios de determinación para obtener una quinta cantidad dependiente de una valor promediado en el tiempo de medias de niveles de voltaje instantáneos en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal, dichas medias siendo muestreadas según la corriente periódica, donde los medios de determinación de fallo del enlace se configuran para determinar que el fallo del enlace ha ocurrido teniendo como base la cuarta cantidad y la quinta cantidad. Dichas medias del nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal se pueden obtener en tiempos predeterminados durante cada periodo de la corriente periódica. Los tiempos predeterminados pueden ser tiempos para los cuales la corriente periódica alcanza uno de sus valores extremos, por ejemplo su máximo o su mínimo. Los medios de determinación de fallo del enlace se pueden configurar para determinar que el fallo del enlace ha ocurrido mediante la comparación de la cuarta cantidad y la quinta cantidad. Los medios de determinación de fallo se pueden configurar para determinar que el fallo del enlace ha ocurrido mediante: la determinación de una impedancia de un conductor formado por la primera línea de señal y la segunda línea de señal teniendo como base una diferencia entre la cuarta cantidad y la quinta cantidad y una amplitud de la corriente periódica; y la comparación de dicha impedancia con un umbral predeterminado.

45 En realizaciones, el aparato puede además comprender: sextos medios de determinación para obtener una sexta cantidad dependiente de un valor máximo en el tiempo de un nivel de voltaje que se alcanza en una entre la primera línea de señal y la segunda línea de señal y un valor mínimo en el tiempo del nivel de voltaje que se alcanza en una entre la primera línea de señal y la segunda línea de señal, donde los medios de determinación de fallo del enlace se configuran para determinar que el fallo del enlace ha ocurrido teniendo como base la sexta cantidad. Los medios de determinación de fallo del enlace pueden configurarse para determinar que el fallo del enlace ha ocurrido mediante la comparación de la sexta cantidad con un valor de umbral predeterminado. El aparato puede además comprender: séptimos medios de determinación para obtener una séptima cantidad dependiente de un valor máximo en el tiempo sobre un nivel de voltaje que se alcanza en la otra entre la primera línea de señal y la segunda línea de señal y un valor mínimo en el tiempo del nivel de voltaje que se alcanza en la otra entre la primera línea de señal y la segunda línea de señal, donde los medios de determinación de fallo del enlace se configuran para determinar que el fallo del enlace ha ocurrido teniendo como base la sexta cantidad y la séptima cantidad. Los medios de determinación de fallo del enlace se pueden configurar para determinar que el fallo del enlace ha ocurrido mediante la comparación de la sexta cantidad y la séptima cantidad.

60 **BREVE DESCRIPCIÓN DE LAS FIGURAS**

La Figura 1 ilustra esquemáticamente un ejemplo de una implementación de una realización de la invención en un receptor para recibir una señal diferencial;
 la Figura 2 ilustra esquemáticamente un banco de pruebas para probar el receptor;
 la Figura 3 ilustra esquemáticamente un bloque de detección de fallo del enlace compuesto por la implementación de la Figura 1;

la Figura 4 ilustra esquemáticamente un componente del bloque de detección de fallo del enlace de la Figura 3;
 la Figura 5 ilustra esquemáticamente otro componente del bloque de detección de fallo del enlace de la Figura 3;
 5 la Figura 6 ilustra esquemáticamente otro bloque de detección de fallo del enlace compuesto por la implementación de la Figura 1;
 la Figura 7 ilustra esquemáticamente otro bloque de detección de fallo del enlace compuesto por la implementación de la Figura 1;
 10 la Figura 8 ilustra esquemáticamente otro bloque de detección de fallo del enlace compuesto por la implementación de la Figura 1;
 la Figura 9 ilustra esquemáticamente un banco de pruebas para probar el bloque de detección de fallo del enlace de la Figura 3;
 la Figura 10 ilustra esquemáticamente un banco de pruebas para probar el bloque de detección de fallo del enlace de la Figura 6;
 15 la Figura 11 ilustra esquemáticamente un banco de pruebas para probar el bloque de detección de fallo del enlace de la Figura 7;
 la Figura 12 ilustra esquemáticamente un banco de pruebas para probar el bloque de detección de fallo del enlace de la Figura 8;
 la Figura 13 muestra un resultado de simulación para el bloque de detección de fallo del enlace de la Figura 3;
 20 la Figura 14 muestra un resultado de simulación para el bloque de detección de fallo del enlace de la Figura 6;
 las Figuras 15A y 15B muestran resultados de simulaciones para el bloque de detección de fallo del enlace de la Figura 7; y
 la Figura 16 muestra un resultado de simulación para el bloque de detección de fallo del enlace de la Figura 8.

25 DESCRIPCIÓN DETALLADA DE LA INVENCION

Se describirán realizaciones ejemplares de la presente invención a continuación con referencia a las figuras que acompañan, donde en las figuras, objetos idénticos se indican por números de referencia idénticos. Se entiende que la presente invención no estará limitada a las realizaciones descritas, y que las características y aspectos descritos de las realizaciones se pueden modificar y/o combinar para formar realizaciones adicionales de la presente invención.

Un diagrama esquemático de un aparato inventivo para detectar fallo del enlace en un receptor para recibir una señal de voltaje diferencial a través de una primera línea de señal y una segunda línea de señal se muestra en la Figura 1. El aparato puede corresponderse con el receptor, ser parte del receptor, o ser distinto al receptor, mientras que esté habilitado para detectar dicho fallo del enlace. En el caso no limitante ilustrado en la Figura 1, el aparato se corresponde con el receptor y comprende un amplificador diferencial de interfaz de ganancia finita LVDS, preferiblemente con rechazo de modo común alto junto con indicadores de nivel de la señal, amplitud, e intensidad. La presente invención es aplicable a cualquier tipo de señalización diferencial. Sin la intención de limitar, exclusivamente por motivos de concisión, se hará una referencia ejemplar a continuación para detectar fallo del enlace para un receptor LVDS. Cualquier afirmación hecha a continuación en conexión con el estándar LVDS se entenderá que aplica igualmente a otros estándares de señalización diferencial, y la presente invención se entiende que aplica a todos esos estándares. En otras palabras, la siguiente descripción puede entenderse en el sentido de que cada instancia de "LVDS" podría ser reemplazada por "estándar de señalización diferencial", o similar.

45 El receptor 100 ilustrado en la Figura 1 tienen un primer puerto 110 de entrada para recibir una primera señal a través de una primera línea de señal (no mostrada) y un segundo puerto 120 de entrada para recibir una segunda señal a través de una segunda línea de señal (no mostrada). Sin la intención de limitar, la primera señal (nivel de voltaje) en el primer puerto 110 de entrada se denotará como INP (señal positiva) y la segunda señal (nivel de voltaje) en el segundo puerto 120 de entrada se denotará como INM (señal negativa). La primera señal y la segunda señal juntas constituyen una señal diferencial que es recibida por el receptor. Esto es, para una señal apropiada, la segunda señal alcanza su nivel bajo cuando la primera señal alcanza su nivel alto, y viceversa. La primera y segunda líneas de señal son parte de o se corresponden con un enlace de comunicación (o enlace por acortar).

55 El receptor 100 además comprende un amplificador (amplificador de interfaz) 130 de bajo ruido lineal que puede también configurarse para eliminar una señal de modo común recibida a través del enlace. La salida del amplificador 130 de bajo ruido lineal se encamina a un disparador 140 de Schmitt que está configurado para proporcionar la señal de salida con una histéresis aplicada fija. Aplicar la histéresis asegura que no ocurran conmutaciones de la señal de salida adicionales durante las transiciones en reacción a ruido o señales espurias en la entrada que son más bajas que el umbral de la histéresis. El receptor 100 además comprende un puerto (nodo de salida) 150 de salida para sacar una señal de salida (por ejemplo una señal de terminación única) derivada de la señal diferencial, y un monitor 160 de calidad de enlace. El monitor 160 de calidad de enlace tiene un puerto (nodo de salida) 170 de salida.

65 El receptor 100 (esto es el aparato para detectar fallo del enlace) puede además comprender un bloque B (primera unidad de detección de fallo del enlace, primer bloque de detección de fallo, primer bloque) 600 de detección de

amplitud de señal de entrada diferencial, un bloque C (segunda unidad de detección de fallo del enlace, segundo bloque de detección de fallo del enlace, segundo bloque) 700 indicador de intensidad de señal diferencial, un bloque D (tercera unidad de detección de fallo del enlace, tercer bloque de detección de fallo del enlace, tercer bloque) 800 detector de circuito abierto, y un bloque A (cuarta unidad de detección de fallo del enlace, cuarto bloque de detección de fallo del enlace, cuarto bloque) 300 de detección de balanceo de entrada y balance, que será cada uno descrito en más detalle a continuación. Se entiende que el receptor 100 (esto es el aparato para detectar fallo del enlace) puede comprender cualquiera, cualesquiera dos, cualesquiera tres, o los cuatro desde el primero al cuarto bloque de detección de fallo del enlace.

Se entiende que la descripción a continuación se relaciona con las características del método y las características del aparato correspondiente igualmente.

En la Figura 2 se muestra un banco de pruebas para el receptor 100. En él, la señal LVDS llega al receptor 100 desde una línea de transmisión de 100 Ohm balanceada, terminada diferencialmente con 100 Ohm.

Detector de Amplitud de Señal de Entrada Diferencial

La salida del amplificador 130 de bajo ruido en la Figura 1 también se encamina al primer bloque 600 de detección de fallo del enlace. Alternativamente, la señal de entrada diferencial se puede encaminar directamente al primer bloque 600 de detección de fallo del enlace. El primer bloque 600 de detección de fallo del enlace obtiene (por ejemplo determina) una primera cantidad dependiente de (por ejemplo siendo indicativa de) el más grande entre un valor máximo en el tiempo de un nivel de voltaje que se alcanza en la primera línea de señal y un valor máximo en el tiempo de un nivel de voltaje que se alcanza en la segunda línea de señal, y obtiene (por ejemplo determina) una segunda cantidad dependiente de (por ejemplo siendo indicativa de) un valor máximo en el tiempo de una media de un nivel de voltaje instantáneo en la primera línea de señal y un nivel de voltaje instantáneo en la segunda línea de señal. El primer bloque 600 de detección de fallo del enlace determina si hay presente o no fallo del enlace teniendo como base la primera cantidad y la segunda cantidad, y levanta una bandera de error apropiada (descrita a continuación) si el fallo del enlace está presente. Se entiende que el primer bloque 600 de detección de fallo del enlace, o más generalmente, el aparato para detectar el fallo del enlace según la presente invención, comprende medios apropiados para llevar a cabo las tareas anteriores, así como tareas adicionales descritas a continuación. Se entiende además que un método para detectar fallo del enlace según la presente invención comprende los pasos del método respectivos.

Si el nivel de voltaje de la señal positiva que es entrada del primer bloque 600 de detección de fallo del enlace se denota como V_{INP} y el nivel de voltaje de la señal negativa que es entrada del primer bloque 600 de detección de fallo del enlace se denota como V_{INM} , la primera cantidad depende de (por ejemplo es indicativa de)

$$\max (\max_{t \in T} (V_{INP}(t)), \max_{t \in T} (V_{INM}(t))) , \quad (1)$$

y la segunda cantidad depende de (por ejemplo es indicativa de)

$$\max_{t \in T} \left(\frac{V_{INP}(t) + V_{INM}(t)}{2} \right) , \quad (2)$$

donde T es bien un periodo predeterminado de tiempo con límites fijos en el tiempo, o una ventana de tiempo móvil en el tiempo de una longitud (duración) dada, por ejemplo que comprende todos los tiempos menores que un periodo predeterminado de tiempo anterior al tiempo presente. Esto es, el nivel de voltaje máximo/mínimo en el tiempo es un nivel de voltaje máximo/mínimo que se alcanza respectivamente durante un periodo de tiempo dado o durante una ventana de tiempo móvil dada de una longitud (duración) dada, por ejemplo incluyendo todos los tiempos menores que un periodo de tiempo dado anterior al tiempo presente.

Teniendo como base la primera cantidad y la segunda cantidad, el primer bloque 600 de detección de fallo del enlace determina si el fallo del enlace ha ocurrido o no, y levanta y saca una primera bandera de error respectiva LOWAMP 183 en caso de que haya ocurrido fallo del enlace. Esta determinación puede implicar comparar la primera cantidad y la segunda cantidad. Esta determinación puede además implicar determinar una diferencia entre la primera cantidad y la segunda cantidad, y comparar dicha diferencia con un valor de umbral predeterminado.

Dicho de otra manera, el primer bloque 600 de detección de fallo del enlace mide (determina) una amplitud de señal de la señal diferencial (amplitud de señal diferencial), esto es sin la señal de modo común, por ejemplo determinando la diferencia entre la primera cantidad y la segunda cantidad, y compara la misma con el nivel mínimo requerido para la transmisión de señal LVDS (o para la transmisión de señal según un estándar alternativo respectivo o señalización diferencial) de manera fiable. La primera cantidad se corresponde con la amplitud de pico de la señal positiva o la señal negativa, la que sea mayor, por ejemplo, y la segunda cantidad se corresponde con la amplitud de pico del modo común de la señal positiva y la señal negativa, por ejemplo.

El primer bloque 600 de detección de fallo del enlace puede implementarse tanto por medios de procesamiento de señal digital, por ejemplo, conversión A/D de las señales de entrada, como por circuitos analógicos. La Figura 6 muestra un ejemplo de una implementación del primer bloque 600 de detección de fallo del enlace mediante circuitos analógicos. Aunque la descripción a continuación de la Figura 6 se relaciona con una implementación específica del primer bloque 600 de detección de fallo del enlace mediante circuitos analógicos, las referencias se harán sin embargo al primer bloque 600 de detección de fallo del enlace, por razones de concisión, sin limitación intencionada. En la Figura 6, la amplitud de la señal de cada una de las señales de entrada positiva y negativa se puede determinar con la ayuda de una estructura correspondiente al detector 400 de pico de señal máximo que se ilustra en la Figura 4.

En la Figura 6, el primer bloque 600 de detección de fallo del enlace comprende un primer puerto (nodo de entrada) 610 de entrada, un segundo puerto (nodo de entrada) 620 de entrada, una fuente 630 de voltaje que suministra un voltaje VDD, primera y segunda resistencias (elementos resistivos) 640, 642, del primer al tercer transistores (elementos transistores) 650, 652, 654, primer y segundo condensadores (elementos capacitivos) 660, 662, primera y segunda fuentes 670, 672 de corriente constante, un disparador (un comparador que aplica histéresis) 680 de Schmitt y un puerto (nodo de salida) 690 de salida. Allí, del primer al tercer transistores 650, 652, 654 pueden ser transistores NMOS de modo mejorado, por ejemplo. La primera y segunda fuentes 670, 672 de voltaje se configuran para alimentar las corrientes I_1 , I_2 de polarización respectivamente, que también funcionan como corrientes de fuga a las cargas almacenadas en los condensadores 660 y 662 respectivamente. La primera y segunda resistencias 640, 642 tienen resistencias sustancialmente iguales.

El terminal de puerta del primer transistor 650 está conectado al primer puerto 610 de entrada, el voltaje VDD se proporciona al terminal de fuente, y el terminal de drenaje se conecta a tierra a través de una conexión paralela del primer condensador 660 y la primera fuente 670 de corriente constante. El terminal de puerta del segundo transistor 652 se conecta al segundo puerto 620 de entrada, el voltaje VDD se proporciona al terminal de fuente, y el terminal de drenaje se conecta a tierra a través de la conexión paralela del primer condensador 660 y la primera fuente 670 de corriente constante. Una conexión serie de la primera y segunda resistencias 640, 642 se conecta entre el primer y el segundo puertos 610, 620 de entrada. El terminal de puerta del tercer transistor 654 se conecta a un nodo entre la primera y la segunda resistencia 640, 642, el voltaje VDD se proporciona al terminal de fuente, y el terminal de drenaje se conecta a tierra a través de una conexión paralela del segundo condensador 662 y la segunda fuente 672 de corriente constante.

Las señales INP e INM que se introducen en el primer bloque 600 de detección de fallo del enlace a través del primer y segundo puertos 610, 620 de entrada se puede corresponder con señales que han sido amplificadas diferencialmente por el amplificador 130 de interfaz por un factor G con el modo común eliminado. Sin embargo, la amplificación y eliminación del modo común por el amplificador 130 de interfaz no es estrictamente necesaria. Esto es, las señales INP e INM se pueden también corresponder con la primera y segunda señal, respectivamente.

La amplitud de la señal diferencial se encuentra determinando la amplitud de pico de la señal diferencial. Un modo de determinar la amplitud de pico de la señal diferencial es medir (determinar) la diferencia entre la amplitud de pico de INP o INM, la que sea mayor, y la amplitud de pico del modo común de INP e INM. Allí, el término valor de pico de una cantidad se entiende relacionado con el valor máximo en el tiempo que se alcanza por la cantidad respectiva, donde la determinación del valor de pico puede estar relacionada con un periodo predeterminado de tiempo o una ventana de tiempo móvil de longitud predeterminada, como se describió anteriormente. Según una alternativa, la señal diferencial en el primer y segundo puertos 610, 620 de entrada podría convertirse en una señal de terminación única y el voltaje de pico por lo tanto podría determinarse.

El primer bloque 600 de detección de fallo del enlace opera cargando el primer condensador 660 para voltajes de entrada que son mayores que el voltaje presente en el primer condensador 660 y fugando una pequeña corriente desde el primer condensador 660 por medio de la primera fuente 670 de corriente de forma que se pueden hacer ajustes a voltajes de entrada menores. Si el nivel de voltaje de la primera señal (primer nivel de voltaje) en el primer puerto 610 de entrada está por encima del voltaje del primer condensador 660 (más un voltaje umbral posible del primer transistor 650), una corriente fuente-drenaje puede fluir a través del primer transistor 650 y el primer condensador 660 se carga por el voltaje VDD. El primer condensador 660 también se carga por el voltaje VDD si el nivel de voltaje de la segunda señal (segundo nivel de voltaje) en el segundo puerto 620 de entrada está por encima del voltaje sobre/en el segundo condensador 660 (más un voltaje umbral posible del primer transistor 650). Al mismo tiempo, el primer condensador 660 se descarga por la corriente I_1 de fuga alimentada por la primera fuente 670 de corriente constante. La ecuación diferencial para el voltaje V_1 en el primer condensador 660 por tanto se da por:

$$\frac{dV_1}{dt} = -\frac{I_1}{C_1} + \frac{I_0}{C_1} f(V_{in} - V_1) \quad (3)$$

donde el voltaje V_{in} de entrada es cualquiera entre el primer y segundo niveles de voltaje, I_0 es la corriente de carga (corriente fuente-drenaje del primer transistor 650) dependiente de VDD, y $f(x)$ es una función trans-lineal (esto es

una función que tiene un gradiente dependiente de una potencia positiva de x) dependiente de las características del primer transistor 650. Ejemplos específicos para f(x) incluyen

$$f(x) = \begin{cases} x^2, & x > 0 \\ 0, & x \leq 0 \end{cases} \quad \text{or} \quad f(x) = \begin{cases} e^x, & x > 0 \\ 0, & x \leq 0 \end{cases} . \quad (4)$$

Así, para una elección apropiada de los parámetros implicados, el primer condensador 660 almacena un voltaje correspondiente al mayor entre el nivel de voltaje de pico de la primera señal (o la primera señal amplificada) y el nivel del voltaje de pico de la segunda señal (o la segunda señal amplificada), esto es un voltaje correspondiente al mayor de un nivel de voltaje máximo en el tiempo alcanzado por la primera señal (o la primera señal amplificada) y un nivel de voltaje máximo en el tiempo de la segunda señal (o segunda señal amplificada). Ha de señalarse que la corriente I₁ de fuga permite ajustes en el voltaje de entrada en el tiempo T = V₁C₁/I₁, esto es filtrado en el tiempo de la señal de entrada sobre este periodo de tiempo.

Además, el segundo condensador 662 se carga para voltajes de entrada mayores que el voltaje presente en el segundo condensador 662, y una pequeña corriente se fuga desde el segundo condensador 622 por medio de la segunda fuente 672 de corriente tal que se pueden hacer ajustes a pequeños voltajes de entrada. Si el nivel de voltaje intermedio de la primera señal y la segunda señal (nivel de voltaje intermedio) en el nodo entre la primera resistencia 640 y la segunda resistencia 642 está por encima del voltaje en el segundo condensador 662 (más un posible voltaje umbral del tercer transistor 654), una corriente fuente-drenaje puede fluir a través del tercer transistor 654 y el segundo condensador 662 se carga por el voltaje VDD. Al mismo tiempo, el segundo condensador 662 se descarga por la corriente I₂ de fuga alimentada por la segunda fuente 672 de corriente constante. La ecuación diferencial para el voltaje V₂ en el segundo condensador 662 por tanto se da por:

$$\frac{dV_2}{dt} = -\frac{I_2}{C_2} + \frac{I_0}{C_2} f(V_{in} - V_2) , \quad (5)$$

donde el voltaje V_{in} de entrada es el voltaje en el nodo entre la primera resistencia 640 y la segunda resistencia 642, I₀ es la corriente de carga (corriente fuente-drenaje del tercer transistor 654) dependiente de VDD, y f(x) es una función trans-lineal dependiente de las características del tercer transistor 654. Los ejemplos específicos para f(x) dados en la ecuación (4) también aplican aquí.

El voltaje V₁ en el primer condensador 660 y el voltaje V₂ en el segundo condensador 662 alimentan al comparador 680, que aplica una histéresis correspondiente a una amplitud A_{diff,min} requerida mínima para la amplitud diferencial. Así, el primer bloque 600 de detección de fallo del enlace determina la amplitud de pico de INP e INM dada por la ecuación (1), y resta de ellas la amplitud de pico del máximo del modo común de INP e INM dada por la ecuación (2). La diferencia obtenida es la amplitud A_{diff} de señal diferencial,

$$A_{diff} = \max (\max_{t \in T} (V_{INP}(t)), \max_{t \in T} (V_{INM}(t))) - \max_{t \in T} \left(\frac{V_{INP}(t) + V_{INM}(t)}{2} \right) . \quad (6)$$

La primera bandera de error (primera bandera de fallo) LOWAMP se ajustará si la amplitud A_{diff} es menor que la amplitud A_{diff,min} mínima,

$$LOWAMP = \Theta(A_{diff,min} - A_{diff}) , \quad (7)$$

donde θ(x) es la función (función Heaviside) paso.

Los resultados de simulaciones para el primer bloque 600 de detección de fallo del enlace se describirán con referencia a las Figura 10 y Figura 14. La Figura 10 muestra un banco de pruebas para probar el primer bloque 600 de detección de fallo del enlace, y resultados de simulaciones respectivas se muestran en la Figura 14. El banco de pruebas genera las señales LVDS que salen del amplificador 130 de bajo ruido, que se asume que tiene una ganancia de 4 para el propósito de la simulación, sin intención de limitar. Las formas de onda desde la parte superior del banco de pruebas se muestran en la columna izquierda (cuadrículas 1410, 1415, 1420, 1430) y las salidas de las formas de onda por el primer bloque 600 de detección de fallo del enlace se muestran en la columna derecha (cuadrículas 1440, 1450). La señal máxima de la media de la señal positiva y negativa (DAV_MAX, vista aquí constante por encima de los 0.55V) y la señal diferencia máxima (DIN_MAX) se muestran en la parte superior de la cuadrícula 1440 en la columna derecha. La amplitud de la señal de entrada al primer bloque 600 de detección de fallo del enlace es la de la señal LVDS multiplicada por la ganancia del amplificador 130 de bajo ruido. La simulación muestra que para señales menores que la amplitud A_{diff,min} de señal LVDS requerida (100mV) se levanta una bandera de fallo (cuadrícula 1450). Por ejemplo, para un fallo del enlace corto doble, la amplitud de la señal será mínima y esta situación es identificada por el primer bloque 600 de detección de fallo del enlace.

Indicador de Intensidad de Señal Diferencial

La salida del amplificador 130 de bajo ruido en la Figura 1 también se encamina al segundo bloque 700 de detección de fallo del enlace (indicador de intensidad de señal diferencial). Alternativamente, la señal de entrada diferencial puede encaminarse directamente al segundo bloque 700 de detección de fallo del enlace.

5 Como se describirá a continuación, el segundo bloque 700 de detección de fallo del enlace es capaz de detectar situaciones de entrada única o doble. En el caso de una situación de entrada abierta única, la línea de circuito abierto se acopla al transmisor a través de la resistencia de terminación y retrasará la señal en la línea conectada. La señal de entrada diferencial recibida es una señal filtrada paso alto del transmisor que parece que hace pico en las transiciones de la señal.

15 El segundo bloque 700 de detección de fallo del enlace obtiene (por ejemplo determina) una tercera cantidad dependiente de (por ejemplo siendo indicativa de) un valor integrado en el tiempo de un valor absoluto (módulo) de una diferencia entre el nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal. El segundo bloque 700 de detección de fallo del enlace determina si hay o no presente un fallo del enlace teniendo como base de la primera a la tercera cantidades, y levanta una bandera de error apropiada (descrita a continuación) si el fallo del enlace está presente. Se entiende que el segundo bloque 700 de detección de fallo del enlace, o más generalmente, el aparato para detectar fallo del enlace según la presente invención, comprende los medios apropiados para llevar a cabo las tareas anteriores, así como tareas adicionales descritas a continuación. Se entiende además que un método para detectar fallo del enlace según la presente invención comprende los pasos del método respectivos.

25 Si el nivel de voltaje de la señal positiva que es entrada del segundo bloque 700 de detección de fallo del enlace se denota V_{INP} y el nivel de voltaje de la señal negativa que es entrada del segundo bloque 700 de detección de fallo del enlace se denota V_{INM} , la tercera cantidad depende de (por ejemplo es indicativa de) un valor integrado en el tiempo de $|V_{INP} - V_{INM}|$. Ahí, el segundo bloque 700 de detección de fallo del enlace se puede configurar para filtrar en el tipo la tercera cantidad sobre el tiempo.

30 El segundo bloque 700 de detección de fallo del enlace además determina la amplitud A_{diff} diferencial como se describe anteriormente con referencia al primer bloque 600 de detección de fallo del enlace, por ejemplo mediante la obtención (por ejemplo determinando) de la primera cantidad y la segunda cantidad. Alternativamente, la amplitud A_{diff} diferencial y/o la primera cantidad y la segunda cantidad pueden alimentar al segundo bloque 700 de detección de fallo del enlace desde fuera (esto es desde una fuente externa), por ejemplo desde el primer bloque 600 de detección de fallo del enlace.

35 Teniendo como base de la primera a la tercera cantidades, el segundo bloque 700 de detección de fallo del enlace determina si ha ocurrido o no un fallo del enlace y levanta y saca una segunda bandera de error respectiva LOWSTR 184 en el caso de que el fallo del enlace haya ocurrido. Esta determinación puede implicar comparar la primera cantidad, la segunda cantidad, y la tercera cantidad. Esta determinación puede además implicar determinar una diferencia entre la primera cantidad y la segunda cantidad, y determinar si dicha diferencia es mayor o no que un factor predeterminado de veces la tercera cantidad.

45 Dicho de otra manera, el segundo bloque 700 de detección de fallo del enlace está configurado para medir (determinar) la amplitud de señal de la señal diferencial (intensidad de señal diferencial) en el tiempo. Esto representa una medida de por cuánto tiempo la señal diferencial permanece por encima de la amplitud mínima para un procesamiento de señal fiable. En contraste con un detector de pico que solo registra un valor de pico respectivo que se alcanza en el tiempo, el segundo bloque 700 de detección de fallo del enlace también tiene en cuenta el tiempo que la señal se queda en el valor de pico o por encima de un umbral dado, tal como la amplitud mínima para procesamiento de señal fiable. Cuanto más tiempo se pueda mantener el valor máximo de la señal, mayor será la relación de señal a ruido y en consecuencia, mayor será la intensidad (potencia) de la señal diferencial. En el caso de que se encuentre que la intensidad de la señal diferencial es débil, la segunda bandera de error LOWSTR se levanta para indicar que la relación señal a ruido de la señal de entrada está afectada. En tal caso la forma de la señal es bastante puntiaguda y no se corresponde con la serie sinusoidal de lóbulos redondeados que se espera de una señal diferencial que tienen una buena intensidad de señal diferencial. Al contrario que el detector de pico, el segundo bloque 700 de detección de fallo del enlace es capaz de detectar fallo del enlace aun para tales señales diferenciales puntiagudas para las cuales los valores de pico de los niveles de voltaje respectivos de la primera y la segunda señales están por encima de un umbral dado aunque la intensidad de la señal diferencial general sea insuficiente.

60 También el segundo bloque 700 de detección de fallo del enlace se puede implementar tanto mediante medios de procesamiento de señal digital, por ejemplo tras una conversión A/D de las señales de entrada, o mediante circuitos analógicos. La Figura 7 muestra un ejemplo de una implementación del segundo bloque 700 de detección de fallo del enlace mediante circuitos analógicos. Aunque la descripción a continuación de la Figura 7 se relaciona con una implementación específica del segundo bloque 700 de detección de fallo del enlace mediante circuitos analógicos,

las referencias se harán sin embargo al segundo bloque 700 de detección de fallo del enlace, por razones de concisión, sin limitación intencionada.

5 En la Figura 7, el segundo bloque 700 de detección de fallo del enlace comprende un primer sub bloque 701 y un segundo sub bloque 702. El primer sub bloque 701 es idéntico en configuración al primer bloque 600 de detección de fallo del enlace, con la excepción de que el disparador 680 de Schmitt se reemplaza por un amplificador de ganancia que saca la diferencia entre la primera cantidad y la segunda cantidad, o más específicamente, que saca la amplitud A_{diff} de señal diferencial definida anteriormente. Alternativamente, si la amplitud A_{diff} de señal diferencial se proporciona externamente, no es necesario que el segundo bloque 700 de detección de fallo del enlace comprenda el primer sub bloque 701.

10 El segundo sub bloque 702 del segundo bloque 700 de detección de fallo del enlace comprende un primer puerto (nodo de entrada) 710 de entrada, un segundo puerto (nodo de entrada) 720 de entrada, una fuente de voltaje (no mostrada) que suministra un voltaje VDD, de la primera a la cuarta resistencias (elementos resistivos) 740, 742, 744, 746, del primer al sexto transistores (elementos transistores) 750, 752, 754, 755, 756, 757, un condensador (elemento capacitivo) 760, de la primera a la cuarta fuentes 770, 772, 774, 776 de corriente constante, un disparador 782 de Schmitt (un comparador que aplica histéresis), y un puerto (nodo de salida) 790 de salida. Allí, el primer y segundo transistores 750, 752 pueden ser transistores NMOS de modo mejorado, por ejemplo, y del tercer al sexto transistores 754, 755, 756, 757 pueden ser transistores PMOS de modo mejorado, por ejemplo. De la primera a la cuarta fuentes 770, 772, 774, 776 de corriente constante se configuran para alimentar las corrientes I_1, I_2 de polarización respectivamente, que también funcionan como corrientes de corriente I_1, I_2, I_3, I_4 , respectivamente. El condensador 760 tiene capacitancia C. La primera y segunda resistencias 740, 742 tienen resistencias sustancialmente iguales.

25 El terminal de puerta del primer transistor 750 está conectado al primer puerto 710 de entrada, el voltaje VDD se proporciona al terminal de fuente, y el terminal de drenaje se conecta a tierra a través de una conexión paralela de la primera fuente 770 de corriente constante y una conexión serie de la primera resistencia 740, la segunda resistencia 742, y una tercera fuente 774 de corriente constante. La segunda fuente 772 de corriente constante se conecta entre el terminal de drenaje del primer transistor 750 y el voltaje VDD. El terminal de puerta del segundo transistor 752 se conecta al segundo puerto 720 de entrada, el voltaje VDD se proporciona al terminal de fuente, y el terminal de drenaje se conecta a tierra a través de la conexión paralela de la tercera fuente 774 de corriente constante y una conexión serie de la primera resistencia 740, la segunda resistencia 742, y la primera fuente 770 de corriente constante. La cuarta fuente 776 de corriente constante se conecta entre el terminal de drenaje del segundo transistor 752 y el voltaje VDD. Los terminales de puerta del tercer y cuarto transistores 754, 755 y el terminal de drenaje del tercer transistor 754 se conectan respectivamente a un nodo entre la segunda 772 fuente de corriente constante y el terminal de drenaje del primer transistor 750. Los terminales de puerta del quinto y sexto transistores 756, 757 y el terminal de drenaje del quinto transistor 756 se conectan respectivamente a un nodo entre la cuarta 776 fuente de corriente constante y el terminal de drenaje del segundo transistor 752. El voltaje VDD se proporciona a los terminales de fuente del tercer al sexto transistores 754, 755, 756, 757. El terminal de drenaje del cuarto transistor 755 se conecta a tierra a través de una conexión paralela de la tercera resistencia 744 y una conexión paralela del condensador 760 y la cuarta resistencia 746. El terminal de drenaje del sexto transistor 757 se conecta a tierra a través de una conexión paralela de la cuarta resistencia 746 y una conexión paralela del condensador 760 y la tercera resistencia 744. El voltaje V sobre el condensador 760 se proporciona al amplificador 780, el otro puerto del cual está conectado a tierra. El comparador 780 puede tener una ganancia M_F de amplificación mayor que uno. En un ejemplo específico, se elige $M_F = 3$. La salida del amplificador 780 y la salida del primer sub bloque (o alternativamente, la diferencia proporcionada de forma externa entre la primera y la segunda cantidades, esto es A_{diff}) son alimentadas al disparador 782 de Schmitt (que puede también ser reemplazado por un comparador simple).

50 Las señales INP e INM que se introducen en el (el segundo sub bloque 702 de) segundo bloque 700 de detección de fallo del enlace a través del primer y segundo puertos 710, 720 de entrada se pueden corresponder con señales que han sido amplificadas diferencialmente por el amplificador 130 de interfaz por un factor G con el modo común eliminado. Sin embargo, la amplificación y eliminación del modo común por el amplificador 130 de interfaz no es estrictamente necesaria. Esto es, las señales INP e INM se pueden también corresponder con la primera y segunda señales, respectivamente. Por cierto, lo mismo es verdad para las señales que se introducen en el primer sub bloque 701.

60 La intensidad de la señal diferencial se encuentra determinando la media del valor absoluto (módulo) del área bajo el voltaje diferencial sobre INP e INM en el tiempo. Con la configuración anterior del segundo sub bloque 702, el voltaje absoluto del voltaje diferencial $V_{INP} - V_{INM}$ se convierte con un factor de escala R_L/R sobre el condensador 760 para promediar. La dependencia con el tiempo del voltaje $V = A_{intensidad}$ sobre el condensador 760 viene dada por

$$\frac{dV}{dt} = -\frac{V}{R_L C} + \frac{|V_{INP} - V_{INM}|}{RC} \quad (8)$$

donde R es el factor de conversión amplitud-a-corriente del voltaje diferencial, y R_L es el factor de normalización de la resistencia. En consecuencia, el voltaje $V = A_{\text{intensidad}}$ sobre el condensador 760 (voltaje de intensidad diferencial) depende de un valor integrado en el tiempo de una diferencia entre el nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal y es una medida de la media del valor absoluto del área debajo del voltaje diferencial sobre INP e INM en el tiempo.

Mediante la comparación del voltaje de intensidad de la señal diferencial $V = A_{\text{intensidad}}$ con la amplitud A_{diff} de la señal diferencial la condición de fallo para una señal de baja intensidad se puede identificar aun cuando la amplitud de entrada sea grande, pero la intensidad sea baja. La segunda bandera de error (segunda bandera de fallo) LOWSTR será levantada (por el disparador 782 de Schmitt) si el voltaje de intensidad diferencial $V = A_{\text{intensidad}}$ es mejor que una fracción dada $1/M_F$ de la amplitud A_{diff} de señal diferencial, esto es

$$LOWSTR = \Theta(A_{\text{diff}} - M_F A_{\text{intensidad}}) \quad (9)$$

Sin intención de limitar, una opción razonable para el factor M_F de multiplicación (aplicado por el comparador 780) es tres. Por ejemplo, el factor M_F de multiplicación puede estar entre 2 y 4.

Dicho de otra manera, el segundo bloque 700 de detección de fallo del enlace mide (determina) la media – en vez del pico – del valor absoluto de la amplitud en el tiempo y la compara con la amplitud de pico máxima. Si esta media ($A_{\text{intensidad}}$) es menor que una fracción $1/M_F$ dada de la amplitud de pico máxima (A_{diff}), se marca un error dado que esta condición es indicativa de distorsión de señal significativa.

Los resultados de simulaciones para el segundo bloque 700 de detección de fallo del enlace se describirán con referencia a las Figura 11 y Figura 15. La Figura 11 muestra un banco de pruebas para probar el segundo bloque 700 de detección de fallo del enlace, y resultados de simulaciones respectivas se muestran en las Figura 15A y Figura 15B. El banco de pruebas genera las señales LVDS que salen del amplificador 130 de bajo ruido en la Figura 1, que se asume que tiene una ganancia de 4 para el propósito de la simulación, sin intención de limitar.

Para la primera simulación ilustrada en la Figura 15A, el banco de pruebas genera la señal LVDS como saldría del amplificador 130 de bajo ruido. Las formas de onda desde la parte superior del banco de pruebas se muestran en la columna izquierda (cuadrículas 1510, 1515, 1520, 1530) y las formas de onda del segundo bloque 700 de detección de fallo del enlace se muestran en la columna derecha (cuadrículas 1540, 1550, 1560, 1570). En la columna derecha, la cuadrícula 1540 de la parte superior muestra la intensidad de la señal (DSTR), la segunda cuadrícula 1550 muestra la intensidad de la señal multiplicada por un factor de 1.5 (curva superior) y la amplitud de pico máxima de la señal (DAMP, curva inferior), la tercera cuadrícula 1560 representa el nivel de modo común máximo (MLVL, curva superior) y el nivel de pico diferencial máximo (PKLVL, curva inferior), y la cuadrícula 1570 inferior muestra el indicador de intensidad de señal baja (OUT o LOWSTR). Para el caso de la señal ilustrada en la Figura 15A, se presenta una señal completa para los primeros 30 μ s. Tras 30 μ s la señal se convierte en cero, lo que el indicador de intensidad de señal advierte y lo que se señala con una bandera como intensidad de señal baja sobre 14 μ s después de la pérdida de la señal de entrada.

Para la segunda simulación ilustrada en la Figura 15B, el banco de pruebas emula un circuito abierto en el terminal inferior (negativo) que conduce a una señal filtrada paso alto. Las formas de onda mostradas en las columnas izquierda y derecha de la Figura 15B se corresponden con las de la Figura 15A. El circuito abierto en el terminal inferior (negativo) se simula que está presente desde los 20 μ s en adelante. La señal diferencial (Entrada Diferencial) se ve como excede 1.2V detrás del amplificador 130 de bajo ruido y representaría así una señal mayor que 300mV en el terminal del receptor de entrada de LVDS. Mientras esta señal hubiera tenido la amplitud y balance requeridos para pasar por una señal diferencial válida, el segundo bloque 700 de detección de fallo del enlace advierte la naturaleza puntiaguda (esto es potencia débil) de la señal y señala con bandera la intensidad de señal baja.

Para el caso especial de un fallo abierto doble en el cual ocurren auto oscilaciones, la naturaleza puntiaguda de la señal de entrada sería detectada por el segundo bloque 700 de detección de fallo del enlace.

Detector de Circuito Abierto

La señal diferencial de entrada también se encamina al tercer bloque 800 de detección de fallo del enlace (detector de circuito abierto). El tercer bloque 800 de detección de fallo del enlace está configurado para aplicar una corriente I_D periódica a la primera línea de señal y a la segunda línea de señal (esto es en el modo común), y, mientras que se aplica la corriente periódica, para obtener (por ejemplo determinar) una cuarta cantidad dependiente de (por ejemplo siendo indicativa de) un valor de media en el tiempo de una media (por ejemplo una media aritmética, o voltaje de medio punto) del nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal, así como una quinta cantidad dependiente de (por ejemplo siendo indicativa de) un valor de media en el tiempo de medias (por ejemplo una media aritmética, o voltaje de medio punto) del nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal obtenidos en tiempos predeterminados. Los tiempos predeterminados pueden ser esos tiempos en los cuales la corriente

periódica alcanza uno de sus valores extremos (esto es su valor máximo, o su valor mínimo). El tercer bloque 800 de detección de fallo del enlace determina si el fallo del enlace está presente o no teniendo como base la cuarta cantidad y la quinta cantidad, y levanta una bandera de error apropiada (descrita a continuación) si el fallo del enlace está presente. Se entiende que el tercer bloque 800 de detección de fallo del enlace, o más generalmente, el aparato para detectar el fallo del enlace según la presente invención, comprende medios apropiados para llevar a cabo las tareas anteriores, así como tareas adicionales descritas a continuación. Se entiende además que un método para detectar fallo del enlace según la presente invención comprende los pasos del método respectivos.

Si el nivel de voltaje de la señal positiva que es entrada del tercer bloque 800 de detección de fallo del enlace se denota como V_{INP} y el nivel de voltaje de la señal negativa que es entrada del tercer bloque 800 de detección de fallo del enlace se denota como V_{INM} , la cuarta cantidad depende de (por ejemplo es indicativa de)

$$\left(\frac{V_{INP}(t) + V_{INM}(t)}{2} \right), \quad (10)$$

donde \bar{x} indica una media en el tiempo (valor de media en el tiempo, o media del tiempo). La media en el tiempo se toma preferiblemente por un periodo T que puede ser bien un periodo predeterminado de tiempo con límites fijos en el tiempo, o una ventana de tiempo móvil de una longitud dada (duración), por ejemplo que incluye todos los tiempos menores que un periodo dado de tiempo anteriores al tiempo presente. Si la corriente periódica se establece como $I_D = I_{ARB} \cdot \cos(\omega t)$, la quinta cantidad depende de (por ejemplo es indicativa de)

$$\overline{\left(\frac{V_{INP}(t) + V_{INM}(t)}{2} \right) \Big|_{\omega t = 2n\pi}} \sim \frac{1}{N+1} \sum_{n=0}^N \left(\frac{V_{INP}(t) + V_{INM}(t)}{2} \right) \Big|_{\omega t = 2n\pi}, \quad (11)$$

donde $N = (\omega T)/(2\pi)$. Alternativamente, las muestras podrían tomarse en $\omega t = (2n + 1) \cdot \pi$ en vez de en $\omega t = 2n \cdot \pi$. En general, las muestras se podrían tomar en tiempos espaciados entre sí por el periodo de la corriente periódica, mientras que la corriente periódica sea diferente de cero en esos tiempos. Aún más general, las muestras podrían también obtenerse mediante la convolución de la media de los niveles de voltaje instantáneos con una función de muestreo periódico que tenga el mismo periodo que la corriente periódica. Así, en general, se puede decir que las muestras se obtienen según la corriente periódica, o según el periodo de la corriente periódica. Hay que señalar que si la función de muestreo periódico se elige como una secuencia periódica de funciones δ , se obtendría el muestreo anterior en tiempos predeterminados. Además debe entenderse que la función coseno en la definición de $I_D = I_{ARB} \cdot \cos(\omega t)$ puede reemplazarse por cualquier otra función periódica, tal como una función cuadrada o función triangular. En esos casos, las muestras se podrían tomar bien en los valores de la función máximos respectivos o en los valores de la función mínimos respectivos.

Teniendo como base la cuarta cantidad y la quinta cantidad, el tercer bloque 800 de detección de fallo del enlace determina si un fallo del enlace ha ocurrido o no y levanta y saca una tercera bandera de error respectiva (tercera bandera de fallo) OC 185. Esta determinación puede implicar comparar la cuarta cantidad y la quinta cantidad. Esta determinación puede además implicar determinar una (modo común) impedancia Z_{CM} del conductor (enlace de comunicación) formada por la primera línea de señal y la segunda línea de señal teniendo como base una diferencia entre la cuarta cantidad y la quinta cantidad y la amplitud I_{ARB} de la corriente I_D periódica, y comparando dicha impedancia con un umbral $Z_{CM,MAX}$ predeterminado para el valor de impedancia.

Dicho de otra manera, el tercer bloque 800 de detección de fallo del enlace aplica una amplitud muy pequeña y una señal de frecuencia baja en el modo común en la entrada (esto es en ambas líneas de entrada en el modo común) para medir el voltaje de modo común resultante, que es una función de la resistencia de modo común a la fuente. El voltaje de modo común se mide de manera síncrona con la corriente periódica aplicada, que puede ser, pero no está limitada a, bien una onda cuadrada de baja frecuencia, una senoide, triangular u otra forma de onda o incluso una señal de ancho espectro de baja frecuencia pseudo aleatoria, mientras no influya en el ruido de fase de la señal LVDS. De este modo, el tercer bloque 800 de detección de fallo del enlace es capaz de medir la impedancia de salida del modo común del transmisor de la fuente. Si la impedancia Z_{CM} de salida del modo común real de la fuente es mayor que un valor de umbral dado $Z_{CM,MAX}$, la bandera de error de circuito abierto (tercera bandera de error) OC se levanta. Hay que señalar que la señal de sondeo no compromete el ruido de fase de la señal LVDS recibida por su baja potencia, baja frecuencia y naturaleza de modo común.

También el tercer bloque 800 de detección de fallo del enlace puede implementarse tanto por medios de procesamiento de señal digital, por ejemplo, conversión A/D de las señales de entrada, como por circuitos analógicos. La Figura 8 muestra un ejemplo de una implementación del tercer bloque 800 de detección de fallo del enlace mediante circuitos analógicos. Aunque la descripción a continuación de la Figura 8 se relaciona con una implementación específica del tercer bloque 800 de detección de fallo del enlace mediante circuitos analógicos, las referencias se harán sin embargo al tercer bloque 800 de detección de fallo del enlace, por razones de concisión, sin limitación intencionada.

En la Figura 8, el tercer bloque 800 de detección de fallo del enlace comprende un primer puerto (nodo de entrada) 810 de entrada, un segundo puerto (nodo de entrada) 820 de entrada, primera y segunda fuentes 830, 832 de voltaje que suministran los voltajes V_1 , V_2 , respectivamente, de la primera a la séptima resistencias (elementos resistivos) 840, 842, 844, 846, 847, 848, 849, primer y segundo condensador (elementos capacitivos) 860, 862, primera y segunda fuentes 870, 872 de corriente, un conmutador (elemento de conmutación) 874, un disparador (un comparador que aplica una histéresis) 880 de Schmitt y un puerto (nodo de salida) 890 de salida. Allí, la primera y segunda fuentes 870, 872 de corriente se configuran para alimentar las corrientes I_{D1} , I_{D2} , respectivamente con $I_{D1} = I_{D2} = I_{ARB} \cdot \cos(\omega t)$, donde la función coseno se entiende como una representación no limitante de funciones de formas de onda posibles. El primer y segundo condensadores 860, 862 tienen capacitancias C_1 , C_2 , respectivamente, y la tercera y cuarta resistencias 844, 846 tienen resistencias sustancialmente iguales.

La primera y segunda fuentes 870, 872 de corriente están conectadas para ser capaces de aplicar corrientes I_{D1} , I_{D2} periódicas a la primera línea de señal a través del primer puerto 810 de entrada y a la segunda línea de señal a través del segundo puerto 820 de entrada, respectivamente. Hay que señalar que la primera y la segunda fuentes 870, 872 de corriente se pueden reemplazar por una única fuente de corriente que esté conectada a la primera línea de señal y a la segunda línea de señal. La primera y segunda resistencias 840, 842 se conectan en serie entre el primer y segundo puertos 810, 820 de entrada. De igual forma, la tercera y cuarta resistencias 844, 846 se conectan en serie entre el primer y segundo puertos 810, 820 de entrada. La segunda fuente 832 de voltaje se conecta a un nodo entre la primera y segunda resistencias 840, 842 a través de la séptima resistencia 849 y conectada a tierra en su otro extremo. El primer condensador 860 se conecta al nodo entre la primera y segunda resistencias 840, 842 a través de la quinta resistencia 847 y conectada a tierra en su otro extremo. El segundo condensador 862 se conecta a un nodo entre la tercera y la cuarta resistencias 844, 846 a través del conmutador 874 y conectado a tierra en su otro extremo. Dado que los valores de la primera y segunda resistencias 840, 842 son sustancialmente iguales, el voltaje en el nodo entre la primera y segunda resistencias 840, 842 se corresponde con el voltaje del punto medio de los niveles de voltaje en la primera y segunda líneas de señal. De igual forma, dado que los valores de las resistencias de la tercera y cuarta resistencias 844, 846 son sustancialmente iguales, el voltaje en el nodo entre la tercera y cuarta resistencias 844, 846 se corresponde con el voltaje del punto medio de los niveles de voltaje en la primera y segunda líneas de señal. El voltaje sobre el primer condensador 860 y el voltaje sobre el segundo condensador 862 alimentan al disparador 880 de Schmitt, la salida del cual alimenta al puerto 890 de salida. El disparador 880 de Schmitt saca la tercera bandera de error OC si la diferencia entre los voltajes anteriormente mencionados está por encima de un valor de umbral predeterminado.

Configurado como anteriormente, el tercer bloque 800 de detección de fallo del enlace opera inyectando una corriente de modo común a los puertos INP e INM (primer y segundo puertos 810, 820 de entrada) con un valor medio de cero a una frecuencia baja tal que no influye en la señal diferencial. Dos detectores de voltaje de modo común operan en el tercer bloque 800 de detección de fallo del enlace: un primero para medir el voltaje $V_{CMLVL} = V_{AVG}$ de modo común medio por largo tiempo que es insensible a la corriente de modo común inyectada (dado que la corriente de modo común tiene un valor de media cero), el segundo para medir el voltaje V_{DETLVL} de modo común medio por largo tiempo de manera síncrona con la corriente de modo común inyectada. La diferencia entre los dos voltajes de modo común medidos da una indicación de la impedancia de modo común adjunta a los puertos INP e INM. Cuando dicha impedancia de modo común es mayor que la impedancia $Z_{CM,MAX}$ de umbral especificada, se establece la tercera bandera de error OC. Allí, se asume que la impedancia de modo común es baja a frecuencias bajas debido a una configuración del circuito transmisor como la discutida en "LVDS I/O Interface for GB/s-per-Pin Operation in 0.35-um CMOS", IEEE Journal of Solid State Circuits, vol. 36, No.4, April 2001.

Dado que los valores de las resistencias R_1 , R_2 de la primera y segunda resistencias 440, 442, respectivamente, son mucho más pequeños que los valores de las resistencias R_5 , R_9 , de la quinta y novena resistencias 847, 849, respectivamente, esto es $R_1, R_2 \ll R_5, R_9$, el voltaje de modo común medio de los puertos INP e INM se encuentra promediando el voltaje de modo común entre la primera y segunda resistencias 840, 842 en el tiempo por ejemplo un filtro paso bajo implementado por la quinta resistencia 847 y el quinto condensador 860. Se podrían usar filtros paso bajo de mayor orden si fuera necesario. Con suficiente filtrado, el voltaje V_{CMLVL} de modo común detectado sobre el primer condensador 860 es sustancialmente igual al voltaje V_{AVG} de modo común medio. La derivada del tiempo del voltaje V_{CMLVL} está dada por

$$\frac{dV_{CMLVL}}{dt} = \frac{\frac{1}{2}(V_{INP} - V_{INM}) - V_{CMLVL}}{R_5 C_1} \quad (12)$$

El voltaje inducido del modo común depende de la corriente I_D con amplitud I_{ARB} en la frecuencia angular ω generada por la primera y segunda fuentes 870, 872 de corriente en las resistencias equivalentes $R_{CM,P}$ y $R_{CM,M}$ entre los puertos INP e INM y la primera y segunda fuentes 870, 872 de corriente, respectivamente, y del voltaje V_{AVG} de modo común medio según

$$\frac{V_{INP}+V_{INM}}{2} = V_{AVG} + I_{ARB} \cos(\omega t) \frac{R_{CM,P}+R_{CM,M}}{2} , \quad (13)$$

5 asumiendo otra vez, sin intención de limitar, una función coseno para la función de forma de onda de la corriente I_D periódica. Muestreando el voltaje anterior en valores extremos de la corriente periódica, por ejemplo en $\cos(\omega t) = 1$ o alternativamente en $\cos(\omega t) = -1$ en el segundo condensador 862 y filtrando apropiadamente (no mostrado en la Figura 8), se obtiene el voltaje V_{DETLVL} del detector. Comparando este voltaje V_{DETLVL} con el voltaje $V_{CMLVL} = V_{AVG}$ de modo común medio, la impedancia del modo común se puede determinar por

$$Z_{CM} = \frac{V_{DETLVL}-V_{CMLVL}}{I_{ARB}} = \frac{R_{CM,P}+R_{CM,M}}{2} . \quad (14)$$

10 Para valores de la impedancia Z_{CM} de modo común por encima del umbral $Z_{CM,MAX}$, se establece la bandera de circuito abierto OC (tercera bandera de error), esto es

$$OC = \Theta(Z_{CM,MAX} - Z_{CM}) . \quad (15)$$

15 Hay que señalar que en vez de muestrear el voltaje de modo común, el voltaje de modo común podría también alternativamente convolucionarse con la señal $\cos(\omega t)$ (o la función de forma de onda periódica aplicable respectiva) para extraer la impedancia de modo común. Además hay que señalar que el voltaje de modo común podría también muestrearse en tiempos para los cuales la corriente I_D periódica no alcance uno de sus valores extremos, siempre que se aplique un factor de corrección adecuado. El requisito mínimo para los tiempos para muestrear el voltaje de modo común es que dichos tiempos estén espaciados entre ellos por el periodo de la corriente I_D periódica, y que para dichos tiempos la corriente I_D periódica sea distinta de cero. En términos más generales, como se indicó anteriormente, las muestras podrían también obtenerse convolucionando la media de los niveles de voltaje instantáneos con una función de muestreo periódica que tenga el mismo periodo que la corriente periódica.

25 Los resultados de las simulaciones para el tercer bloque 800 de detección de fallo del enlace serán descritos en referencia a las Figura 12 y Figura 16. La Figura 12 muestra un banco de pruebas para probar el tercer bloque 800 de detección de fallo del enlace, y los resultados de la simulación respectivos se muestran en la Figura 16. En la Figura 16, las formas de onda desde la parte superior del banco de pruebas se muestran en la columna izquierda (cuadrículas 1610, 1620, 1630, 1630, 1635, 1640) y las formas de onda del segundo bloque 700 de detección de fallo del enlace se muestran en la columna derecha (cuadrículas 1650, 1660). La cuadrícula 1660 inferior en la columna de la derecha muestra la señal de modo común filtrada (CMLVL, curva inferior sobre los 1.25V) y la señal de impedancia de la entrada de la fuente del detector (DETLVL, curva superior). Desde $500\mu S$ a $1000\mu S$ las entradas se desconectan de la fuente como se indica por la señal de control del conmutador (CONECTADO).
35 Durante la desconexión, una impedancia alta de fuente se detecta y se levanta la bandera de circuito abierto por el tercer bloque 800 de detección de fallo del enlace.

40 Para un circuito abierto doble la impedancia de modo común a la fuente es muy grande y los resultados en un voltaje de modo común oscilan, lo que por encima de un nivel determinado (en la implementación actual se toman 400mV) indica un circuito abierto. La bandera de salida de circuito abierto (OC) se levanta en consecuencia. Además, con la sensibilidad aumentada del tercer bloque 800 de detección de fallo del enlace un circuito abierto en uno o dos terminales también sería detectado aun si las resistencias de terminación de LVDS estuvieran conectadas a tierra. Un circuito abierto cambiaría la impedancia de modo común que sería indicativa de la condición de fallo abierto único y doble. La frecuencia de operación baja del tercer bloque 800 de detección de fallo del enlace asegura que la medida de impedancia no se ve afectada negativamente por la capacitancia de línea adjunta.

50 Como se describirá a continuación, un error será señalado por el cuarto bloque 300 de detección de fallo del enlace para el caso especial de un fallo abierto doble donde ocurran auto oscilaciones. Dependiendo de las circunstancias, señales recogidas más grandes pueden no identificarse como erróneas por cualquiera entre el primer, segundo y cuarto bloques 600, 700, 300 de detección de fallo del enlace. Tal situación de error se identifica como señalada por una bandera por el tercer 800 bloque de detección de fallo del enlace.

Oscilación de Entrada y Detector de Balance

55 La señal diferencial de entrada también se encamina al cuarto bloque 300 de detección de fallo del enlace (oscilación de entrada y detector de balance). El cuarto bloque 300 de detección de fallo del enlace está configurado para obtener (por ejemplo determinar) una sexta cantidad dependiente de (por ejemplo siendo indicativa de) un valor máximo en el tiempo de un nivel de voltaje que se alcanza en una entre la primera señal de línea y la segunda señal de línea y un valor mínimo en el tiempo del nivel de voltaje que se alcanza en una entre la primera señal de línea y la segunda señal de línea. El cuarto bloque 300 de detección de fallo del enlace determina si hay presente un fallo del enlace o no teniendo como base la sexta cantidad, y levanta una bandera de error apropiada (descrita a continuación) si el fallo del enlace está presente. Se entiende que el cuarto bloque 300 de detección de fallo del enlace, o más generalmente, el aparato para detectar el fallo del enlace según la presente invención, comprende

medios apropiados para llevar a cabo las tareas anteriores, así como tareas adicionales descritas a continuación. Se entiende además que un método para detectar fallo del enlace según la presente invención comprende los pasos del método respectivos.

5 Si el nivel de voltaje de la señal positiva que es entrada del cuarto bloque 300 de detección de fallo del enlace se denota como V_{INP} y el nivel de voltaje de la señal negativa que es entrada del cuarto bloque 300 de detección de fallo del enlace se denota como V_{INM} , la sexta cantidad depende de (por ejemplo es indicativa de) $\max_{t \in T} (V_{INP}(t))$ y $\min_{t \in T} (V_{INP}(t))$ si se aplican a la primera (positiva) línea de señal, esto es a la primera (positiva) señal, y de $\max_{t \in T} (V_{INM}(t))$ y $\min_{t \in T} (V_{INM}(t))$ si se aplican a la segunda (negativa) línea de señal, esto es a la segunda (negativa) línea de señal. Más específicamente, la sexta cantidad depende de (por ejemplo es indicativa de, o se corresponde con) la diferencia

$$A_{INP} = \max_{t \in T} (V_{INP}(t)) - \min_{t \in T} (V_{INP}(t)) \quad (16)$$

15 en el primer caso, o con

$$A_{INM} = \max_{t \in T} (V_{INM}(t)) - \min_{t \in T} (V_{INM}(t)) \quad (17)$$

20 en el último caso, donde T es un periodo predeterminado de tiempo o una ventana de tiempo móvil como se describió anteriormente.

El cuarto bloque 300 de detección de fallo del enlace está configurado para determinar si ha ocurrido o no fallo del enlace teniendo como base la sexta cantidad determinada y para levantar una cuarta bandera de error de salida (cuarta bandera de fallo) STATICP 180 en el primer caso o STATICM 182 en el último caso, si ha ocurrido el fallo del enlace. Esta determinación puede implicar comparar la sexta cantidad con un valor de umbral dado.

El cuarto bloque 300 de detección de fallo del enlace puede además estar configurado para obtener (por ejemplo determinar) una séptima cantidad dependiente de (por ejemplo siendo indicativa de) un valor máximo en el tiempo de un nivel de voltaje que se alcanza en la otra entre la primera línea de señal y la segunda línea de señal y un valor mínimo en el tiempo del nivel de voltaje que se alcanza en la otra entre la primera línea de señal y la segunda línea de señal.

35 Si la sexta cantidad aplica a la primera (señal positiva), la séptima cantidad depende de (por ejemplo, es indicativa de) $\max_{t \in T} (V_{INM}(t))$ y $\min_{t \in T} (V_{INM}(t))$, y si por el contrario, la sexta cantidad aplica a la segunda (señal negativa), de $\max_{t \in T} (V_{INP}(t))$ y $\min_{t \in T} (V_{INP}(t))$. Más específicamente, la séptima cantidad depende de (por ejemplo es indicativa de, o se corresponde con) la diferencia A_{INM} como se da en la ecuación (17) en el primer caso, y depende de (o se corresponde con) la diferencia A_{INP} como se da en la ecuación (16) en el último caso.

40 Entonces, el cuarto bloque 300 de detección de fallo del enlace se configura para determinar si ha ocurrido fallo del enlace o no teniendo como base la séptima cantidad y levanta y saca una quinta bandera de error (quinta bandera de fallo) STATICM en el primer caso o STATICP en el último caso, si ocurre el fallo del enlace. Esta determinación puede implicar comparar la séptima cantidad con un valor de umbral dado. Además, el cuarto bloque 300 de detección de fallo del enlace puede estar configurado para determinar si ha ocurrido o no un fallo del enlace teniendo como base la sexta cantidad y la séptima cantidad y para levantar y sacar una sexta bandera de error (sexta bandera de fallo) si el fallo del enlace ha ocurrido. Esta determinación puede implicar comparar la sexta cantidad y la séptima cantidad. Esta determinación puede además implicar determinar si una tasa entre la sexta cantidad y la séptima cantidad está o no dentro de un intervalo dado.

50 En otras palabras, el cuarto bloque 300 de detección de fallo del enlace mide (determina) la oscilación de entrada (oscilación de voltaje, oscilación de voltaje del terminal de entrada) con un detector de pico, para cada una de las entradas INP, INM por separado y compara las oscilaciones de entrada respectivas con el nivel A_{MIN} de voltaje mínimo requerido para una transmisión fiable. La oscilación de entrada para una señal se define por la diferencia entre el nivel de voltaje máximo en el tiempo que se alcanza por la señal y el nivel de voltaje mínimo en el tiempo que se alcanza por la señal. Una bandera de fallo (una entre la cuarta y la quinta banderas de error) se levanta para cada señal de entrada si la señal de entrada respectiva tiene una oscilación de voltaje reducida (esto es una oscilación de voltaje por debajo de un nivel A_{MIN} de voltaje mínimo). Estas banderas de error serán referidas como STATICP para la señal positiva y STATICM para la señal negativa. Además, el cuarto bloque 300 de detección de fallo del enlace también compara las oscilaciones de voltaje del terminal de entrada positivo y negativo y detecta un desbalanceo entre ellas. Una bandera de fallo UNBAL (sexta bandera de error) se levanta si las señales positiva y negativa difieren en amplitud de señal (esto es en oscilación de voltaje) por más de una fracción dada, esto es por más que un factor M_F dado. Por ejemplo, M_F puede elegirse entre 2 y 4, por ejemplo 3.

60 El cuarto bloque 300 de detección de fallo del enlace puede implementarse tanto por medios de procesamiento de señal digital, por ejemplo, conversión A/D de las señales de entrada, como por circuitos analógicos. La Figura 3

muestra un ejemplo de una implementación del cuarto bloque 300 de detección de fallo del enlace mediante circuitos analógicos. Aunque la descripción a continuación de la Figura 3 se relaciona con una implementación específica del cuarto bloque 300 de detección de fallo del enlace mediante circuitos analógicos, las referencias se harán sin embargo al cuarto bloque 300 de detección de fallo del enlace, por razones de concisión, sin limitación intencionada.

5 Como se explicará a continuación, la amplitud de señal de cada una de las señales de entrada positiva y negativa se determina con la ayuda de los detectores 400, 500 de pico de señal máximo y mínimo que se muestran en detalle en las Figura 4 y Figura 5 respectivamente.

10 En la Figura 3, el cuarto bloque 300 de detección de fallo del enlace comprende un primer puerto (primer nodo) 310 de entrada, un segundo puerto 320 de entrada, una fuente 330 de voltaje que suministra un voltaje VDD, un primer bloque 400A detector de amplitud de pico de señal máxima, un segundo bloque 400B detector de amplitud de pico de señal máxima, un primer bloque 500A detector de amplitud de pico de señal mínima, un segundo bloque 500B detector de amplitud de pico de señal mínima, del primer al cuarto disparadores (comparadores que aplican histéresis) 380, 381, 386, 387 de Schmitt, del primer al cuarto amplificadores 382, 383, 384, 385, una puerta OR 388 lógica y del primer al tercer puertos (primer a tercer nodos de salida) 390, 391, 392 de salida. El primer y segundo bloques 400A, 400B detectores de amplitud de pico de señal máxima son idénticos en configuración y se ilustran en mayor detalle en la Figura 4. El primer y segundo bloques 500A, 500B detectores de amplitud de pico de señal mínima son idénticos en configuración y se ilustran en mayor detalle en la Figura 5. El primer y segundo bloques 400A, 400B detectores de amplitud de pico de señal máxima y el primer y segundo bloques 500A, 500B detectores de amplitud de pico de señal mínima pueden ser referidos comúnmente como detectores de pico. La detección de los valores de pico por los detectores de pico procede de forma similar a la situación descrita anteriormente con referencia al primer 600 bloque de detección de fallo del enlace, así que se omite una descripción detallada de los circuitos en las Figura 4 y Figura 5.

25 La primera señal (INP) de entrada es alimentada al primer bloque 400A detector de amplitud de pico de señal máxima y al primer bloque 500A detector de amplitud de pico de señal mínima. La segunda señal (INM) de entrada es alimentada al segundo bloque 400B detector de amplitud de pico de señal máximo y al segundo bloque 500B detector de amplitud de pico de señal mínimo. Cada bloque detector de amplitud de pico de señal máximo periódicamente, digamos una vez por periodo T, copia el valor máximo observado del voltaje de entrada en un condensador. Tras el tiempo T dado el voltaje sobre el condensador se resetea para permitir que se copie un nuevo valor de entrada máximo en el condensador. En vez de resetear el valor del condensador periódicamente una vez por periodo T, se puede permitir que el voltaje sobre el condensador decaiga exponencialmente a cero con la constante T del tiempo y el condensador se puede cargar en cualquier momento que el voltaje de entrada sea mayor que el voltaje sobre el condensador. Para tal detector de pico de operación continua la derivada del tiempo del voltaje sobre el condensador puede describirse matemáticamente como

$$\frac{dv}{dt} = -\frac{I_R}{C} + \frac{I_0}{C} f(V_{in} - V) \quad , \quad (18)$$

40 donde el voltaje de entrada V_{in} es uno entre el primer y el segundo niveles de voltaje, I_0 es la corriente de carga dependiente de VDD, I_R es la corriente paralela que descarga el condensador (alternativamente, también se podría usar una resistencia paralela), y $f(x)$ es una función trans-lineal como se describió anteriormente. Ejemplos específicos para $f(x)$ incluyen

$$f(x) = \begin{cases} x^2, & x > 0 \\ 0, & x \leq 0 \end{cases} \quad \text{o} \quad f(x) = \begin{cases} e^x, & x > 0 \\ 0, & x \leq 0 \end{cases} \quad . \quad (19)$$

45 El primer término en Ec. (18) asegura que el voltaje del nodo siempre vuelve a cero en un tiempo $T = VC/IR$ (para el caso de una resistencia paralela, la constante de tiempo hubiera sido $T = RC$). El segundo término en Ec. (18) asegura que el voltaje de salida siempre se vuelve igual al voltaje V_{in} de entrada, dado que el segundo término trans-lineal es siempre mayor que el primer término. En la presente configuración, el voltaje en el condensador decae naturalmente a cero a menos que el voltaje de entrada sea mayor que el voltaje presente en el condensador. En el último caso, el voltaje en el condensador aumenta a aquel del voltaje de entrada con una tasa determinada por $f(x)$. Así el voltaje V del condensador determina el máximo, esto es, nivel V_{max} de voltaje de entrada del voltaje de entrada.

55 El circuito ilustrado en la Figura 4 sigue el pico positivo del voltaje de entrada, mientras que el circuito ilustrado en la Figura 5 sigue el pico negativo del voltaje de entrada. Para el último caso se invierten las señales en el lado derecho de la Ec. (18).

60 Las amplitudes de las entradas INP e INM se dan en las Ec. (16) y Ec. (17) En esas ecuaciones, $\max_{t \in T} (V_{INP}(t))$ y $\max_{t \in T} (V_{INM}(t))$ son los picos positivos de la primera y segunda señales de entrada obtenidas por el primer y segundo bloques 400A, 400B detectores de amplitud de pico de señal máximos, respectivamente, y $\min_{t \in T} (V_{INP}(t))$ y

$\min_{t \in T} (V_{INM}(t))$ son los picos negativos de la primera y segunda señales de entrada obtenidas por el primer y segundo bloques 500A, 500B detectores de amplitud de pico de señal mínimos, respectivamente.

Matemáticamente, de la cuarta a la sexta banderas descritas anteriormente vienen dadas por

$$STATICP = \Theta(A_{MIN} - A_{INP}) \quad , \quad (20)$$

$$STATICM = \Theta(A_{MIN} - A_{INM}) \quad , \quad (21)$$

$$UNBAL = \Theta(A_{INP} - M_F A_{INM}) \text{ OR } \Theta(A_{INM} - M_F A_{INP}) \quad , \quad (22)$$

donde A_{MIN} es la amplitud mínima permitida en las entradas y M_F es el factor de multiplicación. Por ejemplo, M_F puede elegirse entre 2 y 4, por ejemplo 3.

Los resultados de las simulaciones para el primer bloque 600 de detección de fallo del enlace serán descritos en referencia a las Figura 9 y Figura 13. La Figura 9 muestra un banco de pruebas para probar el primer bloque 600 de detección de fallo del enlace, y los resultados de la simulación respectivos se muestran en la Figura 13. En la Figura 13, las formas de onda desde la parte superior del banco de pruebas se muestran en la columna izquierda (cuadrículas 1310, 1315, 1320, 1325, 1330, 1340) y las formas de onda del cuarto bloque 300 de detección de fallo del enlace se muestran en la columna derecha (cuadrículas 1350, 1360, 1370, 1380, 1390). Las dos cuadrículas 1350, 1360 en la parte superior de la columna derecha muestra los niveles máximo y mínimo del detector de pico para la entrada negativa (INM_MAX e INM_MIN) y para la entrada positiva (INP_MAX e INP_MIN). Las señales del banco de pruebas mostradas en la columna izquierda son: las señales de entrada INP e INM, la señal Diferencial de entrada diferencial y banderas de calidad, STATICP 180 (alta para amplitud de señal de entrada positiva baja), STATICM 182 (alta para amplitud de señal de entrada negativa baja), y UNBAL 181 (esto es UNBAL, alta cuando cualquiera de las señales de entrada positiva o negativa es significativamente mayor que la otra, en otras palabras, cuando la señal está desbalanceada). Como se puede ver en la columna izquierda, las señales de entrada positiva y negativa se cambian independientemente de la otra en el banco de pruebas. Se debería señalar que la oscilación de la señal de entrada incluye tanto la señal LVDS así como la señal de modo común. La señal de modo común es despojada por el amplificador 130 de bajo ruido en la Figura 1 y la amplitud de señal diferencial se monitoriza tras el amplificador 130 de bajo ruido.

Con respecto a circuitos cortos únicos o dobles, se espera que causará al menos que una de las entradas tenga señal de amplitud baja que será señalado con una bandera como una condición de error. Lo mismo aplica para condiciones de fallo abiertas únicas o dobles, siempre que la recogida de ruido o las auto oscilaciones inducidas sean menores que el umbral de amplitud de señal esperada que disparará la bandera.

Como se describió anteriormente, el segundo bloque 700 de detección de fallo del enlace señala con una bandera un error si una amplitud media en el tiempo es menor que una fracción dada de la amplitud de pico máxima. Mientras tal resultado (baja $A_{intensidad}$ comparada con A_{diff}) es típico para cargas del condensador pequeñas adjuntas a un terminal de circuito abierto, cargas de capacidad grandes resultarán en una señal muy pequeña en el terminal de entrada. La última condición será detectada por el cuarto bloque 300 de detección de fallo del enlace, y una cuarta o quinta bandera de error correspondiente se levantará. Por lo tanto, circuitos abiertos únicos se detectan tanto por el segundo bloque 700 de detección de fallo del enlace como por el cuarto bloque 300 de detección de fallo del enlace. Para el fallo abierto doble, todo el ruido captado que entra el receptor LVDS y que sea menor que el umbral de amplitud mínimo (por ejemplo 100mV) es señalado con una bandera como una señal errónea por el cuarto bloque 300 de detección de fallo del enlace. Además, para el caso especial de un fallo abierto doble en el cual ocurre auto oscilación, la asimetría en las oscilaciones de la señal positiva y negativa serían detectadas por el cuarto bloque 300 de detección de fallo del enlace y señalada con una bandera como un error.

Monitor de Calidad del Enlace

Todas las banderas se recogen en el monitor 160 de calidad del enlace, se procesan y se remiten al enlace de comunicación que monitoriza las banderas de fallo (FAIL). Esta señal puede contener bien la salida OR de todas las salidas del detector (esto es, una operación lógica OR de todas las banderas de error aplicables), o un flujo de bits repetitivo serie que contiene todas las salidas del detector. En el caso anterior, el enlace de comunicación que monitoriza las banderas de fallos es una bandera estática única global, mientras que en el último caso es un flujo de bits de información codificada que explica múltiples aspectos de la calidad de la señal LVDS de entrada.

El monitor 160 de calidad del enlace también tiene en cuenta la frecuencia máxima de la señal LVDS recibida, dado que altas frecuencias son indicativo de auto oscilaciones y deberían reportarse. Las conexiones requeridas para esta funcionalidad no se muestran en la Figura 1.

Resumen de las Condiciones de Fallo

Los cuatro modos de fallo básicos han sido listados en la sección de Antecedentes anterior. Ahora, se presenta un resumen más detallado de los diferentes modos de fallo y sus características. Las firmas de fallos difieren

dependiendo de la implementación en hardware del LVDS en términos de capacitancia de la línea adjunta y la captación de ruido/interferencia en el caso de una condición de circuito abierto. Las diferentes condiciones de fallo se pueden categorizar como sigue:

5 Condiciones de fallo principales:

- 1) fallo de circuito corto único: una línea de entrada se cortocircuita a un voltaje fijo
- 2) fallo de circuito corto doble: ambas líneas de entrada se cortocircuitan a voltajes fijos respectivos
- 3) fallo de circuito abierto único: una línea de entrada se desconecta
- 4) fallo de circuito abierto doble: ambas líneas de entrada se desconectan

10

Las condiciones de fallo principales 1) a 4) se pueden además especificar por las categorías a continuación según las configuraciones de resistencias de terminación, cargas capacitivas de líneas y recogida de ruido/interferencia que dependen de implementaciones específicas del receptor LVDS. Carga capacitiva restante adjunta al terminal tras condiciones de circuito abierto:

15

- k) pequeña - (10pF) – nivel de señal LVDS inducido potencial mayor que la mitad de la amplitud de señal LVDS esperada
- l) media - (100pF) – nivel de señal LVDS inducido potencial menor que la mitad de la amplitud de señal LVDS esperada, pero mayor que la señal LVDS permitida mínima
- m) grande - (1000pF) – nivel de señal LVDS inducido potencial menor que la mitad de la amplitud de señal LVDS esperada y menor que la señal LVDS permitida mínima

20

Señal de amplitud de señal común debida a la resistencia de terminación en la salida de la fuente LVDS:

25

- p) señal modo común pequeña – menor que la amplitud de señal mínima
- q) señal modo común grande – mayor que la amplitud de señal LVDS mínima

Amplitud recogida de ruido/interferencia:

30

- w) nivel de ruido máximo por debajo del nivel de amplitud de terminación única - 150mVp
- v) nivel de ruido/interferencia mínimo por debajo del nivel de amplitud de terminación única mínima – 150mVp
- x) nivel de ruido/interferencia mínimo por encima del nivel de amplitud de terminación única mínima – 150mVp

35

Hay que señalar que combinaciones de las condiciones de fallo anteriores pueden ser detectadas por la presente invención en ausencia de grandes señales de modo común y ruido/interferencias. Dado que lo último no se espera que esté permanentemente presente, la presente invención es capaz de detectar y señalar con banderas las condiciones de fallo del enlace LVDS más importantes.

40

Mientras que la combinación de los cuatro detectores (bloques de detección de fallo del enlace) descritos anteriormente en el receptor LVDS habilitarán la detección de, como mínimo, los modos de fallo listados anteriormente, la presente invención no está limitada a una combinación de los cuatro detectores, dado que también puede ser apropiada para detectar subconjuntos o casos únicos de esos modos de fallo, dadas las circunstancias del empleo del receptor LVDS. Así, un aparato según la presente invención puede comprender cualquier, cualesquiera dos, cualesquiera tres, o los cuatro detectores anteriores. Hay que señalar además que un aparato inventivo que comprende uno o más de los detectores descritos anteriormente se puede proporcionar de forma separada al receptor LVDS, de forma que el aparato inventivo no necesita ser capaz de sacar la señal de salida (por ejemplo una señal de terminal único) derivada de la señal diferencial.

45

50

Además, como se indicó antes, se debería señalar que en vez del procesamiento de señal analógico, se podría igualmente usar conversión analógica a digital y posterior procesamiento de señal digital para derivar todas las banderas de fallo descritas anteriormente. Hay que señalar que la presente invención ha de entenderse como relativa a ambos procesamientos de señal analógico y digital.

55

Mientras que la presente invención ha sido descrita mayormente en términos de pasos del método realizados por los respectivos primer al cuarto bloques de detección de fallo del enlace, la descripción presente se entiende igualmente relacionada con características del aparato respectivas, y en particular con medios respectivos para realizar esos pasos del método. Mientras que se han descrito implementaciones específicas mediante circuitos analógicos para estos medios, estos medios no han de interpretarse como estar limitados a dichas implementaciones específicas.

60

Características, componentes, y detalles específicos de las estructuras de las realizaciones descritas anteriormente se pueden intercambiar y/o combinar para formar realizaciones adicionales optimizadas para la aplicación respectiva. Mientras esas modificaciones son fácilmente aparentes para un experto en la técnica, se podrán describir implícitamente mediante la descripción anterior sin especificar explícitamente cada posible combinación, en aras de la concisión de la presente descripción.

65

REIVINDICACIONES

1. Un método para determinar fallo del enlace en un receptor (100) para recibir una señal de voltaje diferencial a través de una primera señal de línea y una segunda señal de línea,
 5 **caracterizado por que** el método comprende:
- obtener una primera cantidad dependiente del mayor entre un valor máximo en el tiempo de un nivel de voltaje que se alcanza en la primera línea de señal y un valor máximo en el tiempo de un nivel de voltaje que se alcanza en la segunda línea de señal;
 10 obtener una segunda cantidad dependiente de un valor máximo en el tiempo de una media de un nivel de voltaje instantáneo en la primera línea de señal y una media de un nivel de voltaje instantáneo de la segunda línea de señal; y
 determinar que el fallo del enlace ha ocurrido teniendo como base la primera cantidad y la segunda cantidad.
- 15 2. El método según la reivindicación 1, donde la determinación de que el fallo del enlace ha ocurrido implica comparar la primera cantidad y la segunda cantidad.
3. El método según cualquiera de las reivindicaciones precedentes, comprendiendo además:
- 20 obtener una tercera cantidad dependiente de un valor integrado en el tiempo de una valor absoluto de una diferencia entre el nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal; y
 determinar que el fallo del enlace ha ocurrido teniendo como base la primera cantidad, la segunda cantidad, y la tercera cantidad.
- 25 4. El método según la reivindicación 3, donde la determinación de que el fallo del enlace ha ocurrido implica comparar la primera cantidad, y la tercera cantidad.
5. El método según cualquiera de las reivindicaciones precedentes, comprendiendo además:
- 30 aplicar una corriente periódica a la primera línea de señal y la segunda línea de señal;
 obtener una cuarta cantidad dependiente de un valor de media en el tiempo de una media de un nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal;
 35 obtener una quinta cantidad dependiente de un valor de media en el tiempo de medias del nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal, dichas medias siendo muestreadas según la corriente periódica;
 determinar que el fallo del enlace ha ocurrido teniendo como base la cuarta cantidad y la quinta cantidad.
- 40 6. El método según la reivindicación 5, donde la determinación de que el fallo del enlace ha ocurrido implica comparar la cuarta cantidad y la quinta cantidad.
7. El método según cualquiera de las reivindicaciones precedentes, comprendiendo además:
- 45 obtener una sexta cantidad dependiente de un valor máximo en el tiempo de un nivel de voltaje que se alcanza en una entre la primera línea de señal y la segunda línea de señal y un valor mínimo en el tiempo del nivel de voltaje que se alcanza en una entre la primera línea de señal y la segunda línea de señal; y
 determinar que el fallo del enlace ha ocurrido teniendo como base la sexta cantidad.
- 50 8. El método según la reivindicación 7, donde la determinación de que el fallo del enlace ha ocurrido implica comparar la sexta cantidad con un valor de umbral predeterminado.
9. El método según las reivindicaciones 7 u 8, comprendiendo además:
- 55 obtener una séptima cantidad dependiente de un valor máximo en el tiempo sobre un nivel de voltaje que se alcanza en la otra entre la primera línea de señal y la segunda línea de señal y un valor mínimo en el tiempo del nivel de voltaje que se alcanza en la otra entre la primera línea de señal y la segunda línea de señal; y
 determinar que el fallo del enlace ha ocurrido teniendo como base la sexta cantidad y la séptima cantidad.
- 60 10. El método según la reivindicación 9, donde la determinación de que el fallo del enlace ha ocurrido implica comparar la sexta cantidad y la séptima cantidad.
11. Un aparato para determinar fallo del enlace en un receptor (100) para recibir una señal de voltaje diferencial a través de una primera señal de línea y una segunda señal de línea, **caracterizado por:**

primeros medios de determinación para obtener una primera cantidad dependiente del mayor entre un valor máximo en el tiempo de un nivel de voltaje que se alcanza en la primera línea de señal y un valor máximo en el tiempo de un nivel de voltaje que se alcanza en la segunda línea de señal;
 segundos medios de determinación para obtener una segunda cantidad dependiente de un valor máximo en el tiempo de una media de un nivel de voltaje instantáneo en la primera línea de señal y un nivel de voltaje instantáneo en la segunda línea de señal; y
 medios de determinación de fallos para determinar que el fallo del enlace ha ocurrido, donde los medios de determinación de fallo del enlace se configuran para determinar que el fallo del enlace ha ocurrido teniendo como base la primera cantidad y la segunda cantidad.

12. El aparato según la reivindicación 11, comprendiendo además:

terceros medios de determinación para obtener una tercera cantidad dependiente de un valor integrado en el tiempo de un valor absoluto de una diferencia entre el nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal, donde los medios de determinación de fallo del enlace se configuran para determinar que el fallo del enlace ha ocurrido teniendo como base la primera cantidad, la segunda cantidad, y la tercera cantidad.

13. El aparato según la reivindicación 12, comprendiendo además:

medios de generación de corriente para aplicar una corriente periódica a la primera línea de señal y la segunda línea de señal;
 cuartos medios de determinación para obtener una cuarta cantidad dependiente de un valor promediado en el tiempo de una media de un nivel de voltaje instantáneo en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal; y
 quintos medios de determinación para obtener una quinta cantidad dependiente de un valor promediado en el tiempo de medias de niveles de voltaje instantáneos en la primera línea de señal y el nivel de voltaje instantáneo en la segunda línea de señal, dichas medias siendo muestreadas según la corriente periódica, donde los medios de determinación de fallo del enlace se configuran para determinar que el fallo del enlace ha ocurrido teniendo como base la cuarta cantidad y la quinta cantidad.

14. El aparato según las reivindicaciones 11 a 13, comprendiendo además:

sextos medios de determinación para obtener una sexta cantidad dependiente de un valor máximo en el tiempo de un nivel de voltaje que se alcanza en una entre la primera línea de señal y la segunda línea de señal y un valor mínimo en el tiempo del nivel de voltaje que se alcanza en una entre la primera línea de señal y la segunda línea de señal, donde los medios de determinación de fallo del enlace se configuran para determinar que el fallo del enlace ha ocurrido teniendo como base la sexta cantidad.

15. El aparato según la reivindicación 14, comprendiendo además:

séptimos medios de determinación para obtener una séptima cantidad dependiente de un valor máximo en el tiempo sobre un nivel de voltaje que se alcanza en la otra entre la primera línea de señal y la segunda línea de señal y un valor mínimo en el tiempo del nivel de voltaje que se alcanza en la otra entre la primera línea de señal y la segunda línea de señal, donde los medios de determinación de fallo del enlace se configuran para determinar que el fallo del enlace ha ocurrido teniendo como base la sexta cantidad y la séptima cantidad.

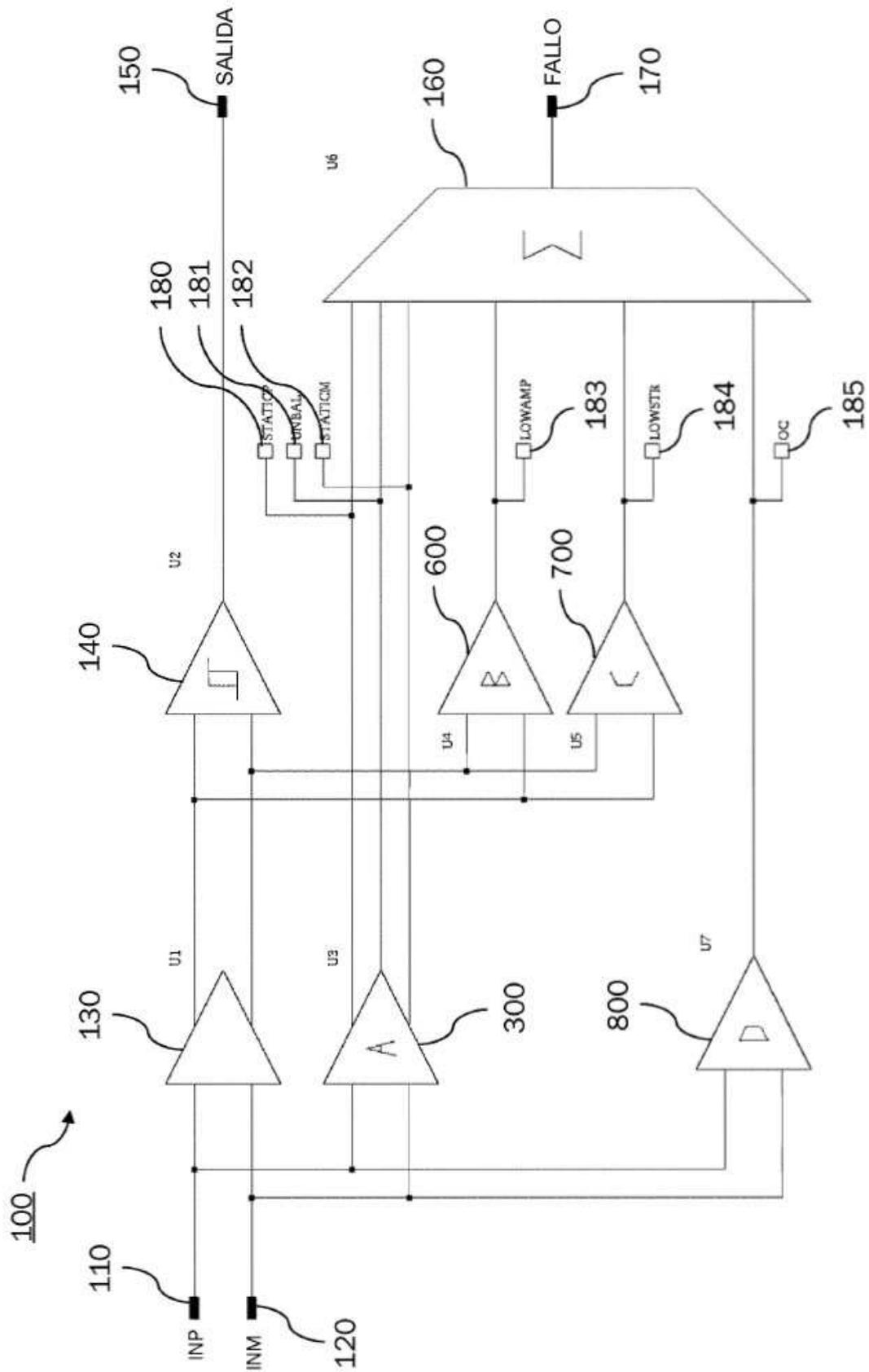


Fig. 1

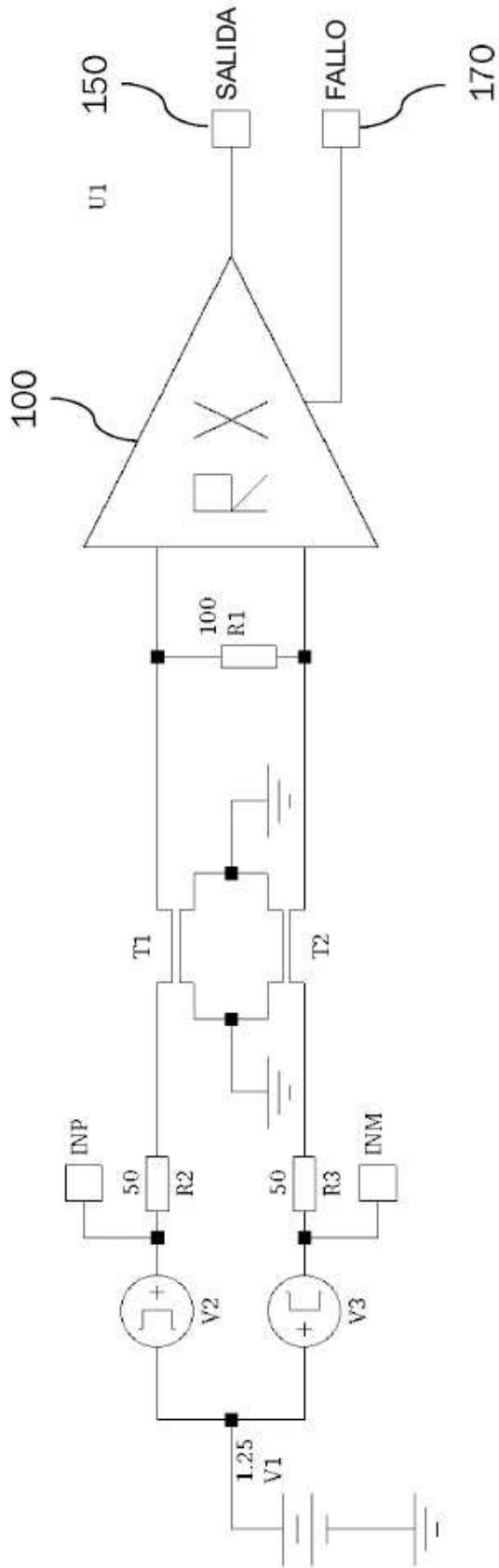


Fig. 2

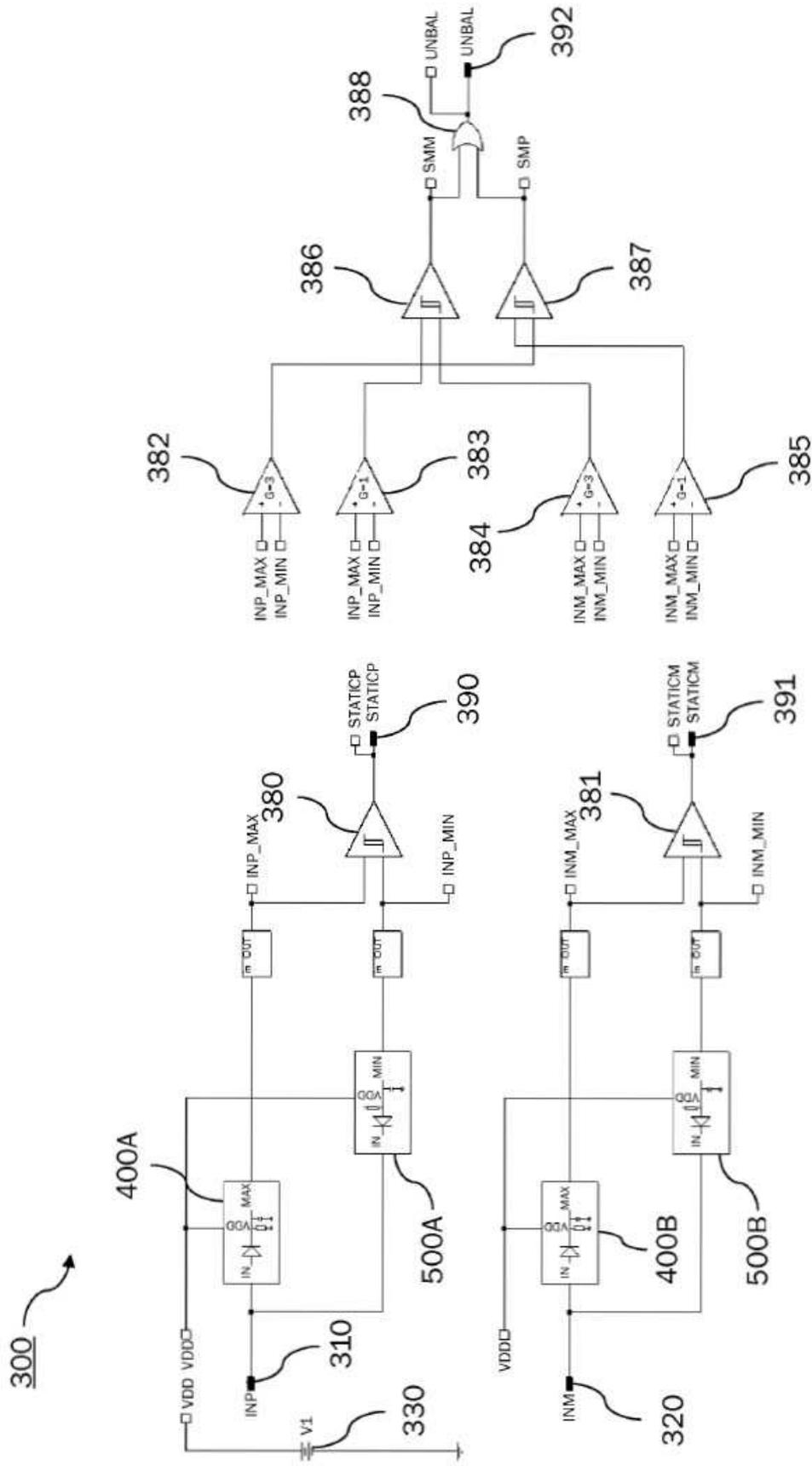


Fig. 3

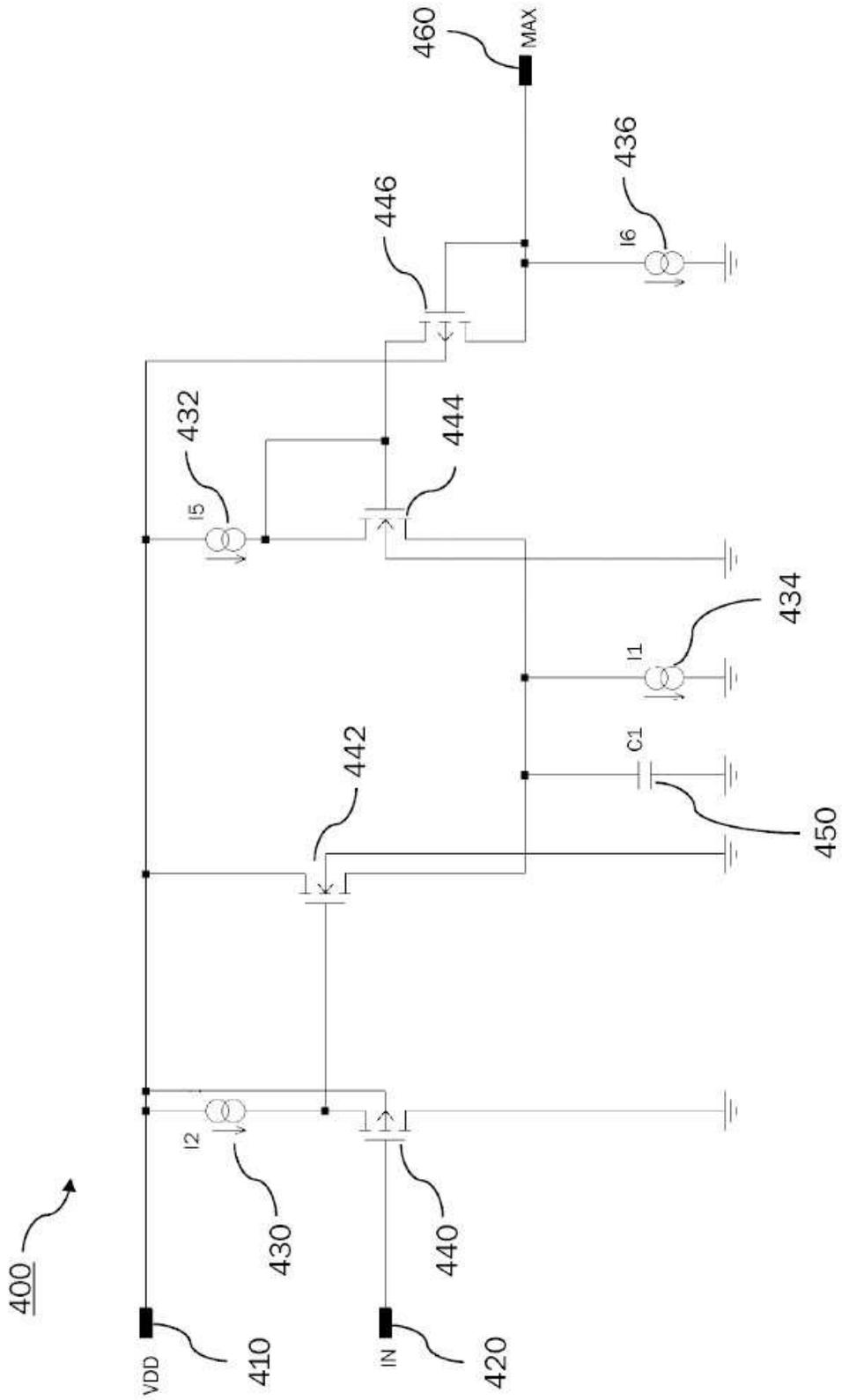


Fig. 4

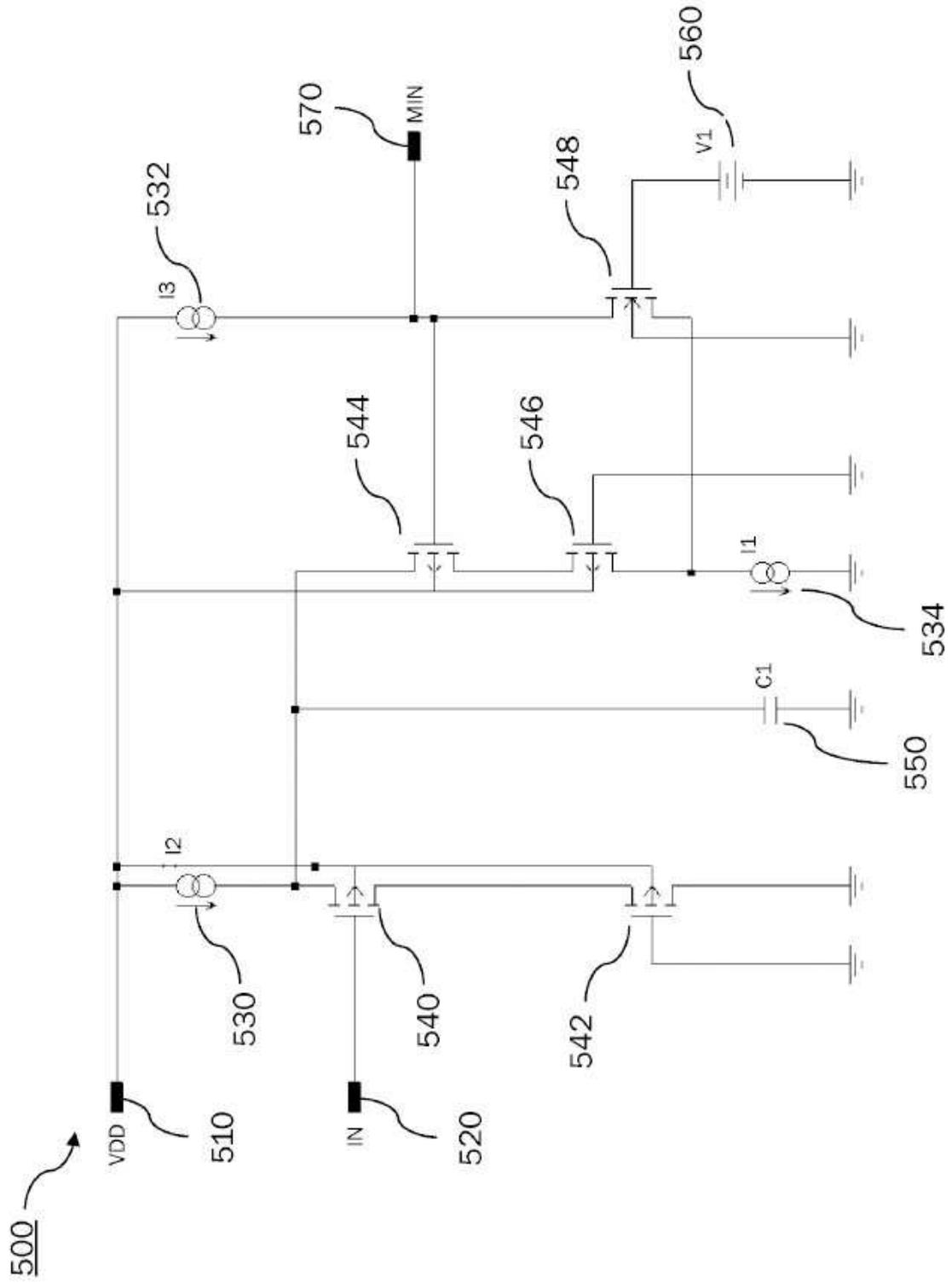


Fig. 5

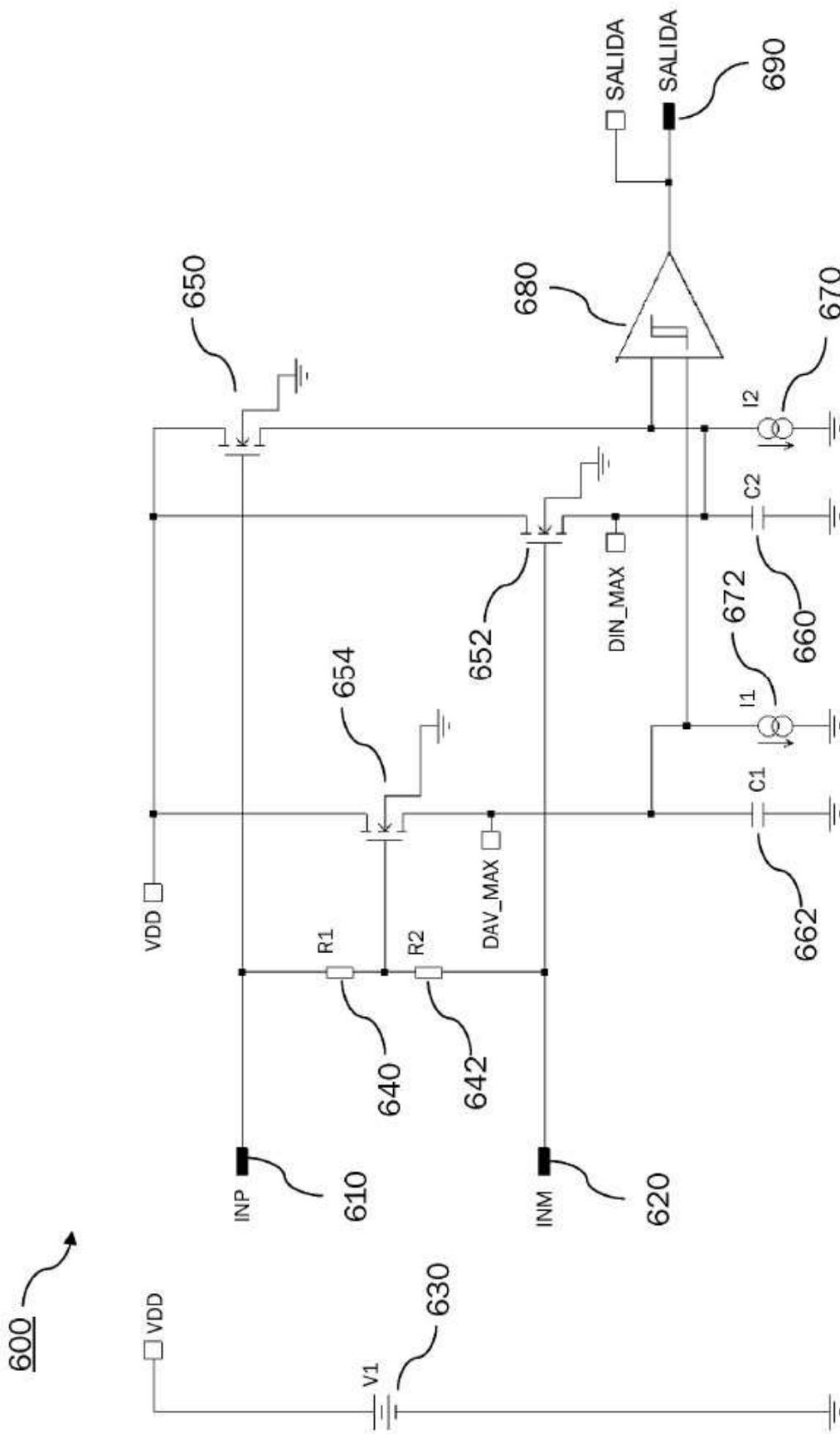


Fig. 6

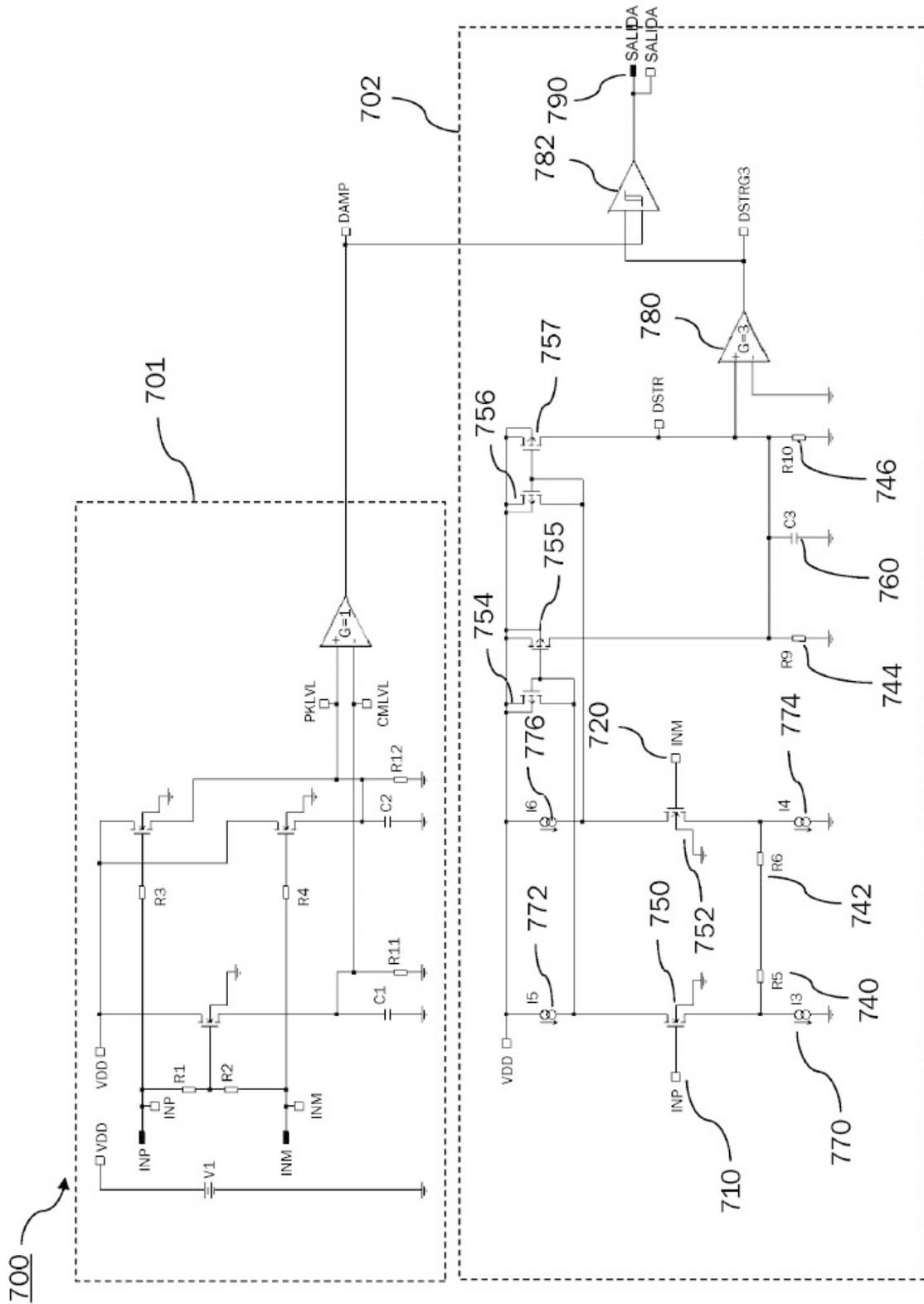


Fig. 7

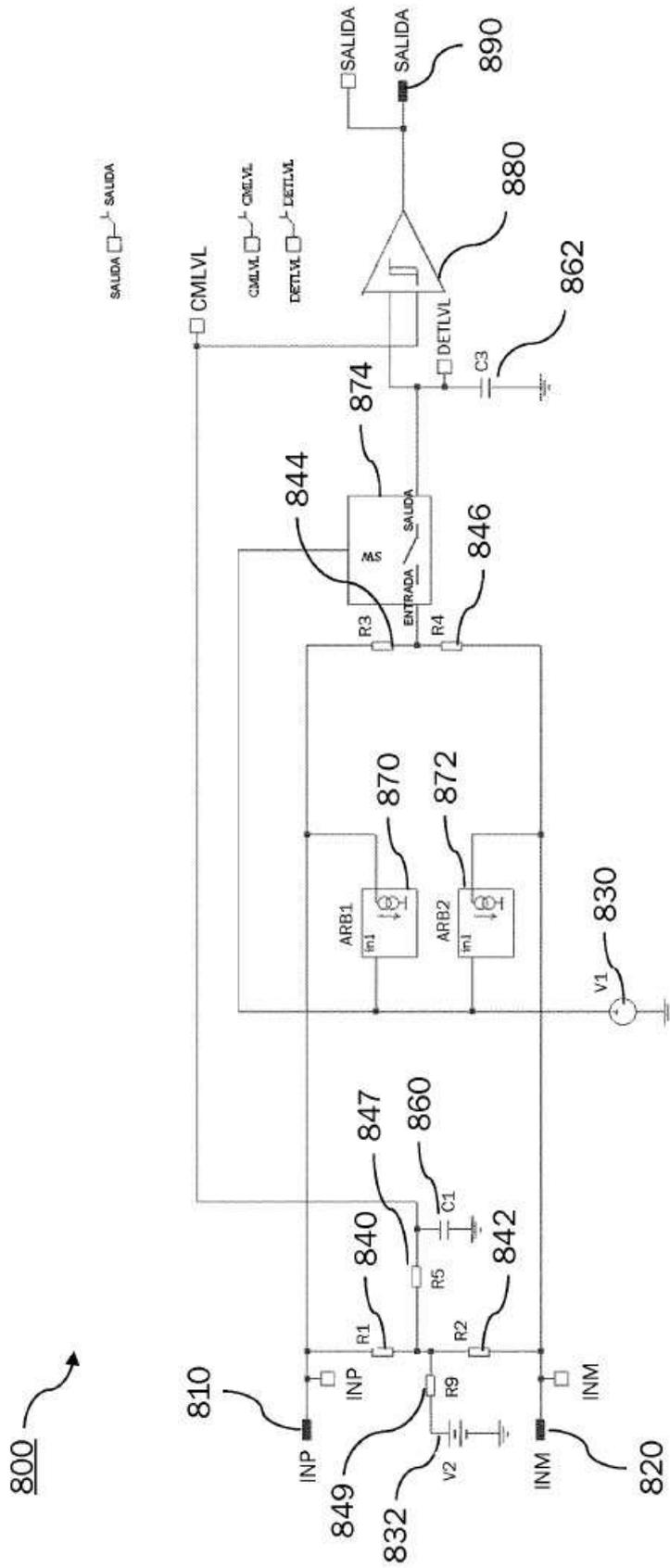


Fig. 8

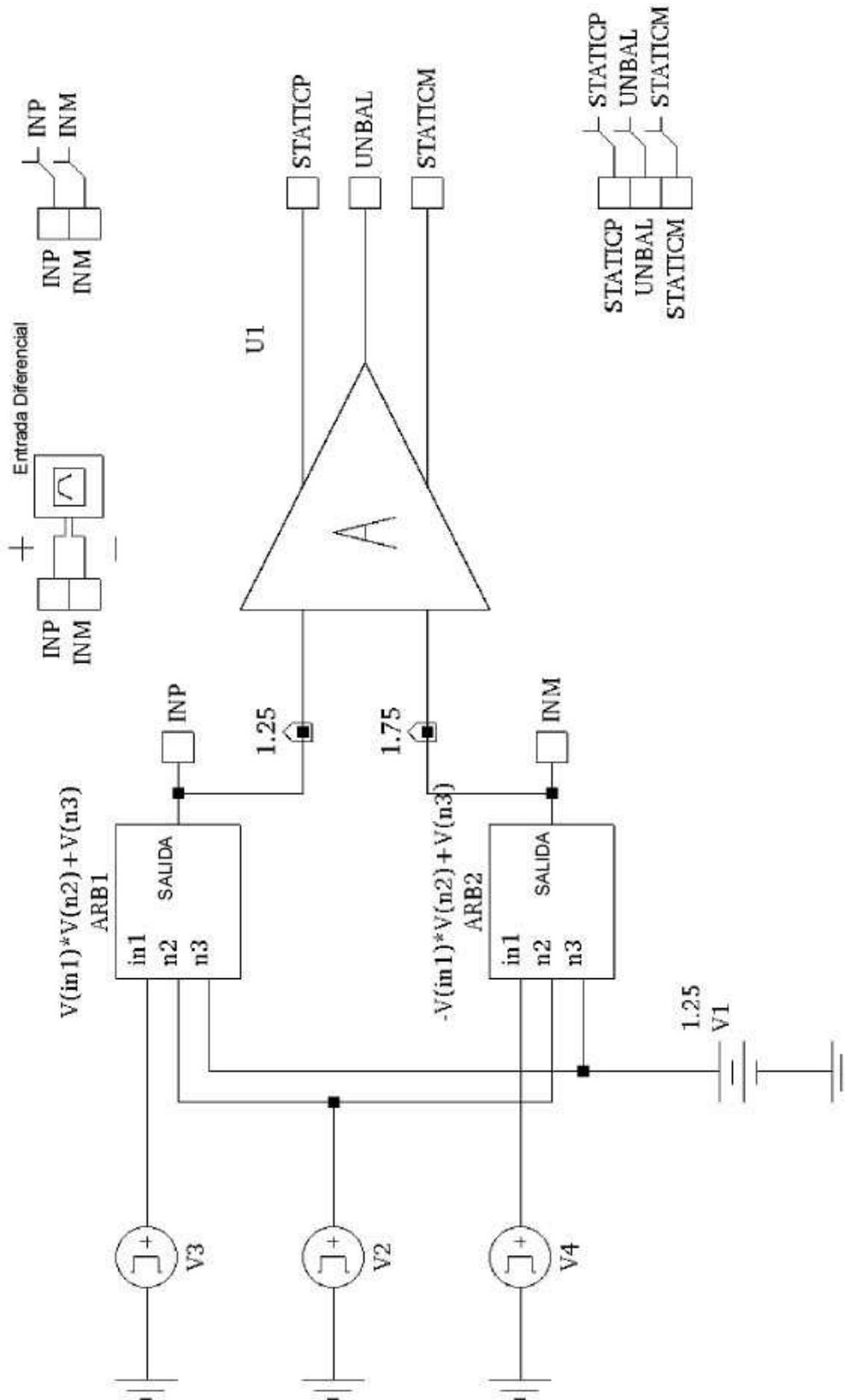


Fig. 9

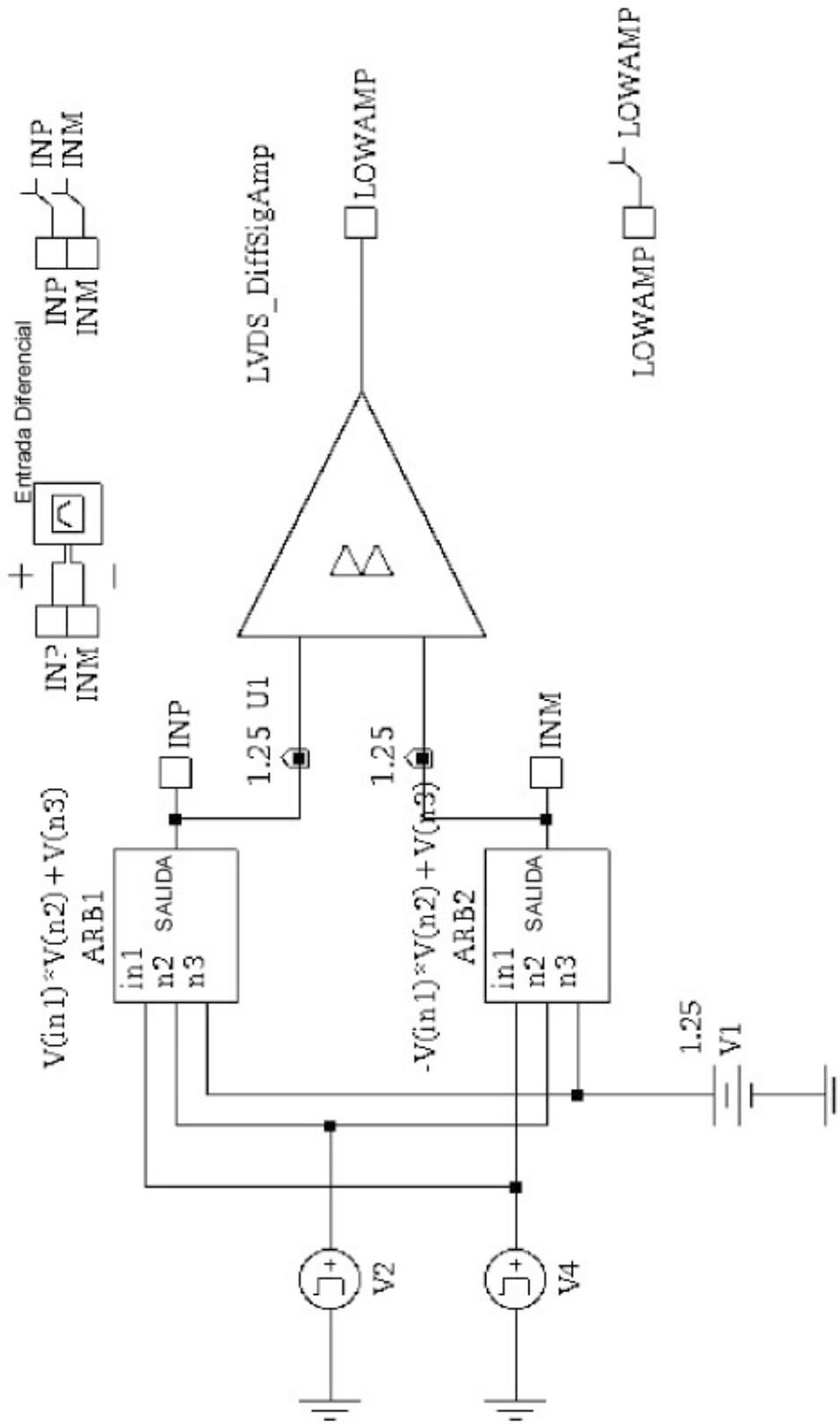


Fig. 10

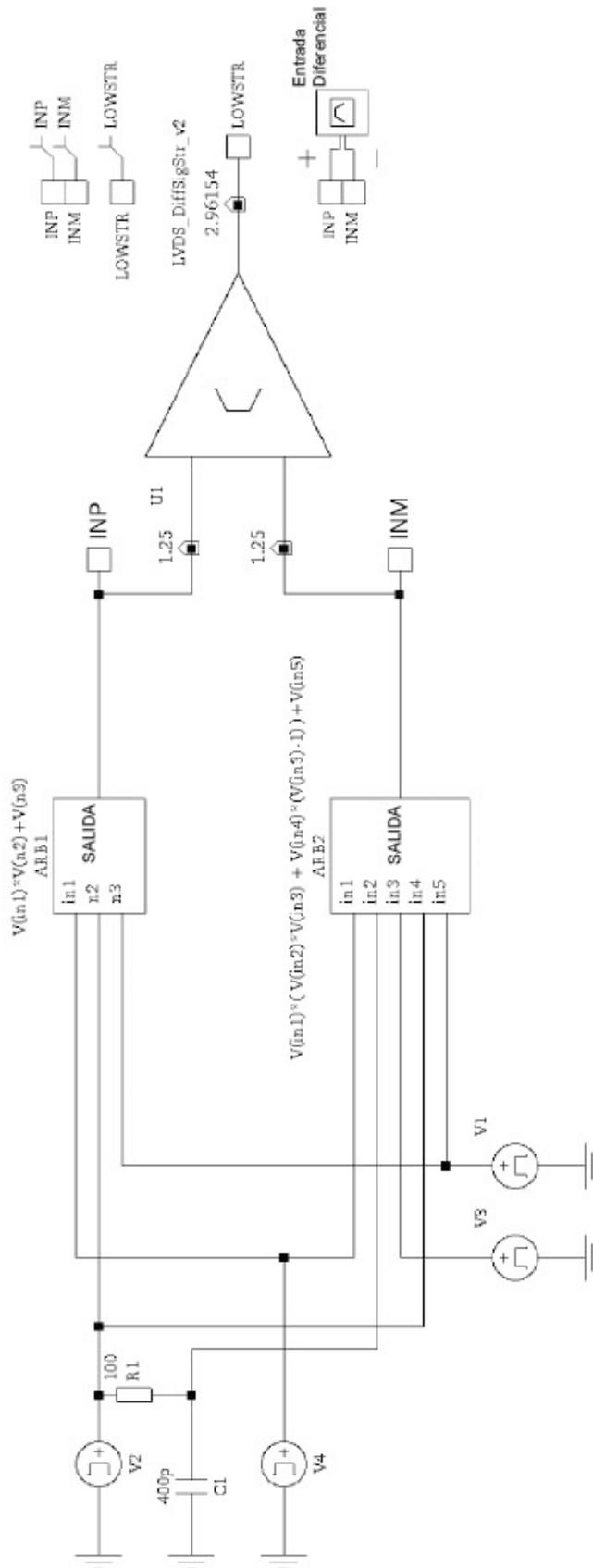


Fig. 11

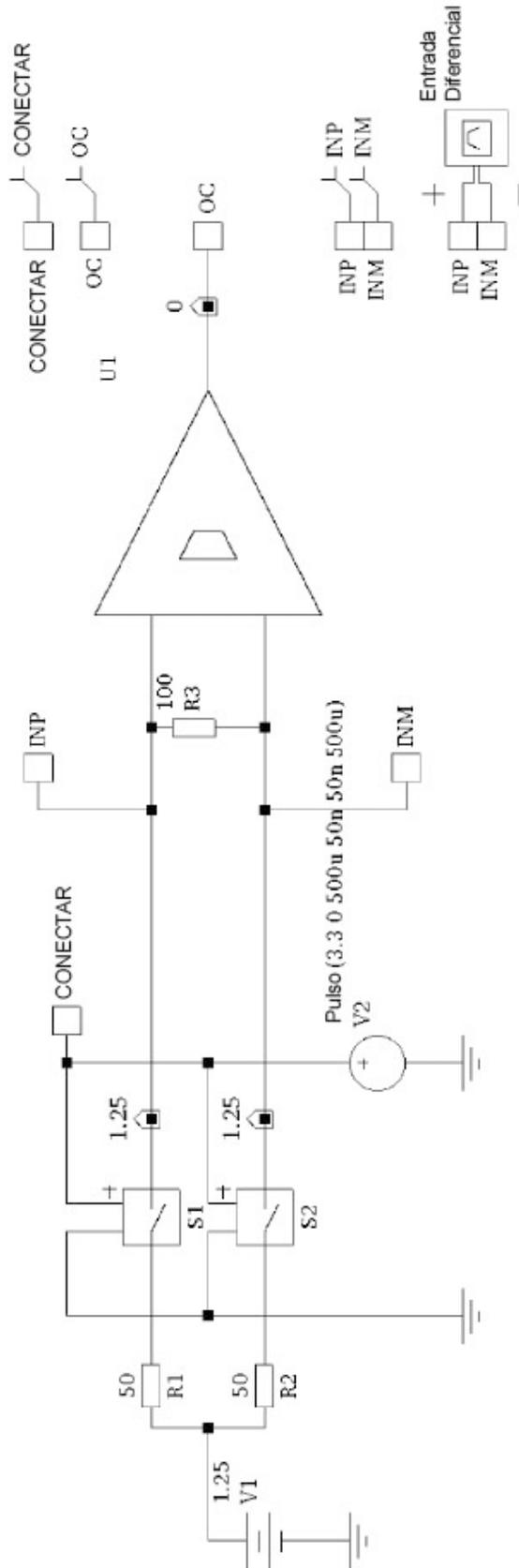


Fig. 12

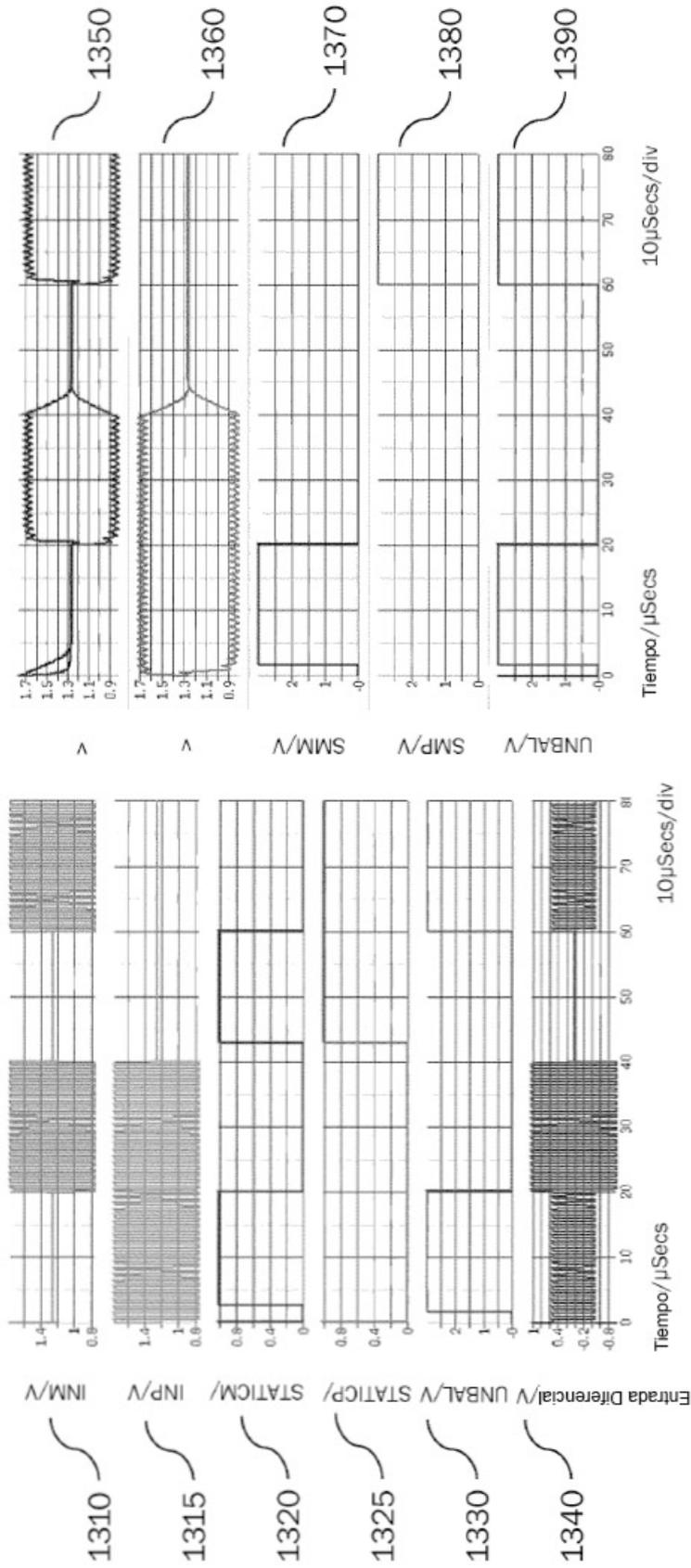


Fig. 13

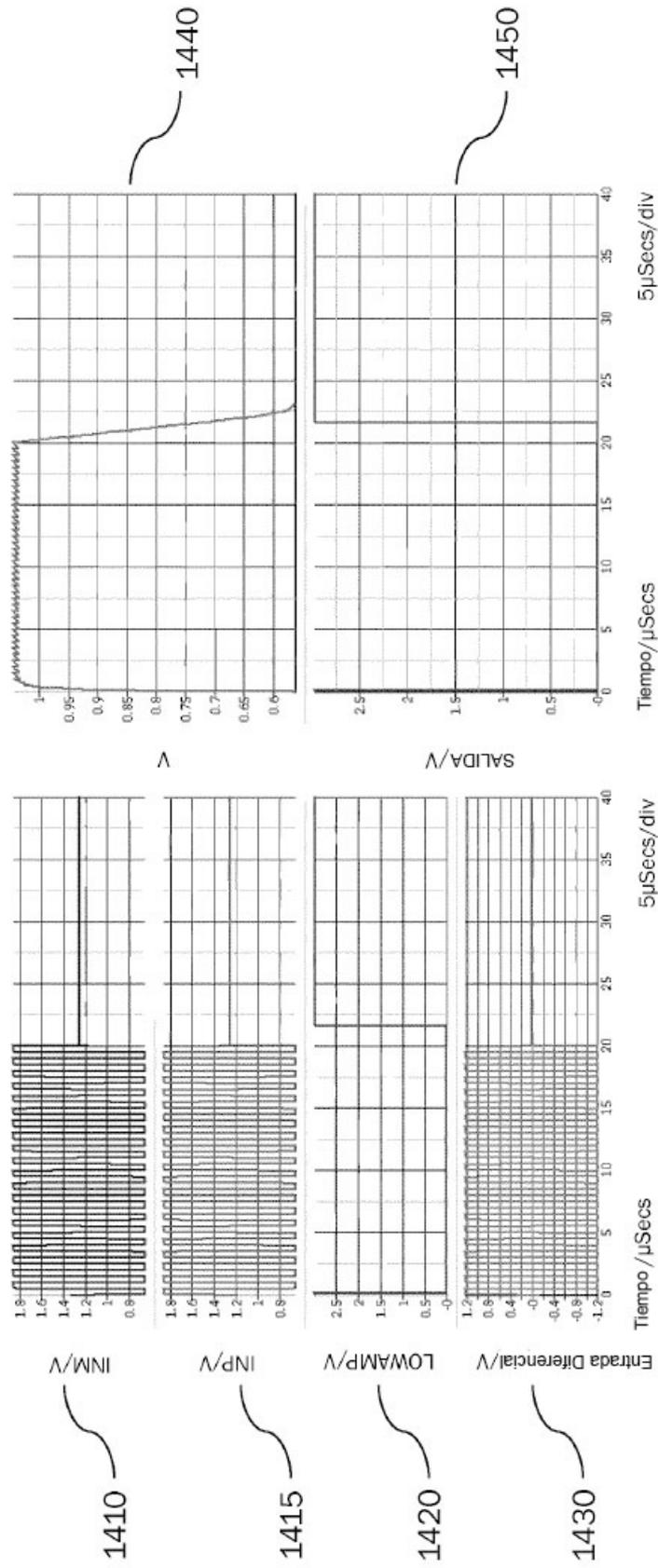


Fig. 14

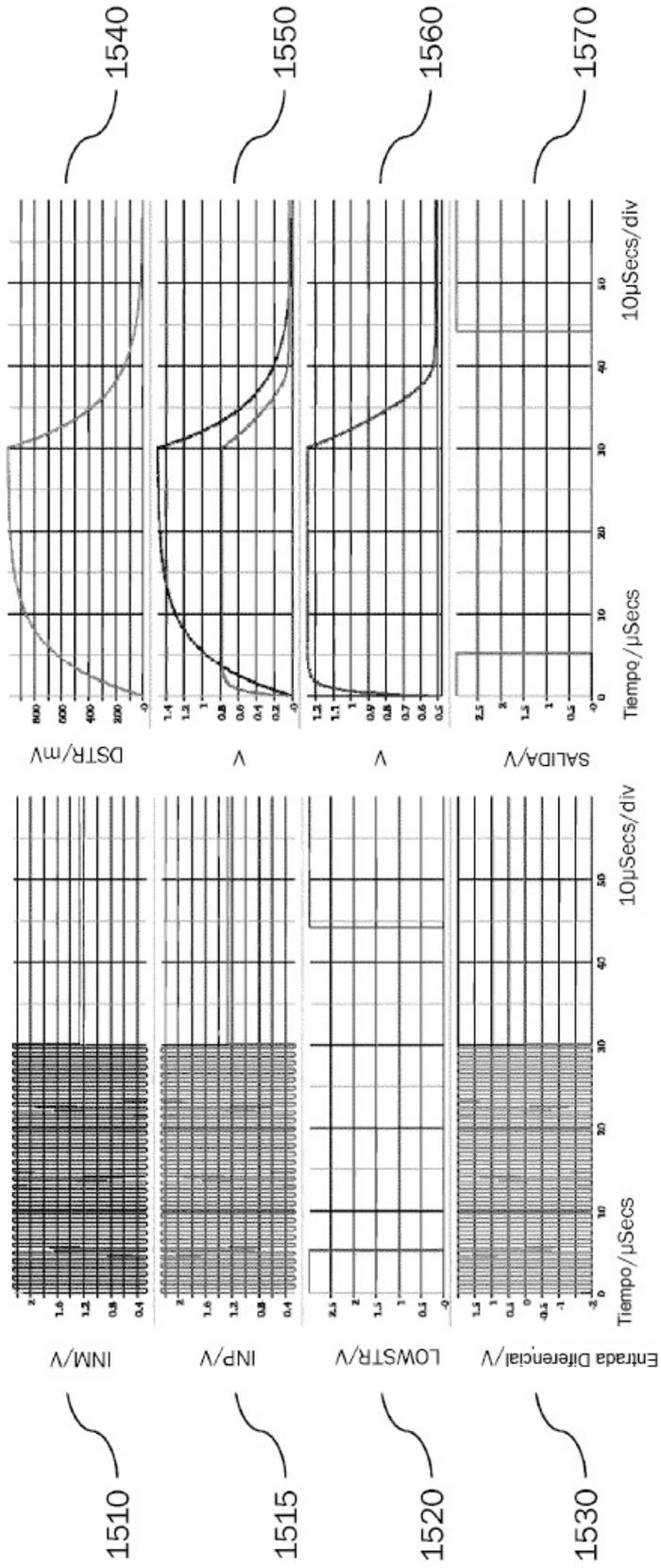


Fig. 15A

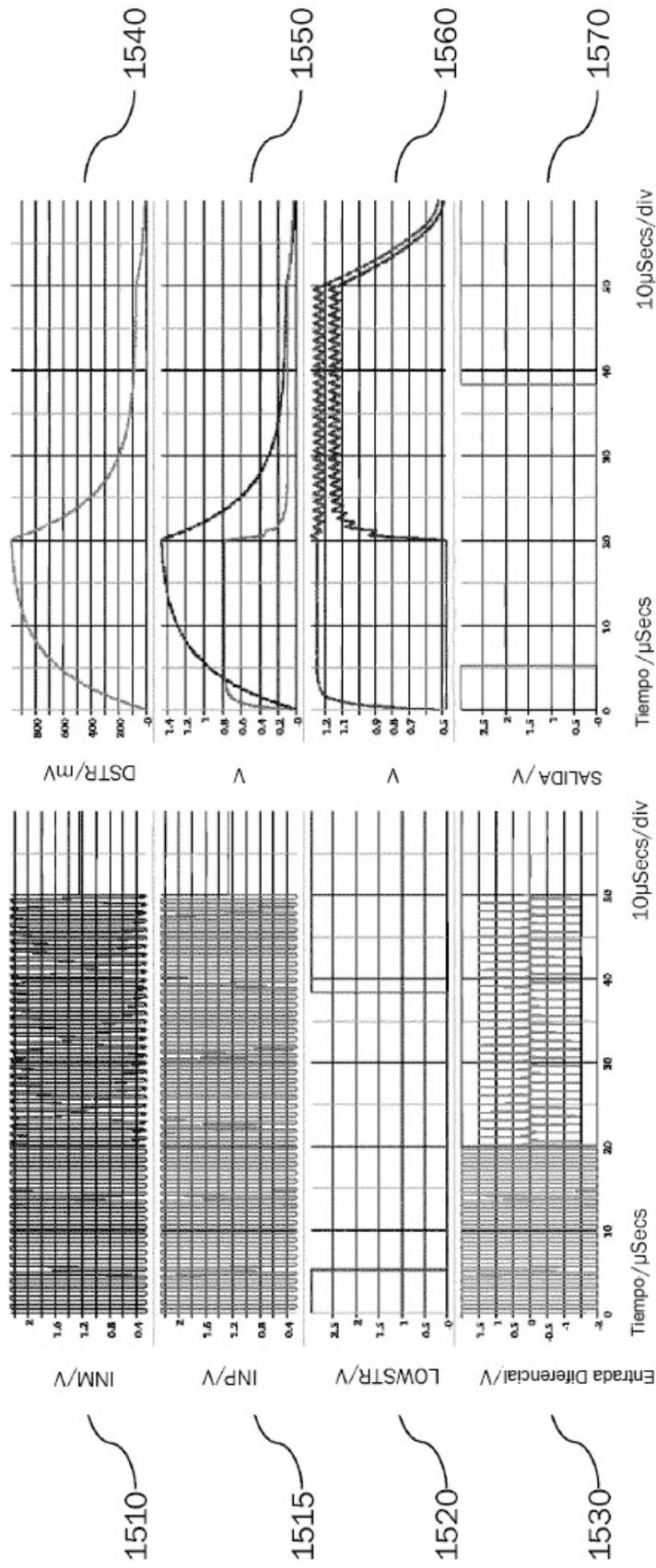


Fig. 15B

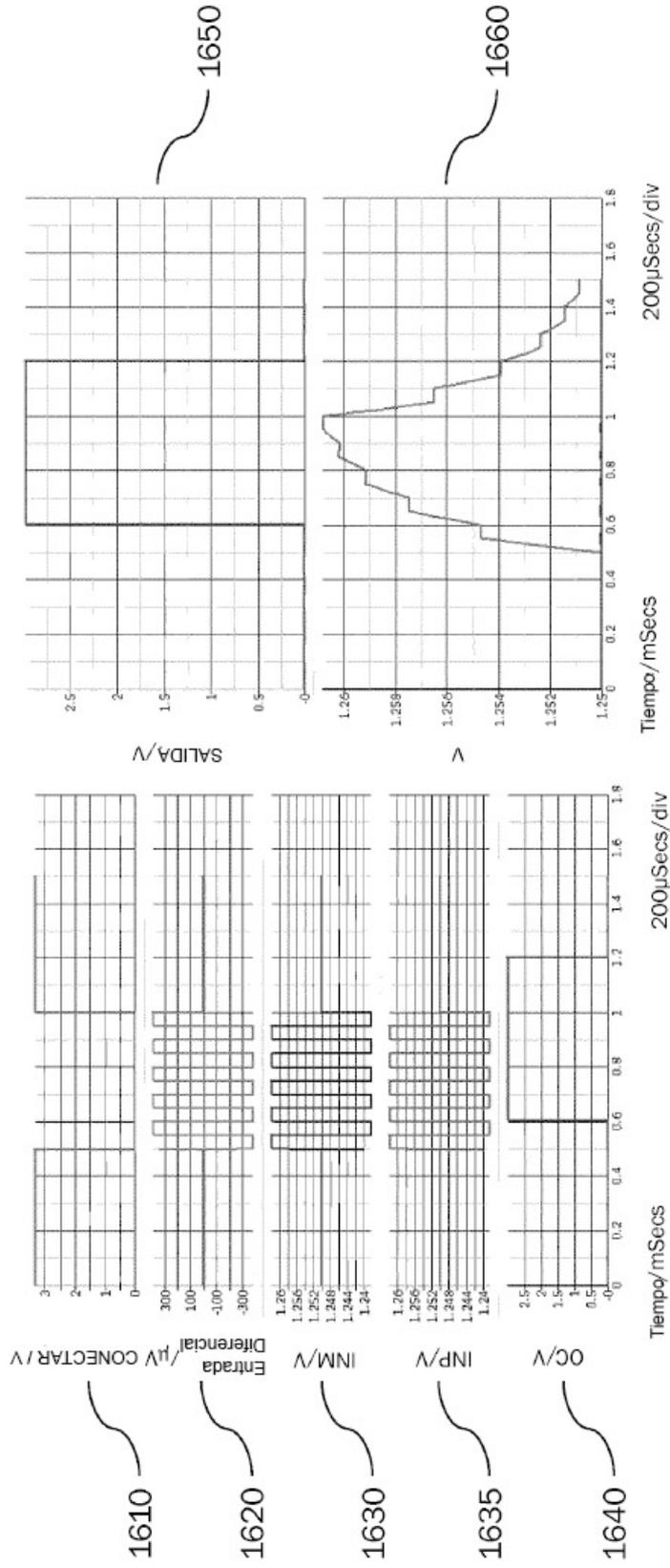


Fig. 16