

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 642 732**

51 Int. Cl.:

H04L 12/46 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **15.09.2014 PCT/CN2014/086470**

87 Fecha y número de publicación internacional: **25.06.2015 WO15090088**

96 Fecha de presentación y número de la solicitud europea: **15.09.2014 E 14871578 (2)**

97 Fecha y número de publicación de la concesión europea: **16.08.2017 EP 3073688**

54 Título: **Procedimiento de transmisión de datos, dispositivo central de reenvío y dispositivo terminal de reenvío**

30 Prioridad:

20.12.2013 CN 201310713743

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

17.11.2017

73 Titular/es:

**HUAWEI TECHNOLOGIES CO., LTD. (100.0%)
Huawei Administration Building, Bantian,
Longgang District
Shenzhen, Guangdong 518129, CN**

72 Inventor/es:

**XU, DONG;
WANG, FU y
WU, PEI**

74 Agente/Representante:

LEHMANN NOVO, María Isabel

ES 2 642 732 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Procedimiento de transmisión de datos, dispositivo central de reenvío y dispositivo terminal de reenvío

Campo técnico

5 La presente invención se refiere al campo de la transmisión de datos y, en particular, a un procedimiento de transmisión de datos, a un dispositivo central de reenvío y a un dispositivo terminal de reenvío.

Antecedentes

10 La PCIe (interconexión exprés de componentes periféricos) recibe cada vez más atención debido a su alta velocidad de transmisión de datos, por ejemplo, una elevada velocidad de PCIe 16X 2.0 puede alcanzar los 10 GB/s. Sin embargo, la distancia de transmisión de la PCIe es relativamente corta, y una distancia de transmisión típica está comprendida entre 15 y 30 cm, lo que limita el alcance de aplicación de un dispositivo PCIe. Actualmente puede implementarse una transmisión extendida de datos PCIe a través de Ethernet, lo cual aumenta la distancia de transmisión de la PCIe y, por lo tanto, amplía el alcance de aplicación de un dispositivo PCIe.

15 En la técnica anterior, cuando los datos PCIe se transmiten a través de Ethernet, existe el problema técnico de que se genera una contrapresión uniforme en todo un enlace de transmisión de datos si algún dispositivo terminal genera una contrapresión.

20 El documento US 2013/227108A1 da a conocer un procedimiento para llevar a cabo una encapsulación y truncado de paquetes de datos entre dos redes locales diferentes. Cuando los paquetes PCI se reciben desde un dispositivo central, a dichos paquetes se les asigna una clase de tráfico con una prioridad. Después, dichos paquetes se encapsulan en tramas Ethernet y se reenvían a un dispositivo a través de un canal virtual. Dicho dispositivo realiza el truncado y reenvía los paquetes a un abonado.

Resumen

25 Las formas de realización de la presente invención proporcionan un procedimiento de transmisión de datos para resolver el problema técnico de la técnica anterior de que cuando se transmiten datos PCIe a través de Ethernet se genera una contrapresión uniforme en todo un enlace de transmisión de datos si algún dispositivo terminal genera una contrapresión.

30 Según un primer aspecto de la presente invención, una forma de realización de la presente invención proporciona un procedimiento de transmisión de datos, donde el procedimiento incluye: recibir, mediante un dispositivo central de reenvío a través de un primer canal virtual en un canal de interconexión exprés de componentes periféricos, PCIe, un primer paquete PCIe enviado por un dispositivo central, donde una primera clase de tráfico del primer paquete PCIe es asignada por el dispositivo central según un dispositivo de extremo de destino del primer paquete PCIe, donde la primera clase de tráfico tiene una correspondencia de uno a uno con el dispositivo de extremo de destino, y el primer canal virtual tiene una correspondencia de uno a uno con la primera clase de tráfico; encapsular, mediante el dispositivo central de reenvío según el dispositivo de extremo de destino, el primer paquete PCIe en una primera trama Ethernet que tiene una primera prioridad; y cuando una memoria intermedia de primera prioridad que almacena la primera trama Ethernet no está sometida a una contrapresión, enviar, mediante el dispositivo central de reenvío, la primera trama Ethernet a un dispositivo de conmutación de red a través de un canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en un canal Ethernet; y

40 recibir, mediante el dispositivo central de reenvío a través de un canal de segunda prioridad en el canal Ethernet, una segunda trama Ethernet enviada por el dispositivo de conmutación de red, donde una segunda prioridad de la segunda trama Ethernet tiene una correspondencia de uno a uno con el canal de segunda prioridad; analizar sintácticamente, mediante el dispositivo central de reenvío, la segunda trama Ethernet para obtener un segundo paquete PCIe, donde una segunda clase de tráfico del segundo paquete PCIe del dispositivo central de reenvío tiene una correspondencia de uno a uno con un dispositivo de extremo de origen del segundo paquete PCIe; y cuando una primera memoria intermedia de envío que almacena el segundo paquete PCIe no está sometida a una contrapresión, enviar el segundo paquete PCIe al dispositivo central a través de un segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe.

45 Con referencia al primer aspecto, en una primera manera de implementación posible, el procedimiento incluye además: después de que la primera trama Ethernet se envíe al dispositivo de conmutación de red a través del canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en el canal Ethernet, recibir, mediante el dispositivo central de reenvío a través del canal de primera prioridad, una primera señal de contrapresión enviada por el dispositivo de conmutación de red; dejar de enviar, mediante el dispositivo central de reenvío según la primera señal de contrapresión, el primer paquete PCIe al dispositivo de conmutación de red a través del canal de primera prioridad; y generar, mediante el dispositivo central de reenvío, una segunda señal de contrapresión según la primera señal de contrapresión, y enviar la segunda señal de contrapresión al dispositivo central a través del primer canal virtual; y

después de que el segundo paquete PCIe se envíe al dispositivo central a través del segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe, recibir, mediante el dispositivo central a través del segundo canal virtual, una tercera señal de contrapresión enviada por el dispositivo central; dejar de enviar, mediante el dispositivo central de reenvío según la tercera señal de contrapresión, el segundo paquete PCIe al dispositivo central a través del segundo canal virtual; y generar, mediante el dispositivo central de reenvío, una cuarta señal de contrapresión según la tercera señal de contrapresión, y enviar la cuarta señal de contrapresión al dispositivo de conmutación de red a través del canal de segunda prioridad.

Con referencia a la primera manera de implementación posible, en una segunda manera de implementación posible, una memoria intermedia de envío del dispositivo central de reenvío incluye una memoria intermedia de envío de primer tipo y una memoria intermedia de envío de segundo tipo, donde la memoria intermedia de envío de primer tipo es una memoria intermedia que tiene una correspondencia de uno a uno con un canal virtual especificado cuando el dispositivo central de reenvío recibe un paquete especificado a través del canal virtual especificado en el canal PCIe, y la memoria intermedia de segundo tipo es otra memoria intermedia, distinta de la memoria intermedia de primer tipo, de la memoria intermedia central de envío; y la generación, mediante el dispositivo central de reenvío, de una segunda señal de contrapresión según la primera señal de contrapresión incluye específicamente: generar, mediante el dispositivo central de reenvío, la segunda señal de contrapresión cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia de envío de primer tipo, y cuando el volumen de datos almacenados en la memoria intermedia de envío de primer tipo supera un primer umbral; o generar, mediante el dispositivo central de reenvío, la segunda señal de contrapresión cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia de envío de segundo tipo, y cuando el volumen de datos almacenados en la memoria intermedia de envío de segundo tipo supera el primer umbral.

Con referencia a la segunda manera de implementación posible, en una tercera manera de implementación posible, después de generar, mediante el dispositivo central de reenvío, la segunda señal de contrapresión cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia de envío de segundo tipo, y cuando el volumen de datos almacenados en la memoria intermedia de envío de segundo tipo supera el primer umbral, el procedimiento incluye además: cuando la capacidad de los datos almacenados en la memoria intermedia de envío de segundo tipo supera un segundo umbral, generar, mediante el dispositivo central de reenvío, una señal de contrapresión especificada, para ejercer una contrapresión en una primera memoria intermedia de envío PCIe en el dispositivo central, donde el segundo umbral es mayor que el primer umbral.

Según un segundo aspecto de la presente invención, una forma de realización de la presente invención proporciona un procedimiento de transmisión de datos, donde el procedimiento incluye:

recibir, mediante un dispositivo terminal de reenvío a través de un canal de primera prioridad en un canal Ethernet, una primera trama Ethernet enviada por un dispositivo de conmutación de red, donde la primera trama Ethernet tiene una primera prioridad que tiene una correspondencia de uno a uno con el canal de primera prioridad; analizar sintácticamente, mediante el dispositivo terminal de reenvío, la primera trama Ethernet para obtener un primer paquete de interconexión exprés de componentes periféricos, PCIe, donde una primera clase de tráfico del primer paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de destino del primer paquete PCIe; y cuando una primera memoria intermedia de envío que almacena el primer paquete PCIe no está sometida a una contrapresión, enviar, mediante el dispositivo terminal de reenvío, el primer paquete PCIe a un dispositivo terminal a través de un canal PCIe, donde el dispositivo terminal es compatible con el dispositivo de extremo de destino; y

recibir, mediante el dispositivo terminal de reenvío a través del canal PCIe, un segundo paquete PCIe enviado por el dispositivo terminal, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con el dispositivo terminal; encapsular, mediante el dispositivo terminal de reenvío, según el dispositivo terminal, el segundo paquete PCIe en una segunda trama Ethernet que tiene una segunda prioridad; y cuando una memoria intermedia de segunda prioridad que almacena la segunda trama Ethernet no está sometida a una contrapresión, enviar, mediante el dispositivo terminal de reenvío, la segunda trama Ethernet al dispositivo de conmutación de red a través de un canal de segunda prioridad que tiene una correspondencia de uno a uno con la segunda prioridad y está en el canal Ethernet.

Con referencia al segundo aspecto, en una primera manera de implementación posible, el procedimiento incluye además: después de que el primer paquete PCIe se envíe al dispositivo terminal a través del canal PCIe, recibir, mediante el dispositivo terminal de reenvío a través del canal PCIe, una primera señal de contrapresión enviada por el dispositivo terminal; dejar de enviar, mediante el dispositivo terminal de reenvío, el primer paquete PCIe al dispositivo terminal a través del canal PCIe; y generar, mediante el dispositivo terminal de reenvío, una segunda señal de contrapresión según la primera señal de contrapresión, y enviar la segunda señal de contrapresión al dispositivo de conmutación de red a través del canal de primera prioridad; y

después de que la segunda trama Ethernet se envíe al dispositivo de conmutación de red a través del canal de segunda prioridad que tiene una correspondencia de uno a uno con la segunda prioridad y está en el canal Ethernet, tras recibir, a través del canal de segunda prioridad, una tercera señal de contrapresión enviada por el dispositivo de

conmutación de red, dejar de enviar, mediante el dispositivo terminal de reenvío, la segunda trama Ethernet al dispositivo de conmutación de red a través del canal de segunda prioridad; y generar, mediante el dispositivo terminal de reenvío, una cuarta señal de contrapresión según la tercera señal de contrapresión, y enviar la cuarta señal de contrapresión al dispositivo terminal a través del canal PCIe.

5 Con referencia a la primera manera de implementación posible, en una segunda manera de implementación posible, la generación, mediante el dispositivo terminal de reenvío, de una cuarta señal de contrapresión según la tercera señal de contrapresión incluye específicamente: generar, mediante el dispositivo terminal de reenvío, la cuarta señal de contrapresión según la tercera señal de contrapresión cuando una memoria intermedia de envío del dispositivo terminal de reenvío alcanza un primer umbral.

10 Según un tercer aspecto de la presente invención, una forma de realización de la presente invención proporciona además un dispositivo central de reenvío, que incluye:

un módulo de procesamiento de interconexión exprés de componentes periféricos, PCIe, configurado para recibir, a través de un primer canal virtual en un canal de interconexión exprés de componentes periféricos, PCIe, un primer paquete PCIe enviado por un dispositivo central, donde una primera clase de tráfico del primer paquete PCIe es asignada por el dispositivo central según un dispositivo de extremo de destino del primer paquete PCIe, donde la primera clase de tráfico tiene una correspondencia de uno a uno con el dispositivo de extremo de destino, y el primer canal virtual tiene una correspondencia de uno a uno con la primera clase de tráfico; y un módulo de procesamiento Ethernet, configurado para: encapsular, según el dispositivo de extremo de destino, el primer paquete PCIe en una primera trama Ethernet que tiene una primera prioridad; y cuando una memoria intermedia de primera prioridad que almacena la primera trama Ethernet no está sometida a una contrapresión, enviar la primera trama Ethernet a un dispositivo de conmutación de red a través de un canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en un canal Ethernet,

donde el módulo de procesamiento Ethernet está configurado además para recibir, a través de un canal de segunda prioridad en el canal Ethernet, una segunda trama Ethernet enviada por el dispositivo de conmutación de red, donde una segunda prioridad de la segunda trama Ethernet tiene una correspondencia de uno a uno con el canal de segunda prioridad, y para analizar sintácticamente la segunda trama Ethernet para obtener un segundo paquete PCIe, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de origen del segundo paquete PCIe; y el módulo de procesamiento PCIe está configurado además para: cuando una primera memoria intermedia de envío que almacena el segundo paquete PCIe no está sometida a una contrapresión, enviar el segundo paquete PCIe al dispositivo central a través de un segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe.

Con referencia al tercer aspecto, en una primera manera de implementación posible, el módulo de procesamiento Ethernet está configurado además para: después de que la primera trama Ethernet se envíe al dispositivo de conmutación de red a través del canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en el canal Ethernet, recibir, a través del canal de primera prioridad, una primera señal de contrapresión enviada por el dispositivo de conmutación de red, y dejar de enviar, según la primera señal de contrapresión, el primer paquete PCIe al dispositivo de conmutación de red a través del canal de primera prioridad; y el módulo de procesamiento PCIe está configurado además para generar una segunda señal de contrapresión según la primera señal de contrapresión, y enviar la segunda señal de contrapresión al dispositivo central a través del primer canal virtual; y

después de que el segundo paquete PCIe se envíe al dispositivo central a través del segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe, el módulo de procesamiento PCIe está configurado además para recibir, a través del segundo canal virtual, una tercera señal de contrapresión enviada por el dispositivo central, y dejar de enviar, según la tercera señal de contrapresión, el segundo paquete PCIe al dispositivo central a través del segundo canal virtual; y el módulo de procesamiento PCIe está configurado además para generar una cuarta señal de contrapresión según la tercera señal de contrapresión, y enviar la cuarta señal de contrapresión al dispositivo de conmutación de red a través del canal de segunda prioridad.

Con referencia a la primera manera de implementación posible, en una segunda manera de implementación posible, una memoria intermedia de envío del dispositivo central de reenvío incluye una memoria intermedia de envío de primer tipo y una memoria intermedia de envío de segundo tipo, donde la memoria intermedia de envío de primer tipo es una memoria intermedia que tiene una correspondencia de uno a uno con un canal virtual especificado cuando el dispositivo central de reenvío recibe un paquete especificado a través del canal virtual especificado en el canal PCIe, y la memoria intermedia de segundo tipo es otra memoria intermedia, distinta de la memoria intermedia de primer tipo, de la memoria intermedia central de envío; y el módulo de procesamiento PCIe está configurado específicamente para: cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia de envío de primer tipo, y cuando el volumen de datos almacenados en la memoria intermedia de envío de primer tipo supera un primer umbral, generar la segunda señal de contrapresión, o cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia de envío

de segundo tipo, y cuando el volumen de datos almacenados en la memoria intermedia de envío de segundo tipo supera el primer umbral, generar la segunda señal de contrapresión.

5 Con referencia a la segunda manera de implementación posible, en una tercera manera de implementación posible, el módulo de procesamiento PCIe está configurado específicamente para: después de que la segunda señal de
 5 contrapresión se genere cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia de envío de segundo tipo, y cuando la capacidad de los datos almacenados en la memoria
 10 intermedia de envío de segundo tipo supera el primer umbral, generar una señal de contrapresión especificada cuando la capacidad de los datos almacenados en la memoria intermedia de envío de segundo tipo supera un
 segundo umbral, ejercer una contrapresión en una primera memoria intermedia de envío PCIe en el dispositivo
 10 central, donde el segundo umbral es mayor que el primer umbral.

Según un cuarto aspecto de la presente invención, una forma de realización de la presente invención proporciona además un dispositivo terminal de reenvío, que incluye:

15 un módulo de procesamiento Ethernet, configurado para recibir, a través de un canal de primera prioridad en un canal Ethernet, una primera trama Ethernet enviada por un dispositivo de conmutación de red, donde la primera
 15 trama Ethernet tiene una primera prioridad que tiene una correspondencia de uno a uno con el canal de primera prioridad, y analizar sintácticamente la primera trama Ethernet para obtener un primer paquete de interconexión
 exprés de componentes periféricos, PCIe, donde una primera clase de tráfico del primer paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de destino del primer paquete PCIe; y un módulo de
 20 procesamiento de interconexión exprés de componentes periféricos, PCIe, configurado para: cuando una primera memoria intermedia de envío que almacena el primer paquete PCIe no está sometida a una contrapresión, enviar el
 20 primer paquete PCIe a un dispositivo terminal a través de un canal PCIe, donde el dispositivo terminal es compatible con el dispositivo de extremo de destino,

25 donde el módulo PCIe está configurado para recibir, a través del canal PCIe, un segundo paquete PCIe enviado por el dispositivo terminal, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de
 25 uno a uno con el dispositivo terminal; y el módulo de procesamiento Ethernet está configurado para encapsular, según el dispositivo terminal, el segundo paquete PCIe en una segunda trama Ethernet que tiene una segunda
 prioridad, y cuando una memoria intermedia de segunda prioridad que almacena la segunda trama Ethernet no está sometida a una contrapresión, enviar la segunda trama Ethernet al dispositivo de conmutación de red a través del
 30 canal de segunda prioridad que tiene una correspondencia de uno a uno con la segunda prioridad y está en el canal Ethernet.

35 Con referencia al cuarto aspecto, en una primera manera de implementación posible, el módulo PCIe está configurado para: después de que el primer paquete PCIe se envíe al dispositivo terminal a través del canal PCIe,
 35 recibir, a través del canal PCIe, una primera señal de contrapresión enviada por el dispositivo terminal, y dejar de enviar el primer paquete PCIe al dispositivo terminal a través del canal PCIe; y el módulo de procesamiento Ethernet
 está configurado para generar una segunda señal de contrapresión según la primera señal de contrapresión, y enviar la segunda señal de contrapresión al dispositivo de conmutación de red a través del canal de primera
 prioridad; y

40 el módulo de procesamiento Ethernet está configurado para: después de que la segunda trama Ethernet se envíe al dispositivo de conmutación de red a través del canal de segunda prioridad que tiene una correspondencia de uno a
 40 uno con la segunda prioridad y está en el canal Ethernet, recibir, a través del canal de segunda prioridad, una tercera señal de contrapresión enviada por el dispositivo de conmutación de red, y dejar de enviar la segunda trama
 Ethernet al dispositivo de conmutación de red a través del canal de segunda prioridad; y el módulo PCIe está configurado para generar una cuarta señal de contrapresión según la tercera señal de contrapresión, y enviar la
 cuarta señal de contrapresión al dispositivo terminal a través del canal PCIe.

45 Con referencia a la primera manera de implementación posible, el módulo PCIe está configurado específicamente para generar la cuarta señal de contrapresión según la tercera señal de contrapresión cuando una memoria
 45 intermedia de envío del dispositivo terminal de reenvío alcanza un primer umbral.

Una o más soluciones técnicas proporcionadas en las formas de realización de la presente invención tienen al menos los siguientes efectos técnicos o ventajas:

50 1. Se utiliza un dispositivo central de reenvío para recibir, a través de un primer canal virtual que tiene una correspondencia de uno a uno con una primera clase de tráfico de un primer paquete PCIe y está en un canal PCIe,
 50 el primer paquete PCIe enviado por un dispositivo central, donde la primera clase de tráfico es asignada por el dispositivo central según un dispositivo de extremo de destino del primer paquete PCIe, donde la primera clase de
 tráfico tiene una correspondencia de uno a uno con el dispositivo de extremo de destino, y el primer canal virtual
 55 tiene una correspondencia de uno a uno con la primera clase de tráfico; encapsular, según el dispositivo de extremo de destino del primer paquete PCIe, el primer paquete PCIe en una primera trama Ethernet que tiene una primera
 prioridad, y enviar la primera trama Ethernet a un dispositivo de conmutación de red a través de un canal de primera
 prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en un canal Ethernet; y recibir,

a través de un canal de segunda prioridad que tiene una correspondencia de uno a uno con una segunda prioridad de una segunda trama Ethernet y está en el canal Ethernet, la segunda trama Ethernet enviada por el dispositivo de conmutación de red, analizar sintácticamente la segunda trama Ethernet para obtener un segundo paquete PCIe, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de origen del segundo paquete PCIe, y enviar el segundo paquete PCIe al dispositivo central a través de un segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe, de modo que una tecnología de control de flujo de extremo a extremo basada en una clase de tráfico (donde esta clase de tráfico se asigna según diferentes dispositivos terminales) está formada entre el dispositivo central y el dispositivo terminal (es decir, el dispositivo de extremo de origen del segundo paquete PCIe).
 5 Un canal de transmisión de datos entre el dispositivo central y un dispositivo terminal, y un canal de transmisión de datos entre el dispositivo central y otro dispositivo terminal no interfieren entre sí. Por lo tanto se resuelve el problema técnico de la técnica anterior de que se genera una contrapresión uniforme en todo un enlace de transmisión de datos si algún dispositivo terminal genera una contrapresión cuando se transmiten datos PCIe a través de Ethernet, por lo que se consiguen los efectos técnicos de aumentar la utilización del ancho de banda de todo el sistema y de aumentar la eficacia de la transmisión de datos.
 10
 15

2. Cuando se determina que una primera señal de contrapresión va a ejercer una contrapresión en una memoria intermedia de envío de primer tipo, y cuando un volumen de datos almacenados en la memoria intermedia de envío de primer tipo supera un primer umbral, el dispositivo central de reenvío genera una segunda señal de contrapresión; o cuando se determina que una primera señal de contrapresión va a ejercer una contrapresión en una memoria de envío de segundo tipo, y cuando el volumen de datos almacenados en la memoria intermedia de envío de segundo tipo supera un primer umbral, el dispositivo central de reenvío genera una segunda señal de contrapresión, de modo que el dispositivo central de reenvío no genera inmediatamente la segunda señal de contrapresión cuando recibe la primera señal de contrapresión, y genera la segunda señal de contrapresión solamente cuando la memoria intermedia de envío de primer tipo o la memoria intermedia de envío de segundo tipo supera el primer umbral, y, en este caso, el canal PCIe puede seguir usándose, lo que aumenta la utilización del ancho de banda de PCIe.
 20
 25

3. Cuando la capacidad de los datos almacenados en la memoria intermedia de envío de segundo tipo supera un segundo umbral, el dispositivo central de reenvío genera una señal de contrapresión especificada para ejercer una contrapresión en una primera memoria intermedia de envío PCIe del dispositivo central, donde el segundo umbral es mayor que el primer umbral; por lo tanto, se reduce el efecto de un paquete especificado en el ancho de banda de PCIe.
 30

Breve descripción de los dibujos

La FIG. 1 es un diagrama esquemático de transmisión de datos PCIe a través de Ethernet en la técnica anterior.

La FIG. 2 es un diagrama esquemático de un sistema según una forma de realización de la presente invención.

35 La FIG. 3 es un diagrama de flujo de un procedimiento de transmisión de datos según una forma de realización de la presente invención.

La FIG. 4 es un diagrama de flujo de un procedimiento de transmisión de datos según una forma de realización de la presente invención.

40 La FIG. 5 es un diagrama de flujo de un procedimiento de transmisión de datos según una forma de realización de la presente invención.

La FIG. 6 es un diagrama de flujo de un procedimiento de transmisión de datos según una forma de realización de la presente invención.

La FIG. 7 es un diagrama esquemático de transmisión de una señal de contrapresión según una forma de realización de la presente invención.

45 La FIG. 8 es un diagrama de un módulo funcional de un dispositivo central de reenvío según una forma de realización de la presente invención.

La FIG. 9 es un diagrama de un módulo funcional de un dispositivo terminal de reenvío según una forma de realización de la presente invención.

50 La FIG. 10 es un diagrama estructural esquemático de un dispositivo central de reenvío según una forma de realización de la presente invención.

La FIG. 11 es un diagrama estructural esquemático de un dispositivo terminal de reenvío según una forma de realización de la presente invención.

Descripción de formas de realización

Antes de describir de manera específica las soluciones técnicas de las formas de realización de la presente invención para permitir que un experto en la técnica del campo técnico de la presente invención entienda mejor las soluciones técnicas de las formas de realización de la presente invención, a continuación se describe en primer lugar, con referencia a la FIG. 1, una solución de la técnica anterior y un problema técnico presente en la técnica anterior. Los detalles son los siguientes:

5 Haciendo referencia a la FIG. 1, la FIG. 1 es un diagrama esquemático de transmisión de datos PCIe a través de Ethernet en la técnica anterior. Como se muestra en la FIG. 1, un sistema de transmisión de datos de la técnica anterior incluye un dispositivo central 10, un puerto de dispositivo de subida 20, una estructura Ethernet, múltiples puertos de dispositivos de bajada, donde los puertos de dispositivos de bajada pueden numerarse de 30 a 3n (donde n es un entero positivo), y múltiples dispositivos terminales, donde los múltiples dispositivos terminales pueden numerarse de 40 a 4n, y los puertos de dispositivos de bajada tienen correspondencias de uno a uno con los dispositivos terminales; por ejemplo, un puerto de dispositivo de bajada 30 tiene una correspondencia de uno a uno con un dispositivo terminal 40, y un puerto de dispositivo de bajada 31 tiene una correspondencia de uno a uno con un dispositivo terminal 41. Hay enlaces PCIe entre el dispositivo central y el puerto de dispositivo de subida y entre un dispositivo terminal y un puerto de dispositivo de bajada, y hay un enlace Ethernet entre el puerto de dispositivo de subida y un puerto de dispositivo de bajada.

Aún con referencia a la FIG. 1, en el sistema de transmisión de datos mostrado en la FIG. 1, si el dispositivo terminal 40 genera una contrapresión, donde el término 'contrapresión' se refiere específicamente a que un dispositivo recibe de manera transitoria una gran cantidad de datos, provocando un rápido consumo de una memoria intermedia de recepción del dispositivo, cuando se supera un umbral, por ejemplo, cuando una proporción de uso de la memoria intermedia de recepción supera una proporción tal como 1/2 o 3/4, el dispositivo envía una señal de contrapresión en la dirección en la que entran los datos, es decir, a un dispositivo que envía los datos, de modo que el dispositivo que envía los datos deja de enviar o retrasa el envío de datos. Por ejemplo, el dispositivo terminal 40 ejerce una contrapresión en el puerto de dispositivo de bajada 30, por lo que el puerto de dispositivo de bajada 30 ejerce una contrapresión en el puerto de dispositivo de subida 20, y después de que el puerto de dispositivo de subida 20 ejerza una contrapresión en el dispositivo central 10, el dispositivo central 10 interrumpe los servicios de todos los dispositivos terminales ya que el dispositivo central 10 no puede determinar un dispositivo terminal específico que genere una contrapresión, lo que afecta por tanto a un servicio de otro dispositivo terminal excepto al dispositivo terminal 40; por ejemplo, cuando el dispositivo terminal 41 es un dispositivo de almacenamiento, no puede realizarse una operación normal de almacenamiento o lectura en el dispositivo terminal 41 porque el dispositivo terminal 41 no puede recibir o enviar datos. Por lo tanto, en la técnica anterior existe el problema técnico de que cuando se transmiten datos PCIe a través de Ethernet se genera una contrapresión uniforme en todo un enlace de transmisión de datos si algún dispositivo terminal genera una contrapresión.

Por lo tanto, las formas de realización de la presente invención proporcionan un procedimiento de transmisión de datos para resolver el problema técnico de la técnica anterior de que se genera una contrapresión uniforme en todo un enlace de transmisión de datos si algún dispositivo terminal genera una contrapresión cuando se transmiten datos PCIe a través de Ethernet.

Una forma de realización de la presente invención proporciona un procedimiento de transmisión de datos, donde el procedimiento incluye: recibir, mediante un dispositivo central de reenvío a través de un primer canal virtual en un canal de interconexión exprés de componentes periféricos, PCIe, un primer paquete PCIe enviado por un dispositivo central, donde una primera clase de tráfico del primer paquete PCIe es asignada por el dispositivo central según un dispositivo de extremo de destino del primer paquete PCIe, donde la primera clase de tráfico tiene una correspondencia de uno a uno con el dispositivo de extremo de destino, y el primer canal virtual tiene una correspondencia de uno a uno con la primera clase de tráfico; encapsular, mediante el dispositivo central de reenvío según el dispositivo de extremo de destino, el primer paquete PCIe en una primera trama Ethernet que tiene una primera prioridad; y cuando una memoria intermedia de primera prioridad que almacena la primera trama Ethernet no está sometida a una contrapresión, enviar, mediante el dispositivo central de reenvío, la primera trama Ethernet a un dispositivo de conmutación de red a través de un canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en un canal Ethernet; y

50 recibir, mediante el dispositivo central de reenvío a través de un canal de segunda prioridad en el canal Ethernet, una segunda trama Ethernet enviada por el dispositivo de conmutación de red, donde una segunda prioridad de la segunda trama Ethernet tiene una correspondencia de uno a uno con el canal de segunda prioridad; analizar sintácticamente, mediante el dispositivo central de reenvío, la segunda trama Ethernet para obtener un segundo paquete PCIe, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de origen del segundo paquete PCIe; y cuando una primera memoria intermedia de envío que almacena el segundo paquete PCIe no está sometida a una contrapresión, enviar, mediante el dispositivo central de reenvío, el segundo paquete PCIe al dispositivo central a través de un segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe.

A partir de lo anterior puede observarse que se utiliza un dispositivo central de reenvío para recibir, a través de un primer canal virtual que tiene una correspondencia de uno a uno con una primera clase de tráfico de un primer paquete PCIe y está en un canal PCIe, el primer paquete PCIe enviado por un dispositivo central, donde la primera

clase de tráfico es asignada por el dispositivo central según un dispositivo de extremo de destino del primer paquete PCIe, donde la primera clase de tráfico tiene una correspondencia de uno a uno con el dispositivo de extremo de destino, y el primer canal virtual tiene una correspondencia de uno a uno con la primera clase de tráfico; encapsular, según el dispositivo de extremo de destino del primer paquete PCIe, el primer paquete PCIe en una primera trama Ethernet que tiene una primera prioridad, y enviar la primera trama Ethernet a un dispositivo de conmutación de red a través de un canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en un canal Ethernet; y recibir, a través de un canal de segunda prioridad que tiene una correspondencia de uno a uno con una segunda prioridad de una segunda trama Ethernet y está en el canal Ethernet, la segunda trama Ethernet enviada por el dispositivo de conmutación de red, analizar sintácticamente la segunda trama Ethernet para obtener un segundo paquete PCIe, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de origen del segundo paquete PCIe, y enviar el segundo paquete PCIe al dispositivo central a través de un segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe. De esta manera, una tecnología de control de flujo de extremo a extremo basada en una clase de tráfico (donde esta clase de tráfico se asigna según diferentes dispositivos terminales) se aplica entre el dispositivo central y el dispositivo terminal (es decir, el dispositivo de extremo de origen del segundo paquete PCIe). Un canal de transmisión de datos entre el dispositivo central y un dispositivo terminal, y un canal de transmisión de datos entre el dispositivo central y otro dispositivo terminal no interfieren entre sí. Por lo tanto se resuelve el problema técnico de la técnica anterior de que se genera una contrapresión uniforme en todo un enlace de transmisión de datos si algún dispositivo terminal genera una contrapresión cuando se transmiten datos PCIe a través de Ethernet, por lo que se consiguen los efectos técnicos de aumentar la utilización del ancho de banda de todo el sistema y de aumentar la eficacia de la transmisión de datos.

Para entender mejor las anteriores soluciones técnicas, a continuación se describen en detalle las soluciones técnicas con referencia a los dibujos adjuntos y maneras de implementación específicas de esta memoria descriptiva.

Haciendo referencia a la FIG. 2, la FIG. 2 es un diagrama esquemático de un sistema según una forma de realización de la presente invención. Como se muestra en la FIG. 2, el sistema incluye: un dispositivo central 201, un dispositivo central de reenvío 202, un dispositivo de conmutación de red 203, al menos dos dispositivos terminales de reenvío, donde los al menos dos dispositivos terminales de reenvío pueden numerarse de 2040 a 204n (donde n es un entero positivo), y al menos dos dispositivos terminales, donde los al menos dispositivos terminales pueden numerarse de 2050 a 205n (donde n es un entero positivo). Hay enlaces PCIe entre el dispositivo central y el dispositivo central de reenvío y entre un dispositivo terminal y un dispositivo terminal de reenvío, y hay un enlace Ethernet entre el dispositivo central de reenvío y un dispositivo terminal de reenvío.

A continuación se describen detalles usando un ejemplo en el que el dispositivo central 201 envía un primer paquete PCIe al dispositivo terminal 2050.

Aún con referencia a la FIG. 2, en esta forma de realización, un módulo PCIe 2011 del dispositivo central 201 asigna una primera clase de tráfico a un primer paquete PCIe según un dispositivo de extremo de destino al que se envía el primer paquete PCIe; por ejemplo, el dispositivo de extremo de destino puede ser el dispositivo terminal 2050, el dispositivo terminal 2051 o similar, y, específicamente, la asignación puede realizarse usando un identificador de completación o una dirección de acceso del primer paquete PCIe, donde la primera clase de tráfico tiene una correspondencia de uno a uno con el dispositivo de extremo de destino, para enviar el primer paquete PCIe al dispositivo central de reenvío 202 a través de un primer canal virtual que tiene una correspondencia de uno a uno con la primera clase de tráfico y está en un canal PCIe.

En una aplicación real, el protocolo de bus PCIe estipula ocho tipos de transmisión, que son, por separado, TC0 a TC7, un dispositivo PCIe puede fijar una cantidad de canales virtuales admitidos usando software, y los canales virtuales pueden tener correspondencias de uno a uno con VC0 a VC7. Evidentemente, si la cantidad de tipos de transmisión estipulados por el bus PCIe no satisfacen una necesidad, mediante la descripción de esta forma de realización, un experto en la técnica puede modificar el protocolo de bus PCIe, o definir un nuevo protocolo o regla de transmisión que satisfaga un requisito en la transmisión de paquetes PCIe. Los detalles no se describen de nuevo en el presente documento.

Después de que el dispositivo central 201 envíe el primer paquete PCIe al dispositivo central de reenvío 202 a través del primer canal virtual que tiene una correspondencia de uno a uno con la primera clase de tráfico y está en el canal PCIe, el dispositivo central de reenvío 202 puede recibir, a través del primer canal virtual, el primer paquete PCIe enviado por el dispositivo central 201.

Haciendo referencia a la FIG. 3, la FIG. 3 es un diagrama de flujo de un procedimiento de transmisión de datos según una forma de realización de la presente invención. El procedimiento de transmisión de datos puede aplicarse al dispositivo central de reenvío 202 en el sistema proporcionado por la forma de realización de la presente invención. Como se muestra en la FIG. 3, el procedimiento incluye:

S31: Un dispositivo central de reenvío recibe, a través de un primer canal virtual en un canal de interconexión expreso de componentes periféricos, PCIe, un primer paquete PCIe enviado por un dispositivo central, donde una primera clase de tráfico del primer paquete PCIe es asignada por el dispositivo central según un dispositivo de extremo de destino del primer paquete PCIe, y el primer canal virtual tiene una correspondencia de uno a uno con la primera clase de tráfico.

En un proceso de implementación específico, tras recibir, a través del primer canal virtual en el canal PCIe, el primer paquete PCIe enviado por el dispositivo central, el dispositivo central de reenvío 202 puede introducir el primer paquete PCIe en una memoria intermedia de recepción PCIe del dispositivo central de reenvío 202, y después introducir el primer paquete PCIe en una memoria intermedia de envío del dispositivo central de reenvío 202 según el dispositivo de extremo de destino del primer paquete PCIe.

Evidentemente, en una aplicación real, la memoria intermedia de envío del dispositivo central de reenvío 202 también puede dividirse de manera correspondiente en una primera memoria intermedia de envío, una segunda memoria intermedia de envío y similares, según los dispositivos de extremo de destino de los paquetes PCIe, y después el primer paquete PCIe de la memoria intermedia de recepción de PCIe puede introducirse en la primera memoria intermedia de envío correspondiente según el dispositivo de extremo de destino del primer paquete PCIe, para facilitar un procesamiento subsiguiente, lo cual no está limitado en el presente documento.

S32: El dispositivo central de reenvío encapsula, según el dispositivo de extremo de destino, el primer paquete PCIe en una primera trama Ethernet que tiene una primera prioridad. Mediante la descripción de esta forma de realización, un experto en la técnica puede entender un proceso específico de encapsulación del primer paquete PCIe en la primera trama Ethernet que tiene la primera prioridad. Los detalles no se describen de nuevo en el presente documento.

En un proceso de implementación específico, después de encapsular el primer paquete PCIe en la primera trama Ethernet que tiene la primera prioridad, el dispositivo central de reenvío 202 puede introducir la primera trama Ethernet en una memoria intermedia de primera prioridad correspondiente a la primera prioridad.

S33: Cuando una memoria intermedia de primera prioridad que almacena la primera trama Ethernet no está sometida a una contrapresión, el dispositivo central de reenvío envía la primera trama Ethernet a un dispositivo de conmutación de red a través de un canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en un canal Ethernet.

En un proceso de implementación específico, haciendo referencia a la FIG. 2, la capacidad de memoria intermedia de datos del dispositivo de conmutación de red es relativamente robusta, mientras que la capacidad de memoria intermedia de datos de un dispositivo tal como el dispositivo terminal de reenvío 2040, el dispositivo terminal de reenvío 2041, el dispositivo terminal 2050 o el dispositivo terminal 2051 es relativamente débil. Por lo tanto, si la cantidad de datos de un paquete PCIe enviado por el dispositivo central de reenvío 202 a estos dispositivos supera las capacidades de memoria intermedia de datos de estos dispositivos, estos dispositivos ejercen una contrapresión en la memoria intermedia de primera prioridad del dispositivo central de reenvío 202, y el dispositivo central 202 deja de enviar o retrasa el envío de una trama Ethernet almacenada en la memoria intermedia de primera prioridad.

Es decir, cuando el dispositivo central 202 no tiene que dejar de enviar o no tiene que retrasar el envío de la primera trama Ethernet almacenada en la memoria intermedia de primera prioridad, el dispositivo central 202 puede enviar la primera trama Ethernet almacenada en la memoria intermedia de primera prioridad al dispositivo de conmutación de red 203 a través del canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en el canal Ethernet.

Debe observarse que cuando se encapsula el primer paquete PCIe en la primera trama Ethernet que tiene la primera prioridad, el dispositivo central de reenvío 202 encapsula adicionalmente direcciones de hardware (es decir, direcciones MAC, direcciones de control de acceso al medio) de dos extremos del canal de primera prioridad correspondiente a la primera prioridad, es decir, una dirección de hardware desde la cual el dispositivo central de reenvío 202 envía la primera trama Ethernet, y el dispositivo de conmutación de red 203 en la primera trama Ethernet, de modo que el dispositivo central de reenvío 202 puede enviar correctamente la primera trama Ethernet desde la memoria intermedia de primera prioridad al dispositivo de conmutación de red 203. Los detalles no se describen de nuevo en el presente documento.

Después de que el dispositivo central de reenvío 202 envíe la primera trama Ethernet al dispositivo de conmutación de red a través del canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en el canal Ethernet, el dispositivo de conmutación de red 203 puede enviar la primera trama Ethernet al dispositivo terminal de reenvío 2040 a través del canal de primera prioridad. Debe observarse que el dispositivo de conmutación de red de esta forma de realización puede ser un conmutador que admite el protocolo PFC (control de flujo basado en prioridad), donde el conmutador puede enviar una trama Ethernet según la prioridad de la trama Ethernet a través de canales que tienen diferentes prioridades.

Después de que el dispositivo de conmutación de red 203 envíe la primera trama Ethernet al dispositivo terminal de reenvío 2040 a través del canal de primera prioridad, el dispositivo terminal de reenvío 2040 puede recibir la primera trama Ethernet a través del canal de primera prioridad.

5 Haciendo referencia a la FIG. 4, la FIG. 4 es un diagrama de flujo de un procedimiento de transmisión de datos según una forma de realización de la presente invención. El procedimiento de transmisión de datos puede aplicarse al dispositivo terminal de reenvío 2040 en el sistema proporcionado por la forma de realización de la presente invención. Como se muestra en la FIG. 4, el procedimiento incluye:

10 S41: Un dispositivo terminal de reenvío recibe, a través de un canal de primera prioridad en un canal Ethernet, una primera trama Ethernet enviada por un dispositivo de conmutación de red, donde la primera trama Ethernet tiene una primera prioridad que tiene una correspondencia de uno a uno con el canal de primera prioridad.

15 S42: El dispositivo terminal de reenvío analiza sintácticamente la primera trama Ethernet para obtener un primer paquete de interconexión exprés de componentes periféricos, PCIe, donde una primera clase de tráfico del primer paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de destino del primer paquete PCIe. Mediante la descripción de esta forma de realización, un experto en la técnica puede entender un proceso específico de análisis sintáctico de la primera trama Ethernet para obtener el primer paquete de interconexión exprés de componentes periféricos, PCIe. Los detalles no se describen de nuevo en el presente documento.

En un proceso de implementación específico, tras analizar sintácticamente la primera trama Ethernet para obtener el primer paquete PCIe, el dispositivo terminal de reenvío 2040 puede introducir el primer paquete PCIe en una primera memoria intermedia de envío del dispositivo terminal de reenvío 2040.

20 S43: Cuando una primera memoria intermedia de envío que almacena el primer paquete PCIe no está sometida a una contrapresión, el dispositivo terminal de reenvío envía el primer paquete PCIe a un dispositivo terminal a través de un canal PCIe, donde el dispositivo terminal es compatible con el dispositivo de extremo de destino.

25 En un proceso de implementación específico, puede suceder que el dispositivo terminal de reenvío 2040 transfiera el primer paquete PCIe desde la primera memoria intermedia de envío a una memoria intermedia de envío PCIe del dispositivo terminal de reenvío 2040, de modo que el primer paquete PCIe se envía al dispositivo terminal 2050 a través del canal PCIe. Los detalles no se describen de nuevo en el presente documento.

Después de que el dispositivo terminal de reenvío 2040 envíe el primer paquete PCIe al dispositivo terminal 2050 a través del canal PCIe, el dispositivo terminal 2050 puede recibir el primer paquete PCIe, implementándose así que el dispositivo central 201 envíe el primer paquete PCIe al dispositivo terminal 2050.

30 Tras describirse un proceso específico en el que el dispositivo central 201 envía el primer paquete PCIe al dispositivo terminal 2050, a continuación se describe un proceso específico en el que el dispositivo terminal 2050 envía un segundo paquete PCIe al dispositivo central 201.

35 Aún con referencia a la FIG. 2, el dispositivo terminal 2050 puede asignar una segunda clase de tráfico al segundo paquete PCIe según una dirección del dispositivo terminal 2050, es decir, un dispositivo de extremo de origen del segundo paquete PCIe. Después de enviarse el segundo paquete PCIe al dispositivo terminal de reenvío 2040 a través del canal PCIe, el dispositivo terminal de reenvío 2040 puede recibir el segundo paquete PCIe a través del canal PCIe.

40 Después, el dispositivo terminal de reenvío 2040 recibe el segundo paquete PCIe a través del canal PCIe, haciendo referencia a la FIG. 5. La FIG. 5 es un diagrama de flujo de un procedimiento de transmisión de datos según una forma de realización de la presente invención. El procedimiento de transmisión de datos puede aplicarse al dispositivo terminal de reenvío 2040 proporcionado por la forma de realización de la presente invención. Como se muestra en la FIG. 5, el procedimiento incluye:

45 S51: Un dispositivo terminal de reenvío recibe, a través de un canal PCIe, un segundo paquete PCIe enviado por un dispositivo terminal, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con el dispositivo terminal.

S52: El dispositivo terminal de reenvío encapsula, según el dispositivo terminal, el segundo paquete PCIe en una segunda trama Ethernet que tiene una segunda prioridad.

50 S53: Cuando una memoria intermedia de segunda prioridad que almacena la segunda trama Ethernet no está sometida a una contrapresión, el dispositivo terminal de reenvío envía la segunda trama Ethernet a un dispositivo de conmutación de red a través de un canal de segunda prioridad que tiene una correspondencia de uno a uno con la segunda prioridad y está en un canal Ethernet.

Después de que el dispositivo terminal de reenvío 2040 envíe la segunda trama Ethernet al dispositivo de conmutación de red 203 a través del canal de segunda prioridad que tiene una correspondencia de uno a uno con la

segunda prioridad y está en el canal Ethernet, el dispositivo de conmutación de red 203 puede enviar la segunda trama Ethernet al dispositivo central de reenvío 202 a través del canal de segunda prioridad.

Después de que el dispositivo de conmutación de red 203 envíe la segunda trama Ethernet al dispositivo central de reenvío 202 a través del canal de segunda prioridad, el dispositivo central de reenvío 202 puede recibir la segunda trama Ethernet.

Haciendo referencia a la FIG. 6, la FIG. 6 es un diagrama de flujo de un procedimiento de transmisión de datos según una forma de realización de la presente invención. El procedimiento de transmisión de datos puede aplicarse al dispositivo central de reenvío 202 en el sistema proporcionado por la forma de realización de la presente invención. Como se muestra en la FIG. 6, el procedimiento incluye:

10 S61: Un dispositivo central de reenvío recibe, a través de un canal de segunda prioridad en un canal Ethernet, una segunda trama Ethernet enviada por un dispositivo de conmutación de red, donde una segunda prioridad de la segunda trama Ethernet tiene una correspondencia de uno a uno con el canal de segunda prioridad.

15 S62: El dispositivo central de reenvío analiza sintácticamente la segunda trama Ethernet para obtener un segundo paquete PCIe, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de origen del segundo paquete PCIe.

S63: Cuando una primera memoria intermedia de envío que almacena el segundo paquete PCIe no está sometida a una contrapresión, el dispositivo central de reenvío envía el segundo paquete PCIe a un dispositivo central a través de un segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe.

20 Después de que el dispositivo central de reenvío 202 envíe el segundo paquete PCIe al dispositivo central 201 a través del segundo canal virtual, el dispositivo central 201 puede recibir el segundo paquete PCIe y puede determinar, según la segunda clase de tráfico del segundo paquete PCIe, un dispositivo terminal específico que envía el segundo paquete PCIe. En esta forma de realización, el dispositivo terminal 2050 asigna la segunda clase de tráfico al segundo paquete PCIe según la dirección del dispositivo terminal 2050; por lo tanto, el dispositivo
25 central 201 puede determinar, usando la segunda clase de tráfico del segundo paquete PCIe, que el segundo paquete PCIe se envía mediante el dispositivo terminal 2050. A partir de lo anterior puede observarse que se utiliza un dispositivo central de reenvío para recibir, a través de un primer canal virtual que tiene una correspondencia de uno a uno con una primera clase de tráfico de un primer paquete PCIe y está en un canal PCIe, el primer paquete PCIe enviado por un dispositivo central, donde la primera clase de tráfico es asignada por el dispositivo central según un dispositivo de extremo de destino del primer paquete PCIe, donde la primera clase de tráfico tiene una correspondencia de uno a uno con el dispositivo de extremo de destino, y el primer canal virtual tiene una correspondencia de uno a uno con la primera clase de tráfico; encapsular, según el dispositivo de extremo de destino del primer paquete PCIe, el primer paquete PCIe en una primera trama Ethernet que tiene una primera prioridad, y enviar la primera trama Ethernet a un dispositivo de conmutación de red a través de un canal de primera
30 prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en un canal Ethernet; y recibir, a través de un canal de segunda prioridad que tiene una correspondencia de uno a uno con una segunda prioridad de una segunda trama Ethernet y está en el canal Ethernet, la segunda trama Ethernet enviada por el dispositivo de conmutación de red, analizar sintácticamente la segunda trama Ethernet para obtener un segundo paquete PCIe, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de origen del segundo paquete PCIe, y enviar el segundo paquete PCIe al dispositivo central a través de un segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe. De esta manera, una tecnología de control de flujo de extremo a extremo basada en una clase de tráfico (donde esta clase de tráfico se asigna según diferentes dispositivos terminales) se aplica entre el dispositivo central y el dispositivo terminal (es decir, el dispositivo de extremo de origen del segundo paquete PCIe).
35 Un canal de transmisión de datos entre el dispositivo central y un dispositivo terminal, y un canal de transmisión de datos entre el dispositivo central y otro dispositivo terminal no interfieren entre sí. Por lo tanto se resuelve el problema técnico de la técnica anterior de que se genera una contrapresión uniforme en todo un enlace de transmisión de datos si algún dispositivo terminal genera una contrapresión cuando se transmiten datos PCIe a través de Ethernet, por lo que se consiguen los efectos técnicos de aumentar la utilización del ancho de banda de todo el sistema y de aumentar la eficacia de la transmisión de datos.

A continuación se describe, usando como ejemplo el dispositivo terminal 2050, un proceso específico en el que una señal de contrapresión se envía desde el dispositivo terminal al dispositivo central en los sistemas proporcionados por las formas de realización de la presente invención. Haciendo referencia a la FIG. 7, la FIG. 7 es un diagrama esquemático de transmisión de una señal de contrapresión según una forma de realización de la presente invención.
45 Las flechas de la figura representan un proceso que lleva a cabo una contrapresión nivel a nivel. Como se muestra en la FIG. 7, el proceso es como sigue:

1. Después de que el dispositivo terminal de reenvío 2040 envíe un paquete PCIe al dispositivo terminal 2050, si la capacidad de memoria intermedia de datos del dispositivo terminal 2050 no puede satisfacer una cantidad de datos del paquete PCIe enviado por el dispositivo terminal de reenvío 2040, una primera señal de contrapresión se genera

en una memoria intermedia de recepción PCIe del dispositivo terminal 2050, y la señal de contrapresión se transmite a una memoria intermedia de envío PCIe del dispositivo terminal de reenvío 2040 usando un valor de crédito de un canal PCIe.

5 2. La memoria intermedia de envío PCIe del dispositivo terminal de reenvío 2040 recibe la primera señal de contrapresión a través del canal PCIe, y tras recibir la primera señal de contrapresión, la memoria intermedia de envío PCIe ejerce una contrapresión en una primera memoria intermedia de envío.

10 3. La primera memoria intermedia de envío del dispositivo terminal de reenvío 2040 ejerce una contrapresión en una memoria intermedia de primera prioridad en un módulo de procesamiento Ethernet, y un módulo TX (que es un módulo de enlace ascendente) del módulo de procesamiento Ethernet envía una trama PFC (es decir, una segunda
15 señal de contrapresión) al dispositivo de conmutación de red 203, es decir, transmite la segunda señal de contrapresión al dispositivo central de reenvío 202 a través de un canal de primera prioridad. Debe observarse que no es que el dispositivo terminal de reenvío 2040 pueda ejercer una contrapresión en el dispositivo central de reenvío 202 solamente según la primera señal de contrapresión enviada por el dispositivo terminal 2050; y cuando la capacidad de datos de la memoria intermedia de envío PCIe, de la primera memoria
20 intermedia de envío o de la memoria intermedia de primera prioridad del dispositivo terminal de reenvío 2040 supere un umbral prefijado, el dispositivo terminal de reenvío 2040 también genera una señal de contrapresión y envía la señal de contrapresión al dispositivo central de reenvío 202 para ejercer una contrapresión en el dispositivo central de reenvío 202.

25 4. Después de que el dispositivo central de reenvío 202 envíe una trama Ethernet al dispositivo de conmutación de red 203, el dispositivo de conmutación de red 203 envía además la trama Ethernet al dispositivo terminal de reenvío 2040, y el dispositivo terminal de reenvío 2040 convierte además la trama Ethernet en un paquete PCIe y envía el paquete PCIe al dispositivo terminal 2050; si el dispositivo terminal 2050 o el dispositivo terminal de reenvío 2040 genera una señal de contrapresión y envía la señal de contrapresión al dispositivo central de reenvío 202 usando un
30 módulo TX (que es un módulo de enlace ascendente) del dispositivo de conmutación de red 203, después de que el dispositivo central de reenvío 202 reciba una tercera señal de contrapresión (es decir, la trama PFC o la segunda señal de contrapresión enviada por el dispositivo terminal de reenvío) usando un módulo RX (que es un módulo de enlace descendente), la memoria intermedia de primera prioridad ejerce una contrapresión en una primera memoria intermedia de envío del dispositivo central de reenvío 202, donde una clase de tráfico de un paquete PCIe almacenado en la primera memoria intermedia de envío es una primera clase de tráfico, es decir, un dispositivo de
extremo de destino del paquete PCIe almacenado en la primera memoria intermedia de envío es el dispositivo terminal 2050.

5. La primera memoria intermedia de envío del dispositivo central de reenvío 202 genera una cuarta señal de contrapresión, y envía la cuarta señal de contrapresión a una memoria intermedia de recepción de un primer canal virtual del canal PCIe.

35 6. El dispositivo central de reenvío 202 ejerce una contrapresión en una primera memoria intermedia de envío de un canal PCIe del dispositivo central 201 usando un mecanismo de crédito del primer canal virtual.

7. La primera memoria intermedia de envío del dispositivo central 201 ejerce una contrapresión en un programa de aplicación de 2050 para hacer que el programa de aplicación ponga en pausa un servicio relacionado.

8. Finalmente, poner en pausa un paquete PCIe que será enviado por el dispositivo central a 2050.

40 Evidentemente, un proceso específico en el que una señal de contrapresión se envía desde el dispositivo central a un dispositivo terminal es similar al proceso anterior. Los detalles no se describen de nuevo en el presente documento.

45 A partir de lo anterior puede observarse que, cuando el dispositivo terminal 2050 ejerce una contrapresión, en todo un enlace de transmisión de datos, la contrapresión se ejerce solamente en un enlace relacionado con el dispositivo terminal 2050, mientras que un enlace relacionado con otro dispositivo terminal no se ve afectado, con lo que se consiguen los efectos técnicos de aumentar la utilización del ancho de banda del sistema y de aumentar la eficiencia de la transmisión de datos.

50 Además, en la etapa 2, cuando la contrapresión se ejerce en la memoria intermedia de recepción PCIe del dispositivo terminal de reenvío 2040 mediante la memoria intermedia de recepción del dispositivo terminal 2050, la memoria intermedia de recepción PCIe del dispositivo terminal de reenvío 2040 puede no generar temporalmente una señal de contrapresión y enviar la señal de contrapresión a una memoria intermedia de recepción del módulo de procesamiento Ethernet, sino que envía la señal de contrapresión a la memoria intermedia de recepción del módulo de procesamiento Ethernet solamente cuando la memoria intermedia de recepción PCIe alcanza un primer umbral. En este caso, el canal PCIe puede seguir usándose, lo que aumenta la utilización PCIe del ancho de banda entre el
55 dispositivo terminal 2050 y el dispositivo terminal de reenvío 2040.

Asimismo, en la etapa 5, cuando se ejerce una contrapresión en la primera memoria intermedia de envío del dispositivo central de reenvío 202 mediante la memoria intermedia de primera prioridad del dispositivo central de

reenvío 202, la primera memoria intermedia de envío no ejerce temporalmente una contrapresión en la memoria intermedia de recepción del primer canal virtual del canal PCIe, y ejerce una contrapresión en la memoria intermedia de recepción del primer canal virtual del canal PCIe solamente cuando la primera memoria intermedia de envío alcanza el primer umbral. En este caso, el canal PCIe puede seguir usándose, lo que aumenta la utilización del ancho de banda de PCIe entre el dispositivo central de reenvío 202 y el dispositivo central 201.

En una aplicación real, si el canal PCIe usa un protocolo de transmisión de bus PCIe no modificado, en el protocolo PCIe no modificado se define que un paquete especificado tiene que transmitirse a través de un canal virtual especificado en el canal PCIe. Por ejemplo, paquetes tales como un paquete de configuración, un paquete de mensaje de gestión de potencia, un paquete de mensaje de señalización de error y un paquete de mensaje de bloqueo de contacto deben transmitirse a través de VC0. En el presente documento no se enumeran ejemplos. Un paquete de este tipo ocupa un ancho de banda muy bajo, con un efecto relativamente pequeño en el sistema y en el procedimiento de transmisión de datos proporcionados por las formas de realización de la presente invención.

Para reducir el efecto del paquete especificado en el ancho de banda PCIe, un efecto de un paquete de este tipo en el ancho de banda PCIe puede reducirse como una contrapresión de dos niveles. Específicamente se usa un ejemplo en el que un paquete PCIe enviado al dispositivo terminal 2050 se transmite a través de VC0; cuando se ejerce una contrapresión en la primera memoria intermedia de envío (donde el paquete PCIe enviado al dispositivo terminal 2050 se almacena en la primera memoria intermedia de envío) del dispositivo central de reenvío 202, la primera memoria intermedia de envío ejerce una contrapresión en la memoria intermedia de recepción del primer canal virtual del canal PCIe cuando se alcanza el primer umbral, mientras que una segunda memoria intermedia de envío, una tercera memoria intermedia de envío, o similar, que almacena un paquete PCIe de otro dispositivo terminal tal como 2051 o 2052 puede ejercer una contrapresión en una memoria intermedia de recepción de un segundo canal virtual o un tercer canal virtual del canal PCIe cuando alcance el primer umbral, y puede ejercer una contrapresión en una primera memoria intermedia de envío PCIe del dispositivo central cuando alcance un segundo umbral que es mayor que el primer umbral, es decir, ejercer una contrapresión en VC0.

Conforme al mismo concepto inventivo, una forma de realización de la presente invención proporciona además un dispositivo central de reenvío. Haciendo referencia a la FIG. 8, la FIG. 8 es un diagrama de un módulo funcional de un dispositivo central de reenvío según una forma de realización de la presente invención. Como se muestra en la FIG. 8, el dispositivo central de reenvío incluye: un módulo de procesamiento de interconexión exprés de componentes periféricos, PCIe, 801, configurado para recibir, a través de un primer canal virtual en un canal de interconexión exprés de componentes periféricos, PCIe, un primer paquete PCIe enviado por un dispositivo central, donde una primera clase de tráfico del primer paquete PCIe es asignada por el dispositivo central según un dispositivo de extremo de destino del primer paquete PCIe, donde la primera clase de tráfico tiene una correspondencia de uno a uno con el dispositivo de extremo de destino, y el primer canal virtual tiene una correspondencia de uno a uno con la primera clase de tráfico; y un módulo de procesamiento Ethernet 802, configurado para encapsular, según el dispositivo de extremo de destino, el primer paquete PCIe en una primera trama Ethernet que tiene una primera prioridad, y cuando una memoria intermedia de primera prioridad que almacena la primera trama Ethernet no está sometida a una contrapresión, enviar la primera trama Ethernet a un dispositivo de conmutación de red a través de un canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en un canal Ethernet, donde el módulo de procesamiento Ethernet 802 está configurado además para recibir, a través de un canal de segunda prioridad en el canal Ethernet, una segunda trama Ethernet enviada por el dispositivo de conmutación de red, donde una segunda prioridad de la segunda trama Ethernet tiene una correspondencia de uno a uno con el canal de segunda prioridad, y analizar sintácticamente la segunda trama Ethernet para obtener un segundo paquete PCIe, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de origen del segundo paquete PCIe; y el módulo de procesamiento PCIe 801 está configurado además para: cuando una primera memoria intermedia de envío que almacena el segundo paquete PCIe no está sometida a una contrapresión, enviar el segundo paquete PCIe al dispositivo central a través de un segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe.

En esta forma de realización de la presente invención, el módulo de procesamiento Ethernet 802 está configurado además para recibir, a través del canal de primera prioridad, una primera señal de contrapresión enviada por el dispositivo de conmutación de red, y para dejar de enviar, según la primera señal de contrapresión, el primer paquete PCIe al dispositivo de conmutación de red a través del canal de primera prioridad; y el módulo de procesamiento PCIe 801 está configurado además para generar una segunda señal de contrapresión según la primera señal de contrapresión, y enviar la segunda señal de contrapresión al dispositivo central a través del primer canal virtual; y el módulo de procesamiento PCIe 801 está configurado además para recibir, a través del segundo canal virtual, una tercera señal de contrapresión enviada por el dispositivo central, y para dejar de enviar, según la tercera señal de contrapresión, el segundo paquete PCIe al dispositivo central a través del segundo canal virtual; y el módulo de procesamiento PCIe 801 está configurado además para generar una cuarta señal de contrapresión según la tercera señal de contrapresión, y para enviar la cuarta señal de contrapresión al dispositivo de conmutación de red a través del canal de segunda prioridad.

En esta forma de realización de la presente invención, una memoria intermedia de envío del dispositivo central de reenvío incluye una memoria intermedia de envío de primer tipo y una memoria intermedia de envío de segundo tipo,

donde la memoria intermedia de envío de primer tipo es una memoria intermedia que tiene una correspondencia de uno a uno con un canal virtual especificado cuando el dispositivo central de reenvío recibe un paquete especificado a través del canal virtual especificado en el canal PCIe, y la memoria intermedia de segundo tipo es otra memoria intermedia, distinta de la memoria intermedia de primer tipo, de la memoria intermedia central de envío; y el módulo de procesamiento PCIe 801 está configurado específicamente para: cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia de envío de primer tipo, y cuando el volumen de datos almacenados en la memoria intermedia de envío de primer tipo supera un primer umbral, generar la segunda señal de contrapresión, o cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia de envío de segundo tipo, y cuando el volumen de datos almacenados en la memoria intermedia de envío de segundo tipo supera el primer umbral, generar la segunda señal de contrapresión.

En esta forma de realización de la presente invención, el módulo de procesamiento PCIe 801 está configurado además específicamente para: después de que la segunda señal de contrapresión se genere cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia de envío de segundo tipo, y cuando la capacidad de los datos almacenados en la memoria intermedia de envío de segundo tipo supera el primer umbral, generar una señal de contrapresión especificada cuando la capacidad de los datos almacenados en la memoria intermedia de envío de segundo tipo supera un segundo umbral, para ejercer una contrapresión en una primera memoria intermedia de envío PCIe en el dispositivo central, donde el segundo umbral es mayor que el primer umbral.

El dispositivo central de reenvío de esta forma de realización de la presente invención y el procedimiento de transmisión de datos de las anteriores formas de realización y que se aplica en el dispositivo central de reenvío del sistema proporcionado por la forma de realización de la presente invención son dos aspectos que están basados en el mismo concepto inventivo. Lo expuesto anteriormente ha descrito en detalle los procesos de implementación del procedimiento; por lo tanto, un experto en la técnica puede entender claramente las estructuras y los procesos de implementación de los dispositivos electrónicos de esta forma de realización según la anterior descripción. Para que esta memoria descriptiva sea concisa, los detalles no se describen de nuevo en el presente documento.

Conforme al mismo concepto inventivo, una forma de realización de la presente invención proporciona además un dispositivo terminal de reenvío. Haciendo referencia a la FIG. 9, la FIG. 9 es un diagrama de un módulo funcional de un dispositivo terminal de reenvío según una forma de realización de la presente invención.

Como se muestra en la FIG. 9, el dispositivo terminal de reenvío incluye: un módulo de procesamiento Ethernet 901, configurado para recibir, a través de un canal de primera prioridad en un canal Ethernet, una primera trama Ethernet enviada por un dispositivo de conmutación de red, donde la primera trama Ethernet tiene una primera prioridad que tiene una correspondencia de uno a uno con el canal de primera prioridad, y analizar sintácticamente la primera trama Ethernet para obtener un primer paquete de interconexión exprés de componentes periféricos, PCIe, donde una primera clase de tráfico del primer paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de destino del primer paquete PCIe; y un módulo de procesamiento de interconexión exprés de componentes periféricos, PCIe, 902, configurado para: cuando una primera memoria intermedia de envío que almacena el primer paquete PCIe no está sometida a contrapresión, enviar el primer paquete PCIe a un dispositivo terminal a través de un canal PCIe, donde el dispositivo terminal es compatible con el dispositivo de extremo de destino, donde el módulo de procesamiento PCIe 902 está configurado para recibir, a través del canal PCIe, un segundo paquete PCIe enviado por el dispositivo terminal, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con el dispositivo terminal; y el módulo de procesamiento Ethernet 901 está configurado para encapsular, según el dispositivo terminal, el segundo paquete PCIe en una segunda trama Ethernet que tiene una segunda prioridad, y cuando una memoria intermedia de segunda prioridad que almacena la segunda trama Ethernet no está sometida a una contrapresión, enviar la segunda trama Ethernet al dispositivo de conmutación de red a través de un canal de segunda prioridad que tiene una correspondencia de uno a uno con la segunda prioridad y está en el canal Ethernet.

En esta forma de realización de la presente invención, el módulo de procesamiento PCIe 902 está configurado para recibir, a través del canal PCIe, una primera señal de contrapresión enviada por el dispositivo terminal, y para dejar de enviar el primer paquete PCIe al dispositivo terminal a través del canal PCIe; el módulo de procesamiento Ethernet 901 está configurado para generar una segunda señal de contrapresión según la primera señal de contrapresión, y para enviar la segunda señal de contrapresión al dispositivo de conmutación de red a través del canal de primera prioridad; y el módulo de procesamiento Ethernet 901 está configurado para: tras recibir, a través del canal de segunda prioridad, una tercera señal de contrapresión enviada por el dispositivo de conmutación de red, dejar de enviar la segunda trama Ethernet al dispositivo de conmutación de red a través del canal de segunda prioridad; el módulo de procesamiento PCIe 902 está configurado para generar una cuarta señal de contrapresión según la tercera señal de contrapresión, y para enviar la cuarta señal de contrapresión al dispositivo terminal a través del canal PCIe.

En esta forma de realización de la presente invención, el módulo de procesamiento PCIe 902 está configurado específicamente para generar la cuarta señal de contrapresión según la tercera señal de contrapresión cuando una memoria intermedia de envío del dispositivo terminal de reenvío alcanza un primer umbral.

El dispositivo terminal de reenvío de esta forma de realización de la presente invención y el procedimiento de transmisión de datos de las anteriores formas de realización y que se aplica en el dispositivo terminal de reenvío del sistema proporcionado por la forma de realización de la presente invención son dos aspectos que están basados en el mismo concepto inventivo. Lo expuesto anteriormente ha descrito en detalle los procesos de implementación del procedimiento; por lo tanto, un experto en la técnica puede entender claramente, según la descripción anterior, las estructuras y los procesos de implementación de los dispositivos electrónicos de esta forma de realización. Para que esta memoria descriptiva sea concisa, los detalles no se describen de nuevo en el presente documento.

Conforme al mismo concepto inventivo, una forma de realización de la presente invención proporciona además un dispositivo central de reenvío. Haciendo referencia a la FIG. 10, la FIG. 10 es un diagrama estructural esquemático de un dispositivo central de reenvío según una forma de realización de la presente invención. Como se muestra en la FIG. 10, el dispositivo central de reenvío incluye: una interfaz de conexión de interconexión exprés de componentes periféricos, PCIe, 1001, un chip de procesamiento 1002 y una interfaz de conexión Ethernet 1003, donde el chip de procesamiento 1002 puede ser específicamente una FPGA (matriz de puertas programables *in situ*), puede ser un CPLD (dispositivo de lógica programable compleja), o similar, lo cual no está limitado en el presente documento.

El chip de procesamiento 1002 está conectado por separado a la interfaz de conexión PCIe 1001 y a la interfaz de conexión Ethernet 1003, y está configurado para: recibir, a través de un primer canal virtual en la interfaz de conexión PCIe, un primer paquete PCIe enviado por un dispositivo central, donde una primera clase de tráfico del primer paquete PCIe es asignada por el dispositivo central según un dispositivo de extremo de destino del primer paquete PCIe, y el primer canal virtual tiene una correspondencia de uno a uno con la primera clase de tráfico, encapsular, según el dispositivo de extremo de destino, el primer paquete PCIe en una primera trama Ethernet que tiene una primera prioridad, y cuando una memoria intermedia de primera prioridad que almacena la primera trama Ethernet no está sometida a una contrapresión, enviar la primera trama Ethernet a un dispositivo de conmutación de red a través de un canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en la interfaz de conexión Ethernet; y recibir, a través de un canal de segunda prioridad en la interfaz de conexión Ethernet, una segunda trama Ethernet enviada por el dispositivo de conmutación de red, donde una segunda prioridad de la segunda trama Ethernet tiene una correspondencia de uno a uno con el canal de segunda prioridad, analizar sintácticamente la segunda trama Ethernet para obtener un segundo paquete PCIe, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de origen del segundo paquete PCIe, y cuando una primera memoria intermedia de envío que almacena el segundo paquete PCIe no está sometida a una contrapresión, enviar el segundo paquete PCIe al dispositivo central a través de un segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en la interfaz de conexión PCIe.

Conforme al mismo concepto inventivo, una forma de realización de la presente invención proporciona además un dispositivo terminal de reenvío. Haciendo referencia a la FIG. 11, la FIG. 11 es un diagrama estructural esquemático de un dispositivo terminal de reenvío según una forma de realización de la presente invención.

Como se muestra en la FIG. 10, el dispositivo terminal de reenvío incluye: una interfaz de conexión de interconexión exprés de componentes periféricos, PCIe, 1101, un chip de procesamiento 1102 y una interfaz de conexión Ethernet 1103, donde el chip de procesamiento 1102 puede ser específicamente una FPGA (matriz de puertas programables *in situ*), puede ser un CPLD (dispositivo de lógica programable compleja), o similar, lo cual no está limitado en el presente documento.

El chip de procesamiento 1102 está configurado para: recibir, a través de un canal de primera prioridad en la interfaz de conexión Ethernet, una primera trama Ethernet enviada por un dispositivo de conmutación de red, donde la primera trama Ethernet tiene una primera prioridad que tiene una correspondencia de uno a uno con el canal de primera prioridad, analizar sintácticamente la primera trama Ethernet para obtener un primer paquete de interconexión exprés de componentes periféricos, PCIe, donde una primera clase de tráfico del primer paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de destino del primer paquete PCIe, y cuando una primera memoria intermedia de envío que almacena el primer paquete PCIe no está sometida a una contrapresión, enviar el primer paquete PCIe a un dispositivo terminal a través de la interfaz de conexión PCIe, donde el dispositivo terminal es compatible con el dispositivo de extremo de destino; y recibir, mediante el dispositivo terminal de reenvío a través de la interfaz de conexión PCIe, un segundo paquete PCIe enviado por el dispositivo terminal, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con el dispositivo terminal, encapsular, según el dispositivo terminal, el segundo paquete PCIe en una segunda trama Ethernet que tiene una segunda prioridad, y cuando una memoria intermedia de segunda prioridad que almacena la segunda trama Ethernet no está sometida a una contrapresión, enviar la segunda trama Ethernet al dispositivo de conmutación de red a través de un canal de segunda prioridad que tiene una correspondencia de uno a uno con la segunda prioridad y está en la interfaz de conexión Ethernet.

Debe observarse que, en esta forma de realización de la presente invención pueden usarse chips de procesamiento con la misma especificación que el chip de procesamiento 1002 del dispositivo central de reenvío y el chip de procesamiento 1102 del dispositivo terminal de reenvío; código de programa que se ejecuta en el chip de procesamiento 1002 y el chip de procesamiento 1102 se ajusta de modo que el chip de procesamiento 1002 y el

chip de procesamiento 1102 pueden implementar funciones respectivas para satisfacer una necesidad de uso real. Evidentemente, el dispositivo central de reenvío y el dispositivo terminal de reenvío pueden incluir además un componente, tal como un chip de memoria intermedia. Los detalles no se describen de nuevo en el presente documento.

5 Las soluciones técnicas de las formas de realización de la presente invención tienen al menos los siguientes efectos técnicos o ventajas:

1. Se utiliza una solución técnica en la que un dispositivo central de reenvío recibe, a través de un primer canal virtual que tiene una correspondencia de uno a uno con una primera clase de tráfico de un primer paquete PCIe y está en un canal PCIe, el primer paquete PCIe enviado por un dispositivo central, donde la primera clase de tráfico es asignada por el dispositivo central según un dispositivo de extremo de destino del primer paquete PCIe, donde la primera clase de tráfico tiene una correspondencia de uno a uno con el dispositivo de extremo de destino, y el primer canal virtual tiene una correspondencia de uno a uno con la primera clase de tráfico; encapsula, según el dispositivo de extremo de destino del primer paquete PCIe, el primer paquete PCIe en una primera trama Ethernet que tiene una primera prioridad, y envía la primera trama Ethernet a un dispositivo de conmutación de red a través de un canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en un canal Ethernet; y recibe, a través de un canal de segunda prioridad que tiene una correspondencia de uno a uno con una segunda prioridad de una segunda trama Ethernet y está en el canal Ethernet, la segunda trama Ethernet enviada por el dispositivo de conmutación de red, analiza sintácticamente la segunda trama Ethernet para obtener un segundo paquete PCIe, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de origen del segundo paquete PCIe, y envía el segundo paquete PCIe al dispositivo central a través de un segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe, de modo que una tecnología de control de flujo de extremo a extremo basada en una clase de tráfico (donde esta clase de tráfico se asigna según diferentes dispositivos terminales) está formada entre el dispositivo central y el dispositivo terminal (es decir, el dispositivo de extremo de origen del segundo paquete PCIe). Un canal de transmisión de datos entre el dispositivo central y un dispositivo terminal, y un canal de transmisión de datos entre el dispositivo central y otro dispositivo terminal no interfieren entre sí. Por lo tanto se resuelve el problema técnico de la técnica anterior de que se genera una contrapresión uniforme en todo un enlace de transmisión de datos si algún dispositivo terminal genera una contrapresión cuando se transmiten datos PCIe a través de Ethernet, por lo que se consiguen los efectos técnicos de aumentar la utilización del ancho de banda de todo el sistema y de aumentar la eficacia de la transmisión de datos.

2. Se utiliza una solución técnica en la que cuando se determina que una primera señal de contrapresión va a ejercer una contrapresión en una memoria intermedia de envío de primer tipo, y cuando un volumen de datos almacenados en la memoria intermedia de envío de primer tipo supera un primer umbral, el dispositivo central de reenvío genera una segunda señal de contrapresión; o cuando se determina que una primera señal de contrapresión va a ejercer una contrapresión en una memoria intermedia de envío de segundo tipo, y cuando el volumen de datos almacenados en la memoria intermedia de envío de segundo tipo supera un primer umbral, el dispositivo central de reenvío genera una segunda señal de contrapresión, de modo que el dispositivo central de reenvío no genera inmediatamente la segunda señal de contrapresión cuando recibe la primera señal de contrapresión, y genera la segunda señal de contrapresión solamente cuando la memoria intermedia de envío de primer tipo o la memoria intermedia de envío de segundo tipo supera el primer umbral, y, en este caso, el canal PCIe puede seguir usándose, lo que aumenta la utilización del ancho de banda de PCIe.

3. Se utiliza una solución técnica en la que cuando la capacidad de los datos almacenados en la memoria intermedia de envío de segundo tipo supera un segundo umbral, el dispositivo central de reenvío genera una señal de contrapresión especificada para ejercer una contrapresión en una primera memoria intermedia de envío PCIe del dispositivo central, donde el segundo umbral es mayor que el primer umbral; por lo tanto, se reduce el efecto de un paquete especificado en el ancho de banda de PCIe.

Un experto en la técnica debería entender que las formas de realización de la presente invención pueden proporcionarse como un procedimiento, un sistema o un producto de programa informático. Por lo tanto, la presente invención puede usar formas de realización solamente de hardware, formas de realización solamente de software o formas de realización con una combinación de software y hardware. Además, la presente invención puede usar una forma de producto de programa informático que está implementado en uno o más medios de almacenamiento utilizables por ordenador (incluidos, pero sin limitarse a, una memoria de disco, un CD-ROM, una memoria óptica, y similar) que incluyen código de programa utilizable por ordenador.

La presente invención se ha descrito con referencia a los diagramas de flujo y/o diagramas de bloque del procedimiento, del dispositivo (sistema) y del producto de programa informático según las formas de realización de la presente invención. Debe entenderse que las instrucciones de programa informático pueden usarse para implementar cada proceso y/o cada bloque de los diagramas de flujo y/o de los diagramas de bloque y una combinación de un proceso y/o un bloque de los diagramas de flujo y/o los diagramas de bloque. Estas instrucciones de programa informático pueden proporcionarse para un ordenador de propósito general, un ordenador dedicado, un procesador integrado o un procesador de cualquier otro dispositivo de procesamiento de datos programable para generar una máquina, de modo que las instrucciones ejecutadas por un ordenador o un procesador de cualquier otro

dispositivo de procesamiento de datos programable generan un aparato para implementar una función específica en uno o más procesos de los diagrama de flujo y/o en uno o más bloques de los diagramas de bloques.

5 Estas instrucciones de programa informático también pueden almacenarse en una memoria legible por ordenador, que pueden ordenar al ordenador o a cualquier otro dispositivo de procesamiento de datos programable que funcione de una manera específica, de modo que las instrucciones almacenadas en la memoria legible por ordenador generan un artefacto que incluye un dispositivo de instrucciones. El dispositivo de instrucciones implementa una función específica en uno o más procesos de los diagramas de flujo y/o en uno o más bloques de los diagramas de bloques.

10 Estas instrucciones de programa informático también pueden cargarse en un ordenador o en otro dispositivo de procesamiento de datos programable, de modo que una serie de operaciones y etapas se llevan a cabo en el ordenador o en el otro dispositivo programable, generándose así un procesamiento implementado por ordenador. Por lo tanto, las instrucciones ejecutadas en el ordenador o en el otro dispositivo programable proporcionan etapas para implementar una función específica en uno o más procesos de los diagramas de flujo y/o en uno o más bloques de los diagramas de bloques.

15

REIVINDICACIONES

1. Un procedimiento de transmisión de datos, donde el procedimiento comprende:

- 5 recibir (S31), mediante un dispositivo central de reenvío a través de un primer canal virtual en un canal de interconexión exprés de componentes periféricos, PCIe, un primer paquete PCIe enviado por un dispositivo central, donde una primera clase de tráfico del primer paquete PCIe es asignada por el dispositivo central según un dispositivo de extremo de destino del primer paquete PCIe, donde la primera clase de tráfico tiene una correspondencia de uno a uno con el dispositivo de extremo de destino, y el primer canal virtual tiene una correspondencia de uno a uno con la primera clase de tráfico;
- 10 encapsular (S32), mediante el dispositivo central de reenvío según el dispositivo de extremo de destino, el primer paquete PCIe en una primera trama Ethernet que tiene una primera prioridad;
- enviar (S33), mediante el dispositivo central de reenvío, la primera trama Ethernet a un dispositivo de conmutación de red a través de un canal de primera prioridad que tiene una correspondencia de uno a uno con la primera trama Ethernet no está sometida a una contrapresión;
- 15 recibir (S61), mediante el dispositivo central de reenvío a través de un canal de segunda prioridad en el canal Ethernet, una segunda trama Ethernet enviada por el dispositivo de conmutación de red, donde una segunda prioridad de la segunda trama Ethernet tiene una correspondencia de uno a uno con el canal de segunda prioridad;
- 20 analizar sintácticamente (S62), mediante el dispositivo central de reenvío, la segunda trama Ethernet para obtener un segundo paquete PCIe, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de origen del segundo paquete PCIe; y
- enviar (S63), mediante el dispositivo central de reenvío, el segundo paquete PCIe al dispositivo central a través de un segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe, cuando una primera memoria intermedia de envío que almacena el segundo paquete PCIe no está sometida a una contrapresión.
- 25 2. El procedimiento según la reivindicación 1, donde el procedimiento comprende además:
- recibir, mediante el dispositivo central de reenvío a través del canal de primera prioridad, una primera señal de contrapresión enviada por el dispositivo de conmutación de red después de que la primera trama Ethernet se envíe al dispositivo de conmutación de red a través del canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en el canal Ethernet;
- 30 dejar de enviar, mediante el dispositivo central de reenvío según la primera señal de contrapresión, el primer paquete PCIe al dispositivo de conmutación de red a través del canal de primera prioridad;
- generar, mediante el dispositivo central de reenvío, una segunda señal de contrapresión según la primera señal de contrapresión, y enviar la segunda señal de contrapresión al dispositivo central a través del primer canal virtual;
- 35 recibir, mediante el dispositivo central de reenvío a través del segundo canal virtual, una tercera señal de contrapresión enviada por el dispositivo central después de que el segundo paquete PCIe se envíe al dispositivo central a través del segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe;
- dejar de enviar, mediante el dispositivo central de reenvío según la tercera señal de contrapresión, un segundo paquete PCIe al dispositivo central a través del segundo canal virtual; y
- 40 generar, mediante el dispositivo central de reenvío, una cuarta señal de contrapresión según la tercera señal de contrapresión, y enviar la cuarta señal de contrapresión al dispositivo de conmutación de red a través del canal de segunda prioridad.
3. El procedimiento según la reivindicación 2, en el que una memoria intermedia de envío del dispositivo central de reenvío comprende una memoria intermedia de envío de primer tipo y una memoria intermedia de envío de segundo tipo, donde la memoria intermedia de envío de primer tipo es una memoria intermedia que tiene una correspondencia de uno a uno con un canal virtual especificado cuando el dispositivo central de reenvío recibe un paquete especificado a través del canal virtual especificado en el canal PCIe, y la memoria intermedia de envío de segundo tipo es otra memoria intermedia, distinta de la memoria intermedia de envío de primer tipo, de la memoria intermedia de envío del dispositivo central de reenvío; y
- 50 la generación, mediante el dispositivo central de reenvío, de una segunda señal de contrapresión según la primera señal de contrapresión comprende específicamente:

generar, mediante el dispositivo central de reenvío, la segunda señal de contrapresión cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia de envío de primer tipo, y cuando un volumen de datos almacenados en la memoria intermedia de envío de primer tipo supera un primer umbral; o

5 generar, mediante el dispositivo central de reenvío, la segunda señal de contrapresión cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia de envío de segundo tipo, y cuando un volumen de datos almacenados en la memoria intermedia de envío de segundo tipo supera el primer umbral.

10 4. El procedimiento según la reivindicación 3, en el que después de generar, mediante el dispositivo central de reenvío, la segunda señal de contrapresión cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia de envío de segundo tipo, y cuando un volumen de datos almacenados en la memoria intermedia de envío de segundo tipo supera el primer umbral, el procedimiento comprende además:

15 generar, mediante el dispositivo central de reenvío, una señal de contrapresión especificada para ejercer una contrapresión en una primera memoria intermedia de envío PCIe del dispositivo central, cuando la capacidad de los datos almacenados en la memoria intermedia de envío de segundo tipo supera un segundo umbral, donde el segundo umbral es mayor que el primer umbral.

5. Un procedimiento de transmisión de datos, donde el procedimiento comprende:

20 recibir (S41), mediante un dispositivo terminal de reenvío a través de un canal de primera prioridad en un canal Ethernet, una primera trama Ethernet enviada por un dispositivo de conmutación de red, donde la primera trama Ethernet tiene una primera prioridad que tiene una correspondencia de uno a uno con el canal de primera prioridad;

analizar sintácticamente (S42), mediante el dispositivo terminal de reenvío, la primera trama Ethernet para obtener un primer paquete de interconexión exprés de componentes periféricos, PCIe, donde una primera clase de tráfico del primer paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de destino del primer paquete PCIe;

25 enviar (S43), mediante el dispositivo terminal de reenvío, el primer paquete PCIe a un dispositivo terminal a través de un canal PCIe, donde el dispositivo terminal es compatible con el dispositivo de extremo de destino, cuando una primera memoria intermedia de envío que almacena el primer paquete PCIe no está sometida a una contrapresión;

30 recibir (S51), mediante el dispositivo terminal de reenvío a través del canal PCIe, un segundo paquete PCIe enviado por el dispositivo terminal, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con el dispositivo terminal;

encapsular (S52), mediante el dispositivo terminal de reenvío según el dispositivo terminal, el segundo paquete PCIe en una segunda trama Ethernet que tiene una segunda prioridad; y

35 enviar (S53), mediante el dispositivo terminal de reenvío, la segunda trama Ethernet al dispositivo de conmutación de red a través de un canal de segunda prioridad que tiene una correspondencia de uno a uno con la segunda prioridad y está en el canal Ethernet, cuando una memoria intermedia de segunda prioridad que almacena la segunda trama Ethernet no está sometida a una contrapresión.

6. El procedimiento según la reivindicación 5, donde el procedimiento comprende además:

40 recibir, mediante el dispositivo terminal de reenvío a través del canal PCIe, una primera señal de contrapresión enviada por el dispositivo terminal, después de que el primer paquete PCIe se envíe al dispositivo terminal a través del canal PCIe;

dejar de enviar, mediante el dispositivo terminal de reenvío, el primer paquete PCIe al dispositivo terminal a través del canal PCIe;

45 generar, mediante el dispositivo terminal de reenvío, una segunda señal de contrapresión según la primera señal de contrapresión, y enviar la segunda señal de contrapresión al dispositivo de conmutación de red a través del canal de primera prioridad;

recibir, mediante el dispositivo terminal de reenvío a través del canal de segunda prioridad, una tercera señal de contrapresión enviada por el dispositivo de conmutación de red después de que la segunda trama Ethernet se envíe al dispositivo de conmutación de red a través del canal de segunda prioridad que tiene una correspondencia de uno a uno con la segunda prioridad y está en el canal Ethernet;

50 dejar de enviar la segunda trama Ethernet al dispositivo de conmutación de red a través del canal de segunda prioridad; y

generar, mediante el dispositivo terminal de reenvío, una cuarta señal de contrapresión según la tercera señal de contrapresión, y enviar la cuarta señal de contrapresión al dispositivo terminal a través del canal PCIe.

7. El procedimiento según la reivindicación 6, en el que la generación, mediante el dispositivo terminal de reenvío, de una cuarta señal de contrapresión según la tercera señal de contrapresión comprende específicamente:

5 generar, mediante el dispositivo terminal de reenvío, la cuarta señal de contrapresión según la tercera señal de contrapresión cuando una memoria intermedia de envío del dispositivo terminal de reenvío alcanza un primer umbral.

8. Un dispositivo central de reenvío, que comprende:

10 un módulo de procesamiento de interconexión exprés de componentes periféricos, PCIe, (801), configurado para recibir a través de un primer canal virtual en un canal de interconexión exprés de componentes periféricos, PCIe, un primer paquete PCIe enviado por un dispositivo central, donde una primera clase de tráfico del primer paquete PCIe es asignada por el dispositivo central según un dispositivo de extremo de destino del primer paquete PCIe, donde la primera clase de tráfico tiene una correspondencia de uno a uno con el dispositivo de extremo de destino, y el primer canal virtual tiene una correspondencia de uno a uno con la primera clase de tráfico; y

15 un módulo de procesamiento Ethernet (802), configurado para: encapsular, según el dispositivo de extremo de destino, el primer paquete PCIe en una primera trama Ethernet que tiene una primera prioridad; y cuando una memoria intermedia de primera prioridad que almacena la primera trama Ethernet no está sometida a una contrapresión, enviar la primera trama Ethernet a un dispositivo de conmutación de red a través de un canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en un canal Ethernet, donde

20 el módulo de procesamiento Ethernet (802) está configurado además para recibir, a través de un canal de segunda prioridad en el canal Ethernet, una segunda trama Ethernet enviada por el dispositivo de conmutación de red, donde una segunda prioridad de la segunda trama Ethernet tiene una correspondencia de uno a uno con el canal de segunda prioridad, y analizar sintácticamente la segunda trama Ethernet para obtener un segundo paquete PCIe, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de origen del segundo paquete PCIe; y

25 el módulo de procesamiento PCIe (801) está configurado además para: cuando una primera memoria intermedia de envío que almacena el segundo paquete PCIe no está sometida a una contrapresión, enviar el segundo paquete PCIe al dispositivo central a través de un segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe.

30 9. El dispositivo central de reenvío según la reivindicación 8, en el que el módulo de procesamiento Ethernet (802) está configurado además para: después de que la primera trama Ethernet se envíe al dispositivo de conmutación de red a través del canal de primera prioridad que tiene una correspondencia de uno a uno con la primera prioridad y está en el canal Ethernet, recibir, a través del canal de primera prioridad, una primera señal de contrapresión enviada por el dispositivo de conmutación de red, y dejar de enviar, según la primera señal de contrapresión, el primer paquete PCIe al dispositivo de conmutación de red a través del canal de primera prioridad;

el módulo de procesamiento PCIe (801) está configurado además para generar una segunda señal de contrapresión según la primera señal de contrapresión, y enviar la segunda señal de contrapresión al dispositivo central a través del primer canal virtual;

40 el módulo de procesamiento PCIe (801) está configurado además para: después de que el segundo paquete PCIe se envíe al dispositivo central a través del segundo canal virtual que tiene una correspondencia de uno a uno con la segunda clase de tráfico y está en el canal PCIe, recibir, a través del segundo canal virtual, una tercera señal de contrapresión enviada por el dispositivo central, y dejar de enviar, según la tercera señal de contrapresión, el segundo paquete PCIe al dispositivo central a través del segundo canal virtual; y

45 el módulo de procesamiento PCIe (801) está configurado además para generar una cuarta señal de contrapresión según la tercera señal de contrapresión, y enviar la cuarta señal de contrapresión al dispositivo de conmutación de red a través del canal de segunda prioridad.

50 10. El dispositivo central de reenvío según la reivindicación 9, en el que una memoria intermedia de envío del dispositivo central de reenvío comprende una memoria intermedia de envío de primer tipo y una memoria intermedia de envío de segundo tipo, donde la memoria intermedia de envío de primer tipo es una memoria intermedia que tiene una correspondencia de uno a uno con un canal virtual especificado cuando el dispositivo central de reenvío recibe un paquete especificado a través del canal virtual especificado en el canal PCIe, y la memoria intermedia de envío de segundo tipo es otra memoria intermedia, distinta de la memoria intermedia de envío de primer tipo, de la memoria intermedia central de envío; y

- el módulo de procesamiento PCIe (801) está configurado específicamente para: cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia de envío de primer tipo, y cuando el volumen de datos almacenados en la memoria intermedia de envío de primer tipo supera un primer umbral, generar la segunda señal de contrapresión, o cuando se determina que la primera señal de contrapresión va a ejercer una
- 5 contrapresión en la memoria intermedia de envío de segundo tipo, y cuando el volumen de datos almacenados en la memoria intermedia de envío de segundo tipo supera el primer umbral, generar la segunda señal de contrapresión.
11. El dispositivo central de reenvío según la reivindicación 10, en el que el módulo de procesamiento PCIe (801) está configurado además específicamente para: después de que la segunda señal de contrapresión se genere cuando se determina que la primera señal de contrapresión va a ejercer una contrapresión en la memoria intermedia
- 10 de envío de segundo tipo, y cuando la capacidad de los datos almacenados en la memoria intermedia de envío de segundo tipo supera el primer umbral, generar una señal de contrapresión especificada cuando la capacidad de los datos almacenados en la memoria intermedia de envío de segundo tipo supera un segundo umbral, para ejercer una contrapresión en una primera memoria intermedia de envío PCIe en el dispositivo central, donde el segundo umbral es mayor que el primer umbral.
- 15 12. Un dispositivo terminal de reenvío, que comprende:
- un módulo de procesamiento Ethernet (901), configurado para recibir, a través de un canal de primera prioridad en un canal Ethernet, una primera trama Ethernet enviada por un dispositivo de conmutación de red, donde la primera trama Ethernet tiene una primera prioridad que tiene una correspondencia de uno a uno con el canal de primera prioridad, y analizar sintácticamente la primera trama Ethernet para obtener un primer paquete de interconexión
- 20 exprés de componentes periféricos, PCIe, donde una primera clase de tráfico del primer paquete PCIe tiene una correspondencia de uno a uno con un dispositivo de extremo de destino del primer paquete PCIe; y
- un módulo de procesamiento de interconexión exprés de componentes periféricos, PCIe, (902) configurado para: cuando una primera memoria intermedia de envío que almacena el primer paquete PCIe no está sometida a una contrapresión, enviar el primer paquete PCIe a un dispositivo terminal a través de un canal PCIe, donde el
- 25 dispositivo terminal es compatible con el dispositivo de extremo de destino,
- donde el módulo de procesamiento PCIe (902) está configurado para recibir, a través del canal PCIe, un segundo paquete PCIe enviado por el dispositivo terminal, donde una segunda clase de tráfico del segundo paquete PCIe tiene una correspondencia de uno a uno con el dispositivo terminal; y
- el módulo de procesamiento Ethernet (901) está configurado para encapsular, según el dispositivo terminal, el
- 30 segundo paquete PCIe en una segunda trama Ethernet que tiene una segunda prioridad, y cuando una memoria intermedia de segunda prioridad que almacena la segunda trama Ethernet no está sometida a una contrapresión, enviar la segunda trama Ethernet al dispositivo de conmutación de red a través de un canal de segunda prioridad que tiene una correspondencia de uno a uno con la segunda prioridad y está en el canal Ethernet.
13. El dispositivo terminal de reenvío según la reivindicación 12, en el que el módulo de procesamiento PCIe (902) está configurado para: después de que el primer paquete PCIe se envíe al dispositivo terminal a través del canal
- 35 PCIe, recibir, a través del canal PCIe, una primera señal de contrapresión enviada por el dispositivo terminal, y dejar de enviar el primer paquete PCIe al dispositivo terminal a través del canal PCIe;
- el módulo de procesamiento Ethernet (901) está configurado para generar una segunda señal de contrapresión según la primera señal de contrapresión, y enviar la segunda señal de contrapresión al dispositivo de conmutación
- 40 de red a través del canal de primera prioridad;
- el módulo de procesamiento Ethernet (901) está configurado además para: después de que la segunda trama Ethernet se envíe al dispositivo de conmutación de red a través del canal de segunda prioridad que tiene una correspondencia de uno a uno con la segunda prioridad y está en el canal Ethernet, recibir, a través del canal de
- 45 segunda prioridad, una tercera señal de contrapresión enviada por el dispositivo de conmutación de red, y dejar de enviar la segunda trama Ethernet al dispositivo de conmutación de red a través del canal de segunda prioridad; y
- el módulo de procesamiento PCIe (902) está configurado para generar una cuarta señal de contrapresión según la tercera señal de contrapresión, y enviar la cuarta señal de contrapresión al dispositivo terminal a través del canal PCIe.
14. El dispositivo terminal de reenvío según la reivindicación 13, en el que el módulo de procesamiento PCIe (902)
- 50 está configurado específicamente para generar la cuarta señal de contrapresión según la tercera señal de contrapresión cuando una memoria intermedia de envío del dispositivo terminal de reenvío alcanza un primer umbral.

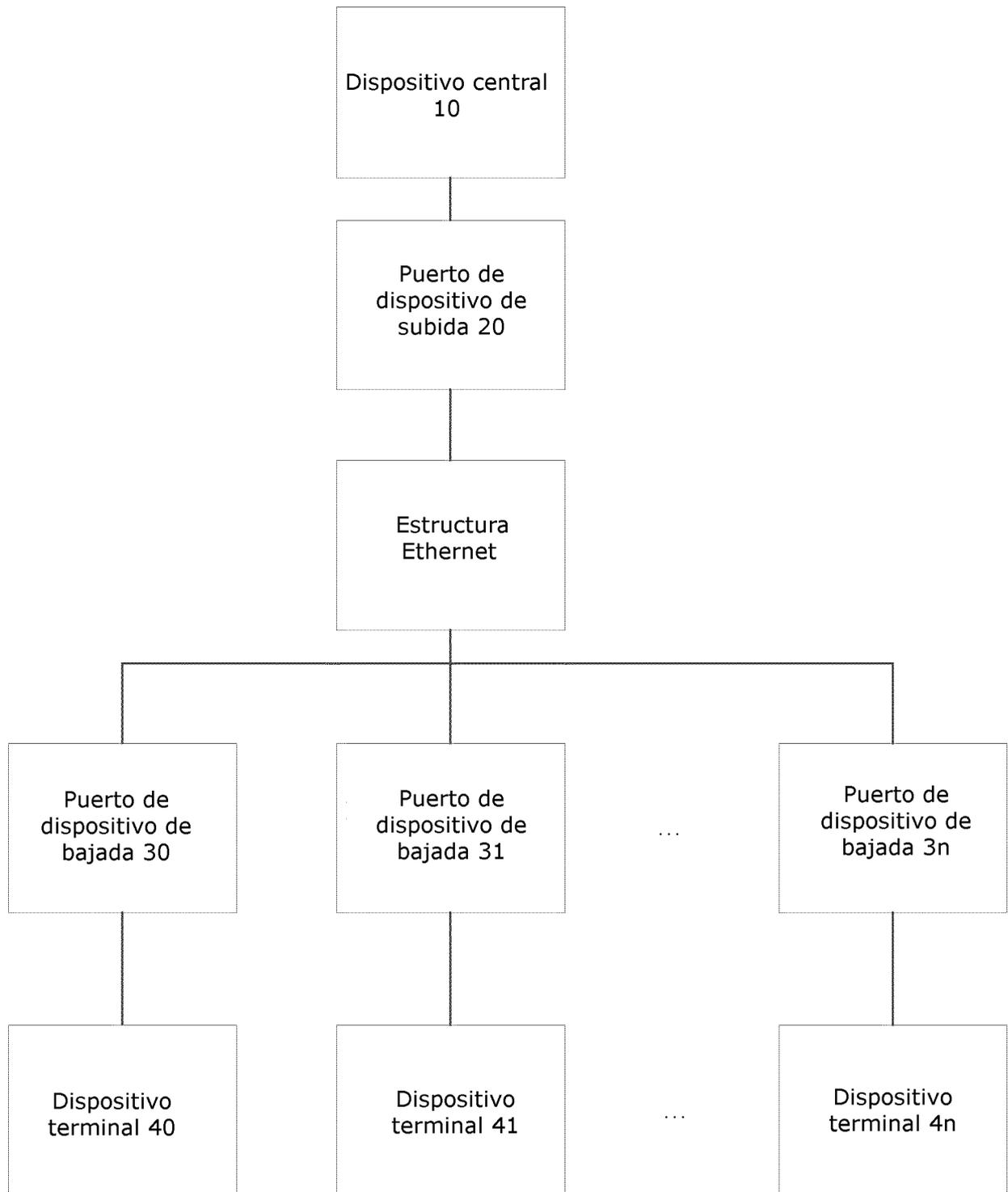


FIG. 1

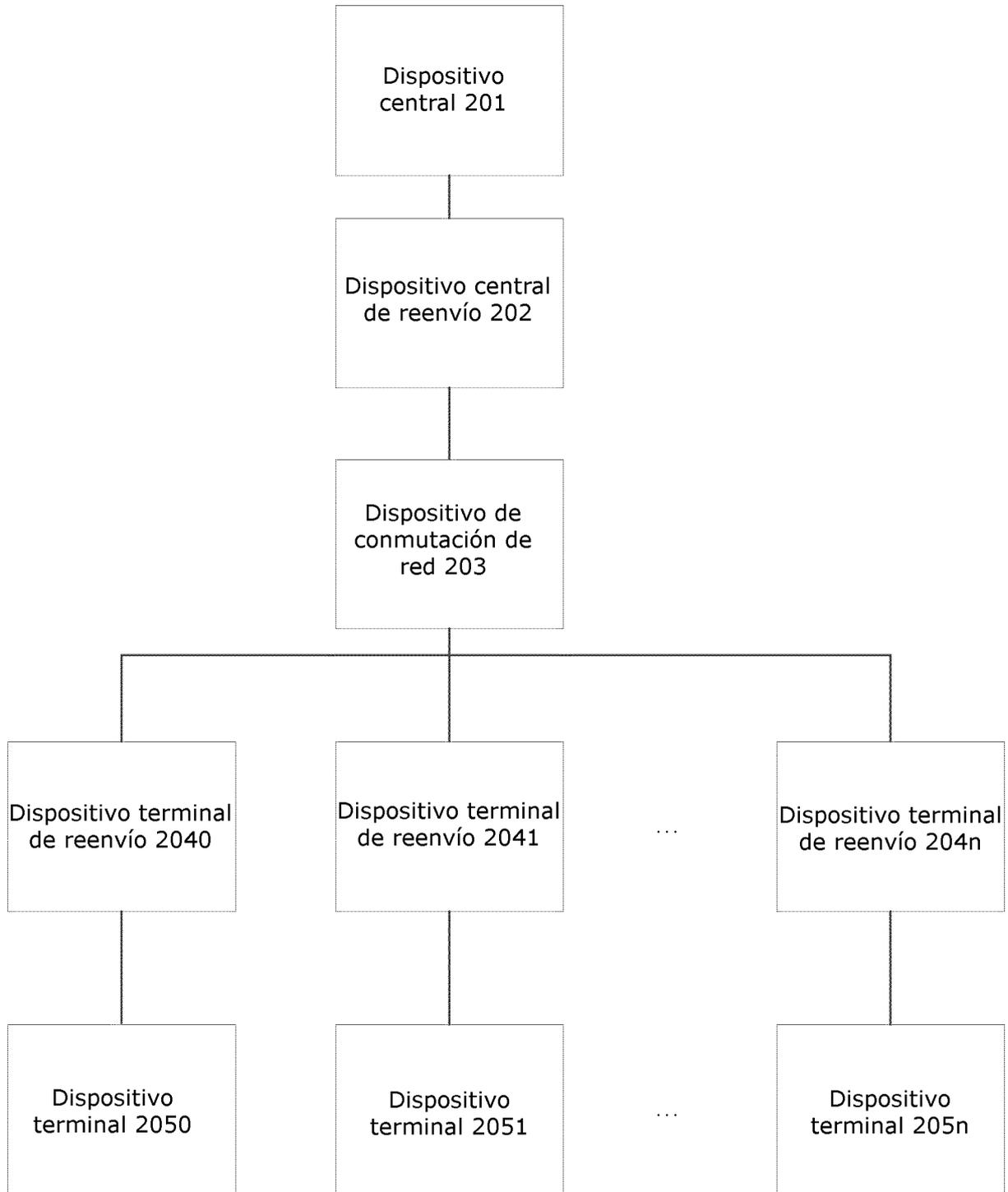


FIG. 2

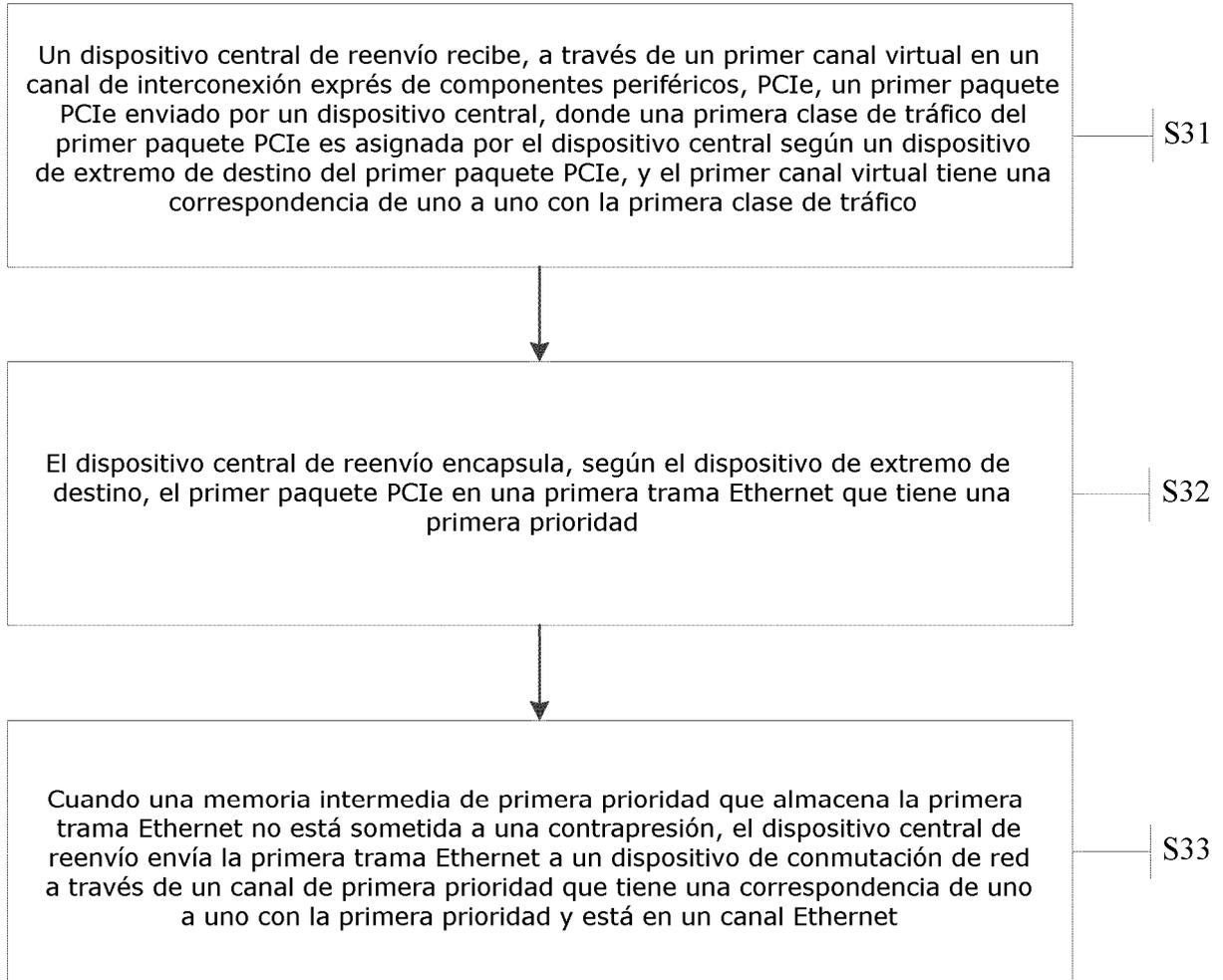


FIG. 3

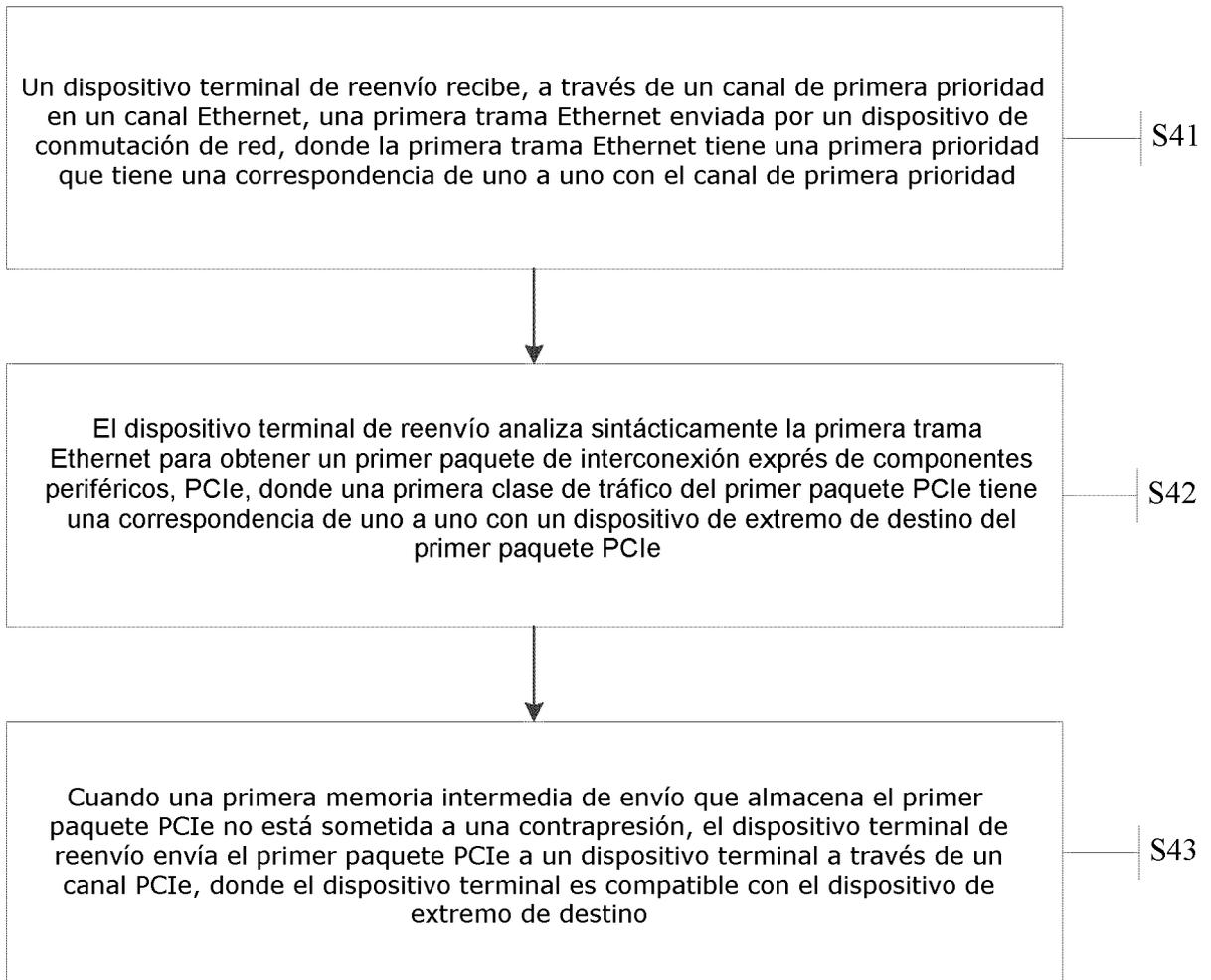


FIG. 4

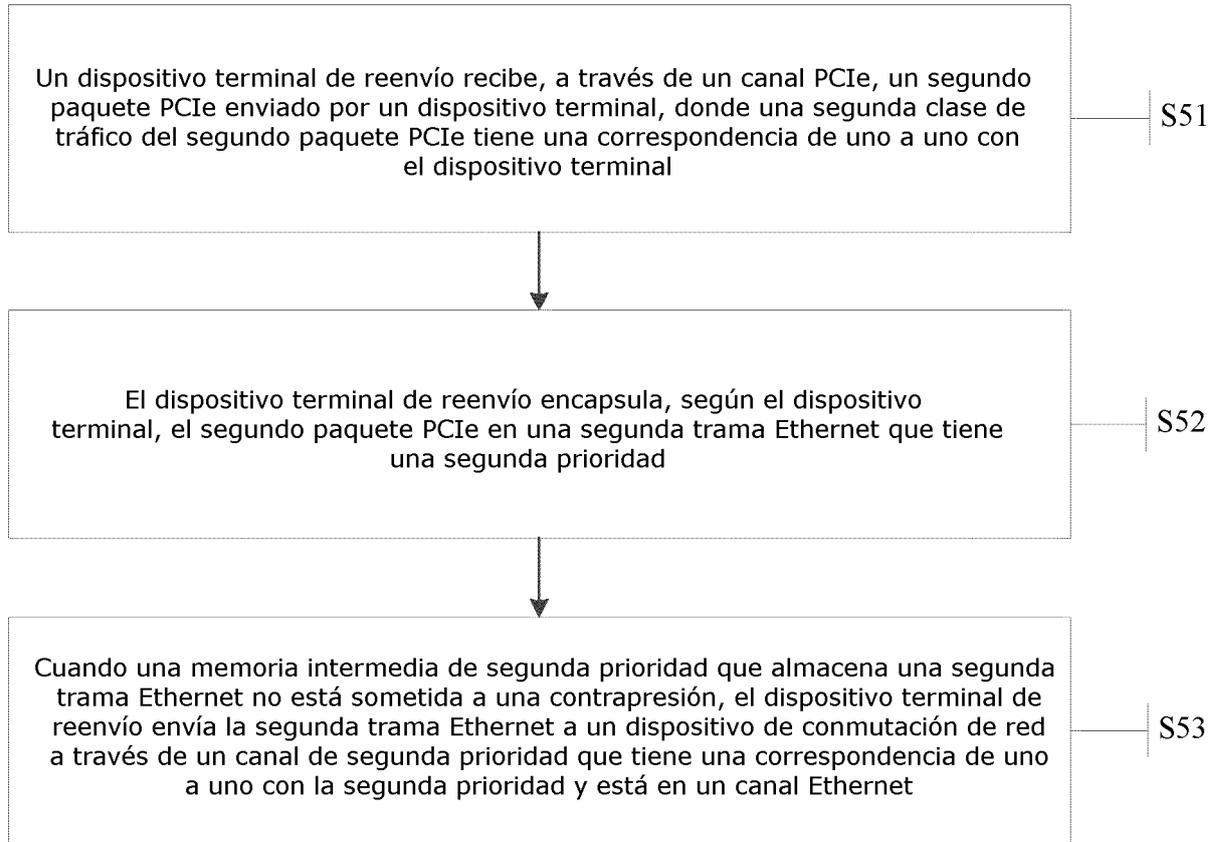


FIG. 5

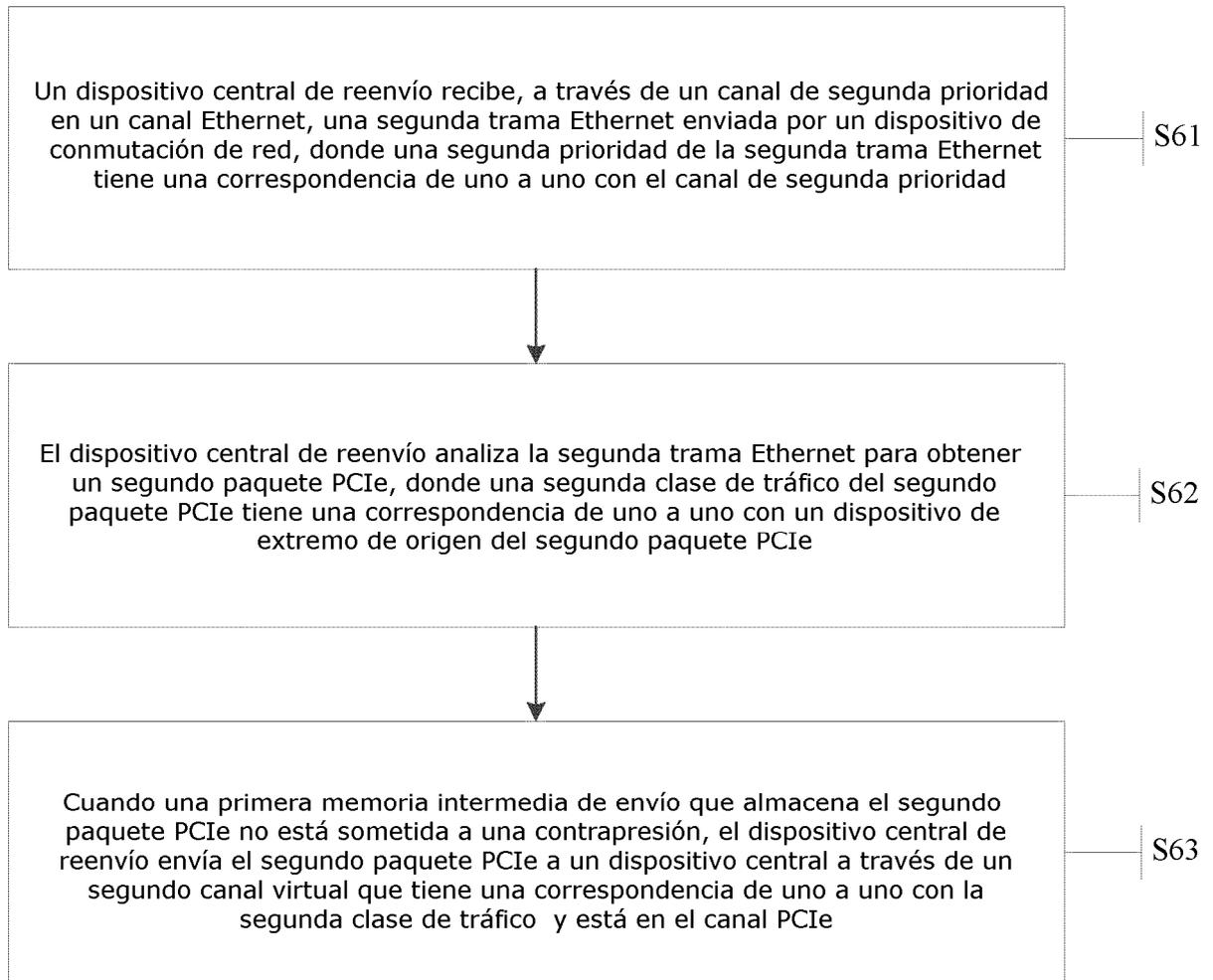


FIG. 6

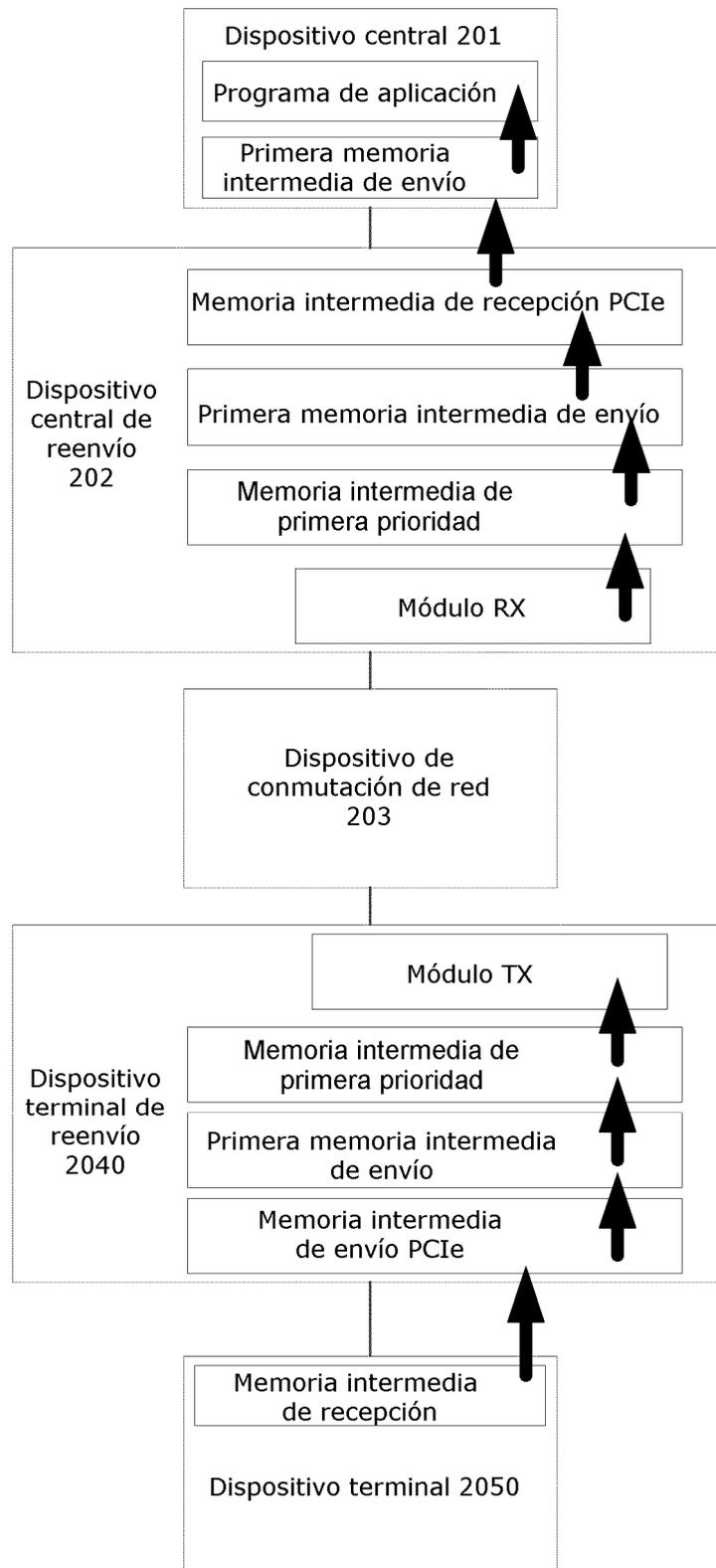


FIG. 7

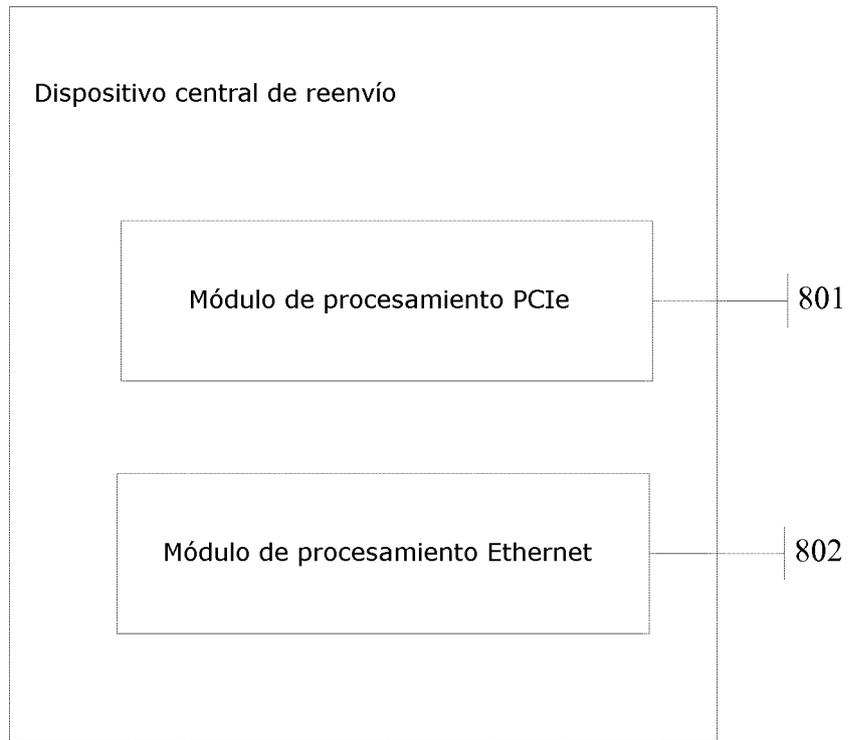


FIG. 8

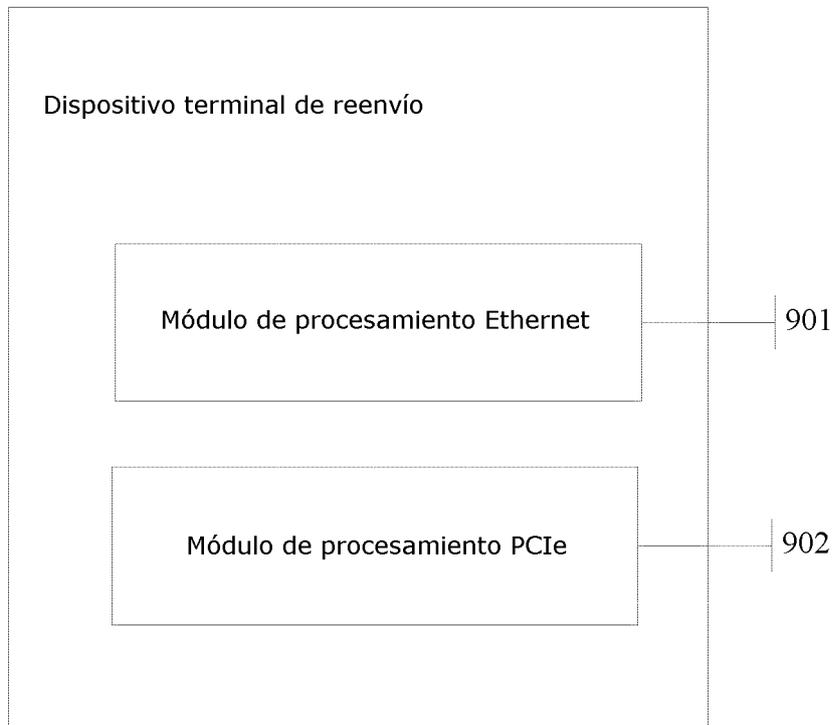


FIG. 9

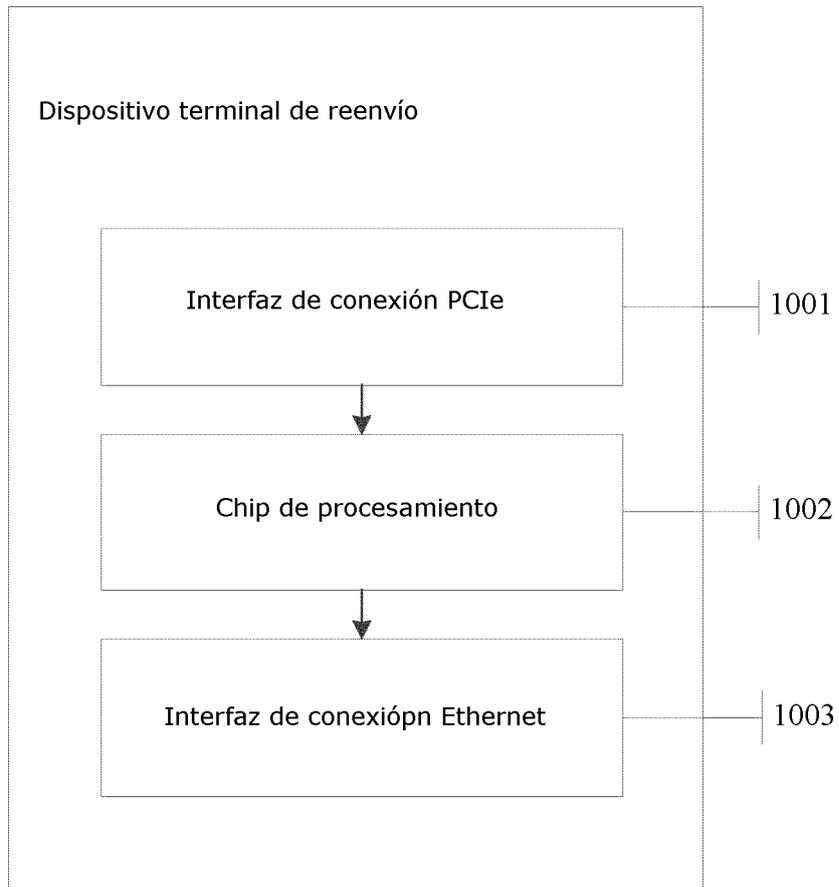


FIG. 10

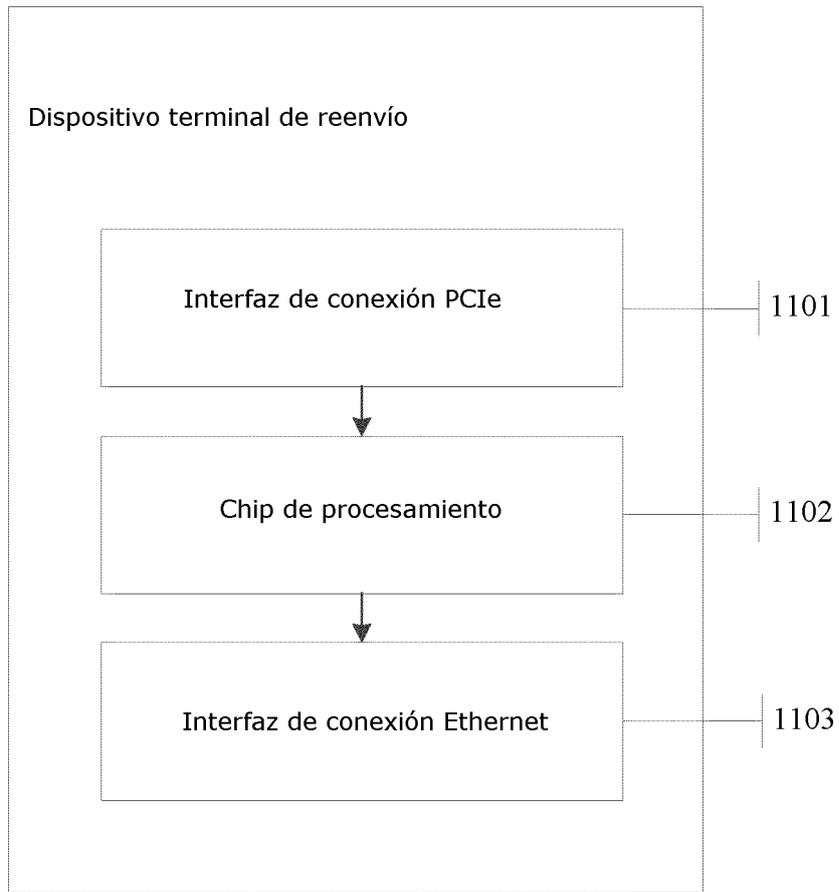


FIG. 11