

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 646 663**

51 Int. Cl.:

G06F 1/32 (2006.01)

G06F 1/20 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **10.01.2011 PCT/US2011/020710**

87 Fecha y número de publicación internacional: **14.07.2011 WO11085330**

96 Fecha de presentación y número de la solicitud europea: **10.01.2011 E 11700483 (8)**

97 Fecha y número de publicación de la concesión europea: **23.08.2017 EP 2524273**

54 Título: **Implementación de modo dinámico de baja potencia para dispositivos informáticos**

30 Prioridad:

10.12.2010 US 965008

11.01.2010 US 294055 P

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

14.12.2017

73 Titular/es:

QUALCOMM INCORPORATED (100.0%)
Attn: International IP Administration 5775
Morehouse Drive
San Diego California 92121, US

72 Inventor/es:

GARGASH, NORMAN S.;
FRANTZ, ANDREW J.;
SALSBERY, BRIAN J. y
BARRETT, CHRISTOPHER A.

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 646 663 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Implementación de modo dinámico de baja potencia para dispositivos informáticos

5 ANTECEDENTES

[0001] Las tecnologías de comunicación inalámbrica han experimentado un crecimiento explosivo en los últimos años. Este crecimiento ha sido impulsado por los servicios inalámbricos que proporcionan libertad de movimiento al público móvil, y el corte de la atadura a los sistemas de comunicación cableados. Como resultado de las mejoras de servicio, se espera que la popularidad de los servicios inalámbricos continúe creciendo rápidamente. La duración de la batería es un factor clave de los dispositivos electrónicos móviles, por lo que los procedimientos y dispositivos que permiten conservar la energía de la batería son consideraciones importantes en las tecnologías de dispositivos electrónicos.

[0002] "Gestión de potencia proactiva dirigida por compilador para redes", F. Li et al, septiembre de 2005, propone un enfoque proactivo dirigido por compilador para gestión de potencia de redes para la clase de aplicaciones de bucle intensivo que se ejecutan en redes de pequeño tamaño utilizadas exclusivamente por una sola aplicación integrada a la vez. La Patente de Estados Unidos 6 457 135 se refiere a un sistema y procedimiento para gestionar una pluralidad de estados de rendimiento del procesador. La Publicación de la Solicitud de Patente de Estados Unidos US 2003/0028711 se refiere a la supervisión del consumo de energía de zonas de memoria en uso. La Publicación de la Solicitud de Patente Internacional n.º WO 2006/138687 se refiere a la reducción de potencia de un sistema informático mediante sincronización de inactividad.

RESUMEN

[0003] La presente invención proporciona un procedimiento para conservar la energía en un dispositivo informático que tiene al menos un procesador, y un dispositivo informático que tiene al menos un procesador tal como se define en las reivindicaciones adjuntas. Los diversos aspectos proporcionan datos y procedimientos que pueden ser utilizados o implementados por un procesador dentro de un dispositivo informático para seleccionar una combinación de modos de funcionamiento óptimos, o casi óptimos, de baja potencia para recursos en el dispositivo informático. Los diversos aspectos permiten que los componentes de recursos tengan dos o más modos de energía de recurso y el procesador seleccione un modo de potencia para cada uno de los diversos recursos basándose en el estado de funcionamiento, las condiciones de funcionamiento, las características del ciclo de reposo y otros factores para configurar dinámicamente un modo de baja potencia del sistema en el momento en que el procesador entra en un estado de baja potencia o de reposo. Los diversos aspectos permiten a un procesador evaluar los modos de baja potencia de diversos recursos y cualquier combinación de modos de baja potencia de recurso para identificar aquellos recursos o combinaciones de recursos cuya latencia efectiva no exceda los requisitos de latencia del sistema de todas las tareas activas. Los diversos aspectos permiten a un procesador seleccionar una combinación de modos de baja potencia de recurso para implementar en una configuración de baja potencia del sistema que maximiza los ahorros de energía cumpliendo al mismo tiempo con los requisitos de latencia del sistema de todas las tareas activas y hacer esta selección dinámicamente (es decir, en el momento de un ciclo de reposo), en lugar de seleccionar de un conjunto de configuraciones predefinidas de baja potencia. Los diversos aspectos permiten a un procesador volver a calcular continuamente las tablas de búsqueda utilizadas por un proceso de solucionador para determinar una configuración óptima de baja potencia optimizada para las condiciones actuales y el estado de funcionamiento. Los diversos aspectos permiten a un procesador hacer uso de la información estadística relativa al funcionamiento del dispositivo informático para determinar una configuración óptima de baja potencia adecuada para un estado actual, aplicaciones y dispositivos activos, y duración esperada del reposo. Los diversos aspectos permiten a un procesador seleccionar una configuración óptima de baja potencia basada en información ambiental y de uso actual y pasada.

[0004] Los diversos aspectos incluyen procedimientos para conservar la energía en un dispositivo informático que incluyen el establecimiento de un bit de indicador asociado a un recurso cuando el recurso no está en uso, en el que el recurso es uno de una pluralidad de recursos, identificar los recursos que pueden colocarse en un modo de baja potencia basándose en la configuración del bit de indicador cuando un procesador puede entrar en un estado de inactividad, registrar un requisito de latencia para cada uno de los recursos identificados, seleccionar un requisito de latencia más estricto de los requisitos de latencia registrados, evaluar en el dispositivo informático los modos de baja potencia para cada recurso que se puede colocar en un modo de baja potencia para eliminar cualquier modo de recurso de baja potencia o cualquier combinación de modos de recurso de baja potencia que tengan un requisito de latencia combinado que exceda la tolerancia a la latencia más estricta seleccionada, seleccionar una combinación de los modos de recurso de baja potencia que maximiza los ahorros de energía potenciales y tiene un requisito de latencia total que es menor o igual al requisito de latencia de peor caso seleccionado y entrar en la combinación seleccionada de modos de recurso de baja potencia ejecutando una función de entrada en cada uno de los modos de baja potencia seleccionados en cada uno de los recursos identificados. En los procedimientos de aspecto, la selección de una combinación de modos de recurso de baja potencia puede incluir la ejecución de un algoritmo de solución de problemas de mochila para los diversos recursos y modos de baja potencia. Los procedimientos de aspecto pueden incluir además la determinación de un tiempo que se espera que el procesador permanezca en un

estado de inactividad y la determinación de los ahorros de energía potenciales de cada uno de los modos evaluados de recursos de baja potencia basándose en unos ahorros de energía potenciales por unidad de tiempo a una temperatura actual multiplicados por un tiempo de inactividad esperado determinado. Los procedimientos de aspecto pueden incluir además medir, cuando el dispositivo está en un estado estable conocido, temperatura y corriente, o demanda de temperatura y potencia, seleccionar un recurso para la medición, colocar el recurso seleccionado en un modo de recurso de baja potencia, medir la demanda de potencia o corriente mientras el recurso seleccionado está en el modo de recurso de baja potencia, y repetir los pasos de selección de un recurso siguiente, colocar el recurso seleccionado en un modo de recurso de baja potencia y medir la demanda de potencia o corriente mientras el recurso seleccionado está en el modo de recurso de baja potencia hasta que se haya medido la demanda de potencia o corriente durante un modo de recurso de baja potencia para todos los recursos que tienen un modo de recurso de baja potencia, en los que la selección de una combinación de modos de recurso de baja potencia que maximiza los ahorros de energía potenciales incluye el uso de la demanda de potencia o corriente medida asociada a cada modo de recurso de baja potencia para determinar los ahorros de energía potenciales de una combinación de modos de recurso de baja potencia. Los procedimientos de aspecto pueden incluir además repetir las operaciones expuestas en la reivindicación 3 a diferentes temperaturas y determinar una sensibilidad a la temperatura de la demanda de corriente o potencia asociada con cada modo de recurso de baja potencia, en los que seleccionar una combinación de modos de recurso de baja potencia que maximice los ahorros de energía potenciales incluye medir la temperatura del dispositivo informático y utilizar la sensibilidad a la temperatura determinada de la demanda de corriente o de potencia asociada con cada modo de recurso de baja potencia para determinar los ahorros de energía potenciales de una combinación de modos de recurso de baja potencia a la temperatura medida del dispositivo informático. En los procedimientos de aspecto, la evaluación de modos de recurso de baja potencia para cada recurso que se puede colocar en un modo de baja potencia puede incluir realizar un proceso de búsqueda en la tabla usando una tabla de datos de selección de modo de baja potencia utilizando ahorro de energía potencial, tiempo de inactividad esperado y condiciones de funcionamiento, y las condiciones de funcionamiento pueden incluir un valor de temperatura. Los procedimientos de aspecto pueden incluir además recopilar estadísticas sobre las condiciones de funcionamiento en el dispositivo informático y actualizar la tabla de datos de selección de modo de baja potencia basándose en las estadísticas de las condiciones de funcionamiento recogidas. En los procedimientos de aspecto, las condiciones de funcionamiento pueden seleccionarse del grupo que incluye la temperatura, el consumo de energía de modos de recurso de baja potencia particulares, los tiempos de inactividad experimentados en diversos estados de funcionamiento y los patrones de uso de dispositivos típicos. Los procedimientos de aspecto pueden incluir además determinar si el dispositivo informático está conectado a una alimentación externa, en los que la actualización de la tabla de datos de selección de modo de baja potencia basándose en las estadísticas de condiciones de funcionamiento se lleva a cabo cuando el dispositivo informático está conectado a energía externa.

[0005] Los diversos aspectos también incluyen un dispositivo informático que incluye medios para realizar las funciones de los procedimientos de aspecto descritos anteriormente.

[0006] Los diversos aspectos también incluyen un aparato para la conservación de energía en un dispositivo informático que incluye una memoria intermedia y un procesador acoplado a la memoria intermedia, en el que el procesador está configurado con instrucciones ejecutables por procesador para llevar a cabo las operaciones de los procedimientos de aspecto descritos arriba.

[0007] Los diversos aspectos también incluyen un medio de almacenamiento no transitorio que tiene almacenado en el mismo instrucciones de software ejecutables por procesador configuradas para hacer que un procesador realice operaciones de conservación de potencia en un dispositivo informático que incluyen las operaciones de los procedimientos de aspecto descritos anteriormente.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

[0008] Los dibujos adjuntos, que se incorporan en el presente documento y constituyen parte de esta memoria descriptiva, ilustran modos de realización a modo de ejemplo de la invención, y junto con la descripción general dada anteriormente y la descripción detallada dada a continuación, sirven para explicar las características de la invención.

La FIG. 1 es un diagrama de un recurso controlado por un nodo de programación para entrar en uno de los dos modos de baja potencia en un aspecto.

La FIG. 2 es un diagrama de flujo de proceso de un procedimiento mediante el cual un recurso compartido registra su capacidad para entrar en un modo de baja potencia de acuerdo con un aspecto.

La FIG. 3 es un diagrama de flujo de proceso de un procedimiento por el cual un recurso compartido registra salidas a un modo de baja potencia de acuerdo con un aspecto.

La FIG. 4 es un diagrama de flujo de proceso de un procedimiento para seleccionar y entrar en un modo de baja potencia de acuerdo con un aspecto.

La FIG. 5 es un nodo de programación y un diagrama de recursos que ilustran un procedimiento de aspecto para seleccionar y entrar en un modo de baja potencia.

5 La FIG. 6 es un nodo de programación y un diagrama de recursos que ilustran otro procedimiento de aspecto para seleccionar y entrar en un modo de baja potencia.

La FIG. 7 es un diagrama de flujo de proceso de un procedimiento de aspecto para seleccionar un modo óptimo de baja potencia.

10 Las FIGs. 8A y 8B son gráficos de ahorros de energía frente a tiempo de inactividad de tres modos alternativos de baja potencia que ilustran un procedimiento de aspecto para seleccionar un modo óptimo de baja potencia basado en el tiempo de inactividad esperado.

15 La FIG. 9A y 9B son diagramas de flujo de proceso de procedimientos de aspecto alternativos para seleccionar un modo óptimo de baja potencia.

La FIG. 10 es un diagrama de flujo de proceso de un procedimiento de aspecto alternativo para seleccionar un modo óptimo de baja potencia.

20 La FIG. 11 es un diagrama de flujo de proceso de un procedimiento de aspecto alternativo para seleccionar un modo óptimo de baja potencia o actualizar una tabla de selección de modo de baja potencia basándose en si el dispositivo informático está conectado a una alimentación externa.

25 La FIG. 12 es un diagrama de flujo de proceso de un procedimiento de aspecto para actualizar parámetros de ahorro de energía de recursos basados en estadísticas recopiladas por el dispositivo móvil.

30 La FIG. 13 es un diagrama de flujo de proceso de un procedimiento de aspecto mediante el cual un dispositivo móvil puede recopilar estadísticas sobre los ahorros de energía obtenidos por varios modos de baja potencia así como estadísticas relativas a la distribución de interrupciones y temporizadores que afectan a los ahorros de energía en modo inactivo.

35 La FIG. 14 es un diagrama de flujo de proceso de un procedimiento de aspecto mediante el cual un dispositivo móvil puede recopilar los ahorros de energía de medición conseguidos por cada modo de recurso de baja potencia.

La FIG. 15 es un diagrama de bloques de componentes de un dispositivo móvil adecuado para el uso en un aspecto.

DESCRIPCIÓN DETALLADA

40 **[0009]** Los diversos aspectos se describirán en detalle con referencia a los dibujos adjuntos. Siempre que sea posible, se usarán los mismos números de referencia a lo largo de los dibujos para referirse a las mismas partes o similares. Las referencias hechas de ejemplos e implementaciones particulares son con fines ilustrativos, y no pretenden limitar el alcance de la invención o las reivindicaciones.

45 **[0010]** La expresión "a modo de ejemplo" se usa en el presente documento para significar "que sirve como ejemplo, instancia o ilustración". No ha de interpretarse necesariamente cualquier implementación descrita en el presente documento como "a modo de ejemplo" como preferente o ventajosa con respecto a otras implementaciones.

50 **[0011]** Los términos "dispositivo móvil" y "dispositivo informático" se usan indistintamente en el presente documento para referirse a uno cualquiera o todos los teléfonos celulares, asistentes de datos personales (PDA), miniordenadores portátiles, receptores de correo electrónico inalámbricos (por ejemplo, los dispositivos Blackberry® y Treo®), teléfonos celulares con Internet multimedia (por ejemplo, Blackberry Storm®), receptores del Sistema de Posicionamiento Global (GPS), controladores de juegos inalámbricos y dispositivos electrónicos personales similares
55 que incluyen un procesador programable y funcionan bajo energía de la batería tal que los procedimientos de conservación de energía son beneficiosos.

60 **[0012]** Tal como se utiliza en el presente documento, el término "recurso" se utiliza en el presente documento para referirse a cualquiera de una amplia variedad de circuitos (por ejemplo, puertos, relojes, autobuses, osciladores, etc.), componentes (por ejemplo, memoria), señales (por ejemplo, señales de reloj), y voltajes (por ejemplo, carriles de voltaje) que se utilizan para soportar procesadores y clientes que se ejecutan en un dispositivo informático.

65 **[0013]** La maximización de la duración de la batería de dispositivos inalámbricos es un criterio de diseño importante. La mayor duración de la batería maximiza la experiencia del usuario al permitir a los usuarios hacer más con un dispositivo inalámbrico durante periodos de tiempo más largos. Sin embargo, para maximizar verdaderamente la experiencia del usuario, se deben implementar estrategias de ahorro de energía para que no alteren la funcionalidad

o fiabilidad del dispositivo. Como tal, el diseño eficiente y eficaz de los esquemas de ahorro de energía que no alteran la funcionalidad es un objetivo importante para los proveedores de dispositivos móviles e inalámbricos.

[0014] Para maximizar la duración de la batería, la mayoría de los receptores de radiodifusión móvil están configurados para colocar los uno o más procesadores y los recursos de dispositivo en un estado de baja potencia siempre que sea posible, por ejemplo cuando un procesador está en un estado de inactividad. La colocación de recursos de dispositivo en un estado de baja potencia típicamente consiste en desactivar los distintos recursos de dispositivo siempre que el procesador no esté procesando activamente las tareas, y/o esté en un estado de inactividad. Los recursos que se pueden desactivar o se coloquen en uno o más estados de baja potencia y/o inactivos, cuando el procesador no está procesando tareas y/o está en un estado de inactividad, se denominan en el presente documento recursos de baja potencia o LPR. En dispositivos de multiprocesador, tales como teléfonos inteligentes que pueden tener un procesador de módem inalámbrico y un procesador de aplicación, las operaciones de implementación de modos de baja potencia pueden ser realizadas por cada procesador de forma independiente o coordinada.

[0015] Un dispositivo informático móvil incluye típicamente un número de recursos que utiliza el procesador del dispositivo, tales como un oscilador de cristal, carriles de voltaje, una o más unidades de memoria, buses de comunicación, etc. Con los dispositivos informáticos cada vez más complejos, el número de los recursos utilizados o administrados por los procesadores del dispositivo está aumentando cada año. Por ejemplo, muchos dispositivos informáticos móviles incluyen ahora múltiples osciladores de cristal, múltiples carriles de voltaje y múltiples memorias, cada una de las cuales puede ser controlada independientemente. Consecuentemente, hay muchos recursos diferentes que un procesador de dispositivo informático puede desactivar o colocar en un modo de baja potencia con el fin de ahorrar energía. Además, los dispositivos informáticos pueden tener varios procesadores que utilizan los distintos recursos de dispositivo y realizan diferentes tareas (y, por lo tanto, no pueden estar inactivos al mismo tiempo). Por estas razones, se debe ejercer un cierto grado de control ejecutivo cuando se seleccionan recursos para ser colocados en un modo de baja potencia. La elección de los recursos a colocar en los modos de baja potencia se conoce como el "problema de reposo".

[0016] En general, los procesadores pueden desactivar, deshabilitar, inactivar, o de otro modo reducir las necesidades de consumo de energía de los recursos de baja potencia cuando el procesador ya no necesite un recurso, tal como cuando el procesador entra en un estado de inactividad estable. Cuando el procesador se "activa" (por ejemplo, deja el estado de inactividad para realizar otro proceso), los recursos deben activarse de nuevo, rehabilitarse y/o devolverse a un estado de funcionamiento aceptable. Sin embargo, cada recurso de baja potencia puede tener diferentes niveles de consumo de energía y características de latencia (es decir, el tiempo requerido para devolver el recurso a un modo de potencia completa), y tales características pueden cambiar con la temperatura y el estado de funcionamiento. Es decir, cada recurso puede consumir una cantidad diferente de energía en sus diversos modos de baja potencia, puede requerir una cantidad de tiempo diferente para entrar y salir de los estados de desactivación, inactivación y/o baja potencia, y puede consumir una cantidad diferente de potencia al entrar y salir de tales estados. En aras de la claridad, los diversos modos de baja potencia disponibles para cada uno de los recursos se denominan en la presente memoria modos de recurso de baja potencia o LPRM.

[0017] Si la potencia necesaria para devolver un recurso a su estado de funcionamiento requerido es mayor que la energía ahorrada por tener el recurso en un modo de baja potencia durante la duración estimada del estado de inactividad del procesador, entonces tal vez la duración de la batería del dispositivo inalámbrico no se maximice simplemente desactivando el recurso y/o colocándolo en un estado de baja potencia siempre que el procesador esté inactivo. Por lo tanto, el problema del reposo de determinar qué recursos de baja potencia deben ser desactivados y/o colocados en modos de baja potencia, así como los modos particulares de baja potencia en los que cada recurso debe colocarse requiere típicamente análisis del estado del procesador así como estados de otros procesadores de dispositivos, junto con las características de modo de baja potencia de cada recurso, como la latencia, el ahorro de energía potencial, el consumo de energía y las interdependencias. Además, las características del modo de baja potencia de recurso pueden verse afectadas por condiciones de funcionamiento tales como la temperatura, por lo que también se deben evaluar tales condiciones.

[0018] Como se ha analizado anteriormente, cada recurso puede tener un conjunto de modos de baja potencia o LPRMs en los que el recurso puede colocarse. Cada modo de recurso de baja potencia de cada recurso puede caracterizarse en términos de latencia, ahorros de energía potenciales, consumo de energía de transición, criterios de entrada en modo de baja potencia, criterios de salida de modo e interdependencias de recursos, algunos o todos los cuales pueden variar con la temperatura y otras condiciones de funcionamiento. Los recursos pueden tener más de un modo de recurso de baja potencia, cada uno de los cuales puede tener diferentes características de ahorro de energía y tiempos de latencia. Por ejemplo, un modo de recurso de baja potencia para un recurso puede deshabilitar completamente el recurso (por ejemplo, desactivar la energía), mientras que un segundo modo de recurso de baja potencia puede implicar una funcionalidad reducida o un funcionamiento periódico del recurso. Cada modo de recurso de baja potencia puede tener diferentes características de funcionamiento, tales como proporcionar diferentes ahorros de energía por unidad de tiempo y requerir diferentes cantidades de tiempo para entrar y salir del modo (es decir, diferentes requisitos de latencia). Por ejemplo, un chip de memoria volátil puede tener dos modos de recurso de baja potencia; un modo de desconexión profunda que consume la menor cantidad de energía pero que

requiere un mayor tiempo para volver a un estado de funcionamiento (es decir, una mayor latencia) y un modo de auto-actualización que continúa consumiendo alguna energía de la batería pero que tiene menor latencia (es decir, puede volver al estado de pleno funcionamiento muy rápidamente). Además, los ahorros de energía proporcionados por cada modo de recurso de baja potencia pueden depender de las condiciones de funcionamiento, tales como la temperatura y el tiempo de inactividad esperado. Por lo tanto, en algunos aspectos, los modos de potencia de bajo recurso pueden calcular los ahorros de energía esperados como el producto de los ahorros de energía potenciales por unidad de tiempo a una temperatura actual, multiplicados por el tiempo de inactividad esperado determinado. En otros aspectos, los ahorros de energía esperados pueden determinarse como otra función de la temperatura, tiempo de inactividad esperado y otras variables.

[0019] Como se mencionó anteriormente, la colocación de un recurso en un modo de baja potencia y su restauración a un modo normal tras la activación del procesador a menudo requiere algo de trabajo, que requiere potencia y tiempo (es decir, la latencia) para conseguirse. La potencia adicional y el tiempo necesario para entrar en un modo de recurso de baja potencia tal vez no den como resultado ahorros reales de energía si la cantidad de tiempo que el sistema permanece en un estado de inactividad es demasiado corta. En otras palabras, la potencia consumida al colocar el recurso en un modo de recurso de baja potencia y devolverlo a pleno funcionamiento puede ser mayor que la potencia ahorrada durante el corto tiempo que estuvo en el modo de baja potencia. Por lo tanto, el beneficio de entrar en un modo de recurso de baja potencia particular puede depender del tiempo esperado en que el procesador pueda permanecer inactivo. Este tiempo se refiere aquí como el "tiempo de inactividad esperado".

[0020] La cantidad de potencia que puede guardarse mediante la colocación de un recurso en un modo de recurso de baja potencia variará basándose en las características del modo de funcionamiento y de los recursos necesarios, así como la cantidad de tiempo que el recurso permanecerá en ese modo. Por ejemplo, la colocación de un chip de memoria en un modo de auto-actualización de baja potencia puede consumir energía asociada con los procesos de auto-actualización, así como requerir la disponibilidad de energía al chip. Por lo tanto, los ahorros de energía disponibles en un modo particular de recursos de baja potencia es una característica importante a considerar al seleccionar entre una pluralidad de modos de recurso de baja potencia para decidir una combinación de modos de recurso de baja potencia para implementar en un ciclo de reposo dado.

[0021] Como se mencionó anteriormente, la cantidad de potencia que puede guardarse mediante la colocación de un recurso en un modo de recurso de baja potencia particular puede también depender de factores ambientales y de funcionamiento, tales como la temperatura. La temperatura afecta a la resistencia eléctrica dentro del dispositivo. Por lo tanto, los ahorros de energía asociados con los diferentes modos de recurso de baja potencia de cada recurso a temperatura ambiente (como se debe suponer cuando se desarrollan por adelantado configuraciones de baja potencia) puede ser muy diferente sobre el terreno cuando el dispositivo está mucho más frío (por ejemplo, durante el invierno en Alaska) o más cálido (por ejemplo, durante el verano en Texas). En consecuencia, los ahorros de energía de diferentes configuraciones de baja potencia (es decir, un conjunto seleccionado de modos de recurso de baja potencia) en condiciones de la vida real puede significar que el modo real óptimo de baja potencia es diferente de lo que se puede prever con antelación. Dado que la temperatura de un dispositivo no puede conocerse con antelación, esta característica importante no puede utilizarse para seleccionar una combinación de modos de recurso de baja potencia para los recursos de baja potencia disponibles usando procedimientos convencionales para organizar y seleccionar modos de baja potencia.

[0022] Mientras que el ahorro de energía es un objetivo importante en la configuración de los modos de baja potencia para dispositivos electrónicos, también hay que considerar el aseguramiento de que el dispositivo siga funcionando correctamente después de entrar en un modo de baja potencia. Por lo tanto, también es importante la consideración de las latencias asociadas con cada modo de recurso de baja potencia. Como se mencionó anteriormente, se requiere una cierta cantidad de tiempo para entrar y salir de un modo de recurso de baja potencia y devolver el recurso a un modo de funcionamiento normal. Este tiempo de latencia debe ser menor que el tiempo de inactividad esperado o el modo de baja potencia será poco beneficioso. Más significativamente, la latencia asociada con la salida del modo de recurso de baja potencia, o una combinación seleccionada de modos de recurso de baja potencia, debe ser menor que la latencia máxima permitida del sistema de cualquier cliente o procesador que pueda requerir el recurso o los recursos cuando está en modo de baja potencia. Si la latencia asociada con dejar un modo de recurso de baja potencia particular o una combinación de modos de recurso de baja potencia supera la latencia aceptable del sistema, entonces la configuración de baja potencia del sistema particular puede no ser aceptable porque podría ocasionar un error de funcionamiento o hacer que alguna tecnología no relacionada funcione incorrectamente.

[0023] Un ejemplo de una situación en la que los requisitos de latencia son una consideración importante en el problema del reposo es cuando un conector de bus serie universal (USB) está conectado a un dispositivo móvil. El protocolo USB típicamente tiene un requisito de latencia muy corto y si el dispositivo principal no recibe una respuesta a una solicitud de recursos dentro de esa latencia, el dispositivo principal puede concluir que el dispositivo no funciona correctamente. Por lo tanto, no se debe entrar en ningún modo de recurso de baja potencia de un recurso, o cualquier combinación de modos de recurso de baja potencia, con una latencia de salida mayor que el requisito de latencia USB, cuando una configuración de funcionamiento actual incluye conexión a un dispositivo USB.

- [0024]** Además de las condiciones de latencia y funcionamiento, los modos de baja potencia de un recurso pueden depender también de otros recursos y/o condiciones. Tales consideraciones de interdependencia de recursos se denominan en general en el presente documento "dependencias". Estas dependencias pueden ser interdependientes (es decir, el modo solo se puede habilitar si otro recurso permanece disponible), exclusivas (es decir, no puede entrarse en el modo si otro recurso particular está en un modo de baja potencia o no en un modo de alta potencia) u ortogonales (es decir, los modos no tienen relación entre sí y pueden habilitarse independientemente). Las dependencias de modo de baja potencia también se pueden clasificar como "estáticas" o "dinámicas". Las dependencias estáticas son aquellas que definen las condiciones que deben cumplirse antes de que un recurso pueda incluso considerar la implementación de un funcionamiento de modo de baja potencia particular. Las dependencias dinámicas, por otro lado, surgen cuando un modo solo puede implementarse en conjunción con otro modo en el sistema, que típicamente solo es determinable en el tiempo de ejecución.
- [0025]** Mientras que las dependencias estáticas se pueden prever con algún grado de certeza, las dependencias dinámicas son difíciles de determinar de antemano. Además, las dependencias dinámicas se vuelven exponencialmente más complejas a medida que aumenta el número de componentes y/o recursos. La gestión eficaz de las dependencias dinámicas de los modos de baja potencia será cada vez más importante a medida que los dispositivos inalámbricos modernos continúen creciendo en complejidad e incluyan más componentes y recursos.
- [0026]** Por lo tanto, la configuración de un dispositivo para conservar la vida útil de la batería mediante la inactivación y/o deshabilitación de recursos consiste en seleccionar, entre los diferentes modos de recurso de baja potencia de los recursos con el fin de equilibrar las diferentes características de modo de baja potencia de ahorros de energía, latencias e interdependencias de los diversos recursos, así como los requisitos de clientes, procesadores y aplicaciones que pueden estar ejecutándose simultáneamente. Este proceso de selección es una tarea difícil desde el punto de vista computacional (similar al problema clásico de "mochila") debido al número de variables y permutaciones que pueden considerarse, especialmente a medida que aumenta la complejidad de los dispositivos informáticos.
- [0027]** En la actualidad, los modos de baja potencia para procesadores y dispositivos están configurados de antemano por los desarrolladores basándose en un conjunto estático de prioridades y características predecibles. Uno o algunos conjuntos de configuraciones de baja potencia pueden codificarse en un procesador o sistema durante el desarrollo. La selección de una configuración de baja potencia a partir de un conjunto de modos de baja potencia se controla actualmente mediante la programación en árbol de decisión si-entonces/en caso contrario codificada. Cuando se proporcionan varios modos predefinidos de baja potencia del sistema, el procesador puede seleccionar entre los diversos modos predefinidos permitiendo a los clientes de funcionamiento indicar sus diversos requisitos de recursos o condiciones de funcionamiento mediante "votación". El resultado de la votación del cliente puede ser deshabilitar explícitamente uno o más modos de baja potencia.
- [0028]** Los procesos conocidos para seleccionar un modo de baja potencia del sistema a implementar entre varios modos de baja potencia del sistema predefinidos pueden considerar la temperatura, el tiempo de inactividad esperado y los requisitos de latencia. Sin embargo, dicho procedimiento conocido requiere que el desarrollador del sistema, del procesador o de la aplicación predefina una serie de modos de sistema opcionales previendo combinaciones de recursos que se pueden colocar en un modo de baja potencia, evaluar sus interdependencias probables, totalizar sus latencias y prever los requisitos y limitaciones del sistema en el momento en que pudiera entrarse en dicho modo. Mientras que el proceso de prever condiciones de modo de baja potencia y predefinición de un conjunto de modos de sistema desde el que se pudiera hacer una selección era posible cuando los procesadores y dispositivos eran relativamente sencillos, se prevé que este problema de diseño resultará prohibitivamente difícil a medida que aumente la complejidad del sistema y del procesador en el futuro.
- [0029]** Los procedimientos de hoy en día para el desarrollo y la implementación de los modos de baja potencia del sistema en dispositivos informáticos no pueden tener en cuenta la corriente, el tiempo de ejecución, las condiciones de funcionamiento (por ejemplo, temperatura), los requisitos de latencia o las dependencias del dispositivo. Además, las implementaciones actuales de configuraciones de baja potencia no están ajustadas a configuraciones de dispositivo particulares y no pueden abordar explícitamente los requisitos de latencia dinámica de cada uno de los modos de recurso de baja potencia de cada cliente particular, ya que el estado de funcionamiento de dichos componentes no puede predecirse con antelación. Como tal, el actual procedimiento de desarrollo e implementación de modos de baja potencia típicamente requiere configurar un número preestablecido de configuraciones de baja potencia del sistema (por ejemplo, modo de inactividad, modo de reposo, modo de reposo profundo, etc.) basándose en presunciones que se puedan hacer de antemano y colocando el sistema en uno de los mejores modos de baja potencia del sistema basándose en criterios de selección definidos por el desarrollador. Los procedimientos actuales no pueden generar dinámicamente una configuración de baja potencia en tiempo real compuesta por una combinación de modos de recurso de baja potencia que coloca cada uno de los recursos de baja potencia, así como a los procesadores, en un estado que maximiza completamente los ahorros de energía.
- [0030]** En las generaciones anteriores de dispositivos, la configuración de modos de baja potencia con antelación era razonable porque el número de diferentes recursos y clientes que pueden interactuar con el procesador era

limitado, de tal manera que podía preverse un pequeño número de diferentes estados de funcionamiento. Sin embargo, los dispositivos electrónicos modernos se están volviendo cada vez más sofisticados, involucrando múltiples procesadores, numerosos recursos y clientes concurrentes, de tal manera que ya no será posible definir modos de baja potencia óptimos que puedan ser codificados en los procesadores. Además, la selección de un modo de baja potencia del sistema previamente definido utilizando programación de árbol de decisión si-entonces/en caso contrario varía aproximadamente de acuerdo con 2^n donde "n" es el número de recursos y clientes implicados en la determinación. Como resultado, los desarrolladores tienen que comprometerse en un subconjunto de configuraciones de baja potencia que pueden codificarse de antemano, que pueden ser sub-óptimas en algunos estados de funcionamiento, si no en todos. Exigir a los desarrolladores que adopten configuraciones de baja potencia sub-óptimas da como resultado dispositivos electrónicos que consiguen menos ahorro de energía de lo que de otro modo sería alcanzable si se pudieran definir e implementar modos de baja potencia óptimos para condiciones de funcionamiento particulares.

[0031] Además de las limitaciones de funcionamiento de la programación actual de configuraciones de baja potencia, el esfuerzo de definir de antemano un conjunto de modos de baja potencia y/o configuraciones del sistema (por ejemplo, inactividad, reposo, reposo profundo) y la codificación de forma rígida de los modos en un procesador o una aplicación implica un esfuerzo significativo del desarrollador. Además, la codificación de forma rígida del conjunto avanzado de modos de baja potencia no se ocupa de los diversos estados de funcionamiento en los que cada uno de los recursos podría estar en un momento dado y no puede responder dinámicamente a los niveles de consumo de potencia total y estados de funcionamiento de todos los componentes del sistema. Dado que la definición de los modos de baja potencia del sistema está dirigida por código y no por datos, pequeños cambios realizados en las configuraciones del dispositivo y los pequeños cambios realizados en el conjunto de modos de baja potencia de recurso requieren unas nuevas pruebas completas para confirmar que los cambios de código no ocasionan errores del dispositivo. Por lo tanto, los procedimientos actuales para implementar modos de baja potencia no pueden seguir el ritmo de los cambios en las configuraciones del dispositivo (por ejemplo, componentes, software, etc.) que pueden ocurrir durante la producción de un producto.

[0032] Para abordar estos y otros problemas, los diversos aspectos se ocupan de generar dinámicamente una configuración de baja potencia sistema compuesta de una combinación de modos de recurso de baja potencia seleccionados entre múltiples recursos de baja potencia, para colocar cada uno de los recursos individuales de baja potencia, así como los procesadores, en un estado de funcionamiento que maximice totalmente el ahorro de energía en todo el sistema. Los diversos aspectos proporcionan procedimientos que permiten simplificar el problema del reposo para los procesadores del dispositivo de modo que más selecciones de configuración de baja potencia óptimas pueden ser realizadas por los procesadores en tiempo real, para ofrecer un gran número de configuraciones de baja potencia que puedan ajustarse perfectamente al nivel de los ahorros de energía actualmente alcanzables. Los diversos aspectos permiten a los desarrolladores de componentes definir varios modos de recurso de baja potencia para cada uno de sus componentes que toman en consideración varios factores, como el tipo de recursos en uso, la latencia del peor caso que se puede tolerar, las condiciones de funcionamiento dinámicas (por ejemplo, la temperatura), el tiempo de inactividad esperado y la latencia del componente. Los modos de recurso de baja potencia definidos para cada recurso también pueden definir dependencias estáticas y dinámicas. Los procesadores de dispositivos pueden a continuación seleccionar cualquier combinación de modos de recurso de baja potencia dinámicamente, en tiempo de ejecución. En un aspecto, los procesadores de dispositivos pueden calcular y seleccionar una combinación de modos de baja potencia que da como resultado una configuración de baja potencia o un estado de reposo del sistema que maximiza los ahorros de energía y/o la velocidad de funcionamiento satisfaciendo al mismo tiempo los requisitos de funcionamiento actuales, incluidos los requisitos de otros procesadores y componentes en el sistema.

[0033] Los diversos aspectos también permiten a los dispositivos seleccionar uno o más modos de recurso de baja potencia mediante la identificación de los recursos que se pueden deshabilitar, así como los recursos que deben permanecer durante una configuración de baja potencia del dispositivo. Los diversos aspectos proporcionan datos y procedimientos que pueden ser utilizados por un procesador dentro de un dispositivo informático para seleccionar un conjunto de modos de recurso de baja potencia óptimos o casi óptimos para recursos cuando el procesador entra en un estado de inactividad, soportando al mismo tiempo la fiabilidad de funcionamiento sin requerir una interacción significativa del cliente y una acción adicional del procesador. Los aspectos permiten a un procesador determinar una configuración de baja potencia del sistema que proporcione la mayor cantidad de ahorros de energía del sistema mientras continúa funcionando fiablemente, dependiendo de los recursos en uso, la latencia en el peor caso que se pueda tolerar, las condiciones de funcionamiento dinámicas (por ejemplo, la temperatura), el tiempo de inactividad esperado, el tiempo requerido para entrar y salir de los modos de baja potencia, y las características eléctricas únicas del dispositivo electrónico particular.

[0034] Los diversos aspectos proporcionan un mecanismo para la determinación de una configuración de baja potencia óptima del sistema compuesta por un conjunto de modos de recurso de baja potencia para los diversos recursos dentro del dispositivo informático determinando cuál de los modos de recurso de baja potencia del recurso son válidos en el momento en que el procesador entra en un estado de inactividad, clasificando los modos de recurso de baja potencia válidos por ahorros de energía esperados dadas las condiciones del dispositivo actuales, determinando cuál de los modos de recurso de baja potencia válidos proporciona los mayores ahorros de energía

satisfaciendo al mismo tiempo los requisitos de latencia y seleccionando un modo de recurso de baja potencia particular para cada recurso en el que desee entrar. De esta manera, los diversos aspectos eliminan el concepto de configuraciones de baja potencia predefinidas fijas del sistema, simplificando así el problema del desarrollador permitiendo a los desarrolladores abordar cada recurso por separado y desplazar el problema del reposo al tiempo de ejecución permitiendo al procesador seleccionar el conjunto de modos de recurso de baja potencia a implementar cuando el procesador entra en un estado de inactividad. Esto permite que la implementación de modos de baja potencia sea impulsada por datos operacionales, y da a los procesadores la capacidad de auto-optimizar los modos de baja potencia del sistema al aprender acerca de cómo se usa y hace funcionar el dispositivo. Además de proporcionar mayores ahorros de energía en una implementación típica en comparación con los procedimientos actuales, los diversos aspectos también simplifican el desarrollo de dispositivos electrónicos.

[0035] En aras de la claridad y para eliminar cualquier ambigüedad entre "modos de baja potencia" y "recursos de baja potencia", debe entenderse que cada recurso de baja potencia puede tener varios modos de baja potencia. Pueden activarse, habilitarse, desactivarse y/o deshabilitarse múltiples recursos de baja potencia en un estado de inactividad dado. Por lo tanto, una "configuración general de baja potencia del sistema" se define mediante una selección de modos de baja potencia para cada uno de los recursos disponibles para entrar en un modo de baja potencia basándose en el estado y las condiciones de funcionamiento actuales. También debe observarse que debido a restricciones de latencia y dependencias de recursos (como se describe más adelante), la configuración óptima de baja potencia del sistema puede no implicar colocar cada uno de la pluralidad de recursos disponibles para inactivación en un modo de baja potencia. Por lo tanto, la selección de una configuración óptima de baja potencia del sistema puede identificar algunos recursos que deben permanecer en estado de funcionamiento para la latencia, disponibilidad estadística y otras razones.

[0036] Los diversos aspectos también permiten definir modos de recurso de baja potencia para aquellos recursos que son utilizados por los procesadores, y por lo tanto no se pueden deshabilitar simplemente cuando ya no estén en uso. Es necesario habilitar y deshabilitar los recursos utilizados por un procesador de manera controlada para que el sistema funcione correctamente. Teniendo en cuenta este requisito, la deshabilitación de dichos recursos después de que ya no están en uso debe diferirse hasta que el procesador entre en un estado de inactividad en el que el recurso puede ser deshabilitado. El proceso de entrar en una configuración o modo de baja potencia del sistema se conoce como entrar en un estado de baja potencia.

[0037] Los diversos aspectos permiten a los recursos indicar cuándo están disponibles para entrar en un estado de baja potencia mediante habilitación de un bit de indicador dentro de una máscara de modo de baja potencia ("máscara LPM") que puede ser utilizada por el procesador para seleccionar una combinación apropiada de LPRM para implementar en una configuración de baja potencia del sistema cuando el procesador entra en un estado de inactividad. Cuando un recurso está en uso, el recurso puede deshabilitar el bit de indicador en la máscara LPM. En varios aspectos, la habilitación y deshabilitación de los bits dentro de la máscara LPM puede realizarse mediante una función de controlador dentro de nodos de programación de recursos dependientes del procesador que pueden llamar a una interfaz de programación de aplicaciones (API), tal como se describe más adelante. Así, en el instante en que un procesador es capaz de entrar en un estado de inactividad, se puede acceder a la máscara LPM para determinar qué recursos se pueden colocar en un modo de baja potencia.

[0038] Como se analizó anteriormente, cuando un recurso ya no está en uso es y el procesador está entrando en un estado de inactividad, el recurso puede colocarse en un modo de baja potencia, tal como uno de los modos de recurso de baja potencia del recurso. Sin embargo, solo porque un recurso ya no está en uso y el procesador está entrando en un estado de inactividad no siempre es una base suficiente para colocar el recurso en un modo de baja potencia. Además, para los recursos que soportan diferentes tipos de modos de recurso de baja potencia, el procesador debe hacer una selección entre los modos alternativos de recursos de baja potencia basándose en las condiciones de funcionamiento actuales (por ejemplo, temperatura), abordando los ahorros de energía totales que se pueden lograr dentro del tiempo de inactividad esperado, los requisitos de latencia de clientes actuales y otros procesadores, y varios otros factores. En varios aspectos, los ahorros de energía para un modo particular de recursos de baja potencia para un recurso particular puede depender de la temperatura y el tiempo, de tal manera que los ahorros de energía potenciales de cada modo de recurso de baja potencia evaluado se puede determinar multiplicando unos ahorros de energía potenciales por unidad de tiempo a una temperatura actual (que es un factor que puede incluirse en la definición de modo de baja potencia) por el tiempo de inactividad esperado determinado. Además, la selección del modo de baja potencia también debe tener en cuenta otras variables, incluyendo las características particulares del dispositivo electrónico, la implementación del software del dispositivo, el tiempo esperado en la condición inactiva y el estado del dispositivo, como la velocidad del reloj, etc.

[0039] Cuando el procesador está preparado para entrar en una configuración de baja potencia del sistema, tal como cuando el procesador está preparado para entrar en un estado de inactividad, una tarea de baja potencia pueden acceder a la máscara LPM para identificar los recursos que se pueden colocar en un estado de baja potencia y determinar los modos de recurso de baja potencia apropiados para entrar en esos recursos basándose en un estado de sistema dinámico dado (por ejemplo, clientes activos actuales, latencia requerida, tiempo de inactividad esperado y temperatura). Para permitir que el procesador lleve a cabo esta determinación, cada recurso puede definir datos de características de modo de recurso de baja potencia que especifican la información requerida para

seleccionar un conjunto óptimo de modos de recurso de baja potencia que se implementarán para un estado dado. Esta información especificada puede incluir una lista de cada modo de recurso de baja potencia disponible para el recurso, ahorros de energía potenciales para cada modo de recurso de baja potencia en función del tiempo o por unidad de tiempo, características de latencia para cada modo de recurso de baja potencia (es decir, tiempo de salida del modo de baja potencia), efectos de temperatura en los ahorros de energía potenciales, dependencias (es decir, interdependencias con otros recursos que no sean los clientes), y otra información que puede ser relevante para seleccionar un modo de recurso de baja potencia óptimo para cada recurso. Tal información puede ser especificada para un recurso en una variedad de formas y estructuras de datos, un ejemplo de código C del cual se enumera a continuación.

```

10 typedef struct
    {
        /* El nombre de este recurso de baja potencia, por ejemplo, "voltaje de núcleo de aplicaciones". */
        const char *resource_name;
15        /* El número de modos de baja potencia en lo que este recurso puede entrar. */
        uint32_t mode_count;
        /* La lista de modos de baja potencia en los que este recurso puede entrar. */
        LPM_Resource_Mode *modos;
20    } LPM_Resource;

```

[0040] En esta definición, la mayor parte de los datos de recursos está incluida dentro de las definiciones de los modos de baja potencia de recurso. Las definiciones de los modos de baja potencia para los recursos se pueden escribir en código C de la siguiente manera:

```

25 typedef uint32_t (*LPRM_PowerSavingsFcn)
    (uint32_t duration_us, int32_t temp_c);
    typedef struct
    {
        uint32_t enter;
30        uint32_t exit;
    }
    sleep_latency_type;
    typedef uint32_t (*sleep_power_func) (uint32_t duration_us, int32_t temp_c);
    typedef struct LPRM
35    {
        /* El nombre de este modo de baja potencia (por ejemplo, "minimización"). */
        const char *mode_name;
        /* Funciones que describen las características del modo. */
        LPRM_PowerSavingsFcn power_savings;
40        LPRM_LatencyFcn latency;
        /* Funciones que implementan la configuración real y el desmontaje de un modo. */
        LPRM_EnterFcn enter;
        LPRM_ExitFcn exit;
        /* Los LRR que se habilitan en gran medida para que este modo ocurra. */
45        uint32_t lpr_dependency_count;
        const char *lpr_dependencies;
        /* Los LPR a los no se puede entrar si se selecciona este modo. */
        uint32_t lpr_exclusion_count;
        const char *lpr_exclusions;
50        /* Algunos campos reservados de contabilidad después de inicializar este punto a 0. */
    }
    LPM_Resource_Mode.

```

[0041] El código C anterior está escrito para el caso general. El código del ejemplo C para definir los modos de baja potencia para el caso específico de un recurso de carril de voltaje se presenta a continuación. A continuación se muestra un ejemplo de las definiciones de código C para los modos de baja potencia de recurso de osciladores de cristal (CXO). En este ejemplo, el procesador soporta dos opciones para hacer funcionar el recurso de oscilador de cristal en modo de baja potencia: un modo cerrado que ahorra energía del árbol de reloj pero que todavía consume energía que hace funcionar el oscilador; y un modo de desactivación que ahorra la energía del árbol del reloj y la potencia del oscilador, pero requiere un tiempo de calentamiento significativo después de salir de este modo de baja potencia (es decir, tiene una latencia relativamente larga).

```

    const char *cxo_gated_deps [] = {"lpr: // cxo"};
    LPM_Resource_Mode cxo_gated =
65    {

```

```

        .mode_name = "gated"; /* lo que está bloqueado es en LPR */
        .power_savings = cxo_gated_power; /* basado en datos */
        .latency = cxo_gated_latency; /* basado en datos */
        .enter = cxo_gated_enter; /* llama al controlador mpm */
5       .exit = cxo_gated_exit; /* llama a la limpieza del controlador mpm */
        LPRM_DEPENDENCY_ARRAY (cxo_gated_deps);
        LPRM_EMPTY_ARRAY (); /* sin exclusiones en este modo */
    }
    const char *cxo_stdn_deps [] = {"lpr://cxo"};
10    LPM_Resource_Mode cxo_shutdown =
    {
        .mode_name = "shutdown";
        .power_savings = cxo_stdn_power; /* basado en datos */
        .latency = cxo_stdn_latency; /* basado en datos */
15       .enter = cxo_stdn_enter; /* llamada mpm diferente */
        .exit = cxo_stdn_exit; /* llamada de limpieza de mpm */
        LPRM_DEPENDENCY_ARRAY (cxo_stdn_deps); /* igual que cerrado */
        LPRM_EMPTY_ARRAY (); /* sin exclusiones en este modo */
    }
20    LPM_Resource_Mode *cxo_modes [] = {&cxo_gated, &cxo_shutdown};
    LPM_Resource cxo =
    {
        .resource_name = "CXO";
        LPM_MODE_ARRAY (cxo_modes);
25    };
    // En la puesta en funcionamiento:
    sleep_define_lpr (& cxo);
    // Los modos CXO ahora están registrados con /sleep/lpr y puesta en funcionamiento deshabilitados.
    // A continuación, cómo un nodo NPA de control puede habilitarlos.
30    // Puesta en funcionamiento:
    client = npa_create_sync_client ("/sleep/ lpr", "/xo/cxo",
    NPA_CLIENT_REQUIRED);
    npa_query_type q;
    q.reference = "lpr://cxo";
35    npa_query_by_client (client, SLEEP_QUERY_LPRM_BITMASK, &q);
    uint32 bitmask = q.value;
    // Habilitar:
    npa_issue_required_request (client, bitmask)
    // Deshabilitar:
40    npa_complete_request (client)

```

[0042] Hay que señalar que la parte del código de ejemplo relacionado con el control de un nodo de arquitectura de potencia de nodo (NPA) y otras referencias a un nodo de NPA o procedimientos NPA en presente documento son solo para fines ilustrativos. Los diversos aspectos no se limitan a realizar la habilitación y deshabilitación de recursos a través de un nodo NPA o utilizando una arquitectura de potencia de nodo. Por lo tanto, el alcance de las reivindicaciones no debe interpretarse que requiere un nodo NPA o un proceso NPA a menos que específicamente se diga en las reivindicaciones.

[0043] Otro ejemplo de código C apropiado para definir los modos de baja potencia para fuentes de voltaje (VDD) se presenta a continuación. En este ejemplo, el procesador tiene dos carriles de voltaje de nivel de sistema que suministran Vdd que son controlados para los circuitos lógicos digitales y de memoria, denominados en el código como "dig" y "mem". Colocar los carriles de voltaje en modo de baja potencia requiere una penalización de latencia asociada con la nueva puesta en línea del recurso al salir del modo de baja potencia. El control de estos dos carriles de voltaje está acoplado porque si se coloca un carril de voltaje en un modo de baja potencia, el otro carril de voltaje también se puede colocar en un modo de baja potencia sin incurrir en una penalización de latencia adicional ya que los dos recursos pueden "calentarse" en paralelo. Para manejar esta interdependencia, el siguiente código define tres modos de baja potencia para un único recurso "system Vdds", a saber: minimización de dig y mem; minimización de mem-only; y la minimización de dig-only.

```

60    const char *dig_mem_deps [] = {"lpr://vdd_dig", "lpr://vdd_mem"};
        LPM_Resource_Mode dig_mem =
        {
            .mode_name = "Dig/Mem Min";
            .power_savings = dig_mem_power;
65            .latency = dig_mem_latency; /* esto es aproximadamente equivalente a dig_latency o
            mem_latency-ellos podrían compartir este */

```

```

        .enter = dig_mem_enter; /* llama al controlador mpm */
        .exit = dig_mem_exit; /* llama a la limpieza del controlador mpm */
        LPRM_DEPENDENCY_ARRAY (dig_mem_deps);
        LPRM_EMPTY_ARRAY (); /* sin exclusiones en este modo */
5      const char *mem_deps[] = {"lpr://vdd_mem"}; LPM_Resource_Mode mem_min
        {
            .mode_name = "Mem Min";
            .power_savings = mem_power;
            .latency = mem_latency;
10          .enter = mem_enter; /* llama al controlador mpm */
            .exit = mem_exit; /* llama a la limpieza del controlador mpm */
            LPRM_DEPENDENCY_ARRAY (mem_deps);
            LPRM_EMPTY_ARRAY (); /* sin exclusiones en este modo */
        }
15      const char *dig_deps [] = {"lpr://vdd_dig"}; LPM_Resource_Mode dig_min =
        {
            .mode_name = "Dig Min";
            .power_savings = dig_power;
            .latency = dig_latency;
20          .enter = dig_enter; /* llama al controlador mpm */
            .exit = dig_exit; /* llama a la limpieza del controlador mpm */
            LPRM_DEPENDENCY_ARRAY (dig_deps);
            LPRM_EMPTY_ARRAY (); /* sin exclusiones en este modo */
        }
25      LPM_Resource_Mode *sys_vdds_modes[] = {mem_dig, mem_min, dig_min};
      LPM_Resource sys_vdds =
        {

            .resource_name = "System Vdds";
30      LPM_MODE_ARRAY (sys_vdds_modes);
        };
        // En la puesta en funcionamiento:
        sleep_define_lpr (&sys_vdds);
        // Los modos ahora están registrados con /sleep/lpr y puesta en funcionamiento deshabilitados.
35      // A continuación, cómo un nodo NPA de control puede habilitarlos.
        // Puesta en funcionamiento:
        dig_client = npa_create_sync_client ("/sleep/lpr", "/rail/vdd_dig",
        NPA_CLIENT_REQUIRED);
        mem_client = npa_create_sync_client ("/sleep/lpr", "/rail/vdd_mem",
40      NPA_CLIENT_REQUIRED);
        npa_query_type q;
        q.reference = "lpr: // vdd_dig";
        npa_query_by_client (dig_client, SLEEP_QUERY_LPRM_BITMASK, & q);
        uint32 dig_bitmask = q.value;
45      q.reference = "lpr: // vdd_mem";
        npa_query_by_client (mem_client, SLEEP_QUERY_LPRM_BITMASK, & q);
        uint32 mem_bitmask = q.value;
        npa_issue_required_request (mem_client, mem_bitmask);
        // Solo el modo "Mem Min" habilitado ahora
50      npa_issue_required_request (dig_client, dig_bitmask);
        // Todos los tres modos habilitados ahora
        npa_complete_request (mem_client)
        // Solo el modo "Dig Min" habilitado ahora
        npa_complete_request (dig_client)
55      // Volver a ningún modo habilitado

```

[0044] El mecanismo de registro de recurso de baja potencia dinámico descrito e ilustrado anteriormente permite que el conjunto de recursos y modos de baja potencia se extienda de forma dinámica. Esta capacidad incluye proporcionar "modos virtuales de baja potencia", que son estados de funcionamiento de baja potencia que no son para recursos, pero si se manejan de manera similar, pueden permitir funcionamientos de potencia reducidas. Un ejemplo de tales modos virtuales de baja potencia incluye suspender los procesos de actualización de visualización cuando el procesador entra en un estado de inactividad puesto que no se generará ningún contenido nuevo que requiera una actualización. Por lo tanto, otras operaciones y componentes de dispositivos pueden gestionarse utilizando los diversos aspectos para permitir un consumo de energía reducido aunque los componentes no sean recursos per se.

[0045] En los diversos aspectos, cuando un procesador es capaz de entrar en un estado de inactividad, una tarea de baja potencia puede ejecutar un proceso de "solucionador" para determinar a qué modos de baja potencia para los diversos recursos debe entrarse como parte de una configuración de baja potencia del sistema para un determinado ciclo de reposo. En tales casos, tal vez sea necesario recopilar los modos de baja potencia y las características de esos modos de baja potencia para los diferentes recursos para ser utilizados por una tarea de reposo para ser evaluados cuando sea hora de entrar en el estado de inactividad. En un aspecto, esto puede implementarse en una arquitectura de potencia de nodo (NPA) a través de un nodo NPA "/sleep/lpr". Las solicitudes de "/sleep/lpr" pueden hacerse en forma de máscaras de bits que permiten modos de recurso de baja potencia. En varios aspectos, los desarrolladores pueden registrar un modo de recurso de baja potencia a través de una función sleep_define_lpr() que alista el modo de recurso de baja potencia (y sus máscaras de bits de recurso de baja potencia) con el nodo NPA "/sleep/lpr". En varios aspectos, el nodo NPA "/sleep/lpr" puede ser consultado en cualquier momento para la máscara de bits que representa los modos de recurso de baja potencia de recurso que están interesados en habilitar/deshabilitar. Los recursos NPA también pueden solicitar que sus modos de recurso de baja potencia de recurso sean habilitados en el tiempo de inactividad haciendo una solicitud en "/sleep/lpr" con la máscara de bits correcta. El solucionador de reposo puede entonces consultar "/sleep/lpr" en el tiempo de inactividad para la lista de modos de recurso de baja potencia y la máscara cuáles están habilitados actualmente.

[0046] Como se ha analizado anteriormente, en los diversos aspectos, cuando un procesador es capaz de entrar en un estado de inactividad, una tarea de baja potencia puede ejecutar un proceso de "solucionador" para determinar a qué modos de recurso de baja potencia para los diversos recursos se debería entrar. Un ejemplo de esto se ilustra en la FIG. 1 que ilustra cómo un proceso (es decir, nodo) dentro de una arquitectura de potencia de nodo (NPA) 2 determina para un recurso, tal como un oscilador de cristal 4, en cuál de los dos modos de baja potencia disponibles 6, 8 puede entrarse. En el ejemplo ilustrado en la FIG. 1, el recurso de oscilador de cristal 4 tiene dos modos alternativos de baja potencia, a saber, un estado de funcionamiento cerrado 6 y una parada completa 8. Seleccionar un conjunto óptimo de modos de baja potencia para cada uno de los diversos recursos necesarios para ser colocados en un modo de baja potencia implica seleccionar uno de los modos disponibles para cada uno de los recursos necesarios. En un aspecto, se puede entrar en cada uno de los modos de recurso de baja potencia seleccionados llamando a una función "entrar" del modo de recurso de baja potencia. Una vez que se llama a la función de entrada del modo de recurso de baja potencia, el recurso puede colocarse en un estado de ahorros de energía definido por su modo de recurso de baja potencia seleccionado. Mientras el procesador está inactivo, el procesador puede realizar un proceso de espera para interrupción (WFI) y/o un proceso de inactividad. El procesador y los recursos seleccionados pueden permanecer en este estado hasta que se produzca un evento de activación. Cuando se produce un evento de activación, para cada recurso seleccionado, se puede llamar a una función de "salida" asociada para devolver el recurso al estado de funcionamiento deseado (por ejemplo, un estado de alimentación normal o completo).

[0047] Los procesos para implementar los diversos aspectos se ilustran en las FIGs. 2-4. Con referencia a la FIG. 2, en el procedimiento de aspecto 10, cuando un recurso ya no está en uso porque un cliente ha liberado el recurso en el bloque 12, el indicador de modo de recurso de baja potencia puede habilitarse en la máscara LPM en el bloque 14, por ejemplo implementando un funcionamiento como se ilustra en los ejemplos enumerados anteriormente. En este punto, el recurso ha indicado que está disponible para ser colocado en un modo de recurso de baja potencia. Cuando se produce un evento de activación y un cliente solicita acceso a un recurso, el procedimiento 16 ilustrado en la FIG. 3 puede implementarse. Cuando un cliente solicita un recurso en el bloque 18, el indicador de modo de recurso de baja potencia para el recurso puede ser deshabilitado en la máscara LPM en el bloque 20, tal como implementando un funcionamiento como se ilustra en los ejemplos enumerados anteriormente. En el bloque 22, el recurso puede entonces activarse tal como realizando una función de "salida" asociada como se ha mencionado anteriormente.

[0048] La FIG. 4 ilustra un procedimiento de aspecto 24 mediante el cual un procesador puede identificar una configuración óptima de baja potencia del sistema (es decir, un conjunto óptimo de modos de recurso de baja potencia) para implementar en un estado de inactividad y/o baja potencia particular. Cuando se inicia una tarea de inactividad y/o reposo para colocar un procesador en un estado de baja potencia en el bloque 26, el procesador puede identificar aquellos recursos que se pueden colocar en un modo de recurso de baja potencia comprobando la máscara de recursos de baja potencia para indicadores de modo de recurso de baja potencia de recurso. En el bloque 28, el procesador puede comprobar las máscaras LPM para indicadores de modo de recurso de baja potencia para identificar los recursos que se pueden colocar en un modo de recurso de baja potencia. En el bloque 30, el procesador puede comprobar los requisitos de latencia de clientes activos, tareas o subsistemas que se ejecutan en el sistema. Por ejemplo, el procesador puede acceder a una estructura de datos definida para un cliente y utilizar esa información para determinar un presupuesto de latencia. El presupuesto de latencia puede definir la latencia total que el sistema puede contener durante una activación desde un estado de baja potencia del sistema.

[0049] En un aspecto, el presupuesto de latencia puede definirse como el mínimo de todas las latencias aceptables para todos los clientes y procesadores concurrentes, o la latencia de peor caso, o la latencia más estricta. Por ejemplo, puede ser necesario que un recurso de USB conectado a un dispositivo principal responda antes de 1 milisegundo cuando el dispositivo principal inicie una comunicación con el USB. En este ejemplo, el requisito de latencia del dispositivo principal es 1 milisegundo. Por lo tanto, cuando el sistema está inactivo, el procesador tal vez

no pueda desactivar los recursos, o cualquier combinación de recursos, que requieran más de un milisegundo para activarse de nuevo. Esto se debe a que, en cualquier momento dado, el dispositivo principal puede emitir una interrupción para volver a activar el sistema, requiriendo que los recursos vuelvan a un estado de funcionamiento capaz de manejar la tarea solicitada. Es decir, el sistema se limita a implementar modos de recurso de baja potencia que no requieran, en conjunto, más de 1 milisegundo para salir cuando el dispositivo principal emite una interrupción. Si, en algún momento futuro, el USB se desconecta del dispositivo principal, el tiempo de respuesta de 1 milisegundo ya no es necesario porque USB ya no es una tarea que se esté realizando. En esta circunstancia, la latencia de peor caso podría cambiar a algún otro valor (por ejemplo, 5 milisegundos) porque puede haber alguna otra tarea que se haya estado ejecutando todo el tiempo con un mayor requisito de latencia. Por lo tanto, en los diversos aspectos, los requisitos de latencia pueden ser una propiedad dinámica dependiendo del estado del sistema que se pueda evaluar en ese momento, de modo que se pueda determinar una configuración de modo de baja potencia del sistema basándose en los requisitos del estado de funcionamiento actual. Además, los modos de recurso de baja potencia pueden tener sus propios requisitos de latencia, así como latencias interdependientes. Por lo tanto, en ciertas situaciones, no se puede entrar en todos los modos de recurso de baja potencia disponibles para entrar. Esto se debe a que la entrada en ciertos modos de recurso de baja potencia puede dar como resultado una latencia total del sistema que viola los requisitos de latencia de peor caso del estado de funcionamiento actual.

[0050] Volviendo a la FIG. 4, en el bloque 32, el procesador puede comprobar los datos de definición de recursos para los tiempos de latencia de entrada de inactividad del modo y salida de inactividad para los diversos modos de recurso de baja potencia. En el bloque 34, el procesador puede determinar el tiempo de inactividad esperado (es decir, la duración en la que se espera que el procesador permanezca en el estado de inactividad antes de un evento de activación dadas las condiciones y el estado de funcionamiento actuales). En el bloque 36, el procesador puede determinar las condiciones del estado actual, tales como el acceso a un registro de datos que almacena la temperatura actual y otros valores del sensor. Utilizando el estado actual y los datos de modo de recurso de baja potencia recopilados en los bloques 28-36, el procesador puede ejecutar una función de "solucionador" para identificar una configuración óptima de baja potencia en el bloque 38. La función de solucionador puede utilizar una serie de aproximaciones diferentes para equilibrar las diversas consideraciones necesarias para identificar una configuración óptima de baja potencia aceptable, algunos ejemplos de los cuales se describen a continuación haciendo referencia a la FIG. 7-10. Como parte de uno o más de los bloques 28-38, el procesador puede calcular los ahorros de energía potenciales que pueden esperarse para cada modo de recurso de baja potencia y cada combinación de modos de recurso de baja potencia, tal como calculando los ahorros de energía por unidad de tiempo potenciales en una temperatura actual (y otras condiciones de funcionamiento) multiplicados por el tiempo de inactividad esperado, y utilizar este valor como parte del proceso de solucionador en el bloque 38. Una vez que se ha identificado una configuración óptima de baja potencia, se seleccionan uno o más modos de recurso de baja potencia para cada recurso, tarea y/o subsistema, el procesador puede entrar en esa configuración de baja potencia en el bloque 40, haciendo que cada modo de recurso de baja potencia seleccionado ejecute una función de entrada asociada. El sistema permanecerá en este estado de inactividad y/o estado de baja potencia hasta que se produzca un evento de activación, tal como una interrupción del temporizador. Cuando se produzca un evento de activación o una interrupción, el procesador y los recursos asociados saldrán del estado de inactividad en el bloque 42, tal como ejecutando una serie de funciones de salida para cada uno de los recursos en modos de recurso de baja potencia que devuelven dichos recursos a su estado de funcionamiento normal.

[0051] En los diversos aspectos, puede haber un evento de activación conocido que está asociado con el subsistema de temporizador que se conoce directamente en el bloque 42. Los diversos aspectos también pueden incluir un recurso de activación que permite a los clientes "sugerir" que creen que se producirá un evento de activación dentro de un cierto tiempo. En varios aspectos, el sistema puede incluir mecanismos que predicen y/o controlan cuánto tiempo los recursos y/o procesadores pueden permanecer en un estado de reposo dado. En estos aspectos, el procesador puede posponer ciertos eventos para controlar cuánto tiempo los recursos pueden esperar estar en reposo. En varios aspectos, puede haber un punto de activación rígida en el que los recursos se vean obligados a activarse. En varios aspectos, el sistema puede usar las "sugerencias" de los recursos para determinar un período de tiempo de activación esperado. Los diversos aspectos pueden implementar algoritmos predictivos que pueden ser utilizados por el procesador para estimar el tiempo de activación más eficiente. Los diversos aspectos pueden utilizar una combinación de un límite rígido, sugerencias y mecanismos de aprendizaje para determinar el tiempo de activación esperado. Los diversos aspectos pueden usar el tiempo de activación esperado para determinar cuánta energía se ahorraría si los diversos recursos se colocan en modos de recurso de baja potencia hasta el tiempo de activación esperado determinado. Dichos ahorros de energía esperados pueden utilizarse a continuación en el proceso de selección de recursos particulares para colocar en un modo de baja potencia (es decir, seleccionar modos de recurso de baja potencia) para implementar en una configuración de modo de baja potencia del sistema para un ciclo de reposo inminente.

[0052] Los diversos aspectos pueden utilizar tanto la suma de los ahorros de energía como el costo de la energía de sacar los recursos y volver a ponerlos en funcionamiento para determinar una función de potencia. Los diversos aspectos pueden utilizar la función de potencia para determinar qué recursos, si los hay, deben colocarse en un modo de recurso de baja potencia. Los diversos aspectos también pueden utilizar la función de potencia para determinar los ahorros de energía netos asociados con cada una de las potenciales configuraciones de baja potencia del sistema proporcionadas por diversas combinaciones de modos de recurso de baja potencia

implementados. Los diferentes aspectos pueden calcular los ahorros netos de energía como la cantidad de energía ahorrada durante un período de tiempo calculado, compensada por la cantidad de trabajo requerido para colocar los diversos recursos en un modo de recurso de baja potencia y devolverlos a un modo de funcionamiento. En varios aspectos, los ahorros netos de potencia pueden calcularse mediante una función que utiliza un módulo polinomial lineal simple, que tiene un tiempo de inactividad X esperado con una pendiente M y un desplazamiento B , en el que los ahorros de energía de cálculo son $MX + B$. Los diferentes aspectos pueden calcular los ahorros netos de energía periódicamente basándose en valores almacenados en parámetros configurables del sistema.

[0053] En varios aspectos, los ahorros de energía netos pueden ser tabulados para cada recurso. Es decir, los diversos aspectos pueden pre-calcular una tabla que contiene los diversos ahorros de energía netos asociados con cada uno de los modos de recurso de baja potencia disponibles. Los diversos aspectos también pueden generar una lista tabulada al vuelo, de forma continua o periódica, de acuerdo con valores almacenados en parámetros de sistema configurables. En varios aspectos, los límites entre las decisiones se pueden almacenar en una tabla y consultarse cuando se hace una determinación de qué potencial configuración de baja potencia del sistema se adapta mejor a las necesidades actuales del sistema y al estado de funcionamiento. Por ejemplo, el sistema puede almacenar información que indica un número de configuraciones de baja potencia preferidas basadas en el tiempo (por ejemplo, preferencia para el modo A hasta el tiempo X , preferencia para el modo B hasta el tiempo Y , preferencia para los modos A y B).

[0054] En los diversos aspectos, los indicadores LPM no se restringen a regular un recurso explícitamente, porque el proceso de comprobación de dependencias puede llevarse hasta el nivel en el que se seleccionan los modos de recurso de baja potencia para definir una configuración de modo de baja potencia óptimo del sistema. Por ejemplo, suponga que el recurso "A" tiene dos modos de recurso de baja potencia "1" y "2". Puesto que ambos modos "1" y "2" son del mismo recurso, pueden compartir un bit de máscara LPM común que indica que el recurso puede ponerse en un modo de recurso de baja potencia. Por lo tanto, en este ejemplo los modos "1" y "2" dependen del bit "A" dentro de la máscara LPM, y el bit "A" es controlado por el controlador de recursos NPA para el recurso. Sin embargo, puede haber una complicación adicional en que el modo "2" podría ser una forma especializada de modo "1" que tiene una dependencia de que el recurso "A" pueda pasar a estar en reposo (es decir, no ser utilizado por ningún cliente o procesador) y el recurso "B" pueda también pasar a estar en reposo. En otras palabras, el modo de recurso de baja potencia "2" del recurso "A" puede depender de que el recurso "B" también se ponga en un modo de baja potencia. Por lo tanto, en este ejemplo, el modo "2" dependerá de los bits de máscara LPM de ambos recursos "A" y "B". Por lo tanto, en este ejemplo, los indicadores LPM no regulan explícitamente el recurso debido a la dependencia del modo "2".

[0055] Para ilustrar dependencias estáticas y dinámicas, consideremos el ejemplo de un recurso regulador de voltaje que proporcione alimentación a un recurso de controlador de reloj y algún otro recurso de hardware diverso. El regulador de voltaje puede tener dos modos de funcionamiento: normal y baja potencia (es decir, su modo de recurso de baja potencia). Poner el regulador de voltaje en un estado de baja potencia puede reducir la cantidad de sobrecarga de energía consumida por el regulador de voltaje, dando como resultado una demanda de potencia del sistema globalmente menor. Sin embargo, si se extrae más potencia del regulador de voltaje de lo que se permite en su modo de baja potencia, el regulador de voltaje podría fallar y potencialmente dañar el hardware del dispositivo. Por ejemplo, el controlador de reloj puede consumir más potencia de la que el regulador de voltaje puede proporcionar en su modo de baja potencia. En este caso, el regulador de voltaje puede tener una dependencia estática con respecto al controlador de reloj (es decir, el reloj debe ser capaz de ser desactivado), y otra dependencia estática con respecto al otro hardware diverso (es decir, el hardware misceláneo debe desactivarse). Además, el regulador de voltaje puede tener una dependencia dinámica: mientras el controlador de reloj permanezca activado, habrá demasiada potencia extraída del regulador de voltaje para que entre en un modo de baja potencia. Tan pronto como el controlador de reloj se desactive, entonces no habrá carga en el regulador de voltaje y será capaz de entrar en un modo de baja potencia. Por lo tanto, el modo de desactivación del controlador de reloj es una dependencia dinámica de los modos de recurso de baja potencia del regulador de voltaje.

[0056] Como se analizó anteriormente, mientras que las dependencias estáticas se pueden prever con algún grado de certeza, las dependencias dinámicas son difíciles de determinar de antemano. Además, las dependencias dinámicas se vuelven exponencialmente más complejas a medida que aumenta el número de componentes y/o recursos. En varios aspectos, un proceso de solucionador se utiliza para administrar las diversas dependencias dinámicas. En varios aspectos, se utiliza una tarea de inactividad para gestionar las distintas dependencias dinámicas.

[0057] Las operaciones de varios aspectos se ilustran en la FIG. 5, que muestra una ilustración de gráficos de recursos y nodos de programación. La FIG. 5 ilustra un estado de funcionamiento en el que tres clientes 50, 52, 54 están activos y tres recursos están disponibles para ser colocados en un modo de recurso de baja potencia, específicamente la memoria 70, un oscilador de reloj 78 y un carril de voltaje 76. En esta ilustración, los nodos de procesamiento 58, 69, 70, 72, 74, 76 y 78 representan procesos que son atravesados cuando el sistema está preparado para entrar en un modo de recurso de baja potencia ejecutando una tarea de inactividad 60. En lugar de sondear a los clientes 50, 52, 54 en lo que respecta a votos, dicho proceso se elimina y se sustituye por un cliente de reposo 64 que recorre el diagrama de nodos para poner el sistema en un estado de baja potencia basado en una

configuración de baja potencia. En esta ilustración, el cliente 1 50 (que estaba utilizando la memoria) libera la memoria, como se indica mediante la flecha al nodo 70, y establece el bit de habilitación de modo de recurso de baja potencia apropiado en la máscara LPM. De forma similar, el cliente 2 52 puede liberar el recurso de carril de voltaje y el reloj como se indica mediante las flechas a los nodos 74 y 76, que establecen los bits de habilitación de modo de recurso de baja potencia apropiados en la máscara LPM. Cuando el cliente 3 54 libera el procesador como se indica mediante la flecha al nodo 69, el procesador puede ejecutar la tarea de inactividad 60 comprobando la máscara LPM, comprobando la latencia del sistema y comprobando el tiempo de inactividad esperado antes de ejecutar un proceso de solucionador de modo de baja potencia 66. Después de que se ha recorrido el gráfico completo, el cliente de reposo 64 puede invocar las funciones de "entrada" del modo de recurso de baja potencia con el conjunto de modos activos de recursos de baja potencia seleccionados para los recursos basándose en las condiciones dinámicas actuales dadas.

[0058] La FIG. 6 ilustra un nodo de proceso y un gráfico de recursos similares para otro procedimiento de aspecto. Este procedimiento de aspecto proporciona el beneficio adicional de eliminar el recorrido del gráfico del procesador desde la línea de tiempo de reposo. Como se ilustra en la FIG. 6, las dependencias del procesador (ilustradas por la flecha 48 en la FIG. 5) puede omitirse en el gráfico del nodo de proceso al permitir que los recursos del procesador utilicen una API especial para interactuar directamente con las máscaras de modo de recurso de baja potencia. La FIG. 6 ilustra también que la máscara 80 de LMP (ilustrada en la FIG. 5) se puede reemplazar por una máscara LPM para un estado de baja potencia 90 del sistema, una máscara LPM para un estado de inactividad de baja potencia 92 y una máscara LPM para un estado de baja potencia 94. En este aspecto, los recursos disponibles para ser colocados en un modo de recurso de baja potencia (por ejemplo, la memoria 70, el oscilador de reloj 78 y el carril de voltaje 76) pueden establecer directamente (el bit de) habilitación de LPM y/o (el bit de) deshabilitación de LPM en la máscara LPM para un estado de baja potencia del sistema 90. Cuando un cliente 3 54 libera el procesador como se indica mediante la flecha al nodo 69, el procesador puede ejecutar la tarea de inactividad 60 comprobando la máscara LPM para el estado de baja potencia de inactividad 92, comprobando la latencia del sistema y comprobando el tiempo de inactividad esperado. Las funciones de "entrada" de modo de recurso de baja potencia 86 de la tarea de inactividad 60 pueden invocarse con el conjunto de modos activos de recursos de baja potencia seleccionados para las condiciones dinámicas actuales dadas a través de la máscara LPM para un estado de baja potencia 94.

[0059] En un aspecto de ejemplo, los modos de recurso de baja potencia pueden implementarse como una serie de vectores de bits. Por ejemplo, puede haber vectores de bits para: el estado de baja potencia del sistema (es decir, los estados de baja potencia actualmente activos debidos al uso de recursos y clientes fuera del contexto de la ruta del cliente); el estado de inactividad de baja potencia (es decir, los estados de modo de baja potencia actualmente activos debido a las condiciones dinámicas del sistema descubiertas en la tarea de inactividad, tales como latencia y tiempo de inactividad esperado); las condiciones de depurado/introducción (por ejemplo, a través de elementos no volátiles o similares); y un bit para cada dependencia del nodo del procesador principal. El estado predeterminado para cada bit puede ser el modo de recurso de baja potencia deshabilitado. Los clientes que establecen requisitos de uso de recursos transitando el gráfico de nodos ilustrado en la FIG. 5 o 6 pueden hacer que cualquiera de los bits de baja potencia sea habilitado, permitiendo de este modo que un recurso particular sea colocado en un modo de recurso de baja potencia. En un aspecto, la tarea de inactividad puede recopilar datos sobre otros factores, como las dependencias entre modos, la latencia, el tiempo de inactividad esperado y la temperatura, y establecer su propia máscara de bits. En este aspecto, que no se muestra en las figuras, la configuración final de máscara LPM puede determinarse mediante una adición bit a bit del sistema y las máscaras inactivas.

[0060] En los diversos aspectos, una serie de mecanismos pueden ser usados en el solucionador de selecciones de modo de recurso de baja potencia para identificar un conjunto óptimo de modos de recurso de baja potencia de recurso basándose en las condiciones y el estado de funcionamiento actuales. En términos generales, el problema de seleccionar el conjunto óptimo de modos de recurso de baja potencia es una forma del "problema de mochila" que es un problema bien conocido en la optimización combinatoria. Una variedad de soluciones heurísticas o algoritmos conocidos para el problema de mochila se pueden implementar en el solucionador de selecciones de modo de recurso de baja potencia. Tales procedimientos pueden implicar algoritmos de árbol lógico si/entonces/en caso contrario, un algoritmo de búsqueda en la tabla y procedimientos de comparación que funcionan sistemáticamente a través de las permutaciones y combinaciones alternativas de modos de recurso de baja potencia alternativos de diferentes recursos.

[0061] A modo de ejemplo, la FIG. 7 ilustra un procedimiento de aspecto 38a para seleccionar un conjunto óptimo de modos de recurso de baja potencia trabajando a través de los diversos recursos y modos alternativos de recursos de baja potencia. El procedimiento 38a puede realizarse como parte del procedimiento 24, descrito anteriormente con referencia a la FIG. 4 y, por lo tanto, se puede asumir que ya se ha accedido a los mapas de bits y las características de modo de recurso de baja potencia, incluyendo los ahorros de energía potenciales, el tiempo de latencia de salida y las dependencias. Para evaluar todos los modos de recurso de baja potencia de todos los recursos que se pueden colocar en un modo de recurso de baja potencia, en el momento del estado de inactividad actual, el procesador puede seleccionar incrementalmente cada recurso para el cual un indicador LPM está habilitado en el bloque 100 y a continuación seleccionar incrementalmente cada modo de recurso de baja potencia para el recurso seleccionado en el bloque 102. La forma en que los indicadores establecidos en la máscara LPM se comprueban puede variar

dependiendo de la implementación y de las interdependencias de los diversos recursos. En una implementación, el procesador puede comprobar los indicadores en la máscara LPM y no considerar ninguno de los modos de recurso de baja potencia para ese recurso si ese bit no está establecido. Por ejemplo, si el procesador sabe que todos los modos de recurso de baja potencia "A" de recurso requieren que se establezca el bit "A", el procesador puede comprobar la existencia del bit "A" en la casilla 100 y no considerar ninguno de los modos de recurso de baja potencia para ese recurso si ese bit no está establecido. Sin embargo, el procesador puede todavía necesitar comprobar la máscara LPM en el bloque 102 porque algunos modos de recurso de baja potencia para el recurso seleccionado pueden requerir que bits de recursos adicionales también se establezcan (o no se establezcan) de acuerdo con sus dependencias. Por lo tanto, en un aspecto, antes de seleccionar un modo particular de recurso de baja potencia para un recurso seleccionado en el bloque 102, el procesador puede comprobar si otros indicadores LPM de recurso que son requeridos por un modo de recurso de baja potencia también se ajustan a los valores requeridos.

[0062] En un aspecto adicional, como puede ser aplicable para el uso con los recursos virtuales, la determinación de si un recurso está disponible para ser colocado en un modo de recurso de baja potencia puede depender de indicadores LPM establecidos para otros recursos. Por ejemplo, si existe un recurso virtual "C" para el cual se definen modos de recurso de baja potencia "3" y "4", podría ser que la disponibilidad del modo de baja potencia "3" dependa del bit de máscara LPM para el recurso "A" mientras que la disponibilidad del modo de baja potencia "4" dependería del bit de máscara LPM para el recurso "B". Por lo tanto, en este ejemplo, la disponibilidad de colocar el recurso virtual "C" en un modo de baja potencia explícitamente depende de un bit de máscara LPM para el recurso "C", ya que es un recurso virtual que entra en uno de los modos de baja potencia "3" o "4" dependiendo del estado de los recursos "A" y "B". Por lo tanto, en un aspecto, el procesador puede seleccionar recursos para evaluación considerando los bits de máscara LPM en ambos bloques 100 y 102.

[0063] En el bloque de determinación 104, el procesador puede comparar la latencia de modo de recurso de baja potencia de recurso seleccionado con el presupuesto de latencia (que se determina en el paso 30 descrito anteriormente) para determinar si el modo de recurso de baja potencia sería compatible con los requisitos de latencia del sistema actual. Si la latencia de salida del modo de recurso de baja potencia seleccionado del recurso seleccionado excede el presupuesto de latencia (es decir, el paso de determinación 104 = "No"), el procesador puede determinar si existe otro modo de recurso de baja potencia para el recurso seleccionado en el bloque de determinación 112. Si, por otra parte, la latencia de salida del modo de recurso de baja potencia seleccionado del recurso seleccionado está dentro del presupuesto de latencia (es decir, el paso de determinación 104 = "Sí"), el procesador puede añadir los ahorros de energía asociados con el modo de recurso de baja potencia seleccionado a los ahorros de energía para el modo seleccionado para obtener unos nuevos ahorros netos (es decir, ahorros de energía estimados para la configuración de baja potencia que incluye el modo de baja potencia que se está evaluando) en el paso 106. En otras palabras, los ahorros de energía proyectados del modo de recurso de baja potencia seleccionado se pueden añadir a los ahorros de energía de otros modos de recurso de baja potencia de recurso que ya han sido evaluados para determinar unos ahorros de energía netos que serían proporcionados por el conjunto de modos de recurso de baja potencia incluyendo el modo de recurso de baja potencia de recurso particular que se está evaluando. En un aspecto, los ahorros de energía proyectados para cada modo de recurso de baja potencia pueden determinarse como el producto de los ahorros de energía potenciales por unidad de tiempo (o en función del tiempo) a una temperatura actual (y/u otras condiciones de funcionamiento) multiplicados por el tiempo de inactividad esperado, o alguna función. En el bloque de determinación 108, el procesador puede comparar la suma obtenida en el bloque 106 con los ahorros totales de energía de un mejor conjunto previamente seleccionado de modos de recurso de baja potencia para determinar si incluir el modo de recurso de baja potencia de recurso seleccionado da como resultado unos mayores ahorros de energía. Si la combinación que incluye el modo de recurso de baja potencia de recurso seleccionado da como resultado mayores ahorros de energía (es decir, bloque de determinación 108 = "Sí"), el dispositivo informático puede incluir el modo de recurso de baja potencia seleccionado para el recurso en el conjunto seleccionado de modos de recurso de baja potencia en el bloque 110.

[0064] Si la combinación incluyendo el modo de recurso de baja potencia de recurso seleccionado da como resultado menos ahorros de energía (es decir, bloque de determinación 108 = "No"), el procesador puede determinar si hay otro modo de recurso de baja potencia para el recurso seleccionado en el bloque de determinación 112. Si hay otro modo de recurso de baja potencia asociado con el recurso seleccionado (es decir, el bloque de determinación 112 = "Sí"), el procesador puede volver al bloque 102 para seleccionar el siguiente modo de recurso de baja potencia para la evaluación. Si se han evaluado todos los modos de recurso de baja potencia del recurso seleccionado (es decir, el bloque de determinación 112 = "No"), el procesador puede determinar si hay otro recurso que se puede colocar en un modo de recurso de baja potencia en el bloque de determinación 114. Si hay otro recurso que se va a evaluar (es decir, el bloque de determinación 114 = "Sí"), el procesador puede volver al bloque 100 para seleccionar el siguiente recurso para la evaluación. Una vez que se hayan evaluado todos los recursos (es decir, el bloque de determinación 114 = "No"), el algoritmo debería haber identificado un conjunto óptimo de modos de recurso de baja potencia a implementar, de modo que puede proceder a implementar el conjunto seleccionado de modos de recurso de baja potencia, con referencia a la FIG. 4 y el bloque 40.

[0065] Mientras que un algoritmo de cálculo combinatorio, como la que se ilustra en la FIG. 7, puede ser capaz de

identificar un conjunto óptimo de modos de recurso de baja potencia para una condición de funcionamiento dada, tales cálculos pueden ser computacionalmente demasiado difíciles de implementar, particularmente cuando los tiempos de inactividad esperados pueden ser solo unos pocos milisegundos y el número de recursos es grande. Por lo tanto, en varios aspectos, se pueden implementar soluciones aproximadas al problema de mochila y soluciones que se pueden determinar de antemano. Un ejemplo de una solución que puede ser determinada por el procesador antes de un ciclo de reposo es una que use un procedimiento de búsqueda en la tabla. En un procedimiento de búsqueda en la tabla, el procesador puede calcular el rendimiento de varios modos de recurso de baja potencia en tiempo de ejecución (es decir, no definido de antemano por un desarrollador), en términos de tiempo de inactividad esperado, temperatura, configuración actual del sistema y otros parámetros. Los resultados de estos cálculos pueden proporcionarse en forma de una tabla o gráfico que puede ser utilizado por el procesador para identificar rápidamente un conjunto aproximadamente óptimo de modos de recurso de baja potencia en el momento de un ciclo de reposo.

[0066] La FIG. 8A ilustra un gráfico unidimensional de tres conjuntos alternativos de configuraciones de baja potencia de funcionamiento 120, 122, 124 representadas gráficamente en términos de ahorros de energía frente a tiempo de inactividad esperado. Como se desprende del gráfico, las tres configuraciones alternativas de baja potencia pueden producir diferentes ahorros de energía relativa en diferentes intervalos de tiempos de inactividad esperados. La FIG. 8A ilustra que la configuración 120 de baja potencia alternativa da como resultado inicialmente ahorros de energía negativos (por ejemplo, desde el inicio del tiempo de inactividad hasta el tiempo indicado por la flecha 126), pero ahorros de energía positivos más adelante. De este modo, entre el inicio de un ciclo de reposo de procesador y el tiempo indicado por la flecha 126, solo las configuraciones de baja potencia 122 y 124 producen ahorros de energía, como se indica mediante el elemento 128. La FIG. 8A ilustra también que, en el período comprendido entre el inicio de un ciclo de reposo y el tiempo indicado por la flecha 126, la configuración de baja potencia 122 proporcionaría mayores ahorros de energía que la configuración de baja potencia 124. Desde el tiempo entre la flecha 126 y la flecha 130, las tres configuraciones de baja potencia producirían ahorros de energía positivos, con la configuración de baja potencia 122 que proporciona los mayores ahorros de energía potenciales, seguida por 124 y 120, respectivamente. Esto se ilustra mediante el elemento 132, que muestra que la configuración de baja potencia 122 tiene unos ahorros de energía mayores que 124, que a su vez tiene unos ahorros de energía mayores que 120. En el intervalo de tiempo entre la flecha 130 y la flecha 136, las tres configuraciones de baja potencia proporcionan ahorros de energía positivos, con las tres alternativas que proporcionan unos ahorros de energía potenciales del orden de 122, 120 y 124, como se indica mediante el elemento 134. Después del tiempo indicado por la flecha 136, las tres alternativas tienen unos ahorros de energía potenciales del orden de 120, 122 y 124, como se indica mediante el elemento 138.

[0067] En el aspecto ilustrado en la FIG. 8A, el procesador puede determinar un orden priorizado de configuraciones alternativas de baja potencia usando el tiempo de inactividad esperado como un valor de búsqueda. Aunque la FIG. 8A ilustra este aspecto en un gráfico bidimensional (es decir, ahorros de energía frente a tiempo de inactividad esperado), el procedimiento de aspecto puede implementarse con un gráfico multidimensional, incluyendo parámetros tales como temperatura, latencia, etc. En un aspecto, el procesador puede utilizar algoritmos de análisis de gráficos tridimensionales conocidos para identificar una configuración de baja potencia aproximadamente óptima o un orden prioritario de configuraciones basándose en múltiples parámetros. De nuevo, tal representación gráfica puede ser realizada por el procesador en tiempo de ejecución, y no definida de antemano por un desarrollador.

[0068] A pesar de que el pre-cálculo reduce el trabajo requerido en el proceso de búsqueda, el número de puntos de transición aumenta junto con el número de diferentes modos de baja potencia (que está ligado al número de diferentes recursos) y el número de dimensiones (es decir, los parámetros utilizados para seleccionar la configuración óptima del modo de baja potencia del sistema). En tales casos, el espacio necesario para almacenar tal tabla de búsqueda puede llegar a ser prohibitivo. Por lo tanto, en un aspecto adicional, la heurística puede usarse para consolidar diferentes regiones de la tabla de búsqueda para reducir el número de regiones discretas que necesitan ser rastreadas, reduciendo así el tamaño de la tabla de búsqueda. La FIG. 8B muestra un aspecto de ejemplo en el que el orden clasificado de las configuraciones de baja potencia puede presentarse en forma de una o dos listas de clasificación alternativas (ilustradas por 140) en algunas regiones de parámetros de entrada (por ejemplo, la región entre las flechas 126 y 136). La FIG. 8B ilustra que la consolidación de las diferentes regiones puede producir resultados subóptimos para algunos conjuntos de condiciones. Por ejemplo, en la región de tiempo entre las flechas 126 y 136, los resultados óptimos para el área más próxima a la flecha 126 difieren de los resultados óptimos para el área cercana a la flecha 136. Para reducir el impacto de estos resultados subóptimos, en varios aspectos, el procesador puede colocar las clasificaciones incorrectas en regiones que son relativamente poco interesantes. Las regiones pueden clasificarse como poco interesantes si describen condiciones que son poco frecuentes (por ejemplo, temperaturas extremas). En varios aspectos, el procesador puede determinar que los resultados subóptimos son aceptables evaluando el error en las clasificaciones no óptimas, y determinando que los errores son mínimos o inferiores a cierto umbral establecido. El desarrollo de tales reglas heurísticas puede ser realizado por el procesador en tiempo de ejecución, y no definido de antemano por un desarrollador.

[0069] Como una extensión de este aspecto, el procesador puede recopilar estadísticas sobre qué condiciones el dispositivo experimenta con mayor frecuencia, y volver a calcular las tablas de búsqueda, como se describe más completamente a continuación, para personalizar las tablas a las condiciones más frecuentes experimentados por el

dispositivo informático concreto. Por ejemplo, un teléfono celular utilizado en Alaska puede calcular una tabla de búsqueda que asigna más de su espacio de tabla a regiones de temperatura fría en comparación con un teléfono celular utilizado en el Sahara. Este aspecto permite que cada dispositivo informático tome decisiones de configuración de baja potencia que se optimicen a sus condiciones típicas en términos tanto de ambiente (es decir, temperatura) como de patrones de uso medidos (por ejemplo, tiempo de inactividad esperado).

[0070] La FIG. 9A ilustra un procedimiento de aspecto 38b para implementar un procedimiento de búsqueda en la tabla para el proceso de solucionador descrito anteriormente. En el procedimiento 38b en el bloque 150 el procesador puede utilizar los parámetros determinados en los bloques 28-36 (como se ha descrito anteriormente con referencia a la FIG. 4) para seleccionar una configuración de baja potencia. Como se mencionó anteriormente, en un aspecto, este proceso de búsqueda en la tabla puede implicar el uso de un algoritmo de análisis de asignación 3-D. Una vez que se identifica una configuración óptima de baja potencia, el procesador puede entrar en el modo seleccionado en el paso 40 como se ha descrito anteriormente.

[0071] La FIG. 9B ilustra un procedimiento de aspecto alternativo 38c para implementar un procedimiento de búsqueda en la tabla que proporciona una lista clasificada de configuraciones alternativas para una evaluación posterior. En el procedimiento 38c en el bloque 152, el procesador puede utilizar los parámetros determinados en los bloques 28-36 (como se ha descrito anteriormente) para obtener una lista clasificada de configuraciones alternativas de baja potencia basadas en ahorros potenciales de potencia. En el bloque 154, el procesador puede seleccionar una configuración de baja potencia alternativa de mayor clasificación para su evaluación. En el bloque de determinación 156, el procesador puede determinar si la latencia de salida de modo de la configuración seleccionada es menor que la latencia de sistema máxima aceptable. Si la latencia de la configuración de baja potencia seleccionada satisface el requisito del sistema (es decir, el bloque de determinación 156 = "Sí"), el procesador puede entrar en el modo seleccionado en el paso 40 como se ha descrito anteriormente. Si la latencia de la configuración de baja potencia seleccionada no satisface el requisito de latencia del sistema (es decir, el bloque de determinación 156 = "No"), el procesador puede seleccionar la siguiente configuración de baja potencia para la evaluación. Este proceso puede continuar hasta que se eliminen todas las configuraciones de baja potencia inaceptables o hasta que se identifiquen una o más configuraciones de baja potencia que satisfagan los requisitos de latencia del sistema. Si se eliminan todas las configuraciones de baja potencia o no se identifica ninguna configuración de baja potencia satisfactoria, el procesador puede determinar si debe entrar en una configuración de baja potencia o permanecer en un estado de funcionamiento basándose en los ahorros de energía esperados disponibles, los requisitos de funcionamiento y otros factores descritos anteriormente.

[0072] El enfoque de solucionador de búsqueda en la tabla descrito anteriormente puede proporcionar un enfoque basado en datos flexible para la eliminación de las configuraciones de baja potencia del sistema y la identificación de una o más configuraciones de baja potencia óptimas que se pueden calcular con relativa rapidez. Sin embargo, en ciertas situaciones, este enfoque tal vez no sea capaz de identificar una configuración óptima de baja potencia en todos los estados y condiciones de funcionamiento, ya que se basa en cálculos realizados con antelación. La FIG. 10 ilustra un procedimiento de aspecto alternativo 38d que puede implementarse para hacer uso tanto del procedimiento de algoritmo de cálculo combinatorio como del procedimiento de búsqueda en la tabla dependiendo del tiempo de inactividad esperado. En el bloque de determinación 160 el procesador determina si el tiempo de inactividad esperado va a ser suficientemente largo (es decir, más largo que un umbral predeterminado) para justificar el tiempo de cálculo requerido para determinar directamente una configuración óptima, o si debería implementarse un procedimiento de búsqueda en la tabla más rápido. Si el procesador determina que el tiempo de inactividad esperado excede el umbral y justifica así el tiempo de cálculo adicional requerido para completar el algoritmo de solucionador más riguroso (es decir, el bloque de determinación 160 = "Sí"), el procesador puede realizar el algoritmo descrito anteriormente con referencia a la FIG. 7 para determinar la configuración óptima de baja potencia para implementar en el bloque 40. Por otra parte, si el procesador determina que el tiempo de inactividad esperado es menor que el umbral (es decir, el bloque de determinación 160 = "No"), el procesador puede realizar el procedimiento de búsqueda en la tabla descrito anteriormente con referencia a las FIGs. 9A o 9B. De esta manera, el dispositivo informático puede tener el beneficio de ambos procedimientos de solucionador dependiendo del tiempo que se espera que el procesador permanezca en el estado de inactividad.

[0073] En un aspecto, el dispositivo informático puede de vez en cuando volver a calcular las tablas de búsqueda utilizadas en solucionador para determinar una configuración óptima de baja potencia para una gama de condiciones y estados con el fin de hacer uso de la información estadística recogida en relación con el funcionamiento del dispositivo informático. Al volver a calcular periódicamente las características de las tablas de búsqueda, este aspecto permite al dispositivo informático aprender de sus operaciones actuales y pasadas para optimizar mejor los ahorros de energía potenciales obtenidos por las futuras configuraciones de baja potencia. Para calcular las tablas de búsqueda, el dispositivo informático puede configurarse para evaluar los ahorros de energía relativos que pueden alcanzarse para cada una de las diversas condiciones de funcionamiento (por ejemplo, diferentes condiciones de temperatura y diferentes estados de cliente y de aplicación) y cada uno de los diferentes recursos y modos de baja potencia de recurso. Dichos cálculos pueden ser similares a los que se han descrito anteriormente con referencia a la FIG. 7, y pueden ser realizados por el procesador para una serie de diferentes configuraciones y temperatura y otros valores de condiciones de funcionamiento del sistema.

[0074] En varios aspectos, el procesador de dispositivo informático puede estar configurado para calcular las tablas de búsqueda como una tarea de fondo. Es decir, puesto que es probable que los cálculos impliquen una cantidad significativa de procesamiento, pueden configurarse para que se lleven a cabo cuando el procesador no está implicado en la realización de operaciones de prioridad más alta. Por ejemplo, el dispositivo informático puede estar configurado para realizar los cálculos cuando uno o más procesadores estarían de otro modo en un estado de inactividad. Dado que tales cálculos consumen probablemente una potencia significativa, el dispositivo informático puede configurarse adicionalmente para realizar estos cálculos solo cuando el dispositivo está enchufado a energía externa (por ejemplo, al cargar la batería) y, por lo tanto, cuando la conservación de potencia no es una prioridad de funcionamiento y el consumo de energía no es un problema.

[0075] La FIG. 11 ilustra un procedimiento de aspecto 178 para calcular las tablas de búsqueda cuando el dispositivo informático está conectado a una alimentación externa. En el procedimiento 178 en el bloque de determinación 180, el procesador puede determinar si el dispositivo está conectado a una alimentación externa cuando el procesador entra en un estado de inactividad. Si el procesador determina que el dispositivo no está conectado a una alimentación externa (es decir, bloque de determinación 180 = "No"), el procesador puede realizar los procesos descritos anteriormente con referencia a las FIGs. 4 y 9A para identificar una configuración óptima de baja potencia y entrar en el conjunto de modos de recurso de baja potencia que constituyen la configuración de baja potencia en el bloque 40. Si el procesador determina que el dispositivo está conectado a una alimentación externa (es decir, bloque de determinación 180 = "Sí"), el procesador puede realizar los cálculos necesarios para actualizar las tablas de búsqueda. En el bloque 182, el procesador puede seleccionar un estado de funcionamiento y una condición particulares para calcular la configuración óptima de baja potencia. En el bloque 184, el procesador puede seleccionar un primer recurso para la evaluación, y en el bloque 186, seleccionar un primer modo de recurso de baja potencia para el recurso seleccionado. En el bloque 188, el procesador puede determinar las latencias totales de recursos de una configuración de baja potencia que incluye el modo seleccionado utilizando la latencia de los modos de recurso de baja potencia seleccionados. En el bloque 190, el procesador puede añadir los ahorros de energía asociados con el modo de recurso de baja potencia seleccionado a los ahorros de energía asociados con un conjunto seleccionado de modos de baja potencia para obtener un nuevo ahorro de energía de modo.

[0076] En el bloque de determinación 192, el procesador puede determinar si los nuevos ahorros de energía de modo superan los ahorros de una configuración de baja potencia previamente seleccionada. Si el modo de recurso de baja potencia seleccionado da como resultado un aumento en el ahorro de energía (es decir, el bloque de determinación 192 = "Sí"), el procesador puede utilizar el modo de recurso de baja potencia seleccionado en una configuración provisional de baja potencia en el bloque 194. Después, o si el modo de recurso de baja potencia seleccionado no da como resultado un aumento en los ahorros de energía (es decir, el bloque de determinación 192 = "No"), el procesador puede determinar si hay otro modo de recurso de baja potencia asociado con el recurso seleccionado en el bloque de determinación 196. Si hay otro modo de recurso de baja potencia asociado con el recurso (es decir, el bloque de determinación 196 = "Sí"), el procesador puede volver al bloque 186 para seleccionar el siguiente modo de recurso de baja potencia para el recurso seleccionado. Si se han evaluado todos los modos de recurso de baja potencia para el recurso seleccionado (es decir, el bloque de determinación 196 = "No"), el procesador puede determinar si hay otro recurso a evaluar para las condiciones seleccionadas actualmente en el bloque de determinación 198.

[0077] Si el procesador determina que hay otro recurso a evaluar (es decir, bloque de determinación 198 = "Sí"), el procesador puede volver al bloque 184 para seleccionar el siguiente recurso para evaluación. Si el procesador determina que todos los recursos han sido evaluados para las condiciones seleccionadas actualmente (es decir, el bloque de determinación 198 = "No"), el procesador puede actualizar la tabla de selección con la configuración de baja potencia potencial, incluyendo valores para los ahorros potenciales determinados en el bloque 190 y las latencias de los diversos modos de recurso de baja potencia determinados en el bloque 188. A continuación, el procesador puede determinar si hay otra condición a evaluar en el bloque de determinación 202. Si el procesador determina que se ha de evaluar otra condición (es decir, el bloque de determinación 202 = "Sí"), el procesador puede volver al bloque 182 para seleccionar la siguiente condición a evaluar. Una vez que todas las condiciones han sido evaluadas y la tabla de búsqueda ha sido actualizada de la forma correspondiente (es decir, el bloque de determinación 202 = "No"), el procesador puede continuar con procesos de inactividad normales apropiados para la condición actual (incluyendo estar conectado a una alimentación externa) en el bloque 204.

[0078] En un aspecto adicional, el procesador puede estar configurado para tomar nota de las estadísticas de funcionamiento con el fin de ajustar los parámetros utilizados para determinar la configuración óptima de baja potencia. Como se ilustra en la FIG. 12, en el procedimiento de aspecto 210 en el bloque 212, el procesador puede observar la configuración de baja potencia implementada, el tiempo de inactividad estimado utilizado en la determinación de la configuración de baja potencia y la hora de inicio de la configuración de baja potencia. Cuando el procesador sale de la configuración de baja potencia (es decir, se activa), el procesador puede tener en cuenta el momento en el que el procesador sale de la configuración de baja potencia, los recursos necesarios y el procesador o cliente que requiere los recursos que provocaron el evento de activación en el bloque 214. En el bloque 216, el procesador puede usar la información obtenida en el bloque 214 para calcular o refinar estadísticas con respecto al tiempo de inactividad de recursos para el recurso, procesadores, clientes y/o configuración de baja potencia particulares. Dichas estadísticas pueden referirse a cuánta precisión tiende a estimar el tiempo de inactividad

esperado, como generar un factor de corrección, identificar las procesadores o clientes particulares que inician eventos de activación e identificar las características de tiempo de inactividad de configuraciones de baja potencia particulares. En el bloque 218, el procesador puede actualizar los parámetros de datos de modo de recurso de baja potencia de recurso con probabilidades o factores de corrección para latencias, estimaciones de tiempo de inactividad esperadas o ahorros de energía ajustados basados en las estadísticas de uso calculadas en el bloque 216. En este aspecto, se puede recopilar una amplia gama de estadísticas con respecto a las operaciones típicas del dispositivo informático, utilizándose la información resultante para permitir al módulo solucionador determinar mejor la configuración de baja potencia más adecuada. De esta manera, el dispositivo informático puede adaptarse a sus condiciones de uso y funcionamiento típicas con el fin de optimizar aún más la potencia que se puede ahorrar mediante la implementación de modos de recurso de baja potencia y/o configuraciones de baja potencia.

[0079] En varios aspectos, un procesador puede ser capaz de utilizar las estadísticas con respecto a funcionamiento normal de los diferentes procesadores con el fin de seleccionar las configuraciones de baja potencia que producen unos mayores ahorros de energía en promedio que la configuración que de otro modo se seleccionaría basándose en los parámetros de recursos y el estado de funcionamiento del procesador. Esto se puede aclarar haciendo referencia a un ejemplo en el que, para un periodo de inactividad dado, un procesador A puede elegir entre el modo de baja potencia para recurso S (recurso compartido) o recurso L (local), pero tiene requisitos de latencia dinámica que no permiten entrar en ambos modos de baja potencia (es decir, para este periodo de inactividad particular, los modos son mutuamente exclusivos funcionalmente). En términos absolutos, el recurso S ahorraría más energía colocando el recurso S en un estado de baja potencia, pero existe una probabilidad no nula de que el procesador B requiera el recurso S durante el tiempo de inactividad del procesador A. Dependiendo de cuánto tiempo el recurso S sea usado por el procesador B, el estado óptimo de baja potencia para el procesador A podría ser entrar en un modo de recurso de baja potencia para el recurso L, aunque en teoría ahorra menos energía. Para tener en cuenta esto, el modelo de potencia para el recurso S podría ser descalificado por la probabilidad de que será globalmente inactivo, dado que el procesador A está inactivo mientras que el procesador B no lo está. Es decir, en lugar de que el cálculo del modelo de potencia para el recurso S sea $\text{power_model}(\text{idle}, \text{temp})$, el cálculo puede convertirse en $E[\text{power_model}(\text{idle}, \text{temp}) | \text{Proc A idle}]$. En varios aspectos, la distribución de probabilidad para el cálculo de la expectativa puede definirse estáticamente, ya sea por dominio, por perfil o empíricamente determinada en tiempo de ejecución mediante la recopilación de estadísticas de uso reales.

[0080] El proceso de aplicar algoritmos de aprendizaje para recopilar información estadística respecto a las condiciones, el rendimiento, duraciones, y otras características relacionadas con la aplicación y el rendimiento de las configuraciones de baja potencia pueden aplicarse en general para permitir que el rendimiento de ahorros de energía de configuraciones de baja potencia sea optimizado a las características de un dispositivo informático particular, así como a los patrones de uso de un usuario particular. Para llevar a cabo dicho aprendizaje, el procesador puede realizar algoritmos de análisis estadísticos usando los diversos datos obtenidos de operaciones de modo de baja potencia para ajustar los procedimientos de selección de modo, valores de rendimiento de recursos y de otro modo ajustar los algoritmos implementados en el solucionador para reflejar la información obtenida de la supervisión de las operaciones del dispositivo.

[0081] En un procedimiento de aspecto adicional 220 que se ilustra en la FIG. 13, puede configurarse un procesador para recopilar estadísticas sobre los ahorros de energía reales conseguidos por varias configuraciones de baja potencia para basar la selección de modo en las características reales de consumo de energía del dispositivo. En el bloque 222, el procesador puede tener en cuenta la configuración particular de baja potencia a la que hay que acceder, la temperatura del dispositivo, el tiempo de inactividad esperado y el tiempo al comienzo de un estado de inactividad. En el bloque 224, el procesador puede medir y almacenar el drenaje de potencia real a través del sistema cuando ha entrado en la configuración de baja potencia seleccionada. Esta medición puede realizarse al inicio del estado de baja potencia, durante todo el ciclo de inactividad, o al final del ciclo de inactividad, tal como parte del proceso de salir del estado de inactividad. En el paso 226, el procesador puede tener en cuenta la activación de interrupción y/o la activación del temporizador al final del estado de baja potencia. En el bloque 228, el procesador puede actualizar los parámetros de datos de modo de recurso de baja potencia de recurso y/o la tabla de selección de modo de recurso de baja potencia para reflejar los ahorros reales de energía conseguidos en la configuración de baja potencia particular a la temperatura actual basándose en la información recopilada en el bloque 222-226. En el bloque 230, el procesador puede calcular o actualizar estadísticas relativas a la distribución de interrupciones y activaciones de temporizador y utilizar esta información para actualizar la tabla de selección de modo de recurso de baja potencia en el bloque 232. De esta manera, los parámetros utilizados por el procesador para seleccionar la configuración óptima de baja potencia basándose en los datos de configuración y condición de funcionamiento pueden refinarse basándose en el rendimiento real del dispositivo. Los ahorros de energía que pueden obtenerse en varios modos de recurso de baja potencia pueden variar dependiendo de la temperatura, la producción, la edad, la configuración de componentes específicos y muchos otros factores que no se pueden prever con antelación. Además, este aspecto permite al procesador refinar los cálculos o las tablas de selección de modo de recurso de baja potencia utilizadas para seleccionar configuraciones de funcionamiento de inactividad basadas en el uso real. Por lo tanto, si un dispositivo informático experimenta típicamente temperaturas frías (por ejemplo, el propietario del dispositivo informático reside en Alaska), la tabla de selección de modo de recurso de baja potencia puede refinarse para proporcionar una mayor granularidad dentro del intervalo de temperaturas típicamente experimentado por el dispositivo informático, en lugar de tratar de cubrir todo el intervalo potencial de temperaturas

que el dispositivo podría experimentar en otros lugares. De este modo, este procedimiento de aspecto permite al procesador determinar una configuración óptima de baja potencia basada en las características de funcionamiento reales del dispositivo en el momento y bajo las condiciones de funcionamiento.

5 **[0082]** En un procedimiento de aspecto adicional 240 que se ilustra en la FIG. 14, un procesador puede medir las características de ahorro de energía de cada modo de recurso de baja potencia (es decir, cada modo de baja potencia de cada recurso) implementando selectivamente cada modo y midiendo el cambio resultante en la demanda de corriente o potencia. Mediante la medición de los ahorros reales de potencia conseguidos por cada modo de recurso de baja potencia, el dispositivo informático puede recopilar estadísticas útiles para seleccionar una configuración óptima de modo de baja potencia del sistema. Dado que los cambios de configuración y la edad del dispositivo pueden afectar a los ahorros de energía conseguidos por modos de recurso de baja potencia particulares, este procedimiento permite al dispositivo informático tomar decisiones de configuración de baja potencia basadas en la configuración y condiciones de funcionamiento actuales que pueden haber cambiado desde que el dispositivo fue fabricado. Tales mediciones pueden realizarse también a diferentes temperaturas con el fin de obtener o actualizar información sobre las sensibilidades a la temperatura de los ahorros de energía potenciales de los diversos modos de recurso de baja potencia.

[0083] Haciendo referencia a la FIG. 14, en el procedimiento 240 en el bloque 241, cuando el procesador del dispositivo informático determina que está en un estado estable conocido y en una condición de funcionamiento que es propicia a realizar las mediciones, el procesador puede medir la temperatura del dispositivo y la demanda de corriente o potencia usando sensores incluidos en el dispositivo. En este bloque, el procesador puede medir otras condiciones de funcionamiento que pueden influir en los ahorros de energía alcanzable con cada modo de recurso de baja potencia. En el bloque 242, el procesador puede seleccionar para la medición un recurso que tiene un modo de baja potencia. En el bloque 243, el procesador puede colocar el recurso seleccionado en uno seleccionado de sus modos de recurso de baja potencia. En el bloque 244, el procesador puede entonces medir la demanda de corriente o potencia del sistema con el modo de recurso de baja potencia implementado. En el bloque 245, el procesador puede calcular los ahorros de energía conseguidos colocando el recurso seleccionado en el modo de recurso de baja potencia seleccionado. Esto puede lograrse restando la potencia medida en el bloque 244 de la potencia inicial medida en el bloque 241. En el bloque de determinación 246, el procesador puede determinar si hay otro recurso a medir. Si es así (es decir, el bloque de determinación 246 = "Sí"), el procesador puede volver al bloque 242 para seleccionar el siguiente recurso para la medición. Una vez seleccionados todos los recursos y medidos los correspondientes ahorros de energía de modo de recurso de baja potencia (es decir, el bloque de determinación 246 = "No"), el procesador puede usar los ahorros de energía medidos para actualizar la tabla de selección de modo de baja potencia en el bloque 247. La tabla de selección de modo de baja potencia actualizada puede utilizarse para seleccionar una configuración de modo de baja potencia del sistema la próxima vez que el procesador entre en un ciclo de reposo. En un aspecto, el procedimiento 240 puede repetirse periódicamente, especialmente cuando el procesador observe que la temperatura del sistema es diferente que en un proceso de medición anterior. Mediante la medición de los ahorros de energía conseguidos por cada uno de los modos de recurso de baja potencia a diferentes temperaturas, el procesador puede calcular o estimar sensibilidades a la temperatura de ahorros de energía potenciales de cada modo de recurso de baja potencia mediante análisis aritméticos bien conocidos, como algoritmos de ajuste de curvas. Tales sensibilidades a la temperatura pueden utilizarse entonces en el proceso de selección de modos de recurso de baja potencia que se implementarán en una configuración de modo de baja potencia del sistema.

45 **[0084]** Los diversos aspectos proporcionan una serie de beneficios útiles a los usuarios y desarrolladores más allá de simplemente ahorrar energía de la batería adicional. Como ventaja, los modos de recurso de baja potencia de varios recursos y sus definiciones son en su mayoría independientes del código que implementa los modos. Las llamadas de controlador relevantes pueden incluirse dentro de las funciones de "entrada" y "salida", por lo que el modo de recurso de baja potencia no se ve afectado. El proceso de solucionador (es decir, el bloque 38 en el procedimiento 26 descrito anteriormente) puede hacerse cargo de determinar cuándo debe entrarse o salirse del modo de recurso de baja potencia basándose en datos fidedignos, tales como los datos de potencia y latencia de cada modo de recurso de baja potencia y las restricciones dinámicas (por ejemplo, requisitos de latencia) y las condiciones de funcionamiento presentes en el estado de funcionamiento actual. Por lo tanto, el desarrollador no tiene que tratar de prever combinaciones de tales parámetros con el fin de codificar adecuadamente los modos de recurso de baja potencia adecuados en el dispositivo.

[0085] Otra de las ventajas de los aspectos descritos anteriormente es que el dispositivo informático no está obligado a seleccionar un solo modo de recurso de baja potencia definido a partir de un conjunto preconfigurado o predefinido de modos del sistema, pero puede seleccionar una combinación de modos de recurso de baja potencia para implementar dinámicamente una configuración de baja potencia para el sistema basándose en el estado de funcionamiento actual, los recursos, la condición de funcionamiento, el ciclo de reposo estimado, la configuración del dispositivo, etc. Esto es ventajoso porque los sistemas de gestión de potencia conocidos anteriores están configurados para seleccionar entre un conjunto de configuraciones predefinidas de baja potencia (por ejemplo, uno de modo 1, modo 2 o modo 3), mientras que los aspectos descritos anteriormente permiten a un dispositivo seleccionar dinámicamente uno o más modos de recurso de baja potencia para cada recurso disponible para entrar en un modo de baja potencia, proporcionando una mayor flexibilidad para implementar las configuraciones de baja

potencia del sistema que mejor se adapten a las condiciones y estados actuales. Por ejemplo, supongamos que un procesador en particular tiene tres recursos A, B y C que tienen modos de recurso de baja potencia A', B' y C' respectivamente. Los modos de recurso de baja potencia pueden tener diferentes latencias, como el modo de recurso de baja potencia A' puede tener 0,4 ms de latencia, el modo de recurso de baja potencia B' puede tener 0,5 ms de latencia y el modo de recurso de baja potencia C' puede tener 0,6 ms de latencia. Si un cliente USB está activo para que exista un requisito de latencia de 1 milisegundo en el sistema (por ejemplo, una latencia permisible de peor caso de 1 ms), los modos de baja potencia de los recursos A, B y C pueden ser habilitados o deshabilitados independientemente entre sí en tanto que la combinación de los modos de baja potencia seleccionados cumpla con el requisito de latencia de peor caso. Por ejemplo, si el procesador entra en un estado de inactividad y los recursos A, B y C están todos habilitados, el sistema puede seleccionar el modo de recurso de baja potencia A' (0,4 ms de latencia), el modo de recurso de baja potencia B' (0,5 ms de latencia), el modo de recurso de baja potencia C' (0,6 ms de latencia), los modos A y B (0,9 ms de latencia) o los modos A y C (1 ms de latencia). Por lo tanto, en los diversos aspectos, una tarea de solucionador puede escoger el mejor conjunto de modos de recurso de baja potencia para ahorrar la mayor cantidad de energía dada la tolerancia a la latencia de peor caso de 1 ms.

[0086] Además, los sistemas típicos de administración de energía requieren que los clientes tengan un modo inactivo y un modo activo, y la tolerancia a la latencia depende de un estado de rendimiento actual. En los diversos aspectos descritos anteriormente, los mecanismos de cliente pueden estar "presentes" o "no presentes" en lugar de "activos" o "inactivos". Es decir, en los diversos aspectos, pueden atravesarse los diversos modos de recurso de baja potencia para eliminar estados posibles, en lugar de seleccionarse basándose en un estado de funcionamiento (por ejemplo, activo o inactivo). Además, los diversos aspectos permiten a los clientes crear, registrar y/o ignorar modos de recurso de baja potencia para los diversos recursos y seleccionar dinámicamente una combinación de modos de recurso de baja potencia para permitir un gran número de posibles configuraciones de baja potencia del sistema. Esto permite a los clientes del sistema controlar adicionalmente, y afinar, los estados de baja potencia del dispositivo.

[0087] Otra ventaja de los aspectos descritos anteriormente es que el procesador de dispositivo informático no necesita conocer los distintos modos de funcionamiento de los clientes del sistema. En los diversos aspectos, los clientes pueden enviar directamente solo su tolerancia a la latencia. Como tal, el procesador no necesita conocer los diversos detalles asociados con los estados de funcionamiento de cada cliente. El procesador solo necesita conocer las tolerancias a la latencia registradas de los clientes y seleccionar los recursos de baja potencia para entrar en un modo de recurso de baja potencia basándose en las tolerancias a la latencia indicadas. En los diversos aspectos, el ajuste de las tolerancias y los modos de baja potencia pueden ser mediante entidades discretas. Por ejemplo, un cliente USB puede establecer una tolerancia a la latencia, pero no necesariamente un modo de baja potencia. Cada modo de recurso de baja potencia puede tener un conjunto de mecanismos de señalización para indicar si se puede entrar en los mismos en cualquier ciclo de reposo dado que sea completamente independiente de la consideración de latencia.

[0088] Como una ventaja adicional, puede proporcionarse un nuevo nodo de programación NPA en un aspecto para permitir a los clientes especificar el tiempo que esperan estar en reposo. Por ejemplo, se puede proporcionar el nodo de programación NPA "/núcleo/procesador/activación" para permitir que los clientes especifiquen que esperan estar en reposo (es decir, sin utilizar el procesador o los recursos) durante no más de "X" microsegundos (hasta 71 horas). Dicha capacidad de programación puede simplificar el desarrollo de aplicaciones de cliente para compatibilidad con estados inactivos del procesador y configuraciones de baja potencia.

[0089] En un aspecto adicional, los resultados de los cálculos de solucionador, tales como los descritos anteriormente con referencia a la FIG. 7, tal vez almacenados en memoria caché de modo que la configuración óptima de baja potencia pueda ser reutilizada sin tener que volver a realizar el algoritmo de solucionador cuando las mismas o similares condiciones de funcionamiento (por ejemplo, estado de funcionamiento, temperatura y restricciones de latencia) están presentes en el momento en que se puede entrar en un estado de inactividad. De esta manera, el procesador puede acceder rápidamente al estado de inactividad omitiendo el proceso de realizar el algoritmo de solucionador, al tiempo que se obtienen unos ahorros de energía óptimos o casi óptimos. En un aspecto adicional, las condiciones y el estado de funcionamiento pueden ser analizados estadísticamente de manera que las configuraciones óptimas de baja potencia almacenadas en memoria caché puedan estar relacionadas con intervalos de condiciones y estados determinados estadísticamente.

[0090] Los dispositivos móviles típicos 250 adecuados para el uso con los diversos aspectos tendrán en común los componentes ilustrados en la FIG. 15. Por ejemplo, un dispositivo receptor móvil a modo de ejemplo 250 puede incluir un procesador 251 acoplado a la memoria interna 252, a una pantalla 253 y a un altavoz 259. Adicionalmente, el dispositivo móvil 250 puede tener una antena 254 para enviar y recibir radiación electromagnética que se conecta a un receptor multimedia móvil 256 acoplado al procesador 251. En algunos aspectos, el receptor multimedia móvil 256 puede incluir un procesador interno 258, tal como un procesador de señal digital (DSP) para controlar las operaciones del receptor 256 y comunicarse con el procesador de dispositivo 251. Típicamente, los dispositivos móviles también incluyen un teclado 256 o un teclado en miniatura y botones o interruptores oscilantes de selección de menú 257 para recibir las entradas de usuario.

[0091] El procesador 251 puede ser cualquier microprocesador programable, microordenador o chip o chips de múltiples procesadores que pueden configurarse mediante instrucciones (aplicaciones) de software ejecutables por procesador para realizar una diversidad de funciones, incluyendo las funciones de los diversos aspectos que se han descrito en el presente documento. Además, las funciones de los diversos aspectos pueden implementarse en un procesador DSP 258 dentro del receptor 256 configurado con instrucciones ejecutables por DSP. Típicamente, las aplicaciones de software y las instrucciones ejecutables por procesador pueden almacenarse en la memoria interna 252 antes de accederse a las mismas y cargarse en el procesador 251. En algunos dispositivos móviles, el procesador 251 puede incluir una memoria interna suficiente para almacenar las instrucciones del software de aplicación. En algunos dispositivos móviles, la memoria segura puede estar en un chip de memoria independiente acoplado al procesador 251. En muchos dispositivos móviles 250, la memoria interna 252 puede ser una memoria volátil o no volátil, tal como una memoria flash, o una mezcla de ambas. Para los fines de esta descripción, una referencia general a la memoria se refiere a toda memoria accesible por el procesador 251, incluyendo una memoria interna 252, una memoria extraíble conectada al dispositivo móvil y una memoria en el propio procesador 251.

[0092] Las descripciones de los procedimientos anteriores y los diagramas de flujo de proceso se proporcionan simplemente como ejemplos ilustrativos y no están destinados a requerir o implicar que los pasos de los diversos aspectos se deban realizar en el orden presentado. Como apreciará un experto en la técnica, los pasos en los aspectos anteriores se pueden realizar en cualquier orden. Las palabras tales como "a partir de entonces", "entonces", "siguiente", etc. no pretenden limitar el orden de los pasos; estas palabras se utilizan simplemente para guiar al lector a través de la descripción de los procedimientos. Además, cualquier referencia a elementos de reivindicación en singular, por ejemplo, utilizando los artículos "un", "una", "unos", "unas", "el", "la", "los" o "las" no debe interpretarse como limitación del elemento al singular.

[0093] Los diversos bloques lógicos, módulos, circuitos y pasos de algoritmo ilustrativos, descritos en relación con los aspectos divulgados en el presente documento pueden implementarse como hardware electrónico, software informático o combinaciones de ambos. Para ilustrar claramente esta intercambiabilidad de hardware y software, anteriormente se han descrito, en general, diversos componentes, bloques, módulos, circuitos y pasos ilustrativos en lo que respecta a su funcionalidad. Que dicha funcionalidad se implemente como hardware o software depende de la aplicación específica y las restricciones de diseño impuestas al sistema completo. Los expertos en la técnica pueden implementar la funcionalidad descrita de formas distintas para cada aplicación particular, pero no debe interpretarse que dichas decisiones de implementación suponen una salida del alcance de la presente invención.

[0094] El hardware utilizado para implementar las diversas lógicas, bloques lógicos, módulos y circuitos ilustrativos descritos en relación con los aspectos divulgados en el presente documento pueden implementarse o realizarse con un procesador de propósito general, un procesador de señales digitales (DSP), un DSP en un chip de receptor de radiodifusión multimedia, un circuito integrado específico de aplicación (ASIC), una matriz de puertas programables de campo (FPGA) u otro dispositivo de lógica programable, lógica de transistor o puertas discretas, componentes de hardware discretos, o cualquier combinación de los mismos diseñada para realizar las funciones descritas en el presente documento. Un procesador de uso general puede ser un microprocesador pero, de forma alternativa, el procesador puede ser cualquier procesador, controlador, microcontrolador o máquina de estados convencional. Un procesador también puede implementarse como una combinación de dispositivos informáticos, por ejemplo, una combinación de un DSP y un microprocesador, una pluralidad de microprocesadores, uno o más microprocesadores junto con un núcleo de DSP o cualquier otra configuración de este tipo. De forma alternativa, algunos pasos o procedimientos pueden realizarse mediante circuitería que es específica para una función dada.

[0095] En uno o más aspectos a modo de ejemplo, las funciones descritas pueden implementarse en hardware, software, firmware o cualquier combinación de estos. Si se implementan en software, las funciones pueden almacenarse o transmitirse como una o varias instrucciones o código en un medio legible por ordenador. Los pasos de un procedimiento o algoritmo divulgados en el presente documento pueden implementarse en un módulo de software ejecutable por un procesador que pueda residir en un medio legible por ordenador. Los medios legibles por ordenador incluyen tanto medios de almacenamiento informático como medios de comunicación, incluido cualquier medio que facilite la transferencia de un programa informático de un lugar a otro. Un medio de almacenamiento puede ser cualquier medio disponible al que pueda accederse mediante un ordenador. A modo de ejemplo, y no de limitación, dichos medios legibles por ordenador pueden comprender RAM, ROM, EEPROM, CD-ROM u otros dispositivos de almacenamiento de disco óptico, de almacenamiento de disco magnético u otros dispositivos de almacenamiento magnético o cualquier otro medio que pueda usarse para transportar o almacenar un código de programa deseado en forma de instrucciones o estructuras de datos y al que pueda accederse mediante un ordenador. Además, cualquier conexión recibe adecuadamente la denominación de medios legibles por ordenador. Por ejemplo, si el software se transmite desde un sitio web, un servidor u otra fuente remota, usando un cable coaxial, un cable de fibra óptica, un par trenzado, una línea de abonado digital (DSL) o tecnologías inalámbricas tales como infrarrojos, radio y microondas, entonces el cable coaxial, el cable de fibra óptica, el par trenzado, la DSL o las tecnologías inalámbricas tales como infrarrojos, radio y microondas, se incluyen en la definición de medio. El término disco, como se usa en el presente documento, incluye un disco compacto (CD), un disco láser, un disco óptico, un disco versátil digital (DVD), un disco flexible y un disco Blu-ray donde los discos reproducen usualmente datos de forma magnética, mientras que el resto de los discos reproducen datos de forma óptica con láseres. Las combinaciones de lo anterior deberían incluirse también dentro del alcance de los medios legibles por ordenador.

Adicionalmente, las operaciones de un procedimiento o algoritmo pueden residir como un código o como cualquier combinación o conjunto de códigos e instrucciones en un medio legible por máquina y un medio legible por ordenador, que puedan incorporarse a un producto de programa informático. La anterior descripción de los modos de realización divulgados se proporciona para permitir que cualquier experto en la técnica realice o use la presente invención. Diversas modificaciones de estos modos de realización resultarán fácilmente evidentes a los expertos en la técnica, y los principios genéricos definidos en el presente documento pueden aplicarse a otros modos de realización sin apartarse del espíritu o el alcance de la invención. Por lo tanto, la presente invención no pretende limitarse a los modos de realización mostrados en el presente documento, sino que se le concede el alcance más amplio compatible con las siguientes reivindicaciones y los principios y características novedosos divulgados en el presente documento.

[0096] De acuerdo con un aspecto de la presente invención, se proporciona un dispositivo informático que tiene al menos un procesador, que comprende:

medios para establecer un bit de indicador asociado con un recurso cuando el recurso no está en uso, en los que el recurso es uno de una pluralidad de recursos;

medios para identificar los recursos que se pueden colocar en un modo de baja potencia basándose en la configuración de bits de indicador cuando un procesador puede entrar en un estado de inactividad;

medios para registrar un requisito de latencia para cada uno de los recursos identificados;

medios para seleccionar un requisito de latencia más estricto entre los requisitos de latencia registrados;

medios para evaluar en el dispositivo informático los modos de baja potencia para cada recurso que se puede colocar en un modo de baja potencia para eliminar cualquier modo de recurso de baja potencia o cualquier combinación de modos de recurso de baja potencia que tengan un requisito de latencia combinado que exceda la tolerancia a la latencia más estricta seleccionada;

medios para seleccionar una combinación de modos de recurso de baja potencia que maximice los ahorros de energía potenciales y tenga un requisito de latencia total que sea menor o igual que el requisito de latencia de peor caso seleccionado; y

medios para entrar en la combinación seleccionada de modos de recurso de baja potencia ejecutando una función de entrada de cada uno de los modos de baja potencia seleccionados en cada uno de los recursos identificados.

[0097] El medio para seleccionar una combinación de modos de recurso de baja potencia puede comprender medios para la ejecución de un algoritmo de solución de problemas de mochila para los distintos recursos y modos de baja potencia.

[0098] El dispositivo informático puede comprender además:

medios para determinar un tiempo en el que se espera que el procesador permanezca en un estado de inactividad; y

medios para determinar los ahorros de energía potenciales de cada modo de recurso de baja potencia evaluado basándose en unos ahorros de energía por unidad de tiempo potenciales a una temperatura actual multiplicados por el tiempo de inactividad esperado determinado.

[0099] El dispositivo informático puede comprender además:

medios para medir, cuando el dispositivo está en un estado estable conocido, demanda de temperatura y potencia o temperatura y corriente;

medios para seleccionar un recurso para la medición;

medios para colocar el recurso seleccionado en un modo de recurso de baja potencia;

medios para medir la demanda de corriente o potencia mientras el recurso seleccionado está en el modo de recurso de baja potencia; y

medios para repetir los pasos de seleccionar un recurso siguiente, colocar el recurso seleccionado en un modo de recurso de baja potencia y medir la demanda de potencia o corriente mientras el recurso seleccionado está en el modo de recurso de baja potencia hasta que la demanda de corriente o potencia durante un modo de recurso de baja potencia se haya medido para todos los recursos que tienen un modo de recurso de baja potencia,

en el que medios para seleccionar una combinación de modos de recurso de baja potencia que maximicen los ahorros de energía potenciales comprenden medios para utilizar la demanda de potencia o corriente medida asociada con cada modo de recurso de baja potencia para determinar los ahorros de energía potenciales de una combinación de modos de recurso de baja potencia.

- 5 [0100] El dispositivo informático puede comprender además:
- medios para repetir las operaciones expuestas en la reivindicación 3 a diferentes temperaturas; y
- 10 medios para determinar una sensibilidad a la temperatura de la demanda de corriente o potencia asociada con cada modo de recurso de baja potencia,
en el que los medios para seleccionar una combinación de modos de recurso de baja potencia que maximizan los ahorros de energía potenciales comprenden:
- 15 medios para medir una temperatura del dispositivo informático; y
- medios para utilizar la sensibilidad a la temperatura determinada de la demanda de potencia o corriente asociada con cada modo de recurso de baja potencia para determinar los ahorros de energía potenciales de una combinación de modos de recurso de baja potencia a la temperatura del dispositivo informático medida.
- 20 [0101] Los medios para la evaluación de modos de recurso de baja potencia para cada recurso que se puede colocar en un modo de baja potencia puede comprender medios para llevar a cabo un proceso de búsqueda en la tabla utilizando la tabla de datos de selección del modo de baja potencia utilizando el ahorro de energía potencial, el tiempo de inactividad estimado y las condiciones de funcionamiento.
- 25 [0102] Las condiciones de funcionamiento pueden incluir un valor de temperatura.
- [0103] El dispositivo informático puede comprender además:
- 30 medios para recopilar estadísticas sobre las condiciones de funcionamiento en el dispositivo informático; y
- medios para actualizar la tabla de datos de selección de modo de baja potencia basándose en las estadísticas de condiciones de funcionamiento recopiladas.
- 35 [0104] Las condiciones de funcionamiento pueden seleccionarse del grupo que incluye la temperatura, el consumo de energía de determinados modos de recurso de baja potencia, los tiempos de inactividad experimentados en diferentes estados de funcionamiento y los patrones típicos de uso de dispositivos.
- [0105] El dispositivo informático puede comprender además medios para determinar si el dispositivo informático está conectado a la alimentación externa, en el que los medios para la actualización de la tabla de datos de selección del modo de baja potencia basándose en las estadísticas de condiciones de funcionamiento se obtienen cuando el dispositivo informático está conectado a la alimentación externa.
- 40 [0106] De acuerdo con un aspecto de la presente invención, se proporciona un aparato para conservar la energía en un dispositivo informático, que comprende:
- 45 una memoria intermedia; y
- un procesador acoplado a la memoria intermedia, en el que el procesador está configurado con instrucciones ejecutables por procesador para realizar operaciones que comprenden:
- 50 establecer un bit de indicador asociado con un recurso cuando el recurso no está en uso, en el que el recurso es uno de una pluralidad de recursos;
- 55 identificar los recursos que se pueden colocar en un modo de baja potencia basándose en la configuración del bit indicador cuando un procesador puede entrar en un estado de inactividad;
- registrar un requisito de latencia para cada uno de los recursos identificados;
- 60 seleccionar un requisito de latencia más estricto entre los requisitos de latencia registrados;
- evaluar en el dispositivo informático los modos de baja potencia para cada recurso que se puede colocar en un modo de baja potencia para eliminar cualquier modo de recurso de baja potencia o cualquier combinación de modos de recurso de baja potencia que tengan un requisito de latencia combinado que exceda la tolerancia a la latencia más estricta seleccionada;
- 65

seleccionar una combinación de modos de recurso de baja potencia que maximice los ahorros de energía potenciales y tenga un requisito de latencia total que sea menor o igual que el requisito de latencia de peor caso seleccionado; y

- 5 entrar en la combinación seleccionada de modos de recurso de baja potencia ejecutando una función de entrada de cada uno de los modos de baja potencia seleccionados en cada uno de los recursos identificados.

[0107] El procesador puede estar configurado además con instrucciones ejecutables por procesador tales que la selección de una combinación de modos de recurso de baja potencia comprenda la ejecución de un algoritmo de solución de problemas de mochila para los distintos recursos y modos de baja potencia. El procesador puede configurarse con instrucciones ejecutables por el procesador para realizar operaciones que comprenden además:

determinar un tiempo en el que se espera que el procesador permanezca en un estado de inactividad; y

- 15 determinar los ahorros de energía potenciales de cada uno de los modos de recurso de baja potencia evaluados basándose en unos ahorros de energía por unidad de tiempo a una temperatura actual multiplicados por el tiempo de inactividad esperado determinado.

[0108] El procesador puede estar configurado con instrucciones ejecutables por procesador para realizar operaciones que comprenden además:

medir, cuando el dispositivo se encuentra en un estado estable conocido, demanda de temperatura y potencia o temperatura y corriente;

- 25 seleccionar un recurso para la medición;

colocar el recurso seleccionado en un modo de recurso de baja potencia;

- 30 medir la corriente o la demanda de potencia mientras el recurso seleccionado está en el modo de recurso de baja potencia; y

repetir los pasos de seleccionar un recurso siguiente, colocar el recurso seleccionado en un modo de recurso de baja potencia y medir la demanda de potencia o corriente mientras el recurso seleccionado está en el modo de recurso de baja potencia hasta que se haya medido la demanda de corriente o potencia durante un modo de recurso de baja potencia para todos los recursos que tienen un modo de recurso de baja potencia, en el que la selección de una combinación de modos de recurso de baja potencia que maximice los ahorros de energía potenciales comprende el uso de la demanda de potencia o corriente medida asociada con cada modo de recurso de baja potencia para determinar los ahorros de energía potenciales de una combinación de modos de recurso de baja potencia.

[0109] El procesador puede estar configurado con instrucciones ejecutables por procesador para realizar operaciones que comprenden además:

repetir las operaciones indicadas en la reivindicación 3 a diferentes temperaturas; y

- 45 determinar una sensibilidad a la temperatura de la demanda de corriente o potencia asociada con cada modo de recurso de baja potencia, en el que seleccionar una combinación de modos de recurso de baja potencia que maximice los ahorros de energía potenciales comprende:

- 50 medir una temperatura del dispositivo informático; y

utilizar la sensibilidad a la temperatura determinada de la demanda de corriente o potencia asociada con cada modo de recurso de baja potencia para determinar los ahorros de energía potenciales de una combinación de modos de recurso de baja potencia a la temperatura del dispositivo informático medida.

[0110] El procesador puede estar configurado con instrucciones ejecutables por procesador de tal manera que la evaluación de modos de recurso de baja potencia para cada recurso que pueda colocarse en un modo de baja potencia comprenda llevar a cabo un proceso de búsqueda en la tabla utilizando la tabla de datos de selección del modo de baja potencia utilizando el ahorro de energía potencial, el tiempo de inactividad estimado y las condiciones de funcionamiento.

[0111] El procesador puede estar configurado con instrucciones ejecutables por procesador de tal manera que las condiciones de funcionamiento incluyan un valor de temperatura.

[0112] El procesador puede estar configurado con instrucciones ejecutables por procesador para realizar operaciones que comprenden además:

recopilar estadísticas sobre las condiciones de funcionamiento en el dispositivo informático; y

5 actualizar la tabla de datos de selección de modo de baja potencia basándose en las estadísticas de condiciones de funcionamiento recopiladas.

10 **[0113]** El procesador puede estar configurado con instrucciones ejecutables por procesador de tal manera que las condiciones de funcionamiento se seleccionan entre el grupo incluyendo la temperatura, el consumo de energía de determinados modos de recurso de baja potencia, los tiempos de inactividad experimentados en diferentes estados de funcionamiento y los patrones típicos de uso de dispositivos.

[0114] El procesador puede estar configurado con instrucciones ejecutables por procesador para realizar operaciones que comprenden además:

15 determinar si el dispositivo informático está conectado a una alimentación externa,

en el que la actualización de la tabla de datos de selección de modo de baja potencia basándose en las estadísticas de condiciones de funcionamiento se lleva a cabo cuando el dispositivo informático está conectado a una alimentación externa.

20 **[0115]** De acuerdo con un aspecto de la presente invención, se proporciona un medio de almacenamiento no transitoria que tiene almacenado en el mismo instrucciones de software ejecutables por procesador configurado para hacer que un procesador realice operaciones de conservación de potencia en un dispositivo informático, operaciones que comprenden:

25 establecer un bit de indicador asociado con un recurso cuando el recurso no está en uso, en el que el recurso es uno de una pluralidad de recursos;

30 identificar los recursos que se pueden colocar en un modo de baja potencia basándose en la configuración del bit indicador cuando un procesador puede entrar en un estado de inactividad;

registrar un requisito de latencia para cada uno de los recursos identificados;

35 seleccionar un requisito de latencia más estricto entre los requisitos de latencia registrados;

evaluar en el dispositivo informático los modos de baja potencia para cada recurso que se puede colocar en un modo de baja potencia para eliminar cualquier modo de recurso de baja potencia o cualquier combinación de modos de recurso de baja potencia que tengan un requisito de latencia combinado que exceda la tolerancia a la latencia más estricta seleccionada;

40 seleccionar una combinación de modos de recurso de baja potencia que maximice los ahorros de energía potenciales y tenga un requisito de latencia total que sea menor o igual que el requisito de latencia de peor caso seleccionado; y

45 entrar en la combinación seleccionada de modos de recurso de baja potencia ejecutando una función de entrada de cada uno de los modos de baja potencia seleccionados en cada uno de los recursos identificados.

50 **[0116]** Las instrucciones de software ejecutables por procesador almacenadas pueden estar configuradas para hacer que un procesador realice operaciones tales que la selección de una combinación de modos de recurso de baja potencia comprende la ejecución de un algoritmo de solución de problemas de mochila para los distintos recursos y modos de baja potencia.

[0117] Las instrucciones de software ejecutables por procesador almacenadas pueden estar configuradas para hacer que un procesador realice operaciones que comprenden además:

55 determinar un tiempo en el que se espera que el procesador permanezca en un estado de inactividad; y

60 determinar los ahorros de energía potenciales de cada uno de los modos de recurso de baja potencia evaluados basándose en unos ahorros de energía por unidad de tiempo a una temperatura actual multiplicados por el tiempo de inactividad esperado determinado.

[0118] Las instrucciones de software ejecutables por procesador almacenadas pueden estar configuradas para hacer que un procesador realice operaciones que comprenden además:

65 medir, cuando el dispositivo se encuentra en un estado estable conocido, demanda de temperatura y potencia o temperatura y corriente; seleccionar un recurso para la medición;

colocar el recurso seleccionado en un modo de recurso de baja potencia;

5 medir la corriente o la demanda de potencia mientras el recurso seleccionado está en el modo de recurso de baja potencia; y

10 repetir los pasos de seleccionar un recurso siguiente, colocar el recurso seleccionado en un modo de recurso de baja potencia y medir la demanda de potencia o corriente mientras el recurso seleccionado está en el modo de recurso de baja potencia hasta que se haya medido la demanda de corriente o potencia durante un modo de recurso de baja potencia para todos los recursos que tienen un modo de recurso de baja potencia, en el que la selección de una combinación de modos de recurso de baja potencia que maximice los ahorros de energía potenciales comprende el uso de la demanda de potencia o corriente medida asociada con cada modo de recurso de baja potencia para determinar los ahorros de energía potenciales de una combinación de modos de recurso de baja potencia.

15 **[0119]** Las instrucciones de software ejecutables por procesador almacenadas pueden estar configuradas para hacer que un procesador realice operaciones que comprenden además:

20 repetir las operaciones indicadas en la reivindicación 3 a diferentes temperaturas; y

determinar una sensibilidad a la temperatura de la demanda de corriente o potencia asociada con cada modo de recurso de baja potencia, en el que seleccionar una combinación de modos de recurso de baja potencia que maximice los ahorros de energía potenciales comprende:

25 medir una temperatura del dispositivo informático; y

30 utilizar la sensibilidad a la temperatura determinada de la demanda de corriente o potencia asociada con cada modo de recurso de baja potencia para determinar los ahorros de energía potenciales de una combinación de modos de recurso de baja potencia a la temperatura del dispositivo informático medida.

[0120] Las instrucciones de software ejecutables por procesador almacenadas pueden estar configuradas para hacer que un procesador realice operaciones tales que la evaluación de modos de recurso de baja potencia para cada recurso que pueda colocarse en un modo de baja potencia comprenda llevar a cabo un proceso de búsqueda en la tabla utilizando la tabla de datos de selección del modo de baja potencia utilizando el ahorro de energía potencial, el tiempo de inactividad estimado y las condiciones de funcionamiento.

[0121] Las instrucciones de software ejecutables por procesador almacenadas pueden estar configuradas para hacer que un procesador realice operaciones de tal manera que las condiciones de funcionamiento incluyan un valor de temperatura.

40 **[0122]** Las instrucciones de software ejecutables por procesador almacenadas pueden estar configuradas para hacer que un procesador realice operaciones que comprenden además:

45 recopilar estadísticas sobre las condiciones de funcionamiento en el dispositivo informático; y

actualizar la tabla de datos de selección de modo de baja potencia basándose en las estadísticas de condiciones de funcionamiento recopiladas.

50 **[0123]** Las instrucciones de software ejecutables por procesador almacenadas pueden estar configuradas para hacer que un procesador realice operaciones de tal manera que las condiciones de funcionamiento se seleccionan entre el grupo incluyendo la temperatura, el consumo de energía de determinados modos de recurso de baja potencia, los tiempos de inactividad experimentados en diferentes estados de funcionamiento, y los patrones típicos de uso del dispositivo.

55 **[0124]** Las instrucciones de software ejecutables por procesador almacenadas pueden estar configuradas para hacer que un procesador realice operaciones que comprenden además:

60 determinar si el dispositivo informático está conectado a una alimentación externa, en el que la actualización de la tabla de datos de selección de modo de baja potencia basándose en las estadísticas de condiciones de funcionamiento se lleva a cabo cuando el dispositivo informático está conectado a una alimentación externa.

REIVINDICACIONES

1. Un procedimiento para conservar energía en un dispositivo informático que tiene al menos un procesador, que comprende:

establecer (14) un bit de indicador asociado con un recurso, en el que el recurso es uno de una pluralidad de recursos utilizados por un procesador;

identificar (28) los recursos que se pueden colocar en un modo de baja potencia basándose en la configuración de bit de indicador;

registrar (30) un requisito de latencia para cada uno de los recursos identificados;

seleccionar (30) un requisito de latencia más corto entre los requisitos de latencia registrados;

evaluar (38) en los modos de baja potencia del dispositivo informático para cada recurso que se pueda colocar en un modo de baja potencia para eliminar cualquier modo de recurso de baja potencia o cualquier combinación de modos de recurso de baja potencia que tengan un requisito de latencia combinado que exceda el requisito de latencia más corto seleccionado;

seleccionar (38) una combinación de modos de recurso de baja potencia que maximice los ahorros de energía potenciales y tenga un requisito de latencia total que sea menor o igual al requisito de latencia más corto seleccionado; y

entrar (40) en la combinación seleccionada de modos de recurso de baja potencia ejecutando una función de entrada de cada uno de los modos de baja potencia seleccionados en cada uno de los recursos identificados;

caracterizado por que el paso de establecer (14) el bit de indicador asociado con un recurso se realiza cuando el recurso no está en uso y el paso de identificar (28) los recursos que pueden colocarse en un modo de baja potencia basándose en la configuración de bit de indicador se realiza cuando el procesador puede entrar en un estado de inactividad.

2. El procedimiento según la reivindicación 1, en el que seleccionar una combinación de modos de recurso de baja potencia comprende ejecutar un algoritmo de solución de problemas de mochila para los diversos recursos y modos de baja potencia.

3. El procedimiento según la reivindicación 1, que comprende además:

determinar (34) un tiempo en el que se espera que el procesador permanezca en un estado de inactividad; y

determinar (38) los ahorros de energía potenciales de cada modo de recurso de baja potencia evaluado basándose en unos ahorros de energía por unidad de tiempo potenciales a una temperatura actual multiplicados por el tiempo de inactividad esperado determinado.

4. El procedimiento según la reivindicación 1, que comprende además:

medir (241), cuando el dispositivo está en un estado estable conocido, la demanda de temperatura y potencia o temperatura y corriente;

seleccionar (242) un recurso para la medición;

colocar (243) el recurso seleccionado en un modo de recurso de baja potencia;

medir (244) la demanda de corriente o potencia mientras el recurso seleccionado esté en el modo de recurso de baja potencia; y

repetir (246) los pasos de seleccionar un recurso siguiente, colocar el recurso seleccionado en un modo de recurso de baja potencia y medir la demanda de potencia o corriente mientras el recurso seleccionado está en el modo de recurso de baja potencia hasta que la demanda de corriente o potencia durante un modo de recurso de baja potencia se haya medido para todos los recursos que tienen un modo de recurso de baja potencia,

en el que la selección de una combinación de modos de recurso de baja potencia que maximiza los ahorros de energía potenciales comprende el uso de la demanda de potencia o corriente medida asociada con cada modo de recurso de baja potencia para determinar (245) los ahorros de energía potenciales de

una combinación de modos de recurso de baja potencia.

5. El procedimiento según la reivindicación 4, que comprende además:

5 repetir las operaciones enumeradas en la reivindicación 3 a diferentes temperaturas; y

determinar una sensibilidad a la temperatura de la demanda de corriente o potencia asociada con cada modo de recurso de baja potencia, en el que la selección de una combinación de modos de recurso de baja potencia que maximice los ahorros de energía potenciales comprende:

medir una temperatura del dispositivo informático; y

utilizar la sensibilidad a la temperatura determinada de la demanda de corriente o potencia asociada con cada modo de recurso de baja potencia para determinar los ahorros de energía potenciales de una combinación de modos de recurso de baja potencia a la temperatura del dispositivo informático medida.

6. El procedimiento según la reivindicación 1, en el que la evaluación de modos de recurso de baja potencia para cada recurso que se pueda colocar en un modo de baja potencia comprende realizar (150) un proceso de búsqueda en la tabla utilizando una tabla de datos de selección de modo de baja potencia utilizando ahorro de energía potencial, tiempo de inactividad estimado y condiciones de funcionamiento.

7. El procedimiento según la reivindicación 6, en el que las condiciones de funcionamiento incluyen un valor de temperatura.

8. El procedimiento según la reivindicación 6, que comprende además:

recopilar estadísticas sobre las condiciones de funcionamiento en el dispositivo informático; y

actualizar la tabla de datos de selección de modo de baja potencia basándose en las estadísticas de condiciones de funcionamiento recopiladas.

9. El procedimiento según la reivindicación 8, en el que las condiciones de funcionamiento se seleccionan del grupo que incluye temperatura, consumo de energía de modos de recurso de baja potencia particulares, tiempos de inactividad experimentados en diversos estados de funcionamiento y patrones típicos de uso de dispositivos.

10. El procedimiento según la reivindicación 8, que comprende además determinar (180) si el dispositivo informático está conectado a una alimentación externa, en el que la actualización de la tabla de datos de selección de modo de baja potencia basándose en las estadísticas de condiciones de funcionamiento se logra cuando el dispositivo informático está conectado a energía externa.

11. Un dispositivo informático que tiene al menos un procesador, que comprende:

medios para establecer un bit de indicador asociado con un recurso, en el que el recurso es uno de una pluralidad de recursos utilizados por un procesador;

medios para identificar los recursos que se pueden colocar en un modo de baja potencia basándose en la configuración de bit de indicador;

medios para registrar un requisito de latencia para cada uno de los recursos identificados;

medios para seleccionar un requisito de latencia más corto entre los requisitos de latencia registrados;

medios para evaluar en el dispositivo informático los modos de baja potencia para cada recurso que se pueda colocar en un modo de baja potencia para eliminar cualquier modo de recurso de baja potencia o cualquier combinación de modos de recurso de baja potencia que tengan un requisito de latencia combinado que exceda el requisito de latencia más corto seleccionado;

medios para seleccionar una combinación de modos de recurso de baja potencia que maximice los ahorros de energía potenciales y que tenga un requisito de latencia total que sea menor o igual al requisito de latencia más corto seleccionado; y

medios para entrar en la combinación seleccionada de modos de recurso de baja potencia ejecutando una función de entrada de cada uno de los modos de baja potencia seleccionados en cada uno de los

recursos identificados;

caracterizado por que los medios para establecer el bit de indicador asociado con un recurso establecen el bit de indicador cuando el recurso no está en uso y los medios para identificar los recursos que se pueden colocar en un modo de baja potencia basándose en la configuración de bit de indicador identifican los recursos cuando el procesador puede entrar en un estado de inactividad.

12. El dispositivo informático de la reivindicación 11, en el que medios para seleccionar una combinación de modos de recurso de baja potencia comprenden medios para ejecutar un algoritmo de solución de problemas de mochila para los diversos recursos y modos de baja potencia.

13. El dispositivo informático de la reivindicación 11, que comprende adicionalmente:

medios para determinar un tiempo en el que se espera que el procesador permanezca en un estado de inactividad; y

medios para determinar los ahorros de energía potenciales de cada modo de recurso de baja potencia evaluado basándose en unos ahorros de energía por unidad de tiempo potenciales a una temperatura actual multiplicados por el tiempo de inactividad esperado determinado.

14. El dispositivo informático de la reivindicación 11, que comprende adicionalmente:

medios para medir, cuando el dispositivo está en un estado estable conocido, demanda de temperatura y potencia o temperatura y corriente;

medios para seleccionar un recurso para la medición;

medios para colocar el recurso seleccionado en un modo de recurso de baja potencia;

medios para medir la demanda de corriente o potencia mientras el recurso seleccionado está en el modo de recurso de baja potencia; y

medios para repetir los pasos de seleccionar un recurso siguiente, colocar el recurso seleccionado en un modo de recurso de baja potencia y medir la demanda de potencia o corriente mientras el recurso seleccionado está en el modo de recurso de baja potencia hasta que la demanda de corriente o potencia durante un modo de recurso de baja potencia se haya medido para todos los recursos que tienen un modo de recurso de baja potencia,

en el que medios para seleccionar una combinación de modos de recurso de baja potencia que maximicen los ahorros de energía potenciales comprenden medios para utilizar la demanda de potencia o corriente medida asociada con cada modo de recurso de baja potencia para determinar los ahorros de energía potenciales de una combinación de modos de recurso de baja potencia.

15. Un medio de almacenamiento no transitorio que tiene almacenadas en el mismo instrucciones de software ejecutables por procesador configuradas para hacer que un procesador implemente un procedimiento de acuerdo con una cualquiera de las reivindicaciones 1 a 10.

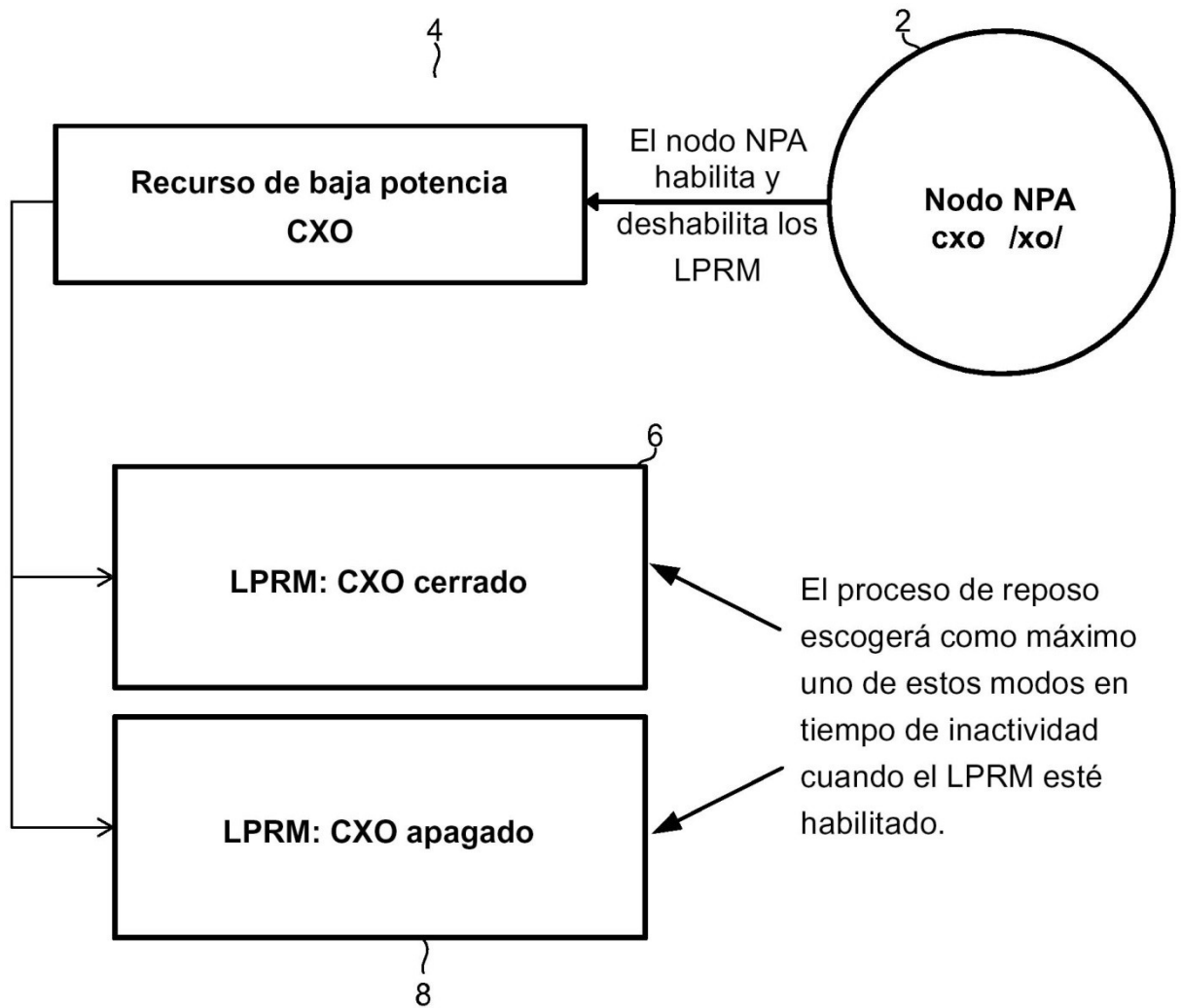


FIG. 1

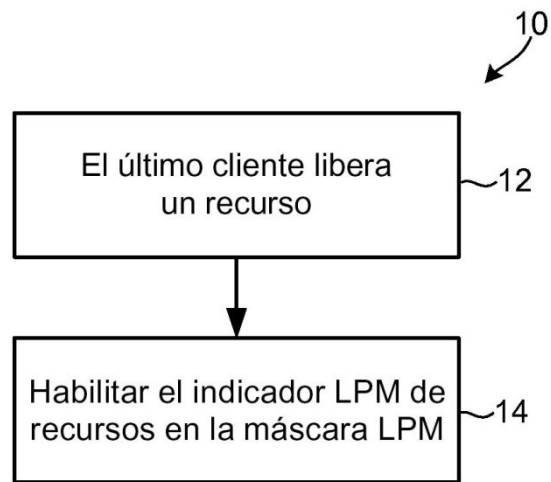


FIG. 2

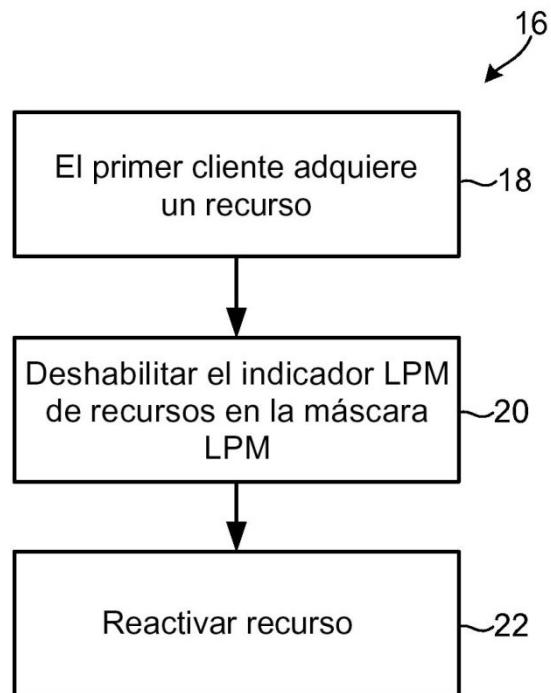


FIG. 3

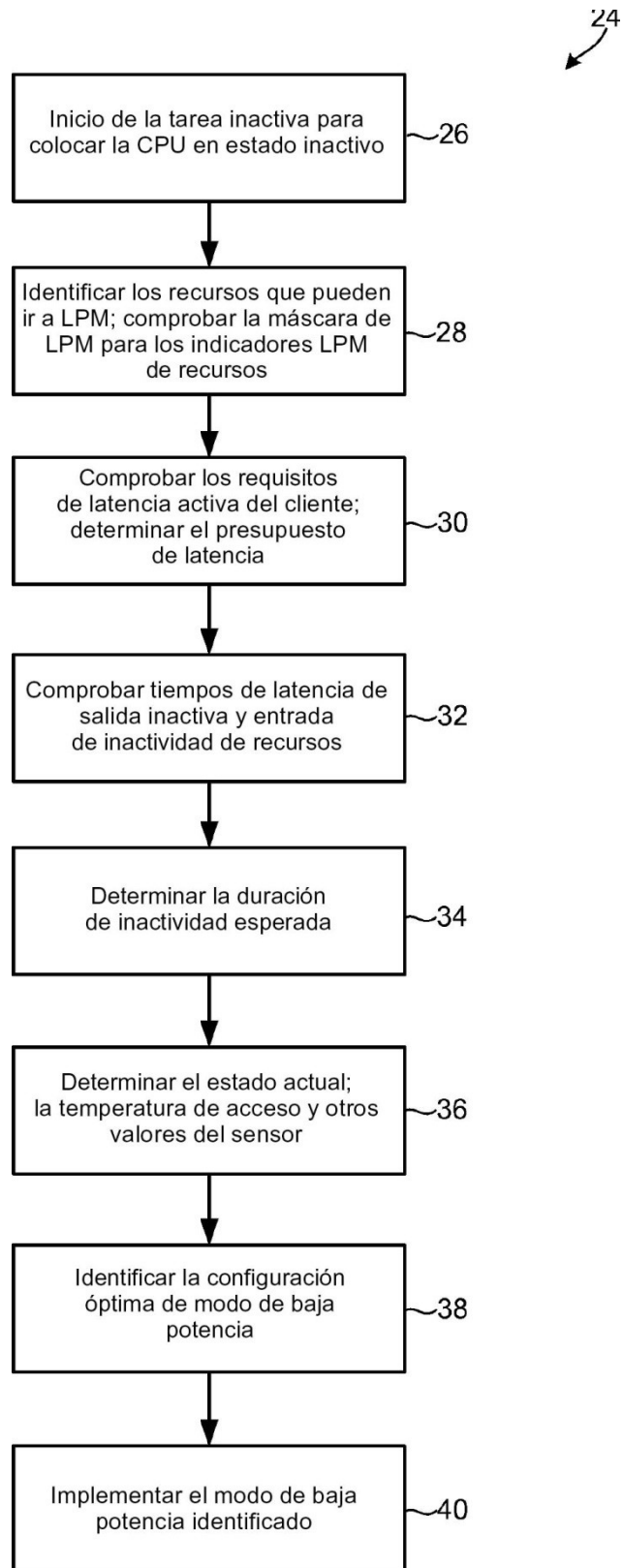


FIG. 4

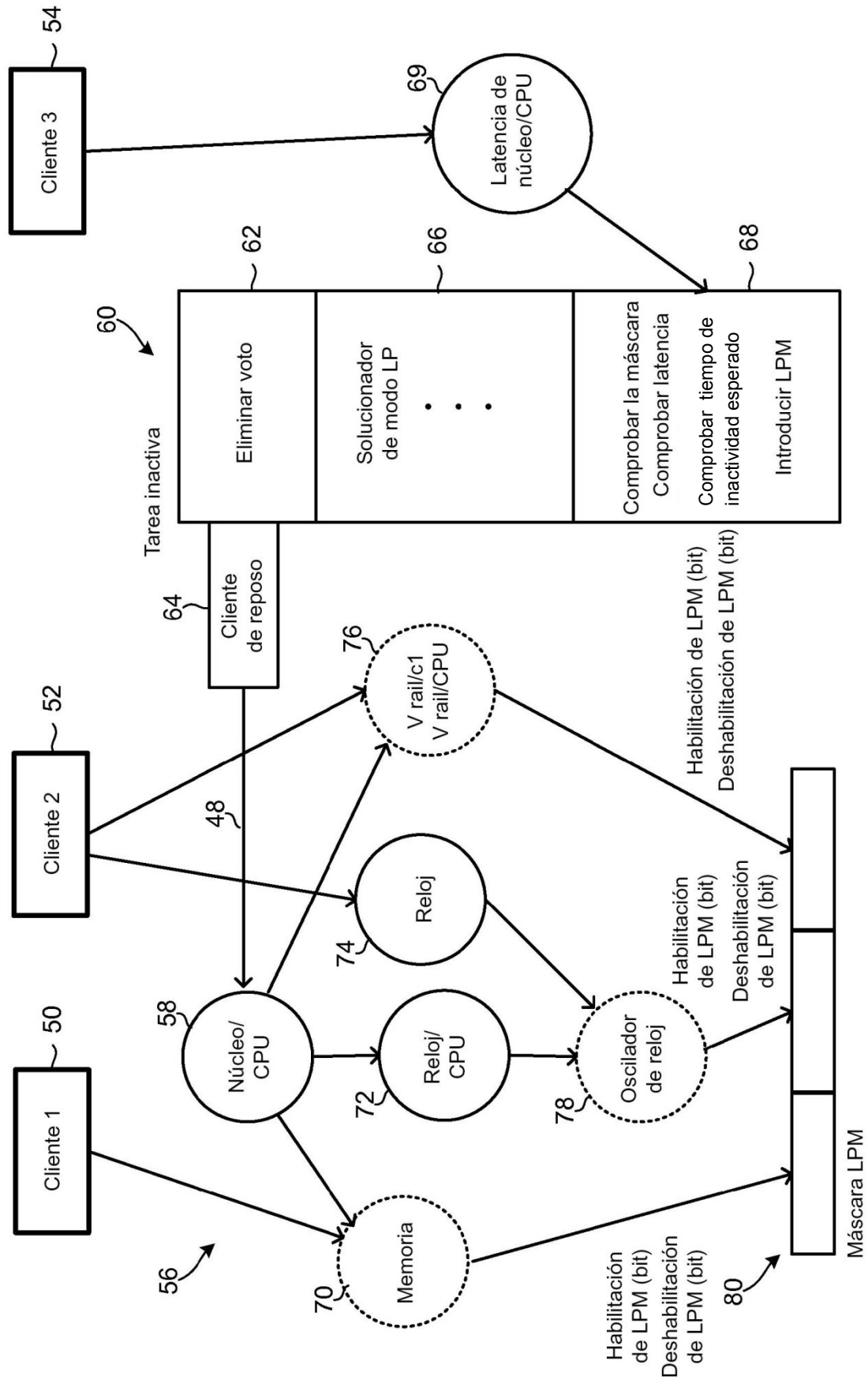


FIG. 5

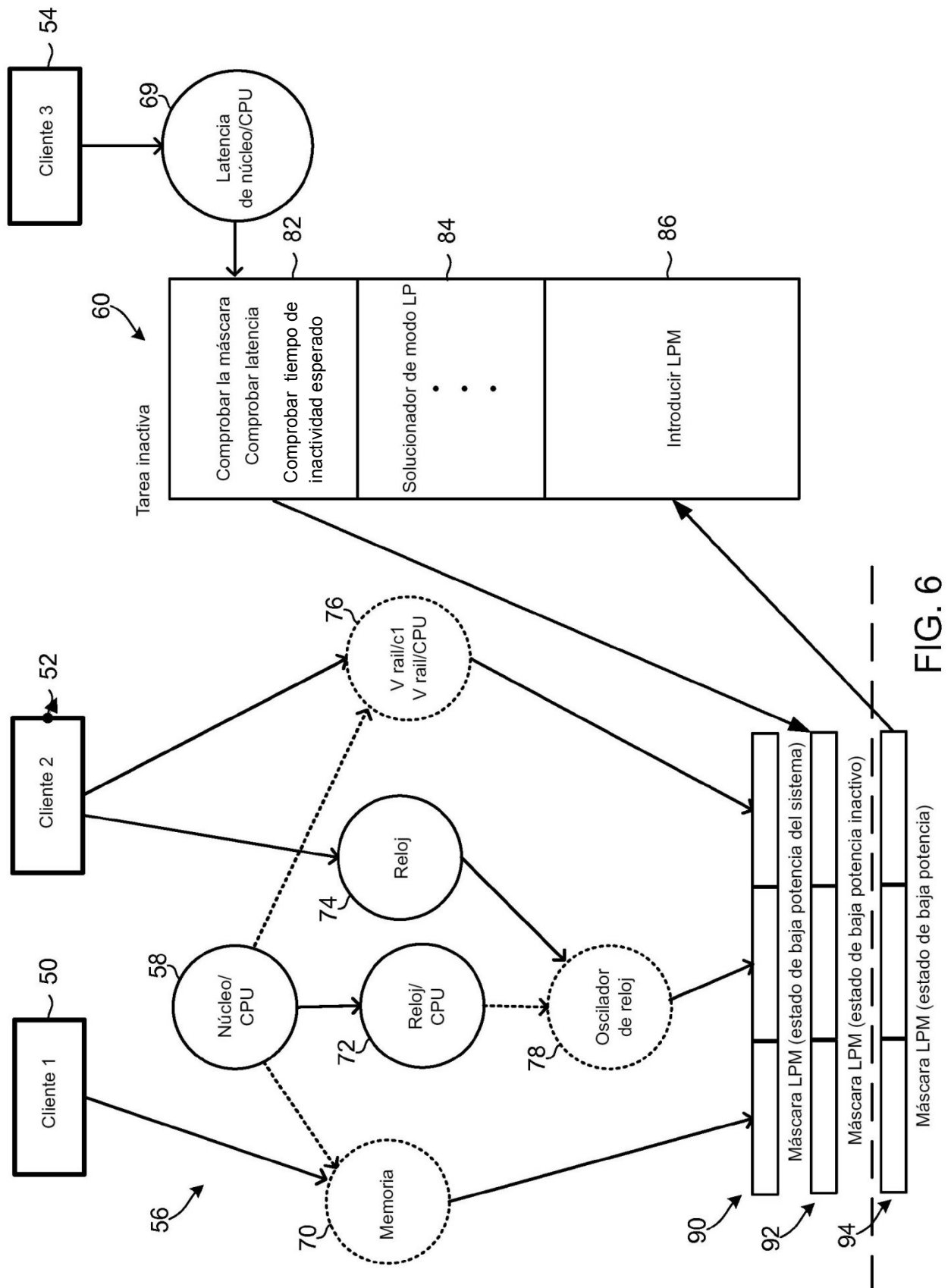


FIG. 6

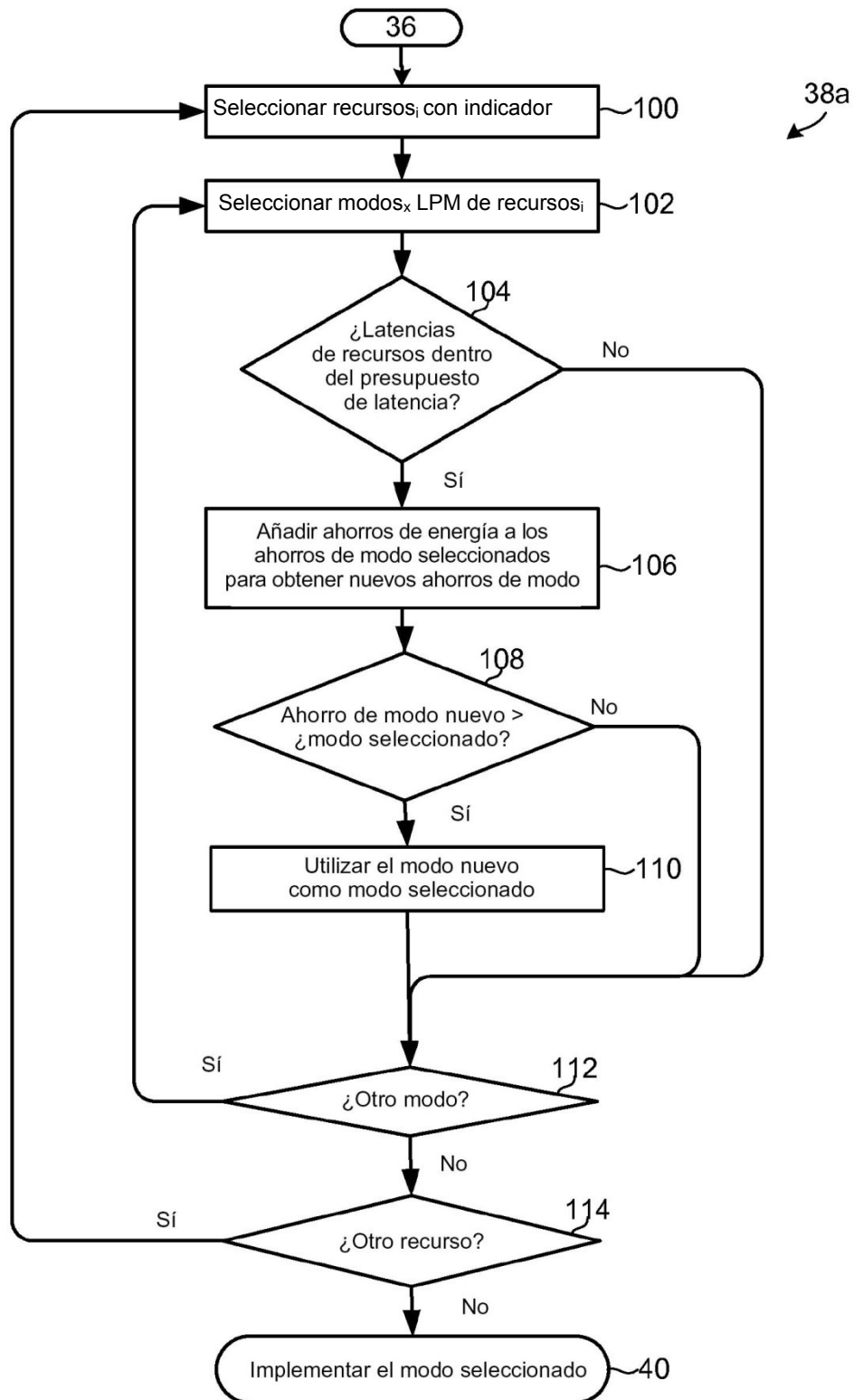
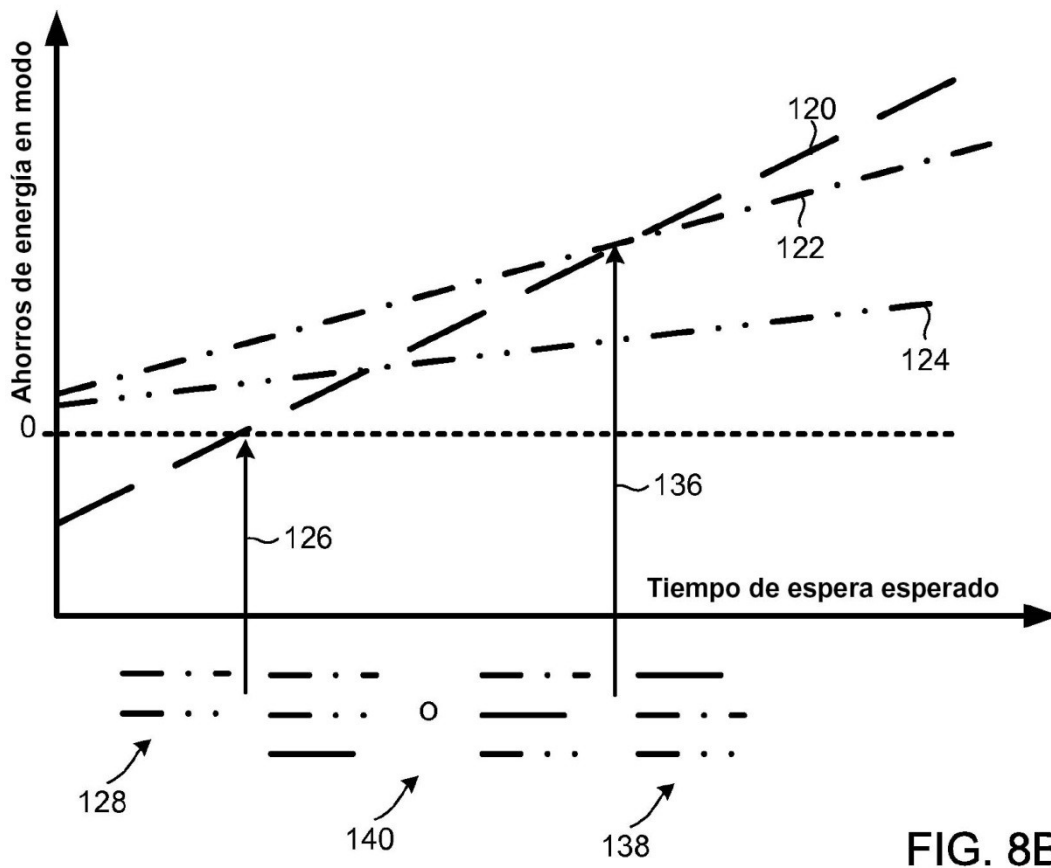
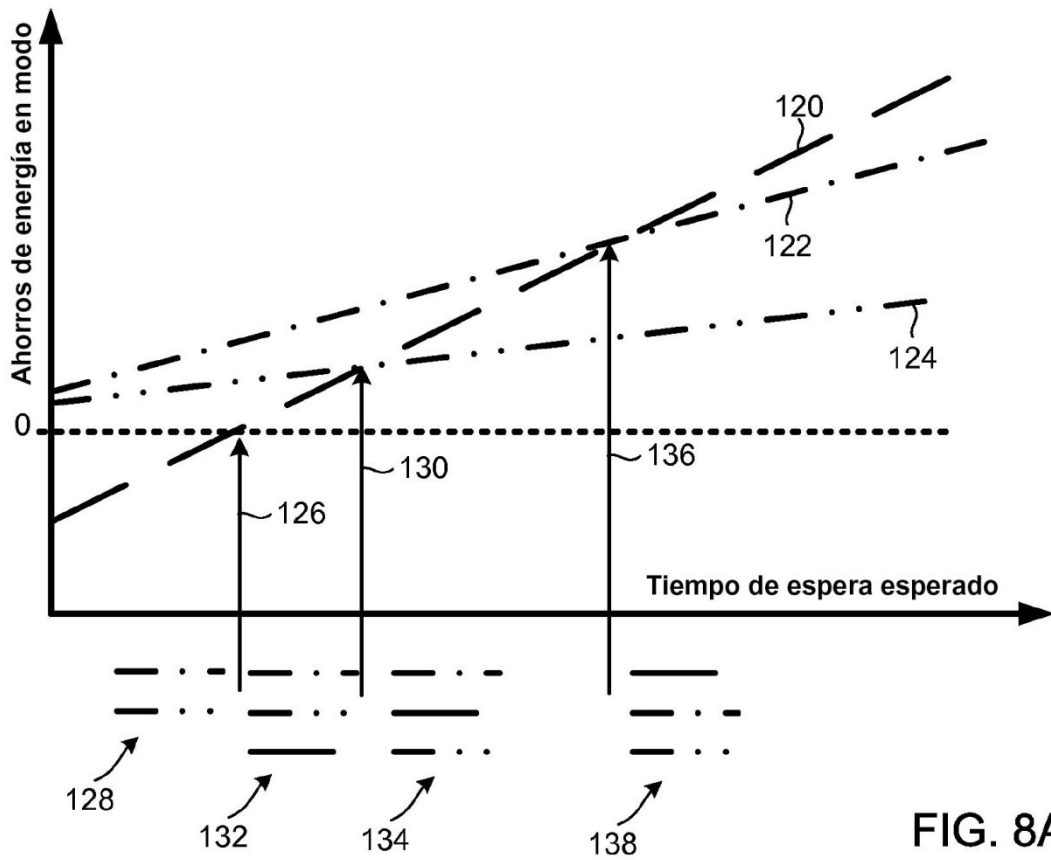


FIG. 7



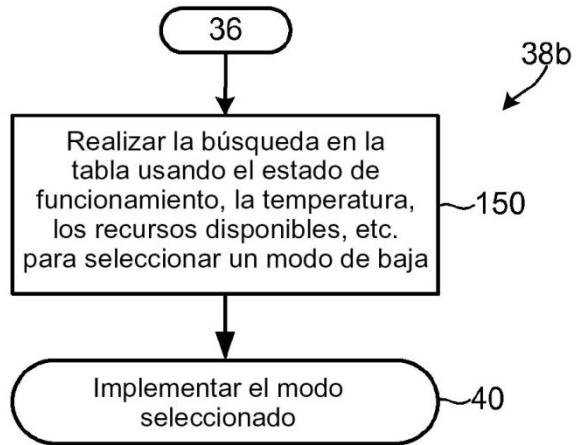


FIG. 9A

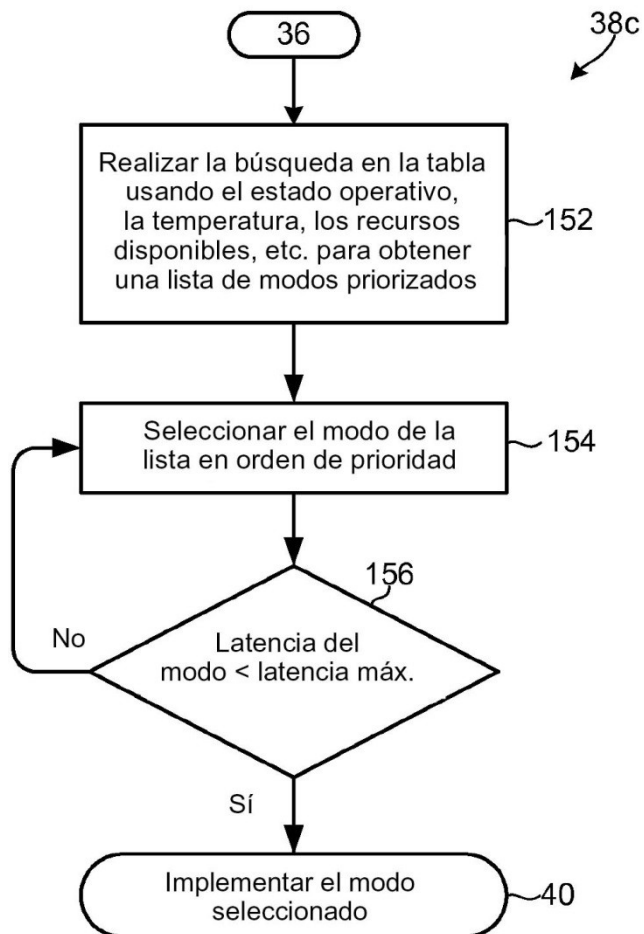


FIG. 9B

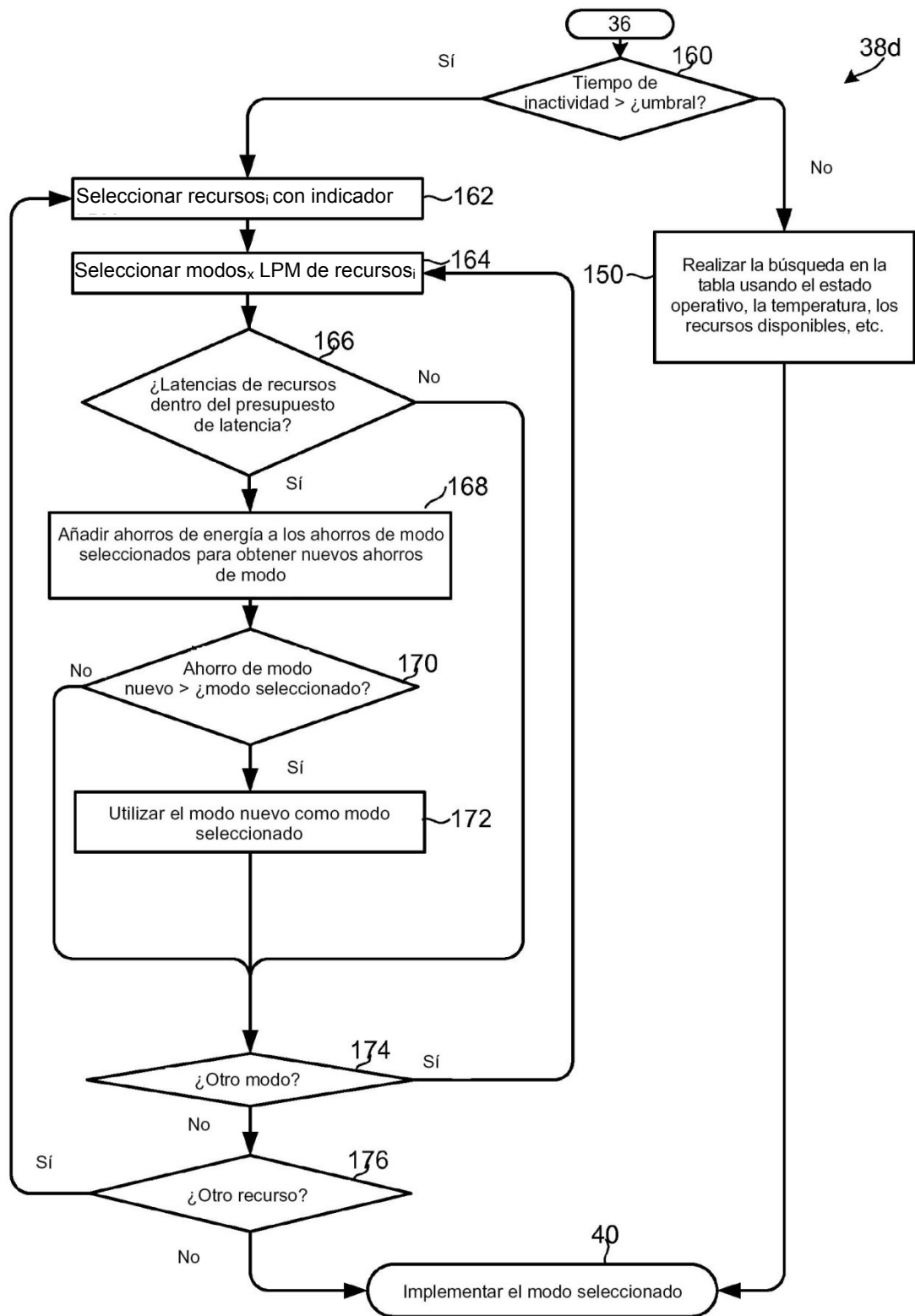
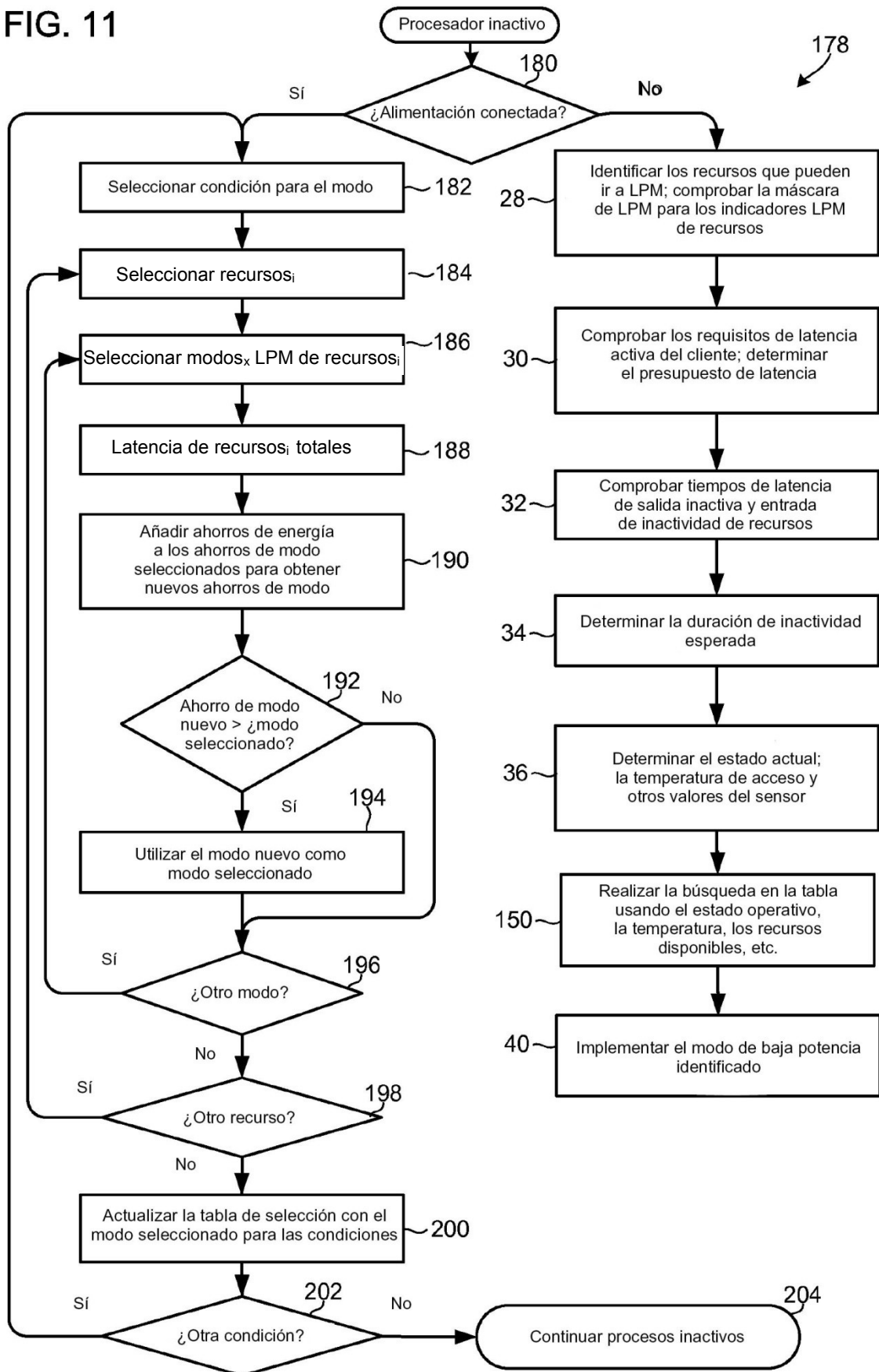


FIG. 10

FIG. 11



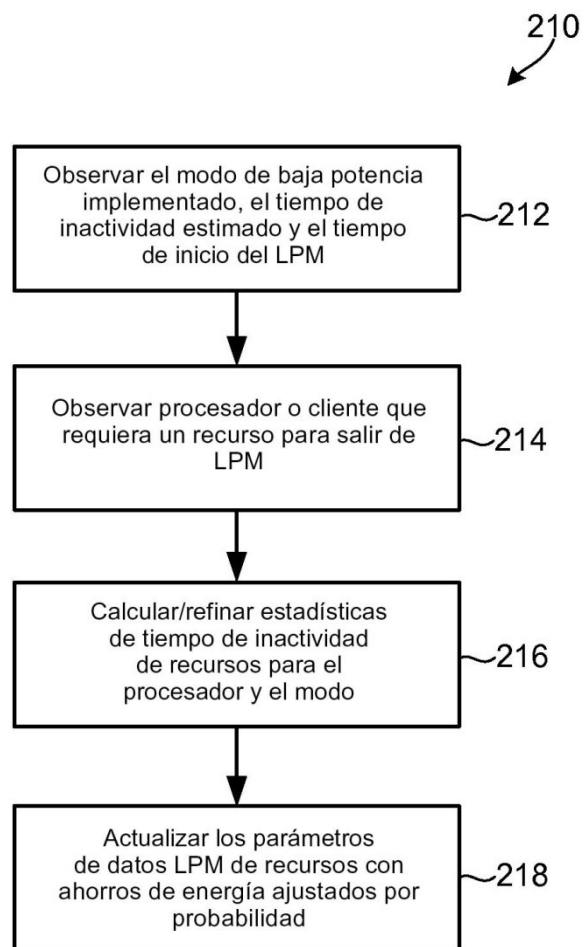


FIG. 12

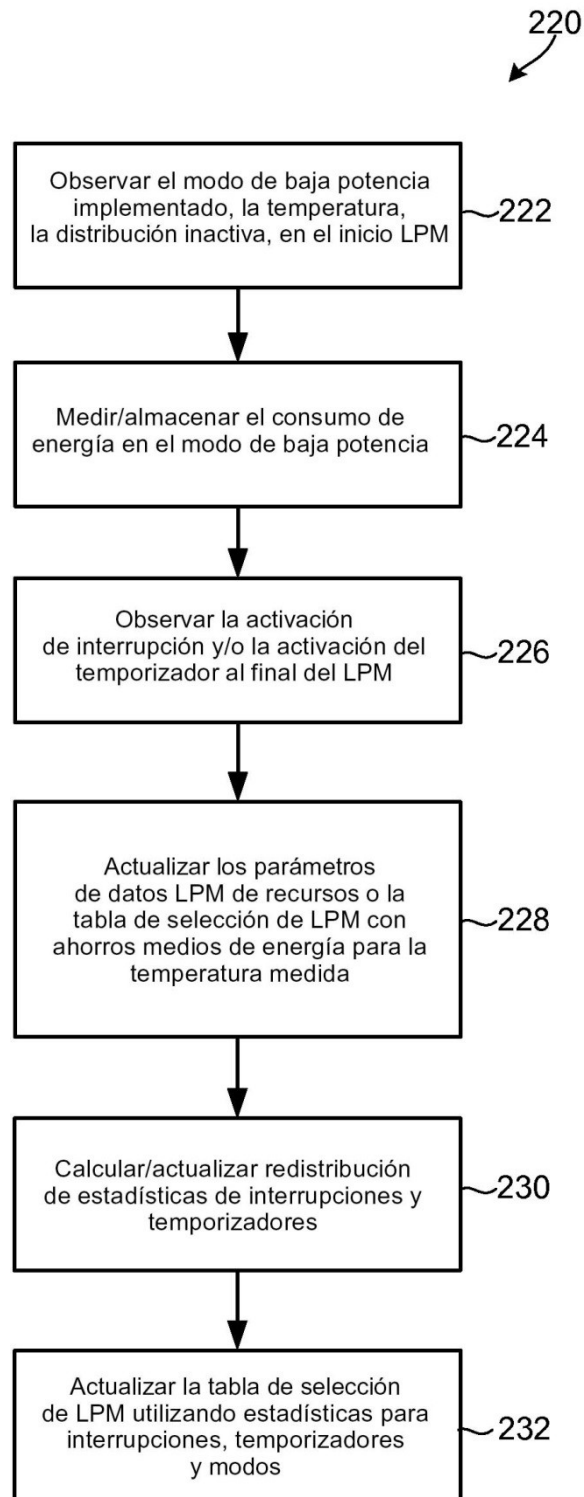


FIG. 13

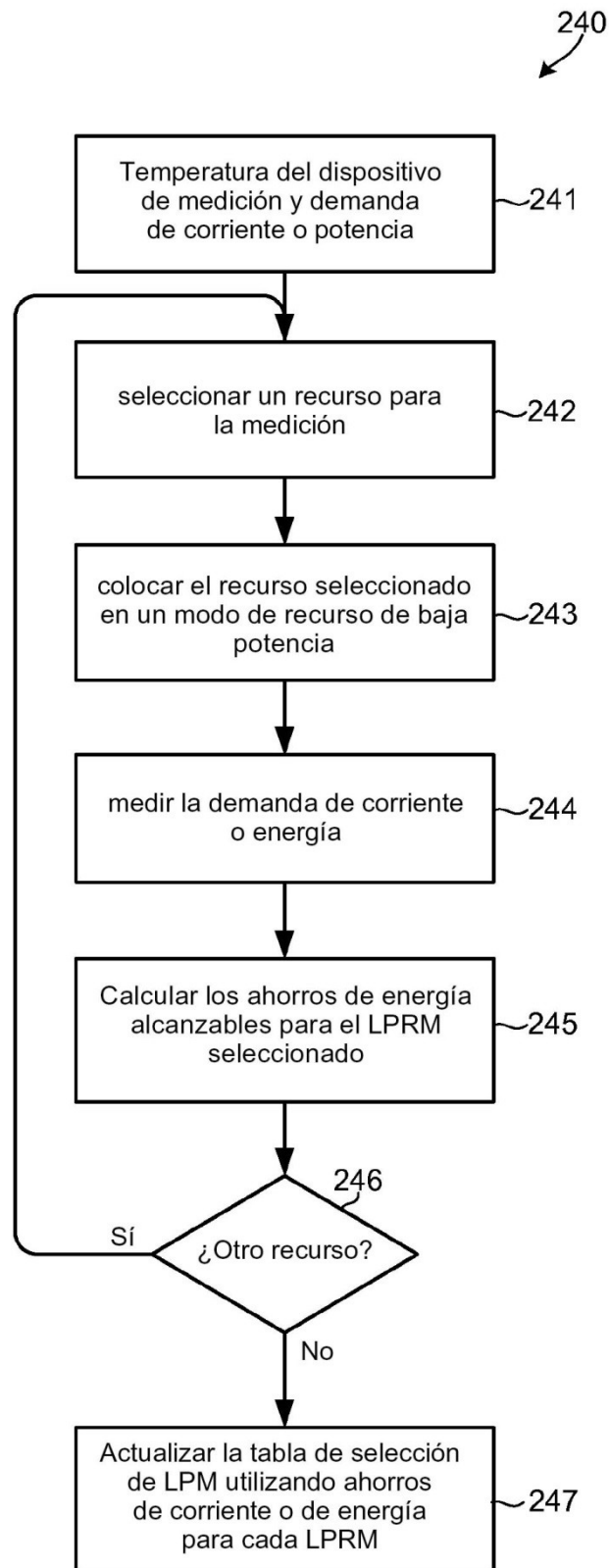


FIG. 14

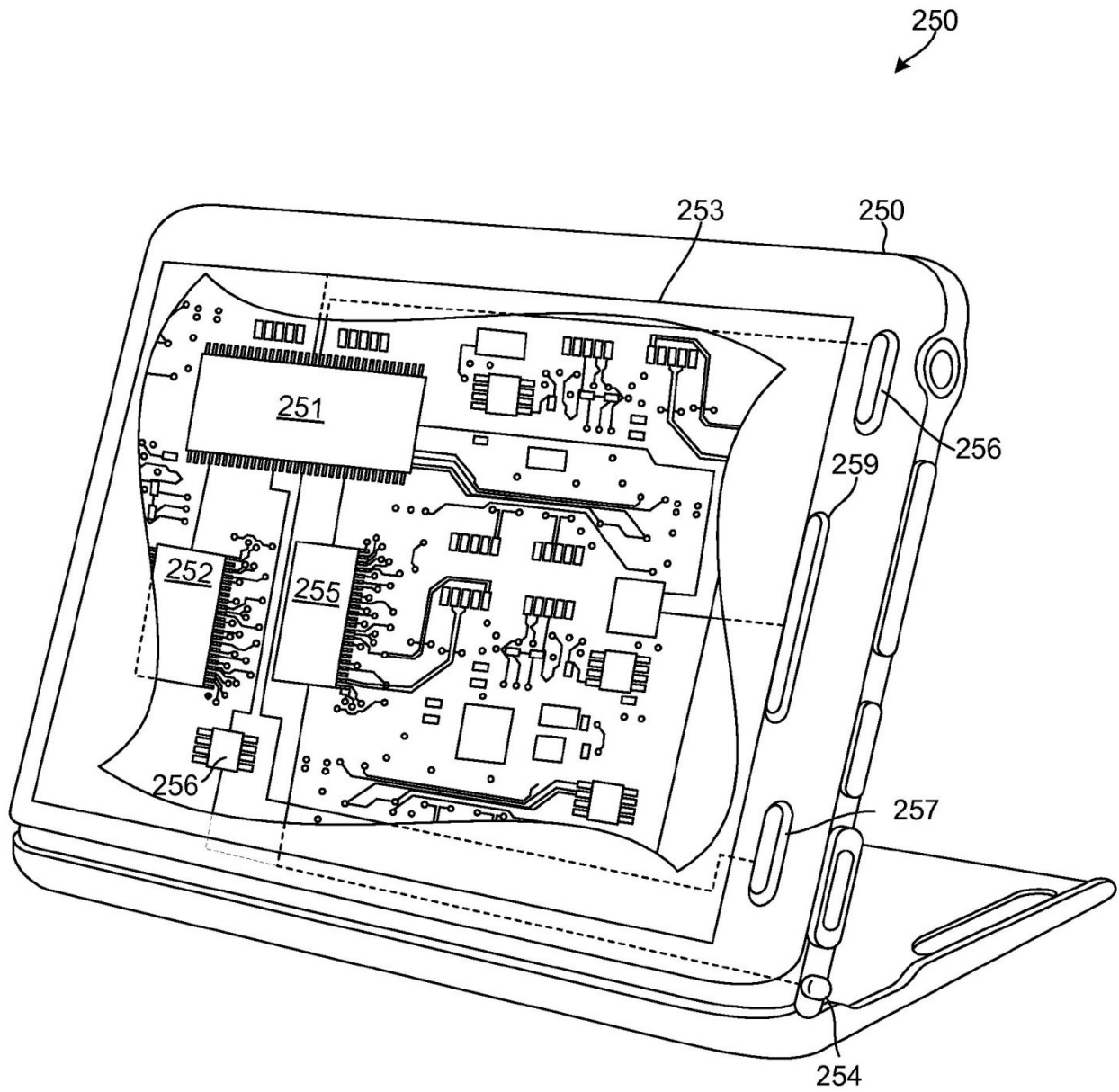


FIG. 15