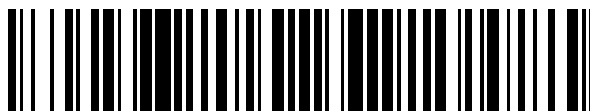


19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 647 578**

51 Int. Cl.:

**H02H 1/00** (2006.01)

**H02H 3/027** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **07.04.2011 PCT/US2011/031563**

87 Fecha y número de publicación internacional: **13.10.2011 WO11127270**

96 Fecha de presentación y número de la solicitud europea: **07.04.2011 E 11715359 (3)**

97 Fecha y número de publicación de la concesión europea: **16.08.2017 EP 2556574**

54 Título: **Métodos, sistemas y aparatos de detección de fallas de arco en circuitos, incluyendo retardo**

30 Prioridad:

**06.04.2011 US 201113081146**  
**08.04.2010 US 321932 P**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:  
**22.12.2017**

73 Titular/es:

**SIEMENS INDUSTRY, INC. (100.0%)**  
**100 Technology Drive**  
**Alpharetta, GA 30005, US**

72 Inventor/es:

**NAYAK, AMIT y**  
**KINSEL, HUGH T.**

74 Agente/Representante:

**CARVAJAL Y URQUIJO, Isabel**

**ES 2 647 578 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Métodos, sistemas y aparatos de detección de fallas de arco en circuitos, incluyendo retardo

### SOLICITUDES RELACIONADAS

- 5 Esta solicitud reivindica la prioridad de la Solicitud Provisional de los EE.UU. N° de Serie 61/321.932 con el título "METHOD AND APPARATUS FOR CURRENT BASED DYNAMIC TRIP TIME CALCULATION FOR COMBINATION AFCI" presentada el 8 de abril de 2010 cuya divulgación se incorpora a la presente en su totalidad en la presente a modo de referencia.

### CAMPO DE LA INVENCIÓN

- 10 La presente divulgación se relaciona en general con la detección de fallas de arco en circuitos eléctricos y más en particular con métodos, sistemas y aparatos para detectar y mitigar las fallas de arco en sistemas eléctricos.

### ANTECEDENTES

- 15 Los sistemas eléctricos, por una serie de razones conocidas, pueden experimentar fallas de arco eléctrico no deseadas. Los interruptores de circuitos por falla de arco (AFCI por las iniciales en inglés de Arc Fault Circuit Interrupter) de tipo combinado están adaptados para detectar fallas de arco de baja corriente. Sin embargo, tales AFCI de tipo combinado pueden monitorear formas de onda de corriente que pueden tener una cantidad considerable de ruido de RF (radiofrecuencia) que está presente en las mismas. El ruido de RF se puede deber a un arco eléctrico de corta duración, tal como cuando los interruptores hogareños se encienden y se apagan. Este ruido de RF puede en algunos casos simular una falla de arco y provocar un disparo no deseado del AFCI de tipo combinado.
- 20 Por lo tanto, existe la necesidad de un AFCI y un método de detección que pueda discriminar entre la falla de arco real y las condiciones que simulan una falla de arco, tal como la presencia de ruido de RF en la forma de onda de la corriente monitoreada.

El documento US 2007/0153436 A1 divulga un método de detección de fallas de arco en las cuales se evalúan tensiones diferenciales y corrientes diferenciales.

- 25 El documento US 2008/0106832 A1 divulga un método de detección de fallas de arco mediante la evaluación de señales RSSI (RSSI Received Signal Strength Indication, Indicación de Intensidad de Señal Recibida) en una línea de energía.

### SÍNTESIS

- 30 De acuerdo con un primer aspecto, se provee un método de detección de fallas de arco eléctrico de acuerdo con la reivindicación 1.

De acuerdo con otro aspecto de la presente invención, se provee un aparato de detección de fallas eléctricas de acuerdo con la reivindicación 9.

De acuerdo con todavía otro aspecto de la presente invención, se provee un sistema eléctricamente protegido de acuerdo con la reivindicación 10.

- 35 Aún otros aspectos, características y ventajas de la presente invención pueden ser fácilmente evidentes a partir de la siguiente descripción detallada que ilustra una serie de formas de realización e implementaciones ejemplificativas, que incluyen el mejor modo contemplado para llevar a cabo la presente invención. La presente invención también puede tener otras y diferentes formas de realización y sus varios detalles se pueden modificar en diversos aspectos, todo ello sin apartarse del espíritu y el alcance de la presente invención. Por consiguiente, las figuras y descripciones se deben considerar de naturaleza ilustrativa y no son restrictivas. Las figuras no están necesariamente dibujadas a escala. La invención cubre todas las modificaciones, equivalentes y alternativas que caen dentro del espíritu y el alcance de la invención.
- 40

### BREVE DESCRIPCIÓN DE LAS FIGURAS

- 45 La Figura 1 ilustra un diagrama de flujo de una forma de realización de un método de acuerdo con un primer aspecto de la presente invención.

La Figura 2 ilustra un diagrama de flujo de una forma de realización alternativa ejemplificativa de un método de acuerdo con otro aspecto de la presente invención.

La Figura 3 ilustra un diagrama de flujo de otra forma de realización alternativa ejemplificativa de un método de acuerdo con aún otro aspecto de la presente invención.

5 La Figura 4 ilustra una traza de la forma de onda de la corriente como así también una traza indicativa de un indicador de intensidad de señal recibida (RSSI) de alta frecuencia (por ejemplo, ruido de RF).

La Figura 5 ilustra varios trazados de una forma de onda de la corriente rectificada (AFout) y una suma de la forma de onda de salida.

10 La Figura 6A ilustra diversos trazados de un contador de recuento de retardo, una suma de la forma de onda de la corriente de carga rectificada (AFout) y una señal de diferencia.

La Figura 6B ilustra la forma de onda de la corriente rectificada (AFout).

La Figura 6C ilustra un trazado de una señal con modulación por ancho de pulsos (PWM) en base a una magnitud relativamente alta de la forma de onda de la corriente rectificada (AFout).

15 La Figura 6D ilustra un trazado de una señal en base a una magnitud relativamente baja de la forma de onda de la corriente rectificada (AFout).

La Figura 7 ilustra una forma de realización de un sistema y un aparato de interrupción de fallas de arco ejemplificativos de acuerdo con los aspectos de la presente invención.

La Figura 8 ilustra una forma de realización de un circuito comparador ejemplificativo de acuerdo con un aspecto de la presente invención.

## 20 DESCRIPCIÓN DETALLADA

Ahora se hará referencia en detalle a las formas de realización ejemplificativas que ilustran diversos aspectos de la invención, cuyos ejemplos se ilustran en las figuras adjuntas. Siempre que sea posible, se utilizarán los mismos números de referencia a través de todas las figuras para referirse a las partes iguales o similares.

25 El problema anteriormente mencionado de disparo molesto asociado con los métodos y el aparato de detección de fallas de arco de la técnica anterior es superado por la presente invención. En los hogares comunes, los interruptores de acción rápida convencionales (típicamente utilizados en iluminación) cuando se usan en escenarios operativos normales pueden generar una cantidad significativa de ruido de alta frecuencia (por ejemplo, ruido de RF). Este ruido de alta frecuencia se puede generar debido a la formación del arco eléctrico que ocurre cuando los interruptores se abren o se cierran. Como resultado, tal como se muestra en la Figura 4, este ruido de alta frecuencia  
30 (por ejemplo, ruido de RF) se puede caracterizar por una señal RSSI (Indicador de Intensidad de Señal Recibida) que puede tener un rango de amplitud dinámico significativo y que puede estar presente durante casi 80 milisegundos. Tales señales, debido a que simulan un evento de formación del arco, harán que el microprocesador genere una señal de disparo. Si el ruido de alta frecuencia es de una magnitud suficiente y está presente durante un período de tiempo suficiente como para causar que un valor incrementado de recuento de fallas exceda un valor umbral de falla de arco, se enviará una señal de disparo y se activará un mecanismo de disparo. Por consiguiente,  
35 los AFCI de tipo combinado de la técnica anterior existentes detectarán la presencia de este ruido de alta frecuencia de tipo arco (por ejemplo, ruido de RF) y activarán el mecanismo de disparo que de ese modo resulta en un disparo no deseado. Por lo tanto, el método de la técnica anterior detecta la presencia de fallas de arco simuladas en AFCI de tipo combinado en base al ruido de alta frecuencia (por ejemplo, ruido de RF) independientemente de la  
40 intensidad de la corriente de carga presente.

La presente invención evita el disparo con tal ruido de alta frecuencia (por ejemplo, ruido de RF) que simula un arco. La presente invención evita el disparo molesto mediante la implementación de un retardo temporal. En un aspecto, el retardo temporal se determina en base al cumplimiento de cierto criterio de retardo. El uso del término "criterio" en la presente puede significar una condición singular o un conjunto de condiciones. Por ejemplo, el criterio de retardo  
45 puede estar relacionado con la intensidad relativa de una forma de onda de la corriente (por ejemplo, una forma de onda de la corriente de carga). En particular, en un primer aspecto, se provee un método de detección de una falla de arco, en donde se detecta la presencia de ruido de alta frecuencia (por ejemplo, ruido de RF) (por ejemplo, a través del monitoreo de una señal RSSI). La presente invención detecta la presencia de ruido de alta frecuencia (por ejemplo, ruido de RF) monitoreando las características de la amplitud de la señal RSSI y la amplitud de la forma de  
50 onda de la corriente y a continuación puede implementar un retardo temporal en el cálculo del disparo y la activación de un circuito de disparo durante un cierto período, tal como un período de tiempo o cantidad de semi-ciclos, o hasta

que se cumplan ciertas condiciones o criterios. Por lo tanto, el ruido de alta frecuencia (por ejemplo, ruido de RF) provocado por la formación del arco durante la operación de conmutación en interruptores hogareños puede ser tolerado por un AFCI de tipo combinado que incorpora la presente invención. En algunas formas de realización, si el criterio de retardo no se cumple, entonces el procedimiento de rutina simplemente continúa monitoreando para determinar que se cumpla el primer criterio de formación de arco. Por ejemplo, si las características de amplitud de la corriente de carga están por debajo de un cierto umbral durante un cierto período de tiempo limitado o si el ruido de alta frecuencia (por ejemplo, ruido de RF) presente no persiste más allá de un cierto período de tiempo de modo que no se cumple el criterio de retardo, entonces ningún disparo puede ser activado. Sin embargo, si el ruido de RF causado por una falla de arco real en el cableado eléctrico persiste más allá de un cierto período de tiempo de tal modo que se cumple el criterio de retardo y que todavía se cumple el primer criterio de formación de arco, la presente invención determinará si se cumple el segundo criterio de formación de arco y si es así activar el mecanismo de disparo para desconectar la alimentación de la carga.

Como será evidente, en algunas formas de realización, el retardo temporal puede ser proporcional a la intensidad de la amplitud de una forma de onda de la corriente (por ejemplo, la forma de onda de la corriente de carga). Por lo tanto, la introducción de este retardo tiene como resultado un tiempo de disparo dinámicamente variable en base a la amplitud de la corriente. También se describen en la presente varios métodos diferentes para detectar la intensidad de la forma de onda de la corriente. Sin embargo, debería ser evidente que el retardo se puede fijar dinámicamente en base a la magnitud de la forma de onda de la corriente de acuerdo con cualquier método apropiado. Por lo tanto, la presente invención puede introducir un retardo proporcional a la magnitud de la corriente (por ejemplo, magnitud de la corriente de carga) para asegurarse de que la activación del mecanismo de disparo (por ejemplo, un actuador) solo ocurra si el ruido de alta frecuencia de tipo arco (por ejemplo, ruido de RF) está presente durante un período de tiempo relativamente más largo.

En otro aspecto del método, en primer lugar se determina si se cumple un primer criterio de formación de arco y si es así, entonces se determina si se cumple el criterio de retardo. Si el criterio de retardo no se cumple, entonces no se puede implementar un retardo. Si se cumple el criterio de retardo, entonces se puede implementar un retardo. Ya sea que se implemente o no un retardo, el método determina si se cumple el segundo criterio de formación de arco y a continuación envía una señal de disparo para disparar el disyuntor si se cumple el segundo criterio de formación de arco.

En otro aspecto, para evitar un disparo no deseado del disyuntor por formas de onda de la corriente que simulan eventos de falla de arco (por ejemplo, debido a la presencia de ruido de RF), se provee un aparato de interrupción de fallas eléctricas mejorado. El aparato de interrupción de fallas eléctricas se utiliza en un sistema eléctricamente protegido y está adaptado para llevar a cabo los aspectos del método descrito anteriormente y que se describe con más detalle en la presente a continuación.

Estas y otras formas de realización de métodos, sistemas y aparatos de la invención se explicarán además en la presente con referencia a las Figuras 1 - 8. Los métodos de detección de fallas de arco de baja corriente se describen en la Solicitud de Patente de los EE.UU. N° 11/978.969 presentada el 30 de octubre de 2007 cuyo título es "Systems And Methods For Arc Fault Detection" cuya divulgación se incorpora a la presente en su totalidad a modo de referencia en la presente.

Ahora se describirá una primera forma de realización ejemplificativa de un método de la invención con referencia a la Figura 1 y la Figura 4. El método 100 en el bloque 102 incluye determinar las características de la forma de onda. La determinación de las características de la forma de onda puede incluir medir la amplitud de la forma de onda de la corriente. Por ejemplo, la determinación de las características de la forma de onda puede incluir determinar la amplitud de la corriente que pasa a través de la línea neutra 709 (Figura 7). Opcionalmente, la magnitud de la corriente se puede utilizar en la línea caliente 715. En algunas formas de realización, la determinación de las características de la forma de onda puede incluir la determinación de las características de un componente de alta frecuencia superpuesto (por ejemplo, ruido de RF). Las entradas de un sensor de corriente 711 y un transformador 712 (Figura 7) se pueden procesar y una forma de onda de señal indicativa de la magnitud del ruido de alta frecuencia (por ejemplo, ruido de RF) se puede extraer de las mismas. Por ejemplo, la señal extraída puede ser una señal RSSI 404 tal como se muestra en la Figura 4. La señal RSSI se puede obtener de cualquier circuito eléctrico apropiado, tal como se muestra en la Figura 7. Por ejemplo, la señal RSSI puede ser provista a partir de una aplicación-circuito integrado de aplicación específica (ASIC, por las iniciales en inglés de application specific integrated circuit) 710. El ASIC 710 recibe una primera forma de onda de la corriente de un sensor de corriente 711 y una segunda forma de onda (corriente o tensión) de un transformador de RF 712. El ASIC 710 procesa las formas de onda para producir una señal AFout que puede ser una forma de onda rectificada y acondicionada y una señal RSSI, como así también una señal de cruce por cero. Entonces, estas señales pueden ser utilizadas por el método para determinar si enviar una señal de disparo o implementar un retardo de acuerdo con la invención. Sin embargo, se debe entender que la invención no se limita a procesar una señal RSSI generada a partir de un circuito que monitorea el ruido de alta frecuencia (por ejemplo, ruido de RF). Otros métodos convencionales se pueden utilizar para determinar si disparar el disyuntor, tal como examinar la pendiente y/o la magnitud de una forma de onda de la corriente. Sin embargo, en la forma de realización representada, la señal de ruido de alta frecuencia se define como

que incluye frecuencias por encima de 1 MHz o incluso en algunas formas de realización por encima de 10 MHz. En algunas formas de realización, la señal RSSI está acondicionada para incluir frecuencias entre 18 MHz - 25 MHz. El componente de alta frecuencia se puede extraer de la línea neutra 709, la línea caliente 715 o de ambas utilizando un transformador apropiado y posiblemente otros componentes de conexión eléctrica. Asimismo, la forma de onda de la corriente se puede extraer de un sensor de corriente 711, tal como una toma en la línea neutra 709 o la línea de carga 715. Sin embargo, en la Figura 7 se muestra un sensor de corriente 711 en la línea neutra.

Nuevamente con referencia a la Figura 1, en el bloque de decisión 104, si se cumple un primer criterio de formación de arco, entonces en lugar de un disparo inmediato, tal como en la técnica anterior, en el bloque 106 se implementa un retardo temporal. En el bloque 104, el primer criterio de formación de arco puede ser cualquier criterio de formación de arco apropiado utilizado en sistemas de disyuntores convencionales. En algunas formas de realización, se puede determinar si se cumple el primer criterio de formación de arco examinando una amplitud del componente de ruido de alta frecuencia, tal como una señal RSSI 404 extraída por el ASIC 710 y provista a un microprocesador 720 (Figura 7). Por ejemplo, el primer criterio de formación de arco puede examinar la señal RSSI 404 para una primera cantidad predeterminada de muestras. Un contador de arco se puede incrementar para cada muestra en donde se cumple el criterio de formación de arco específico. Por ejemplo, se puede determinar que se cumple el criterio de formación de arco para la muestra si la amplitud de la señal RSSI para la muestra está por encima de un umbral RSSI prefijado. En una implementación, el primer criterio de formación de arco se puede cumplir si el criterio específico se cumple para una primera cantidad predeterminada de semi-ciclos de la corriente de carga, tal como, por ejemplo, 4 - 5 ciclos. Se pueden utilizar otras cantidades de ciclos. También se puede utilizar otro primer criterio de formación de arco. Por ejemplo, el primer criterio de formación de arco puede determinar si tanto la pendiente de la forma de onda de la corriente en el cruce por cero del semi-ciclo como la amplitud de la forma de onda de la corriente para el semi-ciclo están por encima de los umbrales prefijados.

Si el primer criterio de formación de arco no se cumple (N), entonces el método de detección de fallas de arco puede continuar monitoreando las características de la forma de onda. En función de si se cumple un criterio de formación de arco específico (por ejemplo, RSSI por encima de un umbral) durante un período de tiempo predeterminado, se puede disminuir un contador de fallas de arco o se puede reiniciar a cero. Por ejemplo, si no se detecta una corriente de carga en la forma de onda de la corriente 402 mediante la señal de cruce por cero durante un período de tiempo predeterminado (por ejemplo, aproximadamente 100 milisegundos), entonces el contador de arco se puede reiniciar o disminuir.

Sin embargo, si se cumple (Y) el primer criterio de formación de arco en 104, por ejemplo, tal como se determina por medio de un recuento de fallas de arco de un contador de fallas de arco que excede por primera vez un valor de recuento de arco prefijado, entonces en el bloque 106 se inicia el período de retardo. Durante el período de retardo en el bloque 106, el método de detección de fallas de arco ensaya las características de la forma de onda de la corriente para en el bloque 108 determinar si se cumple el criterio de retardo. El criterio de retardo puede ser cualquier criterio de retardo apropiado que esté relacionado, por ejemplo, con una intensidad o magnitud de la corriente en la forma de onda de la corriente 402. El período de retardo puede ser cualquier período de tiempo predeterminado mayor que cero segundos. Por ejemplo, el período de retardo puede ser un tiempo fijo mayor que cero y hasta aproximadamente 1,0 segundos o incluso entre 0,5 segundos y aproximadamente 1,0 segundos o incluso de aproximadamente 1,0 segundos en algunas formas de realización. Opcionalmente, el retardo puede ser una cantidad predeterminada de semi-ciclos. Se pueden utilizar otros períodos de retardo.

Como se describió anteriormente, el criterio de retardo puede ser cualquier criterio de retardo que examine una magnitud de la forma de onda de la corriente, tal como la corriente de carga durante una cantidad predeterminada de semi-ciclos. Por ejemplo, en una forma de realización, tal como mejor se muestra en la Figura 5, se puede proveer al microprocesador 720 una señal de corriente de carga rectificadas y acondicionada (AFout) del ASIC 710. La señal AFout puede ser una señal de media onda rectificadas representativa de la corriente CA en la línea neutra 709 y se puede proveer a un bloque convertidor analógico a digital (CAD) de un microprocesador 720 del ASIC 710. El bloque CAD puede dar como resultado, por ejemplo, un resultado de 10 bits. El microprocesador 720 puede entonces calcular un valor de amplitud máximo de la señal AFout provista al bloque CAD por cualquier método apropiado. Por ejemplo, se puede utilizar un método para promediar o un método de retención y comparación de muestra. Se pueden utilizar otros métodos de detección de amplitud pico.

Las muestras de la señal AFout se pueden muestrear a cualquier velocidad de muestreo apropiada, tal como una muestra cada 160 microsegundos. Se pueden utilizar otras velocidades de muestreo apropiadas. Los valores de amplitud máxima muestreadas se pueden almacenar en una memoria. La memoria puede incluir una memoria intermedia que se puede categorizar como una memoria intermedia FIFO (First In First Out, Primero en Entrar, Primero en Salir) que contiene una cantidad predeterminada de muestras. Por ejemplo, la cantidad predeterminada de muestras en la memoria intermedia puede estar entre aproximadamente 50 muestras y aproximadamente 200 muestras, en función de la velocidad de la muestra elegida. En algunas formas de realización, la cantidad de muestras en la memoria intermedia puede ser de aproximadamente 100 muestras. Se pueden utilizar otras cantidades de muestras en la memoria intermedia. Las muestras se pueden sumar en la memoria intermedia para proveer una suma de las señales de amplitud AFout durante el período de muestra total de la memoria intermedia.

Por ejemplo, la memoria intermedia puede sumar una cantidad predeterminada de muestras AFout. En otras formas de realización, la memoria intermedia puede ser una suma de cuadrados de una cantidad predeterminada de muestras AFout. Se pueden utilizar otras sumas de algún aspecto de la señal AFout.

5 En esta forma de realización de la invención, de acuerdo con el método FIFO, se almacena una nueva muestra en el frente de la memoria intermedia y la muestra más antigua se elimina de la memoria intermedia. La suma de estas muestras almacenadas (por ejemplo, 100 elementos de memoria intermedia) se puede actualizar entonces en cada período de muestra (por ejemplo, aproximadamente cada 160 microsegundos). La suma de las muestras almacenadas totales (por ejemplo, la suma de las 100 muestras almacenadas) provee por lo tanto un método para promediar la señal como así también rastrear la tendencia general de la magnitud pico de la señal AFout.

10 La Figura 5 ilustra un ejemplo de una traza de la señal AFout 502 y una correspondiente traza que ilustra una suma de 100 muestras AFout 504 durante un período de tiempo muestreado. Tal como se muestra, la suma de las muestras AFout captura y rastrea el pico de la señal AFout. Una clasificación de corriente de carga típica de muchos interruptores hogareños es de aproximadamente 15 amperios de pico. El noventa por ciento de la corriente nominal es de aproximadamente 13,5 amperios. Un análisis de una corriente de carga típica de 13,5 amperios procesada por el ASIC y la señal rectificadora de onda completa resultante que muestreó el microprocesador 720 tuvo como resultado una suma de las muestras AFout. Se encontró que el valor de la media de esta suma sobre 100 muestras es cercano a una constante de aproximadamente 2375. Por consiguiente, este número se seleccionó como representativo de la constante umbral de retardo de la corriente de carga. Sin embargo, se pueden elegir y utilizar otros valores de la constante umbral de retardo de la corriente de carga.

20 Nuevamente con referencia a la Figura 1, una vez que el valor del recuento de fallas alcanza una vez el umbral de recuento de fallas (es decir, en 104 se cumple el primer criterio de formación de arco), un contador de disparo interno se puede fijar en 1 (modo de retardo) y en el bloque 106 se puede activar un contador de recuento de retardo interno en el microprocesador 720. El contador de recuento de retardo se puede incrementar en una cantidad predeterminada en cada período de muestreo. Por ejemplo, el contador de recuento de retardo se puede incrementar en un número entero igual a 1 en cada período de muestra (por ejemplo, cada 160 microsegundos). Se pueden utilizar otros números enteros como incrementos, tales como 2, 3, 4, etcétera. El contador de recuento de retardo se puede reiniciar o borrar si no se demostró actividad de la corriente de carga, por ejemplo, al examinar una señal de máscara de cruce por cero durante más que un tiempo predefinido (por ejemplo, de aproximadamente 104 milisegundos). El contador de recuento de retardo también se puede reiniciar o borrar si ya no se detecta una actividad de formación de arco (por ejemplo, actividad de la señal RSSI baja o nula (por debajo de un umbral)) del ASIC 710 para una cantidad predeterminada de muestras que de ese modo indica que no hay formación de arcos. El contador de recuento de retardo también se puede reiniciar o borrar una vez que ha transcurrido un tiempo de retardo fijo predeterminado (por ejemplo, si ha transcurrido 1 segundo de tiempo de retardo). Cada uno de los anteriores son ejemplos en el bloque 108 de cuando el criterio de retardo no se cumple (N) y en donde el método simplemente continúa monitoreando la forma de onda para el primer criterio de formación de arco en la actividad del bloque 104.

40 Un ejemplo de cuando se cumple (Y) el criterio de retardo se muestra en la Figura 6. Durante el retardo, el valor de recuento de fallas de arco continúa incrementándose o disminuyendo en base a la intensidad de la señal RSSI del ASIC 710. El valor de recuento de fallas de arco puede alcanzar el umbral de disparo múltiples veces, una vez que en el bloque 106 el contador de recuento de retardo se activa durante el período de retardo (durante el modo de retardo). Sin embargo, en el bloque 108 el contador de disparos continúa fijo en 1 (modo de retardo) y no tiene lugar un cambio del estado de alerta hasta que se cumple (Y) el criterio de retardo. Tal como se visualiza en la Figura 6, el contador de retardo se muestra siendo incrementado en la traza 602. El contador de recuento de retardo se muestra siendo incrementado en una cantidad fija de unidades por cada sucesiva toma de muestra. También se puede proveer una señal de diferencia 604. La señal de diferencia 604 puede ser una constante predeterminada menos la suma de cualquier parámetro relacionado con la señal AFout del ASIC 710. En algunas formas de realización, el parámetro relacionado con la señal AFout es una suma de las muestras AFout durante un tiempo predeterminado o cantidad de muestras predeterminada. Por ejemplo, la suma de la señal AFout sobre 100 muestras en una memoria intermedia está representada por la traza 504. Tal como se muestra en la Figura 6, a medida que se detecta una amplitud AFout en aumento del ASIC 710, la suma AFout en la memoria intermedia aumenta en valor en el tiempo. Efectivamente, esto sucede porque se elimina un valor relativamente bajo y se agrega un valor relativamente más alto a la memoria intermedia en base a las reglas FIFO.

55 En este ejemplo, la señal de diferencia 604 está compuesta de una constante (por ejemplo, 2375) menos la suma de las muestras AFout en la memoria intermedia que contiene múltiples muestras. Una vez que en el bloque 106 se inicia el período de retardo, el contador de recuento de retardo se incrementa para cada período de muestra y lo mismo para la señal de diferencia. Para cada incremento, el valor del recuento de retardo se compara con la señal de diferencia (por ejemplo, 2375 menos la suma de las muestras AFout). Cuando el recuento del contador de retardo es mayor o igual que la señal de diferencia (por ejemplo, 2375 menos la suma de las muestras AFout), se activa un modo activo de disparo (por ejemplo, el modo de alerta 2). En el bloque 108, el modo activo de disparo es un modo de alerta que se implementa cuando se cumple (Y) el criterio de retardo.

Una vez activado el modo activo de disparo, el método continúa monitoreando la forma de onda de la corriente 402. Si en el bloque 110 se cumple (Y) el segundo criterio de formación de arco, tal como para una segunda cantidad predeterminada de muestras o semi-ciclos, entonces en el bloque 112 el aparato de detección de fallas de arco (por ejemplo, el disyuntor) 700 se dispara enviando en el bloque 111 una señal de disparo desde el microprocesador 720 a un circuito de disparo 705. La señal de disparo activa un accionador de disparo 709 para abrir un conmutador 716 y de ese modo se quita la energía de la carga 706 (véase la Figura 7). Por lo tanto, de acuerdo con un primer aspecto de la invención, se implementa un retardo después de que se alcanza un valor umbral de recuento de arco. En lugar de enviar una señal de disparo, el microprocesador 720 continúa procesando la señal de la forma de onda e incrementa/disminuye el valor de recuento de fallas de arco. Por ejemplo, el monitoreo se puede basar en la comunicación con un ASIC 710. En la forma de realización descrita, el modo activo de disparo solo se activa si se cumple (Y) el criterio de retardo antes de que el contador de retardo se desconecta completamente al alcanzar el tiempo de retardo fijado. Si se cumple (Y) el criterio de retardo antes de que el contador de retardo alcanza su límite predeterminado, entonces la presente invención opera eficazmente para implementar un retardo que es proporcional a las características de la amplitud de la corriente de carga de la forma de onda de la corriente 402. Después de que en el bloque 108 se cumple (Y) el criterio de retardo, el método continúa monitoreando las características de la forma de onda para el segundo criterio de formación de arco. El segundo criterio de formación de arco puede ser el mismo que el primer criterio de formación de arco. Por ejemplo, una señal RSSI 404 del ASIC 710 se puede detectar y medir contra un umbral RSSI. Si se cumple (Y) en el bloque 110 el segundo criterio de formación de arco durante un tiempo, muestras o cantidad de semi-ciclos predeterminados, entonces en el bloque 111 se envía una señal de disparo. Por ejemplo, el segundo criterio de formación de arco puede ser que se cumple un umbral RSSI para una cierta cantidad de muestras. Se puede utilizar otro segundo criterio de formación de arco apropiado.

Por lo tanto, ahora debería ser evidente que después de que en el bloque 108 se cumple (Y) el criterio de retardo y si el ruido tipo arco no disminuye después de un cierto período adicional (por ejemplo, período de tiempo, muestras o cantidad de semi-ciclos), el aparato 700 de detección de fallas de arco quitará la energía de la carga 706.

Tal como se muestra en la Figura 7, el ASIC analógico 710 puede incluir un sistema de acondicionamiento de corriente alterna que acondiciona la forma de onda de la corriente detectada por el sensor de corriente 711. La unidad lógica de acondicionamiento de corriente alterna puede generar una señal representativa de la corriente de carga que fluye por el AFCI de tipo combinado. El sistema de acondicionamiento de corriente alterna también puede proveer una rectificación de onda completa que procesa la corriente alterna para el análisis de la señal de media onda, como para determinar una amplitud de semi-ciclo y cruces por cero. La señal de salida acondicionada del ASIC 710 se referencia en la presente como la señal "AFout" y es simplemente una senoide rectificada y filtrada, tal como se muestra en la Figura 6B.

De acuerdo con una forma de realización alternativa, también se puede tener en consideración el cambio de la suma de las muestras AFout, de modo que si las magnitudes de los semi-ciclos de la corriente de carga aumentan rápidamente, en consecuencia se pueden modificar el contador de retardo o la señal de diferencia. Por ejemplo, se puede capturar y almacenar en la memoria cada cantidad predeterminada de muestras (por ejemplo, cada 100<sup>ava</sup> iteración), la suma de las muestras AFout como una variable (NewSum). Esta suma (NewSum) se puede comparar con el valor previo (PrevSum) calculado a partir de una cantidad predeterminada de muestras previas (por ejemplo, 100 muestras previas). Si la suma de la suma de muestras AFout (New Sum) calculada en este caso es mayor que la suma previa (PrevSum), entonces se puede utilizar una relación de la diferencia (NewSum/PrevSum) para modificar dinámicamente el incremento del contador de retardo. Por ejemplo, si el tiempo se incrementa normalmente por un número entero por ciclo de muestras, NewSum es 1000 y Prev Sum es 500, entonces el contador de retardo se puede incrementar por un factor de  $1000/500 = 2$ , es decir, el número entero 2. De esta manera, el contador de retardo puede acelerarse de modo que se acortará el retardo y el modo de disparo activo se alcanzará relativamente más rápido. Opcionalmente, el factor se puede aplicar a la señal de diferencia con el mismo resultado y es que se alcanza relativamente más rápido el modo activo de disparo. Se pueden utilizar métodos alternativos para proveer un incremento en base a una velocidad de cambio de la corriente de carga. Por lo tanto, efectivamente el período de retardo se incrementa si se detecta una disminución en la amplitud de una forma de onda de la corriente, y disminuye si se detecta un aumento en la amplitud de una forma de onda de la corriente.

Otra forma de realización del método de detección de fallas de arco 200 se muestra en la Figura 2. En esta forma de realización, como en la forma de realización anterior, las características de la forma de onda se determinan y se miden en 202. La forma de onda de la corriente se puede acondicionar para proveer una señal de ruido de alta frecuencia (por ejemplo, una señal RSSI 404), tal como se describió previamente. Del mismo modo que en la forma de realización anterior, en primer lugar en el bloque 204 se determina si se cumple el primer criterio de formación de arco. Por ejemplo, el primer criterio de formación de arco se puede cumplir si se excede el umbral RSSI durante un primer período predeterminado (período de tiempo, cantidad de muestras o semi-ciclos o la forma de onda de la corriente). A continuación, en el bloque 208 se determina si se cumple el criterio de retardo. El criterio de retardo puede ser si la magnitud de la corriente del semi-ciclo cumple con un umbral de magnitud de la corriente de la señal AFout (por ejemplo, del ASIC 710). Se puede utilizar cualquier método apropiado para determinar si se excede el umbral de magnitud.

Se puede lograr una forma para determinar si se excede un umbral de corriente mediante el uso de un circuito comparador 800, tal como se describe en la Figura 8. Este circuito comparador 800 se puede ubicar entre el ASIC 710 y el microprocesador 720 en la Figura 7. La Figura 8 ilustra que la señal AFout del ASIC 710, que está conectada con un circuito comparador 800 en la toma 805 y la toma de salida 810 (que se muestra como ZCTest) del circuito comparador 800, se alimenta con una entrada del microprocesador 720. El nivel relativo de comparación se puede modificar a cualquier valor umbral. Con propósitos de ilustración, el valor umbral del nivel de comparación se puede fijar en 10 amperios. Para la corriente de carga con una amplitud mayor que 10 amperios, la salida del circuito comparador 800 es una señal con modulación por ancho de pulsos (PWM, por las iniciales en inglés de pulse width modulation) en la toma 810, tal como se muestra en la Figura 6C. Esta señal con modulación por ancho de pulsos (PWM) se suministra al microprocesador 720, que es operativo para monitorear la PWM. Si en la salida del circuito comparador 800 se presenta y se detecta una señal baja sin modulación por ancho de pulsos (tal como se muestra en la Figura 6D), se interpreta que AFout es inferior a 10 amperios. Como alternativa, una PWM (una señal de conmutación, tal como se muestra en la Figura 6C) donde la magnitud cambia (por ejemplo, una onda cuadrada detectada) a 60 Hz, se interpreta como mayor a 10 amperios. En otras palabras, si la señal AFout está por encima del umbral de magnitud, se provee una señal de conmutación (como en la Figura 6C) y si es inferior, no se provee señal desde el circuito comparador 800 (tal como se muestra en la Figura 6D).

Nuevamente con referencia a la Figura 2, si en el bloque 208 está presente la señal PWM, el criterio de retardo no se cumple (N), es decir, se detecta una corriente relativamente alta en AFout por encima del umbral y en el bloque 210 no se provee un retardo. Sin embargo, si se detecta un mínimo en la toma 810, es decir, no se detecta una señal PWM, tal como en la Figura 6D, en el bloque 208 se cumple (Y) el criterio de retardo y se implementa un retardo en el bloque 212. El período de retardo del retardo en el bloque 212 puede ser una cantidad de tiempo fija o cantidad de semi-ciclos fija. Por ejemplo, el tiempo de retardo puede ser mayor que cero y menor que aproximadamente 1,0 segundos. Se pueden utilizar otros tiempos de retardo. Una vez que en el bloque 214 se cumple (Y) el período de retardo, el método de detección de fallas de arco 200 determina en el bloque 216 si se cumple el segundo criterio de formación de arco. Si en el bloque 216 se cumple (Y) el segundo criterio de formación de arco, en el bloque 211 se envía una señal de disparo al circuito de disparo y en el bloque 218 se dispara el aparato de detección de fallas de arco 700 (por ejemplo, un disyuntor). Al dispararse, el método de detección de fallas de arco 200 se puede detener hasta que se reinicie el aparato de detección de fallas de arco 700, en ese momento, el método de detección de fallas de arco 200 puede comenzar de nuevo. Si en el bloque 216 no se cumple (N) el segundo criterio de formación de arco, el método de detección de fallas de arco 200 continúa monitoreando las características de la forma de onda para el criterio de formación de arco y se pueden reiniciar todos los contadores.

Si en 214 no se cumple (N) el período de retardo, el método de detección de fallas de arco 200 puede continuar probando si se cumple el criterio de retardo continuando en el bloque 220 para ver si todavía se cumple el criterio de formación de arco. El criterio de formación de arco puede ser que la magnitud de la señal RSSI está todavía por encima de una magnitud umbral. Se puede utilizar otro criterio de formación de arco. Si en el bloque 220 el criterio de formación de arco todavía se cumple (Y) y en el bloque 208 todavía se cumple (Y) el criterio de retardo, entonces el método de detección de fallas de arco 200 continúa ciclando hasta que se cumple el período de retardo. Si en cualquier momento durante el ciclo, en el bloque 208 no se cumple (N) el criterio de retardo, tal como por una alta corriente detectada en la señal AFout, entonces no se implementa retardo adicional, y si en el bloque 216 se cumple (Y) el segundo criterio de formación de arco, el aparato de detección de fallas de arco 700 se dispara en el bloque 218.

La Figura 3 ilustra otra implementación alternativa de un método de detección de fallas de arco 300 en el que se pueden implementar múltiples retardos. Como antes, se puede detectar la presencia de una salida PWM de la toma 810 de un circuito comparador 800. La presente forma de realización implementa un retardo de dos niveles. Las características de la forma de onda se miden y se determinan en el bloque 302 y en el bloque 304 se determina que se cumple (Y) el primer criterio de formación de arco. Si PWM está conmutando, es decir, en el bloque 308 no se cumple (N) el primer criterio de retardo porque la señal AFout es relativamente grande, en 314 se implementa un retardo más corto. Por ejemplo, cuando un valor de recuento de fallas de arco ha alcanzado el umbral de recuento de arco para indicar un disparo 2 veces, el microprocesador 720 puede enviar una señal de disparo que dispara el disyuntor. Si PWM no está alternando, es decir, en el bloque 308 se cumple (Y) el primer criterio de retardo, el microprocesador puede enviar una señal de disparo que dispara el aparato de detección de fallas de arco 700 en el bloque 322 cuando el valor de recuento de fallas ha alcanzado 4 veces el umbral de falla de arco de disparo. En una alternativa, el recuento de disparos para el disparo "más lento" se puede modificar dinámicamente si es necesario. En otras palabras, se puede aplicar un factor si la magnitud de la señal AFout es relativamente más grande, que así permite un disparo relativamente más rápido. Como en las formas de realización anteriores, el envío de la señal de disparo puede ser opcionalmente dependiente del segundo criterio de formación de arco que se cumple en el bloque 320. Se puede utilizar cualquier segundo criterio de formación de arco apropiado, tal como, por ejemplo, exceder una magnitud de umbral RSSI durante un período de tiempo, cantidad de muestras o cantidad de semi-ciclos de la forma de onda de la corriente. Se puede utilizar otro segundo criterio de formación de arco. De manera similar a la descrita en la presente, se pueden implementar más de dos niveles de retardo (tales como 3, 4, 5, etcétera), en que el nivel (longitud) de retardo es proporcional o está relacionada con la magnitud de la señal AFout.



Tal como se ilustra en la Figura 7, el aparato de detección de fallas eléctricas 700 puede incluir un alojamiento 701 que incluye un circuito de detección de fallas, un circuito de disparo 705 adaptado para recibir una señal de disparo de un microprocesador 720 en la línea 721 y enviar una señal de accionamiento en la línea 722 a un accionador de disparo 709 para abrir un conmutador 716 del aparato de detección de fallas eléctricas 700. La línea de puntos 718 conectada entre el accionador de disparo 709 y el conmutador 716 es indicativa de un enlace o conjunto mecánico que tras el accionamiento de un accionador de disparo 709 causará la apertura mecánica del conmutador 716 interrumpiendo de ese modo la energía eléctrica a la carga 706. Se puede proveer un circuito de alimentación 704 que está adaptado para proveer energía a los diversos componentes del sistema (por ejemplo, microprocesador 720, circuito de disparo 705, accionador de disparo 709, sensores, etcétera). El aparato de interrupción de fallas eléctricas 700 también puede incluir un circuito de prueba (que no se muestra) que incluye un botón o conmutador para iniciar manualmente un proceso de autocomprobación y puede incluir un indicador audible o visual, tal como una pantalla (que no se muestra) para emitir el estado, aptitud y/o información de fallas asociada con el aparato de detección de fallas eléctricas 700. Está contemplado que el aparato de detección de fallas eléctricas 700 puede incluir elementos adicionales, diferentes y/o menor cantidad que los enumerados anteriormente.

Tal como se ilustra en la Figura 7, el aparato de detección de fallas eléctricas 700 puede estar eléctricamente conectado en sus terminales con el panel neutro y la línea caliente y con uno o más circuitos de carga eléctrica que incluye una o más cargas eléctricas 706. El aparato de detección de fallas eléctricas 700 de la invención está configurado y adaptado para monitorear las señales eléctricas asociadas con los uno o más circuitos de carga eléctrica. En particular, el monitoreo se puede realizar en la forma de realización mostrada por al menos un sensor de corriente 711 en la línea neutra 709. El sensor de corriente 711 puede extraer una señal indicativa de la magnitud y la frecuencia de la corriente eléctrica en la línea neutra 709. Además, se puede proveer un transformador 712 para monitorear el ruido de alta frecuencia (por ejemplo, ruido de RF) en la línea caliente 715, la línea neutra 709 o tanto la línea caliente 715 como la línea neutra 709. El transformador 712 puede ser la Parte # WBC16-1TLB disponible de COILCRAFT de Cary, Illinois o la Parte # ETC16-1TR-2TR disponible de MA/COM Technology Solutions de Lowell, Mass. Se pueden utilizar otros transformadores. Asimismo, se puede implementar un sensor de corriente en la línea caliente 715. Se puede proveer un ASIC 710 para procesar las señales del sensor de corriente 711 y el transformador 712. El ASIC 710 puede funcionar para proveer la señal AFout, una señal de cruce por cero y una señal de alta frecuencia (por ejemplo, una señal RSSI) al microprocesador 720. En el sistema de detección de fallas de arco 700, se puede proveer acondicionamiento de corriente alterna, amplificación, filtración y rectificación de onda completa de la señal de la forma de onda de la corriente del sensor de corriente 711 por medio del ASIC 710.

La señal AFout del ASIC 710 se puede proveer al microprocesador 720 para su análisis por el microprocesador 720. El ASIC 710 también puede generar la señal RSSI mezclando, filtrando y amplificando el ruido de alta frecuencia (por ejemplo, ruido de RF) conectado con el transformador 712. El cruce por cero se puede generar a partir de la señal AFout utilizando un comparador en el ASIC 710. Estas señales se procesan tal como se describió anteriormente para determinar si se debe enviar una señal de disparo en la línea 721 al circuito de disparo 705.

El aparato de interrupción de fallas eléctricos 700 puede opcionalmente incluir un circuito diferencial 707 conectado eléctricamente con un sensor diferencial 708. El sensor diferencial 708 puede ser un transformador diferencial. Tales transformadores diferenciales son bien conocidos y no se explicarán en la presente. En la forma de realización mostrada, tanto la línea neutra 709 y la línea caliente 715 pueden pasar a través del sensor diferencial 708. La señal del sensor diferencial 708 se provee a un circuito diferencial 707. El circuito diferencial 107 funciona para proveer al microprocesador 720 con dos señales PWM. Ambas señales PWM corresponden a la señal de entrada que es mayor que, por ejemplo, los umbrales fijos determinados para 50 mA y 250 mA de corriente, respectivamente. Se pueden utilizar otros valores umbral. Una vez que la señal PWM es recibida por el microprocesador 720, se calcula y se almacena el ancho de pulso de la señal. Por ejemplo, si el ancho de pulso de la señal PWM está entre límites (por ejemplo, mayor que 3 ms y menor que 9 ms) para el comparador de 50 mA, se puede incrementar un contador de fallas diferencial. Si el contador de fallas diferencial es mayor que un umbral predeterminado, el microprocesador 720 envía una señal de disparo al circuito de disparo 705, en que el circuito diferencial 707 tiene uno o más amplificadores que se pueden conectar eléctricamente con el sensor diferencial 708 (por ejemplo, el transformador). Componentes adicionales de filtrado analógico o digital y/o acondicionadores se pueden incluir en el circuito diferencial 707. Los amplificadores pueden generar señales digitales de salida en nodos de salida para el microprocesador 720. Las salidas en los nodos de salida son indicativas de dos corrientes de fallas diferenciales diferentes y se utilizan para determinar, por ejemplo, los niveles de la corriente de falla diferencial correspondientes a fallas de 50 mA y 250 mA, respectivamente.

El aparato de detección de fallas de arco 700 puede incluir uno o más componentes eléctricos o circuitos analógicos o digitales conectados eléctricamente con un microprocesador 720. El microprocesador 720 puede ser, por ejemplo, un procesador ATtiny461 disponible de ATMEL. El microprocesador 720 puede incluir uno o más dispositivos de memoria para almacenar información asociada con el aparato de detección de fallas de arco 700. Los dispositivos de memoria pueden incluir cualquier tipo de dispositivo de memoria apropiado para el almacenamiento de datos asociados con las operaciones del aparato de detección de fallas de arco 700. Se pueden utilizar otros tipos de microprocesadores 720. Se puede utilizar cualquier procesador apropiado con la capacidad de procesar la forma de onda de la corriente de entrada y la señal (por ejemplo, ruido de RF) de alta frecuencia, procesarlas y suministrar

5 una señal de disparo al circuito de disparo 705. Está contemplado que pueden estar asociados con el aparato de detección de fallas de arco 700 componentes adicionales, diferentes y/o en menor cantidad. Como debería ser evidente, en una forma de realización alternativa, una señal amplificada y acondicionada se puede proveer desde los sensores 711 y el transformador 712 al microprocesador 720 y toda rectificación y cálculos pueden ser realizados por el microprocesador 720 en lugar de un ASIC 710.

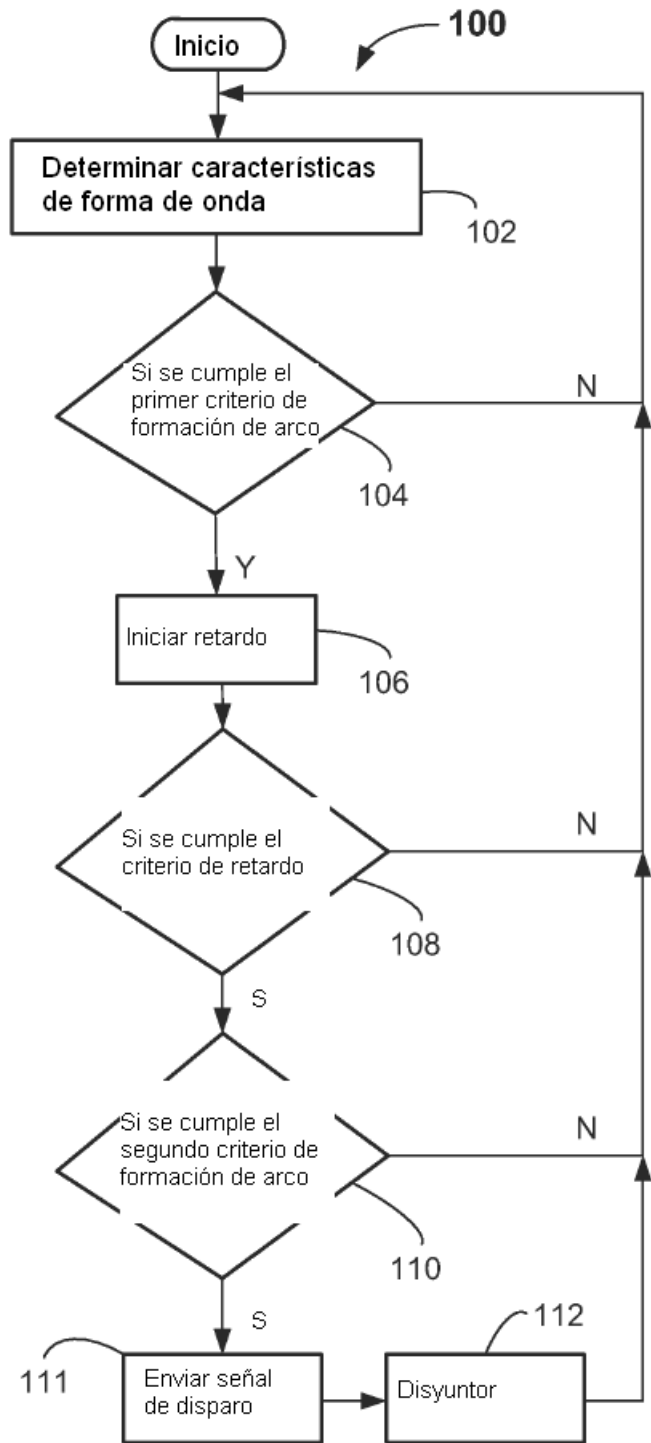
10 Los cálculos y comparaciones internas de acuerdo con los aspectos de la invención descritos en la presente pueden incrementar un contador de arco cuando está en el modo activo de disparo. Cuando se excede un umbral de recuento de arco, una señal de disparo se envía en la línea 721 al circuito de disparo 705. En otras formas de realización, se puede conseguir un contador de falla de arco mediante la provisión de una carga apropiada para un circuito analógico que contiene un capacitor. Al alcanzar una magnitud de carga predeterminada (análoga al umbral del contador), se puede proveer una señal de disparo a un accionador de disparo 709 para abrir el interruptor 716. Tras el envío de la señal de disparo, todos los contadores de fallas de arco y los contadores de retardo se pueden llevar a cero.

15 Los expertos en la técnica podrán apreciar fácilmente que la presente invención es susceptible a una amplia utilidad y aplicación. Muchas formas de realización y adaptaciones de la presente invención que serán distintas a las descritas en la presente como así también muchas variaciones, modificaciones y disposiciones equivalentes serán evidentes o razonablemente sugeridas por la presente invención y su descripción anterior, sin apartarse de la sustancia o el alcance de la presente invención.

**REIVINDICACIONES**

1. Un método de detección de fallas de arco eléctrico que comprende:  
determinar si se cumple un primer criterio de formación de arco,  
5 iniciar un período de retardo si se cumple el primer criterio de formación de arco, durante el período de retardo, determinar si se cumple el criterio de retardo, y si se cumple el criterio de retardo, determinar si se cumple un segundo criterio de formación de arco,  
caracterizado porque el criterio de retardo comprende un contador de retardo (602) que es mayor que una señal de diferencia (604) dentro de un período de tiempo predefinido,  
10 en donde la señal de diferencia comprende una constante menor que una suma (504) de una cantidad de señales AFout (502), en donde las señales AFout (502) son muestras de datos de la forma de onda de la corriente acondicionada.
2. El método de acuerdo con la reivindicación 1, que además comprende:  
si se cumple el segundo criterio de formación de arco, enviar una señal de disparo.
3. El método de acuerdo con la reivindicación 1, que además comprende:  
15 si el criterio de retardo no se cumple, poner a cero un contador de retardo después de un período de tiempo de retardo fijo y continuar determinando si se cumple el primer criterio de formación de arco.
4. El método de acuerdo con la reivindicación 1, que además comprende enviar una señal de disparo y disparar un disyuntor después que se cumple el segundo criterio de formación de arco.
5. El método de acuerdo con la reivindicación 1, en donde determinar el primer criterio de formación de arco  
20 comprende incrementar un contador de arco cuando se cumple el criterio de formación de arco específico, y comparar un recuento de arco del contador de arco con un umbral de recuento de arco.
6. El método de la reivindicación 1, en donde determinar el primer criterio de formación de arco comprende determinar si una amplitud de una señal del indicador de intensidad de señal recibida está por encima de un umbral para un primer período predeterminado.
7. El método de acuerdo con la reivindicación 1, en donde determinar si se cumple un segundo criterio de  
25 formación de arco comprende incrementar un contador de arco y comparar un recuento de arco del contador de arco con un umbral de recuento de arco.
8. El método de acuerdo con la reivindicación 1, en donde el contador de retardo se incrementa en al menos un número entero para cada período de muestra.
9. Un aparato de detección de fallas eléctricas, que comprende:  
30 un circuito eléctrico adaptado para monitorear una forma de onda de la corriente y el ruido de alta frecuencia, y  
un circuito eléctrico conectado con un microprocesador, en que el microprocesador está adaptado para determinar si se cumple el primer criterio de arco, iniciar un retardo en base a si se cumple el criterio de retardo y enviar una señal de disparo si se cumple el segundo criterio de arco, en que el microprocesador está además adaptado para realizar  
35 un método de acuerdo con la reivindicación 1.
10. Un sistema protegido eléctricamente, que comprende:  
una carga eléctrica y un aparato de interrupción de fallas eléctricas de acuerdo con la reivindicación 9 conectado con la carga eléctrica.

FIG. 1



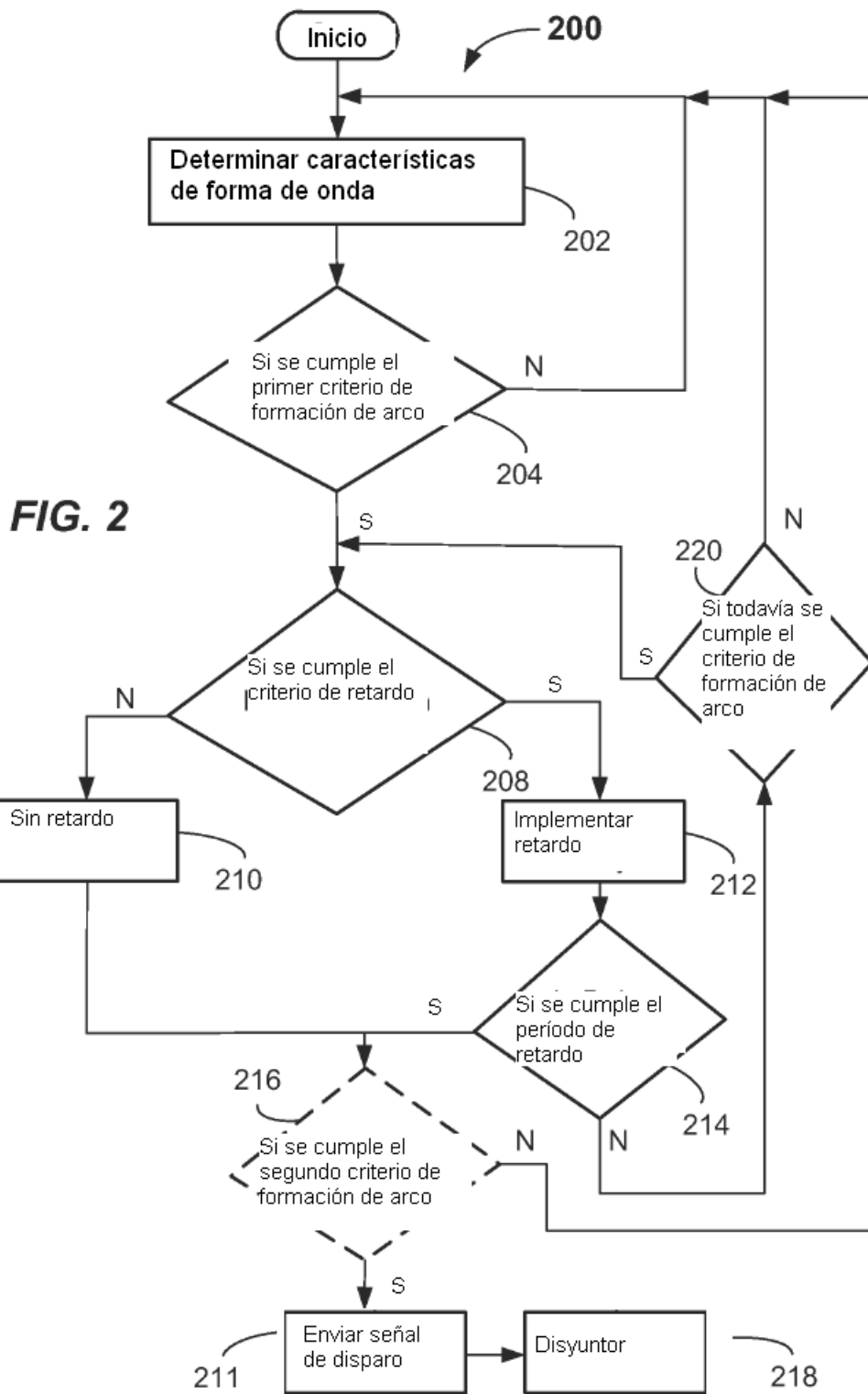
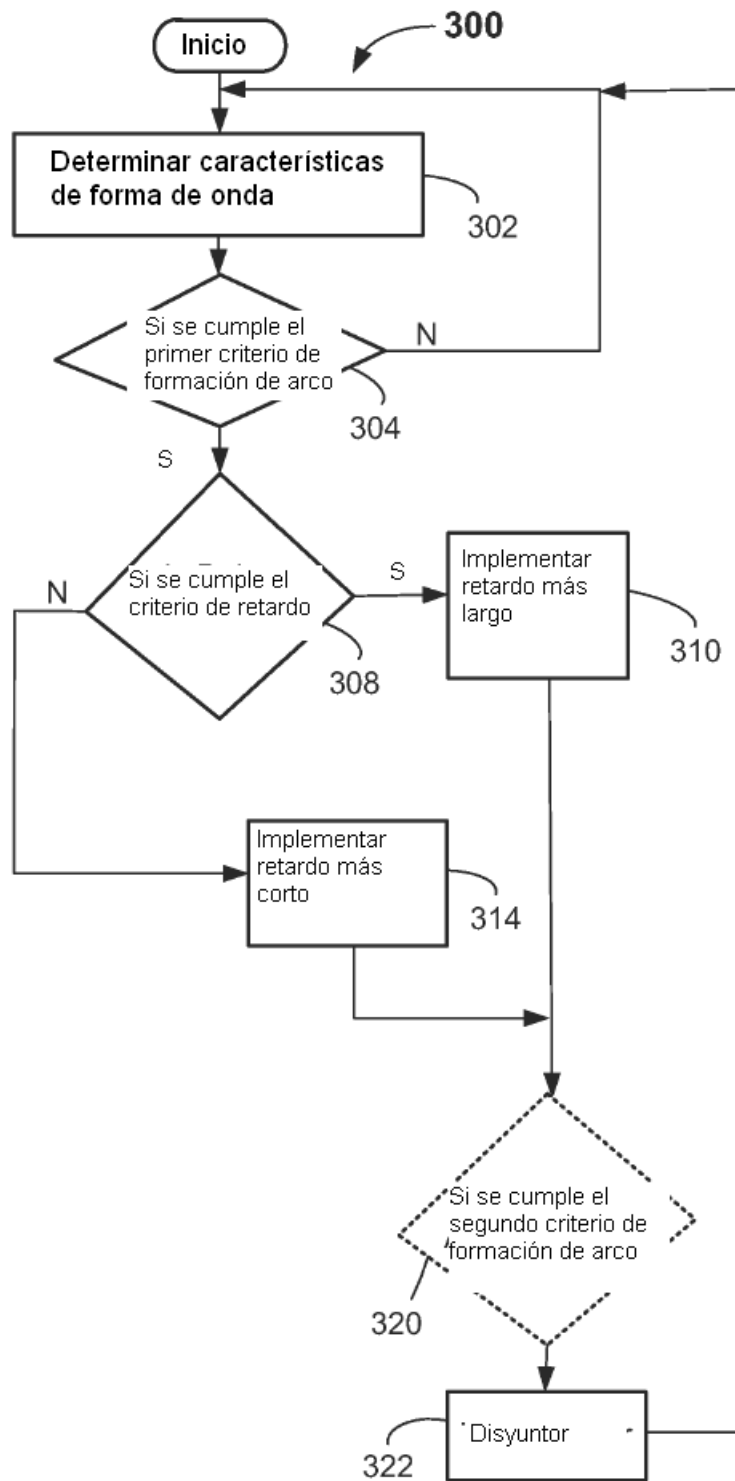
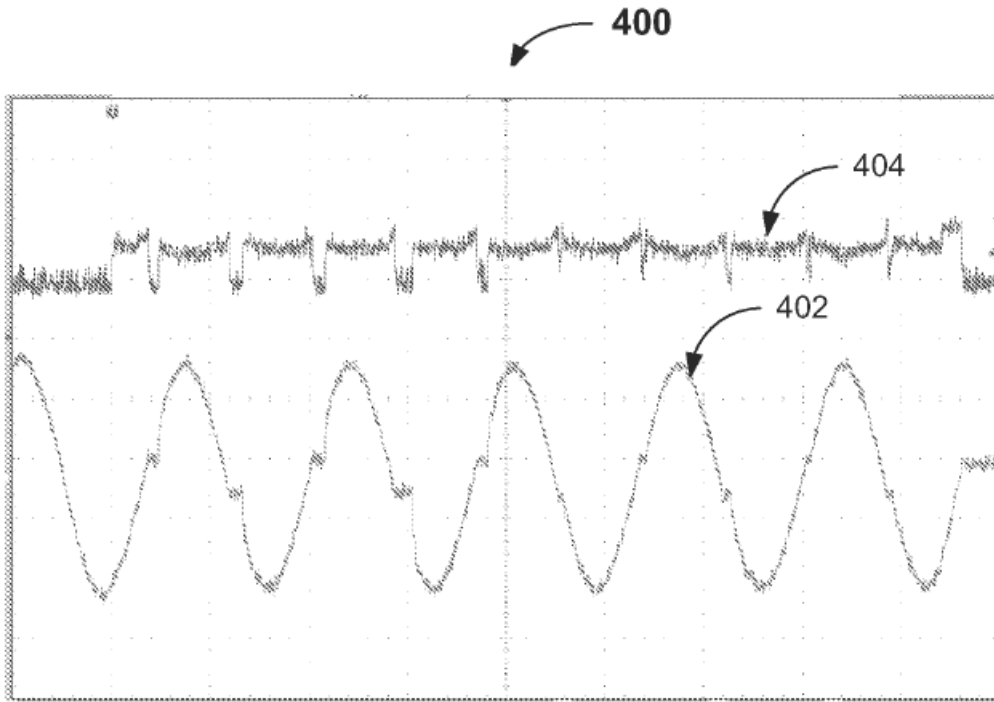
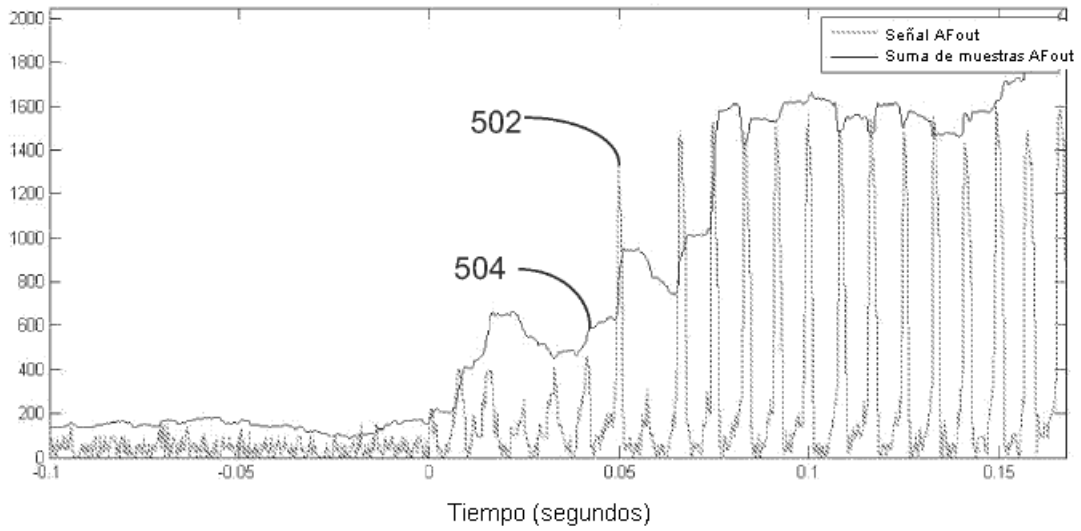


FIG. 3

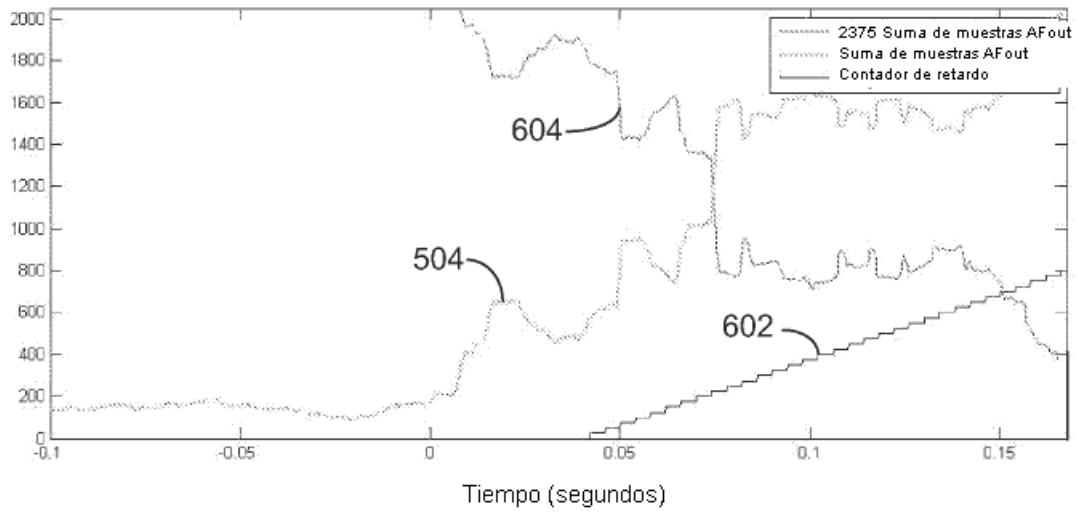




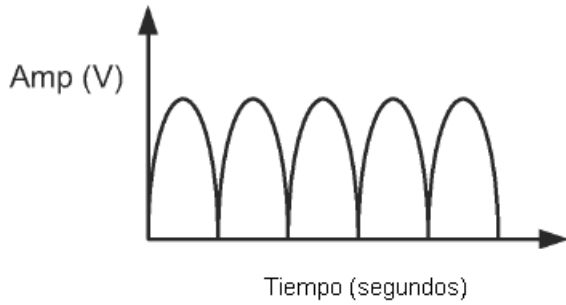
**FIG. 4**



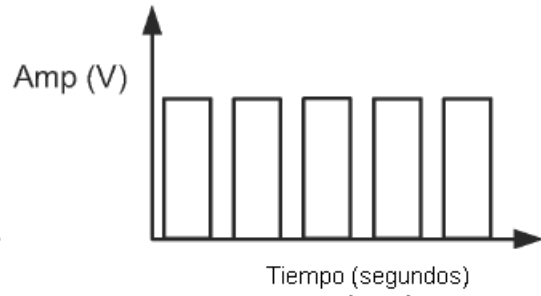
**FIG. 5**



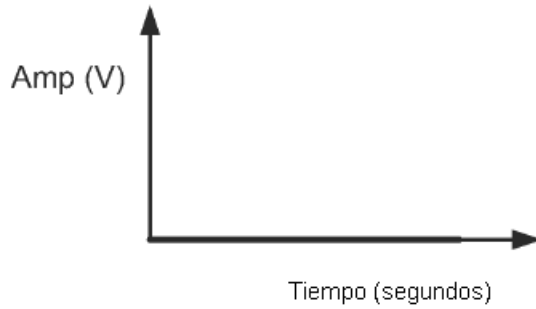
**FIG. 6A**



**FIG. 6B**

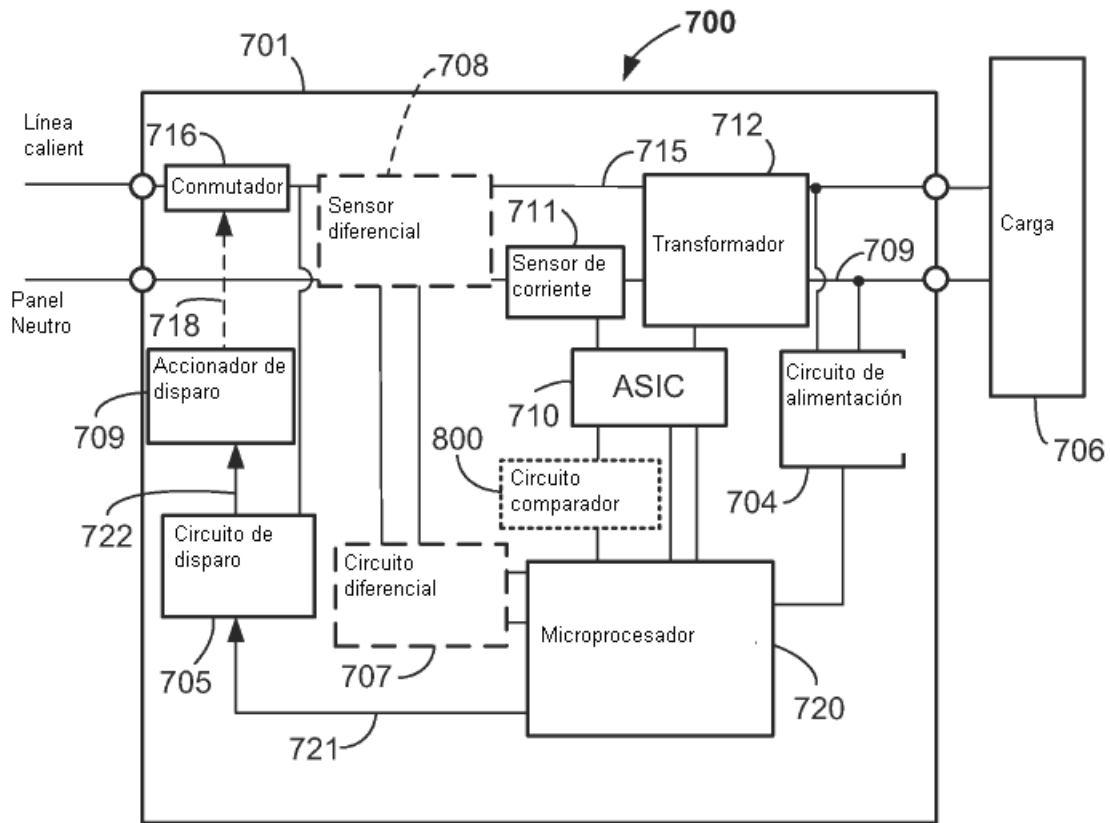


**FIG. 6C**

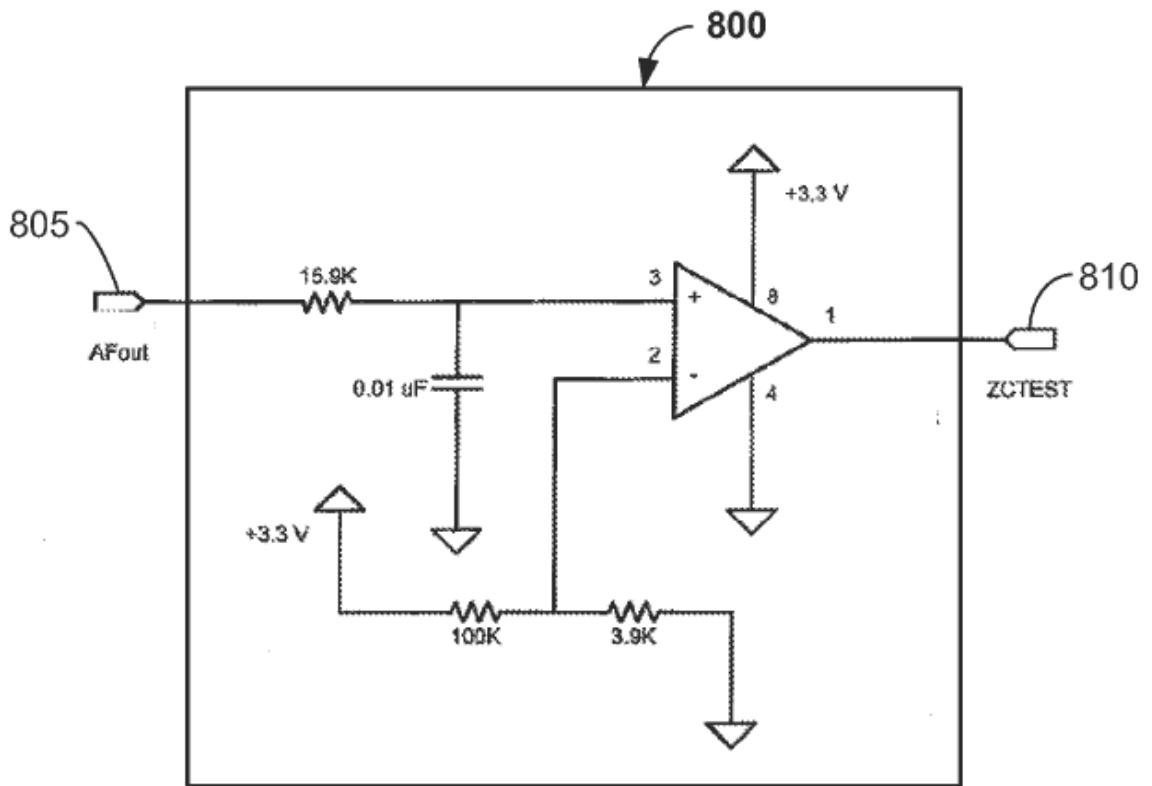


**FIG. 6D**





**FIG. 7**



**FIG. 8**