

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 656 342**

51 Int. Cl.:

**H02M 3/337** (2006.01)

**H02M 3/335** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **19.01.2012 PCT/EP2012/050811**

87 Fecha y número de publicación internacional: **26.07.2012 WO12098201**

96 Fecha de presentación y número de la solicitud europea: **19.01.2012 E 12700410 (9)**

97 Fecha y número de publicación de la concesión europea: **25.10.2017 EP 2666236**

54 Título: **Convertidor de potencia resonante**

30 Prioridad:

**19.01.2011 EP 11151382**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**26.02.2018**

73 Titular/es:

**ABB B.V. (100.0%)  
George Hintzenweg 81  
3068 Rotterdam, NL**

72 Inventor/es:

**KARDOLUS, MENNO;  
SCHIJFFELEN, JOS;  
GRÖNINGER, MARK y  
VAN CASTEREN, DOLF**

74 Agente/Representante:

**UNGRÍA LÓPEZ, Javier**

ES 2 656 342 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Convertidor de potencia resonante

5 La invención se refiere a un convertidor de potencia resonante incluyendo un depósito de resonancia formado por un componente de capacitancia y un componente de inductancia, al menos dos conmutadores conectados al depósito de resonancia y una fuente de voltaje en una configuración de puente, un número de condensadores amortiguadores conectados en paralelo a cada uno de los conmutadores, y un controlador adaptado para controlar los tiempos de encendido y apagado de los al menos dos conmutadores con el fin de excitar el depósito de resonancia.

10 Los convertidores de potencia se usan para transferir energía eléctrica de un circuito a otro. Por ejemplo, se transforma energía de la red de potencia a una carga convirtiendo al mismo tiempo las características de voltaje y corriente. Los convertidores de potencia de conmutación se utilizan cada vez más para sustituir reguladores y transformadores lineales porque ofrecen eficiencia alta, tamaño pequeño y peso reducido.

15 Un convertidor resonante del tipo indicado anteriormente ha sido descrito por A. Sokolow "100-kW DC-DC Converter Employs Resonant-Filter", publicado en el sitio de Internet <http://powerelectronics.com> en diciembre de 2010. Tales convertidores son especialmente atractivos para aplicaciones de alta potencia, es decir, para una potencia del orden de magnitud de 10-100 kW.

20 Los convertidores resonantes conocidos operan típicamente a un voltaje fuente fijo y en condiciones de carga estable, de modo que es posible configurar el convertidor de tal manera que se alcance o al menos se logre una aproximación a un modo de operación de conmutación de voltaje cero (ZVS). Esto quiere decir que cada conmutador deberá ser conmutado al estado encendido en un tiempo en que la caída de voltaje a través de este conmutador cruza cero o al menos llega a un mínimo (conmutación valle), de modo que las pérdidas de conmutación se reduzcan al mínimo. Un ejemplo de tal convertidor resonante se describe en la publicación IEEE titulada "A New ZVS HF DC-DC Converter", Hack S. Kim y colaboradores, XP10282803. Un objeto de la invención es proporcionar un convertidor resonante que opera con pérdidas de conmutación bajas en condiciones operativas variables, especialmente a potencia de salida baja. Según la invención, este objeto se logra con un convertidor de potencia resonante del tipo indicado anteriormente, donde se facilita un sensor de voltaje para detectar una caída de voltaje a través de al menos uno de los conmutadores, y el controlador está configurado para conmutar dicho al menos uno de los conmutadores al estado encendido cuando el valor absoluto de la caída de voltaje detectada llega a un mínimo. Además, el controlador tiene un modo de operación en el que períodos de encendido aislados de los al menos dos conmutadores son saltados en una configuración de tiempo periódica en tiempos que están desviados uno con relación a otro. Así, cuando los cambios en la fuente de voltaje o los cambios de las condiciones de carga producen un desplazamiento de los tiempos en los que se ha de efectuar conmutación de voltaje cero o conmutación valle, el convertidor según la invención se adaptará automáticamente a las condiciones cambiadas. Se indican características opcionales más específicas de la invención en las reivindicaciones dependientes. Estas características permiten entre otros una conversión de potencia eficiente en un amplio rango de potencia y corriente de salida, una corrección activa del factor de potencia y una reducción de EMI.

40 En una realización, el control de corriente de salida se logra variando la frecuencia de conmutación de los conmutadores. En particular, la frecuencia de conmutación es ligeramente superior a la frecuencia de resonancia del depósito resonante cuando el convertidor opera a plena potencia, y cuando la frecuencia de conmutación se incrementa más, la potencia convertida y la corriente de salida caerán.

45 Cuando la demanda de potencia disminuye más, un aumento continuado de la frecuencia de conmutación podría dar lugar a mayores pérdidas de conmutación y, correspondientemente, a una eficiencia reducida del convertidor. En estos casos, es posible reducir más la corriente de salida operando los conmutadores en un modo de ráfaga, donde la configuración periódica de los períodos de encendido y apagado de los conmutadores es troceada en una secuencia de ráfagas interrumpidas por fases en las que todos los conmutadores están apagados.

50 Junto a controlar la corriente de salida, también es posible controlar la corriente de entrada, y empleando bucles de realimentación anidados, también es posible controlar tanto la corriente de salida como la corriente de entrada. El control de la corriente de entrada permite mantener una curva de corriente de entrada aproximadamente sinusoidal y por ello efectuar una corrección de factor de potencia.

55 Ahora se describirán realizaciones de la invención en unión con los dibujos, donde:

60 La figura 1 es un diagrama de circuito de un convertidor de potencia según una primera realización de la invención.

La figura 2 muestra formas de onda para explicar la función del convertidor de potencia representado en la figura 1.

65 La figura 3 muestra formas de onda que ilustran un modo de operación con corriente de salida reducida.

La figura 4 es un diagrama de bloques de un controlador para controlar conmutadores del convertidor representado en la figura 1.

Las figuras 5 y 6 muestran formas de onda que ilustran diferentes modos de operación del convertidor.

Y las figuras 7 y 8 son diagramas de circuito de convertidores resonantes según realizaciones modificadas de la invención.

Como se representa en la figura 1, un convertidor resonante 10 está dispuesto para convertir un voltaje de entrada  $U_{in}$  a un voltaje de salida  $U_{out}$ . El voltaje de entrada 14 es un voltaje CC o un voltaje CC pulsante suministrado por una fuente de voltaje 12.

Un depósito resonante 14 está formado por un inductor  $L_r$  y dos conjuntos de condensadores, siendo un conjunto de condensadores un circuito paralelo de condensadores  $C_{r1}$  y  $C_{r2}$ , y siendo el otro conjunto un circuito paralelo de condensadores  $C_2$  y  $C_3$  (topología LCC con carga paralela). El depósito resonante 14 está conectado a la fuente de voltaje 12 mediante un medio puente 16 formado por conmutadores  $Q_1$  y  $Q_2$ . Los conmutadores  $Q_1$  y  $Q_2$  son conmutadores electrónicos, por ejemplo, IGBTs. Las puertas de estos conmutadores están conectadas a un controlador electrónico 18 (figura 4) que se describirá más adelante. Un condensador amortiguador  $C_{s1}$ ,  $C_{s2}$  está conectado en paralelo a cada uno de los conmutadores  $Q_1$  y  $Q_2$ .

Los conmutadores se abren y cierran alternativamente a una frecuencia de conmutación en el orden de magnitud de 25 kHz a 50 kHz de manera que hagan que el depósito de resonancia 14, que puede tener una frecuencia de resonancia de 25 kHz, por ejemplo, oscile. Los componentes de capacitancia del depósito de resonancia 14 están formados por los condensadores  $C_{r1}$  y  $C_{r2}$  que están dispuestos simétricamente con respecto al inductor  $L_r$ , justo como los conmutadores  $Q_1$  y  $Q_2$ . El condensador  $C_{r1}$  está conectado entre el polo más de la fuente de voltaje 12 y el inductor  $L_r$ , y el condensador  $C_{r2}$  está conectado entre el inductor  $L_r$  y el polo menos de la fuente de voltaje.

Los dos condensadores  $C_2$  y  $C_3$  con igual capacidad están conectados en serie entre los polos más y menos de la fuente de voltaje 12, en paralelo con el depósito de resonancia 14. Cuando el depósito de resonancia oscila, un voltaje  $U_r$  en el punto que conecta el inductor  $L_r$  a los condensadores  $C_2$  y  $C_3$  oscilará alrededor de un voltaje central que se define por el punto medio entre los condensadores  $C_2$  y  $C_3$ . Este voltaje  $U_r$  mueve el lado primario de un transformador T cuyo lado secundario está conectado a un rectificador 20 formado por un puente de diodos completo D y el condensador  $C_4$ . La caída de voltaje a través del condensador  $C_4$  forma el voltaje de salida  $U_{out}$ . Cuando se conecta una carga (no representada), se cierra un circuito de descarga para el condensador  $C_4$ , y puede fluir una corriente de salida  $I_{out}$  en este circuito de descarga.

Cuando el conmutador  $Q_1$  esté encendido mientras el conmutador  $Q_2$  esté apagado, fluirá una corriente de entrada  $I_{in}$  a través del conmutador  $Q_1$  y el inductor  $L_r$  para cargar el condensador  $C_{r2}$ . A condición de que la caída de voltaje a través del inductor  $L_r$  sea positiva ( $U_{in} > U_r$ ), una corriente  $I_r$  en el depósito de resonancia 14 aumentará, y el condensador  $C_{r1}$  se descargará. Cuando el condensador  $C_r$  se haya descargado por completo, el inductor  $L_r$  hará que la corriente  $I_r$  continúe, de modo que el condensador  $C_{r2}$  se cargará más y el condensador  $C_{r1}$  se cargará con polaridad opuesta. La caída de voltaje a través del inductor  $L_r$  es negativa y la corriente  $I_r$  disminuye. Eventualmente, la corriente  $I_r$  cambiará de signo. Entonces, el conmutador  $Q_1$  se apaga y el conmutador  $Q_2$  se enciende, de modo que los condensadores  $C_{r1}$  y  $C_{r2}$  se descargarán mediante el inductor  $L_r$  y el conmutador  $Q_2$ . La corriente aumentará hasta que el condensador  $C_{r2}$  se descargue, y la corriente caerá gradualmente a cero mientras el voltaje  $U_r$  sea negativo con relación al polo menos de la fuente de voltaje 12. Entonces, el conmutador  $Q_2$  se apagará y el conmutador  $Q_1$  se encenderá de nuevo, de modo que puede comenzar otro ciclo. De esta forma, una corriente primaria en el transformador T se mantiene oscilando, y cuando la frecuencia de conmutación de los conmutadores  $Q_1$  y  $Q_2$  esté cerca de la frecuencia de resonancia del depósito de resonancia 14, se transferirá un máximo de potencia.

Con el fin de evitar que la fuente de voltaje 12 se cortocircuite mediante los conmutadores  $Q_1$  y  $Q_2$ , los períodos de encendido de estos conmutadores siempre deben estar separados por un cierto tiempo muerto mínimo. Durante estos tiempos muertos, las corrientes que de otro modo fluirían a través de los conmutadores serán desviadas a los condensadores amortiguadores  $C_{s1}$ ,  $C_{s2}$  y, en menor parte, a las capacitancias de dispositivo de los IGBTs.

La figura 2(A) ilustra la secuencia de períodos de encendido y apagado de los conmutadores  $Q_1$  y  $Q_2$ . En este ejemplo, los períodos de encendido están separados por tiempos muertos  $T_d$  que, por razones que se esclarecerán más adelante, son mayores que el tiempo muerto mínimo mencionado anteriormente.

La figura 2(B) ilustra una forma de onda de un voltaje  $U_s$  que es detectado por un sensor de voltaje 22 (figura 1) en el punto de unión entre los dos conmutadores  $Q_1$  y  $Q_2$ . Así, el voltaje  $U_s$  corresponde a la caída de voltaje a través del conmutador  $Q_2$  mientras que  $U_{in}-U_s$  representa la caída de voltaje a través del conmutador  $Q_1$ . Como consecuencia de la simetría del circuito representado en la figura 1, la forma de onda del voltaje  $U_s$  representada en la figura 2(B) es simétrica puntual.

## ES 2 656 342 T3

La figura 2(C) representa el voltaje  $U_r$  del depósito de resonancia. En resonancia, este voltaje se retarda  $90^\circ$  con relación al voltaje  $U_s$ .

5 La figura 2(D) representa la corriente  $I_r$  en el depósito de resonancia. Esta corriente está  $90^\circ$  por delante del voltaje  $U_r$  y por ello está al menos aproximadamente en fase con la forma de onda (no sinusoidal) del voltaje  $U_s$ .

10 En el tiempo  $t_1$  en las figuras 2(A)-(D), el conmutador  $Q_1$  está encendido, mientras que el conmutador  $Q_2$  está apagado. La corriente  $I_r$  es suministrada por el conmutador cerrado  $Q_1$ , y el voltaje  $U_r$  incrementa. En el tiempo  $t_2$ , el voltaje  $U_r$  ha alcanzado su máximo y, consiguientemente, la corriente  $I_r$  cruza cero. En este instante, el conmutador  $Q_1$  se apaga. Esta conmutación de corriente cero del conmutador  $Q_1$  tiene la ventaja de que los efectos perjudiciales de corrientes de cola en el conmutador IGBT  $Q_1$  se evitan en gran parte.

15 El voltaje  $U_s$  que se había fijado a  $U_{in}$  puede caer ahora, como se representa en la figura 2(B). Si el punto de unión entre los conmutadores  $Q_1$  y  $Q_2$  no se conectase al depósito de resonancia 14, la conexión en serie de los condensadores  $C_{s1}$  y  $C_{s2}$  alcanzaría un equilibrio, y  $U_s$  caería a  $U_{in} / 2$ . Sin embargo, los condensadores amortiguadores  $C_{s1}$  y  $C_{s2}$  forman otro circuito oscilante con el inductor  $L_r$ , y este circuito oscilante tiende a descargar  $C_{s2}$  más. Idealmente,  $U_s$  caería por lo tanto a cero.

20 Con el fin de reducir las pérdidas de conmutación, el tiempo muerto  $T_d$  deberá seleccionarse de tal manera que el conmutador  $Q_2$  se encienda en el mismo momento en que  $U_s$  llegue a cero porque, entonces, la energía que se haya almacenado en el condensador  $C_{s2}$  no se disipará cuando este condensador se cortocircuite. En la práctica, sin embargo,  $U_s$  no siempre puede llegar exactamente a cero, porque el circuito oscilante está sujeto a influencias externas tales como las fluctuaciones del voltaje de entrada  $U_{in}$  y los cambios de las condiciones de carga. Por esta razón no siempre se puede lograr la conmutación de voltaje cero deseable. Sin embargo, lo que se puede lograr es una denominada conmutación valle, es decir, el conmutador  $Q_2$  se enciende cuando  $U_s$  (su valor absoluto) llega a un mínimo. El tiempo exacto  $t_3$  cuando se cumpla esta condición también dependerá de las influencias externas mencionadas anteriormente y, por lo tanto, puede variar con condiciones operativas variables del convertidor.

30 En el tiempo  $t_4$ , el conmutador  $Q_2$  se apagará de nuevo (conmutación de corriente cero en resonancia), y el proceso de descarga del condensador  $C_{s1}$  entre  $t_4$  y  $t_5$  es la imagen especular del proceso entre  $t_2$  y  $t_3$ . En  $t_5$ , el conmutador  $Q_1$  se enciende de nuevo (conmutación valle) y se iniciará otro ciclo.

35 En el convertidor según la invención, el controlador 18 (figura 4) está configurado para determinar los tiempos de encendido  $t_3$  y  $t_5$  en base al valor real del voltaje  $U_s$  medido por el sensor de voltaje 22, de modo que la condición ZVS o al menos la condición de conmutación valle puede cumplirse incluso en condiciones operativas variables del convertidor.

40 En el ejemplo que se describe aquí, la frecuencia de conmutación de los conmutadores  $Q_1$  y  $Q_2$  se varía con el fin de satisfacer las demandas variables de corriente de salida  $I_{out}$ , por ejemplo, la frecuencia de conmutación puede variar en un rango entre 25 kHz y 50 kHz.

45 Las figuras 3(A)-(C) muestran formas de onda para un modo de operación en el que el convertidor opera por encima de resonancia. Dado que los tiempos muertos  $T_d$  son determinados por la condición de conmutación valle, un aumento de la frecuencia de conmutación significa que el ciclo de trabajo de los períodos de encendido de los conmutadores  $Q_1$  y  $Q_2$  es más corto, como se representa en la figura 3(B). La frecuencia de conmutación se determina por una señal de reloj CLK cuya forma de onda se representa en la figura 3(A). Los tiempos de los pulsos de reloj corresponden a los tiempos de apagado  $t_2$  y  $t_4$  en la figura 2, es decir, los pulsos de reloj disparan alternativamente las operaciones de apagado de los conmutadores  $Q_1$  y  $Q_2$ . Las operaciones de encendido serán determinadas entonces por el criterio de conmutación valle.

50 La figura 3(C) representa el voltaje  $U_r$  del depósito de resonancia para el modo de resonancia apagado. Dado que la frecuencia de conmutación es más alta que la frecuencia de resonancia, el retardo de fase del voltaje  $U_r$  es superior a  $90^\circ$ , y la amplitud es menor, de modo que se transfiere menos potencia al lado de salida. Los ciclos de trabajo acortados de los conmutadores  $Q_1$  y  $Q_2$  también contribuirán a la transferencia reducida de potencia (y también a una disminución de la corriente de entrada  $I_{in}$ ).

El controlador 18 se describirá ahora con más detalle con referencia a la figura 4.

60 En este ejemplo, la fuente de voltaje 12 está formada por un suministro de potencia que tiene un puente de diodos completo 12a para rectificar un voltaje de red CA  $U_{grid}$ . Sin embargo, el suministro de potencia no tiene un condensador para alisar el voltaje rectificado, de modo que el voltaje de entrada  $U_{in}$  para el convertidor 10 tiene una forma de onda compuesta de semiondas positivas sinusoidales.

65 Además, se supone en este ejemplo que el convertidor 10 es de corriente controlada, es decir, la corriente de salida  $I_{out}$  es controlada a un valor deseado dado designado por una señal de demanda  $I_{outsetpoint}$  que es suministrada al

controlador 18. La corriente de salida real  $I_{out}$  es medida por un sensor de corriente 24 y es distribuida al controlador 18 como una señal de realimentación.

Una unidad principal 26 del controlador 18 compara la corriente de salida  $I_{out}$  con la señal de demanda  $I_{outsetpoint}$  y genera una señal de orden  $Cmd$  que es suministrada a un multiplicador 28. Un sensor de voltaje 30 detecta el voltaje de entrada  $U_{in}$  y envía una señal que representa este voltaje de entrada a otra entrada del multiplicador 28. El producto de la señal de orden  $Cmd$  y el voltaje de entrada  $U_{in}$  es suministrado a una subunidad 32 del controlador 18 como una señal de referencia  $I_{in\ ref}$ . La subunidad 32 compara esta señal de referencia con la corriente de entrada  $I_{in}$  que es detectada por un sensor de corriente 34. Como resultado de la comparación, la subunidad 32 envía una señal de frecuencia  $f$  a un generador de reloj 36. Este generador de reloj también recibe una señal de sincronización  $sync$  que se deriva del voltaje de entrada  $U_{in}$  y genera la señal de reloj  $CLK$  con la frecuencia  $f$  y se sincroniza con el voltaje de entrada pulsante  $U_{in\ e}$ , indirectamente, con el voltaje de red  $U_{grid}$ .

La señal de reloj  $CLK$  es suministrada a un controlador de conmutación 38 que también recibe el voltaje  $U_s$  detectado por el sensor de voltaje 22 y controla las puertas de los conmutadores  $Q_1$  y  $Q_2$ . Por ejemplo, el controlador de conmutación 38 puede determinar los tiempos de encendido supervisando tanto el valor absoluto como la derivada de tiempo de  $U_s$ . Así, en un modo normal de operación, el controlador de conmutación 38 controla los tiempos de apagado de los conmutadores  $Q_1$  y  $Q_2$  en base a la señal de reloj  $CLK$  y los tiempos de encendido de los conmutadores en base al voltaje detectado  $U_s$ . La sincronización de la señal de reloj  $CLK$  con el voltaje de red tiene la ventaja de que se evitan las interferencias indeseables entre la frecuencia de conmutación y la frecuencia de red (50 Hz) y se reduce EMI.

La frecuencia de la señal de reloj  $CLK$  se varía con el fin de controlar tanto la corriente de salida  $I_{out}$  como la corriente de entrada  $I_{in}$ . En un bucle de realimentación interior incluyendo la subunidad 32, la corriente de entrada  $I_{in}$  es controlada con el fin de preservar la forma de onda sinusoidal de la corriente de entrada (corrección de factor de potencia). La frecuencia de la señal de reloj  $CLK$  es controlada con el fin de hacer que la corriente de entrada  $I_{in}$  siga el valor de referencia  $I_{in\ ref}$  que es el producto de  $U_{in}$  y la señal de orden constante (o de variación lenta)  $Cmd$ , de modo que  $I_{in}$  tenga que tener las mismas medias ondas sinusoidales que  $U_{in}$ .

La amplitud de las semiondas de  $I_{in}$  se determina por la señal de orden  $Cmd$  que se varía en un bucle de realimentación exterior incluyendo la unidad principal 26 y haciendo que la corriente de salida  $I_{out}$  siga la demanda especificada por la señal de demanda  $I_{outsetpoint}$ .

El controlador de conmutación 38 tiene diferentes modos de operación seleccionables por medio de un modo señal  $Mod$  que la unidad principal 26 suministra al controlador de conmutación 38. Por ejemplo, dado que la señal de reloj  $CLK$  determina solamente los tiempos de apagado de los conmutadores  $Q_1$  y  $Q_2$  y los tiempos de encendido son determinados por el criterio de conmutación valle, es claro que deberá proporcionarse un modo de inicio para suministrar el primero o los pocos primeros pulsos de encendido a los conmutadores  $Q_1$  y  $Q_2$  hasta que el convertidor empiece a resonar y se pueda derivar un voltaje significativo  $U_s$ . En una realización preferida, la conmutación valle solamente está permitida en un intervalo de tiempo predefinido. Si la conmutación valle falla, fuera de las condiciones operativas normales, se hace que los conmutadores se enciendan.

Cuando disminuye la demanda representada por  $I_{outsetpoint}$ , la frecuencia de conmutación  $f$  puede incrementarse con el fin de reducir consiguientemente la corriente de salida  $I_{out}$ . Sin embargo, cuando el punto de referencia se disminuya más, se alcanzará un punto donde la frecuencia de conmutación deba ser tan alta que incluso con el convertidor que aquí se propone las pérdidas de conmutación residual serían predominantes. Ésta es la razón por la que el controlador de conmutación 38 tiene modos de operación adicionales que permiten reducir la corriente de salida incluso más allá de este punto.

La figura 5 ilustra, en una escala de tiempo reducida, la secuencia de pulsos de encendido y apagado de los conmutadores  $Q_1$  y  $Q_2$  para un modo de operación en el que la transferencia de potencia se reduce saltando periódicamente pulsos aislados de los pulsos de encendido de ambos conmutadores. En el ejemplo representado, se salta uno de cuatro pulsos de encendido de ambos conmutadores, de modo que la transferencia de potencia se reducirá 25%. Los tiempos en los que se saltan los pulsos de encendido de los dos conmutadores están desviados uno con relación a otro, lo que ayuda al depósito de resonancia a permanecer en el modo resonante. Aunque el salto de pulsos aleatorio sería posible, se prefiere usar configuraciones de salto de pulso regulares predefinidas con el fin de evitar la cancelación aleatoria de pulsos y variaciones de corriente de salida subarmónica.

La figura 6 ilustra, en una escala de tiempo aún más reducida, un modo de operación, donde la secuencia de pulsos de encendido de ambos conmutadores se trocea en ráfagas 40 que están separadas por interrupciones 42. En la práctica, el número de pulsos por ráfaga será significativamente mayor que el representado en la figura 6, suficientemente grande para que el depósito de resonancia se sintonice, y las interrupciones 42 pueden ser tan grandes que las oscilaciones de resonancia pueden decaer hasta que comience la ráfaga siguiente. De esta forma, la transferencia de potencia puede reducirse a 50% o incluso menos. No obstante, dado que la frecuencia de conmutación puede ser de hasta 50 kHz, la frecuencia de repetición de las ráfagas 40 puede ser tan grande que la ondulación resultante en la corriente de salida será despreciable.

- 5 Naturalmente, también es posible combinar el modo de salto de pulso de la figura 5 con el modo de ráfaga de la figura 6 con el fin de reducir la transferencia de potencia aún más. Además es posible variar la relación entre los pulsos saltados y los no saltados en el modo de salto de pulso y/o a variar la relación entre la longitud de las ráfagas y la longitud de las interrupciones en el modo de ráfaga, y todo esto puede combinarse adicionalmente con el control de frecuencia. Por ejemplo, al conmutar de un modo a otro, la frecuencia del convertidor se puede poner a un valor predefinido, en base a una tabla de frecuencia o un algoritmo adecuado, con el fin de evitar un escalón momentáneo en la corriente de salida durante la transición.
- 10 La figura 7 representa un convertidor resonante 10' según una realización modificada. En esta realización, el depósito de resonancia tiene solamente un solo condensador  $C_r$ , de modo que el circuito es menos simétrico que en la realización representada en la figura 1. No obstante, pueden aplicarse los principios de funcionamiento explicados anteriormente. Además, el puente de diodos completo D que se representa en la figura 1 se ha sustituido por un
- 15 medio puente de diodos  $D_1$ ,  $D_2$  y un inductor de salida  $L_r$ . El condensador de salida  $C_4$  está conectado a una toma central del devanado secundario del transformador T.
- 20 La figura 8 representa otra realización de un convertidor 10", donde cuatro conmutadores  $Q_1$ ,  $Q_2$ ,  $Q_3$  y  $Q_4$  forman un puente completo, de modo que el convertidor puede ser activado directamente por un voltaje de entrada CA  $U_{in}$ . En esta configuración de puente completo, los conmutadores  $Q_1$  y  $Q_4$  siempre se conmutarán simultáneamente, justo como los conmutadores  $Q_2$  y  $Q_3$ . El depósito de resonancia está formado por el inductor  $L_r$  y un solo condensador  $C_r$ , y la caída de voltaje a través del condensador  $C_r$  es rectificadora por un puente de diodos completo  $D_3$  y un condensador  $C_4$ , de modo que se aplica un voltaje de salida CC a una carga R.

REIVINDICACIONES

1. Un convertidor de potencia resonante incluyendo un depósito de resonancia (14) formado por un componente de capacitancia ( $C_{r1}$ ,  $C_{r2}$ ;  $C_r$ ) y un componente de inductancia ( $L_r$ ), al menos dos conmutadores ( $Q_1$ ,  $Q_2$ ;  $Q_3$ ,  $Q_4$ ) conectados al depósito de resonancia (14) y una fuente de voltajes (12), en una configuración de puente (16), un número de condensadores amortiguadores ( $C_{s1}$ ,  $C_{s2}$ ;  $C_{s3}$ ,  $C_{s4}$ ) conectados en paralelo a cada uno de los conmutadores, y un controlador (18) adaptado para controlar los tiempos de encendido y apagado de los al menos dos conmutadores con el fin de excitar el depósito de resonancia (14), donde se ha dispuesto un sensor de voltaje (22) para detectar una caída de voltaje ( $U_s$ ) a través de al menos uno de los conmutadores ( $Q_2$ ), y el controlador (18) está configurado para conmutar dicho al menos uno de los conmutadores ( $Q_2$ ) al estado encendido cuando el valor absoluto de la caída de voltaje detectada ( $U_s$ ) llega a un mínimo, **caracterizado porque** el controlador (18) tiene un modo de operación en el que períodos de encendido aislados de los conmutadores son saltados en una configuración de tiempo periódica para reducir una potencia de salida del convertidor, y porque los períodos de encendido de los al menos dos conmutadores ( $Q_1$ ,  $Q_2$ ) son saltados en tiempos que están desviados uno con relación a otro.
2. El convertidor según la reivindicación 1, donde el controlador (18) está configurado para determinar los tiempos de conmutación ( $t_2$ ,  $t_4$ ) de los conmutadores al estado apagado en base a una señal de reloj (CLK) con una frecuencia dada ( $f$ ).
3. El convertidor según la reivindicación 2, donde la señal de reloj (CLK) está sincronizada con un voltaje de entrada CA o CC fluctuante ( $U_{in}$ ).
4. El convertidor según la reivindicación 2 o 3, donde la frecuencia ( $f$ ) es variable para ajustar una potencia de salida o corriente de salida ( $I_{out}$ ) del convertidor a una demanda dada.
5. El convertidor según cualquiera de las reivindicaciones precedentes, donde el controlador (18) tiene un modo de operación en el que ráfagas (40) de períodos de encendido y apagado de los conmutadores alternan con interrupciones (42) en las que todos los conmutadores están en el estado apagado.
6. El convertidor según cualquiera de las reivindicaciones 1 a 5, donde el controlador (18) está adaptado para el control de realimentación de una corriente de salida ( $I_{out}$ ) del convertidor.
7. El convertidor según cualquiera de las reivindicaciones 1 a 6, donde el controlador (18) está adaptado para el control de realimentación de una corriente de entrada ( $I_{in}$ ) del convertidor.
8. El convertidor según la reivindicación 7, donde el controlador (18) está adaptado para controlar la corriente de entrada ( $I_{in}$ ) según una forma de onda sinusoidal.
9. El convertidor según las reivindicaciones 7 y 8, donde el controlador (18) tiene bucles de realimentación anidados (26, 32) para controlar tanto la corriente de salida ( $I_{out}$ ) como la corriente de entrada ( $I_{in}$ ) del convertidor.
10. El convertidor según cualquiera de las reivindicaciones precedentes, donde la fuente de voltaje (12) está configurada para distribuir un voltaje de entrada (CC) fluctuante ( $U_{in}$ ) con una forma de onda que consta de medias ondas sinusoidales.
11. El convertidor según cualquiera de las reivindicaciones precedentes, que tiene una topología LCC con carga paralela.

50

Fig. 1

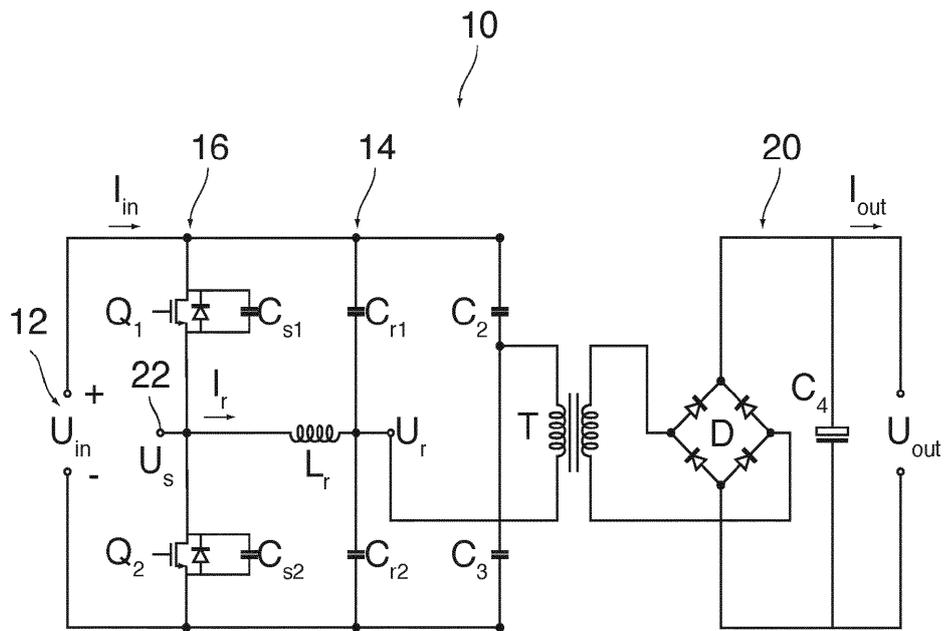


Fig. 2

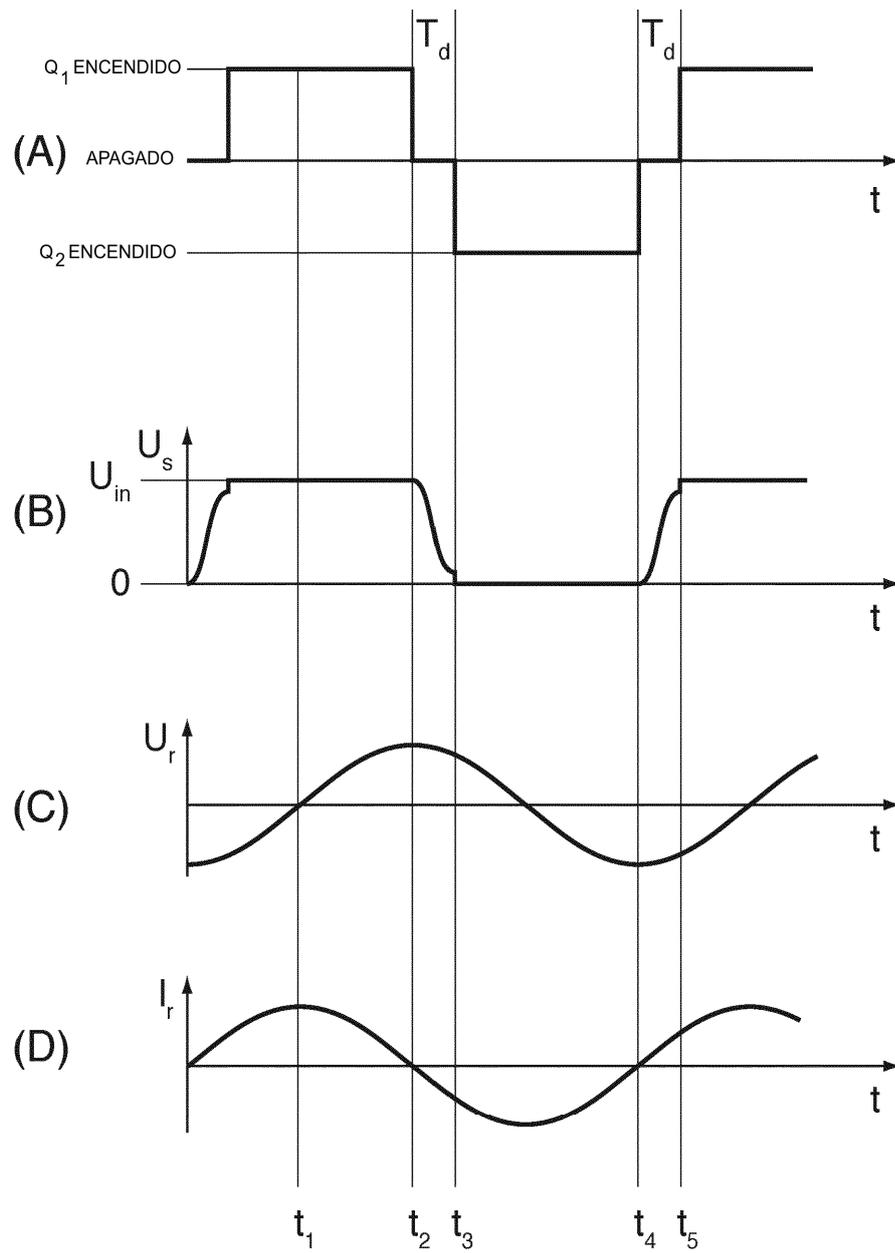
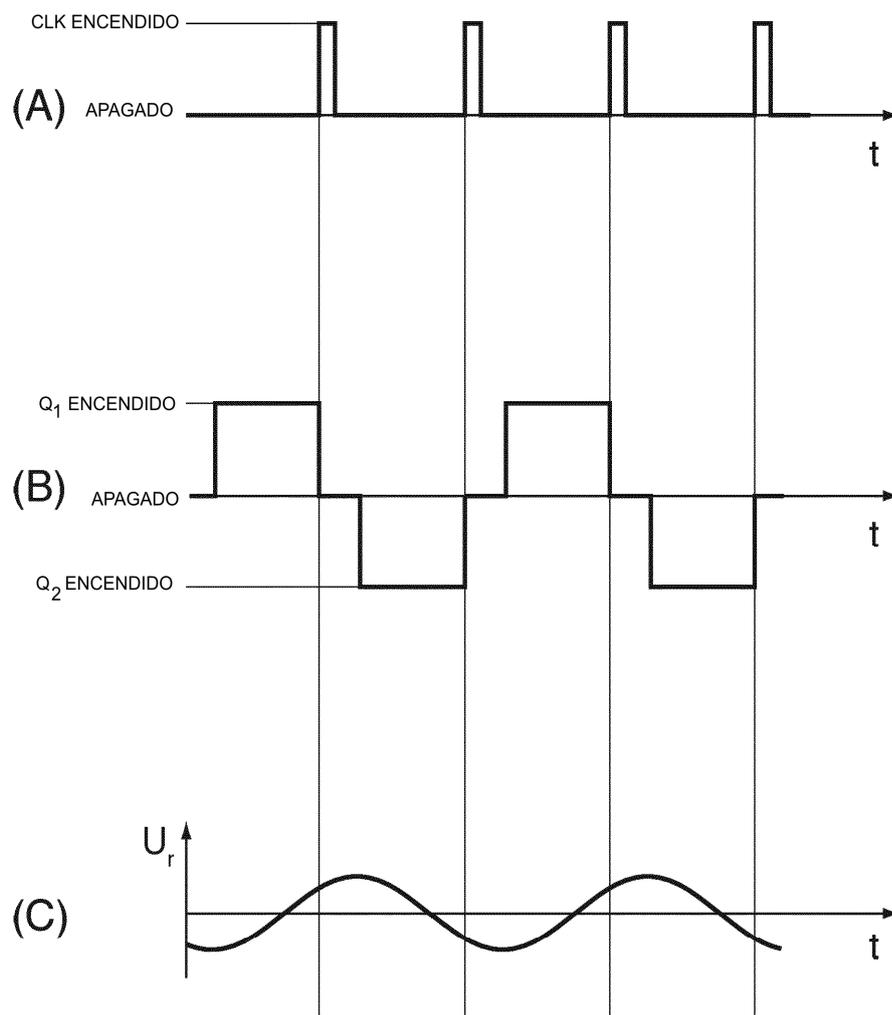


Fig. 3



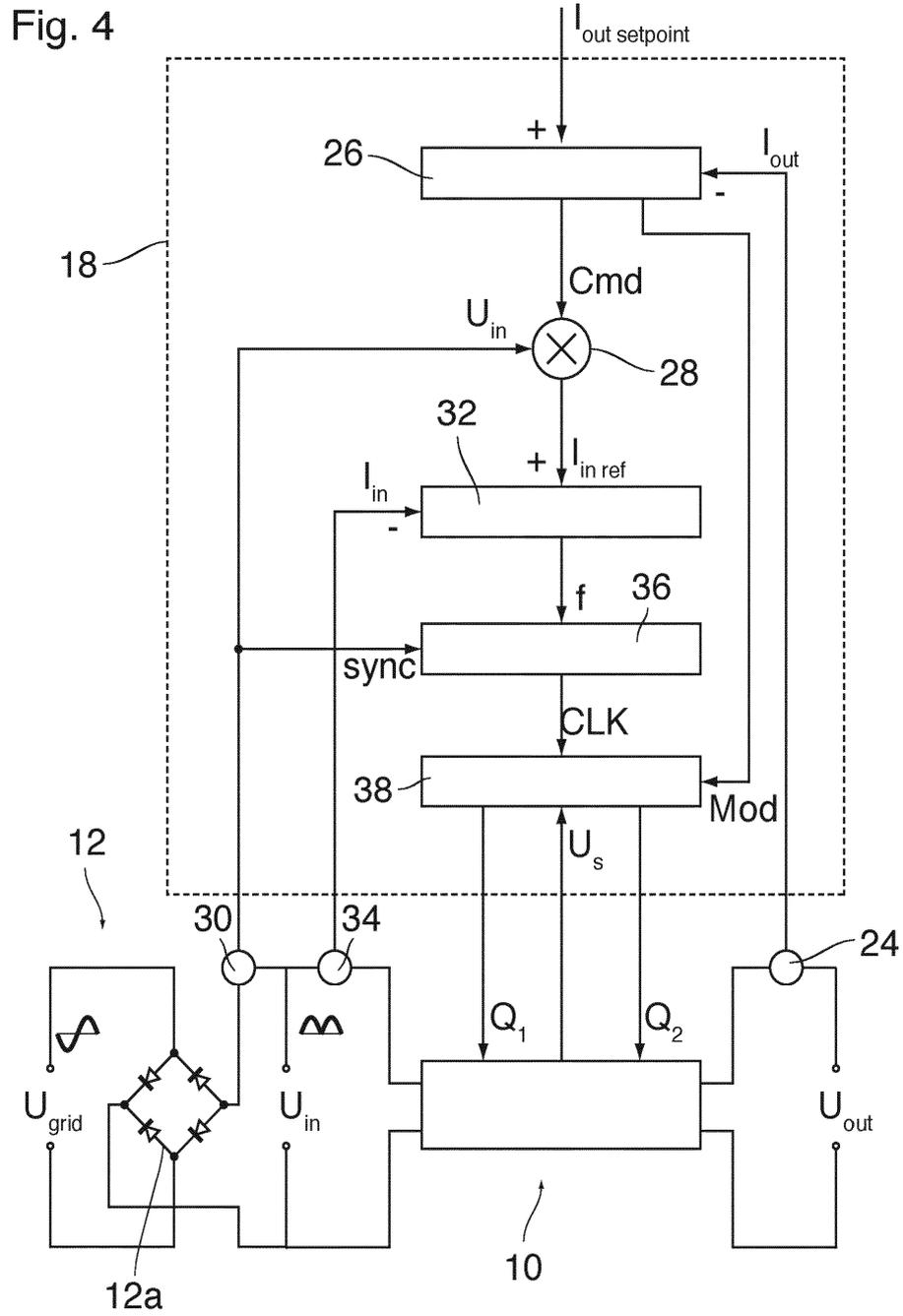


Fig. 5

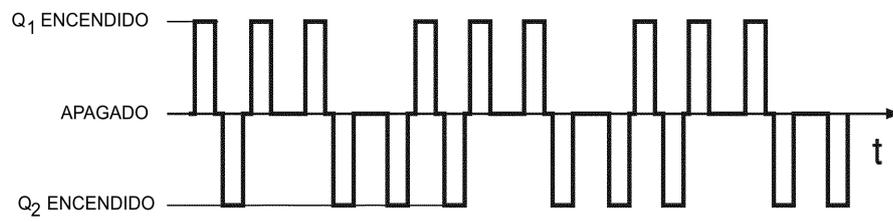


Fig. 6

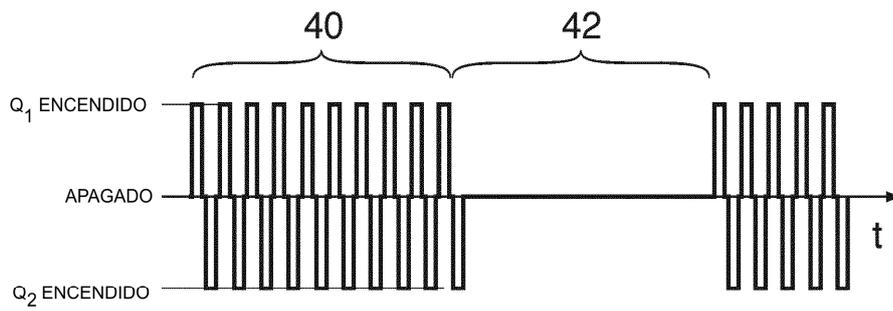


Fig. 7

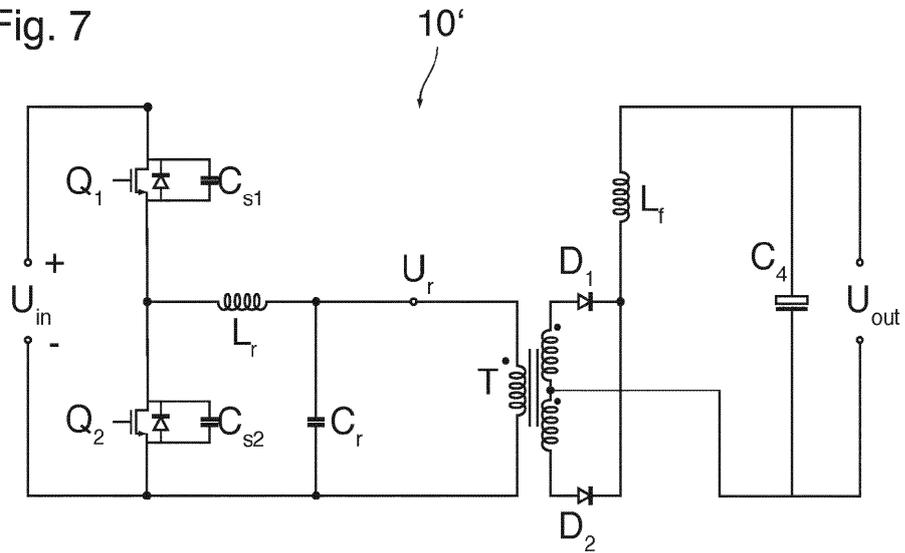


Fig. 8

