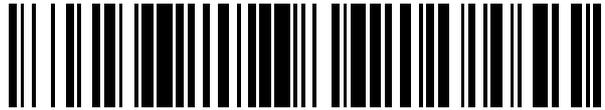


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 660 662**

51 Int. Cl.:

H04W 52/36

(2009.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **18.07.2006 PCT/US2006/027968**

87 Fecha y número de publicación internacional: **25.01.2007 WO07011984**

96 Fecha de presentación y número de la solicitud europea: **18.07.2006 E 06787809 (0)**

97 Fecha y número de publicación de la concesión europea: **20.12.2017 EP 1905170**

54 Título: **Reducción de potencia en el enlace inverso en un sistema de comunicación inalámbrica de múltiples portadoras**

30 Prioridad:

18.07.2005 US 700532 P

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

23.03.2018

73 Titular/es:

**QUALCOMM INCORPORATED (100.0%)
5775 MOREHOUSE DRIVE
SAN DIEGO, CALIFORNIA 92121, US**

72 Inventor/es:

**ATTAR, RASHID AHMED AKBAR;
GHOSH, DONNA;
LOTT, CHRISTOPHER, GERARD y
BHUSHAN, NAGA**

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 660 662 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Reducción de potencia en el enlace inverso en un sistema de comunicación inalámbrica de múltiples portadoras

5 ANTECEDENTES

Campo

10 [1] La presente solicitud de patente se refiere, en general, a sistemas de comunicación inalámbrica de múltiples portadoras y, más específicamente, a la reducción de potencia de enlace inverso.

Antecedentes

15 [2] Los sistemas de comunicaciones 100 pueden usar una frecuencia de portadora única o frecuencias de múltiples portadoras. En los sistemas de comunicación inalámbrica 100, el enlace directo se refiere a comunicaciones desde la red de acceso (AN) 120 a la estación remota 106 (o terminal de acceso 106), mientras que el enlace inverso se refiere a comunicaciones desde la estación remota 106 a la red 120. El AT 106 también se denomina estación remota, estación móvil o estación de abonado. Además, el terminal de acceso (AT) 106 puede ser móvil o estacionario. Cada enlace puede incluir un número diferente de frecuencias de portadora. Un ejemplo de un sistema de comunicaciones celular 100 se muestra en la FIG. 1A, donde los números de referencia 102A a 102G hacen referencia a células, los números de referencia 160A a 160G hacen referencia a estaciones base y los números de referencia 106A a 106G hacen referencia a terminales de acceso.

25 [3] El sistema de comunicaciones 100 puede ser un sistema de acceso múltiple por división de código (CDMA) que presenta un sistema superpuesto de alta velocidad de transmisión de datos (HDR), tal como el especificado en la norma HDR. La AN 120 se comunica con un AT, así como con cualquier otro AT 106 del sistema, por medio de la interfaz inalámbrica. La AN 120 incluye múltiples sectores, en el que cada sector proporciona al menos un canal. Un canal se define como el conjunto de enlaces de comunicación para transmisiones entre la AN 120 y los AT 106, según una asignación de frecuencias dada. Un canal consiste en un enlace directo y un enlace inverso.

30 [4] Una estación de abonado de alta velocidad de transmisión de datos 106 puede comunicarse con una o más estaciones base de HDR 160, a las que se hace referencia en el presente documento como transceptores de banco de módems (MPT) 160 a través de una interfaz aérea. Un terminal de acceso 106 transmite y recibe paquetes de datos a través de uno o más transceptores de banco de módems 160 hacia un controlador de estación base HDR 35 130, denominado en el presente documento controlador de banco de módems (MPC) 130. Los transceptores de banco de módems 160 y los controladores de banco de módems 130 son partes de una red de acceso (AN) 120. La red de acceso 120 puede conectarse además a redes adicionales 104 externas a la red de acceso 120, tal como una intranet corporativa o a Internet, y puede transportar paquetes de datos entre cada terminal de acceso 106 y tales redes externas. Un terminal de acceso 106 que ha establecido una conexión de canal de tráfico activa con uno o más transceptores de banco de módems 160 se denomina terminal de acceso activo 106 y se dice que está en un estado de tráfico. Se dice que un terminal de acceso 106 que está en proceso de establecer una conexión de canal de tráfico activa con uno o más transceptores de banco de módems 130 está en un estado de establecimiento de conexión. Un terminal de acceso 106 puede ser cualquier dispositivo de datos que se comunique a través de un canal inalámbrico o a través de un canal cableado, por ejemplo usando fibra óptica o cables coaxiales. Un terminal de acceso 106 puede ser además cualquiera de una pluralidad de tipos de dispositivos que incluyen, pero sin limitarse a, una tarjeta de PC, una memoria flash compacta, un módem externo o interno, o un teléfono inalámbrico o con cables. El enlace de comunicación a través del cual el terminal de acceso 106 envía señales al transceptor de banco de módems 160 se denomina enlace inverso. El enlace de comunicación a través del cual un transceptor de banco de módems 160 envía señales a un terminal de acceso 106 se denomina enlace directo.

50 [5] La FIG. 1B es un diagrama de bloques funcional simplificado de un sistema de comunicaciones CDMA a modo de ejemplo. Un controlador de estación base 130 puede usarse para proporcionar una interfaz entre una red 104 y todas las estaciones base 160 dispersadas por toda una región geográfica. Para facilitar la explicación solo se muestra una estación base 160. La región geográfica se subdivide en general en regiones más pequeñas conocidas como células 102. Cada estación base 160 está configurada para dar servicio a todas las estaciones de abonado 106 en su célula respectiva. En algunas aplicaciones de elevado tráfico, la célula 102 puede dividirse en sectores con una estación base 160 que da servicio a cada sector. En el modo de realización descrito a modo de ejemplo se muestran tres estaciones de abonado 106A a C en comunicación con la estación base 160. Cada estación de abonado 106A-C puede acceder a la red 104 o comunicarse con otras estaciones de abonado 106, a través de una o más estaciones base 160, bajo el control del controlador de estación base 130.

65 [6] Los sistemas de comunicaciones modernos están diseñados para permitir que múltiples usuarios accedan a un medio de comunicaciones común. En la técnica se conocen diferentes tecnologías de acceso múltiple, tal como el acceso múltiple por división de tiempo (TDMA), el acceso múltiple por división de frecuencia (FDMA), el acceso múltiple por división de espacio, el acceso múltiple por división de polarización, el acceso múltiple por división de código (CDMA) y otras técnicas de acceso múltiple similares. El concepto de acceso múltiple es una metodología de

asignación de canal que permite que múltiples usuarios accedan a un enlace de comunicaciones común. Las asignaciones de canal pueden adoptar varias formas dependiendo de la técnica de acceso múltiple específica. A modo de ejemplo, en los sistemas FDMA, el espectro de frecuencia total se divide en una pluralidad de subbandas más pequeñas y a cada usuario se le asigna su propia subbanda para acceder al enlace de comunicaciones. Como alternativa, en los sistemas TDMA, a cada usuario se le asigna todo el espectro de frecuencias durante ranuras de tiempo que se repiten periódicamente. En los sistemas CDMA, a cada usuario se le asigna en todo momento el espectro de frecuencias completo, pero distingue su transmisión por medio de un código.

[7] En los sistemas de comunicaciones de acceso múltiple se utilizan frecuentemente técnicas para reducir las interferencias mutuas entre múltiples usuarios con el fin de aumentar la capacidad del usuario. A modo de ejemplo, pueden utilizarse técnicas de control de potencia para limitar la potencia de transmisión de cada usuario a la necesaria para conseguir una calidad de servicio deseada. Este enfoque garantiza que cada usuario transmita solamente la potencia mínima necesaria, y no más, contribuyendo por lo tanto lo menos posible al ruido total observado por otros usuarios. Estas técnicas de control de potencia pueden volverse más complejas en sistemas de comunicaciones de acceso múltiple que dan soporte a usuarios con capacidad de múltiples canales. Además de limitar la potencia de transmisión del usuario, la potencia asignada debería estar equilibrada entre los múltiples canales de manera que se optimice el rendimiento.

[8] Un sistema de control de potencia puede utilizarse para reducir las interferencias mutuas entre las múltiples estaciones de abonado 106. El sistema de control de potencia puede usarse para limitar la potencia de transmisión tanto en el enlace directo como en el inverso para conseguir una calidad de servicio deseada. Con fines de ilustración, las técnicas de cálculo de ganancia se describirán con referencia al enlace inverso; sin embargo, como apreciarán fácilmente los expertos en la técnica, estas técnicas de cálculo de ganancia son igualmente aplicables al enlace directo.

[9] La potencia de transmisión de enlace inverso se controla típicamente con dos bucles de control de potencia. El primer bucle de control de potencia es un bucle de control abierto. El bucle de control abierto está diseñado para controlar la potencia de transmisión de enlace inverso en función de la pérdida de trayectoria, el efecto de carga de una estación base 160 y fenómenos generados por el entorno tales como una rápida atenuación y ensombrecimiento. Este proceso de estimación de bucle de control abierto es bien conocido en los sistemas de comunicaciones CDMA.

[10] El segundo bucle de control de potencia es un bucle de control cerrado. El bucle de control cerrado tiene la función de corregir la estimación de bucle abierto para conseguir una relación de señal a ruido (SNR) deseada en la estación base 160. Esto puede conseguirse midiendo la potencia de transmisión de enlace inverso en la estación base 160 y proporcionando información de respuesta a la estación de abonado 106 para ajustar la potencia de transmisión de enlace inverso. La señal de respuesta puede estar en forma de un comando de control de potencia inversa (RPC) que se genera comparando la potencia de transmisión de enlace inverso medida en la estación base 160 con un punto de ajuste de control de potencia. Si la potencia de transmisión de enlace inverso medida es inferior al punto de ajuste, entonces se proporciona un comando de aumento RPC a la estación de abonado 106 para aumentar la potencia de transmisión de enlace inverso. Si la potencia de transmisión de enlace inverso medida es superior al punto de ajuste, entonces se proporciona un comando de reducción RPC a la estación de abonado 106 para reducir la potencia de transmisión de enlace inverso.

[11] Los bucles de control abierto y cerrado pueden usarse para controlar la potencia de transmisión de varias estructuras de canal de enlace inverso. A modo de ejemplo, en algunos sistemas de comunicaciones CDMA, la forma de onda de enlace inverso incluye un canal de tráfico para transportar servicios de voz y datos a la estación base 160 y un canal piloto usado por la estación base 160 para la desmodulación coherente de voz y datos. En estos sistemas, los bucles de control abierto y cerrado pueden usarse para controlar la potencia de enlace inverso del canal piloto. Para optimizar el rendimiento, la potencia de canal piloto puede equilibrarse con la potencia de canal de tráfico. Específicamente, cada canal se puede difundir con un código ortogonal único generado mediante el uso de funciones de Walsh. A continuación, se puede aplicar una ganancia al canal de tráfico con el fin de mantener un tráfico óptimo para la relación de potencia de canal piloto.

[12] Este principio se puede extender a canales adicionales en la forma de onda del enlace inverso. En sistemas de comunicaciones CDMA con una velocidad de transmisión de datos variable, por ejemplo, un canal de control de velocidad de transmisión de datos (DRC) que contiene un mensaje de DRC es en general soportado por la transmisión de enlace inverso. En el modo de velocidad de transmisión de datos variable, la velocidad de transmisión de datos de la transmisión de enlace directo está dictada por el mensaje de DRC. El mensaje de DRC se basa típicamente en una estimación de portadora a interferencia (C / I) realizada en la estación de abonado 106. Este enfoque proporciona un mecanismo para que la estación base 160 transmita de manera eficiente los datos del enlace directo a la velocidad más alta posible. Un sistema de comunicaciones CDMA a modo de ejemplo que soporta un esquema de solicitud de velocidad de transmisión de datos variable es un sistema de comunicaciones de alta velocidad de transmisión de datos (HDR). El sistema de comunicaciones HDR está diseñado típicamente para ajustarse a una o más normas, tal como la "Especificación de interfaz inalámbrica de datos de paquetes de velocidad de transmisión alta cdma2000", 3GPP2 C.S0024, versión 2, 27 de octubre de 2000, promulgada por una

organización llamada "Proyecto de Asociación de 3.^a Generación".

[13] Los bucles de control abierto y cerrado pueden usarse para controlar la potencia de transmisión de varias estructuras de canal de enlace inverso. Por ejemplo, la patente de Estados Unidos n.º 6 594 501, titulada "Sistemas y técnicas para cálculos de ganancia de canal", divulga la reducción o retroceso de las relaciones de potencia predeterminadas de los canales de control de velocidad de transmisión de datos (DRC) y la confirmación (ACK) con respecto al canal piloto si la potencia total de transmisión de enlace inverso excede la capacidad máxima de potencia del transmisor. La Publicación de Solicitud de Patente de Estados Unidos n.º 2005/0147022 se refiere a un sistema y procedimiento de adaptación de potencia de transmisión de preámbulo.

SUMARIO DE LA INVENCION

[14] En vista de lo anterior, las características descritas de la presente invención se refieren en general a uno o más sistemas, procedimientos y/o aparatos mejorados para la comunicación de voz. De acuerdo con la presente invención, se proporciona un terminal de acceso de acuerdo con la reivindicación 1 y un procedimiento de reducción de potencia por un enlace inverso de acuerdo con la reivindicación 15.

[15] De acuerdo con la invención, se proporciona un terminal de acceso, que comprende una unidad de procesamiento, una memoria operativamente conectada a la unidad de procesamiento, una circuitería de recepción conectada operativamente a la unidad de procesamiento, una circuitería de transmisión que tiene un amplificador de potencia (PA) utilizado en operaciones de portadora única y de múltiples portadoras, en el que dicha circuitería de transmisión está operativamente conectada a la unidad de procesamiento, y una unidad de control de reducción operativamente conectada al amplificador de potencia, en el que dicha unidad de procesamiento está adaptada para ejecutar instrucciones almacenadas en dicha memoria para: determinar si el espacio libre del amplificador de potencia es suficiente al: sumar un nivel de potencia de canal piloto, un nivel de potencia de canal de información de control y un nivel de potencia de canal de tráfico por todas las portadora asignadas, y determinar si la suma es menor que o igual a, o excede una potencia de transmisión máxima permitida para el amplificador de potencia; y si el espacio libre del amplificador de potencia no es suficiente, reducir la potencia de transmisión de uno o más canales de acuerdo con las reglas de reducción de potencia hasta que la suma sea menor que o igual a la potencia de transmisión máxima permitida para que el amplificador de potencia proporcione suficiente espacio libre del amplificador de potencia; en el que dichas instrucciones para reducir la potencia para proporcionar un espacio libre suficiente para dicho amplificador de potencia comprenden además instrucciones para reducir la potencia por un enlace inverso que tiene múltiples portadoras, que comprende: reducir la potencia de al menos una portadora de enlace inverso secundaria; y reducir la potencia de una portadora de enlace inverso principal; en el que al menos una portadora de enlace inverso secundaria y la portadora de enlace inverso principal se reducen en el orden secundario y a continuación principal.

[16] En un modo de realización, la unidad de control de reducción está adaptada además para reducir la potencia por un enlace inverso que tiene múltiples portadoras, que comprende los pasos de reducir la potencia de una portadora de RL principal y reducir la potencia de al menos una portadora de RL secundaria, en el que el paso de reducción de potencia de una portadora de RL principal comprende los pasos de reducción de potencia para un canal de control de fuente de datos hasta el nivel predeterminado, reducción de potencia para al menos un canal de control de velocidad de transmisión de datos, reducción de potencia para al menos un canal de confirmación y reducción de una o más potencias de canal piloto, de datos o indicador de velocidad de transmisión inversa y en el que el paso de reducción de potencia de al menos una portadora de enlace inverso secundaria comprende reducir una o más de las potencias piloto, de datos o de canal indicador de velocidad de transmisión inversa en una primera portadora secundaria, reducir una o más de las potencias de canal de datos, o indicador de velocidad de transmisión inversa en una segunda portadora secundaria, reducción de potencia para al menos un canal de control de velocidad de transmisión de datos o en la segunda portadora secundaria, reducción de potencia para al menos un canal de confirmación en la segunda portadora secundaria; y reducción de potencia para al menos un canal piloto en la segunda portadora secundaria.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

[17]

La FIG. 1A es un diagrama de un sistema de comunicaciones celulares;

La FIG. 1B es un diagrama de bloques funcional simplificado de una estación de abonado a modo de ejemplo adaptada para funcionar en un sistema de comunicaciones CDMA;

La FIG. 2 es un ejemplo de un sistema de comunicaciones que soporta transmisiones de alta velocidad de transmisión de datos (HDR) y que está adaptado para planificar transmisiones a múltiples usuarios;

La FIG. 3 es un diagrama de bloques funcional de una estación de abonado a modo de ejemplo adaptada para funcionar en un sistema de comunicaciones CDMA;

La FIG. 4 es un diagrama de bloques funcional de un control de ganancia de transmisor a modo de ejemplo y de un transmisor de la estación de abonado de la FIG. IB;

5 La FIG. 5 es un diagrama de flujo que ilustra un procedimiento de retroceso implementado por el control de ganancia del transmisor de la FIG. 4;

La FIG. 6 es un diagrama de flujo que ilustra un procedimiento alternativo de retroceso implementado por el control de ganancia del transmisor de la FIG. 4; rety11374

10 La FIG. 7 ilustra un terminal de acceso (AT) de acuerdo con la presente solicitud de patente;

La FIG. 8 es un diagrama de flujo que divulga los pasos ejecutados para reducir las potencias de transmisión introducidas en un amplificador de potencia donde el número de enlace inverso asignado (RL) es igual a 1;

15 La FIG. 9 es un diagrama de flujo que divulga los pasos ejecutados para reducir las potencias de transmisión introducidas en un amplificador de potencia;

20 La FIG. 10 es un diagrama de flujo que divulga los pasos ejecutados para reducir las potencias de transmisión introducidas en un amplificador de potencia si está en modo asimétrico, el enlace inverso tiene una única portadora y el enlace directo tiene múltiples portadoras y el espacio libre de PA no es suficiente;

25 La FIG. 11 es un diagrama de flujo que divulga los pasos ejecutados para reducir las potencias de transmisión introducidas en un amplificador de potencia donde el número de portadoras de RL de enlace inverso asignadas es mayor que 1;

La FIG. 12 es un diagrama de flujo que divulga los pasos ejecutados para reducir las potencias de transmisión introducidas en un amplificador de potencia si se transmiten canales DRC y ACK en alguna portadora de enlace inverso secundaria y el espacio libre de PA no es suficiente;

30 La FIG. 13 es un diagrama de flujo que divulga los pasos ejecutados para reducir las potencias de transmisión introducidas en un amplificador de potencia si se transmiten todos los canales DRC y ACK en la portadora de enlace inverso principal y el espacio libre de PA no es suficiente;

35 La FIG. 14 es un diagrama de flujo que divulga pasos ejecutados para reducir las potencias de transmisión introducidas en un amplificador de potencia donde el número de portadoras de RL de enlace inverso asignadas es mayor que 1 y $TxT2P < TxT2P_{min}$ para todas las portadoras de RL;

40 La FIG. 15 es un diagrama de flujo que divulga los pasos ejecutados para reducir las potencias de transmisión introducidas en un amplificador de potencia si se transmiten canales DRC y ACK en alguna portadora de enlace inverso secundaria y el espacio libre de PA no es suficiente;

45 La FIG. 16 es un diagrama de flujo que divulga los pasos ejecutados para reducir las potencias de transmisión introducidas en un amplificador de potencia si se transmiten canales DRC y ACK en alguna portadora de enlace inverso secundaria y el espacio libre de PA no es suficiente;

50 La FIG. 17 es un diagrama de flujo que divulga los pasos ejecutados para reducir las potencias de transmisión introducidas en un amplificador de potencia si se transmiten todos los canales DRC y ACK en la portadora de enlace inverso principal y el espacio libre de PA no es suficiente;

La FIG. 18 es un ejemplo de una estructura de protocolo WCDMA conocida en la técnica;

55 La FIG. 19 es un diagrama de bloques funcional que ilustra los medios para reducir las potencias de transmisión introducidas en un amplificador de potencia donde el número de enlace inverso asignado (RL) es igual a 1;

La FIG. 20 es un diagrama de bloques funcional que ilustra los medios para reducir las potencias de transmisión introducidas en un amplificador de potencia;

60 La FIG. 21 es un diagrama de bloques funcional que ilustra los medios para reducir las potencias de transmisión introducidas en un amplificador de potencia si está en modo asimétrico, el enlace inverso tiene una única portadora y el enlace directo tiene múltiples portadoras y el espacio libre de PA no es suficiente;

65 La FIG. 22 es un diagrama de bloques funcional que ilustra los medios para reducir las potencias de transmisión introducidas en un amplificador de potencia en el que el número de portadoras de RL de enlace inverso asignadas es mayor que 1;

La FIG. 23 es un diagrama de bloques funcional que ilustra los medios para reducir las potencias de transmisión introducidas en un amplificador de potencia si se transmiten canales DRC y ACK en alguna portadora de enlace inverso secundaria y el espacio libre de PA no es suficiente;

5 La FIG. 24 es un diagrama de bloques funcional que ilustra los medios para reducir las potencias de transmisión introducidas en un amplificador de potencia si se transmiten todos los canales DRC y ACK en la portadora de enlace inverso principal y el espacio libre de PA no es suficiente;

10 La FIG. 25 es un diagrama de bloques funcional que ilustra los medios para reducir las potencias de transmisión introducidas en un amplificador de potencia donde el número de portadoras de RL de enlace inverso asignadas es mayor que 1 y $TxT2P < TxT2P_{min}$ para todas las portadoras de RL;

15 La FIG. 26 es un diagrama de bloques funcional que ilustra los medios para reducir las potencias de transmisión introducidas en un amplificador de potencia si se transmiten canales DRC y ACK en alguna portadora de enlace inverso secundaria y el espacio libre de PA no es suficiente;

20 La FIG. 27 es un diagrama de bloques funcional que ilustra los medios para reducir las potencias de transmisión introducidas en un amplificador de potencia si se transmiten canales DRC y ACK en alguna portadora de enlace inverso secundaria y el espacio libre de PA no es suficiente; y

La FIG. 28 es un diagrama de bloques funcional que ilustra los medios para reducir las potencias de transmisión introducidas en un amplificador de potencia si se transmiten todos los canales DRC y ACK en la portadora de enlace inverso principal y el espacio libre de PA no es suficiente.

25 DESCRIPCIÓN DETALLADA

[18] La descripción detallada expuesta a continuación en conexión con los dibujos adjuntos está prevista como una descripción de modos de realización a modo de ejemplo de la presente invención y no está prevista para representar los únicos modos de realización en los cuales la presente invención pueda practicarse. La expresión "a modo de ejemplo" usada a lo largo de esta descripción se refiere a "que sirve como ejemplo, instancia o ilustración", y no debe interpretarse necesariamente como preferido o ventajoso con respecto a otros modos de realización. La descripción detallada incluye detalles específicos con el objeto de proporcionar una comprensión exhaustiva de la presente invención. Sin embargo, a los expertos en la técnica les resultará evidente que la presente invención puede llevarse a la práctica sin estos detalles específicos. En algunos casos, estructuras y dispositivos ampliamente conocidos se muestran en forma de diagrama de bloques para no oscurecer los conceptos de la presente invención.

[19] En un modo de realización a modo de ejemplo de un sistema de comunicaciones, se puede usar un sistema de control de potencia para aumentar el número de usuarios que pueden ser soportados por el sistema. Para aquellos usuarios con capacidad de múltiples canales, se pueden emplear técnicas de cálculo de ganancia para equilibrar la potencia de transmisión relativa entre los canales. Los cálculos de ganancia pueden realizarse a través de un proceso de estimación de potencia que controla la potencia de transmisión para uno o más canales. En el caso de que la potencia total de transmisión exceda las limitaciones de potencia del usuario, se puede usar un procedimiento sistemático de retroceso para reducir la ganancia de uno o más canales.

[20] Varios aspectos de estas técnicas de cálculo de ganancia se describirán en el contexto de un sistema de comunicaciones CDMA; sin embargo, los expertos en la técnica apreciarán que las técnicas para el cálculo de ganancia de múltiples canales son también adecuadas para usarse en otros diversos entornos de comunicaciones. Por consiguiente, cualquier referencia a un sistema de comunicaciones CDMA solo pretende ilustrar los aspectos inventivos de la presente invención, entendiendo que tales aspectos inventivos tienen un amplio número de aplicaciones.

[21] CDMA es un esquema de modulación y de acceso múltiple basado en comunicaciones de espectro ensanchado. En un sistema de comunicaciones CDMA, un gran número de señales comparten el mismo espectro de frecuencias y, como resultado, proporcionan una mayor capacidad al usuario. Esto se consigue transmitiendo cada señal con un código de ruido pseudoaleatorio (PN) diferente que modula una portadora y, por lo tanto, ensancha el espectro de la forma de onda de la señal. Las señales transmitidas se separan en el receptor mediante un correlador que usa un código PN correspondiente para desensanchar el espectro de la señal deseada. Las señales no deseadas, cuyos códigos PN no coinciden, no se desensanchan en ancho de banda y solo contribuyen al ruido.

[22] Para las transmisiones de datos, la AN 120 recibe una solicitud de datos desde el AT 106. La solicitud de datos especifica la velocidad de transmisión de datos a la que van a enviarse los datos, la longitud del paquete de datos transmitido y el sector desde el cual van a enviarse los datos. El AT 106 determina la velocidad de transmisión de datos en función de la calidad del canal entre la AN 120 y el AT 106. En un modo de realización, la calidad del canal se determina mediante la relación de portadora a interferencia, C/I. Modos de realización alternativos pueden usar otras métricas correspondientes a la calidad del canal. El AT 106 proporciona solicitudes de transmisiones de datos

enviando un mensaje de control de velocidad de transmisión de datos a través de un canal específico denominado canal DRC. El mensaje de DRC incluye una parte de velocidad de transmisión de datos y una parte de sector. La parte de velocidad de transmisión de datos indica la velocidad de transmisión de datos solicitada para que la AN 120 envíe los datos, y el sector indica el sector desde el cual la AN 120 va a enviar los datos. Tanto la información de velocidad de transmisión de datos como la de sector se necesitan típicamente para procesar una transmisión de datos. La parte de velocidad de transmisión de datos se denomina valor de DRC, y la parte de sector se denomina recubrimiento DRC. El valor de DRC es un mensaje enviado a la AN 120 a través de la interfaz inalámbrica. En un modo de realización, cada valor de DRC corresponde a una velocidad de transmisión de datos en Kbit/s que presenta una longitud de paquete asociada de acuerdo con una asignación de valor de DRC predeterminada. La asignación incluye un valor de DRC que especifica una velocidad de transmisión de datos nula. En la práctica, la velocidad de transmisión de datos nula indica a la AN 120 que el AT 106 no puede recibir datos. En una situación, por ejemplo, la calidad del canal no es suficiente para que el AT 106 reciba datos de manera precisa.

[23] En funcionamiento, el AT 106 puede supervisar continuamente la calidad del canal para calcular una velocidad de transmisión de datos a la que el AT 126 pueda recibir una transmisión de paquetes de datos subsiguiente. Después, el AT 106 genera un valor de DRC correspondiente; el valor de DRC se transmite a la AN 120 para solicitar una transmisión de datos. Debe observarse que, típicamente, las transmisiones de datos se dividen en paquetes. El tiempo necesario para transmitir un paquete de datos depende de la velocidad de transmisión de datos aplicada.

[24] Esta señal DRC también proporciona la información que el planificador de canal 132 (ver a continuación) usa para determinar la velocidad instantánea para consumir información (o recibir datos transmitidos) para cada una de las estaciones remotas 106 asociadas a cada cola. De acuerdo con un modo de realización, una señal DRC transmitida desde cualquier estación remota 106 indica que la estación remota 106 puede recibir datos a una cualquiera de múltiples velocidades efectivas de transmisión de datos.

[25] Se ilustra un ejemplo de un sistema de comunicaciones 100 que soporta transmisiones HDR y que está adaptado para planificar transmisiones para múltiples usuarios en la FIG. 2. La FIG. 2 se describe en detalle a continuación en el presente documento, en el que, específicamente, una estación base 160 y un controlador de estación base 130 interactúan con una interfaz de red por paquetes 146. El controlador de estación base 130 incluye un planificador de canal 132 para implementar un algoritmo de planificación para transmisiones en el sistema de comunicaciones 100. El planificador de canal 132 determina la longitud de un intervalo de servicio durante el cual van a transmitirse datos a cualquier estación remota particular 106 basándose en la velocidad instantánea asociada de la estación remota 106 para recibir datos (como se indica en la señal DRC recibida más recientemente). El intervalo de servicio puede no ser contiguo en el tiempo, sino que puede aparecer una vez cada n ranuras. De acuerdo con un modo de realización, la primera parte de un paquete se transmite durante una primera ranura en un primer instante de tiempo y la segunda parte se transmite 4 ranuras después en un instante de tiempo posterior. Además, las partes subsiguientes del paquete se transmiten en múltiples ranuras distribuidas cada 4 ranuras, es decir, que están separadas 4 ranuras entre sí. De acuerdo con un modo de realización, la velocidad instantánea para recibir datos R_i determina la longitud de intervalo de servicio L_i asociada a una cola de datos particular.

[26] Además, el planificador de canal 132 selecciona la cola de datos particular 172 para la transmisión. La cantidad de datos asociada a transmitir se obtiene a continuación de una cola de datos 172 y se proporciona al elemento de canal 168 para su transmisión a la estación remota 106 asociada a la cola de datos 172. Como se describirá posteriormente, el planificador de canal 132 selecciona la cola 172 para proporcionar los datos, que se transmiten en un intervalo de servicio subsiguiente usando información que incluye la ponderación asociada a cada una de las colas 172. A continuación, la ponderación asociada a la cola transmitida 172 se actualiza.

[27] El controlador de estación base 130 interactúa con la interfaz de red por paquetes 146, con una red telefónica pública conmutada (PSTN) 148 y con todas las estaciones base 160 del sistema de comunicaciones 100 (por simplicidad, solamente se muestra una estación base 160 en la FIG. 2). El controlador de estación base 130 coordina la comunicación entre las estaciones remotas 106 del sistema de comunicaciones 100 y otros usuarios conectados a la interfaz de red por paquetes 146 y a la PSTN 148. La PSTN 148 interactúa con los usuarios a través de una red telefónica estándar (no mostrada en la FIG. 2).

[28] El controlador de estación base 130 contiene muchos elementos selectores 136, aunque, por simplicidad, solo se muestra uno en la FIG. 2, para simplificar. Cada elemento selector 136 está asignado para controlar la comunicación entre una o más estaciones base 160 y una estación remota 106 (no mostrada). Si el elemento selector 136 no se ha asignado a una estación remota dada 106, un procesador de control de llamadas 141 es notificado acerca de la necesidad de radiocalcular la estación remota 106. A continuación, el procesador de control de llamadas 141 ordena a la estación base 160 que radiocalcule la estación remota 106.

[29] Una fuente de datos 122 contiene una cantidad de datos que va a transmitirse a una estación remota dada 106. La fuente de datos 122 proporciona los datos a la interfaz de red por paquetes 146. La interfaz de red por paquetes 146 recibe los datos y envía los datos al elemento selector 136. A continuación, el elemento selector 136 transmite los datos a cada estación base 160 en comunicación con la estación remota objetivo 106. En el modo de

realización a modo de ejemplo, cada estación base 160 mantiene una cola de datos 172, la cual almacena los datos que van a transmitirse a la estación remota 106.

[30] Los datos se transmiten en paquetes de datos desde la cola de datos 172 hasta el elemento de canal 168. En el modo de realización a modo de ejemplo, en el enlace directo, un "paquete de datos" se refiere a una cantidad de datos que es un máximo de 1024 bits y a una cantidad de datos que va a transmitirse a una estación remota de destino 106 en una "ranura de tiempo" predeterminada (tal como de 1,667 ms, aproximadamente). Para cada paquete de datos, el elemento de canal 168 inserta los campos de control necesarios. En el modo de realización a modo de ejemplo, el elemento de canal 168 realiza una comprobación de redundancia cíclica (CRC), codifica el paquete de datos y los campos de control e inserta un conjunto de bits finales de código. El paquete de datos, los campos de control, los bits de paridad CRC y los bits finales de código comprenden un paquete formateado. En el modo de realización a modo de ejemplo, el elemento de canal 168 codifica después el paquete formateado e intercala (o reordena) los símbolos del paquete codificado. En el modo de realización a modo de ejemplo, el paquete intercalado se cubre con un código Walsh y se ensancha con códigos PNI y PNQ cortos. Los datos ensanchados se proporcionan a una unidad de RF 170, que modula en cuadratura, filtra y amplifica la señal. La señal de enlace directo se transmite de manera inalámbrica a través de una antena 165 hacia el enlace directo.

[31] En la estación remota 106, la señal de enlace directo se recibe mediante una antena y se encamina hacia un receptor 408. El receptor 408 filtra, amplifica, desmodula en cuadratura y cuantifica la señal. La señal digitalizada se proporciona a un desmodulador (DEMOD) 256, donde se desensancha con los códigos PNI y PNQ cortos y se le quita el recubrimiento Walsh. Los datos desmodulados se proporcionan a un descodificador 258, que lleva a cabo un proceso inverso a las funciones de procesamiento de señal realizadas en la estación base 160, específicamente funciones de desintercalado, descodificación y comprobación CRC. Los datos descodificados se proporcionan a un colector de datos.

[32] El hardware, como se ha mencionado anteriormente, soporta velocidades variables de transmisión de datos, mensajería, voz, vídeo y otras comunicaciones a través del enlace directo. La velocidad de los datos transmitidos desde la cola de datos 172 varía para permitir cambios en la intensidad de señal y el entorno de ruido en la estación remota 106. Cada una de las estaciones remotas 106 transmite preferentemente una señal DRC a una estación base asociada 160 en cada ranura de tiempo. La señal DRC proporciona información a la estación base 160, incluyendo la identidad de la estación remota 106 y la velocidad a la que la estación remota 106 va a recibir datos desde su cola de datos asociada 172. Por consiguiente, un sistema de circuitos en la estación remota 106 mide la intensidad de señal y estima el entorno de ruido en la estación remota 106 para determinar la información de velocidad a transmitir en la señal DRC.

[33] La señal DRC transmitida por cada estación remota 106 se propaga a través de un canal de enlace inverso y es recibida en la estación base 160 a través de una antena de recepción 165 acoplada a la unidad de RF 170. En el modo de realización a modo de ejemplo, la información DRC se desmodula en el elemento de canal 168 y se proporciona a un planificador de canal 174 ubicado en el controlador de estación base 130 o a un planificador de canal 132 ubicado en la estación base 160. En un primer modo de realización a modo de ejemplo, el planificador de canal 174 está ubicado en la estación base 160. En un modo de realización alternativo, el planificador de canal 132 está ubicado en el controlador de estación base 130 y está conectado a todos los elementos selectores 136 del controlador de estación base 130.

[34] En estos sistemas de comunicaciones HDR 100, la potencia de canal piloto también se puede equilibrar con la potencia de los canales DRC y ACK. Este proceso implica la difusión de cada uno de los canales DRC y ACK con un código ortogonal único generado mediante el uso de funciones Walsh. A continuación, se puede aplicar una ganancia de DRC al canal DRC para mantener una relación óptima de DRC a potencia de canal piloto. De forma similar, una ganancia de ACK también se puede aplicar al canal ACK para mantener una relación óptima de ACK a potencia de canal piloto.

[35] Se muestra un diagrama de bloques funcional de una estación de abonado a modo de ejemplo 106 que funciona en un sistema de comunicaciones HDR 100 en la FIG. 3. La estación de abonado 106 a modo de ejemplo incluye un receptor y un transmisor acoplados a una antena 252. El receptor incluye un módulo de entrada de RF 254, un desmodulador 256 y un descodificador 258. El transmisor incluye un codificador 259, un modulador 260 y comparte el módulo de entrada de RF 254 con el receptor. El transmisor incluye además un control de ganancia de transmisor 264 para controlar la potencia de transmisión de enlace inverso de una manera que se describirá posteriormente en mayor detalle.

[36] El módulo de entrada de RF 254 está acoplado a la antena 252. La parte de receptor del módulo de entrada 254 convierte de manera descendente, filtra, amplifica y digitaliza una señal recibida por la antena 252. La parte de receptor del módulo de entrada de RF 254 incluye además un AGC (no mostrado) para maximizar la gama dinámica de la señal digitalizada. El AGC puede ser utilizado por el control de ganancia de transmisor 264 para calcular la pérdida de trayectoria entre la estación base 160 y la estación de abonado 106 durante la estimación de control de potencia en bucle abierto. La señal digitalizada de la parte de receptor del módulo de entrada de RF 254 puede transferirse después al desmodulador 256, donde se desmodula en cuadratura con códigos PN cortos, obtenidos

mediante códigos Walsh, y se desaleatoriza usando un código PN largo. Después, la señal desmodulada puede proporcionarse al descodificador 258 para una corrección de errores en recepción. El desmodulador 256 también puede usarse para extraer el comando RPC de la transmisión de enlace inverso y proporcionarlo al control de ganancia de transmisor 264 para cálculos de control de potencia en bucle cerrado.

[37] El transmisor incluye el codificador 259, que proporciona típicamente codificación de convolución e intercalado del canal de tráfico de enlace inverso. El canal de tráfico codificado se proporciona al modulador 260, donde se ensancha con un recubrimiento Walsh y se amplifica mediante una ganancia de canal de tráfico (G_T) calculada mediante el control de ganancia de transmisor 264. El canal piloto, canal DRC y canal ACK también se proporcionan al modulador 260, donde se ensanchan con un recubrimiento Walsh diferente y se amplifican mediante ganancias de canal respectivas (G_P), (G_D) y (G_A) calculadas mediante el control de ganancia de transmisor 264. Después, los canales se combinan, se ensanchan con un código PN largo y se modulan en cuadratura con códigos PN cortos. La señal modulada en cuadratura se proporciona a la parte de transmisor del módulo de entrada de RF 254, donde se convierte de manera ascendente, se filtra y se amplifica para la transmisión inalámbrica de enlace directo a través de la antena 252. La amplificación de la señal modulada en cuadratura en la parte de transmisor del módulo de entrada de RF 254 se controla mediante una señal AGC del control de ganancia de transmisor 264.

[38] Se muestra un diagrama de bloques funcional de un control de ganancia de transmisor 264, un modulador 260 y una parte de transmisor del extremo delantero de RF 254 a modo de ejemplo en la FIG. 4. El control de ganancia del transmisor 264 incluye un bloque de cálculo de potencia y ganancia 302 para calcular las ganancias para los canales piloto, de tráfico, DRC y ACK. Los cálculos de ganancia se basan en relaciones de potencia predeterminadas para los canales de tráfico, DRC y ACK con respecto al canal piloto. Se puede usar un bucle de realimentación para reducir las ganancias de canal en condiciones de limitación de potencia mediante "reducción" o "retroceso" de las relaciones de potencia predeterminadas para los canales DRC y ACK. El bucle de realimentación incluye un limitador 304 y un bloque de reducción de potencia 306. El limitador 304 determina si la potencia total de transmisión de enlace inverso resultante de las relaciones de potencia predeterminadas supera la capacidad de potencia máxima del transmisor. La capacidad de potencia máxima del transmisor está limitada por un amplificador de ganancia variable (VGA) 308 y un amplificador de potencia (no mostrado) del módulo de entrada de RF 254. En el modo de realización a modo de ejemplo descrito, el bloque de cálculo de potencia y ganancia 302 también calcula la potencia de transmisión de enlace inverso total basándose en las relaciones de potencia predeterminadas y la potencia de enlace inverso estimada para el canal piloto. Si la potencia de transmisión de enlace inverso total resultante excede la capacidad de potencia del transmisor, el bloque de reducción de potencia 306 se usa para reducir las relaciones de potencia para los canales DRC y ACK de una manera que se describirá con mayor detalle más adelante.

[39] El control de ganancia de transmisor 264 puede implementarse con varias tecnologías incluyendo, a modo de ejemplo, software de comunicaciones integrado. El software de comunicaciones integrado puede ejecutarse en un procesador de señales digitales (DSP) programable. Como alternativa, el control de ganancia de transmisor 264 puede implementarse con un procesador de propósito general que ejecuta un programa de software, con un circuito integrado de aplicación específica (ASIC), con una matriz de puertas de campo programable (FPGA) u otro dispositivo de lógica programable, lógica de transistor o de puertas discretas, componentes de hardware discretos o cualquier combinación de los mismos.

[40] En el modo de realización a modo de ejemplo descrito, las relaciones de potencia para los canales de tráfico, DRC y ACK con respecto al canal piloto se pueden usar para calcular las ganancias de canal. En consecuencia, la complejidad de cálculo puede reducirse si las relaciones de potencia apropiadas se determinan primero utilizando el bucle de realimentación antes de que se realicen los cálculos de ganancia. Como se explicó anteriormente, el bucle de realimentación se usa para "reducir" o "retroceder" las relaciones de potencia predeterminadas de los canales DRC y ACK con respecto al canal piloto si la potencia de transmisión de enlace inverso total excede la capacidad máxima de potencia del transmisor. La potencia de transmisión de enlace inverso total puede calcularse resolviendo la siguiente ecuación:

$$\text{Potencia Total} = \text{potencia de canal piloto} + 10 \log_{10} (1 + P_T + \beta_D \cdot P_D + \beta_A \cdot P_A) \quad (1)$$

donde:

- P_T es la relación de potencia de tráfico a canal piloto;
- P_D es la relación de potencia de DRC al canal piloto;
- β_D es un valor utilizado para reducir la relación de potencia del DRC;
- P_A es la relación de potencia de ACK al canal piloto; y
- β_A es un valor utilizado para reducir la relación de potencia de ACK.

[41] La "potencia de canal piloto" se estima mediante dos bucles de control de potencia. Un bucle de control abierto 310 genera una estimación de la potencia de transmisión requerida en el canal piloto basándose en el valor promedio del AGC del receptor. La estimación de bucle abierto se puede calcular a continuación por medios bien conocidos en la técnica para la carga nominal de la estación base 160 y la potencia radiada efectiva (ERP). La

información sobre las variaciones de la carga de estación base nominal 160 y ERP puede comunicarse desde la estación base 160 a la estación de abonado 106 y usarse para ajustar la estimación de bucle abierto por medios bien conocidos en la técnica.

5 **[42]** Un bucle de control cerrado 312 puede usarse para incrementar o disminuir la estimación actual de bucle cerrado actual basándose en los comandos de RPC recuperados del desmodulador 256. La estimación de bucle cerrado resultante se suma a la estimación de bucle abierto mediante un sumador 314. La suma de las estimaciones de bucle abierto y cerrado produce la potencia de enlace inverso total para el canal piloto. Esta suma se proporciona al bloque de cálculo de potencia y ganancia 302 donde se usa como la "Potencia de canal piloto" en la ecuación (1).

10 **[43]** La relación de potencia de tráfico a canal piloto P_T puede calcularse de varias formas. En al menos un modo de realización, la relación de potencia de tráfico a canal piloto puede predeterminarse para cada velocidad de transmisión de datos soportada por la transmisión de enlace inverso, ya sea mediante análisis empírico, simulación, experimentación o cualquier otro medio para lograr una calidad de servicio deseada. A modo de ejemplo, en al menos una simulación se ha demostrado que para una velocidad de transmisión de datos de 9,6 k, la relación de tráfico a canal piloto puede estar entre -2,25 dB y 9 dB. Si la velocidad de transmisión de datos se aumenta a 38,4 k, la relación de potencia de tráfico a canal piloto debería estar entre 3,75 dB y 15 dB. Los expertos en la técnica podrán determinar fácilmente los valores apropiados de la relación de potencia de tráfico a canal piloto para todas las velocidades de transmisión de datos soportadas por su aplicación particular. Estos valores predeterminados de relación de potencia pueden almacenarse en la estación base 160 y transmitirse a cada estación de abonado 106 en su célula o sector respectivo a través de un canal de control de enlace directo. De forma alternativa, los valores predeterminados de la relación de potencia se pueden almacenar o calcular en la estación de abonado 106.

25 **[44]** La relación de potencia de DRC a canal piloto P_D y la relación de canal ACK a canal piloto P_A también pueden calcularse de varias formas. De forma similar a la relación de potencia de tráfico a canal piloto, las relaciones de potencia de DRC y ACK pueden predeterminarse mediante análisis empírico, simulación, experimentación o cualquier otro medio para lograr una calidad de servicio deseada. En al menos un modo de realización del sistema de comunicaciones HDR ejemplar, la relación de potencia de canal DRC a piloto puede asumir valores entre -9 dB y 6 dB en incrementos de 1 dB y la relación de potencia de ACK a canal piloto puede tomar valores entre -3 dB y 6 dB también en incrementos de 1 dB. Estos valores predeterminados de relación de potencia pueden almacenarse en la estación base 160 y transmitirse a cada estación de abonado 106 en su célula o sector respectivo a través del canal de control. De forma alternativa, los valores predeterminados de la relación de potencia se pueden almacenar o calcular en la estación de abonado 106.

35 **[45]** Para calcular la potencia de transmisión de enlace inverso total de la ecuación (1), los valores de la relación de potencia de canal se pueden convertir en el dominio lineal de la siguiente manera:

$$P_T = 10^{(\text{Valor de relación de potencia de tráfico}/10)} \quad (2)$$

$$P_D = 10^{(\text{Valor de relación de potencia de DRC}/10)} \quad (3)$$

$$40 \quad P_A = 10^{(\text{Valor de relación de potencia de ACK}/10)} \quad (4)$$

45 **[46]** El bloque de reducción de potencia 306 se usa para reducir las relaciones de potencia para los canales DRC y ACK en condiciones de limitación de potencia. El bloque de reducción de potencia 306 puede lograr esto generando valores β_D y β_A y alimentándolos de vuelta al bloque de cálculo de potencia y ganancia 302 para escalar las relaciones de potencia de DRC y ACK, respectivamente. Los valores de DRC y ACK pueden expresarse en el dominio lineal, respectivamente, como:

$$\beta_D = 10^{(-\text{DRCbackoff}/10)} \quad (5)$$

$$50 \quad \beta_A = 10^{(-\text{ACKbackoff}/10)} \quad (6)$$

55 **[47]** A partir de las ecuaciones anteriores, un experto en la técnica apreciará fácilmente que se puede lograr una reducción de 1 dB en la relación de potencia de canal DRC a canal piloto ajustando "DRCbackoff" en la ecuación (5) a 1. Se puede lograr una reducción de 2 dB en la relación de potencia de ACK a canal piloto ajustando "ACKbackoff" en la ecuación (6) a 2. Por lo tanto, cualquier esquema de reducción incremental se puede implementar dependiendo de los parámetros de diseño particulares y la aplicación de comunicaciones específica.

60 **[48]** En el modo de realización a modo de ejemplo descrito, la "Potencia total" en la ecuación (1) se calcula inicialmente mediante el bloque de cálculo de potencia y ganancia 302 con los valores β_D y β_A ajustados a 1 de modo que las relaciones de potencia para cada canal se establecen en su valores óptimos o deseados predeterminados. La "potencia total" calculada se proporciona al limitador 304. El limitador 304 compara la "potencia total" calculada con la capacidad de potencia máxima del transmisor. Si la "potencia total" calculada excede las limitaciones de potencia del transmisor, la velocidad de transmisión de datos del enlace inverso puede reducirse para reducir la potencia total de transmisión de enlace inverso. En respuesta a la velocidad de transmisión de datos reducida, el bloque de cálculo de potencia y ganancia 302 selecciona una nueva relación predeterminada de potencia de tráfico a canal piloto correspondiente a la velocidad de transmisión de datos reducida. A continuación, la "potencia total" puede ser recalculada por el bloque de cálculo de potencia y ganancia 302 y proporcionada al

limitador 304 para su comparación con la capacidad de potencia máxima del transmisor. Este procedimiento continúa hasta que la "potencia total" calculada entra dentro de la capacidad de potencia del transmisor o la velocidad de transmisión de datos del enlace inverso se reduce a la velocidad de transmisión de datos más baja soportada por el sistema de comunicaciones 120.

[49] En el caso de que la "potencia Total" calculada por el bloque de cálculo de potencia y ganancia 302 exceda la capacidad de potencia máxima del transmisor a la velocidad de transmisión de datos más baja soportada por el sistema de comunicaciones, el limitador 304 puede usarse para adaptar el bucle de control cerrado 312 de tal forma que los comandos de RPC ascendentes sean ignorados. Esto puede lograrse manteniendo la constante de estimación de bucle cerrado actual en respuesta a un comando de RPC ascendente y reduciendo la estimación de bucle cerrado actual en respuesta a un comando de RPC descendente. En algunos modos de realización, la adaptación puede soportarse en ambos extremos del nivel de potencia del transmisor de manera que los comandos de bajada RPC se ignoran si la potencia de transmisión de enlace inverso está por debajo de un umbral operativo mínimo.

[50] El limitador 304 también permite que el bloque de reducción de potencia 306 implemente un algoritmo de "retroceso" para ajustar los valores β_D y β_A para reducir sistemáticamente las relaciones de potencia para uno o ambos canales DRC y ACK hasta que la "potencia total" calculada por el bloque de cálculo de potencia y ganancia esté dentro de la capacidad máxima de potencia del transmisor. La manera en que los valores β_D y β_A se reducen y la reducción incremental resultante en las relaciones de potencia de los canales puede variar dependiendo de la aplicación del sistema y las limitaciones globales de diseño.

[51] Un diagrama de flujo que ilustra un procedimiento de retroceso a modo de ejemplo se muestra en la FIG. 5. Inicialmente, el limitador se usa para habilitar el algoritmo de retroceso en el paso 402. Una vez que se habilita el procedimiento de retroceso, se introduce un bucle de potencia de DRC 404. En el bucle de potencia de DRC 404, la relación de potencia de canal DRC a piloto puede reducirse en 1 dB en el paso 406. Esto se puede lograr volviendo a calcular el valor de DRC β_D con el "DRCbackoff" en la ecuación (5) en 1. De forma alternativa, el "DRCbackoff" en la ecuación (5) se puede establecer en cualquier valor para lograr una reducción deseada en la relación de potencia de canal DRC a piloto. En cualquier caso, el valor de DRC recalculado β_D puede realimentarse al bloque de cálculo de potencia y ganancia 302. La "potencia total" puede entonces recalcularse y proporcionarse al limitador 304 para determinar si la potencia de transmisión de enlace inverso total está dentro de la capacidad de potencia máxima del transmisor.

[52] En el paso 408, los resultados del limitador 304 se proporcionan al bloque de reducción de ganancia. Si la "potencia total" recalculada está dentro de la capacidad de potencia máxima del transmisor, el bloque de reducción de potencia 306 se deshabilita en el paso 410. Por el contrario, si la "potencia total" recalculada todavía excede la capacidad de potencia máxima del transmisor, entonces el bloque de reducción de potencia 306 determina si el canal DRC permanece en el estado "activado" en el paso 412. Se determina que el canal DRC está en el estado "activado" si el DRC β_D es mayor que 0, o algún otro valor de umbral mínimo. Si el canal DRC permanece en el estado "activado", el procedimiento regresa al paso 406 y reduce el DRC a la relación de potencia de canal piloto otros dB ajustando el "DRCbackoff" en la ecuación (5) a 2, lo cual dará como resultado una reducción de 2 dB en la relación de DRC a canal piloto. El procedimiento de retroceso permanece en el circuito de potencia de DRC 404 hasta que el bloque de reducción de potencia 306 se deshabilita en el paso 410 o el valor de DRC β_D se reduce por debajo del umbral mínimo. Si el valor de DRC β_D se reduce por debajo del umbral mínimo, entonces el algoritmo de retroceso sale del bucle de ganancia de potencia de DRC 404 y entra en un bucle de potencia de ACK 416.

[53] En el bucle de potencia de ACK 416, la relación de potencia de canal ACK al canal piloto puede reducirse en 1 dB en el paso 418. Esto se puede lograr volviendo a calcular el valor de ACK β_A con el "ACKbackoff" en la ecuación (6) en 1. De forma alternativa, el "ACKbackoff" en la ecuación (6) se puede establecer en cualquier valor para lograr una reducción deseada en la relación de ACK a potencia de canal piloto. En cualquier caso, el valor de ACK recalculado β_A puede realimentarse al bloque de cálculo de potencia y ganancia. La "potencia total" puede entonces recalcularse y proporcionarse al limitador 304 para determinar si la potencia de transmisión de enlace inverso total está dentro de la capacidad de potencia máxima del transmisor.

[54] En el paso 420, los resultados del limitador 304 se proporcionan al bloque de reducción de ganancia. Si la "potencia total" recalculada está dentro de la capacidad de potencia máxima del transmisor, el bloque de reducción de potencia 306 se deshabilita en el paso 424. Por el contrario, si la "potencia total" recalculada aún excede la capacidad de potencia máxima del transmisor, entonces el bloque de reducción de potencia 306 determina si el canal ACK permanece en el estado "activado". Se determina que el canal ACK está en el estado "activado" si el valor ACK β_A es mayor que 0, o algún otro valor umbral mínimo. Si el canal ACK permanece en el estado "activado", el procedimiento regresa al paso 418 y reduce la relación de potencia de ACK a canal piloto otros dB ajustando el "ACKbackoff" en la ecuación (6) en 2, lo cual dará como resultado una reducción de 2 dB en la relación de canal ACK a canal piloto. El procedimiento de retroceso permanece en el circuito de potencia de ACK 416 hasta que el bloque de reducción de potencia 306 es desactivado por el limitador 304 en el paso 424 o el valor de ACK β_A se reduce por debajo del umbral mínimo. Si el valor de ACK β_A se reduce por debajo del umbral mínimo, entonces el algoritmo de retroceso se desactiva al salir del bucle de potencia de ACK en el paso 424. En ese caso, se pueden

emplear otras técnicas de reducción de potencia para llevar la potencia de transmisión de enlace inverso total dentro de la capacidad de potencia máxima del transmisor.

[55] El modo de realización a modo de ejemplo del procedimiento de retroceso descrito en conexión con la FIG. 5 puede ser computacionalmente intensivo dependiendo de las relaciones de potencia predeterminadas para los canales DRC y ACK. A modo de ejemplo, si las relaciones de potencia predeterminadas para los canales DRC y ACK se establecen cada una a un máximo de 6 dB, existe la posibilidad de que puedan requerirse 16 pases a través del bucle de potencia de DRC 404 y 10 pases a través del bucle de potencia de ACK 416 para reducir las relaciones de potencia de DRC y ACK. Para reducir la posible complejidad de cálculo, se puede implementar un procedimiento de retroceso alternativo que calcule el valor de DRC β_D en un solo paso, y si es necesario, calcule el valor de ACK β_A en un solo paso. Esto puede conseguirse de varias formas. A modo de ejemplo, la ecuación (1) puede manipularse para resolver el valor de interés definiendo una relación de potencia total a potencia de canal piloto y ajustándola a un valor relacionado con la capacidad de potencia máxima del transmisor. Esto se puede lograr reescribiendo la ecuación (1) en el dominio lineal como:

$$R=1+P_T +P_D +P_A \quad (7)$$

$$R_M \geq 1+P_T +\beta_D \cdot P_D +\beta_A \cdot P_A \quad (8)$$

donde R representa la relación de potencia total a potencia de canal piloto antes de habilitar el procedimiento de retroceso, y R_M es el valor máximo permitido de R después de calcular los valores β_D y β_A .

[56] Un diagrama de flujo que ilustra un procedimiento a modo de ejemplo que utiliza las ecuaciones (7) y (8) se muestra en la FIG. 6. En el paso 502, se calcula la relación de potencia total a potencia de canal piloto R. La relación de potencia calculada se compara entonces con la potencia total máxima permitida para la relación de potencia de canal piloto R_M en el paso 504. Si $R < R_M$, entonces las relaciones de potencia de DRC y ACK no requieren retroceso. En ese caso, los valores β_D y β_A se establecen en 1 por el bloque de reducción de potencia 306 y se realimentan al bloque de cálculo de potencia y ganancia 302 en el paso 506. Por el contrario, si R es mayor que R_M , entonces el valor de DRC β_D puede calcularse en el paso 508.

[57] El valor de DRC β_D puede calcularse ajustando el valor de ACK β_A en 1 y resolviendo para el valor de DRC β_D en la ecuación (8). Con el valor de ACK β_A ajustado a 1, la ecuación (8) se puede reescribir de la forma siguiente:

$$\beta_D=(R_M-1-P_T-P_A)/P_D \quad (9).$$

[58] En el paso 510, se examina el cálculo del valor de DRC resultante para determinar si es positivo. Si $\beta_D \geq 0$, entonces el valor de DRC calculado β_D reducirá la relación de potencia de canal DRC a canal piloto a un nivel que dará como resultado un cálculo de "Potencia total" dentro de la capacidad de potencia máxima del transmisor. En ese caso, el valor de ACK β_A se establece en 1 y se realimenta junto con el valor de DRC calculado β_D al bloque de cálculo de potencia y ganancia 302 en el paso 512. Por el contrario, si el valor de DRC β_D es negativo, entonces el canal DRC se desactiva ajustando el valor de DRC β_D a 0 en el paso 514.

[59] Una vez que el canal DRC está desactivado, el valor de ACK β_A puede calcularse en el paso 516. El valor de ACK β_A puede calcularse ajustando el valor de DRC β_D en 0 y resolviendo para el valor de ACK β_A en la ecuación (8). Con el valor de DRC β_D ajustado a 0, la ecuación (8) se puede reescribir de la forma siguiente:

$$\beta_A =(R_M -1 -P_T)/P_A \quad (10).$$

[60] En el paso 518, se examina el cálculo del valor de ACK resultante para determinar si es positivo. Si $\beta_A \geq 0$, entonces el valor de ACK calculado β_A reducirá la relación de potencia ACK a potencia de canal piloto a un nivel que dará como resultado un cálculo de "Potencia total" por el bloque de cálculo de potencia y ganancia 302 dentro de la capacidad máxima de potencia del transmisor. En ese caso, el valor de DRC β_D se establece en 0 y se realimenta junto con el valor ACK β_A calculado al bloque de cálculo de potencia y ganancia 302 en el paso 520. Por el contrario, si el valor de ACK β_A es negativo, entonces el canal ACK se desactiva ajustando el valor de ACK β_A a 0 en el paso 522.

[61] Independientemente del procedimiento de retroceso implementado por el bloque de reducción de potencia 306, el bloque de cálculo de potencia y ganancia 302 calculará las ganancias para los canales de tráfico, DRC, ACK y piloto una vez que el limitador 304 determine que la potencia de transmisión de enlace inverso total está dentro de la capacidad de potencia máxima del transmisor. Dado que las ganancias se aplicarán a sus respectivos canales en el dominio digital, es ventajoso escalar las ganancias para evitar un aumento en el número de bits a medida que los canales ajustados por ganancia se suman en el modulador 260. Esto se puede lograr ajustando las ganancias de manera que la suma de sus cuadrados sea igual a 1 de la siguiente manera:

$$G_P^2 +G_T^2 +G_D^2 +G_A^2 =1 \quad (11).$$

[62] La ecuación (11) se puede resolver de la siguiente manera para cada ganancia de canal:

$$G_P = 1 / \sqrt{1 + P_T + \beta_D \cdot P_D + \beta_A \cdot P_A} \quad (12)$$

$$G_T = \sqrt{P_T} / \sqrt{1 + P_T + \beta_D \cdot P_D + \beta_A \cdot P_A} \quad (13)$$

$$G_D = \sqrt{\beta_D \cdot P_D} / \sqrt{1 + P_T + \beta_D \cdot P_D + \beta_A \cdot P_A} \quad (14)$$

$$G_A = \sqrt{\beta_A \cdot P_A} / \sqrt{1 + P_T + \beta_D \cdot P_D + \beta_A \cdot P_A} \quad (15).$$

[63] Con referencia de nuevo a la FIG. 4, las ganancias de portadora calculadas por el bloque de cálculo de potencia y ganancia 302 pueden acoplarse al modulador 260. El modulador 260 incluye un mezclador 316B que se usa para ensanchar el canal de tráfico codificado desde el codificador 259 con una función Walsh. Los canales piloto, DRC y ACK también se proporcionan a los mezcladores 316A, 316C y 316D, respectivamente, donde se ensanchan con un recubrimiento Walsh diferente. Los canales de tráfico, piloto, DRC y ACK con recubrimiento Walsh se proporcionan a elementos de ganancia 318A-D, respectivamente, donde se aplican sus respectivas ganancias calculadas por el bloque de cálculo de potencia y ganancia 302. Las salidas de los elementos de ganancia 318A-D se proporcionan a un sumador 320 donde se combinan con el canal piloto. Los canales combinados se transfieren después a un mezclador 322, donde se ensanchan usando el código PN largo. Los canales ensanchados se dividen después en una señal compleja que presenta una componente en fase (I) y una componente de fase en cuadratura (Q). La señal compleja se modula en cuadratura con los códigos PN cortos mediante los mezcladores 324A y 324B antes de proporcionarse a la parte de transmisor del módulo de entrada de RF 254.

[64] Un filtro de banda base complejo 326 está situado en la entrada del módulo de entrada de RF 254 para rechazar componentes de banda de la señal modulada en cuadratura. La señal compleja filtrada se proporciona a mezcladores de cuadratura 328A y 328B, donde se modula en una forma de onda de portadora antes de combinarse mediante un sumador 330. La señal combinada se proporciona después al VGA 308 para controlar la potencia de la transmisión de enlace inverso a través de la antena. Una señal AGC del bloque de cálculo de potencia y ganancia 302 se usa para fijar la ganancia del VGA 308. La señal de AGC se basa en la "potencia total" calculada por el bloque de cálculo de potencia y ganancia 302 a partir de la ecuación (1).

[65] La programación de la transmisión en un sistema de conmutación de circuitos puede implicar un algoritmo equitativo proporcional, en el que se define una función de prioridad para cada usuario. Un ejemplo de un algoritmo de proporcionalidad justa se presenta a continuación. La función de prioridad puede tomar en consideración la velocidad de transmisión de datos solicitada para un usuario dado, típicamente una función de calidad de canal de enlace directo para el usuario, y el rendimiento para el usuario. Por lo tanto, la capacidad se equilibra atendiendo primero a los usuarios que tienen altas velocidades de transmisión de datos solicitadas en comparación con el rendimiento.

[66] La programación de transmisión en un sistema de conmutación de paquetes, de acuerdo con un modo de realización, equilibra la capacidad con el retardo del usuario. Los flujos de aplicaciones se transmiten como datagramas, que son mensajes independientes y autónomos enviados a través de una red. La llegada del datagrama, el tiempo de llegada y el contenido en general no están garantizados. Los datagramas asociados con un mismo flujo de aplicación se pueden transmitir por diferentes rutas a un mismo usuario. Los datagramas se reensamblan en el receptor.

[67] Los casos presentados en el presente análisis incluyen: i) enlace inverso de múltiples portadoras; y ii) enlace directo de múltiples portadoras y enlace inverso de portadora única, denominado modo asimétrico. Esta solicitud de patente presenta reglas de reducción de potencia de RL para los siguientes modos de realización: i) RL de portadora única; y ii) modos de realización de RL de múltiples portadoras. Existe la necesidad de reducir la potencia en el enlace inverso a fin de conservar recursos y reducir la interferencia con otras comunicaciones, tales como desde otras estaciones remotas 106 hasta la estación base 160, etc. En un modo de realización, la reducción se usa para indicar la reducción de potencia para cumplir con las restricciones del amplificador de potencia (PA) 308. En un sistema de múltiples portadoras, la AN 120 envía un mensaje de asignación de canal de tráfico al AT 106 que indica cuál es la portadora principal y cuáles son las portadoras secundarias.

[68] En un modo de realización, según se muestra en la FIG. 7, un terminal es el AT 106. Un amplificador de potencia (PA) 308 ubicado en la circuitería de transmisión 264 de AT 106 puede saturarse si se ingresa demasiada potencia de RF. La potencia de RF de entrada al PA 308 puede reducirse para permitir suficiente espacio libre para evitar que el PA 308 se sature durante la operación.

[69] En un modo de realización, las potencias de la portadora secundaria se reducen (por ejemplo, se reduce la

potencia de transmisión de RF) para permitir espacio libre para la portadora principal. En este caso, los niveles de potencia de RF del canal piloto, de información de control y de tráfico se suman sobre todas las portadoras de enlace inverso asignadas para ese AT 106. La suma se mantiene menor o igual a la potencia de transmisión máxima permitida para el PA 308. Si la suma total de las potencias de transmisión introducidas en el PA 308 excede la potencia nominal máxima del PA 308 que reside en el AT 106, el procedimiento de reducción de potencia descrito en las FIGs. 8-17 se puede implementar a través de los diversos canales en cada portadora asignada. Si todavía no hay suficiente espacio libre, la potencia de la portadora principal también se reduce.

[70] Entre los diferentes modos de realización se incluyen i) enlace de FL de múltiples portadoras con un RL de múltiples portadoras, y ii) FL de múltiples portadoras con una RL de portadora única (modo asimétrico). Las reglas de reducción de potencia de RL incluyen reglas de portadora única y de múltiples portadoras. Como se mostrará a continuación, las diferentes portadoras, secundarias y a continuación principales, y los diferentes canales en cada portadora pueden reducirse en el orden o secuencia divulgado en los párrafos siguientes. El motivo para seguir las secuencias que se enumeran a continuación cuando se reduce la potencia es que algunas portadoras o canales pueden considerarse de menor valor y pueden reducirse antes que otra portadora o canal. Por ejemplo, una confirmación (ACK) puede considerarse de alto valor porque se transmite en media ranura. Por otro lado, el control de velocidad de transmisión de datos (DRC) se transmite por varias ranuras, por lo que puede ser menos valiosa. Por lo tanto, el DRC puede reducirse antes de ACK. Sin embargo, dado que el DRC puede determinar el sector de servicio y la velocidad de transmisión, un rendimiento por encima de un umbral puede ser útil. El control de fuente de datos (DSC) determina la célula de servicio, por lo que el rendimiento por encima de un umbral también es útil.

Reglas de reducción de RL de portadora única

[71] Para las reglas de reducción de potencia de RL de portadora única (paso 3200), si i) el nivel de potencia de transmisión del AT ($T_{xT_{PA}}$) es menor que o igual al nivel de potencia de transmisión mínimo para ese AT ($T_{xT_{PAmin}}$), es decir, $T_{xT_{PA}} \leq T_{xT_{PAmin}}$ (paso 3202) y ii) el AT 106 está limitado por espacio libre de PA (paso 3204), la potencia se reduce en el siguiente orden: i) uno o más canales de información de control (paso 3206), ii) los canales piloto y de datos (paso 3210). La FIG. 8 ilustra los pasos ejecutados en este modo de realización.

La FIG. 8

[72] El paso 3200, ¿es el número de portadoras asignadas en el RL > 1? Si la respuesta es no, entonces ejecute el paso 3202, ¿es $T_{xT_{AT}} < T_{xT_{minAT}}$? Si la respuesta al paso 3202 es sí, entonces ejecute el paso 3204; ¿el espacio libre del PA es suficiente? Si la respuesta al paso 3204 es sí, entonces ejecute el paso 3214, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas.

[73] Si la respuesta al paso 3204 es no, entonces ejecute el paso 3206, reduzca uno o más canales de información de control. A continuación ejecute el paso 3208, ¿el espacio libre de PA es suficiente? Si la respuesta al paso 3208 es sí, entonces ejecute el paso 3209, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales para todos los canales en la portadora de RL que corresponden a todas las portadoras asignadas. Si la respuesta al paso 3208 es no, entonces ejecute el paso 3210, reduzca la potencia para los canales piloto y de datos en el RL que transportan información para todas las portadoras en el FL. Regrese al paso 3200.

[74] Si la respuesta al paso 3202 es no, entonces ejecute el paso 3212, ¿es suficiente el espacio libre de PA? Si la respuesta al paso 3212 es sí, entonces ejecute el paso 3215, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 3212 es no, entonces ejecute el paso 3217, reduzca la potencia de canal de datos en el RL hasta que $T_{xT_{AT}} = T_{xT_{minAT}}$ o el espacio libre de PA sea suficiente. Regrese al paso 3200.

[75] En un modo de realización, para las reglas de reducción de potencia de RL de portadora única, si i) la relación de potencia de transmisión del canal de tráfico transmitido a canal piloto del AT 106 (T_{xT2P}) es menor que o igual que la relación de potencia de transmisión del canal de tráfico transmitido mínimo al canal piloto para ese AT 106 ($T_{xT2Pmin}$), es decir, $T_{xT2P} < T_{xT2Pmin}$ y ii) el AT 106 está limitado a espacio libre de PA, la potencia se reduce en el siguiente orden: i) DSC, ii) DRC, iii) ACK, iv) Piloto, Datos e indicador de velocidad de transmisión inversa (RRI).

[76] Debe observarse que los canales DRC, DSC, ACK, RRI, piloto y datos (o tráfico) son canales transmitidos en el enlace inverso. Los canales DRC, DSC, ACK, RRI y piloto son canales de información de control. En un modo de realización, solo hay un DSC en el enlace inverso que proporciona información a una estación base 160 para una portadora de enlace directo. Por otro lado, puede haber una pluralidad de canales DRC y ACK que proporcionen información a una estación base 160 para portadoras FL principales y secundarias. Además, habrá un canal RRI y un canal piloto en una portadora de enlace inverso que proporciona información al AT. Debe observarse además que las portadoras FL transportan canales de tráfico (o de datos) y canales de información de control tales como el canal ACK, el canal de potencia inversa (RPC) y el canal de bits de actividad inversa (RAB). Estos canales de información

de control proporcionan información al AT 106.

[77] Por lo tanto, para $N=1$ (región de funcionamiento de RL de portadora única, donde N representa el número de portadoras en el enlace inverso), modo asimétrico (su modo asimétrico debido a su FL de múltiples portadoras y RL de portadora única) donde $T_{xT2P} < T_{xT2Pmin}$ en la portadora de enlace inverso y el espacio libre de PA no son suficientes, la potencia de RL se reduce en el siguiente orden hasta que se alcanza suficiente espacio libre de PA 308: paso 1) Reducir la potencia de DSC en el RL hasta el nivel predeterminado. Si todavía no hay suficiente espacio libre de PA, entonces paso 2) reducir la potencia de DRC para los DRC en el enlace inverso que transportan información para todas las portadoras principales y secundarias en el FL hasta que ocurra una de dos condiciones: i) haya suficiente espacio libre de PA o ii) la potencia de DRC se haya reducido. Si aún no hay suficiente espacio libre de PA, entonces paso 3), reducir la potencia de ACK para los canales de ACK en el enlace inverso que transportan información para todas las portadoras principales y secundarias en el FL hasta que ocurra una de estas dos condiciones: i) haya suficiente espacio libre de PA o ii) la potencia de ACK se haya reducido. Si todavía no hay suficiente espacio libre de PA, entonces paso 4) reducir uno o más de los canales piloto, de datos, RRI y DSC en el RL hasta que haya suficiente espacio libre.

[78] En las FIGs. 9 y 10, este procedimiento de reducción de potencia corresponde a los siguientes pasos:

La FIG. 9

[79] En el paso 200, ¿es el número de portadoras asignadas en el RL > 1 ? Si la respuesta es no, entonces ejecute el paso 202, ¿es $T_{xT2P} < T_{xT2Pmin}$? Si la respuesta al paso 202 es sí, entonces ejecute el paso 204; ¿el espacio libre del PA es suficiente? Si la respuesta al paso 204 es sí, entonces ejecute el paso 214, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas.

La FIG. 10

[80] Si la respuesta al paso 204 es no, entonces ejecute el paso 205 (mostrado en la FIG. 10), reduzca la potencia de DSC en RL al nivel predeterminado. A continuación, ejecute el paso 205A, ¿es suficiente el espacio libre de PA? Si la respuesta al paso 205A es sí, entonces ejecute el paso 205B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales para todos los canales en la portadora de RL que correspondan a todas las portadoras asignadas. Si la respuesta al paso 205A es no, entonces ejecute el paso 206, reduzca la potencia para los DRC en el RL que transportan información para todas las portadoras en el FL. Después de ejecutar el paso 206, ejecute el paso 206A; ¿el espacio libre de PA es suficiente? Si la respuesta al paso 206A es sí, entonces ejecute el paso 206B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 206A es no, entonces ejecute el paso 208, reduzca la potencia de los canales ACK en el RL que transportan información para todas las portadoras en el FL. Después de ejecutar el paso 208, ejecute el paso 208A; ¿el espacio libre de PA es suficiente? Si la respuesta al paso 208A es sí, entonces ejecute el paso 208B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 208A es no, entonces ejecute el paso 210, reduzca las potencias de canal piloto, de datos y RRI en la portadora de RL. Regrese al paso 200.

La FIG. 9

[81] Si la respuesta al paso 202 es no, entonces ejecute el paso 212 (mostrado en la FIG. 9), ¿es suficiente el espacio libre de PA? Si la respuesta al paso 212 es sí, entonces ejecute el paso 215, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 212 es no, a continuación ejecute el paso 217, reduzca la potencia de canal de datos en el RL hasta que $T_{xT2P} = T_{xT2Pmin}$ o el espacio libre de PA sea suficiente. Regrese al paso 200.

Reglas de la reducción de RL de múltiples portadoras

[82] Las reglas de reducción de múltiples portadoras se aplican cuando $T_{xTAT} < T_{xTminAT}$ en todas las portadoras de RL, N , asignadas al terminal de acceso 106, y el terminal de acceso 106 está limitado al espacio libre de PA.

[83] Hay dos modos de realización para el caso de múltiples portadoras ($N>1$): i) donde el AT 106 está transmitiendo canales de información de control en algunas portadoras de RL secundarias, y ii) donde el AT 106 está transmitiendo todos los canales de información de control en la portadora principal de enlace inverso. Para el caso de múltiples portadoras ($N>1$) donde el AT 106 está transmitiendo canales de información de control en algunas portadoras de RL secundarias y para todas las " N " portadoras de RL $T_{xT2P} < T_{xT2Pmin}$ y el espacio libre de PA 308 no es suficiente, reduzca la potencia de RL en el siguiente orden hasta que el espacio libre PA 308 sea suficiente:

- 1) Para portadoras de RL secundarias (solo con tráfico RL), reduzca los canales piloto y de datos en la portadora de RL correspondiente.

2) Para las portadoras de RL secundarias (con canales de información de control y tráfico de RL), i) reduzca los canales de datos en la portadora de RL correspondiente, ii) reduzca uno o más canales de información de control que transporten información para todas las portadoras en la FL, y iii) reduzca los canales piloto y de fuente de datos en la portadora de RL correspondiente. (El orden de i e ii puede invertirse). 3) En la portadora de RL principal, i) reducir uno o más de los canales de información de control que transportan información para todas las portadoras en la FL, y ii) reducir los canales piloto y de datos en la portadora de RL principal. En la FIG. 11, este procedimiento de reducción de potencia corresponde a los siguientes pasos:

La FIG. 11

[84] En la FIG. 11, ejecute el paso 3200, ¿es el número de portadoras asignadas en el RL > 1? Si la respuesta es sí, ejecute el paso 3220; ¿es $TxT_{PA} < TxT_{PAmin}$ para todas las portadoras de RL?

[85] Si la respuesta al paso 3220 es no, entonces ejecute el paso 3221, ¿es suficiente el espacio libre de PA? Si la respuesta al paso 3221 es sí, ejecute el paso 3221A, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 3221 es no, entonces ejecute el paso 3221B, reduzca la potencia de canal de datos hasta que $TxT_{PA} = TxT_{PAmin}$ en todas las portadoras o el espacio libre de PA sea suficiente. A continuación regrese al paso 3200.

[86] Si la respuesta al paso 3220 es sí, entonces ejecute el paso 3222; ¿el espacio libre del PA es suficiente? Si la respuesta al paso 3222 es sí, ejecute el paso 3222A, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 3222 es no, entonces ejecute el paso 3223, ¿están todos los canales de información de control transmitiendo en la portadora de RL principal?

La FIG. 12

[87] Si la respuesta al paso 3223 es no, entonces ejecute el paso 3230 (mostrado en la FIG. 12), reduzca los canales piloto y de datos en las portadoras de RL secundarias con solo canales de tráfico y sin canales de información de control, hasta que haya suficiente espacio libre de PA o no haya más potencia a reducir en los canales piloto y de datos.

[88] Después de ejecutar el paso 3230, ejecute el paso 3231, ¿el espacio libre del PA es suficiente? Si la respuesta al paso 3231 es sí, ejecute el paso 3231B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 3231 es no, ejecute el paso 3231C, reduzca el canal de datos en las portadoras de RL secundarias con canales de tráfico de información de control y RL hasta que haya suficiente espacio libre de PA o no haya más potencia a reducir en el canal de datos. Después de ejecutar el paso 3231C, ejecute el paso 3231D, ¿el espacio libre de PA es suficiente? Si la respuesta al paso 3231D es sí, entonces ejecute el paso 3231E, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas.

[89] Si la respuesta al paso 3231D es no, entonces ejecute el paso 3232, reduzca la potencia de uno o más canales de transmisión de control para portadoras de RL secundarias con los canales de transmisión de control y de tráfico. Después de ejecutar el paso 3232, ejecute el paso 3234, ¿el espacio libre del PA es suficiente? Si la respuesta al paso 3234 es sí, ejecute el paso 3234B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 3234 es no, entonces ejecute el paso 3236, reduzca la potencia de los canales piloto en las portadoras de RL secundarias con los canales de tráfico y de información de control.

[90] Después de ejecutar el paso 3236, ejecute el paso 3238, ¿el espacio libre del PA es suficiente? Si la respuesta al paso 3238 es sí, ejecute el paso 3238B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 3238 es no, entonces ejecute el paso 32205, reduzca uno o más canales de información de control en la portadora de enlace inverso principal. A continuación, ejecute el paso 32205A, ¿es suficiente el espacio libre de PA? Si la respuesta al paso 32205A es sí, entonces ejecute el paso 32205B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 32205A es no, entonces ejecute el paso 32206, reduzca la potencia para los canales piloto y de datos en la portadora de RL principal. A continuación, regrese al paso 3200.

[91] Para el caso de enlace inverso de múltiples portadoras ($N > 1$), si transmite todos los canales de información de control en la portadora de enlace inverso principal y para todas las "N" portadoras de enlace inverso $TxT_{PA} < TxT_{PAmin}$ y el espacio libre de PA no es suficiente, reduzca la potencia de RL en el orden siguiente hasta que el espacio libre de PA sea suficiente:

1) Para portadoras de RL secundarias, reduzca los canales piloto y de datos en la portadora de RL

correspondiente. 2) Para la portadora de RL principal, reduzca uno o más canales de información de control. 3) Para la portadora de RL principal, reduzca los canales piloto y de datos.

[92] En las FIGs. 11 y 13, este procedimiento de reducción de potencia corresponde a los siguientes pasos:

La FIG. 11

[93] En la FIG. 11, ejecute el paso 3200, ¿es el número de portadoras asignadas en el RL > 1? En caso afirmativo, ejecute el paso 3220; ¿es $TxT_{PA} \leq TxT_{PAmin}$ para todas las portadoras de RL? Si la respuesta al paso 3220 es sí, entonces ejecute el paso 3222; ¿el espacio libre del PA es suficiente? Si la respuesta al paso 3222 es sí, ejecute el paso 3222A, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 3222 es no, entonces ejecute el paso 3223, ¿están todos los canales de información de control transmitiendo en la portadora de RL principal? Si la respuesta al paso 3223 es sí, ejecute el paso 3223A, reduzca los canales piloto y de datos en las portadoras de RL secundarias sin canales de información de control hasta que haya suficiente espacio libre PA o no haya más potencia a reducir en los canales piloto y de datos.

La FIG. 13

[94] A continuación, ejecute el paso 3223C (mostrado en la FIG. 13), ¿el espacio libre de PA es suficiente? Si la respuesta al paso 3223C es sí, ejecute el paso 3223D, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 3223C es no, entonces ejecute el paso 31205; reduzca la potencia para uno o más canales de información de control en el RL principal. Después de ejecutar el paso 31205, ejecute el paso 31205A; ¿el espacio libre de PA es suficiente? Si la respuesta al paso 31205A es sí, entonces ejecute el paso 31205B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 31205A es no, entonces ejecute el paso 31206, reduzca la potencia para los canales Piloto y Datos en el RL principal. A continuación, regrese al paso 3200.

[95] En un modo de realización, las reglas de reducción de múltiples portadoras se aplican cuando $TxT2P < TxT2Pmin$ en todas las portadoras de RL, N, asignadas al terminal de acceso 106 y el terminal de acceso 106 está limitado al espacio libre de PA.

[96] Para el caso de múltiples portadoras ($N > 1$), donde el AT está transmitiendo canales DRC y ACK en algunas portadoras de RL secundarias, donde para todas las "N" portadoras de RL $TxT2P < TxT2Pmin$ y el espacio libre de PA 405 no es suficiente, reduzca la potencia de RL en el siguiente orden hasta que el espacio libre de PA 405 sea suficiente:

- 1) Para las portadoras de RL secundarias (solo con tráfico RL), reduzca los canales piloto, de datos y RRI en la portadora de RL correspondiente.
- 2) Para portadoras de RL secundarias (con canal DRC, ACK y tráfico de RL), i) reduzca el canal DSC hasta el nivel predeterminado, ii) reduzca los canales de datos y RRI en la portadora de RL correspondiente, iii) reduzca los DRC en la portadora de RL correspondiente que transporta información para todas las portadoras en el FL, iv) reduzca los canales ACK en la portadora de RL correspondiente que transporta información para todas las portadoras en el FL, y v) reduzca los canales piloto y DSC en la portadora de RL correspondiente. (En un modo de realización, los pasos iii y iv pueden venir antes del paso ii).
- 3) En la portadora de RL principal, reduzca el canal DSC hasta el nivel predeterminado, reduzca la potencia para los canales DRC en la portadora de RL principal que transporta información para todas las portadoras en la FL, reduzca la potencia para los canales ACK en la portadora de RL principal que transportan información para todas las portadoras en el FL, y reducen los canales piloto, de datos y RRI en la portadora de RL principal. En las FIGs. 9, 15, 14 y 16, este procedimiento de reducción de potencia corresponde a los siguientes pasos:

La FIG. 9

[97] En la FIG. 9 ejecute el paso 200, ¿es el número de portadoras asignadas en el RL > 1? Si la respuesta es sí, entonces ejecute el paso 220; ¿es $TxT2P < TxT2Pmin$ para todas las portadoras de RL?

La FIG. 14

[98] Si la respuesta al paso 220 es no, entonces ejecute el paso 221 (mostrado en la FIG. 14), ¿es suficiente el espacio libre de PA? Si la respuesta al paso 221 es sí, ejecute el paso 221A, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 221 es no, entonces ejecute el paso 221B, reduzca la potencia de canal de datos hasta que $TxT2P = TxT2Pmin$ en todas las portadoras o el espacio libre de PA sea suficiente. A continuación regrese al paso 200.

La FIG. 9

[99] Si la respuesta al paso 220 es sí, entonces ejecute el paso 222; ¿el espacio libre del PA es suficiente? Si la respuesta al paso 222 es sí, ejecute el paso 222A, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 222 es no, entonces ejecute el paso 223; ¿están transmitiendo todos los DRC y ACK en la portadora de RL principal?

La FIG. 15

[100] Si la respuesta al paso 223 es no, entonces ejecute el paso 230 (mostrado en la FIG. 15), reduzca los canales piloto, de datos y RRI en las portadoras de RL secundarias con solo canales de tráfico, pero no canales DRC o ACK, hasta que haya suficiente espacio libre de PA o no haya más potencia a reducir en los canales piloto, de datos y RRI. Después de ejecutar el paso 230, ejecute el paso 231, ¿el espacio libre del PA es suficiente? Si la respuesta al paso 231 es sí, ejecute el paso 231B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 231 es no, entonces ejecute el paso 231A, reduzca los canales DSC en las portadoras de RL secundarias correspondientes hasta el nivel predeterminado. A continuación, ejecute el paso 231AF, ¿el espacio libre de PA es suficiente? Si la respuesta al paso 231AF es sí, ejecute el paso 231AG, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas.

[101] Si la respuesta al paso 231AF es no, ejecute el paso 231C, reduzca los canales de datos y RRI en las portadoras de RL secundarias con los canales de tráfico DRC, ACK y RL, hasta que haya suficiente espacio libre de PA o no haya más potencia a reducir en los canales de datos y RRI. Después de ejecutar el paso 231C, ejecute el paso 231D, ¿el espacio libre de PA es suficiente? Si la respuesta al paso 231D es sí, entonces ejecute el paso 231E, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas.

[102] Si la respuesta al paso 231D es no, entonces ejecute el paso 232, reduzca la potencia de los canales DRC para todas las portadoras de RL secundarias. Después de ejecutar el paso 232, ejecute el paso 234, ¿el espacio libre del PA es suficiente? Si la respuesta al paso 234 es sí, ejecute el paso 234B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 234 es no, entonces ejecute el paso 236, reduzca la potencia de los canales ACK en todas las portadoras de RL secundaria. Después de ejecutar el paso 236, ejecute el paso 238, ¿el espacio libre del PA es suficiente? Si la respuesta al paso 238 es sí, ejecute el paso 238B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 238 es no, entonces ejecute el paso 240, reduzca la potencia de los canales piloto y DSC en las portadoras de RL secundarias correspondientes. Después de ejecutar el paso 240, ejecute el paso 242, ¿el espacio libre del PA es suficiente? Si la respuesta al paso 242 es sí, ejecute el paso 242B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas.

La FIG. 16

[103] Si la respuesta al paso 242 es no, entonces ejecute el paso 2205 (mostrado en la FIG. 16), reduzca la potencia de canal DSC en la portadora de enlace inverso principal a un nivel predeterminado. A continuación, ejecute el paso 2205A, ¿es suficiente el espacio libre de PA? Si la respuesta al paso 2205A es sí, entonces ejecute el paso 2205B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 2205A es no, entonces ejecute el paso 2206, reduzca la potencia de los DRC en el RL principal que transporta información para todas las portadoras en el FL. Después de ejecutar el paso 2206, ejecute el paso 2206A; ¿el espacio libre de PA es suficiente? Si la respuesta al paso 2206A es sí, entonces ejecute el paso 2206B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 2206A es no, entonces ejecute el paso 2208, reduzca la potencia de los canales ACK en el RL principal que transporta información para todas las portadoras en el FL. Después de ejecutar el paso 2208, ejecute el paso 2208A; ¿el espacio libre de PA es suficiente? Si la respuesta al paso 2208A es sí, entonces ejecute el paso 2208B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 2208A es no, entonces ejecute el paso 2210, reduzca las potencias de canal piloto, de datos, RRI y DSC en la portadora de RL principal. A continuación, regrese al paso 200.

[104] Para el caso de enlace inverso de múltiples portadoras ($N > 1$), y si se transmiten todos los canales DRC y ACK en la portadora de enlace inverso principal y para todas las "N" portadoras de enlace inverso $TxT2P < TxT2P_{min}$ y el espacio libre de PA no es suficiente, reduzca la potencia de RL en el siguiente orden hasta el espacio libre de PA sea suficiente:

- 1) Para portadoras de RL secundarias, reduzca los canales piloto, de datos y RRI en la portadora de RL correspondiente.
- 2) Para la portadora de RL principal, reduzca el DSC hasta el nivel predeterminado. Reduzca la potencia de los DRC en el RL principal que transporta información para todas las portadoras en el FL. Reduzca

la potencia de los canales de ACK en la portadora de RL principal que transporta información para todas las portadoras en el FL. Reduzca los canales piloto, de datos, RRI y DSC en la portadora de RL principal.

[105] En las FIGs. 9 y 17, este procedimiento de reducción de potencia corresponde a los siguientes pasos:

La FIG. 9

[106] En la FIG. 9, ejecute el paso 200, ¿es el número de portadoras asignadas en el RL > 1? En caso afirmativo, ejecute el paso 220; ¿es $TxT2P < TxT2P_{min}$ para todas las portadoras de RL? Si la respuesta al paso 220 es sí, entonces ejecute el paso 222; ¿el espacio libre del PA es suficiente? Si la respuesta al paso 222 es sí, ejecute el paso 222A, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 222 es no, entonces ejecute el paso 223; ¿están transmitiendo todos los DRC y ACK en la portadora de RL principal? Si la respuesta al paso 223 es sí, ejecute el paso 223A, reduzca los canales piloto, de datos y RRI en las portadoras de RL secundarias hasta que haya suficiente espacio libre de PA o no haya más potencia a reducir en los canales piloto, de datos y RRI.

La FIG. 17

[107] A continuación, ejecute el paso 223C (mostrado en la FIG. 17), ¿el espacio libre de PA es suficiente? Si la respuesta al paso 223C es sí, entonces ejecute el paso 223D, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 223C es no, entonces ejecute el paso 1205; reduzca la potencia de DSC hasta el nivel predeterminado.

[108] A continuación, ejecute el paso 1205A; ¿el espacio libre de PA es suficiente? Si la respuesta al paso 1205A es sí, entonces ejecute el paso 1205B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 1205A es no, entonces ejecute el paso 1206, reduzca la potencia de los DRC en el RL principal que transporta información para todas las portadoras en el FL. Después de ejecutar el paso 1206, ejecute el paso 1206A; ¿el espacio libre de PA es suficiente? Si la respuesta al paso 1206A es sí, entonces ejecute el paso 1206B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 1206A es no, entonces ejecute el paso 1208, reduzca la potencia de los canales ACK en el RL principal que transporta información para todas las portadoras en el FL. Después de ejecutar el paso 1208, ejecute el paso 1208A; ¿el espacio libre de PA es suficiente? Si la respuesta al paso 1208A es sí, entonces ejecute el paso 1208B, continúe con las transmisiones de datos y de información de control a los niveles de potencia actuales en todas las portadoras asignadas. Si la respuesta al paso 1208A es no, entonces ejecute el paso 1210, reduzca las potencias de canal piloto, de datos, RRI y DSC en la portadora de RL principal. A continuación, regrese al paso 200.

[109] La FIG. 7 ilustra un modo de realización de un AT 106 de acuerdo con la presente solicitud de patente, incluyendo circuitería de transmisión 264 (incluyendo el PA 308), circuitería de recepción 8408, un control de reducción 306, unidad de proceso de descodificación 258, unidad de procesamiento 302, unidad de control de DTX 8404, unidad de control de RRI 8406, unidad de control de DRC 8412 y memoria 8416. La unidad de control de reducción 306 implementa al menos un conjunto de reglas de reducción, tales como las ilustradas anteriormente. Las reglas de reducción proporcionan medios y procedimientos para controlar la potencia de transmisión en el RL. Los pasos ilustrados en las FIGs. 8-17 y 19-28 se pueden almacenar como instrucciones ubicadas como software o firmware 42 ubicado en la memoria 8416. Estas instrucciones pueden ser ejecutadas por la unidad de procesamiento 302.

[110] En otro modo de realización, las reglas de reducción de potencia de RL anteriores divulgadas anteriormente e ilustradas en las FIGs. 8-17, se pueden usar con un sistema WCDMA, tal como la edición 6 que contiene canales de tráfico (es decir, voz y datos), piloto y de información de control. Los canales de enlace ascendente (que es la versión de WCDMA de enlace inverso) pueden incluir un canal físico dedicado (DPCH), un canal de acceso aleatorio físico (PRACH), un canal dedicado (DCH), un canal de acceso aleatorio (RACH), un canal de control dedicado (DCCH) y un canal de control común (CCCH). El DPCH consiste en el canal de datos físicos dedicado (DPDCH) que transporta los datos del usuario, y el canal de control físico dedicado (DPCCH), que transporta la información de control de la capa física (datos piloto, TFICI y TPC). La FIG. 18 es un ejemplo de una estructura de protocolo WCDMA conocida en la técnica.

[111] También se observa que los procedimientos y aparatos de las FIGs. 7-17 descritos anteriormente se llevan a cabo a través de bloques de medios más función correspondientes ilustrados en las FIGs. 19-28.

[112] Los expertos en la técnica entenderán que la información y las señales pueden representarse usando cualquiera de una variedad de tecnologías y técnicas diferentes. Por ejemplo, los datos, las instrucciones, los comandos, la información, las señales, los bits, los símbolos y los elementos que puedan haber sido mencionados a lo largo de la descripción anterior pueden representarse mediante voltajes, corrientes, ondas electromagnéticas, campos o partículas magnéticas, campos o partículas ópticos, o cualquier combinación de los mismos.

5 [113] Los expertos en la técnica apreciarán además que los diversos bloques lógicos, módulos, circuitos y pasos de algoritmo ilustrativos descritos en relación con los modos de realización divulgados en el presente documento pueden implementarse como hardware electrónico, software informático o combinaciones de ambos. Para ilustrar claramente esta intercambiabilidad de hardware y software, anteriormente se han descrito diversos componentes, bloques, módulos, circuitos y pasos ilustrativos, en general, en lo que respecta a su funcionalidad. Que dicha funcionalidad se implemente como hardware o software depende de la aplicación particular y de las restricciones de diseño impuestas al sistema global. Los expertos en la técnica pueden implementar la funcionalidad descrita de formas distintas para cada aplicación particular, pero no debe interpretarse que dichas decisiones de implementación supongan abandonar el alcance de la presente invención.

10 [114] Los diversos bloques lógicos, módulos y circuitos ilustrativos descritos en relación con los modos de realización divulgados en el presente documento pueden implementarse o realizarse con un procesador de propósito general, con un procesador de señales digitales (DSP), con un circuito integrado de aplicación específica (ASIC), con una matriz de puertas de campo programable (FPGA) o con otro dispositivo de lógica programable, lógica de transistor o de puertas discretas, componentes de hardware discretos, o con cualquier combinación de los mismos diseñada para realizar las funciones descritas en el presente documento. Un procesador de uso general puede ser un microprocesador pero, como alternativa, el procesador puede ser cualquier procesador, controlador, microcontrolador o máquina de estados convencional. Un procesador también puede implementarse como una combinación de dispositivos informáticos, por ejemplo, una combinación de un DSP y un microprocesador, una pluralidad de microprocesadores, uno o más microprocesadores junto con un núcleo de DSP o cualquier otra configuración de este tipo.

25 [115] Los pasos de un procedimiento o algoritmo descrito en conexión con los modos de realización divulgados en el presente documento se pueden realizar directamente en hardware, en un módulo de software ejecutado por un procesador o en una combinación de los dos. Un módulo de software puede residir en memoria de acceso aleatorio (RAM), memoria flash, memoria de solo lectura (ROM), memoria ROM eléctricamente programable (EPROM), memoria ROM eléctricamente programable borrable (EEPROM), registros, un disco duro, un disco extraíble, un CD-ROM o en cualquier otra forma de medio de almacenamiento conocida en la técnica. Un medio de almacenamiento a modo de ejemplo está acoplado al procesador de manera que el procesador pueda leer información de, y escribir información en, el medio de almacenamiento. De forma alternativa, el medio de almacenamiento puede estar integrado en el procesador. El procesador y el medio de almacenamiento pueden residir en un ASIC. El ASIC puede residir en un terminal de usuario. Como alternativa, el procesador y el medio de almacenamiento pueden residir como componentes discretos en un terminal de usuario.

35 [116] La anterior descripción de los modos de realización divulgados se proporciona para permitir que cualquier experto en la técnica realice o use la presente invención. Diversas modificaciones de estos modos de realización resultarán inmediatamente evidentes para los expertos en la técnica, y los principios genéricos definidos en el presente documento pueden aplicarse a otros modos de realización sin apartarse del alcance de la presente invención, según lo definido por las reivindicaciones adjuntas.

REIVINDICACIONES

1. Un terminal de acceso (106), que comprende:
- 5 una unidad de procesamiento (302);
- una memoria (8416) conectada operativamente a dicha unidad de procesamiento;
- 10 un circuito de recepción (8408) conectado operativamente a dicha unidad de procesamiento;
- una circuitería de transmisión (264) que tiene un amplificador de potencia (308) utilizado tanto en operaciones de portadora única como de múltiples portadoras, en el que dicha circuitería de transmisión está operativamente conectada a dicha unidad de procesamiento; y
- 15 una unidad de control de reducción (306) conectada operativamente a dicho amplificador de potencia,
- en el que dicha unidad de procesamiento está adaptada para ejecutar instrucciones almacenadas en dicha memoria para:
- 20 determinar si el espacio libre del amplificador de potencia es suficiente de la siguiente manera:
- sumar un nivel de potencia de canal piloto, un nivel de potencia de canal de información de control y un nivel de potencia de canal de tráfico a todas las portadoras asignadas, y
- 25 determinar si la suma es menor que o igual a, o excede una potencia de transmisión máxima permitida para el amplificador de potencia; y
- si el espacio libre del amplificador de potencia no es suficiente, reducir la potencia reduciendo la potencia de transmisión de uno o más canales de acuerdo con las reglas de reducción de potencia hasta que la suma sea menor que o igual a la potencia de transmisión máxima permitida para que el amplificador de potencia proporcione suficiente espacio libre para dicho amplificador de potencia;
- 30 en el que dichas instrucciones para reducir la potencia para proporcionar un espacio libre suficiente para dicho amplificador de potencia comprenden además instrucciones para reducir la potencia por un enlace inverso que tiene múltiples portadoras, que comprende:
- 35 reducir la potencia de al menos una portadora de enlace inverso secundaria; y
- reducir la potencia de una portadora de enlace inverso principal;
- 40 en el que al menos una portadora de enlace inverso secundaria y la portadora de enlace inverso principal se reducen en el orden secundario y a continuación principal.
2. El terminal de acceso de acuerdo con la reivindicación 1, en el que dichas instrucciones para reducir la potencia de una portadora de enlace inverso principal, comprenden instrucciones para:
- 45 reducir uno o más canales de información de control en la portadora de enlace inverso principal hasta que haya suficiente espacio libre del amplificador de potencia o se haya reducido la pluralidad de canales de información de control.
- 50 3. El terminal de acceso de acuerdo con la reivindicación 2, en el que dichos uno o más canales de información de control comprenden uno o más de los siguientes canales:
- 55 un canal de control de fuente de datos, un canal de control de velocidad de transmisión de datos, un canal de confirmación, un canal piloto y un canal indicador de velocidad de transmisión inversa.
4. El terminal de acceso de acuerdo con la reivindicación 2, que comprende además la instrucción para:
- 60 reducir al menos un canal de tráfico en la portadora de enlace inverso principal.
5. El terminal de acceso de acuerdo con la reivindicación 2, que comprende además la instrucción para:
- reducir al menos un canal piloto en la portadora de enlace inverso principal.
- 65 6. El terminal de acceso de acuerdo con la reivindicación 2, que comprende además las instrucciones para:

reducir al menos un canal de tráfico y al menos un canal piloto en la portadora de enlace inverso principal.

7. El terminal de acceso de acuerdo con la reivindicación 1, en el que dicha instrucción para reducir la potencia de al menos una portadora de enlace inverso secundaria comprende:

5 reducir una o más de las potencias de canal piloto, de datos e indicador de velocidad de transmisión inversa.

8. El terminal de acceso de acuerdo con la reivindicación 1, en el que dichas instrucciones para proporcionar suficiente espacio libre para dicho amplificador de potencia comprenden además reducir la potencia de dicha al menos una portadora de enlace inverso secundaria antes reducir la potencia de dicha portadora de enlace inverso principal, en el que dicha instrucción para reducir la potencia de al menos una portadora de enlace inverso secundaria comprende reducir la potencia en la siguiente secuencia:

15 reducir una o más de las potencias de canal piloto, de datos e indicador de velocidad de transmisión inversa; y

en el que dicha instrucción para reducir la potencia de una portadora de enlace inverso principal comprende reducir la potencia en la siguiente secuencia:

20 reducir una potencia de canal de control de fuente de datos a un nivel predeterminado;

25 reducir la potencia para al menos un canal de control de velocidad de transmisión de datos en dicha portadora de enlace inverso hasta que haya suficiente espacio libre del amplificador de potencia o la al menos una potencia de canal de control de velocidad de transmisión de datos se haya reducido;

30 reducir la potencia para al menos un canal de confirmación en dicha portadora de enlace inverso hasta que haya suficiente espacio libre del amplificador de potencia o dicha al menos una potencia de canal de confirmación se haya reducido; y

35 reducir una o más de las potencias piloto, de datos, de indicador de velocidad de transmisión inversa y dichas potencias de canal de control de fuente de datos hasta que haya suficiente espacio libre.

9. El terminal de acceso de acuerdo con la reivindicación 1, en el que dicha instrucción para reducir la potencia de al menos una portadora de enlace inverso secundaria comprende:

reducir una o más de las potencias de canal piloto y de datos.

10. El terminal de acceso de acuerdo con la reivindicación 1, en el que dicha instrucción para reducir la potencia de al menos una portadora de enlace inverso secundaria comprende reducir una o más de las potencias de canal piloto y de datos; y

en el que dicha instrucción para reducir la potencia de una portadora de enlace inverso principal comprende:

45 reducir la potencia para al menos un canal de información de control en dicha portadora de enlace inverso principal hasta que haya suficiente espacio libre del amplificador de potencia o la al menos una potencia de canal de control de velocidad de transmisión de datos se haya reducido; y

50 reducir una o más de las potencias de canal piloto y de datos hasta que haya suficiente espacio libre.

11. El terminal de acceso de acuerdo con la reivindicación 1, en el que dicha instrucción para reducir la potencia de al menos una portadora de enlace inverso secundaria comprende:

55 reducir una o más de las potencias de canal piloto, de datos e indicador de velocidad de transmisión inversa en una primera portadora secundaria;

reducir la potencia para un control de fuente de datos hasta un nivel predeterminado en una segunda portadora secundaria;

60 reducir la potencia para una o más de las potencias de canal de datos e indicador de velocidad de transmisión inversa en dicha segunda portadora secundaria hasta que haya suficiente espacio libre del amplificador de potencia o las potencias de canal de datos e indicador de velocidad de transmisión inversa se hayan reducido;

65 reducir la potencia para al menos un canal de control de velocidad de transmisión de datos en dicha segunda portadora secundaria hasta que haya suficiente espacio libre del amplificador de potencia o la al

menos una potencia de canal de control de velocidad de transmisión de datos se haya reducido;

reducir la potencia para al menos un canal de confirmación en dicha segunda portadora secundaria hasta que haya suficiente espacio libre del amplificador de potencia o la potencia de canal de confirmación se haya reducido; y

reducir la potencia para al menos un canal piloto y dicho canal de control de fuente de datos en dicha segunda portadora secundaria hasta que haya suficiente espacio libre del amplificador de potencia o el al menos un piloto y las potencias de canal de control de fuente de datos se hayan reducido.

12. El terminal de acceso de acuerdo con la reivindicación 1, en el que dichas instrucciones para reducir la potencia para proporcionar un espacio libre suficiente para dicho amplificador de potencia comprenden reducir la potencia de dicha al menos una portadora de enlace inverso secundaria antes de reducir la potencia de dicha portadora de enlace inverso principal;

en el que dicha instrucción para reducir la potencia de al menos una portadora de enlace inverso secundaria comprende reducir la potencia en una secuencia siguiente;

reducir una o más de las potencias de canal piloto, de datos e indicador de velocidad de transmisión inversa en una primera portadora secundaria;

reducir la potencia para un canal de fuente de datos en una segunda portadora secundaria;

reducir la potencia para uno o más de las potencias de canal de datos e indicador de velocidad de transmisión inversa en dicha segunda portadora secundaria; reducir la potencia para al menos un canal de control de velocidad de transmisión de datos en dicha segunda portadora secundaria;

reducir la potencia para al menos un canal de confirmación en dicha segunda portadora secundaria;

reducir la potencia para al menos un canal piloto y dicho canal de fuente de datos en dicha segunda portadora secundaria; y

en el que dicha instrucción para reducir la potencia de una portadora de enlace inverso principal comprende reducir la potencia en una secuencia siguiente:

reducir una potencia de canal de control de fuente de datos a un nivel predeterminado;

reducir la potencia para al menos un canal de control de velocidad de transmisión de datos en dicha portadora de enlace inverso principal hasta que haya suficiente espacio libre del amplificador de potencia o la al menos una potencia de canal de control de velocidad de transmisión de datos se haya reducido;

reducir la potencia para al menos un canal de confirmación en dicha portadora de enlace inverso principal hasta que haya suficiente espacio libre del amplificador de potencia o dicha al menos una potencia de canal de confirmación se haya reducido; y

reducir una o más de las potencias de canal piloto, de datos, de indicador de velocidad de transmisión inversa y dichas potencias de canal de control de fuente de datos hasta que haya suficiente espacio libre.

13. El terminal de acceso de acuerdo con la reivindicación 1, en el que dicha instrucción para reducir la potencia de al menos una portadora de enlace inverso secundaria comprende:

reducir una o más potencias de canal piloto y de datos en una primera portadora secundaria;

reducir la potencia para una o más potencias de canal de datos en una segunda portadora secundaria; y

reducir la potencia para al menos un canal de información de control en dicha segunda portadora secundaria.

14. El terminal de acceso de acuerdo con la reivindicación 1, en el que dicha instrucción para reducir la potencia de al menos una portadora de enlace inverso secundaria comprende:

reducir una o más potencias de canal piloto y de datos en una primera portadora secundaria;

reducir la potencia para una o más potencias de canal de datos en una segunda portadora secundaria;

reducir la potencia para al menos un canal de información de control en dicha segunda portadora secundaria; y

5 en el que dicha instrucción para reducir la potencia de una portadora de enlace inverso principal comprende:

10 reducir la potencia para al menos un canal de información de control en dicha portadora de enlace inverso principal hasta que haya suficiente espacio libre del amplificador de potencia o la al menos una potencia de canal de control de velocidad de transmisión de datos se haya reducido; y

reducir una o más de las potencias de canal piloto y de datos hasta que haya suficiente espacio libre.

15 **15.** Un procedimiento de reducir la potencia por un enlace inverso, que comprende los pasos de:

determinar si el espacio libre de un amplificador de potencia en un terminal de acceso es suficiente de la siguiente manera:

20 sumar un nivel de potencia de canal piloto, un nivel de potencia de canal de información de control y un nivel de potencia de canal de tráfico a todas las portadoras asignadas, y

determinar si la suma es menor que o igual a, o excede una potencia de transmisión máxima permitida para el amplificador de potencia; y

25 si el espacio libre del amplificador de potencia no es suficiente, reducir la potencia reduciendo la potencia de transmisión de uno o más canales en el enlace inverso de acuerdo con las reglas de reducción de potencia hasta que la suma sea menor que o igual a la potencia de transmisión máxima permitida para que el amplificador de potencia proporcione suficiente espacio libre para un amplificador de potencia;

30 en el que la potencia se reduce por un enlace inverso que tiene múltiples portadoras;

35 en el que la potencia de al menos una portadora de enlace inverso secundaria se reduce; y la potencia de una portadora de enlace inverso principal se reduce;

en el que al menos una portadora de enlace inverso secundaria y la portadora de enlace inverso principal se reducen en el orden secundario y a continuación principal.

40 **16.** El procedimiento de reducción de potencia por un enlace inverso de acuerdo con la reivindicación 15, en el que reducir la potencia de una portadora de enlace inverso principal comprende el paso de:

45 reducir uno o más canales de información de control en la portadora de enlace inverso principal hasta que haya suficiente espacio libre del amplificador de potencia o la pluralidad de canales de información de control se haya reducido.

17. El procedimiento de reducción de potencia por un enlace inverso de acuerdo con la reivindicación 16, en el que dichos uno o más canales de información de control comprenden uno o más de los siguientes canales:

50 un canal de control de fuente de datos, un canal de control de velocidad de transmisión de datos, un canal de confirmación, un canal piloto y un canal indicador de velocidad de transmisión inversa.

18. El procedimiento de reducción de potencia por un enlace inverso de acuerdo con la reivindicación 16, que comprende además:

55 reducir al menos un canal de tráfico en la portadora de enlace inverso principal.

19. El procedimiento de reducción de potencia por un enlace inverso de acuerdo con la reivindicación 16, que comprende además el paso de:

60 reducir al menos un canal piloto en la portadora de enlace inverso principal.

20. El procedimiento de reducción de potencia por un enlace inverso de acuerdo con la reivindicación 16, que comprende además el paso de:

65 reducir al menos un canal de tráfico y al menos un canal piloto en la portadora de enlace inverso principal.

21. El procedimiento de reducción de potencia por un enlace inverso de acuerdo con la reivindicación 15, en el que dicho paso de reducir una potencia de al menos una portadora de enlace inverso secundaria comprende:
- 5 reducir una o más de las potencias de canal piloto, de datos e indicador de velocidad de transmisión inversa.
22. El procedimiento de reducción de potencia por un enlace inverso de acuerdo con la reivindicación 15, en el que dichos pasos para proporcionar un espacio libre suficiente para dicho amplificador de potencia comprenden además reducir la potencia de dicha al menos una portadora de enlace inverso secundaria antes de reducir la potencia de dicha portadora de enlace inverso principal, en el que dicho paso de reducir la potencia de al menos una portadora de enlace inverso secundaria comprende reducir la potencia en una secuencia siguiente:
- 10 reducir una o más de las potencias de canal piloto, de datos e indicador de velocidad de transmisión inversa; y
- 15 en el que dicho paso de reducir la potencia de una portadora de enlace inverso principal comprende reducir la potencia en la siguiente secuencia: reducir una potencia de canal de control de fuente de datos hasta un nivel predeterminado;
- 20 reducir la potencia para al menos un canal de control de velocidad de transmisión de datos en dicha portadora de enlace inverso hasta que haya suficiente espacio libre del amplificador de potencia o la al menos una potencia de canal de control de velocidad de transmisión de datos se haya reducido;
- 25 reducir la potencia para al menos un canal de confirmación en dicha portadora de enlace inverso hasta que haya suficiente espacio libre del amplificador de potencia o dicha al menos una potencia de canal de confirmación se haya reducido; y
- 30 reducir una o más de las potencias piloto, de datos, de indicador de velocidad de transmisión inversa y dichas potencias de canal de control de fuente de datos hasta que haya suficiente espacio libre.
23. El procedimiento de reducción de potencia por un enlace inverso de acuerdo con la reivindicación 15, en el que dicho paso de reducir una potencia de al menos una portadora de enlace inverso secundaria comprende:
- 35 reducir una o más de las potencias de canal piloto y de datos.
24. El procedimiento de reducción de potencia por un enlace inverso de acuerdo con la reivindicación 15, en el que:
- 40 dicho paso de reducir la potencia de al menos una portadora de enlace inverso secundaria comprende reducir una o más de las potencias de canal piloto y de datos; y
- 45 en el que dicho paso de reducir la potencia de una portadora de enlace inverso principal comprende:
- 50 reducir la potencia para al menos un canal de información de control en dicha portadora de enlace inverso principal hasta que haya suficiente espacio libre del amplificador de potencia o la al menos una potencia de canal de control de velocidad de transmisión de datos se haya reducido; y
- 55 reducir una o más de las potencias de canal piloto, de datos e indicador de velocidad de transmisión inversa en una primera portadora secundaria;
- 60 reducir la potencia para un control de fuente de datos hasta un nivel predeterminado en una segunda portadora secundaria;
- 65 reducir la potencia para una o más de las potencias de canal de datos e indicadora de velocidad de transmisión inversa en dicha segunda portadora secundaria hasta que haya suficiente espacio libre del amplificador de potencia o las potencias de canal de datos e indicadora de velocidad de transmisión inversa se hayan reducido;
- reducir la potencia para al menos un canal de control de velocidad de transmisión de datos en dicha segunda portadora secundaria hasta que haya suficiente espacio libre del amplificador de potencia o la al

menos una potencia de canal de control de velocidad de transmisión de datos se haya reducido;

5 reducir la potencia para al menos un canal de confirmación en dicha segunda portadora secundaria hasta que haya suficiente espacio libre del amplificador de potencia o la potencia de canal de confirmación se haya reducido; y

10 reducir la potencia para al menos un canal piloto y dicho canal de control de fuente de datos en dicha segunda portadora secundaria hasta que haya suficiente espacio libre del amplificador de potencia o la al menos una potencia de canal piloto y las potencias de canal de control de fuente de datos se hayan reducido.

15 **26.** El procedimiento de reducción de potencia por un enlace inverso de acuerdo con la reivindicación 15, en el que dichas instrucciones para reducir la potencia para proporcionar un espacio libre suficiente para dicho amplificador de potencia comprenden reducir la potencia de dicha al menos una portadora de enlace inverso secundaria antes de reducir la potencia de dicha portadora de enlace inverso principal, en el que dicho paso de reducir la potencia de al menos una portadora de enlace inverso secundaria comprende reducir la potencia en una secuencia siguiente;

20 reducir una o más de las potencias de canal piloto, de datos e indicador de velocidad de transmisión inversa en una primera portadora secundaria;

reducir la potencia para un canal de fuente de datos en una segunda portadora secundaria;

25 reducir la potencia para una o más de las potencias de canal de datos e indicador de velocidad de transmisión inversa en dicha segunda portadora secundaria;

reducir la potencia para al menos un canal de control de velocidad de transmisión de datos en dicha segunda portadora secundaria;

30 reducir la potencia para al menos un canal de confirmación en dicha segunda portadora secundaria;

reducir la potencia para al menos un canal piloto y dicho canal de fuente de datos en dicha segunda portadora secundaria; y

35 en el que dicho paso de reducir la potencia de una portadora de enlace inverso principal comprende reducir la potencia en la siguiente secuencia:

reducir una potencia de canal de control de fuente de datos a un nivel predeterminado;

40 reducir la potencia para al menos un canal de control de velocidad de transmisión de datos en dicha portadora de enlace inverso principal hasta que haya suficiente espacio libre del amplificador de potencia o la al menos una potencia de canal de control de velocidad de transmisión de datos se haya reducido;

45 reducir la potencia para al menos un canal de confirmación en dicha portadora de enlace inverso principal hasta que haya suficiente espacio libre del amplificador de potencia o dicha al menos una potencia de canal de confirmación se haya reducido; y

50 reducir una o más de las potencias piloto, de datos, de indicador de velocidad de transmisión inversa y dichas potencias de canal de control de fuente de datos hasta que haya suficiente espacio libre.

55 **27.** El procedimiento de reducción de potencia por un enlace inverso de acuerdo con la reivindicación 15, en el que dicho paso de reducir la potencia de transmisión de uno o más canales en el enlace inverso de acuerdo con las reglas de reducción de potencia para reducir la potencia de al menos una portadora de enlace inverso secundaria comprende:

reducir una o más potencias de canal piloto y de datos en una primera portadora secundaria;

60 reducir la potencia para una o más potencias de canal de datos en una segunda portadora secundaria; y

reducir la potencia para al menos un canal de información de control en dicha segunda portadora secundaria.

65 **28.** El procedimiento de reducción de potencia por un enlace inverso de acuerdo con la reivindicación 15, en el que dicho paso de reducir la potencia de transmisión de uno o más canales en el enlace inverso de acuerdo con las reglas de reducción de potencia para reducir la potencia de al menos una portadora de enlace inverso

secundaria comprende:

reducir una o más potencias de canal piloto y de datos en una primera portadora secundaria;

5 reducir la potencia para una o más de las potencias de canal de datos en una segunda portadora secundaria;

reducir la potencia para al menos un canal de información de control en dicha segunda portadora secundaria; y

10

en el que dicho paso de reducir la potencia de una portadora de enlace inverso principal comprende:

reducir la potencia para al menos un canal de información de control en dicha portadora de enlace inverso principal hasta que haya suficiente espacio libre del amplificador de potencia o la al menos una potencia de canal de control de velocidad de transmisión de datos se haya reducido; y

15

reducir una o más de las potencias de canal piloto y de datos hasta que haya suficiente espacio libre.

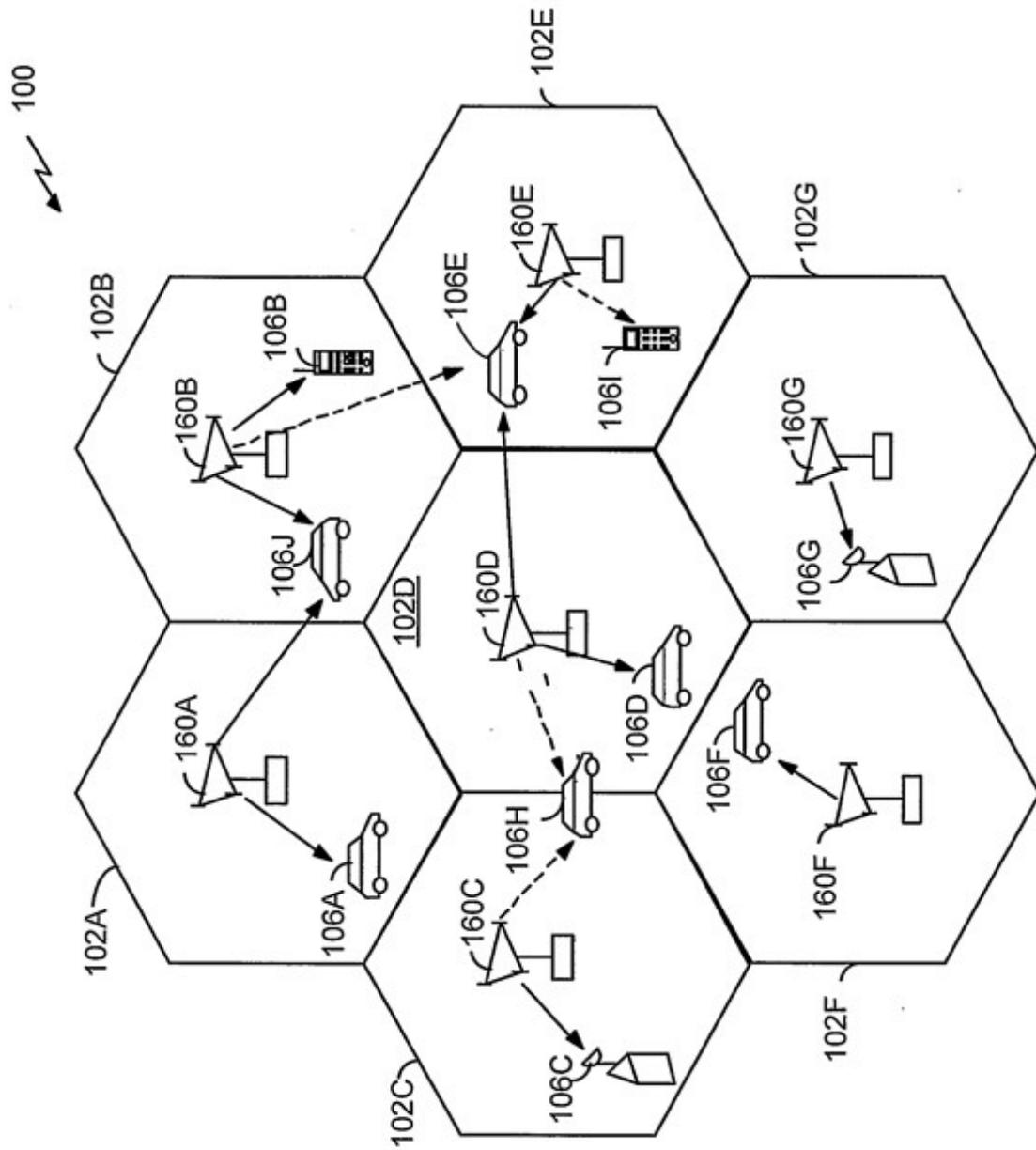


FIG. 1A TÉCNICA ANTERIOR

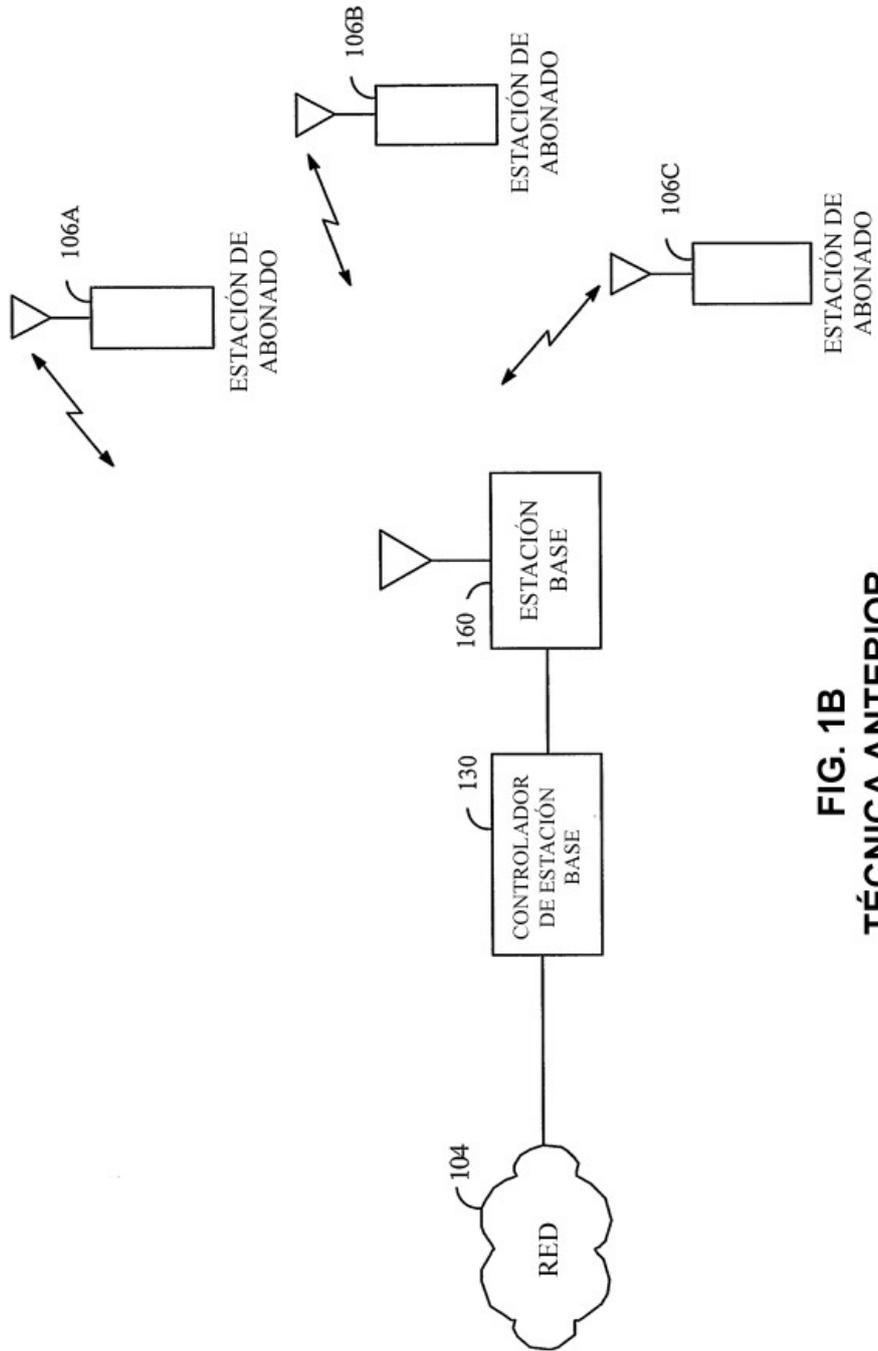


FIG. 1B
TÉCNICA ANTERIOR

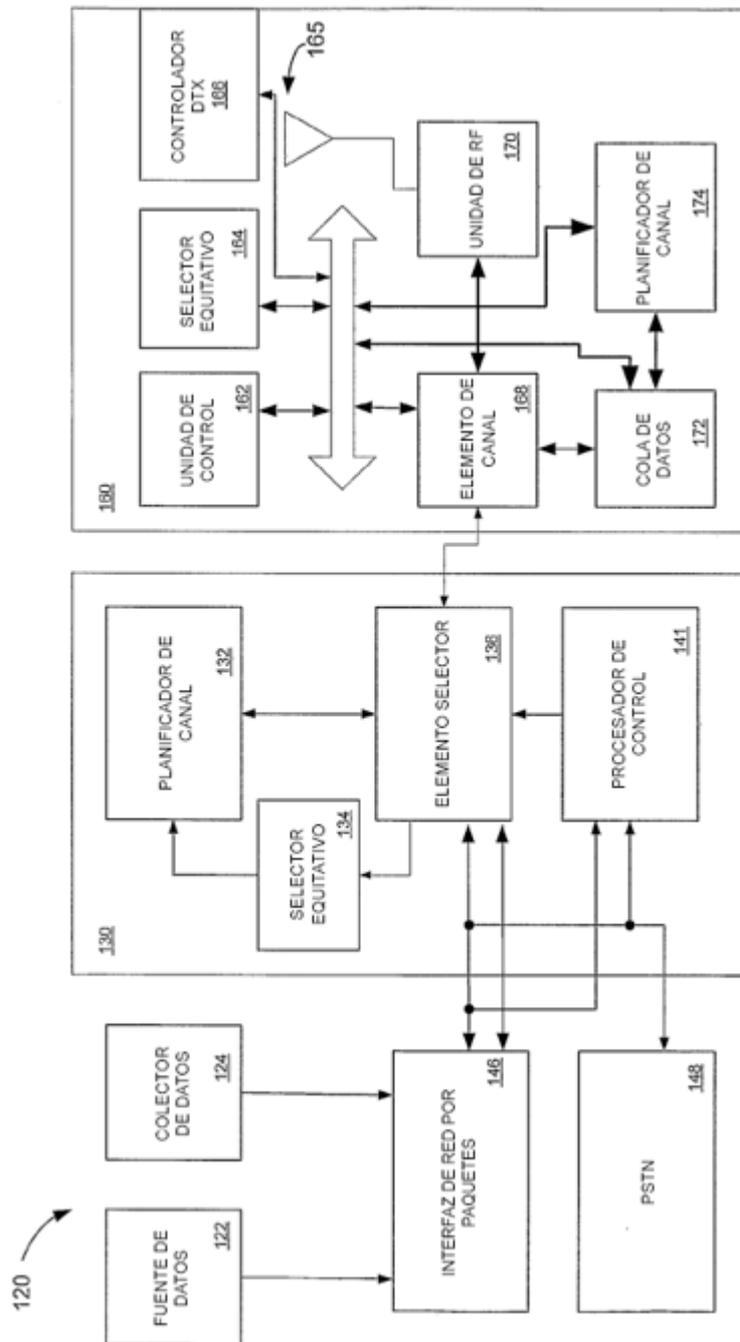


FIG. 2

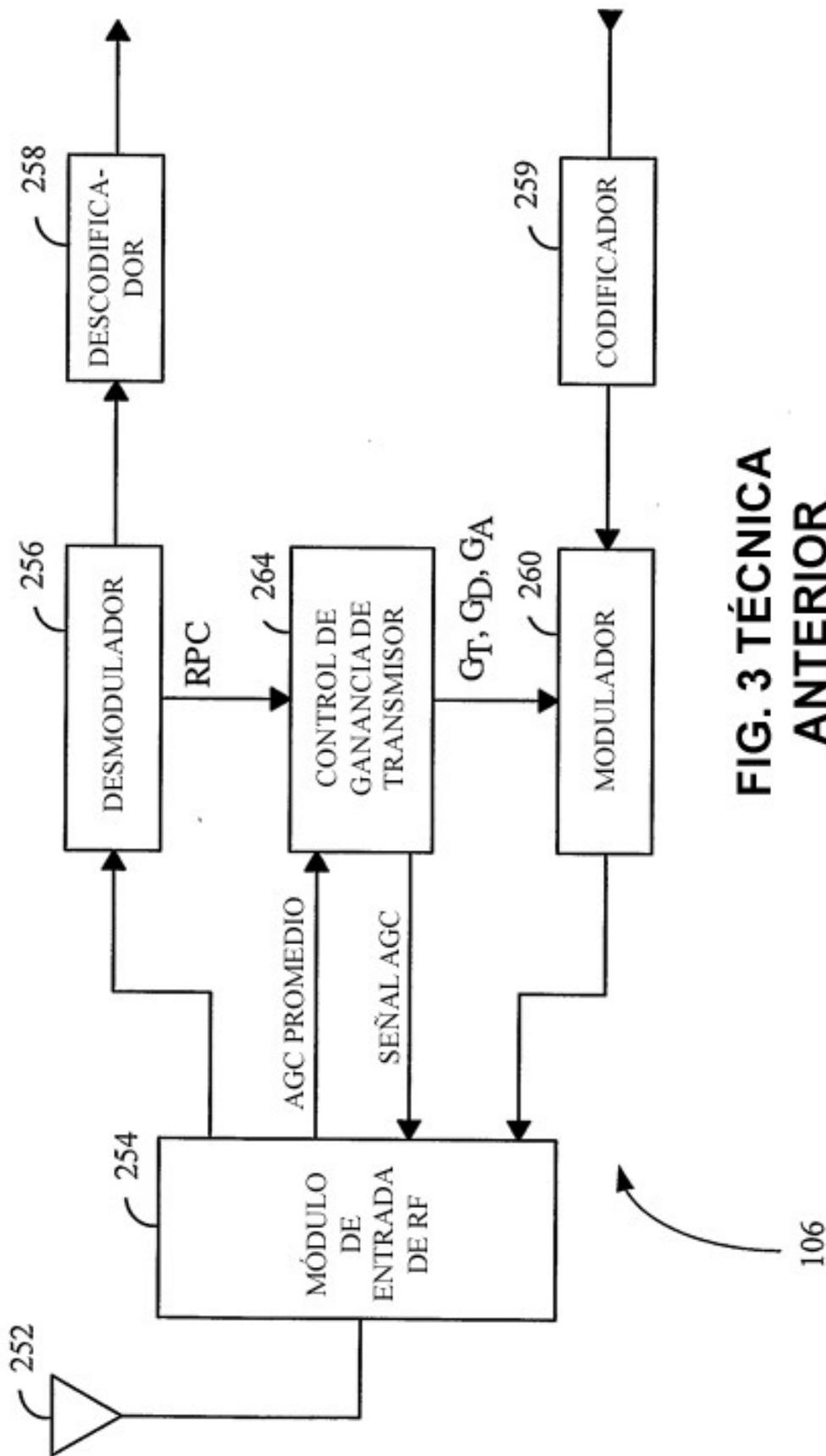


FIG. 3 TÉCNICA ANTERIOR

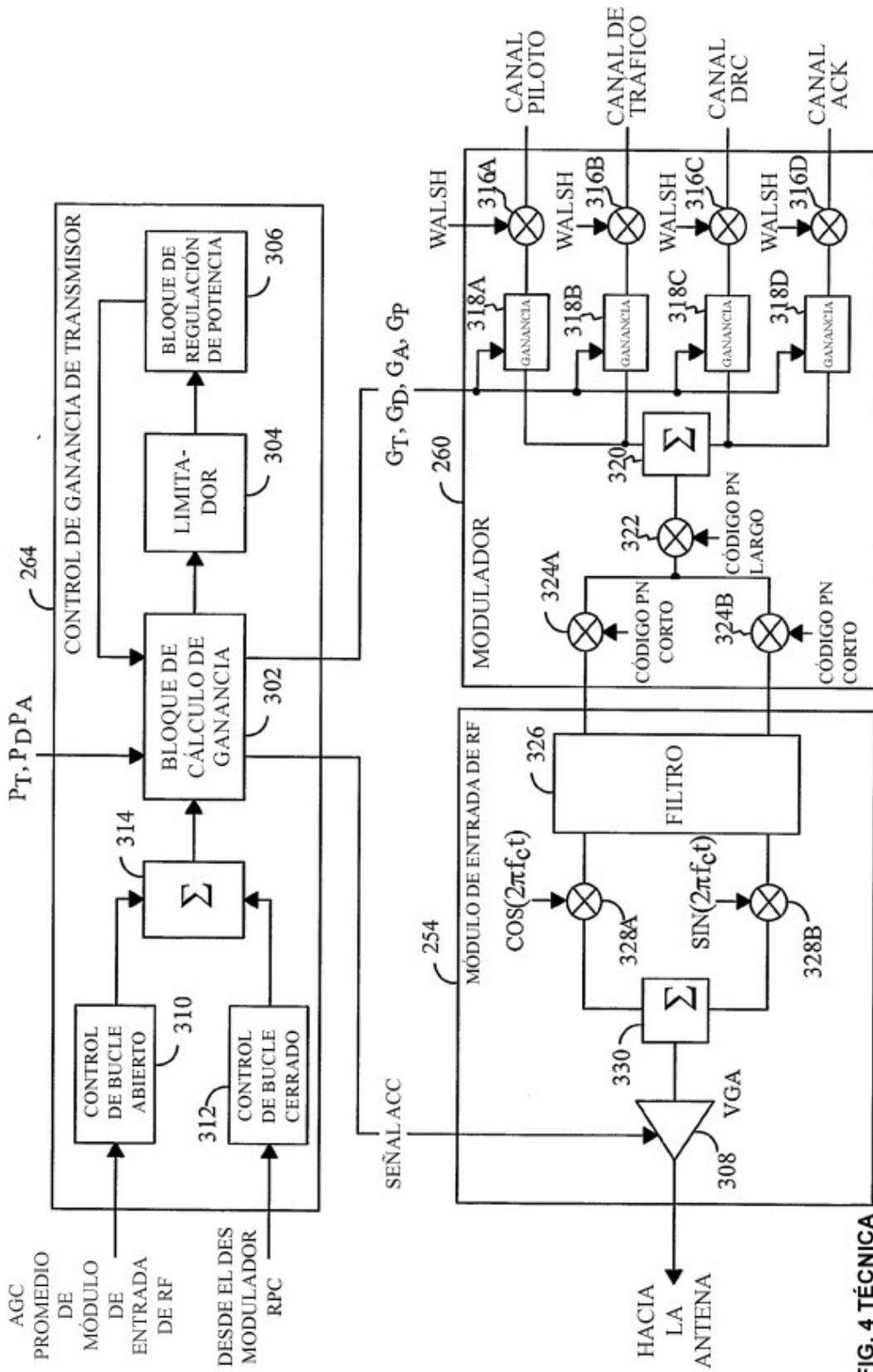


FIG. 4 TÉCNICA ANTERIOR

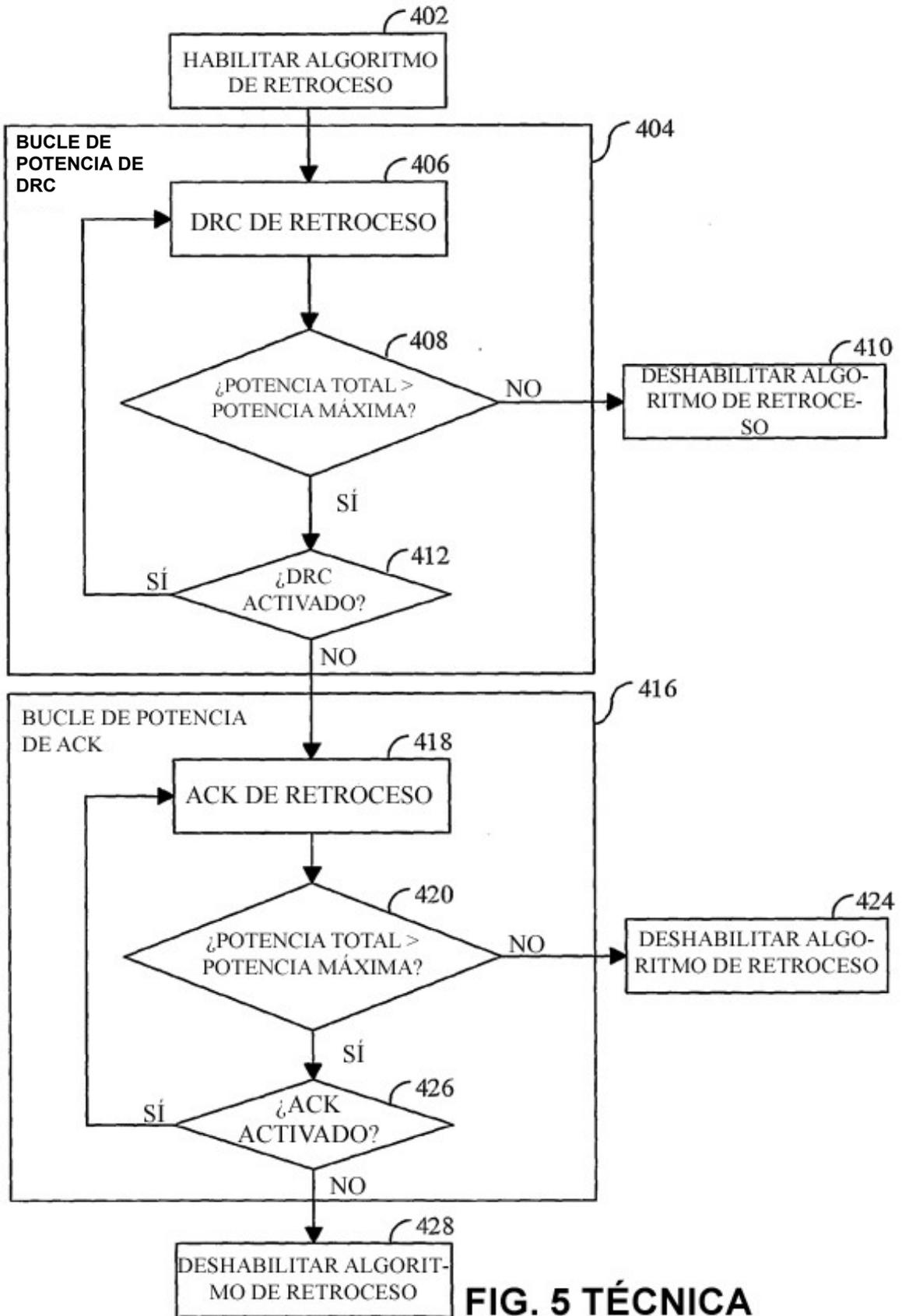


FIG. 5 TÉCNICA ANTERIOR

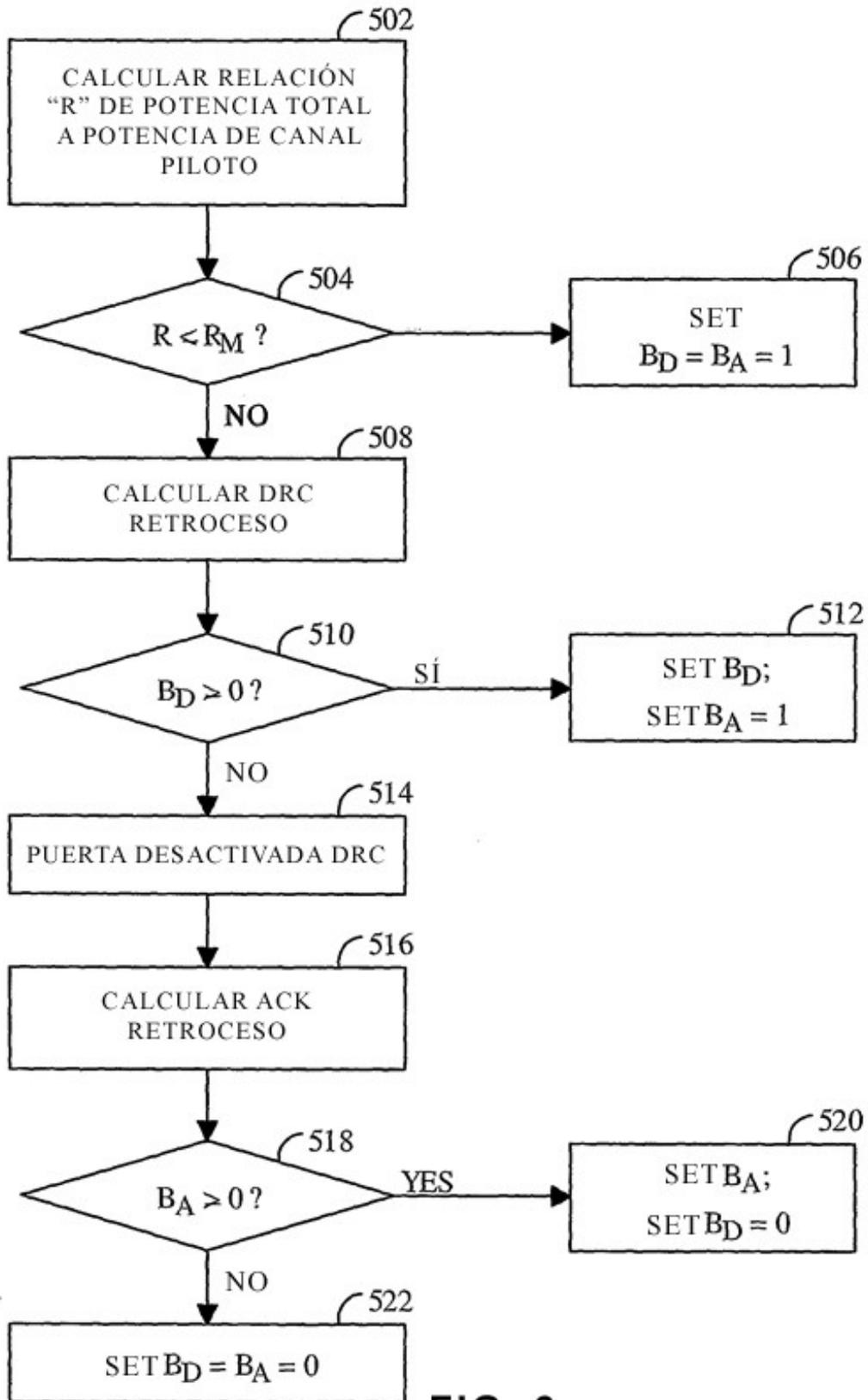


FIG. 6
TÉCNICA
ANTERIOR

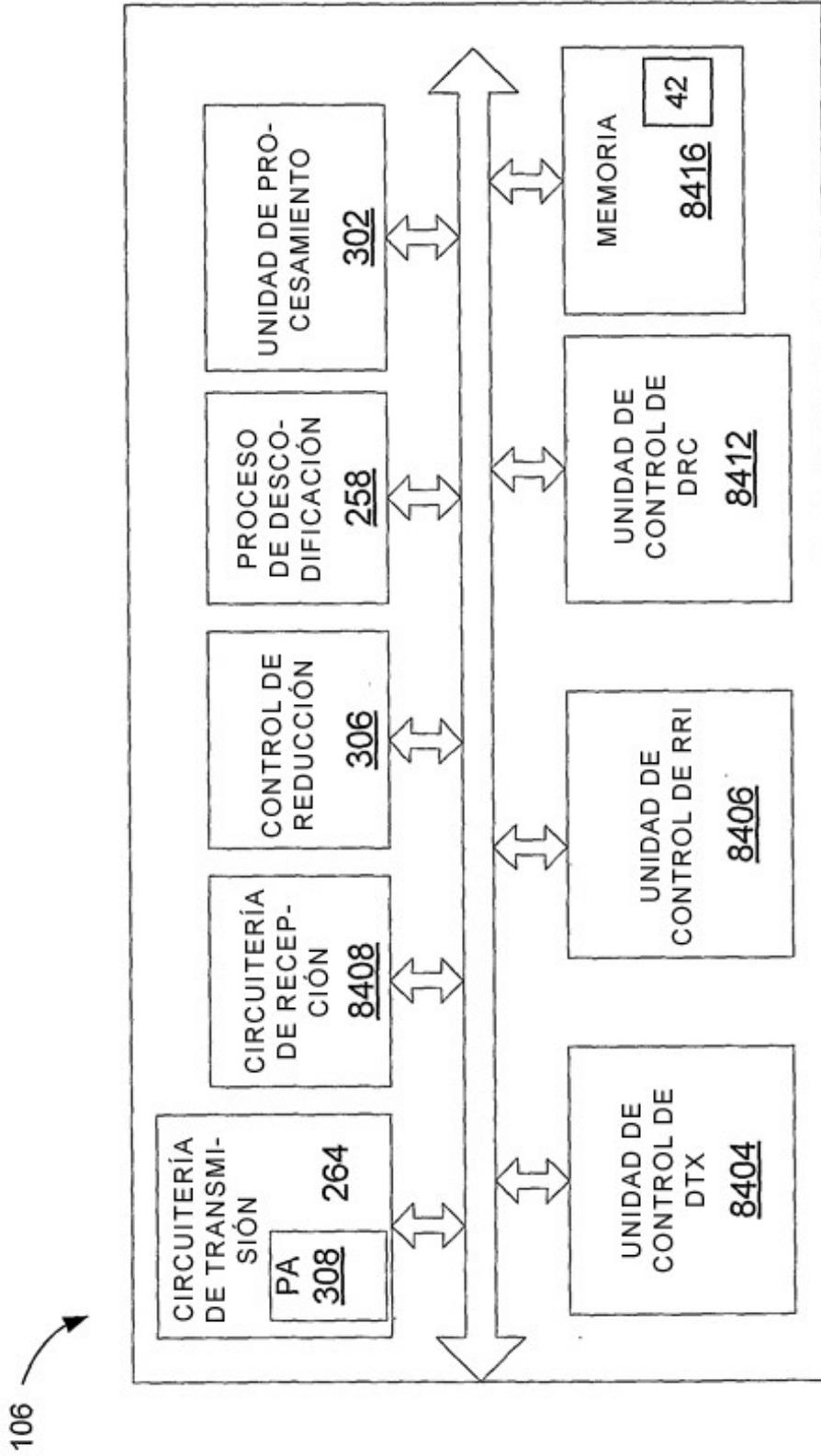


FIG. 7

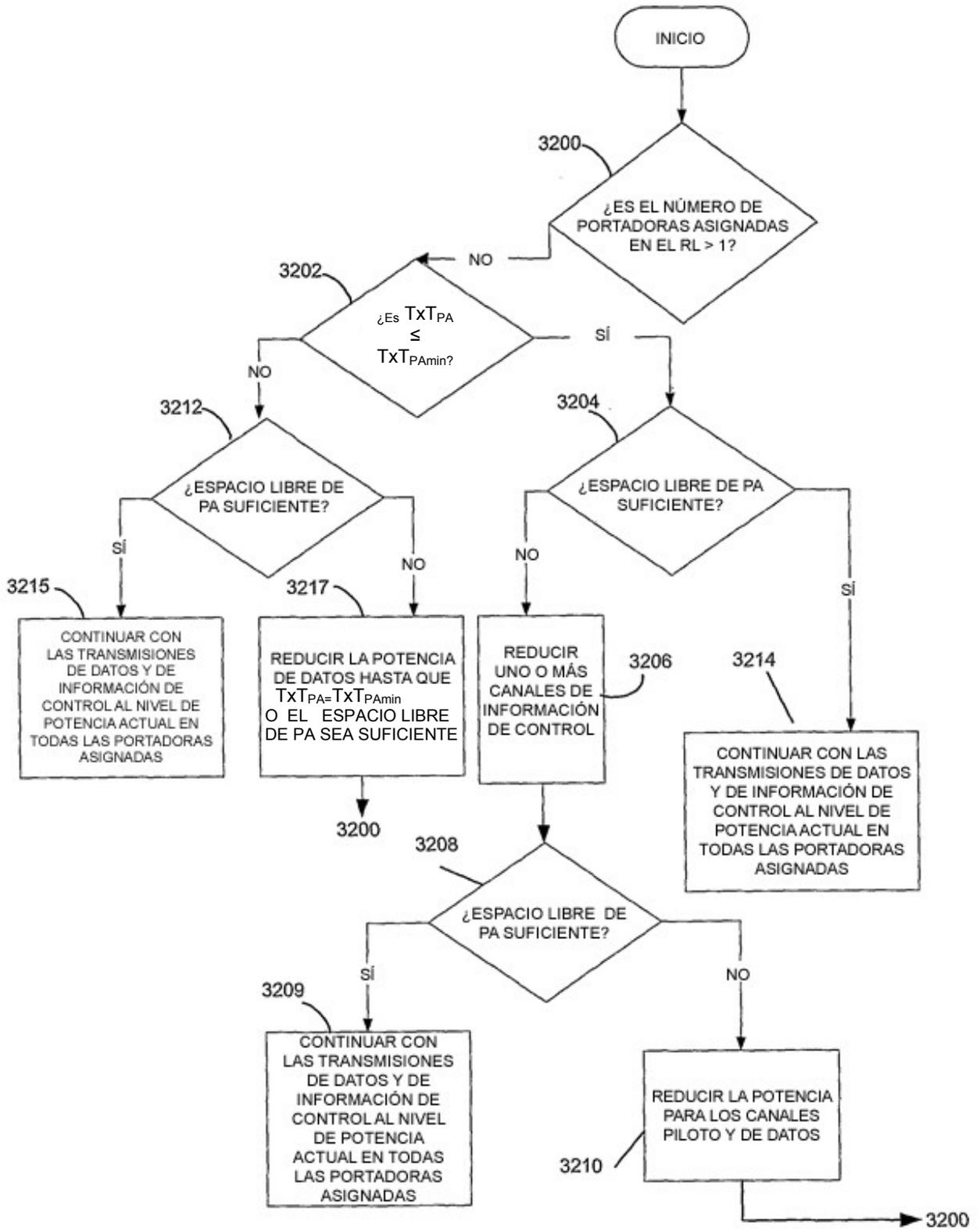


FIG. 8

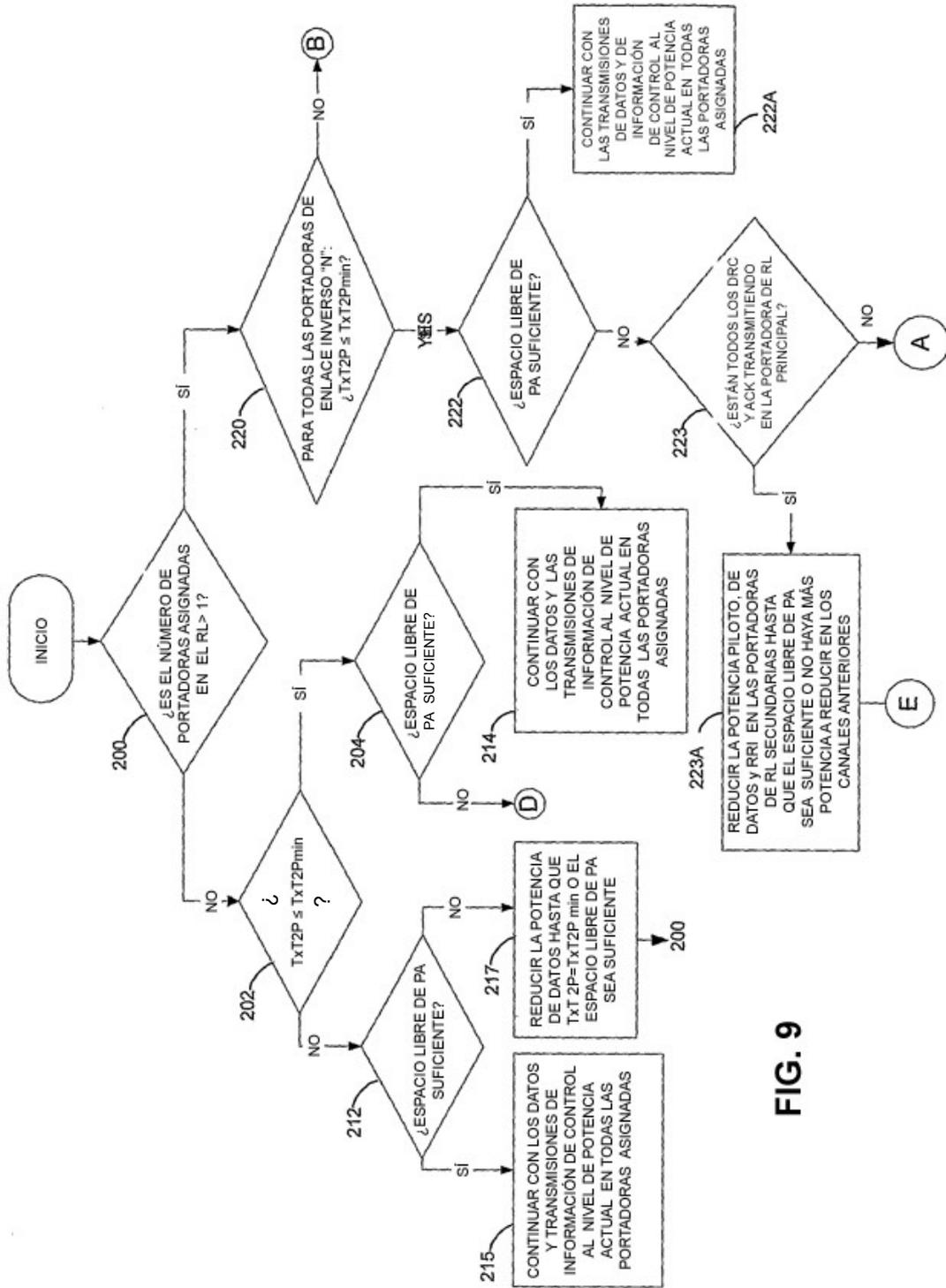


FIG. 9

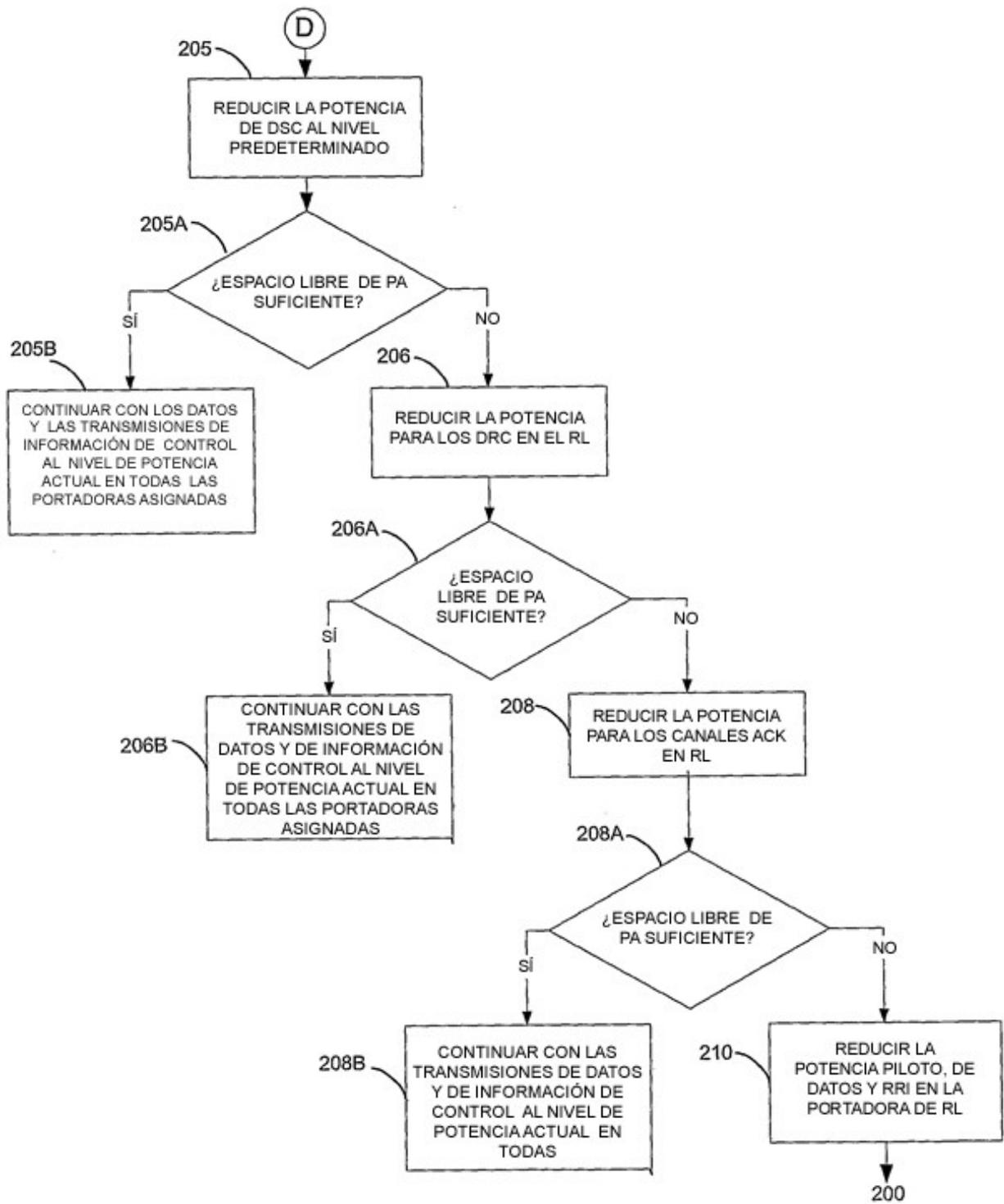


FIG. 10

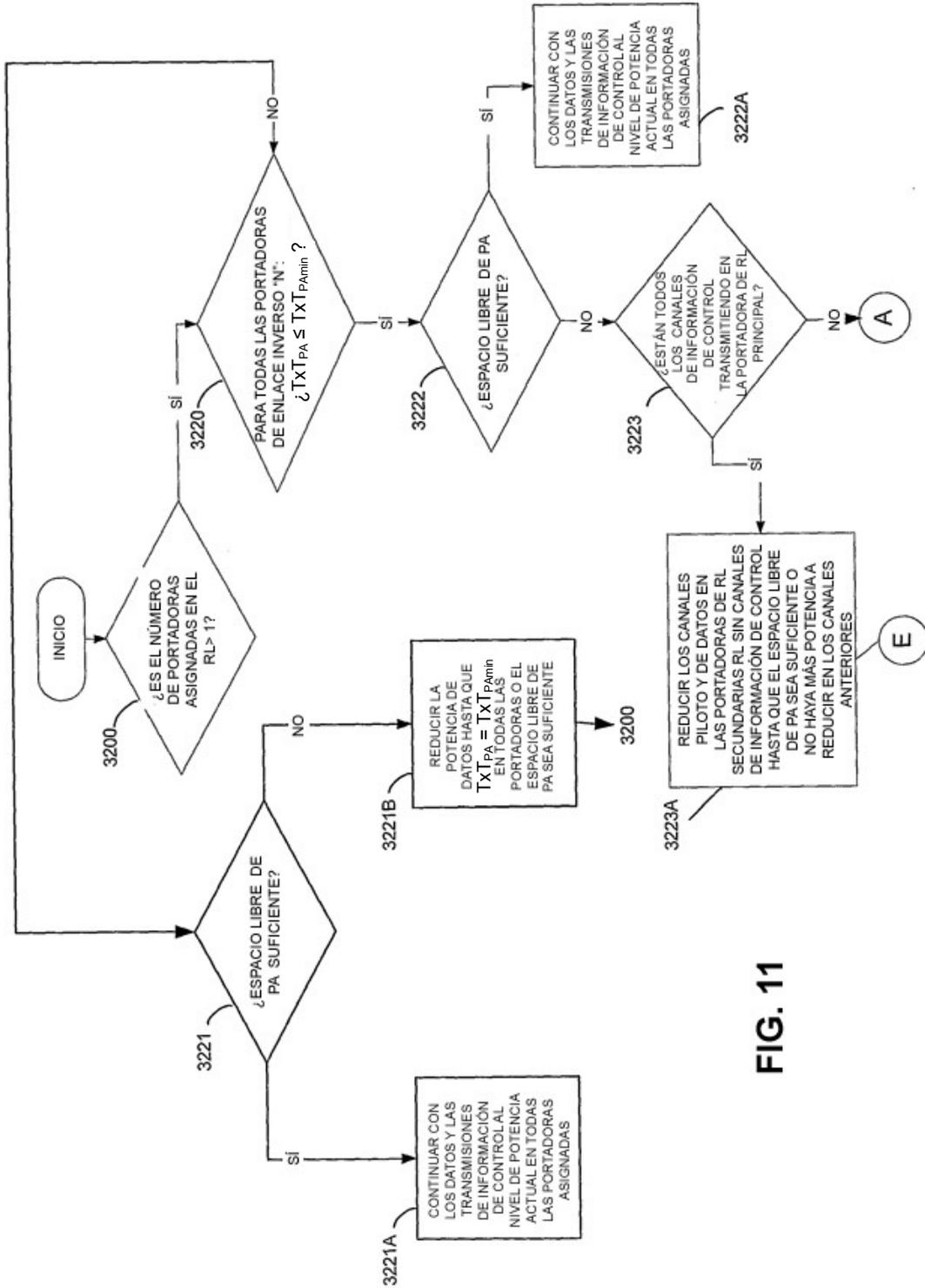


FIG. 11

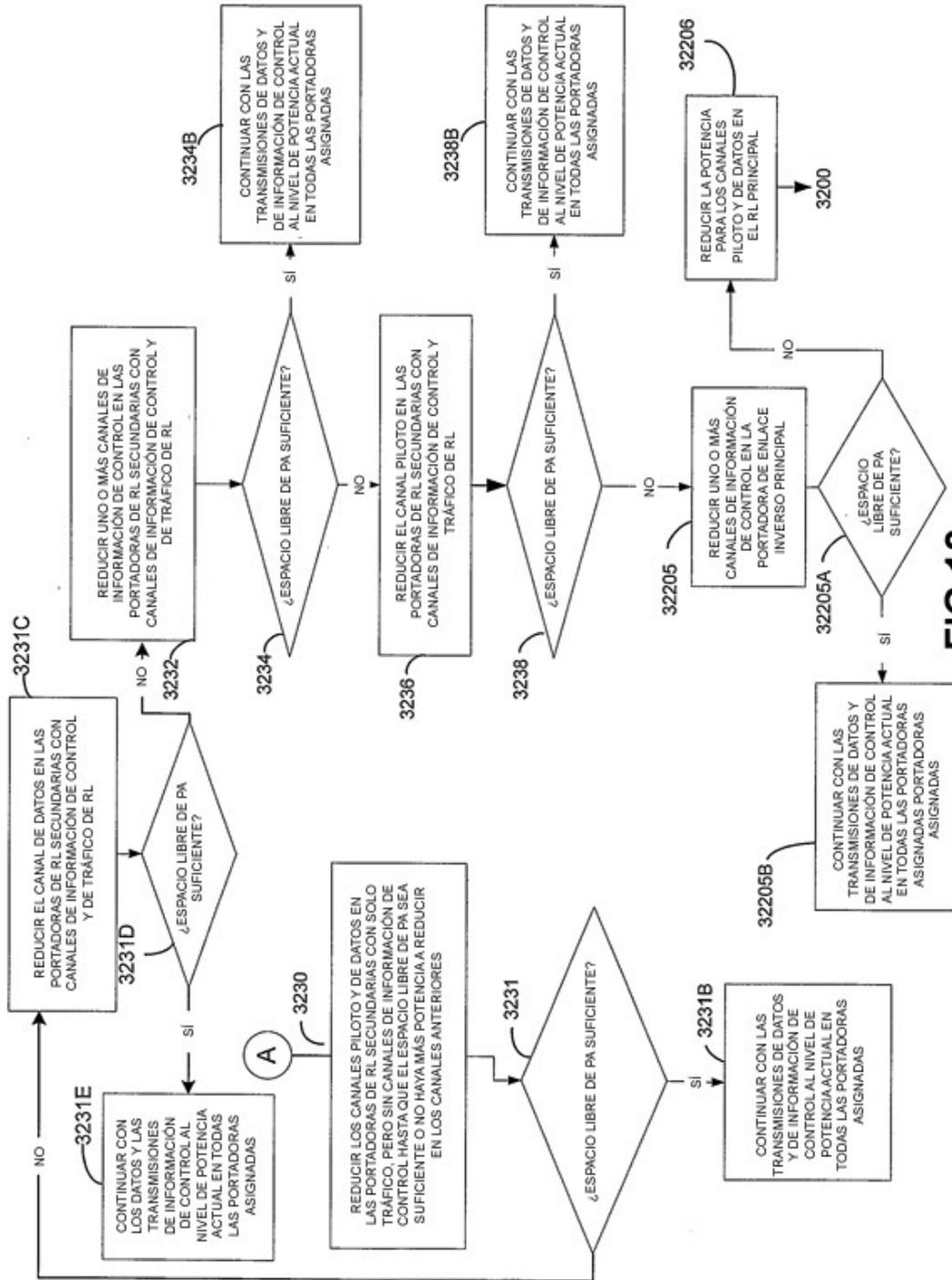


FIG.12

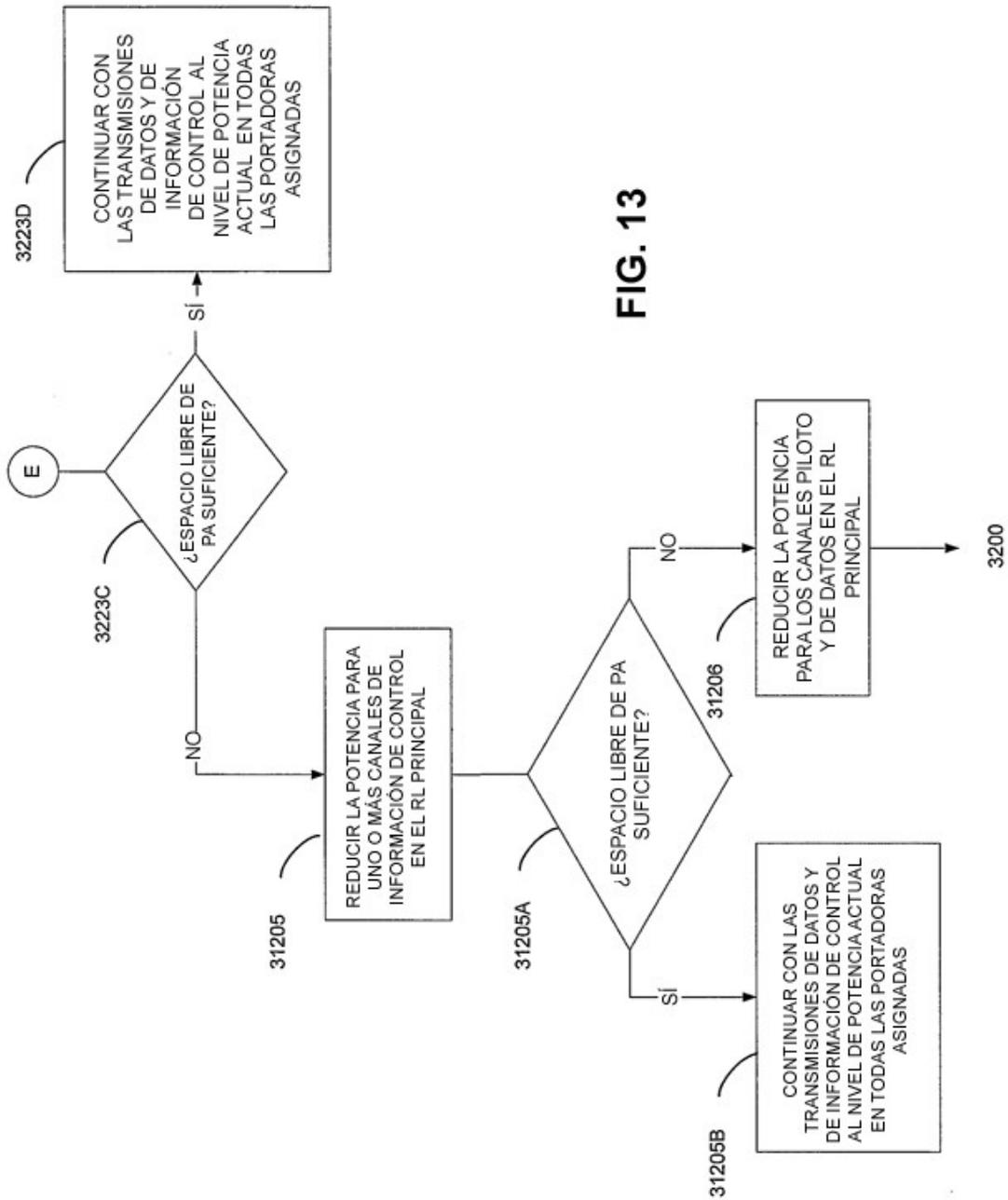


FIG. 13

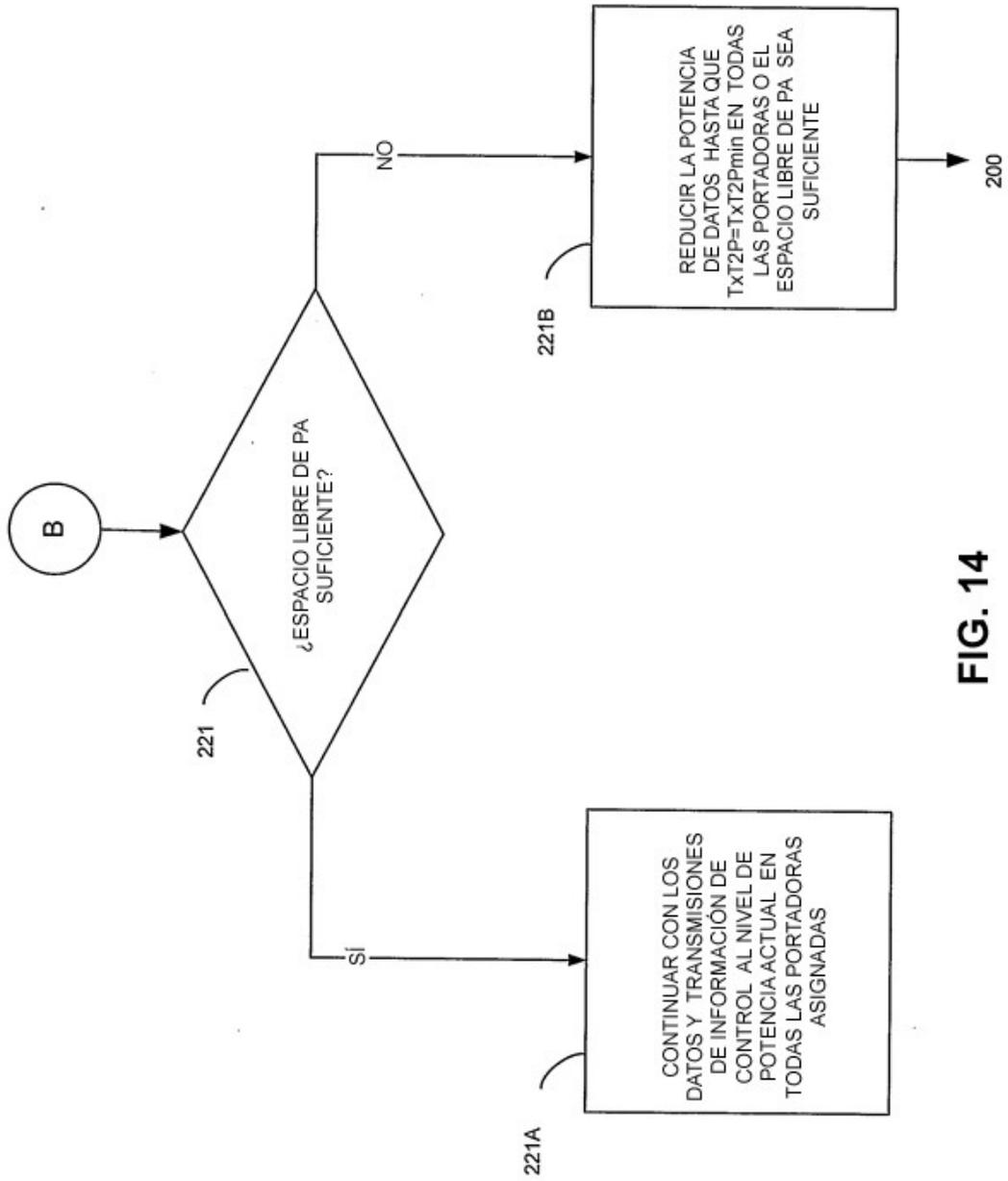


FIG. 14

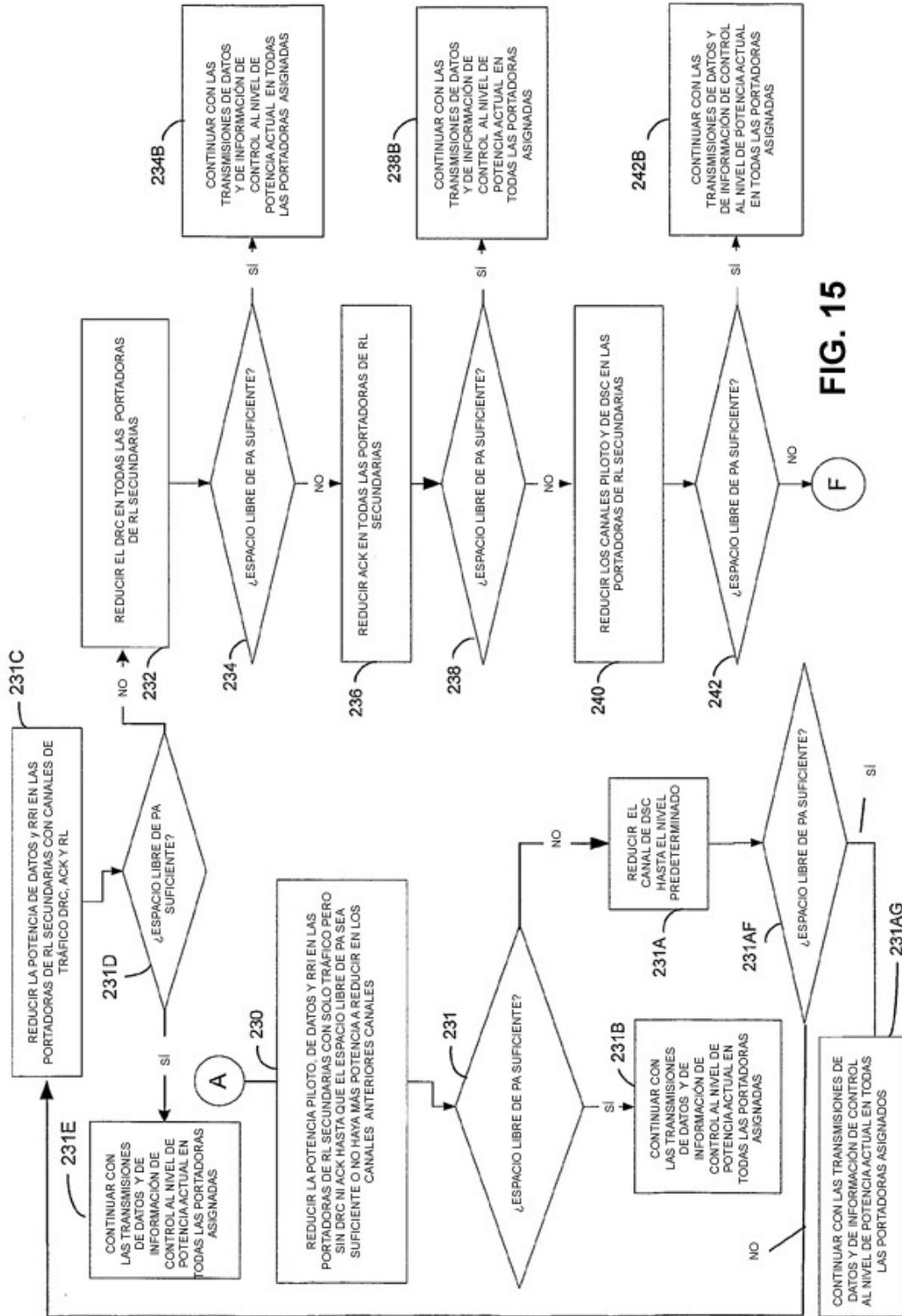


FIG. 15

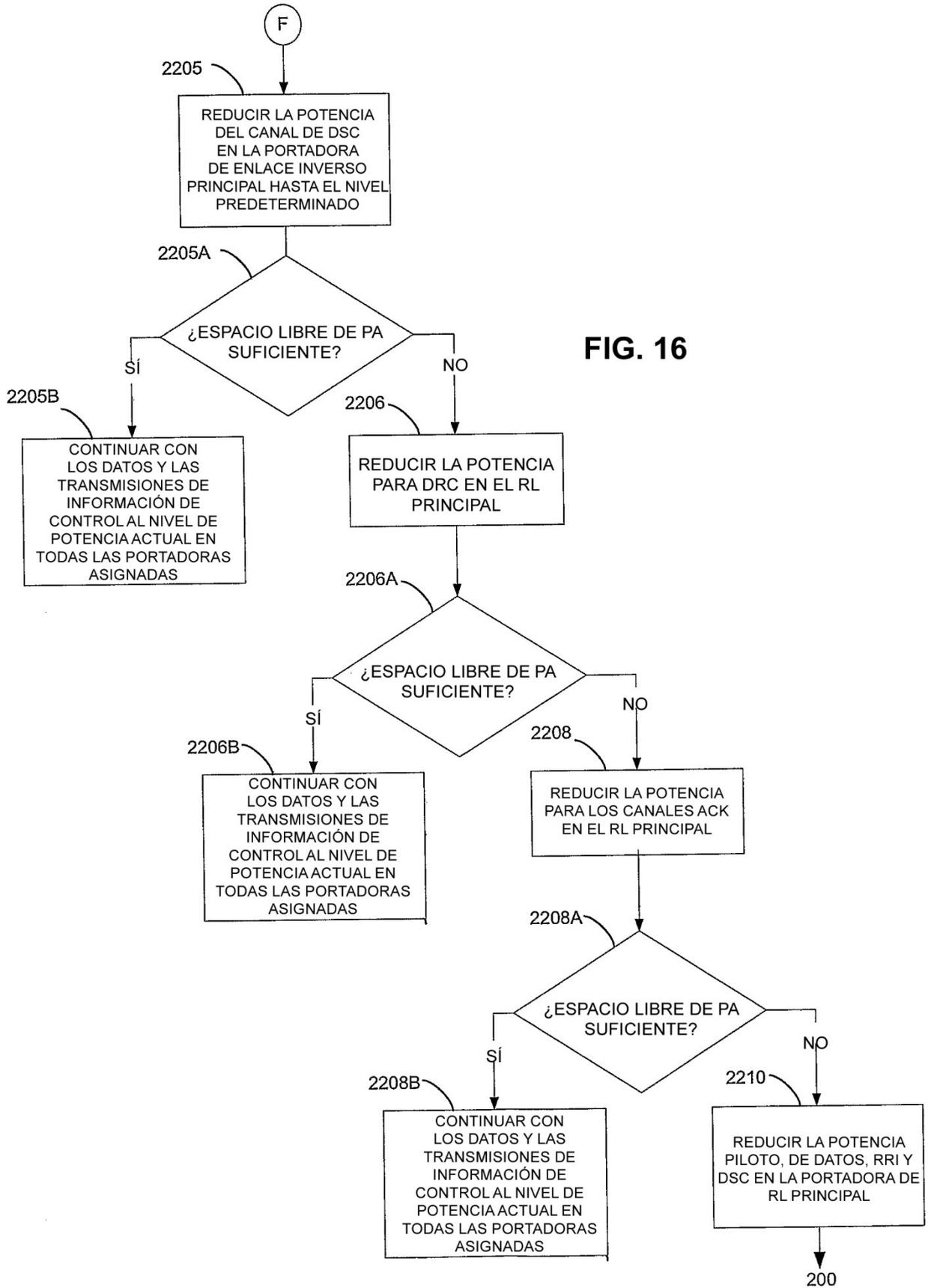


FIG. 16

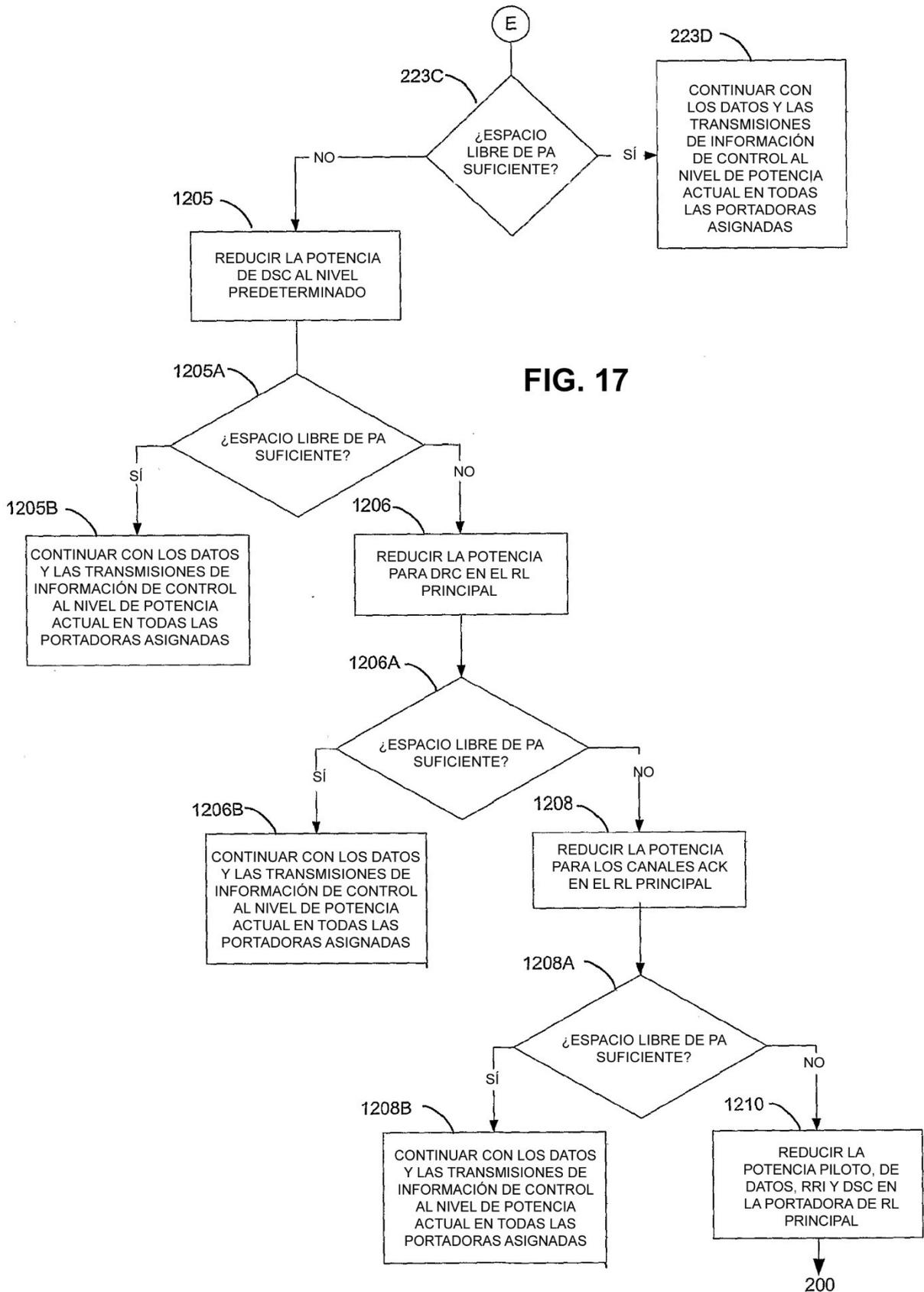


FIG. 17

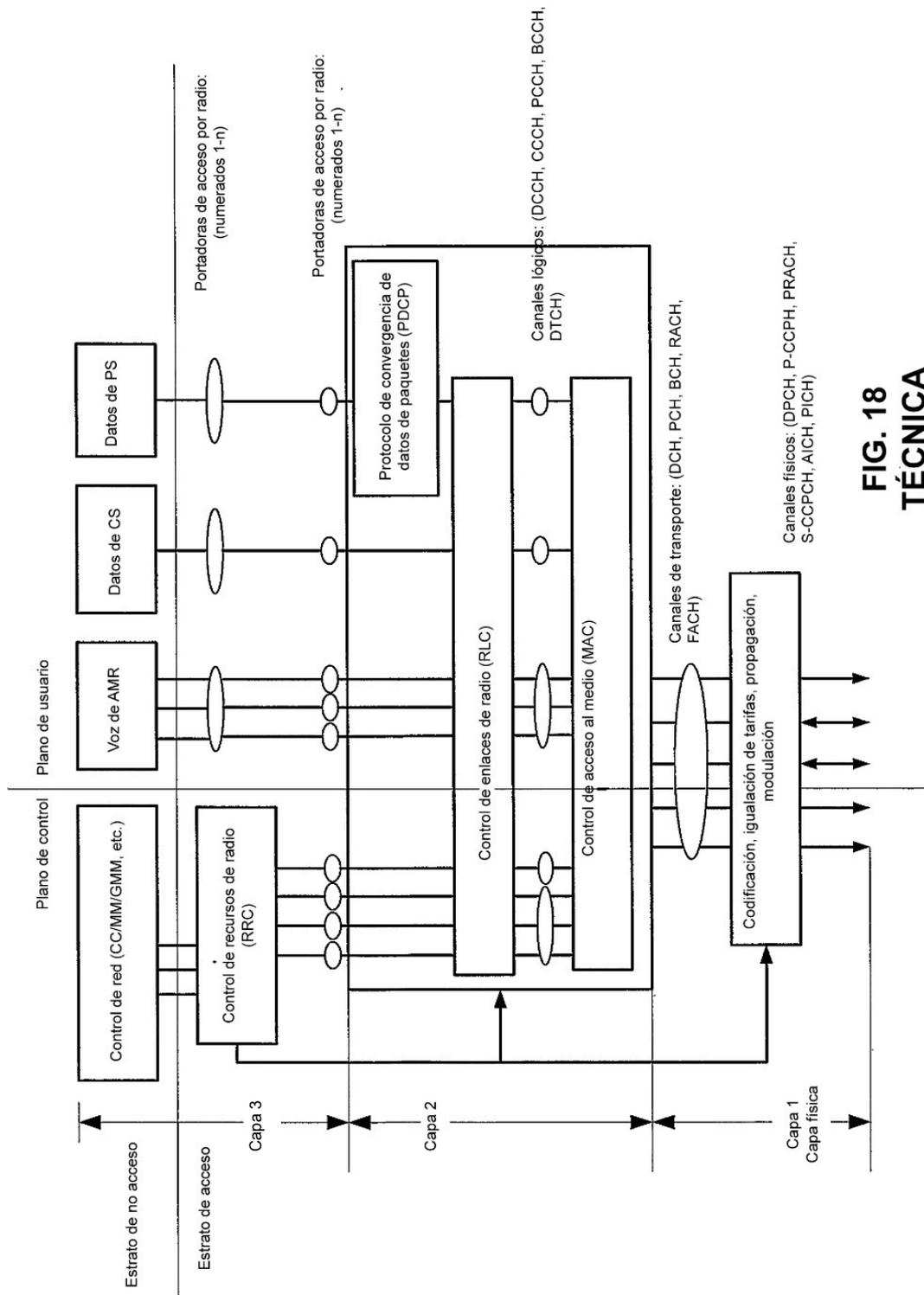


FIG. 18
TÉCNICA
ANTERIOR

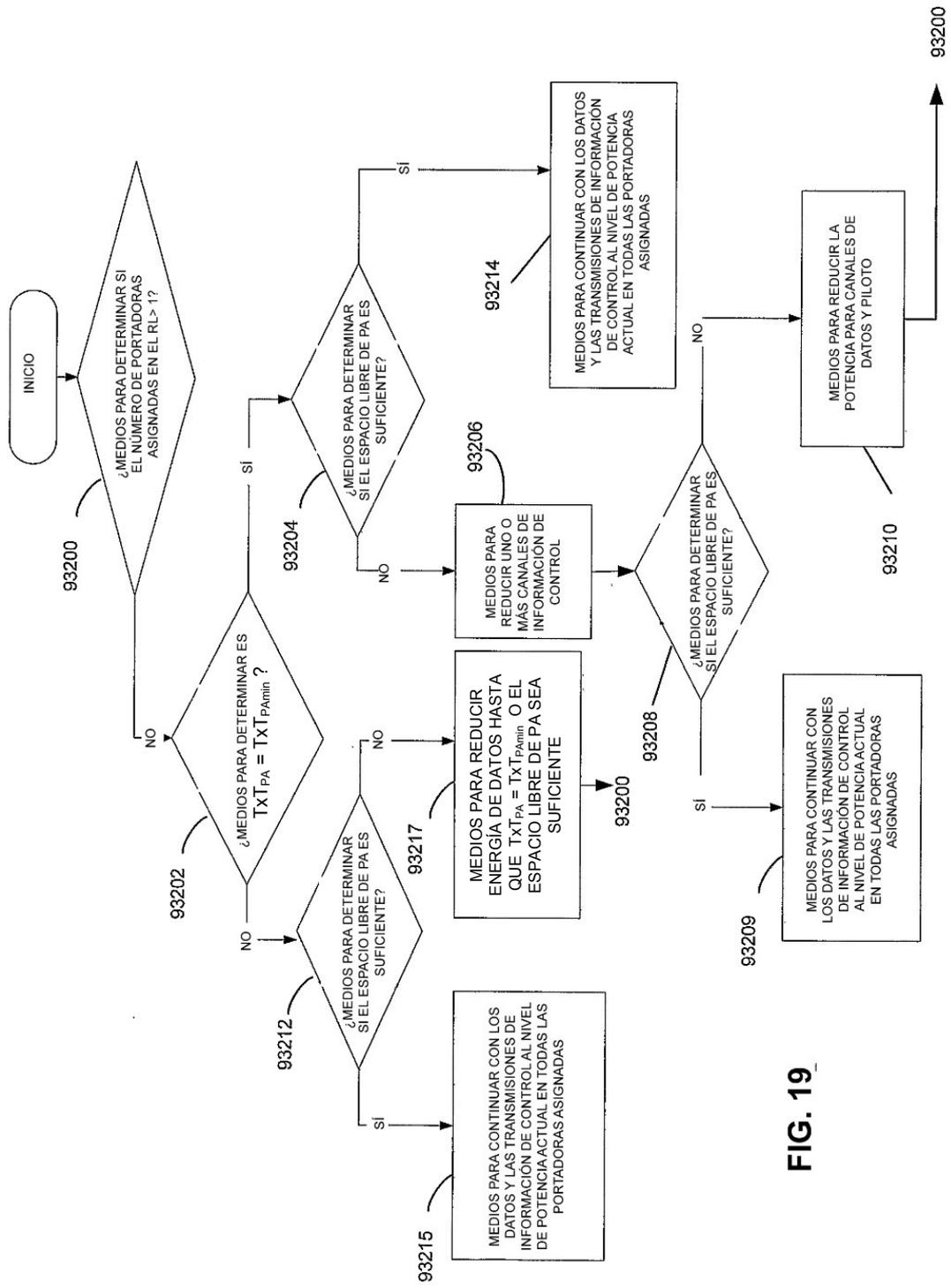
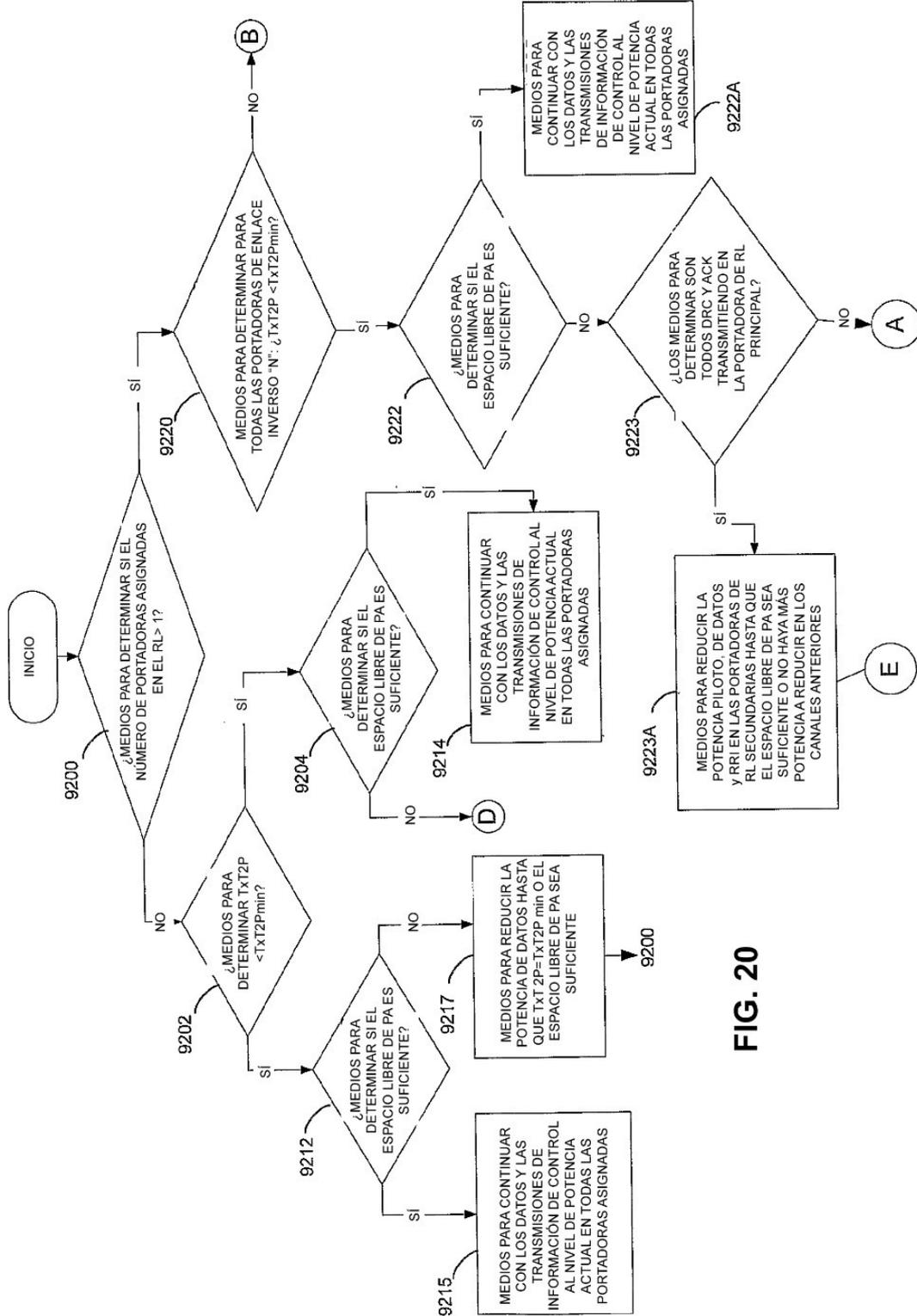


FIG. 19



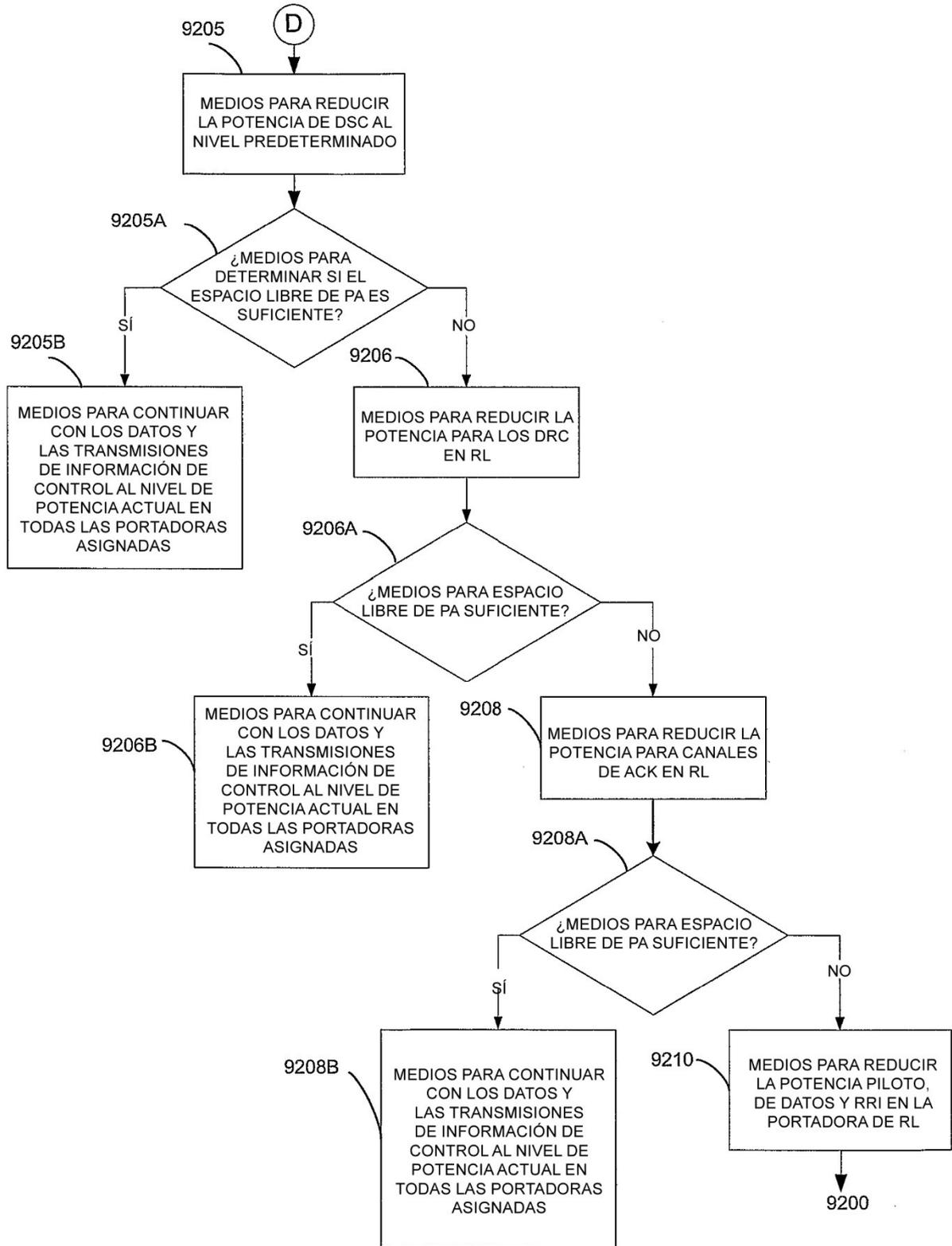


FIG. 21

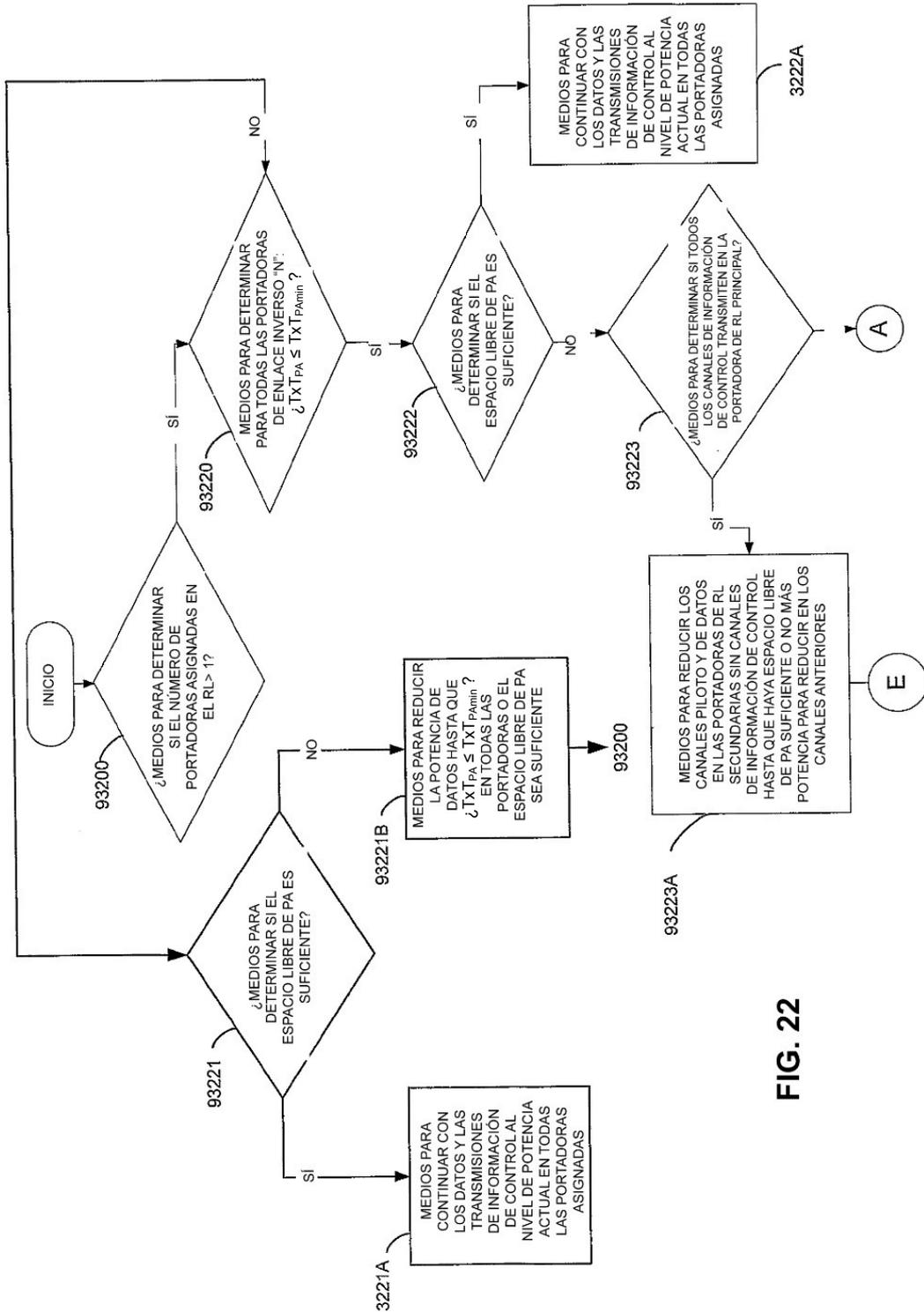


FIG. 22

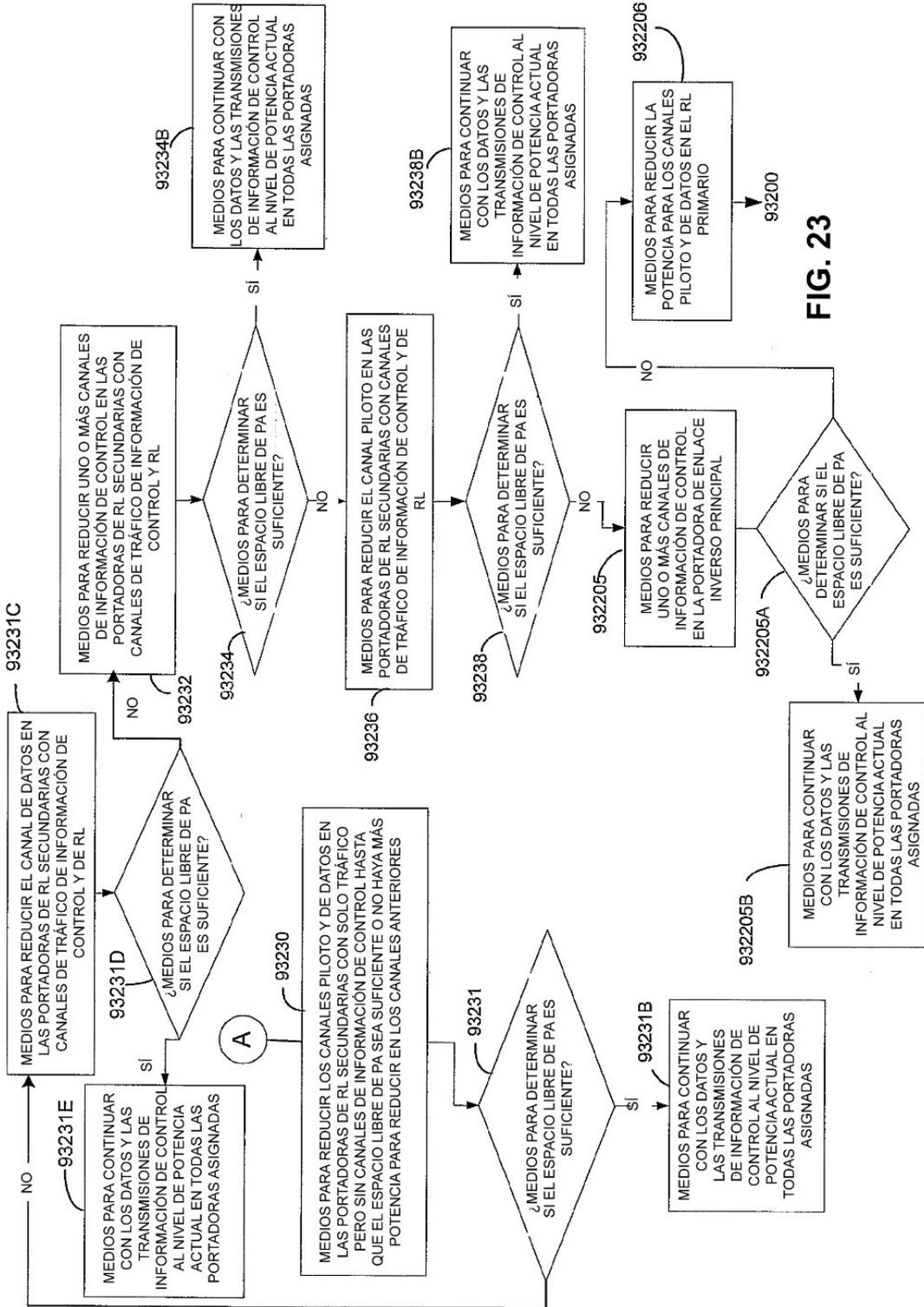


FIG. 23

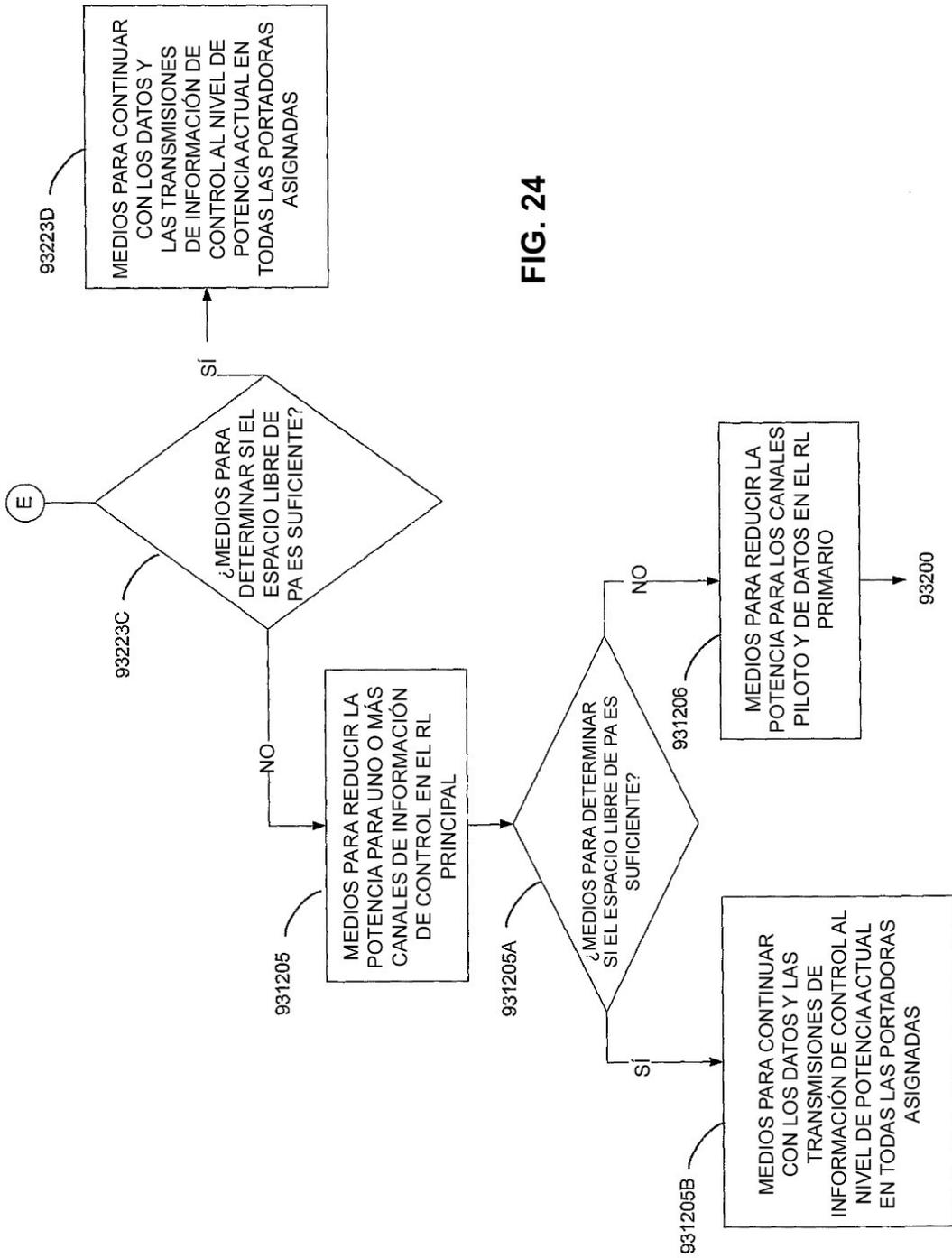


FIG. 24

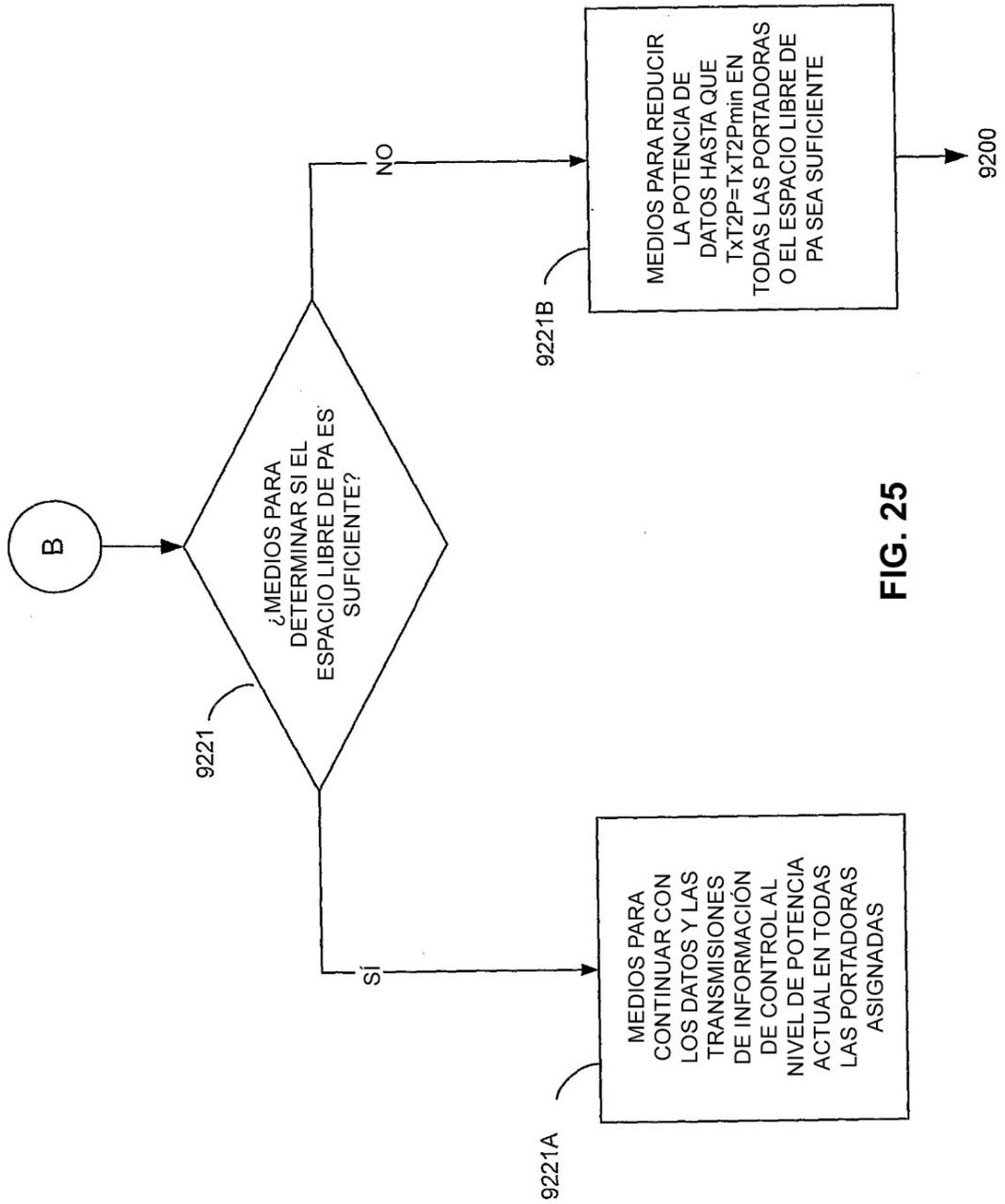


FIG. 25

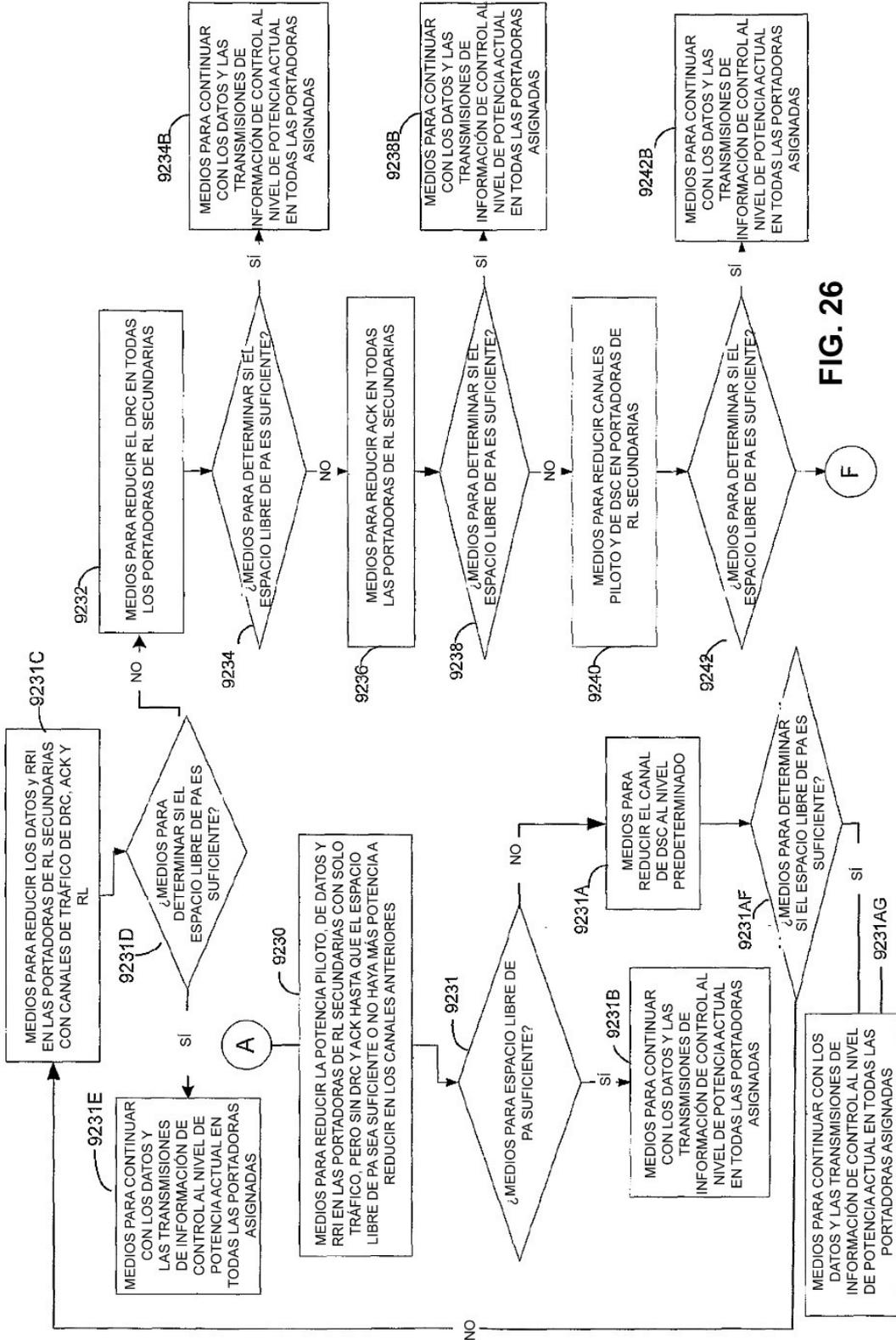


FIG. 26

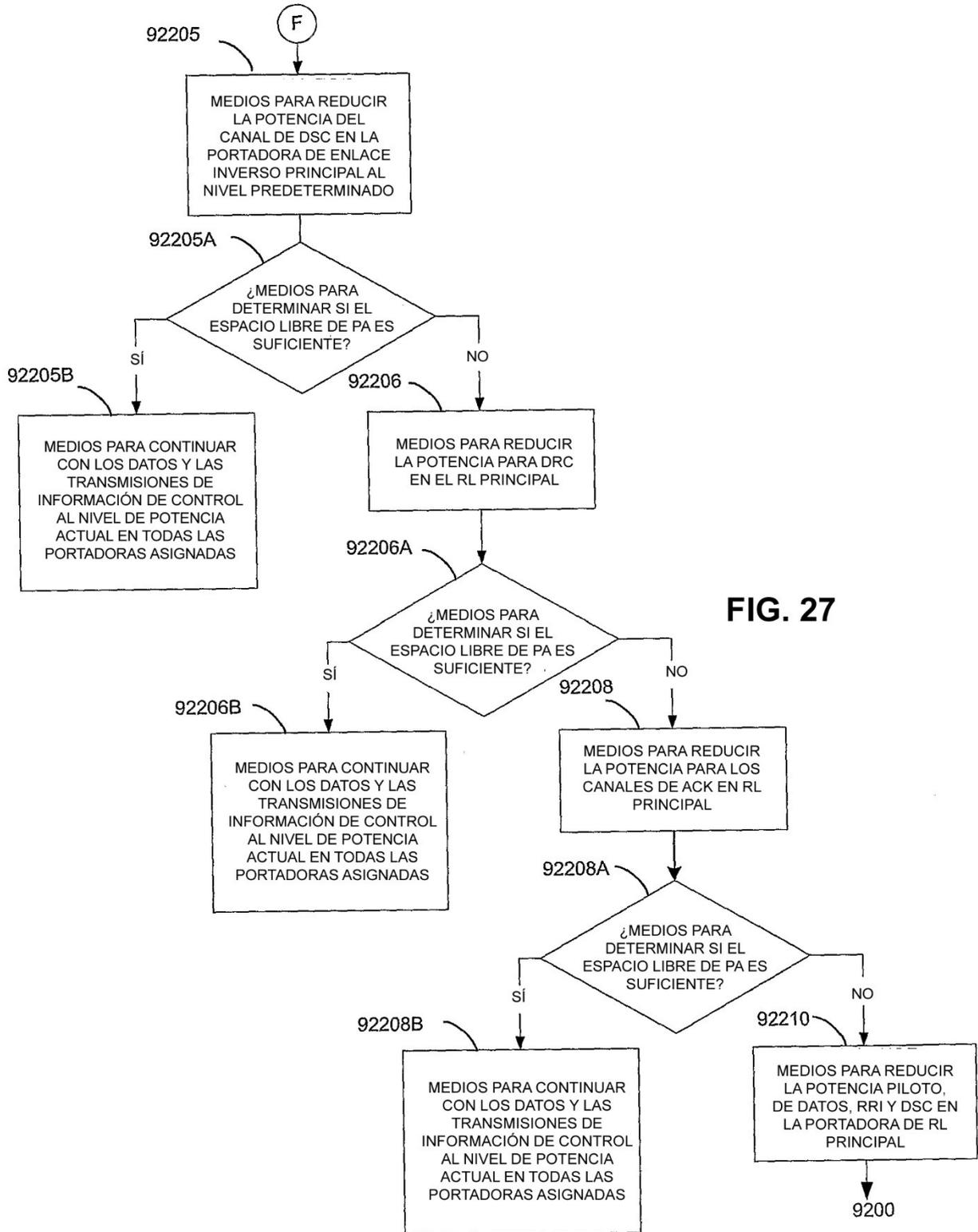


FIG. 27

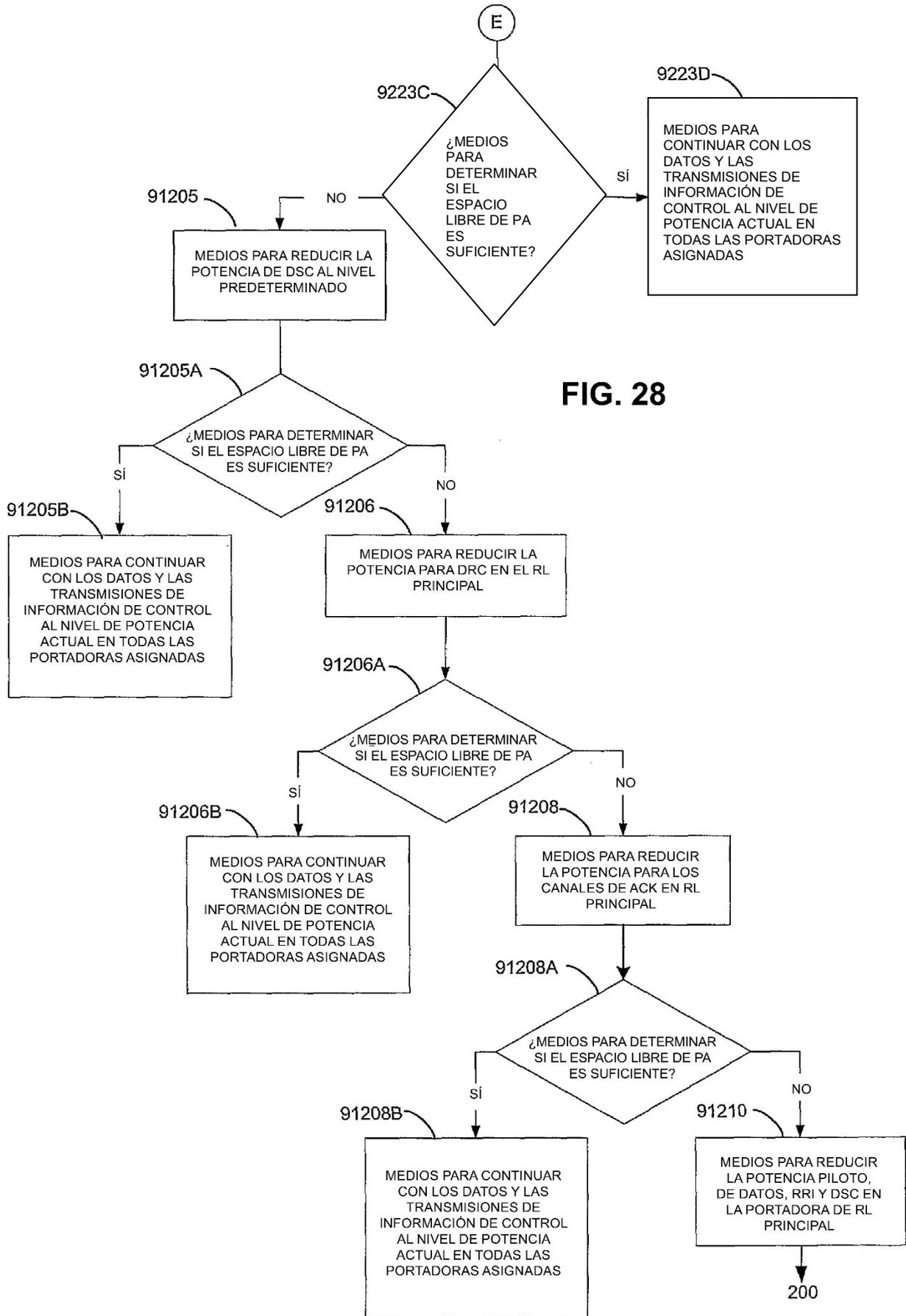


FIG. 28