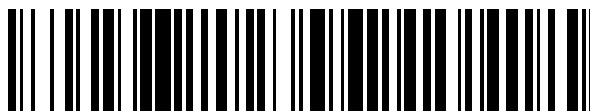


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 661 843**

51 Int. Cl.:

H02M 1/08 (2006.01)

H02M 3/335 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **15.12.2010 E 10195113 (5)**

97 Fecha y número de publicación de la concesión europea: **27.12.2017 EP 2416474**

54 Título: **Regulador de circuito y circuito de generación de impulsos de temporización sincronizados del mismo**

30 Prioridad:

04.08.2010 TW 099125990

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

04.04.2018

73 Titular/es:

**MACROBLOCK, INC. (100.0%)
6F.-4, No. 18, Pu-Ting Road
Hsinchu City, TW**

72 Inventor/es:

**CHANG, LON-KOU;
WU CHANG-YU y
LIU, HSING-FU**

74 Agente/Representante:

LLAGOSTERA SOTO, María Del Carmen

ES 2 661 843 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

Descripción

Regulador de circuito y circuito de generación de impulsos de temporización sincronizados del mismo

ANTECEDENTES DE LA INVENCION**Campo de la invención**

5 La presente invención se refiere a un regulador de circuito y a un circuito de generación de impulsos de temporización sincronizados, y más particularmente a un regulador de circuito y un circuito de generación de impulsos de temporización sincronizados del mismo, capaz de controlar de forma sincronizada un tiempo de inicio de impulso de una señal de modulación de ancho de impulso y evitar que una corriente del inductor entre en un Modo de Conducción Continua (CCM).

10 Técnica Relacionada

Actualmente, las fuentes de alimentación no solo son necesarias para proporcionar voltajes de salida y corrientes de salida estables para varios dispositivos electrónicos, sino también para satisfacer los requisitos de los dispositivos electrónicos en lo que se refiere a las normas de seguridad. De acuerdo con las técnicas de diseño, las fuentes de alimentación se pueden clasificar en fuentes de alimentación lineales y fuentes de alimentación conmutadas. Sin embargo, la fuente de alimentación lineal necesita transformadores de aislamiento grandes y pesados y también grandes condensadores para la regulación, lo que da como resultado problemas de mayor volumen y mayor peso. Lo peor es que la fuente de alimentación lineal tiene una eficiencia de conversión excesivamente baja. Por lo tanto, en un nivel de aplicación práctica, en comparación con la fuente de alimentación lineal, una fuente de alimentación de conmutación formada por conmutadores electrónicos de potencia más pequeños, un transformador de aislamiento más ligero, un condensador más pequeño y un diodo tiene una mejor aplicabilidad industrial y se utiliza mayoritariamente.

Generalmente, una frecuencia de funcionamiento de la fuente de alimentación de conmutación está entre 20 KHz y 100 KHz. Si se utiliza en cooperación con una Conmutación de Voltaje Cero (ZVS), una frecuencia de conmutación puede aumentar aún más para ser de más de 200 KHz, con el fin de obtener un diseño más pequeño y ligero con una mayor eficiencia de transferencia de potencia e incluso un factor de potencia alto en aplicaciones de CA/CC.

Sin embargo, la fuente de alimentación de conmutación tiene unos modos de operación más complejos. Mientras se produce un funcionamiento inesperado, el circuito puede entrar en un modo de funcionamiento inesperado y dejar que el convertidor no mantenga constante la corriente de salida. Por ejemplo, la FIG. 1 es una breve vista de arquitectura de circuito de una fuente de alimentación de conmutación convencional. Cuando la fuente de alimentación conmutada transfiere la potencia de un lado primario a un lado secundario realizando los procesos de carga y descarga del núcleo magnético del transformador de aislamiento a través del inductor magnético L, la fuente de alimentación de conmutación genera una corriente de conmutación lateral primaria I_p y una corriente de conmutación lateral secundaria I_s respectivamente en dos lados del transformador. Cuando la corriente de conmutación del lado primario I_p entra en CCM en el inductor L bajo un control inapropiado, es muy fácil provocar la acumulación sucesiva de la corriente del inductor en los procesos de carga y descarga del transformador, para causar un problema de saturación del núcleo magnético. En esta situación, la pérdida de potencia central aumentará. Esto también puede causar una alta corriente de conmutación y una mayor pérdida de conmutación del transistor de conmutación y los diodos. En consecuencia, el consumo de potencia adicional de la fuente de alimentación de conmutación tendrá un coste. Particularmente, es más difícil para el convertidor que usa el control del lado primario obtener una corriente de salida constante precisa y estable cuando se somete al CCM.

RESUMEN DE LA INVENCION

En vista de lo anterior, la presente invención es un circuito de generación de impulsos de temporización sincronizados multifunción que puede ser aplicable a fuentes de alimentación de conmutación para mejorar el rendimiento del convertidor. El circuito de generación de impulsos sincronizados sincroniza el tiempo de inicio de impulso de la señal de modulación de ancho de impulso después de realizar cierto proceso de señal que incluye retardo de tiempo, regulación de impulso de temporización y control de sincronización de señal de modulación de ancho de impulso activado por la señal de tiempo de descarga del lado secundario y la señal de impulso de temporización. Además, a través del regulador de circuito y el circuito de generación de impulsos de temporización sincronizados del mismo, se impide de forma efectiva que una corriente inductora de la fuente de alimentación de conmutación entre en un CCM.

La presente invención proporciona un circuito de generación de impulsos de temporización sincronizados, aplicable a una fuente de alimentación de conmutación que utiliza una señal de modulación de ancho de impulsos para determinar el tiempo de conducción del conmutador de potencia. En dicha aplicación, la fuente de alimentación de conmutación tiene un lado primario y un lado secundario, y la fuente de

alimentación de conmutación permite que una potencia sea introducida selectivamente o no entre en el lado primario a través de la señal de modulación de ancho de impulso. El circuito de generación de impulsos de temporización sincronizada se utiliza para generar un impulso de inicio de la señal de modulación de ancho de impulso, y el circuito de generación de impulsos de temporización sincronizada comprende una unidad de retardo de tiempo, una unidad de regulación de impulsos de temporización y una unidad de control sincronizado.

La unidad de retardo de tiempo emite una señal de control después de retardar el impulso de inicio durante un tiempo predeterminado. La unidad de regulación de impulsos de temporización permite que una fuente de corriente constante cargue selectivamente la unidad de regulación de impulsos de temporización de acuerdo con la señal de control, y en consecuencia emite una señal de impulsos de temporización. La unidad de control de sincronización emite el impulso de inicio de acuerdo con una señal de tiempo de descarga del lado secundario y la señal de impulso de temporización. Detectando un borde ascendente de la señal de impulso de sincronización y un borde descendente de la señal de tiempo de descarga, un tiempo de activación del impulso de inicio se sincroniza con uno que ocurre más tarde del borde ascendente de la señal de impulso de temporización y el borde descendente de la señal de tiempo de descarga en el mismo período, y el impulso de inicio se utiliza para determinar un tiempo de inicio de impulso de la señal de modulación de ancho de impulso.

Un regulador de circuito es aplicable a una fuente de alimentación de conmutación, en que la fuente de alimentación de conmutación tiene un lado primario y uno secundario, y la fuente de alimentación de conmutación permite que una potencia sea introducida o no selectivamente al lado primario a través de una señal de modulación del ancho de impulso. El regulador de circuito comprende un circuito de generación de señal de modulación de ancho de impulso y un circuito de generación de impulsos de temporización sincronizados.

El circuito de generación de señal de modulación de ancho de impulso emite la señal de modulación de ancho de impulso de acuerdo con una señal de corriente de conmutación de lado primario del lado primario y una señal de tiempo de descarga del lado secundario. La señal de modulación de ancho de impulso tiene un impulso de inicio. El circuito de generación de impulsos de temporización sincronizados emite el impulso de inicio después de realizar el proceso de señal de retardo, la regulación de impulsos de temporización y el control de sincronización en la señal de modulación de ancho de impulsos y la señal de tiempo de descarga. El impulso de inicio se utiliza para determinar un tiempo de inicio de impulso de la señal de modulación de ancho de impulso.

De este modo, el regulador de circuito y el circuito de generación de impulsos de temporización sincronizados de acuerdo con la presente invención se aplican a la fuente de alimentación de conmutación, de modo que el tiempo de inicio de impulso de la señal de modulación de ancho de impulso se determina por la señal de tiempo de descarga del lado secundario y la señal de impulso de temporización. A través del regulador de circuito y el circuito de generación de impulsos de temporización sincronizados del mismo de acuerdo con la presente invención, se evita que la corriente del inductor de la fuente de alimentación de conmutación entre en el CCM.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

La presente invención se comprenderá más completamente a partir de la descripción detallada dada a continuación a modo de ilustración solamente, y por lo tanto no es limitativa de la presente invención, y en la que:

la FIG. 1 es una vista esquemática de la arquitectura de circuito de una fuente de alimentación de conmutación convencional;

la FIG. 2A es una vista esquemática de una arquitectura de aplicación de un circuito de generación de impulsos de temporización sincronizados aplicado a un Regulador Lateral Primario (PSR) de acuerdo con una forma de realización de la presente invención;

la FIG. 2B es una vista esquemática de una arquitectura de aplicación de un circuito de generación de impulsos de temporización sincronizados aplicado a un Regulador Lateral Secundario (SSR) bajo control de voltaje constante de acuerdo con una forma de realización de la presente invención;

la FIG. 2C es una vista esquemática de una arquitectura de aplicación de un circuito de generación de impulsos de temporización sincronizados aplicado a un Regulador Lateral Secundario (SSR) bajo control de corriente constante de acuerdo con una forma de realización de la presente invención;

la FIG. 3A es un diagrama de bloques de circuito de un PSR de acuerdo con una forma de realización de la presente invención;

la FIG. 3B es un diagrama de tiempo relativo de un impulso de inicio, una señal ajustada, y una señal de modulación de ancho de impulso de acuerdo con una forma de realización de la presente invención;

5

la FIG. 3C es un diagrama de bloques de circuito de un PSR de acuerdo con otra forma de realización de la presente invención;

la FIG. 4 es un diagrama de disposición de circuito interno de una unidad de regulación de impulsos de temporización de acuerdo con una forma de realización de la presente invención;

10

las FIG. 5A a 5G son diagramas de forma de onda de temporización relativa de cada terminal de un circuito de generación de impulsos de temporización sincronizados de acuerdo con una forma de realización de la presente invención;

la FIG. 6A es un diagrama de disposición de circuito interno de una unidad de control de sincronización de acuerdo con una forma de realización de la presente invención;

la FIG. 6B es un diagrama de disposición de circuito interno de una unidad de control de sincronización de acuerdo con una segunda forma de realización de la presente invención;

15

la FIG. 7 es un diagrama de bloques de circuito de un circuito de generación de impulsos de temporización sincronizados de acuerdo con una tercera forma de realización de la presente invención;

20

la FIG. 8A es un diagrama de bloques de circuito de una arquitectura de aplicación de un PSR de control de modo de voltaje que incluye un circuito de generación de impulsos de temporización sincronizados de acuerdo con una cuarta forma de realización de la presente invención;

la FIG. 8B es un diagrama de bloques de circuito de una arquitectura de aplicación de un SSR de modo de voltaje que incluye un circuito de generación de impulsos de temporización sincronizados de acuerdo con una quinta forma de realización de la presente invención; y

25

la FIG. 8C es un diagrama de bloques de circuito de una arquitectura de aplicación de un SSR de modo de corriente que incluye un circuito de generación de impulsos de temporización sincronizados de acuerdo con una sexta forma de realización de la presente invención.

DESCRIPCIÓN DETALLADA DE LA INVENCION

30

Las FIG. 2A a 2C son, respectivamente, vistas esquemáticas de arquitecturas de aplicación de un circuito de generación de impulsos de temporización sincronizados de acuerdo con una forma de realización de la presente invención. El circuito de generación de impulsos de temporización sincronizada de acuerdo con una forma de realización de la presente invención se puede aplicar a un lado primario 11 o un lado secundario 22 de una fuente de alimentación de conmutación 1000. En la FIG. 2A, el circuito de generación de impulsos de temporización sincronizada se aplica a un regulador lateral primario (PSR) 10. En las FIG. 2B y 2C, el circuito de generación de impulsos de temporización sincronizados se aplica respectivamente a un Regulador Lateral Secundario (SSR) 20 bajo control de voltaje constante y a un SSR 20a bajo control de corriente constante.

35

40

La fuente de alimentación de conmutación 1000 puede ser, pero no se limita a, un convertidor de retroceso, un convertidor directo, un convertidor de medio puente, un convertidor de puente completo o un convertidor de contrafase.

En la siguiente forma de implementación, el circuito de generación de impulsos de temporización sincronizados aplicado al PSR 10 se utiliza como ilustración para una forma de realización, y no se utiliza para limitar el alcance de la presente invención.

45

El PSR 10 está dispuesto en el lado primario 11 de la fuente de alimentación de conmutación 1000, y la fuente de alimentación de conmutación 1000 tiene un voltaje de salida V_o , una corriente de salida I_o y un voltaje de entrada V_{in} .

50

Un transformador 100 comprende un devanado auxiliar N_A , un devanado lateral primario N_p y un devanado lateral secundario N_s . El lado primario 11 está habitualmente conectado a tierra en un terminal de conexión a tierra del voltaje de entrada V_{in} , mientras que el lado secundario 22 está conectado a tierra habitualmente en un terminal de conexión a tierra del voltaje de salida V_o .

El PSR 10 tiene un terminal de suministro de fuente de alimentación VDD, un terminal de tierra GND, un terminal de salida VOUT, un terminal de detección de tiempo de descarga VDET y un terminal de detección de corriente de conmutación VS. El PSR 10 puede detectar un voltaje reflejado V_w a través del terminal de

detección de tiempo de descarga VDET, una señal de corriente de conmutación del lado primario V_{cs} correspondiente a una corriente de conmutación del lado primario I_p a través del terminal de detección de corriente de conmutación VS y, en consecuencia, emite una señal de modulación de ancho de impulso V_{PWM} .

5 La señal de modulación de ancho de impulso V_{PWM} está conectada a una puerta de un transistor SW a través del terminal de salida VOUT. Por lo tanto, el PSR 10 puede conmutar el transistor SW a través de la señal de modulación de ancho de impulso V_{PWM} , para controlar una potencia que entrará o no en el lado primario 11. La señal de corriente de conmutación del lado primario V_{cs} puede ser una señal de corriente de magnetización. El voltaje reflejado V_w puede cargar un condensador C_{DD} a través de un rectificador D_{DD} y proporcionar energía al PSR 10.

10 La FIG. 3A es un diagrama de bloques de circuito de un PSR de acuerdo con una forma de realización de la presente invención. El PSR 10 comprende un circuito 12 de generación de señal de modulación de ancho de impulso y un circuito de generación de impulsos de temporización sincronizada 14. Dos terminales de entrada del circuito de generación de señal de modulación de ancho de impulso 12 están conectados al terminal de detección de tiempo de descarga VDET y al terminal de detección de corriente de conmutación V_s de PSR 10, respectivamente. Con referencia a las FIG. 2A y 3A, el voltaje reflejado V_w puede detectarse a través del terminal de detección de tiempo de descarga VDET, y el voltaje reflejado V_w es en respuesta a una corriente de conmutación del lado secundario I_s . El voltaje reflejado disminuirá bruscamente cuando la corriente de conmutación del lado secundario I_s se reduzca a cero. Por lo tanto, el circuito de generación de señal de modulación de ancho de impulso 12 puede detectar el voltaje reflejado V_w a través de un detector de tiempo de descarga 202 conectado al terminal de detección de tiempo de descarga VDET, y emitir correspondientemente una señal de tiempo de descarga V_{DSC} correspondiente a la corriente de conmutación secundaria I_s .

25 Cuando la energía almacenada en el transformador 100 se libera al lado secundario 22, la señal de tiempo de descarga V_{DSC} se encuentra en un nivel alto. Una vez que se logra la liberación de la energía almacenada en el transformador 100 (es decir, la corriente de conmutación del lado secundario I_s se reduce a cero), la señal de tiempo de descarga V_{DSC} se encuentra en un nivel bajo.

30 Tal como se muestra en la FIG. 3A, el circuito 12 de generación de señal de modulación de ancho de impulso primero emite una señal ajustada V_{Mod} después de realizar el proceso de señal de un circuito de reconstrucción de forma de onda de salida, un filtro, un amplificador y un comparador en la señal de tiempo de descarga V_{DSC} , la señal de corriente de conmutación del lado primario V_{cs} , y un voltaje crítico V_{ref2} . Y a continuación, asimismo de acuerdo con un impulso de inicio V_{sync} del circuito 14 de generación de impulsos de temporización sincronizada, la señal V_{PWM} de modulación de ancho de impulsos se envía a través de un circuito biestable 204 de SR. Tomando FIG. 3B como ejemplo, el impulso de inicio V_{sync} se utiliza para determinar el tiempo en que la señal de modulación de ancho de impulso V_{PWM} se conmuta a un nivel alto, mientras que la señal ajustada V_{Mod} se utiliza para determinar el tiempo en que la señal de modulación de ancho de impulso V_{PWM} se conmuta a un nivel bajo.

35 El circuito de generación de impulsos de temporización sincronizado 14 se utiliza para emitir el impulso de inicio V_{sync} de la señal de modulación de ancho de impulsos V_{PWM} , y el circuito de generación de impulsos de temporización sincronizados 14 comprende una unidad de retardo de tiempo 110, una unidad de regulación de impulsos de temporización 120 y una unidad de control de sincronización 130. La unidad de retardo de tiempo 110 recibe el impulso de inicio V_{sync} , y emite una señal de control TR después de retardar el impulso de inicio V_{sync} durante un tiempo predeterminado. Se puede diseñar un período de tiempo predeterminado en función de una especificación de circuito práctica. Por ejemplo, el tiempo predeterminado puede ser de 50 ns a 100 ns, o puede establecerse para que sea mayor que un tiempo de retención del biestable SR 204.

40 La unidad de regulación de impulsos de temporización 120 emite una señal de impulsos de temporización T_{END} de acuerdo con la señal de control TR. La FIG. 4 es un diagrama de disposición de circuito interno de una unidad de regulación de impulsos de temporización de acuerdo con una forma de realización de la presente invención. La unidad de regulación de impulsos de temporización 120 comprende un circuito de carga y descarga 300 y un comparador 310. El circuito de carga y descarga 300 comprende un condensador 302, un elemento de conmutación 304, un circuito limitador de nivel 306 y una fuente de corriente constante 320.

45 La señal de control TR se puede utilizar para controlar la activación o desactivación del elemento de conmutación 304. Por ejemplo, cuando la señal de control TR está en un nivel bajo y desconecta el elemento de conmutación 304, el circuito 300 puede cargar el condensador 302 a través de la fuente de corriente constante 320 conectada a una fuente de alimentación VCC. Mientras la señal de control TR está en un nivel alto (el elemento de interruptor 304 está ENCENDIDO), el condensador 302 puede descargarse a través del elemento de interruptor 304 conectado a tierra. El circuito de limitación de nivel 306 puede limitar una señal de voltaje a un valor de voltaje de nivel alto V_H después del proceso de carga y limitar la señal de voltaje a un valor de voltaje de nivel bajo V_L después del proceso de descarga respectivamente (es decir,

un valor de nivel de la señal de voltaje está limitado entre el valor de voltaje más alto V_H y el valor de voltaje más bajo V_L , y en consecuencia emite una señal de indicación V_{tri} . Un diagrama de forma de onda de temporización de la señal de indicación V_{tri} se muestra como en la FIG. 5A, y el circuito limitador de nivel

5

Después de recibir la señal de indicación V_{tri} , el comparador 310 compara la señal de indicación V_{tri} con un voltaje de referencia V_{ref1} y, en consecuencia, emite la señal de impulso de temporización T_{END} . El valor de voltaje de alto nivel V_H , el valor de voltaje de bajo nivel V_L y el voltaje de referencia V_{ref1} también pueden estar diseñados de forma autoactiva de acuerdo con una especificación de circuito práctica. Las FIG. 5A y 5B son diagramas de forma de onda de temporización relativa de una señal de indicación V_{tri} y una señal de impulso de temporización T_{END} , que ilustra las operaciones de una forma de realización en la que un valor de voltaje de nivel alto V_H es mayor que un voltaje de referencia V_{ref1} . Sin embargo, el voltaje de referencia V_{ref} y el valor de voltaje de nivel alto V_H también pueden ser iguales dependiendo del preajuste de un usuario, que no se utiliza para limitar el alcance de la presente invención.

10

La FIG. 6A es un diagrama de bloques de función de una unidad de control de sincronización de acuerdo con una forma de realización de la presente invención. Una unidad de control de sincronización 130 comprende un inversor 502 y una puerta lógica AND 504. El inversor 502 recibe la señal de tiempo de descarga V_{DSC} , y emite una señal de tiempo de descarga inversa V'_{DSC} después de invertir la señal de tiempo de descarga V_{DSC} . Dos terminales de entrada de la puerta lógica AND 504 reciben la señal de tiempo de descarga inversa V'_{DSC} y la señal de impulso de temporización T_{END} respectivamente, y en consecuencia emiten el impulso de inicio V_{sync} . Los diagramas de forma de onda de temporización relativa de la señal de tiempo de descarga V_{DSC} , la señal de tiempo de descarga inversa V'_{DSC} , la señal de impulso de temporización T_{END} y el impulso de inicio V_{sync} se ilustran en las FIG. 5B a 5E.

15

20

En consecuencia, en otras palabras, solo cuando tanto la señal de tiempo de descarga inversa V'_{DSC} como la señal de impulso de temporización T_{END} están a un nivel alto, la puerta lógica AND 504 permite que el impulso de inicio V_{sync} sea a un nivel alto. Por lo tanto, un tiempo de activación del impulso de inicio V_{sync} puede sincronizarse con la señal de impulso de temporización T_{END} o la señal de tiempo de descarga inversa V'_{DSC} .

25

Más específicamente, tomando un primer periodo T_1 como ejemplo, cuando un borde ascendente R_{T1} de la señal de impulso de temporización T_{END} se produce más tarde que un borde ascendente R_{v1} , de la señal de tiempo de descarga inversa V'_{DSC} , el tiempo de activación del impulso de inicio V_{sync} se sincroniza con el borde ascendente R_{T1} de la señal de impulso de temporización T_{END} (es decir, la posterior). En cuanto a un segundo periodo T_2 , incluso si un borde ascendente R_{T2} de la señal de impulso de temporización T_{END} se produce antes que un borde ascendente R_{v2} de la señal de tiempo de descarga inversa V'_{DSC} , el tiempo de activación del impulso de inicio V_{sync} se sincroniza con el borde ascendente R_{v2} de la señal de tiempo de descarga inversa V'_{DSC} (es decir, también la posterior). Puede deducirse de lo anterior que, en la unidad de control de sincronización 130 de acuerdo con una forma de realización de la presente invención, el tiempo de activación del impulso de inicio V_{sync} puede sincronizarse selectivamente a uno que se produce más tarde del borde ascendente de la señal de impulso de temporización T_{END} y el borde ascendente de la señal de tiempo de descarga inversa V'_{DSC} (es decir, un borde descendente de la señal de tiempo de descarga V_{DSC}) en el mismo período.

30

35

40

En vista de lo anterior, el impulso de inicio V_{sync} se utiliza para determinar un tiempo de inicio de impulso de la señal de modulación de ancho de impulso V_{PWM} (es decir, el momento en que la señal de modulación de ancho de impulso V_{PWM} se conmuta a un nivel alto), por lo tanto, tal como se muestra en la FIG. 5F, el tiempo de inicio de impulso de la señal de modulación de ancho de impulso V_{PWM} también puede sincronizarse a uno que se produce más tarde del borde ascendente de la señal de impulso de temporización T_{END} y el borde ascendente de la señal de tiempo de descarga inversa V'_{DSC} en el mismo período, por lo tanto logrando el propósito de modular el tiempo de inicio de impulso de la señal de modulación de ancho de impulso V_{PWM} .

45

Con referencia a la FIG. 2A, el nivel alto y el nivel bajo de la señal de modulación de ancho de impulso V_{PWM} se utilizan para conmutar el transistor SW, para controlar una potencia que se introduce o no en el lado primario 11 (es decir, para generar o no generar la corriente de conmutación del lado primario I_p). Por lo tanto, con referencia a las FIG. 5C, 5F y 5G, durante el primer periodo T_1 , incluso si la señal de tiempo de descarga V_{DSC} regresa al nivel bajo (es decir, la corriente de conmutación del lado secundario I_s vuelve al punto cero), la corriente de conmutación del lado primario I_p no se forma inmediatamente hasta que se activa la señal de modulación de ancho de impulso V_{PWM} , formando por lo tanto un Modo de Conducción Discontinua (DCM) de la corriente de conmutación del lado primario I_p .

50

55

A continuación, de acuerdo con la forma de realización de la presente invención, con referencia a las FIG. 5A a 5G, después del segundo periodo T_2 , el tiempo de inicio de impulso (es decir, un punto de activación del impulso de inicio V_{sync}) de la señal de modulación de ancho de impulso V_{PWM} se ajusta para sincronizarse con el límite descendente de la señal de tiempo de descarga V_{DSC} (es decir, el borde ascendente de la señal

60

de tiempo de descarga inversa V'_{DSC}). Por lo tanto, después de realizar la descarga en el lado secundario, la fuente de alimentación de conmutación se puede conmutar de manera efectiva e inmediata para cargarse en el lado primario (para formar la corriente de conmutación lateral primaria I_p), con el fin de formar un Modo de Conducción de Límite (BCM) y evitar que la corriente del inductor que pasa por el devanado del lado primario N_p entre en el CCM.

A continuación, haciendo referencia a las FIG. 2A y 3C, la FIG. 3C es un diagrama de bloques de circuito de un PSR de acuerdo con otra forma de realización de la presente invención. El terminal de detección de tiempo de descarga VDET también se puede conectar a un detector de valles 206, y el detector de valles 206 puede detectar el voltaje reflejado V_w a través del terminal de detección de tiempo de descarga VDET, y en consecuencia emitir una señal de valle V_{VLY} , para determinar el punto de resonancia más bajo durante el intervalo de apagado del transistor SW. Por lo tanto, el circuito de generación de impulsos de temporización sincronizados 14 puede realizar un proceso de señal de retardo, regulación de impulsos de temporización y control de sincronización según la señal de valle V_{VLY} y el impulso de inicio V_{sync} , para modular el tiempo de inicio de impulsos de la modulación de ancho de impulsos señal V_{PWM} (es decir, el impulso de inicio V_{sync}). El detector de valle 206 se aplica al circuito de generación de impulsos de temporización sincronizados 14 de acuerdo con la forma de realización de la presente invención, para no solo lograr el propósito de modular el impulso de inicio V_{sync} , sino también reducir la pérdida de conmutación del transistor SW (es decir, el transistor SW está limitado solo para ser conducido en su valle y por lo tanto su frecuencia más alta también está limitada), y reducir la interferencia electromagnética (EMI) del convertidor.

La FIG. 6B es un diagrama de disposición de circuito interno de una unidad de control de sincronización de acuerdo con una segunda forma de realización de la presente invención. Además del inversor 502 y la puerta lógica AND 504, una unidad de control de sincronización 130a puede comprender además un circuito monoestable 506, un circuito biestable SR 508 y una unidad de retardo de tiempo 510.

El circuito monoestable 506 recibe la señal de impulso de temporización T_{END} y, la convierte de forma correspondiente para obtener una señal de impulso de temporización monoestable V_{OS} . Dos terminales de entrada del biestable SR 508 están conectados a los terminales de salida del circuito monoestable 506 y la unidad de retardo de tiempo 510, respectivamente. La unidad de retardo 510 retarda el impulso de inicio V_{sync} durante un tiempo predeterminado, y a continuación envía la señal retardada al biestable SR 508. Por lo tanto, el biestable SR 508 recibe la señal de impulso de temporización V_{OS} y el impulso de inicio V_{sync} después de retardarse durante el tiempo predeterminado, y genera correspondientemente la señal de impulso de temporización T_{END} , para permitir que la compuerta lógica AND 504 emita en consecuencia el impulso de inicio V_{sync} a continuación.

A continuación, la FIG. 7 es un diagrama de bloques de circuito de un circuito de generación de impulsos de temporización sincronizado de acuerdo con una tercera forma de realización de la presente invención. El impulso de inicio V_{sync} recibido por la unidad de retardo de tiempo 110 de un circuito de generación de impulsos de temporización sincronizada 14a también puede generarse después de una señal de modulación de ancho de impulso V_{PWM} procesada por un circuito monoestable 140. Es decir, una forma de conexión práctica en la que la unidad de retardo de tiempo 110 está conectada eléctricamente a otros circuitos externos no se utiliza para limitar el alcance de la presente invención. En los casos en que de acuerdo con la forma de realización de la presente invención, la unidad de retardo de tiempo 110 recibe el impulso de inicio V_{sync} de la señal de modulación de ancho de impulso V_{PWM} , de modo que una unidad de regulación de impulso de temporización 120 y una unidad de control de sincronización 130 realizan un proceso de señal posterior, para permitir que el impulso de inicio V_{sync} se sincronice con el borde ascendente posterior de una señal de impulso de temporización T_{END} o una señal de tiempo de descarga inversa V'_{DSC} en el mismo período, sin deteriorar la generalidad de la presente invención.

La FIG. 8A es un diagrama de bloques de circuito de una arquitectura de aplicación de un PSR de control de modo de voltaje que incluye un circuito de generación de impulsos de temporización sincronizados 14 de acuerdo con una cuarta forma de realización de la presente invención. Las FIG. 8B y 8C son diagramas de bloques de circuito de un SSR de control de modo de voltaje y de un SSR de control de modo de corriente que incluye un circuito de generación de impulsos de temporización sincronizados 14 respectivamente, de acuerdo con una quinta forma de realización y una sexta forma de realización de la presente invención. De este modo, el circuito de generación de impulsos de temporización sincronizados de acuerdo con la forma de realización de la presente invención puede estar dispuesto selectivamente en un PSR o un SSR sin estar limitado al modo de voltaje constante o al modo de corriente constante.

A continuación, el circuito de generación de impulsos de temporización sincronizada de acuerdo con la forma de realización de la presente invención se aplica al regulador de circuito de la fuente de alimentación de conmutación, para controlar y emitir adicionalmente la señal de modulación de ancho de impulso con el tiempo de inicio de impulso capaz de ser modulado, impidiendo de esta forma que la corriente del inductor de la fuente de alimentación de conmutación entre en el CCM.

Reivindicaciones

- 5 1. Un circuito de generación de impulsos de temporización sincronizados, aplicable a una fuente de alimentación de conmutación (1000), en que la fuente de alimentación de conmutación (1000) tiene un lado primario (11) y un lado secundario (22), en que la fuente de alimentación de conmutación (1000) permite de forma selectiva una entrada o no entrada de potencia en el lado primario (11) mediante una señal de modulación de ancho de impulso ($V_{P_{W_{M}}}$), en que el circuito de generación de impulsos de temporización sincronizados se utiliza para generar un impulso de inicio ($V_{S_{Y_{N_{C}}}}$) para activar la señal de modulación de ancho de impulso ($V_{P_{W_{M}}}$), **caracterizado porque** el circuito de generación de impulsos de temporización sincronizados comprende:
- 10 una unidad de retardo de tiempo (110) para emitir una señal de control (TR) después de retardar el impulso de inicio ($V_{S_{Y_{N_{C}}}}$) durante un tiempo predeterminado;
- 15 una unidad de regulación de impulsos de temporización (120), para permitir que una fuente de corriente constante (320) cargue selectivamente la unidad de regulación de impulsos de temporización (120) de acuerdo con la señal de control (TR), y emita en consecuencia una señal de impulsos de temporización ($T_{E_{N_{D}}}$); y
- 20 una unidad de control de sincronización (130), para emitir el impulso de inicio ($V_{S_{Y_{N_{C}}}}$) de acuerdo con una señal de tiempo de descarga ($V_{D_{S_{C}}}$) del lado secundario (22) y la señal de impulso de temporización ($T_{E_{N_{D}}}$), en que la señal de impulso de temporización ($T_{E_{N_{D}}}$) tiene un borde ascendente, en que la señal de tiempo de descarga ($V_{D_{S_{C}}}$) tiene un borde descendente, y un tiempo de activación del impulso de inicio ($V_{S_{Y_{N_{C}}}}$) se sincroniza con uno que se produce más tarde del borde ascendente de la señal de impulso de temporización ($T_{E_{N_{D}}}$) y el borde descendente de la señal de tiempo de descarga ($V_{D_{S_{C}}}$) en el mismo período, y el impulso de inicio ($V_{S_{Y_{N_{C}}}}$) se utiliza para determinar un tiempo de inicio de impulso de la señal de modulación de ancho de impulso ($V_{P_{W_{M}}}$).
- 25 2. El circuito de generación de impulsos de temporización sincronizados de acuerdo con la reivindicación 1, en que la unidad de regulación de impulsos de temporización (120) comprende:
- 30 un circuito de carga y descarga (300), para emitir una señal de indicación de acuerdo con la señal de control (TR) y la fuente de corriente constante (320); y un comparador (310), para comparar la señal de indicación con un voltaje de referencia, y emitir en consecuencia la señal de impulso de temporización ($T_{E_{N_{D}}}$).
- 35 3. El circuito de generación de impulsos de temporización sincronizados de acuerdo con la reivindicación 2, en que el circuito de carga y descarga (300) comprende:
- 40 un condensador (304), conectado entre la fuente de corriente constante (320) y una masa;
- un elemento de conmutación (304), conectado eléctricamente entre el condensador (304) y la masa, en que el encendido o apagado del elemento de conmutación (304) está controlado por la señal de control (TR), para controlar si la fuente de corriente constante (320) carga el condensador (304); y
- 45 un circuito limitador de nivel, para limitar el nivel de una señal emitida por el condensador (304), para emitir la señal de indicación.
4. El circuito de generación de impulsos de temporización sincronizados de acuerdo con la reivindicación 1, en que la unidad de control de sincronización (130) comprende:
- 50 un inversor (502), para recibir la señal de tiempo de descarga ($V_{D_{S_{C}}}$), y emitir una señal de tiempo de descarga inversa ($V'_{D_{S_{C}}}$); y una puerta lógica AND (504), para recibir la señal de impulso de temporización ($T_{E_{N_{D}}}$) y la señal de tiempo de descarga inversa ($V'_{D_{S_{C}}}$), y emitir en consecuencia el impulso de inicio ($V_{S_{Y_{N_{C}}}}$).
- 55 5. El circuito de generación de impulsos de temporización sincronizados de acuerdo con la reivindicación 4, en que la unidad de control de sincronización (130) comprende, además:
- 60 un circuito monoestable, para recibir la señal de impulsos de temporización ($T_{E_{N_{D}}}$), y emitir una señal de impulsos de temporización monoestable ($T_{E_{N_{D}}}$); la unidad de retardo de tiempo (110), para emitir la señal de control (TR) después de retardar el impulso de inicio ($V_{S_{Y_{N_{C}}}}$) durante el tiempo predeterminado; y

un biestable (204), para recibir la señal de impulso de temporización monoestable (T_{END}) y la señal de control (TR), y emitir en consecuencia la señal de impulso de temporización (T_{END}).

- 5 6. Un regulador de circuito, aplicable a una fuente de alimentación de conmutación (1000), en que la fuente de alimentación de conmutación (1000) tiene un lado primario (11) y un lado secundario (22), en que la fuente de alimentación de conmutación (1000) permite que una potencia entre o no entre de forma selectiva en el lado primario (11) a través de una señal de modulación de ancho de impulso (V_{PWM}), en que el regulador de circuito comprende:

10

un circuito (12) de generación de señal de modulación de ancho de impulso (V_{PWM}), para emitir la señal de modulación de ancho de impulso (V_{PWM}) de acuerdo con una señal de corriente de conmutación (V_{cs}) lateral del lado primario (11) y una señal de tiempo de descarga (V_{DSC}) del lado secundario (22), en que la señal de modulación de ancho de impulso (V_{PWM}) se activa por un impulso de inicio (V_{sync}); y

15

un circuito (14) de generación de impulsos de temporización sincronizados para enviar el impulso de inicio (V_{sync}) después de realizar el proceso de señal de retardo de tiempo, la regulación de impulsos de sincronización y el control de sincronización en la señal de modulación de ancho de impulso (V_{PWM}) y la señal de tiempo de descarga (V_{DSC}), en que el impulso de inicio (V_{sync}) se utiliza para determinar un tiempo de inicio de impulso de la señal de modulación de ancho de impulso (V_{PWM}) **caracterizado porque** el circuito de generación de impulsos de temporización sincronizados (14) comprende:

20

25

una unidad de retardo de tiempo (110) para recibir el impulso de inicio (V_{sync}), y emitir una señal de control (TR) después de retardar el impulso de inicio durante un tiempo predeterminado;

30

una unidad de regulación de impulsos de temporización (120), para permitir que una fuente de corriente constante (320) cargue selectivamente la unidad de regulación de impulsos de temporización (120) de acuerdo con la señal de control (TR), y emita en consecuencia una señal de impulsos de temporización (T_{END}); y

35

una unidad de control de sincronización (130), para emitir el impulso de inicio (V_{sync}) de acuerdo con la señal de tiempo de descarga (V_{DSC}) y la señal de impulso de temporización (T_{END}), en que la señal de impulso de temporización (T_{END}) tiene un borde ascendente (R_{V1}), (R_{V1}), la señal de tiempo de descarga (V_{DSC}) tiene un borde descendente, y un tiempo de activación del impulso de inicio (V_{sync}) se sincroniza con uno que se produce más tarde del borde ascendente de la señal de impulso de temporización (T_{END}) y el borde descendente de la señal de tiempo de descarga (V_{DSC}) en el mismo período.

40

7. El regulador de circuito de acuerdo con la reivindicación 6, en que la unidad de regulación de impulsos de temporización (120) comprende:

45

un circuito de carga y descarga (300), para emitir una señal de indicación de acuerdo con la señal de control (TR) y la fuente de corriente constante (320); y un comparador (310), para comparar la señal de indicación con un voltaje de referencia y emitir en consecuencia, la señal de impulso de temporización (T_{END}).

50

8. El regulador de circuito de acuerdo con la reivindicación 7, en que el circuito de carga y descarga (300) comprende:

55

un condensador (304), conectado entre la fuente de corriente constante (320) y una masa;

un elemento de conmutación (304), conectado eléctricamente entre el condensador (304) y la masa, en que el encendido o apagado del elemento de conmutación (304) está controlado por la señal de control (TR), para controlar si la fuente de corriente constante (320) carga el condensador (304); y

60

un circuito limitador de nivel, para limitar el nivel de una señal emitida por el condensador (304), para emitir la señal de indicación.

9. El regulador de circuito de acuerdo con la reivindicación 6, en que la unidad de control de sincronización (130) comprende:

ES 2 661 843 T3

un inversor (502), para recibir la señal de tiempo de descarga (V_{DSC}), y emitir una señal de tiempo de descarga inversa (V'_{DSC}); y
una puerta lógica AND (504), para recibir la señal de impulso de temporización (T_{END}) y la señal de tiempo de descarga inversa (V'_{DSC}), y emitir en consecuencia el impulso de inicio (V_{sync}).

5

10. El regulador de circuito de acuerdo con la reivindicación 9, en que la unidad de control de sincronización (130) comprende, además:

10

un circuito monoestable, para recibir la señal de impulso de temporización (T_{END}), y emitir una señal de impulso de temporización monoestable (T_{END});
la unidad de retardo de tiempo (110), para emitir la señal de control (TR) después de retardar el impulso de inicio (V_{sync}) durante el tiempo predeterminado; y

15

un biestable (204), para recibir la señal de impulso de temporización monoestable (T_{END}) y la señal de control (TR), y emitir en consecuencia la señal de impulso de temporización (T_{END}).

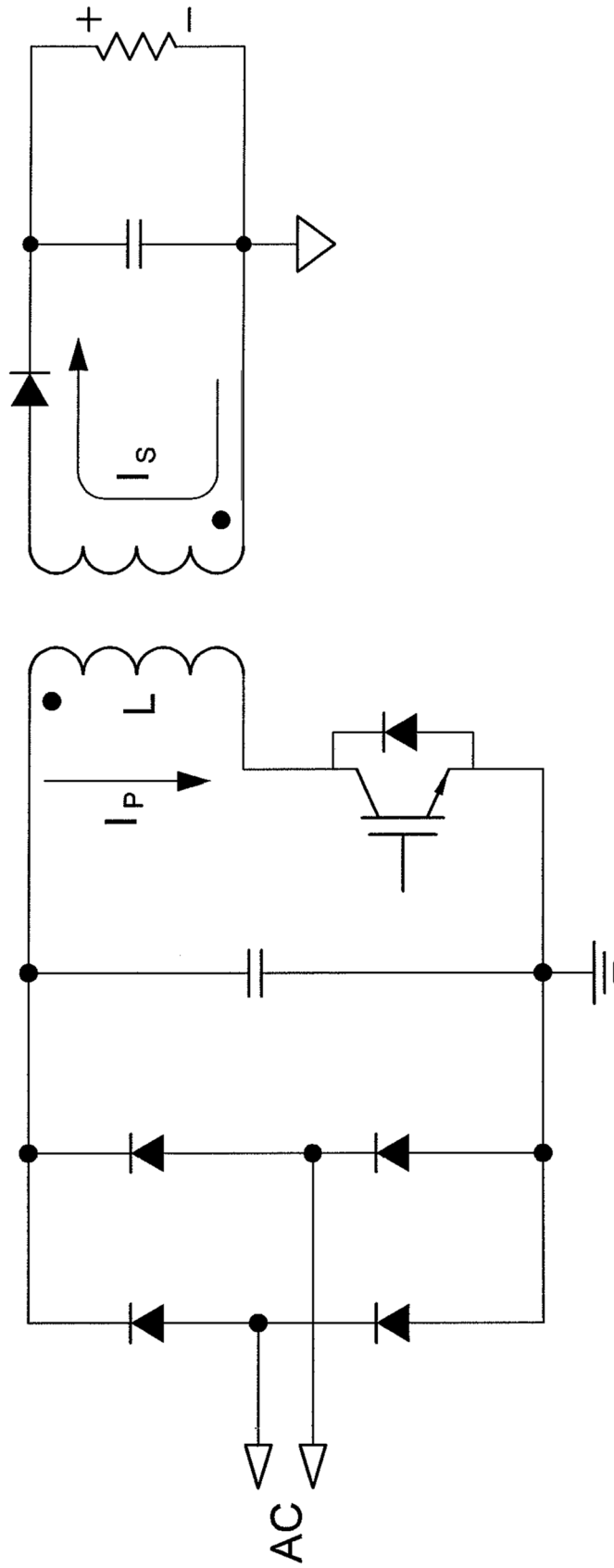


FIG.1

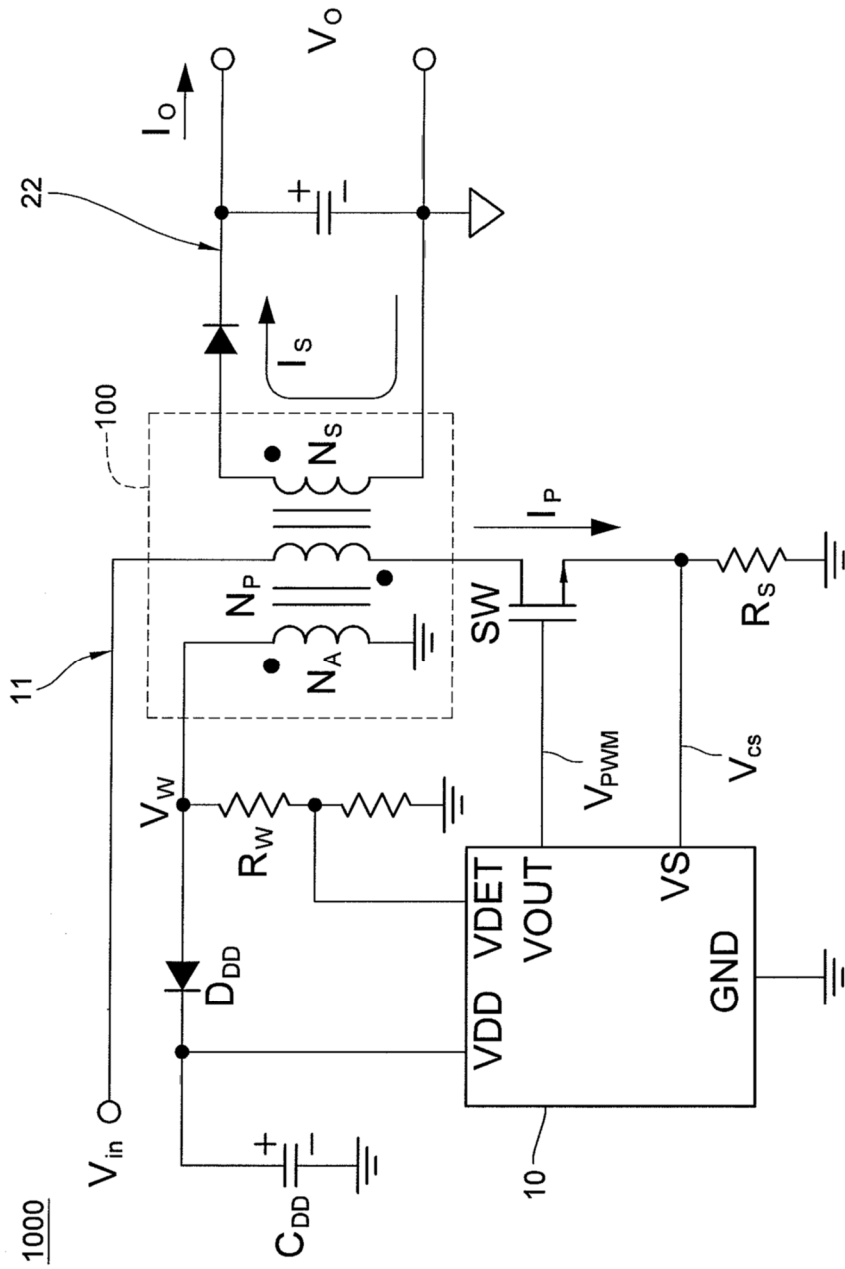


FIG.2A

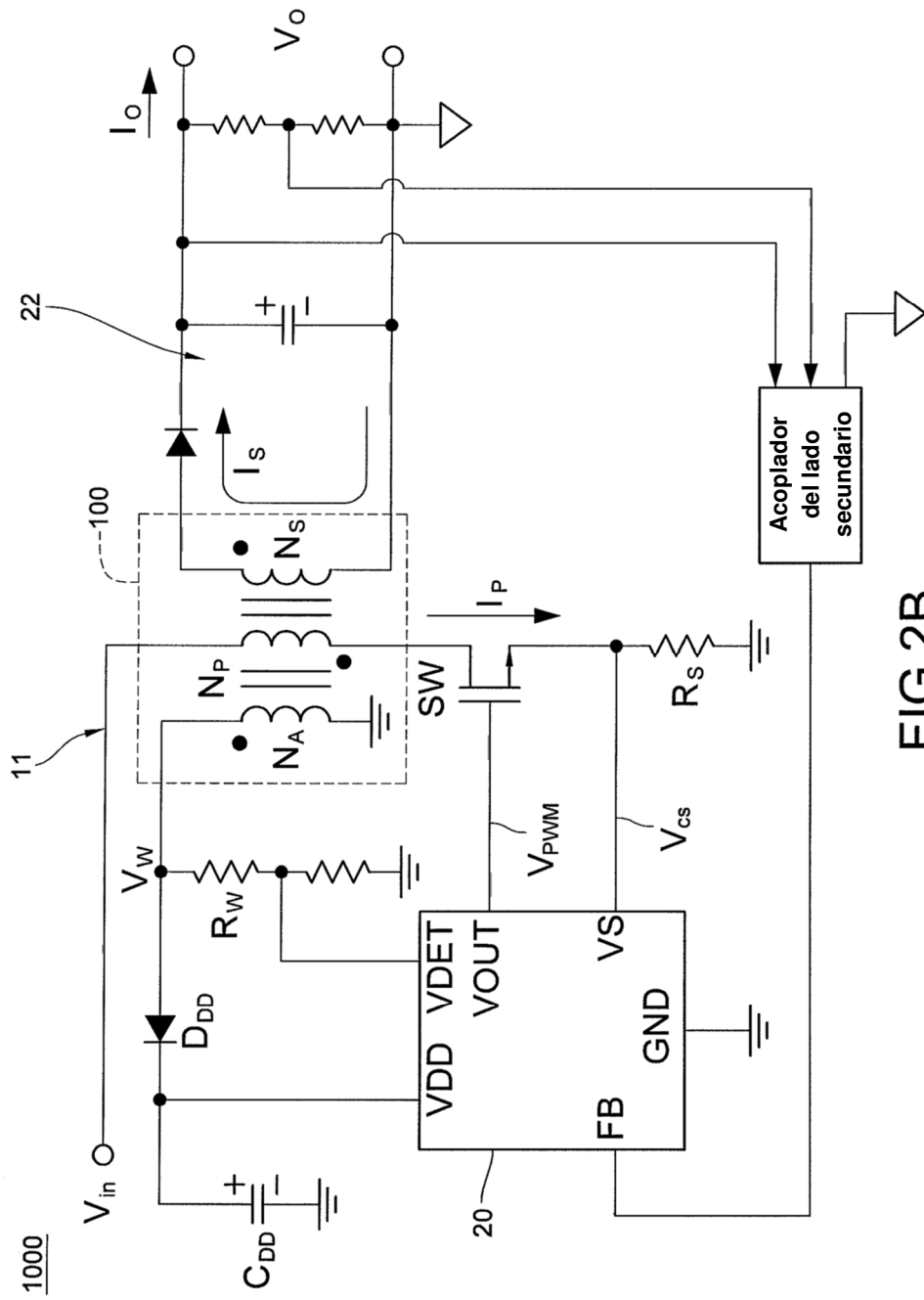


FIG.2B

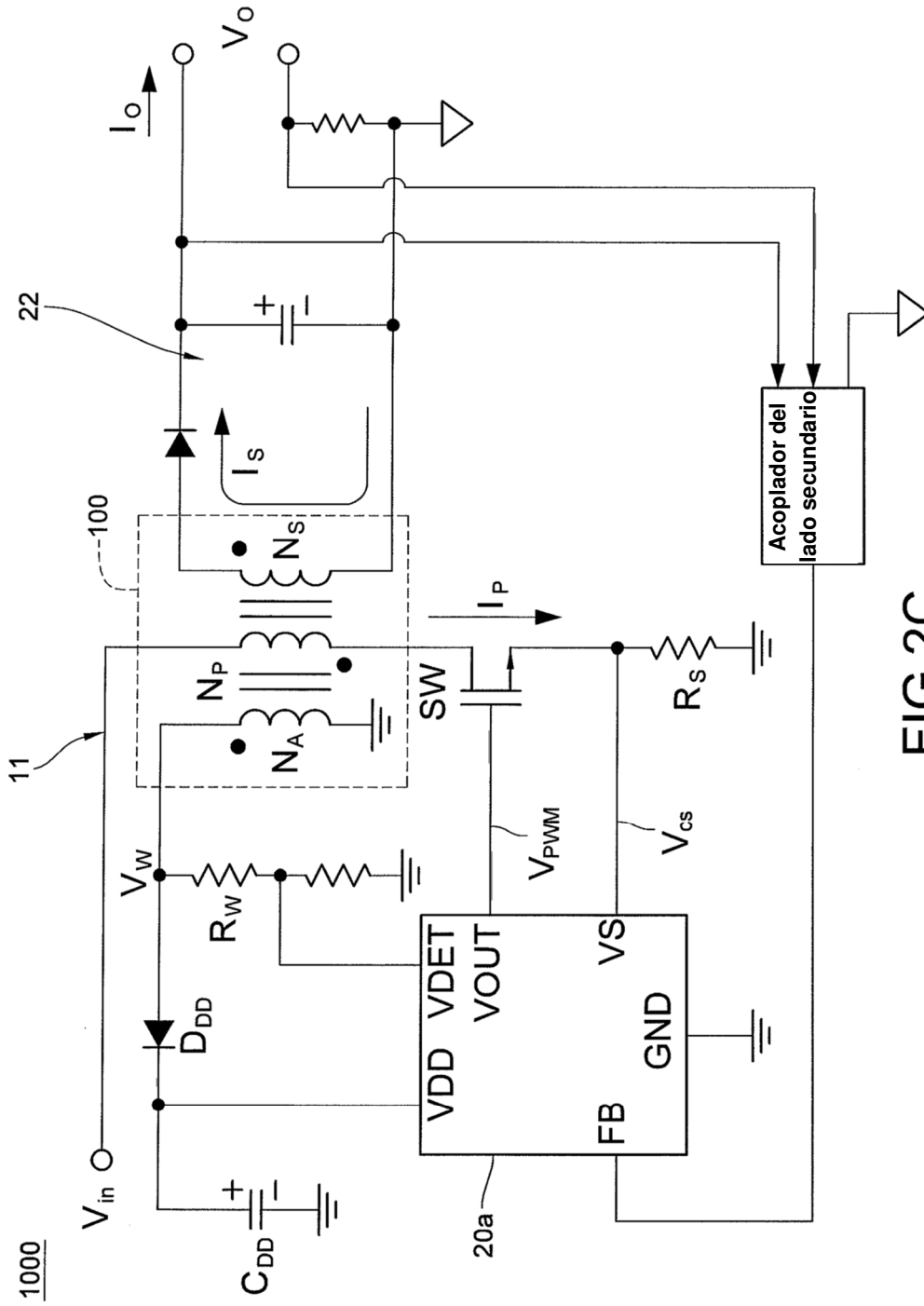


FIG.2C

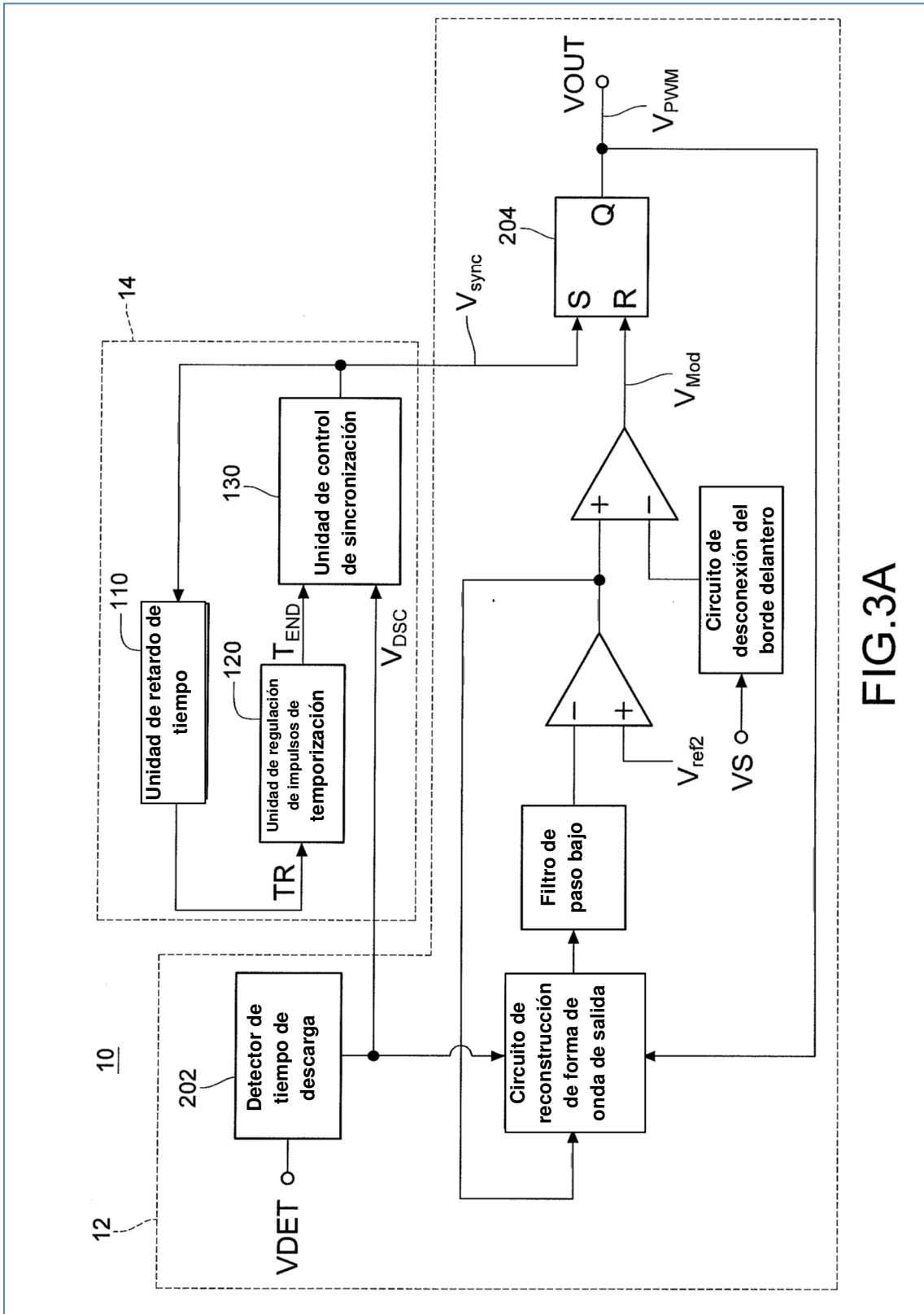


FIG.3A

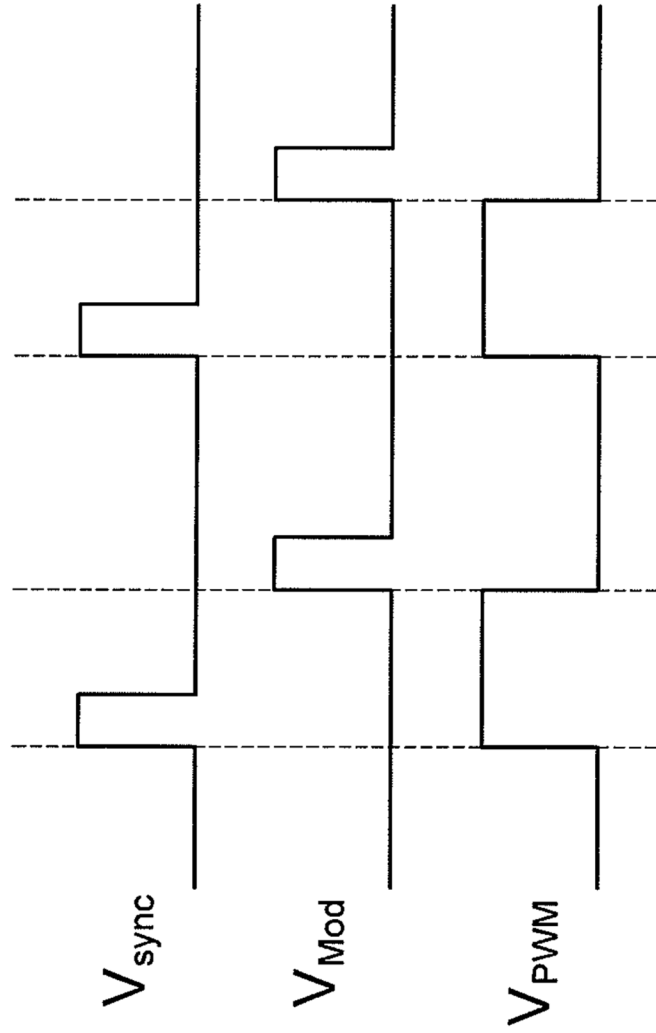


FIG.3B

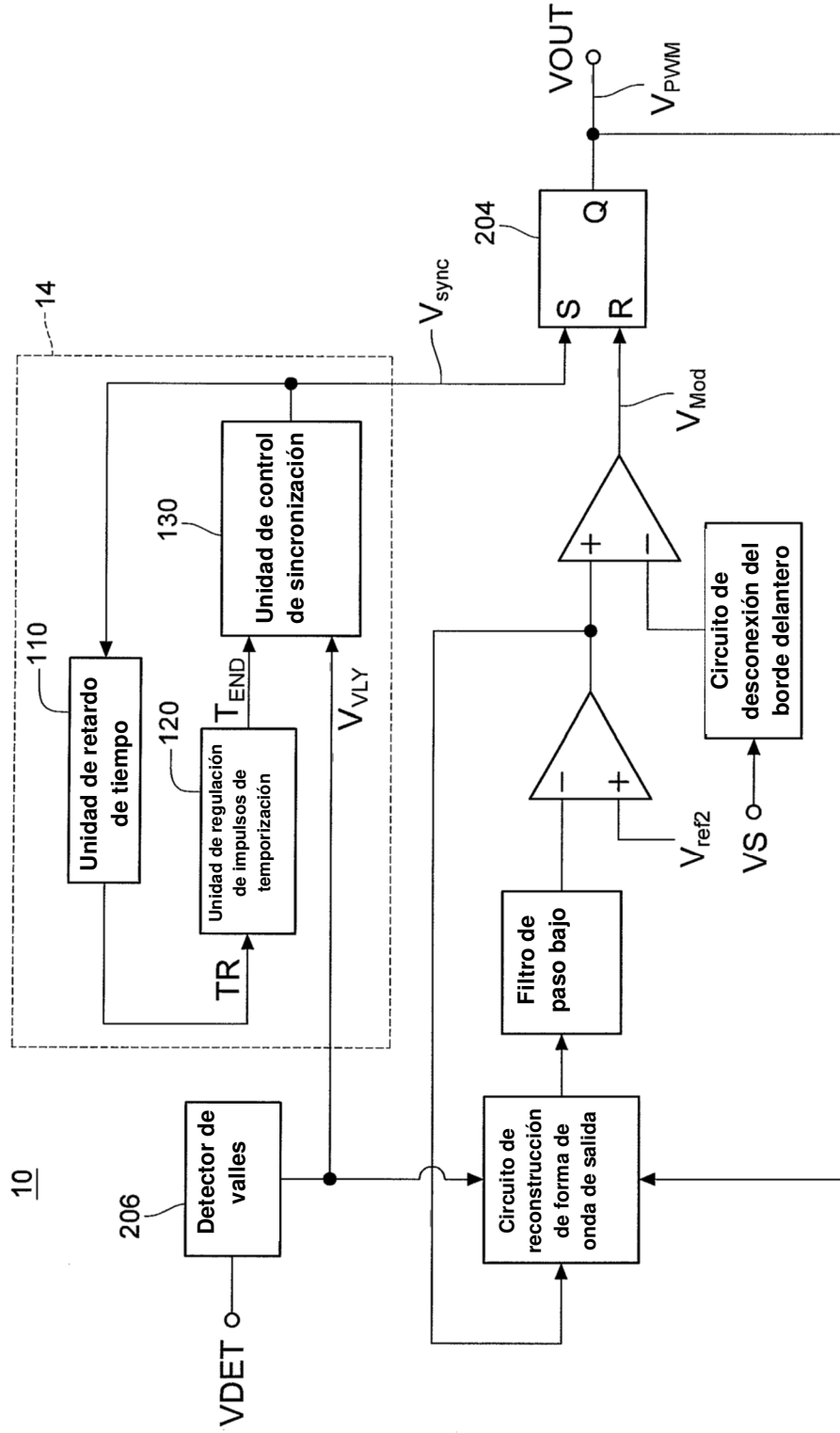


FIG.3C

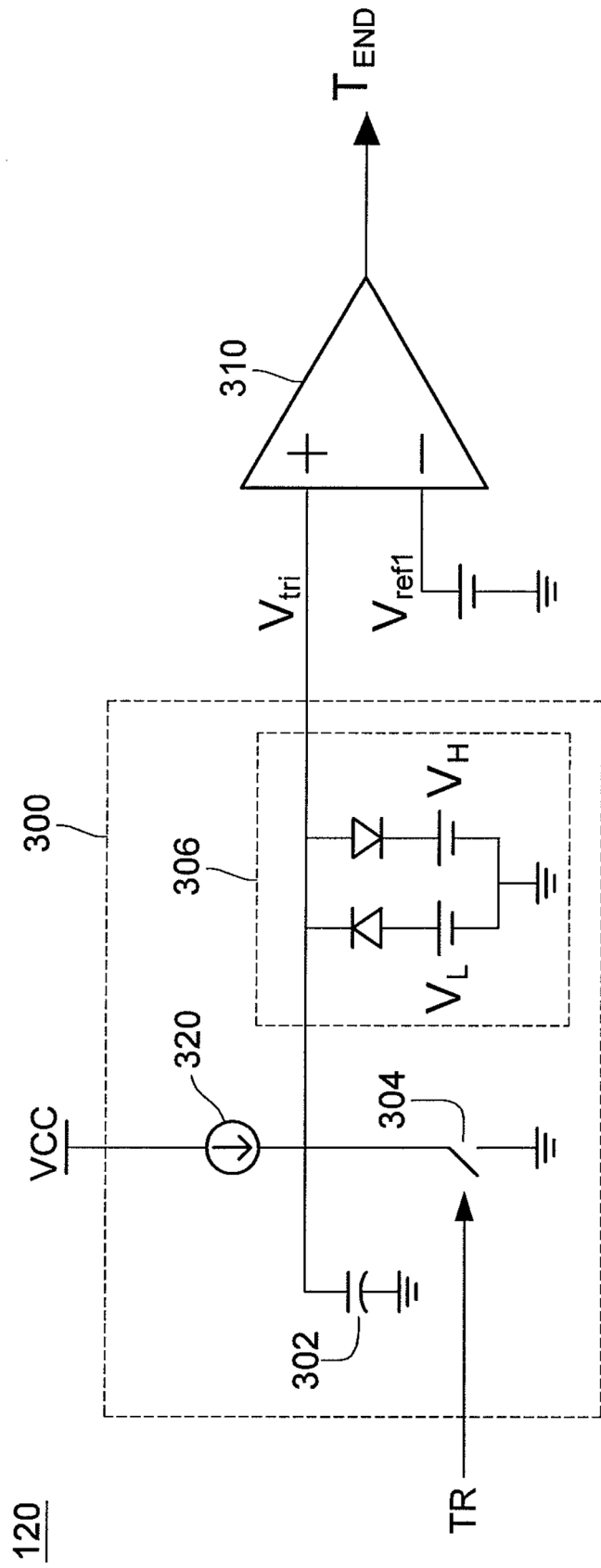
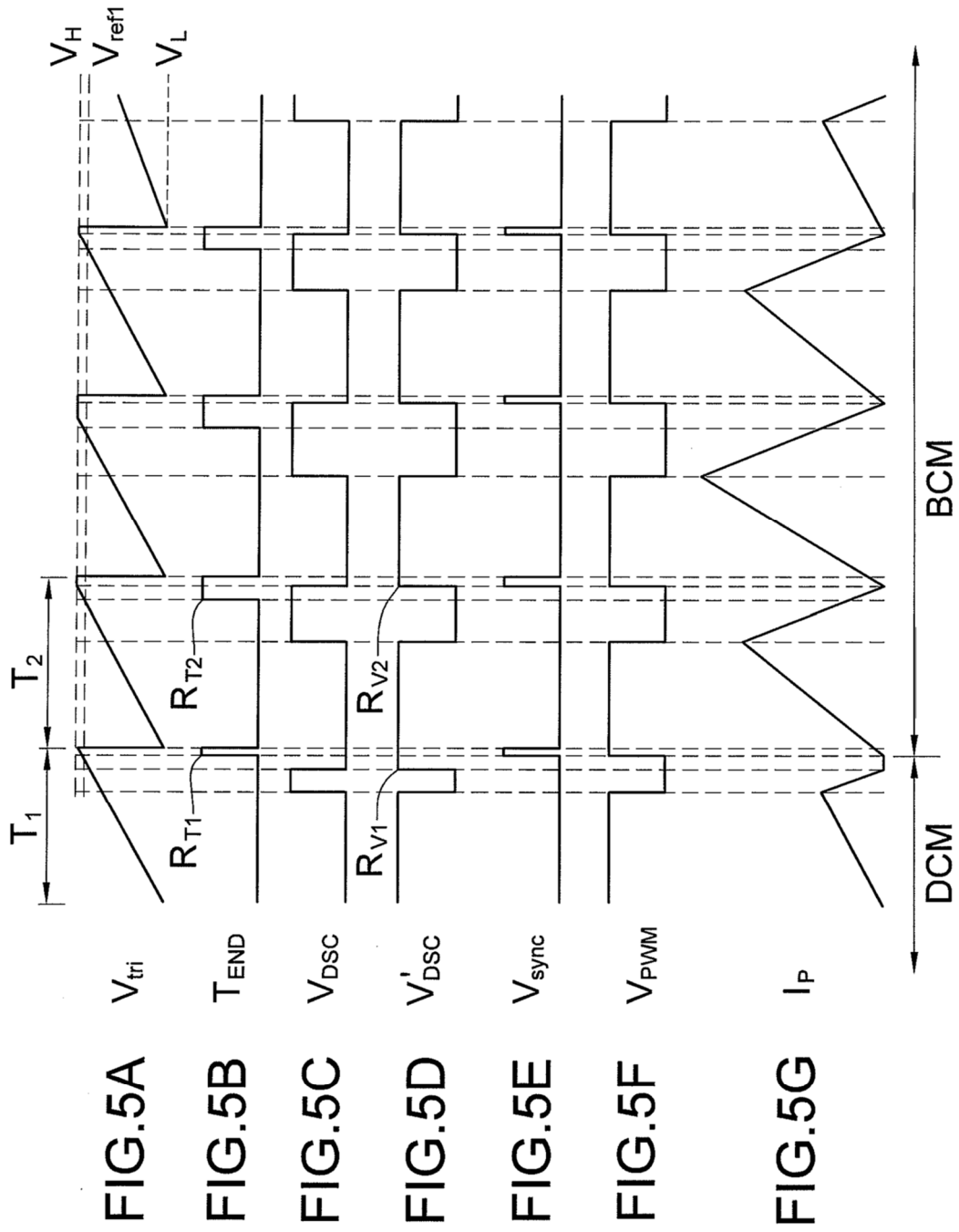


FIG.4

120



130

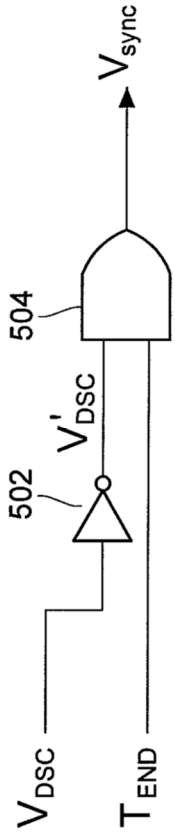


FIG. 6A

130a

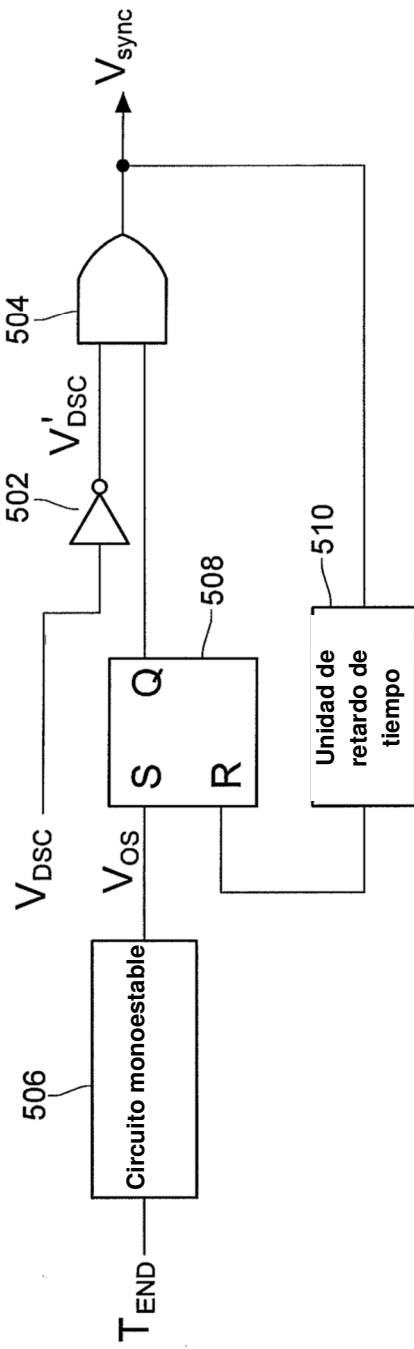


FIG. 6B

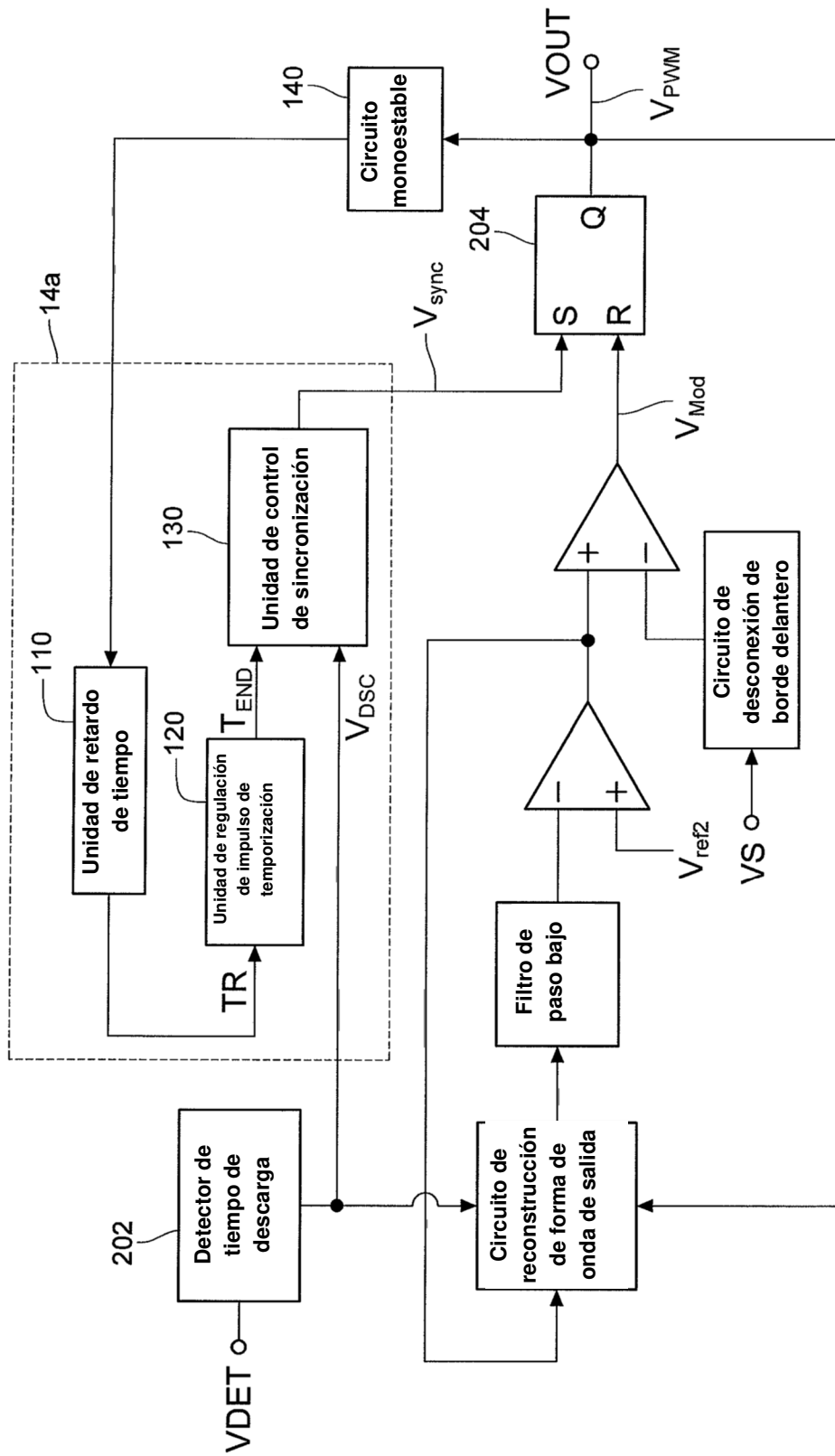


FIG.7

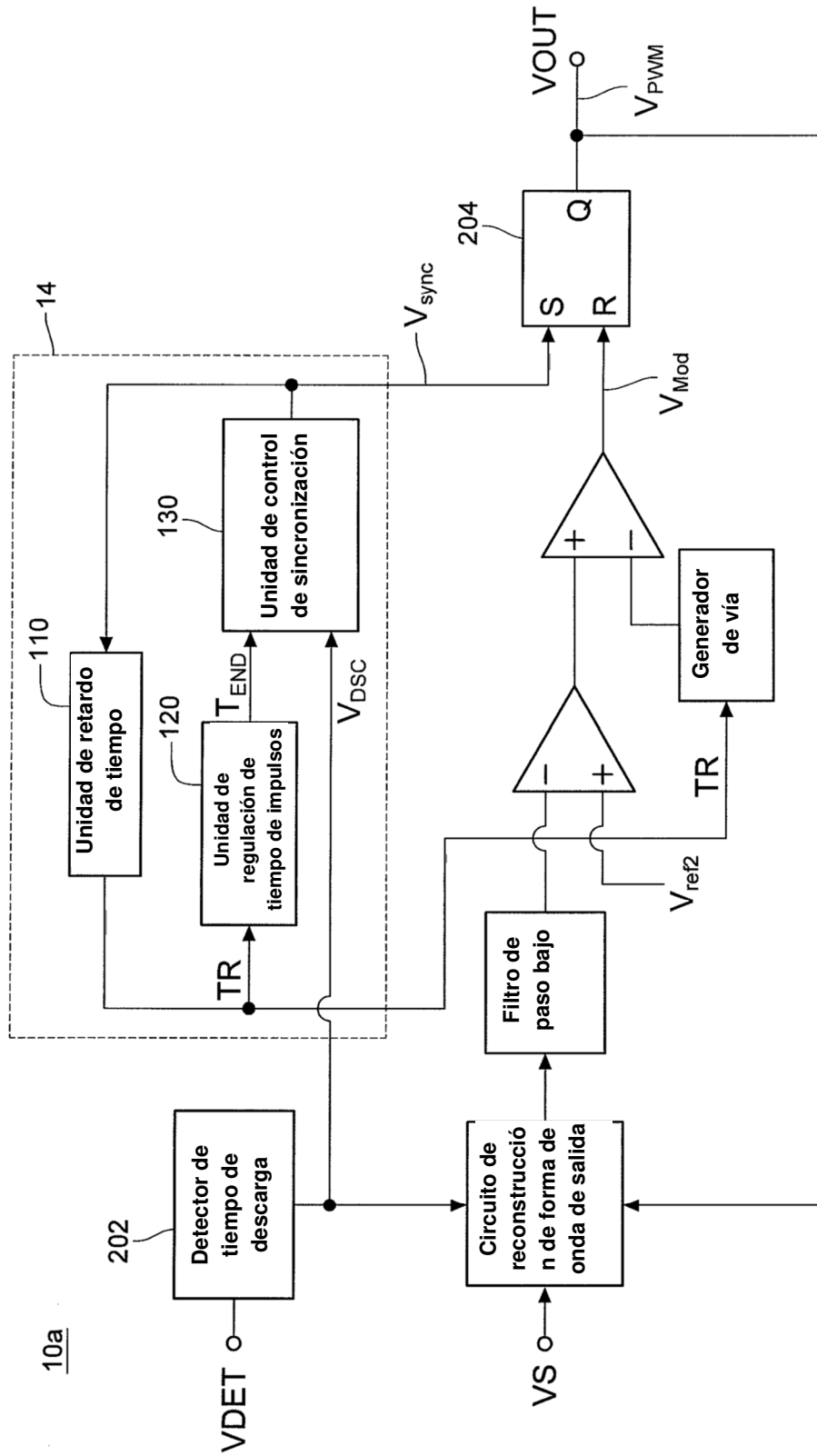


FIG.8A

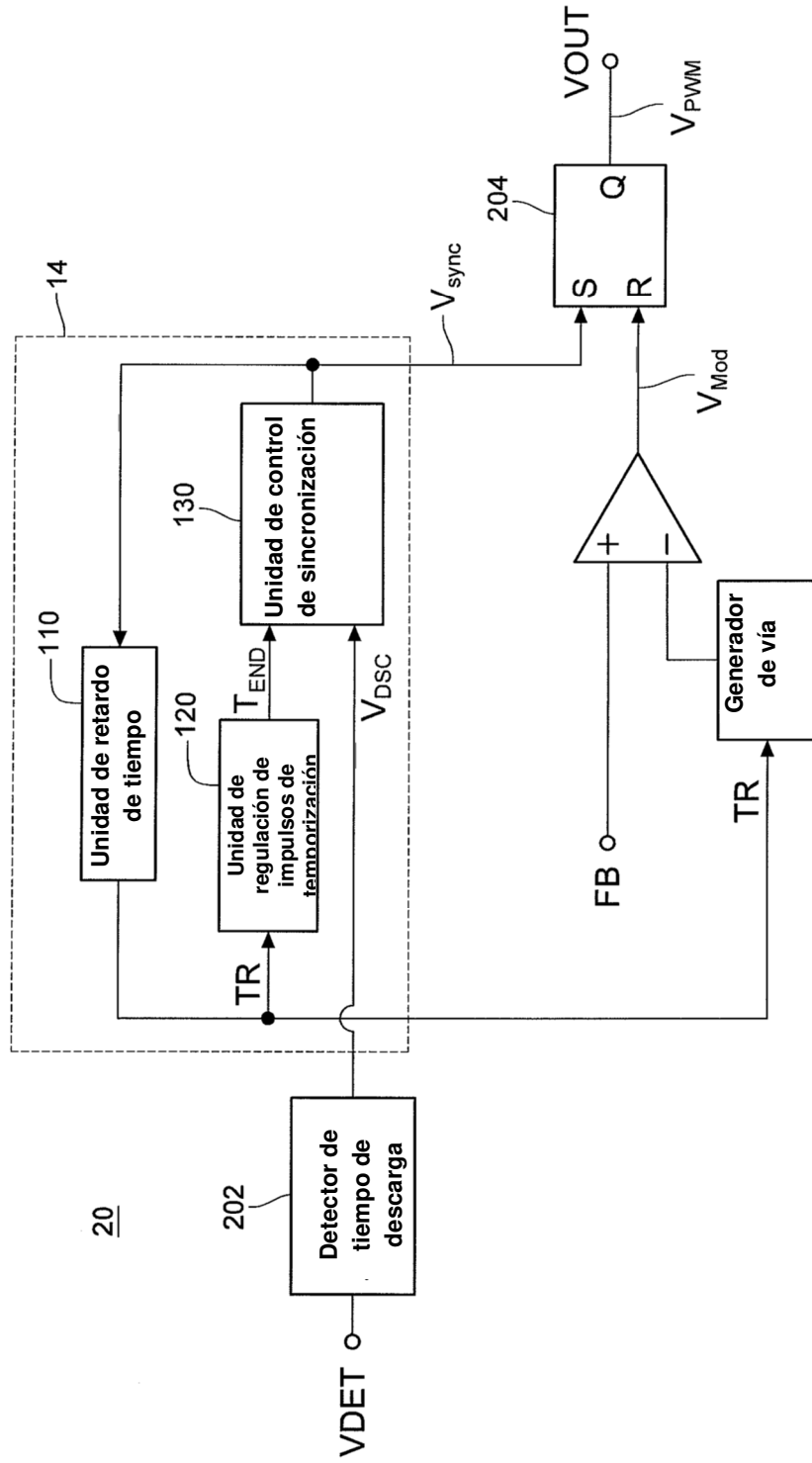


FIG. 8B

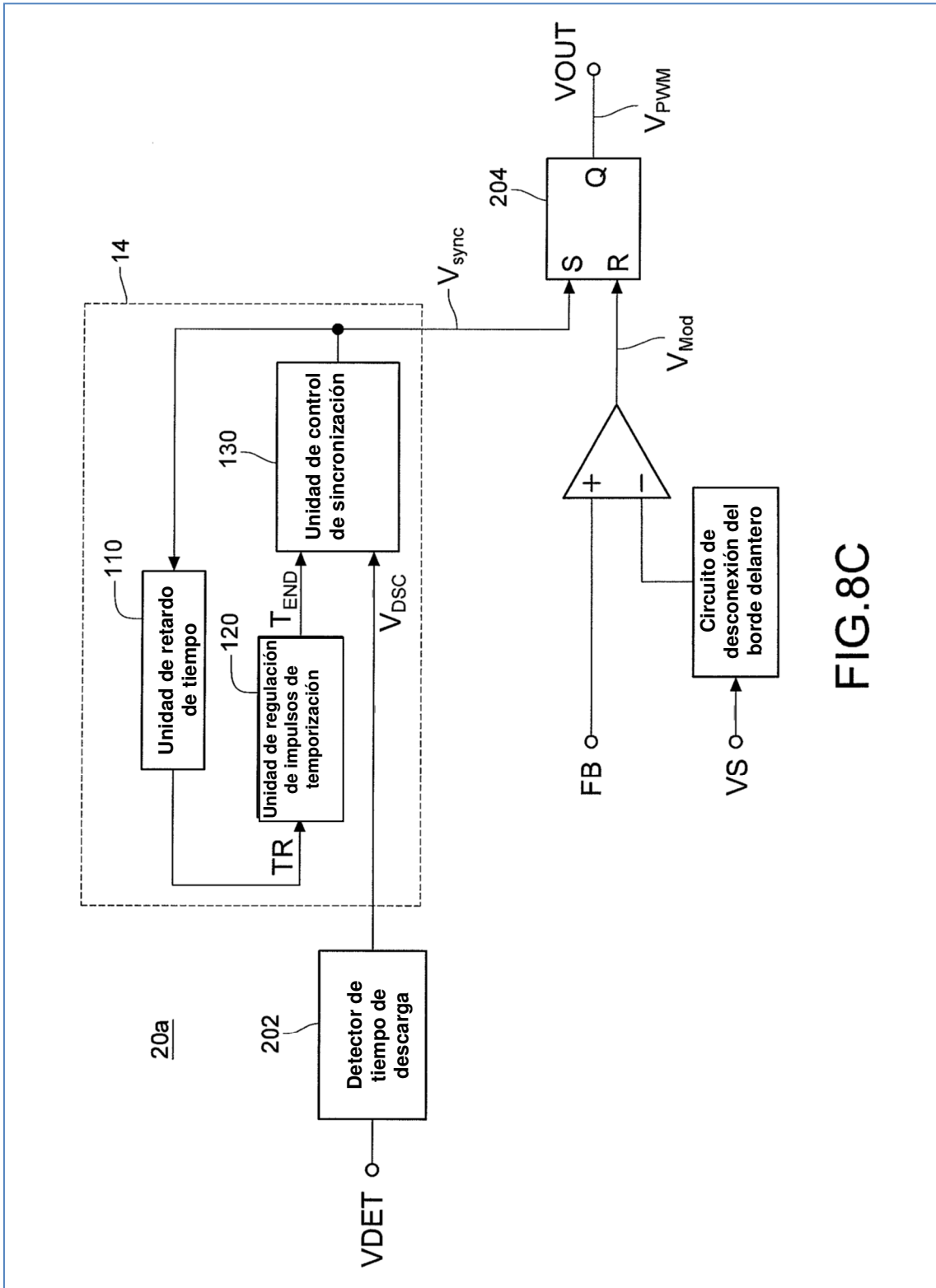


FIG.8C