

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 665 299**

51 Int. Cl.:

G06F 3/14 (2006.01)

G09G 5/12 (2006.01)

G09G 5/399 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **03.03.2011** **PCT/US2011/027083**

87 Fecha y número de publicación internacional: **09.09.2011** **WO11109656**

96 Fecha de presentación y número de la solicitud europea: **03.03.2011** **E 11710069 (3)**

97 Fecha y número de publicación de la concesión europea: **14.02.2018** **EP 2542958**

54 Título: **Control y sincronización de múltiples paneles de visualización**

30 Prioridad:

03.03.2010 US 716507

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

25.04.2018

73 Titular/es:

QUALCOMM INCORPORATED (100.0%)
International IP Administration 5775 Morehouse
Drive
San Diego, CA 92121-1714, US

72 Inventor/es:

CASKEY, MARK S. y
DAHL, STEN JORGEN LUDVIG

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 665 299 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Control y sincronización de múltiples paneles de visualización

5 ANTECEDENTES

Campo

10 **[0001]** La siguiente descripción se refiere, en general, a dispositivos de comunicación y más particularmente a dispositivos que emplean múltiples pantallas para mostrar datos.

Antecedentes

15 **[0002]** Los sistemas de comunicación se implementan ampliamente para proporcionar diversos tipos de contenido de comunicación, como voz, datos, vídeo, etc., y para comunicar información independientemente de dónde se encuentre un usuario (*por ejemplo*, dentro o fuera de una estructura) y de si un usuario está estacionario o en movimiento (*por ejemplo*, en un vehículo, caminando). Estos sistemas pueden ser sistemas de acceso múltiple capaces de soportar comunicaciones con múltiples usuarios compartiendo los recursos disponibles del sistema (*por ejemplo*, ancho de banda y potencia de transmisión). Los sistemas de acceso
20 múltiple incluyen sistemas de acceso múltiple por división de frecuencia (FDMA), sistemas de acceso múltiple por división de tiempo (TDMA), sistemas de acceso múltiple por división de código (CDMA), sistemas de acceso múltiple por división ortogonal de frecuencia (OFDMA), sistemas de evolución a largo plazo (LTE) del proyecto de colaboración de tercera generación (3GPP) y otros.

25 **[0003]** La gente confía en los dispositivos móviles para casi todas sus necesidades de comunicación, y, como tal, hoy hay más funciones disponibles en estos dispositivos móviles que hace cinco años. Estas funciones múltiples están limitadas por el tamaño de una pantalla (o monitor) asociada con el dispositivo móvil. Por lo tanto, la interfaz de usuario se ha convertido en un cuello de botella en lo que se refiere a la experiencia del consumidor. Para mitigar este cuello de botella, los dispositivos móviles ahora están equipados con pantallas
30 adicionales que se pueden conectar al dispositivo móvil. Las pantallas adicionales se pueden usar cuando se desea una experiencia de tamaño de pantalla más grande.

[0004] Un problema asociado con las pantallas adicionales es que las pantallas deben estar sincronizadas para que los datos que se muestran aparezcan como una única pantalla grande. Esto se convierte en un
35 problema aún mayor cuando las pantallas adicionales tienen limitaciones físicas, como bisagras, a través de las cuales deben pasar las señales para que los datos se presenten en cada pantalla.

[0005] La publicación de patente EP 1 380 937 A1 divulga una pantalla en mosaico que incluye un controlador de visualización para recibir datos de imágenes de una fuente de datos de imágenes y formatear los
40 datos de imágenes para su visualización, y una pluralidad de mosaicos de visualización conectados en serie. El control de visualización envía datos de imagen para una imagen completa al primer mosaico de visualización, que almacena una porción de la imagen y luego pasa el resto de los datos de imagen al siguiente mosaico de la serie.

45 **[0006]** La solicitud de patente US 2006/0214902 se refiere a un controlador de pantalla que incluye un circuito de interfaz en serie de alta velocidad que recibe un paquete de un dispositivo central y emite un comando o los datos incluidos en el paquete recibido a través de un circuito de interfaz en serie de baja velocidad.

50 **[0007]** La solicitud de patente US 2007/0052857 se refiere a un controlador de pantalla que incluye un primer controlador de interfaz, un selector de señal, una unidad lógica de controlador y un segundo controlador de interfaz.

SUMARIO

55 **[0008]** Aspectos de la presente invención se exponen en las reivindicaciones adjuntas.

[0009] Para conseguir los objetivos anteriores y otros relacionados, uno o más aspectos comprenden características descritas en mayor detalle a continuación, y señaladas particularmente en las reivindicaciones. La siguiente descripción y los dibujos adjuntos exponen en detalle determinadas características ilustrativas de uno o
60 más aspectos. Estas características son indicativas, sin embargo, de sólo algunas de las diversas maneras en las que pueden emplearse los principios de los diversos aspectos. Otras ventajas y características novedosas resultarán evidentes a partir de la siguiente descripción detallada cuando se considere junto con los dibujos, y los aspectos divulgados pretenden incluir todos dichos aspectos y sus equivalentes.

65 BREVE DESCRIPCIÓN DE LOS DIBUJOS

[0010]

5 La figura 1 ilustra un sistema para proporcionar pantallas múltiples con un único dispositivo, de acuerdo con un aspecto.

La figura 2 ilustra un sistema a modo de ejemplo que está configurado para sincronizar vídeo en múltiples paneles, de acuerdo con un aspecto.

10 La figura 3 ilustra un sistema para la sincronización de datos en múltiples paneles, de acuerdo con un aspecto.

15 La figura 4 ilustra un sistema a modo de ejemplo que describe una posible implementación de los aspectos divulgados.

La figura 5 ilustra un procedimiento para la sincronización de datos en múltiples paneles, de acuerdo con un aspecto.

20 La figura 6 ilustra un sistema de ejemplo que sincroniza datos a través de múltiples pantallas, de acuerdo con un aspecto.

DESCRIPCIÓN DETALLADA

25 **[0011]** A continuación se describirán diversos aspectos con referencia a los dibujos. En la siguiente descripción se exponen, con fines explicativos, numerosos detalles específicos con el fin de proporcionar un entendimiento exhaustivo de uno o más aspectos. Sin embargo, puede resultar evidente que dicho(s) aspecto(s) puede(n) llevarse a la práctica sin estos detalles específicos. En otros casos se muestran estructuras y dispositivos ampliamente conocidos en forma de diagrama de bloques con el fin de facilitar la descripción de estos aspectos.

30 **[0012]** Con referencia a la **figura 1**, se ilustra un sistema 100 para proporcionar pantallas múltiples con un único dispositivo, de acuerdo con un aspecto. El sistema 100 incluye un dispositivo móvil 102 que puede conectarse de forma comunicativa con una o más pantallas adicionales. Estas pantallas adicionales pueden ser pantallas periféricas, en las que el dispositivo móvil 102 incluye una pantalla 104 que se puede usar para emitir contenido (*por ejemplo*, datos, vídeo, etc.) para el consumo por parte de un usuario. Debido al tamaño de la superficie de la mayoría de los dispositivos móviles, el tamaño de la pantalla 104 podría ser limitado. Sin embargo, puede haber ocasiones en las que un usuario del dispositivo móvil 102 desee ver la emisión sin estar restringido a la pequeña pantalla 104. En este caso, se pueden activar una o más pantallas adicionales. Estas pantallas ampliadas están etiquetadas como pantalla₀ 106, pantalla₁ 108, hasta la pantalla_N 110, donde *N* es un número entero.

45 **[0013]** Puede haber varias configuraciones para pantallas múltiples asociadas con un solo dispositivo. Aunque una o más configuraciones particulares para pantallas pueden mostrarse y describirse en el presente documento, debe entenderse que se pueden utilizar otras diversas configuraciones para asociar pantallas múltiples con un único dispositivo y las configuraciones ilustradas tienen el propósito de exponer los aspectos divulgados. Además, aunque las configuraciones se ilustran con un número particular de pantallas, puede haber menos o más pantallas que la cantidad de pantallas mostradas y descritas en el presente documento.

50 **[0014]** De acuerdo con algunos aspectos, las pantallas adicionales son una parte integral del dispositivo móvil 102. Sin embargo, de acuerdo con otros aspectos, una o más pantallas adicionales son componentes independientes y pueden separarse del dispositivo móvil 102. De acuerdo con otro aspecto, el dispositivo móvil 102 y una o más pantallas adicionales pueden separarse entre sí y conectarse operativamente a través de medios de conexión que conectan tanto los componentes físicos como los circuitos necesarios. Por ejemplo, si un usuario desea activar pantallas adicionales, el usuario puede desconectar selectivamente pantallas adicionales del dispositivo móvil 102, por ejemplo desplegando pantallas (si las pantallas están almacenadas en un estado plegado). En otro ejemplo, el usuario puede conectar selectivamente cada pantalla al dispositivo móvil 102 y entre sí para lograr el tamaño de pantalla ampliado.

60 **[0015]** Cuando se despliegan pantallas adicionales, se conectan o se fijan al dispositivo móvil 102, puede haber bisagras u otros medios de conexión 112, 114, 116, a través de los cuales deben pasar las señales para que la emisión se represente en cada pantalla adicional.

65 **[0016]** Un desafío asociado con un único dispositivo (*por ejemplo*, un controlador) que tiene múltiples arquitecturas de pantalla es que el vídeo (u otros datos que se muestran o se representan al usuario) se divide en múltiples pantallas y debe permanecer sincronizado para proporcionar al usuario una sola pantalla. Si los paneles de visualización están separados por conectores, como bisagras, estas limitaciones físicas pueden

reducir el número de señales que pueden pasar entre los paneles (*por ejemplo*, pantallas). Las interfaces en serie convencionales no están configuradas para sincronizar vídeo en múltiples paneles. En cambio, las interfaces en serie convencionales están diseñadas para una configuración de uno a uno (*por ejemplo*, arquitectura de un controlador para un panel).

[0017] Los aspectos divulgados incluyen uno o más controladores externos que aceptan una transmisión de vídeo desde una fuente. Los controladores externos almacenan en memoria intermedia, dividen, serializan y sincronizan transmisiones a múltiples paneles. Además, la lógica del controlador externo en cada panel receptor se deserializa (si es necesario) y sincroniza la transmisión con un panel local respectivo.

[0018] La figura 2 ilustra un sistema 200 a modo de ejemplo que está configurado para sincronizar vídeo en múltiples paneles, de acuerdo con un aspecto. Cuando un solo controlador intenta manejar varias pantallas para representar vídeo que cubre las múltiples pantallas, puede ser difícil sincronizar la salida (*por ejemplo*, una imagen) de manera que el vídeo aparezca sincronizado en las múltiples pantallas. El vídeo se divide en varias pantallas y debe permanecer sincronizado para proporcionar una buena experiencia de usuario. Cuando los paneles de visualización están separados por varias conexiones físicas (*por ejemplo*, bisagras u otros medios de conexión), el número de líneas de señal entre el controlador y los paneles es limitado, lo que introduce un desafío en lo que respecta a la sincronización en múltiples paneles. Las interfaces en serie existentes, adecuadas para superar limitaciones físicas (como bisagras), no están configuradas para sincronizar vídeo en múltiples paneles. En cambio, dichas interfaces en serie están diseñadas para arquitecturas de un control para un panel (*por ejemplo*, una configuración uno-a-uno).

[0019] Para lograr una mejor sincronización en múltiples paneles, el sistema 200 incluye controladores externos que se agregan para serializar y deserializar los datos de vídeo. Cada controlador selecciona los datos para un panel respectivo y puede contener la sincronización entre paneles dentro de límites aceptables para lo que un ojo humano puede detectar.

[0020] El sistema 200 incluye un aparato de comunicaciones, ilustrado como un controlador principal o MSM 202, que incluye una pantalla (*por ejemplo*, pantalla del dispositivo). El MSM 202 puede asociarse con múltiples paneles, etiquetados Panel₀ 204, Panel₁ 206, hasta el Panel_N 208, donde *N* es un número entero. También se ilustran las líneas de control 216, 218, 220, 222. Aunque se ilustran cuatro paneles (*por ejemplo*, MSM 202, Panel₀ 204, Panel₁ 206 y Panel_N 208), los aspectos divulgados se pueden aplicar a cualquier número de paneles. Hay un controlador asociado con cada panel. El controlador podría ser externo al panel o interno al panel. Este ejemplo muestra controladores externos. El controlador externo₀ 210 está asociado con el Panel₀ 204, el controlador₁ 212 está asociado con el Panel₁ 206, y el controlador_N 214 está asociado con el Panel_N 208. Los diversos paneles se pueden separar mediante los medios de conexión 224, 226, 228.

[0021] La interfaz de vídeo 222 (*por ejemplo*, desde el controlador de la pantalla de cristal líquido (LCDC) al controlador externo₀ 210) suministra datos de vídeo como si el MSM 202 estuviera controlando un panel grande. Por ejemplo, la interfaz de vídeo 222 puede ser, de forma no limitativa, una Interfaz de Procesador de la Industria Móvil (MIPI), Interfaz Digital de Pantalla Móvil (MDDI), o interfaz Rojo, Verde, Azul (RGB).

[0022] El controlador₀ 210 almacena en doble memoria los datos, lo que permite que los datos del MSM 202 se escriban en una primera memoria intermedia mientras se extraen los datos de una segunda memoria intermedia para escribirse en los paneles (*por ejemplo*, del Panel₀ 204, hasta el Panel_N 208). De acuerdo con algunos aspectos, la memoria intermedia es una memoria intermedia de líneas que almacena los datos línea por línea. De acuerdo con otros aspectos, la memoria intermedia es una memoria intermedia de tramas que almacena los datos trama por trama. Si el controlador₀ 210 contiene una o más memorias intermedias de tramas, permite que el MSM 202 pase al modo de suspensión si no se envían nuevos datos a la pantalla (*por ejemplo*, los datos de los controladores de pantalla refrescan los paneles enviando repetidamente la misma información, sin ninguna acción del MSM 202).

[0023] Los datos que se extraen y se escriben en los otros paneles se pueden serializar y trasladar al siguiente panel y a los paneles posteriores. La sincronización se realiza asegurando que los controladores de panel individuales escriban datos en sus paneles respectivos simultáneamente (o de forma sustancialmente simultánea).

[0024] El controlador₀ 210 serializa los datos de vídeo 230 al Panel₁ 206 y al Panel_N 208. El controlador₁ 212 y el controlador_N 214 deserializan los datos de vídeo y controlan los respectivos paneles (*por ejemplo*, el Panel₁ 206 y el Panel_N 208). Los datos 232 para el Panel_N 208 se envían desde el controlador del Panel₁ 212, después de que el controlador 212 del Panel₁ haya eliminado su porción respectiva de los datos.

[0025] El controlador₀ 210, el controlador₁ 212 y el controlador_N 214 proporcionan señales de temporización a sus paneles respectivos (a través de las respectivas interfaces de vídeo 234, 236, 238) de manera que el vídeo se sincroniza a través de todos los paneles. Los controladores de los paneles locales almacenan de forma local

los datos entrantes del MSM 202 y los llevan a las pantallas locales de manera que los datos que se muestran en los paneles están sincronizados.

[0026] Los controladores en cada panel proporcionan señales de temporización al panel. Los controladores en paneles diferentes no necesitan comunicarse entre ellos, pero pueden sincronizarse mediante el controlador principal o MSM 202.

[0027] La **figura 3** ilustra un sistema 300 para la sincronización de datos en múltiples paneles, de acuerdo con un aspecto. El sistema 300 se puede utilizar en un entorno de comunicación inalámbrica o un entorno de comunicación por cable y puede incluir un aparato de comunicación inalámbrica, denominado primer panel 302. De forma alternativa, el aparato de comunicación puede ser cableado.

[0028] El primer panel 302 puede configurarse para recibir datos destinados a múltiples paneles (o pantallas). Por ejemplo, el primer panel 302 puede asociarse con una serie de otros paneles, uno de los cuales se ilustra como el segundo panel 304. El primer panel 302 puede recibir datos de un controlador principal 306, que puede ser externo al primer panel 302 (*por ejemplo*, integrado en otro dispositivo) o integrado en el primer panel 302 (*por ejemplo*, integrado en el mismo dispositivo).

[0029] Los datos se pueden recibir a una primera velocidad 308. De acuerdo con algunos aspectos, el controlador principal 306 no es consciente de que hay múltiples paneles en los que se mostrarán los datos. Por lo tanto, el controlador principal 306 no sabe que los datos van a tres paneles y que se requiere sincronización y envía los datos como si el primer panel 302, el segundo panel 304 y el tercer panel 326 fueran una pantalla grande. Por ejemplo, un componente receptor 310 puede recibir datos del controlador principal 306 a una velocidad que se basa en multiplicar el tamaño de visualización grande (*por ejemplo*, el tamaño de píxeles de las pantallas multiplicado por el número de pantallas) por el número de bytes necesarios para cada píxel y por la velocidad a la que se controlan los paneles.

[0030] Incluido en el primer panel 302 hay un componente de partición 312 que está configurado para eliminar un primer subconjunto de datos de los datos recibidos. El primer subconjunto de datos puede ser una primera porción de los datos recibidos. Por ejemplo, si hay cuatro paneles, el componente de partición 312 se puede configurar para eliminar el primer cuarto de los datos (*por ejemplo*, una cuarta parte de los datos).

[0031] De acuerdo con algunos aspectos, el componente de partición comprende una primera memoria intermedia 314 y una segunda memoria intermedia 316 para duplicar el primer subconjunto de datos. El doble almacenamiento temporal de los datos comprende escribir la primera porción de los datos recibidos en la primera memoria intermedia 314 y extraer datos de la segunda memoria intermedia 316. Los datos extraídos de la segunda memoria intermedia 316 se escriben en una pantalla 318. Después de que todos los datos se hayan extraído de la segunda memoria intermedia 316, las memorias intermedias invierten los papeles de una manera continua. Por ejemplo, los datos escritos en la primera memoria intermedia 314 se extraen y escriben en una pantalla 318 y la primera porción de los datos recibidos se escribe en la segunda memoria intermedia 316.

[0032] La primera memoria intermedia 314 y la segunda memoria intermedia 316 pueden ser memorias intermedias de líneas o memorias intermedias de tramas. Si las memorias intermedias son memorias intermedias de líneas, la primera porción de cada línea (o las porciones respectivas de cada línea) se elimina línea por línea. Si las memorias intermedias son memorias intermedias de tramas, la primera porción de cada trama (o las porciones respectivas de cada trama) se elimina trama a trama.

[0033] Un componente de transmisión 320 puede enviar un segundo subconjunto de datos, que puede comprender los datos restantes después de la eliminación del primer subconjunto de datos, al segundo panel 304. Para enviar un segundo subconjunto de datos, el componente de transmisión 320 puede determinar una segunda velocidad 322 a la que debe enviarse un segundo subconjunto de datos. Para determinar la segunda velocidad 322, un componente de conversión 324 puede reducir la primera velocidad 308 en proporción a la cantidad de datos que se están enviando a los paneles restantes. Por ejemplo, si hay tres paneles, dos tercios de los datos restantes (después de que el primer panel 302 haya eliminado su porción respectiva) se enviarán a los paneles restantes. Por lo tanto, la segunda velocidad 322 es dos tercios de la primera velocidad.

[0034] En otro ejemplo, si hay cuatro paneles, la segunda velocidad es tres cuartos de la primera velocidad. Si hay cinco paneles, la segunda velocidad 322 es cuatro quintos de la primera velocidad 308, y así sucesivamente.

[0035] En un ejemplo más detallado, hay tres paneles (primer panel 302, segundo panel 304 y tercer panel 326) y cada panel incluye una pantalla de 272 x 480. El controlador principal 306 no sabe que hay tres paneles. En cambio, el controlador principal 306 solo sabe que está controlando una pantalla grande (*por ejemplo*, una pantalla de 816 x 480). El tamaño de pantalla grande se determina tomando el número de pantallas (en este ejemplo 3) y multiplicando por el número de píxeles (en este ejemplo 272), lo que da como resultado 816 (3 * 272). Las pantallas se controlan a 60 Hz y cada uno de los 816 x 480 píxeles requiere tres bytes. Por lo tanto, la

primera velocidad 308 se determina multiplicando el tamaño de pantalla grande (816 x 480) por tres bytes por 60 Hz (816 * 480 * 3 * 60) o 70502400 bytes por segundo (Bps). Como hay tres paneles, un tercio de los datos va a cada panel. Un tercio de los datos van al primer panel 302 y los otros dos tercios van al segundo panel 304 y al tercer panel 326. Continuando con el ejemplo, la segunda velocidad 322 es 47001600 Bps (dos tercios de la primera velocidad 308). La tercera velocidad 328 es la mitad de la segunda velocidad 322, o un tercio de la primera velocidad 308, y será de 23500800 Bps.

[0036] De acuerdo con algunos aspectos, el primer panel 302 incluye un componente de serialización 330 que está configurado para serializar el segundo subconjunto de datos antes de que los datos se envíen al segundo panel 304. La serialización de datos permite que los datos se envíen a través de los medios físicos de conexión 332, 334 (*por ejemplo*, bisagras). El segundo panel 304 comprende un componente 336 de deserialización que está configurado para deserializar el segundo subconjunto de datos recibido. El segundo panel 304 también puede incluir dobles memorias intermedias 336, 338 y una pantalla 340. El tercer panel 326 también puede incluir un componente de deserialización 342, memorias intermedias dobles 344, 346 y una pantalla 348. Las dobles memorias intermedias 336, 338, 344, 346 operan de forma similar a la primera memoria intermedia 314 y a la segunda memoria intermedia 316.

[0037] El segundo panel 304 elimina, al menos, una porción del segundo subconjunto de datos (*por ejemplo*, los datos que serán mostrados por el segundo panel 304). El resto de los datos se envía al tercer panel 326 (o paneles posteriores) y los datos que serán mostrados por el tercer panel 326 (o paneles posteriores) se eliminan. La tercera velocidad 328 puede utilizarse para transferir el subconjunto de datos desde el segundo panel 304 al tercer panel 326. La tercera velocidad 328 es una función de la conversión de la velocidad de transferencia de datos en base al número de paneles incluidos en el sistema 300 y en base a la primera velocidad 308 y/o a la segunda velocidad 322. En este ejemplo con tres paneles, la tercera velocidad 328 es la mitad de la segunda velocidad 322 (o un tercio de la primera velocidad 308).

[0038] Los datos se envían a los diferentes paneles a diferentes velocidades para proporcionar los datos resultantes a los múltiples paneles en sincronización de modo que las líneas se dibujen en los múltiples paneles (o en las tramas se actualicen en varios paneles) a aproximadamente la misma velocidad. Esta sincronización de velocidad puede mitigar el seccionamiento, la desalineación o las acciones de distracción inusuales que se podrían representar en cada pantalla, que pueden ser detectadas por el ojo humano.

[0039] En un ejemplo de memoria intermedia de líneas, el primer panel 302 toma el primer subconjunto de datos, que es la cantidad de datos apropiada para la primera memoria intermedia 314 y la segunda memoria intermedia 316. Por ejemplo, si el primer panel 302 tiene 200 píxeles de ancho y el controlador principal 306 envía 600 píxeles, el primer panel 302 toma los primeros 200 píxeles (*por ejemplo*, píxeles 1 a 200) como el primer subconjunto de datos. El segundo panel 304 elige la segunda porción de píxeles (*por ejemplo*, los píxeles 201 a 400) y el tercer panel 326 elige la tercera porción de píxeles (*por ejemplo*, los píxeles 401 a 600). Si se envía una trama completa, se produce una división similar de la trama. De acuerdo con algunos aspectos, los paneles pueden almacenar toda una memoria intermedia y reproducir toda la memoria intermedia. De acuerdo con algunos aspectos, podría almacenarse un segmento de una línea y enviarse el resto de la línea a paneles posteriores.

[0040] El sistema 300 puede incluir una memoria 350 acoplada operativamente al controlador principal 306. La memoria 350 puede ser externa al controlador principal 306 o puede residir dentro del controlador principal 306. La memoria 350 puede almacenar información relacionada con la sincronización de datos y otra información adecuada relacionada con las señales transmitidas y recibidas en una red de comunicación.

[0041] La memoria 350 puede almacenar protocolos asociados con la sincronización de datos, tomando medidas para controlar la comunicación entre el controlador principal 306 y el primer panel 302 (*por ejemplo*, la transferencia de datos desde la memoria a través del controlador principal 306 al primer panel 302). La memoria 350 también puede almacenar protocolos asociados con tomar medidas para controlar la comunicación entre el controlador principal 306 y otros componentes (*por ejemplo*, paneles), de manera que el sistema 300 puede emplear protocolos y/o algoritmos almacenados para lograr comunicaciones mejoradas en una red inalámbrica o por cable como se describe en el presente documento. Se apreciará que los componentes de almacenamiento de datos (*por ejemplo*, memorias) descritos en el presente documento pueden ser una memoria volátil o una memoria no volátil, o pueden incluir memoria tanto volátil como no volátil. A modo de ilustración y no como limitación, la memoria no volátil puede incluir memoria de solo lectura (ROM), ROM programable (PROM), ROM programable eléctricamente (EPROM), ROM borrable eléctricamente (EEPROM) o memoria flash. La memoria volátil puede incluir memoria de acceso aleatorio (RAM), que actúa como memoria caché externa. A modo de ilustración, y no como limitación, la memoria RAM está disponible en muchas formas, tales como RAM síncrona (SRAM), RAM dinámica (DRAM), DRAM síncrona (SDRAM), SDRAM de doble velocidad de transferencia de datos (DDR SDRAM), SDRAM mejorada (ESDRAM), DRAM de enlace síncrono (SLDRAM) y RAM de Rambus directo (RRAM). La memoria de los aspectos divulgados pretende comprender, de forma no limitativa, estos y otros tipos adecuados de memoria.

[0042] De acuerdo con algunos aspectos, la memoria 350 contiene instrucciones relacionadas con la recepción de datos de vídeo a una primera velocidad y con la eliminación de, al menos, una primera porción de los datos de vídeo. La memoria 350 también contiene instrucciones relacionadas con transportar, al menos, una segunda porción de los datos de vídeo a un siguiente panel a una segunda velocidad y actualizar una pantalla basada en una señal de temporización local que se genera a partir de una señal de temporización principal recibida desde un controlador principal.

[0043] Además, la memoria 350 contiene instrucciones relacionadas con la determinación de una velocidad de transferencia de datos en función de la cantidad de paneles asociados con el controlador principal, un tamaño de píxel de las pantallas asociadas con los paneles y una cantidad de bytes para cada píxel.

[0044] De acuerdo con algunos aspectos, la memoria 350 contiene las instrucciones relacionadas con la escritura de los datos de vídeo en una primera memoria intermedia y con la extracción de los datos de vídeo de una segunda memoria intermedia para enviarlos a la pantalla. De acuerdo con algunos aspectos, la primera memoria intermedia y la segunda memoria intermedia son memorias intermedias de líneas que se actualizan línea por línea. De acuerdo con algunos aspectos, la primera memoria intermedia y la segunda memoria intermedia son memorias intermedias de tramas que se actualizan trama por trama.

[0045] Además, la memoria 350 contiene las instrucciones relacionadas con la recepción de la señal de temporización principal del controlador principal. La memoria 350 también contiene instrucciones relacionadas con la referencia a la señal de temporización principal para generar una señal de temporización local, y con la actualización de la pantalla en un momento que está sincronizado con, al menos, el siguiente panel.

[0046] Al menos un procesador 352 puede estar conectado operativamente al controlador principal 306, la memoria 350 y/o al primer panel 302 para facilitar el análisis de la información relacionada con la sincronización de datos en una red de comunicación. El procesador 352 puede ser un procesador dedicado a analizar y/o generar información recibida por el controlador principal 306 y/o el primer panel 302, un procesador que controla uno o más componentes del sistema 300 y/o un procesador que analiza y genera la información recibida por el controlador principal 306 y/o el primer panel 302 y controla uno o más componentes del sistema 300.

[0047] De acuerdo con algunos aspectos, el procesador 352 está configurado para sincronizar datos a través de múltiples paneles. El procesador 352 puede incluir un primer módulo que recibe, en un primer panel, datos destinados a los múltiples paneles. Los datos se reciben a una primera velocidad. También se incluye un segundo módulo que divide los datos para eliminar un primer subconjunto de datos y un tercer módulo que envía un segundo subconjunto de datos a un segundo panel, en el que el segundo subconjunto de datos se envía a una segunda velocidad. El procesador 352 también incluye un cuarto módulo que actualiza una pantalla con el primer subconjunto de datos. De acuerdo con algunos aspectos, el procesador 352 también incluye un quinto módulo que determina la segunda velocidad en proporción a la primera velocidad y un número de paneles restantes.

[0048] La **figura 4** ilustra un sistema 400 a modo de ejemplo que describe una posible implementación de los aspectos divulgados. Debe observarse que el sistema 400 se ilustra con el fin de describir un ejemplo de los aspectos divulgados y no pretende limitar los diversos aspectos a este ejemplo.

[0049] El sistema 400 incluye tres paneles, etiquetados Panel₀ 402, Panel₁ 404 y Panel₂ 406 (aunque se puede utilizar un número diferente de paneles). El panel₀ 402 puede incluir un controlador genérico o, como se ilustra, un módem de estación móvil (MSM 410). El MSM 410 envía datos, en este ejemplo, a través de una interfaz RGB 412, que es una interfaz paralela que se puede utilizar para controlar paneles de pantalla de cristal líquido (LCD). Aunque se muestra una interfaz RGB 412, el MSM 410 puede admitir otras interfaces.

[0050] También se incluye en el Panel₀ 402 un dispositivo lógico programable, que puede ser una matriz de puertas programables in situ (FPGA 414), como se ilustra, u otro dispositivo (por ejemplo, dispositivo lógico programable complejo (CPLD), un circuito integrado específico de la aplicación (ASIC), un controlador lógico programable (PLC), etc.)

[0051] Algunos de los datos se depositan en memorias intermedias de líneas 416, 418 alternativas. A medida que una secuencia de datos se escribe en una memoria intermedia de líneas, una máquina de estados (*por ejemplo*, un bloque de control 420) reproduce datos desde la otra memoria intermedia de línea en una pantalla 422. La velocidad de transferencia de datos (*por ejemplo*, la primera velocidad) a la que los datos son recibidos por la FPGA 414 es diferente de la velocidad de transferencia de datos a la cual el bloque de control 420 escribe los datos en la pantalla 422. En este ejemplo, la primera velocidad es tres veces más rápida (porque aquí hay tres paneles) que la velocidad a la que el bloque de control 420 escribe datos en la pantalla 422.

[0052] Las funciones realizadas por las memorias intermedias de líneas 416, 418 pueden alternar como parte de una operación de filtrado. Los datos específicos de la pantalla 422 son procesados por las memorias intermedias de líneas 416, 418. Los datos destinados a las pantallas 424, 426 en el Panel₁ 404 y el Panel₂ 406

se envían a un convertidor paralelo a serie 428. Los datos se serializan y se envían a través de la bisagra, ilustrada en 430, a una primera velocidad. En este ejemplo, la primera velocidad es de 400 Mbps.

[0053] Los datos llegan a un dispositivo lógico programable (*por ejemplo*, la FPGA 432) del Panel₁ 404. Un convertidor 434 de serie a paralelo puede realizar una conversión de serie a paralelo en los datos destinados a emitirse en la pantalla 424. Los datos se envían a memorias intermedias de líneas alternativas 436, 438 y una máquina de estado (bloque de control 440) envía los datos a la pantalla 424.

[0054] Los datos destinados al Panel₂ 406 se envían a través de una bisagra u otros medios de conexión física, en 442 a una FPGA 444 (u otro dispositivo lógico programable) y se procesan a través de un convertidor de serie a paralelo 446, memorias intermedias de líneas 448, 450 alternativas y una máquina de estado (bloque de control 452). Los datos se envían a un usuario en la pantalla 426.

[0055] Como se ilustra, los paneles (Panel₀ 402, Panel₁ 404 y Panel₂ 406) se sincronizan en toda la línea, que se escribe en los tres paneles. Por ejemplo, se escribe una línea superior de píxeles en los paneles, luego se escribe la segunda línea de píxeles en los paneles, luego se escribe la tercera línea de píxeles en los paneles, y así sucesivamente. Cada panel no se actualiza de forma independiente con respecto a los otros paneles, sino que se actualiza línea por línea en las múltiples pantallas. Las actualizaciones ocurren sustancialmente al mismo tiempo en todos los paneles.

[0056] En un ejemplo alternativo, las memorias intermedias de líneas 416, 418, 436, 438, 448 y 450 pueden ser memorias intermedias de tramas. Se escribe una primera trama en los paneles, luego se escribe una segunda trama en los paneles, y así sucesivamente. Cada panel se actualiza trama a trama en las múltiples pantallas. Las actualizaciones ocurren sustancialmente al mismo tiempo en todos los paneles.

[0057] En el ejemplo de la **figura 4**, las pantallas 422, 424, 426 pueden ser pantallas de 272 x 480. El reloj del procesador (PCLK), o la primera velocidad de transferencia de datos, puede calcularse basándose en la ecuación $3 \text{ (pantallas)} * 272 \text{ (píxeles)} * 480 \text{ (píxeles)} * 80 * 1,2 \text{ (bytes por cada píxel)} = 31,3 \text{ MHz}$. La interfaz RGB 412 puede enviar datos a una velocidad PCLK o a 31,3 MHz. Los datos enviados a RGB 1 (454) se pueden enviar a una velocidad de transferencia de datos de una señal de temporización local PCLK₁, que es PCLK/3. Los datos enviados a 430 se envían a aproximadamente a 400 Mbps y son datos solo para el Panel₁ 404 y el Panel_N 406. Los datos enviados a la pantalla 424 en RGB 2 (456) se envían a una velocidad de transferencia de datos de la señal de temporización local PCLK₂, que es igual a PCLK/3. Los datos enviados a 442 se envían a una velocidad de aproximadamente 200 Mps y solo son datos para el Panel_N 406. Los datos se envían a la pantalla 426 a través de RGB3 (458) y se envían a una velocidad de transferencia de datos del reloj local PCLK₃, que es igual a PCLK/3.

[0058] En vista de los sistemas a modo de ejemplo mostrados y descritos anteriormente, las metodologías que pueden implementarse según la materia objeto divulgada se apreciarán mejor haciendo referencia a varios diagramas de flujo. Aunque, para simplificar la explicación, las metodologías se muestran y se describen como una serie de bloques, debe comprenderse y apreciarse que la materia objeto reivindicada no está limitada por el número ni el orden de los bloques, ya que algunos bloques pueden aparecer en órdenes diferentes y/o sustancialmente al mismo tiempo que otros bloques de lo que se representa y describe en el presente documento. Además, no todos los bloques ilustrados pueden ser necesarios para implementar las metodologías descritas en el presente documento. Debe apreciarse que la funcionalidad asociada a los bloques puede implementarse mediante software, hardware, una combinación de los mismos o cualquier otro medio adecuado (*por ejemplo*, dispositivo, sistema, proceso, componente). Además, debe apreciarse que las metodologías divulgadas a lo largo de esta memoria descriptiva son susceptibles de almacenamiento en un artículo de fabricación para facilitar el transporte y la transferencia de dichas metodologías a diversos dispositivos. Los expertos en la materia comprenderán y apreciarán que una metodología podría representarse de forma alternativa como una serie de estados o sucesos interrelacionados, tal como en un diagrama de estado.

[0059] La **figura 5** ilustra un procedimiento 500 para la sincronización de datos en múltiples paneles, de acuerdo con un aspecto. El procedimiento 500 puede ser realizado por un primer panel que es un panel incluido en los múltiples paneles. Los controladores externos (en cada panel) se pueden agregar para serializar y deserializar los datos de vídeo (u otros datos que serán enviados para su consumo por un usuario). Cada controlador puede seleccionar los datos para su panel. La sincronización entre paneles se puede mantener dentro de límites aceptables para lo que un ojo humano puede detectar. Dicha sincronización se puede lograr con pocas líneas de señal, lo que es adecuado para atravesar limitaciones físicas, como un conector entre los paneles. Además, el número de paneles es escalable y la adición de más paneles (o pantallas) no requiere la adición de más líneas de señalización.

[0060] El procedimiento 500 comienza, en 502, cuando se reciben los datos destinados a los múltiples paneles. De acuerdo con algunos aspectos, los datos son datos de vídeo. Los datos se pueden recibir desde un dispositivo móvil que incluye un controlador principal. De acuerdo con algunos aspectos, los datos pueden recibirse desde un controlador principal que es un componente integral del primer panel. Los datos se pueden

recibir a una primera velocidad, que es una función del número de pantallas, el tamaño de píxel de las pantallas y el número de bytes necesarios para cada píxel.

[0061] En 504, los datos recibidos se dividen para eliminar un primer subconjunto de datos. El primer subconjunto de datos puede ser los datos que se presentarán en el primer panel (*por ejemplo*, en una pantalla). Por ejemplo, el primer subconjunto de datos puede ser una primera porción de una línea o una primera porción de una trama, dependiendo de un tipo de memoria intermedia.

[0062] De acuerdo con algunos aspectos, la partición de los datos comprende el doble almacenamiento en memoria intermedia del primer subconjunto de datos. El doble almacenamiento puede comprender escribir el primer subconjunto de datos en una primera memoria intermedia y extraer datos de una segunda memoria intermedia. Los datos extraídos se escriben en la pantalla del primer panel. Una vez que todos los datos se han extraído de la segunda memoria intermedia, las memorias intermedias cambian los roles y los datos se escriben en la segunda memoria intermedia y, sustancialmente al mismo tiempo, los datos se extraen de la primera memoria intermedia y se escriben en la pantalla. De acuerdo con algunos aspectos, los datos se escriben en la pantalla a una velocidad diferente a la velocidad a la que llegaron los datos (*por ejemplo*, la primera velocidad).

[0063] De acuerdo con algunos aspectos, la partición comprende emplear una memoria intermedia de líneas para eliminar el primer subconjunto de datos línea por línea. De acuerdo con algunos aspectos, la partición comprende emplear una memoria intermedia de tramas para eliminar el primer subconjunto de datos trama por trama.

[0064] La porción de los datos recibidos que quedan después de eliminar el primer subconjunto de datos se denomina un segundo subconjunto de datos, independientemente de la cantidad de datos realmente contenidos en el segundo subconjunto. Por ejemplo, el segundo subconjunto de datos puede comprender múltiples porciones de datos, una porción para cada panel restante en los múltiples paneles. Por ejemplo, si hay cinco paneles, el primer panel elimina una quinta parte de los datos (como el primer subconjunto de datos) y el segundo subconjunto de datos son los cuatro quintos restantes de los datos. El segundo subconjunto de datos se envía a los paneles restantes, en 506.

[0065] El segundo subconjunto de datos se puede enviar a una segunda velocidad. La segunda velocidad puede establecerse determinando un número de paneles restantes (*por ejemplo*, el número de paneles que no incluye el primer panel) y utilizando el número de paneles restantes para establecer la segunda velocidad. Por lo tanto, la segunda velocidad es proporcional al número de paneles restantes. Refiriéndonos nuevamente al ejemplo de cinco paneles, la segunda velocidad es cuatro quintos de la primera velocidad.

[0066] De acuerdo con algunos aspectos, el procedimiento 500 incluye la serialización del segundo subconjunto de datos antes de enviar al segundo panel. En 508, una pantalla, asociada con el primer panel, se actualiza con el primer subconjunto de datos.

[0067] De acuerdo con algunos aspectos, el procedimiento 500 incluye recibir una señal de temporización principal, que puede recibirse desde un controlador principal. Las señales de temporización locales se generan en cada uno del primer panel y del segundo panel. Las señales de temporización locales están referenciadas a la señal de temporización principal. Además, las señales de temporización locales se referencian para actualizar la pantalla en el momento que se sincroniza con el segundo panel (y paneles posteriores) basándose en la señal de temporización local generada por el segundo panel (y paneles posteriores). El segundo panel (y los paneles posteriores) reciben la señal de temporización principal respectiva del controlador principal.

[0068] El procedimiento 500 puede continuar en el segundo panel obteniendo el segundo subconjunto de datos. Se elimina una porción del segundo subconjunto de datos (apropiado para el segundo panel). La porción restante del segundo subconjunto de datos se transmite a un tercer panel a una tercera velocidad. La tercera velocidad se puede determinar mediante una conversión de velocidad de transferencia de datos, que es proporcional al número de paneles restantes (*por ejemplo*, sin incluir el primer panel y el segundo panel). Refiriéndonos nuevamente al ejemplo de cinco paneles, la tercera velocidad es tres quintas partes de la primera velocidad. La porción eliminada se envía a una segunda pantalla de panel. Se puede referenciar la señal de temporización (recibida desde el controlador principal) para actualizar la pantalla en el momento que se sincroniza con los otros paneles. De forma alternativa, las máquinas de estado que se ejecutan en los paneles se pueden configurar para garantizar que todas las pantallas actualizadas estén sincronizadas en todos los paneles. De acuerdo con algunos aspectos, el procedimiento incluye deserializar la porción eliminada antes de enviar la segunda porción a la segunda pantalla del panel.

[0069] De acuerdo con algunos aspectos, un producto de programa informático puede incluir un medio legible por ordenador que comprende códigos para llevar a cabo diversos aspectos del procedimiento 500. El medio legible por ordenador puede incluir un primer conjunto de códigos para hacer que un ordenador reciba datos de vídeo a una primera velocidad y un segundo conjunto de códigos para hacer que el ordenador elimine, al menos, una primera porción de los datos de vídeo. El medio legible por ordenador también incluye un tercer conjunto de

códigos para hacer que el ordenador transmita, al menos, una segunda porción de los datos de vídeo a un siguiente panel a una segunda velocidad y un cuarto conjunto de códigos para hacer que el ordenador actualice una pantalla basándose en una señal de sincronización local.

[0070] De acuerdo con algunos aspectos, el medio legible por ordenador comprende, además, un quinto conjunto de códigos para hacer que el ordenador determine una cantidad de pantallas asociadas con el controlador principal, un tamaño de visualización y un tamaño de bytes para cada píxel de la pantalla. También se incluye un sexto conjunto de códigos para hacer que el ordenador determine una velocidad de transferencia de datos en función de la cantidad, el tamaño de la pantalla y el tamaño de bytes.

[0071] Con referencia a la **figura 6**, se ilustra un sistema 600 a modo de ejemplo que sincroniza los datos a través de las múltiples pantallas, de acuerdo con un aspecto. El sistema 600 puede residir, al menos parcialmente, dentro de un dispositivo móvil. Debe apreciarse que el sistema 600 representado incluye bloques funcionales, que pueden ser bloques funcionales que representan funciones implementadas por un procesador, software o una combinación de estos (*por ejemplo*, firmware).

[0072] El sistema 600 incluye una agrupación lógica 602 de componentes eléctricos que pueden actuar de modo independiente o en conjunto. La agrupación lógica 602 puede incluir un componente eléctrico 604 para recibir a una primera velocidad de transferencia de datos que se va a emitir en las múltiples pantallas. También se incluye un componente eléctrico 606 para eliminar un subconjunto de los datos recibidos.

[0073] La agrupación lógica 602 también incluye un componente eléctrico 608 para enviar una porción restante de los datos recibidos a, al menos, una segunda pantalla. La porción restante se envía a una velocidad de transferencia de datos que es una función de la primera velocidad. También se incluye un componente eléctrico 610 para generar una señal de temporización local basada en una señal de temporización principal y un componente eléctrico 612 para enviar el subconjunto de datos recibidos a una primera pantalla basándose en la señal de temporización local.

[0074] Además, la agrupación lógica 602 puede incluir un componente eléctrico 614 para serializar la porción restante de los datos recibidos. Adicionalmente o de forma alternativa, la agrupación lógica 602 puede incluir un componente eléctrico 616 para escribir el subconjunto de los datos recibidos en una primera memoria intermedia y un componente eléctrico 618 para extraer datos de una segunda memoria intermedia para escribir en la pantalla. De acuerdo con algunos aspectos, la primera memoria intermedia y la segunda memoria intermedia son memorias intermedias de líneas. De acuerdo con algunos aspectos, la primera memoria intermedia y la segunda memoria intermedia son memorias intermedias de tramas.

[0075] Adicionalmente, el sistema 600 puede incluir una memoria 620 que contiene unas instrucciones para ejecutar unas funciones asociadas con los componentes eléctricos 604, 606 y 608 u otros componentes. Aunque se muestren externos a la memoria 620, se entenderá que uno o más de los componentes eléctricos 604, 606 y 608 pueden existir dentro de la memoria 620.

[0076] Debe entenderse que los aspectos descritos en el presente documento pueden implementarse en hardware, software, firmware, o cualquier combinación de los mismos. Si se implementan en software, las funciones, como una o más instrucciones o código, pueden almacenarse en, o transmitirse por, un medio legible por ordenador. Los medios legibles por ordenador incluyen tanto medios de almacenamiento informáticos como medios de comunicación, incluyendo cualquier medio que facilite la transferencia de un programa informático de un lugar a otro. Un medio de almacenamiento puede ser cualquier medio disponible al que pueda accederse mediante un ordenador de propósito general o de propósito especial. A modo de ejemplo, y no de manera limitativa, tales medios legibles por ordenador pueden comprender RAM, ROM, EEPROM, CD-ROM u otro almacenamiento de disco óptico, almacenamiento de disco magnético u otros dispositivos de almacenamiento magnético, o cualquier otro medio que pueda usarse para transportar o almacenar medios deseados de código de programa en forma de instrucciones o estructuras de datos y al que pueda accederse mediante un ordenador de propósito general o de propósito especial, o mediante un procesador de propósito general o de propósito especial. Además, cualquier conexión recibe adecuadamente la denominación de medio legible por ordenador. Por ejemplo, si el software se transmite desde una página web, un servidor u otra fuente remota usando un cable coaxial, un cable de fibra óptica, un par trenzado, una línea de abonado digital (DSL) o tecnologías inalámbricas tales como infrarrojos, radio y microondas, entonces el cable coaxial, el cable de fibra óptica, el par trenzado, la DSL o las tecnologías inalámbricas tales como infrarrojos, radio y microondas se incluyen en la definición de medio. Los discos, tal como se utiliza en el presente documento, incluyen un disco compacto (CD), un disco láser, un disco óptico, un disco versátil digital (DVD), un disco flexible y un disco Blu-ray, donde algunos discos habitualmente reproducen los datos magnéticamente, mientras que otros discos reproducen los datos ópticamente con láseres. Las combinaciones de lo anterior deberían incluirse también dentro del alcance de los medios legibles por ordenador.

[0077] Los diversos bloques lógicos, módulos, circuitos y lógica ilustrativos descritos en relación con los aspectos divulgados en el presente documento pueden implementarse o realizarse con un procesador de

propósito general, un procesador de señales digitales (DSP), un circuito integrado específico de la aplicación (ASIC), una matriz de puertas programables in situ (FPGA) u otro dispositivo de lógica programable, lógica de transistor o de puertas discretas, componentes de hardware discretos o cualquier combinación de los mismos diseñados para realizar las funciones descritas en el presente documento. Un procesador de uso general puede ser un microprocesador pero, de forma alternativa, el procesador puede ser cualquier procesador, controlador, micro-controlador o máquina de estados convencional. Un procesador también puede implementarse como una combinación de dispositivos informáticos, por ejemplo, una combinación de un DSP y un microprocesador, una pluralidad de microprocesadores, uno o más microprocesadores junto con un núcleo de DSP o cualquier otra configuración de este tipo. Adicionalmente, al menos un procesador puede comprender uno o más módulos operativos para realizar una o más de las etapas y/o acciones descritas en el presente documento.

[0078] Para una implementación en software, las técnicas descritas en el presente documento pueden implementarse con módulos (por ejemplo, procedimientos, funciones, etc.) que lleven a cabo las funciones descritas en el presente documento. Los códigos de software pueden almacenarse en unidades de memoria y ejecutarse mediante procesadores. La unidad de memoria puede implementarse dentro del procesador o de manera externa al procesador, en cuyo caso la unidad de memoria puede acoplarse de manera comunicativa al procesador mediante varios medios, como se conoce en la técnica. Además, al menos un procesador puede incluir uno o más módulos que pueden hacerse funcionar para llevar a cabo las funciones descritas en el presente documento.

[0079] Las técnicas descritas en el presente documento se pueden usar en varios sistemas de comunicación inalámbrica, tales como CDMA, TDMA, FDMA, OFDMA, SC-FDMA y otros sistemas. Los términos "sistema" y "red" se utilizan con frecuencia indistintamente. Un sistema CDMA puede implementar una tecnología de radio tal como el Acceso Radioeléctrico Terrestre Universal (UTRA), CDMA2000, etc. El UTRA incluye el CDMA de Banda Ancha (W-CDMA) y otras variantes del CDMA. Además, CDMA2000 abarca las normas IS-2000, IS-95 e IS-856. Un sistema de TDMA puede implementar una tecnología de radio tal como el Sistema Global de Comunicaciones Móviles (GSM). Un sistema OFDMA puede implementar una tecnología de radio tal como UTRA Evolucionado (E-UTRA), Banda ancha ultra-móvil (UMB), IEEE 802.11 (Wi-Fi), IEEE 802.16 (WiMAX), IEEE 802.20, Flash-OFDM®, etc. UTRA y E-UTRA son parte del Sistema Universal de Telecomunicaciones Móviles (UMTS). La Evolución a Largo Plazo (LTE) del 3GPP es una versión del UMTS que usa el E-UTRA, que emplea el OFDMA en el enlace descendente y el SC-FDMA en el enlace ascendente. UTRA, E-UTRA, UMTS, LTE y GSM se describen en documentos de una organización llamada "Proyecto de Colaboración de Tercera Generación" (3GPP). Además, CDMA2000 y UMB se describen en documentos de una organización llamada "Segundo Proyecto de Colaboración de Tercera Generación" (3GPP2). Además, dichos sistemas de comunicación inalámbrica pueden incluir adicionalmente sistemas de red ad hoc de igual a igual (por ejemplo, de móvil a móvil) que utilizan a menudo espectros sin licencia no emparejados, LAN inalámbrica 802.xx, BLUETOOTH y cualesquiera otras técnicas de comunicación inalámbrica de corto o de largo alcance.

[0080] El acceso múltiple por división de frecuencia de única portadora (SC-FDMA), que utiliza modulación de única portadora y ecualización en el dominio de frecuencia, es una técnica que puede utilizarse con los aspectos divulgados. SC-FDMA tiene prestaciones similares y esencialmente una complejidad global similar a la de los sistemas OFDMA. Una señal SC-FDMA tiene una relación de potencia pico a promedio (PAPR) inferior debido a su estructura inherente de única portadora. SC-FDMA puede utilizarse en comunicaciones de enlace ascendente, donde una PAPR más baja puede beneficiar a un terminal móvil en lo que respecta a la eficacia de la potencia de transmisión.

[0081] Además, varios aspectos o características descritos en el presente documento pueden implementarse como un procedimiento, aparato o artículo de fabricación usando técnicas de programación y/o de ingeniería estándar. La expresión "artículo de fabricación", tal como se usa en el presente documento, pretende abarcar un programa informático accesible desde cualquier dispositivo, portadora o medio legible por un ordenador. Por ejemplo, los medios legibles por ordenador pueden incluir, de forma no limitativa, dispositivos de almacenamiento magnético (*por ejemplo*, un disco duro, un disco flexible, cintas magnéticas, etc.), discos ópticos (*por ejemplo*, un disco compacto (CD), un disco versátil digital (DVD), etc.), tarjetas inteligentes y dispositivos de memoria flash (*por ejemplo*, EPROM, tarjeta, lápiz de memoria, unidad de claves, etc.). Adicionalmente, diversos medios de almacenamiento descritos en el presente documento pueden representar uno o más dispositivos y/u otros medios legibles por máquina para almacenar información. El término "medios legibles por máquina" puede incluir, de forma no limitativa, canales inalámbricos y otros diversos medios que pueden almacenar, contener y/o llevar instrucciones y/o datos. Además, un producto de programa informático puede incluir un medio legible por ordenador que presenta una o más instrucciones o códigos que pueden hacerse funcionar para hacer que un ordenador lleve a cabo las funciones descritas en el presente documento.

[0082] Además, las etapas y/o acciones de un procedimiento o algoritmo descrito en relación con los aspectos divulgados en el presente documento pueden realizarse directamente en hardware, en un módulo de software ejecutado por un procesador o en una combinación de los dos. Un módulo de software puede residir en memoria RAM, memoria flash, memoria ROM, memoria EPROM, memoria EEPROM, registros, un disco duro, un disco extraíble, un CD-ROM o en cualquier otra forma de medio de almacenamiento conocida en la técnica. Un

medio de almacenamiento a modo de ejemplo puede estar acoplado al procesador, de tal manera que el procesador pueda leer información de, y escribir información en, el medio de almacenamiento. De forma alternativa, el medio de almacenamiento puede estar integrado en el procesador. Además, en algunos aspectos, el procesador y el medio de almacenamiento pueden residir en un ASIC. Además, el ASIC puede residir en un terminal de usuario. De forma alternativa, el procesador y el medio de almacenamiento pueden residir como componentes discretos en un terminal de usuario. Además, en algunos aspectos, las etapas y/o acciones de un procedimiento o algoritmo pueden residir como uno, o como cualquier combinación o conjunto de códigos y/o instrucciones en un medio legible por máquina y/o en un medio legible por ordenador, que pueden estar incorporados en un producto de programa informático.

[0083] Aunque la divulgación anterior analiza aspectos y/o modos de realización ilustrativos, debería observarse que podrían realizarse varios cambios y modificaciones en el presente documento sin apartarse del alcance de los aspectos y/o modos de realización descritos, según lo definido por las reivindicaciones adjuntas. Por consiguiente, los aspectos descritos pretenden abarcar todas dichas alteraciones, modificaciones y variaciones que estén dentro del alcance de las reivindicaciones adjuntas. Además, aunque los elementos de los aspectos y/o de los modos de realización descritos pueden estar descritos o reivindicados en singular, se contempla el plural a menos que la limitación al singular se indique explícitamente. Además, la totalidad o una parte de cualquier aspecto y/o modo de realización pueden utilizarse con la totalidad o con una parte de cualquier otro aspecto y/o modo de realización, a menos que se indique lo contrario.

[0084] En lo que respecta a la utilización del término "incluye" en la descripción detallada o en las reivindicaciones, dicho término pretende ser inclusivo de manera similar al modo en que se interpreta la expresión "que comprende" cuando se utiliza como una expresión de transición en una reivindicación. Además, el término "o" usado en la descripción detallada o en las reivindicaciones debe considerarse una "o" inclusiva en lugar de una "o" exclusiva. Es decir, a no ser que se indique lo contrario, o que sea claro a partir del contexto, la frase "X emplea A o B" está concebida para significar cualquiera de las permutaciones inclusivas naturales. Es decir, la frase "X emplea A o B" se satisface en cualquiera de los siguientes casos: X emplea A; X emplea B; o X emplea tanto A como B. Además, los artículos "un" y "uno", según se utilizan en esta solicitud y en las reivindicaciones adjuntas, deberían ser interpretados, en general, con el significado de "uno o más", a no ser que se especifique lo contrario, o que sea claro a partir del contexto que se orientan a una forma singular.

[0085] Tal y como se utilizan en esta solicitud, los términos "componente", "módulo", "sistema" y similares pretenden hacer referencia a una entidad relacionada con la informática, ya sea hardware, firmware, una combinación de hardware y software, software, o software en ejecución. Por ejemplo, un componente puede ser, pero no de forma limitativa, un proceso que se ejecuta en un procesador, un procesador, un objeto, un módulo ejecutable, un hilo de ejecución, un programa y/o un ordenador. A modo de ilustración, tanto una aplicación que se ejecuta en un dispositivo informático como el dispositivo informático pueden ser un componente. Uno o más componentes pueden residir dentro de un proceso y/o hilo de ejecución, y un componente puede estar localizado en un ordenador y/o estar distribuido entre dos o más ordenadores. Además, estos componentes pueden ejecutarse desde diversos medios legibles por ordenador que tengan diversas estructuras de datos almacenadas en los mismos. Los componentes pueden comunicarse por medio de procesos locales y/o remotos, tales como de acuerdo con una señal que tenga uno o más paquetes de datos (*por ejemplo*, datos de un componente que interactúa con otro componente en un sistema local, sistema distribuido, y/o a través de una red tal como Internet con otros sistemas por medio de la señal).

[0086] Además, en el presente documento se describen diversos aspectos en relación con un dispositivo móvil. Un dispositivo móvil también puede denominarse, y puede incluir parte o la totalidad de la funcionalidad de un sistema, unidad de abonado, estación de abonado, estación móvil, móvil, terminal inalámbrico, nodo, dispositivo, estación remota, terminal remoto, terminal de acceso, terminal de usuario, terminal, dispositivo de comunicaciones inalámbricas, aparato de comunicación inalámbrica, agente de usuario, dispositivo de usuario o equipo de usuario (UE) y similares. Un dispositivo móvil puede ser un teléfono celular, un teléfono sin cables, un teléfono de protocolo de inicio de sesión (SIP), un teléfono inteligente, una estación de bucle local inalámbrico (WLL), un asistente digital personal (PDA), un ordenador portátil, un dispositivo de comunicaciones manual, un dispositivo informático manual, una radio vía satélite, una tarjeta de módem inalámbrico y/u otro dispositivo de procesamiento para la comunicación a través de un sistema inalámbrico. Además, en el presente documento se describen varios aspectos en relación con una estación base. Una estación base puede utilizarse para la comunicación con uno o más terminales inalámbricos y también puede denominarse, e incluir parte de o toda la funcionalidad de, un punto de acceso, nodo, NodoB, e-NodoB, eNB o alguna otra entidad de red.

[0087] Varios aspectos o características se presentarán en términos de sistemas que pueden incluir un determinado número de dispositivos, componentes, módulos y similares. Debe entenderse y apreciarse que los diversos sistemas pueden incluir dispositivos, componentes, módulos, etc., adicionales y/o pueden no incluir todos los dispositivos, componentes, módulos, etc., analizados en relación con las figuras. También puede usarse una combinación de estos enfoques.

[0088] Además, en la presente descripción, la expresión "a modo de ejemplo" (y variantes de la misma) se usa en el sentido de que sirve como ejemplo, instancia o ilustración. No ha de considerarse necesariamente que cualquier aspecto o diseño descrito en el presente documento como "a modo de ejemplo" sea preferido o ventajoso con respecto a otros aspectos o diseños. En cambio, el uso de la expresión "a modo de ejemplo" pretende mostrar conceptos de manera concreta.

5

REIVINDICACIONES

1. Un procedimiento para la sincronización de datos de vídeo a través de múltiples paneles de visualización interconectados (104, 106, 108, 110; 205, 206, 208; 302, 304; 402, 404, 406) que incluye, al menos, un primer panel de visualización y un segundo panel de visualización, comprendiendo el procedimiento:
5 recibir (502), en el primer panel de visualización (104; 204; 302; 402), datos de vídeo destinados a los múltiples paneles de visualización que incluye recibir los datos de vídeo a una primera velocidad;
10 dividir los datos de vídeo recibidos para eliminar un primer subconjunto de datos de vídeo (504);
enviar una porción restante de los datos de vídeo recibidos como un segundo subconjunto de datos de vídeo al segundo panel de visualización (106; 206; 304; 404) que incluye enviar el segundo subconjunto de datos de vídeo a una segunda velocidad (506); x
15 en el que el envío comprende determinar un número de paneles de visualización restantes que incluyen el segundo panel de visualización y que utilizan el número de paneles de visualización restantes para establecer la segunda velocidad, y en el que el envío a la segunda velocidad incluye enviar a una velocidad reducida en proporción al número de paneles de visualización restantes;
20 actualizar un primer panel de visualización con el primer subconjunto de datos de vídeo (508).
2. El procedimiento según la reivindicación 1, que comprende, además:
25 obtener, en el segundo panel de visualización (106; 206; 304; 404), el segundo subconjunto de datos de vídeo;
eliminar una porción del segundo subconjunto de datos de vídeo;
30 transportar una porción restante del segundo subconjunto de datos de vídeo a un tercer panel (108; 208; 306; 406) a una tercera velocidad; y
emitir la porción eliminada del segundo subconjunto de datos de vídeo en un segundo panel de visualización en sincronización con el primer panel de visualización.
35
3. El procedimiento según la reivindicación 2, en el que la primera velocidad es mayor que la segunda velocidad, y la segunda velocidad es mayor que la tercera velocidad.
4. El procedimiento según cualquiera de las reivindicaciones precedentes, en el que el reparto comprende el doble almacenamiento intermedio del primer subconjunto de datos de vídeo, comprendiendo el doble almacenamiento intermedio preferiblemente:
40 escribir el primer subconjunto de datos de vídeo en una primera memoria intermedia;
45 extraer los datos de vídeo de una segunda memoria intermedia; y
escribir los datos de vídeo desde la segunda memoria intermedia al primer panel de visualización.
5. El procedimiento según cualquier reivindicación precedente, que comprende, además:
50 serializar el segundo subconjunto de datos de vídeo antes de enviarlo al segundo panel de visualización.
6. El procedimiento según cualquier reivindicación precedente, en el que el reparto comprende:
55 emplear una memoria intermedia de líneas para eliminar el primer subconjunto de datos de vídeo línea por línea; o
emplear una memoria intermedia de tramas para eliminar el primer subconjunto de datos de vídeo trama por trama.
60
7. El procedimiento según cualquiera de las reivindicaciones precedentes, que comprende, además:
65 recibir una señal de temporización principal;

generar señales de temporización locales en cada uno del primer panel de visualización y el segundo panel de visualización referenciadas a la señal de temporización principal; y

referenciar la señal de temporización local para actualizar la pantalla en el momento que se sincroniza con el segundo panel de visualización basándose en la señal de temporización local generada por el segundo panel de visualización.

8. El procedimiento según cualquiera de las reivindicaciones precedentes, que comprende, además:

deserializar la porción eliminada antes de su emisión.

9. Un aparato de comunicaciones adaptado para sincronizar datos de vídeo a través de múltiples paneles de visualización interconectados (104, 106, 108, 110; 204, 206, 208; 302, 304; 402, 404, 406), que incluye, al menos, un primer panel de visualización y un segundo panel de visualización, comprendiendo el aparato de comunicaciones:

medios para recibir a primera velocidad (308) datos de vídeo que se emitirán en los múltiples paneles de visualización;

medios para eliminar un primer subconjunto de los datos de vídeo recibidos;

medios para emitir el primer subconjunto de datos de vídeo recibidos al primer panel de visualización (104; 204; 302; 402);

medios para enviar una porción restante de los datos de vídeo recibidos como un segundo subconjunto a, al menos, el segundo panel de visualización (106; 206; 304; 404);

en el que los medios para enviar están adaptados para determinar un número de paneles de visualización restantes que incluyen el segundo panel de visualización y para utilizar el número de paneles de visualización restantes para establecer una segunda velocidad (322), y en el que los medios para enviar están adaptados adicionalmente para enviar la porción restante a la segunda velocidad (322) que se reduce en proporción al número de paneles de visualización restantes.

10. Aparato de comunicaciones según la reivindicación 9, que comprende, además:

medios para serializar la porción restante de los datos de vídeo recibidos.

11. Aparato de comunicaciones según la reivindicación 9 o 10, que comprende, además:

medios para escribir el subconjunto de los datos de vídeo recibidos en una primera memoria intermedia; y

medios para extraer datos de vídeo de una segunda memoria intermedia para escribir en el primer panel de visualización, en el que preferiblemente la primera memoria intermedia y la segunda memoria intermedia son memorias intermedias de líneas o memorias intermedias de tramas.

12. Aparato de comunicaciones según la reivindicación 9, 10 u 11, que comprende, además:

medios para obtener, en el segundo panel de visualización, el segundo subconjunto de datos de vídeo;

medios para eliminar en el segundo panel de visualización, una porción del segundo subconjunto de datos de vídeo;

medios para transportar una porción restante del segundo subconjunto de datos de vídeo a un tercer panel de visualización (108; 208; 306; 406) a una tercera velocidad (334); y

medios para emitir la porción eliminada a un segundo panel de visualización;

en el que la primera velocidad (308) es mayor que la segunda velocidad (322), y la segunda velocidad (322) es mayor que la tercera velocidad (334).

13. Un producto de programa informático, que comprende:

un medio legible por ordenador que comprende un conjunto de códigos que, cuando se ejecutan en un ordenador adecuado, hacen que el ordenador implemente el procedimiento según cualquiera de las reivindicaciones 1 a 8.

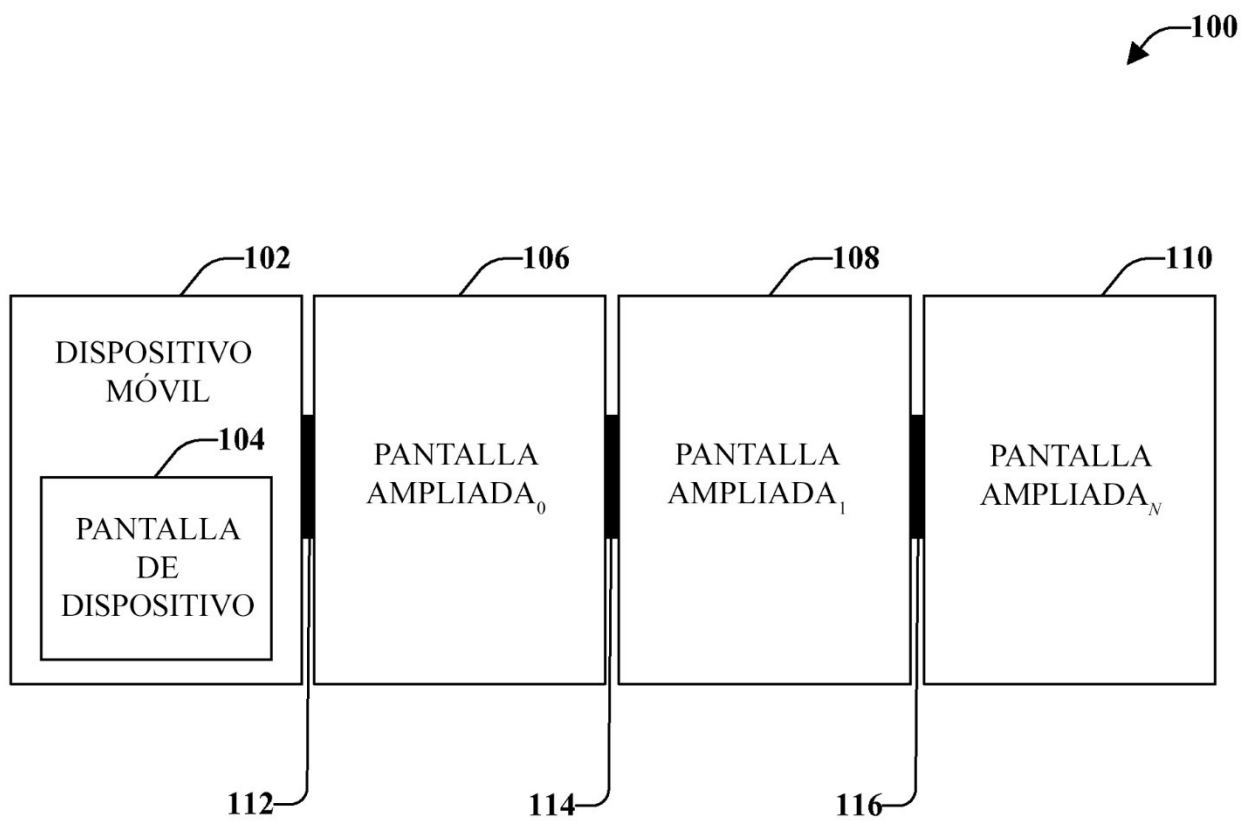


FIG. 1

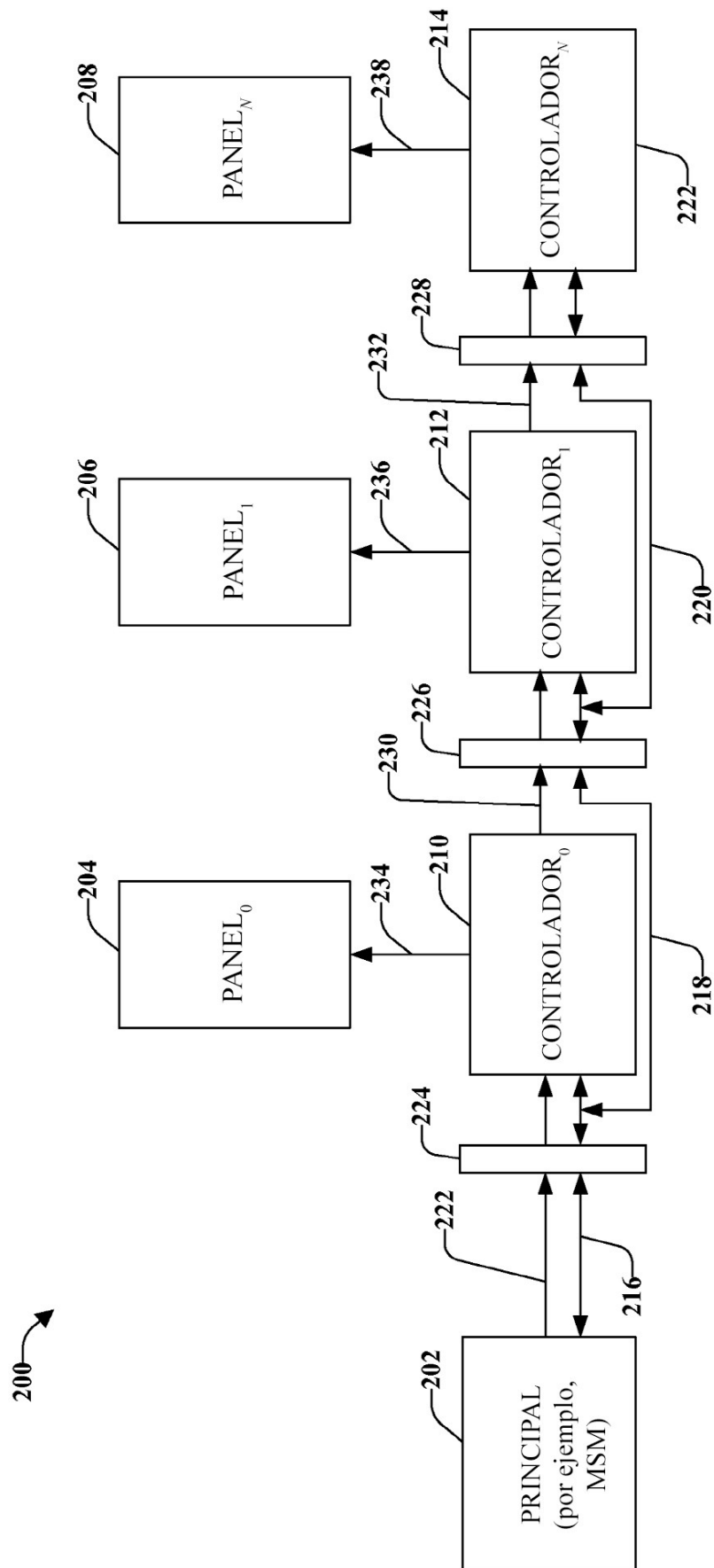


FIG. 2

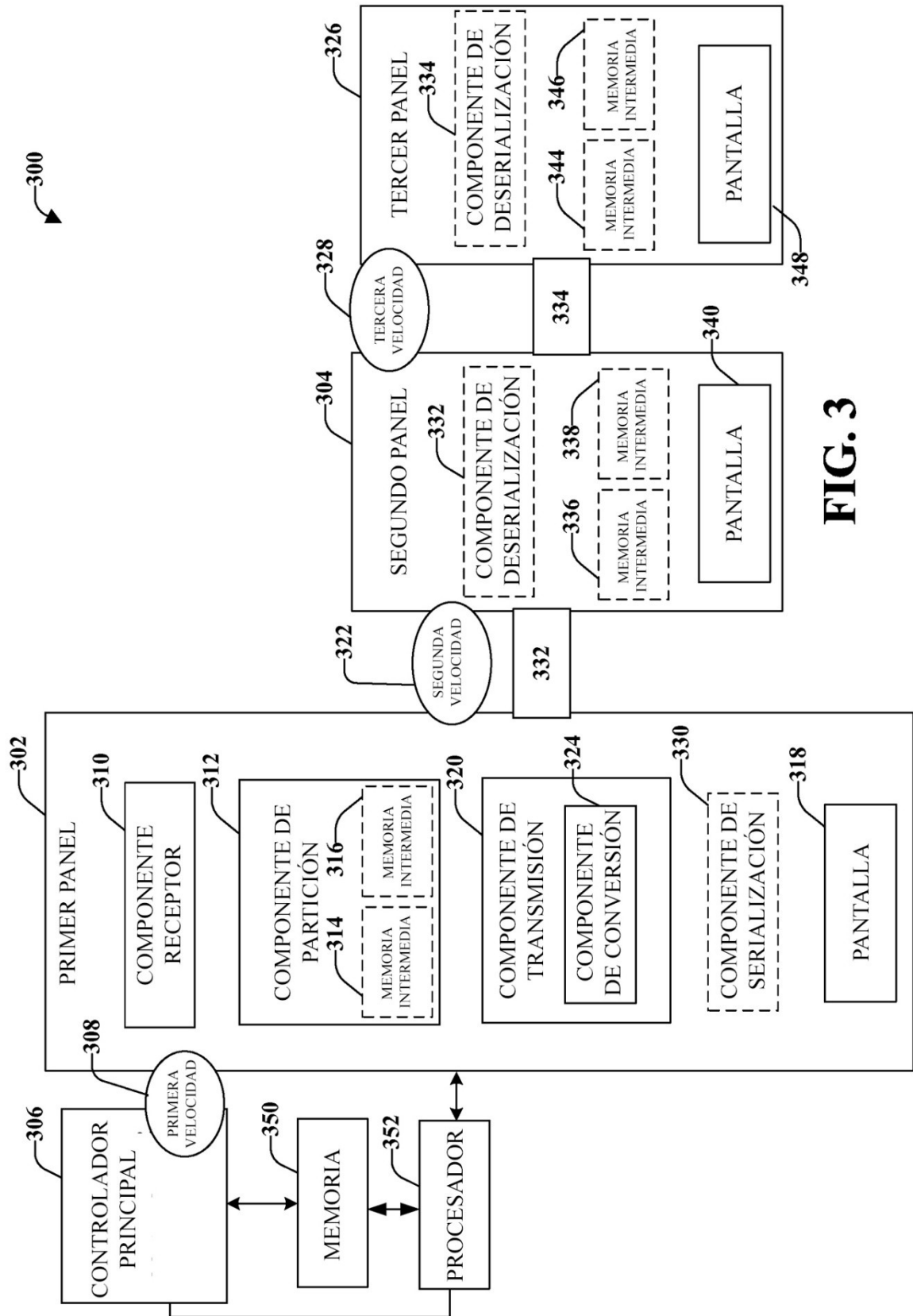


FIG. 3

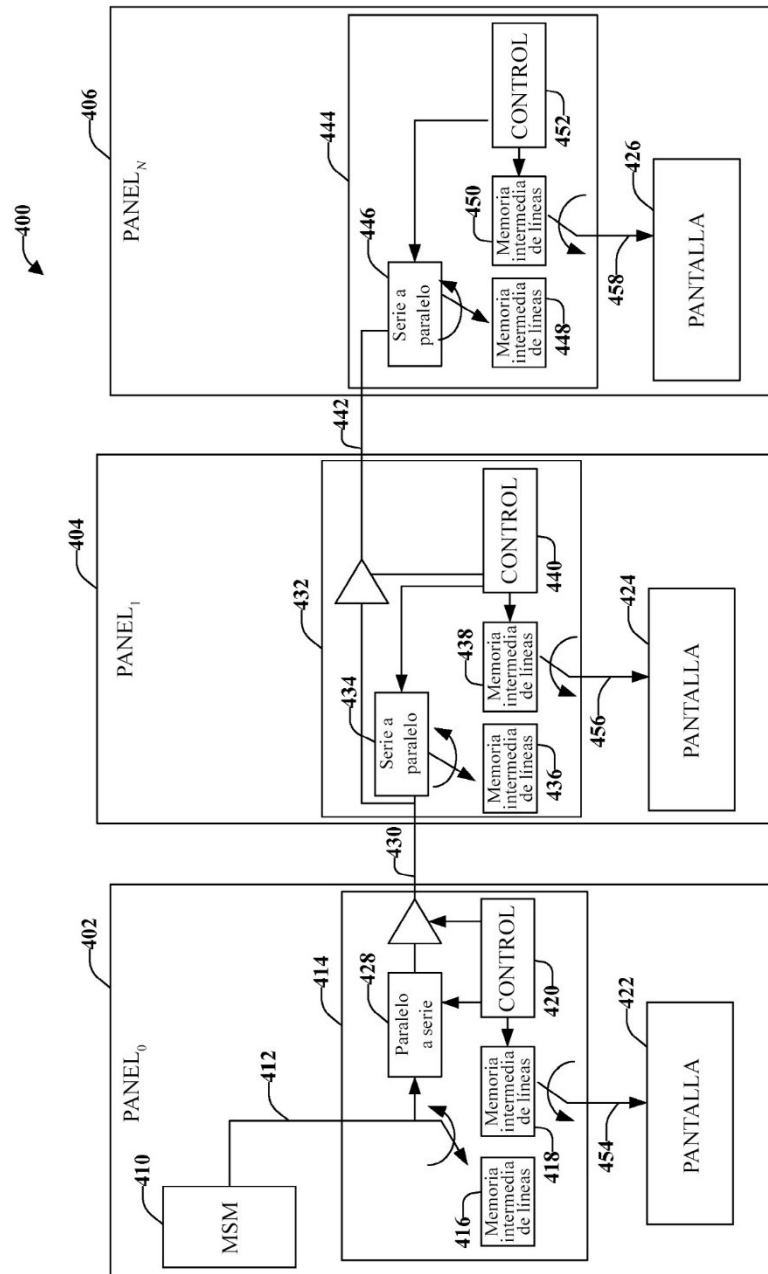


FIG. 4

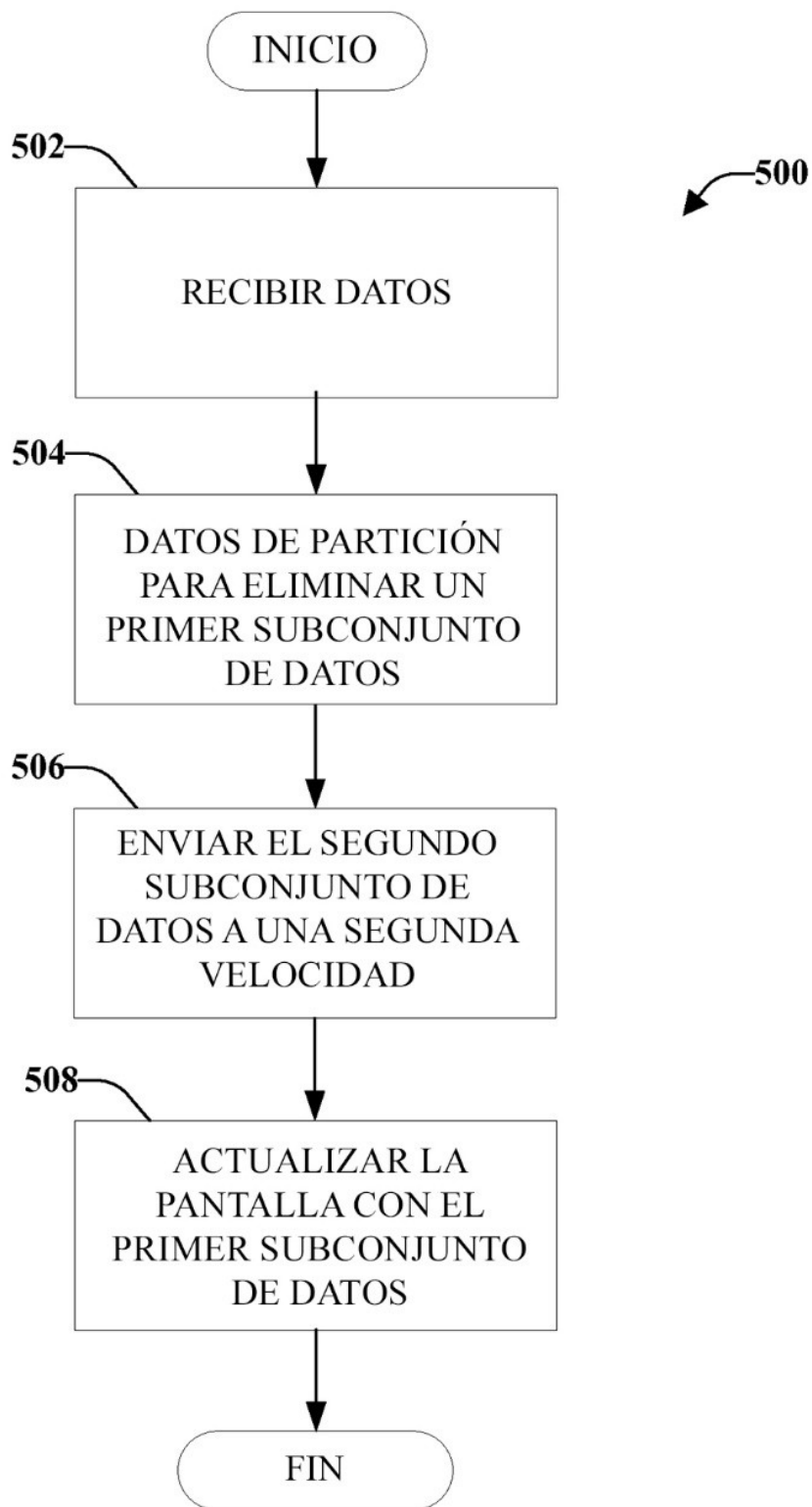


FIG. 5

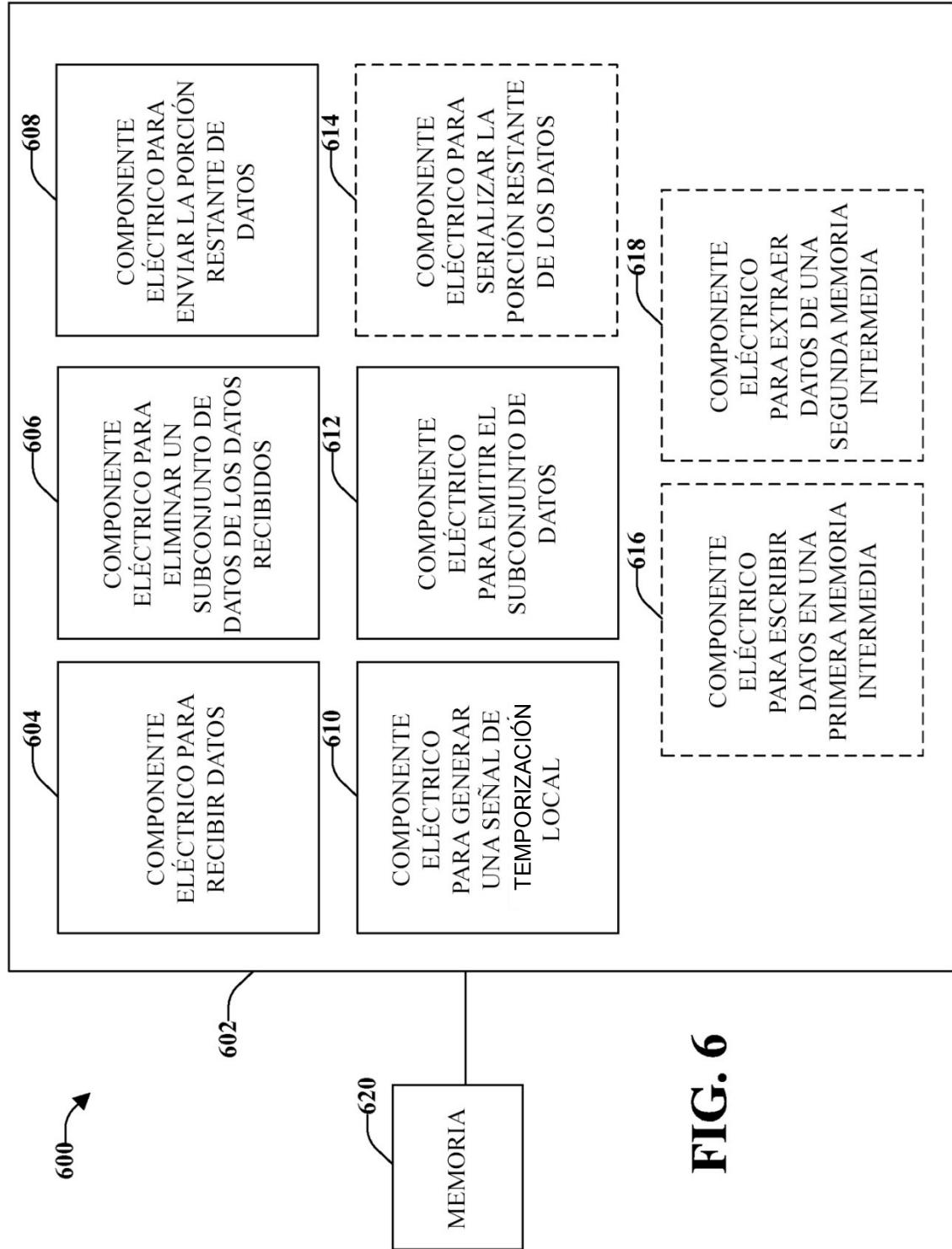


FIG. 6