

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 669 271**

51 Int. Cl.:

H04W 72/04 (2009.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **05.08.2013 PCT/US2013/053659**

87 Fecha y número de publicación internacional: **06.02.2014 WO14022861**

96 Fecha de presentación y número de la solicitud europea: **05.08.2013 E 13825921 (3)**

97 Fecha y número de publicación de la concesión europea: **28.03.2018 EP 2880802**

54 Título: **Multiplexación de información de estado del canal y de información de solicitud de repetición automática híbrida - reconocimiento**

30 Prioridad:

03.08.2012 US 201261679627 P
02.07.2013 US 201313934095

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
24.05.2018

73 Titular/es:

INTEL CORPORATION (100.0%)
2200 Mission College Boulevard
Santa Clara, CA 95052, US

72 Inventor/es:

HAN, SEUNGHEE;
HE, HONG;
FWU, JONG-KAE;
BASHAR, SHAFI;
CHATTERJEE, DEBDEEP y
HEO, YOUN HYOUNG

74 Agente/Representante:

LEHMANN NOVO, María Isabel

ES 2 669 271 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Multiplexación de información de estado del canal y de información de solicitud de repetición automática híbrida - reconocimiento.

Campo

- 5 Las realizaciones de la presente invención se refieren, en general, al campo de las comunicaciones inalámbricas y, más concretamente, a la multiplexación de información de estado del canal e información de solicitud de repetición automática híbrida - reconocimiento.

Antecedentes

- 10 En la Versión 10 del estándar de Evolución a Largo Plazo - Avanzada (LTE-A, por sus siglas en inglés) del Proyecto de Asociación de 3ª Generación (3GPP, por sus siglas en inglés), puede ocurrir un conflicto cuando un equipo de usuario se configura para la agregación de portadoras y la temporización para la transmisión de la solicitud de repetición automática híbrida - reconocimiento (HARQ-ACK por sus siglas en inglés) de múltiples células mediante el uso por un canal de control de enlace ascendente físico (PUCCH, por sus siglas en inglés) en formato 1 b con selección de canal y para CSI mediante el uso de PUCCH en formato 2 se superponen en la misma subtrama. En dicho caso, el EU deja caer la CSI y transmite la información HARQ-ACK mediante el uso de PUCCH en formato 1 b con selección de canal. Sin embargo, la caída frecuente de la CSI debido a la colisión entre la CSI y la información HARQ-ACK puede resultar en la pérdida de caudal de enlace descendente debido a la no disponibilidad de la realimentación de CSI apropiada.

- 20 El documento de QUALCOMM INCORPORATED: "On reducing periodic CSI dropping for CA operation", BORRADOR 3GPP; R1-122762 ON REDUCING PERIODIC CSI DROPPING FOR CA OPERATION, 3RD GENERATION PARTNERSHIP PROJECT (3GPP), MOBILE COMPETENCE CENTRE; 650, ROUTE DES LUCIOLES; F-06921 SOPHIA-ANTIPOLIS CEDEX; FRANCIA, vol. RAN WG1, no. Praga, República Checa; 12 mayo 2012, describe la utilización de PUCCH en formato 3 para transmitir la realimentación de CSI con y sin ACK/NACK/SR incluidos la multiplexación, establecimiento de prioridades, codificación y control de potencia.

- 25 El documento WO2011157098 describe un método para transmitir información en un canal de control de enlace ascendente físico (PUCCH) que incluye las siguientes etapas: un equipo de usuario (EU) selecciona información de la información de estado del canal (CSI, por sus siglas en inglés) para su transmisión (E1); la información seleccionada de la CSI se transmite en el PUCCH con una o ambas de la información de reconocimiento de retransmisión automática híbrida y una solicitud de planificación (E2), que permite a una estación base obtener no solo la información en la CSI sino también una o ambas de la información de reconocimiento de retransmisión automática híbrida y la solicitud de planificación del PUCCH.

- 35 El documento de ZTE: "Remaining Issues of UL Channel Combinations for Rel-10", BORRADOR 3GPP; R1-110808, 3RD GENERATION PARTNERSHIP PROJECT (3GPP), MOBILE COMPETENCE CENTRE; 650, ROUTE DES LUCIOLES; F-06921 SOPHIA-ANTIPOLIS CEDEX; FRANCIA, vol. RAN WG1, no. Taipéi, Taiwán; 15 febrero 2011, describe la multiplexación de CSI/SR periódicas y ACK/NACK en el escenario de la agregación de portadoras.

- 40 El documento WO2012057571 describe un método para la transmisión de la información de control de enlace ascendente en caso de que se construyan múltiples células, el cual comprende las siguientes etapas: recibir un PDCCH y/o un PDSCH; generar información de reconocimiento en el PDCCH y/o PDSCH; y, si la temporización de la transmisión de la información de reconocimiento y la temporización de la transmisión de la información de estado del canal colisionan entre sí, dejar caer la información de estado del canal y transmitir solo la información de reconocimiento, o transmitir la información de reconocimiento y la información de estado del canal juntas según una condición predeterminada.

Breve descripción de los dibujos

- 45 Las realizaciones se comprenderán inmediatamente a partir de la siguiente descripción detallada en conjunto con los dibujos anexos. Para facilitar la presente descripción, los numerales de referencia iguales designan elementos estructurales iguales.

Las realizaciones se ilustran a modo de ejemplo y no a modo de restricción en las figuras de los dibujos anexos.

La Figura 1 ilustra, de forma esquemática, un entorno de red según varias realizaciones.

- 50 La Figura 2 ilustra un método de transmisión de información de control de enlace ascendente (UCI, por sus siglas en inglés) según varias realizaciones.

La Figura 3 ilustra, de forma esquemática, un módulo transmisor según varias realizaciones.

La Figura 4 ilustra, de forma esquemática, un módulo transmisor según varias realizaciones.

La Figura 5 ilustra, de forma esquemática, un módulo codificador según varias realizaciones.

La Figura 6 ilustra un método de transmisión de información de control de enlace ascendente (UCI) según varias realizaciones.

5 La Figura 7 ilustra conceptos de modulación de fase según varias realizaciones.

La Figura 8 ilustra un método de transmisión de UCI según varias realizaciones.

La Figura 9 ilustra la multiplexación de UCI en PUSCH según varias realizaciones.

La Figura 10 ilustra, de forma esquemática, un sistema a modo de ejemplo según varias realizaciones.

Descripción detallada

10 Las realizaciones ilustrativas de la presente descripción incluyen, pero no se encuentran limitadas a, métodos, sistemas, medios legibles por ordenador y aparatos para la multiplexación de información de estado del canal (CSI) e información de solicitud de repetición automática híbrida - reconocimiento (HARQ-ACK). Las realizaciones descritas pueden mejorar el caudal del enlace descendente mientras reducen una pérdida de caída de CSI o información HARQ-ACK.

15 Varios aspectos de las realizaciones ilustrativas se describirán mediante el uso de términos comúnmente empleados por las personas con experiencia en la técnica para transmitir la esencia de su trabajo a otras personas con experiencia en la técnica. Sin embargo, será aparente para las personas con experiencia en la técnica que se pueden practicar realizaciones alternativas con algunos de los aspectos descritos solamente. A los fines explicativos, números, materiales y configuraciones específicas se han establecido con el fin de proveer una comprensión exhaustiva de las realizaciones ilustrativas. Sin embargo, será aparente para una persona con experiencia en la
20 técnica que se pueden practicar realizaciones alternativas sin los detalles específicos. En otras instancias, las características conocidas se omiten o simplifican para no complicar las realizaciones ilustrativas.

Además, varias funciones se describirán como múltiples funciones discretas, a su vez, en una manera que es más útil para comprender las realizaciones ilustrativas; sin embargo, el orden de la descripción no debe interpretarse
25 como uno que supone que dichas funciones son necesariamente dependientes de dicho orden. En particular, dichas funciones no necesitan llevarse a cabo en el orden de presentación.

La frase "en algunas realizaciones" se usa reiteradamente. La frase, en general, no se refiere a las mismas realizaciones; sin embargo, puede que sí lo haga. Las frases "que comprende(n)", "que tiene(n)" y "que incluye(n)" son sinónimos, a menos que el contexto indique lo contrario.

30 La frase "A y/o B" significa (A), (B) o (A y B). Las frases "A/B" y "A o B" significan (A), (B) o (A y B), similar a la frase "A y/o B".

Según su uso en la presente memoria descriptiva, el término "módulo" se refiere a, es parte de, o incluye componentes de hardware como, por ejemplo, un Circuito Integrado para Aplicaciones Específicas (ASIC, por sus siglas en inglés), un circuito electrónico, un circuito lógico, un procesador (compartido, dedicado o grupal) y/o
35 memoria (compartida, dedicada o grupal) que se configuran para proveer la funcionalidad descrita. En algunas realizaciones, el módulo puede ejecutar uno o más programas de software o firmware para proveer al menos parte de la funcionalidad descrita.

La Figura 1 ilustra, de forma esquemática, un entorno de red 100 según varias realizaciones. El entorno de red 100 incluye un equipo de usuario (EU) 104 acoplado, de forma inalámbrica, a una red de acceso por radio (RAN, por sus siglas en inglés) 108. La RAN 108 puede incluir una estación base de nodo mejorado (eNB, por sus siglas en inglés) 112 configurada para comunicarse con el EU 104 mediante una interfaz en el aire (OTA, por sus siglas en inglés). La RAN 108 puede ser parte de una red LTE Avanzada (LTE-A) 3GPP y puede hacerse referencia a ella como una red de acceso por radio terrestre universal evolucionado (EUTRAN, por sus siglas en inglés). En otras realizaciones, pueden utilizarse otras tecnologías de red de acceso por radio.

45 El EU 104 puede incluir un dispositivo de comunicación 116 que implementa varios protocolos de comunicación con el fin de efectuar la comunicación con la RAN 108. El dispositivo de comunicación 116 puede ser un chip, conjunto de chips u otra colección de circuitos programados y/o preconfigurados. En algunas realizaciones, el dispositivo de comunicación 116 puede incluir o ser parte de circuitos banda base, circuitos de transceptor de radio, etc.

El dispositivo de comunicación 116 puede incluir un módulo HARQ-ACK 120, un módulo de información de estado del canal (CSI) 124, y un módulo transmisor 128 acoplados entre sí, al menos como se muestra.

El módulo HARQ-ACK 120 puede implementar varios procesos HARQ. Por ejemplo, en algunas realizaciones, el módulo HARQ-ACK 120 puede determinar si los datos de enlace descendente se han recibido correctamente en un Canal Compartido de Enlace Descendente Físico (PDSCH, por sus siglas en inglés). El módulo HARQ-ACK 120 puede generar un tren de bits HARQ-ACK, que incluye bits de reconocimiento/reconocimiento negativo (ACK/NACK, por sus siglas en inglés), para indicar si las palabras de código de una transmisión de enlace descendente se han recibido con éxito. En algunas realizaciones, el módulo HARQ-ACK 120 puede generar un bit ACK/NACK para una transmisión de enlace descendente de una sola palabra de código y dos bits ACK/NACK para una transmisión de enlace descendente de dos palabras de código. Los bits ACK/NACK que corresponden a una transmisión PDSCH en la subtrama $i-k$ pueden transmitirse en la subtrama i . El valor k puede ser diferente en varias realizaciones y puede depender de, por ejemplo, un tipo de estructura de trama, una configuración de enlace ascendente/descendente (UL/DL, por sus siglas en inglés) de duplexación por división de tiempo (TDD, por sus siglas en inglés), etc. El valor k puede ser igual a cuatro en algunas realizaciones FDD. En algunas realizaciones, los procesos HARQ pueden ser según las especificaciones técnicas relevantes, por ejemplo, la Especificación Técnica (TS, por sus siglas en inglés) 3GPP 36.213 V10.6.0 (26 junio 2012).

El módulo CSI 124 puede controlar la generación y transmisión de varios componentes CSI que se relacionan con el estado del canal. Los componentes CSI pueden incluir, pero no se encuentran limitados a, un indicador de calidad de canal (CQI, por sus siglas en inglés), indicador de matriz de precodificación (PMI, por sus siglas en inglés), indicador de rango (RI, por sus siglas en inglés) e indicador de tipo de precodificación (PTI, por sus siglas en inglés). En algunas realizaciones, el EU 104 puede configurarse de forma semiestática por capas superiores para realimentar de manera periódica los diferentes componentes CSI en el PUCCH. En algunas realizaciones, la realimentación de CSI puede ser según las especificaciones técnicas relevantes, por ejemplo, 3GPP TS 36.213.

El módulo transmisor 128 puede acoplarse tanto al módulo HARQ-ACK 120 como al módulo CSI 124. El módulo transmisor 128 puede recibir un tren de bits HARQ del módulo HARQ-ACK 120 y un tren de bits CSI del módulo CSI 124. En algunas realizaciones, puede ocurrir un conflicto de planificación (o colisión) cuando se intenta codificar el tren de bits HARQ y el tren de bits CSI para la transmisión. Por ejemplo, ello puede ocurrir cuando el tren de bits CSI, que puede corresponder a una CSI periódica de una célula, se transmite mediante el uso de PUCCH en formato 2 y el tren de bits HARQ, que puede corresponder a HARQ-ACK de múltiples células, se transmite mediante el uso de PUCCH en formato 1b con selección de canal.

PUCCH en formato 2 puede usarse, por ejemplo, para informar el CQI/PMI de banda ancha y, en algunas realizaciones, puede incluir hasta 11 bits. La CSI transmitida por PUCCH en formato 2 puede ser la CSI final para cierto conjunto multipunto cooperativo (CoMP, por sus siglas en inglés) de enlace descendente (DL) y/o para cierta célula en servicio en un esquema de agregación de portadoras (CA, por sus siglas en inglés). De aquí en adelante, el caso de la CA puede suponerse en aras de la conveniencia; sin embargo, conceptos similares pueden ser igualmente aplicables para la realimentación de CSI CoMP DL, que puede requerir un número mayor de bits CSI que una función de una sola célula.

PUCCH en formato 1b con selección de canal puede usarse de modo que cierta información HARQ-ACK que se transmitirá se indica mediante la selección de uno de un número de recursos PUCCH posibles. PUCCH en formato 1b con selección de canal puede utilizarse para EU que no admiten más de cuatro bits ACK/NACK y se configuran con hasta dos portadoras de componentes (CC, por sus siglas en inglés) en un esquema CA. Los tamaños de carga útil para la información HARQ-ACK mediante el uso de PUCCH en formato 1b con selección de canal pueden variar de dos a cuatro bits.

Si un recurso de transmisión, por ejemplo, PUCCH en formato 2, que se usará tanto para la CSI como para HARQ-ACK, tiene un tamaño de carga útil de hasta, por ejemplo, 13 bits, entonces un conflicto de planificación puede ocurrir cuando un número total de bits de información de control de enlace ascendente (UCI), que puede incluir tanto bits ACK/NACK como bits CSI, es de más de 13 bits. Con hasta 11 bits para la CSI y hasta 4 bits para HARQ-ACK, la UCI puede incluir hasta 15 bits, por ejemplo.

Tras detectar un potencial conflicto de planificación, el módulo transmisor 128 puede llevar a cabo varios procesos de resolución en la transmisión de la UCI.

La Figura 2 ilustra un método 200 según algunas realizaciones. El método 200 puede llevarse a cabo por un módulo transmisor de un EU como, por ejemplo, el módulo transmisor 128 del EU 104. En algunas realizaciones, el EU puede incluir y/o tener acceso a uno o más medios legibles por ordenador que tienen instrucciones allí almacenadas, que, cuando se ejecutan, hacen que el EU, o el módulo transmisor 128, lleve a cabo parte de o todo el método 200.

A los fines de la presente descripción, A puede referirse a un número de bits UCI, el cual puede depender del formato de transmisión; A' puede referirse a un número de bits CSI (por ejemplo, $A' = 4, 5, \dots, 11$), C puede referirse a un tamaño máximo de carga útil que puede transmitirse mediante PUCCH en formato 2 (por ejemplo, $C = 11$ o 13), N puede referirse a un número de bits ACK/NACK para la selección de canal (por ejemplo, $N = 2, 3$ o 4), un tren

de bits CSI puede representarse mediante $a'_0, a'_1, a'_2, a'_3, \dots, a'_{A-1}$, y un tren de bits HARQ-ACK puede representarse mediante $a''_0, a''_1, \dots, a''_{N-1}$.

5 En 204, el método 200 puede incluir detectar un potencial conflicto de planificación. Según se ha mencionado más arriba, un potencial conflicto de planificación puede ocurrir cuando el tren de bits CSI se transmitirá mediante el uso de PUCCH en formato 2 y el tren de bits HARQ se transmitirá de forma simultánea mediante el uso de PUCCH en formato 1b con selección de canal. En algunas realizaciones, la detección de un potencial conflicto de planificación puede llevarse a cabo cuando se establece un parámetro particular. Por ejemplo, ello puede ocurrir cuando *simultaneousAckNackAndCQI*, o un parámetro actualizado como, por ejemplo, *simultaneousAckNackAndCQI-ChSel-rX* para PUCCH en formato 1b con selección de canal donde X es un número dependiente de la versión (p. ej., 12), es verdadero. En algunas realizaciones, el parámetro puede establecerse mediante la señalización RRC según se describe en 3GPP TS 36.331 v9.10.0 (14 marzo 2012), por ejemplo.

10 En 208, el método 200 puede incluir determinar un número de bits UCI que se transmitirán en una transmisión PUCCH de una subtrama. Según se ha mencionado más arriba, los bits UCI pueden incluir bits ACK/NACK y bits CSI. En algunas realizaciones, los bits UCI pueden además incluir uno o más bits de solicitud de planificación (SR, por sus siglas en inglés).

15 En 212, el método 200 puede incluir determinar si el número de bits UCI es mayor que un tamaño de carga útil capaz de transmitirse por la transmisión PUCCH de una subtrama. En varias realizaciones, una capacidad de carga útil de una transmisión PUCCH, que tiene formato 2, puede ser de 13 bits, dadas las capacidades de la codificación Reed-Muller (RM) actualmente disponible.

20 Si se determina que el número de bits UCI que se transmitirá no es mayor que el tamaño de carga útil, entonces el método 200 puede incluir, en 216, la codificación conjunta de bits CSI y bits ACK/NACK. Los bits CSI y ACK/NACK pueden multiplexarse juntos y codificarse de forma conjunta para la transmisión en, por ejemplo, un recurso de PUCCH en formato 2.

25 La Figura 3 ilustra un módulo transmisor 300 que puede multiplexar los bits CSI y ACK/NACK y codificarlos de manera conjunta en un recurso de PUCCH en formato 2 según algunas realizaciones. El módulo transmisor 300 puede ser similar a, y sustancialmente intercambiable con, el módulo transmisor 128. El módulo transmisor 300 puede ser una estructura de dominio temporal de PUCCH en formato 2 para el prefijo cíclico (CP, por sus siglas en inglés) normal. En otras realizaciones, pueden usarse otras estructuras.

30 Un módulo multiplexor 304 puede multiplexar el tren de bits CSI con el tren de bits de información HARQ-ACK para producir un tren de bits UCI, *a*, según la Ecuación 1.

$$[a_0, a_1, a_2, a_3, \dots, a_{A-1}] = [a'_0, a'_1, a'_2, a'_3, \dots, a'_{A-1}, a''_0, a''_1, \dots, a''_{N-1}] \quad \text{Ecuación 1}$$

35 Mientras la multiplexación de la Ecuación 1 se muestra con el tren de bits de información HARQ-ACK añadido al final del tren de bits CSI, otras realizaciones pueden usar otras maneras de multiplexación. Por ejemplo, en otra realización, el tren de bits CSI puede añadirse al final del tren de bits HARQ-ACK. En incluso otra realización, el tren de bits CSI y el tren de bits HARQ-ACK pueden intercalarse entre sí.

Si SR se transmitirá en la misma subtrama sin un canal compartido de enlace ascendente (UL-SCH, por sus siglas en inglés), la SR puede también multiplexarse con los bits CSI y ACK/NACK. En algunas realizaciones, el bit SR puede multiplexarse al final de los bits ACK/NACK. En algunas realizaciones, un bit SR '1' puede representar una SR positiva y un bit SR '0' puede representar una SR negativa.

40 El tren de bits UCI puede codificarse, por el módulo codificador 308, mediante el uso de la codificación RM, la codificación convolucional con bits de cola (TBCC, por sus siglas en inglés), o algún otro proceso de codificación apropiado para proveer un tren de bits codificado *b*. En algunas realizaciones, el tren de bits UCI puede codificarse según un código RM (20, A). Las palabras de código del código RM (20, A) pueden ser una combinación lineal de las 13 secuencias de base denotadas $M_{i,n}$ y definidas en la Tabla 1.

i	$M_{i,0}$	$M_{i,1}$	$M_{i,2}$	$M_{i,3}$	$M_{i,4}$	$M_{i,5}$	$M_{i,6}$	$M_{i,7}$	$M_{i,8}$	$M_{i,9}$	$M_{i,10}$	$M_{i,11}$	$M_{i,12}$
0	1	1	0	0	0	0	0	0	0	0	1	1	0
1	1	1	1	0	0	0	0	0	0	1	1	1	0
2	1	0	0	1	0	0	1	0	1	1	1	1	1

3	1	0	1	1	0	0	0	0	1	0	1	1	1
4	1	1	1	1	0	0	0	1	0	0	1	1	1
5	1	1	0	0	1	0	1	1	1	0	1	1	1
6	1	0	1	0	1	0	1	0	1	1	1	1	1
7	1	0	0	1	1	0	0	1	1	0	1	1	1
8	1	1	0	1	1	0	0	1	0	1	1	1	1
9	1	0	1	1	1	0	1	0	0	1	1	1	1
10	1	0	1	0	0	1	1	1	0	1	1	1	1
11	1	1	1	0	0	1	1	0	1	0	1	1	1
12	1	0	0	1	0	1	0	1	1	1	1	1	1
13	1	1	0	1	0	1	0	1	0	1	1	1	1
14	1	0	0	0	1	1	0	1	0	0	1	0	1
15	1	1	0	0	1	1	1	1	0	1	1	0	1
16	1	1	1	0	1	1	1	0	0	1	0	1	1
17	1	0	0	1	1	1	0	0	1	0	0	1	1
18	1	1	0	1	1	1	1	1	0	0	0	0	0
19	1	0	0	0	0	1	1	0	0	0	0	0	0

Tabla 1 - Secuencias de base para el código (20, A)

Los bits del tren de bits codificado pueden denotarse por $b_0, b_1, b_2, b_3, \dots, b_{B-1}$ donde $B=20$ y con

$$b_i = \sum_{n=0}^{A-1} (a_n \cdot M_{i,n}) \text{ mod } 2, \quad \text{Ecuación 2}$$

5 donde $i=0, 1, 2, \dots, B-1$.

El tren de bits codificado pueden aleatorizarse, por el módulo aleatorizador 312, con una secuencia de aleatorización específica para el EU, para proveer un tren de bits aleatorizado que tiene bits aleatorizados $\tilde{b}(0), \dots, \tilde{b}(19)$ según

$$\tilde{b}(i) = (b(i) + c(i)) \text{ mod } 2, \quad \text{Ecuación 3}$$

10 donde la secuencia de aleatorización $c(i)$ es una secuencia pseudoaleatoria (por ejemplo, una secuencia de Oro, secuencia de pseudoruido (PN, por sus siglas en inglés), secuencia Kasami, etc.). Un generador de secuencia de aleatorización, que puede ser parte de un módulo codificador 308, puede inicializarse con

$$c_{\text{inic}} = \left(\lfloor n_s / 2 \rfloor + 1 \right) \cdot \left(2N_{\text{ID}}^{\text{cél}} + 1 \right) \cdot 2^{16} + n_{\text{RNTI}} \quad \text{Ecuación 4}$$

al inicio de cada subtrama donde n_{RNTI} es un identificador temporal de red de radio celular (C-RNTI, por sus siglas en inglés).

5 Los bits aleatorizados $\tilde{b}(0), \dots, \tilde{b}(19)$ pueden modularse por el módulo modulador 312. En algunas realizaciones, el módulo modulador 314 puede emplear una modulación por desplazamiento de fase en cuadratura (QPSK, por sus siglas en inglés), lo cual resulta en un bloque de símbolos de modulación complejo-valorada $d(0), \dots, d(9)$.

Cada símbolo complejo-valorado $d(0), \dots, d(9)$ puede multiplicarse, por módulos multiplicadores 316₁₋₉, con una

secuencia de longitud desplazada $N_{\text{sec}}^{\text{PUCCH}} = 12$ de forma cíclica $r_{u,v}^{(\alpha_{\tilde{p}})}(n)$ para cada uno de los puertos de antena P usados para la transmisión PUCCH según

$$\begin{aligned} z^{(\tilde{p})}(N_{\text{sec}}^{\text{PUCCH}} \cdot n + i) &= \frac{1}{\sqrt{P}} d(n) \cdot r_{u,v}^{(\alpha_{\tilde{p}})}(i) \\ n &= 0, 1, \dots, 9 \\ i &= 0, 1, \dots, N_{\text{sc}}^{\text{RB}} - 1 \end{aligned}$$

Ecuaciones 5-7

10 donde $r_{u,v}^{(\alpha_{\tilde{p}})}(i)$ puede definirse por la sección 5.5.1 de 3GPP TS 36.211 v10.5.0 (26 junio 2012) con

$$M_{\text{sc}}^{\text{RS}} = N_{\text{sec}}^{\text{PUCCH}}.$$

Los recursos usados para la transmisión de PUCCH en formatos 2/2a/2b pueden identificarse por un índice de recursos $n_{\text{PUCCH}}^{(2,\tilde{p})}$ de los cuales el desplazamiento cíclico $\alpha_{\tilde{p}}(n_s, l)$ se determina según

$$\alpha_{\tilde{p}}(n_s, l) = 2\pi \cdot n_{\text{cs}}^{(\tilde{p})}(n_s, l) / N_{\text{sc}}^{\text{RB}}, \quad \text{Ecuación 8}$$

donde

$$n_{\text{cs}}^{(\tilde{p})}(n_s, l) = \left(n_{\text{cs}}^{\text{cél}}(n_s, l) + n'_{\tilde{p}}(n_s) \right) \bmod N_{\text{sc}}^{\text{RB}} \quad \text{Ecuación 9}$$

y

$$n'_{\tilde{p}}(n_s) = \begin{cases} n_{\text{PUCCH}}^{(2,\tilde{p})} \bmod N_{\text{sc}}^{\text{RB}} & \text{si } n_{\text{PUCCH}}^{(2,\tilde{p})} < N_{\text{sc}}^{\text{RB}} N_{\text{RB}}^{(2)} \\ \left(n_{\text{PUCCH}}^{(2,\tilde{p})} + N_{\text{cs}}^{(1)} + 1 \right) \bmod N_{\text{sc}}^{\text{RB}} & \text{de lo contrario} \end{cases} \quad \text{Ecuación 10}$$

20 para $n_s \bmod 2 = 0$ y por

$$n'_{\tilde{p}}(n_s) = \begin{cases} \left[N_{\text{sc}}^{\text{RB}} \left(n'_{\tilde{p}}(n_s - 1) + 1 \right) \right] \bmod \left(N_{\text{sc}}^{\text{RB}} + 1 \right) - 1 & \text{si } n_{\text{PUCCH}}^{(2,\tilde{p})} < N_{\text{sc}}^{\text{RB}} N_{\text{RB}}^{(2)} \\ \left(N_{\text{sc}}^{\text{RB}} - 2 - n_{\text{PUCCH}}^{(2,\tilde{p})} \right) \bmod N_{\text{sc}}^{\text{RB}} & \text{de lo contrario} \end{cases} \quad \text{Ecuación 11}$$

para $n_s \bmod 2 = 1$.

Para PUCCH en formatos 2a y 2b, admitidos para el prefijo cíclico normal solamente, el/los bit/s $b(20), \dots, b(M_{\text{bit}} - 1)$ puede/n modularse según se describe en la Tabla 2, lo cual resulta en un solo símbolo de modulación $d(10)$ usado

en la generación de la señal de referencia (RS, por sus siglas en inglés) para PUCCH en formato 2a y 2b según se describe en la sección 5.4.2 de 3GPP TS 36.211 v10.5.0.

PUCCH en formato	$b(20), \dots, b(M_{\text{bit}} - 1)$	$d(10)$
2a	0	1
	1	-1
2b	00	1
	01	$-j$
	10	j
	11	-1

Tabla 2

- 5 Los símbolos desplazados pueden entonces transformarse por los respectivos módulos de la Transformada Rápida de Fourier inversa 320_{1-9} para la transmisión en los respectivos bloques de recursos PUCCH. Como puede verse en la Figura 3, los bloques de recursos 1, 3, 4, 5 y 7 del primer y segundo intervalos pueden ser bloques de recursos PUCCH, mientras que los bloques de recursos 2 y 6 son bloques de recursos de señal de referencia de demodulación (DRS, por sus siglas en inglés) de PUCCH.
- 10 En otra realización, la codificación RM dual puede usarse para codificar conjuntamente los bits CSI y ACK/NACK. Aunque puede usarse cualquier codificación RM, por ejemplo, (32, O) o (20, A), (20, A) puede suponerse a los fines de la descripción.
- En otra realización que usa la codificación RM dual, un primer codificador RM puede usarse para la codificación de canal de la primera UCI y un segundo codificador RM puede usarse para la codificación de canal para una segunda UCI, donde la primera UCI pueden ser bits CSI y la segunda UCI pueden ser bits ACK/NACK o viceversa.
- 15 La Figura 4 ilustra un módulo transmisor 400 según algunas realizaciones. El módulo transmisor 400 puede ser similar a, y sustancialmente intercambiable con, el módulo transmisor 128. El módulo transmisor 400 puede configurarse para proveer codificación RM dual para PUCCH en formato 2.
- 20 El módulo transmisor 400 puede incluir un módulo multiplexor 404 para multiplexar el tren de bits CSI con el tren de bits ACK/NACK para producir el tren de bits UCI similar al descrito más arriba.
- El módulo transmisor 400 puede incluir un módulo segmentador 408 para segmentar el tren de bits UCI en dos partes. Cada segmento puede proveerse a un módulo codificador 412 y 416 respectivo. Los módulos codificadores 412 y 416 pueden ser codificadores RM (20, A) para codificar los trenes de bits segmentados.
- 25 El módulo transmisor 400 puede además incluir módulos moduladores 420 y 424 respectivamente acoplados a los módulos codificadores 412 y 416. Los módulos moduladores 420 y 424 pueden modular los trenes de bits codificados, con la modulación QPSK, por ejemplo, y proveer cinco símbolos QPSK cada uno.
- El módulo transmisor 400 puede además incluir un módulo mapeador 428 acoplado a los módulos moduladores 420 y 424 para recibir los símbolos QPSK. El módulo mapeador 428 puede, de manera alternativa, mapear los 10 símbolos QPSK como $d(0) - d(9)$ para la transmisión en recursos PUCCH en formato 2.
- 30 En algunas realizaciones, el módulo mapeador 428 puede ubicarse antes que los módulos moduladores 420 y 424. Dichas realizaciones pueden proveer una función de mapeo alternativa similar mediante el mapeo de dos bits desde cada segmento en una forma alternativa. Entonces, puede aplicarse la modulación QPSK.
- En algunas realizaciones, la codificación conjunta de los bits CSI y ACK/NACK puede llevarse a cabo con TBCC. Una TBCC con longitud de restricción de siete y una velocidad matriz de codificación de 1/3 pueden describirse más abajo.
- 35 La Figura 5 ilustra un módulo codificador 500 que puede usarse en el módulo transmisor 128 según varias realizaciones. El módulo codificador 500 puede ser un codificador convolucional con bits de cola con una velocidad matriz de codificación de 1/3 que tiene una sección de codificación 504 y una sección de concordancia de velocidad 508.
- 40 La sección de codificación 504 puede incluir módulos de retardo 512, acoplados, de manera serial, entre sí, de un registro de desplazamiento 514 acoplado a módulos sumadores 516, según se muestra. Un valor inicial del registro de desplazamiento 514 de la sección de codificación 504 puede establecerse en valores correspondientes a los

últimos seis bits de información de un tren de entrada, que puede ser el tren de bits UCI, de modo que las etapas inicial y final del registro de desplazamiento 514, correspondientes a las salidas del primer y último módulos de retardo 512, respectivamente, son iguales. Por lo tanto, al denotar el registro de desplazamiento 514 de la sección de codificación 504 mediante $s_0, s_1, s_2, \dots, s_5$, entonces el valor inicial del registro de desplazamiento puede establecerse en $s_i = C_{(K-1-i)}$.

Los trenes de salida de la sección de codificación, $d_k^{(0)}$, $d_k^{(1)}$ y $d_k^{(2)}$, pueden corresponder al primer, segundo y tercer trenes de paridad, respectivamente, como se muestra en la Figura 5.

La sección de concordancia de velocidad 508 puede incluir módulos intercaladores de subbloques 520, 524 y 528 acoplados a la sección de codificación 504 para recibir e intercalar, posteriormente, de manera respectiva, los trenes de salida de la sección de codificación 504.

La entrada de bits en los módulos intercaladores de subbloques 520, 524 y 528 puede denotarse mediante $d_0^{(i)}, d_1^{(i)}, d_2^{(i)}, \dots, d_{D-1}^{(i)}$, donde D es el número de bits. Los trenes intercalados pueden derivarse de la siguiente manera.

Primero, asignar $C_{\text{subbloque}}^{CC} = 32$ para que sea el número de columnas de una matriz. Las columnas de la matriz pueden numerarse $0, 1, 2, \dots, C_{\text{subbloque}}^{CC} - 1$ de izquierda a derecha.

Segundo, determinar un número de filas de la matriz $R_{\text{subbloque}}^{CC}$ mediante el descubrimiento de un entero mínimo $R_{\text{subbloque}}^{CC}$ de modo que $D \leq (R_{\text{subbloque}}^{CC} \times C_{\text{subbloque}}^{CC})$. Las filas de la matriz rectangular pueden numerarse $0, 1, 2, \dots, R_{\text{subbloque}}^{CC} - 1$ de arriba abajo.

Tercero, si $R_{\text{subbloque}}^{CC}$, entonces $N_D = (R_{\text{subbloque}}^{CC} \times C_{\text{subbloque}}^{CC} - D)$ bits ficticios pueden rellenarse de modo que $y_k = \langle \text{NULL} \rangle$ para $k = 0, 1, \dots, N_D - 1$. Entonces, $y_{N_D+k} = d_k^{(i)}$, $k = 0, 1, \dots, D - 1$, y la secuencia de bits y_k se escribe en

la $(R_{\text{subbloque}}^{CC} \times C_{\text{subbloque}}^{CC})$ matriz fila por fila comenzando por el bit y_0 en la columna 0 o fila 0:

$$\begin{bmatrix} y_0 & & y_1 & & y_2 & & \dots & & y_{C_{\text{subbloque}}^{CC}-1} \\ & y_{C_{\text{subbloque}}^{CC}} & & y_{C_{\text{subbloque}}^{CC}+1} & & y_{C_{\text{subbloque}}^{CC}+2} & & \dots & y_{2C_{\text{subbloque}}^{CC}-1} \\ & \vdots & & \vdots & & \vdots & & \ddots & \vdots \\ y_{(R_{\text{subbloque}}^{CC}-1) \times C_{\text{subbloque}}^{CC}} & & y_{(R_{\text{subbloque}}^{CC}-1) \times C_{\text{subbloque}}^{CC}+1} & & y_{(R_{\text{subbloque}}^{CC}-1) \times C_{\text{subbloque}}^{CC}+2} & & \dots & & y_{(R_{\text{subbloque}}^{CC}-1) \times C_{\text{subbloque}}^{CC}-1} \end{bmatrix}$$

Cuarto, llevar a cabo la permutación entre columnas para la matriz según el patrón $\langle P(j) \rangle_{j \in \{0, 1, \dots, C_{\text{subbloque}}^{CC}-1\}}$ que se muestra en la Tabla 3,

Número de columnas	Patrón de permutación entre columnas $\langle P(0), P(1), \dots, P(C_{\text{subbloque}}^{CC}-1) \rangle$
$C_{\text{subbloque}}^{CC}$	
32	$\langle 1, 17, 9, 25, 5, 21, 13, 29, 3, 19, 11, 27, 7, 23, 15, 31, 0, 16, 8, 24, 4, 20, 12, 28, 2, 18, 10, 26, 6, 22, 14, 30 \rangle$

Tabla 3 - Permutación entre columnas para el módulo intercalador de subbloques

donde $P(j)$ es una posición de columna original de la $j^{\text{ésima}}$ columna permutada. Después de la permutación de las

columnas, la matriz permutada entre columnas $\left(R_{\text{subbloque}}^{CC} \times C_{\text{subbloque}}^{CC} \right)$ puede ser igual a:

$$5 \quad \begin{bmatrix} y_{P(0)} & y_{P(1)} & y_{P(2)} & \cdots & y_{P(C_{\text{subbloque}}^{CC}-1)} \\ y_{P(0)+C_{\text{subbloque}}^{CC}} & y_{P(1)+C_{\text{subbloque}}^{CC}} & y_{P(2)+C_{\text{subbloque}}^{CC}} & \cdots & y_{P(C_{\text{subbloque}}^{CC}-1)+C_{\text{subbloque}}^{CC}} \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ y_{P(0)+(R_{\text{subbloque}}^{CC}-1) \times C_{\text{subbloque}}^{CC}} & y_{P(1)+(R_{\text{subbloque}}^{CC}-1) \times C_{\text{subbloque}}^{CC}} & y_{P(2)+(R_{\text{subbloque}}^{CC}-1) \times C_{\text{subbloque}}^{CC}} & \cdots & y_{P(C_{\text{subbloque}}^{CC}-1)+(R_{\text{subbloque}}^{CC}-1) \times C_{\text{subbloque}}^{CC}} \end{bmatrix}$$

Quinto, la salida de los módulos intercaladores de subbloques 520, 524 y 528 puede ser la secuencia de bits leída

columna por columna a partir de la matriz permutada entre columnas $\left(R_{\text{subbloque}}^{CC} \times C_{\text{subbloque}}^{CC} \right)$. Los bits después del

intercalado de subbloques pueden denotarse mediante $\left(R_{\text{subbloque}}^{CC} \times C_{\text{subbloque}}^{CC} \right)$, donde $v_0^{(i)}$ corresponde a $y_{P(0)}$,

$v_1^{(i)}$ a $y_{P(0)+C_{\text{subbloque}}^{CC}}$... y $K_{\Pi} = \left(R_{\text{subbloque}}^{CC} \times C_{\text{subbloque}}^{CC} \right)$. Los trenes intercalados, como se muestra en la Figura

10 5, pueden incluir $v_k^{(0)}$, $v_k^{(1)}$, y $v_k^{(2)}$ respectivamente provistos por módulos intercaladores de subbloques 520, 524 y 528.

Los módulos intercaladores de subbloques 520, 524 y 528 también pueden usarse en el intercalado de símbolos de modulación PDCCH. En dicho caso, la secuencia de bits de entrada puede incluir un cuádruplete de símbolos PDCCH.

15 La sección de concordancia de velocidad 508 puede además incluir un módulo de recolección de bits 532 acoplado a los módulos intercaladores de subbloques 520, 524 y 528 para recibir los trenes intercalados y un módulo de selección y eliminación de bits 536 acoplado al módulo de recolección de bits 532.

El módulo de recolección de bits 532 puede proveer una memoria intermedia circular virtual para proveer un tren de bits de recolección de bits que tiene una longitud de $K_w = 3K_{\Pi}$ que se genera de la siguiente manera:

$$20 \quad w_k = v_k^{(0)} \text{ para } k = 0, \dots, K_{\Pi} - 1$$

$$w_{K_{\Pi}+k} = v_k^{(1)} \text{ para } k = 0, \dots, K_{\Pi} - 1, \text{ y}$$

$$w_{2K_{\Pi}+k} = v_k^{(2)} \text{ para } k = 0, \dots, K_{\Pi} - 1.$$

La secuencia de bits de salida de concordancia de velocidad puede ser e_k , $k=0, 1, \dots, E-1$, en donde E denota la longitud de la secuencia de salida de concordancia de velocidad. El módulo de selección y eliminación de bits 536 puede generar la secuencia de bits de salida de concordancia de velocidad mediante el siguiente algoritmo.

25

Establecer $k=0$ y $j=0$
 mientras $\{k < E\}$
 si $w_{j \bmod K_w} \neq \langle NULL \rangle$
 $e_k = w_{j \bmod K_w}$
 $k=k+1$
 finalizar si

 $j=j+1$
 finalizar mientras.

Con referencia, nuevamente, a la Figura 2, si se determina, en 212, que el número de bits UCI que se transmitirán es mayor que la capacidad de carga útil, entonces el método 200 puede incluir, en 220, descartar bits CSI y codificar bits ACK/NACK para la transmisión mediante el uso de PUCCH en formato 1b con selección de canal. Mientras algunas realizaciones pueden incluir descartar bits ACK/NACK en lugar de bits CSI, normalmente los bits ACK/NACK se asocian a una prioridad relativamente más alta y, por lo tanto, no se descartarán.

En algunas realizaciones, solo algunos de los bits CSI pueden descartarse. En dichos casos, una regla de caída puede implementarse con el fin de proveer una prioridad relativa entre los bits CSI. Por ejemplo, CSI puede priorizarse según un tipo de informe de PUCCH asociado a la información CSI específica. Por ejemplo, los tipos de informes 3 (RI), 5 (RI/primer PMI), 6 (RI/PTI), y 2a (primer PMI de banda ancha), pueden asociarse a una primera prioridad; los tipos de informes 2 (CQI/PMI de banda ancha), 2b (primer PMI de banda ancha), 2c (CQI de banda ancha, primer PMI, segundo PMI), y 4 (CQI de banda ancha) pueden asociarse a una segunda prioridad; y los tipos de informes 1 (CQI de subbanda) y 1a (CQI de subbanda/segundo PMI) pueden asociarse a una tercera prioridad. El tipo específico de CSI se muestra entre paréntesis. Por consiguiente, la CSI de tercera prioridad se dejará caer antes que la CSI de segunda prioridad y la CSI de segunda prioridad se dejará caer antes que la CSI de primera prioridad. Entre los tipos de informes con igual prioridad, la prioridad de una célula puede reducirse mientras un índice de células en servicio correspondiente (por ejemplo, *ServCellIndex*) aumenta. Es decir, cuanto más bajo sea el índice de células, más alta será la prioridad.

La codificación de los bits ACK/NACK, y cualquier bit CSI y/o SR restante, puede llevarse a cabo mediante el uso de la codificación RM o TBCC como, por ejemplo, la codificación que se muestra y describe más arriba.

En algunas realizaciones, si el número de bits UCI incluye un bit SR y es mayor que el tamaño de carga útil y si SR es positiva, los bits ACK/NACK pueden transmitirse en el recurso SR PUCCH y CSI puede dejarse caer.

La Figura 6 ilustra un método 600 según otras realizaciones. El método 600 puede llevarse a cabo por un módulo transmisor de un EU como, por ejemplo, el módulo transmisor 128 del EU 104. En algunas realizaciones, el EU puede incluir y/o tener acceso a uno o más medios legibles por ordenador que tienen instrucciones allí almacenadas, que, cuando se ejecutan, hacen que el EU, o el módulo transmisor 128, lleve a cabo parte de o todo el método 600.

En 604, el método 600 puede incluir detectar un potencial conflicto de planificación. Según se ha mencionado más arriba, un potencial conflicto de planificación puede ocurrir cuando el tren de bits CSI se transmitirá mediante el uso de PUCCH en formato 2 y el tren de bits HARQ se transmitirá mediante el uso de PUCCH en formato 1b con selección de canal.

En 608, el método 600 puede incluir determinar un número de bits UCI que se transmitirán en una transmisión PUCCH de una subtrama.

En 612, el método 600 puede incluir determinar si el número de bits UCI es mayor que la capacidad de carga útil de la transmisión PUCCH de una subtrama. En varias realizaciones, la capacidad de carga útil de una transmisión PUCCH en formato 2 puede ser de 13 bits, dadas las capacidades de la codificación RM actualmente disponible.

Si se determina que el número de bits UCI que se transmitirán no es mayor que la capacidad de carga útil, entonces el método 600 puede incluir, en 616, la codificación conjunta de bits CSI y bits ACK/NACK. Ello puede llevarse a cabo de forma similar a la descrita más arriba con respecto a 216 del método 200.

Si se determina, en 612, que el número de bits UCI que se transmitirán es mayor que la capacidad de carga útil, entonces el método 600 puede incluir, en 620, el agrupamiento de bits ACK/NACK. En algunas realizaciones, si el número de bits ACK/NACK es mayor que dos, pueden comprimirse (o agruparse) para hacer que el número de bits ACK/NACK no sea mayor que dos.

- 5 Si el módulo transmisor se configura para la duplexación por división de frecuencia (FDD, por sus siglas en inglés), el agrupamiento espacial por célula en servicio puede aplicarse. Un bit más significativo (MSB, por sus siglas en inglés) puede representar HARQ-ACK agrupado de forma espacial para una célula primaria (PCell) y un bit menos significativo (LSB, por sus siglas en inglés) puede representar HARQ-ACK agrupado de forma espacial para una célula secundaria (SCell). El agrupamiento puede llevarse a cabo por una función lógica AND. Por ejemplo, un ACK y NACK/transmisión discontinua (DTX) puede mapearse hacia 1 y 0, respectivamente. La función lógica AND para la representación de bits puede entonces aplicarse de la siguiente manera:

- ACK, ACK → HARQ-ACK agrupado es ACK;
 ACK, NACK/DTX → HARQ-ACK agrupado es NACK;
 NACK/DTX, ACK → HARQ-ACK agrupado es NACK; y
 15 NACK/DTX, NACK/DTX → HARQ-ACK agrupado es NACK.

Por consiguiente, cuatro bits ACK/NACK (dos para PCell y dos para SCell) pueden comprimirse en dos bits ACK/NACK agrupados (uno para PCell y uno para SCell).

Mientras el agrupamiento de más arriba describe el uso de una función lógica AND, otras realizaciones pueden usar otras funciones lógicas como, por ejemplo, una función lógica OR.

- 20 Si el módulo transmisor se configura para la duplexación por división de tiempo (TDD), el número de un contador ACK puede usarse para la función de agrupamiento. El valor de $b(0)$, $b(1)$ puede generarse según la Tabla 4 a partir

de $N_{SPS} + \sum_{c=0}^{N_{células}^{DL}-1} U_{DAI,c}$ respuestas HARQ-ACK que incluyen ACK en respuesta a PDCCH que indica la liberación SPS de enlace descendente mediante el agrupamiento HARQ-ACK espacial a lo largo de múltiples palabras de código dentro de cada transmisión PDSCH para todas las células en servicio $N_{células}^{DL}$. Para las configuraciones

- 25 TDD UL-DL 1-6, si $\sum_{c=0}^{N_{células}^{DL}-1} U_{DAI,c} > 0$ y $V_{DAI,c}^{DL} \neq (U_{DAI,c} - 1) \bmod 4 + 1$ para una célula en servicio c , el EU puede detectar que al menos una asignación de enlace descendente se ha perdido.

<p style="text-align: center;">Número de ACK entre múltiples</p> <p style="text-align: center;">$(N_{SPS} + \sum_{c=0}^{N_{células}^{DL}-1} U_{DAI,c})$</p> <p style="text-align: center;">respuestas HARQ-ACK</p>	<p style="text-align: center;">$b(0), b(1)$</p>
0 o Nada (el EU detecta que al menos una asignación DL se ha perdido)	0, 0
1	1, 1
2	1, 0
3	0, 1
4	1, 1
5	1, 0
6	0, 1
7	1, 1
8	1, 0

9	0, 1
---	------

Tabla 4 - Mapeo entre múltiples respuestas HARQ-ACK y $b(0)$, $b(1)$

N_{SPS} puede ser el número de transmisiones PDSCH sin un PDCCH correspondiente dentro de la(s) subtrama(s) $n-k$ en la célula en servicio c , donde $k \in K$ (0 o 1).

5 $N_{células}^{DL}$ puede ser el número de células en servicio DL configuradas (con selección de canal, dicho valor es 2).

$V_{DAI,c}^{DL}$ puede ser el valor del índice de asignación de enlace descendente (DAI, por sus siglas en inglés) en PDCCH con DCI en formato 1/1A/1B/1D/2/2A/2B/2C detectado por el EU según la Tabla 5 en la subtrama $n-k_m$ en la célula en servicio c , donde k_m es el valor más pequeño en el conjunto K , definido en la Tabla 6 de modo que el EU detecta un DCI en formato 1/1A/1B/1D/2/2A/2B/2C según se define en 3GPP TS 36.213.

DAI MSB, LSB	V_{DAI}^{UL} o V_{DAI}^{DL}	Número de subtramas con transmisión PDSCH y con PDCCH/EPDCCH que indican la liberación de DL SPS
0,0	1	1 o 5 o 9
0,1	2	2 o 6
1,0	3	3 o 7
1,1	4	0 o 4 u 8

10

Tabla 5 - Valor de Índice de Asignación de Enlace Descendente

Configuración UL/DL	Subtrama n									
	0	1	2	3	4	5	6	7	8	9
0	-	-	6	-	4	-	-	6	-	4
1	-	-	7, 6	4	-	-	-	7, 6	4	-
2	-	-	8, 7, 4, 6	-	-	-	-	8, 7, 4, 6	-	-
3	-	-	7, 6, 11	6, 5	5, 4	-	-	-	-	-
4	-	-	12, 8, 7, 11	6, 5, 4, 7	-	-	-	-	-	-
5	-	-	13, 12, 9, 8, 7, 5, 4, 11, 6	-	-	-	-	-	-	-
6	-	-	7	7	5	-	-	7	7	-

Tabla 6 - Índice de conjunto de asociación de enlace descendente K : para $\{k_0, k_1, \dots, k_{M-1}\}$ TDD

15 $U_{DAI,c}$ puede ser el número total de PDCCH con transmisión/es PDSCH asignada/s y PDCCH que indican la liberación de SPS de enlace descendente detectada por el EU dentro de la(s) subtrama(s) $n-k$ en la célula en servicio c , donde $k \in K$.

Con referencia, nuevamente, a la Figura 6, tras agrupar los bits ACK/NACK en 620, el método 600 puede incluir, en 624, transmitir los bits ACK/NACK agrupados y los bits CSI. Los HARQ-ACK agrupados pueden transmitirse ya sea mediante modulación de fase en una segunda señal de referencia (RS) mediante el uso de PUCCH en formato 2 o mediante la codificación conjunta de CSI y HARQ-ACK agrupados mediante el uso de PUCCH en formato 2. La codificación conjunta puede ser TBCC, codificación RM o codificación RM dual, similar a la descrita más arriba.

En otra realización, el proceso de modulación de fase puede usarse para un caso CP normal y el proceso de codificación conjunta, por ejemplo, TBCC, puede usarse para CP extendido dado que el número de símbolos RS en un intervalo para CP extendido es uno que no se encuentra disponible para la modulación RS. La presente realización puede describirse en mayor detalle más abajo con respecto a la Figura 8. Si SR también es parte de la UCI, entonces SR puede tratarse como parte de los bits ACK/NACK. Si un bit SR no es parte de la UCI y una solicitud de planificación es positiva, entonces HARQ-ACK agrupados pueden transmitirse en un recurso SR.

En algunas realizaciones, la modulación de fase puede aplicarse de la siguiente manera. Para PUCCH en formatos 2a y 2b, admitidos para el prefijo cíclico normal solamente, los bits $b(20), \dots, b(M_{bit} - 1)$ pueden modularse según se describe en la Tabla 7, lo cual resulta en un solo símbolo de modulación $d(10)$ usado en la generación de la señal de referencia para PUCCH en formato 2a y 2b. Dado que los bits HARQ-ACK más arriba agrupados pueden ser dos, M_{bit} puede ser 22. Es decir, $b(20)$ y $b(21)$ pueden ser bits HARQ-ACK agrupados.

PUCCH en formato	$b(20), \dots, b(M_{bit} - 1)$	$d(10)$
2a	0	1
	1	-1
2b	00	1
	01	-j
	10	j
	11	-1

Tabla 7 - Símbolo de modulación $d(10)$ para PUCCH en formatos 2a y 2b

La Figura 7 ilustra la modulación de fase mediante el uso de PUCCH en formato 2b según algunas realizaciones. Como puede verse en la Figura 7, la segunda RS de cada intervalo puede modularse por $d(10)$ para transmitir los HARQ-ACK agrupados.

En incluso otra realización, para CP normal, puede usarse un esquema híbrido, mientras que la codificación conjunta se usa para CP extendido. Un esquema híbrido puede implicar una primera función en la cual estados mapeados de HARQ-ACK se desarrollan mediante el uso, por ejemplo, de la compresión de dominio temporal. Ello puede resultar en cuatro bits ACK/NACK agrupados, b_0, b_1, b_2 y b_3 . Un primer conjunto de los bits ACK/NACK agrupados, por ejemplo, dos bits, b_0 y b_1 , pueden codificarse de forma conjunta con bits CSI, mientras un segundo conjunto de los bits ACK/NACK agrupados, por ejemplo, los dos bits restantes, b_2 y b_3 , pueden codificarse de forma separada. El primer conjunto codificado puede modularse en un símbolo de no referencia, mientras que el segundo conjunto codificado puede modularse con un símbolo RS en un segundo intervalo de PUCCH en formato 2.

Los métodos 200 y 600 de más arriba describen, respectivamente, que, cuando un número de bits UCI es mayor que una capacidad de carga útil de una transmisión PUCCH en formato 2, por ejemplo, los bits CSI pueden dejarse caer o los bits ACK/NACK pueden agruparse. Sin embargo, en otras realizaciones, los bits UCI pueden codificarse de manera conjunta mediante el uso de TBCC, lo cual, en algunas realizaciones, puede aumentar la capacidad de carga útil a 15 o incluso 20 bits.

La Figura 8 ilustra un método 800 según otra realización. El método 200 puede llevarse a cabo por un módulo transmisor de un EU como, por ejemplo, el módulo transmisor 128 del EU 104. En algunas realizaciones, el EU puede incluir y/o tener acceso a uno o más medios legibles por ordenador que tienen instrucciones allí almacenadas, que, cuando se ejecutan, hacen que el EU, o el módulo transmisor 128, lleve a cabo parte de o todo el método 200.

El método 800 puede incluir, en 804, reconocer una potencial colisión entre la transmisión de CSI periódica y HARQ-ACK en una subtrama. En algunas realizaciones, ello puede ser similar a determinar un potencial conflicto de planificación según se describe más arriba.

En 808, el método 800 puede incluir determinar un número de bits UCI que se transmitirán.

En 812, el método 800 puede incluir determinar si el número de bits UCI es mayor que la capacidad de carga útil de una subtrama mediante el uso de PUCCH en formato 2, por ejemplo.

5 Si, en 812, se determina que el número de bits UCI no es mayor que la capacidad de carga útil, entonces el método 800 puede incluir, en 816, la codificación conjunta de los bits UCI, mediante el uso de TBCC, por ejemplo, y la modulación de ellos en símbolos de no referencia de la subtrama. Otras realizaciones descritas en la presente memoria pueden modular, de forma similar, los bits UCI codificados de manera conjunta en los símbolos de no referencia de la subtrama.

10 Si, en 812, se determina que el número de bits UCI es mayor que la capacidad de carga útil, entonces el método 800 puede incluir, en 820, determinar si se usa un CP extendido.

Si, en 820, se determina que se usa un CP extendido, entonces el método 800 puede funcionar en bucle hacia atrás para codificar de forma conjunta los bits UCI y modularlos en símbolos de no referencia de la subtrama en 816.

Si, en 820, se determina que no se usa un CP extendido (por ejemplo, se usa un CP normal), entonces el método puede incluir, en 824, el agrupamiento de bits ACK/NACK y la codificación de bits CSI.

15 Siguiendo a 824, el método 800 puede incluir, en 828, modular bits ACK/NACK agrupados en un segundo símbolo de referencia de la subtrama y bits CSI codificados en símbolos de no referencia.

20 En un procedimiento HARQ-ACK general, el tamaño del libro de códigos HARQ-ACK puede determinarse por un nivel de configuración de control de recursos de radio (RRC, por sus siglas en inglés) como, por ejemplo, el número de células en servicio configuradas y modos de transmisión configurados. Por otro lado, el informe de CSI puede llevarse a cabo para las células activadas solamente por un elemento de control (CE, por sus siglas en inglés) de control de acceso al medio (MAC, por sus siglas en inglés). En general, el cambio por CE MAC es más frecuente que por RRC. En Ver-10 de LTE-A3GPP, el informe de CSI en un período transitorio por activación/desactivación puede ignorarse por el eNB dado que la información puede no estar disponible hasta que el eNB sepa que el EU recibe con éxito el CE MAC. Sin embargo, con la codificación conjunta de HARQ-ACK y CSI, los contenidos no pueden ignorarse fácilmente dado que HARQ-ACK no puede ignorarse debido a su importancia. Dichas situaciones pueden manejarse de la siguiente manera. Según su uso más abajo, "multiplexación de CSI y HARQ-ACK" puede referirse a la codificación conjunta de bits CSI y ACK/NACK, por ejemplo.

30 En algunas realizaciones, en caso de multiplexación de información CSI y HARQ-ACK, el tamaño de carga útil puede ser un valor predeterminado, por ejemplo, 13 bits, que corresponde a la capacidad de carga útil de PUCCH en formato 2. Cualquier bit de información restante, diferente de los bits CSI y ACK/NACK, puede rellenarse por un bit predeterminado o patrón de bits, por ejemplo, todos "0". Un eNB puede decodificar el PUCCH según el valor predeterminado. Por consiguiente, incluso si el eNB asume un tamaño de carga útil CSI incorrecto, la información HARQ-ACK puede sobrevivir.

35 En algunas realizaciones, en caso de multiplexación de CSI y HARQ-ACK, una concatenación puede llevarse a cabo según un orden predefinido para asegurar la fiabilidad de la información HARQ-ACK. En algunas realizaciones, los bits CSI pueden anexarse al final de una secuencia de bits ACK/NACK concatenados.

40 En algunas realizaciones, en caso de multiplexación de CSI y HARQ-ACK, la CSI multiplexada puede ser siempre para PCell. En particular, ello puede llevarse a cabo durante el período de ambigüedad de activación/desactivación de CC. Mientras PCell no se desactiva, no habrá ambigüedad alguna. Si la subtrama en la cual CSI y HARQ-ACK se transmitirán no es para el informe CSI para PCell, la carga útil para CSI se puede reservar, rellenar con cero, o rellenarse con un valor predeterminado. De manera alternativa, si la subtrama en la cual la CSI y HARQ-ACK se transmitirán no es para el informe CSI para PCell, el contenido CSI puede dejarse caer y la información HARQ-ACK puede transmitirse por PUCCH en formato 1b con selección de canal.

45 En algunas realizaciones, en caso de multiplexación de CSI y HARQ-ACK, la CSI codificada de forma conjunta puede ser para una célula en servicio que se predetermina o se configura para RRC. En particular, ello puede ser útil durante el período de ambigüedad de activación/desactivación de CC. Si la subtrama en la cual CSI y HARQ-ACK se transmitirán no es para el informe CSI para la SCell configurada (o predeterminada), la carga útil para CSI se puede reservar, rellenar con cero, o rellenarse con un valor predeterminado. De manera alternativa, si la subtrama en la cual la CSI y HARQ-ACK se transmitirán no es para el informe CSI para la SCell configurada (o predeterminada), el contenido CSI puede dejarse caer y la información HARQ-ACK puede transmitirse por PUCCH en formato 1b con selección de canal.

50 En algunas realizaciones, la multiplexación de CSI y HARQ-ACK puede llevarse a cabo solamente cuando el informe CSI se lleva a cabo para la célula en servicio predeterminada. En particular, ello puede ser útil durante el período de ambigüedad de activación/desactivación de CC. Las células en servicio predeterminadas pueden predeterminarse

5 por una especificación técnica, célula primaria (o célula con el índice de célula más bajo) o célula configurada para RRC. Cuando el informe CSI no se lleva a cabo para la célula en servicio predeterminada, la CSI puede dejarse caer y HARQ-ACK puede llevarse a cabo por PUCCH en formato 1b con selección de canal, o pueden usarse otros métodos de multiplexación, por ejemplo, modulación de fase para ACK/NACK agrupados en la segunda RS en un intervalo o codificación conjunta de CSI y ACK/NACK agrupados.

La Figura 9 ilustra la multiplexación de UCI en PUSCH (para CP normal) según algunas realizaciones. La Figura 9 ilustra bloques de recursos de una subtrama. RB pueden incluir uno o más símbolos de acceso múltiple por división de frecuencia (FDMA, por sus siglas en inglés) de una sola portadora (SC, por sus siglas en inglés) en una o más subportadoras virtuales (entrada de transformada discreta de Fourier (DFT, por sus siglas en inglés).

10 Si un EU no se configura por la transmisión simultánea de PUSCH y PUCCH y si PUSCH se transmite en la subtrama que también se transmite por PUCCH que contiene bits periódicos CSI y/o ACK/NACK, los bits CSI y/o ACK/NACK pueden transportarse "a cuestras" en PUSCH junto con UL-SCH.

15 La CSI periódica y HARQ-ACK pueden transportarse "a cuestras" en PUSCH como se puede ver en la Figura 9. HARQ-ACK transportado "a cuestras" puede ser HARQ-ACK original para PUCCH en formato 1b con selección de canal o HARQ-ACK agrupado según el caso de uso. De manera alternativa, bits ACK/NACK individuales como en PUCCH en formato 3 pueden transportarse "a cuestras" en PUSCH.

20 El EU 104 descrito en la presente memoria puede implementarse en un sistema mediante el uso de cualquier hardware y/o software apropiado para su configuración según se desee. La Figura 10 ilustra, para una realización, un sistema 1000 a modo de ejemplo que comprende uno o más procesadores 1004, lógica de control de sistema 1008 acoplada a al menos uno de los procesadores 1004, memoria de sistema 1012 acoplada a la lógica de control de sistema 1008, memoria permanente (NVM, por sus siglas en inglés)/almacenamiento 1016 acoplado a la lógica de control de sistema 1008, una interfaz de red 1020 acoplada a la lógica de control de sistema 1008 y dispositivos de entrada/salida (E/S) 1032 acoplados a la lógica de control de sistema 1008.

25 Los procesadores 1004 pueden incluir uno o más procesadores de núcleo único o múltiples núcleos. Los procesadores 1004 pueden incluir cualquier combinación de procesadores para propósitos generales y procesadores dedicados (p.ej., procesadores de gráficos, procesadores de aplicación, procesadores de banda base, etc.).

30 La lógica de control de sistema 1008 para una realización puede incluir cualquier controlador de interfaz apropiado para proveer cualquier interfaz apropiada a al menos uno de los procesadores 1004 y/o a cualquier dispositivo o componente adecuado en comunicación con la lógica de control de sistema 1008.

35 La lógica de control de sistema 1008 para una realización puede incluir uno o más controladores de memoria para proveer una interfaz a la memoria de sistema 1012. La memoria de sistema 1012 se puede usar para cargar y almacenar datos y/o instrucciones, p.ej., lógica de realimentación 1024. La memoria de sistema 1012 para una realización puede incluir cualquier memoria no permanente apropiada como, por ejemplo, una memoria dinámica de acceso aleatorio (DRAM, por sus siglas en inglés) apropiada.

40 NVM/almacenamiento 1016 puede incluir uno o más medios legibles por ordenador no transitorios tangibles usados para almacenar datos y/o instrucciones, p.ej., lógica de realimentación 1024. NVM/almacenamiento 1016 puede incluir cualquier memoria permanente apropiada como, por ejemplo, una memoria flash y/o puede incluir cualquier dispositivo de almacenamiento permanente apropiado como, por ejemplo, una o más unidades de disco duro (HDD, por sus siglas en inglés), una o más unidades de disco compacto (CD, por sus siglas en inglés) y/o una o más unidades de disco versátil digital (DVD), por ejemplo.

45 NVM/almacenamiento 1016 puede incluir un recurso de almacenamiento que es físicamente parte de un dispositivo en el cual el sistema 1000 se instala o al que se puede acceder por, pero no necesariamente una parte de, el dispositivo. Por ejemplo, se puede acceder a NVM/almacenamiento 1016 en una red mediante la interfaz de red 1020 y/o en dispositivos de Entrada/Salida (E/S) 1032.

50 La lógica de realimentación 1024 puede incluir instrucciones que, cuando se ejecutan por uno o más de los procesadores 1004, hacen que el sistema 1000 lleve a cabo la realimentación de UCI según se describe con respecto a las realizaciones de más arriba. En varias realizaciones, la lógica de realimentación 1024 puede incluir componentes de hardware, software y/o firmware que pueden o no pueden mostrarse de forma explícita en el sistema 1000.

55 La interfaz de red 1020 puede tener un transceptor 1022 para proveer una interfaz radioeléctrica para el sistema 1000 para comunicarse en una o más redes y/o con cualquier otro dispositivo apropiado. En varias realizaciones, el transceptor 1022 se puede integrar a otros componentes del sistema 1000. Por ejemplo, el transceptor 1022 puede incluir un procesador de los procesadores 1004, una memoria de la memoria de sistema 1012 y NVM/Almacenamiento de NVM/Almacenamiento 1016. La interfaz de red 1020 puede incluir cualquier hardware y/o

firmware apropiados. La interfaz de red 1020 puede incluir múltiples antenas para proveer una interfaz radioeléctrica de entrada múltiple, salida múltiple. La interfaz de red 1020 para una realización puede incluir, por ejemplo, un adaptador de red cableada, un adaptador de red inalámbrica, un módem telefónico y/o un módem inalámbrico.

5 Para una realización, al menos uno de los procesadores 1004 puede empaquetarse junto con la lógica para uno o más controladores de la lógica de control de sistema 1008. Para una realización, al menos uno de los procesadores 1004 puede empaquetarse junto con la lógica para uno o más controladores de la lógica de control de sistema 1008 para formar un Sistema en Paquete (SiP, por sus siglas en inglés). Para una realización, al menos uno de los procesadores 1004 puede integrarse en el mismo dado con la lógica para uno o más controladores de la lógica de control de sistema 1008. Para una realización, al menos uno de los procesadores 1004 puede integrarse en el mismo dado con la lógica para uno o más controladores de la lógica de control de sistema 1008 para formar un Sistema en Chip (SoC, por sus siglas en inglés).

15 En varias realizaciones, los dispositivos E/S 1032 pueden incluir interfaces de usuario diseñadas para permitir la interacción de usuario con el sistema 1000, interfaces de componentes periféricos diseñadas para permitir la interacción de los componentes periféricos con el sistema 1000 y/o sensores diseñados para determinar las condiciones ambientales y/o información de ubicación relacionada con el sistema 1000.

En varias realizaciones, las interfaces de usuario pueden incluir, pero sin limitación, una visualización (p.ej., una pantalla de cristal líquido, una pantalla táctil, etc.), altavoces, un micrófono, una o más cámaras (p.ej., una cámara de imágenes fijas y/o una cámara de vídeo), una lámpara de mano (p.ej., un destello de diodos emisores de luz) y un teclado.

20 En varias realizaciones, las interfaces de componentes periféricos pueden incluir, pero sin limitación, un puerto de memoria permanente, un puerto de bus universal en serie (USB, por sus siglas en inglés), un conector de audio y una interfaz de suministro de energía.

25 En varias realizaciones, los sensores pueden incluir, pero sin limitación, un sensor de giroscopio, un acelerómetro, un sensor de proximidad, un sensor de luz ambiente y una unidad de posicionamiento. La unidad de posicionamiento puede ser también parte de, o interactuar con, la interfaz de red 1020 para comunicarse con componentes de una red de posicionamiento, p.ej., un satélite de sistema de posicionamiento global (GPS, por sus siglas en inglés).

30 En varias realizaciones, el sistema 1000 puede ser un dispositivo informático móvil como, por ejemplo, pero sin limitación, un dispositivo informático portátil, un dispositivo informático tableta, una netbook, un teléfono inteligente, etc. En varias realizaciones, el sistema 1000 puede tener más o menos componentes y/o diferentes arquitecturas.

35 Aunque ciertas realizaciones se han ilustrado y descrito en la presente memoria a los fines de la descripción, una amplia variedad de realizaciones alternativas y/o equivalentes o implementaciones calculadas para lograr los mismos objetivos se pueden sustituir por las realizaciones que se muestran y describen sin apartarse del alcance de la presente descripción. La presente solicitud pretende cubrir cualquier adaptación o variación de las realizaciones descritas en la presente memoria descriptiva. Por lo tanto, se pretende, de forma manifiesta, que las realizaciones descritas en la presente memoria se encuentren limitadas únicamente por las reivindicaciones y equivalentes de aquellas.

Algunos ejemplos no restrictivos se proveen más abajo.

40 El ejemplo 1 incluye un aparato para transmitir información de control de enlace ascendente que comprende: un módulo de solicitud de repetición automática híbrida - reconocimiento (HARQ-ACK) para generar un tren de bits HARQ-ACK para indicar si los datos de enlace descendente se han recibido con éxito en un canal compartido de enlace descendente físico (PDSCH); un módulo indicador de estado del canal (CSI) para generar un tren de bits CSI que se relaciona con un estado del canal; y un módulo transmisor acoplado al módulo HARQ-ACK para recibir el tren de bits HARQ-ACK y además acoplado al módulo CSI para recibir el tren de bits CSI, el módulo transmisor para: 45 codificar, de forma conjunta, el tren de bits HARQ-ACK y el tren de bits CSI en una transmisión de canal de control de enlace ascendente físico (PUCCH) si el número de bits de información de control de enlace ascendente (UCI), que incluye bits del tren de bits HARQ-ACK y del tren de bits CSI, que se transmitirán no es mayor que una capacidad de carga útil de la transmisión PUCCH; y descartar al menos algunos bits del tren de bits CSI o agrupar al menos algunos de los bits del tren de bits HARQ-ACK si el número de bits UCI es mayor que la capacidad de carga útil. 50

El ejemplo 2 incluye el aparato de la reivindicación 1 a modo de ejemplo, en donde si el número de bits UCI es menor que o igual a la capacidad de carga útil, el módulo transmisor es para codificar, de forma conjunta, los bits del tren de bits HARQ-ACK y del tren de bits CSI con un código de Reed-Muller (RM).

El ejemplo 3 incluye el aparato del ejemplo 2, en donde el código RM es un código RM dual.

- El ejemplo 4 incluye el aparato del ejemplo 3, en donde el módulo transmisor además comprende: un primer módulo codificador RM para codificar un primer segmento de un tren de bits UCI; y un segundo módulo codificador RM para codificar un segundo segmento del tren de bits UCI.
- 5 El ejemplo 5 incluye el aparato del ejemplo 4, en donde el primer segmento son bits del tren de bits CSI y el segundo segmento son bits del tren de bits HARQ-ACK.
- El ejemplo 6 incluye el aparato del ejemplo 1, en donde el número de bits UCI es menor que o igual a la capacidad de carga útil y el módulo transmisor es para codificar, de forma conjunta, los bits del tren de bits HARQ-ACK y del tren de bits CSI con un código convolucional con bits de cola (TBCC).
- 10 El ejemplo 7 incluye el aparato del ejemplo 1, en donde la transmisión PUCCH es una transmisión PUCCH en Formato 2.
- El ejemplo 8 incluye el aparato de cualquiera de los ejemplos 1-7, en donde los bits UCI incluyen un bit de solicitud de planificación (SR) que indica una SR positiva, el número de bits UCI es mayor que la capacidad de carga útil, y el módulo transmisor es además para: transmitir bits del tren de bits HARQ-ACK en un SR PUCCH y dejar caer los bits del tren de bits CSI.
- 15 El ejemplo 9 incluye un aparato para transmitir información de control de enlace ascendente que comprende: un módulo de solicitud de repetición automática híbrida - reconocimiento (HARQ-ACK) para generar un tren de bits HARQ-ACK para indicar si los datos de enlace descendente se han recibido con éxito en un canal compartido de enlace descendente físico (PDSCH); un módulo indicador de estado del canal (CSI) para generar un tren de bits CSI que se relaciona con un estado del canal; y
- 20 un módulo transmisor acoplado al módulo HARQ-ACK para recibir el tren de bits HARQ-ACK y además acoplado al módulo CSI para recibir el tren de bits CSI, el módulo transmisor para:
- detectar un potencial conflicto de planificación entre una transmisión de solicitud de repetición automática híbrida - reconocimiento (HARQ-ACK) mediante el uso de la selección de canal y una transmisión de información de estado del canal (CSI); y codificar, de forma conjunta, según la detección de un potencial conflicto de planificación, bits CSI de la transmisión CSI y bits ACK/NACK de la transmisión HARQ-ACK, en un canal de control de enlace ascendente físico (PUCCH) de una subtrama con un código convolucional con bits de cola (TBCC).
- 25 El ejemplo 10 incluye el aparato del ejemplo 9, en donde la transmisión PUCCH es una transmisión PUCCH en Formato 2.
- El ejemplo 11 incluye el aparato del ejemplo 9, en donde el módulo transmisor comprende: una sección de codificador para generar múltiples trenes de salida según el tren de bits CSI y el tren de bits HARQ-ACK; y un buscador de concordancia de velocidad acoplado a la sección de codificación para recibir los múltiples trenes de salida y para generar una secuencia de bits de salida en serie según los múltiples trenes de salida.
- 30 El ejemplo 12 incluye el aparato del ejemplo 11, en donde la sección de codificación comprende: múltiples elementos de retardo acoplados, de forma serial, entre sí; y múltiples elementos sumadores acoplados a los múltiples elementos de retardo.
- 35 El ejemplo 13 incluye el aparato del ejemplo 11, en donde el buscador de concordancia de velocidad comprende: múltiples módulos intercaladores de subbloques para recibir, respectivamente, los múltiples trenes de salida de la sección de codificador y para proveer los múltiples trenes intercalados respectivos; un módulo de recolección de bits acoplado a los múltiples módulos intercaladores de subbloques para recibir los múltiples trenes intercalados, para proveer una memoria intermedia circular virtual para producir un tren de bits de recolección de bits; y un módulo de selección y eliminación de bits acoplado al módulo de recolección de bits para recibir el tren de bits de recolección de bits y proveer una secuencia de bits de salida de velocidad de correspondencia.
- 40 El ejemplo 14 incluye el aparato de cualquiera de los ejemplos 9-13, en donde la TBCC tiene una longitud de restricción de siete y una velocidad matriz de codificación de 1/3.
- 45 El ejemplo 15 incluye un método para transmitir información de control de enlace ascendente que comprende: reconocer una potencial colisión entre la transmisión de información de estado del canal (CSI) periódica y la transmisión de la solicitud de repetición automática híbrida - reconocimiento (HARQ-ACK) en una subtrama; determinar un número de bits de información de control de enlace ascendente (UCI), que incluye bits CSI de la transmisión CSI y bits ACK/NACK de la transmisión HARQ-ACK, que se transmitirán en la subtrama mediante el uso de un canal de control de enlace ascendente físico (PUCCH); si se usa un prefijo cíclico normal, modular los bits ACK/NACK agrupados en un segundo símbolo de señal de referencia (RS) de la subtrama y modular, después de la codificación del canal, bits CSI codificados en símbolos no RS; y si se usa un prefijo cíclico extendido, codificar, de forma conjunta, los bits CSI y los bits ACK/NACK y modular los bits CSI y bits ACK/NACK conjuntamente codificados en símbolos no RS de la subtrama.
- 50

El ejemplo 16 incluye el método del ejemplo 15, en donde si se usa un prefijo cíclico normal, el método además comprende: agrupar los bits ACK/NACK.

5 El ejemplo 17 incluye el método del ejemplo 16, en donde un módulo transmisor se configura para la duplexación por división de frecuencia y el agrupamiento de los bits ACK/NACK comprende: agrupar espacialmente los bits ACK/NACK haciendo que un bit más significativo represente HARQ-ACK agrupados espacialmente para una célula primaria y que un bit menos significativo represente HARQ-ACK agrupados espacialmente para una célula secundaria.

El ejemplo 18 incluye el método del ejemplo 17, en donde el agrupamiento espacial se basa en una función lógica AND.

10 El ejemplo 19 incluye el método del ejemplo 16, en donde un módulo transmisor se configura para la duplexación por división de tiempo y el agrupamiento de los bits ACK/NACK comprende: usar un número de un contador ACK que monitorea un número de ACK entre múltiples respuestas HARQ-ACK para generar los bits ACK/NACK agrupados.

15 El ejemplo 20 incluye un sistema para comunicaciones inalámbricas que comprende: interfaces de usuario que incluyen una visualización, un altavoz y un micrófono; y un dispositivo de comunicación acoplado a las interfaces de usuario para transmitir y recibir datos en una red inalámbrica, el dispositivo de comunicación incluye: un módulo de solicitud de repetición automática híbrida - reconocimiento (HARQ-ACK) para generar un tren de bits HARQ-ACK para indicar si los datos del enlace descendente se han recibido con éxito en un canal compartido de enlace descendente físico (PDSCH); un módulo indicador de estado del canal (CSI) para generar un tren de bits CSI que se relaciona con un estado del canal; y un módulo transmisor acoplado al módulo HARQ-ACK para recibir el tren de bits HARQ-ACK y además acoplado al módulo CSI para recibir el tren de bits CSI, el módulo transmisor para: si se usa un prefijo cíclico extendido, codificar, de forma conjunta, bits del tren de bits HARQ-ACK y bits del tren de bits CSI; y si se usa un prefijo cíclico normal, codificar, de forma conjunta, un primer conjunto de bits del tren de bits HARQ-ACK con bits del tren de bits CSI y codificar, de forma separada, un segundo conjunto de bits del tren de bits HARQ-ACK.

25 El ejemplo 21 incluye el sistema del ejemplo 20, en donde, si se usa un prefijo cíclico normal, el módulo transmisor es además para: modular el primer conjunto codificado conjuntamente de bits del tren de bits HARQ-ACK y bits del tren de bits CSI en un símbolo de no señal de referencia (RS) de una subtrama; y modular el segundo conjunto de bits codificado de forma separada del tren de bits HARQ-ACK en un símbolo RS de la subtrama.

30 El ejemplo 22 incluye el sistema del ejemplo 21, en donde el símbolo de señal de referencia se encuentra en un segundo intervalo de la subtrama.

El ejemplo 23 incluye el sistema del ejemplo 20, en donde el módulo transmisor es para codificar, de forma conjunta, los bits del tren de bits HARQ-ACK y los bits del tren de bits CSI con un código RM dual.

35 El ejemplo 24 incluye el sistema del ejemplo 20, en donde el módulo transmisor es para codificar, de forma conjunta, los bits del tren de bits HARQ-ACK y los bits del tren de bits CSI con un código convolucional con bits de cola (TBCC).

El ejemplo 25 incluye el sistema de cualquiera de los ejemplos 20-24, en donde el módulo transmisor es para transmitir el tren de bits HARQ-ACK y el tren de bits CSI en una transmisión de canal de control de enlace ascendente físico (PUCCH) en Formato 2.

40 El ejemplo 26 incluye un aparato para transmitir información de control de enlace ascendente que comprende: medios para reconocer una potencial colisión entre la transmisión de información de estado del canal (CSI) periódica y la transmisión de la solicitud de repetición automática híbrida - reconocimiento (HARQ-ACK) en una subtrama; medios para determinar un número de bits de información de control de enlace ascendente (UCI), que incluye bits CSI de la transmisión CSI y bits ACK/NACK de la transmisión HARQ-ACK, que se transmitirán en la subtrama mediante el uso de un canal de control de enlace ascendente físico (PUCCH); si se usa un prefijo cíclico normal, medios para modular los bits ACK/NACK agrupados en un segundo símbolo de señal de referencia (RS) de la subtrama y modular, después de la codificación del canal, bits CSI codificados en símbolos no RS; y si se usa un prefijo cíclico extendido, medios para codificar, de forma conjunta, los bits CSI y los bits ACK/NACK y modular los bits CSI y bits ACK/NACK conjuntamente codificados en símbolos no RS de la subtrama.

45 El ejemplo 27 incluye el aparato del ejemplo 26, que además comprende: medios para agrupar los bits ACK/NACK si se usa un prefijo cíclico normal.

50 El ejemplo 28 incluye el aparato del ejemplo 27, en donde el aparato se configura para la duplexación por división de frecuencia y además comprende: medios para agrupar espacialmente los bits ACK/NACK haciendo que un bit más significativo represente HARQ-ACK agrupados espacialmente para una célula primaria y que un bit menos significativo represente HARQ-ACK agrupados espacialmente para una célula secundaria.

El ejemplo 29 incluye el aparato del ejemplo 28, en donde el agrupamiento espacial se basa en una función lógica AND.

5 El ejemplo 30 incluye el aparato del ejemplo 27, en donde el aparato se configura para la duplexación por división de tiempo y además comprende: medios para usar un número de un contador ACK que monitorea un número de ACK entre múltiples respuestas HARQ-ACK para generar los bits ACK/NACK agrupados.

10 El ejemplo 31 incluye uno o más medios legibles por ordenador que tienen instrucciones que, cuando se ejecutan, hacen que un dispositivo de comunicación codifique, de forma conjunta, bits de un tren de bits de solicitud de repetición automática híbrida - reconocimiento (HARQ-ACK) y bits de un tren de bits de información de estado del canal (CSI) si se usa un prefijo cíclico extendido; y que codifique, conjuntamente, un primer conjunto de bits del tren de bits HARQ-ACK con bits del tren de bits CSI y codifique, de forma separada, un segundo conjunto de bits del tren de bits HARQ-ACK si se usa un prefijo cíclico normal.

15 El ejemplo 32 incluye el único o más medios legibles por ordenador del ejemplo 31, en donde, si se usa un prefijo cíclico normal, las instrucciones además hacen que el dispositivo: module, de forma conjunta, el primer conjunto codificado de bits del tren de bits HARQ-ACK y bits del tren de bits CSI en un símbolo de no señal de referencia (RS) de una subtrama; y module el segundo conjunto de bits codificado de forma separada del tren de bits HARQ-ACK en un símbolo RS de la subtrama.

El ejemplo 33 incluye el único o más medios legibles por ordenador del ejemplo 32, en donde el símbolo de señal de referencia se encuentra en un segundo intervalo de la subtrama.

20 El ejemplo 34 incluye un aparato para transmitir información de control de enlace ascendente que comprende: medios para generar un tren de bits HARQ-ACK para indicar si los datos de enlace descendente se han recibido con éxito en un canal compartido de enlace descendente físico (PDSCH); medios para generar un tren de bits CSI que se relaciona con un estado del canal; y medios para detectar un potencial conflicto de planificación entre una transmisión de solicitud de repetición automática híbrida - reconocimiento (HARQ-ACK) mediante el uso de la selección de canal y una transmisión de información de estado del canal (CSI); y codificar, de manera conjunta, según la detección de un potencial conflicto de planificación, bits CSI de la transmisión CSI y bits ACK/NACK de la transmisión HARQ-ACK, en un canal de control de enlace ascendente físico (PUCCH) de una subtrama con un código convolucional con bits de cola (TBCC).

25

REIVINDICACIONES

1. Un método que comprende:

5 generar un tren de bits de solicitud de repetición automática híbrida - reconocimiento (HARQ-ACK) para indicar si los datos de enlace descendente se han recibido con éxito en un canal compartido de enlace descendente físico (PDSCH);

generar un tren de bits de indicador de estado del canal (CSI) que se relaciona con un estado del canal;

10 si se usa un prefijo cíclico extendido, codificar, de forma conjunta, bits del tren de bits HARQ-ACK y bits del tren de bits CSI con un código de Reed-Muller dual o un código convolucional con bits de cola (TBCC); el método caracterizado por que si se usa un prefijo cíclico normal, se codifica, de forma conjunta, un primer conjunto de bits del tren de bits HARQ-ACK con bits del tren de bits CSI y se codifica, de forma separada, un segundo conjunto de bits del tren de bits HARQ-ACK.

2. El método de la reivindicación 1, en donde, si se usa un prefijo cíclico normal, el método además comprende:

modular el primer conjunto de bits codificado de forma conjunta del tren de bits HARQ-ACK y bits del tren de bits CSI en un símbolo de señal de no referencia (RS) de una subtrama; y

15 modular el segundo conjunto de bits codificado de forma separada del tren de bits HARQ-ACK en un símbolo RS de la subtrama.

3. El método de la reivindicación 2, en donde el símbolo de señal de referencia se encuentra en un segundo intervalo de la subtrama.

20 4. El método de cualquiera de las reivindicaciones 1-3, en donde el tren de bits HARQ-ACK y el tren de bits CSI se transmitirán en una transmisión de canal de control de enlace ascendente físico (PUCCH) en Formato 2.

5. Un sistema para comunicaciones inalámbricas que comprende:

interfaces de usuario que incluyen una visualización, un altavoz y un micrófono; y

un dispositivo de comunicación acoplado a las interfaces de usuario para transmitir y recibir datos en una red inalámbrica, el dispositivo de comunicación incluye:

25 un módulo de solicitud de repetición automática híbrida - reconocimiento (HARQ-ACK) para generar un tren de bits HARQ-ACK para indicar si los datos de enlace descendente se han recibido con éxito en un canal compartido de enlace descendente físico (PDSCH);

un módulo indicador de estado del canal (CSI) para generar un tren de bits CSI que se relaciona con un estado del canal; y

30 un módulo transmisor acoplado al módulo HARQ-ACK para recibir el tren de bits HARQ-ACK y además acoplado al módulo CSI para recibir el tren de bits CSI, el módulo transmisor para:

si se usa un prefijo cíclico extendido, codificar, de forma conjunta, bits del tren de bits HARQ-ACK y bits del tren de bits CSI con un código RM dual o un código convolucional con bits de cola (TBCC); y

35 si se usa un prefijo cíclico normal, codificar, de forma conjunta, un primer conjunto de bits del tren de bits HARQ-ACK con bits del tren de bits CSI y codificar, de forma separada, un segundo conjunto de bits del tren de bits HARQ-ACK.

6. El sistema de la reivindicación 5, en donde, si se usa un prefijo cíclico normal, el módulo transmisor es además para:

40 modular el primer conjunto de bits codificado de forma conjunta del tren de bits HARQ-ACK y bits del tren de bits CSI en un símbolo de señal de no referencia (RS) de una subtrama; y

modular el segundo conjunto de bits codificado de forma separada del tren de bits HARQ-ACK en un símbolo RS de la subtrama.

7. El sistema de la reivindicación 6, en donde el símbolo de señal de referencia se encuentra en un segundo intervalo de la subtrama.

8. El sistema de cualquiera de las reivindicaciones 5-7, en donde el módulo transmisor es para transmitir el tren de bits HARQ-ACK y el tren de bits CSI en una transmisión de canal de control de enlace ascendente físico (PUCCH) en Formato 2.
- 5 9. Uno o más medios legibles por ordenador que tienen instrucciones que, cuando se ejecutan, hacen que un dispositivo de comunicación:
- codifique, de manera conjunta, bits de un tren de bits de solicitud de repetición automática híbrida - reconocimiento (HARQ-ACK) y bits de un tren de bits de información de estado del canal (CSI) si se usa un prefijo cíclico extendido; y
- 10 codifique, de forma conjunta, un primer conjunto de bits del tren de bits HARQ-ACK con bits del tren de bits CSI y codifique, de forma separada, un segundo conjunto de bits del tren de bits HARQ-ACK si se usa un prefijo cíclico normal.
10. El único o más medios legibles por ordenador de la reivindicación 9, en donde, si se usa un prefijo cíclico normal, las instrucciones además hacen que el dispositivo:
- 15 module el primer conjunto de bits codificado de forma conjunta del tren de bits HARQ-ACK y bits del tren de bits CSI en un símbolo de señal de no referencia (RS) de una subtrama; y
- module el segundo conjunto de bits codificado de forma separada del tren de bits HARQ-ACK en un símbolo RS de la subtrama.
11. El único o más medios legibles por ordenador de la reivindicación 10, en donde el símbolo de señal de referencia se encuentra en un segundo intervalo de la subtrama.

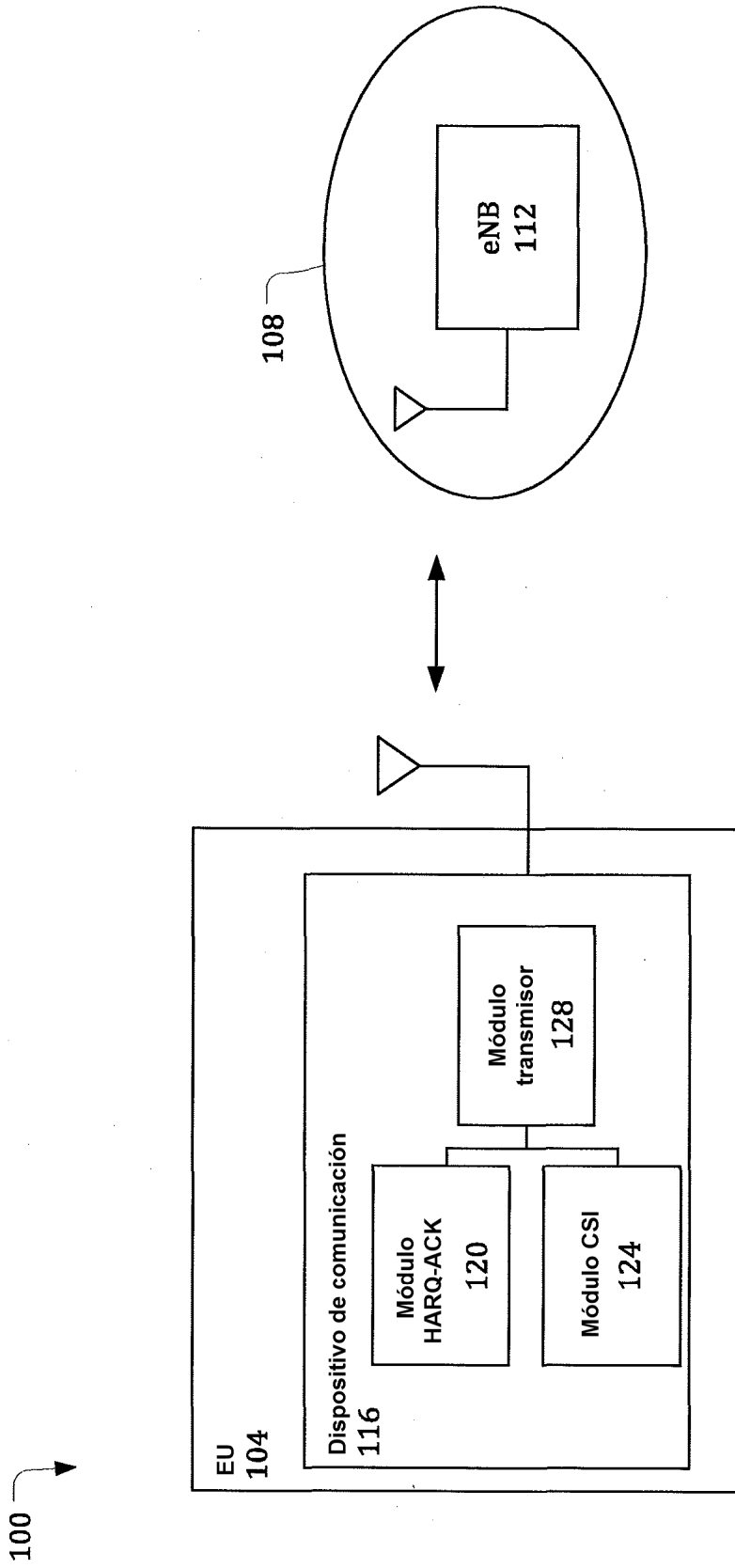


Figura 1

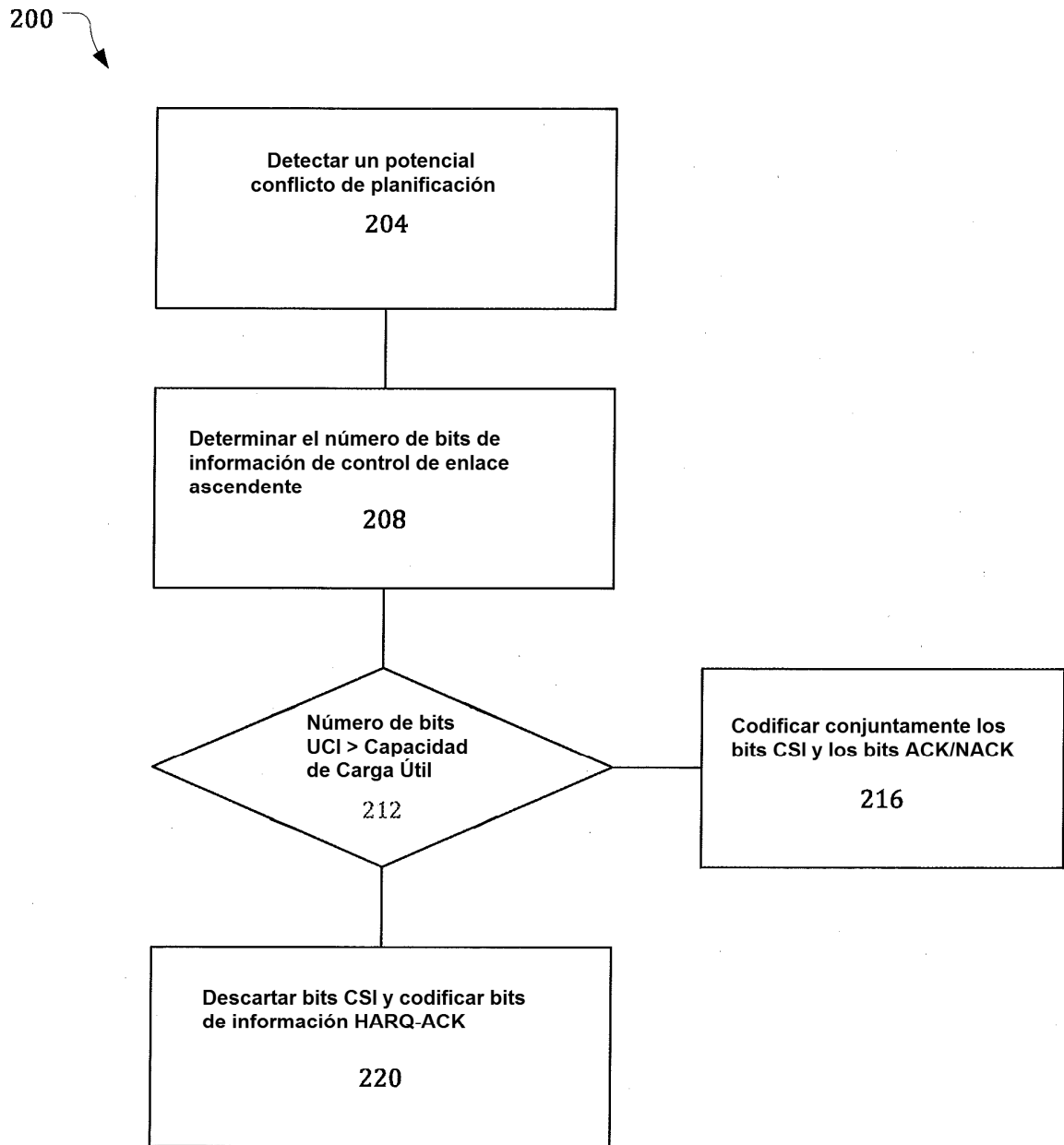


Figura 2

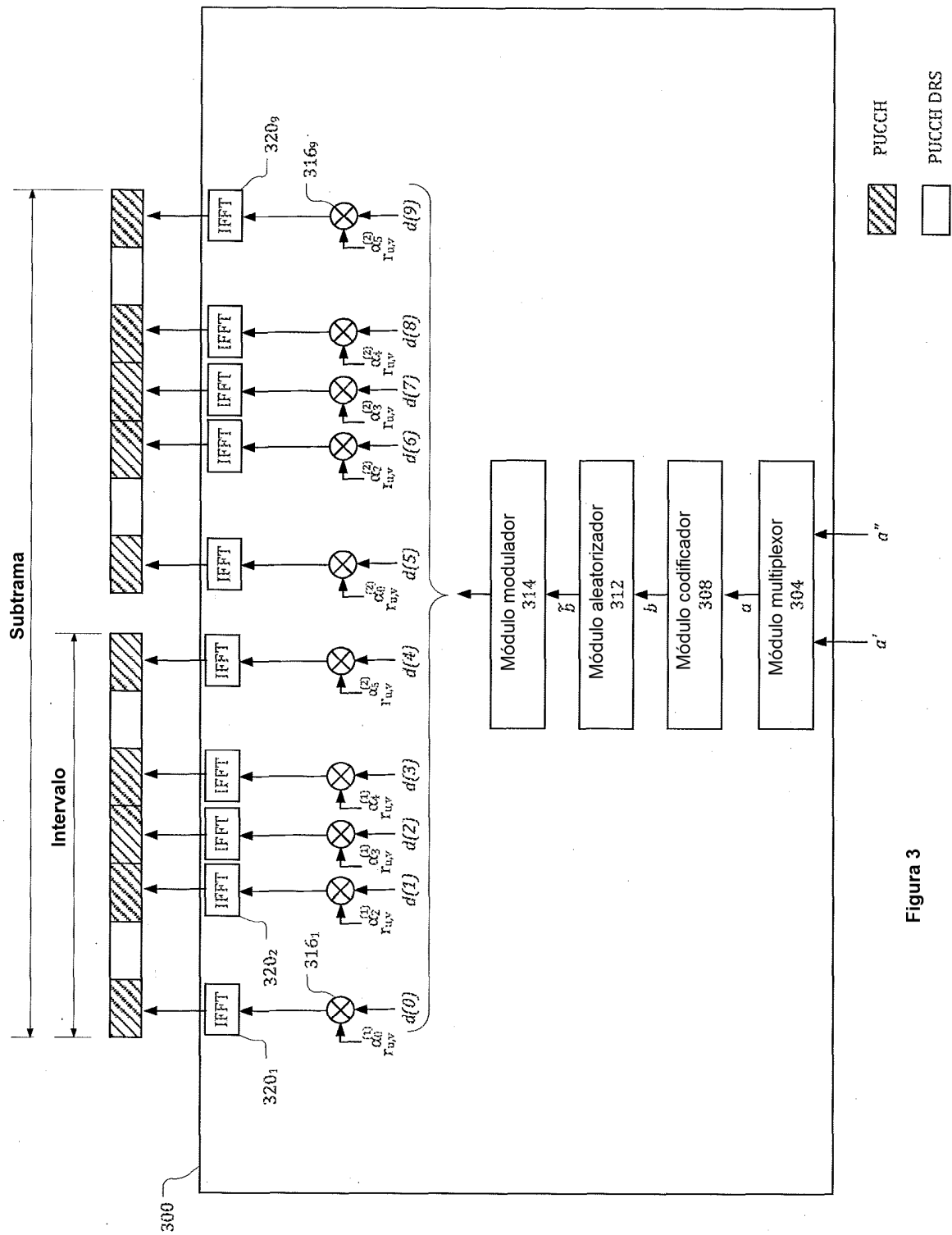


Figura 3

Mapeo alternativo para PUCCH en formato 2

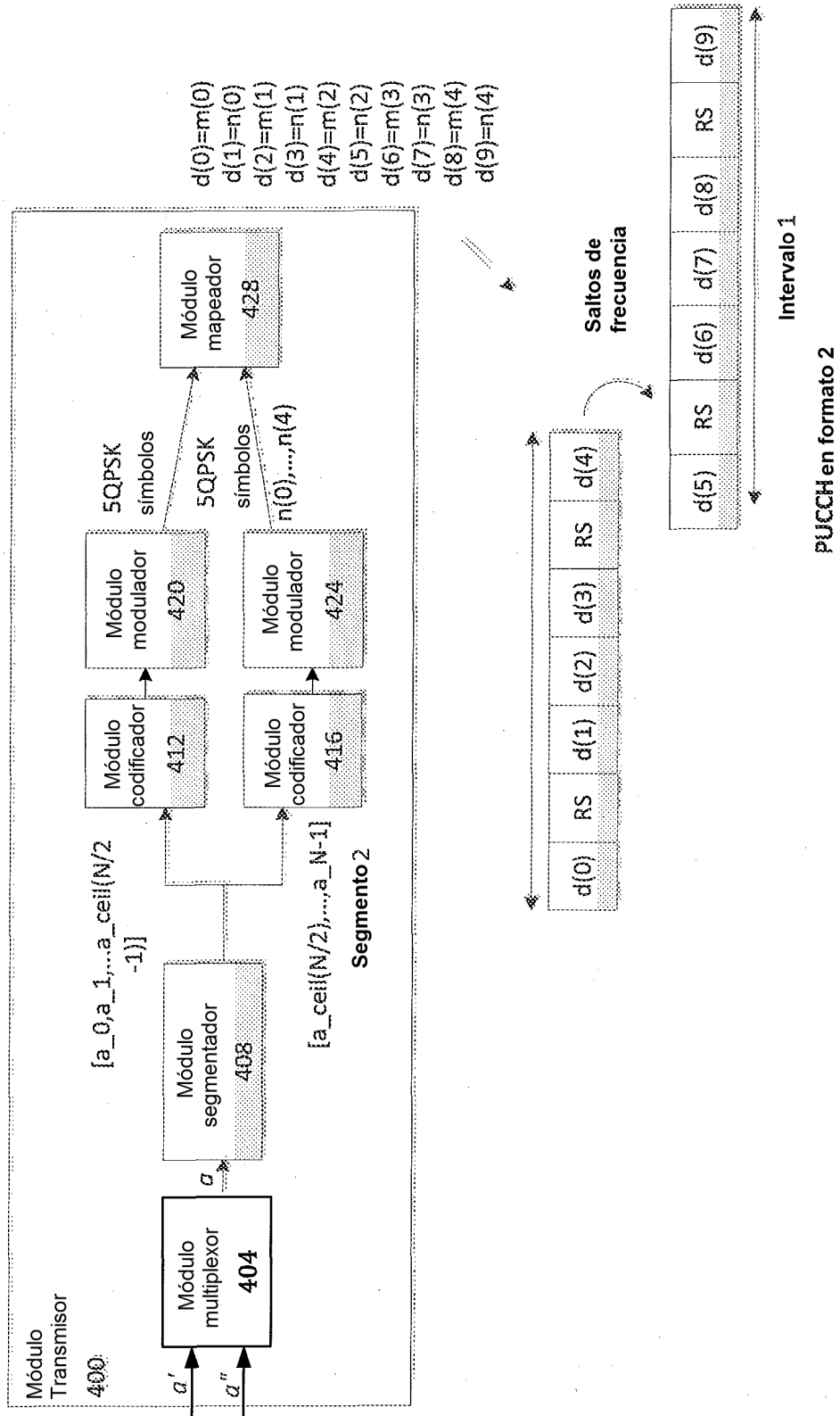


Figura 4

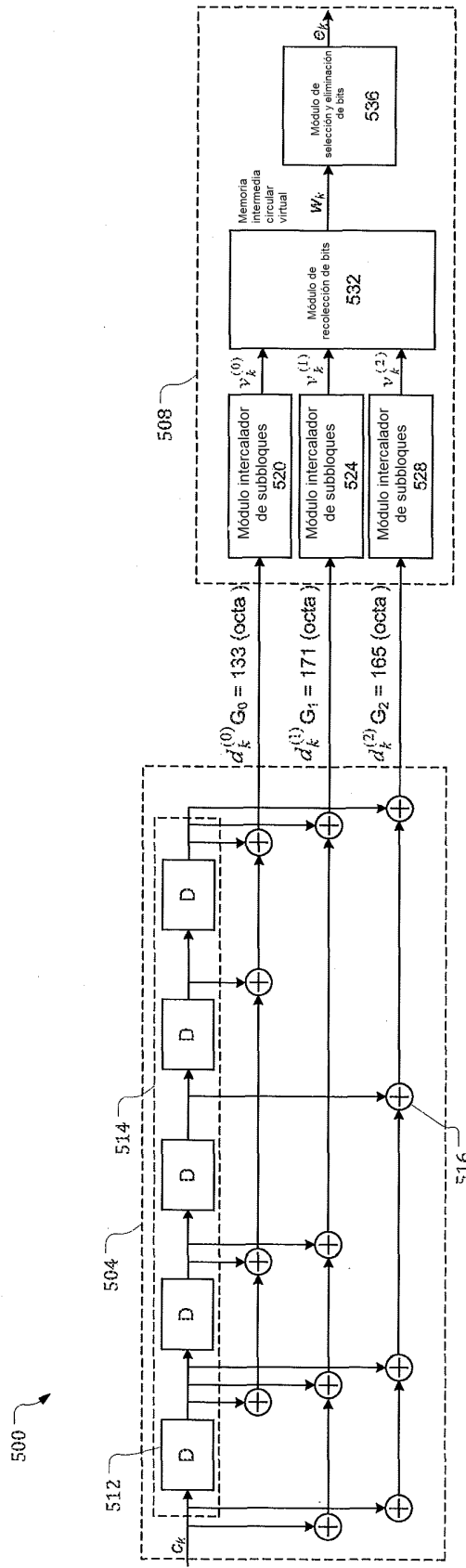


Figura 5

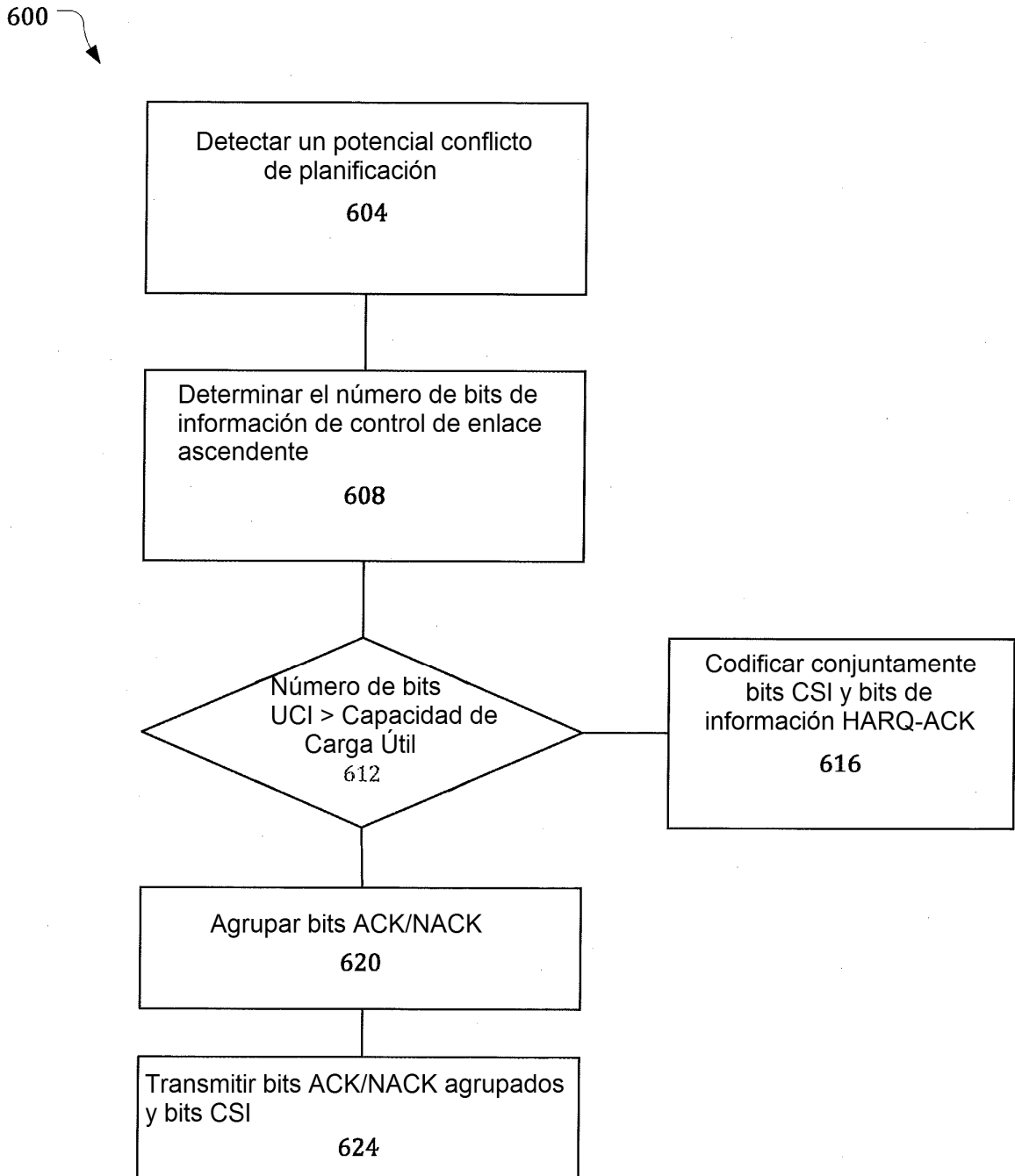


Figura 6

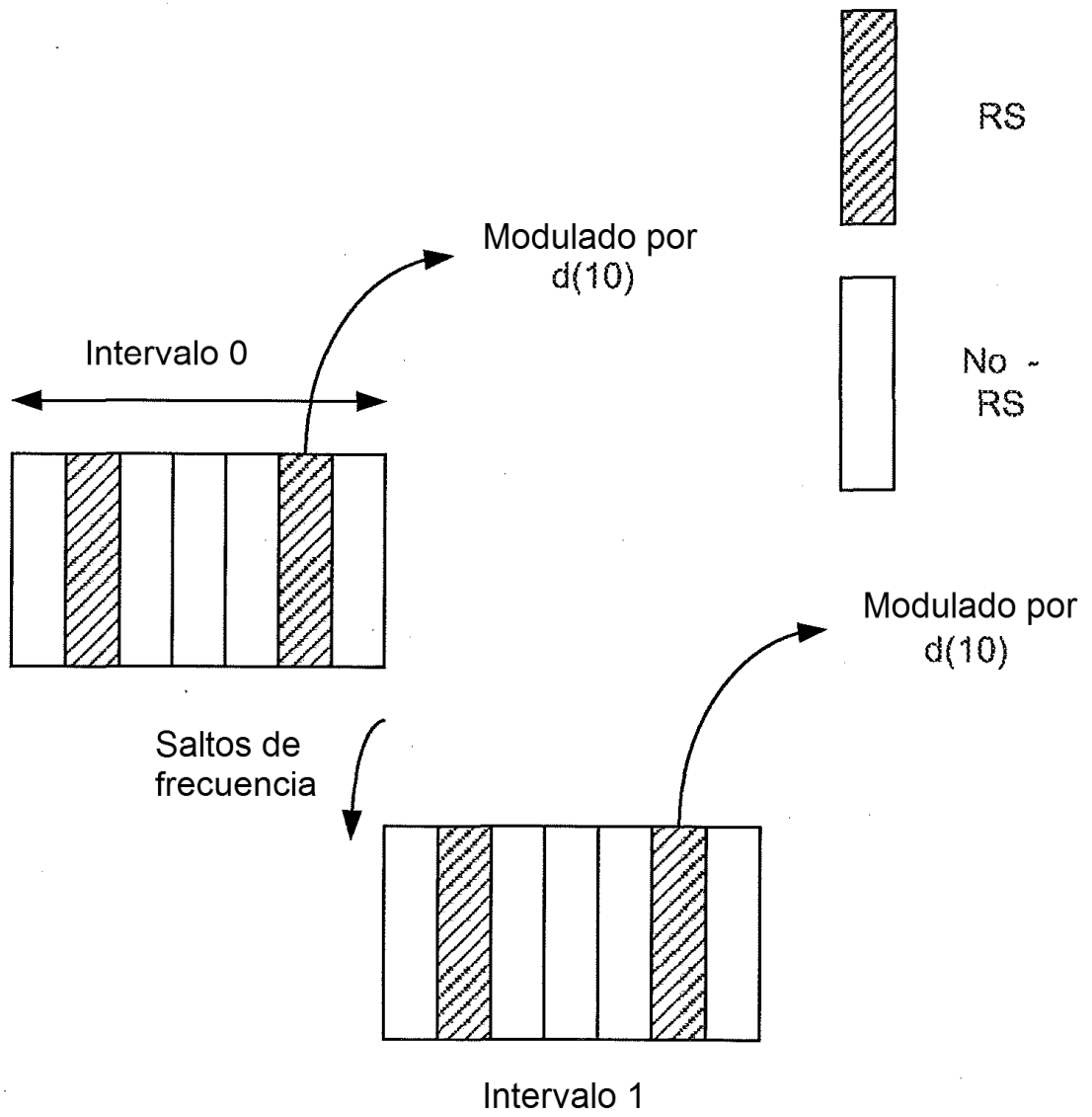


Figura 7

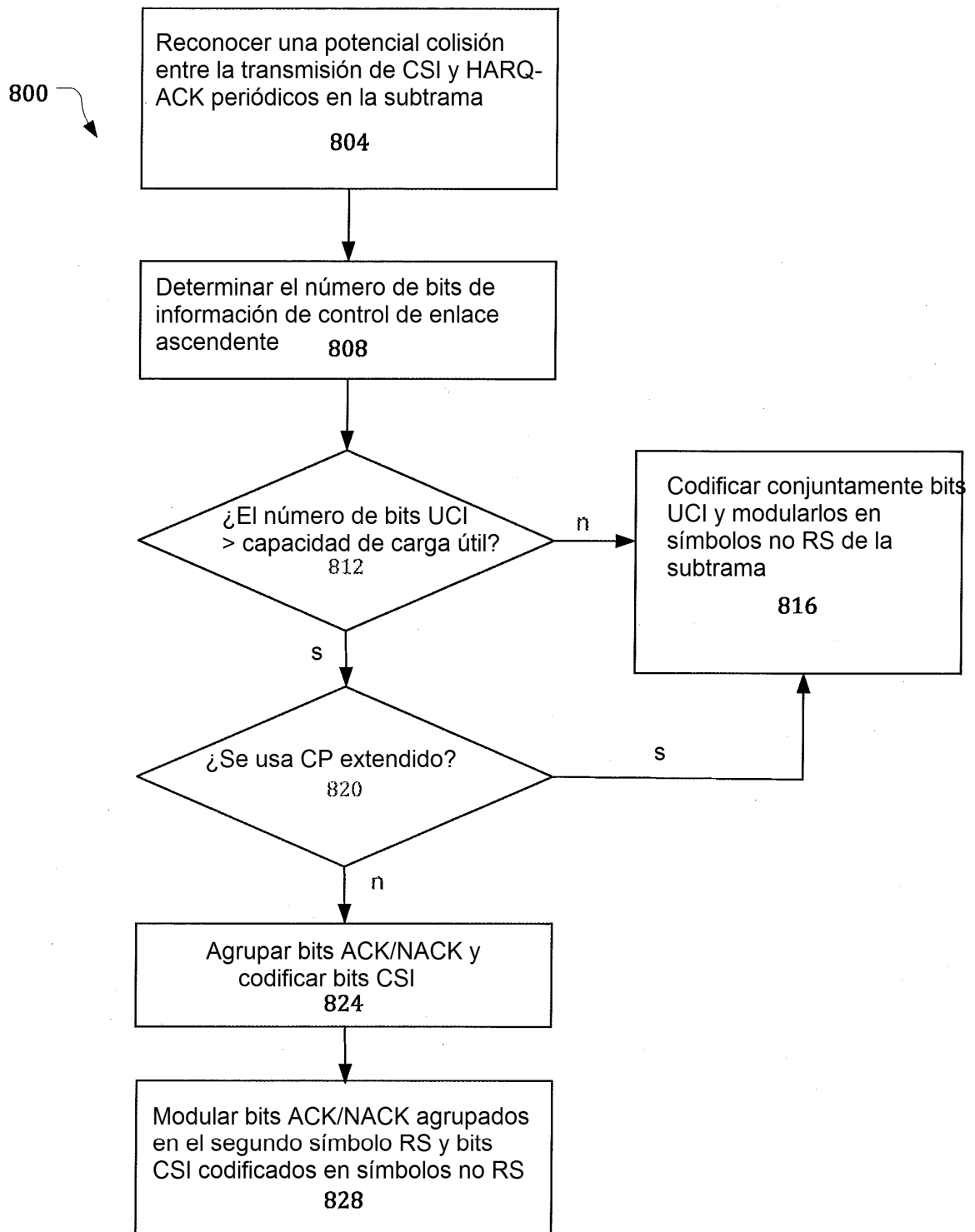


Figura 8

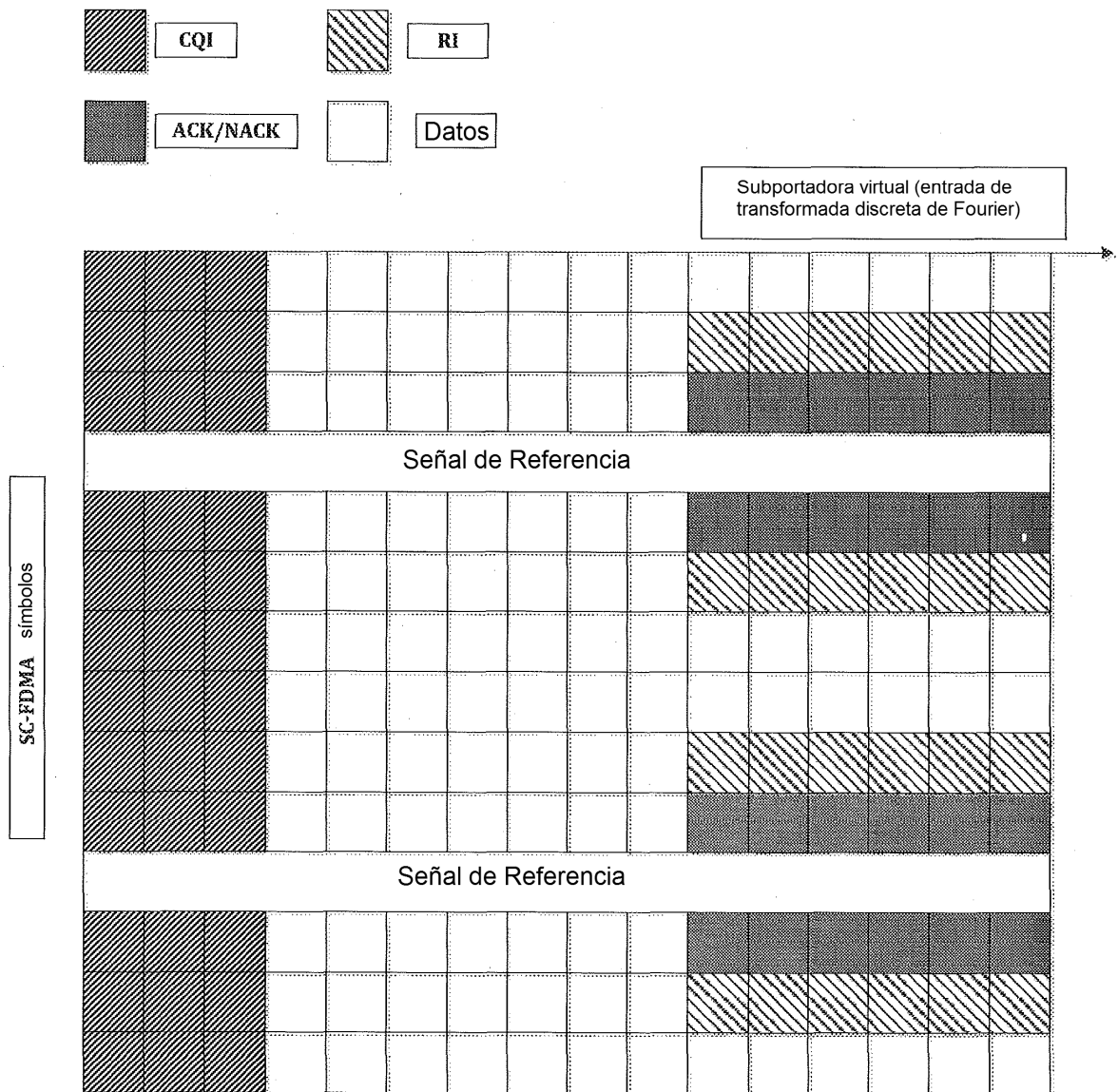


Figura 9

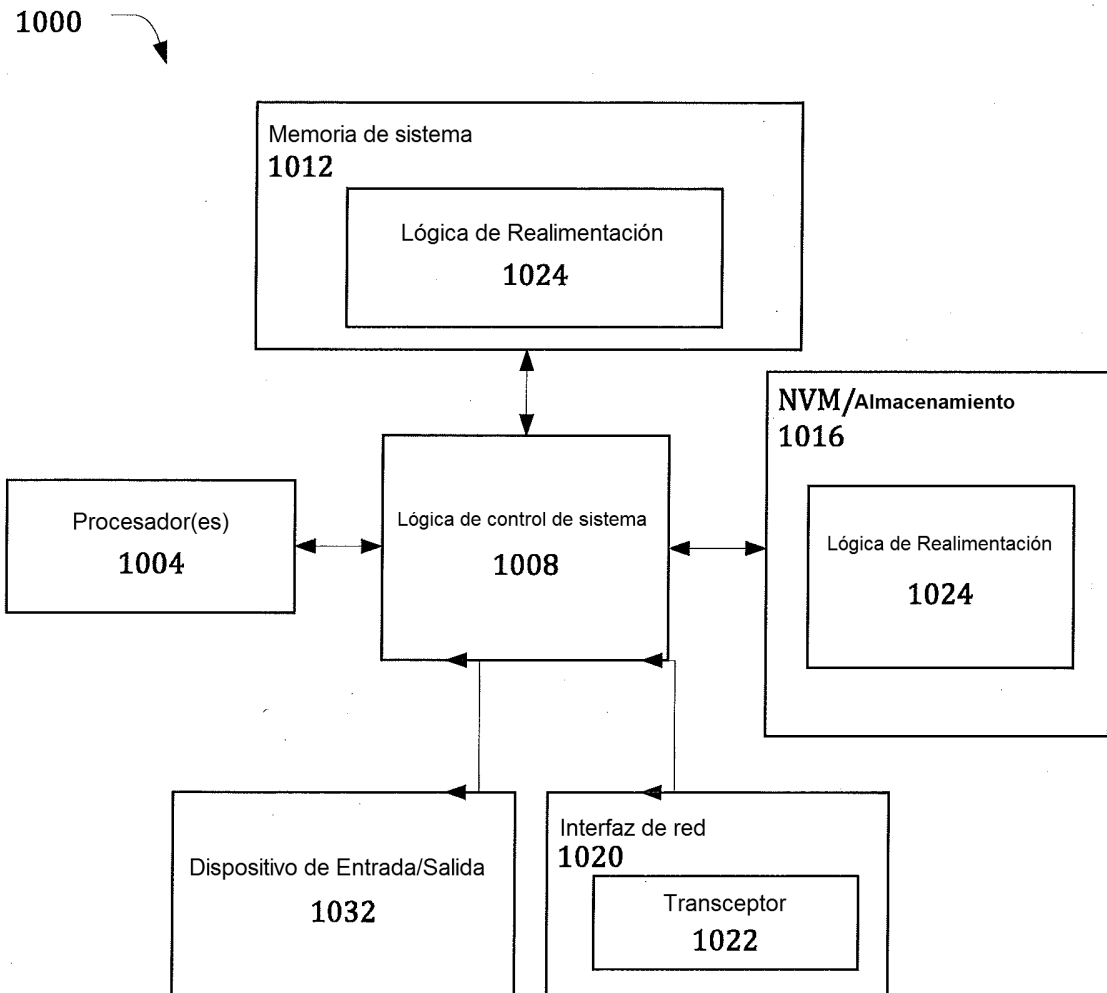


Figura 10