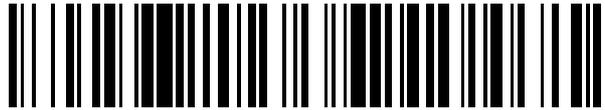


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 675 783**

51 Int. Cl.:

H01L 25/10 (2006.01)

H01L 21/98 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **30.01.2001 PCT/FR2001/00283**

87 Fecha y número de publicación internacional: **02.01.2018 WO01059841**

96 Fecha de presentación y número de la solicitud europea: **30.01.2001 E 01905860 (1)**

97 Fecha y número de publicación de la concesión europea: **09.05.2018 EP 1256132**

54 Título: **Procedimiento de interconexión eléctrica en tres dimensiones entre chips electrónicos encapsulados o entre un chip electrónico encapsulado y un circuito impreso**

30 Prioridad:

11.02.2000 FR 0001750

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

12.07.2018

73 Titular/es:

**3D PLUS (100.0%)
ZONE INDUSTRIELLE, 641, RUE HELENE
BOUCHER
78530 BUC, FR**

72 Inventor/es:

VAL, CHRISTIAN

74 Agente/Representante:

CARPINTERO LÓPEZ, Mario

ES 2 675 783 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Procedimiento de interconexión eléctrica en tres dimensiones entre chips electrónicos encapsulados o entre un chip electrónico encapsulado y un circuito impreso

5 La invención se refiere a un procedimiento de interconexión en tres dimensiones para cápsulas que contengan al menos un componente electrónico.

La realización de los sistemas electrónicos actuales, tanto civiles como militares, debe tener en cuenta exigencias cada vez mayores de compacidad, debido al número cada vez más elevado de circuitos aplicados.

10 En esta búsqueda de mayor compacidad, ya se ha propuesto la realización de unos apilados de chips de circuitos integrados como se describe en la patente de Estados Unidos US 5.637.536 A, o como se describe en la patente francesa FR 2.688.630, de cápsulas que encapsulan unos chips, efectuándose la interconexión en tres dimensiones utilizando las caras del apilado como superficies de interconexión para realizar las conexiones necesarias entre pines de salida.

15 El encapsulado de los chips en unas cápsulas plásticas, tales como por ejemplo las cápsulas estándar del tipo SOJ ("Small Outline J-lead"), TSOP ("Thin Small Outline Package") o CSP ("Chip Scale Package") presenta numerosas ventajas. Inicialmente, estas cápsulas se han ensayado y determinado por el constructor mientras que estas operaciones son muy difíciles de manejar sobre chips desnudos. Por otro lado, es difícil en general obtener unos chips desnudos de los constructores. El conjunto de estas razones conduce por tanto a favorecer la utilización de cápsulas, netamente menos costosas y más fáciles.

20 El apilado de las cápsulas según la solución de la patente mencionada más arriba implica las operaciones principales siguientes: alisado de los pines de salida para facilitar el centrado y el moldeo; apilado de las cápsulas plásticas; recubrimiento por resina y polimerización; recorte del bloque; metalización; grabado de los contornos de las conexiones sobre las caras del bloque. Por otro lado, como el recorte se efectúa en el exterior de las cápsulas para utilizar los pines de salida de las cápsulas para interconexión en tres dimensiones, el módulo en tres dimensiones obtenido es siempre, en el plano de las cápsulas, de dimensiones superiores a las cápsulas de origen.

25 La invención tiene por objeto, por un lado, simplificar las operaciones de fabricación de un modelo 3D y, por otro lado reducir notablemente el volumen ocupado. Se basa en la idea de recortar el bloque no en el exterior de las cápsulas sino a través de estas cápsulas. Según un aspecto de la invención, se prevé por tanto un procedimiento de interconexión en tres dimensiones según la reivindicación 1. Para interconectar varias cápsulas entre sí, se prevé que dicha etapa a) de apilado y ensamblado consiste en apilar y encolar las cápsulas.

30 Gracias a este procedimiento, se liberan así de las operaciones de alisado de los pines de salida y de recubrimiento y polimerización, siendo sustituida esta última por una simple operación de encolado. Se ha simplificado así el procedimiento.

35 Por otro lado, el recorte del bloque se efectúa en la proximidad de los chips, por tanto a través de las cápsulas, y ya no en el exterior de las cápsulas y de ahí una reducción de casi el 50 % de la superficie del bloque en un plano paralelo a las cápsulas.

40 Para llegar a esta solución con los problemas de reducción de volumen de los dispositivos electrónicos, es claro que ha sido necesario por una parte ir en contra de la idea de que es necesaria una cápsula para diferentes funciones de protección contra el ambiente exterior, de manipulación no peligrosa para el chip y de conexión eléctrica hacia el exterior y no debe ser recortado y, por otro lado, ha sido necesario constatar que las resinas de moldeo-transferencia utilizadas en el interior de las cápsulas por la industria de los semiconductores eran sensiblemente de la misma composición y contenido en carga que las resinas de recubrimiento utilizadas en la técnica anterior.

45 Otra aplicación particularmente interesante se refiere a la sustitución de componentes complejos aquejados de obsolescencia es decir que ya no están disponibles en el mercado, cuando, por ejemplo, debe ponerse en fabricación una nueva serie de un equipo antiguo. Durante la concepción inicial del equipo, se han podido definir principalmente los circuitos ASIC que se han realizado por un fundidor que, después, ha cambiado de tecnología. Hasta el momento, era necesario desarrollar un nuevo ASIC. Ahora bien, existen unos circuitos integrados programables de matriz de puertas, del tipo FPGA ("Field Programmable Gate Array"), que permiten programar las mismas funciones que el circuito ASIC inicial. El inconveniente es que la disposición, el número de salidas y las dimensiones del circuito ASIC son diferentes que las de los circuitos FPGA disponibles: en general los circuitos FPGA, de muy alta integración, tienen un número de salidas netamente más elevado que el circuito ASIC que se desearía sustituir. La realización de las funciones de un ASIC de 44 salidas por ejemplo no utilizará este número de salidas del circuito FPGA (por ejemplo de 144 salidas). Además la disposición de estas salidas no será la misma, y de ahí una inadaptación a la tarjeta en la que debe montarse este circuito. Finalmente, el volumen del circuito FPGA es posible que sea diferente y, en general, mayor.

55 La invención permite, por su principio, resolver estos problemas. Según esta nueva aplicación, se prevé asociar a un circuito complejo contenido en una cápsula un circuito de adaptación constituido por un circuito impreso, de una

primera plantilla de conductores de selección que permiten conectar las salidas adecuadas de la cápsula y una segunda plantilla de adaptación cuyos pines reproducen en número y disposición el motivo deseado, asegurando el circuito impreso la interconexión entre las dos plantillas.

5 Procediendo según la invención, se puede realizar así un circuito electrónico de interconexión en tres dimensiones de reducido volumen, adaptado a la aplicación deseada.

Según este otro aspecto de la invención, se prevé un procedimiento tal como se define en la reivindicación 2. Apilado y ensamblaje consisten en apilar y ensamblar el circuito de adaptación contra la cápsula por encolado o recubrimiento.

10 La invención se comprenderá mejor y surgirán otras características y ventajas con la ayuda de la descripción que sigue a continuación y de los dibujos adjuntos en los que:

- la Figura 1 es una vista del interior y desde arriba de una cápsula mostrando las conexiones de un chip hacia los pines de salida;
- la Figura 2 es una vista en sección de la cápsula de la Figura 1 según el plano B;
- la Figura 3 muestra el organigrama del procedimiento según la invención;
- 15 - la Figura 4 es una vista en sección del ensamblaje de las cápsulas durante una etapa del procedimiento según la invención;
- la Figura 5 es una vista parcial en perspectiva del módulo 3D obtenido;
- la Figura 6 ilustra una etapa inicial de una variante de aplicación de la invención;
- las Figuras 7 y 8 muestran unas vistas en sección durante etapas sucesivas de la variante de la Figura 6;
- 20 - la Figura 9 es una vista lateral del módulo obtenido; y
- la Figura 10 es el organigrama del procedimiento según esta variante de la invención.

La Figura 1 representa a título de ejemplo y de manera simplificada el interior de una cápsula TSOP vista desde arriba. Un chip 1 (por ejemplo, memoria) incluye unos contactos de conexión 10 alineados en dos hileras. Estos contactos se conectan hacia una plantilla 4 de pines de salida 40 por medio de un juego 3 de conductores de conexión 30. El enlace entre los contactos 10 y los conductores 30 se efectúa por cableado de hilos 11. El conjunto se encierra en una cápsula plástica 2.

La Figura 2 muestra, en sección según el plano B, la cápsula 2. Los conductores 30 se terminan en unos pines 40 de salida doblados.

30 El procedimiento según la invención, aplicado a la interconexión en tres dimensiones de cápsulas entre sí, se ilustra por el organigrama de la Figura 3. En una primera etapa 100, las cápsulas se apilan y ensamblan por encolado como lo muestra la Figura 4, en la que la referencia 5 designa las películas de cola entre las cápsulas.

En una segunda etapa 101, se recortará el conjunto, no a la altura de los pines de salida según el plano A por ejemplo (Figura 1) como en la técnica anterior, sino a través de las cápsulas 2, según el plano de sección A' (o B') en la proximidad del chip 1 de manera que recorte los conductores 30 de conexión cuya sección 31 asoma en las caras del bloque obtenido.

35 Como se puede constatar, los planos de sección tales como A' o B' están mucho más próximos al chip 1, de ahí un volumen considerablemente reducido. Por ejemplo, el corte puede efectuarse a una distancia entre 0,5 y 2 mm alrededor del chip, según las técnicas de cableado de los chips utilizadas por el fabricante de semiconductores.

40 La etapa 102 consiste a continuación en realizar las conexiones entre los conductores de las diferentes cápsulas según las caras del bloque obtenido. Se utilizan para esto diversas técnicas. Preferentemente, en un primer tiempo, se metalizan, 1021, las caras del bloque y, en un segundo tiempo 1022, se graba el contorno de las conexiones, por ejemplo mediante grabado por láser. El bloque 6 obtenido se representa en la Figura 5. Se ve que las secciones 31 de los conductores de conexión de las cápsulas 2 se conectan mediante unas conexiones 71 sobre las caras del bloque 6, que pueden desembocar en unos contactos 72 de conexión hacia el exterior o a las secciones 77 de las plantillas 78 de salida del bloque. Esta etapa del procedimiento se describe en detalle por ejemplo en la patente antes citada FR 2.688.630.

45 Como se puede ver, el procedimiento según la invención permite simplificar la fabricación de los módulos 3D suprimiendo la operación de alisado de los pines o patillas de salida, puesto que se eliminan durante el recorte y sustituyendo la capa de recubrimiento y polimerización por una única operación de encolado.

50 Otra aplicación de la invención se describirá ahora en el marco de la sustitución de un circuito específico del tipo ASIC por un circuito de aplicación general del tipo FPGA que se puede programar para realizar las funciones del circuito ASIC de origen. Como ya se ha explicado, una programación de ese tipo consiste en general en no utilizar más que una parte de las puertas y de las salidas del circuito FPGA y en volver a repartir la disposición de las salidas para adaptarse a la aplicación concebida.

55 Para ello, conociendo el número de las salidas a utilizar y su reparto, se realiza un circuito de adaptación CA (Figura

6) que comprende una primera plantilla 52 de selección dispuesta sobre una cara y sobre los bordes del circuito impreso 50 enfrentado a la cápsula 20 del circuito FPGA. Esta cápsula contiene al menos un chip 12 cuyos contactos de conexión (no representados) se conectan a los pines 42 de una plantilla de salida mediante los conductores 41. Los pines 52 de la plantilla de selección se posicionan de manera que correspondan a los conductores 41 utilizados, en lo que será el plano de sección C. Por otro lado, la cara opuesta del circuito impreso 50 lleva, en sus bordes, una plantilla de adaptación de los pines 53 de salida cuyo posicionamiento es el de los pines del circuito ASIC que se desea sustituir. La interconexión entre las dos plantillas se efectúa gracias a las pistas del circuito impreso 50. Los pines 52 se sueldan a estas pistas mediante las soldaduras 54 y los pines 53 mediante las soldaduras 55. Para el ensamblaje de la cápsula y del circuito de adaptación CA, se prevé el soporte de la plantilla 60 en cuyas perforaciones se acopla el extremo 56 de los pines de la plantilla 53.

En una primera etapa 100' (Figura 10) se ensambla la cápsula 20 y el circuito de adaptación CA de manera que el plano de sección C esté en la proximidad del chip 12 y corte los extremos de las plantillas 52 y 53. El ensamblaje se realiza por ejemplo con ayuda de cordones de cola depositados sobre las dos caras del circuito impreso 50. La cantidad total de cola debe ser suficiente para rellenar los volúmenes comprendidos entre el circuito impreso 50 y la cápsula 20 y el soporte de la plantilla 60 respectivamente y para que desborde un exceso en 70 durante el ensamblaje, de manera que permita el corte en el núcleo de la cola (sin vacío ni agujeros). Bajo la presión de ensamblaje entre la cápsula 20 y el soporte 60, como se acaba de decir, la cola desborda para recubrir los extremos de los pines 52 y 53, como se representa en 70 en la Figura 7. Se puede realizar así el ensamblaje por recubrimiento entre la cápsula y el soporte 60 mediante una resina polimerizable, como el epoxi.

La etapa 101' siguiente consiste, como anteriormente, en recortar a través de la cápsula según el plano C.

Se obtiene entonces, visto en sección parcial en la Figura 8, un bloque M en el que los conductores 41 y los pines de las plantillas 52 y 53 asoman en la cara del bloque. En esta Figura 8, se ha representado además que el extremo 56 de los pines de la plantilla de adaptación se ha doblado convenientemente.

La etapa 102' (Figura 10) consiste a continuación en realizar sobre las caras del bloque M las conexiones deseadas en tres dimensiones entre los conductores 41 de la cápsula y los pines de la primera plantilla 52 de selección, utilizando cualquier tecnología clásica.

Por ejemplo, se metalizan (1021') las caras del bloque y posteriormente se graban (1022') los contornos de las conexiones, por ejemplo mediante grabado por láser.

La Figura 9 representa, visto de lado, el módulo M obtenido. En la cara representada, se ven las secciones de los conductores 41, de la plantilla 52 de selección y de la plantilla 53 de adaptación. La metalización 80 cubre todas las caras del bloque M. Un grabado 81 por láser permite grabar el contorno de las conexiones entre conductores 41 y pines de la plantilla 52 y aislar los pines de la plantilla 53 de adaptación. Por ejemplo, una salida utilizada 410 de la cápsula se conecta mediante la conexión 73 al pin 520. Por el contrario, salidas tales como la 411 no se utilizan.

Por supuesto, los ejemplos de realización descritos no son en ningún caso limitativos de la invención; principalmente se podrían utilizar otras técnicas distintas a la metalización completa del bloque para realizar las conexiones en 3D o se podrían utilizar otros procedimientos de grabado distintos al láser. Se podría igualmente prever no prolongar los pines 53 más allá del borde del circuito impreso, lo que evitaría verlos asomar y por tanto tener que aislarlos por grabado. Sin embargo, como la interconexión entre la plantilla 56 de salida y el circuito electrónico 12 se realiza gracias a la soldadura de la plantilla del circuito impreso 50, para las aplicaciones que necesiten gran fiabilidad sobre un entorno severo, no es deseable que la soldadura (estaño/plomo cuyo punto de fusión es en general de 180 °C) pueda llegar a volverse fundir cuando el conjunto en sí se suelda sobre la tarjeta de circuito impreso que incluye todos los otros componentes. La interconexión por la cara metalizada del bloque asegura por tanto esta conexión de la plantilla 56. Pero para numerosas aplicaciones no críticas, el hecho de soldar simplemente la plantilla sobre el circuito impreso 50 constituye una simplificación real.

45

REIVINDICACIONES

- 5 1. Procedimiento de interconexión en tres dimensiones para al menos dos cápsulas (2) plásticas de encapsulado conteniendo cada una al menos un chip electrónico (1), y provista cada una de conductores (30) de conexión para conectar, en el interior de cada cápsula, unos contactos (10) de conexión del chip electrónico con unos pines (40) de salida hacia el exterior de la cápsula, incluyendo dicho procedimiento las etapas siguientes:
- a) apilado y ensamblado (100) por encolado de las cápsulas;
 - b) recorte (101) a través del plástico que encapsula las cápsulas, a una distancia del chip electrónico comprendida entre aproximadamente 0,5 y 2 mm, para formar un bloque (6) que deja asomar las secciones (31) de los conductores de conexión;
 - 10 c) realización (102) de conexiones eléctricas (71) entre las secciones (31) que asoman sobre las caras de dicho bloque.
- 15 2. Procedimiento de interconexión en tres dimensiones para al menos una cápsula (20) plástica de encapsulado que contiene al menos un chip electrónico (12) y provista de conductores (41) de conexión en el interior de la cápsula, para conectar, en el interior de dicha cápsula, unos contactos de conexión del chip electrónico a unos pines (42) de salida hacia el exterior de la cápsula y un circuito de adaptación (CA) constituido por un circuito impreso (50), una primera plantilla (52) de selección de los pines de salida de dicha cápsula dispuesta sobre los bordes de una cara del circuito impreso y de una segunda plantilla (53, 56) de adaptación dispuesta sobre los bordes de la otra cara del circuito impreso, incluyendo el procedimiento las etapas siguientes:
- 20 a) apilado y ensamblado (100') del circuito de adaptación (CA) contra la cápsula (20) por encolado o recubrimiento de manera que la cara del circuito impreso sobre la que se dispone la primera plantilla de selección se coloque enfrentada a la cápsula plástica de encapsulado;
 - b) recorte (101') a través del plástico que encapsula la cápsula y a través del circuito de adaptación, de manera que corte los extremos de los conductores de conexión y de las plantillas (52, 53) del circuito de adaptación a una distancia del chip electrónico comprendida entre aproximadamente 0,5 y 2 mm, para formar un bloque (M) que deja asomar la sección de los conductores (41) de conexión y la sección de los pines de las plantillas (52, 25 53);
 - c) realización (102') de conexiones eléctricas (73) entre las secciones de conductores (41) de conexión y las secciones de los pines de la primera plantilla (52) que asoman sobre las caras de dicho bloque.
- 30 3. Procedimiento según una cualquiera de las reivindicaciones 1 y 2, **caracterizado porque** la etapa c) de realización de las conexiones eléctricas consiste en:
- c.1) metalizar (1021; 1021') las caras de dicho bloque;
 - c.2) grabar (1022; 1022') los contornos de dichas conexiones (71, 73).
- 35 4. Procedimiento según la reivindicación 3, **caracterizado porque** la etapa c.2) de grabar los contornos de las conexiones se efectúa mediante grabado por láser.

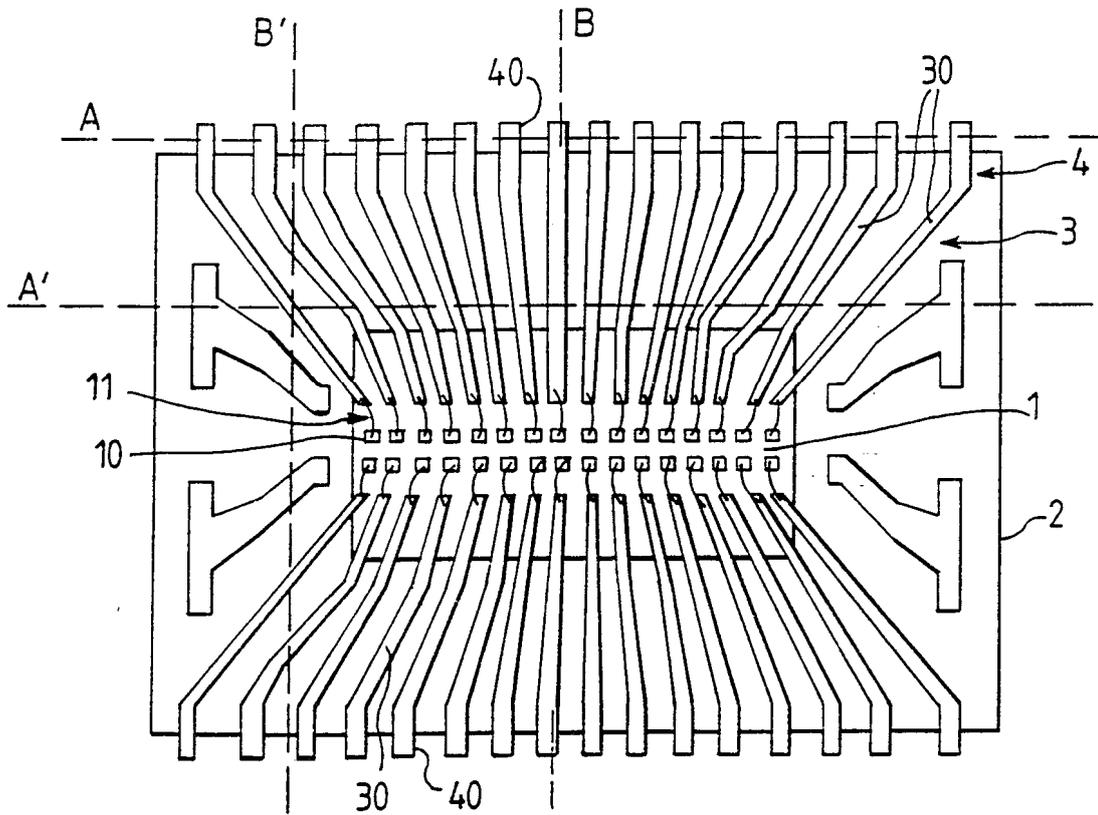


FIG. 1

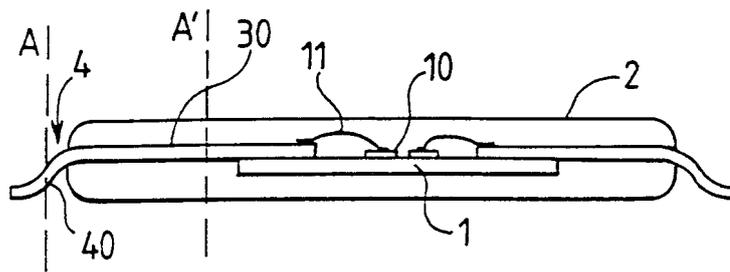


FIG. 2

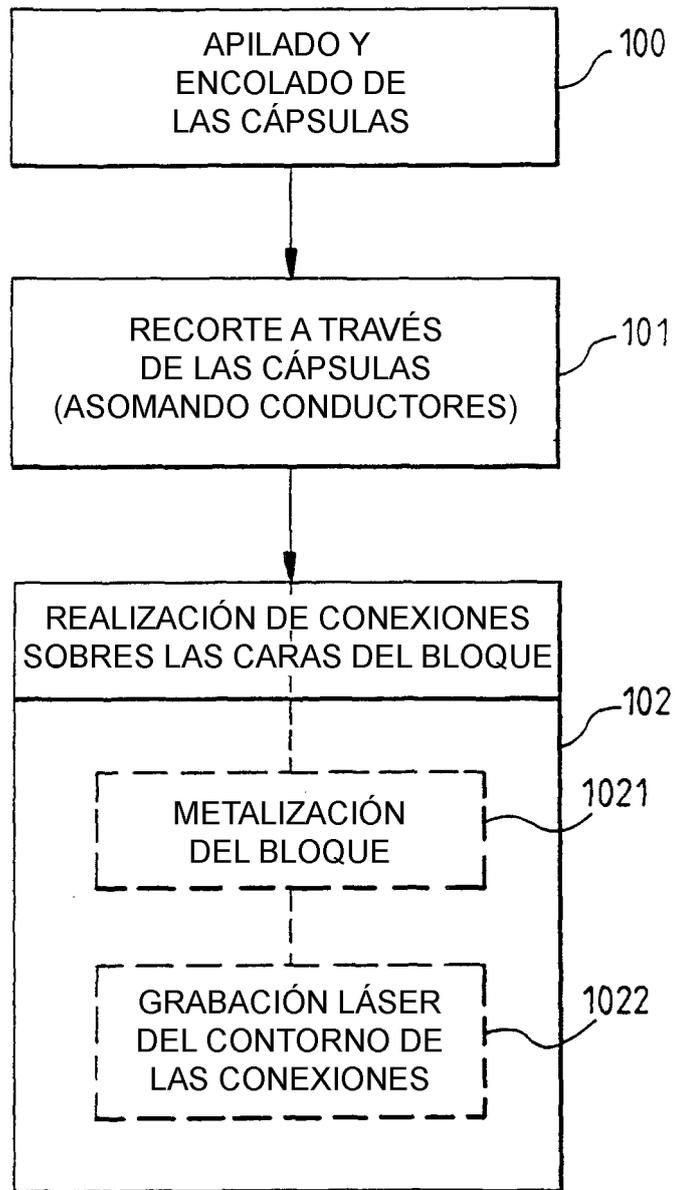


FIG.3

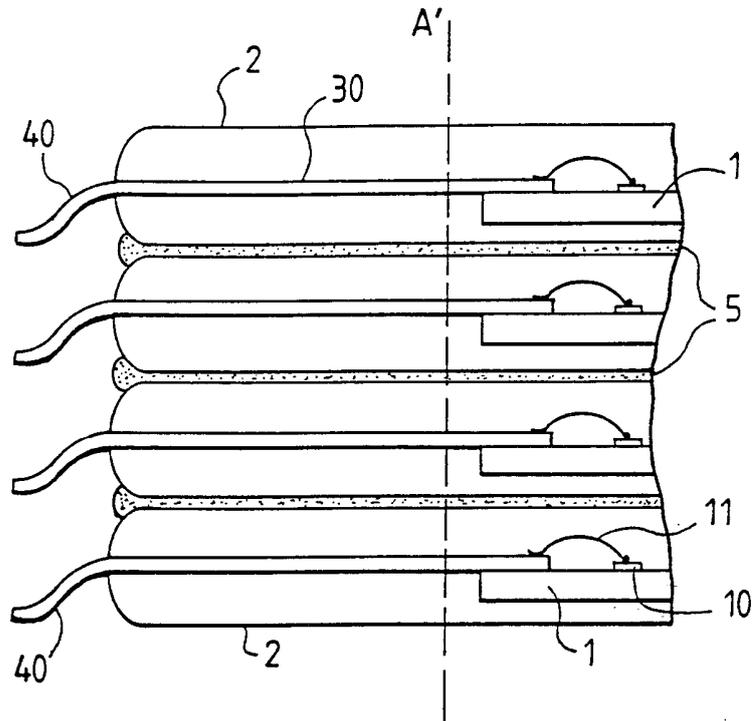


FIG. 4

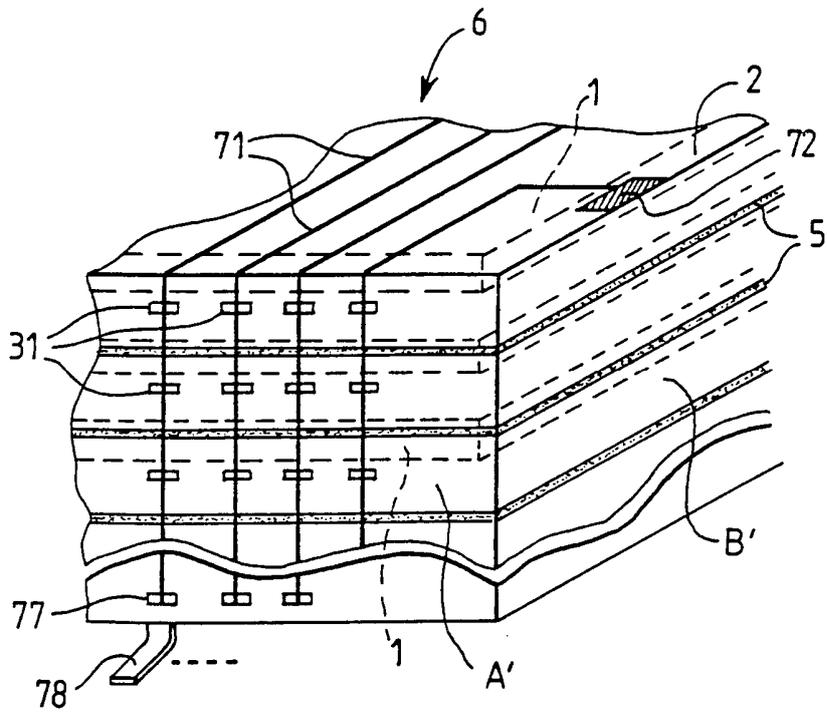
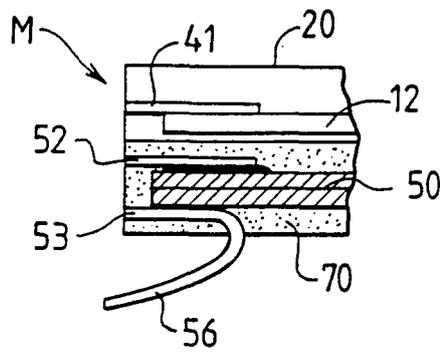
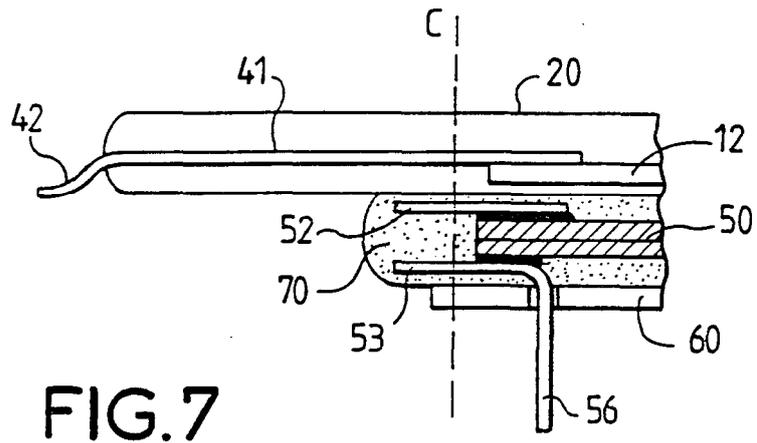
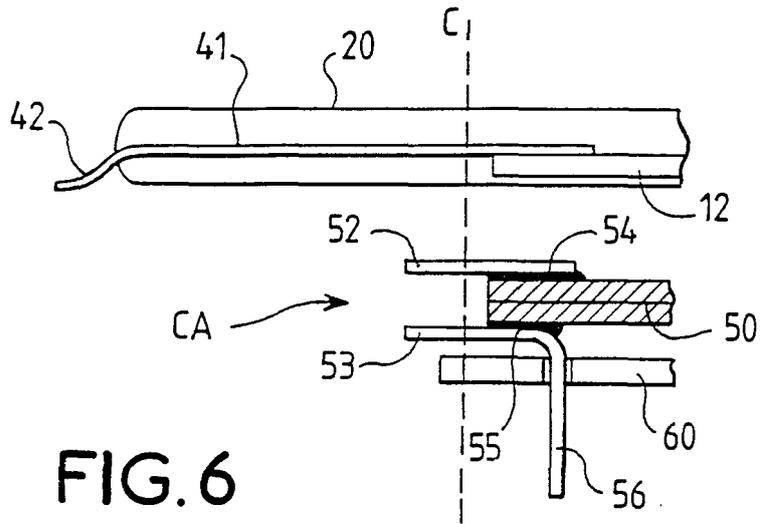


FIG. 5



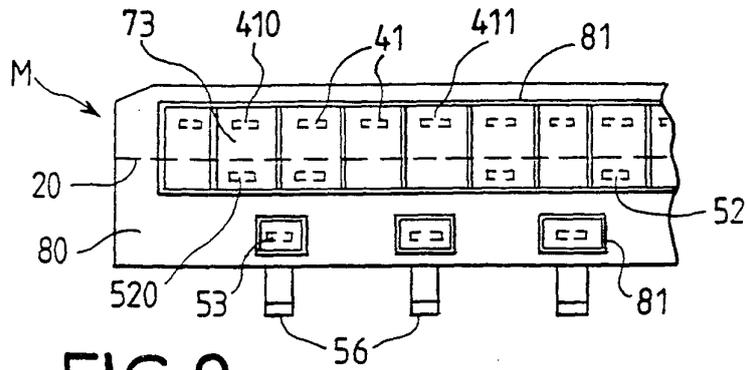


FIG. 9

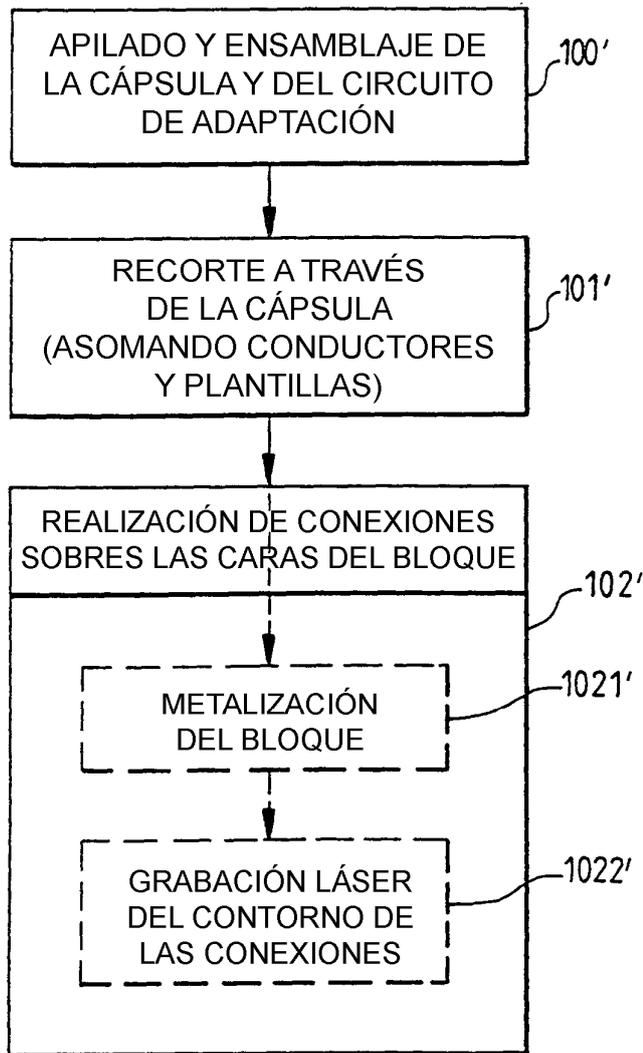


FIG. 10