

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 676 730**

51 Int. Cl.:

H01P 1/213 (2006.01)

H04B 1/00 (2006.01)

H04W 72/04 (2009.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **01.03.2013 PCT/IB2013/051637**

87 Fecha y número de publicación internacional: **27.03.2014 WO14045129**

96 Fecha de presentación y número de la solicitud europea: **01.03.2013 E 13717564 (2)**

97 Fecha y número de publicación de la concesión europea: **06.06.2018 EP 2898565**

54 Título: **Multiplexor conmutado**

30 Prioridad:

18.09.2012 TR 201210644

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

24.07.2018

73 Titular/es:

**ASELSAN ELEKTRONIK SANAYI VE TICARET
ANONIM SIRKETI (100.0%)
Mehmet Akif Ersoy Mahallesi 296.cadde, No: 16,
Yenimahalle
06370 Ankara, TR**

72 Inventor/es:

ALICIOGLU, BULENT

74 Agente/Representante:

SÁEZ MAESO, Ana

ES 2 676 730 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Multiplexor conmutado.

Campo Técnico

5 Esta invención trata sobre el módulo multiplexor conmutado usado por ejemplo, en sistemas de guerra electrónica que operan en entornos de señal densa.

Técnica Anterior

Los sistemas de guerra electrónica de hoy operan en bandas de frecuencia amplias y variables. Para satisfacer los requisitos de rendimiento, están diseñados los multiplexores conmutados.

10 En la conocida realización del multiplexor conmutado, los números de divisores de energía usados son iguales al número de canales en el multiplexor conmutado. Los multiplexores combinados por los repartidores de energía son diferentes entre sí, esto provoca una estructura no simétrica que conduce a un aumento en la pérdida de retorno.

En los multiplexores, no hay bandas de seguridad entre canales. Por lo tanto, la respuesta se vuelve bastante sensible a las tolerancias de fabricación.

15 El módulo denominado multiplexor conmutado conocido está patentado en USA con el número de patente US 2010166000.

20 El documento titulado "The Use of Matched Four- Port Filters to Realize Switched Multiplexer Having Low Amplitude and Group Delay Ripple" de C.I. Mobbs, IEEE Transactions on Microwave Theory and Techniques, vol. MTT-35, No. 12, Diciembre de 1987, divulga un método de diseño para canalizadores y multiplexores. Mediante el uso de dos multiplexores de recombinación, uno para los canales numerados impares y uno para los canales numerados pares, se puede realizar un multiplexor conmutado de alto rendimiento. El documento titulado "Switched multiplexer design using Parallel Coupled Line three ports" de B. Alicioglu y N. Yildirim, MICROWAVE SYMPOSIUM (MMS), 2010 MEDITERRANEAN, IEEE, PISCATAWAY, NJ, EUA, 25 de agosto de 2010 (2010-08-25), páginas 204-207, divulga que se pueden usar tres puertos de Línea Paralela Acoplada (PCL) para diseñar multiplexores conmutados con ancho de banda de canal ancho o estrecho.

25 El documento titulado "Design of diplexers with prescribed crossover loss using singly terminated filters" de O. Apaydin y N. Yildirim, ELECTROTECHNICAL CONFERENCE, 1994. PROCEEDINGS., 7TH MEDITERRANEAN ANTALYA, TURKEY 12-14 APRIL 1994, NUEVA YORK, NY, USA, IEEE, 12 de abril de 1994 (1994-04-12), páginas 508-511, divulga dos métodos para diseñar diplexores simétricos de frecuencia con cualquier atenuación cruzada prescrita realizable. Los dos métodos se basan en el uso de pares de filtro de paso (LP) bajo y de paso (HP) alto con terminación simple que están fácilmente disponibles o que se pueden sintetizar fácilmente.

30 Breve explicación de la invención

El propósito de esta invención es realizar un multiplexor conmutado que tenga una baja pérdida de retorno de entrada y salida.

35 El objetivo de esta invención es realizar un multiplexor conmutado que tenga una menor interferencia entre los canales en comparación con el multiplexor conmutado conocido.

Explicación detallada de la invención

El multiplexor conmutado diseñado para alcanzar los objetivos indicados anteriormente se muestra en las figuras adjuntas. Estas figuras son:

Figura 1. Esquemas del multiplexor conmutado

40 Figura 2. Esquemas para el segundo bloque

Figura 3. Esquemas para el primer bloque

Cada elemento en las figuras está numerado como se indica a continuación:

1. Multiplexor conmutado

2. Entrada de RF

45 3. Repartidor de energía

4. Primer bloque

- 41. Diplexor de 14 GHz
 - 411. filtro de paso alto de 14 GHz
 - 412. filtro de paso bajo de 14 GHz
 - 413. Extremo de diplexión de 14 GHz
- 5 42. Diplexor de 10 GHz
 - 421. Filtro de paso alto de 10 GHz
 - 422. filtro de paso bajo de 10 GHz
 - 423. Extremo de diplexión de 10 GHz
- 43. Diplexor de 6 GHz
- 10 431. Filtro de paso alto de 6 GHz
 - 432. filtro de paso bajo de 6 GHz
 - 433. Extremo de diplexión de 6 GHz
- 44. Diplexor de 16 GHz
 - 441. Filtro de paso bajo de 16 GHz
- 15 442. Filtro de paso alto de 16 GHz
 - 443. Extremo de diplexión de 16 GHz
- 45. Diplexor de 12 GHz
 - 451. Filtro de paso bajo de 12 GHz
 - 452. filtro de paso alto de 12 GHz
- 20 453. Extremo de diplexión de 12 GHz
- 46. Diplexor de 8 GHz
 - 461. Filtro de paso bajo de 8 GHz
 - 462. filtro de paso alto de 8 GHz
 - 463. Extremo de diplexión de 8 GHz
- 25 47. Diplexor de 4 GHz
 - 471. Filtro de paso bajo de 4 GHz
 - 472. Filtro de paso alto de 4 GHz
 - 473. Extremo de diplexión de 4 GHz
- 48. Filtro de paso alto de 2 GHz
- 30 5. Segundo bloque
 - 51. Diplexor de 16 GHz
 - 511. filtro de paso bajo de 16 GHz
 - 512. filtro de paso alto de 16 GHz
 - 513. Extremo de diplexión de 16 GHz
- 35 52. Diplexor de 12 GHz
 - 521. filtro de paso bajo de 12 GHz
 - 522. filtro de paso alto de 12 GHz

- 523. Extremo de diplexión a 12 GHz
- 53. Diplexor de 8 GHz
- 531. filtro de paso bajo de 8 GHz
- 532. filtro de paso alto de 8 GHz
- 5 533. Extremo de diplexión de 8 GHz
- 54. Diplexor de 4 GHz
- 541. Filtro de paso bajo de 4 GHz
- 542. Filtro de paso alto de 4 GHz
- 543. Extremo de diplexión a 4 GHz
- 10 55. Diplexor de 6 GHz
- 551. Filtro de paso bajo de 6 GHz
- 552. Filtro de paso alto de 6 GHz
- 553. Extremo de diplexión a 6 GHz
- 56. Diplexor de 10 GHz
- 15 561. Filtro de paso bajo de 10 GHz
- 562. filtro de paso alto de 10 GHz
- 563. Extremo de diplexión a 10 GHz
- 57. Diplexor de 14 GHz
- 571. filtro de paso bajo de 14 GHz
- 20 572. filtro de paso alto de 14 GHz
- 573. Extremo de diplexión a 14 GHz
- 58. filtro de paso bajo de 18 GHz
- 6. Segundo repartidor de energía
- 7. Atenuador
- 25 8. Conmutador de RF
- 9. Resistencia
- O. Salida de RF
- A. Multiplexor no contiguo de canal impar
- B. Multiplexor no contiguo del canal par
- 30 El multiplexor (1) conmutado, sujeto de esta invención, se define en la reivindicación 1 independiente. En el multiplexor (1) conmutado inventado, la entrada (2) de RF se divide por un repartidor (3) de energía y se alimenta a los bloques (4), (5) primero y segundo.
- Los bloques (4), (5) primero y segundo exhiben un comportamiento de multiplexor conmutado no contiguo ya que tienen filtros de canal conmutables.
- 35 Los bloques (4), (5) primero y segundo se combinan a través del repartidor (6) de energía para formar el multiplexor (1) conmutado.
- En la solicitud preferida de la invención, se implementa un multiplexor (1) conmutado de 2-18 GHz con 8 canales espaciados uniformemente. En esta solicitud, el primer bloque (4) contiene canales de 2-4 GHz, 6-8 GHz, 10-12 GHz, 14-16 GHz (filtros de canal) denominados como canales numerados impares o canales brevemente impares. El

segundo bloque (5) contiene canales de 4-6 GHz, 8-10 GHz, 12-14 GHz, 16-18 GHz (filtros de canal) denominados como canales numerados pares o canales brevemente pares.

Los canales en el primer bloque (4) se forman de la siguiente manera;

5 El canal (412) de paso bajo de 14 GHz del diplexor (41) de 14 GHz está conectado al extremo (423) del diplexor de 10 GHz, el canal (422) de paso bajo de 10 GHz del diplexor (42) de 10 GHz está conectado al extremo (433) del diplexor de 6 GHz, el canal (432) de paso bajo de 6 GHz del diplexor (43) de 6 GHz está conectado al filtro (48) paso alto de 2 GHz. Los canales (411), (421), (431) de paso alto de los diplexores (41), (42), (43) y el filtro (48) paso alto de 2 GHz están conectados a los extremos (443), (453), (463) y (473) de diplexión de los diplexores (44), (45), (46) y (47), respectivamente. Los canales (442), (452), (462), (472) de paso alto de 16 GHz, 12 GHz, 8 GHz, 4 GHz terminan en las resistencias (9). Los canales (441), (451), (461), (471) de paso bajo de los diplexores (44), (45), (46) y (47) son alimentados a la salida, por lo tanto, se construye el multiplexor (A) no contiguo con canales de 14-16 GHz, 10-12 GHz, 6-8 GHz y 2-4 GHz. Para formar el multiplexor conmutado canalizado impar no contiguo, se usan dos multiplexores (A) idénticos no contiguos. Los atenuadores y conmutadores están conectados entre las salidas (441), (451), (461), (471) de multiplexores 2 idénticos no contiguos para formar el multiplexor conmutable. La entrada RF del multiplexor conmutado no contiguo formado es el extremo (413) del diplexor de 14 GHz en el lado de los atenuadores (7). La salida es el extremo (413) del diplexor de 14 GHz en el lado (8) del conmutador. Por lo tanto, se construye el multiplexor conmutado no contiguo con 4 canales (14-16 GHz, 10-12 GHz, 6-8 GHz y 2-4 GHz) espaciados uniformemente.

20 El segundo bloque se forma de la siguiente manera; El canal (511) de paso bajo de 16 GHz del diplexor (51) de 16 GHz está conectado al extremo (523) del diplexor de 12 GHz, el canal (521) de paso bajo de 12 GHz del diplexor (52) de 12 GHz está conectado al extremo (533) del diplexor de 8 GHz, el canal (532) de paso bajo de 8 GHz del diplexor (53) de 8 GHz está conectado al extremo (543) del diplexor de 4 GHz. Los canales (512), (522), (532), (542) de paso alto de los diplexores (51), (52), (53) y (54) están conectados al filtro (58) de paso bajo de 18 GHz y los extremos (573), (563), (553) de diplexión de los diplexores (57), (56), (55) respectivamente. Los canales (512), (522), (532), (542) de paso alto de 16 GHz, 12 GHz, 8 GHz y 4 GHz se terminan en las resistencias (9). La salida del filtro (58) de paso bajo de 18 GHz y los canales (571), (561), (551) de paso bajo de los diplexores (57), (56), (55) se alimentan a la salida, de ahí que se construya el multiplexor (B) no contiguo con canales 16-18 GHz, 12-14 GHz, 8-10 GHz y 4-6 GHz. Para formar un multiplexor conmutado canalizado par no contiguo, se usan dos multiplexores (B) idénticos no contiguos. Los atenuadores y conmutadores están conectados entre las salidas (58), (571), (561), (551) de multiplexores idénticos no contiguos para formar el multiplexor conmutable. La entrada RF del multiplexor conmutado no contiguo formado es el extremo (513) del diplexor de 16 GHz en el lado de los atenuadores (7). La salida es el extremo (513) del diplexor de 16 GHz en el lado (8) del conmutador. Por lo tanto, se construye el multiplexor conmutado no contiguo con 4 canales (16-18 GHz, 12-14 GHz, 8-10 GHz y 4-6 GHz) espaciados uniformemente.

35 Las salidas de los bloques (4), (5) primero y segundo se combinan por el repartidor (6) de energía para formar un multiplexor de 8 canales conmutados.

En la solicitud preferida de la invención, el valor de la resistencia es de 50 ohmios.

En la solicitud preferida de la invención, las Líneas Acopladas en Paralelo de Circuito Abierto (OCPCL) se usan para la diplexión en los diplexores como extremos de diplexión. El uso de OCPCL mejora el aislamiento entre los canales de paso alto y paso bajo y proporciona un medio para evitar las degradaciones en las frecuencias cruzadas.

40 En la solicitud preferida de la invención, los filtros de canal están diseñados como filtros terminados individualmente, lo que permite la integración de OCPCL a nivel de síntesis, por lo tanto, OCPCL sirve como una parte integral del diplexor lo que contribuye al rendimiento.

45 La separación de los canales en bloques (4) y (5) como canales pares e impares proporciona bandas de seguridad, por lo tanto aumenta el aislamiento, además reduce la interferencia destructiva entre canales que puede provocar degradaciones en el rechazo y desplazamientos en las frecuencias cruzadas y aumenta la inmunidad del diseño a las tolerancias de fabricación.

A pesar del uso de un gran número de repartidores de energía en el caso conocido, en esta invención, solo se usan dos repartidores (3), (6) de energía sea cual sea el número de canales.

50 Como los multiplexores que forman los bloques (4) y (5) son simétricos, la pérdida de retorno será la misma en la entrada y en la salida. Se pueden obtener valores de rechazo más altos con diplexores de orden inferior, ya que cada diplexor se usa dos veces en los bloques (4) y (5).

Usando los conceptos básicos presentados anteriormente, se pueden desarrollar diversas aplicaciones. La invención no está restringida a la solicitud descrita anteriormente y, de hecho, tal como se define en las reivindicaciones.

REIVINDICACIONES

1. Un multiplexor (1) conmutado con canales pares e impares que comprende;
 - al menos una entrada (2) de RF,
 - un primer repartidor (3) de energía que divide la entrada de RF en dos señales alimentadas respectivamente a un primer y a un segundo bloques (4) y (5),
 - un segundo repartidor (6) de energía, que combina las salidas de dichos primer y segundo bloques (4) y (5) caracterizados por qué;
 - el primer bloque (4), que cumple la función de filtrado en los canales impares, consta de dos multiplexores (A) de canales no contiguos impares, que comprenden diplexores y resistencias (9) y se combinan simétricamente mediante atenuadores (7) y conmutadores (8),
 - el segundo bloque (5), que cumple la función de filtrado en los canales pares no cubiertos por el primer bloque (4), consta de dos multiplexores (B) de canales pares idénticos no contiguos que comprenden diplexores y resistencias (9) y se combinan simétricamente a través de atenuadores (7) y conmutadores (8).
2. Un multiplexor (1) conmutado como en la reivindicación 1, caracterizado por tener un primer bloque (4) que consiste en canales espaciados uniformemente comenzando desde 2-4 GHz con un incremento de 4 GHz en las frecuencias de esquina, en cada canal consecutivo, teniendo todos los canales anchos de banda de 2 GHz.
3. Un multiplexor (1) conmutado como en la reivindicación 1, caracterizado por tener un segundo bloque (5) que consiste en canales espaciados uniformemente comenzando desde 4-6 GHz con un incremento de 4 GHz en las frecuencias de esquina, en cada canal consecutivo, teniendo todos los canales anchos de banda de 2 GHz.
4. Un multiplexor (1) conmutado como en la reivindicación 1, caracterizado por el primer bloque (4), que tiene cuatro canales, multiplexores (A) no contiguos de canal impar que comprenden canales de 14 -16 GHz, 10-12 GHz, 6-8 GHz y 2-4 GHz que están formados de modo que el filtro (412) de paso bajo de 14 GHz del diplexor (41) de 14 GHz está conectado al diplexor (42) de 10 GHz, el filtro (422) de paso bajo de 6 GHz del diplexor (43) de 6 GHz está conectado al filtro (48) de paso alto de 2 GHz; los filtros (411), (421), (431) de paso alto de 14 GHz, 10 GHz y 6 GHz pertenecientes a los diplexores (41), (42), (43) y el filtro (48) de paso alto de 2 GHz están acoplados respectivamente a Diplexores (44), (45), (46), (47) de 16 GHz, 12 GHz, 8 GHz y 4 GHz; los filtros (442), (452), (462), (472) de paso alto de 16 GHz, 12 GHz, 8 GHz y 4 GHz están terminados por resistencias (9) de 50 ohmios; los filtros (441), (451), (461), (471) de paso bajo de 16 GHz, 12 GHz, 8 GHz, 4 GHz se alimentan a la salida.
5. Un multiplexor (1) conmutado como en la reivindicación 1, caracterizado por el segundo bloque (5), que tiene cuatro canales, canales pares de multiplexores (B) no contiguos que comprenden canales de 16 -18 GHz, 12-14 GHz, de 8-10 GHz y 4-6 GHz que están formados de manera que el filtro (511) de paso bajo de 16 GHz del diplexor (51) de 16 GHz está acoplado al diplexor de 12 GHz, el filtro (521) de paso bajo de 12 GHz del diplexor (52) de 12 GHz está acoplado al diplexor (53) de 8 GHz, el filtro (531) de paso bajo de 8 GHz del diplexor (53) de 8 GHz está acoplado al diplexor (54) de 4 GHz; los filtros 512), (522), (532) de paso alto de 16 GHz, 12 GHz, 8 GHz y 4 GHz pertenecientes a diplexores (51), (52), (53), (54) están acoplados respectivamente al filtro (58) de paso bajo de 18 GHz, diplexores (57), (56), (55) de 14 GHz, 10 GHz y 6 GHz; el filtro (541) de paso bajo de 4 GHz terminan con una resistencia (9) de 50 ohmios y el filtro de paso alto se alimenta a la salida; los filtros (572), (562), (552) de paso alto de 14 GHz, 10 GHz y 6 GHz terminan con resistencias (9) de 50 ohmios y los filtros (571), (561), (551) de paso bajo de 14 GHz, 10 GHz y 6 GHz se alimentan a la salida.
6. Un multiplexor (1) conmutado como en la reivindicación 1, caracterizado por tener un primer y segundo bloques (4), (5) en los que los diplexores de diplexión forman los bloques que usan Línea OCPCL Acoplada Paralela de Circuito Abierto.
7. Un multiplexor (1) conmutado como en la reivindicación 1, caracterizado por tener un primer y segundo bloques (4), (5) en los que los diplexores que forman los bloques se diseñan usando un enfoque de diseño de filtro con terminación única.

Figura 1

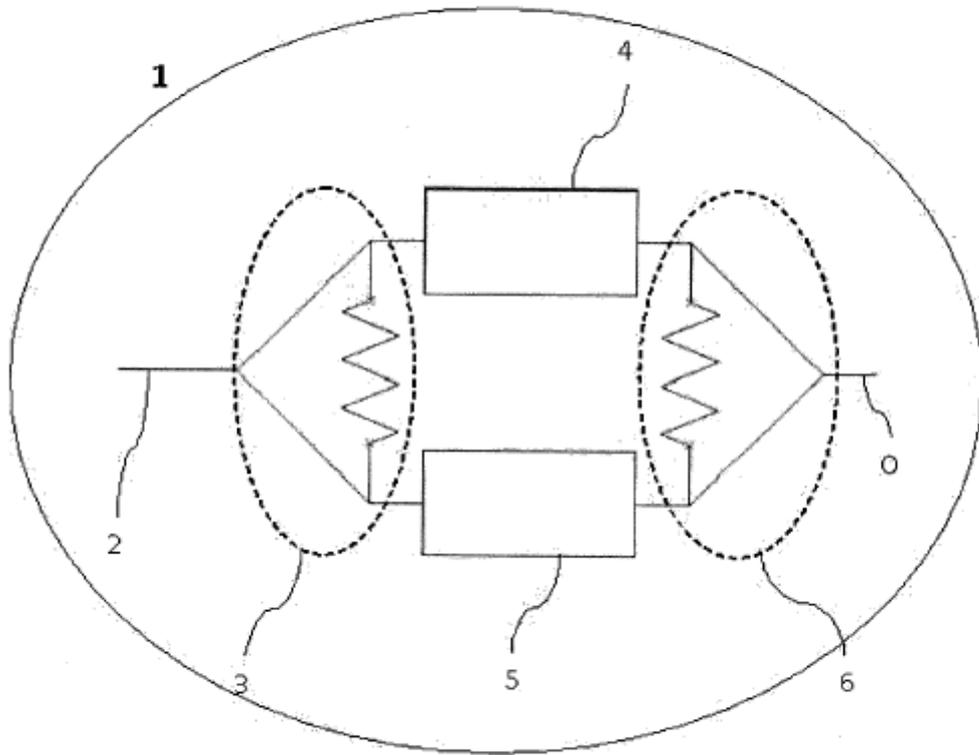


Figura 2

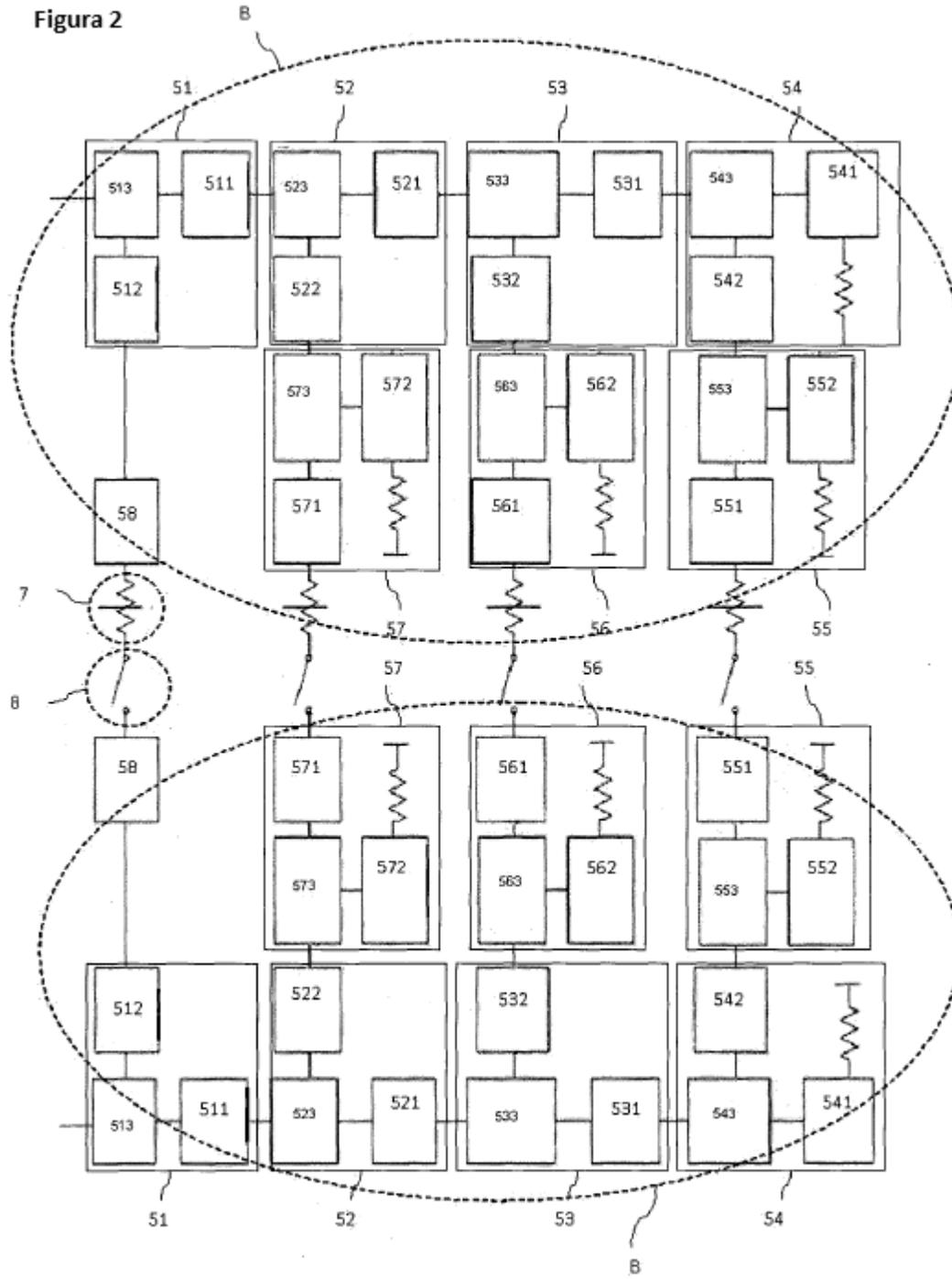


Figura 3

