

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 676 947**

51 Int. Cl.:

**H04B 7/185** (2006.01)

**H04B 7/204** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **09.06.2016** E 16173717 (6)

97 Fecha y número de publicación de la concesión europea: **18.04.2018** EP 3121975

54 Título: **Arquitectura de FDMA / TDMA novedosa usando canalizador y amplificador de potencia de matriz**

30 Prioridad:

**20.07.2015 US 201514803269**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**26.07.2018**

73 Titular/es:

**THE BOEING COMPANY (100.0%)  
100 North Riverside Plaza  
Chicago, IL 60606-2016, US**

72 Inventor/es:

**HAHN III, CARL J. y  
ROSENHECK, LEONARD**

74 Agente/Representante:

**CARVAJAL Y URQUIJO, Isabel**

**ES 2 676 947 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Arquitectura de FDMA / TDMA novedosa usando canalizador y amplificador de potencia de matriz

En general, en el campo de las telecomunicaciones, las transmisiones de comunicación se facilitan mediante el uso de plataformas de comunicación (por ejemplo, estaciones de retransmisión). Estas plataformas de comunicación incluyen cualquier vehículo, tripulado o no tripulado, que pase por encima de, o sobrevuele por encima de, una región de cobertura territorial, variando de las altitudes típicas de las aeronaves tripuladas y no tripuladas (UAV) y plataformas más ligeras que el aire (LTA), a los satélites de comunicación en cualquier órbita, no solo de la Tierra sino de cualquier objeto celeste tal como la Luna o Marte. Por lo general, las plataformas de comunicación funcionan basándose en el principio del guiaoondas acodado, en donde la plataforma de comunicación recibe señales a partir del suelo a través de unos haces de antena de recepción y devuelve señales de vuelta a la Tierra a través de unos haces de antena de transmisión solo con una amplificación y un desplazamiento con respecto a la frecuencia de enlace ascendente o de enlace descendente. No obstante, a medida que el planeta comienza a demandar cada vez más un ancho de banda más grande y un caudal más grande debido al incremento del tráfico de Internet, el comercio electrónico, los ordenadores y otras tecnologías digitales, las arquitecturas existentes son cada vez menos prácticas o más costosas. Por ejemplo, algunos ejemplos existentes de las plataformas de comunicación de múltiples haces de caudal alto que operan de forma exclusiva en acceso múltiple por división en frecuencia (FDMA, *frequency division multiple access*) son comunes, pero las demandas que se hacen a las arquitecturas están estirando cada vez más el coste y la utilidad de la arquitectura. En el caso de las plataformas de comunicación de múltiples haces de caudal alto que operan de forma exclusiva en FDMA, la arquitectura requiere un gran número de haces de antena para proporcionar la reutilización de frecuencias que se requiere para aumentar al máximo el caudal total. La arquitectura también tiene un gran número de amplificadores de alta potencia, redes de conmutadores de alta potencia complejas y redes de filtros complejas que, a menudo, se basan en la guía de ondas y son de gran masa y tamaño. La totalidad de estos factores contribuyen a unas demandas elevadas de potencia, de volumen y de masa, en donde la potencia, el volumen y la masa son limitados en una nave espacial. La arquitectura de FDMA convencional también produce unas demandas de calor elevadas debido a, por ejemplo, los sistemas complejos de disipación térmica para los componentes de alta potencia.

Otros ejemplos de arquitecturas de plataforma de comunicación convencionales que pueden incluir sistemas de amplificador de múltiples puertos incluyen los repetidores regenerativos que operan en un modo de transferencia asíncrona (ATM, *asynchronous transfer mode*) con un conmutador de ATM para la conmutación, el encaminamiento y la multiplexación. No obstante, estas arquitecturas de comunicación requieren, por lo general, que se desmodulen y se vuelvan a modular unas señales de RF, creando un cuello de botella de caudal de ancho de banda. Debido a los cuellos de botella, estas arquitecturas de comunicación son adecuadas para una calidad de funcionamiento baja desde el punto de vista de la velocidad de datos y no están bien adaptadas para las arquitecturas de banda ancha. Estos sistemas de ATM también incluyen un encaminamiento fijo a través del conmutador de ATM y la carga de encaminar las señales de RF a partir del haz de antena de recepción al haz de antena de radiodifusión se coloca sobre la propia arquitectura de comunicación, lo que es sumamente ineficiente y aumenta la complejidad y la utilización de potencia del satélite. Estos sistemas de ATM a menudo también usan unos tiempos de permanencia fijos (por ejemplo, unas tramas de tiempo de acceso múltiple por división en el tiempo (TDMA, *time division multiple access*) fijas para cada haz de antena), limitando el ancho de banda global disponible para el sistema.

En los sistemas de conmutación de plataforma - acceso múltiple por división en el tiempo (PS-TDMA, *switch time division multiple access*) de salto de haz, las señales de RF se encaminan a haces individuales de forma secuencial en el tiempo en lugar de hacerlo de forma simultánea a unas frecuencias diferentes como en los sistemas de FDMA. La capacidad de tráfico total del haz de antena depende del tiempo de permanencia además o en lugar de la fracción del ancho de banda de frecuencia que se asigna en el haz. Las arquitecturas de PS-TDMA de salto de haz también sustituyen las redes complejas de filtros de multiplexadores de salida y de multiplexadores de entrada de microondas que se usan, por lo general, en los sistemas de FDMA. No obstante, las arquitecturas de PS-TDMA de salto de haz todavía hacen frente a desafíos en cuanto a la provisión de una forma rentable para encaminar una alta potencia de RF a los haces de antena solo durante el periodo de tiempo del tiempo de permanencia de TDMA. Las arquitecturas de PS-TDMA de salto de haz convencionales se implementan con unos amplificadores de alta potencia que están dedicados a unos haces de antena únicos, que presentan una carga significativa sobre las fuentes de alimentación de las plataformas de comunicación. Los amplificadores de alta potencia que se usan en las arquitecturas de PS-TDMA de salto de haz convencionales agravan acentúan las cuestiones de utilización de potencia, debido a que las fuentes de alimentación para los amplificadores de alta potencia no se pueden activar y desactivar a las tasas de conmutación de las tramas de TDMA típicas y, en consecuencia, han de permanecer activos incluso cuando no se encuentra presente señal de RF alguna. En las arquitecturas de PS-TDMA de salto de haz convencionales en donde los amplificadores de alta potencia se pueden conmutar entre haces de antena, las redes de conmutadores de alta potencia que están acopladas con los amplificadores de alta potencia aumentan la masa, ocupan volumen y han de abordar consideraciones de alta potencia de RF tales como la disipación térmica, la conmutación en caliente, la pérdida resistiva y el efecto multipactor. El documento EP1058410 divulga un sistema de comunicaciones de acuerdo con la técnica anterior. Por consiguiente, hallaría utilidad un sistema y método que tuviera por objeto abordar las cuestiones que se han identificado en lo que antecede.

Un ejemplo de la presente divulgación se refiere a un sistema de comunicaciones que incluye al menos un primer conmutador de alta velocidad de acceso múltiple por división en el tiempo (TDMA, *time division multiple access*) que tiene una primera salida de conmutador, un canalizador de acceso múltiple por división en frecuencia (FDMA, *frequency division multiple access*), que está acoplado con la primera salida de conmutador y que está configurado para recibir una señal de radiofrecuencia (RF) de entrada a partir del al menos un primer conmutador de alta velocidad de TDMA, teniendo adicionalmente el canalizador de FDMA al menos una salida de canalizador, al menos un amplificador de potencia de matriz que tiene al menos una entrada y al menos una salida, y al menos un segundo conmutador de alta velocidad de TDMA que tiene una segunda entrada de conmutador que está acoplada con una respectiva de la al menos una salida de canalizador y al menos una segunda salida de conmutador que está acoplada con una entrada correspondiente del al menos un amplificador de potencia de matriz, estando configurado el al menos un segundo conmutador de alta velocidad de TDMA para recibir una señal de RF de salida a partir del canalizador de FDMA y para transmitir la señal de RF de salida a partir del canalizador de FDMA a una entrada seleccionada del al menos un amplificador de potencia de matriz, en donde cada entrada del al menos un amplificador de potencia de matriz se pone en correspondencia con una salida previamente determinada del al menos un amplificador de potencia de matriz y cada salida previamente determinada está acoplada con un haz de antena correspondiente.

Un ejemplo de la presente divulgación se refiere a un sistema de comunicaciones que incluye al menos un primer conmutador de alta velocidad de acceso múltiple por división en el tiempo (TDMA, *time division multiple access*) que tiene una primera salida de conmutador, un canalizador de acceso múltiple por división en frecuencia (FDMA, *frequency division multiple access*), que está acoplado con la primera salida de conmutador y que está configurado para recibir una señal de radiofrecuencia (RF) de entrada a partir del al menos un primer conmutador de alta velocidad de TDMA, teniendo adicionalmente el canalizador al menos una salida de canalizador, al menos un segundo conmutador de alta velocidad de TDMA que tiene una segunda entrada de conmutador que está acoplada con una respectiva de la al menos una salida de canalizador, y al menos un módulo de radiodifusión sin conmutador que incluye al menos un amplificador de potencia de matriz que tiene al menos una entrada y al menos una salida, y al menos una antena que está conectada con el al menos un amplificador de potencia de matriz, en donde el al menos un segundo conmutador de alta velocidad de TDMA tiene adicionalmente al menos una segunda salida de conmutador que está acoplada con una entrada seleccionada del al menos un amplificador de potencia de matriz, estando configurado el al menos un segundo conmutador de alta velocidad de TDMA para recibir una señal de RF de salida a partir del canalizador de FDMA y para transmitir la señal de RF de salida a partir del canalizador de FDMA a una entrada seleccionada del al menos un amplificador de potencia de matriz, y en donde cada entrada del al menos un amplificador de potencia de matriz se pone en correspondencia con una salida previamente determinada del al menos un amplificador de potencia de matriz y cada salida previamente determinada está acoplada con una antena correspondiente.

Un ejemplo de la presente divulgación se refiere a un método de comunicaciones que incluye recibir una señal de radiofrecuencia (RF) de entrada a partir de al menos una fuente de entrada con al menos un primer conmutador de alta velocidad de acceso múltiple por división en el tiempo (TDMA, *time division multiple access*), transmitir la señal de RF de entrada a partir del al menos un primer conmutador de alta velocidad de TDMA a un canalizador de acceso múltiple por división en frecuencia (FDMA, *frequency division multiple access*), recibir una señal de RF de salida, a partir del canalizador de FDMA, con al menos un segundo conmutador de alta velocidad de TDMA, transmitir la señal de RF de salida a partir del al menos un segundo conmutador de alta velocidad de TDMA a una entrada seleccionada de al menos un amplificador de potencia de matriz, poner en correspondencia la señal de RF de salida a partir de la entrada seleccionada con una salida previamente determinada del amplificador de potencia de matriz, y emitir la señal de RF de salida al haz de antena que se corresponde con la salida previamente determinada del amplificador de potencia de matriz.

### Breve descripción de los dibujos

Habiendo descrito de este modo, en términos generales, algunos ejemplos de la divulgación, a continuación se hará referencia a los dibujos adjuntos, que no están necesariamente dibujados a escala, y en donde unos caracteres de referencia semejantes designan las mismas partes, o unas similares, por la totalidad de las diversas vistas, y en donde:

la figura 1 es un diagrama de bloques de un sistema de comunicaciones de acuerdo con un aspecto de la presente divulgación;

la figura 1A es una ilustración esquemática de un canalizador del sistema de comunicaciones de acuerdo con un aspecto de la presente divulgación;

la figura 1B es una ilustración esquemática de un amplificador de potencia de matriz del sistema de comunicaciones de acuerdo con un aspecto de la presente divulgación;

la figura 2 es una ilustración esquemática del sistema de comunicaciones de acuerdo con un aspecto de la presente

divulgación;

la figura 3 es una ilustración esquemática del sistema de comunicaciones de acuerdo con un aspecto de la presente divulgación;

5 la figura 4 es una ilustración esquemática del sistema de comunicaciones de acuerdo con un aspecto de la presente divulgación;

las figuras 5 y 5A son unas ilustraciones esquemáticas de unas porciones del sistema de comunicaciones de acuerdo con un aspecto de la presente divulgación;

las figuras 6 y 6A son unas ilustraciones esquemáticas de unas porciones del sistema de comunicaciones de acuerdo con un aspecto de la presente divulgación;

10 la figura 7 es una ilustración esquemática de una porción del sistema de comunicaciones de acuerdo con un aspecto de la presente divulgación;

la figura 8 es una ilustración esquemática de una porción del sistema de comunicaciones de acuerdo con un aspecto de la presente divulgación;

15 la figura 9 es una ilustración esquemática de una porción del sistema de comunicaciones de acuerdo con un aspecto de la presente divulgación;

la figura 10 es una ilustración esquemática del sistema de comunicaciones de acuerdo con un aspecto de la presente divulgación;

la figura 11 es un diagrama de flujo de una operación del sistema de comunicaciones de acuerdo con un aspecto de la presente divulgación;

20 la figura 12 es un diagrama de flujo de una metodología de producción y servicio de aeronaves de acuerdo con un aspecto de la presente divulgación; y

la figura 13 es una ilustración esquemática de una nave espacial que incluye unos sistemas de vehículo distribuidos de acuerdo con un aspecto de la presente divulgación.

25 En el diagrama o diagramas de bloques a los que se ha hecho referencia en lo que antecede, las líneas de trazo continuo, de haber alguna, que conectan diversos elementos y / o componentes pueden representar acoplamientos mecánicos, eléctricos, de fluido, ópticos, electromagnéticos y otros, y / o combinaciones de los mismos. Tal como se usa en el presente documento, "acoplado" quiere decir que está asociado directamente así como indirectamente. Por ejemplo, un miembro A puede estar asociado directamente con un miembro B, o puede estar asociado indirectamente con el mismo, por ejemplo, a través de otro miembro C. También pueden existir unos acoplamientos que no sean los que se ilustran en los diagramas de bloques. Las líneas de trazo discontinuo, de haber alguna, que conectan los diversos elementos y / o componentes representan acoplamientos similares en cuanto a su función y fin a los que se representan por medio de líneas de trazo continuo; no obstante, los acoplamientos que se representan por medio de líneas de trazo discontinuo o bien se pueden proporcionar de forma selectiva o bien pueden estar relacionados con unos aspectos alternativos u opcionales de la divulgación. De forma similar, los elementos y / o componentes, de haber alguno, que se representan con unas líneas de trazo discontinuo, indican unos aspectos alternativos u opcionales de la divulgación. Los elementos ambientales, de haber alguno, se representan con líneas de puntos.

40 En el diagrama o diagramas de bloques a los que se ha hecho referencia en lo que antecede, los bloques también pueden representar operaciones y / o porciones de las mismas. Las líneas que conectan los diversos bloques no implican dependencia u orden particular alguno de las operaciones o porciones de las mismas.

### Descripción detallada

45 En la siguiente descripción, se exponen numerosos detalles específicos para proporcionar una comprensión detallada de los conceptos divulgados, que se pueden poner en práctica sin algunas o todas estas particularidades. En otros casos, se han omitido algunos detalles de dispositivos y / o procesos conocidos para evitar complicar innecesariamente la comprensión de la divulgación. A pesar de que algunos conceptos se describirán junto con algunos ejemplos específicos, se entenderá que no se tiene por objeto que estos ejemplos sean limitantes.

La referencia en el presente documento a "un ejemplo" o "un aspecto" quiere decir que, en al menos una

implementación, se incluyen uno o más rasgos distintivos, estructuras o características que se describen en conexión con el ejemplo o aspecto. La expresión “un ejemplo” o “un aspecto”, en diversos lugares en la memoria descriptiva, puede estar haciendo referencia, o no, al mismo ejemplo o aspecto.

5 A menos que se indique de otro modo, los términos “primero”, “segundo”, “tercero”, etc., se usan en el presente documento meramente como etiquetas, y no tienen por objeto imponer requisitos de orden, de posición o de jerarquía a los elementos a los que se refieren estos términos. Además, una referencia a, por ejemplo, un “segundo” elemento no requiere o excluye la existencia de, por ejemplo, un “primer” elemento o uno de numeración más baja, y / o, por ejemplo, un “tercer” elemento o uno de numeración más alta.

10 Haciendo referencia a la figura 1, los aspectos de la presente divulgación que se describe en el presente documento prevén un sistema de comunicaciones por satélite 100 que tiene una arquitectura de comunicación de salto de haz de FDMA / TDMA combinada. Mientras que, en un aspecto de la presente divulgación, el sistema de comunicaciones por satélite 100 se describe como parte de una arquitectura de satélite, se entiende que, en otros aspectos, el sistema de comunicaciones por satélite 100 puede ser parte de cualquier plataforma de comunicaciones aérea u orbital, por ejemplo, un vehículo aéreo no tripulado a largo plazo o un vehículo dirigible más ligero que el aire. El sistema de comunicaciones por satélite 100 incluye un módulo de recepción de enlace ascendente 101 y un módulo de transmisión de enlace descendente 102 que están acoplados uno con otro a través de un canalizador 111. Haciendo referencia a la figura 1, un controlador de satélite 112 se proporciona para controlar algunos aspectos de las operaciones del sistema de comunicaciones por satélite 100. El controlador de satélite 112 controla el funcionamiento del módulo de recepción de enlace ascendente 101, el módulo de transmisión de enlace descendente 102 y el canalizador 111 y, más en concreto, el controlador de satélite 112 controla cómo una señal de RF (por ejemplo, en un aspecto, una señal de TDMA), que es recibida por el módulo de recepción de enlace ascendente 101, se encamina a las antenas de haz 110 del módulo de transmisión de enlace descendente 102. En un aspecto de la presente divulgación, el controlador de satélite 112 incluye un módulo de sincronización de tiempo 112B y una memoria 112A. En un aspecto de la presente divulgación, el módulo de sincronización de tiempo 112B sincroniza la comunicación entre el módulo de recepción de enlace ascendente 101, el módulo de transmisión de enlace descendente 102 y el canalizador 111. En un aspecto, el módulo de sincronización de tiempo 112B proporciona una señal de sincronización de tiempo al módulo de recepción de enlace ascendente 101, el módulo de transmisión de enlace descendente 102 y el canalizador 111. En un aspecto de la presente divulgación, la señal de sincronización de tiempo que es generada por el módulo de sincronización de tiempo 112B se deriva de una señal de control 198 a partir de una fuente terrestre (u otra fuente de base en tierra) 199 que es recibida por el controlador de satélite 112. En un aspecto de la presente divulgación, la señal de control 198 que se recibe de la fuente terrestre 199 proporciona unas instrucciones para el controlador de satélite 112 para encaminar una señal de comunicación de RF 197 (por ejemplo, una señal de TDMA) a partir de las antenas de haz 103 del módulo de recepción de enlace ascendente 101 a las antenas de haz 110 del módulo de transmisión de enlace descendente 102 y / o para controlar la duración de los tiempos de permanencia de una trama de tiempo de TDMA cuando se radiodifunde una señal de comunicación 197D a partir de las antenas de haz 110. En un aspecto de la presente divulgación, la señal de control 198 a partir de la fuente terrestre 199 se transporta junto con (por ejemplo, se envía de forma sustancialmente simultánea) las señales de comunicación de RF 197 que son recibidas por el módulo de recepción de enlace ascendente 101, mientras que en otros aspectos, la señal de control 198 y las señales de comunicación de RF 197 se envían de forma secuencial, una tras otra. En todavía otros aspectos, la señal de control 198 se envía antes de que cualquier señal de comunicación de RF 197 sea recibida por el satélite dentro de un periodo de tiempo previamente determinado. Por ejemplo, en un aspecto, la señal de control 198 es recibida por el controlador de satélite 112 sustancialmente en tiempo real, (por ejemplo, la señal de control 198 se recibe para controlar el encaminamiento a través del sistema de comunicaciones por satélite 100 sustancialmente al mismo tiempo que se reciben las señales de comunicación de RF 197) de tal modo que la señal de control 198 se corresponde con una transmisión dada. En otros aspectos, el controlador de satélite 112 recibe una o más señales de control 198 por adelantado y almacena los datos que son proporcionados por la señal de control 198 dentro de la memoria de controlador de satélite 112A. En el presente caso, la señal de control 198 se corresponde con las transmisiones que se realizarán dentro de un periodo de tiempo previamente determinado (por ejemplo, minutos, horas, días, etc.) en donde el encaminamiento para cada transmisión a través del sistema de comunicaciones por satélite 100 durante el periodo previamente determinado se almacena en la memoria de controlador de satélite 112A como, por ejemplo, una tabla de encaminamiento o en cualquier otro formato que permita que el controlador 112 correlacione una señal de comunicación de RF 197 con un intervalo de tiempo y una antena de haz 110 correspondiente. En un aspecto, la señal de control 198 reconfigura el controlador de satélite 112 dependiendo de las transmisiones que se van a realizar.

60 Haciendo referencia a la figura 1, en un aspecto, el módulo de recepción de enlace ascendente 101 incluye una o más antenas de haz 103, uno o más amplificadores de bajo ruido (LNA, *low noise amplifier*) 104, uno o más conmutadores de TDMA 105 y uno o más convertidores de frecuencia 106. En un aspecto de la presente divulgación, las antenas de haz 103 son antenas de satélite para recibir la señal de comunicación de RF 197 a partir de una fuente de señal tal como la fuente terrestre 199. En un aspecto de la presente divulgación, las antenas de haz 103 son unas antenas de haz puntual, mientras que en otros aspectos, las antenas de haz 103 son alimentaciones de múltiples haces o antenas de elementos en fase. En un aspecto, las antenas de haz 103 son una

fuelle de entrada. En un aspecto de la presente divulgación, las señales de comunicación de RF 197 que son recibidas por las antenas de haz 103 son unas señales de TDMA. En un aspecto de la presente divulgación, las señales de TDMA que son recibidas por las antenas de haz 103 se transmiten a los uno o más amplificadores de bajo ruido 104 a través de una salida de antena de haz 129. Los amplificadores de bajo ruido 104 reciben la señal de TDMA a través de una entrada de LNA 120 y, a su vez, amplifican las señales de TDMA. En un aspecto de la presente divulgación, hay un amplificador de bajo ruido 104 para cada antena de haz 103. No obstante, en otros aspectos, uno o más amplificadores de bajo ruido 104 se comparten entre múltiples antenas de haz 103. En un aspecto de la presente divulgación, hay múltiples amplificadores de bajo ruido 104 para cada antena de haz de enlace ascendente 103 que están dispuestos en una configuración de anillo de redundancia.

El módulo de recepción de enlace ascendente 101 incluye adicionalmente uno o más conmutadores de TDMA 105. En un aspecto de la presente divulgación, los conmutadores de TDMA 105 tienen una salida de conmutador 123 y más de una entrada de conmutador 122 para recibir una señal de TDMA (por ejemplo, a partir del amplificador de bajo ruido 104). En un aspecto de la realización divulgada, las entradas de conmutador 122 reciben la señal de TDMA a partir de al menos una fuente de entrada que comprende una pluralidad de haces de entrada (por ejemplo, las antenas de haz 103). En un aspecto de la presente divulgación, los conmutadores de TDMA 105 son unos conmutadores de TDMA de alta velocidad y de baja potencia para unas aplicaciones de radiofrecuencia de baja potencia de aproximadamente 0 dBm o menos. En otros aspectos, los conmutadores de TDMA 105 son, por ejemplo, unos conmutadores de TDMA de alta velocidad y de alta potencia. En un aspecto, uno o más convertidores de frecuencia 106 están dispuestos entre el amplificador de bajo ruido 104 y el canalizador 111 tal como se describe en el presente documento. En un aspecto de la presente divulgación, los uno o más convertidores de frecuencia 106 son osciladores locales, pero en otros aspectos, los uno o más convertidores de frecuencia 106 son cualquier mecanismo para desplazar la frecuencia de una señal de TDMA. En otro aspecto de la presente divulgación, el conmutador de TDMA 105 está conectado de forma permanente con una única trayectoria de la señal de TDMA durante la duración de una trama de tiempo de TDMA de tal modo que, en efecto, el módulo de recepción de enlace ascendente 101 no tiene un conmutador de TDMA 105. En otros aspectos, se omite el conmutador de TDMA 105 como parte del módulo de recepción de enlace ascendente 101.

Haciendo todavía referencia a la figura 1, el módulo de recepción de enlace ascendente 101 está conectado con un canalizador de FDMA 111 (al que se hace referencia, en general, como canalizador 111). En un aspecto de la presente divulgación, cada conmutador de TDMA 105 está conectado con una entrada de canalizador 116 respectiva del canalizador 111, en donde el canalizador 111 recibe una señal de TDMA a partir de cada conmutador de TDMA 105. En otros aspectos, el canalizador 111 puede tener cualquier número previamente determinado de entradas de canalizador 116. En un aspecto de la presente divulgación, el canalizador 111 proporciona un reencaminamiento fijo o dinámico de la señal de TDMA que se recibe a partir de los conmutadores de TDMA 105 de acuerdo con, por ejemplo, la señal de sincronización de tiempo a partir del módulo de sincronización de tiempo 112B del controlador de satélite 112.

En un aspecto, el canalizador 111 está configurado para proporcionar una multiplexación por división en frecuencia para la señal de TDMA que es recibida por el canalizador 111 a partir del conmutador de TDMA 105. En un aspecto de la presente divulgación, la multiplexación por división en frecuencia de la señal de TDMA quiere decir que el canalizador 111 descompone la señal de TDMA, que es recibida por el canalizador 111, en unas bandas de frecuencia diferentes (por ejemplo, los subcanales de entrada 118a - 118k, la figura 1A). El canalizador 111 está configurado para recomponer las bandas de frecuencia (por ejemplo, los subcanales de salida 119a - 119k, la figura 1A) basándose en el encaminamiento de las bandas de frecuencia a una antena de haz de enlace descendente 110 previamente determinada del módulo de transmisión de enlace descendente 102.

Haciendo referencia a continuación a la figura 1A, se muestra un diagrama a modo de ejemplo de un canalizador 111. En un aspecto, el canalizador 111 incluye N entradas de canalizador 116a - 116n y M salidas de canalizador 117a - 117m, en donde N y M son unos números previamente determinados más grandes que uno. Cada una de las entradas de canalizador 116a - 116n está conectada con una salida de conmutador 123 respectiva de los conmutadores de TDMA 105 (tal como se describe en el presente documento) y recibe la señal de TDMA a partir del conmutador de TDMA 105 respectivo. En un aspecto, el canalizador 111 proporciona una conectividad entre las N entradas de canalizador 116a - 116n con cada una de las M salidas de canalizador 117a - 117m para K subcanales de entrada y K subcanales de salida para cada una de las N entradas de canalizador 116a - 116n y las M salidas de canalizador 117a - 117m, en donde K es un número previamente determinado más grande que uno. En el presente aspecto, el número de subcanales de entrada 118a - 118k y de subcanales de salida 119a - 119k son iguales, pero en otros aspectos, el número de subcanales de entrada 118a - 118k es diferente del número de subcanales de salida 119a - 119k. En un aspecto, cada una de las entradas de canalizador 116a - 116n y cada una de las salidas de canalizador 117a - 117m tienen un ancho de banda BW previamente determinado. En un aspecto, el canalizador 111 incluye un módulo de división en frecuencia 113, una matriz de conmutación 114 y un módulo de combinación 115. El módulo de división en frecuencia 113 divide el espectro de sub-bandas de entrada de la señal o señales de TDMA a partir de cada entrada 116a - 116n en segmentos de frecuencia y proporciona los segmentos de frecuencia a los K subcanales de entrada 118a - 118k. La matriz de conmutación 114 encamina los segmentos de frecuencia a partir de los subcanales de entrada 118a - 118k a uno previamente determinado de K subcanales de salida 119a -

119k. En un aspecto de la presente divulgación, los segmentos de frecuencia a partir de los subcanales de entrada 118a - 118k se envían a uno de los subcanales de salida 119a - 119k o se radiodifunden a cualquiera de las salidas de canalizador 117a - 117m de forma sustancialmente simultánea. Tal como se ha hecho notar en lo que antecede, en un aspecto, el encaminamiento es fijo en el sentido de que el encaminamiento de los segmentos de frecuencia sigue siendo el mismo dependiendo, por ejemplo, de la entrada. No obstante, en otros aspectos, el encaminamiento de los segmentos de frecuencia es configurable dependiendo, por ejemplo, de la señal de control 198 a partir del controlador de satélite 112 que, en un aspecto, incluye unas instrucciones para encaminar los segmentos de frecuencia a partir de los subcanales de entrada 118a - 118k a los subcanales de salida 119a - 119k. El módulo de combinación 115 concatena (o multiplexa) los segmentos de frecuencia en unas sub-bandas de salida apropiadas (que, en un aspecto, son diferentes de las sub-bandas de entrada) y encamina las sub-bandas de salida a los subcanales de salida 119a - 119k respectivos. En un aspecto, la conectividad entre las entradas de canalizador 116a - 116n y las salidas de canalizador 117a - 117m es en función de unos subcanales que son menos que o iguales al ancho de banda (BW, *bandwidth*) de canalizador que, en un aspecto, tiene unidades de megahercios (MHz). En un aspecto, cada entrada de canalizador 116a - 116n del canalizador 111 divide el ancho de banda de la entrada de canalizador 116a - 116n en K subcanales de entrada 118a - 118k. En un aspecto, cada uno de los K subcanales de entrada 118a - 118k se puede enviar a una de las M salidas de canalizador 117a - 117m o se pueden radiodifundir a cualquier número de salidas de canalizador 117a - 117m de forma sustancialmente simultánea. En un aspecto, los K subcanales de entrada 118a - 118k se pueden concatenar para formar unos canales contiguos de cualquier número de K subcanales de salida 119a - 119k. Los subcanales de salida 119a - 119k se corresponden con las salidas de canalizador 117a - 117n respectivas del canalizador 111, en donde la señal que es emitida a partir de la salida de canalizador 117a - 117n se proporcionan a las antenas de haz 110 del módulo de transmisión de enlace descendente 102. En un aspecto, cada una de las salidas de canalizador 117a - 117n combina los K subcanales en el ancho de banda del acceso. En un aspecto, el canalizador 111 tiene una capacidad igual al ancho de banda de caudal total ( $N \times BW$ , en donde N y M son iguales) multiplicado por el número de bits por hercio que es dado por una elección de la forma de onda y la capacidad de enlace. En un aspecto, una arquitectura de TDMA permite que el ancho de banda completo de los accesos de salida 117a - 117n se envíe a una antena de un único haz 110 durante la duración de una trama de tiempo de TDMA con poca interferencia procedente de los haces adyacentes o una distorsión de intermodulación, aumentando al máximo de este modo la capacidad de canal para un ancho de banda y una potencia irradiada dados. En un aspecto, el canalizador 111 tiene una configuración de "malla", de "estrella" o mixta, en donde cualquier señal de TDMA que es recibida por las entradas de canalizador 116a - 116n se encamina a cualquier salida de canalizador 117a - 117n de una forma subcanal a subcanal. En un aspecto, una arquitectura de "estrella" se forma mediante la asignación de determinados haces al estatus de pasarela y permaneciendo en los mismos durante unos periodos de tiempo más prolongados y a través de unos anchos de banda más anchos según sea necesario. En un aspecto, el canalizador 111 es un canalizador digital 111, mientras que en otros aspectos, el canalizador 111 es un canalizador analógico. En otros aspectos, unas porciones del canalizador 111 son digitales mientras que otras porciones son analógicas. En un aspecto, el canalizador 111 recibe las señales tanto de TDMA como de FDMA tradicionales como las entradas de canalizador 116. En un aspecto, el canalizador 111 proporciona un muestreo directo a bandas de RF y todas las funciones, que incluye una amplificación de una señal de TDMA, se incorporan de forma digital en un procesador digital.

Haciendo referencia una vez más a la figura 1, las salidas de canalizador 117a - 117n transmiten una señal de TDMA resultante (por ejemplo, una salida) al módulo de transmisión de enlace descendente 102. En un aspecto de la presente divulgación, el módulo de transmisión de enlace descendente 102 incluye uno o más conmutadores de TDMA 108 que reciben una señal de TDMA de salida respectiva a partir de las salidas de canalizador 117a - 117n, uno o más amplificadores de potencia de matriz (MPA, *matrix power amplifier*) 109 que reciben las salidas de los conmutadores de TDMA 108 y una o más antenas de haz 110 que transmiten la salida de los amplificadores de potencia de matriz 109. En otros aspectos, el módulo de transmisión de enlace descendente 102 también incluye uno o más convertidores de frecuencia 107, sustancialmente similares a los convertidores de frecuencia 106 del módulo de recepción de enlace ascendente 101, que están dispuestos entre el canalizador 111 y los uno o más amplificadores de potencia de matriz 109. En un aspecto, los conmutadores de TDMA 108 seleccionan una entrada de amplificador de potencia de matriz 126 previamente determinada de los amplificadores de potencia de matriz 109, lo que posibilita que una salida de amplificador de potencia de matriz 127 previamente determinada de los amplificadores de potencia de matriz 109 se encamine a una antena de haz 110 previamente determinada sin conmutación aguas abajo adicional del amplificador de potencia de matriz 109 (por ejemplo, una conmutación de alta potencia). En un aspecto, la flexibilidad de compartición de potencia del amplificador de potencia de matriz 109 se aumenta al máximo en el dominio del tiempo en lugar del dominio de la frecuencia. En un aspecto, el módulo de transmisión de enlace descendente 102 elimina las redes voluminosas de conmutación de alta potencia que se requieren para encaminar señales de alta potencia de un único amplificador de alta potencia a múltiples antenas de haz 110 después de la amplificación o la necesidad de asignar unos amplificadores de alta potencia a cada antena de haz 110 individual.

En un aspecto de la presente divulgación, cada uno de los conmutadores de TDMA 108 incluye una entrada de conmutador 124 que está acoplada con la salida de canalizador 117a - 117n respectiva y recibe la señal de TDMA de salida a partir del canalizador 111. En un aspecto de la presente divulgación, los conmutadores de TDMA 108 asignan recursos de satélite para dar cabida a un ancho de banda asignado que es determinado por el controlador

de satélite 112. Cada conmutador de TDMA 108 incluye una o más salidas de conmutador 125 que están acopladas con uno o más amplificadores de potencia de matriz 109 tal como se describe en el presente documento. Cada una de las una o más salidas de conmutador 125 se corresponde con una entrada seleccionada 126 de un amplificador de potencia de matriz 109. En un aspecto de la presente divulgación, el conmutador de TDMA 108 es un conmutador de baja potencia (por ejemplo, aproximadamente 0 dBm o menos). En un aspecto, el conmutador de TDMA 108 es un conmutador de alta velocidad. En un aspecto, el conmutador de TDMA 108 es un conmutador de alta velocidad y de baja potencia. En un aspecto de la presente divulgación, el conmutador de TDMA 108 determina durante cuánto tiempo se envía una banda de frecuencia a una antena de haz de enlace descendente 110 del módulo de transmisión de enlace descendente 102 basándose en la señal de sincronización de temporización a partir del módulo de sincronización de temporización 112B.

Tal como se ha hecho notar en lo que antecede, las salidas de conmutador 125 del conmutador de TDMA 108 se corresponden con una entrada de amplificador de potencia de matriz 126 seleccionada (por ejemplo, una entrada previamente determinada) del amplificador de potencia de matriz 109. Haciendo referencia a continuación a la figura 1B, se muestra un amplificador de potencia de matriz 109 a modo de ejemplo. En un aspecto, el amplificador de potencia de matriz 109 incluye una matriz híbrida de entrada 109a (que también se conoce como red de división de potencia de entrada), una matriz híbrida de salida 109b que invierte el proceso de la matriz híbrida de entrada 109a, los ajustadores de regulación 109c y los amplificadores de alta potencia 109d. Los ajustadores de regulación 109c y los amplificadores de alta potencia 109d operan en paralelo y están dispuestos entre la matriz híbrida de entrada 109a y la matriz híbrida de salida 109b. En un aspecto, cada entrada de amplificador de potencia de matriz 126 del amplificador de potencia de matriz 109 se pone en correspondencia con una salida de amplificador de potencia de matriz 127 previamente determinada del amplificador de potencia de matriz 109 (tal como se describe en el presente documento). En un aspecto, se pueden inyectar múltiples señales de TDMA en múltiples entradas de amplificador de potencia de matriz 126 y encaminarse a sus salidas de amplificador de potencia de matriz 127 respectivas de forma sustancialmente simultánea. En un aspecto, la frecuencia de la señal de TDMA que se recibe en una de las entradas de amplificador de potencia de matriz 126 es igual que la frecuencia de la señal de TDMA que se recibe en cualquiera de las otras entradas de amplificador de potencia de matriz 126. No obstante, en otros aspectos, las frecuencias de la señal de TDMA que es recibida por cada una de las entradas de amplificador de potencia de matriz 126 son diferentes, siempre que el ancho de banda de los amplificadores de alta potencia 109c y todos los otros componentes intermedios (por ejemplo, el ajustador de regulación 109c) engloben el ancho de banda de la señal de TDMA que es recibida por las entradas de amplificador de potencia de matriz 126. En un aspecto, la matriz híbrida de entrada 109a se implementa de forma digital en un módulo digital. En un aspecto, el amplificador de potencia de matriz 109 se implementa en disposiciones de irradiación directa así como disposiciones de apertura conformada en donde la función de la matriz híbrida de salida 109b se realiza por medio de óptica de antenas en lugar de un circuito.

Cada una de las salidas de amplificador de potencia de matriz 127a - 127n respectivas del amplificador de potencia de matriz 109 está acoplada adicionalmente con una correspondiente de las antenas de haz 110. En un aspecto, las antenas de haz 110 son unas antenas de haz puntual. No obstante, en otros aspectos, las antenas de haz 110 son alimentaciones de múltiples haces o antenas de elementos en fase. Cada una de las antenas de haz 110 emite la señal de TDMA a partir de las salidas de amplificador de potencia de matriz 127a - 127n correspondientes del amplificador de potencia de matriz 109 durante un tiempo previamente determinado. En un aspecto de la presente divulgación, el tiempo previamente determinado es el tiempo de permanencia de la señal de TDMA y se controla por medio del conmutador de TDMA 108 basándose en la señal de sincronización de temporización a partir del módulo de sincronización de temporización 112A. En un aspecto de la presente divulgación, la señal de TDMA que es emitida a partir de las salidas de amplificador de potencia de matriz 127a - 127n tiene una frecuencia y una amplitud previamente determinadas basándose en la señal de sincronización de temporización a partir del módulo de sincronización de temporización 112A. En un aspecto, el acoplamiento entre el canalizador 111 y los conmutadores de TDMA 108 y el acoplamiento entre los conmutadores de TDMA 108 y los amplificadores de potencia de matriz 109 proporcionan un ancho de banda completo de la señal de TDMA que es emitida por el canalizador 111 a la antena de haz 110 durante una duración de la trama de tiempo de acceso múltiple por división en el tiempo (por ejemplo, el tiempo de permanencia). En un aspecto, el módulo de sincronización de tiempo 112A da lugar a que un ancho de banda completo del canalizador 111 se emita al haz de antena 110 durante una duración de una trama de tiempo de acceso múltiple por división en el tiempo. En un aspecto, hay unos números iguales de agrupaciones de haces y antenas de haz 110 dentro del módulo de transmisión de enlace descendente 102 a los que hay de agrupaciones de haces y antenas de haz 103 en el módulo de recepción de enlace ascendente 101. No obstante, en otros aspectos, hay unos números de agrupaciones de haces y antenas de haz 110 dentro del módulo de transmisión de enlace descendente 102 diferentes del número de agrupaciones de haces y antenas de haz 103 en el módulo de recepción de enlace ascendente 101.

En un aspecto de la presente divulgación, uno o más convertidores de frecuencia 107 están dispuestos entre las salidas de canalizador 117 y las entradas de conmutador 124 de los conmutadores de TDMA 108. En otros aspectos, uno o más convertidores de frecuencia 107 están dispuestos entre las salidas de conmutador 125 del conmutador de TDMA 108 y las entradas de amplificador de potencia de matriz 126 del amplificador de potencia de matriz 109. En aún otros aspectos, uno o más convertidores de frecuencia 107 están dispuestos entre las salidas de

canalizador 117 y las entradas de conmutador 124 de los conmutadores de TDMA 108 y entre las salidas de conmutador 125 del conmutador de TDMA 108 y las entradas de amplificador de potencia de matriz 126 del amplificador de potencia de matriz 109. Los convertidores de frecuencia 107 son sustancialmente similares a los convertidores de frecuencia 106 que se describen en el presente documento.

5 Haciendo referencia a continuación a la figura 2, se muestra un sistema de comunicaciones por satélite 100A a modo de ejemplo. En la figura 2, se muestran múltiples agrupaciones de haces 1 - X, cada agrupación de haces 1 - X se corresponde con las antenas de haz 103A<sub>1-z</sub> y 103B<sub>1-z</sub>, en donde Z es cualquier número previamente determinado más grande que 1. En un aspecto, se muestran dos conjuntos de antenas de haz 103A<sub>1-z</sub> y 103B<sub>1-z</sub>, pero en otros aspectos, hay cualquier número previamente determinado de conjuntos de antenas de haz 103 que se corresponden con las agrupaciones de haces 1 - X. Cada una de las antenas de haz 103A<sub>1-z</sub> y 103B<sub>1-z</sub> está acoplada con la entrada 120 de un anillo de redundancia de amplificador de bajo ruido 104A (tal como se describe en el presente documento). En un aspecto de la presente divulgación, los anillos de redundancia de amplificador de bajo ruido 104A reciben una señal de TDMA a partir de cada antena de haz 103A<sub>1-z</sub> y 103B<sub>1-z</sub>. En un aspecto, cada anillo de redundancia de amplificador de bajo ruido 104A recibe las señales de TDMA a partir de las antenas de haz 103A<sub>1-z</sub> y 103B<sub>1-z</sub> que están asociadas con una de las agrupaciones de haces 1 - X. Por ejemplo, en un aspecto, uno de los anillos de redundancia de amplificador de bajo ruido 104A recibe las antenas de haz 103A<sub>1-z</sub> y 103B<sub>1-z</sub> que están asociadas con la agrupación de haces 1. En otros aspectos, los anillos de redundancia de amplificador de bajo ruido 104A reciben una señal de TDMA a partir de las antenas de haz 103A<sub>1-z</sub> y 103B<sub>1-z</sub> que están asociadas con múltiples agrupaciones de haces 1 - X. Los anillos de redundancia de amplificador de bajo ruido 104A tienen unas salidas de LNA 121 que están conectadas con las entradas de conmutador 122 de los conmutadores de TDMA 105. En un aspecto, un conmutador de TDMA 105 está acoplado con cada anillo de redundancia de amplificador de bajo ruido 104A. Cada uno de los conmutadores de TDMA 105 también tiene una salida de conmutador 123 y conmuta la señal de TDMA de acuerdo con la señal de sincronización de temporización a partir del módulo de sincronización de temporización 112B. En un aspecto de la presente divulgación, las salidas de conmutador 123 de los conmutadores de TDMA 105 están acopladas con los convertidores de frecuencia 106, que están ubicados entre el conmutador de TDMA 105 y el canalizador 111, que están configurados para cambiar la frecuencia de la señal de TDMA que es emitida por los conmutadores de TDMA 105. El canalizador 111 tiene unas salidas de canalizador 117 que están conectadas con los convertidores de frecuencia 107. El canalizador 111 emite una señal de TDMA resultante (por ejemplo, una señal de TDMA de salida) a los convertidores de frecuencia 107 que están ubicados entre el canalizador 111 y el conmutador de TDMA 108. El conmutador de TDMA 108, basándose en la señal de sincronización de temporización a partir del módulo de sincronización de temporización 112B, conmuta la señal de TDMA a una salida de conmutador 125. La salida de conmutador 125 está conectada con una entrada de amplificador de potencia de matriz 126 previamente determinada de los amplificadores de potencia de matriz 109. En un aspecto de la presente divulgación, la entrada de amplificador de potencia de matriz 126 previamente determinada del amplificador de potencia de matriz 109 se pone en correspondencia con una salida de amplificador de potencia de matriz 127 previamente determinada del amplificador de potencia de matriz 109. La salida de amplificador de potencia de matriz 127 previamente determinada del amplificador de potencia de matriz 109 está acoplada con una antena de haz de enlace descendente 110A<sub>1-P</sub> y 110B<sub>1-P</sub> correspondiente que, a su vez, transmite la señal de TDMA de salida como la señal de TDMA 197D. En un aspecto, se muestran dos conjuntos de antenas de haz 110A<sub>1-P</sub> y 110B<sub>1-P</sub>, pero en otros aspectos, hay cualquier número previamente determinado de conjuntos de antenas de haz 110 que se corresponden con las agrupaciones de haces 1 - Y. En un aspecto, el número de antenas de haz 103A<sub>1-z</sub>, 103B<sub>1-z</sub> es igual que el número de antenas de haz 110A<sub>1-P</sub>, 110B<sub>1-P</sub> (por ejemplo, P es igual que Z), pero en otros aspectos, el número de antenas de haz 103A<sub>1-z</sub>, 103B<sub>1-z</sub> es diferente del número de antenas de haz 110A<sub>1-P</sub>, 110B<sub>1-P</sub> (por ejemplo, P es diferente de Z).

45 Haciendo referencia a continuación a la figura 3, se muestra otro sistema de comunicaciones por satélite 100B a modo de ejemplo. El sistema de comunicaciones por satélite 100B que se muestra en la figura 3 es sustancialmente similar a la comunicación por satélite 100A a modo de ejemplo que se muestra en la figura 2, excepto por que los convertidores de frecuencia 106, 107 que se muestran en la figura 3 están dispuestos en unas ubicaciones diferentes en comparación con los convertidores de frecuencia 106, 107 que se muestran en la figura 2. En el aspecto de la presente divulgación que se muestra en la figura 3, los convertidores de frecuencia 106 están dispuestos entre el anillo de redundancia de amplificador de bajo ruido 104A y el conmutador de TDMA 105. Además, en el aspecto que se muestra en la figura 3, los convertidores de frecuencia 107 están dispuestos entre el conmutador de TDMA 108 y el amplificador de potencia de matriz 109.

55 Haciendo referencia a continuación a la figura 4, se muestra aún otro sistema de comunicaciones por satélite 100C a modo de ejemplo. El sistema de comunicaciones por satélite 100C a modo de ejemplo es sustancialmente similar a los sistemas de comunicaciones por satélite 100A y 100B a modo de ejemplo. En un aspecto, en la figura 4, los convertidores de frecuencia 401 están dispuestos entre los anillos de redundancia de amplificador de bajo ruido 104A y los conmutadores de TDMA 105 y los convertidores de frecuencia 402 están dispuestos entre el conmutador de TDMA 105 y el canalizador 111. En un aspecto que se muestra en la figura 4, los convertidores de frecuencia 403 están dispuestos entre el canalizador 111 y el conmutador de TDMA 108 y los convertidores de frecuencia 404 están dispuestos entre el conmutador de TDMA 108 y el amplificador de potencia de matriz 109.

Haciendo referencia a continuación a las figuras 5 - 5A, se muestra una porción de un sistema de comunicaciones por satélite 100D. En un aspecto de la presente divulgación, múltiples salidas 117a, 117b del canalizador 111 se combinan para formar unos haces de unos anchos de banda más anchos o múltiples bandas. En un aspecto, las salidas de canalizador 117a, 117b están conectadas con los convertidores de frecuencia 501, 502. Los convertidores de frecuencia 501, 502 reciben las señales de TDMA 130, 131 a partir de las salidas de canalizador 117a, 117b y emiten las señales de TDMA 130, 131 respectivas a un duplexor / combinador 503. En un aspecto, los convertidores de frecuencia 501, 502 desplazan la señal de TDMA 130, 131 a frecuencias diferentes. Los convertidores de frecuencia 501, 502, en combinación con el duplexor / combinador 503, multiplexan las señales de TDMA 130, 131 a partir de las salidas de canalizador 117a, 117b a bandas de RF adyacentes, formando unos haces de un ancho de banda más ancho, múltiples bandas o una banda combinada 132 (véase la figura 5A). La banda combinada 132 a partir del duplexor / combinador 503 se emite al conmutador de TDMA 108 que, a su vez, conmuta la banda combinada 132 a una entrada de amplificador de potencia de matriz 126 previamente determinada del amplificador de potencia de matriz 109. En un aspecto, el amplificador de potencia de matriz 127 emite a las antenas de haz 110A<sub>1-P</sub> y 110B<sub>1-P</sub> respectivas a través de una salida de amplificador de potencia de matriz 127 respectiva. En el aspecto que se muestra en la figura 5, dos salidas de canalizador 117a, 117b son combinadas por el duplexor / combinador 503. No obstante, en otros aspectos, cualquier número previamente determinado de salidas de canalizador 117 pueden ser combinadas por el duplexor / combinador 503.

Haciendo referencia a continuación a las figuras 6 - 6A, se muestra una porción del sistema de comunicaciones por satélite 100E. Múltiples salidas de canalizador 117a, 117b se pueden encaminar a un amplificador de potencia de matriz común 109 a través de los conmutadores de TDMA distribuidos 603, 604. En un aspecto, el canalizador 111 tiene unas salidas de canalizador 117a, 117b. Las salidas de canalizador 117a, 117b están conectadas con los convertidores de frecuencia 601, 602. En un aspecto de la presente divulgación los convertidores de frecuencia 601, 602 reciben unas señales de TDMA 140, 141 a partir de las salidas de canalizador 117a, 117b y desplazan las señales de TDMA 140, 141 sustancialmente a la misma frecuencia o unas frecuencias que se solapan. No obstante, en otros aspectos, los convertidores de frecuencia 601, 602 desplazan las salidas de canalizador 117a, 117b a frecuencias diferentes, ampliando el ancho de banda del amplificador de potencia de matriz 109. En un aspecto de la presente divulgación, los convertidores de frecuencia 601, 602 están acoplados con las entradas de conmutador 605, 606 de los conmutadores de TDMA distribuidos 603, 604. Los conmutadores de TDMA distribuidos 603, 604 tienen unas salidas de conmutador 607, 608 que están conectadas con una entrada de amplificador de potencia de matriz 126 previamente determinada respectiva del amplificador de potencia de matriz 109. El amplificador de potencia de matriz 109, a su vez, emite a una antena de haz 110A<sub>1-P</sub> y 110B<sub>1-P</sub> respectiva a través de las salidas de amplificador de potencia de matriz 127. En un aspecto, las salidas de canalizador 117a, 117b pueden compartir la misma frecuencia con la entrada de amplificador de potencia de matriz 126, o pueden ampliar el ancho de banda del amplificador de potencia de matriz 109 de forma similar a lo que se muestra con respecto a las figuras 5 - 5A (es decir, los convertidores de frecuencia 601, 602 pueden ser de la misma frecuencia o pueden ser de frecuencias diferentes y el ancho de banda del canalizador 111 no es tan ancho como el ancho de banda del amplificador de potencia de matriz 109). En un aspecto, hasta M salidas de canalizador 117 (en donde M es un número previamente determinado más grande que uno) se pueden encaminar a un amplificador de potencia de matriz común 109, con la condición de que el número de salidas de conmutador 607, 608 de los conmutadores de TDMA distribuidos 603, 604 totalice un número igual al de las entradas de amplificador de potencia de matriz 126. En un aspecto, hasta M salidas de canalizador 117 se pueden encaminar a un amplificador de potencia de matriz común 109 con un número M de amplificadores de alta potencia 109c. En un aspecto, el número de salidas de conmutador 607, 608 de los conmutadores de TDMA 603, 604 totalizan el número de entradas de amplificador de potencia de matriz 126 del amplificador de potencia de matriz 109. En el aspecto que se muestra en la figura 6 se muestran dos conmutadores de TDMA distribuidos 603, 604. No obstante, en otros aspectos de las presentes divulgaciones, se puede usar cualquier número previamente determinado de conmutadores de TDMA distribuidos.

Haciendo referencia a continuación a la figura 7, se muestra una porción del sistema de comunicaciones por satélite 100F. El aspecto que se muestra en la figura 7 es sustancialmente similar al aspecto que se muestra en la figura 6. No obstante, en el aspecto que se muestra en la figura 7, el canalizador 111 emite a múltiples amplificadores de potencia de matriz 109 a través de múltiples conmutadores de TDMA distribuidos 704 - 706. En un aspecto, cada uno de los múltiples conmutadores de TDMA distribuidos 704 - 706 recibe una señal de TDMA a partir de las salidas de canalizador 117a - 117c. En un aspecto, uno o más de los conmutadores de TDMA distribuidos 704 - 706 es común con más de un amplificador de potencia de matriz 109. En otros aspectos de la presente divulgación, uno o más de los amplificadores de potencia de matriz 109 es común con más de un conmutador de TDMA distribuido 704 - 706. En un aspecto de la presente divulgación los convertidores de frecuencia 701 - 703 desplazan las señales de TDMA a partir de las salidas de canalizador 117a - 117c a la misma frecuencia o unas frecuencias que se solapan. No obstante, en otros aspectos, los convertidores de frecuencia 701 - 703 desplazan las salidas de canalizador 117a - 117c a frecuencias diferentes. En un aspecto, una salida de canalizador 117a - 117c se puede encaminar a múltiples amplificadores de potencia de matriz 109 que tienen M entradas de amplificador de potencia de matriz 126 a través de los conmutadores de alta velocidad distribuidos 704 - 706. En un aspecto, las salidas de canalizador 117a - 117c pueden compartir la misma frecuencia con las entradas de amplificador de potencia de matriz 126, o pueden ampliar el ancho de banda del amplificador de potencia de matriz 109 tal como se muestra con respecto a las figuras 5 - 5A (es decir, los convertidores de frecuencia 701 - 703 pueden ser de la misma frecuencia

o pueden ser de frecuencias diferentes). En un aspecto, hasta M salidas de canalizador 117a - 117c se pueden encaminar a tantos amplificadores de potencia de matriz 109 como se requiera. En un aspecto, el número total de la suma de las salidas de conmutador 710 - 712 de los conmutadores de alta velocidad 704 - 706 totaliza el número total de entradas de amplificador de potencia de matriz 126 de la suma de los amplificadores de potencia de matriz 109.

Haciendo referencia a continuación a la figura 8, se muestra una porción del sistema de comunicaciones por satélite 100F. El aspecto que se muestra en la figura 8 es sustancialmente similar al aspecto que se muestra en la figura 7. No obstante, en un aspecto, en lugar de múltiples conmutadores de TDMA distribuidos 703 - 705, hay una única matriz de conmutación 802 que reciben cualquier número previamente determinado de salidas de canalizador 117a - 117n y conecta la totalidad de las salidas de canalizador 117a - 117n con cada una de las entradas de amplificador de potencia de matriz 126. En un aspecto de la presente divulgación, la matriz de conmutación 802 tiene H entradas 803a - 803h (una para cada salida 117a - 117n del canalizador 111) e I salidas 804a - 804i, en donde I es el número de antenas de haz 110 dentro de una agrupación de haces 1 - Y. La matriz de conmutación 802, en un aspecto de la presente divulgación, está conectada con más de un amplificador de potencia de matriz 109 que, a su vez, están conectados con las antenas de haz 110 respectivas dentro de una agrupación de haces 1 - Y. En un aspecto de la presente divulgación, la matriz de conmutación 802 tiene una arquitectura de matriz de conmutación sin bloqueo y cualquier salida de canalizador 117a - 117n se puede conmutar a cualquier entrada de amplificador de potencia de matriz 126 de los amplificadores de potencia de matriz 109. En algunos aspectos de la presente divulgación, hay cualquier número de convertidores de frecuencia 801a - 801n, que es determinado por un plan de reutilización de frecuencias previamente determinado, el ancho de banda del canalizador 111 y el ancho de banda ocupado de los amplificadores de potencia de matriz 109. En un aspecto, la matriz de conmutación 802 opera a la frecuencia de RF del amplificador de potencia de matriz 109 para reducir al mínimo el número de convertidores de frecuencia. En otros aspectos, la matriz de conmutación 802 opera en la banda de frecuencia del canalizador 111 y tiene un convertidor de frecuencia dedicado para cada entrada de amplificador de potencia de matriz 126. En aún otros aspectos, la matriz de conmutación 802 opera a una frecuencia intermedia con convertidores de frecuencia que están dispuestos entre el conmutador de matriz 802 y el canalizador 111 y múltiples convertidores de frecuencia que están dispuestos entre el conmutador de matriz 802 y los amplificadores de potencia de matriz 109. En un aspecto, la matriz de conmutación 802 tiene más de una entrada 803a - 803h. En un aspecto, los convertidores de frecuencia 801a - 801n se pueden encontrar en el lado de entrada 803a - 803h de la matriz de conmutación 802 o en el lado de salida 804a - 804i de la matriz de conmutación 802. En un aspecto, dependiendo del ancho de banda de la matriz de conmutación 802, es posible implementar una única matriz de conmutación 802 que conecta la totalidad de los accesos de salida 117a - 117n del canalizador 111 con la totalidad de las entradas de amplificador de potencia de matriz 126 del amplificador de potencia de matriz 109. En un aspecto, usando una arquitectura de matriz de conmutación sin bloqueo, cualquier salida de canalizador 117a - 117n se puede encaminar a cualquier entrada de amplificador de potencia de matriz 126. En un aspecto, el número de frecuencias de los convertidores de frecuencia 801a - 801n es determinado por el plan de reutilización de frecuencias, el ancho de banda del canalizador 111 y el ancho de banda ocupado del amplificador de potencia de matriz 109. En un aspecto, la arquitectura de la matriz de conmutación 802 es genérica en cuanto a su ámbito, con unas ejemplificaciones específicas dependiendo de los requisitos particulares del sistema.

Haciendo referencia a continuación a la figura 9 - 10, se muestra aún otro aspecto de la presente divulgación. En un aspecto, el canalizador 111, la matriz de entrada de MPA híbrida 109a y el conmutador de TDMA 108 se integran en un módulo digital 901. En otros aspectos, cualquiera de los amplificadores de bajo ruido 104, los convertidores de frecuencia 106, 107, los conmutadores de TDMA 105, 108, el canalizador 111, los amplificadores de potencia de matriz 109, el controlador de satélite 112 o cualquier porción de los mismos se pueden combinar e implementar como parte de un módulo digital de un ordenador de procesamiento de señales digitales. En la porción del sistema de comunicaciones por satélite 100H a modo de ejemplo que se muestra en la figura 9, el módulo digital 901 incluye el canalizador 111, el conmutador de TDMA 108 y la matriz de entrada de MPA híbrida 109a de un amplificador de potencia de matriz 109. En una porción del sistema de comunicaciones por satélite 100I a modo de ejemplo que se muestra en la figura 10, los convertidores de frecuencia 106, el conmutador de TDMA 105, el canalizador 111, el controlador de satélite 112, el conmutador de TDMA 108 y la matriz de entrada de MPA híbrida 109a del amplificador de potencia de matriz 109 se implementan como un módulo digital 1000.

Haciendo referencia a continuación a la figura 11, se muestra un diagrama de flujo a modo de ejemplo de una operación del sistema de comunicaciones por satélite 100. En el bloque 1101, en un aspecto, los conmutadores de TDMA 105 reciben la señal de TDMA de entrada a partir de la antena de haz 103 con las entradas de conmutador 122. En un aspecto de la presente divulgación, los conmutadores de TDMA 105 también reciben la señal de sincronización de tiempo a partir del módulo de sincronización de tiempo 112B del controlador de satélite 112. La señal de sincronización de tiempo determina cómo las señales de TDMA que son recibidas por los conmutadores de TDMA 105 se conmutan a las salidas de conmutador 123 del conmutador de TDMA 105. En el bloque 1102, el conmutador de TDMA 105 transmite la señal de TDMA de entrada al canalizador 111. En un aspecto, el canalizador 111 proporciona una multiplexación por división en frecuencia para la señal de TDMA de entrada que es recibida por el canalizador 111 a partir del conmutador de TDMA 105 y genera una señal de TDMA de salida de acuerdo con la señal de control a partir del controlador de satélite 112. En el bloque 1103, el canalizador 111 transmite la señal de

TDMA de salida al conmutador de TDMA 108. En un aspecto, los conmutadores de TDMA 108 asignan recursos de satélite para dar cabida a un ancho de banda asignado para la señal de TDMA de salida basándose en la señal de control a partir del controlador de satélite 112. En el bloque 1104, el conmutador de TDMA 108 emite la señal de TDMA de salida a una entrada de amplificador de potencia de matriz 126 seleccionada del amplificador de potencia de matriz 109. En el bloque 1105, el amplificador de potencia de matriz 109 pone en correspondencia la señal de TDMA de salida a partir de la entrada de amplificador de potencia de matriz 126 seleccionada del amplificador de potencia de matriz 109 con una salida de amplificador de potencia de matriz 127 previamente determinada del amplificador de potencia de matriz 109. En el bloque 1106, el TDMA de salida se emite a la antena de haz 110 a partir de la salida 127 previamente determinada del amplificador de potencia de matriz 109 como la señal de comunicación 197D.

No se debería interpretar que la divulgación y las figuras de dibujo que describen las operaciones del método o métodos que se exponen en el presente documento determinen necesariamente una secuencia en la que se van a realizar las operaciones. Más bien, a pesar de que se indica un orden ilustrativo, se ha de entender que la secuencia de las operaciones se puede modificar cuando sea apropiado. Por consiguiente, determinadas operaciones se pueden realizar en un orden diferente o de forma simultánea. Adicionalmente, en algunos aspectos de la divulgación, no es necesario que se realicen todas las operaciones que se describen en el presente documento.

Algunos ejemplos de la divulgación se pueden describir en el contexto de un método de fabricación y servicio de aeronaves 1200 tal como se muestra en la figura 12 y una nave espacial 1302 tal como se muestra en la figura 13. Durante la preproducción, el método ilustrativo 1200 puede incluir la especificación y diseño 1204 de la nave espacial 1002 y la adquisición de material 1206. Durante la producción, tienen lugar la fabricación de componentes y de subconjuntos 1208 y la integración de sistemas 1210 de la nave espacial 1302. A continuación de lo anterior, la nave espacial 1002 puede pasar por la certificación y entrega 1212 para ponerse en servicio 1214. Mientras un cliente la tiene en servicio, la nave espacial 1302 está programada para una revisión y mantenimiento de rutina 1216 (que también puede incluir una modificación, una reconfiguración, una remodelación, y así sucesivamente).

Cada uno de los procesos del método ilustrativo 1200 se puede realizar o llevar a cabo por medio de un integrador de sistemas, un tercero y / o un operador (por ejemplo, un cliente). Para los fines de la presente descripción, un integrador de sistemas puede incluir, sin limitación, cualquier número de fabricantes de naves espaciales y entidades subcontratadas de sistemas principales; un tercero puede incluir, sin limitación, cualquier número de proveedores, entidades subcontratadas y suministradores; y un operador puede ser una línea aérea, una compañía de arrendamiento, una entidad militar, una organización de servicios, y así sucesivamente.

Tal como se muestra en la figura 13, la nave espacial 1302 que se produce por medio del método ilustrativo 1200 puede incluir una célula 1318 con una pluralidad de sistemas de alto nivel y una parte interior 1322. Los ejemplos de los sistemas de alto nivel, que están distribuidos por la totalidad de la nave espacial, incluyen uno o más de un sistema de propulsión 1324, un sistema de alimentación eléctrica 1326, un sistema hidráulico 1328 y un sistema ambiental 1330 y el sistema de retransmisión de comunicaciones por satélite 1331. Se puede incluir cualquier número de otros sistemas. A pesar de que se muestra un ejemplo aeroespacial, los principios de la invención se pueden aplicar a otros sectores industriales, tales como los sectores industriales marítimos.

El sistema y los métodos que se muestran o que se describen en el presente documento se pueden emplear durante una o más cualesquiera de las fases del método de fabricación y servicio 1200. Por ejemplo, los componentes o subconjuntos que se corresponden con la fabricación de componentes y de subconjuntos 1208 se pueden fabricar o manufacturar de una forma similar a la de los componentes o subconjuntos que se producen mientras la nave espacial 1002 se encuentra en servicio. Asimismo, uno o más aspectos del sistema, método o combinación de los mismos se pueden utilizar durante los estados de producción 1208 y 1210, por ejemplo, al acelerar de forma sustancial el montaje de, o reducir de forma sustancial el coste de, una nave espacial 1302. De forma similar, uno o más aspectos de las realizaciones de sistema o de método, o una combinación de los mismos, se pueden utilizar, por ejemplo y sin limitación, mientras la nave espacial 1302 se encuentra en servicio, por ejemplo, el funcionamiento, mantenimiento y servicio 1216.

En el presente documento se divulgan diferentes ejemplos y aspectos del sistema y los métodos que incluyen una diversidad de componentes, rasgos distintivos y funcionalidad. Se debería entender que los diversos ejemplos y aspectos del sistema y los métodos que se divulgan en el presente documento pueden incluir cualquiera de los componentes, los rasgos distintivos y la funcionalidad de cualquiera de los otros ejemplos y aspectos del sistema y los métodos que se divulgan en el presente documento en cualquier combinación, y se tiene por objeto que la totalidad de tales posibilidades se encuentren dentro del alcance de la presente divulgación.

A un experto en la materia a la que se refiere la divulgación, que cuente con el beneficio de las enseñanzas que se presentan en las descripciones anteriores y los dibujos asociados, se le ocurrirán muchas modificaciones y otros ejemplos de la divulgación que se expone en el presente documento.

De acuerdo con uno o más aspectos de la presente divulgación, un sistema de comunicaciones que incluye al

5 menos un primer conmutador de alta velocidad de acceso múltiple por división en el tiempo (TDMA, *time division multiple access*) que tiene una primera salida de conmutador, un canalizador de acceso múltiple por división en frecuencia (FDMA, *frequency division multiple access*), que está acoplado con la primera salida de conmutador y que está configurado para recibir una señal de radiofrecuencia (RF) de entrada a partir del al menos un primer conmutador de alta velocidad de TDMA, teniendo adicionalmente el canalizador de FDMA al menos una salida de canalizador, al menos un amplificador de potencia de matriz que tiene al menos una entrada y al menos una salida, y al menos un segundo conmutador de alta velocidad de TDMA que tiene una segunda entrada de conmutador que está acoplada con una respectiva de la al menos una salida de canalizador y al menos una segunda salida de conmutador que está acoplada con una entrada correspondiente del al menos un amplificador de potencia de matriz, estando configurado el al menos un segundo conmutador de alta velocidad de TDMA para recibir una señal de RF de salida a partir del canalizador de FDMA y para transmitir la señal de RF de salida a partir del canalizador de FDMA a una entrada seleccionada del al menos un amplificador de potencia de matriz, en donde cada entrada del al menos un amplificador de potencia de matriz se pone en correspondencia con una salida previamente determinada del al menos un amplificador de potencia de matriz y cada salida previamente determinada está acoplada con un haz de antena correspondiente.

20 De acuerdo con uno o más aspectos de la presente divulgación, en donde el acoplamiento entre el canalizador de FDMA y el al menos un segundo conmutador de alta velocidad de TDMA y el acoplamiento entre el al menos un segundo conmutador de alta velocidad de TDMA el al menos un amplificador de potencia de matriz están configurados para proporcionar un ancho de banda completo de la al menos una salida de canalizador al haz de antena correspondiente durante una duración de una trama de acceso múltiple por división en el tiempo.

De acuerdo con uno o más aspectos de la presente divulgación, en donde el al menos un amplificador de potencia de matriz es común con más de un segundo conmutador de alta velocidad de TDMA.

De acuerdo con uno o más aspectos de la presente divulgación, en donde el al menos un segundo conmutador de alta velocidad de TDMA es común con más de un amplificador de potencia de matriz.

25 De acuerdo con uno o más aspectos de la presente divulgación, en donde el al menos un amplificador de potencia de matriz incluye una matriz de entrada y una matriz de salida en donde al menos el canalizador de FDMA, la matriz de entrada y al menos un segundo conmutador de alta velocidad de TDMA se integran en un módulo digital.

De acuerdo con uno o más aspectos de la presente divulgación, en donde el al menos un segundo conmutador de alta velocidad es un conmutador de baja potencia.

30 De acuerdo con uno o más aspectos de la presente divulgación, en donde el conmutador de baja potencia está configurado para unas aplicaciones de radiofrecuencia de baja potencia de aproximadamente 0 dBm o menos.

35 De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente un módulo de sincronización de tiempo que está conectado con el al menos un primer conmutador de alta velocidad de TDMA, el canalizador de FDMA y el al menos un segundo conmutador de alta velocidad de TDMA, y en donde la señal de RF de salida se emite a partir del al menos un amplificador de potencia de matriz a una frecuencia y una amplitud previamente determinadas basándose en el módulo de sincronización de tiempo.

De acuerdo con uno o más aspectos de la presente divulgación, en donde el módulo de sincronización de tiempo está configurado para dar lugar a que un ancho de banda completo del canalizador de FDMA se emita al haz de antena durante la duración de una trama de tiempo de TDMA.

40 De acuerdo con uno o más aspectos de la presente divulgación, en donde el al menos un primer conmutador de alta velocidad de TDMA tiene al menos una primera entrada de conmutador que está configurada para recibir la señal de RF de entrada a partir de al menos una fuente de entrada que comprende una pluralidad de haces de entrada.

45 De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente un primer convertidor de frecuencia que está conectado entre la al menos una fuente de entrada y la al menos una primera entrada de conmutador del al menos un primer conmutador de alta velocidad de TDMA y un segundo convertidor de frecuencia que está conectado entre la primera salida de conmutador del al menos un primer conmutador de alta velocidad de TDMA y el canalizador de FDMA.

50 De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente un convertidor de frecuencia que está conectado entre la primera salida de conmutador del al menos un primer conmutador de alta velocidad de TDMA y el canalizador de FDMA.

De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente un convertidor de frecuencia que está conectado entre la al menos una salida de canalizador del canalizador de FDMA y la segunda

entrada de conmutador del al menos un segundo conmutador de alta velocidad de TDMA.

De acuerdo con uno o más aspectos de la presente divulgación, en donde el al menos un amplificador de potencia de matriz comprende una pluralidad de amplificadores de alta potencia.

5 De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente un primer convertidor de frecuencia que está conectado entre la al menos una segunda salida de conmutador del al menos un segundo conmutador de alta velocidad de TDMA y el al menos un amplificador de potencia de matriz, y un segundo convertidor de frecuencia que está conectado entre el canalizador de FDMA y la segunda entrada de conmutador del al menos un segundo conmutador de alta velocidad de TDMA.

10 De acuerdo con uno o más aspectos de la presente divulgación, un sistema de comunicaciones que incluye al menos un primer conmutador de alta velocidad de acceso múltiple por división en el tiempo (TDMA, *time division multiple access*) que tiene una primera salida de conmutador, un canalizador de acceso múltiple por división en frecuencia (FDMA, *frequency division multiple access*), que está acoplado con la primera salida de conmutador y que está configurado para recibir una señal de radiofrecuencia (RF) de entrada a partir del al menos un primer conmutador de alta velocidad de TDMA, teniendo adicionalmente el canalizador al menos una salida de canalizador,  
15 al menos un segundo conmutador de alta velocidad de TDMA que tiene una segunda entrada de conmutador que está acoplada con una respectiva de la al menos una salida de canalizador, y al menos un módulo de radiodifusión sin conmutador que incluye al menos un amplificador de potencia de matriz que tiene al menos una entrada y al menos una salida, y al menos una antena que está conectada con el al menos un amplificador de potencia de matriz, en donde el al menos un segundo conmutador de alta velocidad de TDMA tiene adicionalmente al menos una  
20 segunda salida de conmutador que está acoplada con una entrada seleccionada del al menos un amplificador de potencia de matriz, estando configurado el al menos un segundo conmutador de alta velocidad de TDMA para recibir una señal de RF de salida a partir del canalizador de FDMA y para transmitir la señal de RF de salida a partir del canalizador de FDMA a una entrada seleccionada del al menos un amplificador de potencia de matriz, y en donde  
25 cada entrada del al menos un amplificador de potencia de matriz se pone en correspondencia con una salida previamente determinada del al menos un amplificador de potencia de matriz y cada salida previamente determinada está acoplada con una antena correspondiente.

De acuerdo con uno o más aspectos de la presente divulgación, en donde el acoplamiento entre el canalizador de FDMA y el al menos un segundo conmutador de alta velocidad de TDMA y el acoplamiento entre el al menos un segundo conmutador de alta velocidad de TDMA y el al menos un amplificador de potencia de matriz están  
30 configurados para proporcionar un ancho de banda completo de la al menos una salida de canalizador a la antena correspondiente durante una duración de una trama de acceso múltiple por división en el tiempo.

De acuerdo con uno o más aspectos de la presente divulgación, en donde el al menos un módulo de radiodifusión sin conmutador es común con más de un segundo conmutador de alta velocidad de TDMA.

35 De acuerdo con uno o más aspectos de la presente divulgación, en donde el al menos un segundo conmutador de alta velocidad de TDMA es común con más de un módulo de radiodifusión sin conmutador.

De acuerdo con uno o más aspectos de la presente divulgación, en donde el al menos un amplificador de potencia de matriz incluye una matriz de entrada y una matriz de salida en donde al menos el canalizador de FDMA, la matriz de entrada y al menos un segundo conmutador de alta velocidad de TDMA se integran en un módulo digital.

40 De acuerdo con uno o más aspectos de la presente divulgación, en donde el al menos un segundo conmutador de alta velocidad de TDMA es un conmutador de baja potencia.

De acuerdo con uno o más aspectos de la presente divulgación, en donde el conmutador de baja potencia está configurado para unas aplicaciones de radiofrecuencia de baja potencia de aproximadamente 0 dBm o menos.

45 De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente un módulo de sincronización de tiempo que está conectado con el al menos un primer conmutador de alta velocidad de TDMA, el canalizador de FDMA y el al menos un segundo conmutador de alta velocidad de TDMA y, en donde la señal de RF de salida se emite a partir del al menos un módulo de radiodifusión sin conmutador a una frecuencia y una amplitud previamente determinadas basándose en el módulo de sincronización de tiempo.

50 De acuerdo con uno o más aspectos de la presente divulgación, en donde el módulo de sincronización de tiempo está configurado para dar lugar a que un ancho de banda completo del canalizador de FDMA se emita al haz de antena durante la duración de una trama de tiempo de TDMA.

De acuerdo con uno o más aspectos de la presente divulgación, en donde el al menos un primer conmutador de alta velocidad de TDMA tiene al menos una primera entrada de conmutador que está configurada para recibir la señal de

RF de entrada a partir de al menos una fuente de entrada que comprende una pluralidad de haces de entrada.

5 De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente un primer convertidor de frecuencia que está conectado entre la al menos una fuente de entrada y el al menos un primer conmutador de alta velocidad de TDMA y un segundo convertidor de frecuencia que está conectado entre el al menos un primer conmutador de alta velocidad de TDMA y la al menos una entrada de canalizador del canalizador de FDMA.

De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente un convertidor de frecuencia que está conectado entre la primera salida de conmutador del al menos un primer conmutador de alta velocidad de TDMA y el canalizador de FDMA.

10 De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente un convertidor de frecuencia que está conectado entre la al menos una salida de canalizador del canalizador de FDMA y la segunda entrada de conmutador del al menos un segundo conmutador de alta velocidad de TDMA.

De acuerdo con uno o más aspectos de la presente divulgación, en donde el al menos un amplificador de potencia de matriz comprende una pluralidad de amplificadores de alta potencia.

15 De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente un primer convertidor de frecuencia que está conectado entre el al menos un segundo conmutador de alta velocidad de TDMA y el al menos un amplificador de potencia de matriz, y un segundo convertidor de frecuencia que está conectado entre la al menos una salida de canalizador del canalizador de FDMA y el al menos un segundo conmutador de alta velocidad de TDMA.

20 De acuerdo con uno o más aspectos de la presente divulgación, un método de comunicaciones que incluye recibir una señal de radiofrecuencia (RF) de entrada a partir de al menos una fuente de entrada con al menos un primer conmutador de alta velocidad de acceso múltiple por división en el tiempo (TDMA, *time division multiple access*), transmitir la señal de RF de entrada a partir del al menos un primer conmutador de alta velocidad de TDMA a un canalizador de acceso múltiple por división en frecuencia (FDMA, *frequency division multiple access*), recibir una señal de RF de salida, a partir del canalizador de FDMA, con al menos un segundo conmutador de alta velocidad de TDMA, transmitir la señal de RF de salida a partir del al menos un segundo conmutador de alta velocidad de TDMA a una entrada seleccionada de al menos un amplificador de potencia de matriz, poner en correspondencia la señal de RF de salida a partir de la entrada seleccionada con una salida previamente determinada del amplificador de potencia de matriz, y emitir la señal de RF de salida al haz de antena que se corresponde con la salida previamente determinada del amplificador de potencia de matriz.

30 De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente proporcionar un ancho de banda completo de la señal de RF de salida a partir del canalizador de FDMA a un haz de antena durante una duración de una trama de acceso múltiple por división en el tiempo.

35 De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente convertir una frecuencia de la señal de RF de entrada con un convertidor de frecuencia que está conectado entre el al menos un primer conmutador de alta velocidad de TDMA y el canalizador de FDMA.

De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente convertir una frecuencia de la señal de RF de salida con un convertidor de frecuencia que está conectado entre el canalizador de FDMA y el al menos un segundo conmutador de alta velocidad de TDMA.

40 De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente convertir una frecuencia de la señal de RF de entrada con un primer convertidor de frecuencia que está conectado entre la al menos una fuente de entrada y el al menos un primer conmutador de alta velocidad de TDMA, y convertir la señal de RF de entrada con un segundo convertidor de frecuencia que está conectado entre el al menos un primer conmutador de alta velocidad de TDMA y el canalizador de FDMA.

45 De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente convertir una frecuencia de la señal de RF de salida con un primer convertidor de frecuencia que está conectado entre el canalizador de FDMA y el al menos un segundo conmutador de alta velocidad de TDMA, y convertir una frecuencia de la señal de RF de salida con un segundo convertidor de frecuencia que está conectado entre el al menos un segundo conmutador de alta velocidad de TDMA y el al menos un amplificador de potencia de matriz.

50 De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente emitir la señal de RF de salida a partir del al menos un amplificador de potencia de matriz a una frecuencia y una amplitud previamente determinadas basándose en una señal de temporización a partir de un módulo de sincronización de tiempo.

De acuerdo con uno o más aspectos de la presente divulgación, que incluye adicionalmente dar lugar a que un ancho de banda completo del canalizador de FDMA se emita al haz de antena durante la duración de una trama de tiempo de TDMA basándose en la señal de temporización a partir del módulo de sincronización de tiempo.

5 Por lo tanto, se ha de entender que la divulgación no se ha de limitar a las realizaciones específicas que se divulgan y que se tiene por objeto que se incluyan modificaciones y otras realizaciones dentro del alcance de las reivindicaciones adjuntas. Además, a pesar de que las descripciones anteriores y los dibujos asociados describen algunas realizaciones a modo de ejemplo en el contexto de determinadas combinaciones ilustrativas de elementos y/o funciones, se debería apreciar que se pueden proporcionar diferentes combinaciones de elementos y/o funciones por medio de implementaciones alternativas, sin apartarse del alcance de las reivindicaciones adjuntas.

10

## REIVINDICACIONES

1. Un sistema de comunicaciones (100) que comprende:

al menos un primer conmutador de alta velocidad de acceso múltiple por división en el tiempo, TDMA, (105) que tiene una primera salida de conmutador (123);

un canalizador de acceso múltiple por división en frecuencia, FDMA, (111), que está acoplado con la primera salida de conmutador (123) y que está configurado para recibir una señal de radiofrecuencia (RF) de entrada a partir del al menos un primer conmutador de alta velocidad de TDMA (105), teniendo adicionalmente el canalizador de FDMA (111) al menos una salida de canalizador (117);

al menos un amplificador de potencia de matriz (109) que tiene al menos una entrada (126) y al menos una salida (127); y

al menos un segundo conmutador de alta velocidad de TDMA (108) que tiene una segunda entrada de conmutador (124) que está acoplada con una respectiva de la al menos una salida de canalizador (117) y al menos una segunda salida de conmutador (125) que está acoplada con una entrada correspondiente (126) del al menos un amplificador de potencia de matriz (109), estando configurado el al menos un segundo conmutador de alta velocidad de TDMA (108) para recibir una señal de RF de salida a partir del canalizador de FDMA (111) y para transmitir la señal de RF de salida a partir del canalizador de FDMA (111) a una entrada seleccionada (126) del al menos un amplificador de potencia de matriz;

en donde cada entrada (126) del al menos un amplificador de potencia de matriz (109) se pone en correspondencia con una salida previamente determinada (127) del al menos un amplificador de potencia de matriz (109) y cada salida previamente determinada (127) está acoplada con un haz de antena (110) correspondiente.

2. El sistema de comunicaciones (100) según la reivindicación 1, en donde el acoplamiento entre el canalizador de FDMA (111) y el al menos un segundo conmutador de alta velocidad de TDMA (108) y el acoplamiento entre el al menos un segundo conmutador de alta velocidad de TDMA (108) y el al menos un amplificador de potencia de matriz (109) están configurados para proporcionar un ancho de banda completo de la al menos una salida de canalizador (117) al haz de antena correspondiente (110) durante una duración de una trama de acceso múltiple por división en el tiempo.

3. El sistema de comunicaciones (100) según la reivindicación 1 o 2, en donde el al menos un amplificador de potencia de matriz (109) es común con más de un segundo conmutador de alta velocidad de TDMA (108).

4. El sistema de comunicaciones (100) según cualquiera de las reivindicaciones 1, 2 o 3, en donde el al menos un segundo conmutador de alta velocidad de TDMA (108) es común con más de un amplificador de potencia de matriz (109).

5. El sistema de comunicaciones (100) según cualquiera de las reivindicaciones 1 - 4, en donde el al menos un segundo conmutador de alta velocidad (108) es un conmutador de baja potencia, en donde el conmutador de baja potencia está configurado preferiblemente para unas aplicaciones de radiofrecuencia de baja potencia de aproximadamente 0 dBm o menos.

6. El sistema de comunicaciones (100) según cualquiera de las reivindicaciones 1 - 5, que comprende adicionalmente un módulo de sincronización de tiempo (112B) que está conectado con el al menos un primer conmutador de alta velocidad de TDMA (105), el canalizador de FDMA (111) y el al menos un segundo conmutador de alta velocidad de TDMA (108), en donde la señal de RF de salida se emite a partir del al menos un amplificador de potencia de matriz (109) a una frecuencia y una amplitud previamente determinadas basándose en el módulo de sincronización de tiempo (112B), y en donde el módulo de sincronización de tiempo (112B) está configurado preferiblemente para dar lugar a que un ancho de banda completo del canalizador de FDMA (111) se emita al haz de antena (110) durante la duración de una trama de tiempo de TDMA.

7. El sistema de comunicaciones (100) según cualquiera de las reivindicaciones 1 - 6, que comprende adicionalmente un primer convertidor de frecuencia (401) que está conectado entre al menos una fuente de entrada (103) y al menos una primera entrada de conmutador (122) del al menos un primer conmutador de alta velocidad de TDMA (105) y un segundo convertidor de frecuencia (402) que está conectado entre la primera salida de conmutador (123) del al menos un primer conmutador de alta velocidad de TDMA (105) y el canalizador de FDMA (111).

8. El sistema de comunicaciones (100) según cualquiera de las reivindicaciones 1 - 7, que comprende adicionalmente un convertidor de frecuencia (106) que está conectado entre la primera salida de conmutador (123) del al menos un primer conmutador de alta velocidad de TDMA (105) y el canalizador de FDMA (111).

9. El sistema de comunicaciones (100) según cualquiera de las reivindicaciones 1 - 8, que comprende

adicionalmente un convertidor de frecuencia (107) que está conectado entre la al menos una salida de canalizador (117) del canalizador de FDMA (111) y la segunda entrada de conmutador (124) del al menos un segundo conmutador de alta velocidad de TDMA (108).

5 10. El sistema de comunicaciones (100) según cualquiera de las reivindicaciones 1 - 9, que comprende adicionalmente un primer convertidor de frecuencia (404) que está conectado entre la al menos una segunda salida de conmutador (125) del al menos un segundo conmutador de alta velocidad de TDMA (108) y el al menos un amplificador de potencia de matriz (109), y un segundo convertidor de frecuencia (403) que está conectado entre el canalizador de FDMA (111) y la segunda entrada de conmutador (124) del al menos un segundo conmutador de alta velocidad de TDMA (108).

10 11. Un método de comunicaciones que comprende:

recibir una señal de radiofrecuencia (RF) de entrada a partir de al menos una fuente de entrada (103) con al menos un primer conmutador de alta velocidad de TDMA (105);  
 15 transmitir la señal de RF de entrada a partir del al menos un primer conmutador de alta velocidad de acceso múltiple por división en el tiempo, TDMA, (105) a un canalizador de acceso múltiple por división en frecuencia, FDMA, (111);  
 recibir una señal de RF de salida, a partir del canalizador de FDMA (111), con al menos un segundo conmutador de alta velocidad de TDMA (108);  
 20 transmitir la señal de RF de salida a partir del al menos un segundo conmutador de alta velocidad de TDMA (108) a una entrada seleccionada (126) de al menos un amplificador de potencia de matriz (109);  
 poner en correspondencia la señal de RF de salida a partir de la entrada seleccionada (126) con una salida previamente determinada (127) del amplificador de potencia de matriz (109); y  
 25 emitir la señal de RF de salida al haz de antena (110) que se corresponde con la salida previamente determinada (127) del amplificador de potencia de matriz (109).

12. El método según la reivindicación 11, que comprende adicionalmente proporcionar un ancho de banda completo de la señal de RF de salida a partir del canalizador de FDMA (111) a un haz de antena (110) durante una duración de una trama de acceso múltiple por división en el tiempo.

13. El método según la reivindicación 12, que comprende adicionalmente convertir una frecuencia de la señal de RF de entrada con un convertidor de frecuencia (106) que está conectado entre el al menos un primer conmutador de alta velocidad de TDMA (105) y el canalizador de FDMA (111).

30 14. El método según la reivindicación 12 o 13, que comprende adicionalmente emitir la señal de RF de salida a partir del al menos un amplificador de potencia de matriz (109) a una frecuencia y una amplitud previamente determinadas basándose en una señal de temporización a partir de un módulo de sincronización de tiempo (112B).

15. El método según la reivindicación 14, que comprende adicionalmente dar lugar a que un ancho de banda completo del canalizador de FDMA (111) se emita al haz de antena (110) durante la duración de una trama de tiempo de TDMA basándose en la señal de temporización a partir del módulo de sincronización de tiempo (112B), usando preferiblemente el sistema según cualquiera de las reivindicaciones 1 - 10.

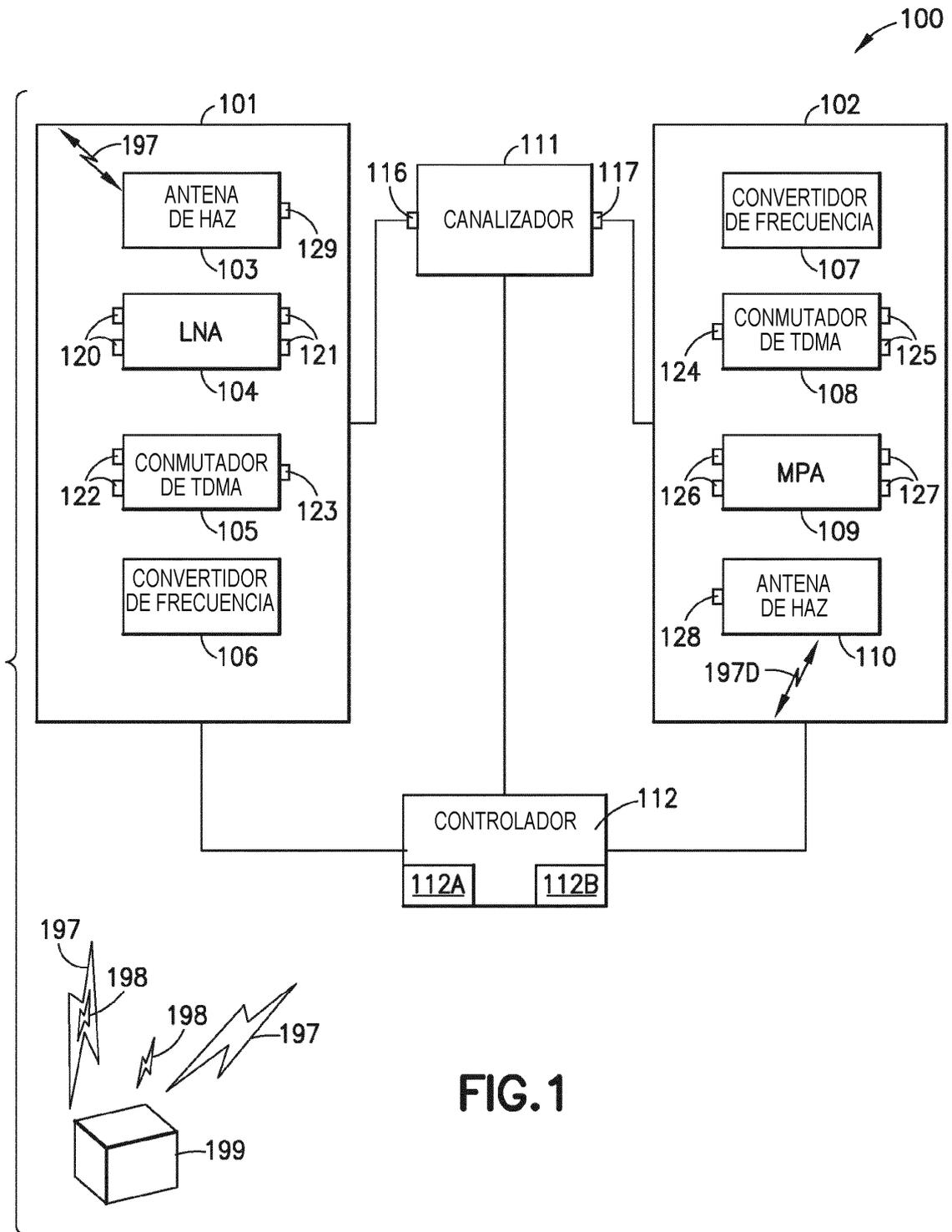


FIG. 1

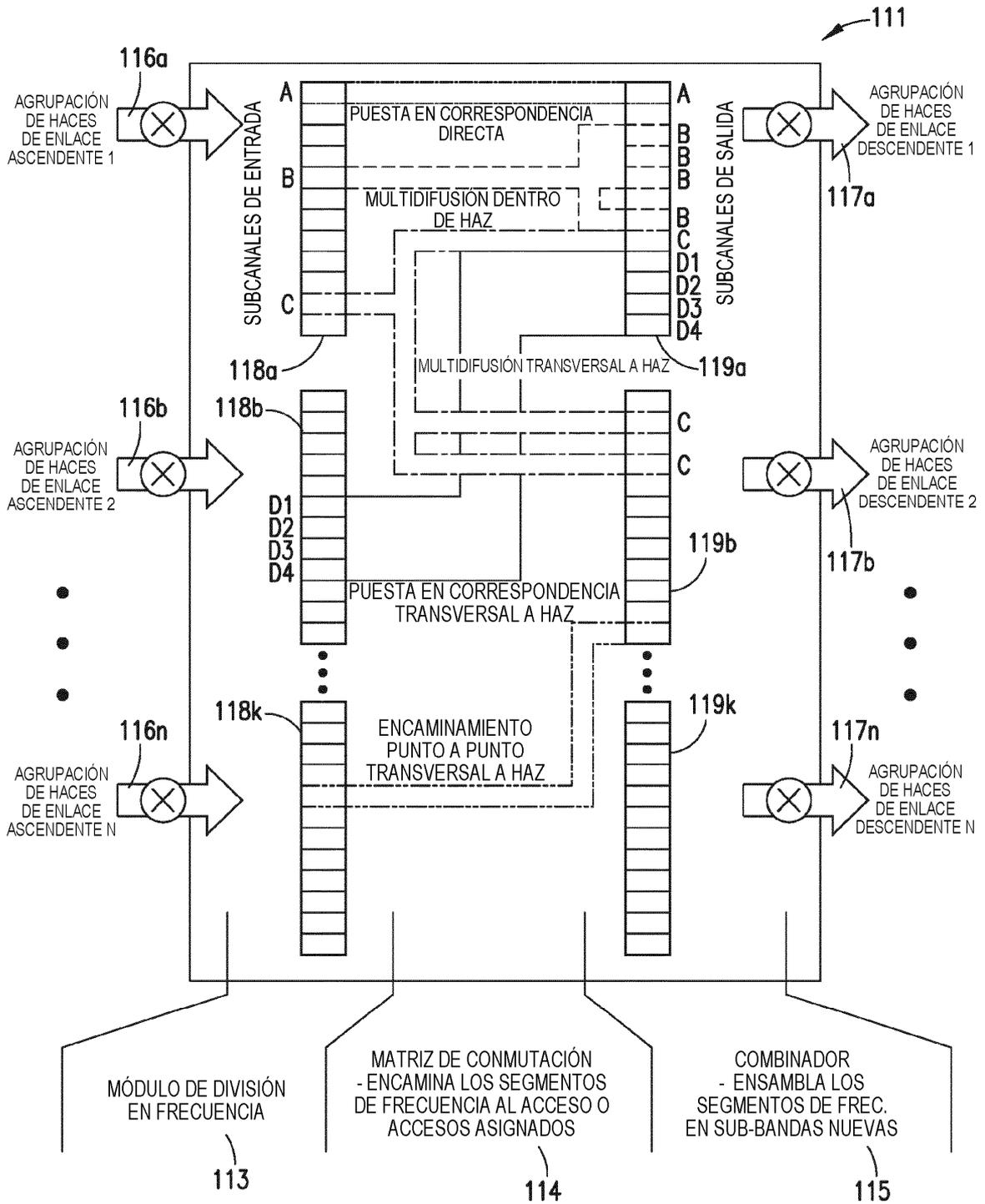


FIG.1A

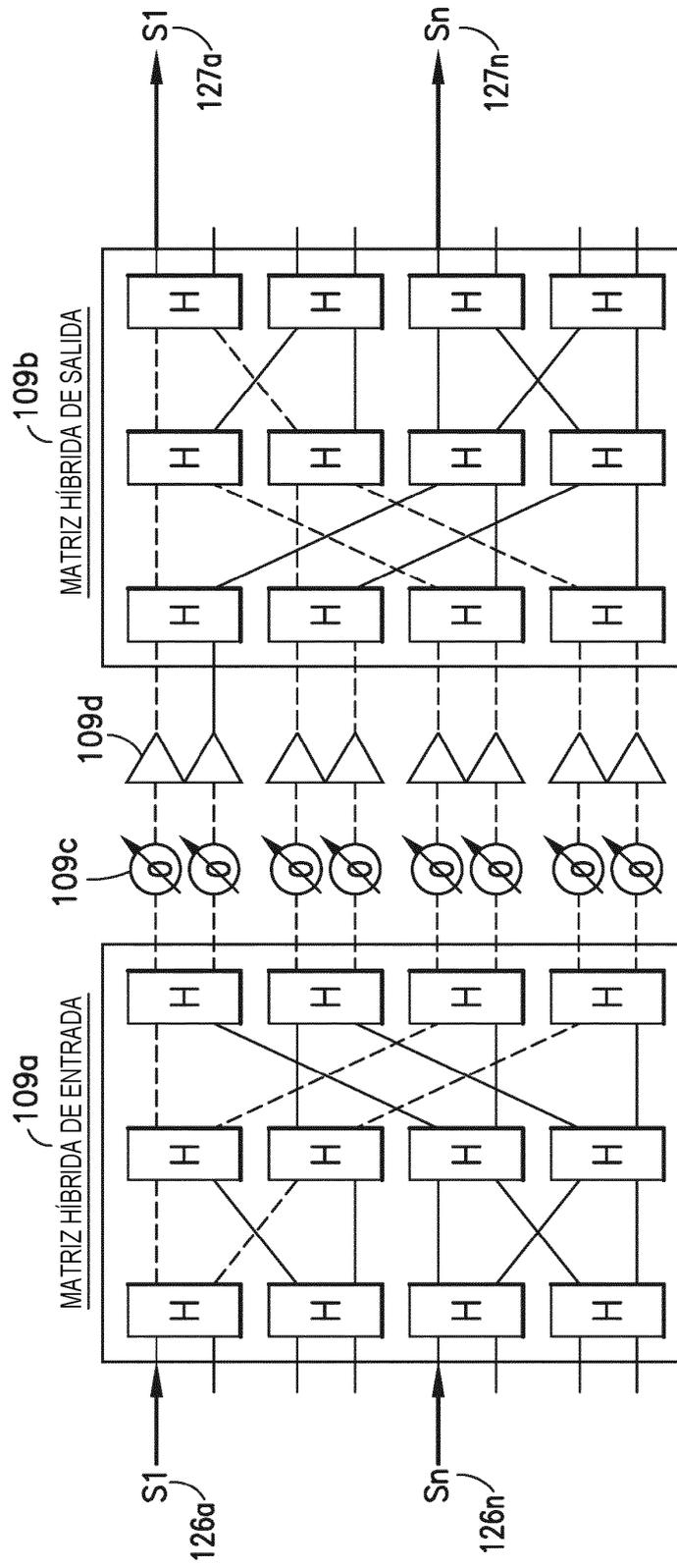


FIG. 1B

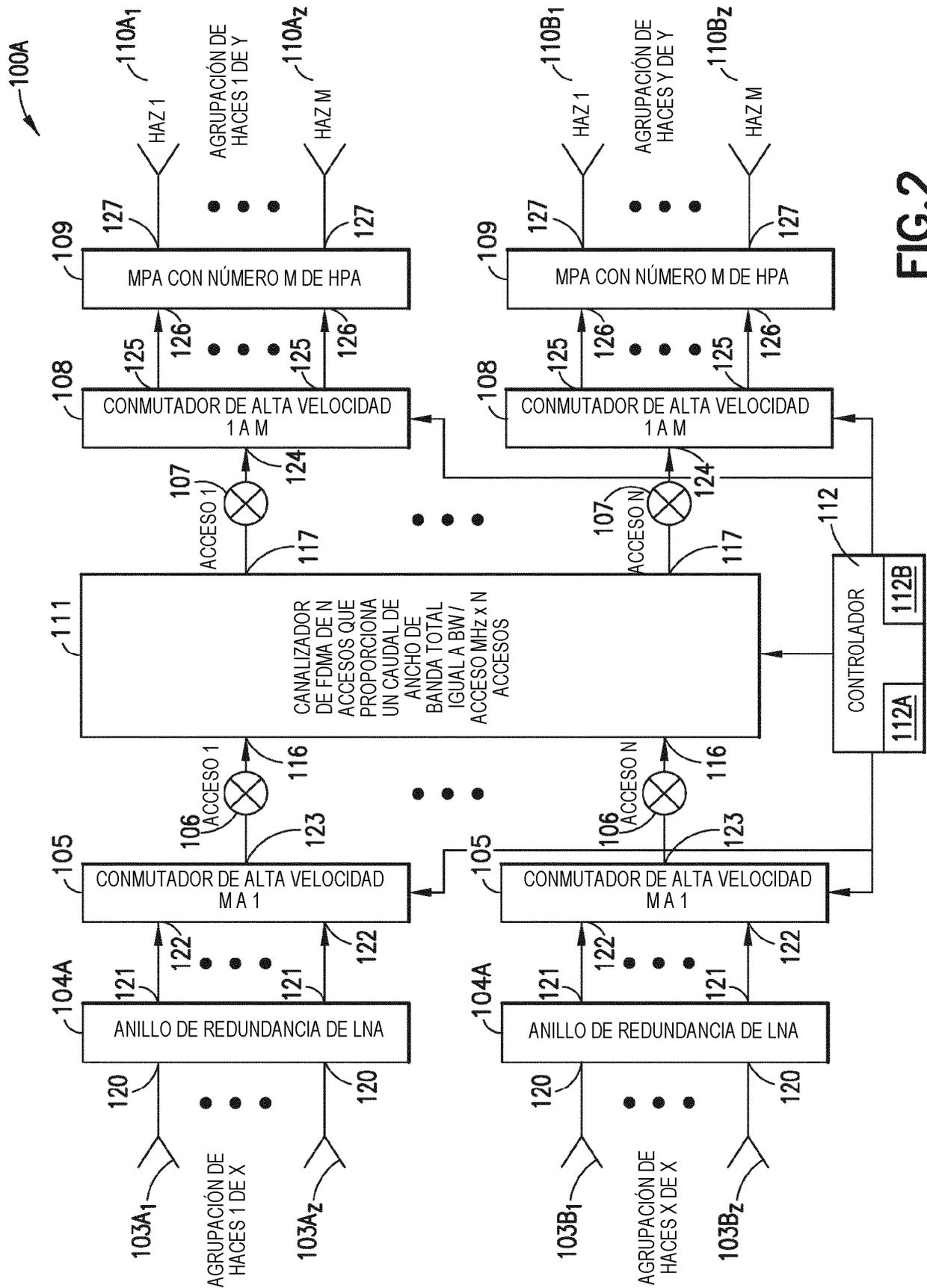


FIG.2

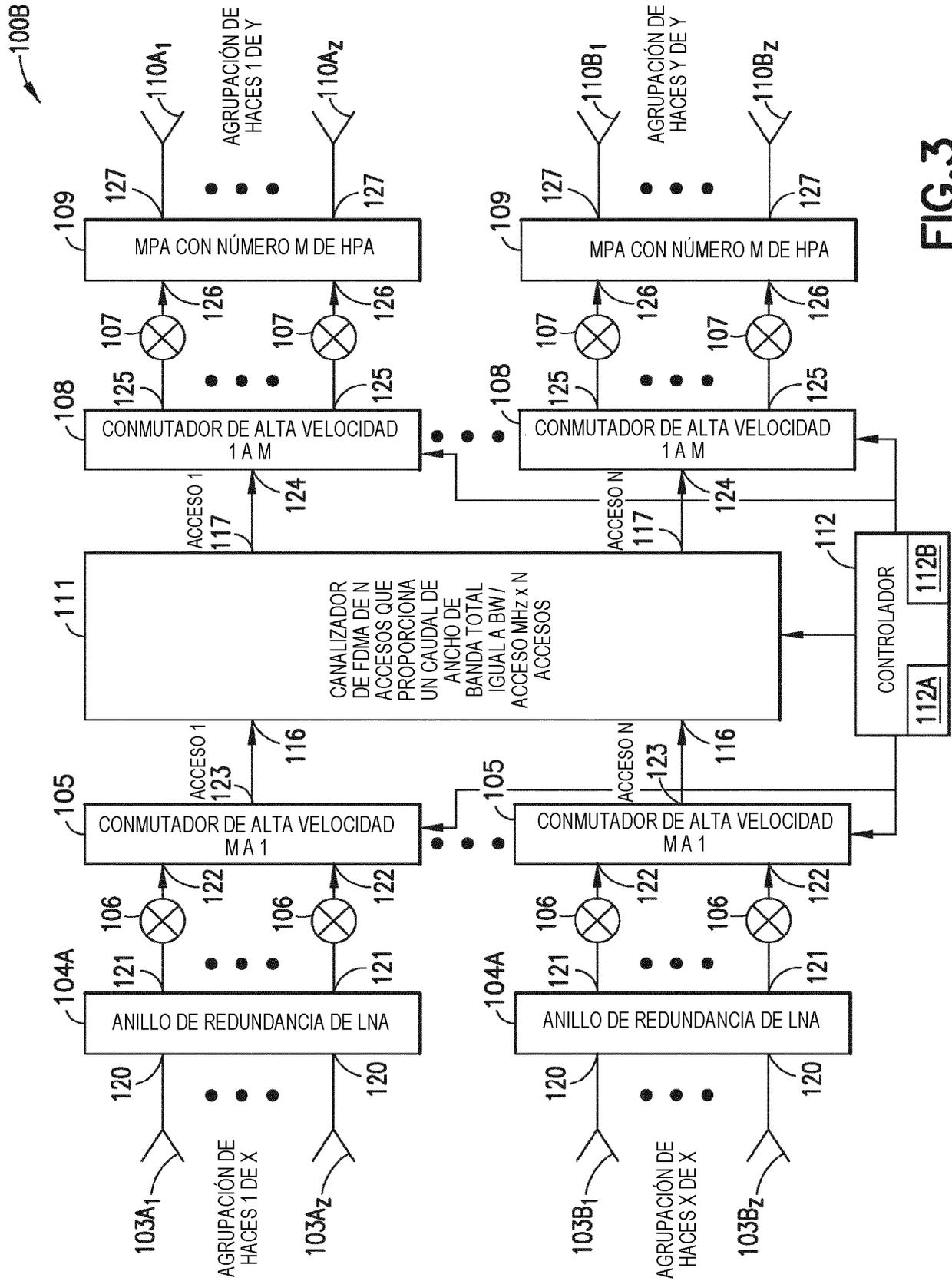


FIG.3

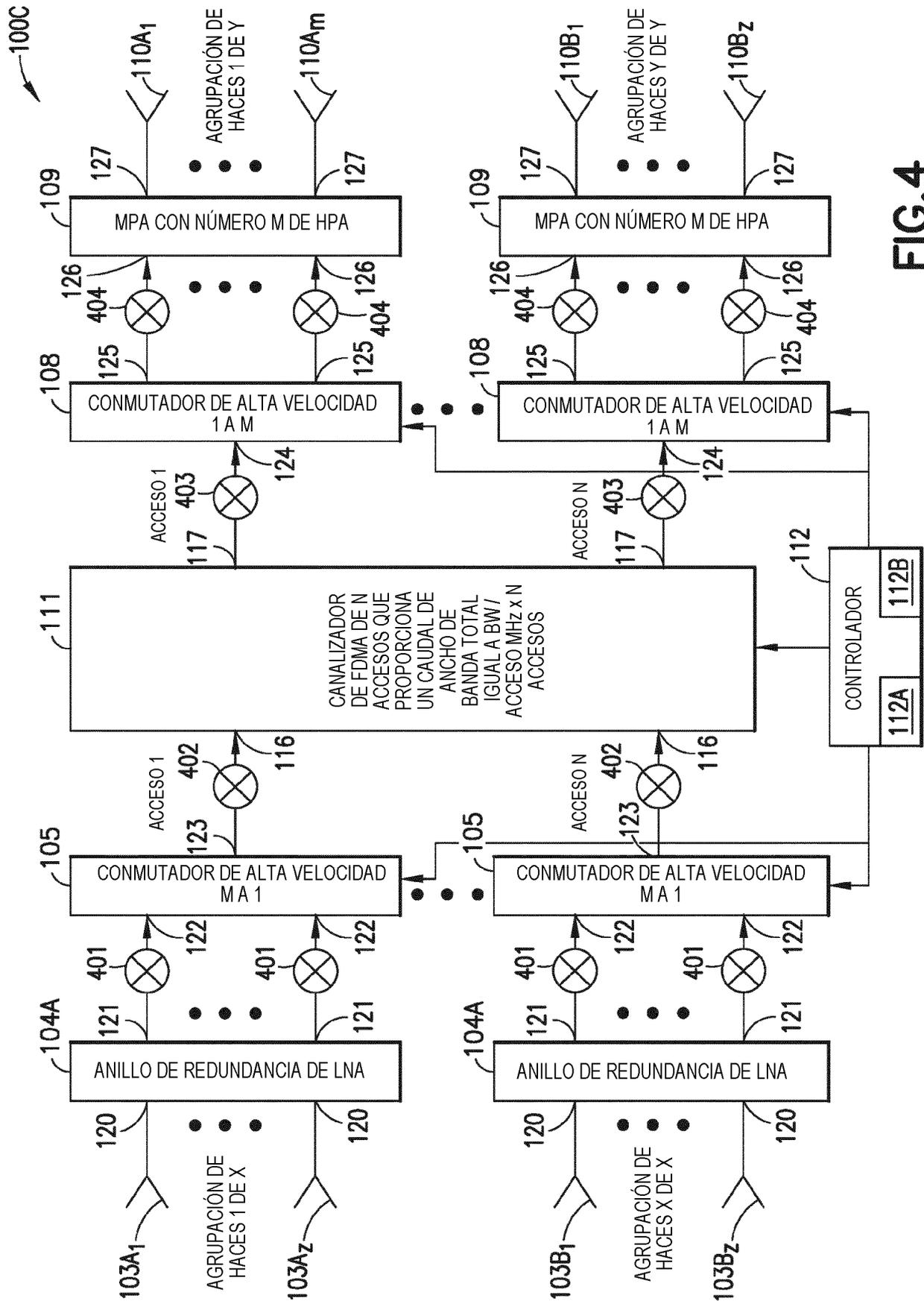


FIG.4

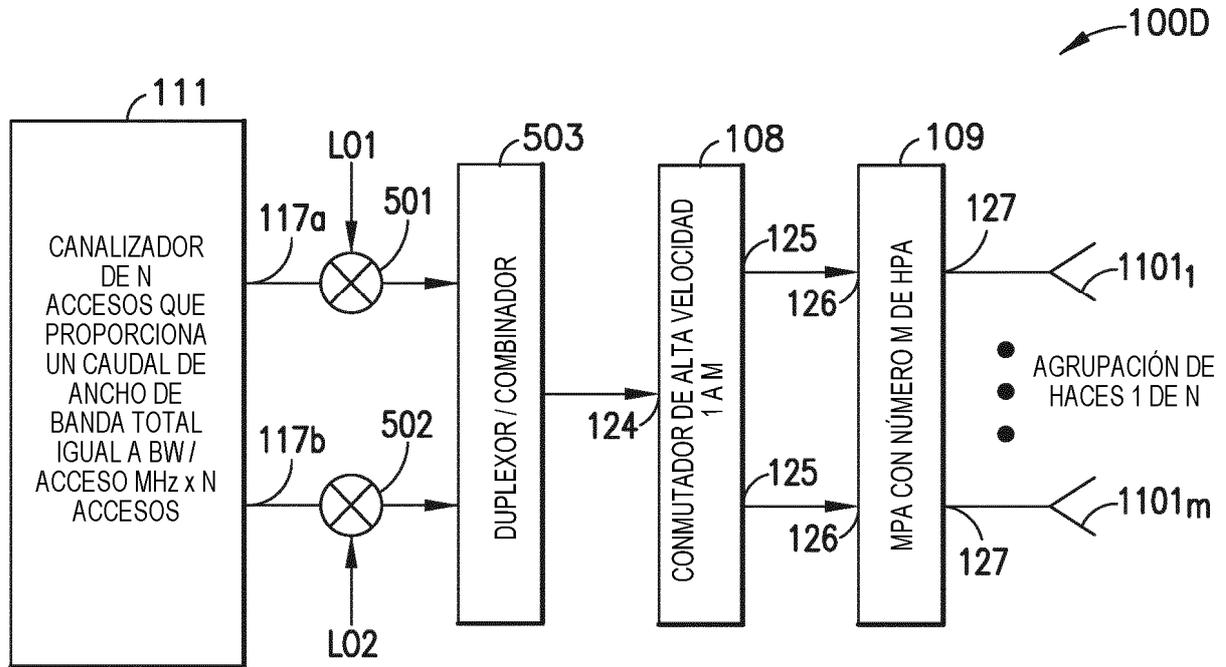


FIG.5

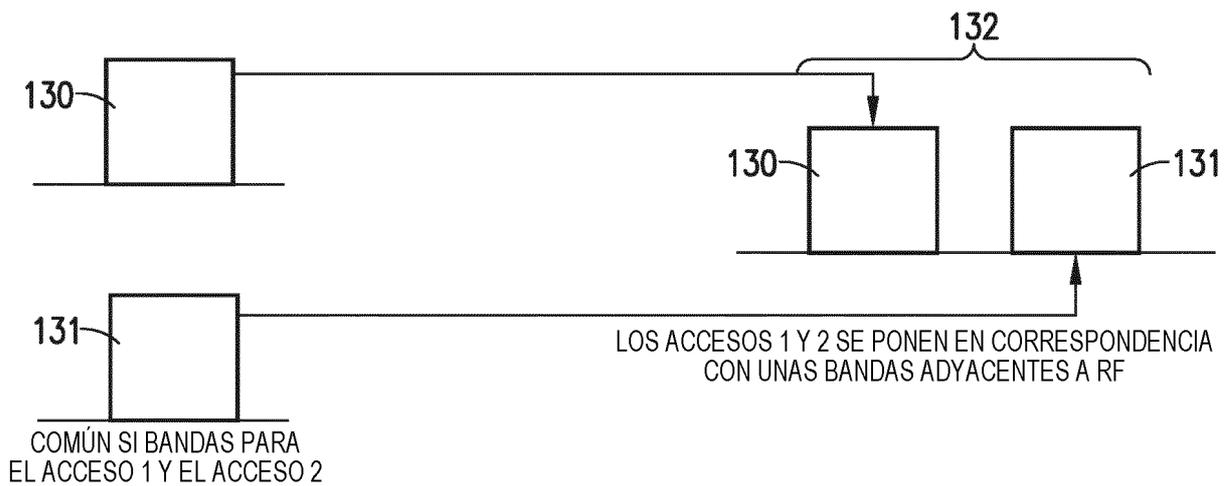


FIG.5A

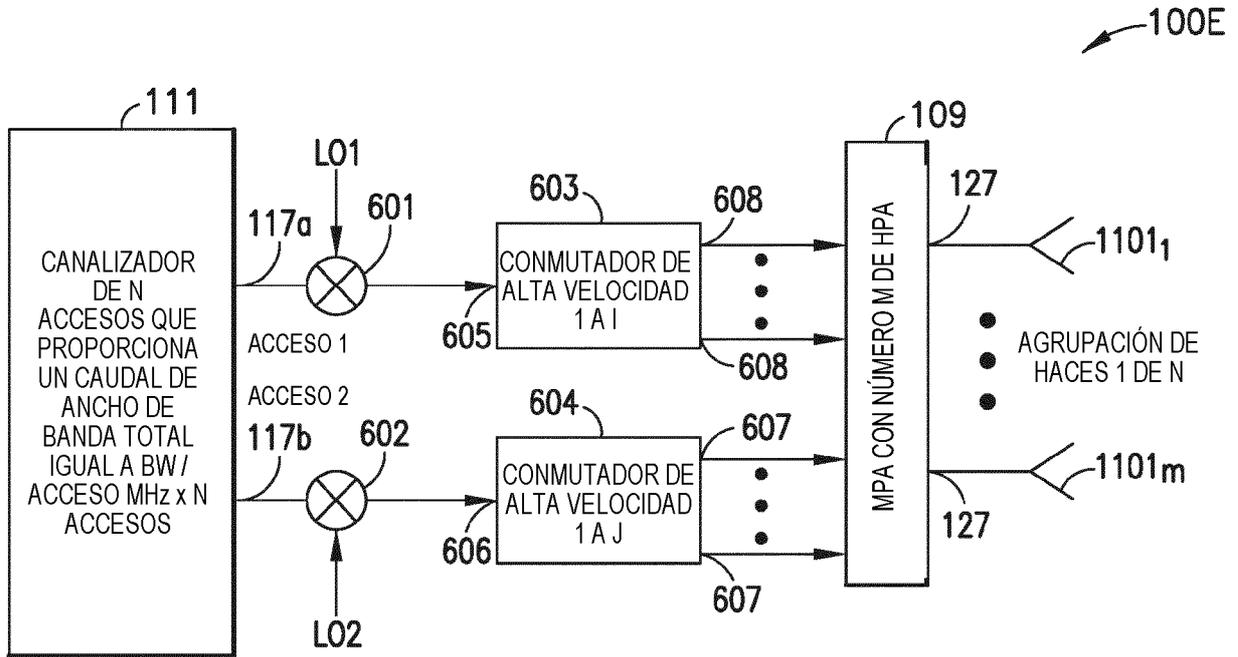


FIG.6

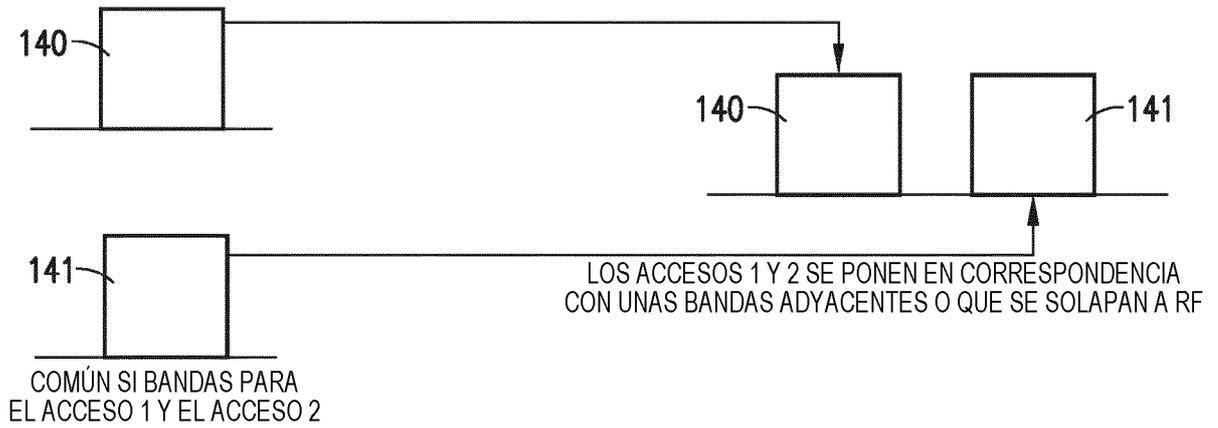


FIG.6A

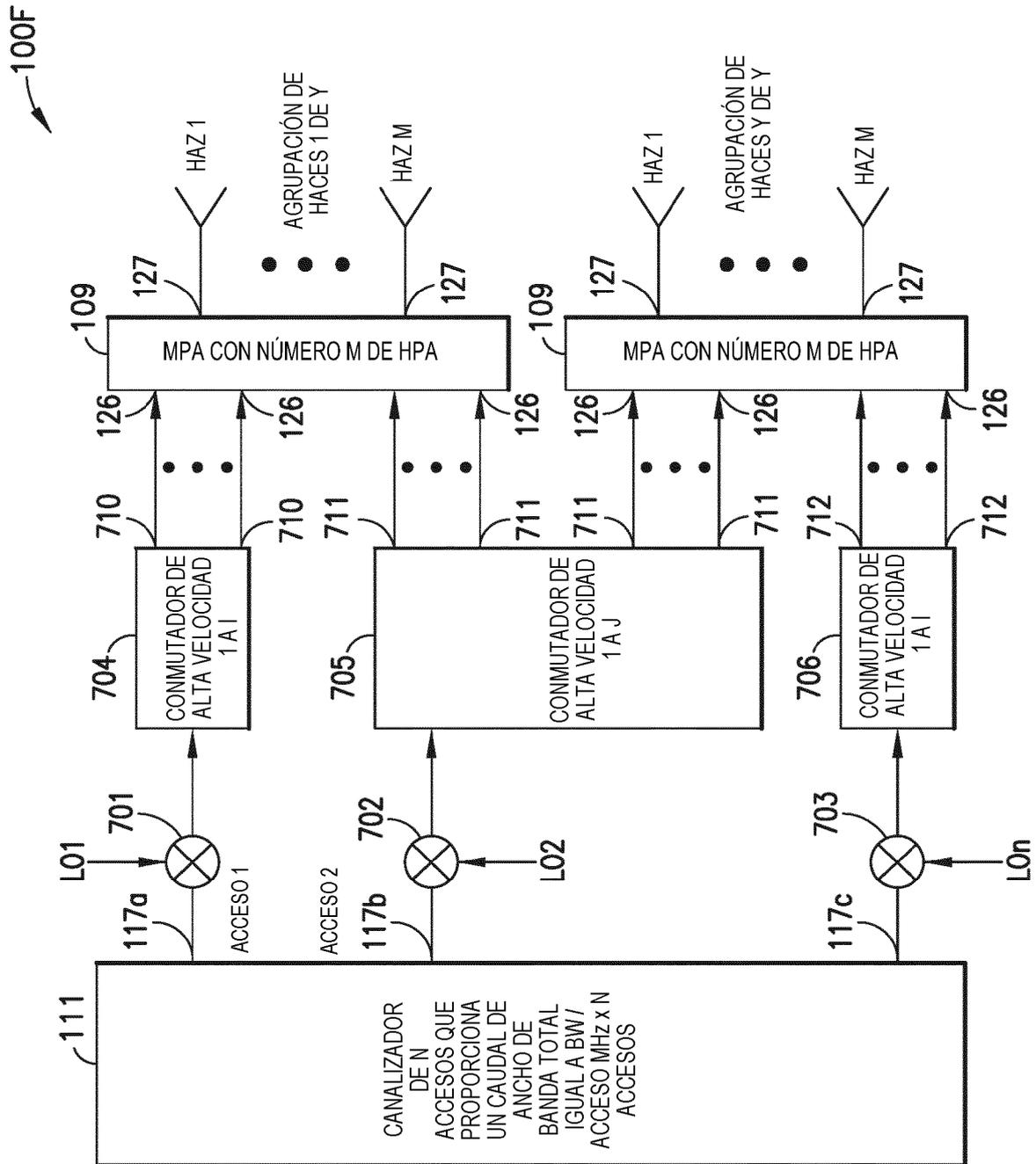


FIG. 7

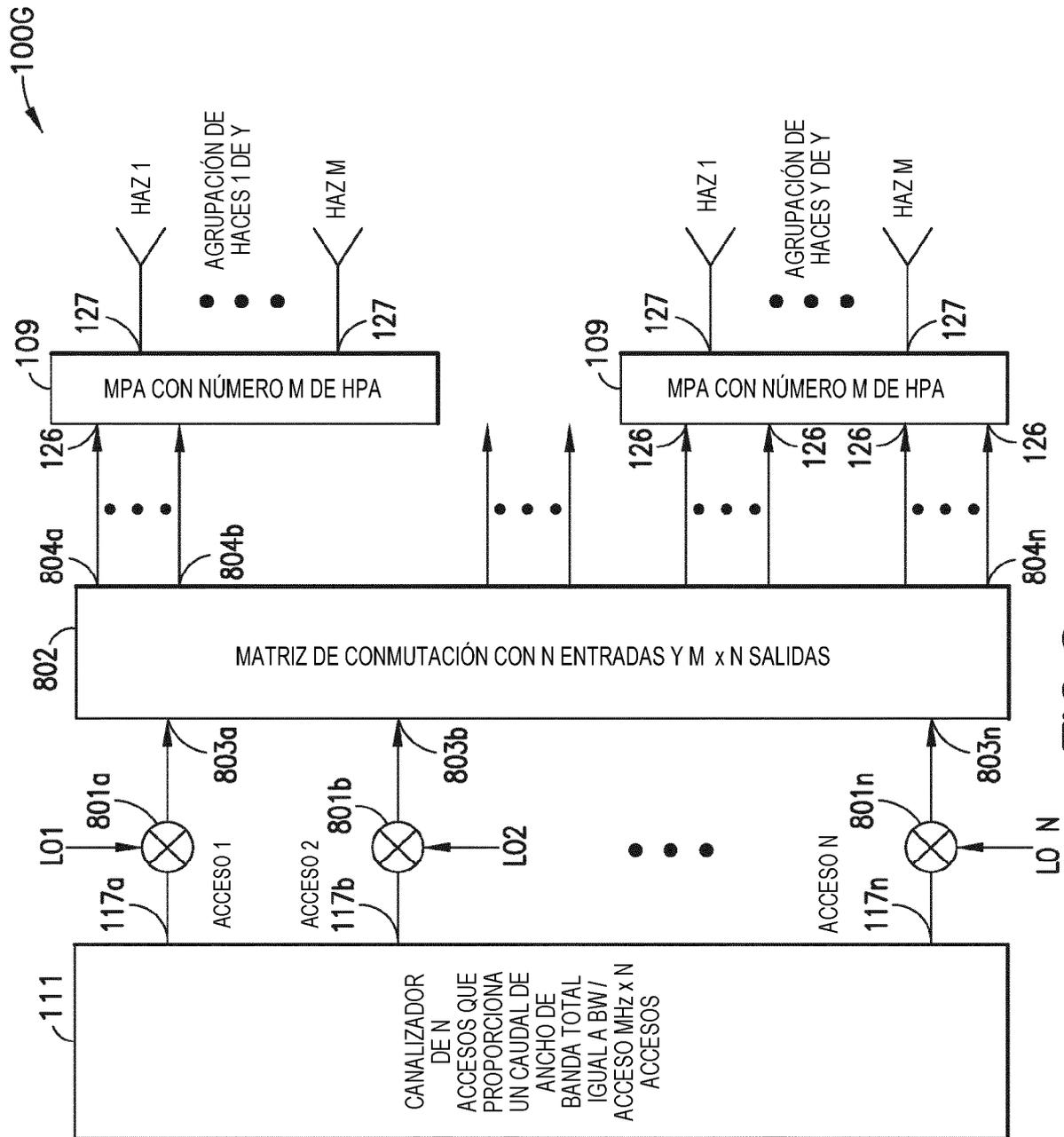


FIG.8

100H

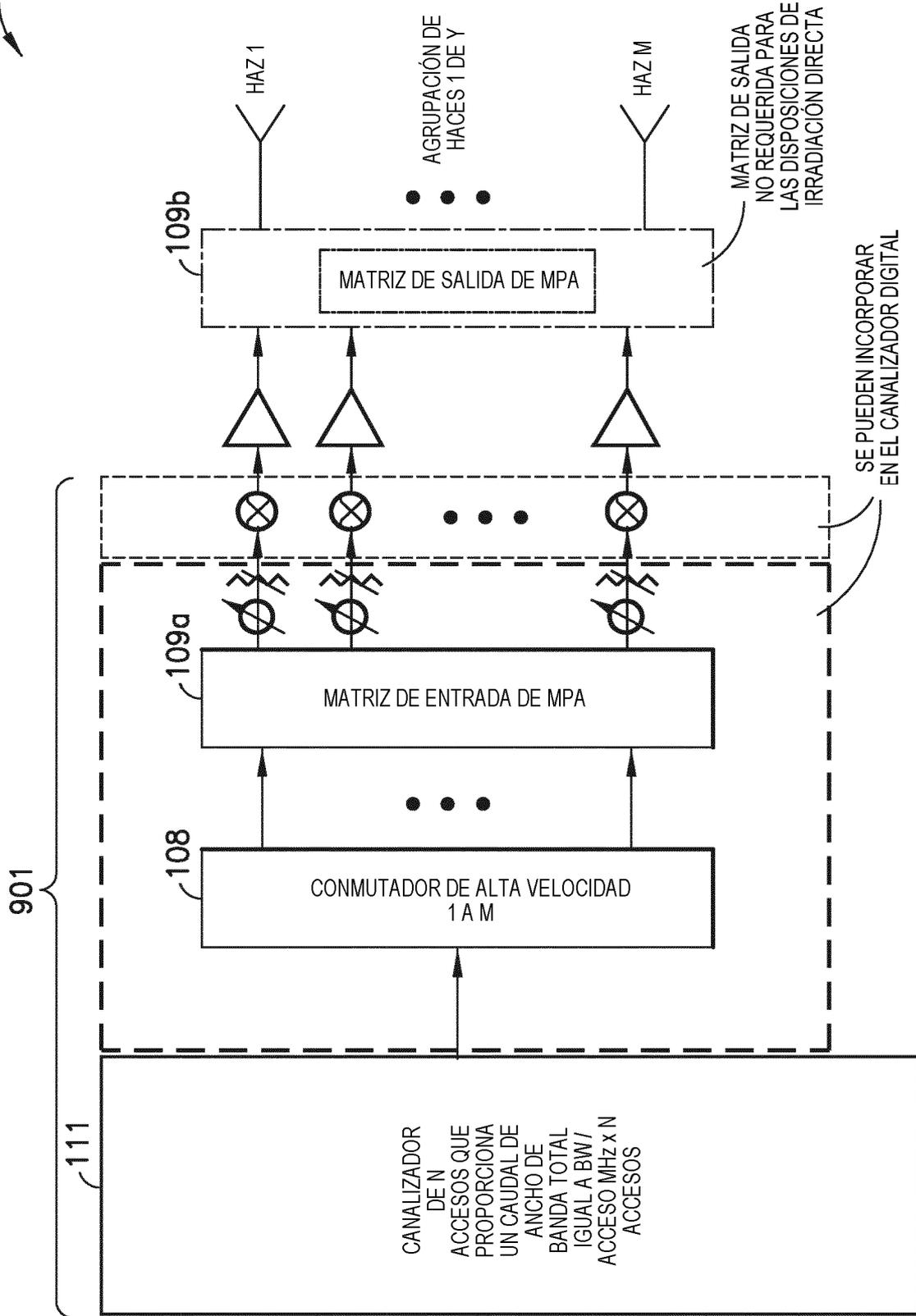


FIG.9

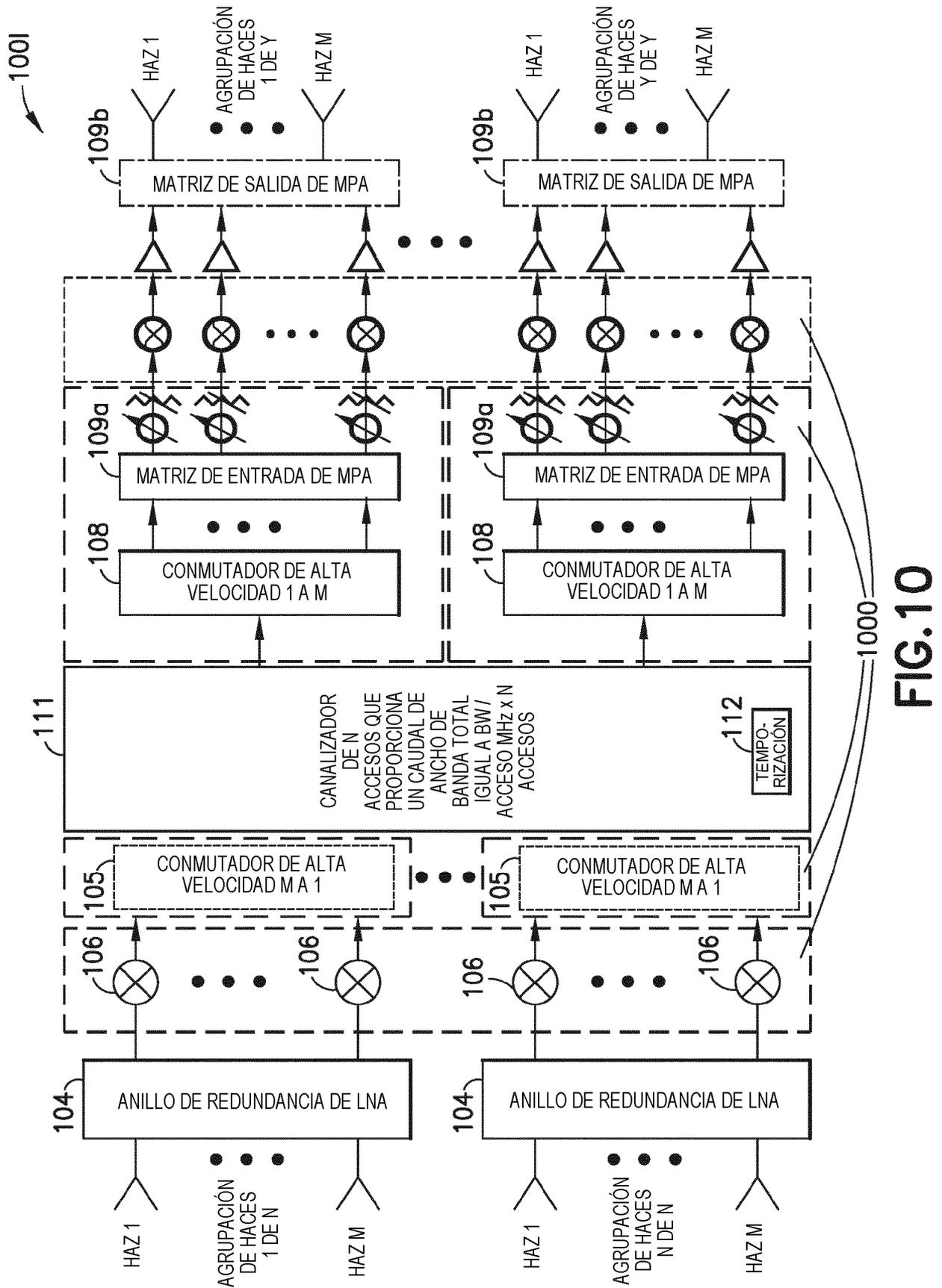
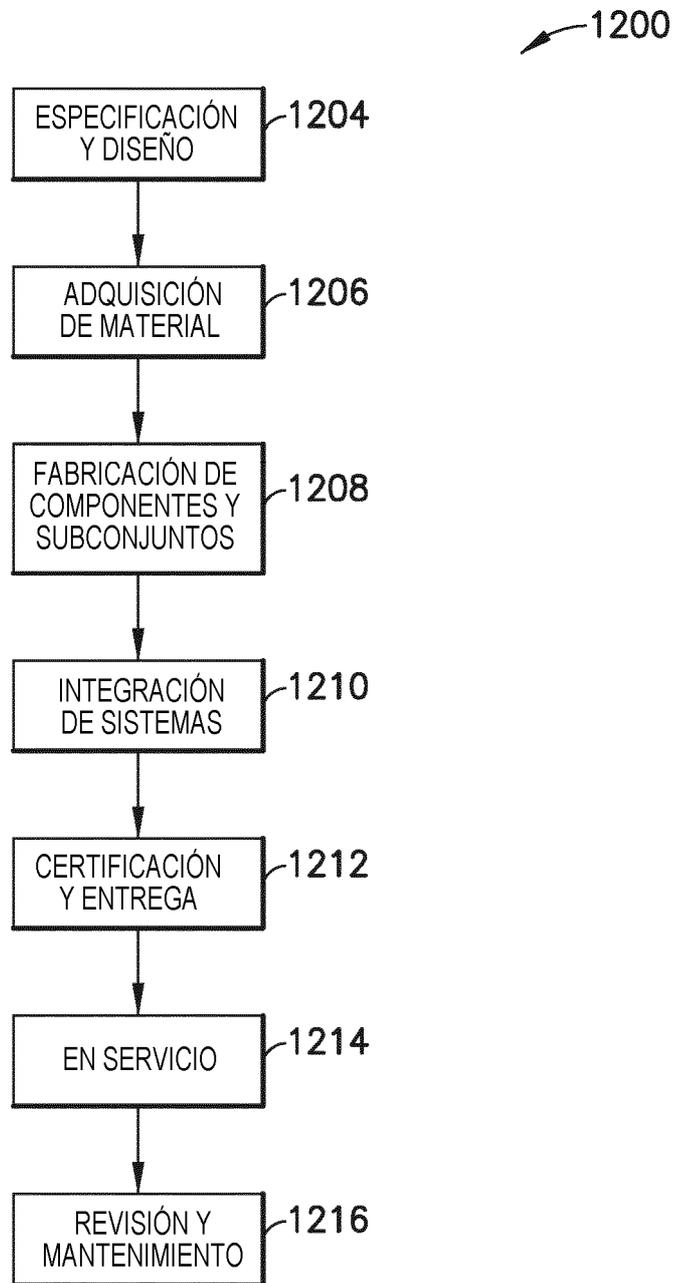


FIG.10



**FIG.11**



**FIG. 12**

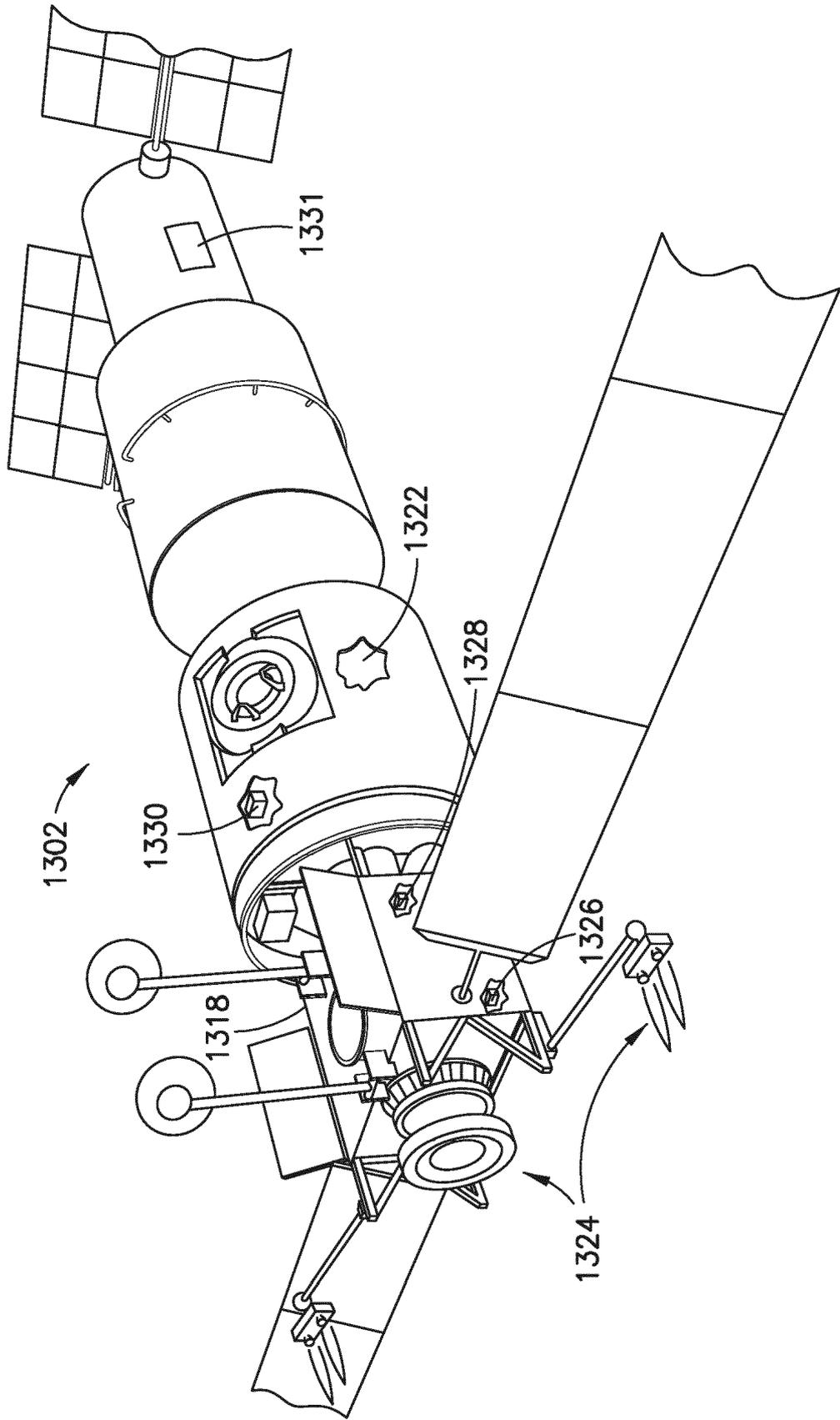


FIG.13