

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 678 845**

51 Int. Cl.:

H02H 1/00 (2006.01)

H02H 1/04 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **25.02.2008 PCT/IB2008/000411**

87 Fecha y número de publicación internacional: **04.09.2008 WO08104849**

96 Fecha de presentación y número de la solicitud europea: **25.02.2008 E 08719164 (9)**

97 Fecha y número de publicación de la concesión europea: **30.05.2018 EP 2115844**

54 Título: **Interruptor de circuito de fallo de arco y método de detección de fallo de arco en paralelo**

30 Prioridad:

27.02.2007 US 679299

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

17.08.2018

73 Titular/es:

**EATON CORPORATION (100.0%)
EATON CENTER, 1111 SUPERIOR AVENUE
CLEVELAND, OHIO 44114-2584, US**

72 Inventor/es:

**PARKER, KEVIN L. y
ELMS, ROBERT T.**

74 Agente/Representante:

ISERN JARA, Jorge

ES 2 678 845 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Interruptor de circuito de fallo de arco y método de detección de fallo de arco en paralelo

5 Antecedentes de la invención

Campo de la invención

10 La presente invención se refiere, en general, a interruptores de circuito y, más específicamente, a interruptores de circuito de fallo de arco. La invención también se refiere a métodos de detección de fallos de arco en paralelo.

Información de antecedentes

15 Los disyuntores se usan para proteger los circuitos eléctricos de los daños debidos a una condición de sobrecorriente, tal como una condición de sobrecarga o una condición de cortocircuito o de fallo de nivel relativamente alto. En los disyuntores pequeños, habitualmente denominados disyuntores en miniatura, usados para aplicaciones residenciales y comerciales ligeras, dicha protección se proporciona habitualmente por un dispositivo de disparo térmico-magnético. Este dispositivo de disparo incluye un bimetálico, que se calienta y se dobla en respuesta a una condición de sobrecorriente persistente. El bimetálico, a su vez, desbloquea un mecanismo operativo alimentado por resorte, que abre los contactos separables del disyuntor para interrumpir el flujo de corriente en el sistema de alimentación protegido.

25 Un interruptor de circuito de fallo de arco (AFCI) es un dispositivo destinado a mitigar los efectos de los fallos de arco al funcionar para desactivar un circuito eléctrico cuando se detecta un fallo de arco. Ejemplos no limitantes de los AFCI incluyen: (1) disyuntores de fallo de arco; (2) interruptores de circuito de fallo de arco de derivación/alimentador, que están destinados a instalarse en el origen de un circuito de derivación o alimentador, tal como un cuadro eléctrico, y que pueden proporcionar protección contra fallos a tierra y fallos de línea a neutro; (3) interruptores de circuito de fallo de arco de circuito de toma de corriente, que están destinados a instalarse en una toma de corriente de circuito derivado, como una caja de toma de corriente, con el fin de proporcionar protección a los conjuntos de cables y cables de alimentación conectados a los mismos (cuando están provistos de tomas de corriente de receptáculo) contra los efectos no deseados de la formación de arco eléctrico, y que pueden proporcionar protección contra fallos de línea a tierra y fallos de línea a neutro; (4) interruptores de circuito de fallo de arco de cable, que están destinados a conectarse a una toma de corriente de receptáculo, con el fin de proporcionar protección a un cable de alimentación integral o separado; (5) interruptores de circuito de fallo de arco combinados, que funcionan como una derivación/alimentador o un AFCI de circuito de toma de corriente; y (6) interruptores de circuito de fallo de arco portátiles, que están destinados a conectarse a una toma de corriente de receptáculo y provistos de una o más tomas de corriente.

40 Durante las condiciones de fallo de arco esporádicas, la capacidad de sobrecarga de un disyuntor convencional no funcionará, ya que el valor cuadrático medio (RMS) de la corriente de fallo es demasiado pequeño para activar el circuito de disparo automático. La adición de la detección de fallo de arco electrónica a un disyuntor puede añadir uno de los elementos necesarios para la protección contra fallos de arco de chisporroteo, idealmente, la salida de un circuito de detección de fallo de arco electrónico se dispara directamente y, por lo tanto, abre el disyuntor. Véanse, por ejemplo, las patentes de Estados Unidos n.º 6.710.688; 6.542.056; 6.522.509; 6.522.228; 5.691.869; y 5.224.006.

50 Los fallos de arco pueden ser en serie o en paralelo. Ejemplos de un arco en serie son un cable roto en el que los extremos del cable roto están lo suficientemente cerca como para provocar un arco eléctrico o una conexión eléctrica relativamente pobre. Los arcos en paralelo se producen entre conductores de potencial diferente, incluyendo, por ejemplo, un conductor de alimentación y una tierra. Los fallos de arco se producen en serie con la fuente y los arcos en serie están además en serie con la carga. Los fallos de arco tienen una impedancia relativamente alta. Por lo tanto, un arco en serie da como resultado una reducción en la corriente de carga y no se detecta por la sobrecarga normal y la protección de sobrecorriente de los dispositivos de protección convencionales. Incluso el arco en paralelo, que puede atraer corriente en exceso de la corriente nominal normal en un circuito, produce corrientes que pueden ser lo suficientemente esporádicas para producir valores RMS menores que los requeridos para producir un disparo térmico, o al menos una operación de retardo. Los efectos de la tensión de arco y la impedancia de línea a menudo evitan que el arco en paralelo alcance niveles de corriente suficientes para activar la función de disparo instantáneo.

60 La patente de Estados Unidos n.º 6.522.509 desvela un detector de fallo de arco que incluye un detector de corriente para detectar la corriente alterna que fluye en un circuito eléctrico, y un procesador que genera una suma acumulativa de cantidades por la que la corriente alterna en cada intervalo cíclico más reciente supera la corriente en el semiciclo inmediatamente anterior en magnitud absoluta. Se genera una indicación de fallo de arco cuando esta suma acumulativa alcanza un nivel seleccionado. La suma acumulativa se atenúa en el tiempo y la indicación de fallo de arco se genera cuando la suma acumulada atenuada en el tiempo alcanza un nivel seleccionado. El procesador añade el diferencial calculado a la suma acumulativa atenuada en el tiempo durante intervalos cíclicos

en los que la corriente supera la del intervalo cíclico inmediatamente anterior en magnitud absoluta en una cantidad seleccionada después de un primer intervalo cíclico en el que la corriente supera una magnitud de armado seleccionada. Por lo tanto, se necesita un intervalo cíclico con una corriente de una magnitud superior a la magnitud seleccionada para armar el sistema. El procesador termina añadiendo la suma acumulativa atenuada cuando la suma se atenúa hasta un nivel mínimo predeterminado. En este punto, el sistema se desarma y se borra la suma acumulada.

La solicitud de patente de Estados Unidos número de publicación 2006/0072256 desvela un método de detección de fallo de arco "dirigido por eventos" que está inactivo (por ejemplo, latente) hasta que se detecta un pulso de corriente por un comparador. Cuando se produce dicho pulso de corriente, un algoritmo registra la amplitud pico del pulso de corriente que se determina por un circuito detector de pico y un convertidor de analógico a digital, junto con el tiempo transcurrido desde que se produjo el último pulso de corriente medido por un temporizador. Se añade una cantidad equivalente a la amplitud pico del pulso de corriente a un acumulador. Esa cantidad de acumulador decae con el tiempo. Se determina un fallo de arco en el circuito de alimentación si la cantidad almacenada en el acumulador supera un valor predeterminado. Si la amplitud pico del pulso de corriente es mayor que una magnitud predeterminada, entonces en respuesta el algoritmo se activa desde el estado inactivo. El algoritmo emplea una pluralidad de semiciclos de corriente que fluyen en el circuito de alimentación, incluyendo un semiciclo actual y un número de semiciclos anteriores. Los semiciclos se definen por un pulso de corriente que tiene una amplitud pico mayor que la magnitud predeterminada. El algoritmo determina que el tiempo hasta el semiciclo actual desde el semiciclo anterior, que es inmediatamente anterior al semiciclo actual, es mayor que un tiempo predeterminado y en respuesta añade una cantidad predeterminada a un acumulador. La cantidad almacenada en el acumulador decae con el tiempo. Se determina un fallo de arco en el circuito de alimentación si la cantidad almacenada en el acumulador supera un valor predeterminado.

El documento US2003137309 A1 desvela un método de discriminación de corriente anómala que incluye un método de detección de corriente de arco y el aparato para ejecutar el mismo, incluyendo el método de corriente de arco las etapas de: extraer un patrón de transición predeterminado especificado por la combinación de patrones de fluctuación de los valores pico de tres medias ondas continuas a partir del valor pico para cada media onda detectada desde una corriente alterna que fluye al circuito de carga de CA que se muestrea en un ciclo predeterminado y se convierte en un valor digital, contando el número de apariciones del patrón de transición predeterminado, y comparando el valor de conteo con un umbral predeterminado. De acuerdo con esto, un arco en serie que puede provocarse en un intervalo de corriente relativamente pequeño por un cable de aparato o similar, que no se ha detectado por un disyuntor instantáneo y un fenómeno de cortocircuito de arco generado junto con un arco a través del contacto entre los núcleos en un cable y un cableado interior, pueden detectarse ejecutando un algoritmo simple sin detección de errores.

Hay margen de mejora en los interruptores de circuito de fallo de arco.

También hay margen de mejora en los métodos de detección de fallos de arco en paralelo.

Sumario de la invención

De acuerdo con la presente invención, se proporcionan un interruptor de circuito de fallo de arco, y un método, como se establecen, respectivamente, en las reivindicaciones independientes. Las realizaciones preferidas de la invención se describen en las reivindicaciones dependientes.

Estas y otras necesidades se satisfacen mediante las realizaciones de la invención, que proporcionan un interruptor de circuito de fallo de arco que evita los disparos inconvenientes de arco en paralelo provocados por transitorios de corriente de irrupción de motor y/o encendido de atenuadores incandescentes. Los fallos de arco en paralelo nunca deben presentar un factor de potencia no unitario. Además, las amplitudes de corriente pico en fallos de arco en paralelo variarán aleatoriamente, pero no disminuirán de manera monótona. Por lo tanto, si una corriente de amplitud relativamente alta en un sistema de alimentación presenta un factor de potencia no unitario o una amplitud continuamente decreciente, entonces se asume con certeza que no es un fallo de arco en paralelo.

De acuerdo con un aspecto de la invención, un interruptor de circuito de fallo de arco comprende: unos contactos separables; un conductor neutro; un mecanismo operativo estructurado para abrir y cerrar los contactos separables; un sensor de corriente estructurado para detectar la corriente que fluye a través de los contactos separables y emitir un valor de corriente detectada; y un procesador que funciona conjuntamente con el sensor de corriente para determinar y almacenar una pluralidad de valores pico del valor de corriente detectada para una pluralidad de semiciclos de la corriente que fluye a través de los contactos separables, estando el procesador estructurado para proporcionar una detección de fallo de arco y para determinar al menos uno de entre: (a) si se produce una primera pluralidad predeterminada de los semiciclos de la corriente en sucesión y se corresponde con un factor de potencia no unitario, y en respuesta inhibir la detección de fallo de arco durante un primer tiempo predeterminado, y (b) si se produce una segunda pluralidad predeterminada de los semiciclos de la corriente en sucesión y cada uno de la segunda pluralidad predeterminada de los semiciclos de la corriente tiene una amplitud pico menor que la de uno inmediatamente anterior de los semiciclos de la corriente de polaridad similar o de polaridad diferente, y en

5 respuesta inhibir la detección de fallo de arco durante un segundo tiempo predeterminado, y en el que dicho procesador está estructurado, además, para determinar que la detección de fallo de arco no se inhibe para al menos uno del primer tiempo predeterminado y el segundo tiempo predeterminado, y en respuesta indicar que al menos uno de los semiciclos de la corriente que tiene una amplitud pico mayor que o igual a una cantidad predeterminada es un arco en paralelo.

10 El procesador puede estar estructurado además para indicar un fallo de arco en paralelo en respuesta a una pluralidad predeterminada de apariciones del arco en paralelo, estando las apariciones separadas entre sí por no más de un tercio de tiempo predeterminado.

15 El procesador puede estar estructurado además para determinar tanto (a) si se produce una primera pluralidad predeterminada de los semiciclos de la corriente en sucesión y se corresponde con un factor de potencia no unitario como (b) si se produce una segunda pluralidad predeterminada de los semiciclos de la corriente en sucesión y cada uno de la segunda pluralidad predeterminada de los semiciclos de la corriente tiene una amplitud pico menor que la de uno inmediatamente anterior de los semiciclos de la corriente de polaridad similar o de polaridad diferente, y además determinar que la detección de fallo de arco no se inhibe ni para el primer tiempo predeterminado ni para el segundo tiempo predeterminado.

20 El procesador puede estar estructurado además para detectar un cruce por cero de una tensión de línea a neutro entre uno de los contactos separables y el conductor neutro, y para determinar si el valor de corriente detectada se corresponde con un factor de potencia no unitario para cada uno de los semiciclos de la corriente.

25 El procesador puede estar estructurado además para determinar si los valores pico han superado la cantidad predeterminada para cada uno de los últimos aproximadamente cuatro semiciclos, y para determinar un factor de potencia no unitario para cada uno de los últimos aproximadamente cuatro semiciclos.

30 El procesador puede estar estructurado además para determinar si los valores pico han superado la cantidad predeterminada para cada uno de los últimos aproximadamente cinco a aproximadamente siete semiciclos, y para determinar si los valores pico han disminuido para cada uno de los últimos al menos tres semiciclos.

35 Como otro aspecto de la invención, un método de detección de fallos de arco en paralelo en un circuito de alimentación comprende: (a) detectar una pluralidad de semiciclos de corriente que fluye en dicho circuito de alimentación; (b) proporcionar una detección de fallo de arco de la corriente que fluye en dicho circuito de alimentación; (c) ignorar cualquiera de los semiciclos de corriente que tenga una amplitud pico menor que una cantidad predeterminada; (d) determinar al menos uno de: (i) si se produce una primera pluralidad predeterminada de los semiciclos de corriente en sucesión y tienen un factor de potencia no unitario, y en respuesta inhibir la detección de fallo de arco durante un primer tiempo predeterminado, y (ii) si se produce una segunda pluralidad predeterminada de los semiciclos de corriente en sucesión y cada uno de la segunda pluralidad predeterminada de los semiciclos de corriente tiene una amplitud pico menor que la de uno inmediatamente anterior de los semiciclos de corriente de polaridad similar o de polaridad diferente, y en respuesta inhibir la detección de fallo de arco durante un segundo tiempo predeterminado; y (e) determinar si la (c) ignorar y la (d) determinar no se cumplen, y en respuesta indicar que al menos uno de los semiciclos de corriente que tienen una amplitud pico mayor que o igual a la cantidad predeterminada es un arco en paralelo.

45 El método puede comprender, además, contar las apariciones del arco en paralelo, que están separadas entre sí por no más de un tercer tiempo predeterminado ; e indicar un fallo de arco en paralelo en respuesta a una pluralidad predeterminada de las apariciones del arco en paralelo, que están separadas entre sí por no más del tercer tiempo predeterminado.

50 El método puede determinar si se produce la primera pluralidad predeterminada de los semiciclos de corriente en sucesión y tienen un factor de potencia no unitario, con el fin de distinguir un transitorio de corriente de irrupción de arranque de motor de un fallo de arco en paralelo.

55 El método puede determinar si se produce la segunda pluralidad predeterminada de los semiciclos de corriente en sucesión y cada uno de la segunda pluralidad predeterminada de los semiciclos de corriente tiene una amplitud pico menor que la de uno inmediatamente anterior de los semiciclos de corriente de polaridad similar o de polaridad diferente, con el fin de distinguir una corriente de irrupción de atenuador incandescente de un fallo de arco en paralelo.

60 Breve descripción de los dibujos

Puede obtenerse una comprensión completa de la invención a partir de la siguiente descripción de las realizaciones preferidas cuando se lee junto con los dibujos adjuntos en los que:

65 la figura 1 es un diagrama de bloques en forma esquemática de un disyuntor que incluye un procesador de acuerdo con una realización de la invención;

las figuras 2A1-2A2 y 2B forman un diagrama de flujo de una rutina de detección de fallo de arco en paralelo ejecutada por el procesador de la figura 1.

Descripción de las realizaciones preferidas

Tal como se emplea en el presente documento, el término "procesador" significa un dispositivo analógico y/o digital programable que puede almacenar, recuperar y procesar datos; un ordenador; una estación de trabajo; un ordenador personal; un microprocesador; un microcontrolador; un microordenador; una unidad de procesamiento central; un ordenador central; un miniordenador; un servidor; un procesador de red; o cualquier dispositivo o aparato de procesamiento adecuado.

Tal como se emplea en el presente documento, el término "número" significará uno o un número entero mayor que uno (*es decir*, una pluralidad).

La invención se describe en asociación con un disyuntor de circuito en miniatura, aunque la invención puede aplicarse a una amplia gama de interruptores de circuito.

Haciendo referencia a la figura 1, un disyuntor en miniatura 2 incluye unos contactos separables 4, un mecanismo operativo 6 estructurado para abrir y cerrar los contactos separables 4, y un sensor 8 estructurado para detectar la corriente que fluye a través de los contactos separables 4 entre un terminal de línea 10 y un terminal de carga 12. El disyuntor 2 también incluye un procesador, tal como el microordenador a modo de ejemplo (μC) 14 (*por ejemplo*, sin limitación, un microordenador Microchip PIC16F685, comercializado por Microchip Technology Incorporated de Chandler, Arizona), que funciona conjuntamente con el sensor 8 y el mecanismo operativo 6 para disparar la apertura de los contactos separables 4, y una fuente de alimentación 16 estructurada para alimentar al menos el μC 14. La fuente de alimentación 16 es, por ejemplo, una fuente de alimentación de corriente alterna (CA) a corriente continua (CC) (CA/CC) que recibe una tensión de línea a neutro 17 entre un terminal neutro 18 y un conductor 19 que está conectado eléctricamente aguas abajo de los contactos separables 4 y a o hacia el terminal de carga 12. La fuente de alimentación de CA/CC 16 proporciona una tensión de CC 20 adecuada y una común 22 al μC 14 y, según sea necesario, alimenta un circuito de detección analógico 24.

El circuito de detección analógico 24 recibe entradas de la tensión de línea a neutro 17, como se indica para el terminal neutro 18, un terminal neutro de carga 26 y un conductor neutro 27, y una tensión 28 representativa de la corriente de carga (por ejemplo, sin limitación, la corriente de línea que fluye a través del sensor de corriente 8). Las dos señales de tensión de salida 29 del circuito de detección analógico 24 se introducen por un convertidor de analógico a digital de varios canales (ADC) 30 del μC 14 y se convierten a los valores digitales correspondientes para la entrada por el μP 32. Como se explicará, el μP 32 incluye una rutina de detección de fallo de arco en paralelo 34.

En respuesta a una o más condiciones que se detectan a partir de las tensiones de 17 y 28, el μP 32 genera una señal de disparo 36 que pasa a través del μC 14 a la salida 38, que activa el SCR 40. El SCR 40, a su vez, activa un solenoide de disparo 42 y, por lo tanto, acciona el mecanismo operativo 6 para disparar la apertura de los contactos separables 4 en respuesta a, por ejemplo, una sobretensión, un fallo de arco u otra condición de disparo. El solenoide de disparo 42 es, por lo tanto, un accionador de disparo que funciona conjuntamente con el μP 32 y el mecanismo operativo 6 para disparar la apertura de los contactos separables 4 en respuesta a una de las diferentes condiciones de disparo detectadas por el μP 32. Una resistencia 44 en serie con la bobina del solenoide 42 limita la corriente de bobina y un condensador 46 protege la compuerta del SCR 40 de los picos de tensión y de falsos disparos debidos al ruido.

Ejemplo 1

La rutina de detección de fallo de arco desvelada 34 ignora cualquier pulso de corriente de línea con una amplitud pico de menos de una cantidad predeterminada (*por ejemplo*, sin limitación, un pico de aproximadamente 50 A). Si se producen cuatro semiciclos de corriente de línea con un factor de potencia no unitario en sucesión, entonces la detección de fallo de arco se inhibe durante un tiempo predeterminado (*por ejemplo*, sin limitación, aproximadamente 0,3 segundos). Por ejemplo, esto puede distinguir un transitorio de corriente de irrupción de arranque de motor (*por ejemplo*, sin limitación, sierra de corte; motor de compresor de aire) de un fallo de arco en paralelo. Si se producen al menos tres semiciclos de corriente de línea con una amplitud pico continuamente decreciente en sucesión (o en ciclos de línea sucesivos de polaridad similar), entonces la rutina 34 inhibe la detección de fallo de arco durante un tiempo predeterminado (por ejemplo, sin limitación, aproximadamente 0,3 segundos). Por ejemplo, esto puede distinguir una corriente de irrupción de atenuador incandescente de un fallo de arco en paralelo. De lo contrario, si no se cumplen las tres condiciones anteriores, entonces se supone que cualquier semiciclo de corriente con una amplitud pico mayor que la cantidad predeterminada (*por ejemplo*, sin limitación, un pico de aproximadamente 50 A) es un arco en paralelo. Si se producen de cinco a aproximadamente siete de estos semiciclos de arco, que están separados entre sí por no más de un tiempo predeterminado (por ejemplo, sin limitación, 0,5 segundos), entonces se identifica un fallo de arco en paralelo.

Ejemplo 2

Haciendo referencia a las figuras 2A1-2A2 y 2B, se muestra la rutina de detección de fallo de arco en paralelo 34. La rutina 34 comienza en 100, tras lo cual las etapas pares 104-110 procesan las condiciones de inhibición de corriente pico y mantienen un registro de si los semiciclos de línea de CA recientes tienen una magnitud de corriente pico (es decir, valor absoluto) (*i_peak*) que es mayor que una corriente pico de fallo de arco mínima predeterminada (*I_AF_MIN*) (por ejemplo, sin limitación, un pico de 50 A; cualquier valor de corriente adecuado que se considere correspondiente a un posible fallo de arco en paralelo). En 104, los bits *peak_record* se desplazan a la izquierda en una posición. A continuación, en 106, se determina si la magnitud de corriente pico más reciente (es decir, el valor absoluto) (*i_peak[0]*) es mayor que la corriente pico de fallo de arco mínima predeterminada. Si es así, entonces en 108, se establece el bit de orden más bajo *peak_record*. De lo contrario, en 110, se borra el bit de orden más bajo *peak_record*.

Después de 108 o 110, las etapas pares 114-120 usan información de corriente de CA (por ejemplo, sin limitación, 60 Hz) para detectar el factor de potencia no unitario. En 114, los bits en *power_factor_record* se desplazan a la izquierda en una posición. A continuación, en 116, se determina si la corriente de línea con signo (es decir, positiva o negativa) en el cruce por cero de tensión (*current_at_voltage_zero_crossing*) tenía una polaridad diferente de la que tiene la corriente, por ejemplo, 908 después, en una referencia de polaridad con signo adecuada (es decir, positiva o negativa) (*current_at_polarity_reference*). Por ejemplo, la corriente de línea en el cruce por cero de tensión puede medirse en respuesta a una interrupción de microordenador iniciada en respuesta al cruce por cero de la tensión de línea a neutro 17, y la corriente de línea en la referencia de polaridad puede medirse en respuesta a una interrupción de temporizador de microordenador que se preestablece para que se produzca en un tiempo adecuado después de la interrupción de cruce por cero anterior. En la etapa 116, K1 y K2 son valores de corriente constantes predeterminados de, por ejemplo y sin limitación, 2 A y 10 A, respectivamente. Si pasa la prueba en 116, entonces en 118, se establece el bit de orden más bajo en *power_factor_record*, ya que hay un factor de potencia no unitario para el semiciclo más reciente. De lo contrario, en 120, se borra el bit de orden más bajo en *power_factor_record*, ya que hay un factor de potencia unitario para el semiciclo actual.

Las etapas pares 124-130 usan información de corriente CA para detectar un patrón continuamente decreciente de corriente pico. En 124, los bits en *declining_envelope_record* se desplazan a la izquierda en una posición. A continuación, en 126, se determina si la corriente de línea pico del semiciclo anterior de la misma polaridad (*i_peak[2]*) es mayor que la corriente pico más reciente (*i_peak[0]*) más un valor de envolvente mínimo predeterminado (*ENVELOPE_MIN*) (por ejemplo, sin limitación, 1 A; cualquier valor mínimo adecuado). En este caso, la corriente de línea pico del semiciclo inmediatamente anterior de la polaridad opuesta es *i_peak[1]*. La etapa 126 determina si la corriente pico más reciente (*i_peak[0]*) es suficientemente menor que la corriente de línea pico del semiciclo anterior de la misma polaridad (*i_peak[2]*). Si es así, entonces, en 128, se establece el bit de orden más bajo en *declining_envelope_record*. De lo contrario, en 130, se borra el bit de orden más bajo en *declining_envelope_record*.

A continuación, las etapas pares 134-140 procesan las condiciones de inhibición de fallo de arco. En primer lugar, en 134, se determina si la corriente pico ha superado la corriente de fallo de arco mínima predeterminada para cada uno de los últimos cuatro semiciclos, y si la carga también ha presentado un factor de potencia no unitario para cada uno de estos últimos cuatro semiciclos. Si es así, entonces, en 136, un temporizador de inhibición de factor de potencia de fallo de arco (*af_power_factor_inhibition_timer*) se establece en un recuento adecuado de semiciclos (por ejemplo, sin limitación, K3 = 36 semiciclos o 0,3 segundos). A continuación, en 138, que se produce después de 136 o después del fallo de la prueba en 134, se determina si la corriente pico ha superado la corriente de fallo de arco mínima predeterminada para cada uno de los últimos aproximadamente cinco a aproximadamente siete semiciclos, y si la carga también ha presentado una envolvente decreciente para cada uno de los últimos al menos tres semiciclos. Si es así, entonces, en 140, un temporizador de inhibición de envolvente de fallo de arco (*af_envelope_inhibition_timer*) se establece en un recuento adecuado de semiciclos.

A continuación, en las etapas pares 144 y 146 de la figura 2B, que se producen después de 140 o después del fallo de la prueba en 138, si la rutina de fallo de arco 34 no se ha inhibido (por ejemplo, por los temporizadores de las etapas 136 y 140 de la figura 2A2), entonces se acumula cualquier corriente pico de amplitud suficiente. La etapa 144 determina si la corriente pico más reciente (*i_peak[0]*) del semiciclo actual de corriente se considera un arco en paralelo de suficiente magnitud. Si no es así, entonces la ejecución se reanuda en 150. Por otro lado, si hay un arco en paralelo de suficiente magnitud, entonces, en 146, se aumenta el cómputo de fallos de arco (*af_counter*). A continuación, en 148, un temporizador de detección de fallo de arco (*af_detection_timer*) se establece en un recuento adecuado de semiciclos (por ejemplo, sin limitación, K4 = 60 semiciclos o 0,5 segundos). A continuación, en 150, se determina si el temporizador de inhibición de factor de potencia está activo. Si es así, entonces, en 152, se disminuye el temporizador de inhibición de factor de potencia. Después de 152, o si la prueba falla en 150, se determina en 154 si el temporizador de inhibición de envolvente está activo. Si es así, entonces, en 156, se disminuye el temporizador de inhibición de envolvente. Después de 156, o si la prueba falla en 154, se determina en 158 si el temporizador de detección de fallo de arco está activo. Si es así, entonces, en 160, se disminuye el temporizador de detección de fallo de arco. De lo contrario, en 162, se borra el cómputo de fallos de arco. Después de 160 o 162, las etapas pares 166 y 168 se emplean para disparar el disyuntor 2 en respuesta a una condición

5 peligrosa. La etapa 166 determina si se ha producido un fallo de arco en paralelo comprobando si el cómputo de fallos de arco de 146 es mayor o igual que un valor predeterminado adecuado (*ARC_FAULT_TRIP_COUNT*) (por ejemplo, sin limitación, aproximadamente 5; cualquier valor adecuado). Si es así, entonces, en 168, el disyuntor 2 se dispara estableciendo la salida 38 (*SCR_GATE*) como verdadera. Después de 168, o si la prueba falla en 166, la rutina 34 finaliza para el semiciclo actual en 170.

10 La rutina 34 se ejecuta para cada semiciclo de la tensión de línea. Por lo tanto, el μ P 32 y la rutina 34 funcionan conjuntamente con el sensor de corriente 8 para determinar y almacenar un valor pico (*i_peak[n]*) del valor de corriente detectada 28 para una pluralidad de semiciclos de la corriente de línea, siendo n un número entero que varía, en este ejemplo, de 0 a al menos aproximadamente 4.

15 Antes de la primera ejecución de la rutina 34, las variables *peak_record*, *i_peak*, *power_factor_record*, *declining_envelope_record* y *af_counter*, y los temporizadores *af_power_factor_inhibition_timer*, *af_envelope_inhibition_timer* y *af_detection_timer* se ponen a cero. En la realización desvelada, los temporizadores o contadores de las etapas 136, 140 y 148 son variables, aunque pueden emplearse temporizadores o contadores de software y/o hardware reales.

Ejemplo 3

20 La etapa 126 de la figura 2A2 es adecuada independientemente de si el sensor 8 de la figura 1 es inmune o susceptible a ciertos errores de desplazamiento en la detección de la corriente de línea pico (*i_peak*). Por ejemplo, si el sensor 8 es un sensor de corriente resistivo, entonces el circuito 24 y el ADC 30 son relativamente inmunes a los errores de desviación. Sin embargo, si el sensor 8 es una bobina de Rogowski u otro sensor de corriente di/dt y el circuito 24 proporciona un integrador, entonces el ADC 30 puede ser susceptible de errores de desviación. La etapa 25 126 determina si la corriente pico más reciente (*i_peak[0]*) es suficientemente menor que la corriente de línea pico del semiciclo anterior de la misma polaridad (*i_peak[2]*). En este caso, esas dos corrientes pico de la misma polaridad tienen el mismo desplazamiento de la misma polaridad. Por lo tanto, el desplazamiento no es un problema.

30 Como alternativa, cuando el sensor 8, el circuito 24 y el ADC 30 son relativamente inmunes a los errores de desviación, la etapa 126 puede determinar si la corriente pico más reciente (*i_peak[0]*) es suficientemente menor que la corriente de línea pico del semiciclo inmediatamente anterior de polaridad diferente (*i_peak [1]*).

Ejemplo 4

35 Como alternativa a la etapa 116, el factor de potencia no unitario puede determinarse si la corriente de línea con signo (es decir, positiva o negativa) en el cruce por cero de tensión (*current_at_voltage_zero_crossing*) tenía una polaridad diferente de la que tiene la tensión de línea a neutro 17, por ejemplo, 908 después, en una referencia de polaridad con signo adecuada (es decir, positiva o negativa) (*voltage_at_polarity_reference*). Tanto en la etapa 116 como en este ejemplo 4, se supone que la determinación del factor de potencia no unitario es indicativa de una 40 operación normal y no de un arco en paralelo.

Se cree que el método desvelado para la detección de fallos de arco en paralelo es altamente fiable e idealmente adecuado para su implementación mediante, por ejemplo, microcontroladores de bajo coste.

45 Aunque se desvelan los contactos separables 4, pueden emplearse contactos separables de estado sólido adecuados. Por ejemplo, el disyuntor desvelado 2 incluye un mecanismo de interruptor de circuito adecuado, tal como los contactos separables 4 que se abren y se cierran por el mecanismo operativo 6, aunque la invención puede aplicarse a una amplia gama de mecanismos de interrupción de circuito (por ejemplo, sin limitación, conmutadores de estado sólido o FET; contactos de contactor) y/o dispositivos de control/protección basados en estado sólido (por ejemplo, sin limitación, unidades; arrancadores suaves). 50

Aunque las realizaciones específicas de la invención se han descrito en detalle, se apreciará por los expertos en la materia que diversas modificaciones y alternativas a esos detalles podrían desarrollarse en vista de las enseñanzas generales de la divulgación. 55

REIVINDICACIONES

1. Un interruptor de circuito de fallo de arco (2) que comprende:

- 5 unos contactos separables (4);
un conductor neutro (27);
un mecanismo operativo (6) estructurado para abrir y cerrar dichos contactos separables;
un sensor de corriente (8) estructurado para detectar la corriente que fluye a través de dichos contactos
separables y emitir un valor de corriente detectada (28); y
10 un procesador (14) que funciona conjuntamente con dicho sensor de corriente para determinar y almacenar una
pluralidad de valores pico del valor de corriente detectada para una pluralidad de semiciclos de dicha corriente
que fluye a través de dichos contactos separables,
en el que dicho procesador está estructurado (34) para proporcionar una detección de fallo de arco y para
determinar tanto:
- 15 (a) si (134) se produce una primera pluralidad predeterminada de dichos semiciclos de dicha corriente en
sucesión y se corresponde con un factor de potencia no unitario, y en respuesta inhibir (136) dicha detección
de fallo de arco durante un primer tiempo predeterminado, como
20 (b) si (138) se produce una segunda pluralidad predeterminada de dichos semiciclos de dicha corriente en
sucesión y cada uno de dicha segunda pluralidad predeterminada de dichos semiciclos de dicha corriente
tiene una amplitud pico menor que la de uno inmediatamente anterior de dichos semiciclos de dicha corriente
de polaridad similar o de polaridad diferente, y en respuesta inhibir (140) dicha detección de fallo de arco
durante un segundo tiempo predeterminado, y
- 25 en el que dicho procesador está estructurado (144), además, para determinar que dicha detección de fallo de
arco no se inhibe ni para dicho primer tiempo predeterminado ni para dicho segundo tiempo predeterminado, y
en respuesta indicar (146) que al menos uno de dichos semiciclos de dicha corriente que tienen una amplitud
pico mayor que o igual a una cantidad predeterminada es un arco en paralelo.
- 30 2. El interruptor de circuito de fallo de arco (2) de la reivindicación 1, en el que dicho procesador está estructurado
además para indicar (166) un fallo de arco en paralelo en respuesta a una pluralidad predeterminada de apariciones
de dicho arco en paralelo, estando dichas apariciones separadas entre sí por no más de un tercer tiempo
predeterminado (148).
- 35 3. El interruptor de circuito de fallo de arco (2) de la reivindicación 1, en el que dicho procesador está estructurado
(34, 104), además, para almacenar dicho valor de corriente detectada sobre dicha pluralidad de semiciclos de dicha
corriente que fluye en dicho circuito de alimentación e ignorar (106, 144) cualquiera de dichos semiciclos de dicha
corriente que tenga una amplitud pico menor que dicha cantidad predeterminada.
- 40 4. El interruptor de circuito de fallo de arco (2) de la reivindicación 1, en el que dicho procesador comprende al
menos un temporizador (136, 140) en respuesta a al menos una de entre dicha inhibición de dicha detección de fallo
de arco durante un primer tiempo predeterminado y dicha inhibición de dicha detección de fallo de arco durante un
segundo tiempo predeterminado.
- 45 5. El interruptor de circuito de fallo de arco (2) de la reivindicación 1, en el que dicho procesador está estructurado
(24, 30), además, para detectar un cruce por cero de una tensión de línea a neutro entre uno de dichos contactos
separables y dicho conductor neutro, y para determinar (114, 116, 118, 120) si dicho valor de corriente detectada
corresponde a un factor de potencia no unitario para cada uno de dichos semiciclos de dicha corriente.
- 50 6. El interruptor de circuito de fallo de arco (2) de la reivindicación 1, en el que dichos valores pico incluyen un primer
valor pico del actual de dichos semiciclos y un segundo valor pico del anterior de dichos semiciclos que tiene la
misma polaridad que el actual de dichos semiciclos; y en el que dicho procesador está estructurado (126), además,
para determinar si dicho segundo valor pico es mayor que dicho primer valor pico más un valor predeterminado.
- 55 7. El interruptor de circuito de fallo de arco (2) de la reivindicación 1, en el que dicho procesador está estructurado
(134), además, para determinar si dichos valores pico han superado dicha cantidad predeterminada para cada uno
de los últimos aproximadamente cuatro semiciclos mencionados, y para determinar un factor de potencia no unitario
para cada uno de dichos últimos aproximadamente cuatro semiciclos mencionados.
- 60 8. Un método de detección de fallos de arco en paralelo en un circuito de alimentación, comprendiendo dicho
método:
- 65 (a) detectar (8, 24, 30, 32) una pluralidad de semiciclos de corriente que fluye en dicho circuito de alimentación;
(b) proporcionar (34) una detección de fallo de arco de dicha corriente que fluye en dicho circuito de
alimentación;

(c) ignorar (106, 144) cualquiera de dichos semiciclos de corriente que tenga una amplitud pico menor que una cantidad predeterminada;

(d) determinar tanto:

5 (i) si (134) se produce una primera pluralidad predeterminada de dichos semiciclos de corriente en sucesión y tienen un factor de potencia no unitario, y en respuesta inhibir (136) dicha detección de fallo de arco durante un primer tiempo predeterminado, como

10 (ii) si (138) se produce una segunda pluralidad predeterminada de dichos semiciclos de corriente en sucesión y cada uno de dicha segunda pluralidad predeterminada de dichos semiciclos de corriente tiene una amplitud pico menor que la de uno inmediatamente anterior de dichos semiciclos de corriente de polaridad similar o de polaridad diferente, y en respuesta inhibir (140) dicha detección de fallo de arco durante un segundo tiempo predeterminado; y

15 (e) determinar (144) si dicha (c) ignorar y dicha (d) determinar no se cumplen, y en respuesta indicar (146) que al menos uno de dichos semiciclos de corriente que tienen una amplitud pico mayor que o igual a dicha cantidad predeterminada es un arco en paralelo.

9. El método de la reivindicación 8 que comprende además
 20 contar (146) las apariciones de dicho arco en paralelo, que están separadas entre sí por no más de un tercer tiempo predeterminado (148); e
 indicar (166) un fallo de arco en paralelo en respuesta a una pluralidad predeterminada de dichas apariciones de dicho arco en paralelo, que están separadas entre sí por no más de dicho tercer tiempo predeterminado.

10. El método de la reivindicación 8 que comprende además
 25 determinar (134) dicho (i) si se produce una primera pluralidad predeterminada de dichos semiciclos de corriente en sucesión y tienen un factor de potencia no unitario, con el fin de distinguir un transitorio de corriente de irrupción de arranque de motor de un fallo de arco en paralelo.

11. El método de la reivindicación 8 que comprende además
 30 determinar (138) dicho (ii) si se produce una segunda pluralidad predeterminada de dichos semiciclos de corriente en sucesión y cada uno de dicha segunda pluralidad predeterminada de dichos semiciclos de corriente tiene una amplitud pico menor que la de uno inmediatamente anterior de dichos semiciclos de corriente de polaridad similar o de polaridad diferente, con el fin de distinguir una corriente de irrupción de atenuador incandescente de un fallo de arco en paralelo.

12. El método de la reivindicación 8 que comprende además
 35 emplear una tensión que tiene un cruce por cero de tensión; y
 para cada uno de dichos semiciclos, determinar (116) si dicha corriente que fluye en dicho circuito de alimentación en el cruce por cero de tensión tiene una polaridad diferente que dicha corriente que fluye en dicho circuito de
 40 alimentación aproximadamente 908 grados después de dicho cruce por cero de tensión, y en respuesta indicar (118) un factor de potencia no unitario.

13. El método de la reivindicación 8 que comprende además
 45 emplear una tensión que tiene un cruce por cero de tensión;
 para cada uno de dichos semiciclos, detectar dicha tensión aproximadamente 908 grados después de dicho cruce por cero de tensión; y
 para cada uno de dichos semiciclos, determinar si dicha corriente que fluye en dicho circuito de alimentación en dicho cruce por cero de tensión tiene una polaridad diferente que dicha tensión detectada aproximadamente 908
 50 grados después de dicho cruce por cero de tensión, y en respuesta indicar (118) un factor de potencia no unitario.

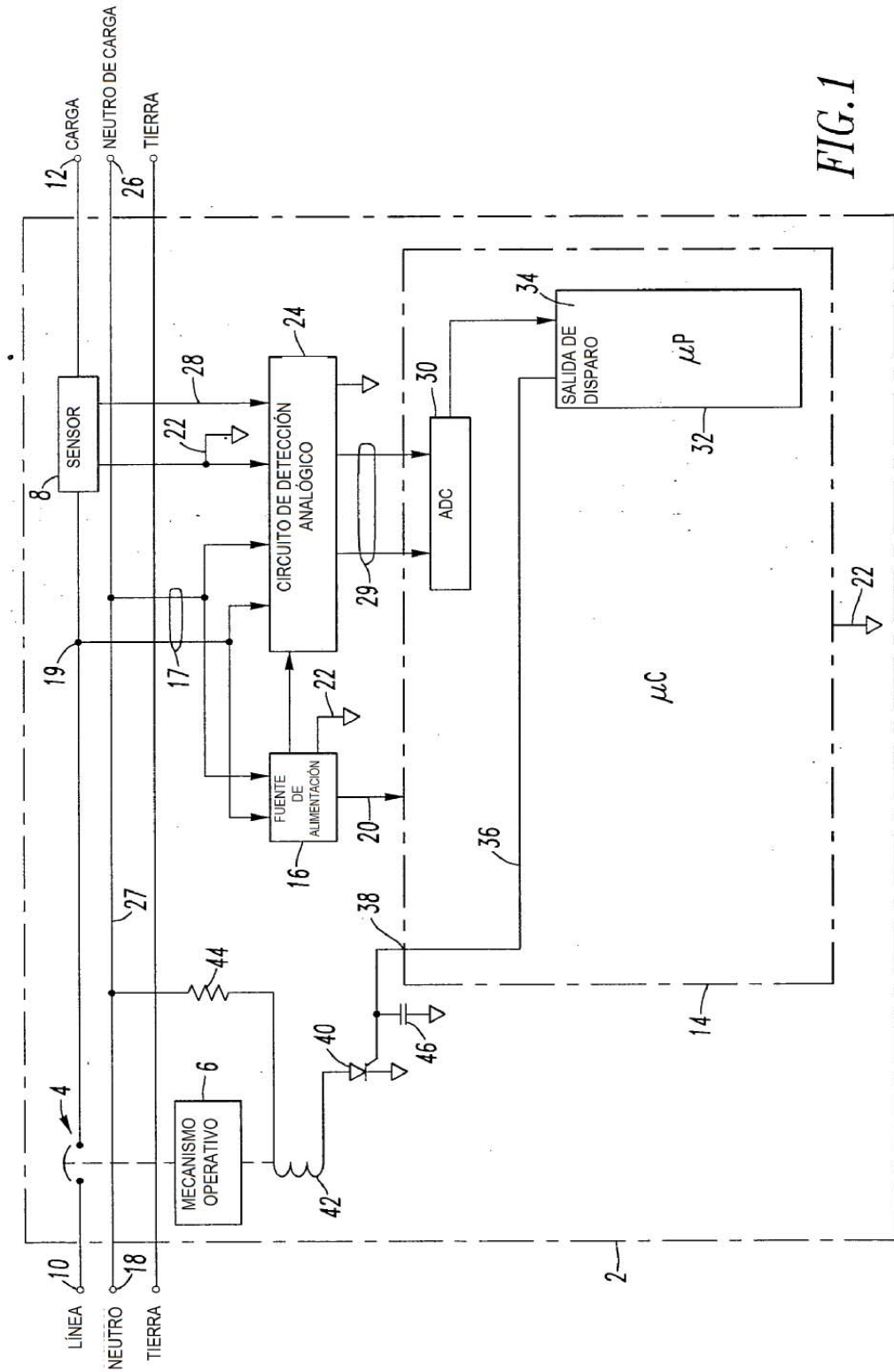


FIG. 1

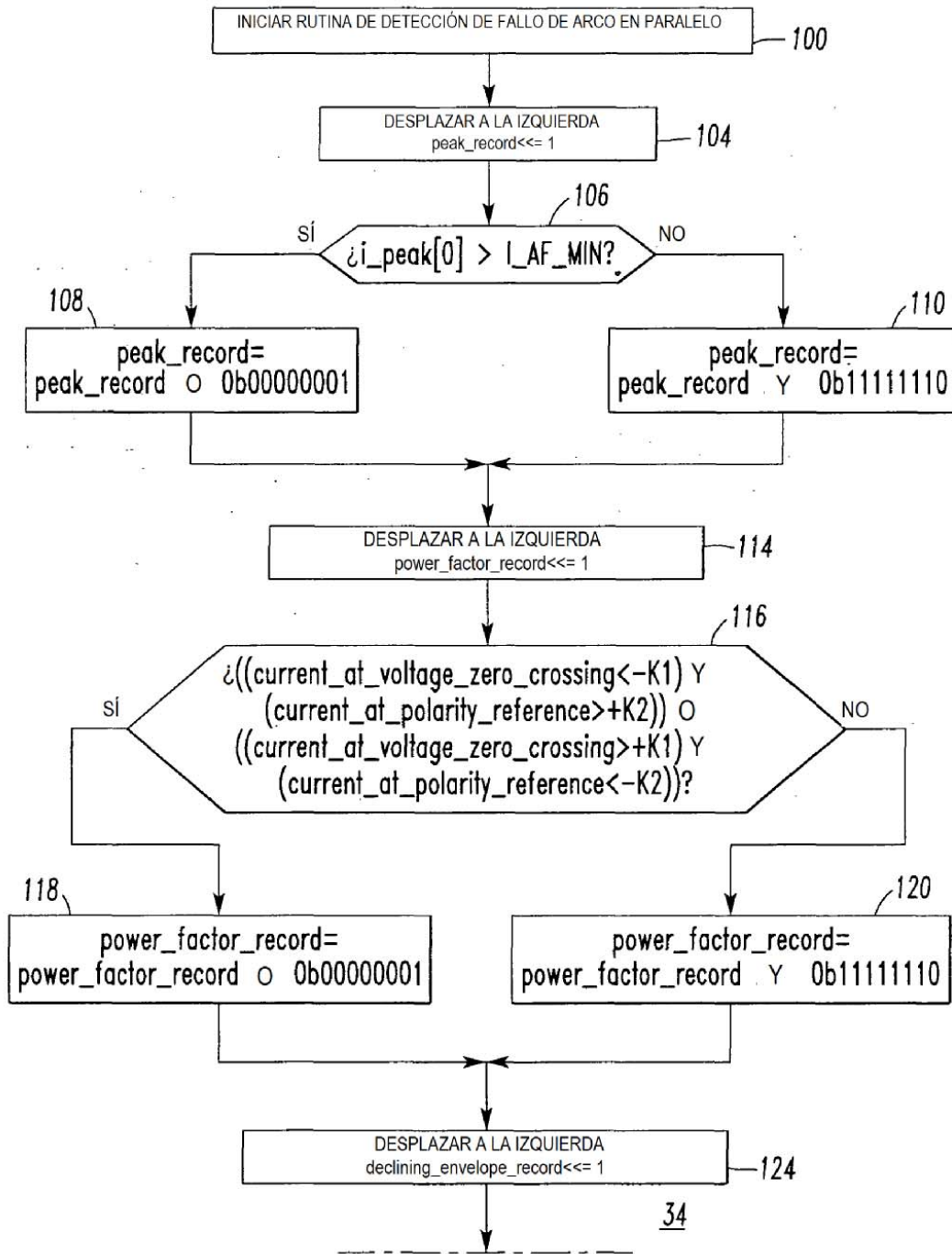


FIG.2A1

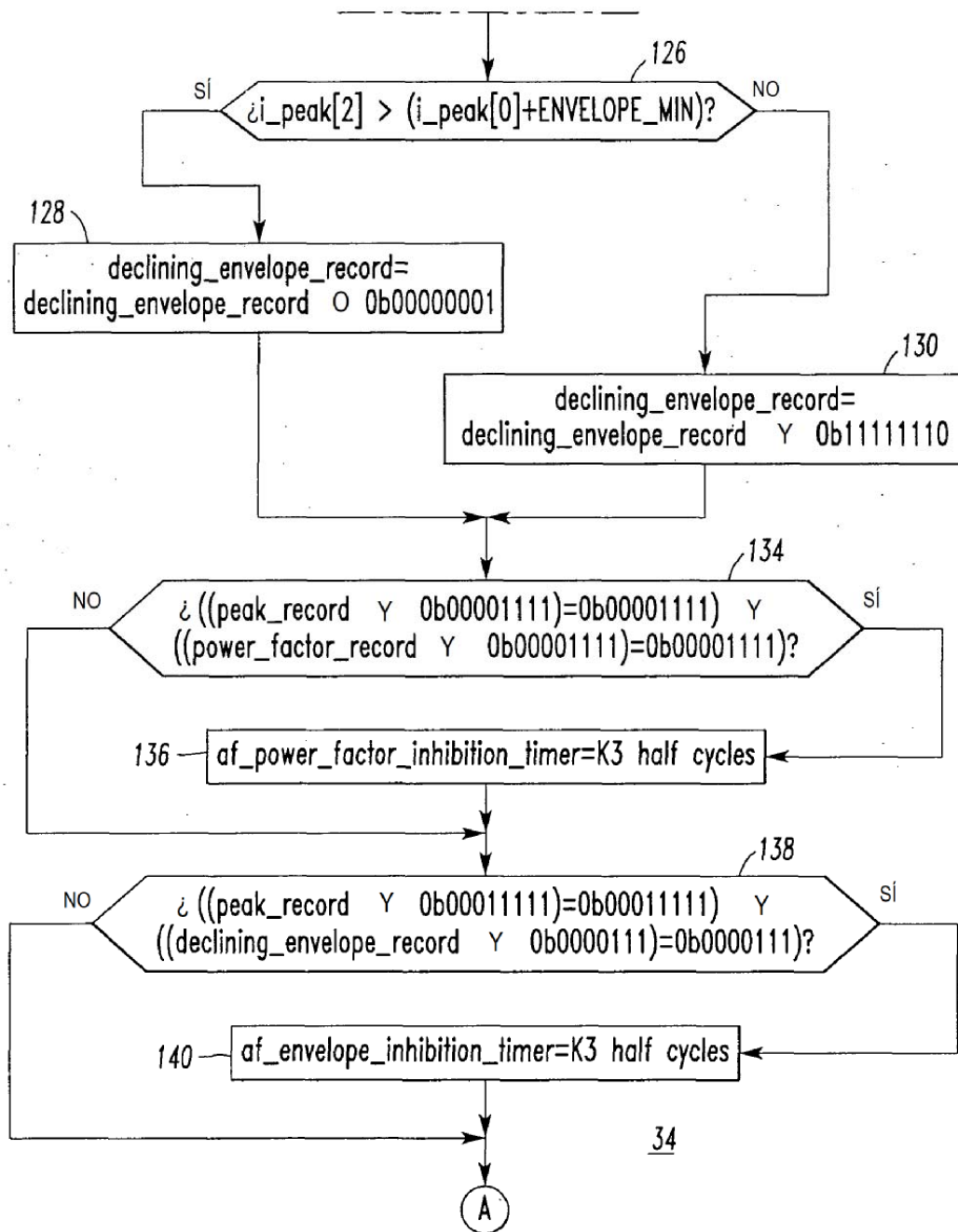


FIG. 2A2

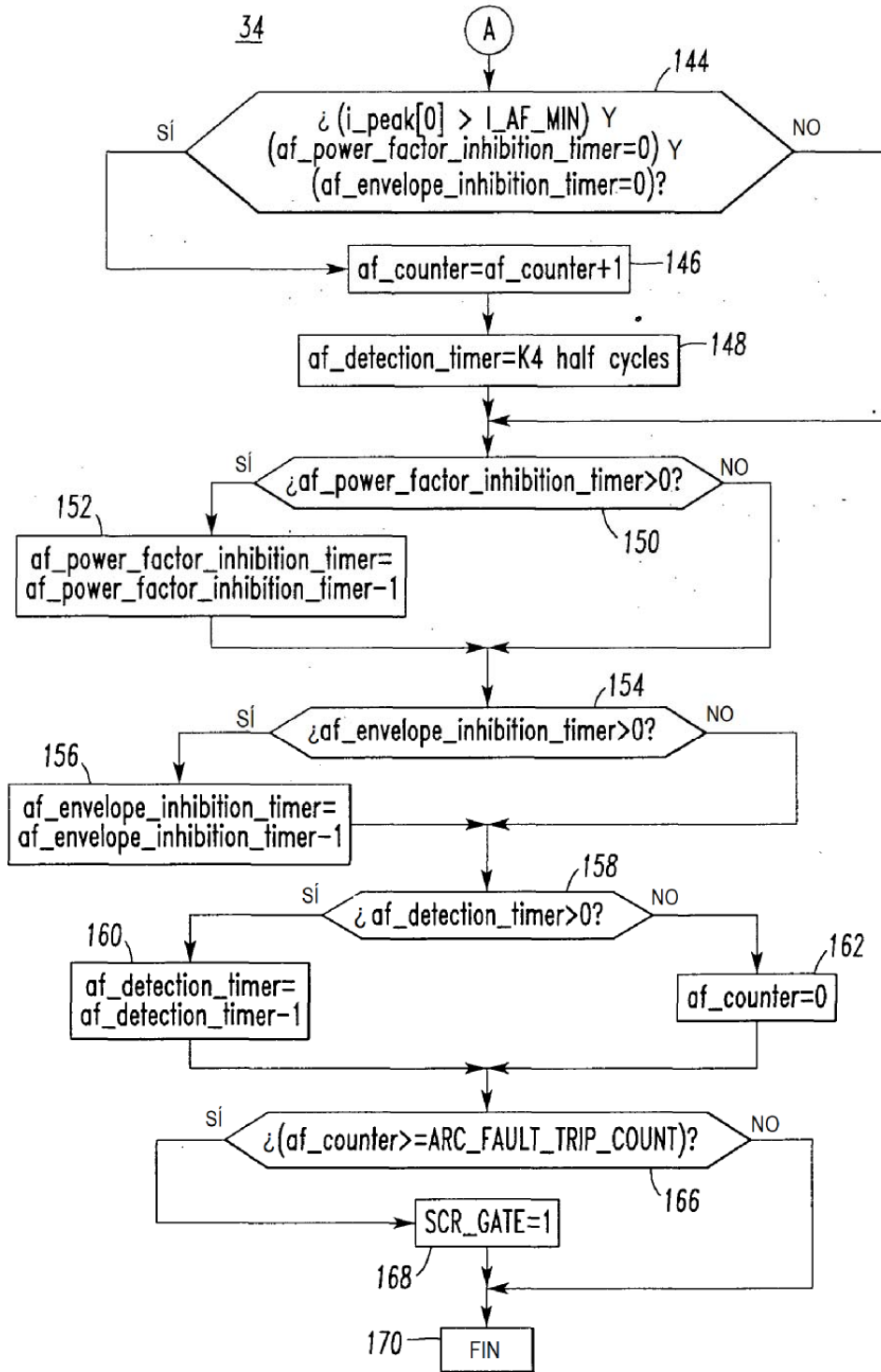


FIG. 2B